MSPM0L1127-Q1、MSPM0L1126-Q1 汽车级混合信号微控制器

1 特性

- 符合面向汽车应用的 AEC-Q100 1 级标准
- **内核**
  - Arm® 32 位 Cortex®-M0+ CPU，频率高达 32MHz
- **工作特性**
  - 工作温度范围：–40°C 至 125°C
  - 宽电源电压范围：1.62V 至 3.6V
- **存储器**
  - 具有纠错码 (ECC) 且高达 128KB 的闪存
  - 12KB 的 SRAM，具有 ECC 或奇偶校验功能
- **高性能模拟外设**
  - 12 位 1.6Msps 模数转换器 (ADC)，多达 26 个外部通道
  - 可配置的 1.4V 和 2.5V 内部共享基准电压 (VREF)
  - 具有 8 位基准 DAC 的比较器 (COMP)
  - 集成温度传感器
- **经优化的低功耗模式**
  - RUN：98µA/MHz (CoreMark)
  - SLEEP：1.3mA/32MHz
  - STOP：403µA/4MHz
  - STANDBY 1.6µA，SRAM 和寄存器完全保留
  - 关断：81nA，具有 I/O 唤醒能力
- **智能数字外设**
  - 3 通道 DMA 控制器
  - 15 通道事件结构信号系统
  - 八个计时器，支持多达 16 个 PWM 输出，其中七个计时器可在 STANDBY 模式下正常运行
    - 一个 16 位高级计时器，具有死区支持，计时器频率高达 64Mhz
    - 一个 16 位通用计时器，具有 4 个捕捉/比较块
    - 两个 16 位通用计时器，具有 2 个捕捉/比较块
    - 四个 16 位基础计时器
  - 窗口化看门狗计时器 (WWDT)
  - 独立看门狗计时器 (IWDT)
- **通信接口**
  - 最多三个 UART 模块，其中一个支持 LIN、IrDA、DALI、智能卡、Manchester
  - 最多两个 I^2C 模块，支持 SMBus/PMBus 和从 STOP 模式唤醒，支持高达 FM+ (1Mbps)
  - 最多两个 SPI 模块，支持高达 16Mbps 的速度
- **时钟系统**
  - 精度高达 -2.1% 至 1.6% 的内部 32MHz 振荡器 (SYSOSC)
  - 精度为 ±3% 的内部 32kHz 振荡器 (LFOSC)
  - 外部 4MHz 至 32MHz 晶体振荡器 (HFXT)
  - 外部 32kHz 晶体振荡器 (LFXT)
  - 外部低频 (LF) 和高频 (HF) 数字时钟输入
  - 数字时钟输出
- **数据完整性和加密**
  - 循环冗余校验器 (CRC-16)
  - 支持 GCM/GMAC、CCM/CBC-MAC、CBC、CTR 的 AES 加速器
  - 安全密钥存储，支持一个 256 位 AES 密钥或两个 128 位 AES 密钥
- **灵活的 I/O 功能**
  - 总共多达 60 个 GPIO
  - 两个 5V 容限开漏 IO
- **开发支持**
  - 2 引脚串行线调试 (SWD)
- **封装选项** [1]
  - 64 引脚 LQFP (PM)
  - 48 引脚 LQFP (PT)、VQFN (RGZ)
  - 32 引脚 VQFN (RHB)
  - 24 引脚 VQFN (RGE)
- **家庭成员**
  - MSPM0L1127-Q1：128KB 闪存、12KB RAM
  - MSPM0L1126-Q1：64KB 闪存、12KB RAM
- **开发套件与软件**（另请参阅*工具与软件*）
  - LP-MSPM0L2117 LaunchPad™ 开发套件
  - MSP 软件开发套件 (SDK)

2 应用

- 汽车车身电子装置和照明
- 汽车网关
- 方向盘系统
- 汽车电机控制
- 直流转交流逆变器
- 车内照明
- 车门把手模块
- 脚踢开启模块
- 车辆乘员检测
- 座椅舒适模块

[1] QFN 封装具有可湿性侧面。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

3 说明

MSPM0L1126/7 微控制器 (MCU) 属于 MSP 高度集成的超低功耗 32 位 MSPM0 MCU 系列。这些微控制器基于 Arm® Cortex®-M0+ 32 位内核平台，工作频率高达 32MHz。这些低成本 MCU 提供高性能模拟外设集成，支持 -40°C 至 125°C 的工作温度范围，并在 1.62V 至 3.6V 的电源电压下运行。

MSPM0L1126/7 器件提供具有内置纠错码 (ECC) 且高达 128KB 的嵌入式闪存程序存储器，以及具有 ECC 和奇偶校验保护且高达 12KB 的 SRAM。这些 MCU 包含精度为 -2.1% 至 +1.6% 的高速片上振荡器，无需外部晶体。

可以使用灵活的网络安全机制来支持安全启动、IP 保护（仅执行存储器）、密钥存储等。针对多种 128/256 位 AES 对称密码模式提供了硬件加速功能。

其他特性包括 3 通道 DMA、CRC-16 加速器和各种高性能模拟外设（例如一个以 VDD 作为电压基准的 12 位 1.6Msps ADC、一个带 8 位基准 DAC 的比较器和片上温度传感器）。这些器件还提供智能数字外设，例如一个 16 位高级计时器（具备死区时间功能，计时器频率高达 64MHz）、三个 16 位通用计时器、四个基础计时器、一个窗口化看门狗计时器和各种通信外设，支持多达三个 UART、两个 SPI 和两个 I2C。这些通信外设为 LIN、IrDA、DALI、Manchester、Smart Card、SMBus 和 PMBus 提供协议支持。

TI MSPM0 系列低功耗 MCU 包含具有不同模拟和数字集成度的器件，可让客户找到满足其工程需求的 MCU。MSPM0 MCU 平台将 Arm Cortex-M0+ 平台与超低功耗整体系统架构相结合，使系统设计人员能够在降低能耗的同时提高性能。

MSPM0L1126/7 MCU 由广泛的硬件和软件生态系统提供支持，随附参考设计和代码示例，便于您快速开始设计。开发套件包括可供购买的 LaunchPad。TI 还提供免费的 MSP 软件开发套件 (SDK)，该套件在 TI Resource Explorer 中作为 Code Composer Studio™ IDE 桌面版和云版组件提供。MSPM0 MCU 还通过 MSP Academy 提供广泛的在线配套资料、培训，并通过 TI E2E™ 支持论坛提供在线支持。

有关完整的模块说明，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册。

小心

系统级静电放电 (ESD) 保护必须符合器件级 ESD 规范，以防发生电过应力或对数据或代码存储器造成干扰。有关更多信息，请参阅 *MSP430™ 系统级 ESD 注意事项*。本应用手册中的准则适用于 MSPM0 MCU。

表 3-1. 封装信息

器件型号	封装 1	封装尺寸 2
M0L1127QPMRQ1	PM（LQFP，64）	12mm × 12mm
M0L1126QPMRQ1		
M0L1127QPTRQ1	PT（LQFP，48）	9mm × 9mm
M0L1126QPTRQ1		
M0L1127QRGZRQ1	RGZ（VQFN，48）	7mm × 7mm
M0L1126QRGZRQ1		
M0L1127QRHBRQ1	RHB（VQFN，32）	5mm x 5mm
M0L1126QRHBRQ1		
M0L1127QRGERQ1	RGE（VQFN，24）	4mm × 4mm
M0L1126QRGERQ1		

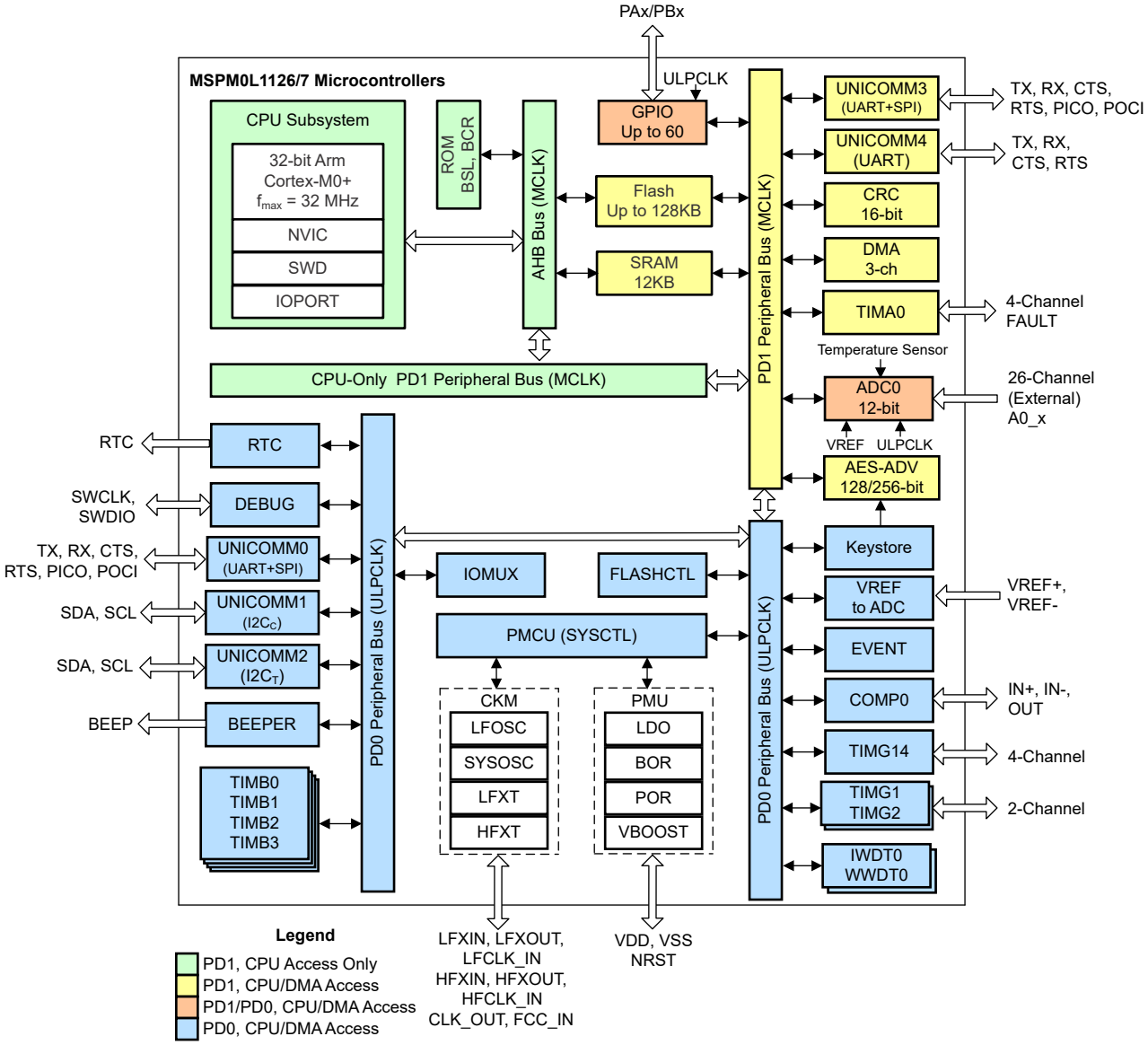
1. 有关更多信息，请参阅节 12。
2. 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

Copyright © 2026 Texas Instruments Incorporated

4 功能方框图

MSPM0L1126/7 方框图所示的是功能方框图。

图 4-1. MSPM0L1126/7 方框图



内容

1 特性 1
2 应用 1
3 说明 2
4 功能方框图 3
5 器件比较 5
6 引脚配置和功能 6
6.1 引脚图 6
6.2 引脚属性 10
6.3 信号说明 20
7 规格 30
7.1 绝对最大额定值 30
7.2 ESD 等级 30
7.3 建议运行条件 30
7.4 热性能信息 31
7.5 电源电流特性 32
7.6 电源时序 32
7.7 闪存特性 34
7.8 时序特性 34
7.9 时钟规范 35
7.10 *数字 IO* 37
7.11 模拟多路复用器 VBOOST 39
7.12 *ADC* 39
7.13 温度传感器 41
7.14 VREF 42
7.15 *比较器 (COMP)* 42
7.16 *I2C* 43
7.17 *SPI* 44
7.18 UART 46
7.19 TIMx 46
7.20 仿真和调试 46
8 详细说明 47
8.1 CPU 47
8.2 工作模式 47
8.3 电源管理单元 (PMU) 49
8.4 时钟模块 (CKM) 49
8.5 DMA 触发映射 50
8.6 事件 51
8.7 内存 52
8.8 闪存存储器 54
8.9 SRAM 54
8.10 GPIO 54
8.11 IOMUX 54
8.12 ADC 55
8.13 温度传感器 55
8.14 LFSS 56
8.15 IWDT 56
8.16 RTC_B 56
8.17 VREF 57
8.18 COMP 58
8.19 安全性 59
8.20 AESADV 59
8.21 CRC 59
8.22 密钥库 60
8.23 UNICOMM (UART/I^{2}C/SPI) 60
8.24 WWDT 62
8.25 计时器 (TIMx) 62
8.26 器件模拟连接 65
8.27 输入/输出图 66
8.28 DEBUGSS 67
8.29 串行线调试接口 67
8.30 引导加载程序 (BSL) 67
8.31 器件出厂常量 68
8.32 标识 68
9 应用、实施和布局 69
9.1 典型应用 69
10 器件和文档支持 70
10.1 入门和后续步骤 70
10.2 器件命名规则 70
10.3 工具与软件 70
10.4 文档支持 71
10.5 支持资源 71
10.6 商标 72
10.7 静电放电警告 72
10.8 术语表 72
11 修订历史记录 72
12 机械、封装和可订购信息 73
12.1 机械数据 73

Copyright © 2026 Texas Instruments Incorporated

5 器件比较

表 5-1. 器件比较表

器件名称 (1) (2)	闪存/SRAM (KB)	ADC 通道	TIMA/TIMG/ TIMB	GPIO	COMP	封装 (3) (4)
M0L1127QPMRQ1	128/12	25	1/3/4	60	1	64 LQFP (12mm × 12mm)
M0L1126QPMRQ1	64/12					
M0L1127QPTRQ1	128/12	21	1/3/4	44	1	48 LQFP (9mm × 9mm)
M0L1126QPTRQ1	64/12					
M0L1127QRGZRQ1	128/12	21	1/3/4	44	1	48 VQFN (7mm × 7mm)
M0L1126QRGZRQ1	64/12					
M0L1127QRHBRQ1	128/12	14	1/3/4	28	1	32 VQFN(5mm × 5mm)
M0L1126QRHBRQ1	64/12					
M0L1127QRGERQ1	128/12	9	1/3/4	20	1	24 VQFN (4mm × 4mm)
M0L1126QRGERQ1	64/12					

(1) 如需所有在售产品的最新器件、封装和订购信息，请参阅*封装选项附录*或浏览 TI 网站。
(2) 器件鉴定：
- Q = -40°C 至 125°C

(3) 这里显示的尺寸为近似值。如需包含容差的封装尺寸，请参阅*机械数据*。
(4) QFN 封装提供可湿性侧面供选择。

Copyright © 2026 Texas Instruments Incorporated

6 引脚配置和功能

系统配置工具提供了一个图形界面，用于启用、配置和生成引脚多路复用和简化引脚设置所需的初始化代码。数据表中显示的引脚图显示了主要外设功能、一些集成器件特性以及用于简化器件引脚排列的可用时钟信号。

有关引脚功能的完整说明，请参阅 *引脚属性* 和 *信号说明* 部分。

6.1 引脚图

备注

有关每个封装选项的完整引脚配置和功能，请参阅 节 6.2 和 节 6.3。

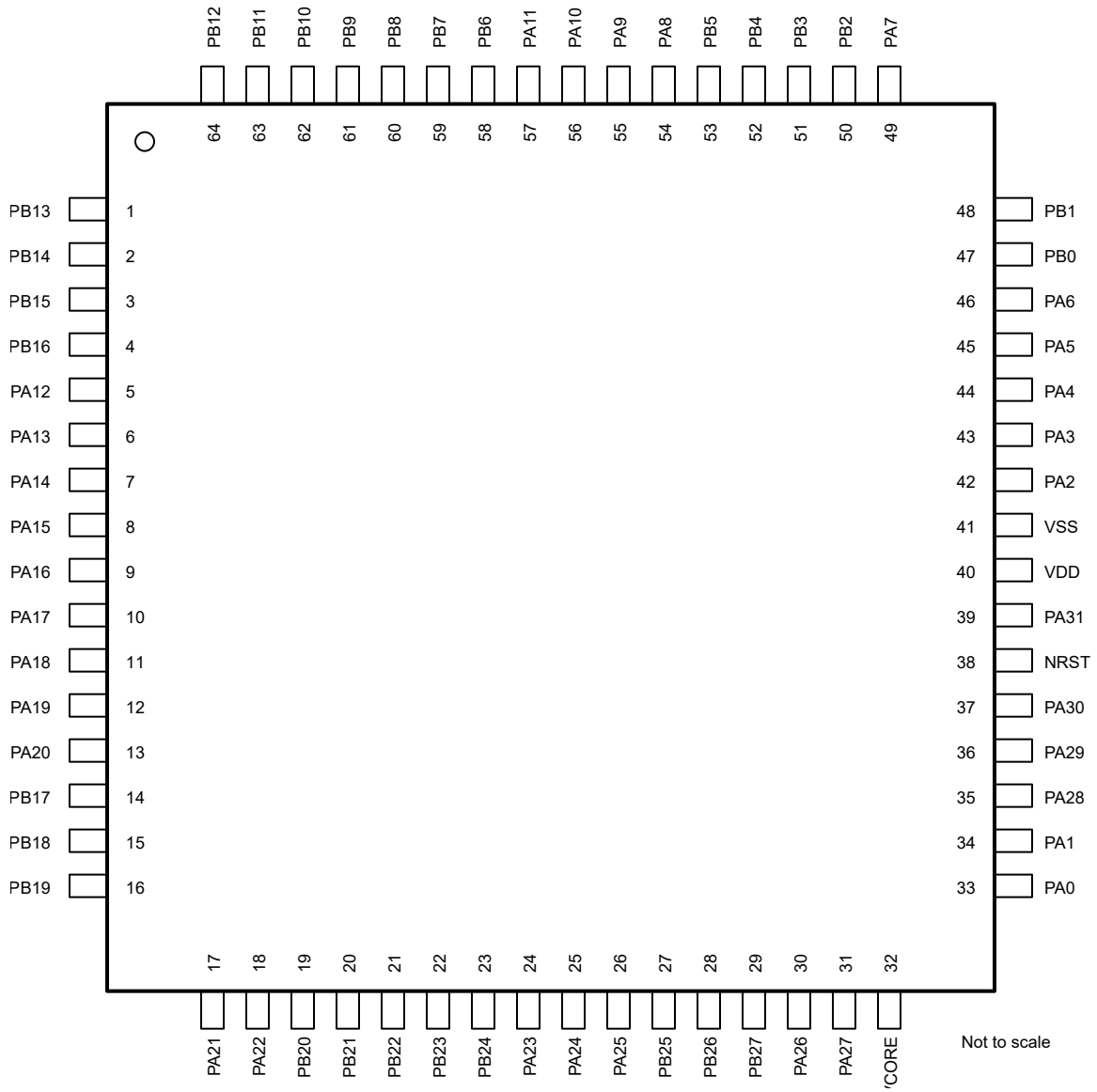


图 6-1. 64 引脚 PM (LQFP) 封装

Copyright © 2026 Texas Instruments Incorporated

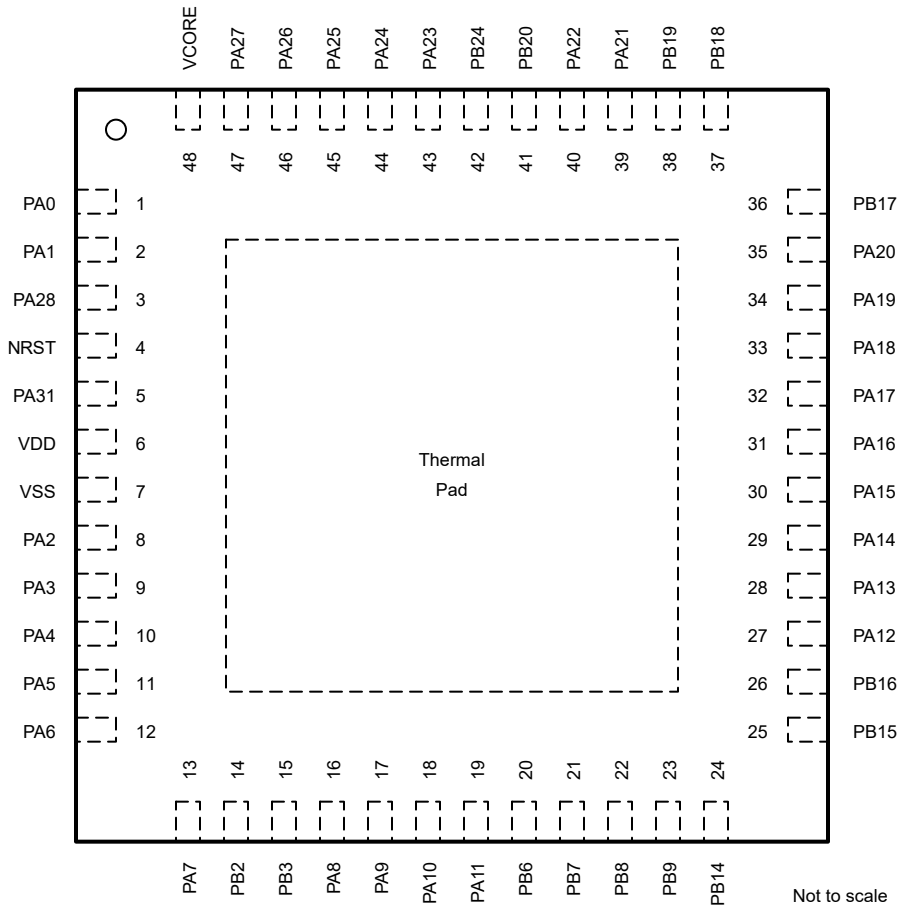


图 6-2. 48 引脚 RGZ (VQFN) 封装

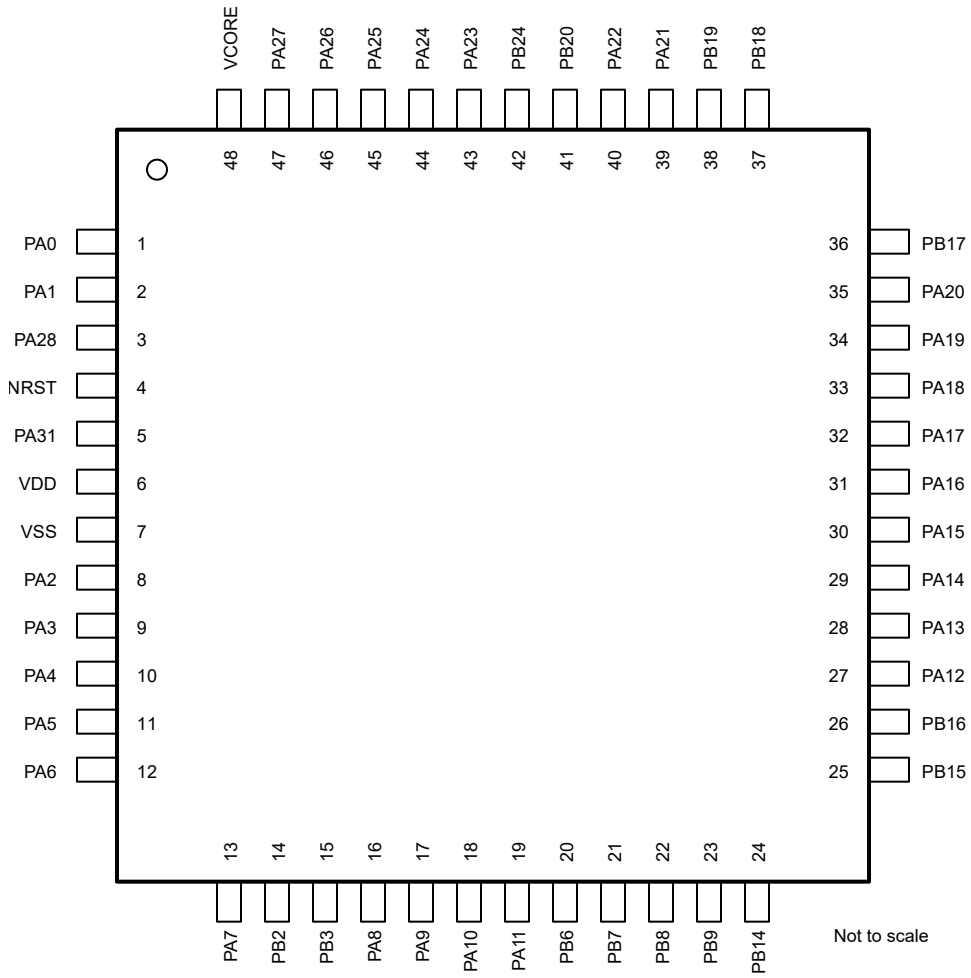


图 6-3. 48 引脚 PT (LQFP) 封装

Copyright © 2026 Texas Instruments Incorporated

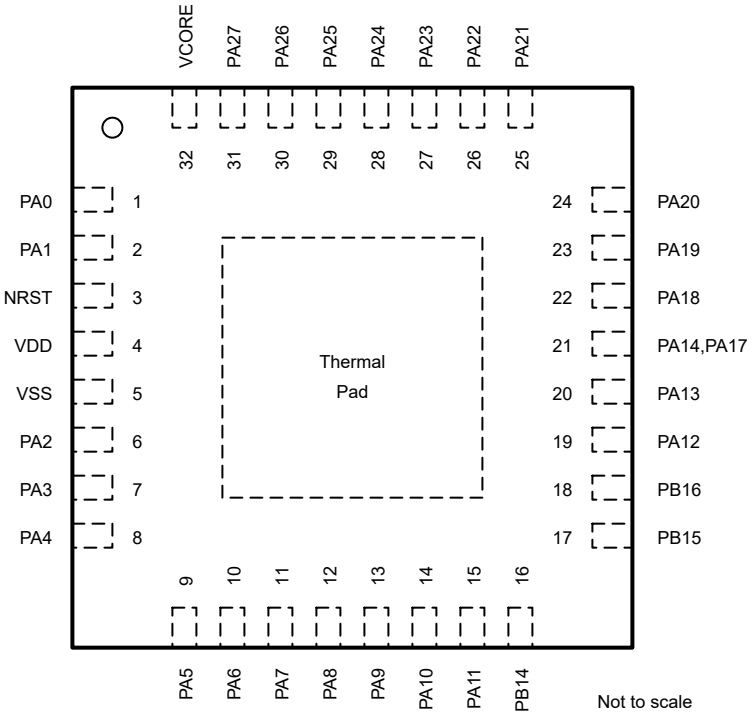


图 6-4. 32 引脚 RHB (VQFN) 封装

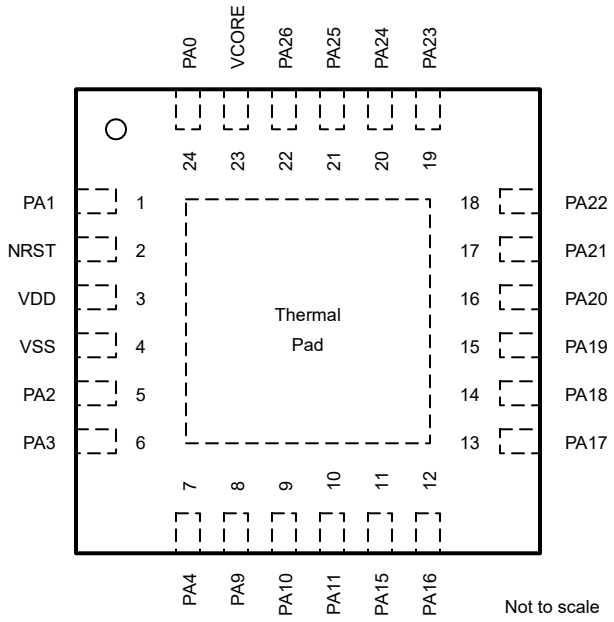


图 6-5. 24 引脚 RGE (VQFN) 封装

6.2 引脚属性

下表介绍了每个器件封装中每个引脚上可用的功能。

备注

器件上的每个数字 I/O 均映射到一个特定的引脚控制管理寄存器 (PINCMx)，此寄存器让用户能够使用 PINCM.PF 控制位来配置所需的*引脚功能*。

器件上的每个数字 I/O 均映射到一个特定的引脚控制管理寄存器 (PINCMx)，此寄存器让用户能够使用 PINCM.PF 控制位来配置所需的引脚功能。IOMUX 仅支持同时将一个 IOMUX 管理的数字功能连接到引脚。当打算在引脚上使用非 IOMUX 管理的功能（例如模拟连接）时，建议将 *IOMUX* 中的 PINCM.PF 和 PINCM.PC 设置为 0。但是可以在引脚上启用 IOMUX 管理的数字功能的同时在引脚上启用非 IOMUX 管理的信号（例如模拟输入和 WAKE 输入），前提是这些功能之间不存在争用。在这种情况下，设计人员必须确认每个引脚上启用的功能之间不存在争用。

表 6-1. 按 IO 类型分类的数字 IO 功能

缓冲器类型	反转控制	驱动强度控制	迟滞控制	上拉电阻器	下拉电阻器	唤醒逻辑
LDIO（低驱动）	Y			Y	Y	
带唤醒功能的 LDIO（低驱动）	Y			Y	Y	Y
SDIO（标准驱动）	Y			Y	Y	
带唤醒功能的 SDIO（标准驱动）	Y			Y	Y	Y
HDIO（高驱动）	Y			Y	Y	Y
ODIO（5V 容限开漏）	Y		Y		Y	Y

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
38	4	4	2	3	NRST	NRST	（非 IOMUX 1）0	复位	复位
33	1	1	24	1	PA0 PINCM1 0x40428000	PA0	1	IO	具有唤醒功能的 ODIO（5V 耐压）
						UC4_PICO_TX	2	IO	
						UC6_SDA	3	IOD	
						TIMA0_C0	4	IO	
						TIMA_FAL1	5	I	
						FCC_IN	6	I	
						BEEP	8	O	
						TIMG14_C0	9	IO	
						UC7_SDA	11	IOD	
						BSLSDA	（非 IOMUX 1）0	IOD	
34	2	2	1	2	PA1 PINCM2 0x40428004	PA1	1	IO	具有唤醒功能的 ODIO（5V 耐压）
						UC4_SCLK_RX	2	IOD	
						UC6_SCL	3	IOD	
						TIMA0_C1	4	IO	
						TIMA_FAL2	5	I	
						TIMG14_C3	6	IO	
						TIMG14_C2	7	IO	
						TIMG14_C1	9	IO	
						UC7_SCL	11	IOD	
						BSLSCL	（非 IOMUX 1）0	IOD	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
42	8	8	5	6	PA2 PINCM7 0x40428018	PA2	1	IO	LDIO
						TIMG14_C3	2	IO	
						UC4_CS0_CTS	3	IO	
						TIMG2_C1	4	IO	
						UC8_CS0	5	IO	
						TIMA0_C3N	6	O	
						TIMA0_C2N	7	O	
						TIMA_FAL0	8	I	
						TIMA_FAL1	9	I	
						TIMA0_C0	11	IO	
43	9	9	6	7	PA3 PINCM8 0x4042801c	PA3	1	IO	SDIO（标准）
						TIMG14_C2	2	IO	
						UC7_SDA	4	IOD	
						TIMA0_C1	5	IO	
						COMP0_OUT	6	O	
						TIMG2_C0	7	IO	
						TIMA0_C2	8	IO	
						UC8_PICO_TX	10	IO	
						LFXIN	（非 IOMUX 1）0	A	
44	10	10	7	8	PA4 PINCM9 0x40428020	PA4	1	IO	SDIO（标准）
						TIMG14_C3	2	IO	
						UC4_POCI_RTS	3	IO	
						UC7_SCL	4	IOD	
						TIMA0_C1N	5	O	
						LFCLKIN	6	I	
						TIMG2_C1	7	IO	
						TIMA0_C3	8	IO	
						UC8_SCLK_RX	10	IOD	
						UC4_CS0_CTS	11	IO	
						LFXOUT	（非 IOMUX 1）0	A	
45	11	11		9	PA5 PINCM10 0x40428024	PA5	1	IO	LDIO
						TIMG14_C2	2	IO	
						UC4_PICO_TX	3	IO	
						UC7_SDA	4	IOD	
						TIMG14_C0	5	IO	
						FCC_IN	6	I	
						TIMG1_C0	7	IO	
						TIMA_FAL1	8	I	
						UC4_CS0_CTS	9	IO	
						UC8_PICO_TX	11	IO	
						HFXIN	（非 IOMUX 1）0	A	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
46	12	12		10	PA6 PINCM11 0x40428028	PA6	1	IO	LDIO
						TIMG14_C3	2	IO	
						UC4_SCLK_RX	3	IOD	
						UC7_SCL	4	IOD	
						TIMG14_C1	5	IO	
						HFCLKIN	6	I	
						TIMG1_C1	7	IO	
						TIMA_FAL0	8	I	
						UC4_POCI_RTS	9	IO	
						TIMA0_C2N	10	O	
						UC8_SCLK_RX	11	IOD	
						HFXOUT	（非 IOMUX 1）0	A	
49	13	13		11	PA7 PINCM14 0x40428034	PA7	1	IO	LDIO
						COMP0_OUT	2	O	
						CLK_OUT	3	O	
						TIMG14_C2	4	IO	
						TIMA0_C2	5	IO	
						TIMG14_C3	6	IO	
						TIMG2_C1	7	IO	
						TIMA0_C1	8	IO	
						FCC_IN	10	I	
						UC4_POCI_RTS	11	IO	
54	16	16		12	PA8 PINCM19 0x40428048	PA8	1	IO	LDIO
						UC8_PICO_TX	2	IO	
						UC4_CS0_CTS	3	IO	
						UC6_SDA	4	IOD	
						TIMA0_C0	5	IO	
						TIMA_FAL2	6	I	
						TIMA_FAL0	7	I	
						TIMG2_C1	9	IO	
						HFCLKIN	10	I	
						UC4_POCI_RTS	11	IO	
55	17	17	8	13	PA9 PINCM20 0x4042804c	PA9	1	IO	LDIO
						UC8_SCLK_RX	2	IOD	
						UC4_PICO_TX	3	IO	
						UC6_SCL	4	IOD	
						TIMA0_C0N	5	O	
						CLK_OUT	6	O	
						TIMA0_C1	7	IO	
						RTC_OUT	8	O	
						TIMG2_C0	9	IO	
						UC4_CS0_CTS	11	IO	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
56	18	18	9	14	PA10 PINCM21 0x40428050	PA10	1	IO	带唤醒功能的 HDIO（高驱动）
						UC4_PICO_TX	2	IO	
						UC4_POCI_RTS	3	IO	
						UC6_SDA	4	IOD	
						TIMA0_C2	5	IO	
						CLK_OUT	6	O	
						TIMG14_C0	7	IO	
						UC7_SDA	8	IOD	
						TIMA_FAL1	10	I	
						BSLTX	（非 IOMUX 1）0	O	
57	19	19	10	15	PA11 PINCM22 0x40428054	PA11	1	IO	带唤醒功能的 HDIO（高驱动）
						UC4_SCLK_RX	2	IOD	
						UC6_SCL	4	IOD	
						TIMA0_C2N	5	O	
						COMP0_OUT	6	O	
						TIMG14_C1	7	IO	
						UC7_SCL	8	IOD	
						TIMA_FAL0	10	I	
						COMP0_DAC_OUT	（非 IOMUX 1）0	A	
						BSLRX	（非 IOMUX 2）0	I	
5	27	27		19	PA12 PINCM34 0x40428084	PA12	1	IO	LDIO
						UC4_POCI_RTS	2	IO	
						UC4_SCLK_RX	3	IOD	
						COMP0_OUT	4	O	
						TIMA0_C3	5	IO	
						FCC_IN	6	I	
						TIMG14_C0	7	IO	
						UC7_SCL	8	IOD	
						TIMA0_C2	9	IO	
						ADC0_18	（非 IOMUX 1）0	A	
6	28	28		20	PA13 PINCM35 0x40428088	PA13	1	IO	LDIO
						TIMA0_C2N	2	O	
						UC4_POCI_RTS	3	IO	
						UC7_SDA	4	IOD	
						TIMA0_C3N	5	O	
						RTC_OUT	6	O	
						TIMG14_C1	7	IO	
						UC8_CS0	8	IO	
						UC8_POCI	9	IO	
						UC11_TX	10	IO	
						COMP0_OUT	11	O	
						ADC0_17	（非 IOMUX 1）0	A	
						COMP0_IN2-	（非 IOMUX 3）0	A	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
7	29	29		21	PA14 PINCM36 0x4042808c	PA14	1	IO	LDIO
						UC4_CS0_CTS	2	IO	
						UC4_PICO_TX	3	IO	
						CLK_OUT	6	O	
						UC11_RX	10	IO	
						ADC0_16	（非 IOMUX 1）0	A	
						COMP0_IN2+	（非 IOMUX 3）0	A	
8	30	30	11		PA15 PINCM37 0x40428090	PA15	1	IO	LDIO
						UC4_POCI_RTS	2	IO	
						UC7_SCL	4	IOD	
						TIMA0_C2	5	IO	
						TIMG14_C2	7	IO	
						ADC0_15	（非 IOMUX 1）0	A	
						COMP0_IN3+	（非 IOMUX 2）0	A	
9	31	31	12		PA16 PINCM38 0x40428094	PA16	1	IO	LDIO
						COMP0_OUT	2	O	
						UC8_POCI	3	IO	
						UC7_SDA	4	IOD	
						TIMA0_C2N	5	O	
						FCC_IN	7	I	
						ADC0_14	（非 IOMUX 1）0	A	
10	32	32	13	21	PA17 PINCM39 0x40428098	PA17	1	IO	LDIO（具有唤醒功能）
						UC8_PICO_TX	2	IO	
						UC8_SCLK_RX	3	IOD	
						UC7_SCL	4	IOD	
						TIMA0_C3	5	IO	
						TIMG2_C0	6	IO	
						TIMG14_C2	7	IO	
						ADC0_13	（非 IOMUX 1）0	A	
						COMP0_IN1-	（非 IOMUX 2）0	A	
11	33	33	14	22	PA18 PINCM40 0x4042809c	PA18	1	IO	LDIO（具有唤醒功能）
						UC8_SCLK_RX	2	IOD	
						UC8_PICO_TX	3	IO	
						UC7_SDA	4	IOD	
						TIMA0_C3N	5	O	
						TIMG2_C1	6	IO	
						TIMG14_C3	7	IO	
						UC4_CS0_CTS	9	IO	
						ADC0_12	（非 IOMUX 1）0	A	
						COMP0_IN1+	（非 IOMUX 2）0	A	
						BSL_INVOKE	（非 IOMUX 3）0	I	
12	34	34	15	23	PA19 PINCM41 0x404280a0	PA19	1	IO	LDIO
						SWDIO	2	IO	
						UC8_POCI	3	IO	
						UC7_SDA	4	IOD	
						TIMA0_C2	5	IO	
						TIMG14_C0	6	IO	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
13	35	35	16	24	PA20 PINCM42 0x404280a4	PA20	1	IO	SDIO（标准）
						SWCLK	2	I	
						UC8_SCLK_RX	3	IOD	
						UC7_SCL	4	IOD	
						TIMA0_C2N	5	O	
						TIMG14_C1	6	IO	
17	39	39	17	25	PA21 PINCM46 0x404280b4	PA21	1	IO	LDIO
						UC11_TX	2	IO	
						TIMA0_C0	5	IO	
						TIMG1_C0	6	IO	
						TIMG14_C2	10	IO	
						ADC0_8	（非 IOMUX 1）0	A	
						ADC0_VREF-	（非 IOMUX 2）0	A	
18	40	40	18	26	PA22 PINCM47 0x404280b8	PA22	1	IO	LDIO
						UC11_RX	2	IO	
						TIMA0_C0N	5	O	
						TIMG1_C1	6	IO	
						TIMA0_C1	7	IO	
						CLK_OUT	8	O	
						UC6_SCL	9	IOD	
						TIMG14_C3	10	IO	
						ADC0_7	（非 IOMUX 1）0	A	
24	43	43	19	27	PA23 PINCM53 0x404280d0	PA23	1	IO	LDIO
						UC11_TX	2	IO	
						TIMA0_C3	5	IO	
						TIMG14_C2	6	IO	
						TIMG2_C0	7	IO	
						TIMG14_C0	9	IO	
						ADC0_VREF+	（非 IOMUX 1）0	A	
25	44	44	20	28	PA24 PINCM54 0x404280d4	PA24	1	IO	LDIO
						UC11_RX	2	IO	
						TIMA0_C3N	5	O	
						TIMG14_C3	6	IO	
						TIMG2_C1	7	IO	
						TIMG14_C1	9	IO	
						ADC0_3	（非 IOMUX 1）0	A	
26	45	45	21	29	PA25 PINCM55 0x404280d8	PA25	1	IO	LDIO
						TIMA0_C3	5	IO	
						TIMA0_C1N	6	O	
						COMP0_OUT	7	O	
						TIMG1_C0	10	IO	
						ADC0_2	（非 IOMUX 1）0	A	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
30	46	46	22	30	PA26 PINCM59 0x404280e8	PA26	1	IO	LDIO
						UC8_CS0	3	IO	
						TIMG14_C2	4	IO	
						TIMA_FAL0	5	I	
						TIMA0_C3N	6	O	
						TIMG2_C0	7	IO	
						TIMG1_C1	10	IO	
						ADC0_1	（非 IOMUX 1）0	A	
						COMP0_IN0+	（非 IOMUX 2）0	A	
31	47	47		31	PA27 PINCM60 0x404280ec	PA27	1	IO	LDIO
						TIMG14_C3	4	IO	
						TIMA_FAL2	5	I	
						CLK_OUT	6	O	
						TIMG2_C1	7	IO	
						RTC_OUT	8	O	
						COMP0_OUT	9	O	
						ADC0_0	（非 IOMUX 1）0	A	
						COMP0_IN0-	（非 IOMUX 2）0	A	
35	3	3			PA28 PINCM3 0x40428008	PA28	1	IO	带唤醒功能的 HDIO（高驱动）
						UC4_PICO_TX	2	IO	
						UC6_SDA	3	IOD	
						TIMA0_C3	4	IO	
						TIMA_FAL0	5	I	
						TIMG2_C0	6	IO	
						TIMA0_C1	7	IO	
36					PA29 PINCM4 0x4042800c	PA29	1	IO	LDIO
						UC7_SCL	2	IOD	
						TIMG14_C2	4	IO	
						TIMG1_C0	5	IO	
						UC4_CS0_CTS	7	IO	
37					PA30 PINCM5 0x40428010	PA30	1	IO	LDIO
						UC7_SDA	2	IOD	
						TIMG14_C3	4	IO	
						TIMG1_C1	5	IO	
						UC4_POCI_RTS	7	IO	
39	5	5			PA31 PINCM6 0x40428014	PA31	1	IO	LDIO
						UC4_SCLK_RX	2	IOD	
						UC6_SCL	3	IOD	
						TIMA0_C3N	4	O	
						CLK_OUT	6	O	
						TIMG2_C1	7	IO	
47					PB0 PINCM12 0x4042802c	PB0	1	IO	SDIO（标准）
						UC4_PICO_TX	2	IO	
						UC6_SCL	4	IOD	
						TIMA0_C2	5	IO	
						TIMG14_C0	6	IO	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
48					PB1 PINCM13 0x40428030	PB1	1	IO	SDIO（标准）
						UC4_SCLK_RX	2	IOD	
						UC6_SDA	4	IOD	
						TIMA0_C2N	5	O	
						TIMG14_C1	6	IO	
50	14	14			PB2 PINCM15 0x40428038	PB2	1	IO	LDIO
						UC7_SCL	4	IOD	
						TIMA0_C3	5	IO	
						TIMG1_C0	7	IO	
						UC11_TX	8	IO	
						HFCLKIN	10	I	
						UC4_PICO_TX	11	IO	
51	15	15			PB3 PINCM16 0x4042803c	PB3	1	IO	LDIO
						UC7_SDA	4	IOD	
						TIMA0_C3N	5	O	
						TIMG1_C1	7	IO	
						UC11_RX	8	IO	
						TIMA0_C0	10	IO	
						UC4_SCLK_RX	11	IOD	
52					PB4 PINCM17 0x40428040	PB4	1	IO	LDIO
						UC8_PICO_TX	2	IO	
						TIMA0_C1	4	IO	
						TIMA0_C2	5	IO	
						TIMG14_C0	6	IO	
						TIMG1_C0	7	IO	
53					PB5 PINCM18 0x40428044	PB5	1	IO	LDIO
						UC8_SCLK_RX	2	IOD	
						TIMA0_C1N	4	O	
						TIMA0_C2N	5	O	
						TIMG14_C1	6	IO	
						TIMG1_C1	7	IO	
58	20	20			PB6 PINCM23 0x40428058	PB6	1	IO	LDIO
						UC8_PICO_TX	2	IO	
						UC8_CS0	3	IO	
						TIMG14_C2	5	IO	
						TIMG1_C0	7	IO	
						TIMA_FAL2	8	I	
59	21	21			PB7 PINCM24 0x4042805c	PB7	1	IO	LDIO
						UC8_SCLK_RX	2	IOD	
						UC8_POCI	3	IO	
						TIMG14_C3	5	IO	
						TIMG1_C1	7	IO	
60	22	22			PB8 PINCM25 0x40428060	PB8	1	IO	LDIO
						UC8_PICO_TX	3	IO	
						TIMA0_C0	5	IO	
						COMP0_OUT	6	O	
						TIMG1_C0	7	IO	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
61	23	23			PB9 PINCM26 0x40428064	PB9	1	IO	LDIO
						UC8_SCLK_RX	3	IOD	
						TIMA0_C0N	5	O	
						TIMA0_C1	6	IO	
						TIMG1_C1	7	IO	
62					PB10 PINCM27 0x40428068	PB10	1	IO	LDIO
						TIMG14_C0	2	IO	
						TIMG14_C2	3	IO	
						COMP0_OUT	4	O	
						TIMG1_C0	5	IO	
63					PB11 PINCM28 0x4042806c	PB11	1	IO	LDIO
						TIMG14_C1	2	IO	
						TIMG14_C3	3	IO	
						CLK_OUT	4	O	
						TIMG1_C1	5	IO	
64					PB12 PINCM29 0x40428070	PB12	1	IO	LDIO
						TIMA0_C2	3	IO	
						TIMA_FAL1	4	I	
						TIMA0_C1	5	IO	
1					PB13 PINCM30 0x40428074	PB13	1	IO	LDIO
						TIMA0_C3	3	IO	
						TIMA0_C1N	5	O	
						UC8_CS0	7	IO	
2	24	24		16	PB14 PINCM31 0x40428078	PB14	1	IO	LDIO
						UC8_SCLK_RX	2	IOD	
						UC8_POCI	3	IO	
						FCC_IN	4	I	
						TIMA0_C0	5	IO	
						TIMG14_C2	6	IO	
						TIMG14_C0	7	IO	
						COMP0_OUT	10	O	
						ADC0_21	（非 IOMUX 1）0	A	
3	25	25		17	PB15 PINCM32 0x4042807c	PB15	1	IO	LDIO
						UC11_TX	2	IO	
						UC8_PICO_TX	3	IO	
						UC4_POCI_RTS	4	IO	
						TIMG14_C2	5	IO	
						TIMG2_C0	6	IO	
						TIMA0_C3N	7	O	
						RTC_OUT	8	O	
						TIMG14_C1	9	IO	
						UC8_CS0	10	IO	
						ADC0_20	（非 IOMUX 1）0	A	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
4	26	26		18	PB16 PINCM33 0x40428080	PB16	1	IO	LDIO
						UC11_RX	2	IO	
						UC8_SCLK_RX	3	IOD	
						UC4_CS0_CTS	4	IO	
						TIMG14_C3	5	IO	
						TIMG2_C1	6	IO	
						UC4_PICO_TX	7	IO	
						CLK_OUT	8	O	
						ADC0_19	（非 IOMUX 1）0	A	
14	36	36			PB17 PINCM43 0x404280a8	PB17	1	IO	LDIO
						UC11_TX	2	IO	
						UC4_PICO_TX	3	IO	
						UC6_SCL	4	IOD	
						TIMA0_C2	5	IO	
						TIMG14_C0	6	IO	
						TIMG1_C0	9	IO	
						ADC0_11	（非 IOMUX 1）0	A	
15	37	37			PB18 PINCM44 0x404280ac	PB18	1	IO	LDIO
						UC11_RX	2	IO	
						UC4_SCLK_RX	3	IOD	
						UC6_SDA	4	IOD	
						TIMA0_C2N	5	O	
						TIMG14_C1	6	IO	
						TIMG1_C1	9	IO	
						ADC0_10	（非 IOMUX 1）0	A	
16	38	38			PB19 PINCM45 0x404280b0	PB19	1	IO	LDIO
						COMP0_OUT	2	O	
						UC4_POCI_RTS	3	IO	
						UC4_CS0_CTS	5	IO	
						TIMG2_C1	6	IO	
						TIMG14_C2	7	IO	
						ADC0_9	（非 IOMUX 1）0	A	
19	41	41			PB20 PINCM48 0x404280bc	PB20	1	IO	LDIO
						UC8_CS0	3	IO	
						TIMA0_C2	5	IO	
						TIMA_FAL1	6	I	
						TIMA0_C1	7	IO	
						UC6_SDA	9	IOD	
						ADC0_6	（非 IOMUX 1）0	A	
20					PB21 PINCM49 0x404280c0	PB21	1	IO	LDIO
						UC8_POCI	3	IO	
						UC6_SCL	4	IOD	
						TIMG14_C2	5	IO	
						UC8_PICO_TX	6	IO	
						ADC0_25	（非 IOMUX 1）0	A	

Copyright © 2026 Texas Instruments Incorporated

表 6-2. 引脚属性（PM、PT、RGZ、RGE、RHB 封装）（续）

PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
21					PB22 PINCM50 0x404280c4	PB22	1	IO	LDIO
						UC8_PICO_TX	3	IO	
						UC6_SDA	4	IOD	
						TIMG14_C3	5	IO	
						UC8_SCLK_RX	6	IOD	
						ADC0_24	（非 IOMUX）0	A	
22					PB23 PINCM51 0x404280c8	PB23	1	IO	LDIO
						UC8_SCLK_RX	3	IOD	
						TIMA_FAL0	4	I	
						COMP0_OUT	5	O	
23	42	42			PB24 PINCM52 0x404280cc	PB24	1	IO	LDIO
						TIMA0_C3	5	IO	
						TIMA0_C1N	6	O	
						ADC0_5	（非 IOMUX）0	A	
27					PB25 PINCM56 0x404280dc	PB25	1	IO	LDIO
						UC4_CS0_CTS	2	IO	
						TIMA_FAL0	4	I	
						TIMA_FAL1	5	I	
						TIMA_FAL2	6	I	
						COMP0_OUT	7	O	
						FCC_IN	8	I	
						ADC0_4	（非 IOMUX）0	A	
28					PB26 PINCM57 0x404280e0	PB26	1	IO	LDIO
						UC4_POCI_RTS	2	IO	
						TIMA0_C0	4	IO	
						TIMA0_C3	5	IO	
						TIMG1_C0	6	IO	
						COMP0_OUT	7	O	
						FCC_IN	8	I	
						ADC0_23	（非 IOMUX）0	A	
29					PB27 PINCM58 0x404280e4	PB27	1	IO	LDIO
						COMP0_OUT	2	O	
						TIMA0_C0N	4	O	
						TIMA0_C3N	5	O	
						TIMG1_C1	6	IO	
						ADC0_22	（非 IOMUX）0	A	
32	48	48	23	32	VCORE	VCORE	（非 IOMUX）0	PWR	PWR
40	6	6	3	4	VDD	VDD	（非 IOMUX）0	PWR	PWR
41	7	7	4	5	VSS	VSS	（非 IOMUX）0	PWR	PWR

6.3 信号说明

表 6-3. 模数转换器 (ADC) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
ADC0_VREF+	A	ADC0 电压基准 (VREF) 电源	24	43	43	19	27
ADC0_VREF-	A	ADC0 电压基准 (VREF) 接地电源	17	39	39	17	25

Copyright © 2026 Texas Instruments Incorporated

表 6-3. 模数转换器 (ADC) 信号说明 （续）

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
ADC0_0	A	ADC0 模拟输入通道 0	31	47	47		31
ADC0_1	A	ADC0 模拟输入通道 1	30	46	46	22	30
ADC0_2	A	ADC0 模拟输入通道 2	26	45	45	21	29
ADC0_3	A	ADC0 模拟输入通道 3	25	44	44	20	28
ADC0_4	A	ADC0 模拟输入通道 4	27				
ADC0_5	A	ADC0 模拟输入通道 5	23	42	42		
ADC0_6	A	ADC0 模拟输入通道 6	19	41	41		
ADC0_7	A	ADC0 模拟输入通道 7	18	40	40	18	26
ADC0_8	A	ADC0 模拟输入通道 8	17	39	39	17	25
ADC0_9	A	ADC0 模拟输入通道 9	16	38	38		
ADC0_10	A	ADC0 模拟输入通道 10	15	37	37		
ADC0_11	A	ADC0 模拟输入通道 11	14	36	36		
ADC0_12	A	ADC0 模拟输入通道 12	11	33	33	14	22
ADC0_13	A	ADC0 模拟输入通道 13	10	32	32	13	21
ADC0_14	A	ADC0 模拟输入通道 14	9	31	31	12	
ADC0_15	A	ADC0 模拟输入通道 15	8	30	30	11	
ADC0_16	A	ADC0 模拟输入通道 16	7	29	29		21
ADC0_17	A	ADC0 模拟输入通道 17	6	28	28		20
ADC0_18	A	ADC0 模拟输入通道 18	5	27	27		19
ADC0_19	A	ADC0 模拟输入通道 19	4	26	26		18
ADC0_20	A	ADC0 模拟输入通道 20	3	25	25		17
ADC0_21	A	ADC0 模拟输入通道 21	2	24	24		16
ADC0_22	A	ADC0 模拟输入通道 22	29				
ADC0_23	A	ADC0 模拟输入通道 23	28				
ADC0_24	A	ADC0 模拟输入通道 24	21				
ADC0_25	A	ADC0 模拟输入通道 25	20				

表 6-4. 闪存引导加载程序 (BSL) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
BSLRX	I	BSL UART 接收信号 (RXD)	57	19	19	10	15
BSLSCL	IOD	BSL I2C 时钟信号 (SCL)	34	2	2	1	2
BSLSDA	IOD	BSL I2C 数据信号 (SDA)	33	1	1	24	1
BSLTX	O	BSL UART 发送信号 (TXD)	56	18	18	9	14
BSL_INVOKE	I	BSL 调用信号（如果启用了 BSL，则在 BOOTRST 期间必须为高电平才能实现 BSL 进入，在 BOOTRST 期间必须为低电平以防止发生 BSL 进入）	11	33	33	14	22

Copyright © 2026 Texas Instruments Incorporated

表 6-5. 时钟模块 (CKM) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
CLK_OUT	O	来自 PMCU 的 CLK_OUT 数字时钟输出	18、31、39、4、49、55、56、63、7	13、17、18、26、29、40、47、5	13、17、18、26、29、40、47、5	18、8、9	11、13、14、18、21、26、31
FCC_IN	I	频率时钟计数器 (FCC) 输入信号	2、27、28、33、45、49、5、9	1、11、13、24、27、31	1、11、13、24、27、31	12、24	1、11、16、19、9
HFCLKIN	I	高频时钟数字时钟输入信号	46、50、54	12、14、16	12、14、16		10、12
HFXIN	A	高频晶体振荡器 (HFXT) 信号	45	11	11		9
HFXOUT	A	高频晶体振荡器 (HFXT) 信号	46	12	12		10
LFCLKIN	I	低频时钟数字时钟输入信号	44	10	10	7	8
LFXIN	A	低频晶体振荡器 (LFXT) 信号	43	9	9	6	7
LFXOUT	A	低频晶体振荡器 (LFXT) 信号	44	10	10	7	8

表 6-6. 比较器 (COMP) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
COMP0_DAC_OUT	A	COMP0 DAC 输出	57	19	19	10	15
COMP0_OUT	O	COMP0 输出	16、2、22、26、27、28、29、31、43、49、5、57、6、60、62、9	13、19、22、24、27、28、31、38、45、47、9	13、19、22、24、27、28、31、38、45、47、9	10、12、21、6	11、15、16、19、20、29、31、7
COMP0_IN0+	A	COMP0 同相输入 0	30	46	46	22	30
COMP0_IN0-	A	COMP0 反相输入 0	31	47	47		31
COMP0_IN1+	A	COMP0 同相输入 1	11	33	33	14	22
COMP0_IN1-	A	COMP0 反相输入 1	10	32	32	13	21
COMP0_IN2+	A	COMP0 同相输入 2	7	29	29		21
COMP0_IN2-	A	COMP0 反相输入 2	6	28	28		20
COMP0_IN3+	A	COMP0 同相输入 3	8	30	30	11	

表 6-7. 通用输入输出模块信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
PA0	IO	GPIO 端口 A 输入/输出 0	33	1	1	24	1

Copyright © 2026 Texas Instruments Incorporated

表 6-7. 通用输入输出模块信号说明（续）

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
PA1	IO	GPIO 端口 A 输入/输出 1	34	2	2	1	2
PA2	IO	GPIO 端口 A 输入/输出 2	42	8	8	5	6
PA3	IO	GPIO 端口 A 输入/输出 3	43	9	9	6	7
PA4	IO	GPIO 端口 A 输入/输出 4	44	10	10	7	8
PA5	IO	GPIO 端口 A 输入/输出 5	45	11	11		9
PA6	IO	GPIO 端口 A 输入/输出 6	46	12	12		10
PA7	IO	GPIO 端口 A 输入/输出 7	49	13	13		11
PA8	IO	GPIO 端口 A 输入/输出 8	54	16	16		12
PA9	IO	GPIO 端口 A 输入/输出 9	55	17	17	8	13
PA10	IO	GPIO 端口 A 输入/输出 10	56	18	18	9	14
PA11	IO	GPIO 端口 A 输入/输出 11	57	19	19	10	15
PA12	IO	GPIO 端口 A 输入/输出 12	5	27	27		19
PA13	IO	GPIO 端口 A 输入/输出 13	6	28	28		20
PA14	IO	GPIO 端口 A 输入/输出 14	7	29	29		21
PA15	IO	GPIO 端口 A 输入/输出 15	8	30	30	11	
PA16	IO	GPIO 端口 A 输入/输出 16	9	31	31	12	
PA17	IO	GPIO 端口 A 输入/输出 17	10	32	32	13	21
PA18	IO	GPIO 端口 A 输入/输出 18	11	33	33	14	22
PA19	IO	GPIO 端口 A 输入/输出 19	12	34	34	15	23
PA20	IO	GPIO 端口 A 输入/输出 20	13	35	35	16	24
PA21	IO	GPIO 端口 A 输入/输出 21	17	39	39	17	25
PA22	IO	GPIO 端口 A 输入/输出 22	18	40	40	18	26
PA23	IO	GPIO 端口 A 输入/输出 23	24	43	43	19	27
PA24	IO	GPIO 端口 A 输入/输出 24	25	44	44	20	28
PA25	IO	GPIO 端口 A 输入/输出 25	26	45	45	21	29
PA26	IO	GPIO 端口 A 输入/输出 26	30	46	46	22	30
PA27	IO	GPIO 端口 A 输入/输出 27	31	47	47		31
PA28	IO	GPIO 端口 A 输入/输出 28	35	3	3		
PA29	IO	GPIO 端口 A 输入/输出 29	36				
PA30	IO	GPIO 端口 A 输入/输出 30	37				
PA31	IO	GPIO 端口 A 输入/输出 31	39	5	5		
PB0	IO	GPIO 端口 B 输入/输出 0	47				
PB1	IO	GPIO 端口 B 输入/输出 1	48				
PB2	IO	GPIO 端口 B 输入/输出 2	50	14	14		
PB3	IO	GPIO 端口 B 输入/输出 3	51	15	15		
PB4	IO	GPIO 端口 B 输入/输出 4	52				
PB5	IO	GPIO 端口 B 输入/输出 5	53				
PB6	IO	GPIO 端口 B 输入/输出 6	58	20	20		
PB7	IO	GPIO 端口 B 输入/输出 7	59	21	21		
PB8	IO	GPIO 端口 B 输入/输出 8	60	22	22		
PB9	IO	GPIO 端口 B 输入/输出 9	61	23	23		
PB10	IO	GPIO 端口 B 输入/输出 10	62				

Copyright © 2026 Texas Instruments Incorporated

表 6-7. 通用输入输出模块信号说明（续）

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
PB11	IO	GPIO 端口 B 输入/输出 11	63				
PB12	IO	GPIO 端口 B 输入/输出 12	64				
PB13	IO	GPIO 端口 B 输入/输出 13	1				
PB14	IO	GPIO 端口 B 输入/输出 14	2	24	24		16
PB15	IO	GPIO 端口 B 输入/输出 15	3	25	25		17
PB16	IO	GPIO 端口 B 输入/输出 16	4	26	26		18
PB17	IO	GPIO 端口 B 输入/输出 17	14	36	36		
PB18	IO	GPIO 端口 B 输入/输出 18	15	37	37		
PB19	IO	GPIO 端口 B 输入/输出 19	16	38	38		
PB20	IO	GPIO 端口 B 输入/输出 20	19	41	41		
PB21	IO	GPIO 端口 B 输入/输出 21	20				
PB22	IO	GPIO 端口 B 输入/输出 22	21				
PB23	IO	GPIO 端口 B 输入/输出 23	22				
PB24	IO	GPIO 端口 B 输入/输出 24	23	42	42		
PB25	IO	GPIO 端口 B 输入/输出 25	27				
PB26	IO	GPIO 端口 B 输入/输出 26	28				
PB27	IO	GPIO 端口 B 输入/输出 27	29				

表 6-8. 实时时钟 (RTC) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
RTC_OUT	O	实时时钟输出信号	3、31、55、6	17、25、28、47	17、25、28、47	8	13、17、20、31

表 6-9. 串行线调试 (SWD) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
SWCLK	I	串行线调试接口时钟输入信号	13	35	35	16	24
SWDIO	IO	串行线调试接口数据输入/输出信号	12	34	34	15	23

表 6-10. 系统控制器 (SYSCTL) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
BEEP	O	蜂鸣输出	33	1	1	24	1
NRST	复位	低电平有效复位信号（必须为逻辑高电平才能使器件启动）	38	4	4	2	3
VCORE	PWR	VCORE 电容器连接	32	48	48	23	32
VDD	PWR	VDD 电源	40	6	6	3	4
VSS	PWR	VSS（接地）	41	7	7	4	5

Copyright © 2026 Texas Instruments Incorporated

表 6-11. 计时器 (TIMx) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
TIMA0_C0	IO	TIMA0 捕获/比较 0 信号	17、2、28、33、42、51、54、60	1、15、16、22、24、39、8	1、15、16、22、24、39、8	17、24、5	1、12、16、25、6
TIMA0_C1	IO	TIMA0 捕获/比较 1 信号	18、19、34、35、43、49、52、55、61、64	13、17、2、23、3、40、41、9	13、17、2、23、3、40、41、9	1、18、6、8	11、13、2、26、7
TIMA0_C2	IO	TIMA0 捕获/比较 2 信号	12、14、19、43、47、49、5、52、56、64、8	13、18、27、30、34、36、41、9	13、18、27、30、34、36、41、9	11、15、6、9	11、14、19、23、7
TIMA0_C3	IO	TIMA0 捕获/比较 3 信号	1、10、23、24、26、28、35、44、5、50	10、14、27、3、32、42、43、45	10、14、27、3、32、42、43、45	13、19、21、7	19、21、27、29、8
TIMA0_C0N	O	TIMA0 捕获/比较 0 互补输出	18、29、55、61	17、23、40	17、23、40	18、8	13、26
TIMA0_C1N	O	TIMA0 捕获/比较 1 互补输出	1、23、26、44、53	10、42、45	10、42、45	21、7	29、8
TIMA0_C2N	O	TIMA0 捕获/比较 2 互补输出	13、15、42、46、48、53、57、6、9	12、19、28、31、35、37、8	12、19、28、31、35、37、8	10、12、16、5	10、15、20、24、6
TIMA0_C3N	O	TIMA0 捕获/比较 3 互补输出	11、25、29、3、30、39、42、51、6	15、25、28、33、44、46、5、8	15、25、28、33、44、46、5、8	14、20、22、5	17、20、22、28、30、6

Copyright © 2026 Texas Instruments Incorporated

表 6-11. 计时器 (TIMx) 信号说明（续）

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
TIMA_FAL0	I	TIMA 故障输入 0	22、27、30、35、42、46、54、57	12、16、19、3、46、8	12、16、19、3、46、8	10、22、5	10、12、15、30、6
TIMA_FAL1	I	TIMA 故障输入 1	19、27、33、42、45、56、64	1、11、18、41、8	1、11、18、41、8	24、5、9	1、14、6、9
TIMA_FAL2	I	TIMA 故障输入 2	27、31、34、54、58	16、2、20、47	16、2、20、47	1	12、2、31
TIMG14_C0	IO	TIMG14 捕获/比较 0 信号	12、14、2、24、33、45、47、5、52、56、62	1、11、18、24、27、34、36、43	1、11、18、24、27、34、36、43	15、19、24、9	1、14、16、19、23、27、9
TIMG14_C1	IO	TIMG14 捕获/比较 1 信号	13、15、25、3、34、46、48、53、57、6、63	12、19、2、25、28、35、37、44	12、19、2、25、28、35、37、44	1、10、16、20	10、15、17、2、20、24、28
TIMG14_C2	IO	TIMG14 捕获/比较 2 信号	10、16、17、2、20、24、3、30、34、36、43、45、49、58、62、8	11、13、2、20、24、25、30、32、38、39、43、46、9	11、13、2、20、24、25、30、32、38、39、43、46、9	1、11、13、17、19、22、6	11、16、17、2、21、25、27、30、7、9

Copyright © 2026 Texas Instruments Incorporated

表 6-11. 计时器 (TIMx) 信号说明（续）

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
TIMG14_C3	IO	TIMG14 捕获/比较 3 信号	11、18、21、25、31、34、37、4、42、44、46、49、59、63	10、12、13、2、21、26、33、40、44、47、8	10、12、13、2、21、26、33、40、44、47、8	1、14、18、20、5、7	10、11、18、2、22、26、28、31、6、8
TIMG1_C0	IO	TIMG1 捕获/比较 0 信号	14、17、26、28、36、45、50、52、58、60、62	11、14、20、22、36、39、45	11、14、20、22、36、39、45	17、21	25、29、9
TIMG1_C1	IO	TIMG1 捕获/比较 1 信号	15、18、29、30、37、46、51、53、59、61、63	12、15、21、23、37、40、46	12、15、21、23、37、40、46	18、22	10、26、30
TIMG2_C0	IO	TIMG2 捕获/比较 0 信号	10、24、3、30、35、43、55	17、25、3、32、43、46、9	17、25、3、32、43、46、9	13、19、22、6、8	13、17、21、27、30、7
TIMG2_C1	IO	TIMG2 捕获/比较 1 信号	11、16、25、31、39、4、42、44、49、54	10、13、16、26、33、38、44、47、5、8	10、13、16、26、33、38、44、47、5、8	14、20、5、7	11、12、18、22、28、31、6、8

Copyright © 2026 Texas Instruments Incorporated

表 6-12. 统一通信模块 (UniComm) 信号说明

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
UC4_PICO_TX	IO	统一通信模块 UC4：SPI PICO 或 UART TX 信号	14、33、35、4、45、47、50、55、56、7	1、11、14、17、18、26、29、3、36	1、11、14、17、18、26、29、3、36	24、8、9	1、13、14、18、21、9
UC4_POCI_RTS	IO	统一通信模块 UC4：SPI POCI 或 UART RTS 信号	16、28、3、37、44、46、49、5、54、56、6、8	10、12、13、16、18、25、27、28、30、38	10、12、13、16、18、25、27、28、30、38	11、7、9	10、11、12、14、17、19、20、8
UC4_SCLK_RX	IOD	统一通信模块 UC4：SPI SCLK 或 UART RX 信号	15、34、39、46、48、5、51、57	12、15、19、2、27、37、5	12、15、19、2、27、37、5	1、10	10、15、19、2
UC6_SCL	IOD	统一通信模块 UC6：I2C SCL 信号	14、18、20、34、39、47、55、57	17、19、2、36、40、5	17、19、2、36、40、5	1、10、18、8	13、15、2、26
UC6_SDA	IOD	统一通信模块 UC6：I2C SDA 信号	15、19、21、33、35、48、54、56	1、16、18、3、37、41	1、16、18、3、37、41	24、9	1、12、14
UC7_SCL	IOD	统一通信模块 UC7：I2C SCL 信号	10、13、34、36、44、46、5、50、57、8	10、12、14、19、2、27、30、32、35	10、12、14、19、2、27、30、32、35	1、10、11、13、16、7	10、15、19、2、21、24、8
UC7_SDA	IOD	统一通信模块 UC7：I2C SDA 信号	11、12、33、37、43、45、51、56、6、9	1、11、15、18、28、31、33、34、9	1、11、15、18、28、31、33、34、9	12、14、15、24、6、9	1、14、20、22、23、7、9

Copyright © 2026 Texas Instruments Incorporated

表 6-12. 统一通信模块 (UniComm) 信号说明（续）

信号名称	引脚类型	说明	PM 引脚	PT 引脚	RGZ 引脚	RGE 引脚	RHB 引脚
UC8_PICO_TX	IO	统一通信模块 UC8：SPI PICO 或 UART TX 信号	10、11、20、21、3、43、45、52、54、58、60	11、16、20、22、25、32、33、9	11、16、20、22、25、32、33、9	13、14、6	12、17、21、22、7、9
UC8_POCI	IO	统一通信模块 UC8：SPI POCI 信号	12、2、20、59、6、9	21、24、28、31、34	21、24、28、31、34	12、15	16、20、23
UC8_SCLK_RX	IOD	统一通信模块 UC8：SPI SCLK 或 UART RX 信号	10、11、13、2、21、22、4、44、46、53、55、59、61	10、12、17、21、23、24、26、32、33、35	10、12、17、21、23、24、26、32、33、35	13、14、16、7、8	10、13、16、18、21、22、24、8
UC11_RX	IO	统一通信模块 UC11：UART RX 信号	15、18、25、4、51、7	15、26、29、37、40、44	15、26、29、37、40、44	18、20	18、21、26、28
UC11_TX	IO	统一通信模块 UC11：UART TX 信号	14、17、24、3、50、6	14、25、28、36、39、43	14、25、28、36、39、43	17、19	17、20、25、27
UC4_CS0_CTS	IO	统一通信模块 UC4：SPI CS0 或 UART CTS 信号	11、16、27、36、4、42、44、45、54、55、7	10、11、16、17、26、29、33、38、8	10、11、16、17、26、29、33、38、8	14、5、7、8	12、13、18、21、22、6、8、9
UC8_CS0	IO	统一通信模块 UC8：SPI CS0 信号	1、19、3、30、42、58、6	20、25、28、41、46、8	20、25、28、41、46、8	22、5	17、20、30、6

Copyright © 2026 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
VDD	电源电压	在 VDD 引脚，相对于 VSS	-0.3	4.1	V
V_I	输入电压	施加到任何 5V 容限开漏引脚	-0.3	V_{DD} + 3.6（最大值为 5.5）	V
V_I	输入电压	施加到任何常见容限引脚	-0.3	V_{DD} + 0.3（最大值为 4.1）	V
I_{VDD}	流入 VDD 引脚的电流（拉电流）	-40℃ ≤ Tj ≤ 130℃		80	mA
		-40℃ ≤ Tj ≤ 85℃		100	
I_{VSS}	流出 VSS 引脚的电流（灌电流）	-40℃ ≤ Tj ≤ 130℃		80	mA
		-40℃ ≤ Tj ≤ 85℃		100	
I_{IO}	LDIO 引脚的电流	LDIO 引脚灌入或拉出的电流		3	mA
	SDIO 引脚的电流	SDIO 引脚灌入或拉出的电流		6	
	HDIO 引脚的电流	HDIO 引脚灌入或拉出的电流		20	
	ODIO 引脚的电流	ODIO 引脚灌入的电流		20	
I_D	受支持的二极管电流	LDIO 和 HDIO 引脚处的二极管电流	-2	2	mA
		SDIO 引脚处的二极管电流	-2	0.05	
Tj	结温		-40	130	°C
T_{stg}	贮存温度(2)		-40	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

(2) 电路板焊接期间可以采用较高的温度，根据现行的 JEDEC J-STD-020 规范，峰值回流焊温度不得超过器件装运包装盒或卷盘上标注的界定值。

7.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC-Q100-002(1)	±2000	V
		充电器件模型 (CDM)，符合 AEC-Q100-011，所有引脚	±500	V
		充电器件模型 (CDM)，符合 AEC-Q100-011，转角引脚	±750	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

7.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
VDD	电源电压	1.62		3.6	V
VCORE	VCORE 引脚上的电压(2)		1.35		V
C_{VDD}	VDD 和 VSS 之间放置的电容器(1)		10		µF
C_{VCORE}	VCORE 和 VSS 之间放置的电容器 (1) (2)		470		nF
T_A	环境温度	-40		125	°C
T_J	最大结温			130	°C

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
f_{MCLK}	具有 1 个闪存等待状态的 MCLK、CPUCLK、ULPCLK 频率 (3)			32	MHz
f_{MCLK}	具有 0 个闪存等待状态的 MCLK、CPUCLK、ULPCLK 频率 (3)			24	MHz

(1) 分别在 VDD/VSS 和 VCORE/VSS 之间连接 C_{VDD} 和 C_{VCORE} 并尽可能靠近器件引脚。C_{VDD} 需要一个至少具有该额定值和 ±20% 或更高容差的低 ESR 电容器。
(2) VCORE 引脚只能连接到 CVCORE。请勿向 VCORE 引脚提供任何电压或施加任何外部负载。
(3) 等待状态由系统控制器 (SYSCTL) 自动管理，无需由应用软件配置。

7.4 热性能信息

热指标(1)		封装	值	单位
$R_{\theta JA}$	结至环境热阻	LQFP-64 (PM)	56.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		24.9	°C/W
$R_{\theta JB}$	结至电路板热阻		37.7	°C/W
Ψ_{JT}	结至顶部特征参数		2.0	°C/W
Ψ_{JB}	结至电路板特征参数		37.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		不适用	°C/W
$R_{\theta JA}$	结至环境热阻	LQFP-48 (PT)	63.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		29.5	°C/W
$R_{\theta JB}$	结至电路板热阻		41.0	°C/W
Ψ_{JT}	结至顶部特征参数		3.2	°C/W
Ψ_{JB}	结至电路板特征参数		40.5	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		不适用	°C/W
$R_{\theta JA}$	结至环境热阻	VQFN-48 (RGZ)	31.6	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		22.7	°C/W
$R_{\theta JB}$	结至电路板热阻		14.9	°C/W
Ψ_{JT}	结至顶部特征参数		1.0	°C/W
Ψ_{JB}	结至电路板特征参数		14.9	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		6.6	°C/W
$R_{\theta JA}$	结至环境热阻	VQFN-32 (RHB)	35.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		27.4	°C/W
$R_{\theta JB}$	结至电路板热阻		16.3	°C/W
Ψ_{JT}	结至顶部特征参数		0.9	°C/W
Ψ_{JB}	结至电路板特征参数		16.2	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		6.6	°C/W
$R_{\theta JA}$	结至环境热阻	VQFN-24 (RGE)	44.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		37.3	°C/W
$R_{\theta JB}$	结至电路板热阻		30.5	°C/W
Ψ_{JT}	结至顶部特征参数		1.2	°C/W
Ψ_{JB}	结至电路板特征参数		30.5	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		6.8	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2026 Texas Instruments Incorporated

7.5 电源电流特性

7.5.1 运行/睡眠模式

VDD=3.3V。所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。所有外设均禁用。

参数		MCLK	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
RUN 模式													
IDD_{RUN}	MCLK=SYSOSC、CoreMark，从闪存执行	32MHz	3.1		3.1		3.1		3.2		3.2		mA
IDD_{RUN}，每 MHz	MCLK=SYSOSC，while (1)，从闪存执行	32MHz	52	59	52	59	53	59	53	59	54	60	uA/Mhz
	MCLK=SYSOSC、CoreMark，从闪存执行	32MHz	97		98		98		98		99		
SLEEP 模式													
IDD_{SLEEP}	MCLK=SYSOSC，CPU 暂停	32MHz	1265	1426	1284	1429	1310	1481	1317	1488	1329	1472	uA
IDD_{SLEEP}	MCLK=LFCLK，CPU 暂停	32kHz	262	303	266	304	299	358	307	366	322	381	uA

7.5.2 停止/待机模式

除非另有说明，VDD=3.3V。所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。所有未注明的外设均被禁用。

参数		ULPCLK	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
STOP 模式													
IDD_{STOP0}	SYSOSC=32MHz，USE4MHZSTOP=0，DISABLESTOP=0	4MHz	397	447	403	451	411	455	414	458	418	463	uA
IDD_{STOP2}	SYSOSC 关闭，DISABLESTOP=1，ULPCLK=LFCLK	32kHz	45	56	47	59	50	82	53	85	62	90	
STANDBY 模式													
IDD_{STBY0}	LFXT 和 RTC 被启用	32kHz	2.14	3.5	2.14	3.5	3.7	24.3	6.3	27.0	15.0	33.1	uA
	LFOSC 和 IWDT 被启用		1.9	2.3	2.0	2.4	3.6	25.6	6.3	28.5	15.0	34.4	uA
	LFXT 和 RTC 已启用，IWDT 已启用		2.5	3.5	2.5	3.5	4.0	24.9	6.7	27.6	15.1	33.1	uA
	STOPCLKSTBY=0，TIMG14 启用		1.9	2.3	2.0	2.4	3.6	25.6	6.3	28.5	15.0	34.4	uA
IDD_{STBY1}	STOPCLKSTBY=1，TIMG14 启用		1.5	1.8	1.6	1.9	3.2	24.8	5.9	27.7	14.6	34.0	
	STOPCLKSTBY=1，GPIOA 启用		1.5	1.9	1.6	1.9	3.2	24.8	5.9	27.7	14.7	34.0	

7.5.3 关断模式

所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。内核稳压器关断。

参数		VDD	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
IDD_{SHDN}	SHUTDOWN 模式下的电源电流	3.3V	46		81		669		1414		3606		nA

7.6 电源时序

Copyright © 2026 Texas Instruments Incorporated

7.6.1 电源斜坡

图 7-1 给出了上电和下电期间 POR - POR+、BOR0- 和 BOR0+ 之间的关系。

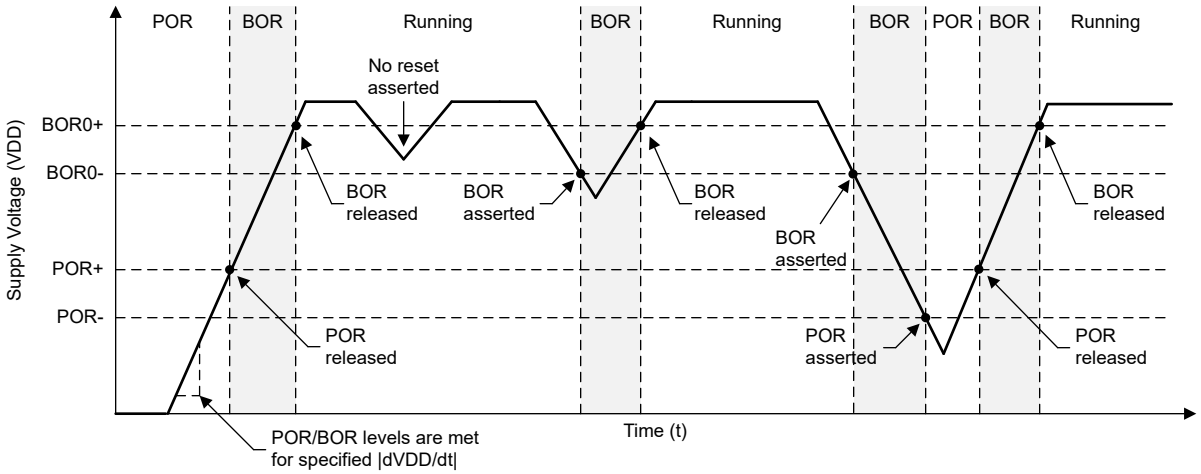


图 7-1. 下电上电 POR/BOR 条件 - VDD

7.6.2 POR 和 BOR

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
dVDD/dt	VDD（电源电压）压摆率	上升			0.1	V/us
		下降(1)			0.01	
dVDD/dt		下降，待机			0.1	V/ms
V_{POR+}	上电复位电压电平	上升	0.95	1.30	1.60	V
V_{POR-}		下降	0.9	1.25	1.55	V
$V_{HYS, POR}$	POR 迟滞		30	58	74	mV
$V_{BOR0+, COLD}$	欠压复位电压电平 0（默认电平）	-40℃ ≤ T_j ≤ 125℃ 冷启动，上升	1.40	1.48	1.61	V
V_{BOR1+}	欠压复位电压电平 1	上升(1)	2.13	2.17	2.21	V
V_{BOR1-}		下降(1)	2.10	2.14	2.18	
$V_{BOR1, STBY}$	欠压复位电压电平 1	待机模式	2.06	2.13	2.20	V
V_{BOR2+}	欠压复位电压电平 2	上升(1)	2.73	2.77	2.82	V
V_{BOR2-}		下降(1)	2.7	2.74	2.79	
$V_{BOR2, STBY}$	欠压复位电压电平 2	待机模式	2.62	2.71	2.80	V
V_{BOR3+}	欠压复位电压电平 3	上升(1)	2.88	2.96	3.04	V
V_{BOR3-}		下降(1)	2.85	2.93	3.01	
$V_{BOR3, STBY}$	欠压复位电压电平 3	待机模式	2.82	2.92	3.02	V
$V_{HYS,BOR}$	欠压复位迟滞	0 级		15	21	mV
		级别 1-3		34	40	
$T_{PD, BOR}$	BOR 传播延迟	RUN/SLEEP/STOP 模式			10	us
		待机模式			100	us

(1) 器件在运行、睡眠或停止模式下工作。

Copyright © 2026 Texas Instruments Incorporated

7.7 闪存特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源						
$VDD_{PGM/ERASE}$	编程及擦除电源电压		1.62		3.6	V
IDD_{ERASE}	擦除操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
IDD_{PGM}	编程操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
耐久性						
$NWEC_{(HI_ENDURANCE)}$	针对闪存存储器的选定 32 个扇区的擦除/编程周期耐久性(1)		100			k 个周期
$NWEC_{(NORMAL_ENDURANCE)}$	擦除/编程周期耐久性（闪存存储器不用于 HI_ENDURANCE）(1)		10			k 个周期
$NE_{(MAX)}$	发生故障前的总擦除操作 (2)		802			K 擦除操作
$NW_{(MAX)}$	在扇区擦除之前每个字线的写入操作 (3)				83	写入操作
保持						
t_{RET_85}	闪存存储器数据保留	-40°C ≤ T_j ≤ 85°C	60			年
t_{RET_105}	闪存存储器数据保留	-40°C ≤ T_j ≤ 105°C	11.4			年
编程和擦除时序						
$t_{PROG\ (WORD,\ 64)}$	闪存字的编程时间 (4) (6)			50	275	µs
$t_{PROG\ (SEC,\ 64)}$	1kB 扇区的编程时间(5) (6)			6.4		ms
$t_{ERASE\ (SEC)}$	扇区擦除时间	≤2k 个擦除/编程周期，T_j ≥ 25°C		4	20	ms
$t_{ERASE\ (SEC)}$	扇区擦除时间	≤10k 个擦除/编程周期，T_j ≥ 25°C		20	150	ms
$t_{ERASE\ (SEC)}$	扇区擦除时间	≤10k 个擦除/编程周期		20	200	ms
$t_{ERASE\ (BANK)}$	组擦除时间	≤10k 个擦除/编程周期		22	220	ms

(1) 主闪存存储体或数据存储体中多达 32 个由应用选择的扇区可用作高耐久性扇区。这使得应用能够频繁更新闪存数据，例如 EEPROM 仿真。
(2) 发生故障前闪存支持的累计擦除操作总数。一次扇区擦除或组擦除操作被视为一次擦除操作。
(3) 必须擦除字线之前、每个字线允许的最大写入操作数。如果需要对同一个字线执行额外的写入操作，则一旦达到每个字线的最大写入操作数，就需要执行扇区擦除。
(4) 编程时间定义为从触发编程命令到在闪存控制器中设置命令完成中断标志所需的时间。
(5) 扇区编程时间定义为从第一个字编程命令被触发到最后一个字编程命令完成并且在闪存控制器中设置中断标志所需的时间。 该时间包括在扇区编程期间软件将每个闪存字（在第一个闪存字之后）加载到闪存控制器所需的时间。
(6) 闪存字大小为 64 个数据位（8 个字节）。在具有 ECC 的器件上，总闪存字大小为 72 位（64 个数据位加 8 个 ECC 位）。

7.8 时序特性

VDD=3.3V，T_a=25℃（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
唤醒时间						
$t_{WAKE,\ SLEEP}$	从 SLEEP0 到运行的唤醒时间 (1)			2		周期
	从 SLEEP1 到运行的唤醒时间 (1)			1.6		us
	从 SLEEP2 到运行的唤醒时间 (1)			2.2		us
$t_{WAKE,\ STOP}$	从 STOP0 到运行的唤醒时间（SYSOSC 启用）(1)			7.2		us
	从 STOP2 到运行的唤醒时间（SYSOSC 禁用）(1)			8.1		us

Copyright © 2026 Texas Instruments Incorporated

VDD=3.3V，T_a=25℃（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{WAKE, STBY}$	从 STANDBY0 到运行的唤醒时间 (1)			10		us
	从 STANDBY1 到运行的唤醒时间 (1)			10		
	从关断到运行的唤醒时间 (2)	快速启动启用		283		us
		快速启动禁用		310		us
异步快速时钟请求时序						
t_{DELAY}	从异步请求的边沿到第一个 32MHz MCLK 边沿的延迟时间	模式为 SLEEP1		0.3		
		模式为 SLEEP2		0.9		us
		模式为 STOP0		0.9		us
		模式为 STOP2		0.9		us
		模式为 STANDBY1		3.1		us
		模式为 STANDBY0		3.1		us
启动时序						
$t_{START, RESET}$	器件从复位/上电开始的冷启动时间 (3)	快速启动启用		284		us
		快速启动禁用		325		us
NRST 时序						
$t_{RST, BOOTRST}$	NRST 引脚上用于生成 BOOTRST 的脉冲长度下限	ULPCLK≥4MHz		2		us
		ULPCLK=32kHz		100		us
$t_{RST, POR}$	NRST 引脚上用于生成 POR 的脉冲长度下限			1		s

(1) 唤醒时间是指从外部信号（GPIO 唤醒事件）的边沿到执行第一条 CPU 指令所需的时间，其中 GPIO 干扰滤波器禁用 (FILTEREN=0x0) 且快速唤醒启用 (FASTWAKEONLY=1)
(2) 唤醒时间是指从外部唤醒信号（IOMUX 唤醒事件）的边沿到执行用户程序第一条指令的时间。
(3) 启动时间是从 VDD 超过 VBOR0+（冷启动）到执行用户程序的第一条指令所需的时间。

7.9 时钟规范

7.9.1 系统振荡器 (SYSOSC)

在自然通风条件下的工作温度范围内测得（除非另有说明）。测试条件表明设备可在所列条件下长期运行。

参数		测试条件	最小值	典型值	最大值	单位
f_{SYSOSC}	出厂修整的 SYSOSC 频率	SYSOSCCFG.FREQ=00 (BASE)		32		MHz
f_{SYSOSC}	启用频率校正环路 (FCL) 后的 SYSOSC 频率精度(2) (3)	SETUSEFCL=1，T_a = 25℃	0		1	%
f_{SYSOSC}		SETUSEFCL=1，-40℃ ≤ T_a ≤ 125℃	-2.1		1.6	
f_{SYSOSC}	禁用频率校正环路 (FCL) 后的 SYSOSC 精度，32MHz	SETUSEFCL=0，SYSOSCCFG.FREQ=00，-40℃ ≤ T_a ≤ 125℃	-2.6		1.8	%
$t_{settle, SYSOSC}$	达到目标精度的稳定时间 (1)	SETUSEFCL=1			30	us

(1) SYSOSC 被唤醒（例如，退出低功耗模式时）并且 FCL 已启用时，SYSOSC 最初将下冲目标频率 f_{SYSOSC}，且时间 $t_{settle,SYSOSC}$ 有额外的误差，之后可达到目标精度。
(2) SYSOSC 精度是在默认上电状态下测量的，其中 MCLK = SYSOSC，CPU 运行 while (1) 循环。
(3) 使用外部 1ms 脉冲作为测量触发器，通过内部 FCC 计数器测量 SYSOSC。

Copyright © 2026 Texas Instruments Incorporated

7.9.2 低频振荡器 (LFOSC)

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{LFOSC}	LFOSC 频率			32768		Hz
	LFOSC 精度	-40℃ ≤ T_a ≤ 125℃	-5		5	%
		-40℃ ≤ T_a ≤ 85℃	-3		3	%
I_{LFOSC}	LFOSC 电流消耗			300		nA
$t_{start, LFOSC}$	LFOSC 启动时间			1		ms

7.9.3 低频晶体/时钟

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
低频晶体振荡器 (LFXT)						
f_{LFXT}	LFXT 频率			32768		Hz
DC_{LFXT}	LFXT 占空比		30		70	%
OA_{LFXT}	LFXT 晶体振荡容差			419		kΩ
$C_{L, eff}$	集成的有效负载电容(1)			1		pF
$t_{start, LFXT}$	LFXT 启动时间(2)			200		ms
I_{LFXT}	LFXT 电流消耗	XT1DRIVE=0，LOWCAP=1		200		nA
低频数字时钟输入 (LFCLK_IN)						
f_{LFIN}	LFCLK_IN 频率 (3)	SETUSEEXLF=1	29491	32768	36045	Hz
DC_{LFIN}	LFCLK_IN 占空比 (3)	SETUSEEXLF=1	40		60	%
LFCLK 监测器						
$f_{FAULTLF}$	LFCLK 监视器故障频率(4)	MONITOR=1	2800	4200	8400	Hz

(1) 这包括寄生接合和封装电容（每个引脚约为 2pF），计算公式为 $C_{LFXIN} \times C_{LFXOUT}/(C_{LFXIN}+C_{LFXOUT})$，其中 C_{LFXIN} 和 C_{LFXOUT} 分别是 LFXIN 和 LFXOUT 上的总电容。
(2) 用户必须确保晶体的额定值正确，以便支持启动驱动负载（例如 0.1uW）
(3) 数字时钟输入 (LFCLK_IN) 接受逻辑电平方波时钟。
(4) LFCLK 监视器可用于监视 LFXT 或 LFCLK_IN。 它将始终在低于 MIN 故障频率时发生故障，并且永远不会在高于 MAX 故障频率时发生故障。

7.9.4 高频晶体/时钟

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
高频晶体振荡器 (HFXT)						
f_{HFXT}	HFXT 频率	HFXTRSEL=00	4		8	MHz
f_{HFXT}	HFXT 频率	HFXTRSEL=01	8.01		16	MHz
f_{HFXT}	HFXT 频率	HFXTRSEL=10	16.01		32	MHz
DC_{HFXT}	HFXT 占空比	HFXTRSEL=00	40		65	%
DC_{HFXT}	HFXT 占空比	HFXTRSEL=01	40		60	%
DC_{HFXT}	HFXT 占空比	HFXTRSEL=10	40		60	%
OA_{HFXT}	HFXT 晶体振荡容差	HFXTRSEL=00（4MHz 至 8MHz 范围）		2		kΩ
$C_{L, eff}$	集成的有效负载电容 (1)			1		pF

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{start, HFXT}$	HFXT 启动时间(2)	HFXTRSEL=10，32MHz 晶体		0.5		ms
I_{HFXT}	HFXT 电流消耗(2)	f_{HFXT}=4MHz，R_m=300Ω，C_L=12pF		100		uA
I_{HFXT}	HFXT 电流消耗(2)	f_{HFXT}=32MHz，R_m=30Ω，C_L=12pF，C_m=6.26fF，L_m=1.76mH		600		uA
高频数字时钟输入 (HFCLK_IN)						
f_{HFIN}	HFCLK_IN 频率 (3)	USEEXTHFCLK=1	4		32	MHz
DC_{HFIN}	HFCLK_IN 占空比 (3)	USEEXTHFCLK=1	40		60	%

(1) 这包括寄生接合和封装电容（每个引脚约为 2pF），计算公式为 $C_{HFXIN} \times C_{HFXOUT}/(C_{HFXIN}+C_{HFXOUT})$，其中 C_{HFXIN} 和 C_{HFXOUT} 分别是 HFXIN 和 HFXOUT 上的总电容。

(2) HFXT 启动时间 ($t_{start, HFXT}$) 是指从启用 HFXT 到典型晶体稳定振荡的时间。 启动时间取决于晶体频率和晶体规格。 请参阅 MSPM0 H 系列 32MHz 微控制器技术参考手册的“HFXT”部分。电流消耗随 RSEL 增大而增加，而启动时间随 RSEL 增大而减小。

(3) 数字时钟输入 (HFCLK_IN) 接受逻辑电平方波时钟。

7.10 数字 IO

7.10.1 电气特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
V_{IH}	高电平输入电压	ODIO (1)	VDD≥1.62V	0.7*VDD		5.5	V
			VDD≥2.7V	2		5.5	
		除 ODIO 和复位以外的所有 I/O	VDD≥1.62V	0.7*VDD		VDD+0.3	
V_{IL}	低电平输入电压	ODIO	VDD≥1.62V	-0.3		0.3*VDD	V
			VDD≥2.7V	-0.3		0.8	
		除 ODIO 和复位以外的所有 I/O	VDD≥1.62V	-0.3		0.3*VDD	
V_{HYS}	迟滞	ODIO		0.05*VDD			V
		除 ODIO 以外的所有 I/O		0.1*VDD			
I_{lkg}	高阻态漏电流	LDIO（PA12 除外）(2) (3)				±100(4)	nA
I_{lkg}	高阻态漏电流	LDIO (仅限 PA12)				±300(4)	nA
I_{lkg}	高阻态漏电流	SDIO(2) (3)	V_pad ≤ VDD			±130(4)	nA
R_{PU}	上拉电阻	除 ODIO 以外的所有 I/O			40		kΩ
R_{PD}	下拉电阻				40		kΩ

Copyright © 2026 Texas Instruments Incorporated

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	LDIO	VDD≥2.7V、$\|I_{IO}\|_{,max}$=3mA VDD≥1.71V、$\|I_{IO}\|_{,max}$=1mA VDD≥1.62V、$\|I_{IO}\|_{,max}$=0.75mA	VDD-0.4			V
		SDIO	VDD≥2.7V、$\|I_{IO}\|_{,max}$=6mA VDD≥1.71V、$\|I_{IO}\|_{,max}$=2mA VDD≥1.62V、$\|I_{IO}\|_{,max}$=1.5mA	VDD-0.4			V
		HDIO	VDD ≥ 2.7V、DRV= 1、$\|I_{IO}\|_{,max}$ = 20mA VDD ≥ 2.7V、DRV= 0、$\|I_{IO}\|_{,max}$ = 6mA VDD ≥ 1.71V、DRV= 1、$\|I_{IO}\|_{,max}$ = 10mA VDD ≥ 1.71V、DRV= 0、$\|I_{IO}\|_{,max}$ = 2mA	VDD-0.4			V
V_{OL}	低电平输出电压	ODIO	VDD ≥ 2.7V，$I_{OL,max}$ = 8mA VDD ≥ 1.71V，$I_{OL,max}$ = 4mA			0.4	V
		SDIO	VDD≥2.7V、$\|I_{IO}\|_{,max}$=6mA VDD≥1.71V、$\|I_{IO}\|_{,max}$=2mA VDD≥1.62V、$\|I_{IO}\|_{,max}$=1.5mA			0.4	
		HDIO	VDD ≥ 2.7V、DRV= 1、$\|I_{IO}\|_{,max}$ = 20mA VDD ≥ 2.7V、DRV= 0、$\|I_{IO}\|_{,max}$ = 6mA VDD ≥ 1.71V、DRV= 1、$\|I_{IO}\|_{,max}$ = 10mA VDD ≥ 1.71V、DRV= 0、$\|I_{IO}\|_{,max}$ = 2mA			0.4	
		LDIO	VDD≥2.7V、$\|I_{IO}\|_{,max}$=3mA VDD≥1.71V、$\|I_{IO}\|_{,max}$=1mA VDD≥1.62V、$\|I_{IO}\|_{,max}$=0.75mA			0.4	

(1) I/O 类型：ODIO = 5V 容限开漏，LDIO = 低驱动，SDIO = 标准驱动，HDIO = 高驱动
(2) 除非另有说明，否则漏电流是在将 VSS 或 VDD 施加到相应引脚的情况下测量的。
(3) 数字端口引脚的漏电流单独测量。为输入选择端口引脚，而且上拉/下拉电阻器被禁用。
(4) 此值适用于 IO 不与任何模拟输入进行多路复用的情况。如果与模拟输入进行多路复用，则漏电流可高达 100nA。

7.10.2 开关特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
f_{max}	端口输出频率	ODIO	VDD ≥ 1.71V，FM+，CL= 20pF - 100pF			1	MHz
		LDIO(1)	VDD ≥ 1.71V，C_L= 20pF			8	
			VDD ≥ 2.7V，CL= 20pF			16	
		SDIO (1)	VDD ≥ 1.71V，C_L= 20pF			16	
			VDD ≥ 2.7V，CL= 20pF			32	
		HDIO(1)	VDD ≥ 2.7V，DRV=1，CL= 20pF			20	
			VDD ≥ 2.7V，DRV=0，CL= 20pF			20	
			VDD ≥ 1.7V，DRV=1，CL= 20pF			16	
			VDD ≥ 1.7V，DRV=0，CL= 20pF			16	
t_r，t_f	输出上升/下降时间	除 ODIO 以外的所有输出端口	VDD ≥ 1.71V			0.3/f_{max}	ns

Copyright © 2026 Texas Instruments Incorporated

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
t_f	输出下降时间	ODIO	VDD ≥ 1.71V，FM+，CL= 20pF-100pF	20*VDD/5.5		120	ns

(1) I/O 类型：ODIO = 5V 容限开漏，LDIO = 低驱动，SDIO = 标准驱动，HDIO = 高驱动

7.11 模拟多路复用器 VBOOST

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{VBST}	VBOOST 电流加法器	MCLK/ULPCLK 是 LFCLK		0.8		uA
		MCLK/ULPCLK 不是 LFCLK，SYSOSC 频率是 32MHz		30		
$t_{START,VBST}$	VBOOST 启动时间			12		us

7.12 *ADC*

7.12.1 电气特性

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有精度参数均使用 12 位分辨率模式测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$Vin_{(ADC)}$	模拟输入电压范围(1)	适用于所有 ADC 模拟输入引脚	0		VDD	V
V_{R+}	ADC 正基准电压	来自 VDD 的 V_{R+}		VDD		V
		来自外部基准引脚的 V_{R+} (VREF+)	1.4		VDD	V
		来自内部基准的 V_{R+} (VREF)		VREF		V
V_{R-}	ADC 负基准电压			0		V
F_S	ADC 采样频率	RES = 0x0（12 位模式），外部基准			1.6	Msps
F_S	ADC 采样频率	RES = 0x1（10 位模式），外部基准			1.7	Msps
F_S	ADC 采样频率	RES = 0x2（8 位模式），外部基准			1.9	Msps
$I_{(ADC)}$	流入 VDD 端子的工作电源电流	F_S = 1MSPS，内部基准关闭，V_{R+} = VDD		350		μA
		F_S = 500ksps，内部基准打开，V_{R+} = VREF = 2.5V		300		
$C_{S/H}$	ADC 采样保持电容			0.22		pF
Rin	ADC 采样开关电阻			15		kΩ
ENOB	有效位数	内部基准，V_{R+} = VREF = 2.5V，F_{in} = 10KHz	9.4	10		位
		外部基准，F_{in} = 10KHz (2)	10	10.6		
ENOB	有效位数	外部基准，硬件均值计算已启用（16 个样本），F_{in} = 10KHz(2)		11.8		位
SNR	信噪比	外部基准(2)		67		dB
		内部基准，V_{R+} = VREF = 2.5V		65		
SNR	信噪比	外部基准(2)，硬件均值计算已启用（16 个样本）		75		dB
$PSRR_{DC}$	电源抑制比（直流）	外部基准电压(2)，VDD = $VDD_{(min)}$ 至 $VDD_{(max)}$		68		dB
		VDD = $VDD_{(min)}$ 至 $VDD_{(max)}$ 内部基准，V_{R+} = VREF = 2.5V		61		
$PSRR_{AC}$	电源抑制比（交流）	外部基准(2)，1kHz 时 ΔVDD = 0.1V		61		dB
		1kHz 时 ΔVDD = 0.1V 内部基准，V_{R+} = VREF = 2.5V		49		
T_{wakeup}	ADC 唤醒时间	假设内部基准处于运行状态			5	us
$V_{SupplyMon}$	电源监测器分压器 (VDD/3) 精度	ADC 输入通道：电源监测器 (3)	-1.5		+1.5	%

Copyright © 2026 Texas Instruments Incorporated

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有精度参数均使用 12 位分辨率模式测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$I_{SupplyMon}$	电源监测器分压器电流消耗	ADC 输入通道：电源监测器		10		uA

(1) 模拟输入电压范围必须位于所选的 ADC 基准电压范围 V_{R+} 至 V_{R-} 内，才能获得有效的转换结果。
(2) 所有外部基准规格都是在 V_{R+} = VREF+ = VDD = 3.3V、V_{R-} = VREF- = VSS = 0V 且 VREF+ 引脚上有外部 1 µ F 电容的条件下测得
(3) 模拟电源监测器。通道 31 上的模拟输入断开连接，并在内部连接到分压器 VDD/3。

7.12.2 开关特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
f_{ADCCLK}	ADC 时钟频率			4		32	MHz
$t_{ADC\ trigger}$	软件触发最小宽度			3			ADCCLK 周期
t_{Sample_step}	阶跃输入的采样时间	12 位模式，R_S = 50 Ω Ω，C_{pext} = 10pF		0.188			µs
t_{Sample_VREF}	使用内部 VREF 输入时的采样时间		ADC 通道 = 29，12 位模式，VDD 作为基准	10			
$t_{Sample_SupplyMon}$	使用电源监测器 (VDD/3) 时的采样时间	12 位模式		5			µs

7.12.3 线性参数

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有线性参数均使用 12 位分辨率模式测得（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
E_I	积分线性误差 (INL)	外部基准(2)	-2.0		+2.0	LSB
E_D	微分线性误差 (DNL) 保证无丢码	外部基准(2)	-1.0		+1.0	LSB
		外部基准(2)，硬件均值计算已启用，16 个样本，14 位有效分辨率		1		
E_O	偏移误差	外部基准(2)	-5		5	mV
E_G	增益误差	外部基准(2)	-6		6	LSB

(1) 总体未调整误差 (TUE) 可以通过以下公式使用 E_I、E_O 和 E_G 来计算得出：$TUE = \sqrt{(E_I^2 + |E_O|^2 + E_G^2)}$
注意：您必须将所有误差转换为相同的单位，通常为 LSB，以上公式才能进行准确计算
(2) 所有外部基准规格都是在 VR+ = VREF+ = VDD = 3.3V、VR- = VREF- = VSS = 0V 且 VREF+ 引脚上有外部 1 µ F 电容的条件下测得

7.12.4 典型连接图

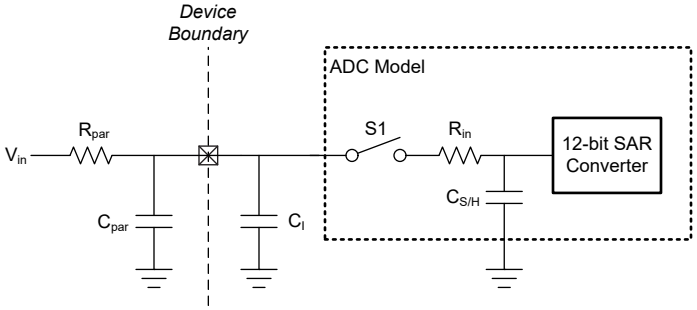


图 7-2. ADC 输入网络

1. 请参阅 节 7.12.1，了解 R_{in} 和 $C_{S/H}$ 的值
2. 请参阅数字 IO 电气特性以了解 C_I 的值
3. C_{par} 和 R_{par} 表示外部 ADC 输入电路的寄生电容和电阻

使用以下公式来求解 ADC 转换所需的最小采样时间 (T)：

Copyright © 2026 Texas Instruments Incorporated

1. Tau = (R_{par} + R_{in})* $C_{S/H}$ + R_{par}*(C_{par} + C_I)
2. K= ln(2^n/趋稳误差) – ln((C_{par} + C_I)/$C_{S/H}$)
3. T (最小采样时间) = K*Tau

7.13 温度传感器

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
TS_{TRIM}	出厂调整温度 (2)	ADC 和 VREF 配置：RES=0（12 位模式），VRSEL=2h（内部 VREF），BUFCONFIG=1h (1.4V VREF)，ADC t_{Sample}=10µs	27	30	33	℃
TS_c	温度系数	-40℃ ≤ T_j ≤ 130℃	-2.05	-1.9	-1.75	mV/℃
$t_{SET, TS}$	温度传感器稳定时间 (3)	ADC 和 VREF 配置：RES=0（12 位模式），VRSEL=2h（内部 VREF），BUFCONFIG=1h (1.4V VREF)，ADC 通道=28		2.5	10	us

(1) 通过将相对温度精度与修整精度相结合，并考虑任何模数转换误差，可以计算出有效绝对温度精度。
(2) 通过用户校准可以实现更高的绝对精度。
(3) 这是由 ADC 进行测量时，温度传感器稳定所需的时间上限。 它可用于指定测量温度传感器时的最短 ADC 采样时间。

Copyright © 2026 Texas Instruments Incorporated

7.14 VREF

7.14.1 电压特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
VDD_{min}	VREF 运行所需的最小电源电压	BUFCONFIG = 1	1.62			V
		BUFCONFIG = 0	2.7			
VREF	电压基准输出电压	BUFCONFIG = 1	1.38	1.4	1.42	V
		BUFCONFIG = 0	2.46	2.5	2.54	

7.14.2 电气特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
I_{VREF}	VREF 工作电源电流	BUFCONFIG = {0, 1}，无负载		80	100	μA
TC_{VREF}	VREF 的温度系数(1)	BUFCONFIG = {0, 1}			80	ppm/°C
TC_{drift}	长期 VREF 漂移	时间 = 1000 小时，BUFCONFIG = {0, 1}，T = 25℃			300	ppm
$PSRR_{DC}$	VREF 电源抑制比（直流）	VDD = 1.7V 至 VDDmax，BUFCONFIG = 1	60	70		dB
		VDD = 2.7V 至 VDDmax，BUFCONFIG = 0	49	60		
ADC F_S	支持的最大 ADC 采样频率	使用 VREF 作为 ADC 基准			515	ksps
$T_{startup}$	VREF 启动时间	BUFCONFIG = {0, 1}，VDD = 2.8V			30	us

(1) VREF 输出的温度系数是 TC_{VRBUF} 与内部带隙基准的温度系数之和。

7.15 比较器 (COMP)

7.15.1 比较器电气特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
比较器电气特性						
Vcm	共模输入范围		0		VDD	V
V_{offset}	输入偏移电压		-20		20	mV
V_{hys}	直流输入迟滞	HYST=00h		0.4		mV
		HYST=01h		10		
		HYST=02h		20		
		HYST=03h		30		
t_{PD_ls}	传播延迟，响应时间	输出滤波器关闭，过驱 = 100mV，高速模式		32	50	ns
		输出滤波器关闭，过驱 = 100mV，低功耗模式		1.2	4	μs
t_{en}	比较器使能时间	达到传播延迟规格所需的启动时间，高速模式			5	μs
		达到传播延迟规格所需的启动时间，低功耗模式			10	μs
I_{comp}	比较器电流消耗。	Vcm = VDD/2，100mV 过驱，DAC 输出作为电压基准，VDD 作为 DAC 的基准，高速模式		130	200	μA
		Vcm = VDD/2，100mV 过驱，DAC 输出作为电压基准，VDD 作为 DAC 的基准，低功耗模式		0.85	2.7	μA
		Vcm = VDD/2，100mV 过驱，仅比较器。高速模式		120	180	μA
		Vcm = VDD/2，100mV 过驱，仅比较器，低功耗模式		0.7	2.1	μA
8 位 DAC 电气特性						
V_{dac}	DAC 输出范围		0		VDD	V
$V_{dac\text{-}code}$	给定代码的 8 位 DAC 输出电压	VIN = 8 位 DAC 的基准电压，代码 n = 0 至 255		VIN × (n+1) / 256		V
INL	8 位 DAC 的积分非线性		-1		1	LSB

Copyright © 2026 Texas Instruments Incorporated

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
DNL	8 位 DAC 的微分非线性		-1		1	LSB
增益误差	8 位 DAC 的增益误差	基准电压 = VDD	-2		2	FSR 百分比
偏移误差	8 位 DAC 的失调电压误差		-5		5	mV
输出阻抗	8 位 DAC 输出阻抗			50		kΩ
t_{dac_settle}	静态模式下的 8 位 DAC 稳定时间	DACCODE0 = 0→255，DAC 输出精确到 1LSB，引脚 PA11 上的 DAC 输出，Cload = 15pF		6		µs
t_{dac_settle}	静态模式下的 8 位 DAC 稳定时间	DACCODE0 = 0 → 255，DAC 输出精确到 1LSB		1.5		µs

7.16 *I2C*

7.16.1 I2C 特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	标准模式		快速模式		快速模式 +		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
f_{I2C}	I2C 输入时钟频率	电源域 0 中的 I2C	2	32	8	32	20	32	MHz
f_{SCL}	SCL 时钟频率			0.1		0.4		1	MHz
$t_{HD，STA}$	保持时间（重复）启动		4		0.6		0.26		us
t_{LOW}	SCL 时钟的低电平周期		4.7		1.3		0.5		us
t_{HIGH}	SCL 时钟的高电平周期		4		0.6		0.26		us
$t_{SU,STA}$	一个针对重复启动的建立时间		4.7		0.6		0.26		us
$t_{HD，DAT}$	数据保持时间		0		0		0		ns
$t_{SU，DAT}$	数据设置时间		250		100		50		ns
$t_{SU，STO}$	停止的建立时间		4		0.6		0.26		us
t_{BUF}	STOP 与 START 条件之间的总线空闲时间		4.7		1.3		0.5		us
$t_{VD;DAT}$	数据有效时间			3.45		0.9		0.45	us
$t_{VD;ACK}$	数据有效确认时间			3.45		0.9		0.45	us

7.16.2 I2C 滤波器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 0		6		ns
		AGFSELx = 1		14	35	ns
		AGFSELx = 2		22	60	ns
		AGFSELx = 3		35	90	ns

Copyright © 2026 Texas Instruments Incorporated

7.16.3 I²C 时序图

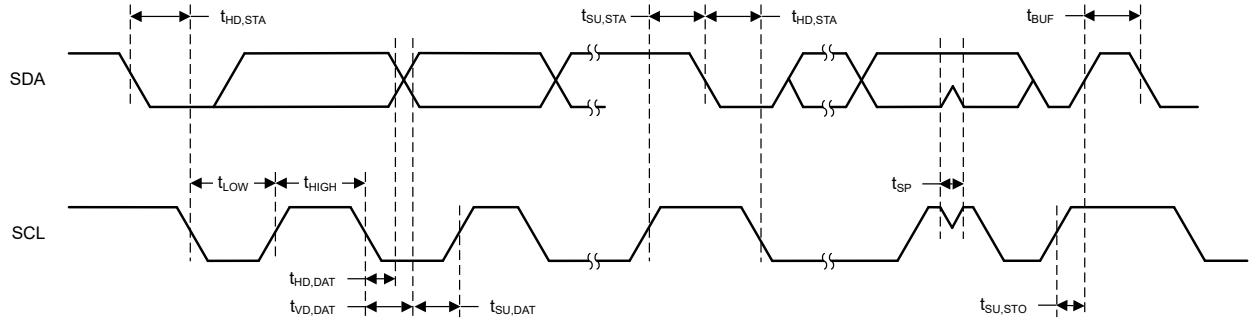


图 7-3. I2C 时序图

7.17 SPI

7.17.1 SPI

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
SPI						
f_{SPI}	SPI 时钟频率	时钟最大速度 = 32MHz 1.62V < VDD < 3.6V 外设或控制器模式			16(4)	MHz
DC_{SCK}	SCK 占空比		40	50	60	%
控制器						
$t_{SCLK_H/L}$	SCLK 高电平或低电平时间		(tSPI/2) - 1	tSPI/2	(tSPI/2) + 1	ns
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟	SPH=0	1 个 SPI 时钟			ns
	CS 提前时间，CS 有效至时钟	SPH=1	1/2 个 SPI 时钟			
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效	SPH=0	1/2 个 SPI 时钟			ns
	CS 滞后时间，最后一个时钟到 CS 无效	SPH=1	1 个 SPI 时钟			
$t_{CS.ACC}$	CS 访问时间，CS 有效到 PICO 数据输出				1/2 个 SPI 时钟	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 PICO 高阻抗				1 个 SPI 时钟	ns
$t_{SU.CI}$	POCI 输入数据设置时间(1)	2.7 < VDD < 3.6V，延迟采样已启用	1			ns
		1.62 < VDD < 2.7V，延迟采样已启用	8			
	POCI 输入数据设置时间(1)	2.7 < VDD < 3.6V，无延迟采样	30			
		1.62 < VDD < 2.7V，无延迟采样	39			
$t_{HD.CI}$	POCI 输入数据保持时间		0			ns
$t_{VALID.CO}$	PICO 输出数据有效时间(2)				16	ns
$t_{HD.CO}$	PICO 输出数据保持时间(3)		1			ns
外设						
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟		13.5			ns
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效		1			ns

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{CS.ACC}$	CS 访问时间，CS 有效到 POCI 数据输出				41	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 POCI 高阻抗				41	ns
$t_{SU.PI}$	PICO 输入数据设置时间		15			ns
$t_{HD.PI}$	PICO 输入数据保持时间		2.9			ns
$t_{VALID.PO}$	POCI 输出数据有效时间(2)	2.7V < VDD < 3.6V			31	ns
		1.62V < VDD < 2.7V			41	
$t_{HD.PO}$	POCI 输出数据保持时间(3)		5.5			ns

(1) 启用延迟采样功能后，POCI 输入数据设置时间可得到完全补偿。
(2) 指定输出更改 SCLK 时钟边沿后将下一个有效数据驱动到输出所需的时间。
(3) 指定输出更改 SCLK 脉冲边沿后输出上数据保持有效的时长。
(4) fSPIclk = 1/2tLO/HI，其中 tLO/HI = max(tVALID,CO + tSU,PI, tSU,CI + tVALID,PO)。

7.17.2 SPI 时序图

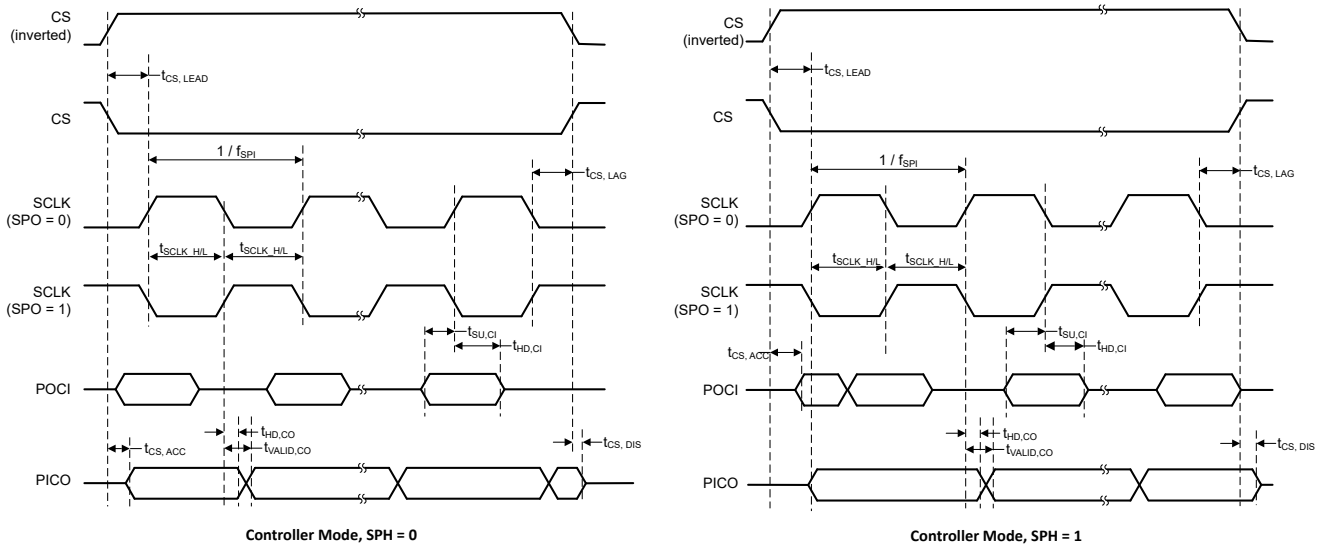


图 7-4. SPI 时序图 - 控制器模式

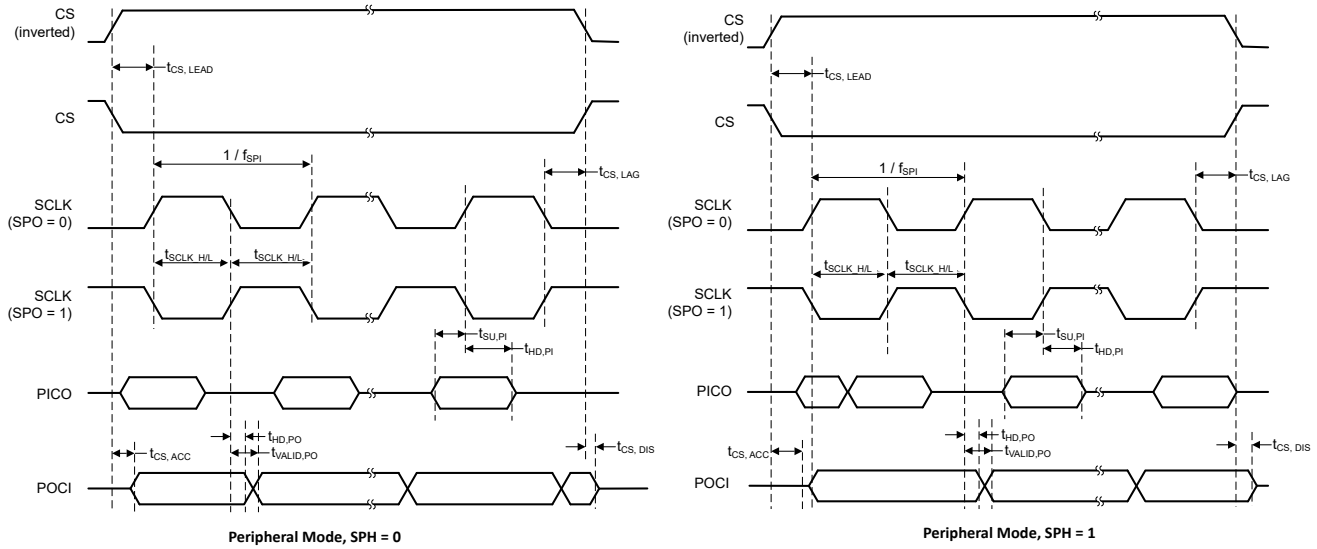


图 7-5. SPI 时序图 - 外设模式

7.18 UART

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{UART}	UART 输入时钟频率				32	MHz
f_{BITCLK}	BITCLK 时钟频率（等于波特率，单位为 MBaud）				4	MHz
t_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间(1)	AGFSELx = 0		6		ns
		AGFSELx = 1		14	35	
		AGFSELx = 2		22	60	
		AGFSELx = 3		35	90	

(1) 对 UART 接收输入 (RX) 上短于 UART 接收抗尖峰脉冲时间的脉冲进行了抑制。因此，所选的抗尖峰脉冲时间会限制最大可用波特率。为了确保正确地识别脉冲，其持续时间应超过抗尖峰脉冲时间的最大规格值。

7.19 TIMx

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{res}	计时器分辨率时间	$f_{TIMxCLK}$ = 32MHz	31.25			ns
			1			$t_{TIMxCLK}$
t_{res}	计时器分辨率时间	带有 16 位计数器的 TIMx			16	位
$t_{COUNTER}$	16 位计数器时钟周期	$f_{TIMxCLK}$ = 32MHz	0.03125		2048	us
			1		65536	$t_{TIMxCLK}$

7.20 仿真和调试

7.20.1 SWD 时序

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SWD}	SWD 频率				10	MHz

Copyright © 2026 Texas Instruments Incorporated

8 详细说明

以下各节介绍了构成此数据表中器件的所有元件。这些器件中集成的外设由软件通过存储器映射寄存器 (MMR) 进行配置。有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的相应章节。

8.1 CPU

CPU 子系统 (MCPUSS) 上实现了 Arm Cortex-M0+ CPU、指令预取/高速缓存、系统计时器以及中断管理功能。Arm Cortex-M0+ 是一款低成本 32 位 CPU，可为嵌入式应用提供高性能和低功耗。该 CPU 子系统的主要特性包括：

- Arm Cortex-M0+ CPU，支持高达 32kHz 的时钟频率
  - 带有 32 周期 32x32 乘法指令的 ARMv6-M Thumb 指令集（小端）
- 用于改进顺序代码执行的预取逻辑和具有两个 64 位高速缓存行的指令缓存
- 具有 24 位递减计数器和自动重新加载功能的系统计时器 (SysTick)
- 具有 4 个可编程优先级和尾链的嵌套矢量中断控制器 (NVIC)

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“CPU”一章。

8.2 工作模式

MSPM0 MCU 提供五种主要工作模式（电源模式），可根据应用要求优化器件功耗。这些模式按照功耗从高到低排列如下：RUN、SLEEP、STOP、STANDBY 和 SHUTDOWN。CPU 会在运行模式中执行代码。外设中断事件可将器件从睡眠、停止或待机模式唤醒至运行模式。关断模式会完全禁用内部内核稳压器，以更大限度地降低功耗，并且只能通过 NRST、SWD 或某些 IO 上的逻辑电平匹配来实现唤醒。运行、睡眠、停止和待机模式还包括多个可配置的策略选项（例如，RUN.x），用于平衡性能与功耗。

为了进一步平衡性能和功耗，MSPM0 器件实现了两个电源域：**PD1**（用于 CPU、存储器和高性能外设）和 **PD0**（用于低速、低功耗外设）。

- 在运行和睡眠模式下，**PD1** 始终通电，但在所有其他模式下会禁用。
- **PD0** 在运行、睡眠、停止和待机模式下始终通电。
- **PD1** 和 **PD0** 在关断模式下都会禁用。

8.2.1 不同工作模式下的功能

表 8-1 提供了每种工作模式下支持的功能。

功能键：

- **EN**：该功能会在指定的模式下启用。
- **DIS**：该功能会在指定的模式下被禁用（时钟或电源门控），但该功能的配置会保留。
- **OPT**：该功能在指定的模式下是可选的，如果配置为启用，则保持启用状态。
- **NS**：该功能在指定的模式下不会自动禁用，但不受支持。
- **OFF**：该功能在指定的模式下会完全断电，不会保留任何配置信息。从关闭状态唤醒时，所有模块寄存器必须由应用软件重新配置为所需的设置。

表 8-1. 不同工作模式下支持的功能

运行模式		RUN			SLEEP			STOP		STANDBY		关断
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP2	STANDBY0	STANDBY1	
振荡器	SYSOSC	EN	EN	DIS	EN	EN	DIS	OPT[1]	DIS	DIS	DIS	OFF
	LFOSC 或 LFXT	EN										OFF
	HFXT	EN	DIS	DIS	OPT	DIS						OFF

表 8-1. 不同工作模式下支持的功能（续）

运行模式		RUN			SLEEP			STOP		STANDBY		关断
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP2	STANDBY0	STANDBY1	
时钟	CPUCLK	32M	32k	32k	DIS							OFF
	MCLK 至 PD1	32M	32k	32k	32M	32k	32k	DIS				OFF
	ULPCLK 至 PD0	32M	32k	32k	32M	32k	32k	4M	32k		DIS	OFF
	ULPCLK 至 TIMG14、TIMB0、TIMB1、TIMB2、TIMB3	32M	32k	32k	32M	32k	32k	4M	32k			OFF
	RTCCLK	32k										OFF
	MFCLK	OPT	DIS		OPT	DIS		OPT	DIS			OFF
	LFCLK	32k									DIS	OFF
	LFCLK 至 TIMG14、TIMB0、TIMB1、TIMB2、TIMB3	32k										OFF
	MCLK 监测器	OPT									DIS	OFF
	LFCLK 监测器	OPT										OFF
PMU	POR 监测器	EN										
	BOR 监测器	EN										OFF
	内核稳压器	全驱动								低驱动		OFF
核心功能	CPU	EN			DIS							OFF
	DMA	OPT						NS（支持的触发器）				OFF
	闪存	EN						OPT		DIS		OFF
	SRAM	EN						OPT		DIS		OFF
PD1 外设	CRC	OPT						DIS				OFF
	TIMA0	OPT						DIS				OFF
	UC8	OPT						DIS				OFF
	UC11	OPT						DIS				OFF
	AESADV	OPT						DIS				OFF
	TRNG	OPT						OFF				OFF
PD0 外设	TIMG14	OPT									OPT(2)	OFF
	TIMG1	OPT									OPT(2)	OFF
	TIMG2	OPT									OPT(2)	OFF
	UC4	OPT									OPT(2)	OFF
	UC6	OPT									OPT(2)	OFF
	UC7	OPT									OPT(2)	OFF
	GPIOA	OPT									OPT(2)	OFF
	GPIOB	OPT									OPT(2)	OFF
	WWDT0	OPT									DIS	OFF
	密钥库	OPT										OFF

Copyright © 2026 Texas Instruments Incorporated

表 8-1. 不同工作模式下支持的功能（续）

运行模式		RUN			SLEEP			STOP		STANDBY		关断
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP2	STANDBY0	STANDBY1	
LFSS 外设	IWDT	OPT										OFF
	RTC_B	OPT										OFF
模拟	ADC0	OPT							NS（支持的触发器）			OFF
	VREF	OPT							NS			OFF
	COMP0	OPT										OFF
	温度传感器	OTP								OFF		OFF
IOMUX 和 IO 唤醒		EN										具有唤醒功能的 DIS
唤醒源		不适用			任何 IRQ			PD0 IRQ				IOMUX、NRST、SWD

(1) 如果从 RUN1 进入 STOP0（SYSOSC 启用，但 MCLK 来自 LFCLK），则 SYSOSC 保持启用状态，就像它在 RUN1 中一样，ULPCLK 保持在 32kHz，就像它在 RUN1 中一样。如果从 RUN2 进入 STOP0（SYSOSC 禁用并且 MCLK 来自 LFCLK），则 SYSOSC 保持禁用状态，就像它在 RUN2 中一样，ULPCLK 保持在 32kHz，就像它在 RUN2 中一样。

(2) 当对待机模式使用 STANDBY1 策略时，只有 TIMG14 和 TIMB0/1/2/3 有时钟。其他 PD0 外设可在发生外部活动时生成异步快速时钟请求，但不会主动配备时钟。

8.3 电源管理单元 (PMU)

电源管理单元 (PMU) 为器件生成内部稳压内核电源，并对外部电源 (VDD) 进行监控。PMU 还包含 PMU 本身以及模拟外设所使用的带隙电压基准。PMU 的主要特性包括：

- 上电复位 (POR) 电源监测器
- 欠压复位 (BOR) 电源监测器，具有使用三个可编程阈值的预警功能
- 支持 RUN、SLEEP、STOP 和 STANDBY 模式的内核稳压器，可在性能与功耗之间实现动态平衡
- 受奇偶校验保护的修整，可在电源管理修整损坏时立即生成上电复位 (POR)
- 4 字节的关断存储器

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“PMU”一章。

8.4 时钟模块 (CKM)

时钟模块提供以下振荡器：

- **LFOSC**：内部低频振荡器 (32kHz)
- **SYSOSC**：内部高频振荡器（32MHz，带有出厂修整）
- **LFXT/LFCKIN**：低频外部晶体振荡器或数字时钟输入 (32kHz)
- **HFXT/HFCKIN**：高频外部晶体振荡器或数字时钟输入（4MHz 至 32MHz）

以下时钟由时钟模块分配，供处理器、总线和外设使用：

- **MCLK**：PD1 外设的主系统时钟，源自 SYSOSC、LFCLK 或 HSCLK，在运行和睡眠模式下有效
- **CPUCLK**：处理器的时钟（源自 MCLK），在运行模式下有效
- **ULPCLK**：PD0 外设的超低功耗时钟，在运行、睡眠、停止和待机模式下有效
- **MFCLK**：外设的 4MHz 固定中频时钟，在运行、睡眠和停止模式下可用
- **LFCLK**：外设或 MCLK 的 32kHz 固定低频时钟，在运行、睡眠、停止和待机模式下有效
- **ADCCLK**：ADC 时钟，在运行、睡眠和停止模式下可用

Copyright © 2026 Texas Instruments Incorporated

- **RTCCLK**：固定 32kHz 时钟直接连接 RTC
- **CLK_OUT**：用于在外部输出时钟，在运行、睡眠、停止和待机模式下可用
- **HFCLK**：源自 HFXT 或 HFCLK_IN 的高频时钟，在运行和睡眠模式下可用
- **HSCLK**：源自 HFCLK 的高速时钟，具有运行和睡眠模式

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 CKM 一章。

8.5 DMA 触发映射

直接存储器存取 (DMA) 控制器支持将数据从一个存储器地址移到另一个存储器地址，而无需 CPU 干预。例如，DMA 可用于将数据从 ADC 转换存储器移动到 SRAM。通过使 CPU 保持在低功耗模式，而无需将其唤醒来在外设之间移动数据，DMA 降低了系统功耗。

这些器件中的 DMA 支持以下重要特性：

- 3 个 DMA 传输通道
  - 2 个全功能通道，支持重复传输模式
  - 1 个基本通道，支持单次传输模式
- 可配置的 DMA 通道的优先级
- ADC、UART、SPI 或计时器触发支持直接外设到 DMA 触发器。
- 字节（8 位）、短字（16 位）、字（32 位）或混合字节和字传输能力
- 传输计数器块大小支持传输高达 64k 的任何类型数据
- 可配置的 DMA 传输触发器选择
- 为其他通道提供服务的活动通道中断
- 乒乓缓冲器架构的提前中断生成
- 在另一个通道上的活动完成时级联通道
- 支持数据重组的跨步模式，例如三相计量应用
- 收集模式

表 8-2 显示了支持的 DMA 功能以及相应的 DMA 通道编号。

表 8-2. DMA_B 通道功能

DMA 功能	DMA_B	
	全功能通道	基本通道
通道数量	0	1、2
重复模式	✓	-
表格和填充模式	✓	-
收集模式	✓	-
早期 IRQ 通知	✓	-
自动启用	✓	✓
超长整型（128 位）传输	✓	✓
跨步模式	✓	✓
级联通道支持	✓	✓

表 8-3 列出了使用 DMA 存储器映射寄存器中的 DMATCTL.DMATSEL 控制位配置的可用 DMA 触发。

表 8-3. DMA 触发映射

DMACTL.DMATSEL	触发源
0	软件
1	通用订阅者 0 (FSUB_0)
2	通用订阅者 0 (FSUB_1)
3	AESADV 发布者 1

Copyright © 2026 Texas Instruments Incorporated

表 8-3. DMA 触发映射（续）

DMACTL.DMATSEL	触发源
4	AESADV 发布者 2
5	UC4.PUBLISHER_1
6	UC4.PUBLISHER_2
7	UC6.PUBLISHER_1
8	UC6.PUBLISHER_2
9	UC7.PUBLISHER_1
10	UC7.PUBLISHER_2
11	UC8.PUBLISHER_1
12	UC8.PUBLISHER_2
13	ADC0 DMA 触发

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 DMA 一章。

8.6 事件

事件管理器将数字事件从一个实体（例如外设）传输到另一个实体（例如，另一个外设、DMA 或 CPU）。事件管理器通过一组定义的事件发布者（发生器）和订阅者（接收器）实现事件传输，这些事件发布者和订阅者通过包含静态路由和可编程路由组合的事件结构进行互连。

事件管理器传输的事件包括：

- 作为中断请求 (IRQ) 传输到 CPU 的外设事件（静态事件）
  - 示例：RTC 中断会发送到 CPU
- 作为 DMA 触发器传输到 DMA 的外设事件（DMA 事件）
  - 示例：传输到 DMA、请求 DMA 传输的 UART 数据接收触发器
- 传输到另一个外设以直接触发硬件中操作的外设事件（通用事件）
  - 示例：TIMx 计时器外设将周期性事件发布到 ADC 订阅者端口，ADC 使用该事件触发采样开始

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的“事件”一章。

表 8-4. 通用事件通道

通用路由是点对点 (1:1) 路由或一分二 (1:2) 分离器路由，其中发布事件的外设配置为使用多个可用的通用路由通道之一来将事件发布到另一个实体（如果是分离器路由，则为多个实体）。在这里，实体可以是另一个外设、通用 DMA 触发事件或通用 CPU 事件。

CHANID	通用路由通道选择	通道类型
0	未选择通用事件通道	不适用
1	选择了通用事件通道 1	1：1
2	选择了通用事件通道 2	1：1
3	选择了通用事件通道 3	1：1
4	选择了通用事件通道 4	1：1
5	选择了通用事件通道 5	1：1
6	选择了通用事件通道 6	1：1
7	选择了通用事件通道 7	1：1
8	选择了通用事件通道 8	1：1
9	选择了通用事件通道 9	1：1
10	选择了通用事件通道 10	1：1
11	选择了通用事件通道 11	1：1
12	选择了通用事件通道 12	1：2（分离器）

Copyright © 2026 Texas Instruments Incorporated

表 8-4. 通用事件通道（续）

通用路由是点对点 (1:1) 路由或一分二 (1:2) 分离器路由，其中发布事件的外设配置为使用多个可用的通用路由通道之一来将事件发布到另一个实体（如果是分离器路由，则为多个实体）。在这里，实体可以是另一个外设、通用 DMA 触发事件或通用 CPU 事件。

CHANID	通用路由通道选择	通道类型
13	选择了通用事件通道 13	1：2（分离器）
14	选择了通用事件通道 14	1：2（分离器）
15	选择了通用事件通道 15	1：2（分离器）

8.7 内存

8.7.1 内存组织

表 8-5 总结了各个器件的存储器映射。有关存储器区域详情的更多信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的*平台存储器映射*部分 。

表 8-5. 内存组织摘要

内存区域	子区域	MSPM0L1127	MSPM0L1126
代码（闪存组 0）	已校正闪存的主要 ECC	128KB	64KB
		0x00000000 至 0x0001FFFF	0x00000000 至 0x0000FFFF
	未校正闪存的主要 ECC	0x00400000 至 0x0041FFFF	0x00400000 至 0x0040FFFF
	闪存主要的 ECC 代码	0x41800000 至 0x4181FFFF	0x41800000 至 0x4180FFFF
SRAM (SRAM)	SRAM 默认值	12KB	12KB
		0x20000000 至 0x20002FFF	0x20000000 至 0x20002FFF
	已检查 SRAM 奇偶校验	0x20100000 至 0x20102FFF	0x20100000 至 0x20102FFF
	SRAM 未检查	0x20200000 至 0x20202FFF	0x20200000 至 0x20202FFF
	SRAM 奇偶校验 ECC 代码	0x20300000 至 0x20302FFF	0x20300000 至 0x20302FFF
外设	NONMAIN(2)	2KB	2KB
		0x41C00000 至 0x41C007FF	0x41C00000 至 0x41C007FF
	FACTORY	1KB	1KB
		0x41C40000 至 0x41C403FF	0x41C40000 至 0x41C403FF
子系统		0x6000.0000 至 0x7FFF.FFFF	0x6000.0000 至 0x7FFF.FFFF
系统 PPB		0xE000.0000 至 0xE00F.FFFF	0xE000.0000 至 0xE00F.FFFF

8.7.2 外设汇总

表 8-6. 外设汇总

外设名称	基址	尺寸
ADC0	0x40004000	0x00002000
COMP0	0x40008000	0x00001F00
VREF	0x40030000	0x00001F00
WWDT0	0x40080000	0x00001500
TIMG14	0x40084000	0x00001F00
TIMG1	0x40086000	0x00001F00
TIMG2	0x40088000	0x00001F00
LFSS	0x40094000	0x00001600
GPIOA	0x400A0000	0x00001F00
GPIOB	0x400A2000	0x00001F00
KEYSTORECTL	0x400AC000	0x00002000

Copyright © 2026 Texas Instruments Incorporated

表 8-6. 外设汇总（续）

外设名称	基址	尺寸
SYSCTL	0x400AF000	0x00003100
TIMB0	0x400B8000	0x00001C00
TIMB1	0x400BA000	0x00001C00
TIMB2	0x400BC000	0x00001C00
TIMB3	0x400BE000	0x00001C00
DEBUGSS	0x400C7000	0x00001F00
EVENTLP	0x400C9000	0x00003000
FLASHCTL	0x400CD000	0x00002000
CPUSS	0x40400000	0x00001F00
WUC	0x40424000	0x00000500
IOMUX	0x40428000	0x00002000
DMA	0x4042A000	0x00001F00
CRC0	0x40440000	0x00002000
AESADV	0x40442000	0x00001200
ADC0_SVT	0x4055A000	0x00001000
TIMA0	0x40860000	0x00001F00
UC4_UART	0x40A00000	0x00001500
UC6_I2CC	0x40A22000	0x00023500
UC7_I2CT	0x40A44000	0x00045500
UC4_SPI	0x40A60000	0x00061200
UC4	0x40A80000	0x00081C00
UC6	0x40A82000	0x00082A00
UC7	0x40A84000	0x00084A00
SPG0	0x40A9F000	0x000A0C00
UC8_UART	0x40B00000	0x00001500
UC11_UART	0x40B02000	0x00003500
UC8_SPI	0x40B60000	0x00061200
UC8	0x40B80000	0x00081C00
UC11	0x40B82000	0x00082A00

8.7.3 中断向量编号

表 8-7. 中断向量编号

外设名称	NVIC IRQ
SYSCTL	0
DEBUGSS	1
UC6	3
ADC0	4
TIMB0	5
TIMB1	6
COMP0	7
UC7	8
UC8	9
TIMB2	13
TIMB3	14
UC4	15

Copyright © 2026 Texas Instruments Incorporated

表 8-7. 中断向量编号（续）

外设名称	NVIC IRQ
TIMG14	16
TIMG2	17
TIMA0	18
TIMG1	19
GPIOA	22
GPIOB	23
UC11	24
AESADV	26
FLASHCTL	27
WWDT0	29
LFSS	30
DMA	31

8.8 闪存存储器

该器件提供了单组非易失性闪存存储器来存储可执行程序代码和应用数据。

该闪存的主要特性包括：

- 具有 single-bit 错误纠正和双位错误检测功能的硬件 ECC 保护（编码和解码）
- 在整个推荐电源电压范围内支持电路内编程和擦除操作
- 1KB 小扇区大小（最小擦除分辨率为 1KB）
- 在闪存存储器的 32 个选定扇区上最多可执行 100,000 个编程/擦除周期，在其余闪存存储器上最多可执行 10,000 个编程/擦除周期（闪存存储器为 32kB 的器件在整个闪存存储器上支持 100,000 个周期）

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“NVM”一章。

8.9 SRAM

MSPM0Lxx MCU 包含一个低功耗高性能 SRAM 存储器，可在器件支持的 CPU 频率范围内实现零等待状态访问。MSPM0Lxx MCU 还提供受 ECC 保护、具有硬件奇偶校验且高达 128KB 的 SRAM。SRAM 存储器可用于存储易失性信息，例如调用栈、堆、全局数据和代码。SRAM 存储器内容在 RUN、SLEEP、STOP 和 STANDBY 工作模式下完全保留，并在关断模式下丢失。该器件提供写保护机制，允许应用程序以 1KB 的分辨率对 SRAM 存储器进行动态写保护。当将可执行代码放入 SRAM 时，写保护很有用，可针对 CPU 或 DMA 无意覆盖代码提供一定程度的保护。将代码放置在 SRAM 中可以通过实现零等待状态操作和降低功耗来提高关键循环的性能。

8.10 GPIO

通用输入/输出 (GPIO) 外设允许应用通过器件引脚写入数据和读取数据。通过使用端口 A 和端口 B GPIO 外设，这些器件支持多达 60 个 GPIO 引脚。

GPIO 模块的主要特性包括：

- 无需在软件中使用“读取、修改、写入”结构，即可设置/清除/切换多个位
- 采用“具有唤醒功能的标准配置”驱动功能的 GPIO 能够将器件从 SHUTDOWN 模式唤醒
- “快速唤醒”功能支持通过任意 GPIO 端口从 STOP 和 STANDBY 模式进行低功耗唤醒
- 用户控制的输入滤波

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“GPIO”一章。

8.11 IOMUX

IOMUX 外设支持 IO 焊盘配置并控制进出器件引脚的数字数据流。IOMUX 的主要特性包括：

- IO 焊盘配置寄存器支持可编程驱动强度、速度、上拉或下拉等

Copyright © 2026 Texas Instruments Incorporated

- 数字引脚多路复用允许将多个外设信号路由到同一个 IO 焊盘
- 引脚功能和能力由用户使用 PINCM 寄存器进行配置

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 IOMUX 一章。

8.12 ADC

这些器件中的 12 位模数转换器 (ADC) 模块支持采用单端输入的快速 12 位转换。

ADC 模块特性包括：

- 12 位输出分辨率，速率高达 1.6MSPS 且 ENOB 为 10.6 位
- 多达 26 个外部输入通道
- 内部通道用于温度检测、电源监测和模拟信号链
- 软件可选基准：
  - 1.4V 或 2.5V (VREF) 的可配置内部专用 ADC 基准电压 (VREF)
  - MCU 电源电压 (VDD)
  - 支持在 VREF+/- 器件引脚上提供外部基准电压
  - 需要在 VREF+/- 引脚上放置一个去耦电容器才能正常运行。
- 在运行、睡眠和停止模式下运行，并支持从待机模式触发

表 8-8. ADC0 通道映射

CHANNEL[0:7]	信号名称	CHANNEL[8:15]	信号名称
0	A0	16	A16
1	A1	17	A17
2	A2	18	A18
3	A3	19	A19
4	A4	20	A20
5	A5	21	A21
6	A6	22	A22
7	A7	23	A23
8	A8	24	A24
9	A9	25	A25
10	A10	26	-
11	A11	27	保留
12	A12	28	*温度传感器*
13	A13	29	VREFINT
14	A14	30	保留
15	A15	31	*电源/电池监测器*

*以斜体显示的*信号名称表示 SoC 的内部信号。这些信号用于内部外设互连。

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 ADC 一章。

8.13 温度传感器

温度传感器提供随器件温度呈线性变化的电压输出。温度传感器输出在内部连接到其中一个 ADC 输入通道，以实现温度数字转换。

出厂常量存储器区域中提供了温度传感器的器件特定单点校准值。该校准值表示与在 12 位模式下使用 1.4V 内部 VREF 在出厂修整温度 (TS_{TRIM}) 下测量的温度传感器相对应的 ADC 转换结果（采用 ADC 代码格式）。此校准值

Copyright © 2026 Texas Instruments Incorporated

可与温度传感器温度系数 (TS_c) 一起使用，以估算器件温度。有关如何通过出厂修整值估算器件温度的指导，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的温度传感器一节。

8.14 LFSS

低频子系统 (LFSS) 在一个共享子系统下将多个功能外设组合在一起。这些外设由低频时钟 (LFCLK) 计时，或需要在低功耗模式期间处于运行状态。低频时钟的典型频率为 32kHz，主要用于长期计时。

该器件中的 LFSS 包含以下元件：

- 具有附加预分频器扩展和时间戳捕获功能的实时时钟 (RTC_B)
- 一个异步独立看门狗计时器 (IWDT)

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 LFSS 一章。

8.15 IWDT

LFSS 中的独立看门狗计时器 (IWDT) 是与器件无关的监控器，可监控器件的代码执行和整体挂起场景。由于 LFSS 的性质，该 IWDT 具有自己的系统独立时钟源。如果应用软件在编程的时间内未成功复位看门狗，则看门狗会为器件生成 POR 复位。

IWDT 的主要特性包括：

- 一个具有闭合和开放窗口的 25 位计数器
- 使用可编程时钟分频器从 LFOSC（固定 32kHz 时钟路径）驱动计数器
- 八个可选的看门狗计时器周期

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 IWDT 一章。

8.16 RTC_B

实时时钟的 RTC_B 实例由 32kHz 输入时钟源（通常为低频晶体）提供，并为应用提供时基以及多个 CPU 中断选项。RTC_B 提供与低频子系统 (LFSS) 相关的常见主要特性。

RTC_B 的常见主要特性包括：

- 秒、分钟、小时、星期几、一月中的第几日、月和年的计数器
- 二进制或 BCD 格式
- 闰年处理
- 一个基于分钟、小时、星期几和一月中的第几日的可定制报警中断
- 用于每分钟、每小时、午夜或中午唤醒的间隔报警中断
- 以 4096Hz、2048Hz、1024Hz、512Hz、256Hz 或 128Hz 提供定期唤醒的间隔报警中断
- 以 64Hz、32Hz、16Hz、8Hz、4Hz、2Hz、1Hz 和 0.5Hz 提供定期唤醒的间隔报警中断
- 晶体偏移误差校准（高达 +/-240ppm）
- 温度漂移补偿（高达 +/-240ppm）
- RTC 时钟输出到引脚以进行校准

表 8-9 显示了该器件支持的 RTC 特性。

表 8-9. RTC_B 主要特性

RTC 特性	RTC_B
电源使能寄存器	-
实时时钟和日历模式提供秒、分钟、小时、星期、日期和年份信息	是
可选二进制或二进制编码小数 (BCD) 格式	是
闰年修正（1901 年至 2099 年有效）	是
两个基于分钟、小时、星期和日期的可定制日历报警中断	是
用于每分钟、每小时、午夜或中午唤醒的间隔报警中断	是

Copyright © 2026 Texas Instruments Incorporated

表 8-9. RTC_B 主要特性（续）

RTC 特性	RTC_B
以 4096Hz、2048Hz、1024Hz、512Hz、256Hz 或 128Hz 唤醒的周期性中断	是
以 64Hz、32Hz、16Hz、8Hz、4Hz、2Hz、1Hz 和 0.5Hz 唤醒的周期性中断	是
通过 STOPCLKSTBY 将中断功能降至 STANDBY 模式	是
晶体偏移误差和晶体温度漂移校准（总计高达 ±240ppm）	是
RTC 时钟输出到引脚以进行校准 (GPIO)	是
RTC 时钟输出到引脚以进行校准 (TIO)	-
用于心跳功能的三位预分频器，具有中断生成功能	-
RTC 外部时钟选择，包括未修整的 32kHz、已修整的 512Hz、256Hz 或 1Hz	-
检测到计时器时间戳事件时的 RTC 时间戳捕获，其中包括： • TIO 事件 • VDD 故障事件	-
RTC 计数器锁定功能	-

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“RTC”一章。

8.17 VREF

电压基准模块 (VREF) 包含一个专用于板载 ADC 的可配置电压基准缓冲器。这些器件还支持为要求更高精度的应用连接外部基准。

VREF 模块特性包括：

- 用户可选择 1.4V 和 2.5V 内部基准电压。
- 内部基准支持以高达 515ksps 的速率运行 ADC
- 支持在 VREF+ 和 VREF- 器件引脚上提供外部基准电压
- 为确保正常运行，无需使用去耦电容器。有关更多详细信息，请参阅图 8-1。

Copyright © 2026 Texas Instruments Incorporated

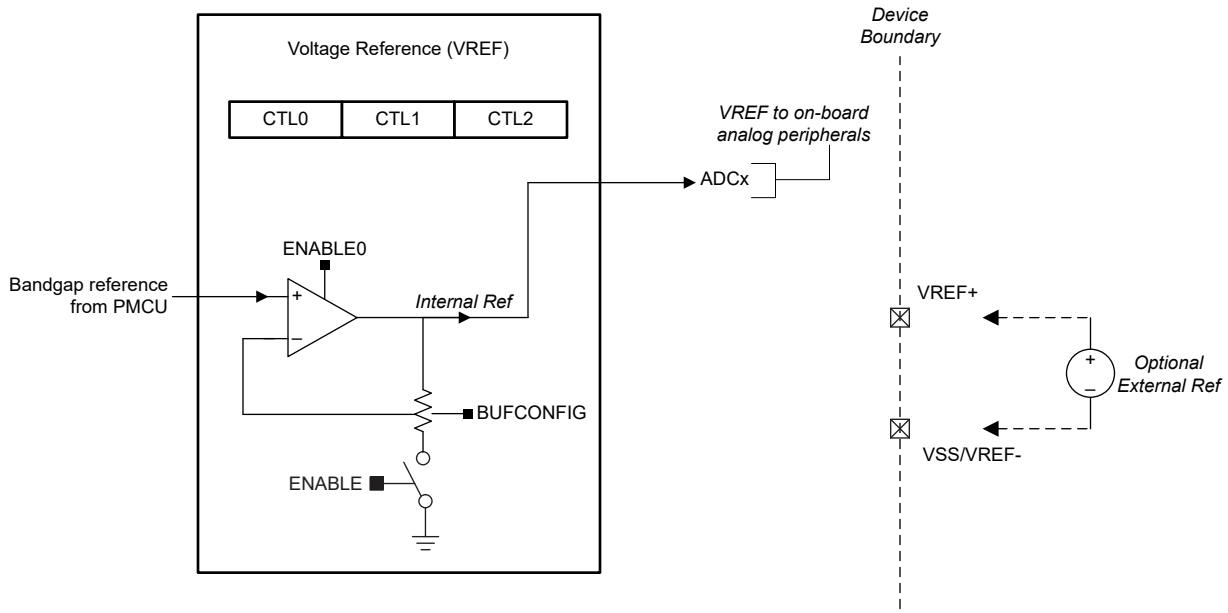


图 8-1. VREF 模块

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 VREF 一章。

8.18 COMP

器件中的比较器外设会比较两个输入端子上的电压电平，并根据该比较提供数字输出。它支持以下主要特性：

- 可编程迟滞
- 可编程基准电压：
  - 外部基准电压 (VREF IO)
  - 集成 8 位基准 DAC
- 可配置工作模式：
  - 高速模式
  - 低功耗模式
- 可编程输出干扰滤波器延迟
- 支持来自 TIMx 实例的 6 个消隐源（请参阅表 8-10）
- 支持所有低功耗模式的输出唤醒器件
- 输出连接到高级计时器故障处理机制
- 比较器寄存器中的 IPSEL 和 IMSEL 位可用于从器件引脚选择比较器通道输入
- 8 位基准 DAC 可用于输出到器件引脚

表 8-10. COMP0 输入通道选择

IPSEL/IMSEL 位	正极端子输入	负极端子输入
0x0	COMP0_IN0+	COMP0_IN0-
0x1	COMP0_IN1+	COMP0_IN1-
0x2	COMP0_IN2+	COMP0_IN2-
0x3	COMP0_IN3+	-
0x5	-	温度传感器

表 8-11. COMP0 消隐源表

CTL2.BLANKSRC	已选择消隐源
1	TIMA0.CC2
2	TIMA0.CC3

Copyright © 2026 Texas Instruments Incorporated

表 8-11. COMP0 消隐源表（续）

CTL2.BLANKSRC	已选择消隐源
3	TIMA0.CC1
4	TIMG14.CC1
5	TIMG1.CC1
6	TIMG2.CC1

有关器件模拟连接的更多信息，请参阅模拟连接。

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 COMP 一章。

8.19 安全性

该器件提供多项安全功能，其中包括：

- 调试安全
- 器件识别
- 支持 GCM/GMAC、CCM/CBC-MAC、CBC、CTR 的 AES-128/256 加速器
- 用于保护代码和数据的灵活防火墙
  - 闪存写入/擦除保护
  - 闪存读取-执行保护
  - 闪存 IP 保护
  - SRAM 写入执行互斥
- 安全启动
- 安全固件更新
- 安全密钥存储，最多支持两个 128 位的 AES 密钥
- 客户安全代码
- 循环冗余校验器 (CRC-16) 支持自定义多项式

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“安全性”一章。

8.20 AESADV

AES 高级 (AESADV) 加速器模块根据高级加密标准 (AES) 在硬件中使用 128 位或 256 位密钥对 128 位数据块进行加密和解密。AES 是 FIPS PUB 197 中指定的对称密钥块加密算法。

AESADV 加速器的特性包括：

- 使用 128 或 256 位密钥的 AES 操作
- 硬件中的密钥调度
- 仅加密/解密模式：CBC、CFB-1、CFB-8、CFB-128、OFB-128、CTR/ICM
- 仅身份验证模式：CBC-MAC、CMAC
- AES-CCM（使用 AES-CTR 模式和 AES-CBC-MAC）
- AES-GCM（使用 AES-CTR 模式和 GHASH，在选择不加密时支持基本的 GHASH 操作）
- AES-CCM 和 AES-GCM 模式支持持续保持/恢复有效载荷数据
- 32 位字访问，提供关键数据、输入数据和输出数据
- AESADV 就绪中断
- 用于输入/输出数据的 DMA 触发器
- 支持 RUN 和 SLEEP 模式（请参阅 节 8.2l）

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“AESADV”一章。

8.21 CRC

循环冗余校验 (CRC) 模块为输入数据序列提供签名。CRC 模块的主要特性包括：

- 支持基于 CRC16-CCITT 的 16 位 CRC

Copyright © 2026 Texas Instruments Incorporated

- 支持位反转

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 CRC 一章。

8.22 密钥库

密钥库控制器提供对高级加密引擎 (AES) 密钥的安全管理。密钥库控制器的使用模式是在执行客户安全代码时将密钥安全地存入密钥库中，并使 AES 引擎随后安全地访问密钥库，而不会向观察者泄漏任何密钥数据。两个 128 位或一个 256 位密钥都可以存储在密钥库的密钥槽中。密钥库及其与 AES 引擎的交互用于安全操作，包括阻止部分密钥修改攻击。

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“密钥库”一章。

8.23 UNICOMM (UART/I²C/SPI)

UNICOMM 是一种高度灵活的外设，可配置为 UART、SPI、I²C 控制器或 I²C 目标功能。在配置和数据传输之前，用户可以选择其中一个串行接口。外设针对每个实例使用通用 FIFO，以根据运行状态更大限度地提高器件功能。串行外设组将一个或多个 UNICOMM 组合在一起，以实现 I²C 回送等特殊功能，这是一种可选配置。表 8-12 介绍了 UNICOMM 的分组、可用的外设串行接口和 FIFO 深度。

表 8-12. UNICOMM (UCx) 串行外设

串行外设组	UNICOMM 实例	本地 UCx 索引	全局 UCx 指数	UART	I²C 控制器	I²C 目标	SPI	FIFO 深度
SPG0 (PD0)	UC4	0	4	是	-	-	是	4
	UC6	1	6	-	是	-	-	4
	UC7	2	7	-	-	是	-	4
SPG1 (PD1)	UC8	0	8	是	-	-	是	4
	UC11	1	11	是	-	-	-	1

8.23.1 UART (UNICOMM)

UART 外设功能提供以下主要特性：

- 标准的异步通讯位：起始位、停止位、奇偶校验位
- 完全可编程串行接口
  - 5、6、7 或 8 个数据位
  - 偶校验、奇校验、固定校验或无奇偶校验位生成与检测
  - 可产生 1 或 2 个停止位
  - 线路中断检测
  - 可编程波特率生成，过采样率为 16、8 或 3
  - 本地互连网络 (LIN) 模式支持
- 支持发送和接收环回模式操作
- 有关受支持协议的详细信息，请参阅表 8-13

表 8-13. UART (UNICOMM) 功能

支持的功能	UC4.UART	UC8.UART、UC11.UART
在停止和待机模式下处于运行状态	是	-
支持硬件流控制	是	是
支持 9 位配置	是	是
支持 LIN 模式	是	-
支持 DALI	是	-
支持 IrDA	是	-
支持 ISO7816 Smart Card	是	-

Copyright © 2026 Texas Instruments Incorporated

表 8-13. UART (UNICOMM) 功能（续）

支持的功能	UC4.UART	UC8.UART、UC11.UART
支持曼彻斯特编码	是	-

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的 UART (UNICOMM) 一章

8.23.2 I2C (UNICOMM)

这些器件中的内部集成电路接口 (I^2C) 外设提供与总线上其他 I2C 器件的双向数据传输，并支持以下主要特性：

- 具有多个 7 位目标地址的 7 位和 10 位寻址模式
- 多控制器发送器或接收器模式
- 具有可配置时钟扩展的目标接收器或发送器模式
- 支持标准模式 (SM)，比特率高达 100kbit/s
- 支持快速模式 (FM)，比特率高达 400kbit/s
- 支持超快速模式 (FM+)，比特率高达 1Mbit/s
  - 仅在开漏 IO (ODIO) 和高驱动 (HDIO) IO 上受支持
- 独立的发送和接收 FIFO 支持 DMA 数据传输
- 在地址匹配时从低功耗模式唤醒
- 支持用于输入信号干扰抑制的数字干扰滤波器
- 有关控制器和目标功能所支持特性的详细信息，请参阅表 8-14 和表 8-15

表 8-14. I2C 控制器 (UNICOMM) 特性

支持的功能	UC6.I2C，
支持标准模式 (Sm)	是
支持快速模式 (Fm)	是
支持快速模式+ (Fm+)	是
支持模拟干扰滤波器	是
支持数字干扰滤波器	-
支持突发模式	是
支持 SMBus 模式	是

表 8-15. I2C 目标 (UNICOMM) 特性

支持的功能	UC7.I2C
支持标准模式 (Sm)	是
支持快速模式 (Fm)	是
支持快速模式+ (Fm+)	是
支持模拟干扰滤波器	是
支持数字干扰滤波器	-
支持第二目标地址和掩码	是
支持 SMBus 模式	是
支持低功耗唤醒	是

有关更多详细信息，请参阅 *MSPM0 L 系列技术参考手册* 中的 I2C (UNICOMM) 一章。

8.23.3 SPI (UNICOMM)

串行外设接口 (SPI) 外设功能支持以下主要特性：

Copyright © 2026 Texas Instruments Incorporated

- 支持 ULPCLK/2 比特率，最高可达 16Mb/s（在控制器和外设模式下）
- 可配置为控制器或外设
- 支持发送和接收单一奇偶校验
- 可编程时钟预分频器和比特率
- 可编程数据帧大小从 4 位到 16 位（控制器模式）和 7 位到 16 位（外设模式）
- 发送和接收 FIFO（4 个条目，每个条目 16 位），支持 DMA 数据传输
- 支持 TI 模式和 Motorola 模式
- 在发送和接收路径中均支持 single-bit 奇偶校验
- 有关受支持特性的详细信息，请参阅表 8-16

表 8-16. SPI (UNICOMM) 特性

支持的功能	UC4.SPI、UC8.SPI
控制器和外设模式	是
支持奇偶校验功能	是
支持重复模式传输	-
支持接收超时	-
支持命令/数据控制	-
支持 4 种芯片选择	-

有关更多详细信息，请参阅 *MSPM0 L 系列技术参考手册* 的 SPI (UNICOMM) 一章。

8.24 WWDT

窗口化看门狗计时器 (WWDT) 可用于监控器件的运行，特别是代码执行。如果应用软件在一个指定的时间窗口内没有成功地复位看门狗，WWDT 可用来生成一个复位或者中断。WWDT 的主要特性包括：

- 25 位计数器
- 可编程时钟分频器
- 八个软件可选看门狗计时器周期
- 八种软件可选窗口大小
- 支持在进入睡眠模式时自动停止 WWDT
- 提供间隔计时器模式，适用于不需要看门狗功能的应用

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 WWDT 一章。

8.25 计时器 (TIMx)

这些器件中有两个计时器外设支持以下主要功能：TIMBx（基础计时器）、TIMGx（通用计时器）和 TIMAx（高级计时器）。TIMGx 是 TIMAx 的子集，这意味着这些计时器共享许多在软件中兼容的常见功能。有关具体配置，请参阅表 8-17：

通用计时器 **(TIMGx)** 的具体特性包括：

- 16 位和 32 位递增、递减或递增/递减计数模式计时器，具有重复重新加载模式
- 可选和可配置的时钟源
- 用于对计数器时钟频率进行分频的 8 位可编程预分频器
- 两个独立 CC 通道，用于：
  - 输出比较
  - 输入捕捉
  - PWM 输出
  - 单次触发模式
- 支持同一电源域中不同 TIMx 实例之间的同步和交叉触发
- 支持中断/DMA 触发生成以及跨外设（例如 ADC）触发功能

Copyright © 2026 Texas Instruments Incorporated

高级计时器 **(TIMAx)** 的具体特性包括：

- 16 位递增、递减或递增/递减计数模式计时器，具有重复重新加载模式
- 可选和可配置的时钟源
- 用于对计数器时钟频率进行分频的 8 位可编程预分频器
- 重复计数器，仅在计数器的给定周期数之后生成中断或事件
- 最多四个独立 CC 通道，用于：
  - 输出比较
  - 输入捕捉
  - PWM 输出
  - 单次触发模式
- 两个用于内部事件的额外捕捉/比较通道 (CC4/CC5)
- 用于加载的影子寄存器和 CC 寄存器在 TIMA0 中可用
- 互补输出 PWM
- 具有可编程死区插入功能的非对称 PWM：
- 故障处理机制，确保在遇到故障状况时，输出信号处于用户定义的安全状态
- 支持同一电源域中不同 TIMx 实例之间的同步和交叉触发
- 支持中断和 DMA 触发生成以及跨外设（例如 ADC）触发功能
- 两个用于内部事件的额外捕捉/比较通道

基本软件计时器 **(TIMBx)** 的具体特性包括：

- 支持包含 4 个计数器的计数器数组
- 每个计数器是一个 16 位计数器
- 由总线时钟计时
- 能够连接 2 个或更多个计数器以创建更长的持续时间
- 能够测量外部事件的时序属性
  - 事件 2 个脉冲之间的持续时间
  - 计算事件数量
  - 能够根据外部事件或内部事件启动/停止计数器

表 8-17. TIMx 实例配置

实例	电源域	计数器分辨率	预分频器	重复计数器	CCP 通道（外部/内部）	外部 PWM 通道	相负载	影子负载	影子 CC	死区	故障处理程序	QEI/霍尔输入模式
TIMB3	PD0	16 位	–	–	–	–	–	–	–	–	–	–
TIMB2	PD0	16 位	–	–	–	–	–	–	–	–	–	–
TIMB1	PD0	16 位	–	–	–	–	–	–	–	–	–	–
TIMB0	PD0	16 位	–	–	–	–	–	–	–	–	–	–
TIMG2	PD0	16 位	8 位	–	2	–	–	–	–	–	–	–
TIMG1	PD0	16 位	8 位	–	2	–	–	–	–	–	-	–
TIMG14	PD0	16 位	8 位	–	4	–	–	–	–	–	–	–
TIMA0	PD1	16 位	8 位	8 位	4	是	是	是	是	是	–	–

表 8-18. TIMx 交叉触发器映射

TSEL.ETSEL 选择	TIMA0	TIMG14	TIMG1	TIMG2
0	TIMA0.TRIG0	TIMA0.TRIG0	TIMA0.TRIG0	TIMA0.TRIG0
1	TIMG14.TRIG0	TIMG14.TRIG0	TIMG14.TRIG0	TIMG14.TRIG0
2	TIMG1.TRIG0	TIMG1.TRIG0	TIMG1.TRIG0	TIMG1.TRIG0
3	TIMG2.TRIG0	TIMG2.TRIG0	TIMG2.TRIG0	TIMG2.TRIG0
4 至 31	保留			

Copyright © 2026 Texas Instruments Incorporated

表 8-19. TIMBx 时钟源选择

CTRREGSx.CTL0.CLKSEL	从事件源进行计数器更新
0	总线时钟
1	计数器 0 溢出
2	计数器 1 溢出
3	计数器 2 溢出
4 至 8	保留
9	GPIO0 发布者 1
10	GPIO0 发布者 2
11	GPIO1 发布者 1
12	GPIO1 发布者 2
13 至 15	保留

表 8-20. TIMBx 启动/停止/复位源选择

CTRREGSx.CTL0.STARTSEL CTRREGSx.CTL0.STOPSEL CTRREGSx.CTL0.RESETSEL	从事件源启动/停止/复位
0	无操作
1	计数器 0 溢出
2	计数器 1 溢出
3	计数器 2 溢出
4 至 8	保留
9	GPIO0 发布者 1
10	GPIO0 发布者 2
11	GPIO1 发布者 1
12	GPIO1 发布者 2
13 至 15	保留

有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 TIMx 一章。

Copyright © 2026 Texas Instruments Incorporated

8.26 器件模拟连接

图 8-2 显示了该器件的内部模拟连接。

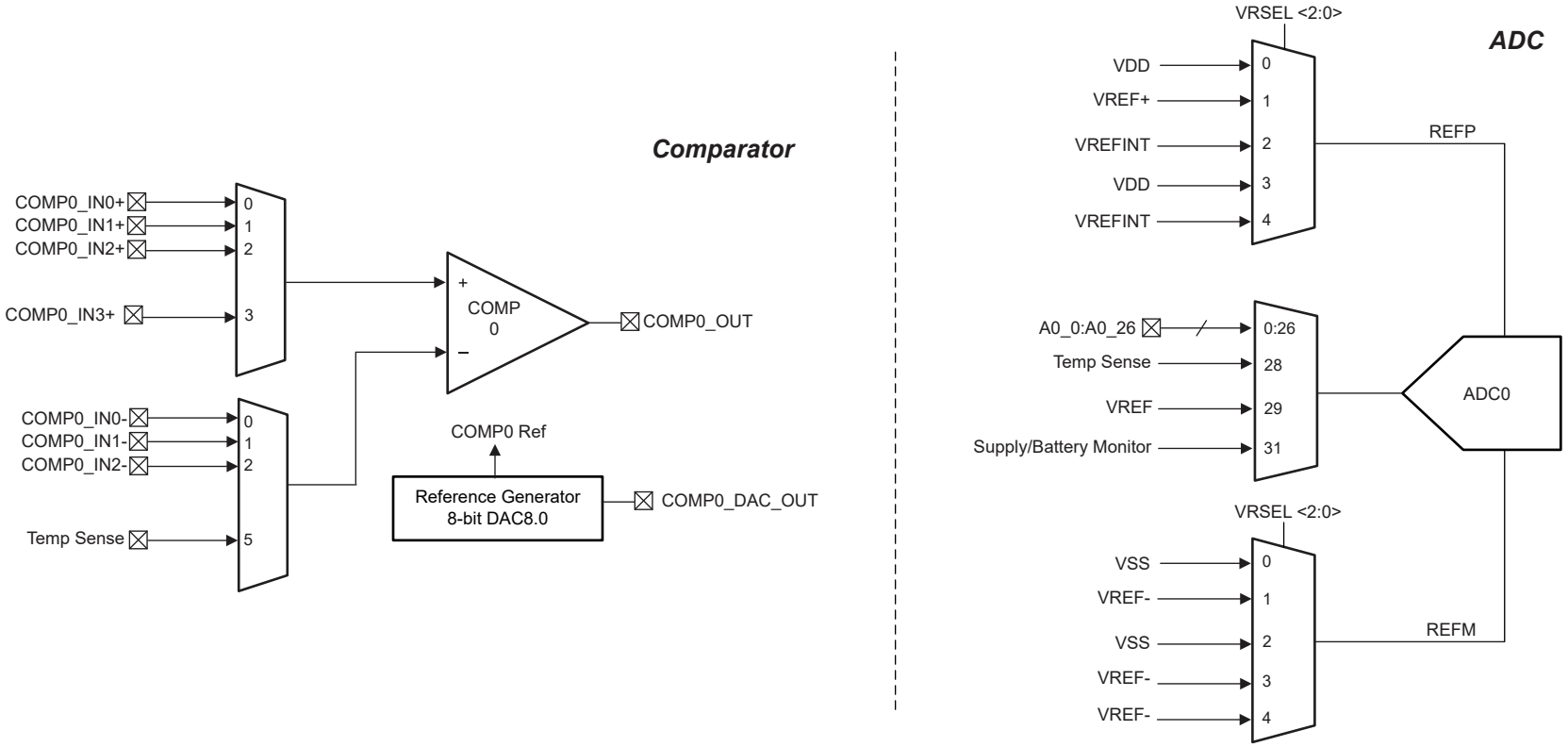


图 8-2. 器件模拟连接

Copyright © 2026 Texas Instruments Incorporated

8.27 输入/输出图

IOMUX 用于管理要在数字 IO 上使用的外设函数的选择。它还为输出驱动器、输入路径和从 SHUTDOWN 模式唤醒的唤醒逻辑提供控制。有关更多详细信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的 IOMUX 一节。

全功能 IO 引脚的混合信号 IO 引脚切片图如图 8-3 所示。并非所有引脚都具有模拟功能、唤醒逻辑、驱动强度控制以及上拉或下拉电阻器。有关特定引脚支持哪些功能的详细信息，请参阅特定于器件的数据表。

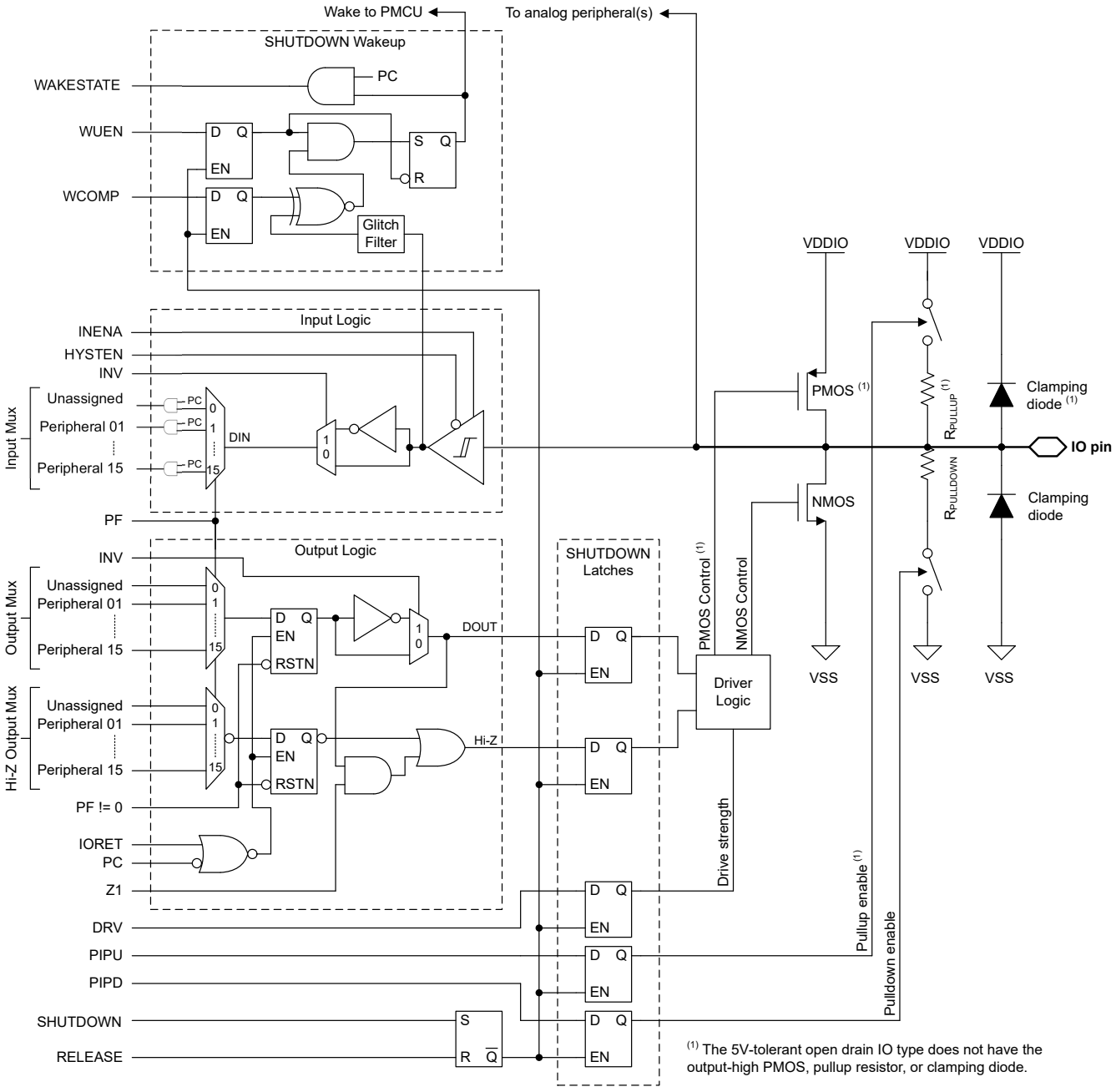


图 8-3. 超集输入/输出图

Copyright © 2026 Texas Instruments Incorporated

8.28 DEBUGSS

调试子系统 (DEBUGSS) 将 ARM 串行线调试 (SWD) 两线制物理接口连接到器件内的多个调试功能。MSPM0 器件支持对处理器执行情况和器件状态进行调试。DEBUGSS 还提供了一个邮箱系统，可通过 SWD 与软件进行通信。

调试子系统提供的主要特性包括：

- ARM 串行线调试 (SWD) 两线制（SWDIO、SWCLK）调试接口，与 TI 及第三方调试探针均兼容
  - 分别用于 SWDIO 和 SWCLK 的片上上拉和下拉电阻，默认启用
  - 支持禁用 SWD 功能，以便将 SWD 引脚用作通用输入/输出引脚
  - 支持在所有低功耗模式下进行调试
- 处理器调试
  - 运行、暂停和单步调试支持
  - 2 个硬件断点 (BPU)
  - 1 个硬件观察点 (DWT)
  - 支持软件断点
- 可通过软件配置处理器调试期间的外设行为
  - 能够通过调试暂停的方式自由运行某些外设
  - 能够在调试暂停时暂停某些外设
  - 能够向 PMCU 请求复位和模式更改
- 使用邮箱 (DSSM) 在 SWD 接口和引导 ROM（以及应用软件）之间传递数据和控制信号
- 支持各种安全特性，包括 SWD 锁定和密码身份验证调试

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册*中的 DEBUGSS 章节。

8.29 串行线调试接口

一个串行线调试 (SWD) 两线制接口由一个与 Arm 兼容的串行线调试端口 (SW-DP) 提供，用于访问器件内的多个调试功能。

表 8-21. 串行线调试引脚要求和功能

器件信号	方向	SWD 功能
SWCLK	输入	来自调试探针的串行线时钟
SWDIO	输入/输出	双向（共享）串行线数据

有关 MSPM0 器件上提供的调试功能的完整说明，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的调试一章。

8.30 引导加载程序 (BSL)

引导加载程序 (BSL) 支持进行器件配置以及通过 UART 或 I2C 串行接口对器件存储器进行编程。通过 BSL 对器件存储器和配置的访问受 256 位用户定义的密码保护，如果需要，可以完全禁用器件配置中的 BSL。TI 默认会启用 BSL，以支持将 BSL 用于生产编程。

使用 BSL 至少需要两个引脚：BSLRX 和 BSLTX 信号（用于 UART），或 BSLSCL 和 BSLSDA 信号（用于 I^2C）。此外，可以使用一个或两个额外引脚（BSL_invoke 和 NRST）来通过外部主机对引导加载程序进行受控调用。

如果启用，则可通过以下方式调用（启动）BSL：

- 如果 BSL_invoke 引脚状态与定义的 BSL_invoke 逻辑电平匹配，则会在引导过程中调用 BSL。如果启用了器件快速引导模式，则会跳过此调用检查。外部主机可以通过置位调用条件并向 NRST 引脚施加复位脉冲来触发 BOOTRST，从而强制器件进入 BSL。之后，器件将在重启过程中验证调用条件，如果调用条件与预期的逻辑电平匹配，则启动 BSL。
- 如果复位矢量和堆栈指针未编程，则在启动过程中会自动调用 BSL。因此，TI 的空白器件将在引导过程中调用 BSL，而无需在 BSL_invoke 引脚上提供硬件调用条件。这使得只使用串行接口信号即可进行生产编程。

Copyright © 2026 Texas Instruments Incorporated

- 可在运行时通过使用 BSL 进入命令发出 SYSRST 从应用软件调用 BSL。

表 8-22. BSL 引脚要求和功能

器件信号	连接	BSL 功能
BSLRX	UART 所需	UART 接收信号 (RXD)，输入
BSLTX	UART 所需	UART 发送信号 (TXD)，输出
BSLSCL	I2C 所需	I^2C BSL 时钟信号 (SCL)
BSLSDA	I2C 所需	I^2C BSL 数据信号 (SDA)
BSL_invoke	可选	用于在引导期间启动 BSL 的高电平有效数字输入
NRST	可选	用于触发调用信号复位和后续检查 (BSL_invoke) 的低电平有效复位引脚

有关 BSL 功能和命令集的完整说明，请参阅 MSPM0 引导加载程序用户指南。

8.31 器件出厂常量

所有器件都包含一个存储器映射出厂区域，该区域提供描述器件功能的只读数据以及任何出厂提供的修整信息，供应用软件使用。有关更多信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的“出厂常量”一章。

表 8-23. DEVICEID

DEVICEID 地址为 0x41C4.0004，PARTNUM 为位 12 至 27，MANUFACTURER 为位 1 至 11。

器件	PARTNUM	制造商
MSPM0L1126	0xBBC7	0x17
MSPM0L1127	0xBBC7	0x17

表 8-24. USERID

USERID 地址为 0x41C4.0008，PART 为位 0 至 15，VARIANT 为位 16 至 23

器件	器件	型号
M0L1127QPMQ1	8420	31
M0L1127QPTQ1	8420	33
M0L1127QRGZQ1	8420	34
M0L1127QRHBQ1	8420	35
M0L1127QRGEQ1	8420	38
M0L1126QPMQ1	1893	39
M0L1126QPTQ1	1893	41
M0L1126QRGZQ1	1893	42
M0L1126QRHBQ1	1893	43
M0L1126QRGEQ1	1893	46

8.32 标识

修订版本和器件标识

硬件修订版本和器件标识值存储在存储器映射出厂区域中；请参阅“器件出厂常量”部分，该区域提供了描述器件功能的只读数据以及任何出厂提供的修整信息，以供应用软件使用。有关更多信息，请参阅 MSPM0 L 系列 32MHz 微控制器技术参考手册中的“出厂常量”一章。

器件修订版本和标识信息也包含在器件封装的顶部标记中。特定于器件的勘误表中介绍了这些标识（请参阅节 10.4）。

Copyright © 2026 Texas Instruments Incorporated

9 应用、实施和布局

9.1 典型应用

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1.1 原理图

TI 建议将 10µF 和 0.1µF 的低 ESR 陶瓷去耦电容组合连接至 VDD 和 VSS 引脚。可以使用电容值较大的电容，但可能会影响电源轨斜升时间。去耦电容必须尽可能靠近其去耦的引脚的位置（几毫米范围内）。

NRST 复位引脚需要连接一个外部 47kΩ 上拉电阻器和一个 1000pF 下拉电容器。

VCORE 引脚上需要连接一个 0.47 µ F 的电容，并且该电容必须靠近器件放置，与器件地之间的距离最小。请勿将其他电路连接到 VCORE 引脚。

对于支持外部晶体的器件，需要为晶体振荡器引脚使用外部旁路电容器。请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册*，其中介绍了如何计算电容器的容值。

对于 5V 容限开漏 IO (ODIO)，需要使用一个上拉电阻器来输出逻辑高电平信号。如果使用了 ODIO，那么这是实现 I^2C 和 UART 功能所必需的。

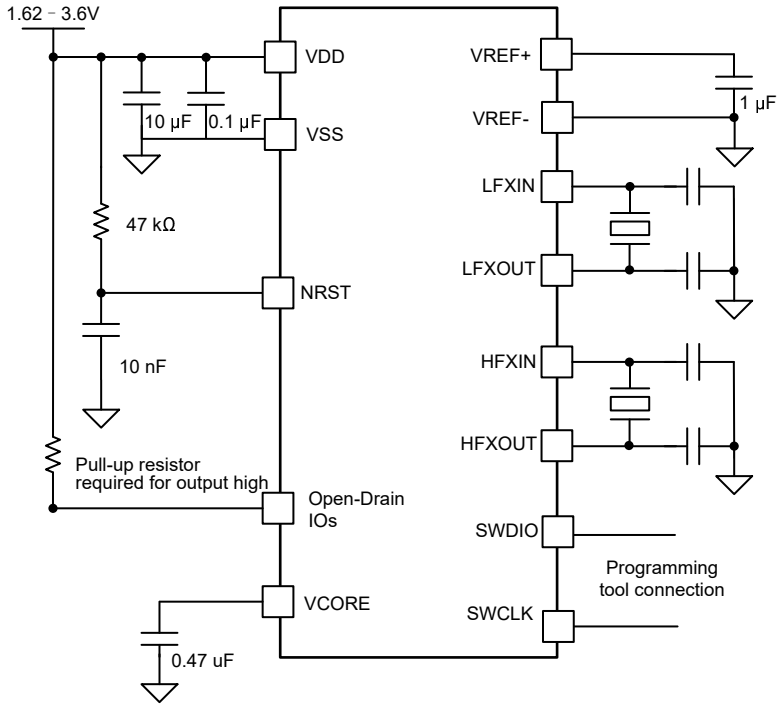


图 9-1. 典型应用原理图

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 入门和后续步骤

更多有关 MSP 低功耗微控制器以及开发协助工具和库的信息，请访问德州仪器 (TI) *Arm Cortex-M0+ MCU* 页面。

10.2 器件命名规则

为了指出产品开发周期所处的阶段，TI 为所有 MSP MCU 器件和支持工具的器件型号分配了前缀。每个 MSP MCU 商用系列产品都具有以下两个前缀之一：MSP 或 X。这些前缀代表了产品开发的发展阶段，即从工程原型 (X) 直到完全合格的生产器件 (MSP)。

X – 实验器件，不一定代表最终器件的电气规格

MSP – 完全合格的生产器件

X 器件在供货时附带如下免责声明：

“开发中的产品用于内部评估用途。”MSP 器件的特性已经全部明确，并且器件的质量和可靠性已经完全论证。TI 的标准保修证书对该器件适用。预测显示原型器件 (X) 的故障率大于标准生产器件。由于这些器件的预计最终使用故障率尚不确定，德州仪器 (TI) 建议不要将它们用于任何生产系统。请仅使用合格的生产器件。

TI 的器件命名规则还包含具有器件产品系列名称的后缀。此后缀表示温度范围、封装类型和配送形式。图 10-1 提供了解读完整器件名称的图例。

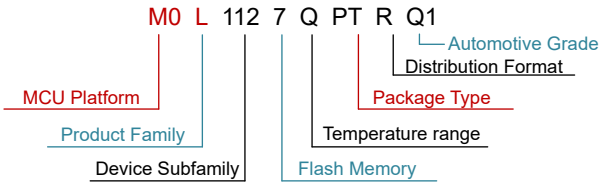


图 10-1. 器件命名规则

表 10-1. 器件命名规则

处理器系列	MSP = 混合信号处理器 X = 实验性器件
MCU 平台	M0 = 基于 Arm 的 32 位 M0+
产品系列	L = 32MHz 频率
器件子系列	1126/7 = 32MHz 频率，ADC、CMP
闪存存储器	6 = 64KB 7 = 128 KB
温度范围	Q = –40°C 至 125°C，符合 AEC-Q100 标准
封装类型	请参阅 *器件比较* 部分和 https://www.ti.com/packaging
配送形式	R = 大卷带 无标识 = 管装或托盘

如需 MSP 器件不同封装类型的可订购器件型号，请参阅本文的“封装选项附录”，浏览 ti.com，或联系您的 TI 销售代表。

10.3 工具与软件

设计套件与评估模块

Copyright © 2026 Texas Instruments Incorporated

MSPM0 LaunchPad (LP) 板：LP-MSPM0L2117	支持立即在业内出色的集成式模拟和低成本通用 MSPM0 MCU 系列上开始进行开发。展示了所有器件引脚和功能；包括一些内置电路、开箱即用软件演示，以及用于编程/调试/EnergyTrace 的板载 XDS110 调试探针。 LP 生态系统包括数十个用于扩展功能的 BoosterPack 可堆叠插件模块。

嵌入式软件

MSPM0 软件开发套件 (SDK)	包含软件驱动程序、中间件库、文档、工具和代码示例，可为所有 MSPM0 器件提供熟悉且简单的用户体验。

软件开发工具

TI 云工具	在网络浏览器上开始评估和开发，无需进行任何安装。云工具还具有可下载的离线版本。
TI Resource Explorer	TI SDK 的在线门户。可在 CCS IDE 或 TI 云工具中访问。
SysConfig	直观的 GUI，可用于配置器件和外设、解决系统冲突、生成配置代码，以及自动进行引脚多路复用设置。可在 CCS IDE 或 TI 云工具中访问。（离线版）
MSP Academy	所有开发人员了解 MSPM0 MCU 平台的良好起点，其中包含涵盖各种主题的培训模块。TIRex 的一部分。
GUI Composer	简化评估某些 MSPM0 功能的 GUI，例如无需任何代码即可配置和监测完全集成的模拟信号链。

IDE 和编译器工具链

Code Composer Studio™ (CCS)	包括 TI Arm-Clang 编译器。支持所有 TI Arm Cortex MCU，并具有有竞争力的代码大小性能优势、编译时间短、代码覆盖支持、安全认证支持和完全免费使用。
IAR Embedded Workbench® IDE	
Keil® MDK IDE	
GNU Arm 嵌入式工具链	

10.4 文档支持

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

以下文档介绍了 MSPM0 MCU。www.ti.com 网站上提供了这些文档的副本。

技术参考手册

MSPM0 L 系列 32MHz 微控制器技术参考手册	本手册介绍了该系列器件的模块和外设。每个说明都给出了一般意义上的模块或外设。目前所展示的并没有涵盖器件上所有模块或外围设备的所有特性和功能。此外，模块或外设在不同器件上的具体实现可能有所不同。引脚功能、内部信号连接和操作参数都因器件不同而各异。有关这些详细信息，请参阅特定于器件的数据表。

勘误

MSPM0L112 和 MSPM0L211x 微控制器勘误表	本文档介绍了功能规格的已知例外情况（公告）。

10.5 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

Copyright © 2026 Texas Instruments Incorporated

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.6 商标

LaunchPad™, Code Composer Studio™, and TI E2E™ are trademarks of Texas Instruments.
Arm® and Cortex® are registered trademarks of Arm Limited.
所有商标均为其各自所有者的财产。

10.7 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.8 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
August 2026	1.0	初始发行版

Copyright © 2026 Texas Instruments Incorporated

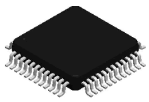
12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

12.1 机械数据

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

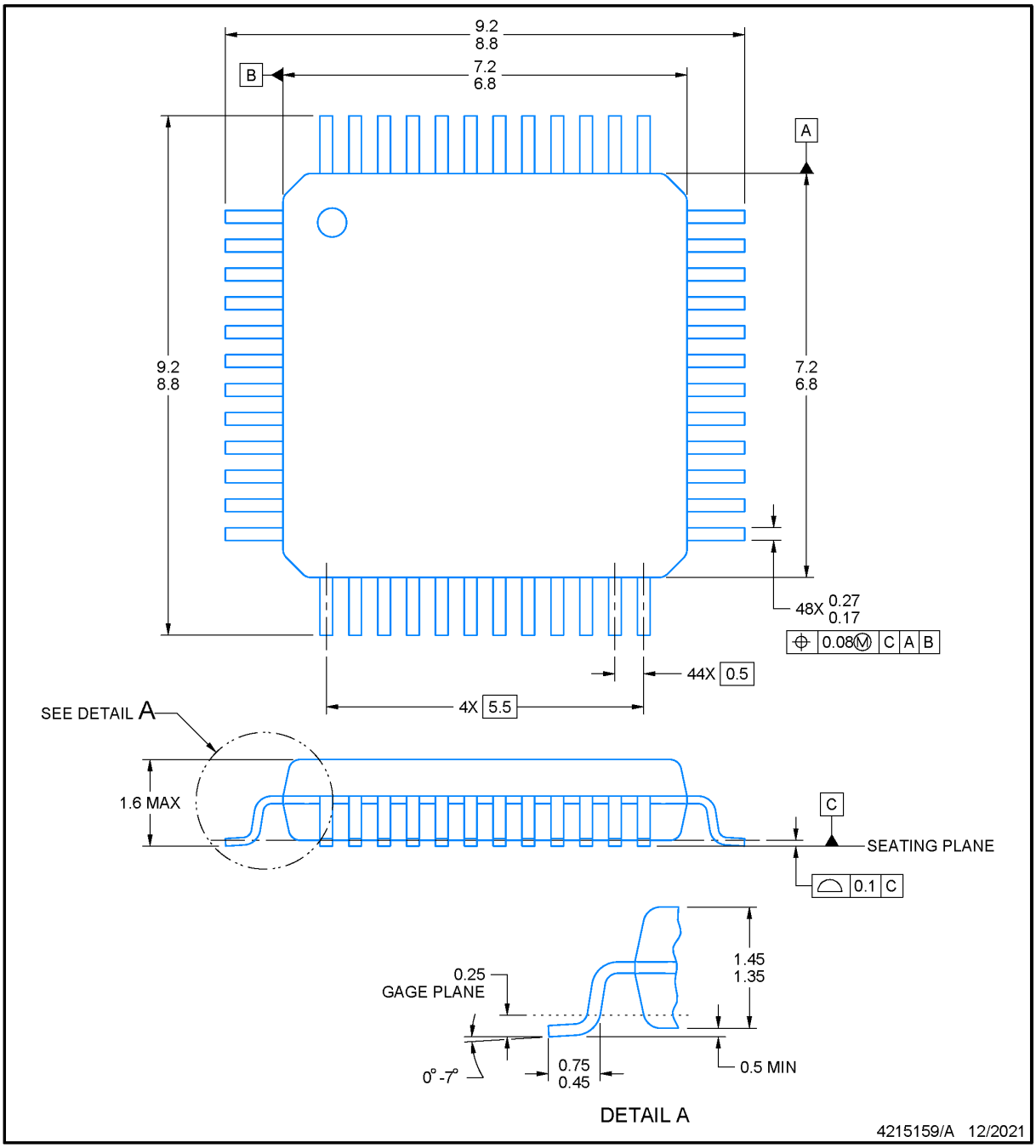


PACKAGE OUTLINE

PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads conected to the die pads.

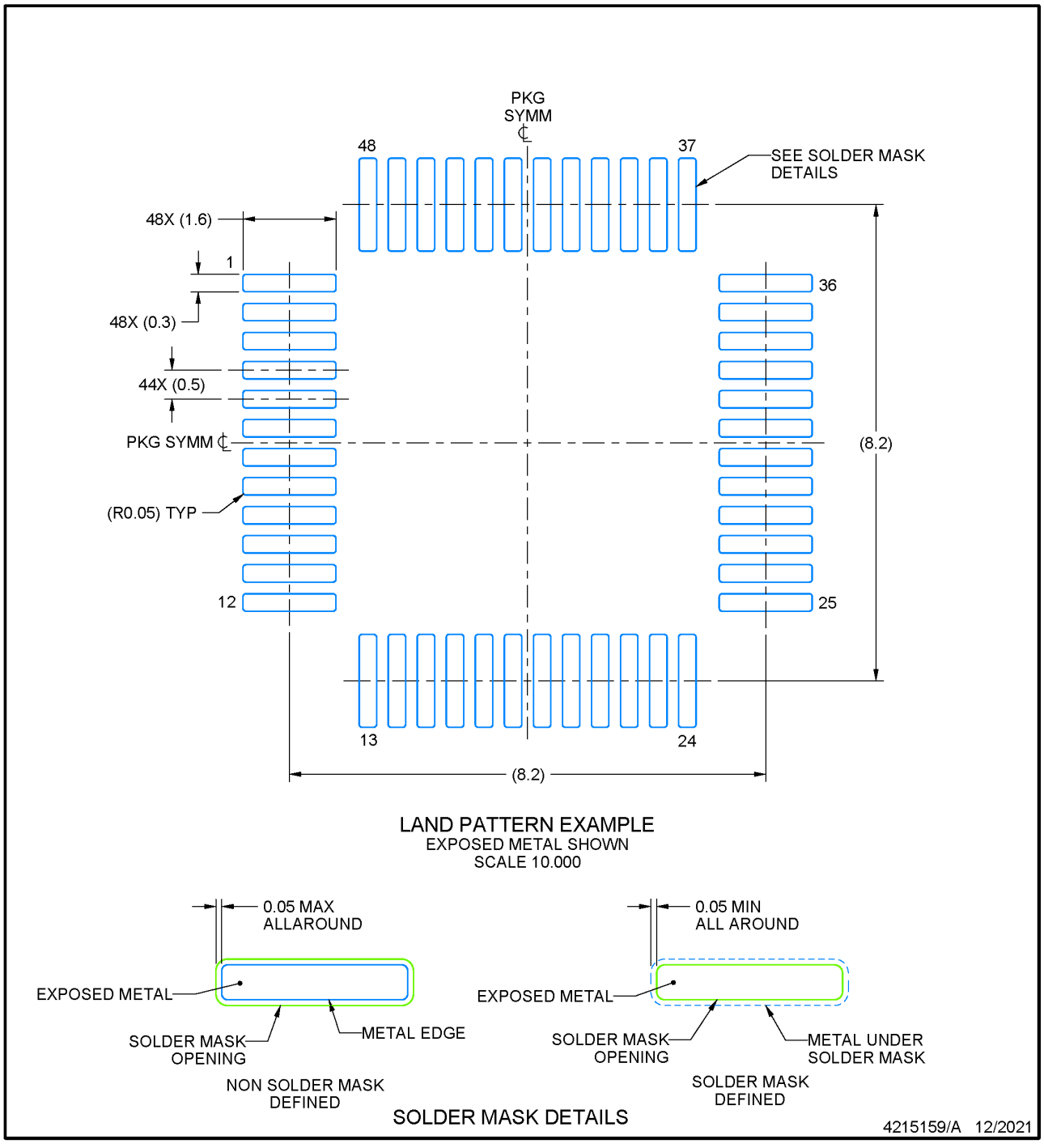
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

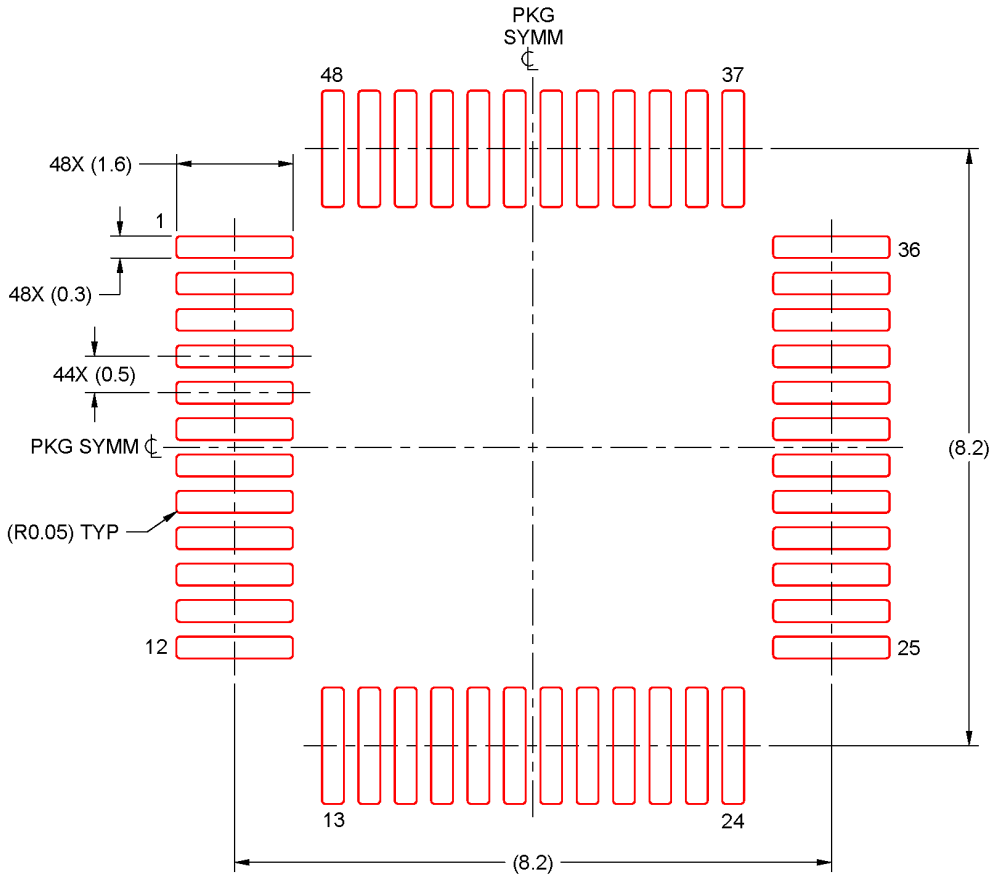
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

4215159/A 12/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

Copyright © 2026 Texas Instruments Incorporated

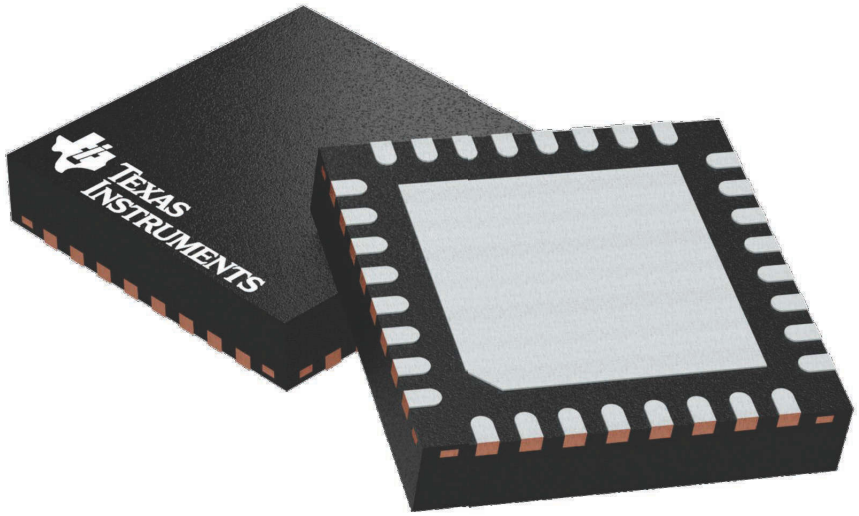
GENERIC PACKAGE VIEW

RHB 32

VQFN - 1 mm max height

5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224745/A

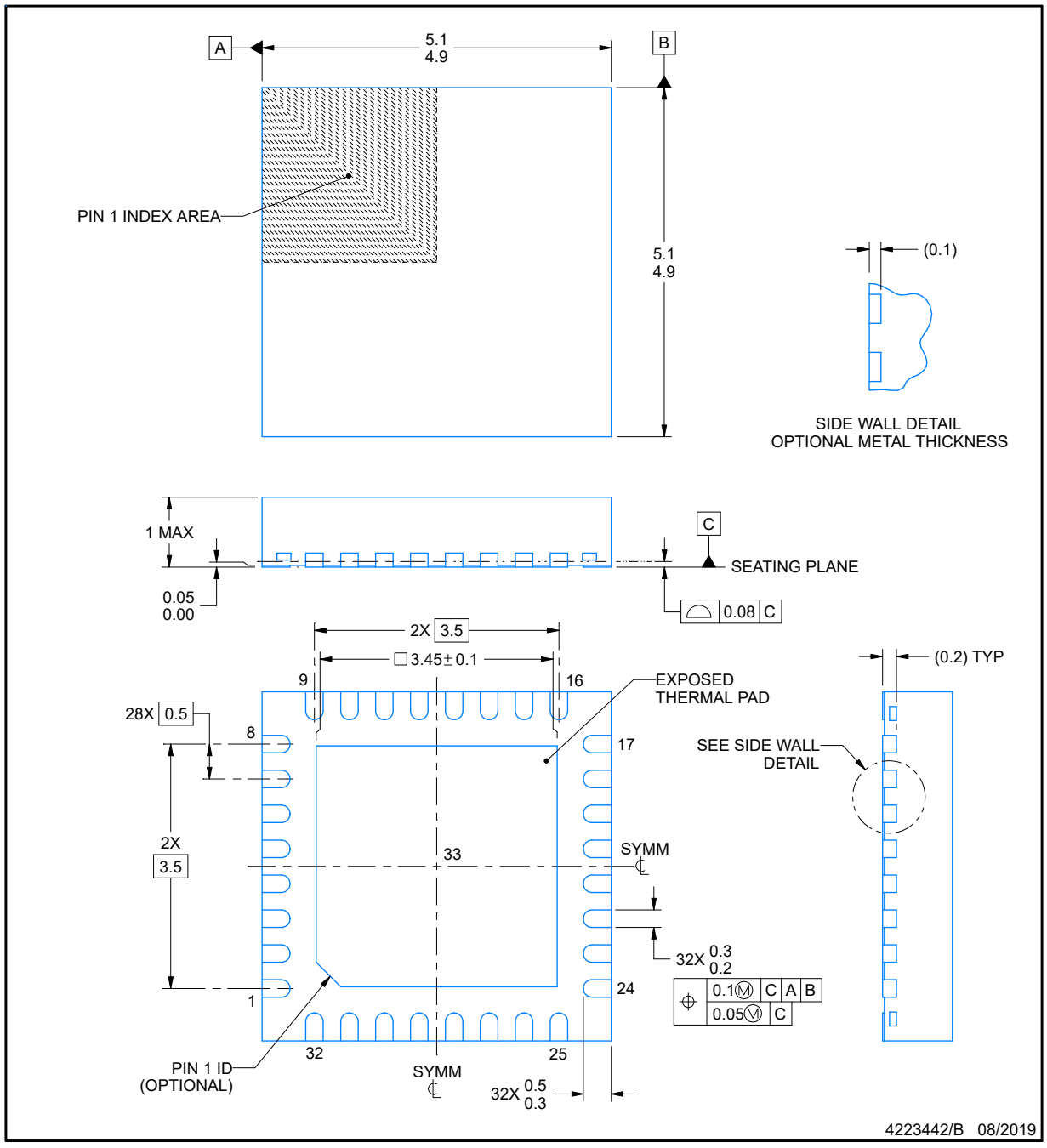
Copyright © 2026 Texas Instruments Incorporated

PACKAGE OUTLINE

RHB0032E

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

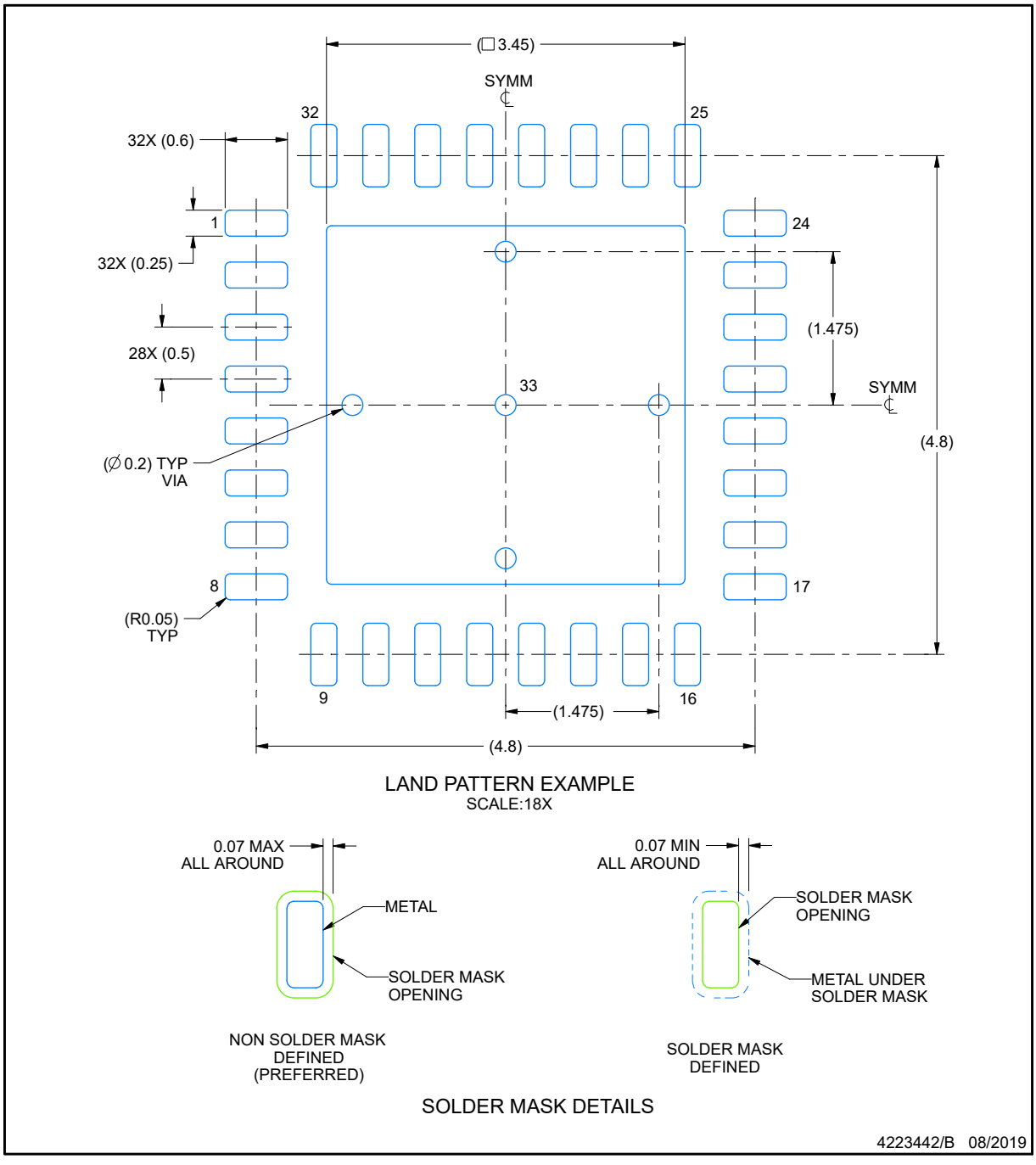
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

RHB0032E

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

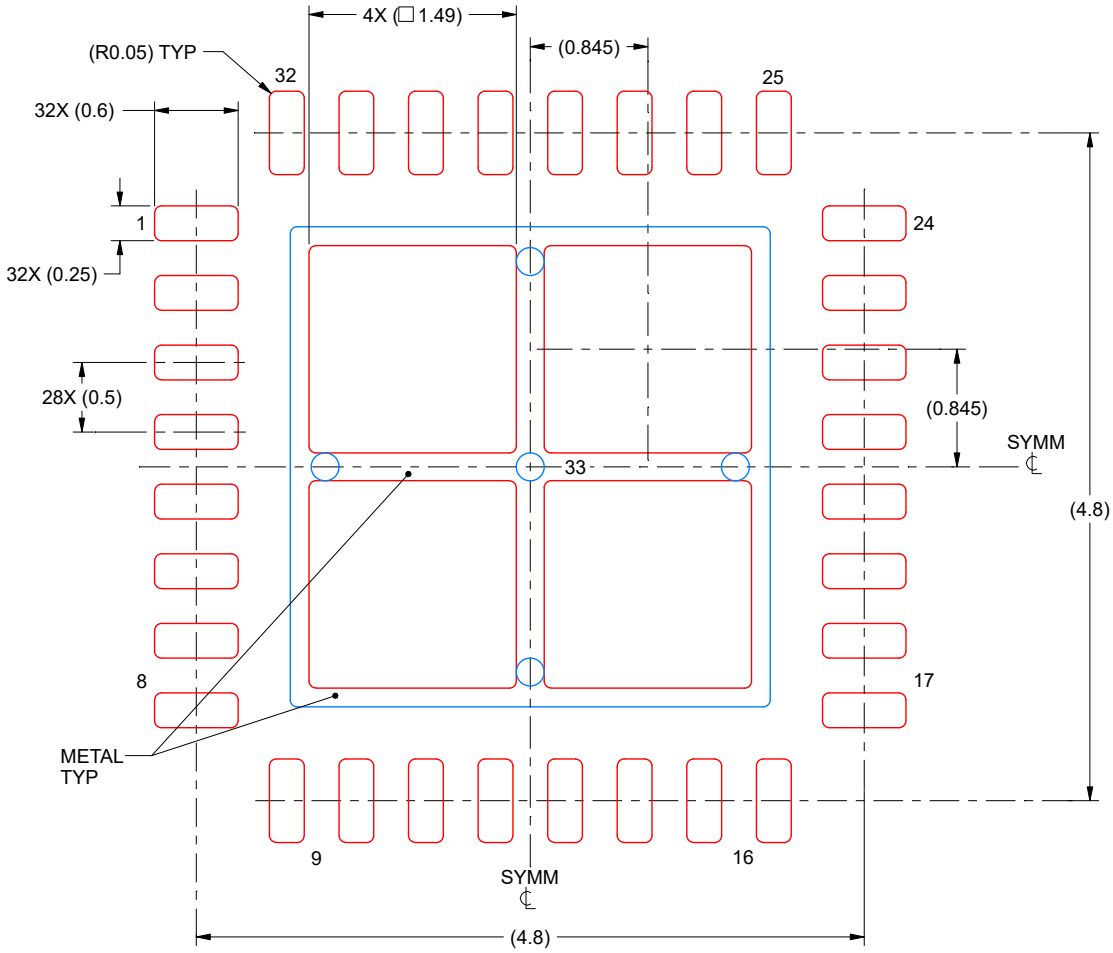
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

RHB0032E — **VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 33:
75% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

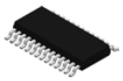
4223442/B 08/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

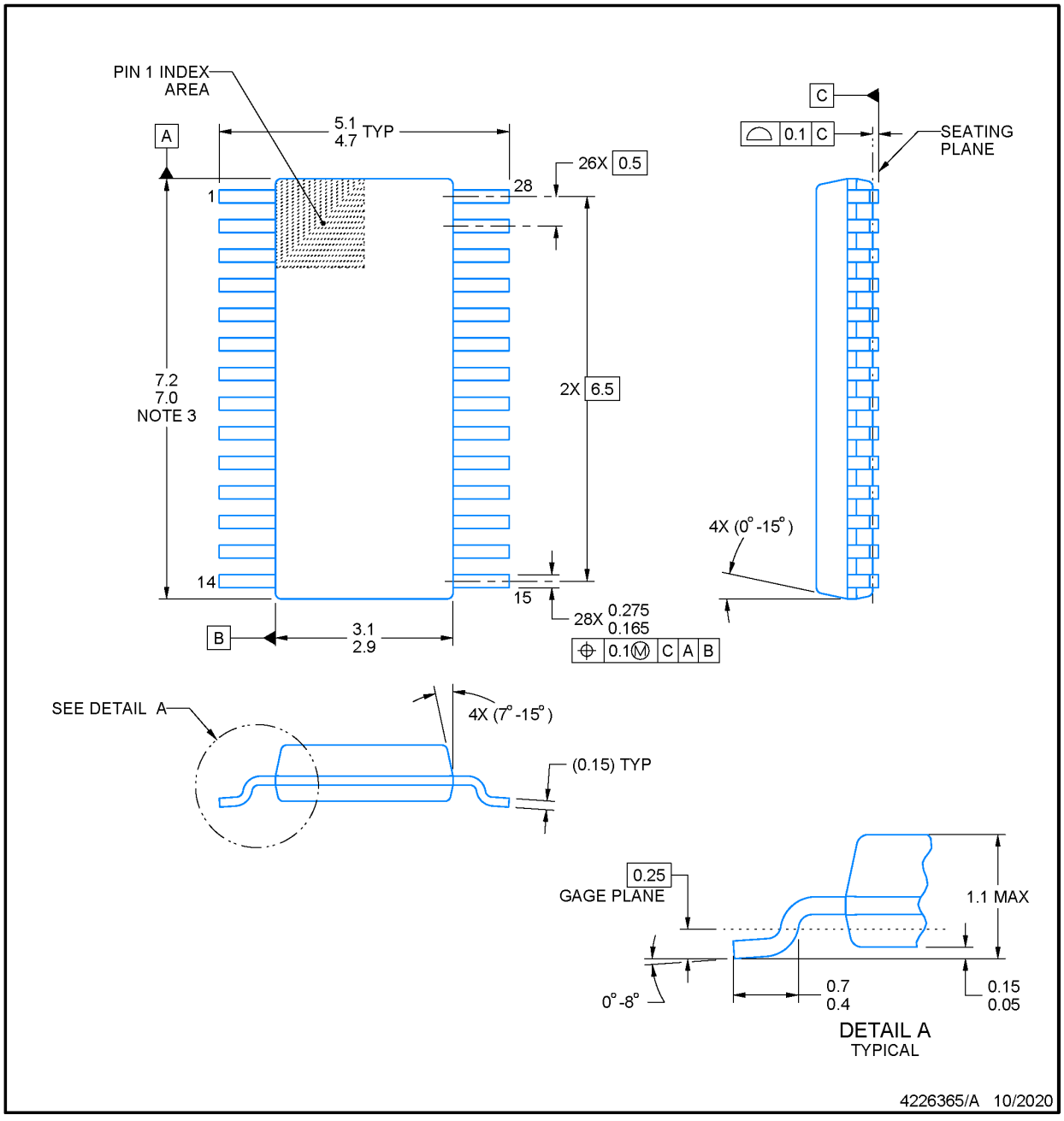
PACKAGE OUTLINE



DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.

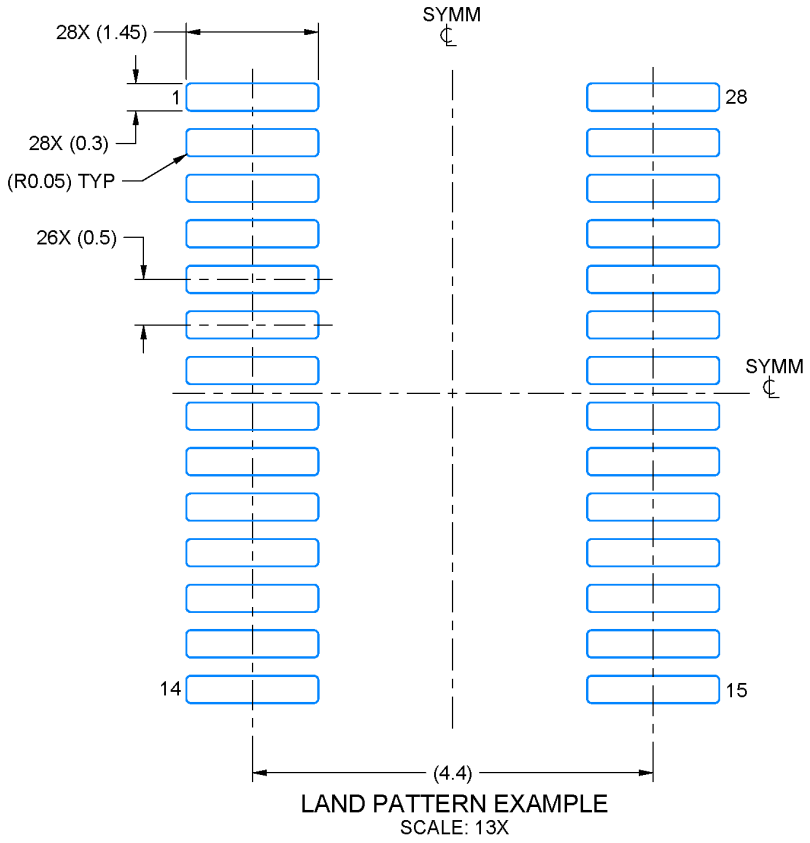
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

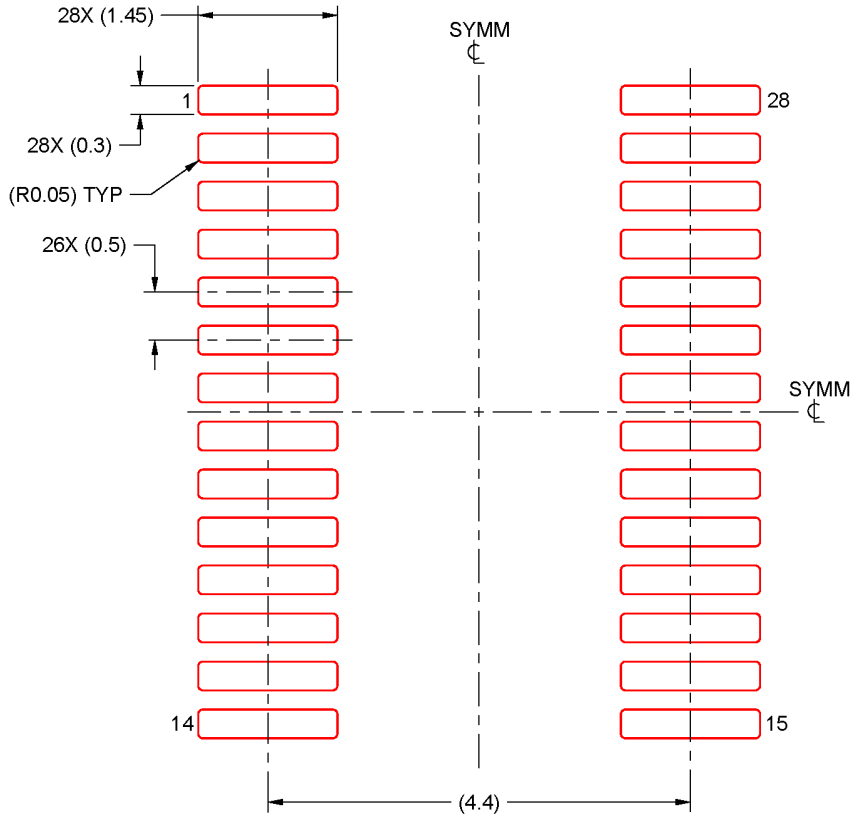
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 13X

4226365/A 10/2020

NOTES: (continued)

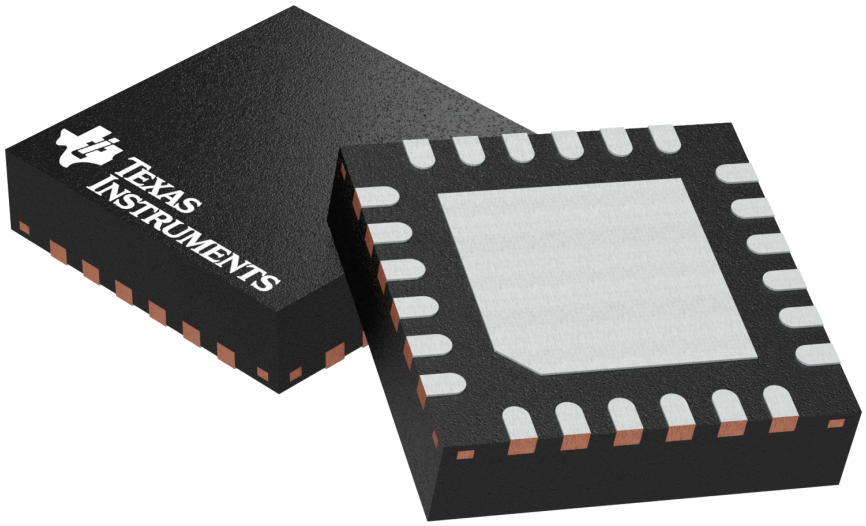
11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

Copyright © 2026 Texas Instruments Incorporated

GENERIC PACKAGE VIEW

RGE 24 VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4204104/H

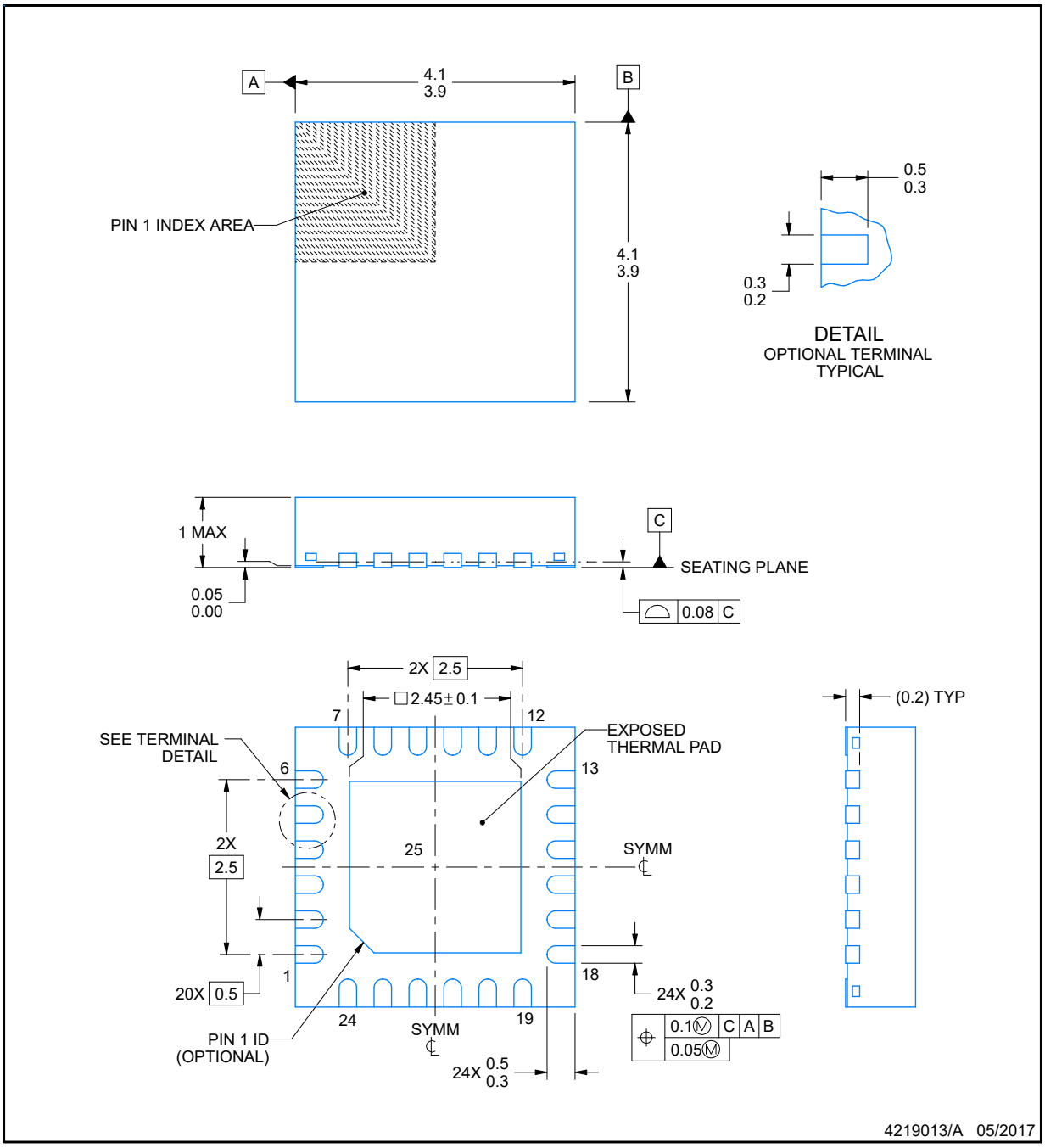
Copyright © 2026 Texas Instruments Incorporated

RGE0024B

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

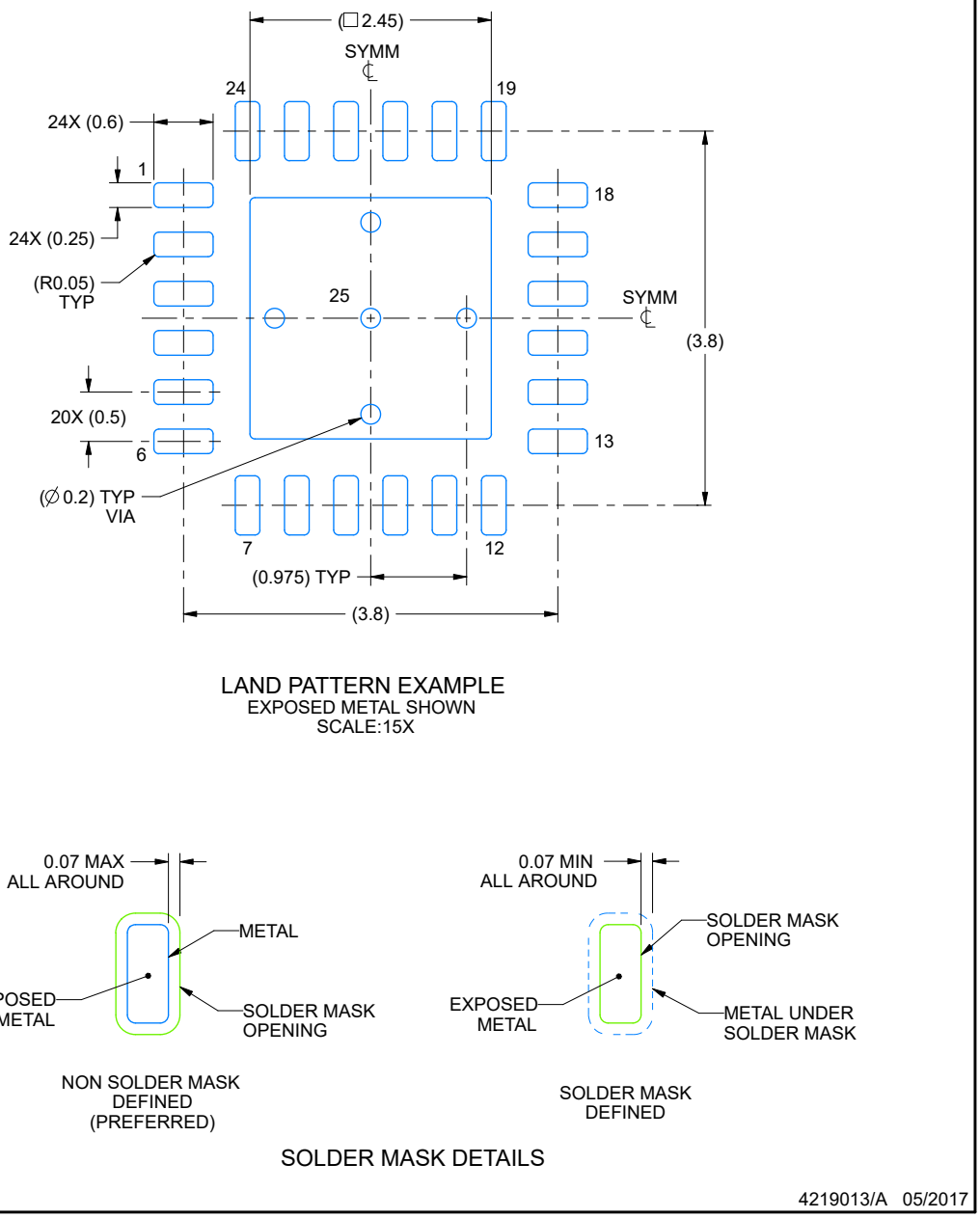
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

RGE0024B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

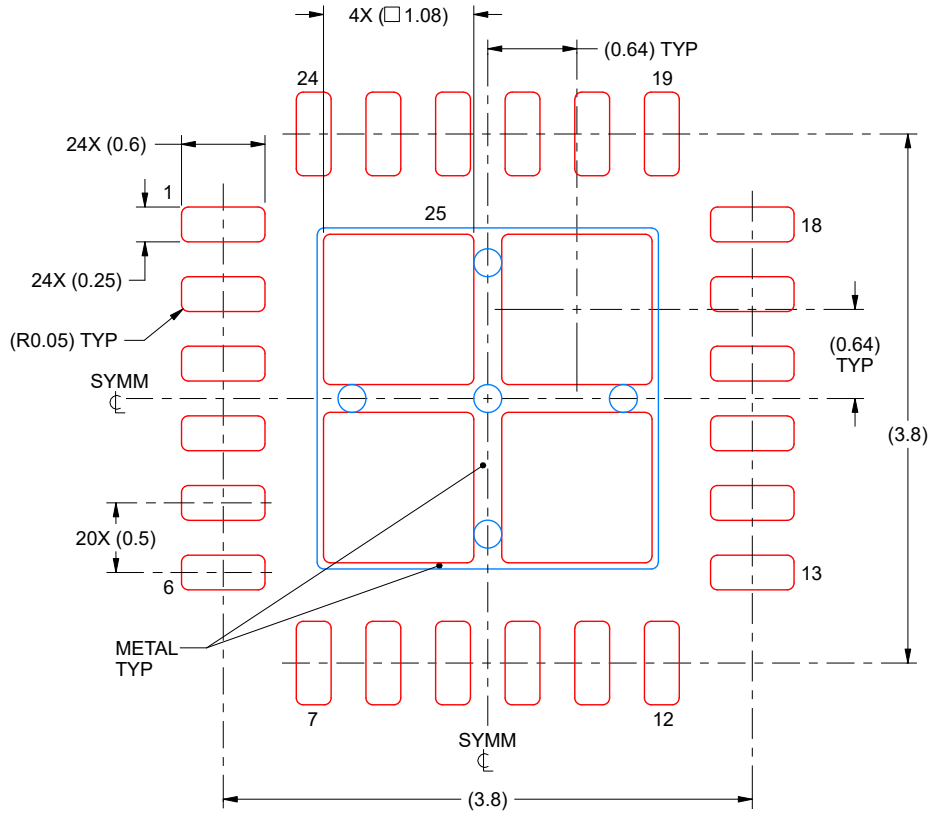
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

RGE0024B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 25
78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4219013/A 05/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

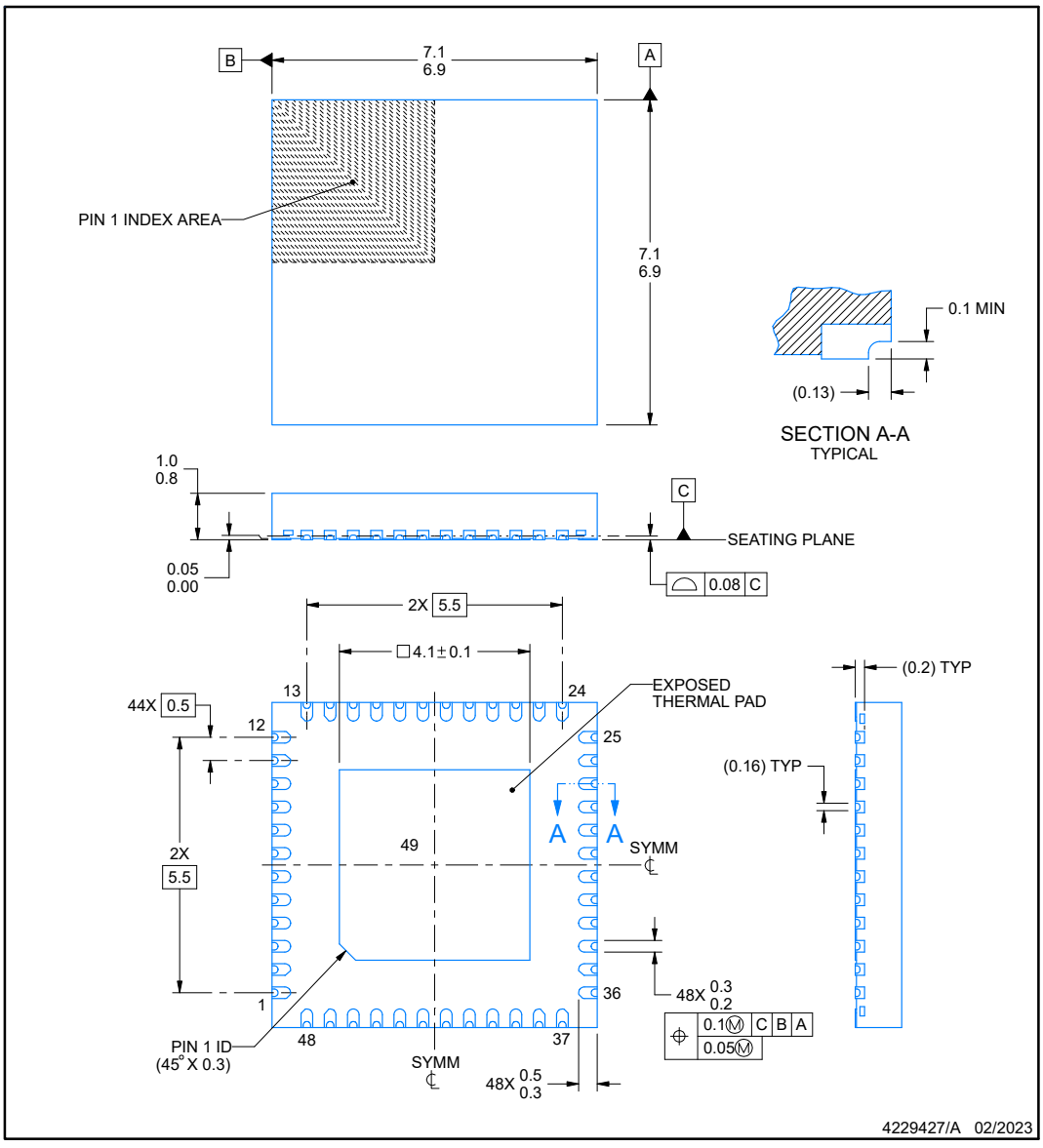
Copyright © 2026 Texas Instruments Incorporated

PACKAGE OUTLINE

RGZ0048F

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

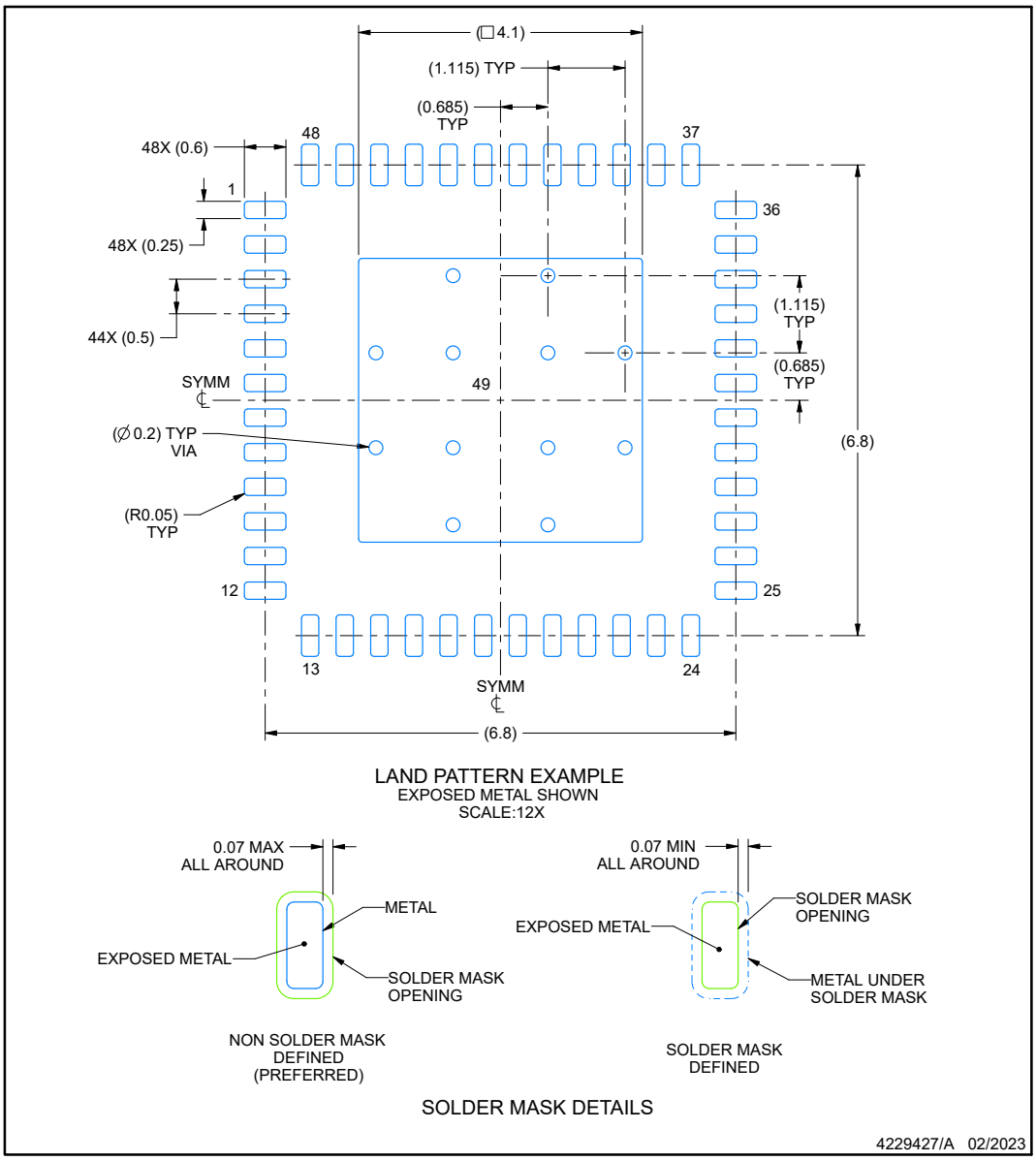
www.ti.com

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

RGZ0048F — **VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

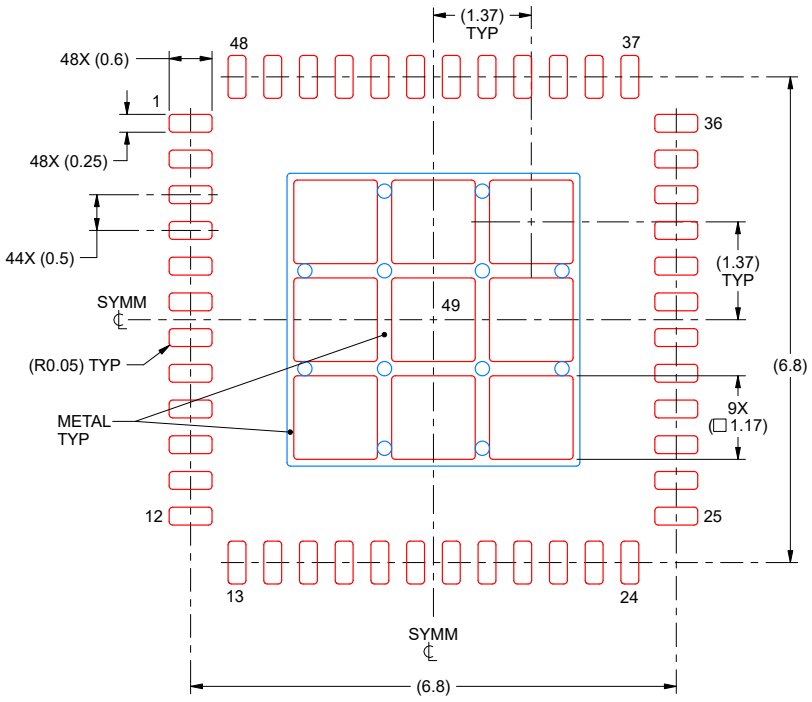
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

RGZ0048F — **VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 49
73% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:12X

4229427/A 02/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
M0L1126QPMRQ1	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	M0L1126Q
M0L1126QPTRQ1	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	M0L1126Q
M0L1126QRGERQ1	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-	MSPM0 L1126Q
M0L1126QRGZRQ1	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	MSPM0 L1126Q
M0L1126QRHBRQ1	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	MSPM0 L1126Q
M0L1127QPMRQ1	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	M0L1127Q
M0L1127QPTRQ1	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	M0L1127Q
M0L1127QRGERQ1	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-	MSPM0 L1127Q
M0L1127QRGZRQ1	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	MSPM0 L1127Q
M0L1127QRHBRQ1	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	MSPM0 L1127Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF MSPM0L1126-Q1, MSPM0L1127-Q1 :

- Catalog : MSPM0L1126, MSPM0L1127

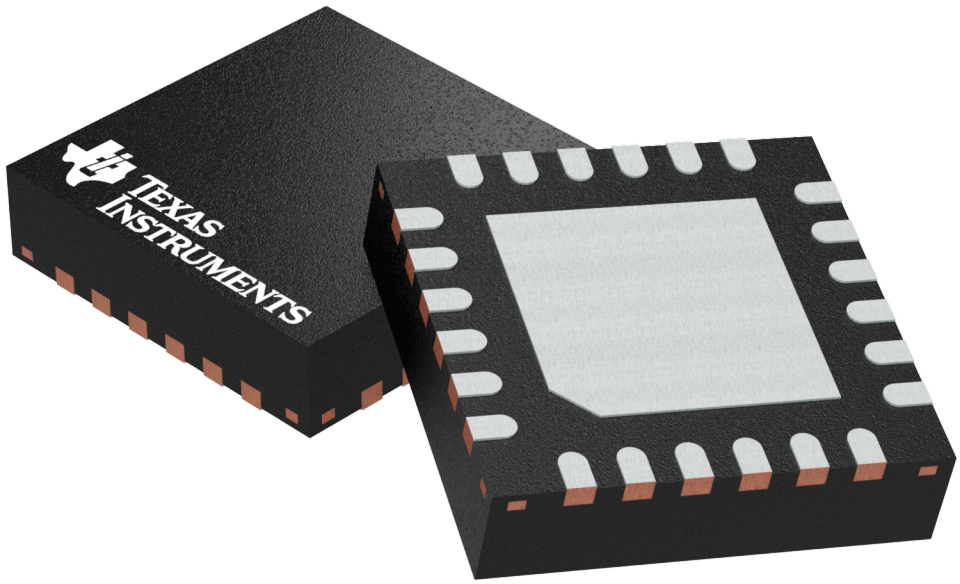
NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

GENERIC PACKAGE VIEW

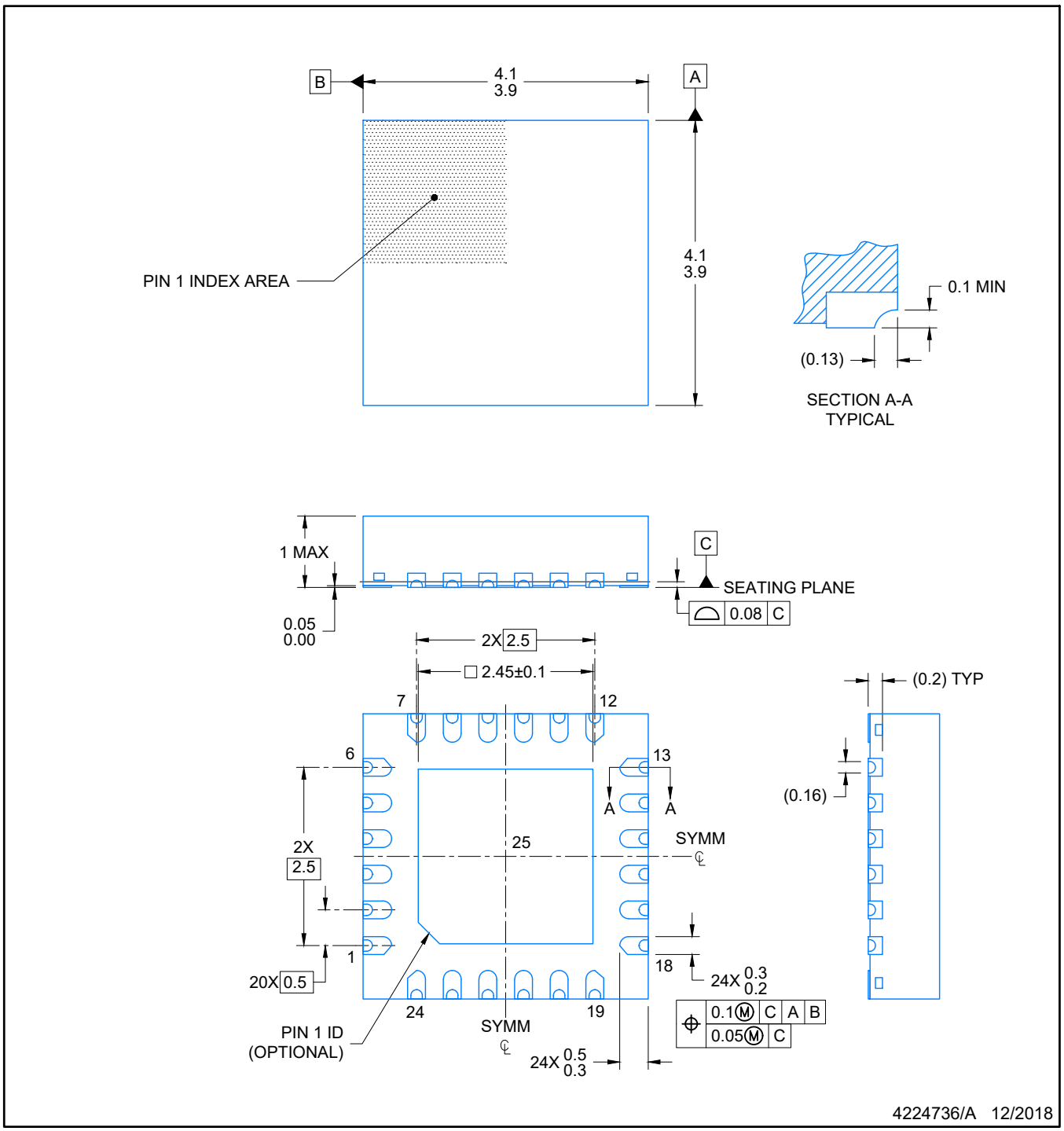
RGE 24 VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



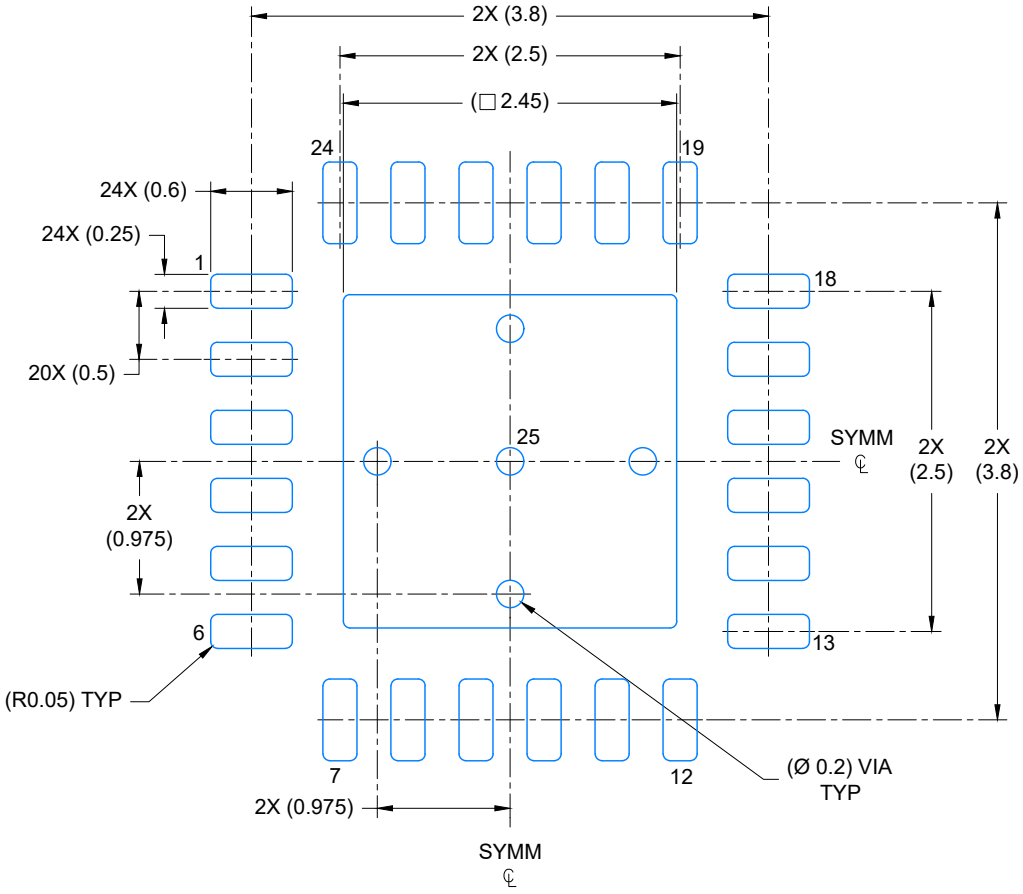
Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4204104/H

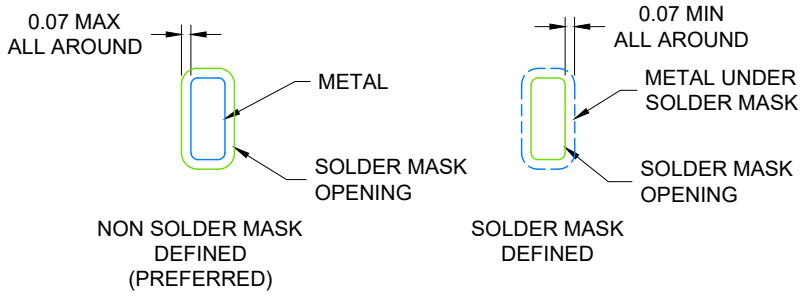


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 18X

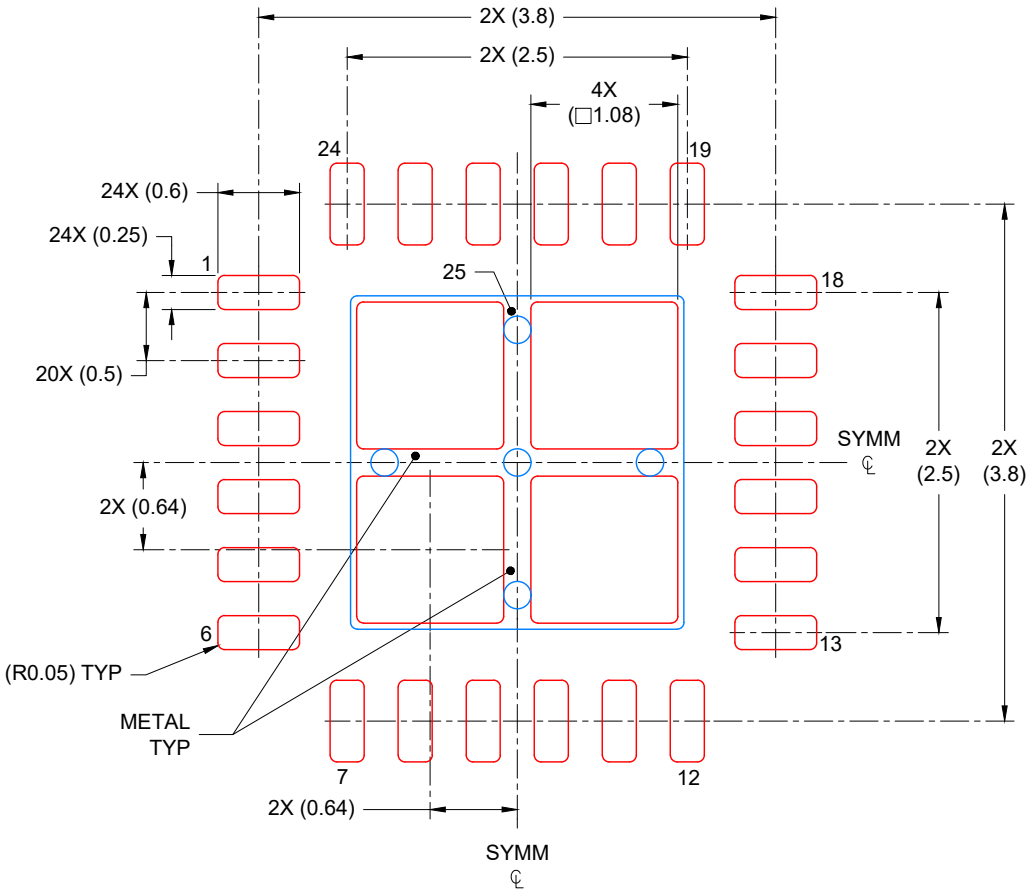


SOLDER MASK DETAILS

4224736/A 12/2018

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
78% PRINTED COVERAGE BY AREA
SCALE: 18X

4224736/A 12/2018

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

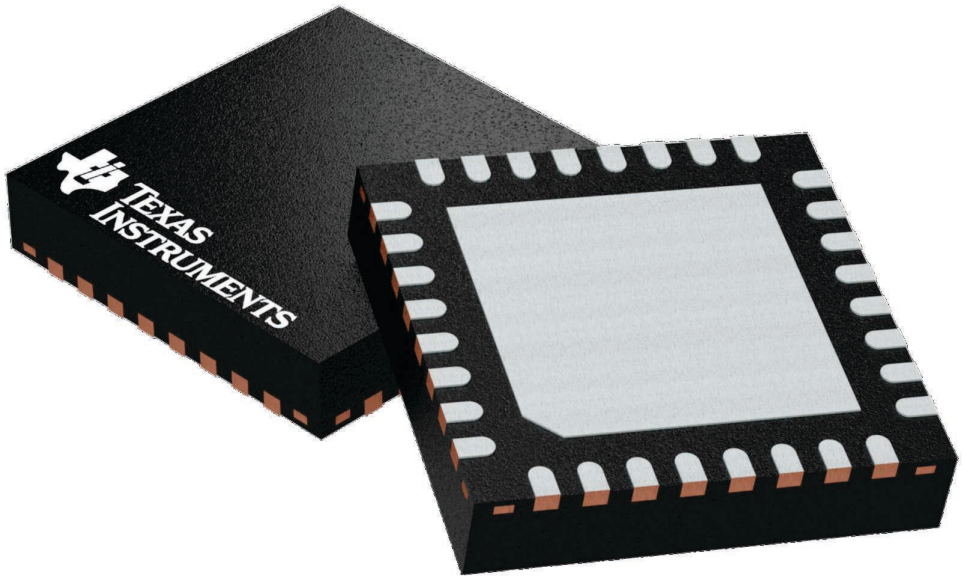
GENERIC PACKAGE VIEW

RHB 32

VQFN - 1 mm max height

5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

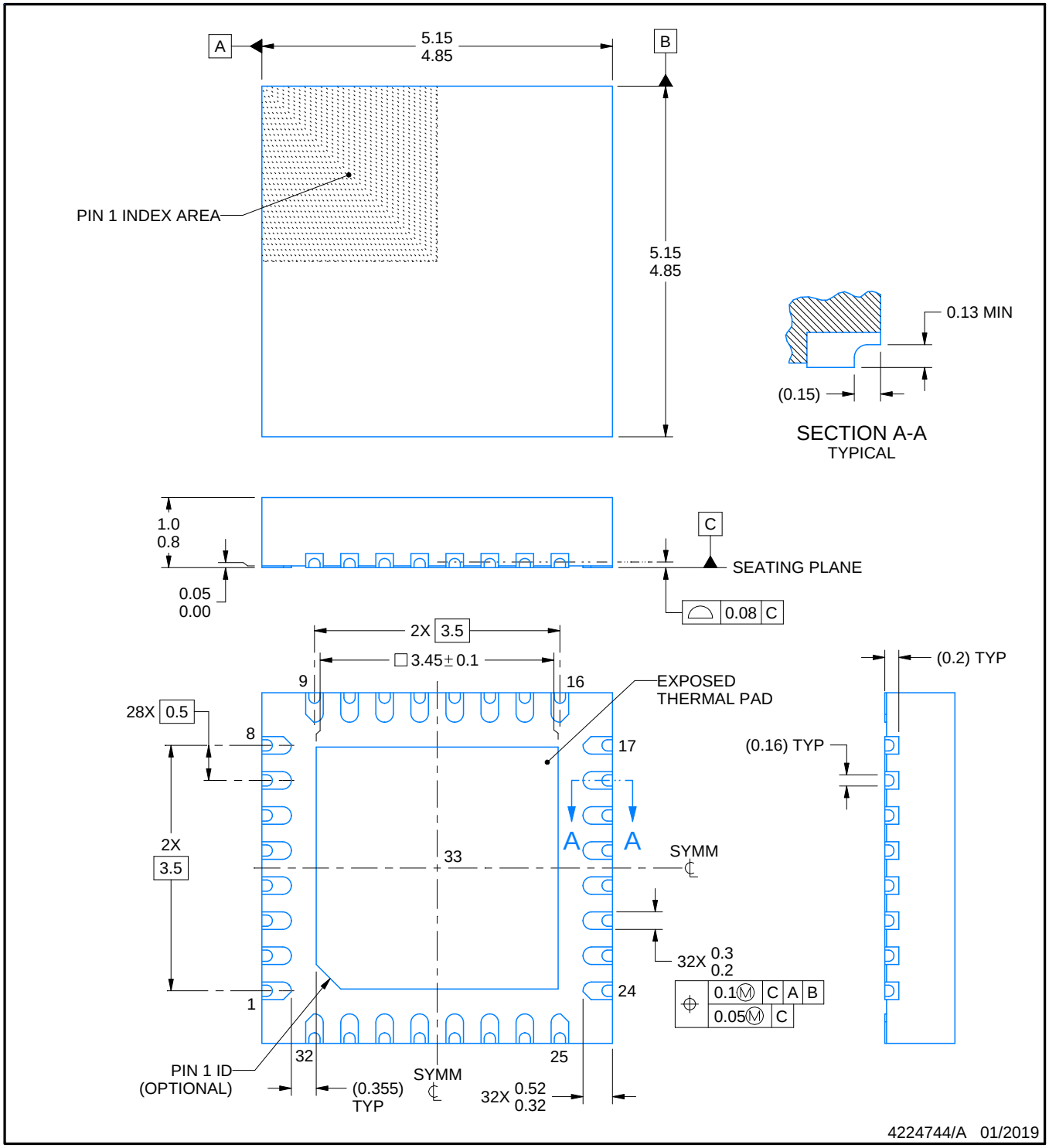
4224745/A

RHB0032T

PACKAGE OUTLINE

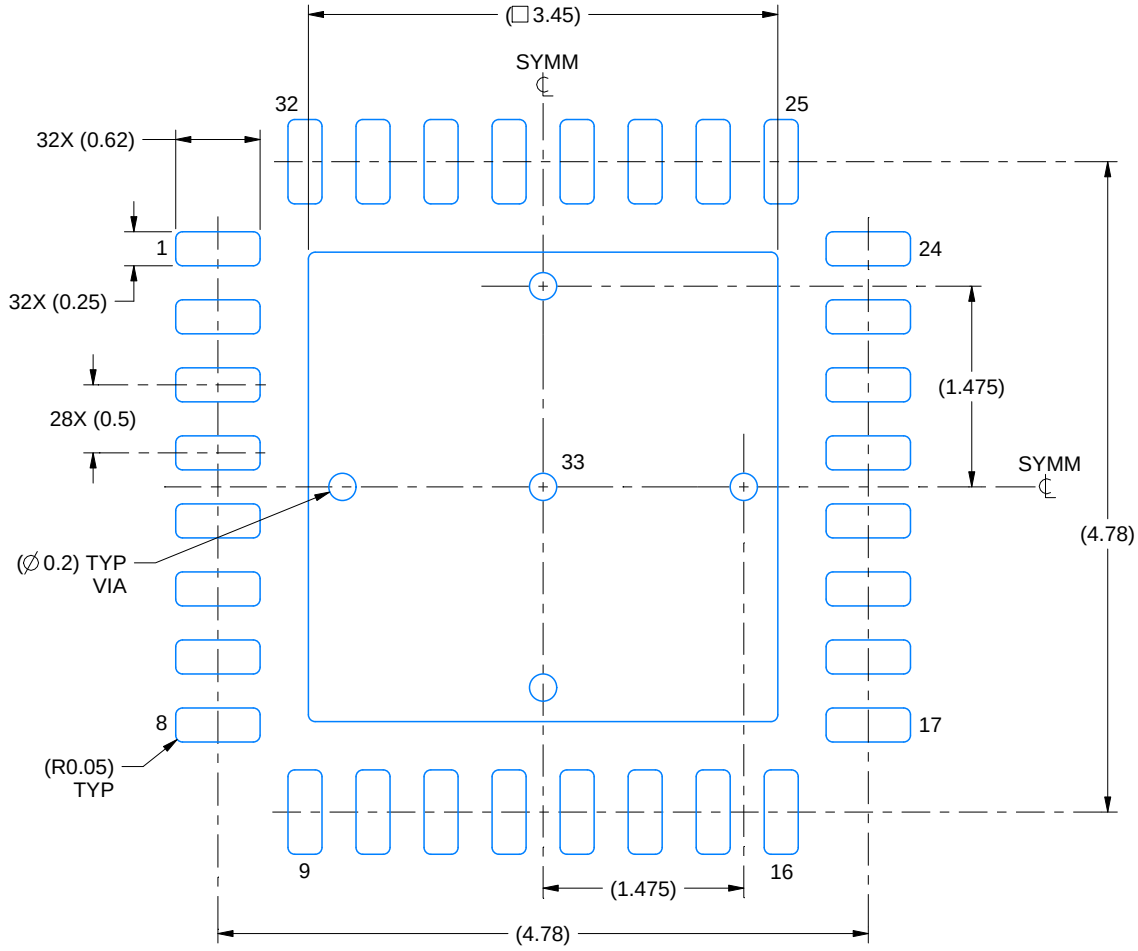
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

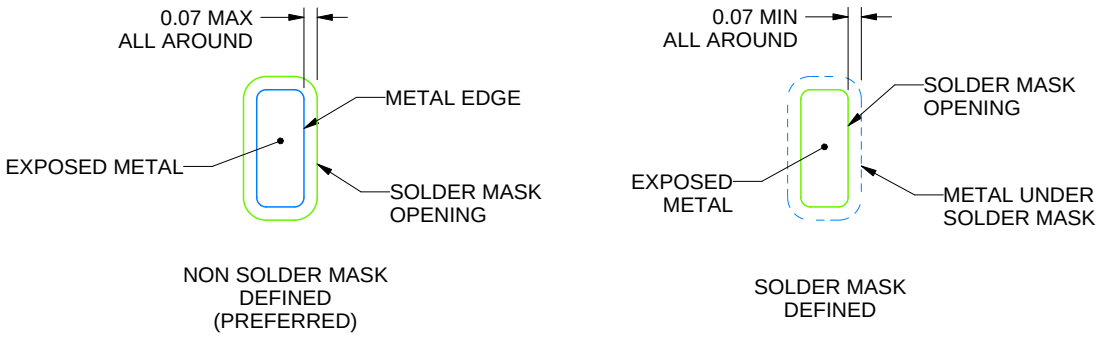
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE

EXPOSED METAL SHOWN

SCALE:18X

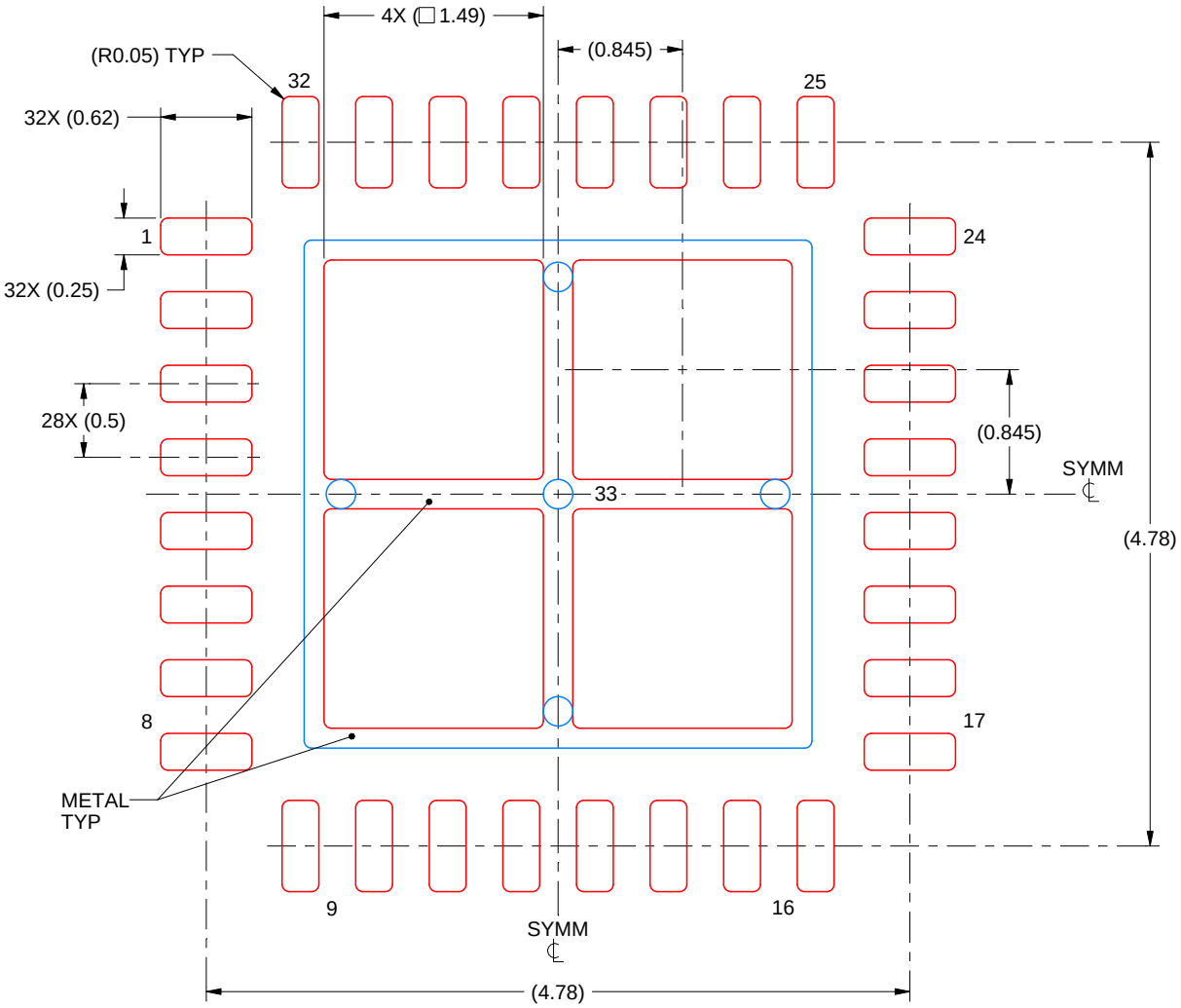


SOLDER MASK DETAILS

4224744/A 01/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 33:
75% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4224744/A 01/2019

NOTES: (continued)

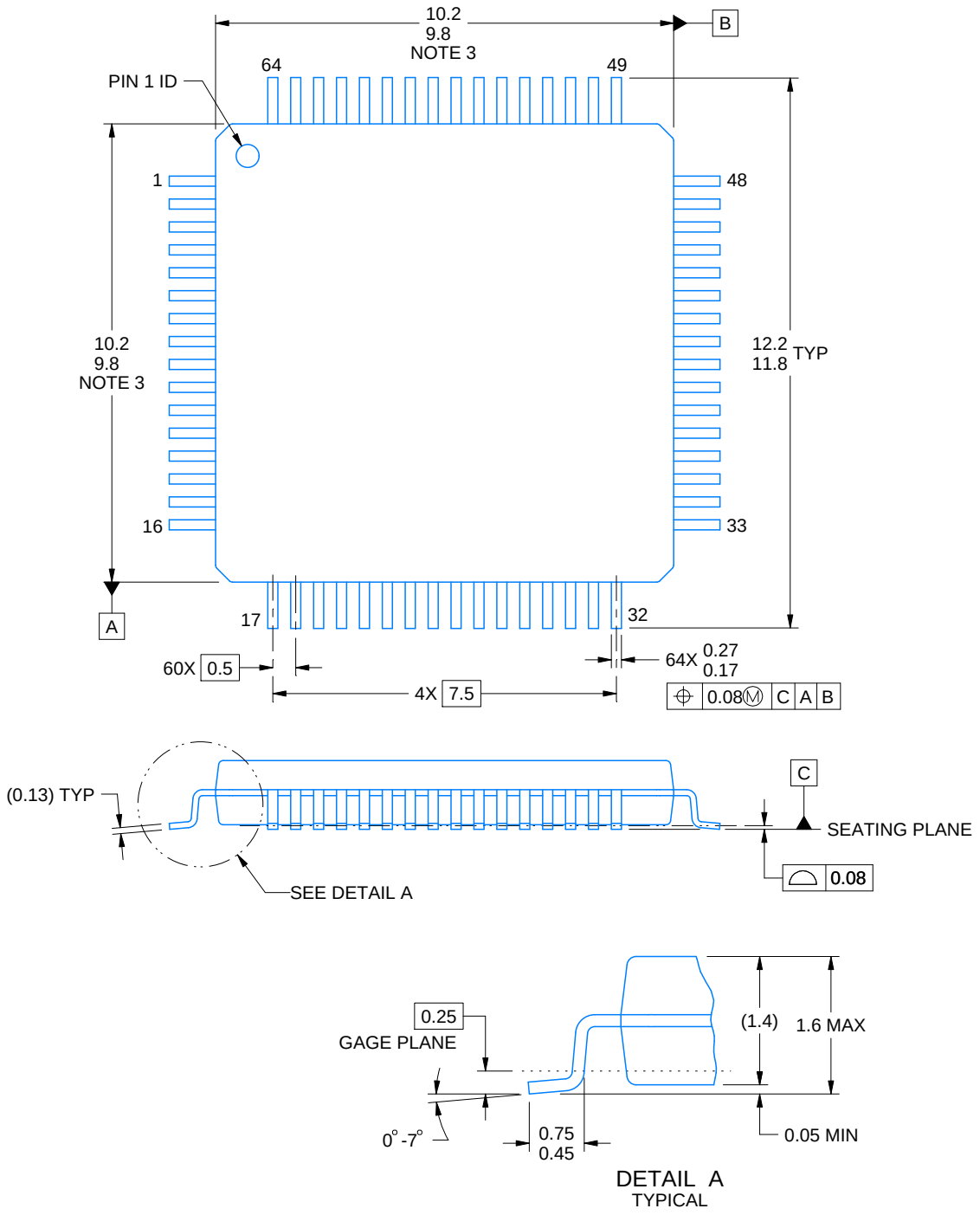
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

PM0064A

LQFP - 1.6 mm max height

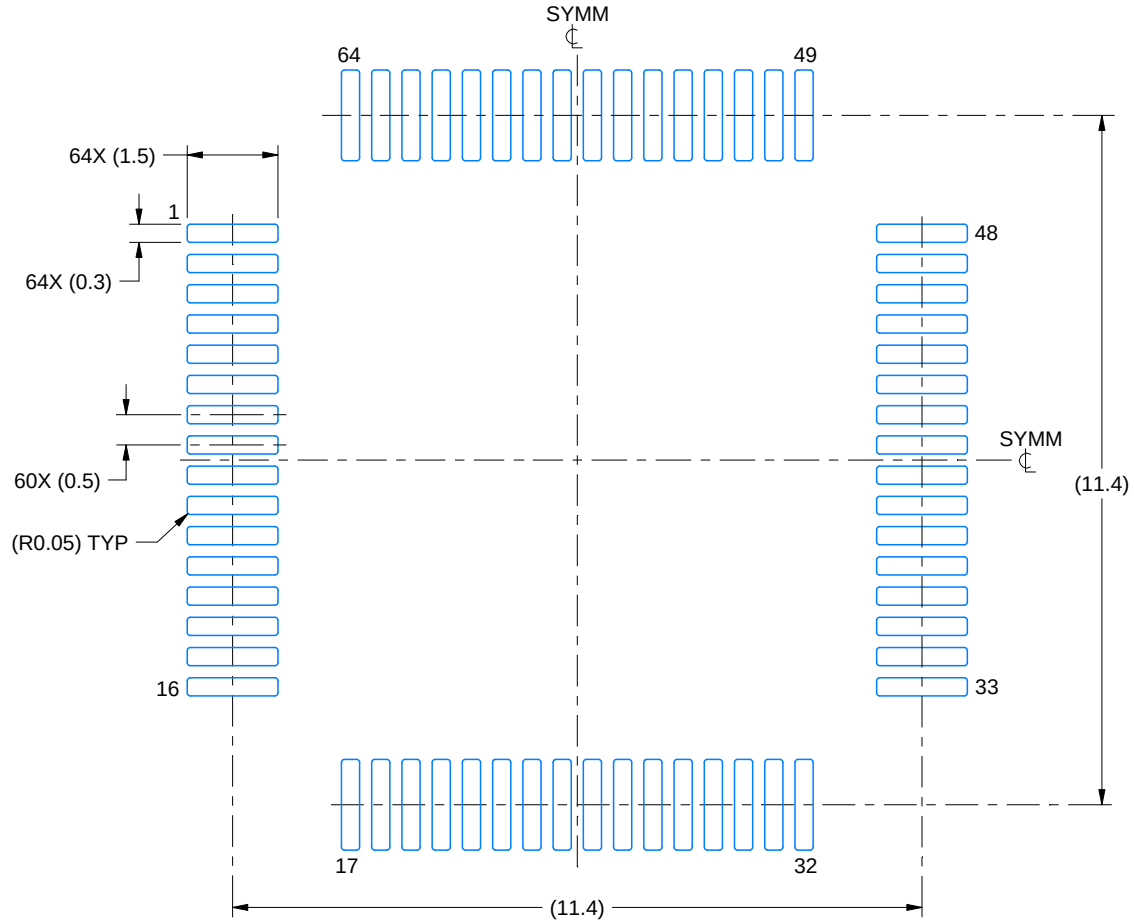
PLASTIC QUAD FLATPACK



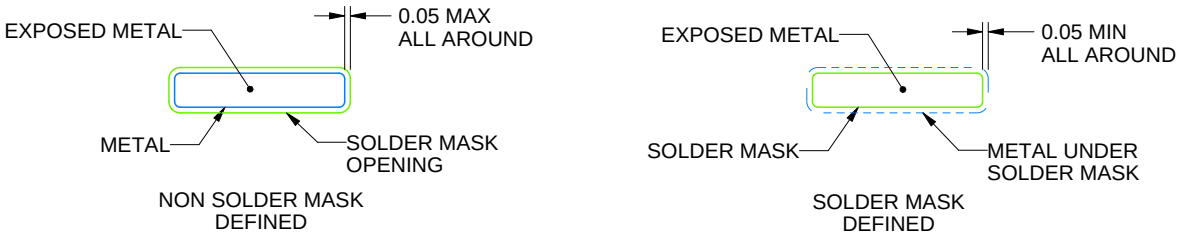
4215162/A 03/2017

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

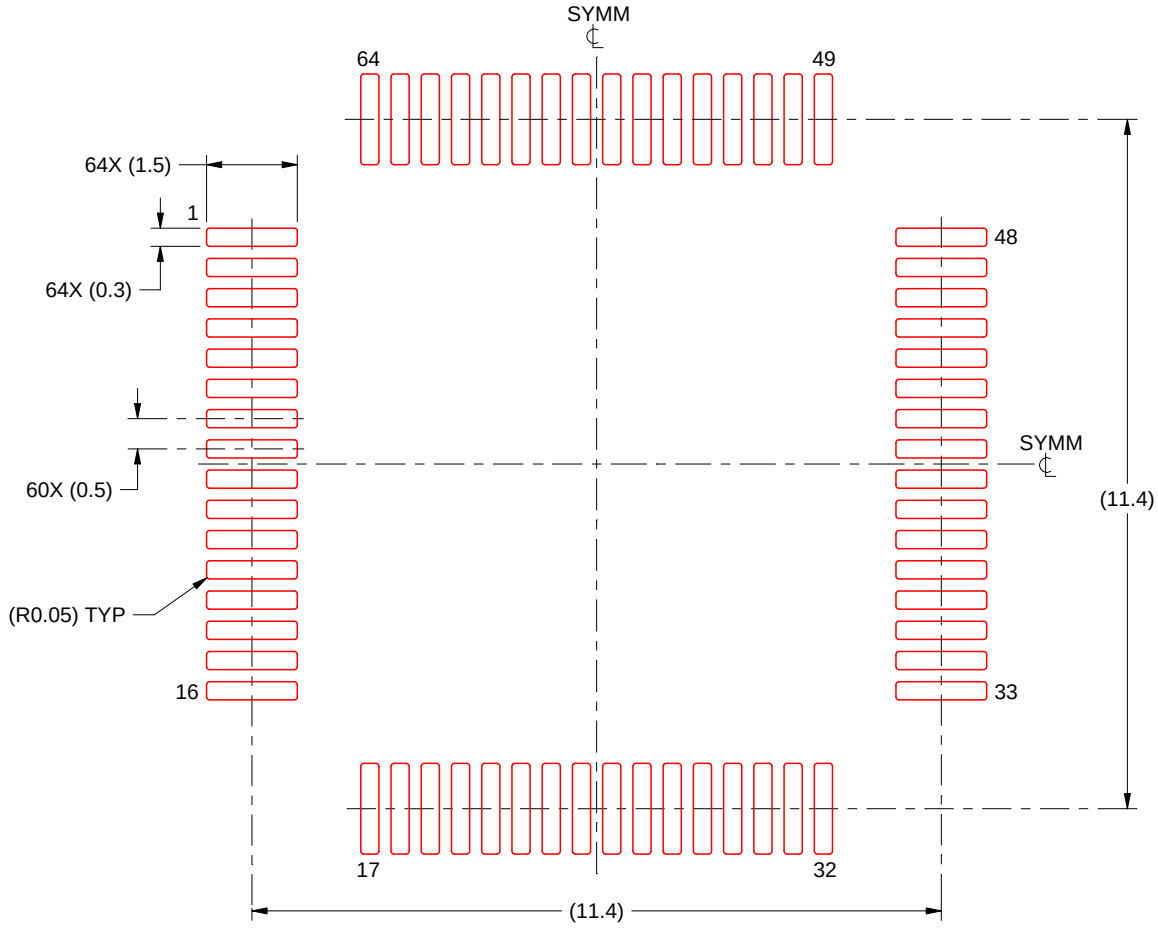


SOLDER MASK DETAILS

4215162/A 03/2017

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4215162/A 03/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

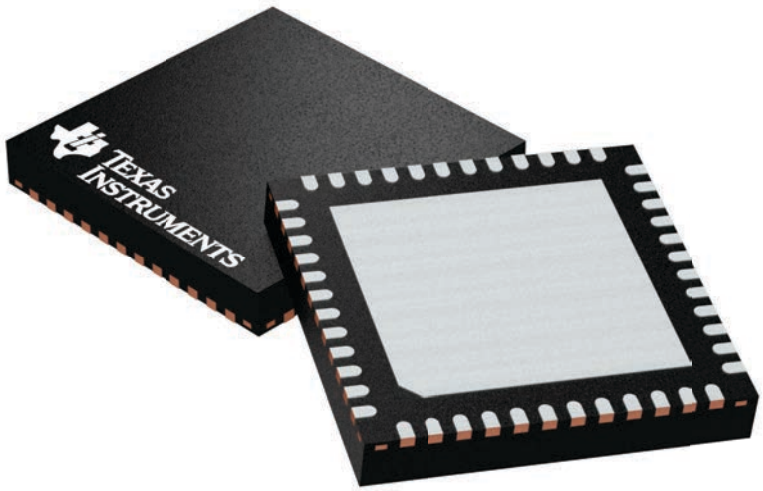
GENERIC PACKAGE VIEW

RGZ 48

VQFN - 1 mm max height

7 x 7, 0.5 mm pitch

PLASTIC QUADFLAT PACK- NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

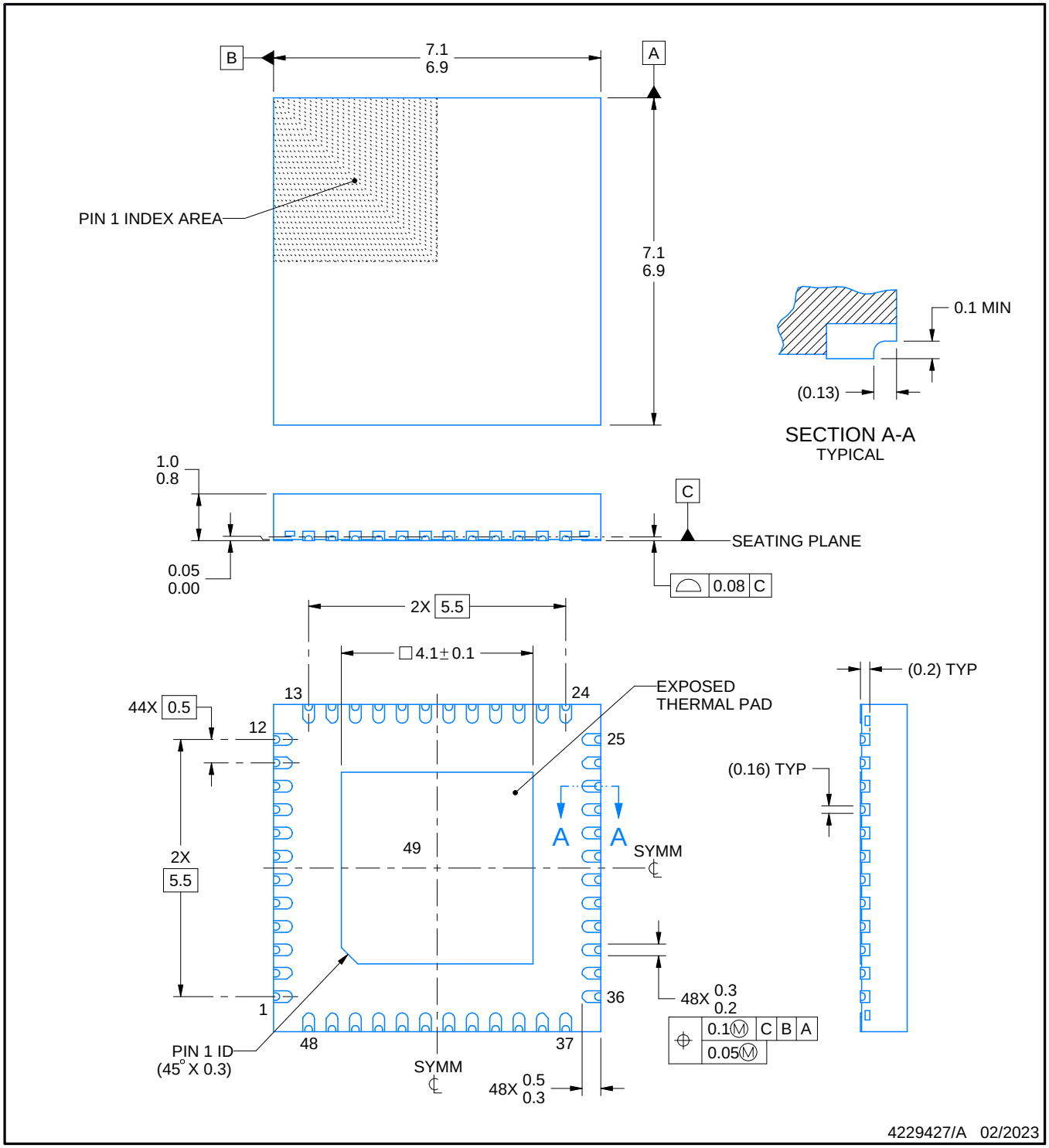
4224671/A

RGZ0048F

PACKAGE OUTLINE

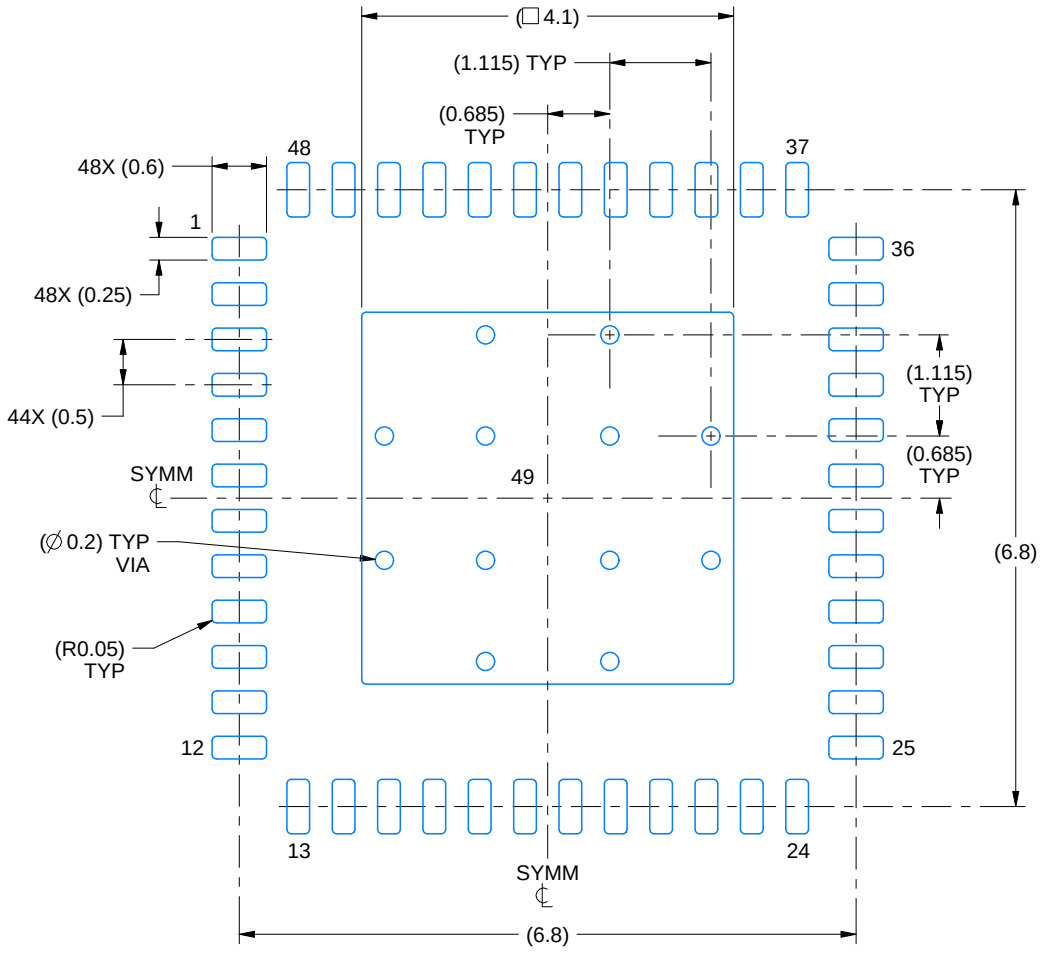
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

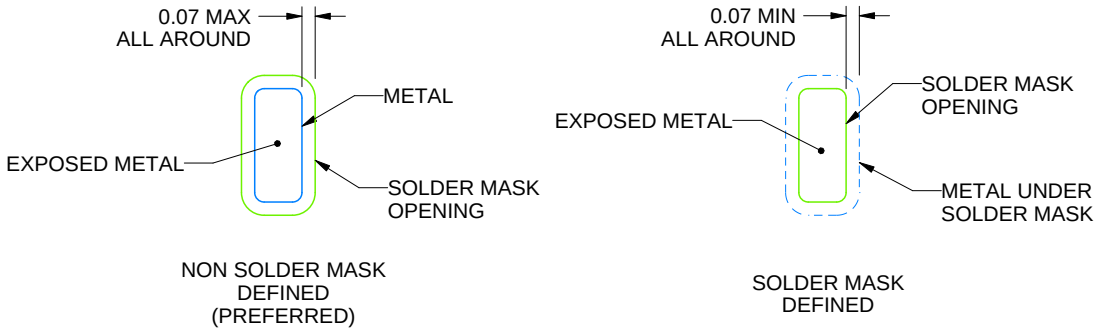


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:12X

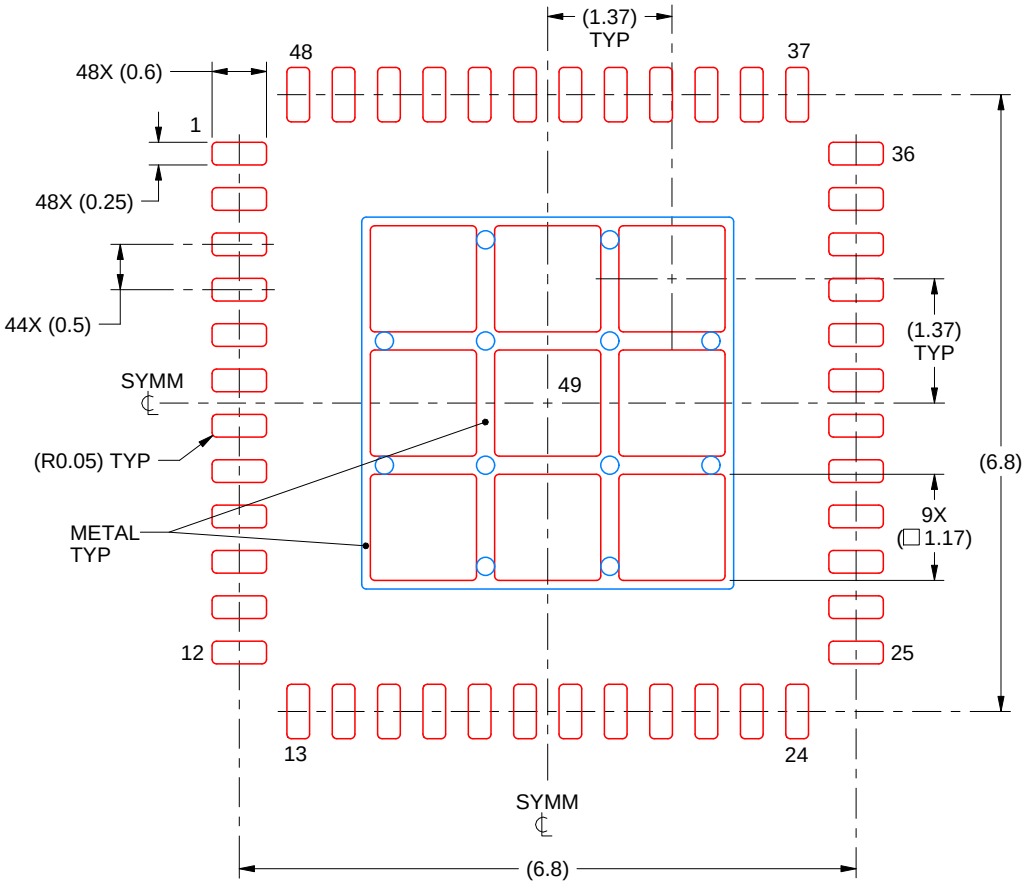


SOLDER MASK DETAILS

4229427/A 02/2023

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 49
73% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:12X

4229427/A 02/2023

NOTES: (continued)

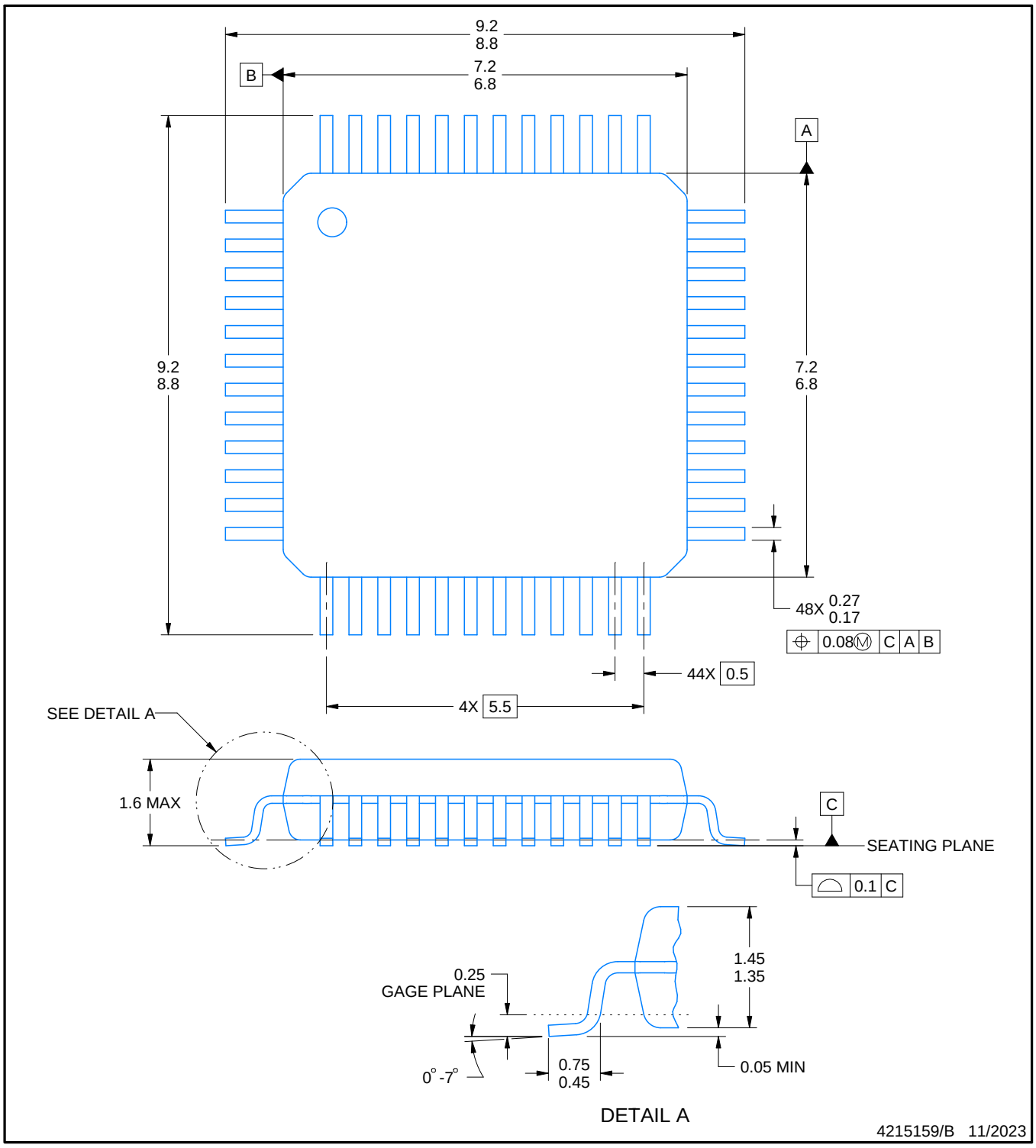
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

PT0048A

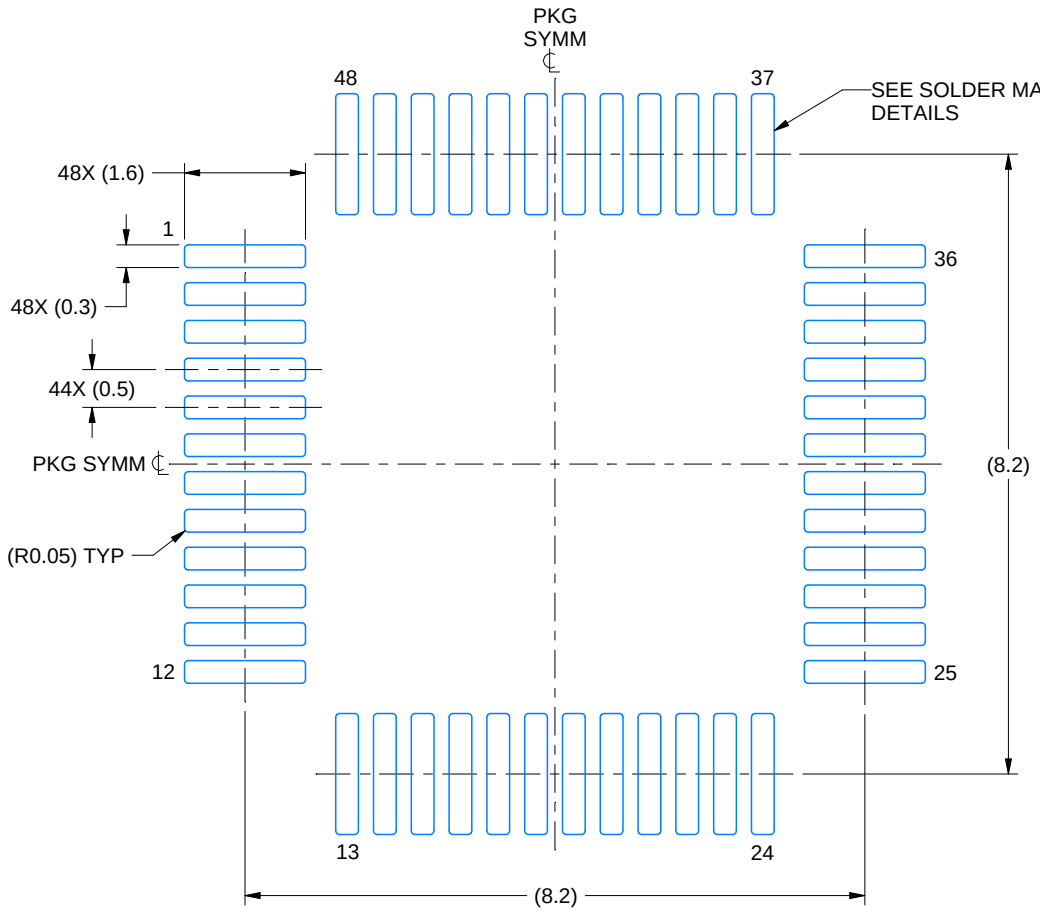
LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK

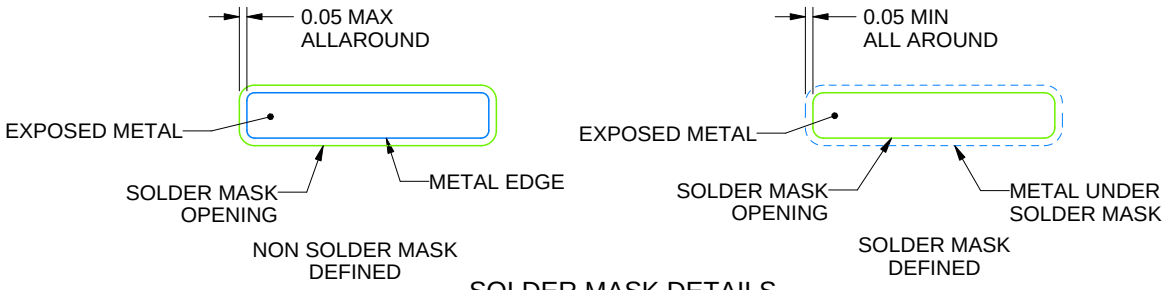


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads conected to the die pads.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE 10.000

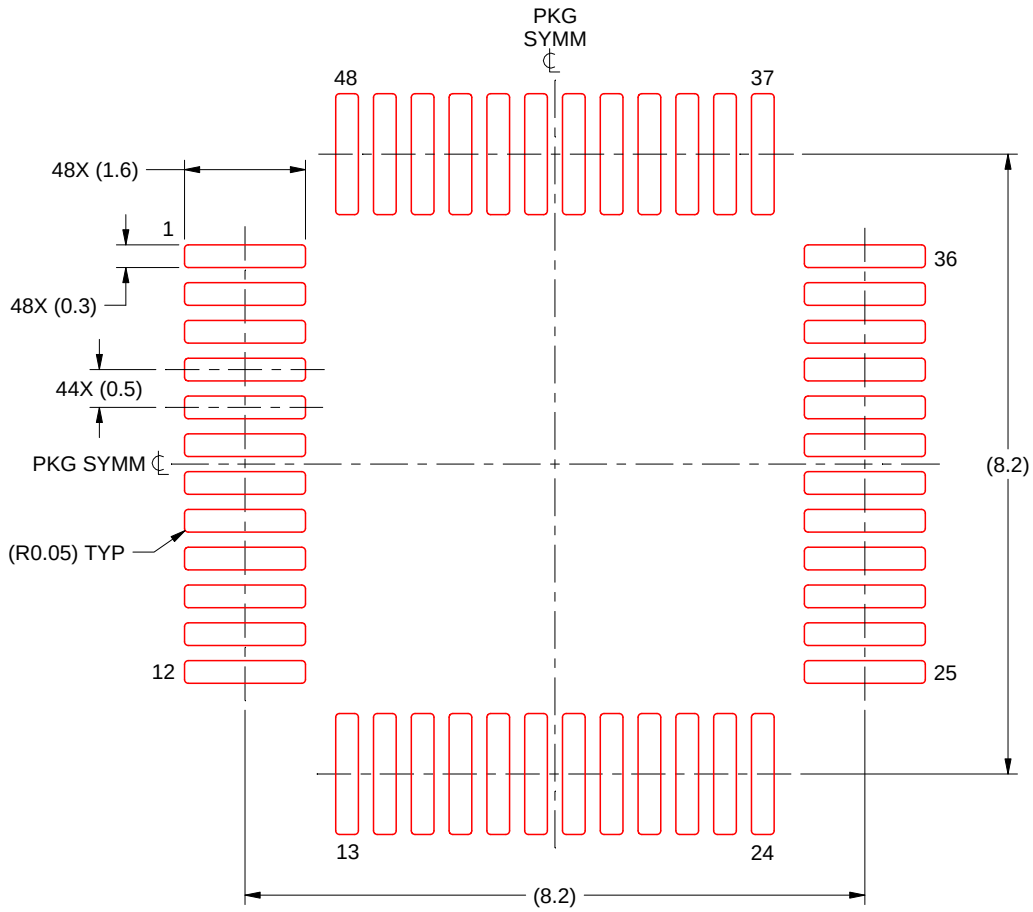


SOLDER MASK DETAILS

4215159/B 11/2023

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

4215159/B 11/2023

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月