LP5892-Q1 具有 48 个电流源、32 条扫描线的汽车级共阴极 LED 矩阵驱动器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
  - 温度等级 1：–40°C 至 +125°C，T_A
- 支持分立式 V_{CC} 和 $V_{R/G/B}$ 电源
  - V_{CC} 电压范围：2.5V 至 5.5V
  - $V_{R/G/B}$ 电压范围：2.5V 至 5.5V
- 48 个电流源通道，范围从 0.2mA 到 40mA
  - 通道间精度：±0.5%（典型值），±3%（最大值）；器件间一致性：±0.5%（典型值），±2.5%（最大值）
  - 低拐点电压：当 I_{OUT} = 5mA 时为 0.27V（最大值）
  - 3 位（8 级）全局亮度控制
  - 8 位（256 级）色彩亮度控制
  - 最大 16 位（65536 级）PWM 灰度控制
- 带 190mΩ $R_{DS(ON)}$ 的 16 个线路扫描开关
- 超低功耗
  - 低至 2.5V 的独立 V_{CC}
  - 超低 I_{CC}（低至 3.6mA），具有 50MHz GCLK
  - 智能省电模式，I_{CC} 低至 0.9 mA
- 内置 SRAM 支持 1 至 64 路复用
  - 单个器件可驱动 48 × 16 个 LED 或 16 × 16 个 RGB 像素
  - 两个器件堆叠后可驱动 96 × 32 个 LED 或 32 × 32 个 RGB 像素
- 高速和低 EMI 连续时钟串行接口 (CCSI)
  - 仅三条总线：SCLK/SIN/SOUT
  - 外部 50MHz（最大值）SCLK 具有上升边传输机制
  - 内部倍频器支持高频 GCLK
- 优化了 LED 矩阵显示屏的性能
  - 去除上下重影
  - 低灰度增强
  - LED 开路/弱短路/短路检测和消除

2 应用

- 车内灯
- 汽车尾灯
- 汽车前灯
- 车用局部调光背光

3 说明

LP5892-Q1 是高度集成的共阴极矩阵 LED 显示驱动器，有 48 个恒流源和 16 个扫描 FET。一个 LP5892-Q1 支持驱动 16 × 16 RGB 像素，两个 LP5892-Q1 器件支持驱动 32 × 32 RGB 像素。为实现低功耗，该器件可通过其共阴极结构为红色、绿色和蓝色 LED 提供分立式电源。此外，通过超低的工作电压范围（Vcc 低至 2.5V）和超低的工作电流（Icc 低至 3.6mA），LP5892-Q1 的运行功率可显著降低。

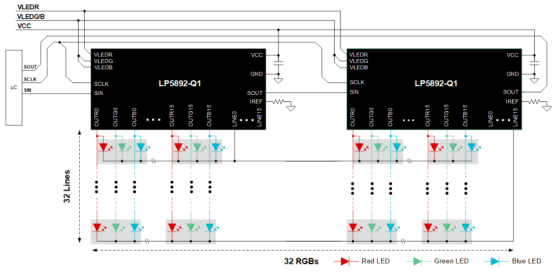
LP5892-Q1 实现了一个高速上升沿传输接口，可支持高器件数菊花链和高刷新率，同时尽可能降低电磁干扰 (EMI)。该器件支持高达 50MHz 的 SCLK（外部）和高达 160MHz 的 GCLK（内部）。同时，该器件集成了增强电路和智能算法，解决了窄像素间距 (NPP) LED 显示应用以及 mini 和 micro-LED 产品中由 LED 开路或短路引起的各种显示难题：第一个扫描线过暗、上下重影、低灰度不均匀、耦合及毛毛虫现象，因此 LP5892-Q1 是此类应用的理想选择。

LP5892-Q1 还可以在运行期间实现 LED 开路/弱短路/短路的检测和消除，并可以将这些信息报告给配套的数字处理器。

器件封装信息

器件型号	封装(1)	封装尺寸（标称值）
LP5892-Q1	VQFN (76)	9.00mm × 9.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



采用器件可堆叠连接的 LP5892-Q1

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 5
5.1 绝对最大额定值 5
5.2 ESD 等级 5
5.3 建议运行条件 5
5.4 热性能信息 5
5.5 电气特性 6
5.6 时序要求 9
5.7 开关特性 9
5.8 典型特性 10
6 详细说明 12
6.1 概述 12
6.2 功能方框图 12
6.3 特性说明 12
6.4 器件功能模式 24
6.5 连续时钟串行接口 24
6.6 PWM 灰度控制 30
6.7 寄存器映射 34
7 应用和实施 48
7.1 应用信息 48
7.2 典型应用 49
7.3 电源相关建议 55
7.4 布局 56
8 器件和文档支持 60
8.1 文档支持 60
8.2 接收文档更新通知 60
8.3 支持资源 60
8.4 商标 60
8.5 静电放电警告 60
8.6 术语表 60
9 修订历史记录 60
10 机械、封装和可订购信息 61

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

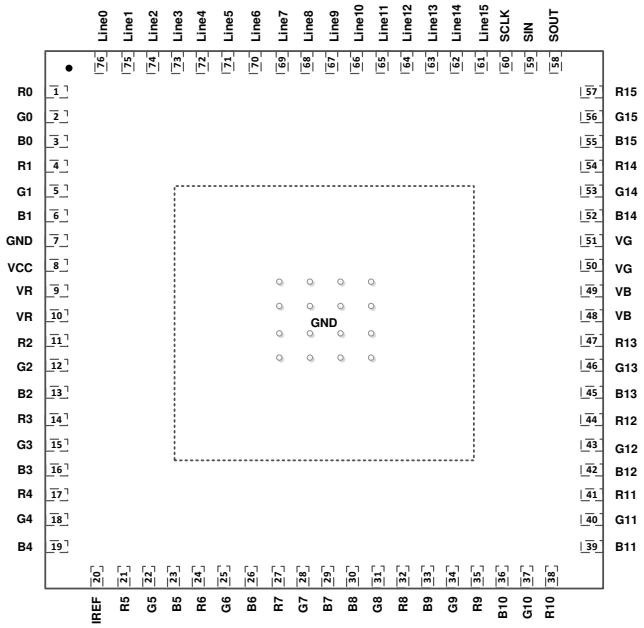


图 4-1. LP5892-Q1 RRF 封装 76 引脚 VQFN（带有外露散热焊盘）（顶视图）

表 4-1. 引脚功能

引脚		I/O	说明
名称	RRF 编号		
IREF	20	I	引脚用于设置最大恒流值。在 IREF 和 GND 之间连接一个外部电阻器可设置每个恒流输出通道的最大电流。当该引脚直接连接到 GND 时，所有输出都被强制关闭。必须将这个外部电阻器放置在靠近器件的位置。
VCC	8	I	器件电源
VR	9、10	I	红色 LED 电源
VG	51、50	I	绿色 LED 电源
VB	49、48	I	蓝色 LED 电源
R0-R15	1、4、11、14、17、21、24、27、32、35、38、41、44、47、54、57	O	红色 LED 恒流输出
G0-G15	2、5、12、15、18、22、25、28、31、34、37、40、43、46、53、56	O	绿色 LED 恒流输出
B0-B15	3、6、13、16、19、23、26、29、30、33、36、39、42、45、52、55	O	蓝色 LED 恒流输出
LINE0-LINE15	76、75、74、73、72、71、70、69、68、67、66、65、64、63、62、61	O	扫描线
SCLK	60	I	时钟信号输入引脚
SIN	59	I	串行数据输入引脚
SOUT	58	O	串行数据输出引脚

Copyright © 2025 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚		I/O	说明
名称	RRF 编号		
GND	7	—	电源接地参考
散热焊盘	—	—	电路板上的散热焊盘和 GND 引脚必须连接在一起。

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电压	V_{CC}	-0.3	6	V
	$V_{R/G/B}$	-0.3	6	V
	IREF、SCLK、SIN、SOUT	-0.3	6	V
	RX/GX/BX	-0.3	6	V
	LINE0 至 LINE15	-0.3	6	V
工作结温 T_J		-40	150	°C
贮存温度，T_{stg}		-55	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件能够在该等条件下或在任何超出*建议运行条件*的其他条件下正常运行。如果在*建议运行条件*以外，但在*绝对最大额定值*范围以内使用，器件可能无法完全正常运行，这可能会影响器件的可靠性、功能与性能，并且可能缩短器件寿命。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM)，符合 AEC Q100-002(1) HBM ESD 分类等级 3A	±4000	V
	充电器件模型 (CDM)，符合 AEC Q100-011 CDM ESD 分类等级 C6	±1000	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
VCC	器件电源电压	2.5		5.5	V
VLEDR/G/B	LED 电源电压	2.5		5.5	V
V_{IH}	高电平逻辑输入电压（SCLK、SIN）	0.7 × VCC			V
V_{IL}	低电平逻辑输入电压（SCLK、SIN）			0.3 × VCC	V
I_{OH}	高电平逻辑输出电流 (SOUT)			-2	mA
I_{OL}	低电平逻辑输出电流 (SOUT)			2	mA
I_{CH}	恒定输出源电流	0.2		40	mA
I_{LINE}	线路扫描开关负载电流	0		2	A
T_A	环境工作温度	-40			°C

5.4 热性能信息

热指标(1)		LP5892-Q1 RRF (VQFN) 76 引脚	单位
$R_{\theta JA}$	结至环境热阻	22.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	10.7	°C/W
$R_{\theta JB}$	结至电路板热阻	7.2	°C/W
ψ_{JT}	结至顶部特征参数	0.1	°C/W
ψ_{JB}	结至电路板特征参数	7.1	°C/W

Copyright © 2025 Texas Instruments Incorporated

5.4 热性能信息（续）

热指标(1)		LP5892-Q1 RRF (VQFN) 76 引脚	单位
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	1.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

5.5 电气特性

在 V_{CC} = V_R = 2.8V、$V_{G/B}$ = 3.8V、T_A = –40°C 至 +125°C）的条件下；典型值在 T_A = 25°C 下测得（除非另有规定）

参数		测试条件	最小值	典型值	最大值	单位
V_{CC}	器件电源电压	I_{CH} <=20mA	2.5		5.5	V
		I_{CH} >=20mA	3.5		5.5	
V_{UVR}	欠压重启	VCC 上升			2.3	V
V_{UVF}	欠压关断	VCC 下降	2.0			V
$V_{UV(HYS)}$	欠压关断迟滞			0.1		V
I_{CC}	器件电源电流	SCLK/SIN = 10MHz，MPSM_EN = 1 位，矩阵 PSM 启用，内部 GCLK 关闭，GSn = 0000h，BC = 2h，CCR/G/B = 63h，PS_EN= 1h，VOUTn = 悬空，R_{IREF} = 7.8kΩ（智能省电模式下）		0.9		mA
		SCLK/SIN = 10MHz，待机模式启用，内部 GCLK 关闭，GSn = 0000h，BC = 2h，CCR/G/B = 63h，PS_EN= 1h，VOUTn = 悬空，R_{IREF} = 7.8kΩ（智能省电模式下）		0.9		mA
		SCLK/SIN = 10MHz，PSP_MOD = 1 位，内部 GCLK = 50MHz，GSn = 0000h，BC = 2h，CCR/G/B = 63h，PS_EN = 1h，VOUTn = 悬空，R_{IREF} = 7.8kΩ（省电模式下）		3.6		mA
		SCLK = 10MHz，内部 GCLK = 50MHz，GSn = 1FFFh，BC = 2h，CCR/G/B = 63h，VOUTn = 悬空，R_{IREF} = 7.8kΩ，I_{CH} = 2mA		3.6		mA
		SCLK = 10MHz，内部 GCLK = 100MHz，GSn = 1FFFh，BC = 2h，CCR/G/B = 63h，VOUTn = 悬空，R_{IREF} = 7.8kΩ，I_{CH} = 2mA		4.9		mA
$V_{R/G/B}$	LED 电源电压		2.5		5.5	V
V_{IH}	高电平输入电压（SCLK、SIN）		0.7 × VCC			V
V_{IL}	低电平输入电压（SCLK、SIN）				0.3 × VCC	V
V_{OH}	高电平输出电压 (SOUT)	SOUT 处的 IOH = -2mA	VCC-0.4		VCC	V
V_{OL}	低电平输出电压 (SOUT)	SOUT 处的 IOL = 2mA			0.4	V
I_{LOGIC}	逻辑引脚电流（SCLK、SIN）	SCLK/SIN = VCC 或 GND	-1		1	uA
$R_{DS(ON)}$	扫描开关的导通电阻（LINE0 至 LINE15）	VCC = 2.8V，T_A= 25°C		190		mΩ
V_{IREF}	基准电压	SCLK/SIN = GND，内部 GCLK = 0MHz，GSn = 0000h，BC = 2h，CCR/G/B = 63h，VOUTn = 悬空，R_{IREF} = 7.8kΩ		0.8		V

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

在 V_{CC} = V_R = 2.8V、$V_{G/B}$ = 3.8V、T_A = –40°C 至 +125°C）的条件下；典型值在 T_A = 25°C 下测得（除非另有规定）

参数		测试条件	最小值	典型值	最大值	单位
V_{KNEE}	通道拐点电压 (R0-R15/G0-G15/B0-B15)	VLEDR/G/B = 2.5V，所有通道输出开启，输出电流为 1mA			0.25	V
		VLEDR/G/B = 2.5V，所有通道输出开启，输出电流为 5mA			0.27	V
		VLEDR/G/B = 2.5V，所有通道输出开启，输出电流为 10mA			0.31	V
		VLEDR/G/B = 2.5V，IMAX = 1b，所有通道输出开启，输出电流为 15mA			0.37	V
		VLEDR/G/B = 2.5V，IMAX = 1b，所有通道输出开启，输出电流为 20mA			0.41	V
		VCC = 3.5V，IMAX = 1b，所有通道输出开启，输出电流为 25mA			0.45	V
		VCC = 3.5V，IMAX = 1b，所有通道输出开启，输出电流为 30mA			0.53	V
		VCC = 3.5V，IMAX = 1b，所有通道输出开启，输出电流为 35mA			0.62	V
		VCC = 3.5V，IMAX = 1b，所有通道输出开启，输出电流为 40mA			0.71	V
$I_{CH(LKG)}$	通道漏电流 (R0-R15/G0-G15/B0-B15)	通道电压为 0V			1	uA
$\Delta I_{ERR(CC)}$	恒定电流通道间偏差 (R0-R15/G0-G15/B0-B15)(1)	所有 CHn = 开启，BC = 00h，CC = 31h，VOUTn = (VLED-1)V，R_{IREF} = 19.05kΩ（I_{CH} = 0.2mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±1	±2.5	%
		所有 CHn = 开启，BC = 00h，CC = 7Dh，VOUTn = (VLED-1)V，R_{IREF} = 19.05kΩ（I_{CH} = 0.5mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±1.5	%
		所有 CHn = 开启，BC = 00h，CC = FBh，VOUTn = (VLED-1)V，R_{IREF} = 19.05kΩ（I_{CH} = 1mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±1.5	%
		所有 CHn = 开启，BC = 2h，CC = FBh，VOUTn = (VLED-1)V，R_{IREF} = 7.8kΩ（I_{CH} = 5mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2.5	%
		所有 CHn = 开启，BC = 6h，CC = A7h，VOUTn = (VLED-1)V，R_{IREF} = 7.8kΩ（I_{CH} = 10mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2.5	%
		所有 CHn = 开启，BC = 7h，CC = FBh，IMAX = 1b，VOUTn = (VLED-1)V，R_{IREF} = 6.8kΩ（I_{CH} = 20mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2.7	%
		所有 CHn = 开启，BC = 7h，CC = FDh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 5.49kΩ（I_{CH} = 25mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±3	%
		所有 CHn = 开启，BC = 7h，CC = FAh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 4.53kΩ（I_{CH} = 30mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±3	%
		所有 CHn = 开启，BC = 7h，CC = FCh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 3.92kΩ（I_{CH} = 35mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±3	%
		所有 CHn = 开启，BC = 7h，CC = FAh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 3.4kΩ（I_{CH} = 40mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±3	%

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

在 V_{CC} = V_R = 2.8V、$V_{G/B}$ = 3.8V、T_A = –40°C 至 +125°C）的条件下；典型值在 T_A = 25°C 下测得（除非另有规定）

参数		测试条件	最小值	典型值	最大值	单位
$\Delta I_{ERR(DD)}$	恒定电流器件间偏差 (R0-R15/G0-G15/B0-B15)(2)	所有 CHn = 开启，BC = 00h，CC = 31h，VOUTn = (VLED-1)V，R_{IREF} = 19.05kΩ（I_{CH} = 0.2mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±1	±2.5	%
		所有 CHn = 开启，BC = 00h，CC = 7Dh，VOUTn = (VLED-1)V，R_{IREF} = 19.05kΩ（I_{CH} = 0.5mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2	%
		所有 CHn = 开启，BC = 00h，CC = FBh，VOUTn = (VLED-1)V，R_{IREF} = 19.05kΩ（I_{CH} = 1mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±1.5	%
		所有 CHn = 开启，BC = 2h，CC = FBh，VOUTn = (VLED-1)V，R_{IREF} = 7.8kΩ（I_{CH} = 5mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2	%
		所有 CHn = 开启，BC = 6h，CC = A7h，VOUTn = (VLED-1)V，R_{IREF} = 7.8kΩ（I_{CH} = 10mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2	%
		所有 CHn = 开启，BC = 7h，CC = FBh，IMAX = 1b，VOUTn = (VLED-1)V，R_{IREF} = 6.8kΩ（I_{CH} = 20mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2	%
		所有 CHn = 开启，BC = 7h，CC = FDh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 5.49kΩ（I_{CH} = 25mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2.5	%
		所有 CHn = 开启，BC = 7h，CC = FAh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 4.53kΩ（I_{CH} = 30mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2.5	%
		所有 CHn = 开启，BC = 7h，CC = FCh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 3.92kΩ（I_{CH} = 35mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2.5	%
		所有 CHn = 开启，BC = 7h，CC = FAh，IMAX = 1b，VOUTn = (VLED-1)V，VCC = 3.5V，R_{IREF} = 3.4kΩ（I_{CH} = 40mA 目标），T_A = 25°C，包括 V_{IREF} 容差，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出		±0.5	±2.5	%
$\Delta I_{REG(LINE)}$	线路调整率 (R0-R15/G0-G15/B0-B15)(3)	VLED = 2.5 至 5.5V，所有 CHn = 开启，VOUTn = (VLED-1)V，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出			±1	%/V
$\Delta I_{REG(LOAD)}$	负载调整率 (R0-R15/G0-G15/B0-B15)(4)	VOUTn = (VLED-1)V 至 (VLED-3)V，VR = VG/B = VLED = 3.8V，所有 CHn = 开启，以与 R0-R15/G0-G15/B0-B15 相同的颜色分组输出			±1	%/V
T_{TSD}	热关断阈值			170		°C
T_{HYS}	热关断迟滞			15		°C

(1) 同一颜色组（OUTR0-15、OUTG0-15 或 OUTB0-15）中每个输出与同一颜色组恒定电流平均值的偏差。该偏差可通过以下公式计算：

（X = R、G 或 B，n = 0-15）

$$\Delta(\%) = \left[\frac{I_{Xn}}{\frac{I_{X0} + I_{X1} + \cdots + I_{X14} + I_{X15}}{16}} - 1\right] \times 100$$

(2) 每个颜色组中恒流平均值与理想恒流值的偏差。（X = R、G 或 B）：

Copyright © 2025 Texas Instruments Incorporated

$$\Delta(\%) = \left[\frac{\frac{I_{X0} + I_{X1} + \cdots + I_{X14} + I_{X15}}{16} - \text{Ideal Output Current}}{\text{Ideal Output Current}}\right] \times 100$$

通过以下公式计算理想电流：

$$I_{IDEAL_R(or\ G\ or\ B)} = \frac{V_{IREF}}{R_{IREF}} \times GAIN_{(BC)} \times \frac{1 + CC_R(or\ CC_G\ or\ CC_B)}{256}$$

(3) 线路调整率可通过以下公式计算。（X = R、G 或 B，n = 0-15）：

$$\Delta(\%V) = \left[\frac{(I_{Xn}\ at\ V_{LED} = 5.5\ V) - (I_{Xn}\ at\ V_{LED} = 2.5\ V)}{(I_{Xn}\ at\ V_{LED} = 2.5\ V)}\right] \times \frac{100}{5.5\ V - 2.5\ V}$$

(4) 负载调整率可通过以下公式计算。（X = R、G 或 B，n = 0-15）：$\Delta(\%V) = \left[\frac{(I_{Xn}\ at\ V_{Xn} = 1\ V) - (I_{Xn}\ at\ V_{Xn} = 3\ V)}{(I_{Xn}\ at\ V_{Xn} = 3\ V)}\right] \times \frac{100}{3\ V - 1\ V}$

5.6 时序要求

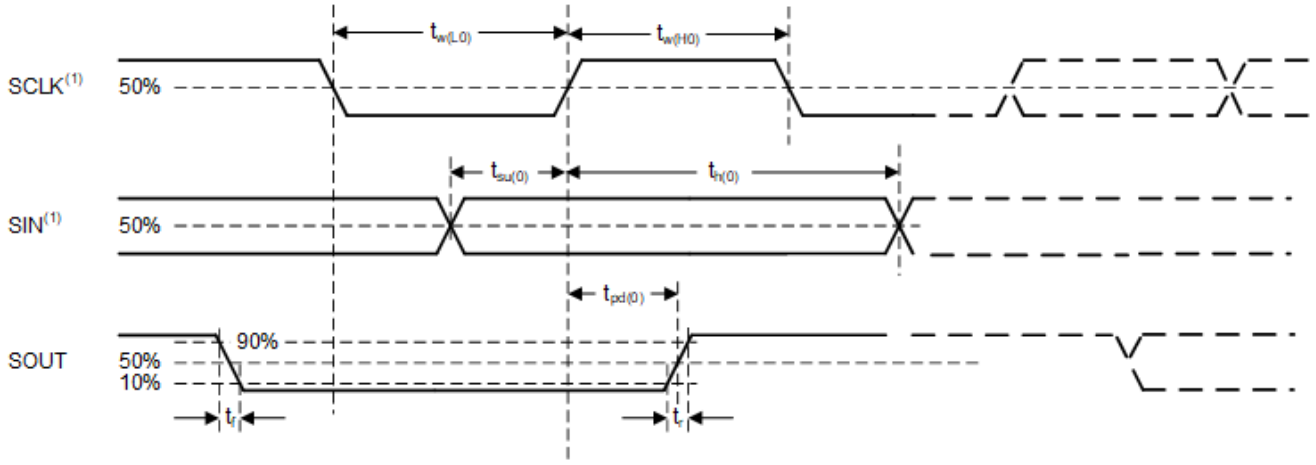
在 V_{CC} = V_R = 2.8V、$V_{G/B}$ = 3.8V、T_A = –40°C 至 +125°C）的条件下；典型值在 T_A = 25°C 下测得（除非另有规定）

参数		测试条件	最小值	典型值	最大值	单位
f_{SCLK}	时钟频率 (SCLK)				50	MHz
$t_{w(H0)}$	高电平脉冲持续时间 (SCLK)		9			ns
$t_{w(L0)}$	低电平脉冲持续时间 (SCLK)		9			ns
$t_{su(0)}$	建立时间	SIN 至 SCLK ↑	10			ns
$t_{h(0)}$	保持时间	SCLK ↑ 至 SIN ↑ ↓	2			ns

5.7 开关特性

在 V_{CC} = V_R = 2.8V、$V_{G/B}$ = 3.8V、T_A = –40°C 至 +125°C）的条件下；典型值在 T_A = 25°C 下测得（除非另有规定）

参数		测试条件	最小值	典型值	最大值	单位
t_r	上升时间 (SOUT)	VCC = 3.3V，C_{SOUT} = 30pF		2	10	ns
t_f	下降时间 (SOUT)	VCC = 3.3V，C_{SOUT} = 30pF		2	10	ns
$t_{pd(0)}$	传播延迟	SCLK ↑ 至 SOUT ↑ ↓，全温度范围，C_{SOUT} = 30pF	3.5		14.2	ns



(1).输入脉冲上升和下降时间通常为 2ns。

图 5-1. 时序和开关图

5.8 典型特性

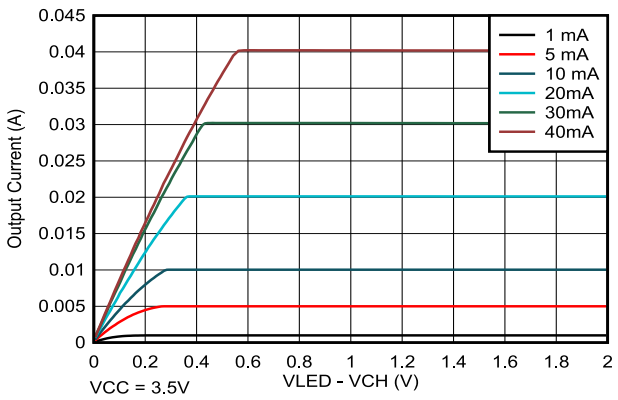


图 5-2. 通道电流与 (VLED-Vchannel) 电压间的关系

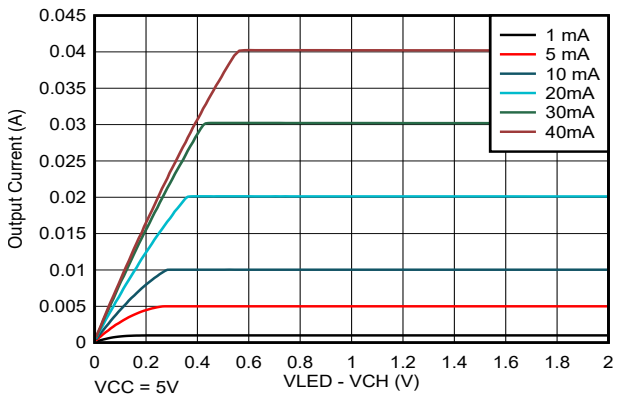


图 5-3. 通道电流与 (VLED-Vchannel) 电压间的关系

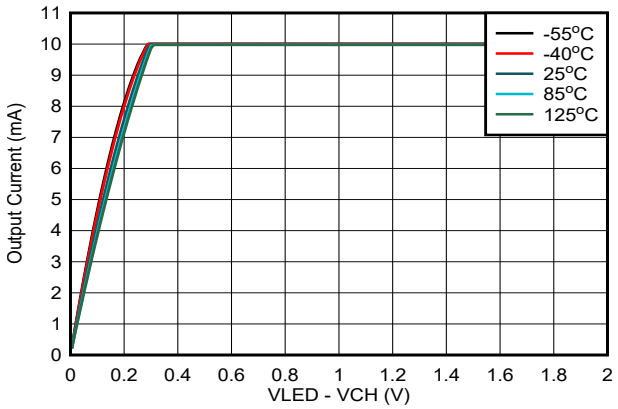


图 5-4. 通道电流与 (VLED-Vchannel) 电压间的关系

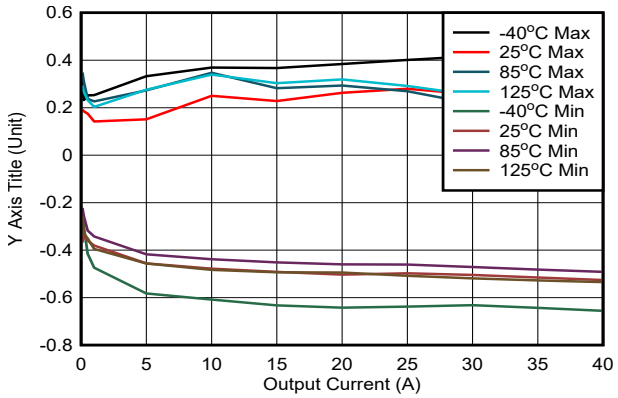


图 5-5. 通道间精度与输出电流间的关系

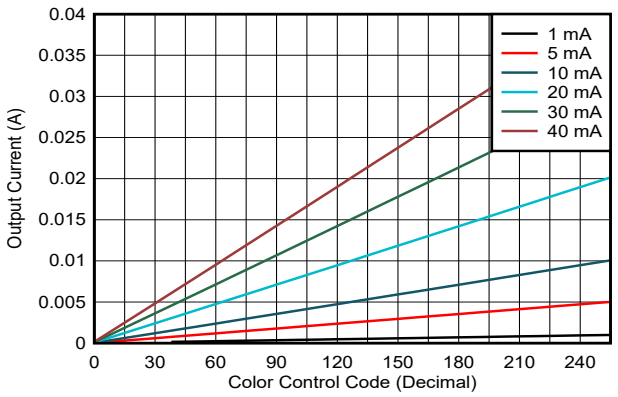


图 5-6. 颜色控制代码与输出电流间的关系

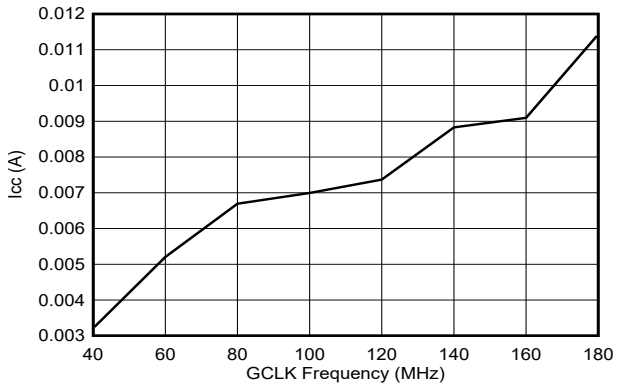
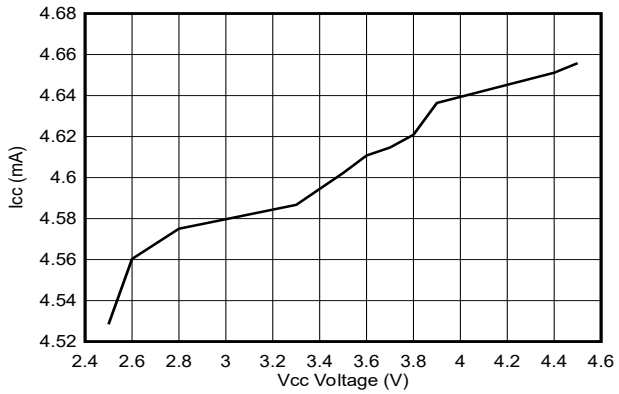


图 5-7. Icc 电流与 GCLK 频率间的关系

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）



GCLK = 80MHz

图 5-8. Icc 电流与 Vcc 电压间的关系

6 详细说明

6.1 概述

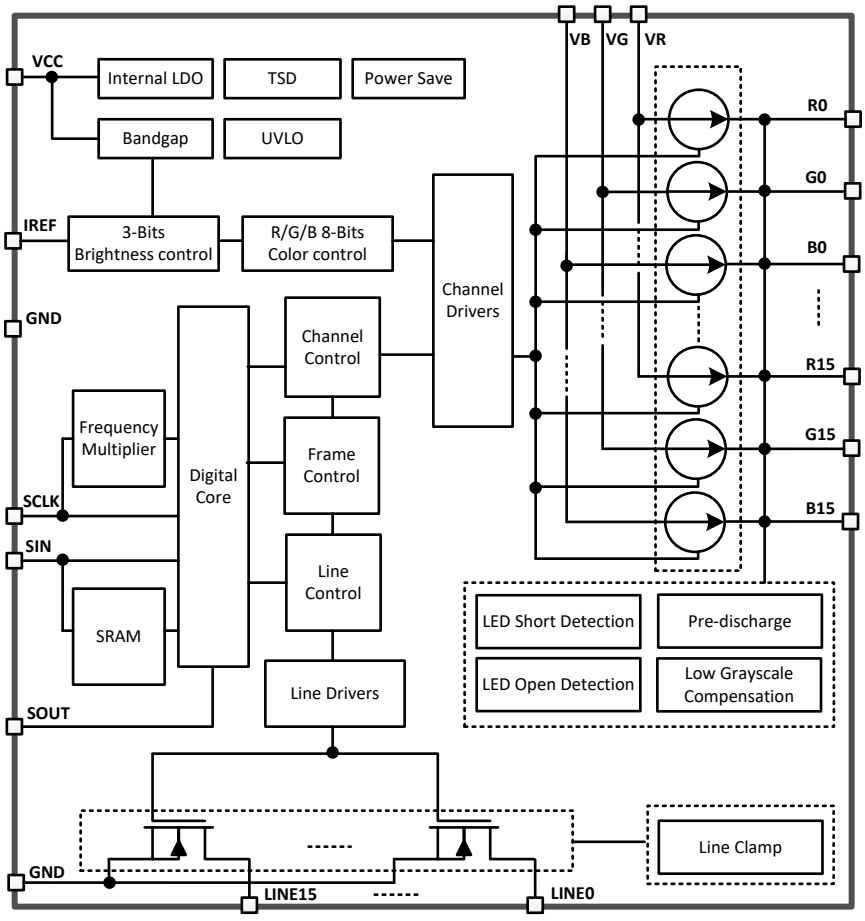
LP5892-Q1 是一款高度集成的 RGB LED 驱动器，具有 48 个恒流源和 16 个扫描 FET。单个 LP5892-Q1 能驱动 16 × 16 RGB LED 像素，两个 LP5892-Q1 器件堆叠后可驱动 32 × 32 RGB LED 像素。为实现低功耗，该器件可通过其共阴极结构为红色、绿色和蓝色 LED 提供分立式电源。此外，通过超低的工作电压范围（V_{CC} 低至 2.5V）和超低的工作电流（I_{CC} 低至 3.6mA），LP5892-Q1 的运行功率可显著降低。

LP5892-Q1 支持 0.2mA 至 40mA 的每通道电流，具有典型的 0.5% 通道间电流偏差和典型的 0.5% 器件间电流偏差。所有 48 个通道的直流电流值均由外部 IREF 电阻器设置，可通过 8 步长全局亮度控制 (BC) 和 256 步长每色组亮度控制 (CC_R/CC_G/CC_B) 进行调节。

LP5892-Q1 实现了一个高速上升沿传输接口，可支持高器件数菊花链和高刷新率，同时尽可能降低电磁干扰 (EMI)。LP5892-Q1 支持高达 50MHz 的 SCLK（外部）和高达 160MHz 的 GCLK（内部）。

LP5892-Q1 还可以实现 LED 开路、弱短路和短路检测，并可以将这些信息报告给配套的数字处理器。

6.2 功能方框图



6.3 特性说明

6.3.1 独立和可堆叠模式

LP5892-Q1 可在两种不同的模式下运行：独立模式或可堆叠模式。在独立模式下，一个 LP5892-Q1 可以驱动一个 16 × 16 RGB LED 矩阵，而在可堆叠模式下，两个 LP5892-Q1 器件可以堆叠在一起，这意味着一个器件的线

Copyright © 2025 Texas Instruments Incorporated

路开关可以与其他器件共享。堆叠两个 LP5892-Q1 器件可以驱动一个 32 × 32 RGB LED 矩阵。此模式可通过 MOD_SIZE 来配置（有关更多详细信息，请参阅 FC2）。

6.3.1.1 独立模式

图 6-1 显示了在独立模式下使用两个 LP5892-Q1 器件实现一个 16 × 32 RGB LED 矩阵。每个器件都负责自己的 16 × 16 RGB LED 矩阵，这意味着 A 部分的所有数据都存储在器件 1 中，B 部分的数据存储在器件 2 中。

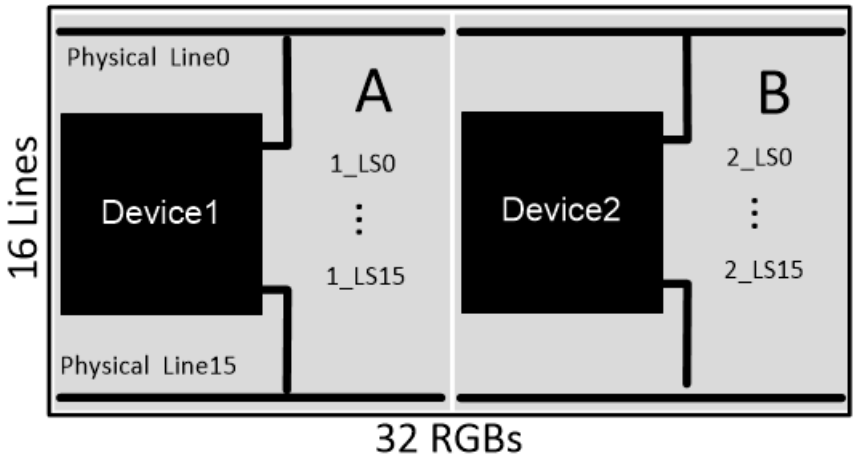


图 6-1. 处于独立模式的两个器件

必须将未使用的线路分配给器件的最后几条线路。例如，如果只有 14 条扫描线，则必须将未使用的两条线路分配给 1_LS14 和 1_LS15。

Copyright © 2025 Texas Instruments Incorporated

6.3.1.2 可堆叠模式

当 LP5892-Q1 在可堆叠模式下工作时，如下表所示。

表 6-1. 可堆叠模式

模式	矩阵大小	数据序列	寄存器值		扫描序列
			FC2 位 43	FC4 位 14	
Mode1	16x32	D1->D2	0	无效	D1、D2 独立
Mode2	32x32	D1->D2	1	1	D1 LS0->D1 LS15->D2 LS15->D2 LS0

图 6-2 显示了两个采用可堆叠模式（无反向扫描）驱动 32 × 32 RGB LED 像素的 LP5892-Q1 器件之间的连接。MOD_SIZE 必须配置为 1b，SCAN_REV 必须配置为 1b。器件 1 为前 16 条扫描线提供开关，器件 2 为物理行 17-32 提供 16 条线路。SCAN_REV 配置为 1b，这会反转第二个器件的扫描线切换顺序，以确保扫描序列是从物理行 1 到物理行 32。 扫描序列如表中所示。矩阵 A 和 C 部分的数据存储在器件 1 中，而矩阵 B 和 D 部分的数据存储在器件 2 中。

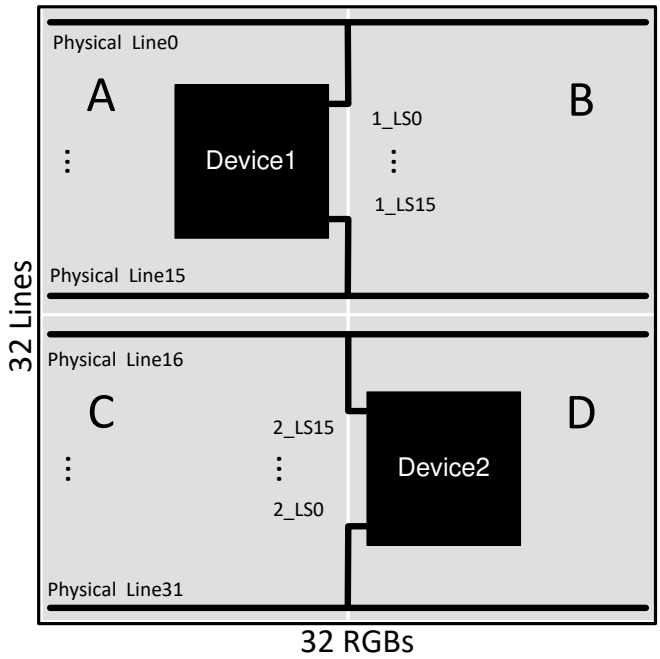


图 6-2. Mode2 示意图

在可堆叠模式下使用两个 LP5892-Q1 器件时，如果存在未使用的线路开关，则这些未使用的线路开关必须是第二个器件的最后一个线路开关。例如，如果只有 30 条扫描线，

MOD_SIZE = '1'b，SCAN_REV = '1'b，未使用的线路开关可以是以下，

- D2_LS0、D2_LS1

MOD_SIZE = '1'b，SCAN_REV = '0'b，未使用的线路开关可以是以下，

- D2_LS14、D2_LS15

Copyright © 2025 Texas Instruments Incorporated

6.3.2 电流设置

6.3.2.1 亮度控制 (BC) 功能

LP5892-Q1 器件能够同时调节所有恒定电流输出的输出电流。此功能称为全局亮度控制 (BC)。所有输出的全局 BC 都通过三位寄存器进行编程，因此对于给定的电流编程电阻 R_{IREF}，所有输出电流都可以通过八个步骤进行调节。当三位 BC 寄存器发生变化时，输出电流的增益 $GAIN_{BC}$ 也发生如下面 表 6-2 所示的变化。

表 6-2. 电流增益与 BC 代码的关系

BC 寄存器 (BC)	电流增益 ($GAIN_{BC}$)
000b	24.17
001b	30.57
010b	49.49
011b (默认值)	86.61
100b	103.94
101b	129.92
110b	148.48
111b	173.23

每条通道的最大输出电流 I_{OUTSET} 由电阻 R_{IREF} 和 $GAIN_{BC}$ 确定。IREF 上的电压通常为 0.8V。R_{IREF} 可以通过下面的 方程式 1 来计算。出于抗噪目的，建议 R_{IREF} < 40kΩ。

$$R_{IREF}(k\Omega) = \frac{V_{IREF}(V)}{I_{IREF}(mA)} = \frac{V_{IREF}(V)}{I_{OUTSET}(mA)} \times GAIN_{(BC)} \quad (1)$$

6.3.2.2 色彩亮度控制 (CC) 功能

LP5892-Q1 器件能够分别调节三个颜色组 R0-R15、G0-G15 和 B0-B15 每一个的输出电流。此功能称为色彩亮度控制 (CC)。对于每种颜色，它都有 8 位数据寄存器 CC_R、CC_G 或 CC_B。因此，可以在最大输出电流 I_{OUTSET} 的 0% 至 100% 的范围内以 256 个阶跃调节所有颜色组电流。每种颜色的输出电流 $I_{OUT_R\ (或\ G\ 或\ B)}$ 可通过下面的公式 2 计算。

$$I_{OUT_R(or\ G\ or\ B)} = I_{OUTSET} \times \frac{1 + CC_R(or\ CC_G\ or\ CC_B)}{256} \quad (2)$$

表 6-3 显示了 CC 数据与相对于 I_{OUTSET} 的恒定电流的关系：

表 6-3. CC 数据与电流比率间的关系

CC 寄存器 (CC_R、CC_G 或 CC_B)	I_{OUTSET} 的比率	
0000 0000b	1/256	0.39%
0000 0001b	2/256	0.78%
...	...	...
0111 1111b (默认值)	128/256	50%
...	...	...
1111 1110b	255/256	99.61%
1111 1111b	256/256	100%

6.3.2.3 为不同应用选择 BC/CC

BC 主要用于调节全局亮度以适应环境亮度，例如白天和夜晚、室内和室外。

- 建议的 BC 为 3h 或 4h，这处于范围的中间，可以灵活地调高和调低亮度。

Copyright © 2025 Texas Instruments Incorporated

- 如果一个颜色组（通常为 R LED）的电流接近输出最大电流 (40mA)，为了防止恒定输出电流在意外输入较大 BC 代码的情况下超出上限，请选择最大 BC 值 7h。
- 如果一个颜色组（通常为 B LED）的电流接近输出最小电流 (0.2mA)，为了防止恒定输出电流在意外输入较低 BC 代码的情况下超出下限，请选择最小 BC 代码 0h。

CC 可用于以 256 个阶跃微调亮度。这适用于 RGB 颜色组之间的白平衡调节。为了获得纯白色，R、G、B LED 的发光强度比一般要求为 5:3:2。根据 LED 的特性（光电转换效率），R、G、B LED 的电流比与此比率相差很大。通常，红色 LED 需要最大电流。为需要最大初始电流的颜色组选择 255d（最大值）CC 代码，然后根据所用 LED 的电流比率要求为其他两个颜色组选择适当的 CC 代码。

6.3.3 倍频器

LP5892-Q1 具有一个内部倍频器，可通过 SCLK 生成 GCLK。GCLK 频率可以通过 FREQ_MOD（有关更多详细信息，请参阅 FC0）和 FREQ_MUL（有关更多详细信息，请参阅 FC0）进行配置，范围从 40MHz 到 160MHz。如图 6-3 所示，如果 GCLK 频率不高于 80MHz，则将 GCLK_MOD 设置为 1 以禁用旁路开关（启用 ½ 分频器），而 GCLK 频率高于 80 MHz 时，则将 GCLK_MOD 设置为 0 以启用旁路开关（禁用 ½ 分频器）。

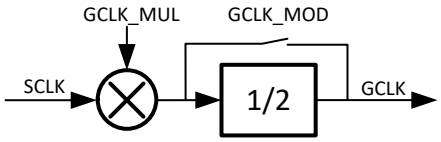


图 6-3. 倍频器方框图

Copyright © 2025 Texas Instruments Incorporated

6.3.4 线路转换序列

LP5892-Q1 定义了扫描线转换的时序，如 图 6-4 所示。T_SW 是总转换时间。T_SW 分为四个间隔：T0 是当前段中 PWM 时间结束和通道预放电开始之间的时间间隔，T1 是通道预放电开始和当前线断开之间的时间间隔，T2 是当前线开始断开和下一条线接通之间的时间间隔，T3 是下一条线接通和下一段中 PWM 时间开始之间的时间间隔。

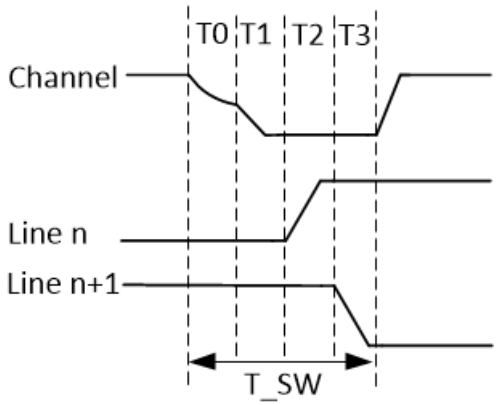


图 6-4. 线路转换序列

线路开关时间 T_SW 等于 T0 + T1 + T2 + T3。T_SW 可以通过 LINE_SWT 进行配置（参阅 表 6-8 中的 FC1 寄存器 40-37 位）。

表 6-4 展示了 LINE_SWT 位与具有不同内部 GCLK 频率的线路开关时间（GCLK 数）之间的关系。

表 6-4. 线路开关时间

LINE_SWT	GCLK 数	T_SW（us、40MHz GCLK）	T_SW（us、60MHz GCLK）	T_SW（us、100MHz GCLK）	T_SW（us、120MHz GCLK）	T_SW（us、160MHz GCLK）
0000b	45	1.125	0.7515	0.45	0.3735	0.2835
0001b	60	1.5	1.002	0.6	0.498	0.378
0010b	90	2.25	1.503	0.9	0.747	0.567
0011b	120	3	2.004	1.2	0.996	0.756
0100b	150	3.75	2.505	1.5	1.245	0.945
0101b	180	4.5	3.006	1.8	1.494	1.134
0110b	210	5.25	3.507	2.1	1.743	1.323
0111b	240	6	4.008	2.4	1.992	1.512
1000b	270	6.75	4.509	2.7	2.241	1.701
1001b	300	7.5	5.01	3	2.49	1.89
1010b	330	8.25	5.511	3.3	2.739	2.079
1011b	360	9	6.012	3.6	2.988	2.268
1100b	390	9.75	6.513	3.9	3.237	2.457
1101b	420	10.5	7.014	4.2	3.486	2.646
1110b	450	11.25	7.515	4.5	3.735	2.835
1111b	480	12	8.016	4.8	3.984	3.024

Copyright © 2025 Texas Instruments Incorporated

6.3.5 保护和诊断

6.3.5.1 热关断保护

当结温 (T_J) 超过 170°C（典型值）时，热关断 (TSD) 功能会关闭所有 IC 恒流输出。当 T_J 降至 155°C（典型值）以下时，该功能恢复正常运行。

6.3.5.2 IREF 电阻器短路保护

IREF 电阻器短路保护 (ISP) 功能可在 IREF 电阻器意外短路时，防止异常大电流流经恒定电流输出端。当 IREF 引脚电压低于 0.19V（典型值）时，LP5892-Q1 器件会将所有输出通道关闭。当 IREF 引脚电压高于 0.325V（典型值）时，LP5892-Q1 器件恢复正常运行。

6.3.5.3 LED 开路负载检测和移除

6.3.5.3.1 LED 开路检测

LED 开路检测 (LOD) 功能用于检测由任何 LED 开路或从 OUTn 到 VLED 低阻抗短路引起的故障。该功能通过将 OUTn 电压与 LODVTH_R/LODVTH_G/LODVTH_B 设置的 LOD 检测阈值电压电平进行比较来实现（有关更多详细信息，请参阅 FC3）。如果 OUTn 电压高于编程电压，则相应的输出 LOD 位会设置为 1，以指示 LED 开路。否则，该 LOD 位的输出为 0。检测电路输出的 LOD 数据仅在 OUTn 导通周期期间有效。

图 6-5 展示了 LED 开路检测的等效电路。

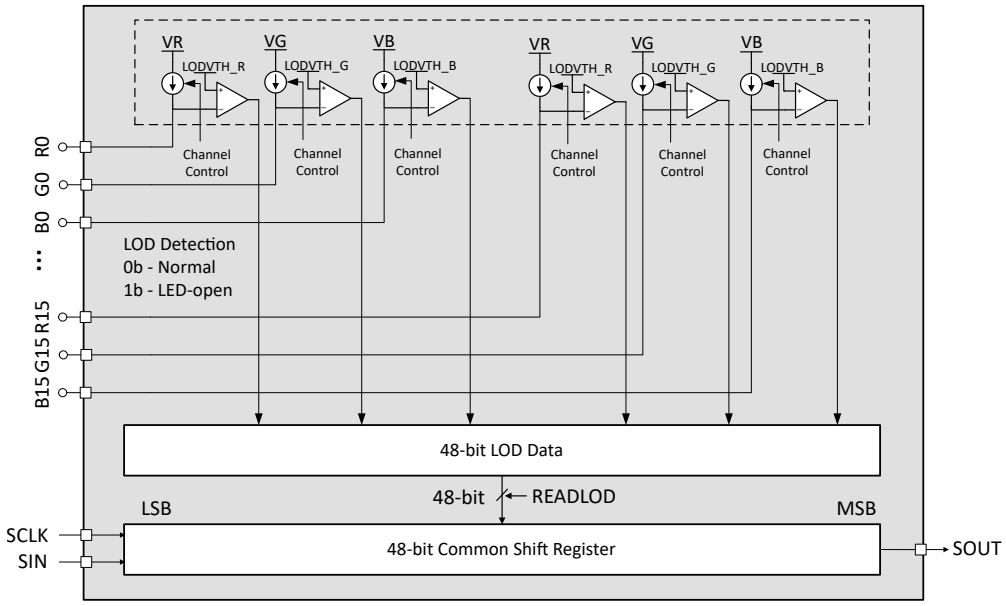


图 6-5. LED 开路检测电路

Copyright © 2025 Texas Instruments Incorporated

LED 开路检测功能可以记录 LED 开路位置，其中包含扫描线数和相关通道编号。扫描线顺序存储在 LOD_LINE_WARN 寄存器中（有关更多详细信息，请参阅 FC17），通道编号在每个段结束时锁存到内部 48 位 LOD 数据寄存器中（有关更多详细信息，请参阅 FC20）。图 6-6 展示了 LOD 数据寄存器中的位排列。

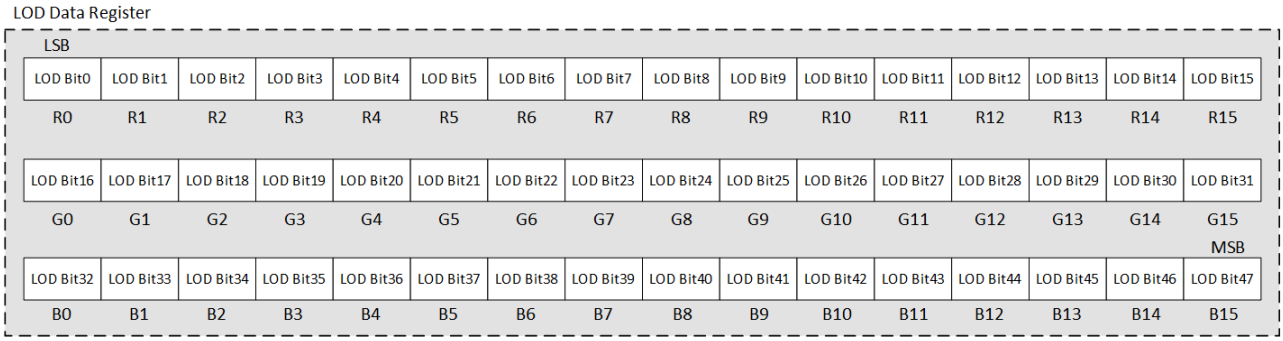


图 6-6. LOD 数据寄存器中的位排列

6.3.5.3.2 读取 LED 开路信息

必须在读取 LED 开路信息之前启用 LOD 读回功能。此功能由 LOD_LSD_RB 启用（有关更多详细信息，请参阅 FC3）。

图 6-7 显示了读取 LED 开路信息的步骤。在第二步和第三步命令之间等待至少一个子周期时间。

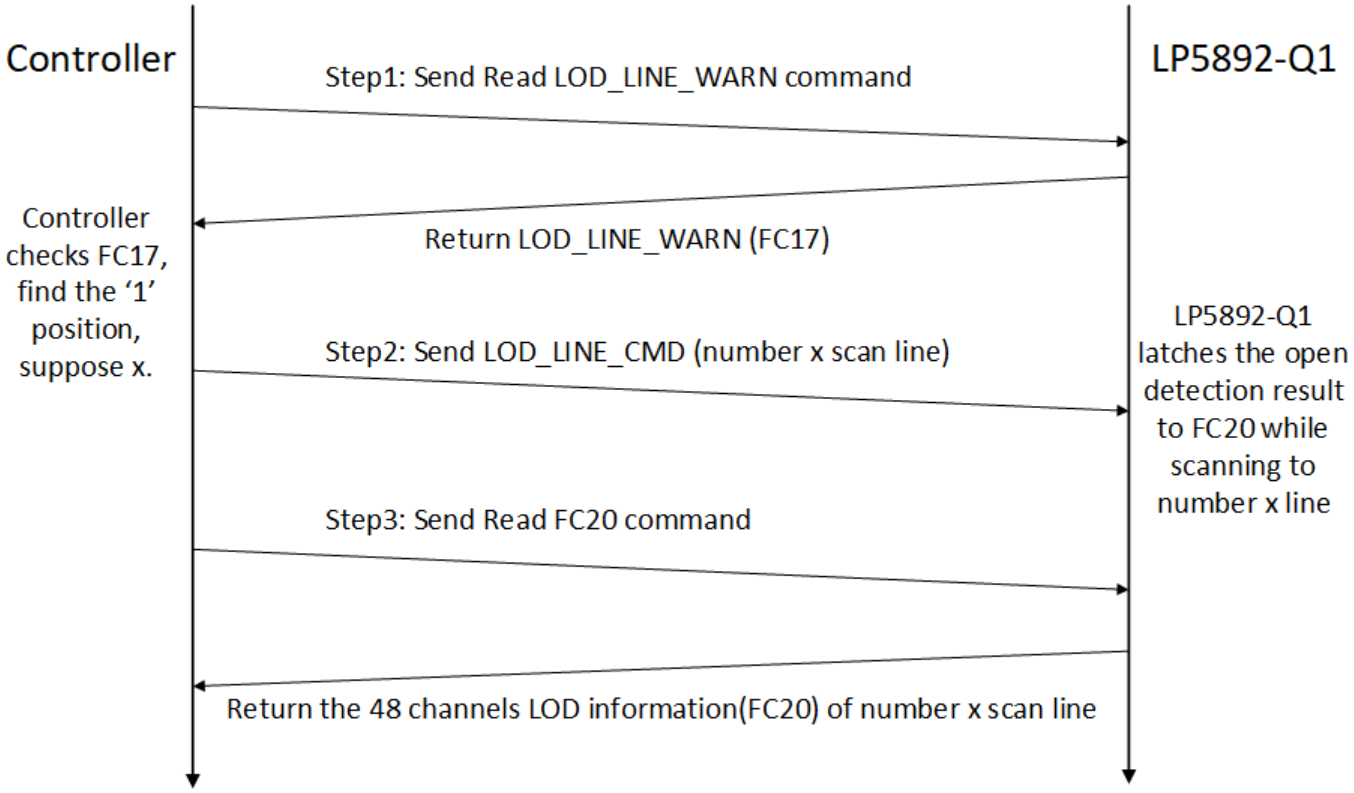


图 6-7. 读取 LED 开路信息的步骤

6.3.5.3.3 LED 开路卡特彼勒问题消除

图 6-8 所示为开路 LED 引起的毛毛虫问题。假设 LED0-1 是开路 LED。当选择线路 0 且 OUT1 开启时，由于电流源路径断开，OUT1 电压将被迫接近 VLED。但是，未选择线路的电压低于 Vclamp，Vclamp 远远低于 VLED，导致连接到通道 OUT1 的所有 LED 不必要地亮起。

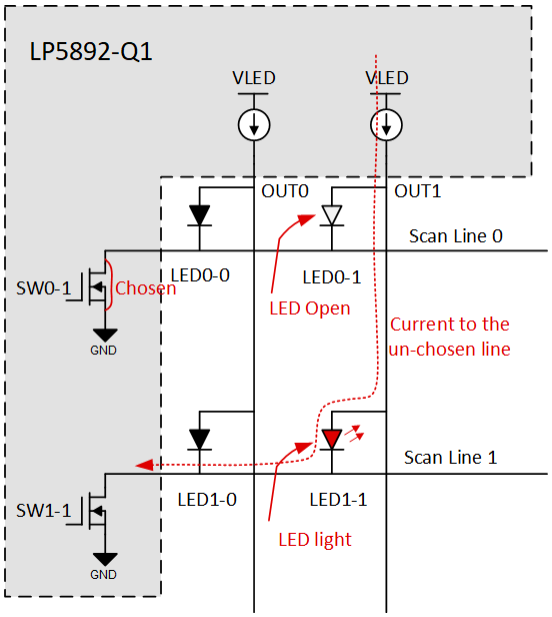


图 6-8. LED 开路毛毛虫问题

LP5892-Q1 实现的电路可以消除由 LED 开路导致的毛毛虫问题。LED 开路毛毛虫消除功能由 LOD_RM_EN 配置（有关更多详细信息，请参阅 FC0）。当 LOD_RM_EN 设置为 1b 时，启用毛毛虫消除功能。当扫描到 LED 开路的线路时，相应的通道 OUTn 将关闭，毛毛虫问题将消除，直到器件复位或 LOD_RM_EN 设置为 0b。

内部毛毛虫消除电路最多可以处理三条具有 LED 开路故障情况的线路。如果在三条或更少线路中存在开路 LED，LP5892-Q1 能够处理这些线路中所有的开路 LED。如果超过三条线路中存在开路 LED，则对于检测到前三个开路 LED 的线路，毛毛虫问题会得到解决，但第四条及后续线路中的开路 LED 仍会导致毛毛虫问题。

Copyright © 2025 Texas Instruments Incorporated

6.3.5.4 LED 短路和弱短路检测和消除

6.3.5.4.1 LED 短路/弱短路检测

LED 短路检测 (LSD) 功能用于检测由任何 LED 短路引起的故障。该功能通过将 OUTn 电压与 LSD 阈值电压进行比较来实现。如果 OUTn 电压低于阈值电压，则相应的输出 LSD 位会设置为 1，以指示 LED 短路，否则该 LSD 位的输出为 0。检测电路输出的 LSD 数据仅在 OUTn 导通周期期间有效。

可通过调整阈值电压来检测 LSD 弱短路，电平由 LSDVTH_R/LSDVTH_G/LSDVTH_B 设置（有关更多详细信息，请参阅 FC3）。

图 6-9 展示了 LED 短路检测的等效电路。

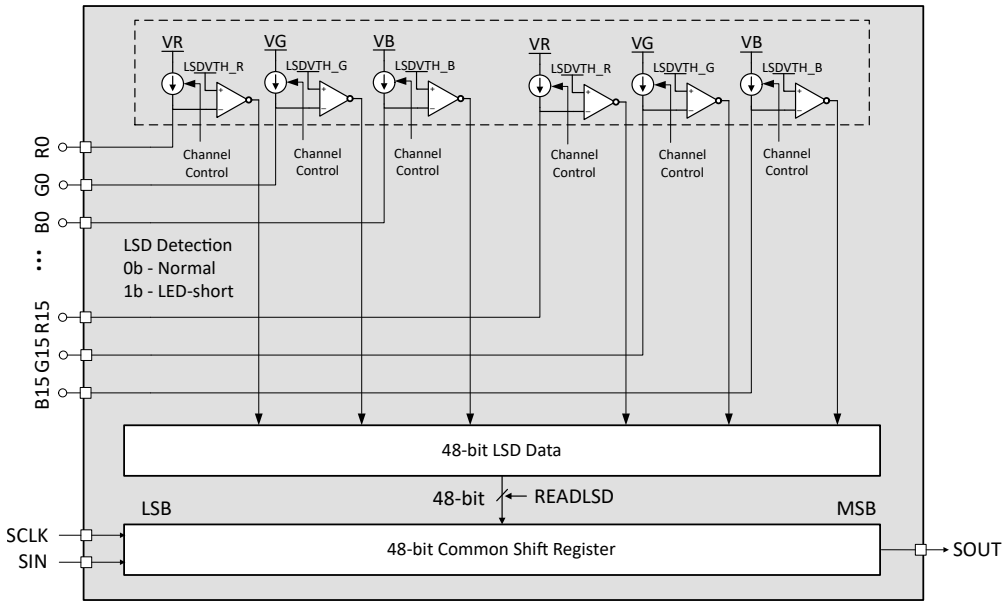


图 6-9. LED 短路检测电路

LED 短路检测功能可以记录 LED 的短路位置，其中包含扫描线顺序和相关通道编号。扫描线顺序存储在 LSD_LINE_WARN 寄存器中（有关更多详细信息，请参阅 FC19），通道编号在每个段结束时锁存到内部 48 位 LSD 数据寄存器中（有关更多详细信息，请参阅 FC21）。图 6-10 展示了 LSD 数据寄存器中的位排列。

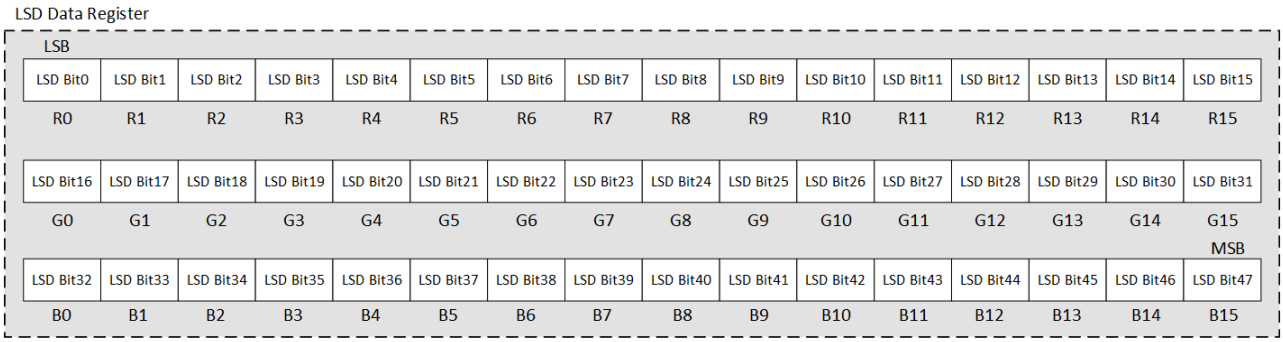


图 6-10. LSD 数据寄存器中的位排列

Copyright © 2025 Texas Instruments Incorporated

6.3.5.4.2 读取 LED 短路信息

必须在读取 LED 短路信息之前启用 LSD 读回功能。此功能由 LOD_LSD_RB 启用（有关更多详细信息，请参阅 FC3）。

图 6-11 显示了读取 LED 短路信息的步骤。在第二步和第三步命令之间等待至少一个子周期时间。

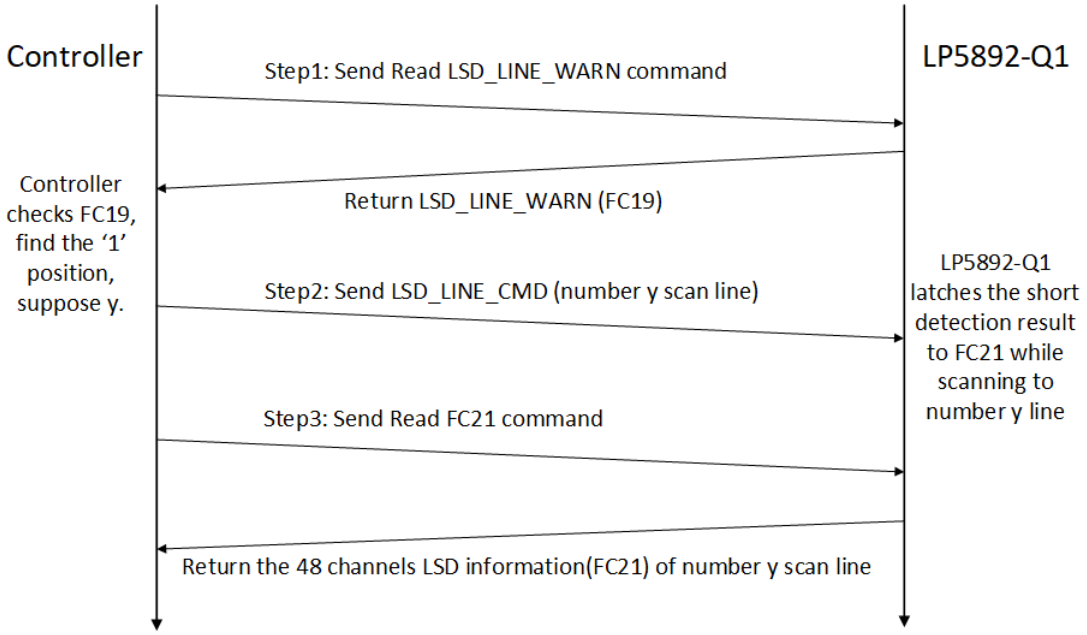


图 6-11. 读取 LED 短路信息的步骤

Copyright © 2025 Texas Instruments Incorporated

6.3.5.4.3 LSD 卡特彼勒问题消除

图 6-12 展示了由 LED 短路引起的 LSD 毛毛虫问题。假设 LED0-1 是短路 LED。当它扫描 line1 且 OUT1 关闭时，由于 LED0-1 的路径短，OUT1 电压与扫描 line0 电压相同。此时会有一条通过 LED1-1 和 SW1-1 从 line0 到 GND 的电流路径，这会导致 LED1-1 不必要地亮起。

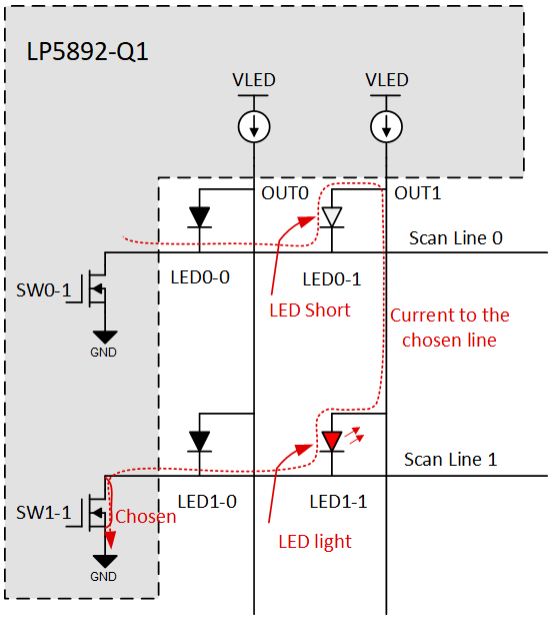


图 6-12. LED 短路毛毛虫问题

LP5892-Q1 器件实现了可通过使 LED 短路来消除毛毛虫问题的内部电路。如 图 6-12 所示，LED 短路毛毛虫问题是由线路上的 Vclamp 电压引起。因此，调整 LSD_RM_EN（有关更多详细信息，请参阅 FC3）以使 LED1-1 的压降小于 LED 正向电压，从而解决该问题。

6.4 器件功能模式

器件功能模式如图 6-13 所示。

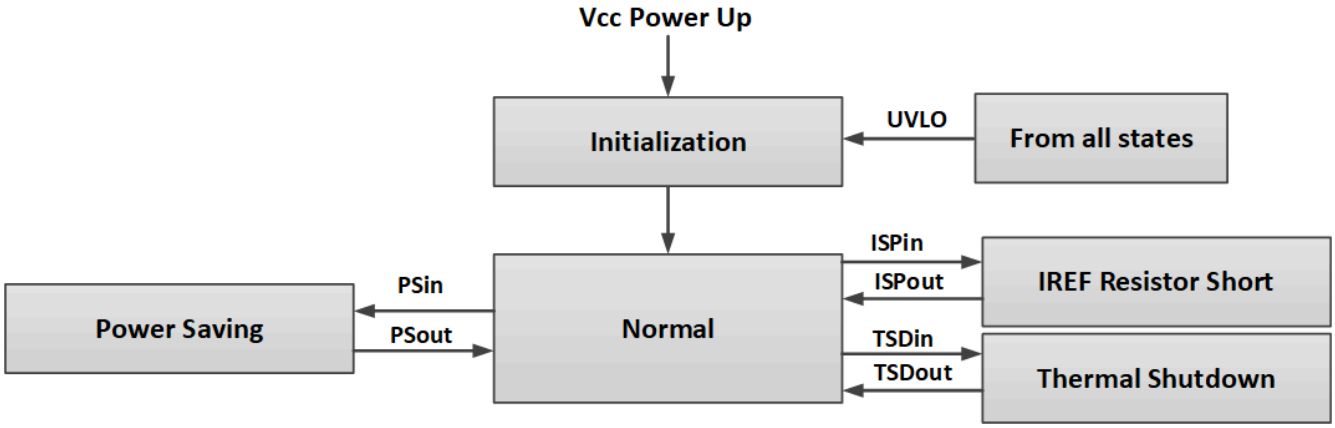


图 6-13. 功能模式

- **初始化：**当 Vcc 降至 UVLO 电压时，该器件进入初始化状态。在该模式下，所有寄存器都会复位。也可以从任何状态进入。
- **正常：**当 Vcc 高于 UVLO 阈值时，该器件进入正常模式。正常模式下显示过程如下所示。
- **省电：**当该器件检测到条件 PSin 和 PSout 时，会自动进入和退出省电模式。在此模式下，所有通道均关闭。PSin：器件检测到下一帧的显示数据全部等于零后，会在 VSYNC 到达时进入省电模式。PSout：器件检测到下一帧为非零显示数据时，其会立即退出省电模式。
- **IREF 电阻器短路保护：**当该器件检测到条件 ISPin 和 ISPout 时，会自动进入和退出 IREF 电阻器短路保护模式。在此模式下，所有通道均关闭。ISPin：该器件检测到基准电压小于 0.195V。ISPout：该器件检测到基准电压大于 0.325V。
- **热关断：**当该器件检测到条件 TSDin 和 TSDout 时，会自动进入和退出热关断模式。在此模式下，所有通道均关闭。TSDin：该器件检测到结温超过 170°C。TSDout：该器件检测到结温低于 155°C。

6.5 连续时钟串行接口

连续时钟串行接口 (CCSI) 可用于访问器件的可编程功能和寄存器以及 SRAM 数据。该接口包含两个输入数字引脚：串行数据输入 (SIN) 和串行时钟 (SCLK)。此外，还有一条称为串行数据输出 (SOUT) 的线作为器件的输出数字信号。当器件处于空闲状态时，SIN 设置为高电平，并且视为内部倍频器时钟源的 SCLK 必须始终存在且连续，SOUT 用于发送数据或读取内部寄存器的数据。

该协议可以支持数据链中级联多达 32 个器件。这些器件在上电后接收芯片索引命令。芯片索引命令根据接收命令的顺序配置从 0x00 到最高 0x1F 的器件地址。然后，控制器可以通过广播方式与所有器件通信，或通过非广播方式与特定器件通信。

广播主要用于传输功能控制命令。数据链中的所有器件都以这种方式接收相同的数据。非广播主要用于传输功能控制命令或显示数据，每个器件都以这种方式接收自己的数据。这两种方式通过命令标识来区分。

6.5.1 数据有效性

在传输过程中，DIN 线上的数据必须在 SCLK 的上升沿保持稳定。

6.5.2 CCSI 帧格式

图 6-14 定义了命令和数据传输的格式。一帧中有四种状态。

- **空闲：**SCLK 始终存在且连续，DIN 始终为高电平。
- **START:** DIN 在空闲状态后从高电平变为低电平。

Copyright © 2025 Texas Instruments Incorporated

- **DATA:**
  - **Head_bytes**：这是命令标识符，包含一个 16 位数据和一个校验位。其可以是写入命令 ID 或读取命令 ID（有关更多详细信息，请参阅*寄存器映射*）。
  - **Data_bytes_N**：第 N 个数据字节，包含 3 × 17 位数据，每个 17 位数据包含一个 16 位数据字和一个校验位。N 是数据链中级联的器件数。
- **END**：该器件会识别 DIN 上的连续 18 位高电平，然后返回空闲状态。
- **校验位**：校验位（第 17 位）的值*不是* 第 16 位的值，以避免持续 18 位高电平（与 END 区分开来）。

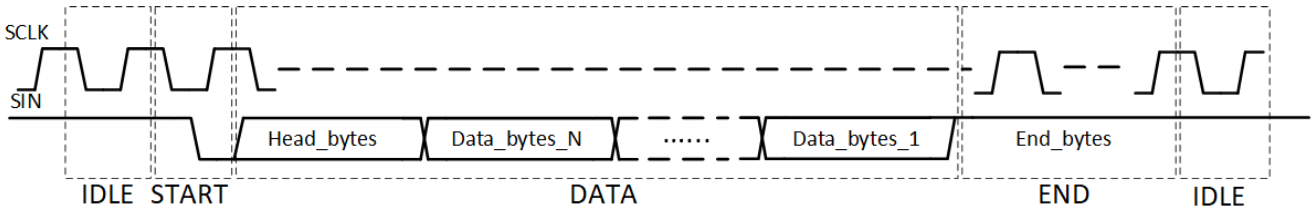


图 6-14. CCSI 帧

空闲状态不是必需的，这意味着下一帧的 START 状态可以连接到当前帧的 END 状态。

6.5.3 写入命令

以数据链例如中级联的 m 个器件为例。

6.5.3.1 芯片索引写入命令

芯片索引用于设置数据链中级联器件的标识。当第一个器件接收到芯片索引命令 Head_bytes1 时，它将当前地址设置为 00h，同时芯片索引命令更改为 Head_Bytes2，然后发送给下一个器件。当器件接收到 Head_bytes2 时，它会将地址设置为 01h，同时芯片索引命令更改为 Head_bytes3，然后发送到下一个器件，以此类推，所有级联器件都获得其唯一标识。

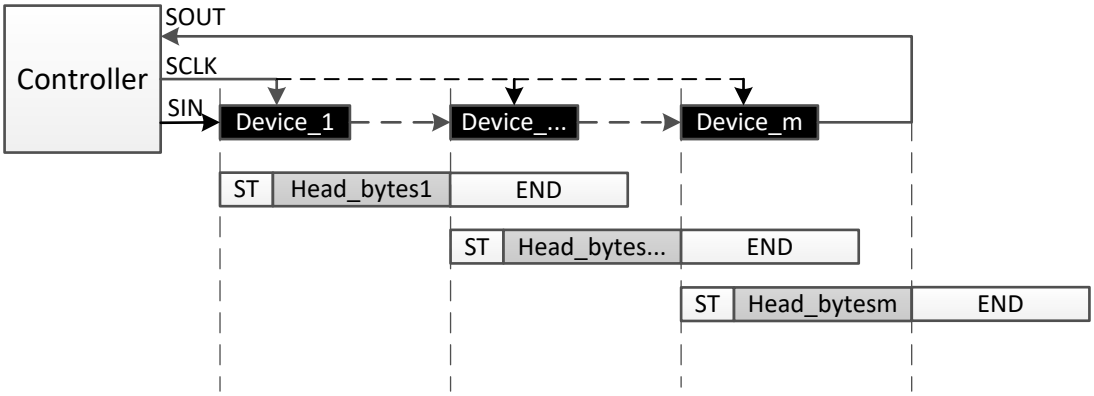


图 6-15. 芯片索引写入命令

6.5.3.2 VSYNC 写入命令

VSYNC 用于同步级联链中器件的每个帧的显示。该命令为只写命令。器件在每一帧从控制器接收一次 VSYNC 命令，并且所有器件的 VSYNC 命令需要同时处于活动状态。

由于某些器件会在数据链中较早接收到该命令，需要等到最后一个器件接收到该命令，这时所有设备都处于活动状态。为实现此功能，每个器件都需要知道从接收 VSYNC 命令到启用 VSYNC 的延迟时间。器件使用一些寄存器位来恢复数据链中的器件数。该器件数减去器件标识，即得出器件的延迟时间。

由于同步功能已由器件完成，控制器必须只向数据链中的第一个器件发送 VSYNC 命令。

Copyright © 2025 Texas Instruments Incorporated

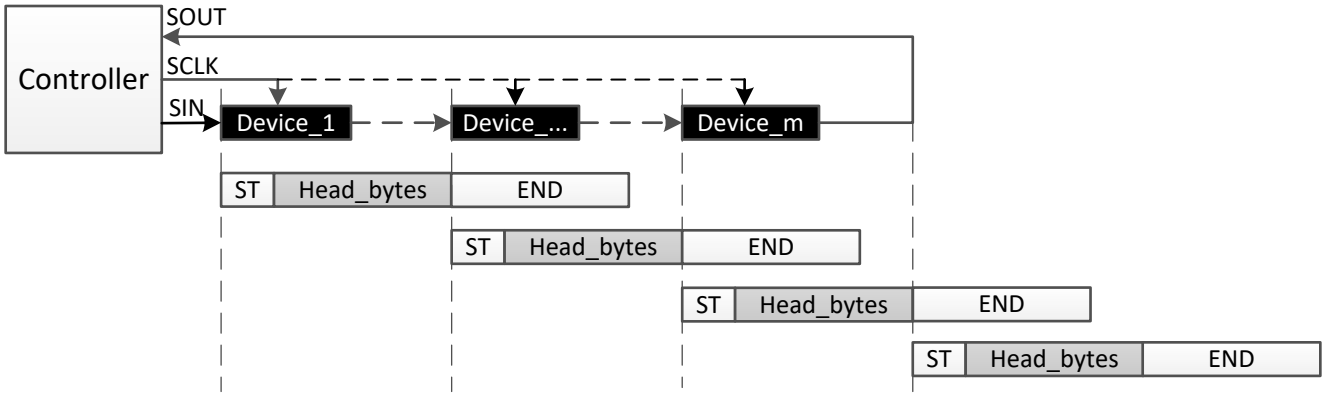


图 6-16. VSYNC 写入命令

Copyright © 2025 Texas Instruments Incorporated

6.5.3.3 MPSM 写入命令

MPSM 命令用于控制同一矩阵中器件的智能省电模式。该器件会检测可堆叠模块中的所有零数据，并在当前帧中接收 MPSM 命令，当收到 VSYNC 命令时，同一矩阵中的所有器件都会关闭。当器件检测到下一帧的显示数据不为零后，它会从智能省电模式退出，直到 MSPM 命令进入当前帧。

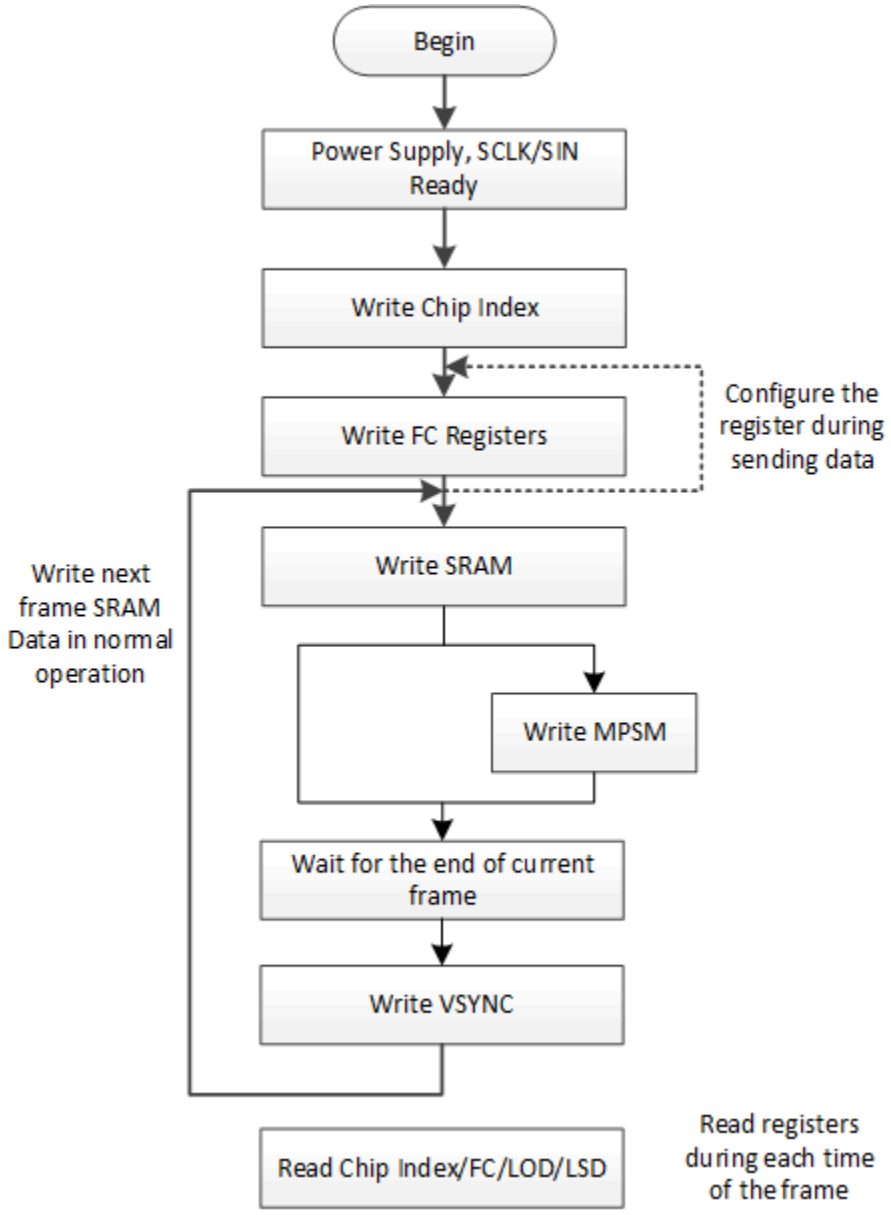


图 6-17. MPSM 命令的设计过程

6.5.3.4 待机清除和启用命令

待机清除和待机启用命令用于控制同一菊花链中器件的智能省电模式。在接收到待机启用命令时，器件会立即进入智能省电模式，无需等待模块或菊花链中的其他器件。在接收到待机清除命令后，器件会立即退出智能省电模式，无需等待模块或菊花链中的其他器件。

6.5.3.5 Soft_Reset 命令

Soft_Reset 命令用于将除 SRAM 数据之外的所有功能寄存器复位为默认值。此命令的格式与 VSYNC 的格式相同，如 *VSYNC 写入命令* 所示。区别在于头字节。

6.5.3.6 数据写入命令

该器件可通过广播和非广播方式接收功能控制，具体取决于器件的配置。如果级联器件具有相同的配置，则使用广播。如果级联器件具有不同的配置，则使用非广播。其始终是首先发送 MSB，最后发送 LSB。对于 48 位 RGB 数据，必须首先传输蓝色数据，然后传输绿色数据，最后传输红色数据。

对于广播，器件接收相同的数据，当器件识别广播命令后，会将数据复制到其内部寄存器。通常，它用于写入 FC0-FC13 命令 LOD/LSD。

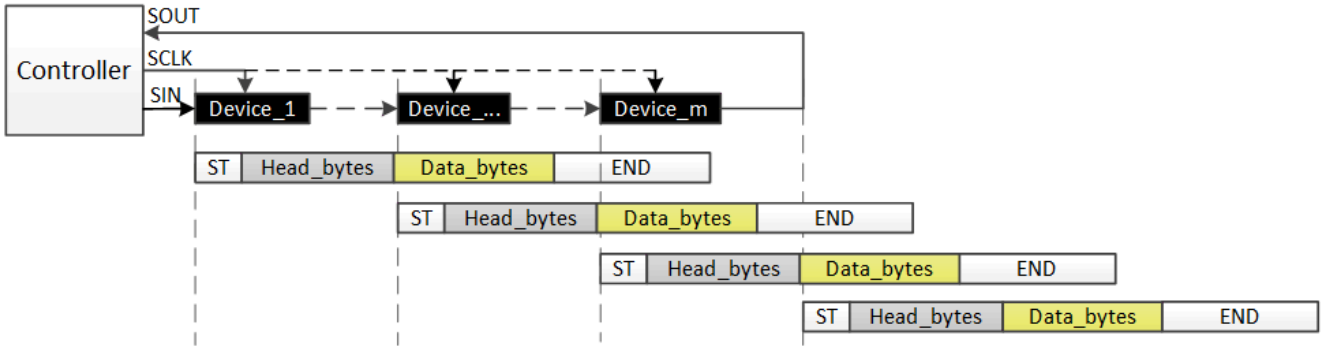


图 6-18. 使用广播的数据写入命令

图 6-19 显示使用广播的数据写入命令的时序图。

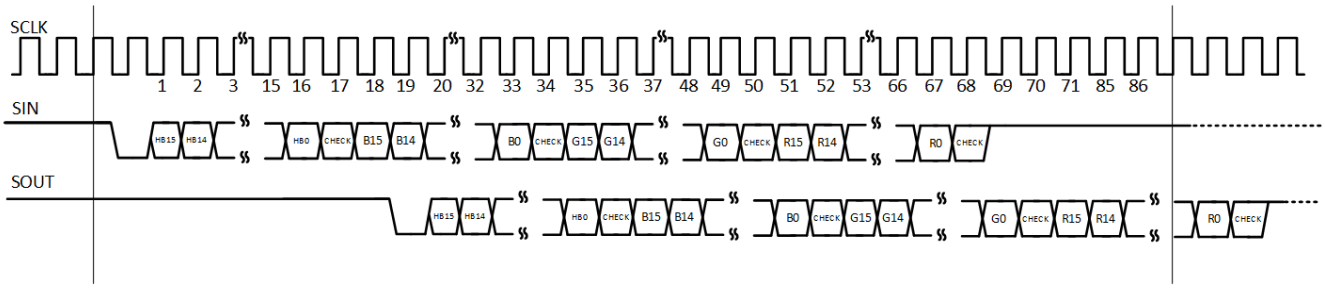


图 6-19. 使用广播的数据写入命令（时序图）

Copyright © 2025 Texas Instruments Incorporated

对于非广播，器件接收不同的数据，控制器准备如图所示的数据。在每条命令中，将一个像素数据写入相应的器件。当第一个器件收到 END 时，其会切断 END 之前的最后 51 位（3 × 17 位）数据，并将其余数据从 SDO 移出到第二个器件。同样，当第二个器件从前一个器件收到 END 字节时，其会切断 END 之前的最后 51 位（3 × 17 位）数据，并将其余数据移出到下一个器件。通常，其用于写入 SRAM 命令 (WRTGS)。有关如何将帧数据写入存储器组的详细信息，请参阅*将帧数据写入存储器 Book*。

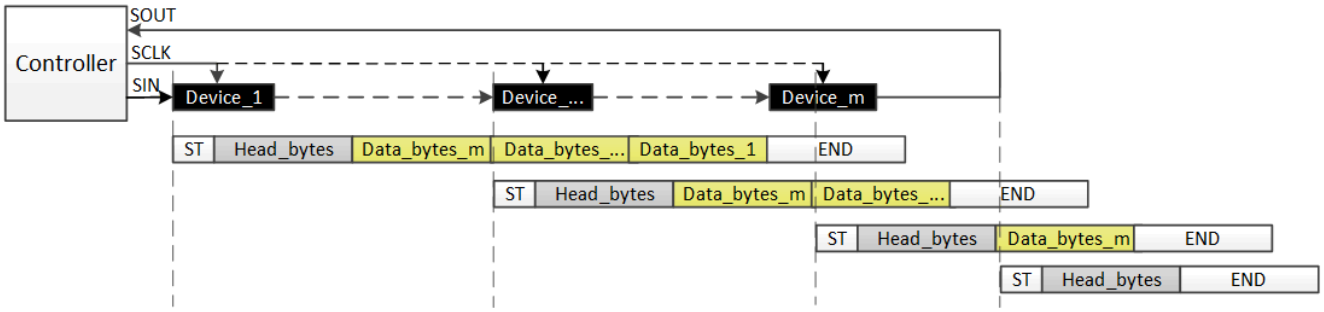


图 6-20. 使用非广播的数据写入命令

图 6-21 显示使用非广播的数据写入命令的时序图。

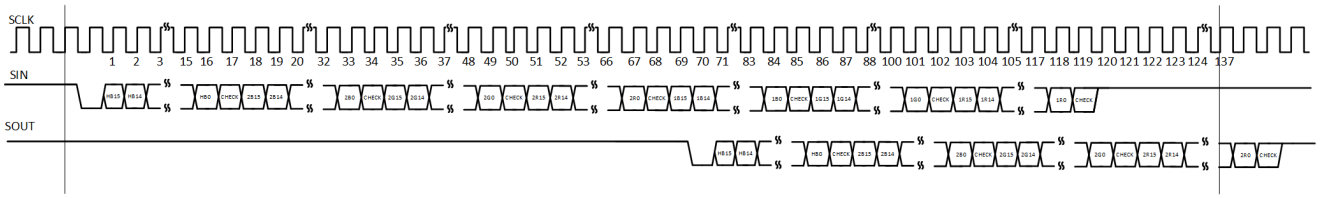


图 6-21. 使用非广播的数据写入命令（时序图）

6.5.4 读取命令

控制器发送读取命令。当第一个器件接收到该命令时，它会在 END_Bytes 之前插入其 48 位数据，同时移出到第二个器件。当第二个器件接收到此命令时，它会在 END_Bytes 之前插入其 48 位数据，同时移出到第三个器件。所有器件的数据都由此流程从最后一个器件 SOUT 中移出。MSB 始终先传输，LSB 最后传输。

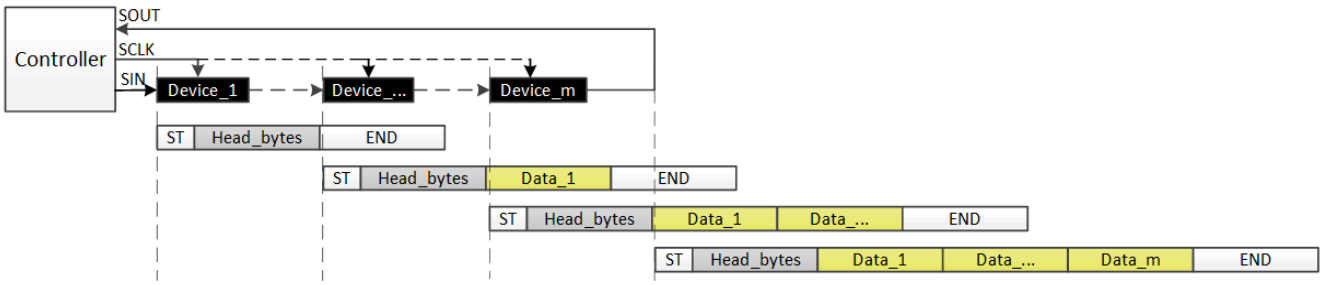


图 6-22. 数据读取命令

6.6 PWM 灰度控制

6.6.1 灰度数据存储和显示

6.6.1.1 存储器结构概览

LP5892-Q1 实现了一个显示存储单元，可在 LED 显示产品中实现高刷新率和高对比度。内部显示存储器单元分为两组：组 A 和组 B。正常运行期间，选择一个组来显示当前帧的数据，选择另一个组来恢复下一帧的数据。组切换器由 Bank_SEL 位控制，这是一个内部标志寄存器位。

上电后，BANK_SEL 初始化为 0，并选择组 A 以恢复下一帧的数据。同时，读出组 B 中的数据以进行显示。当一帧结束后，控制器会发送垂直同步 (VSYNC) 命令来启动下一帧，此时将切换 BANK_SEL 位值，对两个组的选择反转。重复此操作，直到显示所有帧图像。

通过这种方法，LP5892-Q1 器件能够以非常高的刷新率显示当前帧图像。有关组选择交换操作的更多详细信息，请参阅 图 6-23。

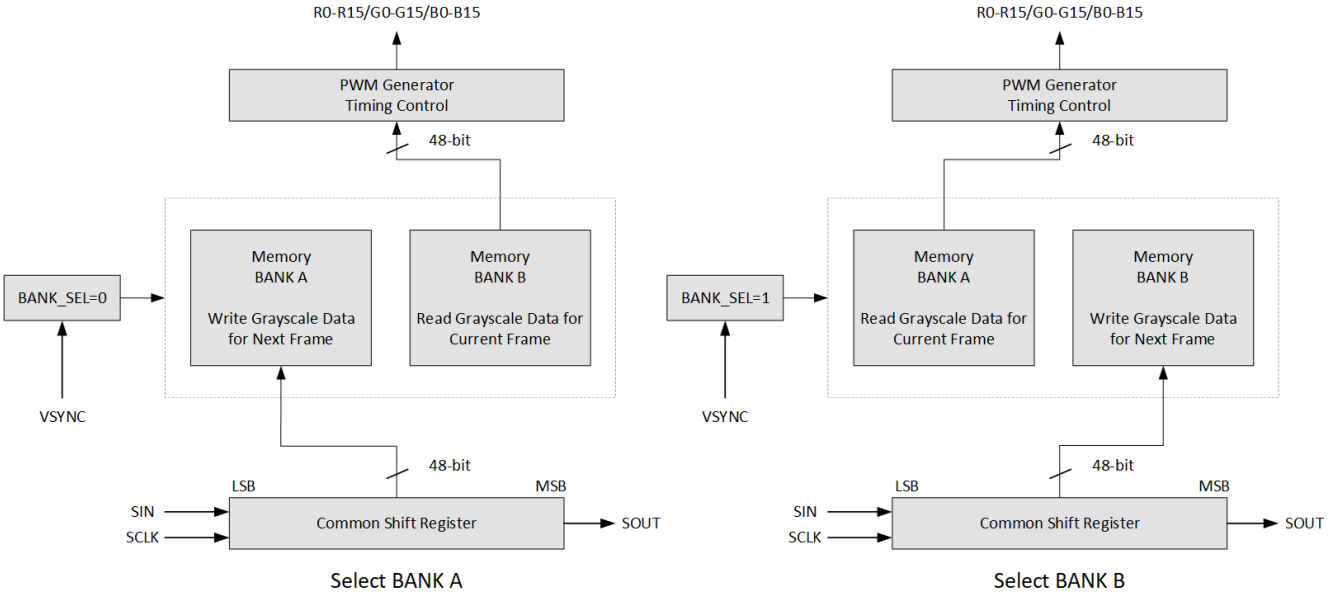


图 6-23. 组选择交换操作

Copyright © 2025 Texas Instruments Incorporated

6.6.1.2 存储器组详细信息

每个存储器组都包含所有 32 行的帧图像灰度数据。每行包含 16 个 48 位宽度存储器单元。每个存储器单元包含相应 R/G/B 通道的灰度数据。

根据 SCAN_NUM 中设置的扫描线数（FC0 20 位至 16 位），必须在一个存储器组中写入的存储器单元总数为：48 × 扫描线数。例如，如果扫描线数设置为 32，则必须在每个帧周期内写入 1536 (32 × 48 = 1536) 个存储器单元。

图 6-24 展示了 LP5892-Q1 器件的详细存储器结构。

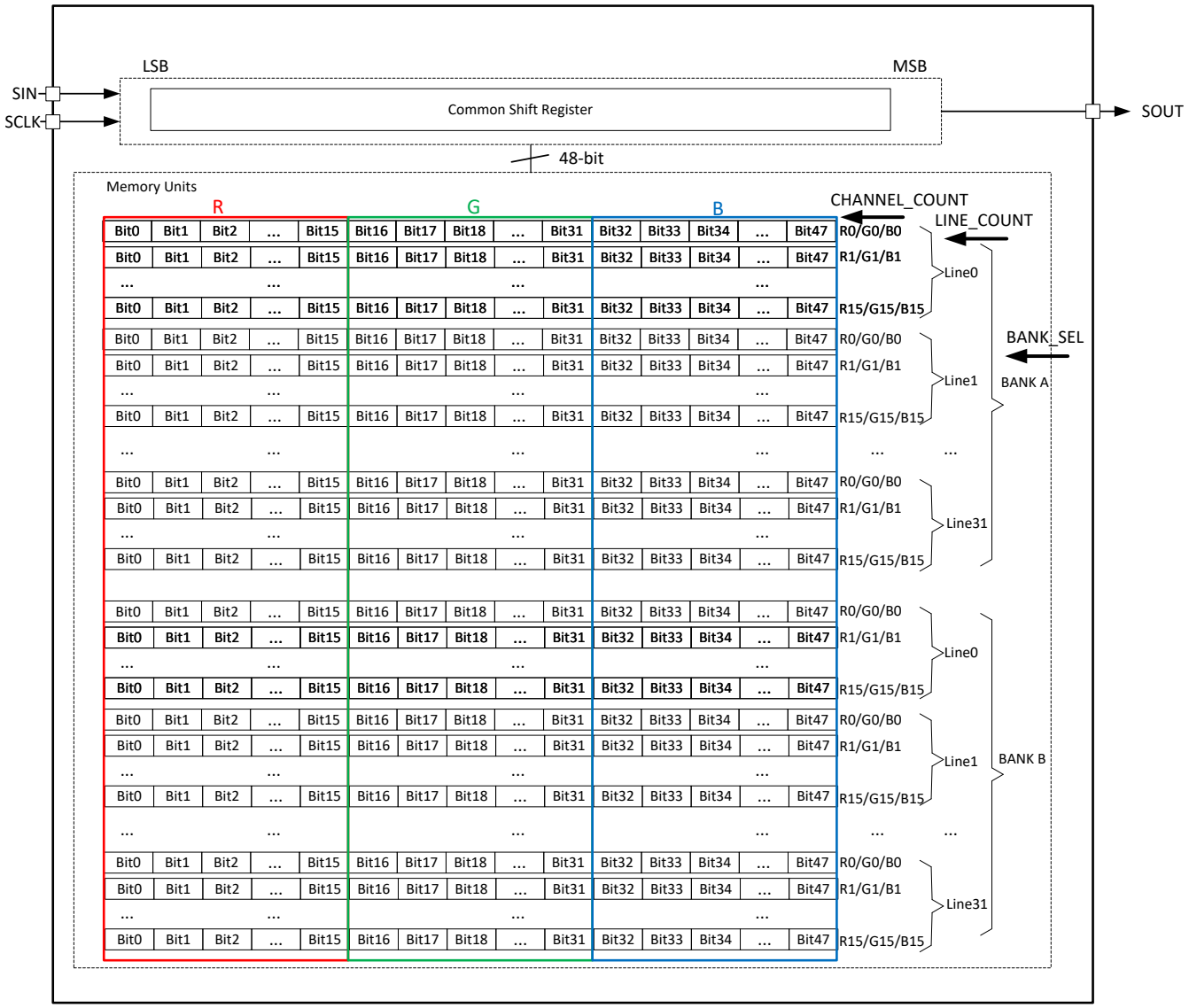


图 6-24. LP5892-Q1 存储器单元结构

6.6.1.3 将帧数据写入存储器组

上电后，LP5892-Q1 内部标志 BANK_SEL、计数器 LINE_COUNT 和计数器 CHANNEL_COUNT 均初始化为 0。因此，选择位于组 A 第 0 行通道 R0/G0/B0 的存储单元，以恢复在执行 VSYNC 命令后第一次传输的数据。

当接收到第一条 WRTGS 命令时，通用移位寄存器中的所有数据都锁存到位于组 A 第 0 行通道 R0/G0/B0 的存储单元中。然后，CHANNEL_COUNT 增加 1，LINE_COUNT 保持不变。因此，选择位于组 A 第 0 行通道 R1/G1/B1 的存储单元，以恢复在执行 VSYNC 命令后第二次传输的数据。

当接收到第二条 WRTGS 命令时，通用移位寄存器中的所有数据都锁存到位于组 A 第 0 行通道 R1/G1/B1 的存储单元中。然后，CHANNEL_COUNT 增加 1，LINE_COUNT 保持不变。因此，选择位于组 A 第 0 行通道 R2/G2/B2 的存储单元，以恢复在执行 VSYNC 命令后第三次传输的数据。

重复灰度数据写入操作，直到接收到第 16 条 WRTGS 命令。然后，CHANNEL_COUNT 复位为 0，LINE_COUNT 增加 1。因此，选择位于组 A 第 1 行通道 R0/G0/B0 的存储单元，以恢复在执行 VSYNC 命令之后第 17 次传输的数据。

对每一行重复此操作，直到 LINE_COUNT 超过 SCAN_NUM 中设置的扫描线数（请参阅 FC0 寄存器 20-16 位），并且所有扫描线都已更新为新的 GS 数据，即表示一帧 GS 数据恢复到存储器组中。然后，LINE_COUNT 复位为 0。

Copyright © 2025 Texas Instruments Incorporated

6.6.2 用于显示的 PWM 控制

为了提高时分多路复用显示系统的刷新率，在该器件中提出了 DS-PWM（动态频谱脉宽调制）算法。一个帧分为许多段，如下所示。请注意，一个帧分为 n 个子周期，n 由 SUBP_NUM（FC0 寄存器 24-22 位）设置，每个子周期为 32 条扫描线划分为 32 个段。每个段包含用于灰度数据显示的 GS GCLK 时间和用于切换线路的 T_SW GCLK 时间。GS 由 SEG_LENGTH（表 6-8 中的 FC1 寄存器 9-0 位）配置，T_SW 是由 LINE_SWT 配置的线路开关时间（参阅 表 6-8 中的 FC1 寄存器 40-37 位）。

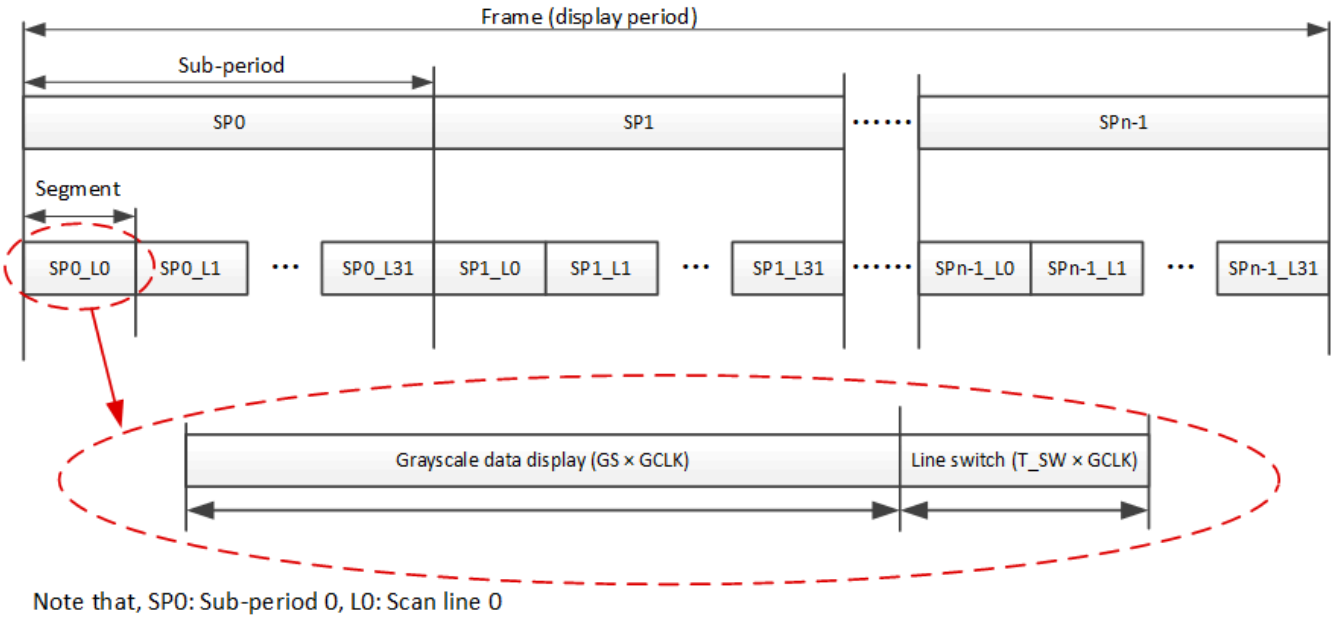


图 6-25. 具有 32 条扫描线的 DS-PWM 算法

DS-PWM 不但可以在保持相同帧速率的同时提高刷新率，还可以减少低灰度的亮度损失，这样可以在灰度数据增加时平滑地增加子周期数。

为了获得超低亮度，LED 驱动器必须能够输出非常短的电流脉冲（1 个 GCLK 时间），但是，由于 LED 的寄生电容，此脉冲无法打开 LED。GCLK 频率越高，LED 就越难打开。

DS-PWM 算法有一个称为子周期阈值的参数，用于计算何时根据提供的灰度数据更改子周期数。子周期阈值定义了 LED 的最短开通时间，从而解决 LED 寄生电容导致的电流损耗。子周期阈值由 LG_STEP_R/G/B（表 6-8 中的 FC1 寄存器 24-10 位）配置。

在 DS-PWM 算法的作用下，亮度已经随梯度灰度数据平滑增加。

Copyright © 2025 Texas Instruments Incorporated

6.7 寄存器映射

表 6-5. 寄存器映射

寄存器名称	类型	写入命令 ID	读取命令 ID	说明
FC0	R/ W	AA00h	AA60h	通用配置
FC1	R/ W	AA01h	AA61h	通用配置
FC2	R/ W	AA02h	AA62h	通用配置
FC3	R/ W	AA03h	AA63h	通用配置
FC4	R/ W	AA04h	AA64h	通用配置
FC14	R/W	AA0Eh	AA6Eh	找到 LOD 的行
FC15	R/ W	AA0Fh	AA6Fh	找到 LSD 的行
FC17	R		AAA1h	从第 32 至第 1 行读取行的 LOD 警告
FC19	R		AAA3h	从第 32 至第 1 行读取行的 LSD 警告
FC20	R		AAA4h	读取通道的 LOD 警告
FC21	R		AAA5h	读取通道的 LSD 警告
芯片索引	R/ W	AA10h	AA70h	读取/写入芯片索引
VSYNC	W	AAF0h		写入 VSYNC 命令
MPSM	W	AA90h		写入矩阵 PSM 命令
SBY_CLR	W	AAB0h		写入待机清除命令
SBY_EN	W	AAB1h		写入待机启用命令
Soft_Reset	W	AA80h		重置所有寄存器预期 SRAM
SRAM	W	AA30h		写入或读取 SRAM 数据

表 6-6. 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

6.7.1 FC0

FC0 寄存器 展示了 FC0，FC0 寄存器字段说明 中对此进行了介绍。

图 6-26. FC0 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
LSD_RM_EN	RESERVED		GRP_DLY_B			GRP_DLY_G			GRP_DLY_R			RESERVED			FREQ_MUL
R/W-0b	R-01b		R/W-000b			R/W-000b			R/W-000b			R-000b			
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FREQ_MUL			FREQ_MOD	RESERVED			SUBP_NUM			RESERVED	SCAN_NUM				
R/W-0111b			R/W-0b	R-000b			R/W-000b			R-0b	R/W-00000				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LODRM_EN	PSP_MOD		PS_EN	RESERVED			PDC_EN	RESERVED			CHIP_NUM				

Copyright © 2025 Texas Instruments Incorporated

图 6-26. FC0 寄存器（续）

R/W-0b	R/W-00b	R/W-0b	R-000b	R/W-1b	R-000b	R/W-00111b

表 6-7. FC0 寄存器字段说明

位	字段	类型	复位	说明
4-0	CHIP_NUM	R/W	00111b	设置器件数 00000b：1 个器件 ... 01111b：16 个器件 ... 11111b：32 个器件
7-5	RESERVED	R	000b	
8	PDC_EN	R/W	1b	启用或禁用预放电功能 0b：禁用 1b：启用
11-9	RESERVED	R	000b	
12	PS_EN	R/W	0b	启用或禁用省电模式 0b：禁用 1b：启用
14-13	PSP_MOD	R/W	00b	设置省电+ 模式 00b：禁用 01b：高电平时省电 10b：中电平时省电 11b：低高电平时省电
15	LODRM_EN	R/W	0b	启用或禁用 LED 开路负载消除功能 0b：禁用 1b：启用
20-16	SCAN_NUM	R/W	00000b	设置扫描线数 00000b：1 条线 ... 01111b：16 条线 ... 11111b：32 条线
21	RESERVED	R	0b	
24-22	SUBP_NUM	R/W	000b	设置子周期数 000b：16 001b：32 010b：48 011b：64 100b：80 101b：96 110b：112 111b：128
27-25	RESERVED	R	000b	
28	FREQ_MOD	R/W	0b	设置 GCLK 倍频器模式 0b：高频模式，80MHz 至 160MHz 1b：低频模式，40MHz 至 80MHz
32-29	FREQ_MUL	R/W	0111b	设置 GCLK 倍频器频率 0000b：1 x SCLK 频率 ... 0111b：8 x SCLK 频率 ... 1111b：16 x SCLK 频率
35-33	RESERVED	R	000b	

Copyright © 2025 Texas Instruments Incorporated

表 6-7. FC0 寄存器字段说明（续）

位	字段	类型	复位	说明
38-36	GRP_DLY_R	R/W	000b	设置红色组延迟，仅限正向 PWM 模式 000b：无延迟 001b：1 GCLK 010b：2 GCLK 011b：3 GCLK 100b：4 GCLK 101b：5 GCLK 110b：6 GCLK 111b：7 GCLK
41-39	GRP_DLY_G	R/W	000b	设置绿色组延迟，仅限正向 PWM 模式 000b：无延迟 001b：1 GCLK 010b：2 GCLK 011b：3 GCLK 100b：4 GCLK 101b：5 GCLK 110b：6 GCLK 111b：7 GCLK
44-42	GRP_DLY_B	R/W	000b	设置蓝色组延迟，仅限正向 PWM 模式 000b：无延迟 001b：1 GCLK 010b：2 GCLK 011b：3 GCLK 100b：4 GCLK 101b：5 GCLK 110b：6 GCLK 111b：7 GCLK
46-45	RESERVED	R	01b	
47	LSD_RM_EN	R/W	0b	启用或禁用短路 LED 毛毛虫现象 0b：禁用 1b：启用

Copyright © 2025 Texas Instruments Incorporated

6.7.2 FC1

FC1 寄存器 展示了 FC1，FC1 寄存器字段说明 中对此进行了介绍。

图 6-27. FC1 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
RESERVED	BLK_ADJ						LINE_SWT				LG_ENH_B				LG_ENH_G
R-0b	R/W-000000b						R/W-0111b				R/W-0000b				
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LG_ENH_G			LG_ENH_R				LG_STEP_B					LG_STEP_G			
R/W-0000b			R/W-0000b				R/W-01001b					R/W-01001b			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LG_STEP_G	LG_STEP_R						SEG_LENGTH								
	R/W-01001b						R/W-0'000'000'000b								

表 6-8. FC1 寄存器字段说明

位	字段	类型	复位	说明
9-0	SEG_LENGTH	R/W	0'000'000'000b	设置每个段中的 GCLK 数 127d： 128 GCLK ... 1023d：1024 GCLK 其他：128 GCLK
14-10	LG_STEP_R	R/W	01001b	调节低灰度时亮度的平滑度 00000b：等级 1 ... 01111b：等级 16 ... 11111b：等级 32
19-15	LG_STEP_G	R/W	01001b	调节低灰度时亮度的平滑度 00000b：等级 1 ... 01111b：等级 16 ... 11111b：等级 32
24-20	LG_STEP_B	R/W	01001b	调节低灰度时亮度的平滑度 00000b：等级 1 ... 01111b：等级 16 ... 11111b：等级 32
28-25	LG_ENH_R	R/W	0000b	调节红色通道的低灰度增强 0000b：等级 0 ... 0111b：等级 7 ... 1111b：等级 15
32-29	LG_ENH_G	R/W	0000b	调节绿色通道的低灰度增强 0000b：等级 0 ... 0111b：等级 7 ... 1111b：等级 15

Copyright © 2025 Texas Instruments Incorporated

表 6-8. FC1 寄存器字段说明（续）

位	字段	类型	复位	说明
36-33	LG_ENH_B	R/W	0000b	调节蓝色通道的低灰度增强 0000b：等级 0 ... 0111b：等级 7 ... 1111b：等级 15
40-37	LINE_SWT	R/W	0111b	设置扫描线开关时间。 0000b：45 GCLK 0001b： 2x30 GCLK ... 0111b： 8x30 GCLK ... 1111b：16x30 GCLK
46-41	BLK_ADJ	R/W	000000b	设置黑场调节 000000b：0 GCLK ... 011111b：31 GCLK ... 111111b：63 GCLK
47	RESERVED	R	0b	保留位。

6.7.3 FC2

FC2 寄存器 展示了 FC2，FC2 寄存器字段说明 中对此进行了介绍。

图 6-28. FC2 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
MPSM_EN	RESERVED			MOD_SIZE	SUBP_MAX_256	CH_B_IMMUNITY	CH_G_IMMUNITY	CH_R_IMMUNITY	RESERVED			LG_COLOR_B			
R/W-0b	R-000b			R/W-0b	R/W-0b	R/W-1b	R/W-1b	R/W-1b	R-000b			R/W-0000b			
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LG_COLOR_G				LG_COLOR_R				DE_COUPLE1_B				DE_COUPLE1_G			
R/W-0000b				R/W-0000b				R/W-0000b				R/W-0000b			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DE_COUPLE1_R				V_PDC_B				V_PDC_G				V_PDC_R			
R/W-0000b				R/W-0110b				R/W-0110b				R/W-0110b			

Copyright © 2025 Texas Instruments Incorporated

表 6-9. FC2 寄存器字段说明

位	字段	类型	复位	说明
3-0	V_PDC_R	R/W	0110b	设置红色预放电电压（典型值），该电压值不得高于(VR-1.3V)。 0000b：0.1V 0001b：0.2V 0010b：0.3V 0011b：0.4V 0100b：0.5V 0101b：0.6V 0110b：0.7V 0111b：0.8V 1000b：0.9V 1001b：1.0V 1010b：1.1V 1011b：1.3V 1100b：1.5V 1101b：1.7V 1110b：1.9V 1111b：2.1V
7-4	V_PDC_G	R/W	0110b	设置绿色预放电电压（典型值），该电压值不得高于(VG-1.3V)。 0000b：0.1V 0001b：0.2V 0010b：0.3V 0011b：0.4V 0100b：0.5V 0101b：0.6V 0110b：0.7V 0111b：0.8V 1000b：0.9V 1001b：1.0V 1010b：1.1V 1011b：1.3V 1100b：1.5V 1101b：1.7V 1110b：1.9V 1111b：2.1V
11-8	V_PDC_B	R/W	0110b	设置蓝色预放电电压（典型值），该电压值不得高于(VB-1.3V)。 0000b：0.1V 0001b：0.2V 0010b：0.3V 0011b：0.4V 0100b：0.5V 0101b：0.6V 0110b：0.7V 0111b：0.8V 1000b：0.9V 1001b：1.0V 1010b：1.1V 1011b：1.3V 1100b：1.5V 1101b：1.7V 1110b：1.9V 1111b：2.1V
15-12	DE_COUPLE1_R	R/W	0000b	设置红色去耦级别 0000b：级别 1（最低） ... 0111b：级别 8（中间） ... 1111b：级别 16（最高）

Copyright © 2025 Texas Instruments Incorporated

表 6-9. FC2 寄存器字段说明（续）

位	字段	类型	复位	说明
19-16	DE_COUPLE1_G	R/W	0000b	设置绿色去耦级别 0000b：级别 1（最低） ... 0111b：级别 8（中间） ... 1111b：级别 16（最高）
23-20	DE_COUPLE1_B	R/W	0000b	设置蓝色去耦级别 0000b：级别 1（最低） ... 0111b：级别 8（中间） ... 1111b：级别 16（最高）
27-24	LG_COLOR_R	R/W	0000b	设置低灰度的红色亮度补偿级别 0000b：级别 1（最低） ... 0111b：级别 8（中间） ... 1111b：级别 16（最高）
31-28	LG_COLOR_G	R/W	0000b	设置低灰度的红色亮度补偿级别 0000b：级别 1（最低） ... 0111b：级别 8（中间） ... 1111b：级别 16（最高）
35-32	LG_COLOR_B	R/W	0000b	设置低灰度的红色亮度补偿级别 0000b：级别 1（最低） ... 0111b：级别 8（中间） ... 1111b：级别 16（最高）
38-36	RESERVED	R	000b	
39	CH_R_IMMUNITY	R/W	1b	设置红色通道组的抗噪性 0b：高抗噪性 1b：低抗噪性
40	CH_G_IMMUNITY	R/W	1b	设置绿色通道组的抗噪性 0b：高抗噪性 1b：低抗噪性
41	CH_B_IMMUNITY	R/W	1b	设置蓝色通道组的抗噪性 0b：高抗噪性 1b：低抗噪性
42	SUBP_MAX_256	R/W	0b	将最大子周期设置为 256。 0b：禁用 ：1b：启用
43	MOD_SIZE	R/W	0b	设置模块大小。 0b: 16x16 RGB 像素 1b：32x32 RGB 像素
46 -44	RESERVED	R	000b	
47	MPSM_EN	R/W	0b	启用或禁用矩阵省电模式。 0b：禁用 ：1b：启用

6.7.4 FC3

FC3 寄存器 展示了 FC3，FC3 寄存器字段说明 中对此进行了介绍。

Copyright © 2025 Texas Instruments Incorporated

图 6-29. FC3 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
LSDVTH_B			LSDVTH_G			LSDVTH_R			LSD_RM				BC		
R/W-000b			R/W-000b			R/W-000b			R/W-0111b				R/W-011b		
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CC_B								CC_G							
R/W-0111 1111b								R/W-0111 1111b							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CC_R								LOD_LSD_RB	RESERVED	LODVTH_B		LODVTH_G		LODVTH_R	
R/W-0111 1111b								R/W-0b	R-0b	R/W-00b		R/W-00b		R/W-00b	

表 6-10. FC3 寄存器字段说明

位	字段	类型	复位	说明
1-0	LODVTH_R	R/W	00b	设置红色 LED 开路负载检测阈值 00b：(V_{LEDR}-0.2) V 01b：(V_{LEDR}-0.5) V 10b：(V_{LEDR}-0.9) V 11b： (V_{LEDR}-1.2) V
3-2	LODVTH_G	R/W	00b	设置绿色 LED 开路负载检测阈值 00b：(V_{LEDG}-0.2) V 01b：(V_{LEDG}-0.5) V 10b：(V_{LEDG}-0.9) V 11b： (V_{LEDG}-1.2) V
5-4	LODVTH_B	R/W	00b	设置蓝色 LED 开路负载检测阈值 00b：(V_{LEDB}-0.2) V 01b：(V_{LEDB}-0.5) V 10b：(V_{LEDB}-0.9) V 11b： (V_{LEDB}-1.2) V
6	RESERVED	R	0b	
7	LOD_LSD_RB	R/W	0b	启用或禁用 LOD 和 LSD 回读功能 0b：禁用 01b：启用
15-8	CC_R	R/W	0111 1111b	设置红色亮度级别 0000 0000b：级别 0（最低） ... 0111 1111b：级别 127（中间） ... 1111 1111b：级别 255（最高）
23-16	CC_G	R/W	0111 1111b	设置绿色亮度级别 0000 0000b：级别 0（最低） ... 0111 1111b：级别 127（中间） ... 1111 1111b：级别 255（最高）
31-24	CC_B	R/W	0111 1111b	设置蓝色亮度级别 0000 0000b：级别 0（最低） ... 0111 1111b：级别 127（中间） ... 1111 1111b：级别 255（最高）

Copyright © 2025 Texas Instruments Incorporated

表 6-10. FC3 寄存器字段说明（续）

位	字段	类型	复位	说明
34-32	BC	R/W	011b	设置全局亮度级别 000b：级别 0（最低） ... 011b：级别 3（中间） ... 111b：级别 7（最高）
38-35	LSD_RM	R/W	0111b	设置 LED 短路消除级别 0000b：级别 1 0001b：级别 2 0010b：级别 3 0011b：级别 4 0100b：级别 5 0101b：级别 6 0110b：级别 7 0111b：级别 8 1000b：级别 9 1001b：级别 10 1010b：级别 11 1011b：级别 12 1100b：级别 13 1101b：级别 14 1110b：级别 15 1111b：级别 16
41-39	LSDVTH_R	R/W	000b	设置红色 LED 短路/弱短路检测阈值（典型值） 000b：0.2V 001b：0.4V 010b：0.8V 011b：1.0V 100b：1.2V 101b：1.4V 110b：1.6V 111b：1.8V
44-42	LSDVTH_G	R/W	000b	设置绿色 LED 短路/弱短路检测阈值（典型值） 000b：0.2V 001b：0.4V 010b：0.8V 011b：1.2V 100b：1.6V 101b：2V 110b：2.4V 111b：2.8V
47-45	LSDVTH_B	R/W	000b	设置蓝色 LED 短路/弱短路检测阈值（典型值） 000b：0.2V 001b：0.4V 010b：0.8V 011b：1.2V 100b：1.6V 101b：2V 110b：2.4V 111b：2.8V

6.7.5 FC4

FC4 寄存器 展示了 FC4，FC4 寄存器字段说明 中对此进行了介绍。

图 6-30. FC4 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
RESERVED			DE_COUPLE3_EN	DE_COUPLE3				DE_COUPLE2	FIRST_LINE_DIM				CAURSE_B	CAURSE_G	CAURSE_R
R-000b			R/W-0b	R/W-1000b				R/W-0b	R/W-0000b				R/W-0b	R/W-0b	R/W-0b

Copyright © 2025 Texas Instruments Incorporated

图 6-30. FC4 寄存器（续）

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RESERVED				SR_ON_B		SR_ON_G		SR_ON_R		SR_OFF_B	SR_OFF_G	SR_OFF_R	FINE_B	FINE_G	FINE_R
R-0000b				R/W-01b		R/W-01b		R/W-01b		R/W-0b	R/W-0b	R/W-0b	R/W-0b	R/W-0b	R/W-0b
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED	SCAN_REV	RESERVED												IMAX	RESERVED
R-0b	R/W-1b	R-0000 0000 1111b												R/W-0b	R-0b

表 6-11. FC4 寄存器字段说明

位	字段	类型	复位	说明
0	RESERVED	R	0b	
1	IMAX	R/W	0b	设置每条通道的最大电流 0b：10mA（最大值） 01b：40mA（最大值）
13-2	RESERVED	R	0000 0000 1111b	
14	SCAN_REV	R/W	1b	两个器件可堆叠时，扫描线 PCB 布局相反。为实现正确的扫描和 SRAM 读取序列，提供了 SCAN_REV 寄存器。 0b：PCB 布局序列为 L0-L15、L16-L31。 1b：PCB 布局序列为 L0-L15、L31-L16。
15	RESERVED	R	0b	
16	FINE_R	R/W	0b	启用红色亮度补偿级别微调范围 0b：禁用 1b：启用
17	FINE_G	R/W	0b	启用绿色亮度补偿级别微调范围 0b：禁用 1b：启用
18	FINE_B	R/W	0b	启用蓝色亮度补偿级别微调范围 0b：禁用 1b：启用
19	SR_OFF_R	R/W	0b	红色关闭操作时的压摆率控制功能 0b：慢速压摆率。 1b：快速压摆率。
20	SR_OFF_G	R/W	0b	绿色关闭操作时的压摆率控制功能 0b：慢速压摆率。 1b：快速压摆率。
21	SR_OFF_B	R/W	0b	蓝色关闭操作时的压摆率控制功能 0b：慢速压摆率。 1b：快速压摆率。
23-22	SR_ON_R	R/W	01b	红色开启操作时的压摆率控制功能 00b：更慢的压摆率。 01b：慢速压摆率。 10b：快速压摆率。 11b：更快的压摆率。
25-24	SR_ON_G	R/W	01b	绿色开启操作时的压摆率控制功能 00b：更慢的压摆率。 01b：慢速压摆率。 10b：快速压摆率。 11b：更快的压摆率。
27-26	SR_ON_B	R/W	01b	蓝色开启操作时的压摆率控制功能 00b：更慢的压摆率。 01b：慢速压摆率。 10b：快速压摆率。 11b：更快的压摆率。
31-28	RESERVED	R	0000b	

Copyright © 2025 Texas Instruments Incorporated

表 6-11. FC4 寄存器字段说明（续）

位	字段	类型	复位	说明
32	CAURSE_R	R/W	0b	启用红色亮度补偿级别粗调范围 0b：禁用 1b：启用
33	CAURSE_G	R/W	0b	启用绿色亮度补偿级别粗调范围 0b：禁用 1b：启用
34	CAURSE_B	R/W	0b	启用蓝色亮度补偿级别粗调范围 0b：禁用 1b：启用
38-35	FIRST_LINE_DIM	R/W	0000b	调节第一条线的暗淡级别 0000b：级别 1 ... 0111b：级别 8 ... 1111b：级别 16
39	DE_COUPLE2	R/W	0b	开启和关闭通道之间的去耦 0b：禁用 1b：启用
43-40	DE_COUPLE3	R/W	1000b	设置去耦增强级别 0000b：级别 1 ... 0111b：级别 8 ... 1111b：级别 16
44	DE_COUPLE3_EN	R/W	0b	启用去耦增强 0b：禁用 1b：启用
47-45	RESERVED	R	000b	

6.7.6 FC14

FC14 寄存器 展示了 FC14，FC14 寄存器字段说明 中对此进行了介绍。

图 6-31. FC14 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
RESERVED															
R-0b															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RESERVED															
R-0b															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED											LOD_LINE_CMD				
R-0b											R/W-00000b				

表 6-12. FC14 寄存器字段说明

位	字段	类型	复位	说明
4-0	LOD_LINE_CMD	R/W	00000b	找到带有 LED 开路负载警告的线路： 00000b：线路 0 ... 11111b：线路 31
47-5	RESERVED	R	0b	保留位

Copyright © 2025 Texas Instruments Incorporated

6.7.7 FC15

FC15 寄存器 展示了 FC15，FC15 寄存器字段说明 中对此进行了介绍。

图 6-32. FC15 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
RESERVED															
R-0b															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RESERVED															
R-0b															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RESERVED											LSD_LINE_CMD				
R-0b											R/W-00000b				

表 6-13. FC15 寄存器字段说明

位	字段	类型	复位	说明
4-0	LSD_LINE_CMD	R/W	00000b	找到带有 LED 短路警告的线路： 00000b：线路 0 ... 11111b：线路 31
47-5	RESERVED	R	0b	保留位

6.7.8 FC17

FC17 寄存器 展示了 FC17，FC17 寄存器字段说明 中对此进行了介绍。

图 6-33. FC17 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
RESERVED															
R-0b															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LOD_LINE_WARN[31:16]															
R-0b															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOD_LINE_WARN[15:0]															
R-0b															

表 6-14. FC17 寄存器字段说明

位	字段	类型	复位	说明
47-0	LOD_LINE_WARN[47:0]	R	0b	读取带有 LED 开路负载警告的线路： 0 位 = 0，线路 0 没有警告；0 位= 1，线路 0 有警告 ... 31 位 = 0，线路 31 没有警告；31 位 = 1，线路 31 有警告

6.7.9 FC19

FC19 寄存器 展示了 FC19，FC19 寄存器字段说明 中对此进行了介绍。

图 6-34. FC19 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
RESERVED															
R-0b															

Copyright © 2025 Texas Instruments Incorporated

图 6-34. FC19 寄存器（续）

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LSD_LINE_WARN[31:16]															
R-0b															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LSD_LINE_WARN[15:0]															
R-0b															

表 6-15. FC19 寄存器字段说明

位	字段	类型	复位	说明
47-0	LSD_LINE_WARN[47:0]	R	0b	读取带有 LED 短路警告的线路： 0 位 = 0，线路 0 没有警告；0 位= 1，线路 0 有警告 ... 31 位 = 0，线路 31 没有警告；31 位 = 1，线路 31 有警告

6.7.10 FC20

FC20 寄存器 展示了 FC20，FC20 寄存器字段说明 中对此进行了介绍。

图 6-35. FC20 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
LOD_CH															
R-0b															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LOD_CH															
R-0b															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOD_CH															
R-0b															

表 6-16. FC20 寄存器字段说明

位	字段	类型	复位	说明
47-0	LOD_CH	R	0b	找到 LED 开路负载通道： 0 位 = 0，通道 0 正常；0 位 = 1，通道 0 短路 ... 47 位 = 0，通道 47 正常；47 位 = 1，通道 47 短路

6.7.11 FC21

FC21 寄存器 展示了 FC21，FC21 寄存器字段说明 中对此进行了介绍。

图 6-36. FC21 寄存器

47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
LSD_CH															
R-0b															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LSD_CH															
R-0b															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LSD_CH															
R-0b															

Copyright © 2025 Texas Instruments Incorporated

表 6-17. FC21 寄存器字段说明

位	字段	类型	复位	说明
47-0	LSD_CH	R	0b	找到 LED 短路通道： 0 位 = 0，通道 0 正常；0 位 = 1，通道 0 短路 ... 47 位 = 0，通道 47 正常；47 位 = 1，通道 47 短路

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

LP5892-Q1 集成了 48 个恒流源和 16 个扫描 FET。单个 LP5892-Q1 能驱动 16 × 16 RGB LED 像素，两个 LP5892-Q1 器件堆叠后可驱动 32 × 32 RGB LED 像素。为实现低功耗，LP5892-Q1 可通过其共阴极结构为红色、绿色和蓝色 LED 提供分立式电源。

LP5892-Q1 实现了一个高速上升沿传输接口（最高 50MHz），可支持高器件数菊花链和高刷新率，同时尽可能降低电磁干扰 (EMI)。无论 SIN 是否有数据，SCLK 都必须是连续的，因为 SCLK 不仅用于对 SIN 中的数据进行采样，还用作通过内部倍频器生成 GCLK 的时钟源。根据上升边沿 CCSI 协议，所有命令/FC 寄存器/SRAM 数据都从 SIN 输入终端写入，所有 FC 寄存器/LED 开路和短路标志都可以从 SOUT 输出终端读取。此外，该器件支持高达 160MHz 的 GCLK 频率，并可实现 16 位 PWM 分辨率，刷新率为 3840Hz 甚至更高。

同时，LP5892-Q1 集成了增强电路和智能算法，解决了窄像素间距 (NPP) LED 显示应用以及 mini 和 micro-LED 产品中由 LED 开路或短路引起的各种显示难题：第一条扫描线过暗、上下重影、低灰度不均匀、耦合及毛毛虫现象，因此 LP5892-Q1 是此类应用的理想选择。

LP5892-Q1 还可以在运行期间实现 LED 开路、弱短路和短路检测和消除，并可以将这些信息报告给配套的数字处理器。

Copyright © 2025 Texas Instruments Incorporated

7.2 典型应用

LP5892-Q1 通常以菊花链的方式串联，通过较少的控制器端口即可驱动 LED 矩阵。图 7-1 展示了一张典型应用图，其中两个 LP5892-Q1 器件通过堆叠连接来驱动 32 × 32 RGB LED 像素。

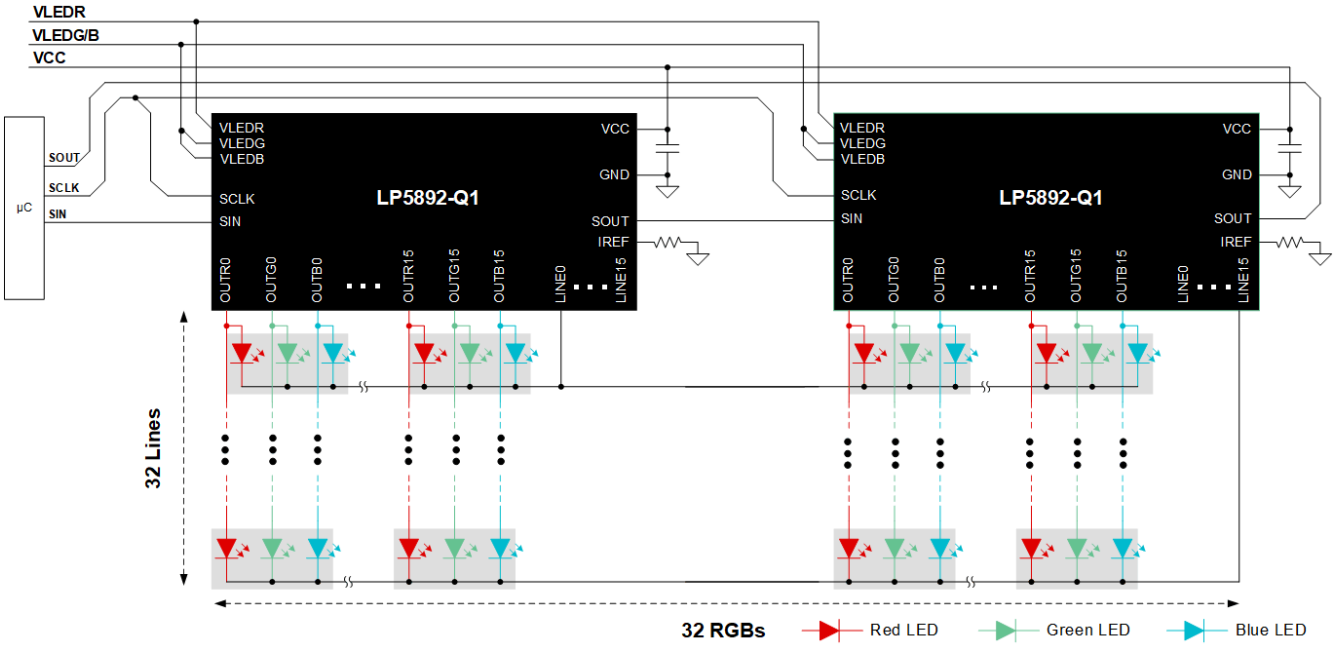


图 7-1. 具备双器件可堆叠连接的 LP5892-Q1

7.2.1 设计要求

以 4K micro-LED 电视为例，屏幕分辨率为 3840 × 2160，该屏幕由多个模块组成。以下各节以构建具有 240 × 180 像素的 LED 显示模块为例进行说明。

该示例使用以下值作为系统设计参数。

表 7-1. LP5892-Q1 设计参数

设计参数	示例值
V_{CC} 和 V_R	2.8V
V_G 和 V_B	3.8V
每个 LED 的最大电流	I_{RED} = 3mA，I_{GREEN} = 2mA，I_{BLUE} = 1mA
PWM 分辨率	14 位
帧速率	120Hz
刷新率	3840Hz
显示模块大小	240 × 180 像素
级联器件数	8
每个 LED 显示模块的器件数	96

Copyright © 2025 Texas Instruments Incorporated

7.2.1.1 系统结构

如需构建一个 240 × 180 像素的 LED 显示模块，需要 96 个 LP5892-Q1 器件。

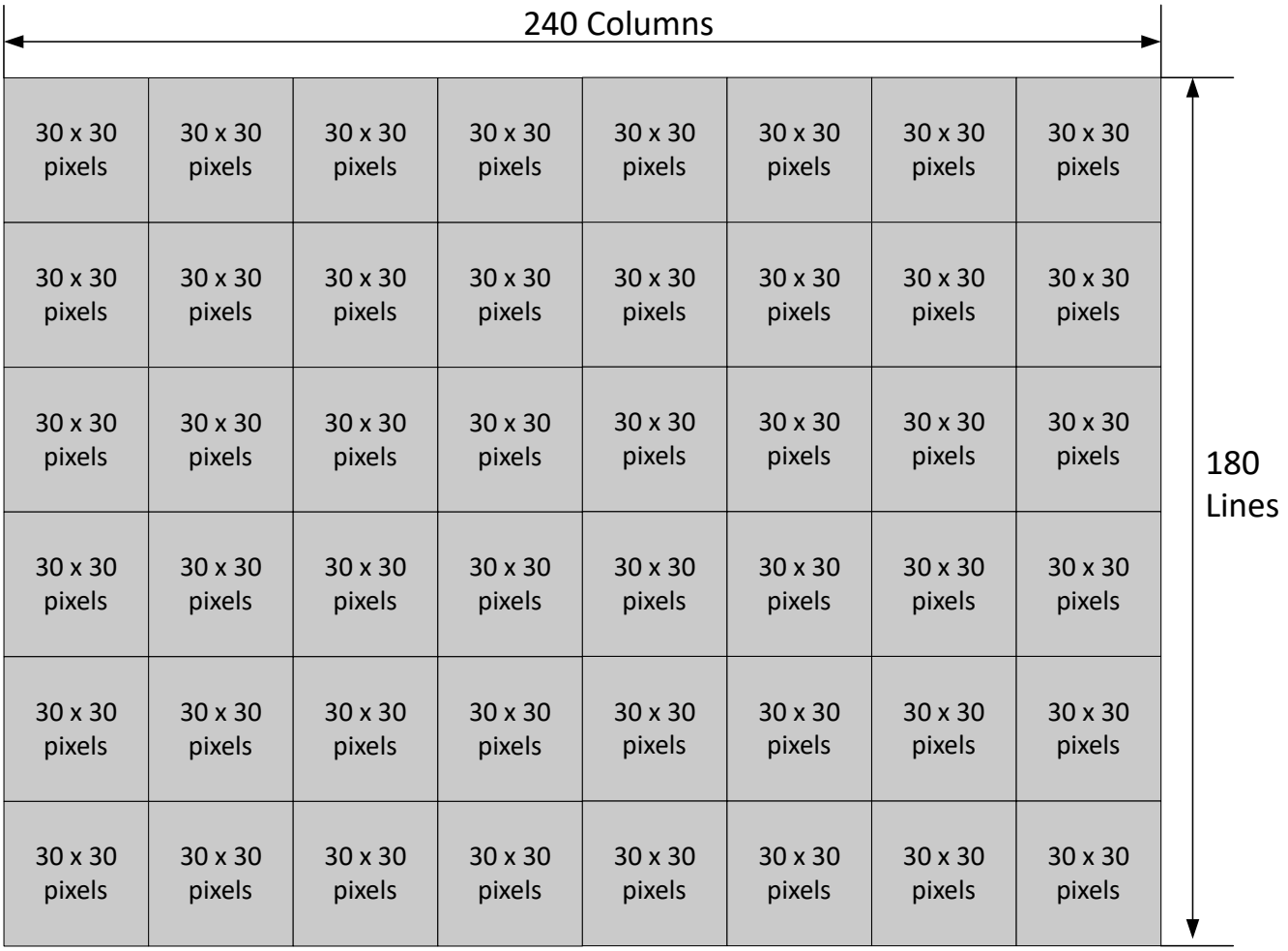


图 7-2. LED 显示模块

如 图 7-2 所示，整个模块可划分为 48 个 32 × 32 的矩阵。每个矩阵包含两个可堆叠连接的器件。

备注

为实现卓越性能，建议将冗余通道和线路分配到每个 32 × 32 矩阵。在此用例中，每个矩阵中有两个红色/绿色/蓝色通道，以及两条未使用的线路。这些未使用的引脚可以悬空处理。对于软件，TI 建议将零数据发送到未使用的通道。无需将零数据发送到未使用的线路。

Copyright © 2025 Texas Instruments Incorporated

7.2.1.2 SCLK 频率

SCLK 频率由一个帧和帧速率的数据量决定。在此应用中，数据量 V_Data 为 30 × 32 × 48 位 × 4 = 184.32Kb，帧速率为 120Hz。假设数据传输效率为 0.8，SCLK 的最小频率必须为：f_{SCLK} = V_Data × f_{frame} / 0.8。因此，在上升边传输时，最小 SCLK 频率为 27.65MHz。

7.2.1.3 内部 GCLK 频率

内部 GCLK 频率由倍频器 (FREQ_MUL) 配置，并由 PWM 分辨率决定。GCLK 频率可根据以下公式计算：

$$N_{sub_period} = \frac{f_{refresh_rate}}{f_{frame_rate}}$$

$$GS_{max} = 2^{K}$$

$$GS_{max} = N_{GCLK_Seg} \times N_{sub_period}$$

$$\frac{1}{f_{frame_rate}} = \left(\frac{N_{GCLK_Seg}}{f_{GCLK}} + T_{SW} \right) \times N_{Scan_line} \times N_{sub_period} + T_{Blank} \quad (3)$$

其中

- $f_{refresh_rate}$ 表示刷新率
- f_{frame_rate} 表示帧速率
- K 表示 PWM 分辨率
- N_{sub_period} 表示一帧内的子周期数
- N_{GCLK_seg} 表示每个段的 GCLK 数（不包括线路开关时间）
- f_{GCLK} 表示 GCLK 频率
- T_{SW} 表示线路开关时间
- N_{scan_line} 表示扫描线数
- T_{blank} 表示一帧中的消隐时间，在理想配置下，消隐时间等于 0
- GS_{max} 表示器件可在一帧中输出的最大灰度值

表 7-2 根据系统配置和公式给出相应的值。

表 7-2. 用于 GCLK 频率计算的 LP5892-Q1 设计参数

设计参数	示例值
N_{sub_period}	32
N_{scan_line}	30
T_{SW}	1.5μs
T_{blank}	0
N_{GCLK_seg}	512
GS_{max}	16383
f_{GCLK}	71.3MHz

考虑到 SCLK 频率和 FREQ_MUL，SCLK 可以是 27.7MHz，FREQ_MUL 可以是 0010b。因此，GCLK 是 83.1MHz。

Copyright © 2025 Texas Instruments Incorporated

7.2.1.4 线路开关时间

线路开关时间通过 GCLK 数进行数字化处理，并且可以通过 LINE_SWT（FC1 寄存器中的 40-37 位）进行设置。在此应用中，线路开关时间为 1.5us × 83.1MHz = 125 个 GCLK，因此 LINE_SWT 等于 0011b（120 个 GCLK），实际线路开关时间为 1.44us。

7.2.1.5 省去消隐时间

LP5892-Q1 具有一种算法，可将消隐时间分配到每个子周期，以防止在拍摄照片或视频时出现黑场。

根据公式 3，83.1MHz GCLK 频率和 1.44us 线路开关时间，计算出的消隐时间为 1.0361ms (86100 GCLK)，该时间太长并会带来黑场。

以下是该算法的详细步骤。

第 1 步：将消隐时间分配到每个段中

当消隐 GCLK 数大于 N_{sub_period} × N_{scan_line} 时，其可以分配到每个段中。

在此应用中，消隐 GCLK 数为 86100，N_{sub_period} × N_{scan_line} 为 960，因此每个段中分配的 GCLK 数为 86100/960 = 89...660。这 89 个 GCLK 可用于增加 PWM 长度或延长线路开关时间。如果用于增加 PWM 长度，则每个段中的 GCLK 数将为 512 + 89 = 601，因此 SEG_LENGTH（FC1 寄存器中的 9-0 位）为 1001011001b。

第 2 步：将消隐时间分配到每个子周期中

如果剩余 GCLK 数大于 N_{sub_period}，则可以将其分配到每个子周期中。

在此应用中，剩余 GCLK 为 660 个，每个子周期中分配的 GCLK 数为 660/32=20。BLK_ADJ（FC1 寄存器中的 46-41 位）为 010100b。

分配到每个子周期后，剩余 GCLK 数为 0。

7.2.1.6 BC 和 CC

选择基准电流设置电阻器 R_{IREF} 并配置适当的 BC 值以设置 RGB LED 的最大电流（有关更多详细信息，请参阅*亮度控制 (BC) 功能*）。此处的最大电流为 3 mA，BC 值为 03h，根据公式 方程式 1，基准电阻值为 0.8V/3mA × 86.61 = 23kΩ。

配置 CC_R/CC_G/CC_B 寄存器，将红色/绿色/蓝色 LED 电流设置为 3mA/2mA/1mA（有关更多详细信息，请参阅*色彩亮度控制 (CC) 功能*）。

表 7-3 展示了基准电流设置电阻 R_{IREF}、BC 和 CC_R/CC_G/CC_B 寄存器值。

表 7-3. 电流设置值

设计参数	示例值
R_{IREF}	23kΩ
BC	011 b
CC_R	11111110 b
CC_G	10101001 b
CC_B	01010100 b

Copyright © 2025 Texas Instruments Incorporated

7.2.2 详细设计过程

图 7-3 给出了 LED 显示屏的详细设计过程。上电并且数字信号准备就绪后，控制器的第一步是发送芯片索引命令以让器件知晓其标识。然后，该命令将配置数据发送到 FC 寄存器。此后，它会在每帧开始时发送 VSYNC，同时将数据发送到每个器件。当 VSYNC 到来时，器件显示最后一帧的数据，同时接收从控制器发送的当前帧的数据。寄存器可在帧的任何时间读取。

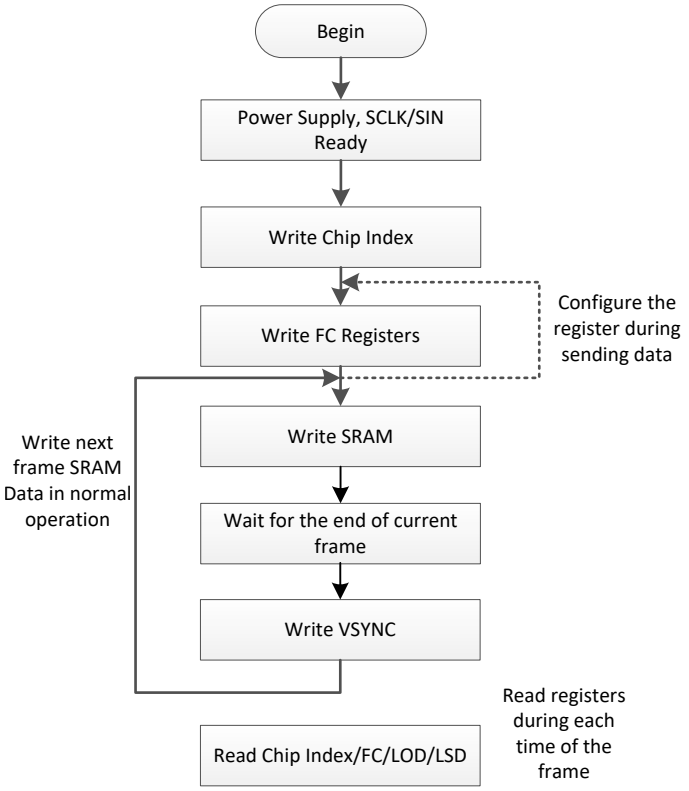


图 7-3. LED 显示器的设计过程

7.2.2.1 芯片索引命令

芯片索引用于分配数据链中器件的地址。每个器件通过此命令获取其唯一地址。有关详细信息，请参阅*芯片索引写入命令*。

7.2.2.2 FC 寄存器设置

必须正确配置 FC0、FC1、FC2、FC3 寄存器的某些位，器件才能正常工作。在此应用中，寄存器值可以是：

表 7-4. FC 寄存器值

FC 寄存器	寄存器值（二进制）	寄存器值（十六进制）
FC0	0001 0000 0000 0000 0101 1000 0011 1111 0000 0001 0000 0111 b	1000 583F 0107 h
FC1	0010 1010 1110 0000 0000 0000 1001 0100 1010 0110 0011 0001 b	2AE0 0094 A631 h
FC2	0000 1000 0000 0000 0000 0000 0000 1111 0000 0110 0110 0110 b	0800 000F 0666 h
FC3	0000 0000 0011 1011 0101 0100 1010 1001 1111 1111 0000 0000 b	003B 54A9 FF00 h

控制器可通过广播模式的数据写入命令配置 FC（有关更多详细信息，请参阅*数据写入命令*），VSYNC 命令到来后，FC0、FC1 寄存器将更新，并且无论 VSYNC 命令如何，其他 FC 寄存器都会立即更新。

Copyright © 2025 Texas Instruments Incorporated

7.2.2.3 灰度数据写入

通道灰度数据通过非广播方式的数据写入命令写入器件的 SRAM，详细信息请参阅*数据写入命令*和*将帧数据写入存储器 Book*。

数据写入流程是此应用的数据写入流程，P(i, j) 是位于 I + 1 行和 j + 1 列中像素的数据。假设每个器件的通道 R15/G15/B15 未使用且未连接，通道 R14/G14/B14 连接到 P(i, 0)，通道 R13/G13/B13 连接到 P(i, 1)，...，通道 R0/G0/B0 连接到 P(i, 14)。未使用通道的数据必须为零，在下图中标注为 D_Zero，且 D_Zero = 0000000000000001 0000000000000001 0000000000000001b。

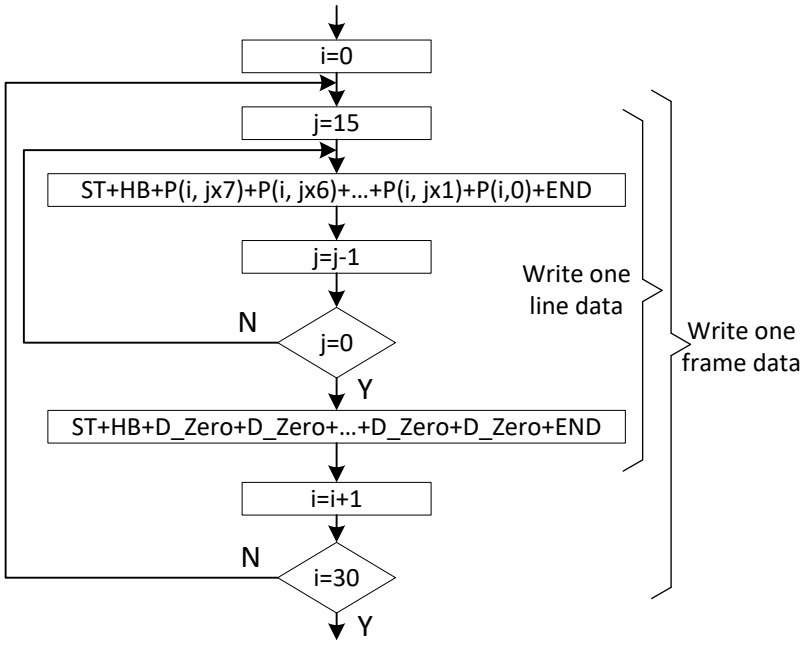


图 7-4. 数据写入流程

7.2.2.4 VSYNC 命令

VSYNC 用于同步级联链中器件的每个帧的显示。如需详细信息，请参阅 *VSYNC 写入命令*。

7.2.2.5 LED 开路和短路读取

FC14、FC15、FC17、FC19、FC20 和 FC21 是用于读取 LOD/LSD 信息的指令。有关更多详细信息，请参阅*读取 LED 开路信息*和*读取 LED 短路信息*部分。

Copyright © 2025 Texas Instruments Incorporated

7.2.3 应用曲线

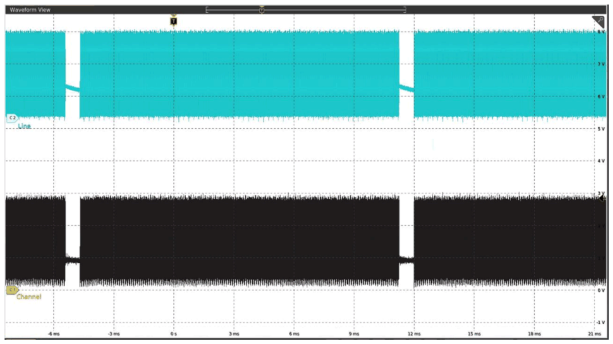


图 7-5. 单帧中的线路和通道波形 (GSn = 0xFFFFh)



图 7-6. 一个子周期中的线路和通道波形 (GSn = 0xFFFFh)

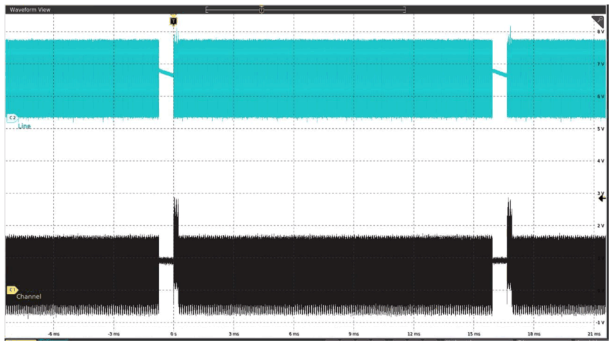


图 7-7. 单帧中的线路和通道波形 (GSn = 0x0001h)

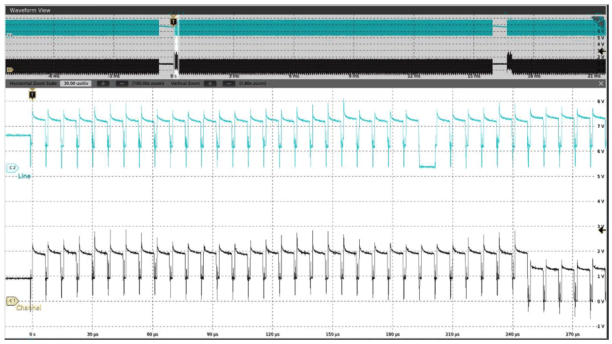


图 7-8. 单帧中的线路和通道波形 (GSn = 0x0001h)

7.3 电源相关建议

通过将 0.1 µ F 陶瓷电容器靠近 VCC 引脚和 GND 平面放置，对 VCC 电源电压进行去耦。根据面板尺寸，必须在电路板上放置若干个电解质电容器，并均匀分布以获得良好调节的 LED 电源电压 VR/VG/VB。LED 电源电压的纹波必须小于其标称值的 5%。通常，绿色和蓝色 LED 具有相似的正向电压，可由同一电源轨供电。

此外，VR > Vf(R) + 0.35V（10mA 恒流示例），VG = VB > Vf(G/B) + 0.35V（10mA 恒流示例），此处的 Vf(R) 和 Vf(G/B) 代表红色、绿色/蓝色 LED 的最大正向电压。

为了简化电源设计，可以将 VCC 连接到 VR 电源轨。

Copyright © 2025 Texas Instruments Incorporated

7.4 布局

7.4.1 布局指南

- 将去耦电容放置在靠近 VCC/VR、VG/VB 引脚和 GND 平面的位置。
- 将电流编程电阻器 RIREF 放置在靠近 IREF 引脚和 GND 平面的位置。
- GND 散热焊盘的布线应尽可能宽，以便应对较大的 GND 电流。一个器件的最大 GND 电流约为 2A (48-CH × 40mA = 1.92A)。
- 散热焊盘必须连接到 GND 平面，因为该焊盘在内部用作电源接地引脚。当所有通道开启时，会有大电流流经该焊盘。此外，该焊盘必须通过散热过孔连接到散热层，以降低器件温度。有关建议的散热过孔模式和过孔尺寸的更多信息，请参阅 *PowerPAD™ 热增强型封装 应用手册*。
- LED 阳极侧和器件 OUTXn 引脚之间的布线必须尽可能短且直，以减少导线电感。
- 线路开关引脚必须位于矩阵的中间位置，并尽可能对称布局。

7.4.2 布局示例

为简化系统电源轨设计，VR 和 VCC 必须使用同一电源轨，而 VG 和 VB 须使用另一电源轨。下图展示了电源轨布线的示例。

使用最短导线将 GND 引脚连接到电路板上的散热焊盘，并将散热焊盘通过过孔连接到 GND 平面，尽可能降低功率耗散。

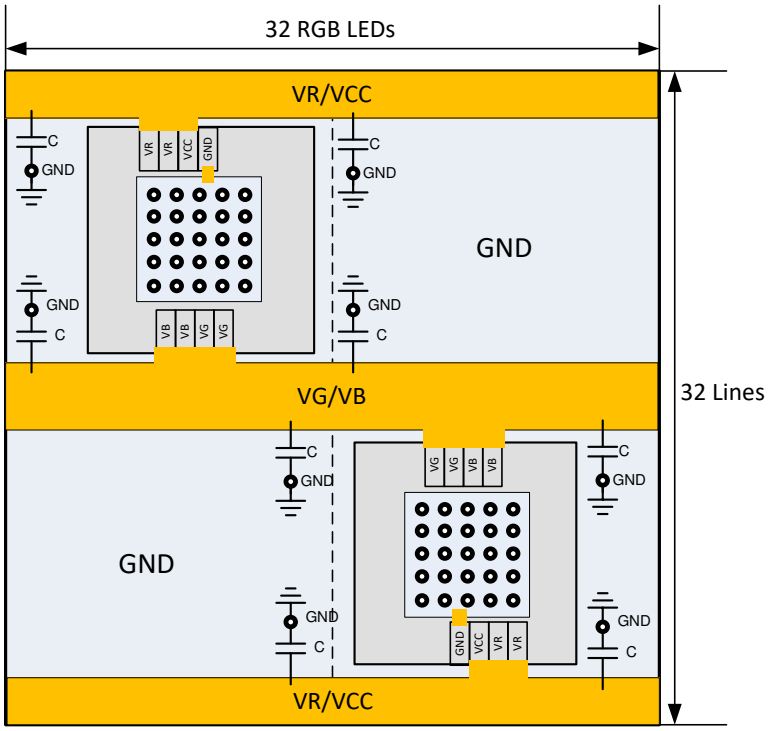


图 7-9. 电源轨布线建议

Copyright © 2025 Texas Instruments Incorporated

下图展示了线路布线的示例。将线路开关连接到线路总线的中心，以使从线路开关流向左侧和右侧 LED 的电流在白灰阶下均匀分布。通过这种连接方式，布线寄生电感器的不平衡度极小，显示性能更佳，尤其是在低灰阶条件下。

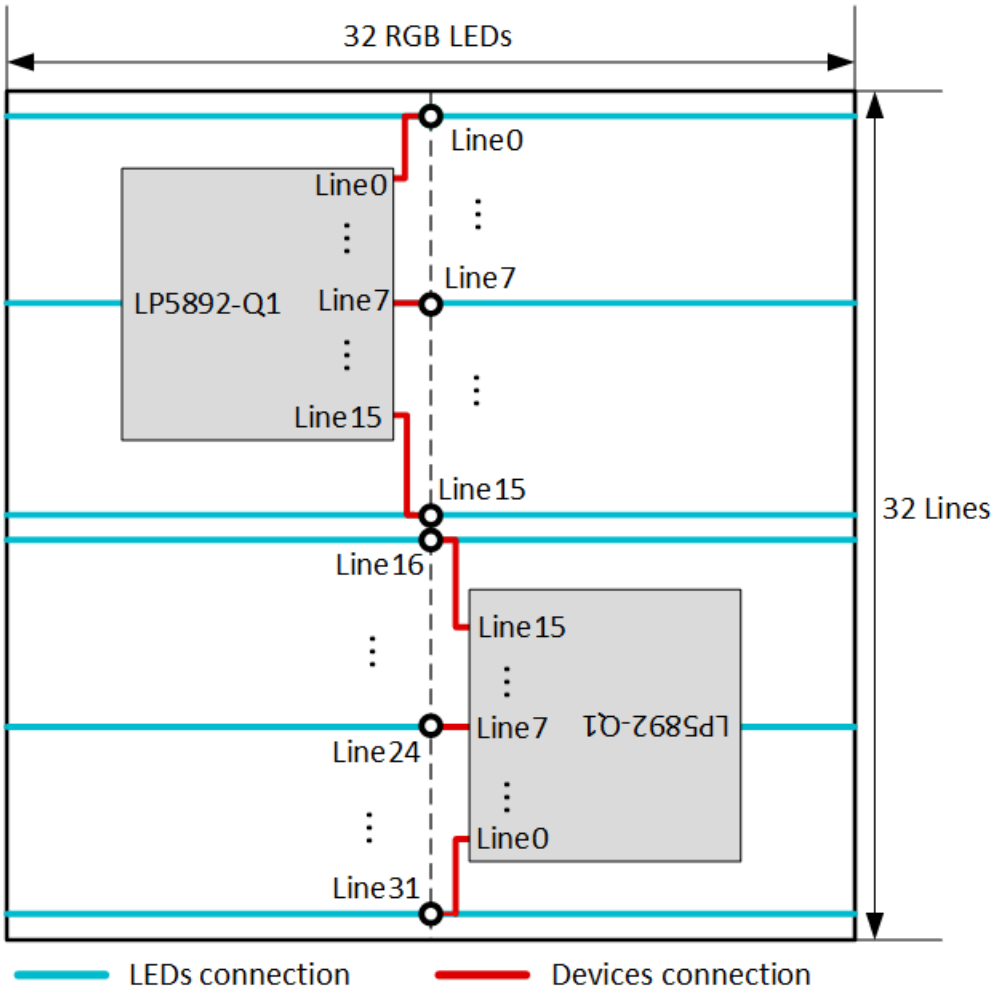


图 7-10. 线路布线建议

下图展示了使用较短导线进行通道布线的示例。通过这种连接方式，LED 路径的通道极短，这可以减少导线电感，从而有利于提升性能。然而，数据传输序列必须根据引脚布线图进行调整。例如，R0 连接到第 15 列 (LED15)，则第一个数据必须是第 15 列 (LED15)，而不是第 0 列 (LED0)。

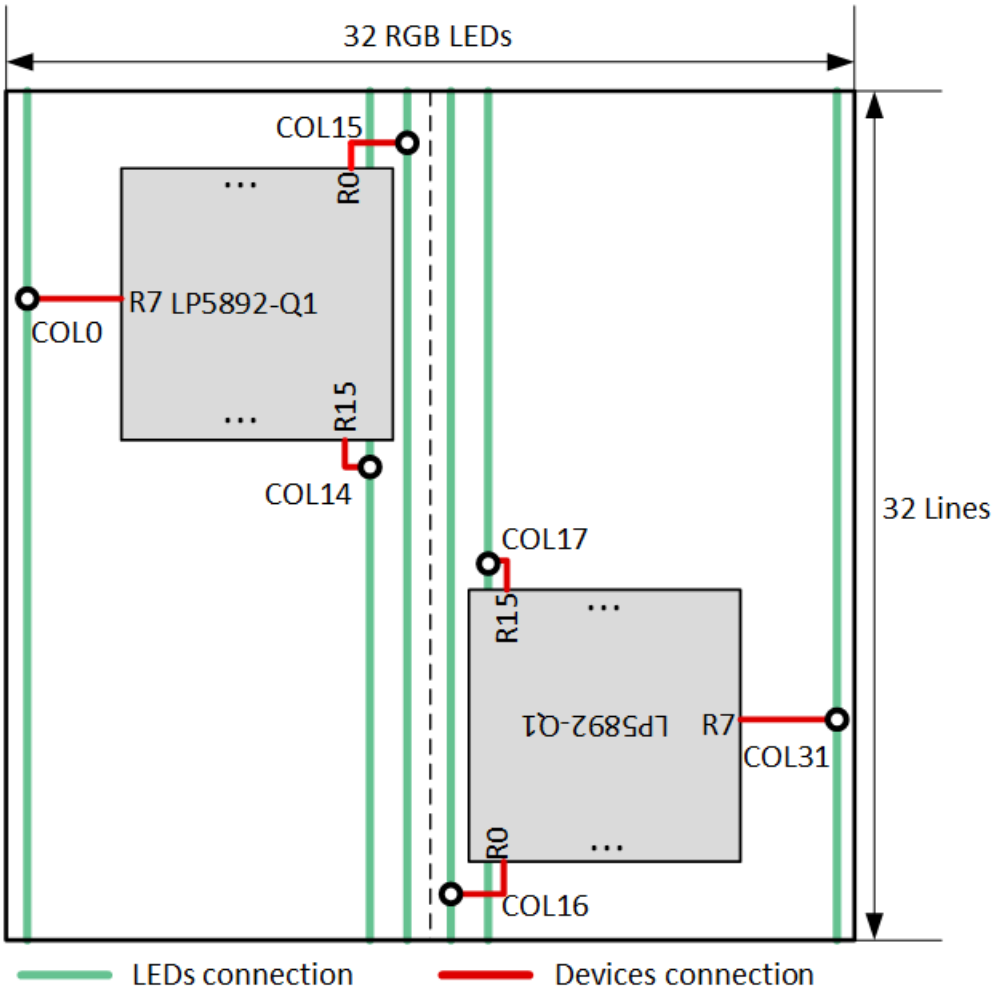


图 7-11. 使用较短导线进行通道布线的建议

Copyright © 2025 Texas Instruments Incorporated

下图展示了使用引脚编号序列进行通道布线的示例。通过这种连接方式，数据传输序列与引脚编号序列相同。例如，R0 连接到第 0 列 (LED0)，则第一个数据是第 0 列 (LED0)。然而，通过这种连接方式，每个通道的电感可能会有所不同，这可能会在最坏情况下造成轻微差异。

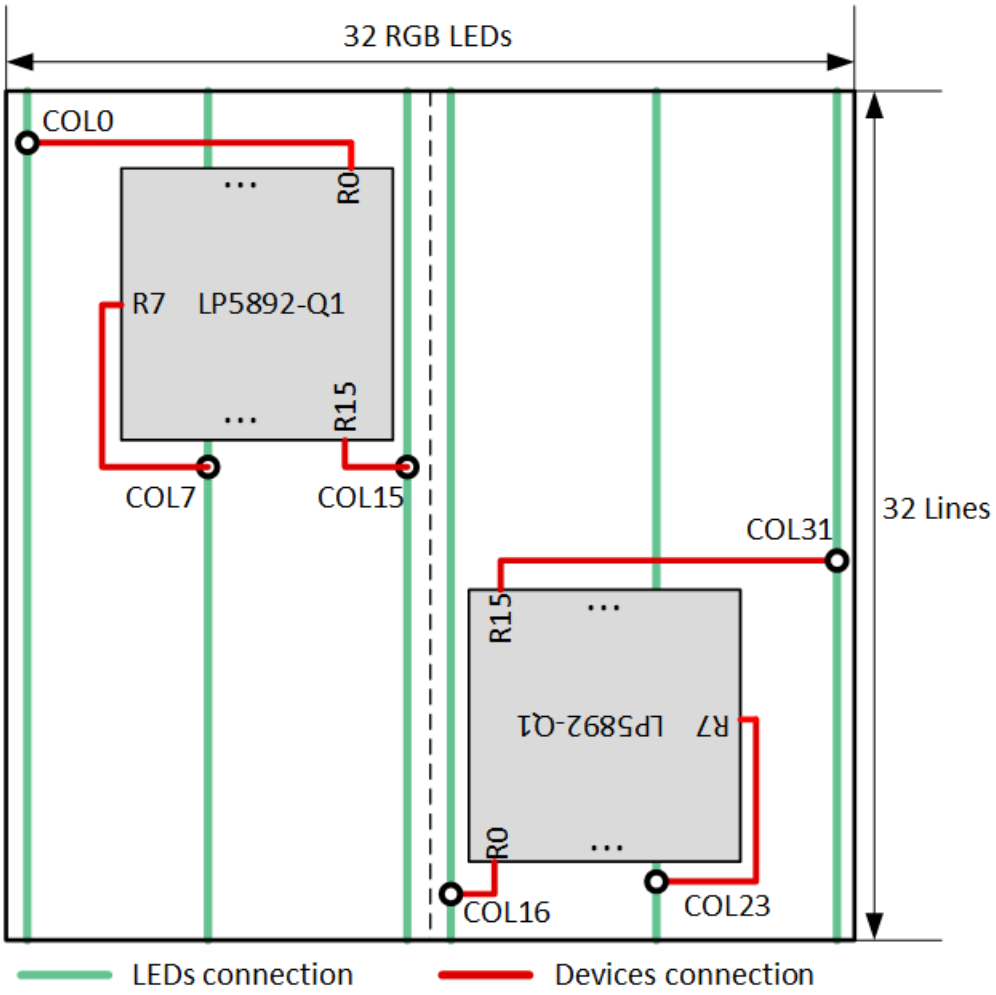


图 7-12. 使用通道顺序进行道布线的建议

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

德州仪器 (TI)，*PowerPAD™ 热增强型封装应用手册*

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
2025 年 2 月	*	预告信息发布

Copyright © 2025 Texas Instruments Incorporated

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LP5892QRRFRQ1	Active	Production	VQFN (RRF) | 76	2000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	LP5892Q
LP5892QRRFRQ1.A	Active	Production	VQFN (RRF) | 76	2000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	See LP5892QRRFRQ1	LP5892Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

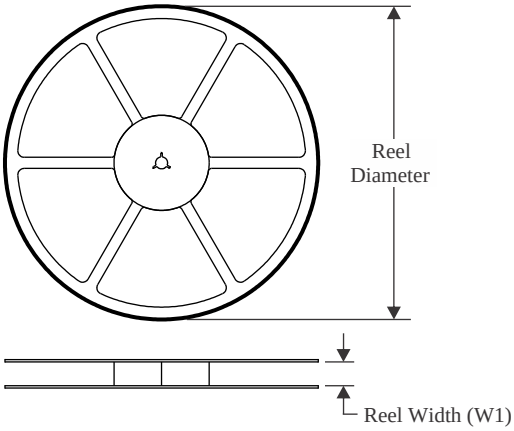
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

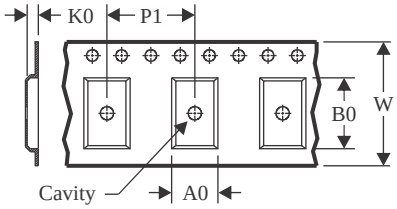
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

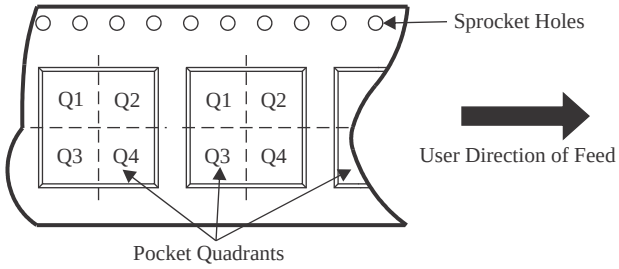


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

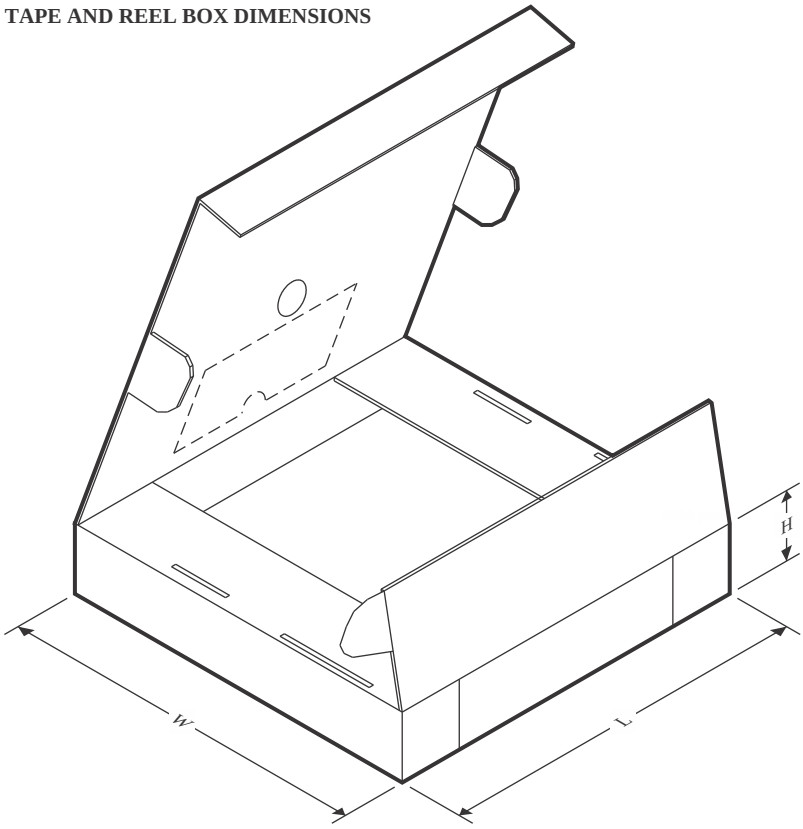
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LP5892QRRFRQ1	VQFN	RRF	76	2000	330.0	16.4	9.3	9.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LP5892QRRFRQ1	VQFN	RRF	76	2000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

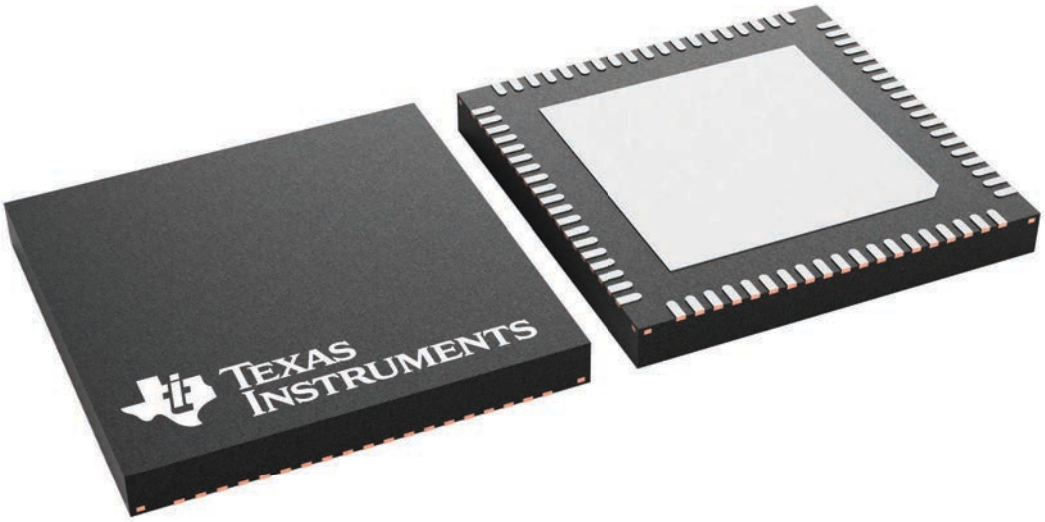
RRF 76

VQFN - 1 mm max height

9 x 9, 0.4 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4232009/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月