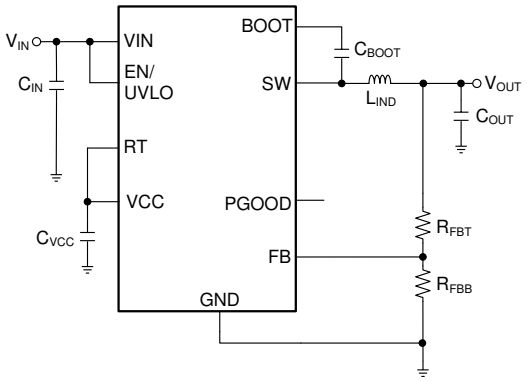
LMR36500 3V 至 65V、50mA 宽 V_{IN} 同步降压转换器（针对尺寸和轻负载效率进行了优化）

1 特性

- 提供功能安全
  - 可提供用于功能安全系统设计的文档
- 专用于条件严苛的工业应用：
  - 结温范围：–40°C 至 +150°C
  - 输入瞬态电压高达 70V
  - 宽输入电压范围：3.0V（下降阈值）至 65V
  - 超低开关节点振铃以降低 EMI
  - 提供可调和固定输出 3.3V 和 5V 电压选项
- 设计用于可扩展的工业电源：
  - 引脚与 LMR36503（65V，300mA）和 LMR36506（65V，600mA）兼容
  - 可调开关频率：200kHz 至 2.2MHz（采用 RT 引脚型号时）
- 更大限度减小了设计尺寸并降低了成本：
  - 超小型 2mm x 2mm HotRod™ 封装
- 在整个负载范围内具有高效率和低功率耗散：
  - 1MHz 时峰值效率大于 80%（3.3V V_{OUT}）

2 应用

- 工厂自动化：现场发送器和过程传感器
- 楼宇自动化：HVAC 和防火安全通知及探测器
- 电器：园艺和电动工具
- 便携式电子产品：耳机和耳塞



简化版原理图

3 说明

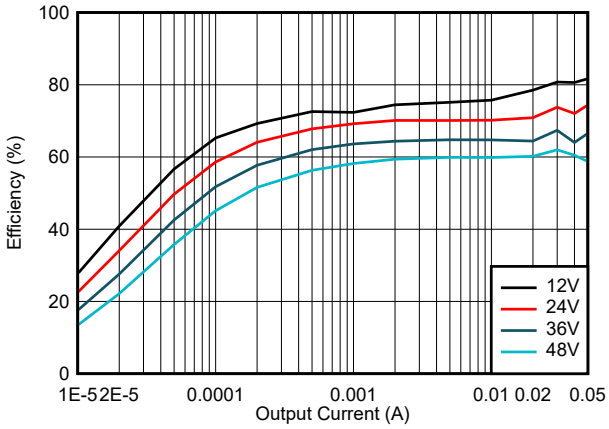
LMR36500 是业内超小型 65V、50mA 同步直流/直流降压转换器，采用 4mm² HotRod 封装。这款易于使用的转换器可处理高达 70V 的输入电压瞬变，提供出色的 EMI 性能，并支持固定、3.3V、5V 和其他可调输出电压。

LMR36500 采用一种具有内部补偿功能的峰值电流模式控制架构，用于维持稳定运行和最小输出电容。LMR36500 在 RT 引脚与地之间选用合适的电阻器后，可通过外部编程在 200kHz 至 2.2MHz 的宽范围内实现理想的开关频率。借助精密 EN/UVLO 功能，可对器件启动和关断进行精确控制。附带内置干扰滤波器和延迟释放功能的 PGOOD 标志可提供系统状态的真实指示，免去了使用外部电压监控器的麻烦。LMR36500 紧凑的设计尺寸和丰富的功能集简化了各种工业应用的实施。

封装信息

器件型号	封装 (1)	封装尺寸(2)
LMR36500	RPE（VQFN-HR，9）	2.00mm × 2.00mm

(1) 如需更多信息，请参阅*机械、封装和可订购信息*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



效率与输出电流间的关系
V_{OUT} = 3.3V（固定值），1MHz，AUTO

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....3
5 引脚配置和功能.....4
6 规格.....5
6.1 绝对最大额定值.....5
6.2 ESD（商用）等级.....5
6.3 建议运行条件.....5
6.4 热性能信息.....5
6.5 电气特性.....6
6.6 系统特性.....9
6.7 典型特性.....10
7 详细说明.....11
7.1 概述.....11
7.2 功能方框图.....12
7.3 特性说明.....13
7.4 器件功能模式.....21
8 应用和实施.....27
8.1 应用信息.....27
8.2 典型应用.....28
8.3 优秀设计实践.....40
8.4 电源建议.....40
8.5 布局.....40
9 器件和文档支持.....43
9.1 器件支持.....43
9.2 文档支持.....43
9.3 接收文档更新通知.....43
9.4 支持资源.....43
9.5 商标.....43
9.6 静电放电警告.....44
9.7 术语表.....44
10 修订历史记录.....44
11 机械、封装和可订购信息.....45

Copyright © 2023 Texas Instruments Incorporated

4 器件比较表

可订购器件型号[1]	额定电流	输出电压	外部 SYNC	F_{SW}	展频
LMR36500P3RPE	50mA	固定 3.3V/可调节	无（轻负载时默认为 PFM）	可通过 RT 电阻调节	否
LMR36500P5RPE[2]	50mA	固定 5V/可调节	无（轻负载时默认为 PFM）	可通过 RT 电阻调节	否
LMR36500F3RPE	50mA	固定 3.3V/可调节	无（轻负载时默认为 FPWM）	可通过 RT 电阻调节	否
LMR36500F5RPE[2]	50mA	固定 5V/可调节	无（轻负载时默认为 FPWM）	可通过 RT 电阻调节	否

(1) 更多有关可订购器件型号的信息，请参阅节 9.1.1。请与 TI 联系获取有关其他器件选项的详细信息和可用性。
(2) 预发布信息（非量产数据）。

5 引脚配置和功能

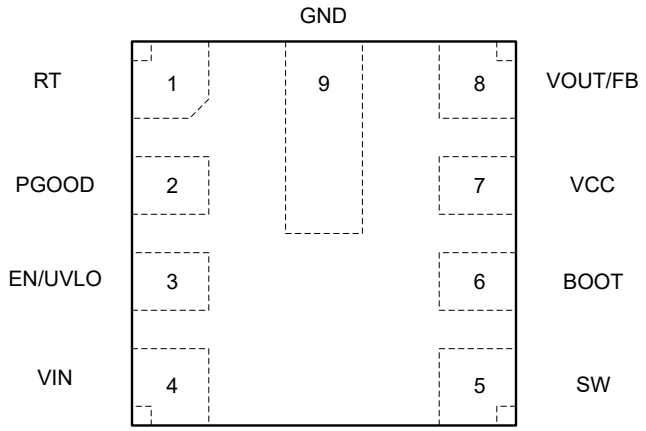


图 5-1. 9 引脚 (2mm × 2mm) VQFN-HR RPE 封装（顶视图）

表 5-1. 引脚功能

引脚		类型	说明
编号	名称		
1	RT	A	通过在该引脚与 GND 之间选择适当的电阻值，可以在 200kHz 至 2.2MHz 范围内调节开关频率。更多详细信息，请参阅节 7.3.2。*请勿将该引脚悬空。*
2	PGOOD	A	开漏电源正常标志输出。通过限流电阻器连接到合适的电压电源。高电平 = 电源正常，低电平 = 电源不良。当 EN = 低电平时，该引脚变为低电平。该引脚在不使用时可以开路或接地。
3	EN/UVLO	A	使能输入到稳压器。高电平 = 开启，低电平 = 关闭。可直接连接至 VIN。 *请勿将该引脚悬空。*
4	VIN	P	到稳压器的输入电源。将一个或多个优质旁路电容器直接连接到该引脚和 GND。
5	SW	P	稳压器开关节点。连接到功率电感。
6	BOOT	P	内部高侧驱动器的自举电源电压。在该引脚与 SW 引脚之间连接一个 0.1μF 优质电容器。
7	VCC	P	内部 LDO 输出。用作内部控制电路的电源。不要连接至外部负载。可用作电源正常标志的逻辑电源。在该引脚和 GND 之间连接一个 1μF 优质电容器。
8	VOUT/FB	A	VOUT/FB 引脚型号提供固定输出选项和可调输出选项。连接到输出电压节点以提供固定 V_{OUT}。连接到反馈分压器的接触点提供可调 VOUT。请参阅*输出电压选择*，了解如何选择反馈电阻分压器值。请查看*器件比较表*，了解更多详细信息。 *请勿将该引脚悬空。*
9	GND	G	电源接地端子。连接到系统接地端。用短而宽的布线连接到 C_{IN}。
A = 模拟，P = 电源，G = 地			

Copyright © 2023 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在建议的工作结温范围内[(1)]

参数		最小值	最大值	单位
电压	VIN 至 GND	–0.3	70	V
	EN 到 GND	–0.3	70	V
	SW 至 GND	-0.3	70.3	V
	PGOOD 至 GND	0	20	V
	VOUT/FB 至 GND	-0.3	16	V
	BOOT 至 SW	–0.3	5.5	V
	VCC 至 GND	–0.3	5.5	V
	RT 至 GND（RT 型号）	–0.3	5.5	V
	MODE/SYNC 至 GND（MODE/SYNC 型号）	–0.3	5.5	V
T_J	结温	-40	150	°C
T_{stg}	贮存温度	–65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD（商用）等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001[(1)]	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准[(2)]	±750	V

(1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在建议的 -40°C 至 150°C 工作结温范围内测得（除非另有说明）[(1) (2)]

		最小值	典型值	最大值	单位
输入电压	输入电压范围（启动后）	3.6		65	V
输出电压	可调输出型号的输出电压范围	1		16	V
输出电流	LMR36500 负载电流范围 [(3)]	0		50	mA
频率设置	可通过 RT 选择频率范围（仅限 RT 型号）	0.2		2.2	MHz
温度	T_J 结温	-40		150	°C

(1) 建议运行条件表示器件可正常工作的条件，但不保证特定性能限制。有关保证的规格，请参阅电气特性表。
(2) 高结温会缩短工作寿命。结温高于 125℃ 时，工作寿命会缩短。
(3) 在高开关频率或高环境温度下运行时，最大持续直流电流可能会降低。有关详细信息，请参阅“应用”部分。

6.4 热性能信息

此表中给出的 $R_{\theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。这些值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。它们并不代表在实际应用中获得的性能。

热指标 [(1)]		LMR36500 VQFN (RPE) 9 引脚	单位
$R_{\theta JA}$	结至环境热阻 [(2)]	85.7	°C/W
$R_{\theta JA}$	结至环境热阻 (LMR36500EVM)	60	°C/W

此表中给出的 $R_{\theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。这些值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。它们并不代表在实际应用中获得的性能。

热指标 (1)		LMR36500 VQFN (RPE) 9 引脚	单位
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	64.7	°C/W
$R_{\theta JB}$	结至电路板热阻	28.0	°C/W
Ψ_{JT}	结至顶部特征参数	2.0	°C/W
Ψ_{JB}	结至电路板特征参数	27.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标 应用报告。
(2) 此表中给出的 $R_{\Theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。该值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。它并不代表在实际应用中获得的性能。有关设计信息，请参阅“最高环境温度”部分。

6.5 电气特性

最大/最小限制适用于推荐的 -40°C 至 +150°C 工作结温范围 (T_J)（除非另外说明）。最小值和最大值限值是经过测试、设计或统计相关性分析而确定的。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 24V。(1)

参数		测试条件	最小值	典型值	最大值	单位
电源电压（VIN 引脚）						
V_{IN_R}	最低工作输入电压（上升）	上升阈值		3.4	3.55	V
V_{IN_F}	最低工作输入电压（下降）	运行后；下降阈值	2.45	2.7		V
I_{SD_13p5}	关断静态电流；在 VIN 引脚处测得 (2)	V_{EN} = 0V；V_{IN} = 13.5V		0.5	1.1	μA
I_{SD_24p0}	关断静态电流；在 VIN 引脚处测得 (2)	V_{EN} = 0V；V_{IN} = 24V		1	1.6	μA
$I_{Q_13p5_Fixed}$	非开关输入电流；在 VIN 引脚处测得 (2) (4)	V_{IN} = V_{EN} = 13.5V；$V_{OUT/FB}$ = 5.25V，V_{RT} = 0V；固定输出	0.25	0.672	1.05	μA
$I_{Q_13p5_Adj}$	非开关输入电流；在 VIN 引脚处测得 (2) (4)	V_{IN} = V_{EN} = 13.5V；V_{FB} = 1.05V，V_{RT} = 0V；可调输出	14	17	23.1	μA
$I_{Q_24p0_Fixed}$	非开关输入电流；在 VIN 引脚处测得 (2) (4)	V_{IN} = V_{EN} = 24V；$V_{OUT/FB}$ = 5.25V，V_{RT} = 0V；固定输出	0.8	1.2	1.7	μA
$I_{Q_24p0_Adj}$	非开关输入电流；在 VIN 引脚处测得 (2) (4)	V_{IN} = V_{EN} = 24V；V_{FB} = 1.05V，V_{RT} = 0V；可调输出	14	18	22	μA
I_{B_13p5}	流入 VOUT/FB 引脚的电流（非开关）(2) (4)	V_{IN} = 13.5V，$V_{OUT/FB}$ = 5.25V，V_{RT} = 0V；固定输出	14	17	22	μA
I_{B_24p0}	流入 VOUT/FB 引脚的电流（非开关）(2) (4)	V_{IN} = 24V，$V_{OUT/FB}$ = 5.25V，V_{RT} = 0V；固定输出	14	18	22	μA
使能（EN 引脚）						
$V_{EN\text{-}WAKE}$	使能唤醒阈值		0.4			V
$V_{EN\text{-}VOUT}$	精密使能高电平		1.16	1.263	1.36	V
$V_{EN\text{-}HYST}$	使能阈值迟滞		0.285	0.35	0.425	V
$I_{LKG\text{-}EN}$	使能输入漏电流	V_{EN} = 3.3V		0.2	8	nA

Copyright © 2023 Texas Instruments Incorporated

6.5 电气特性（续）

最大/最小限制适用于推荐的 -40°C 至 +150°C 工作结温范围 (T_J)（除非另外说明）。最小值和最大值限值是经过测试、设计或统计相关性分析而确定的。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 24V。(1)

参数		测试条件	最小值	典型值	最大值	单位
内部 LDO						
V_{CC}	内部 VCC 电压	3.6V ≤ V_{IN} ≤ 65V；可调节输出选项	3.2	3.3	3.4	V
I_{CC}	偏置稳压器电流限制			50	120	mA
$V_{CC\text{-}UVLO}$	内部 VCC 欠压锁定	VCC 上升欠压阈值	3	3.3	3.65	V
$V_{CC\text{-}UVLO\text{-}HYST}$	内部 VCC 欠压锁定迟滞	迟滞低于 $V_{CC\text{-}UVLO}$	0.4	0.8	1.2	V
电流限值						
$I_{SC\text{-}50mA}$	短路高侧电流限值(3)	50mA 版本	65	85	105	mA
$I_{LS\text{-}LIMIT\text{-}50mA}$	低侧电流限值(3)	50mA 版本	45	60	70	mA
$I_{PEAK\text{-}MIN\text{-}50mA}$	最小峰值电感器电流限值 (3)	PFM 运行模式，50mA 版本，占空比 = 0%	30	40	50	mA
I_{ZC}	过零电流 (3)	自动模式	0	2.5	5	mA
$I_{L\text{-}NEG\text{-}50mA}$	灌电流限值（负值）(3)	FPWM 模式	-73	-60	-47	mA
电源正常						
PG-OV	PGOOD 阈值上限 - 上升	FB %（可调输出）或 VOUT/FB %（固定输出）	106	107	110	%
PG-UV	PGOOD 阈值下限 - 下降	FB %（可调输出）或 VOUT/FB %（固定输出）	93	94	96.5	%
PG-HYS	PGOOD 迟滞 - 上升/下降	FB %（可调输出）或 VOUT/FB %（固定输出）	0.8	1.2	1.8	%
$V_{PG\text{-}VALID}$	正常 PG 功能的最小输入电压		0.7	0.9	2	V
$R_{PG\text{-}EN5p0}$	PGOOD 下拉电阻	V_{EN} = 5.0V，1mA 上拉电流	20	40	70	Ω
$R_{PG\text{-}EN0}$	PGOOD 下拉电阻	V_{EN} = 0V，1mA 上拉电流	15	24	46	Ω
MOSFET						
$R_{DSON\text{-}HS}$	高边 MOSFET 导通电阻	负载 = 50mA（LMR36500 型号）		5		Ω
$R_{DSON\text{-}LS}$	低边 MOSFET 导通电阻	负载 = 50mA（LMR36500 型号）		3.5		Ω
$V_{BOOT\text{-}UVLO}$	BOOT - SW UVLO 阈值		2.14	2.3	2.42	V
电压反馈（VOUT/FB 引脚）						
V_{OUT}	固定 V_{OUT} 的输出电压精度	V_{OUT} = 3.3V，V_{IN} = 3.6V 至 65V，FPWM	3.24	3.3	3.34	V
V_{OUT}	固定 V_{OUT} 的输出电压精度 (4)	V_{OUT} = 5V，V_{IN} = 5.5V 至 65V，FPWM	4.93	5	5.08	V
V_{REF}	内部基准电压	V_{IN} = 3.6V 至 65V，FPWM 模式	0.985	1	1.01	V
I_{FB}	FB 输入电流	可调输出，FB = 1V		1	30	nA
软启动						
t_{SS}	在 90% V_{REF} 的情况下，从第一个 SW 脉冲到 V_{FB} 的时间	V_{IN} ≥ 3.6V	1.95	2.58	3.2	ms
电源正常						
t_{RESET_FILTER}	PG 功能的干扰滤波器时间常数		15	25	40	μs
t_{PGOOD_ACT}	PG 高电平信号的延迟时间		1.7	1.956	2.16	ms
PWM 限制 (SW)						
$t_{ON\text{-}MIN}$	最短开关导通时间	V_{IN} = 24V，I_{OUT} = 50mA	35	60	85	ns
振荡器 (RT)						
f_{OSC_2p2MHz}	内部振荡器频率	RT = GND	2.1	2.2	2.3	MHz
f_{OSC_1p0MHz}	内部振荡器频率	RT = VCC	0.93	1	1.05	MHz
f_{ADJ_400kHz}	外部频率 (400kHz) 的精度	RT = 39.2kΩ	0.34	0.4	0.46	MHz

(1) 最小值和最大值限值在 25ºC 下经过完整的生产测试。使用统计质量控制 (SQC) 方法通过相关性验证了工作温度范围内的限值。这些限值用于计算平均出厂质量水平 (AOQL)。
(2) 这是器件开环使用的电流，并不代表稳压时系统的总输入电流。
(3) 此表中的电流限制值在生产中经过开环测试。

(4) 预发布。

Copyright © 2023 Texas Instruments Incorporated

6.6 系统特性

以下规格仅适用于具有标称元件值的典型应用电路。典型值列中的规格仅适用于 T_J = 25°C 的情况。最小值和最大值列中的规格适用于典型元件在 T_J = –40°C 至 150°C 温度范围内的情况。上述规格不通过生产测试保证。

参数		测试条件	最小值	典型值	最大值	单位
待机电流						
I_{SUPPLY}	稳压时的输入电源电流	V_{IN} = 13.5V，$V_{OUT/FB}$ = 3.3V，I_{OUT} = 0A，PFM 模式		6.5		μA
I_{SUPPLY}	稳压时的输入电源电流	V_{IN} = 24V，$V_{OUT/FB}$ = 3.3V，I_{OUT} = 0A，PFM 模式		4		μA
输出电压精度 (VOUT/FB)						
$V_{OUT_3p3V_ACC}$	V_{OUT} = 3.3V，V_{IN} = 3.6V 至 65V，I_{OUT} = 0A 至满载 (2)	FPWM 模式	–1.5		1.5	%
$V_{OUT_3p3V_ACC}$	V_{OUT} = 3.3V，V_{IN} = 3.6V 至 65V，I_{OUT} = 0A 至满载 (2)	自动模式	–1.5		2.5	%
$V_{OUT_5p0V_ACC}$	V_{OUT} = 5V，V_{IN} = 5.5V 至 65V，I_{OUT} = 0A 至满载 (2) (3)	FPWM 模式	–1.5		1.5	%
$V_{OUT_5p0V_ACC}$	V_{OUT} = 5V，V_{IN} = 5.5V 至 65V，I_{OUT} = 0A 至满载 (2) (3)	自动模式	–1.5		2.5	%
PWM 限制 (SW)						
$t_{OFF-MIN}$	最短开关关断时间	I_{OUT} = 50mA		70		ns
t_{ON-MAX}	最大开关导通时间	I_{OUT} = 50mA		4.4		μs
F_{MIN}	最小开关频率	压降		223		kHz
D_{MAX}	最大开关占空比(1)	压降		98%		
热关断						
T_{SD-R}	热关断上升	关断阈值	158	168	180	°C
T_{SD-HYS}	热关断迟滞		8	10	15	°C

(1) 在压降运行中，通过降低开关频率来增加实际占空比。最低频率被钳制在大约：f_{MIN} = 1 / (t_{ON-MAX} + $T_{OFF-MIN}$)。D_{MAX} = (t_{ON-MAX}) / (t_{ON-MAX} + $t_{OFF-MIN}$)。
(2) 偏差以 V_{IN} = 13.5V 为基准。
(3) 预发布。

6.7 典型特性

除非另有说明，否则以下条件适用：T_A = 25°C，V_{IN} = 13.5V。

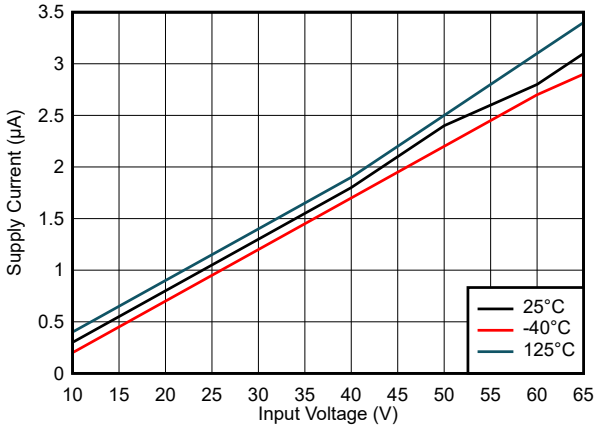
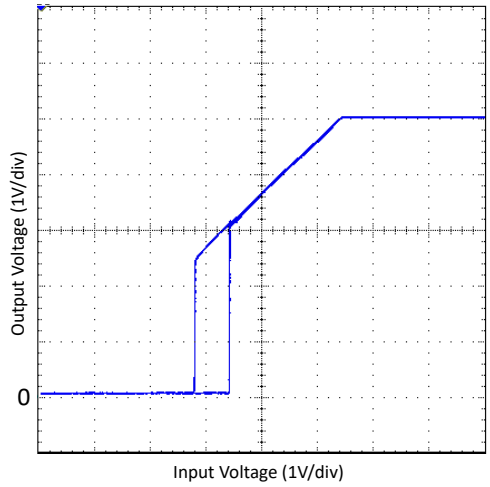
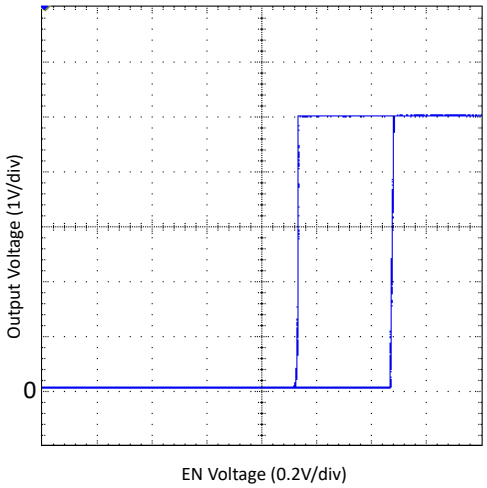


图 6-1. 关断电源电流：EN = 0V



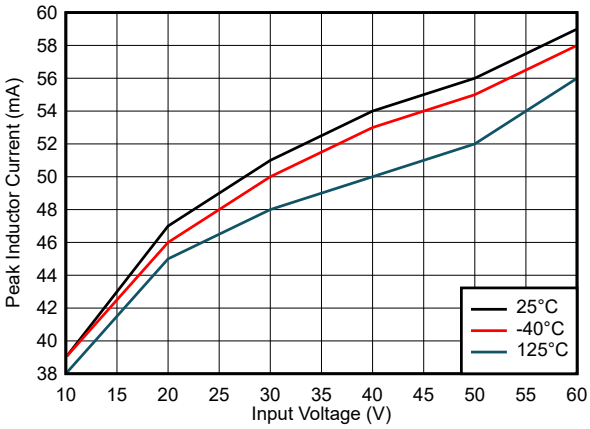
LMR36500F5 V_{IN} = 12V（固定值） I_{OUT} = 50mA

图 6-2. 输入电压 UVLO 阈值



LMR36500F5 V_{IN} = 12V（固定值） I_{OUT} = 50mA

图 6-3. 精密使能阈值



LMR36500P3 V_{OUT} = 3.3V（固定值） I_{OUT} = 0mA

L = 220µH

图 6-4. IPEAK-MIN

Copyright © 2023 Texas Instruments Incorporated

7 详细说明

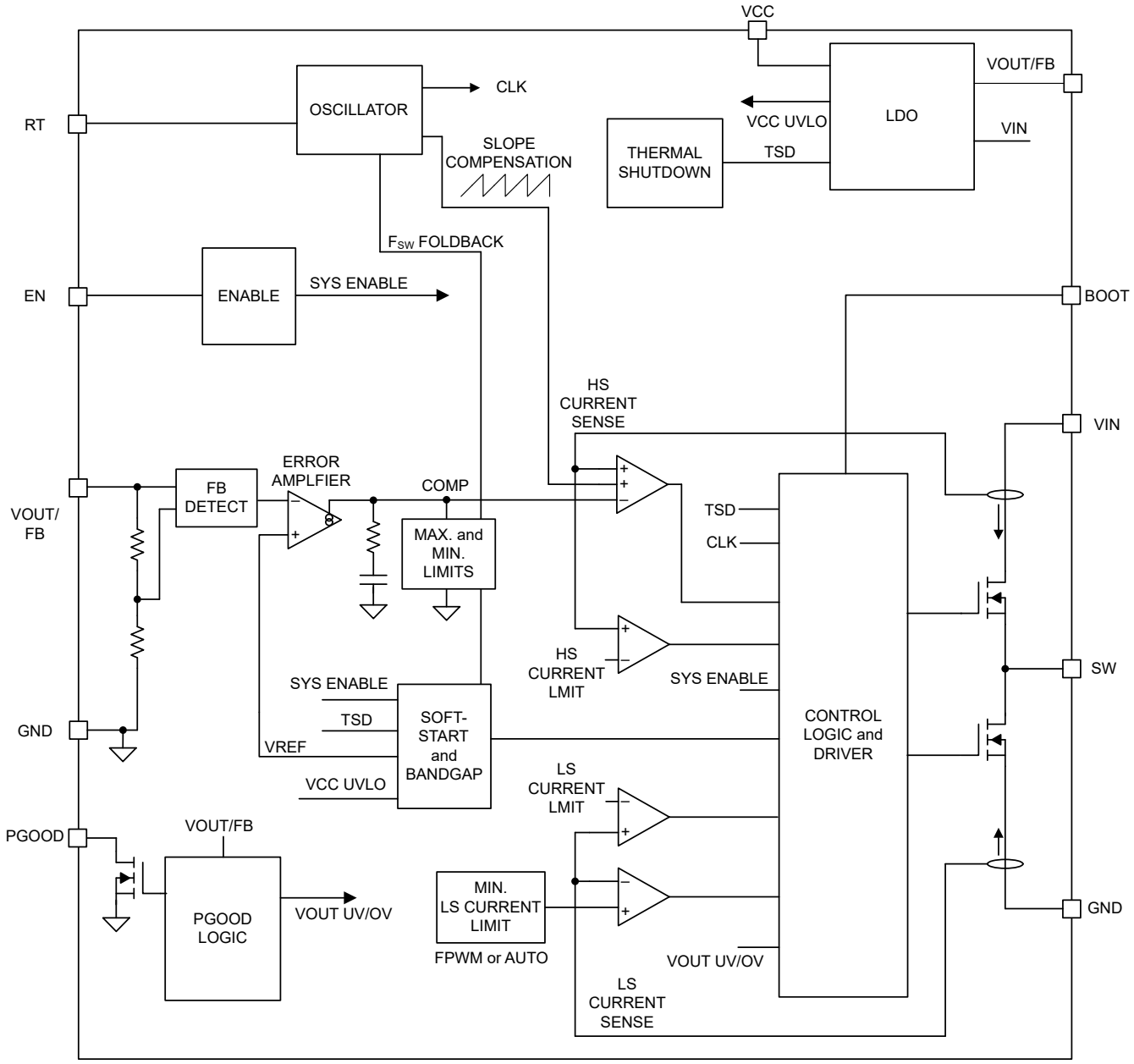
7.1 概述

LMR36500 是一款宽输入、低静态电流的同步降压转换器，可在 200kHz 至 2.2MHz 开关频率和宽占空比范围的条件下运行。在宽输入瞬态期间，如果最小导通时间或最小关断时间无法在较高的开关频率设置下支持所需的占空比，开关频率会自动降低，从而让 LMR36500 保持输出电压调节。与市场上其他降压稳压器相比，LMR36500 针对最小输出电容器进行了优化的内部补偿设计，使系统设计过程得到显著简化。

该器件旨在更大限度地降低外部元件成本和设计尺寸，同时能够在所有严苛的工业环境中运行。内部补偿控制环路简化了设计过程，旨在减少所需的输出电容，从而缩小设计尺寸并降低设计成本。LMR36500 包含各种型号，可设置为在 200kHz 至 2.2MHz 的宽开关频率范围内运行，并在 RT 引脚与接地之间提供合适的电阻。具有内置延迟释放功能的 PGOOD 输出可以在许多应用中省去复位监控器，从而进一步降低了系统成本。

LMR36500 采用超小型 2mm× 2mm (HotRod) QFN 封装，并具有专门设计的角锚引脚，可实现可靠的板级焊接连接。鉴于封装尺寸非常小，并且由于角锚引脚提高了焊接连接的可靠性，LMR36500 可以在空间受限的工业应用中缩小设计尺寸并提高可靠性。

7.2 功能方框图



Copyright © 2023 Texas Instruments Incorporated

7.3 特性说明

7.3.1 使能、关断和启动

EN/UVLO 引脚上的电压可以控制 LMR36500 的启动电压和关断电压。EN/UVLO 引脚设置了三种不同的模式：关断、待机和运行。只要 EN/UVLO 引脚电压低于 $V_{EN-WAKE}$，器件就会处于关断模式。在关断模式期间，器件消耗的输入电流通常为 0.5μA (V_{IN} = 13.5V)。内部 LDO 稳压器不工作。当 EN/UVLO 引脚上的电压大于 $V_{EN-WAKE}$ 但小于 $V_{EN-VOUT}$ 时，器件将进入待机模式。在待机模式下将启用内部 LDO。当 EN/UVLO 引脚电压升高到超过 $V_{EN-VOUT}$ 时，器件将进入运行模式，同时启动反馈电阻检测。反馈检测完成后，软启动功能被释放以缓慢增加输出电压，然后开始进行开关操作。要停止开关并进入待机模式，EN/UVLO 引脚必须降至低于 ($V_{EN-VOUT}$ − $V_{EN-HYST}$)。如果 EN/UVLO 引脚电压进一步降至 $V_{EN-WAKE}$ 以下，则会使器件进入关断状态。*节 6.5* 中列出了各种 EN/UVLO 阈值参数及其值。如需了解反馈电阻的选择，请参阅节 7.3.6。图 7-1 展示了精密使能行为。

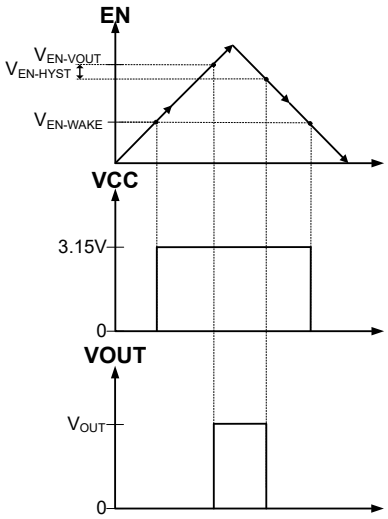


图 7-1. 精密使能行为

通过此功能可以实现外部精密欠压锁定，如图 7-2 所示。如需了解元件的选择，请参阅 *节 8.2.2.9*。

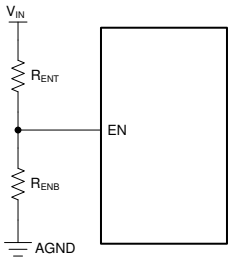


图 7-2. V_{IN} 欠压锁定使用 EN/UVLO 引脚

如果不需要外部精密控制，则可将符合高电压标准的 EN/UVLO 引脚直接连接到 VIN 输入引脚。不得允许 EN/UVLO 引脚悬空。*节 6.5* 中列出了各种 EN 阈值参数。图 7-1 展示了精密使能行为。EN/UVLO 高于 $V_{EN-VOUT}$ 并经过大约 1ms 的延迟后，输出电压开始通过软启动上升，并在大约 2.58ms (t_{SS}) 后接近最终值。经过大约 2ms (t_{PGOOD_ACT}) 的延迟后，PGOOD 标志变为高电平。在启动期间的软启动时间过去前，不允许器件进入 FPWM 模式。如需了解元件的选择，请查看节 8.2.2.9。如需查看典型的启动波形，请参阅图 7-3。

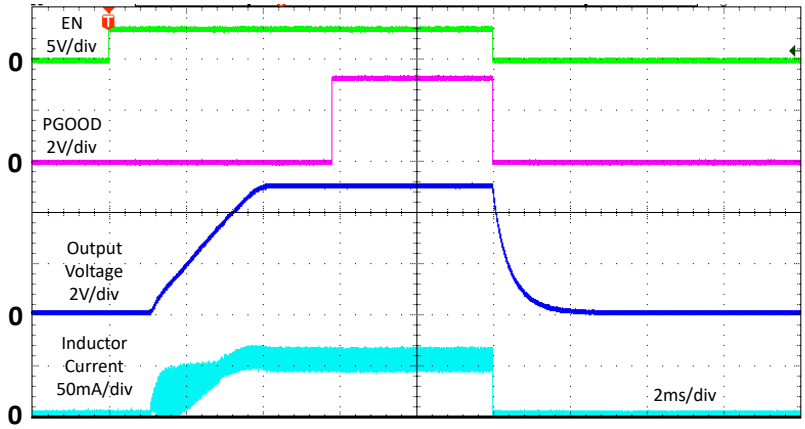


图 7-3. 使能启动 V_{IN} = 24V，V_{OUT} = 3.3V，I_{OUT} = 50mA

7.3.2 可调开关频率（通过 RT）

利用 RT 引脚，电源设计人员可根据应用的需要将工作频率设置为 200kHz 到 2.2MHz 之间的任何频率。请参阅图 7-4 以确定所需开关频率需要的电阻值。有关对 RT 引脚进行编程的选择，请参阅表 7-1。

表 7-1. RT 引脚设置

RT 输入	开关频率
VCC	1MHz
GND	2.2MHz
RT 至 GND	可根据图 7-4 调节
悬空（不推荐）	无切换

方程式 1 可以根据所需的频率计算 RT 值。

$$RT = \frac{18286}{Fsw^{1.021}} \tag{1}$$

其中

- RT 是频率设置电阻值 (kΩ)。
- F_{SW} 为开关频率 (kHz)。

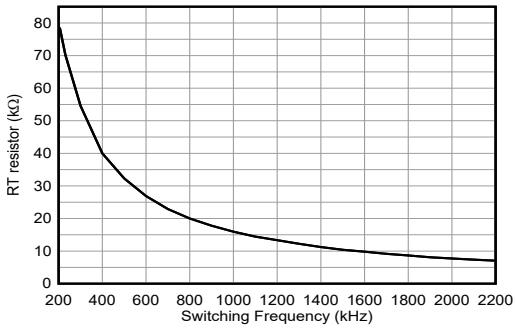


图 7-4. RT 值与频率间的关系

7.3.3 电源正常输出运行

每当输出电压超出调节范围时，便可使用 LMR36500 的 PGOOD 引脚的电源正常功能来复位系统微处理器。该开漏输出在电流限值和热关断等器件故障条件下以及正常启动期间保持低电平。干扰滤波器可防止在输出电压的短时偏移（例如在线路和负载瞬态期间）时出现错误标志。持续时间少于 t_{RESET_FILTER} 的输出电压偏移不会触发

Copyright © 2023 Texas Instruments Incorporated

电源正常标志。通过参考图 7-5，可以更好地理解电源正常运行。表 7-2 提供了 PGOOD 运行的更详细的细目列表。此处，V_{PG-UV} 被定义为 $V_{OUT-Reg}$（目标稳压输出电压）的 PG-UV 调节版本，V_{PG-HYS} 被定义为 $V_{OUT-Reg}$ 的 PG-HYS 调节版本，其中 PG-UV 和 PG-HYS 都列在节 6.5 中。在初始上电期间，从触发 $V_{EN-VOUT}$ 到电源正常标志为高电平之间的总延迟为 5ms（典型值）。该延迟仅在器件启动期间发生，在电源正常功能的任何其他正常运行期间不会发生。当 EN/UVLO 拉低时，电源正常标志输出也被强制为低电平。在 EN/UVLO 为低电平时，只要输入电压 $V_{PG-VALID}$ ≥ 1V（典型值），电源正常输出就保持有效。

电源正常输出方案包含一个开漏 N 沟道 MOSFET，需要一个外部上拉电阻连接到合适的逻辑电源。还可以根据需要通过适当的电阻器将电源正常输出方案上拉至 V_{CC} 或 V_{OUT}。如果不需要此功能，PGOOD 引脚可以保持开路或接地。将流入该引脚的电流限制为 ≤ 4mA。

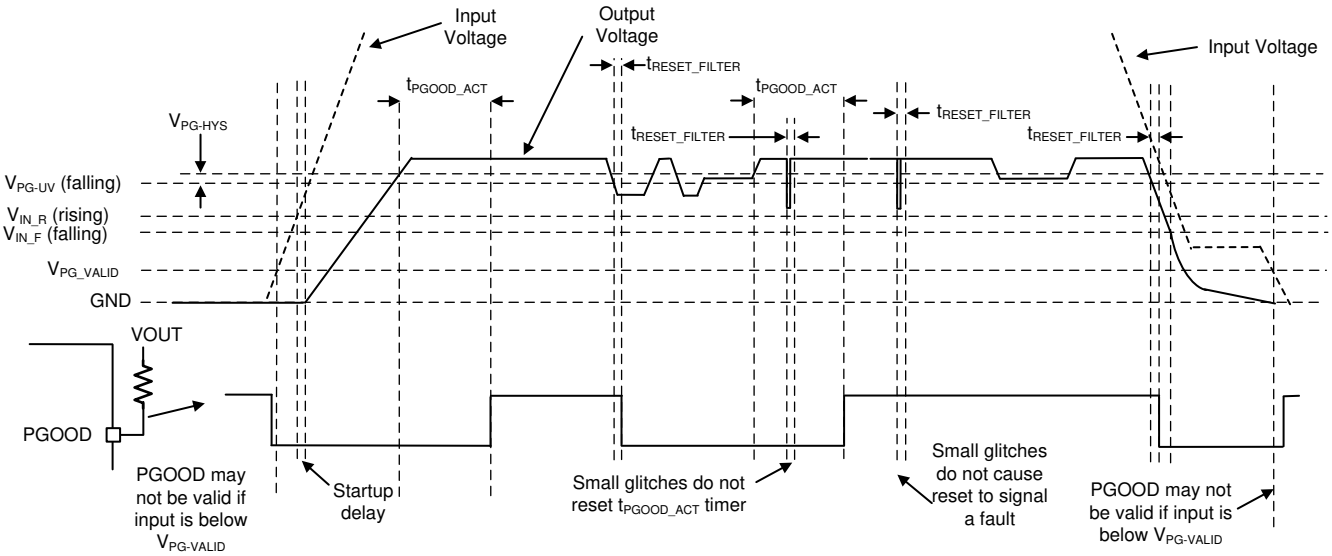


图 7-5. 电源正常运行（不包括 OV 事件）

表 7-2. PGOOD 的故障条件（拉至低电平）

故障条件启动	故障条件结束（在此之后，必须经过 t_{PGOOD_ACT} 才能释放 PGOOD 输出）
$V_{OUT} < V_{PG-UV}$ 且 $t > t_{RESET_FILTER}$	稳压输出电压： $V_{PG-UV} + V_{PG-HYS} < V_{OUT} < V_{PG-OV} - V_{PG-HYS}$
$V_{OUT} > V_{PG-OV}$ 且 $t > t_{RESET_FILTER}$	稳压输出电压
$T_J > T_{SD-R}$	$T_J < T_{SD-F}$ 且稳压输出电压
$EN < V_{EN-VOUT} - V_{EN-HYST}$	$EN > V_{EN-VOUT}$ 且稳压输出电压
$V_{CC} < V_{CC-UVLO} - V_{CC-UVLO-HYST}$	$V_{CC} > V_{CC-UVLO}$ 且稳压输出电压

7.3.4 内部 LDO、VCC UVLO 和 VOUT/FB 输入

LMR36500 使用内部 LDO 输出和 VCC 引脚为内部供电。VCC 引脚从 VIN（对于可调输出型号）或 VOUT/FB 获取电源，具体取决于输出电压的配置方式。在固定输出配置中，当 LMR36500 处于运行状态但尚未进行调节后，VCC 电源轨将继续从 VIN 引脚获取电源，直到 VOUT/FB 电压大于 3.15V（或当器件在软启动后达到稳态调节状态时）。在可调和固定输出型号中，VCC 电源轨通常可测量出 3.15V 电压。为了防止不安全运行，VCC 具有欠压锁定功能，可在内部电压过低时防止进行开关操作。请参阅节 6.5 中的 $V_{VCC-UVLO}$ 和 $V_{VCC-UVLO-HYST}$。启动期间，VCC 会瞬间超过其正常工作电压，直到超过 $V_{VCC-UVLO}$，然后降至正常工作电压。请注意，这些欠压锁定值与 LDO 压降结合使用时，会驱动最小输入电压上升和下降阈值。

7.3.5 自举电压和 $V_{BOOT-UVLO}$（BOOT 端子）

高侧开关驱动器电路需要高于 VIN 的偏置电压以确保 HS 开关导通。连接在 BOOT 和 SW 之间的电容器作为电荷泵用于将 BOOT 引脚上的电压升压到 (SW + VCC)。LMR36500 芯片上集成的自举二极管可更大限度地减小物理设计尺寸。TI 建议对 C_{BOOT} 使用额定电压为 10V 或更高的 100nF 电容器。BOOT 电压轨具有 UVLO 设置。该

UVLO 具有 $V_{BOOT-UVLO}$ 阈值，通常设置为 2.3V。如果 C_{BOOT} 电容器未充电到高于这个相对于 SW 引脚的电压，该器件会启动一个充电序列，在尝试开启高侧器件前将低侧开关导通。

7.3.6 输出电压选择

在 LMR36500 中，每个型号都可以配置为固定输出电压或可调输出电压。在器件初始化期间，器件检测是否存在反馈电阻，从而将目标输出电压配置为内部选择的值或可调版本。将输出电压配置为固定值时，只需将 VOUT/FB 引脚连接到系统输出电压节点即可。有关每个型号的固定输出电压设置，请参阅 *节 4*。

要配置可调输出电压，需要使用外部反馈电阻，如图 7-6 所示。通过将外部反馈电阻与大于 5kΩ 但小于或等于 10kΩ 的并联电阻相连
（请参阅*方程式 2*），可根据需要设置输出电压。内部基准电压为 1V。更多有关如何调整输出电压的详情，请参阅节 8.2.2.2.1。

使用器件系列中的固定输出配置时，只需将 FB 引脚（对于固定输出型号，在数据表的其余部分中，标识为 VOUT/FB 引脚）连接到系统输出电压节点。更多详细信息，请参阅 *节 4*。

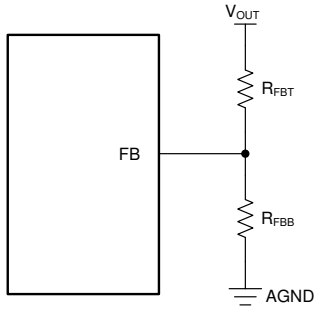


图 7-6. 为可调输出选项设置输出电压

$$5\ k\Omega < R_{FBT} || R_{FBB} \leq 10\ k\Omega \quad (2)$$

- R_{FBT} 是反馈分压器的顶部电阻
- R_{FBB} 是反馈分压器的底部电阻

配置为可调输出电压模式时，可以使用一个与 R_{FBT} 并联的额外前馈电容器 C_{FF} 来优化相位裕度和瞬态响应。更多详细信息，请参阅 *节 8.2.2.8*。在固定输出型号中，不需要额外的电阻分压器或前馈电容器 C_{FF}。

7.3.7 软启动和从压降中恢复

使用 LMR36500 进行设计时，软启动和从压降中恢复都会导致输出电压缓慢上升，必须将其视为两种单独的运行条件，如图 7-7 中所示。这些特性可在受控速率下提升输出电压，防止输出电压过冲。请参阅 节 7.3.7.1 和 节 7.3.7.2 了解更多详细信息。

7.3.7.1 软启动

软启动功能使 LMR3650x 系列器件能够逐渐达到稳态输出电压，从而降低系统的启动压力。软启动由以下任一条件触发：

- 在器件的 VIN 引脚上施加电压，从而释放欠压锁定。
- EN/UVLO 电压足以让器件进入运行模式。
- 由于过热保护而从关断状态恢复。

触发软启动后，内部基准电压缓慢上升。假设输出电压最初为 0V，基准电压在 t_{SS} 时间内斜升至目标输出电压的 90%。在软启动期间，开关模式设置为自动模式。自动模式会激活低侧 MOSFET 的二极管仿真，不允许出现负电感电流。这样就允许在启动期间对输出电压进行预偏置，使输出端预先存在电压，无需对输出电容器进行放电。图 7-7 展示了非偏置软启动和预偏置软启动之间的区别。

Copyright © 2023 Texas Instruments Incorporated

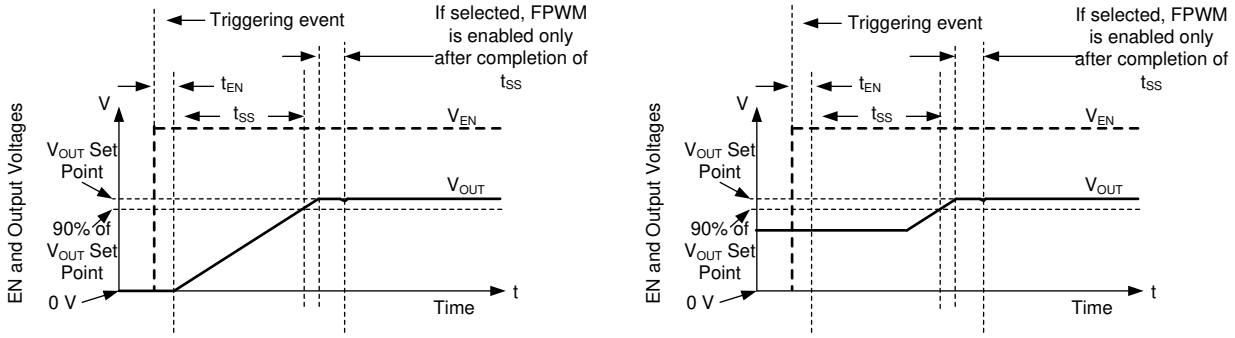


图 7-7. 带和不带预偏置电压的软启动

7.3.7.2 从压降中恢复

只要输出电压下降超过几个百分点，输出电压就会缓慢升高。这种情况称为平稳恢复，与软启动有两个重要区别：

- 基准电压设置为比实现当前输出电压所需的值高出大概 1%。
- 如果器件模式设置为 FPWM，则器件模式在从压降中恢复期间继续以该模式运行。如果输出电压突然被一个外部电源上拉，LMR36500 可在输出端下拉。请注意，正常运行期间提供的所有保护措施均可用，可防止在输出对高电压或接地短路时发生任何灾难性故障。

无论是由于高负载还是低输入电压导致输出电压下降，在导致输出降至其设定点以下的条件消除后，输出就会按照与启动期间相同的速度爬升。有关从压降中恢复的典型行为，请参阅图 7-8 和图 7-9。

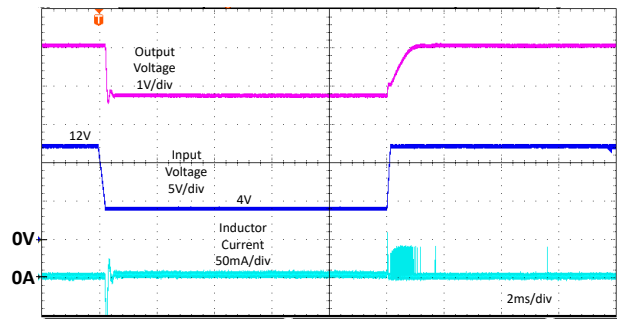


图 7-8. 压降性能：I_{OUT} = 0A

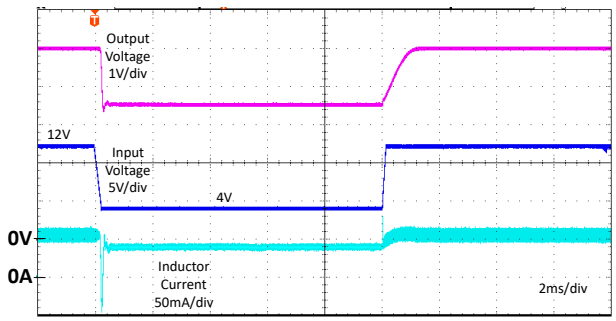


图 7-9. 压降性能：I_{OUT} = 50mA

7.3.8 电流限制和短路

LMR36500 通过高侧和低侧 MOSFET 的逐周期电流限制，在过流情况下受到保护。

高侧 MOSFET 过流保护是通过典型峰值电流模式控制方案来实现的。当高侧开关在较短的消隐时间后导通时，将检测到高侧开关电流。在每个开关周期，将高侧开关电流与固定电流设定点的最小值，或与内部误差放大器环路的输出减去斜率补偿之后的值进行比较。由于内部误差放大器环路的输出具有最大值，并且斜率补偿随着占空比的增大而增加，因此如果占空比通常高于 35%，高侧电流限值会随着占空比的增加而降低。

当低侧开关接通时，也会检测和监控流经该开关的电流。与高侧器件一样，低侧器件具有由内部误差放大器环路命令的关断功能。对于低侧器件，即使振荡器正常启动一个新的开关周期，也会在电流超过此值时阻止关断。与高侧器件一样，关断电流的高低也受到限制。该限值在图 7-10 中称为低侧电流限值 I_{VALMAX}。如果超出低侧电流限值，低侧 MOSFET 将保持导通状态，高侧开关不会导通。一旦低侧电流降至此限值以下，低侧开关就会关断，并且只要自高侧器件上次导通后至少经过一个时钟周期，高侧开关就会再次导通。

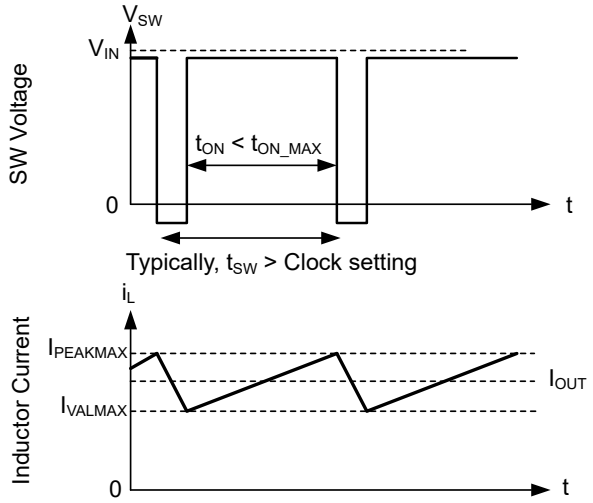


图 7-10. 电流限值波形

由于电流波形假定值介于 $I_{PEAKMAX}$ 和 I_{VALMAX} 之间，因此最大输出电流非常接近这两个值的平均值，除非占空比非常高。在电流限制下运行之后将使用迟滞控制，并且电流不会随着输出电压接近零而增加。

如果占空比非常高，电流纹波必须非常低以防止不稳定。由于电流纹波较低，因此该器件能够提供全电流。提供的电流非常接近 I_{VALMAX}。

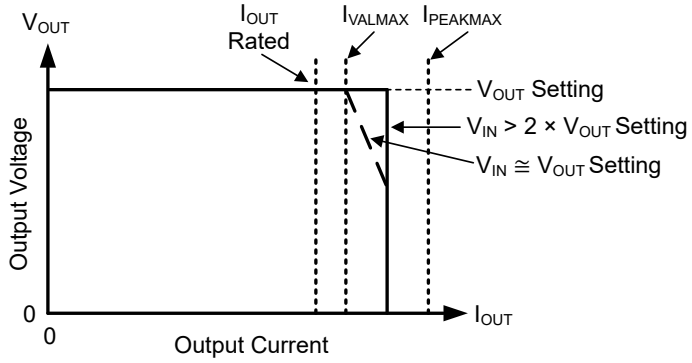


图 7-11. 输出电压与输出电流间的关系

大多数情况下，电流限制为 $I_{PEAKMAX}$ 和 I_{VALMAX} 的平均值，约为最大额定电流的 1.3 倍。如果输入电压较低，电流可能限制在约为 I_{VALMAX}。另请注意，最大输出电流不能超过 $I_{PEAKMAX}$ 和 I_{VALMAX} 的平均值。消除过载后，器件就会像在软启动中一样恢复。

图 7-12 展示了对输出端施加短路时的典型行为

Copyright © 2023 Texas Instruments Incorporated

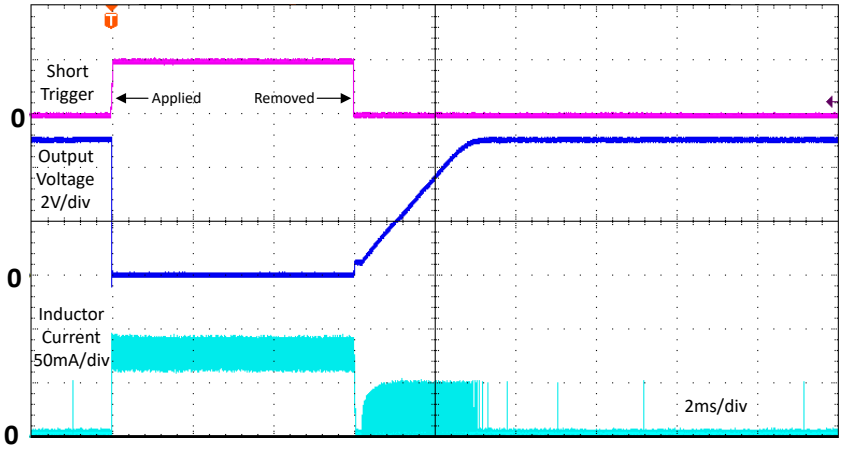


图 7-12. 典型的短路行为：V_{IN} = 24V

7.3.9 热关断

当器件结温超过 168°C（典型值）时，热关断通过关闭内部开关来限制总功率耗散。低于 158°C（最小值）时不会触发热关断。热关断发生后，迟滞会阻止器件开关，直到结温降至约 158°C（典型值）。当结温降至低于 158°C（典型值）时，LMR36500 会尝试另一次软启动。

当 LMR36500 由于结温过高而关断时，会继续向 VCC 供电。为了防止由于对 VCC 施加短路而导致过热，为 VCC 供电的 LDO 降低了电流限制，而器件因高结温而被禁用。LDO 在热关断期间仅提供几毫安的电流。

Copyright © 2023 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 关断模式

器件的 EN/UVLO 引脚可提供电气开/关控制功能。当 EN/UVLO 引脚电压低于 0.4V 时，内部 LDO 被禁用，并且内部功率 MOSFET 不会进行开关。在关断模式下，静态电流降至 0.5μA（典型值）。

7.4.2 待机模式

当 EN/UVLO 引脚电压大于 $V_{EN-WAKE}$ 但小于 $V_{EN-VOUT}$ 时，内部 LDO 将启用。在 VCC 高于其欠压阈值 ($V_{CC-UVLO}$) 后，精密使能电路将启用。内部功率 MOSFET 会一直保持关断状态，除非 EN/UVLO 引脚上的电压超过其精密使能阈值 ($V_{EN-VOUT}$)。

7.4.3 工作模式

只要 EN/UVLO 引脚电压高于 $V_{EN-VOUT}$，V_{IN} 足以满足 V_{IN_R} 要求，并且不存在其他故障条件，LMR36500 就会处于工作模式。要使其工作，最简单的方法是将 EN/UVLO 引脚连接到 V_{IN}，这样可以在施加的输入电压超过最小 V_{IN_R} 时实现自启动。

在工作模式下，根据负载电流、输入电压和输出电压的不同，LMR36500 处于五种工作模式之一：

- ***连续导通模式*** (CCM)：负载电流大于电感器电流纹波的一半时，开关频率固定
- ***自动模式*** - 轻负载运行：在超轻负载下开关频率降低时为 PFM
- ***FPWM 模式*** - 轻负载运行：负载电流低于电感器电流纹波的一半时为连续导通模式 (CCM)
- ***最短导通时间***：在高输入电压、低输出电压下，开关频率会降低以保持稳压。
- ***压降模式***：降低开关频率以更大限度地减小压降时采用该模式。

7.4.3.1 CCM 模式

LMR36500 的以下运行说明参考了*功能方框图*和图 7-13 中的波形。LMR36500 在轻负载时有两种行为：自动模式和 FPWM 模式。无论轻负载运行配置如何，当负载电流大于电感器纹波电流的一半时，转换器都会以 CCM 模式运行。

在 CCM 中，LMR36500 以变化的占空比 (D) 导通内部高侧 (HS) 和低侧 (LS) 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 引脚电压 V_{SW} 摆动至大约 V_{IN}，电感器电流 I_L 以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF}，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。转换器环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义：

$$D = T_{ON} / T_{SW} \tag{3}$$

在忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比：

$$D = V_{OUT} / V_{IN} \tag{4}$$

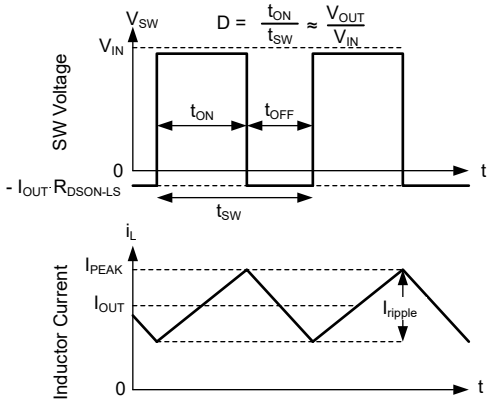


图 7-13. 连续导通模式 (CCM) 下的 SW 电压和电感器电流波形

7.4.3.2 自动模式 - 轻负载运行

以自动模式运行时允许在正常电流模式运行与重负载和高效轻负载运行之间进行无缝转换。另一种称为 FPWM 模式，即使在空载时也能保持满频率。LMR36500 的运行模式取决于从该系列中选择的型号。请注意，当频率与外部信号同步时，所有器件都以 FPWM 模式运行。

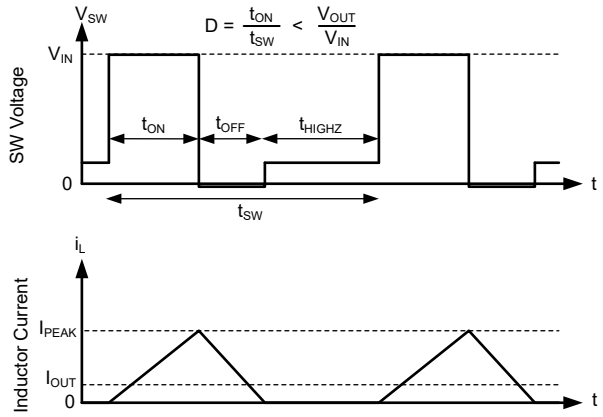
LMR36500 仅在自动模式下采用轻负载运行方式。轻负载运行采用两种技术来提高效率：

- 二极管仿真，支持 DCM 运行。请参阅图 7-14。
- 降频。请参阅图 7-15。

请注意，虽然这两个特性相互配合来改善轻负载效率，但它们是彼此独立的。

7.4.3.2.1 二极管仿真

二极管仿真可防止反向电流通过电感器，这需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。在峰值电流固定的情况下，随着输出电流降至零，频率必须降至接近零以保持稳定。



在自动模式下，一且 SW 节点电流接近零，低侧器件就会关闭。因此，在运行二极管仿真时，一且输出电流小于 CCM 模式中电感器纹波的一半，该器件就会以 DCM 模式运行。

图 7-14. PFM 运行

LMR36500 在自动模式下具有最小峰值电感器电流设置（请参阅 *节 6.5* 中的 $I_{PEAK-MIN}$）。电流在固定输入电压下降至低电平后，导通时间恒定。然后，通过调整频率来实现稳压。这种工作模式称为 PFM 模式稳压。

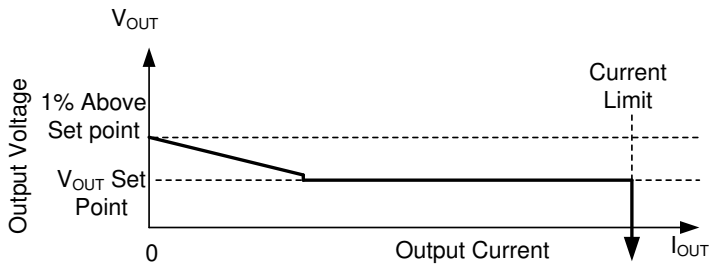
7.4.3.2.2 降频

LMR36500 实现降频的原因有以下几个：

1. 轻负载运行
2. 最短导通时间运行，请参阅节 7.4.3.4
3. 压降运行，请参阅节 7.4.3.5

轻负载时，由于输出电压阻抗增加，LMR36500 的开关频率降低，输出电压增加。只要内部误差放大器补偿输出 COMP（一种内部信号）为低电平并且 FB 的调节设定点与施加到 FB 的电压之间存在偏移，就会启用此功能。最终结果是，在自动模式下轻负载运行时的输出阻抗比正常工作时大。当器件完全空载时，输出电压必须大约为 1% 高电平。

Copyright © 2023 Texas Instruments Incorporated



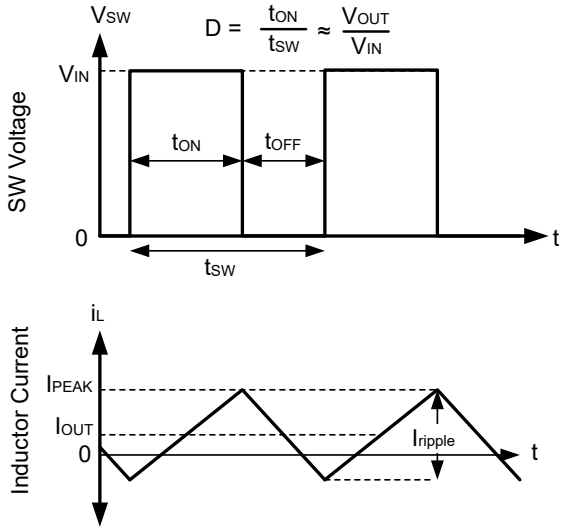
在自动模式下，一旦输出电流低于器件大概 1/10 的额定电流，输出电阻会增加，以便在降压转换器完全空载时输出电压为 1% 高电平。

图 7-15. 自动模式下稳态输出电压与输出电流间的关系

在 PFM 模式下运行时，需要在输出电压上提供小幅的直流正偏移量来激活 PFM 检测器。PFM 中的频率越低，V_{OUT} 上所需的直流偏移量就越大。如果 V_{OUT} 上的直流偏移量不可接受，则可以在 V_{OUT} 或 FPWM 模式下使用虚拟负载来减少或消除此偏移量。

7.4.3.3 FPWM 模式 - 轻负载运行

在 FPWM 模式下，频率在轻负载时保持不变。为了保持频率，允许有限的反向电流流过电感器。反向电流受反向电流限制电路的限制，有关反向电流限制值，请参阅*电气特性*。



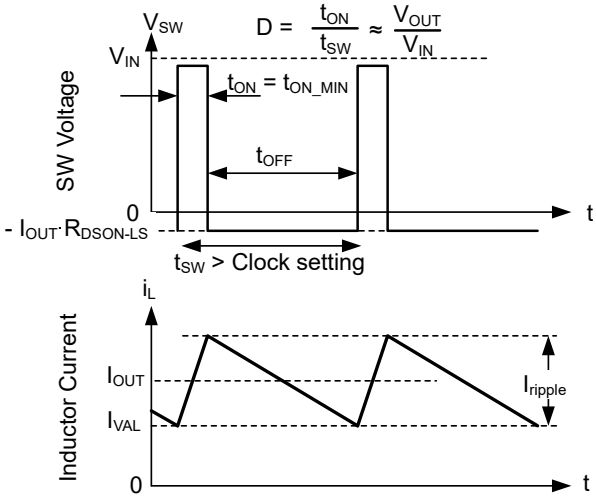
在 FPWM 模式下，即使 I_{OUT} 小于 I_{ripple} 的一半，也可实现连续导通 (CCM)。

图 7-16. FPWM 模式运行

对于所有器件，在 FPWM 模式下，如果输出电压足够高，即使在轻负载时也能实现最短导通时间，则频率降低仍然可用，从而在涉及上拉输出的故障期间实现良好的行为。

7.4.3.4 最短导通时间运行

即使输入/输出电压比值要求导通时间小于最小值，LMR36500 也能继续调节输出电压。此操作通过使用谷值电流控制来实现。补偿电路始终决定最大峰值电感器电流和最大谷值电感器电流。如果由于任何原因超过谷值电流，则时钟周期会延长，直到谷值电流降至补偿电路确定的值以下。如果转换器未在电流限制下运行，则最大谷值电流设置为高于峰值电感器电流，以防止使用谷值控制，除非无法仅使用峰值电流进行调节。如果输入输出电压比过高，使得电感器电流峰值超过补偿规定的峰值命令，高侧器件也无法足够快地关断以调节输出电压。因此，补偿电路可降低峰值电流和谷值电流。一旦补偿电路选择了足够低的电流，谷值电流就会与补偿电路所要求的电流相匹配。在这些条件下，低侧器件保持导通状态，并阻止下一个时钟周期启动，直到电感器电流降至所需的谷值电流以下。由于导通时间固定为最小值，因此这种类型的运行与使用恒定导通时间 (COT) 控制方案的器件的运行类似；请参阅图 7-17。



在谷值控制模式下，调节最小电感器电流，而不是峰值电感器电流。

图 7-17. 谷值电流模式运行

Copyright © 2023 Texas Instruments Incorporated

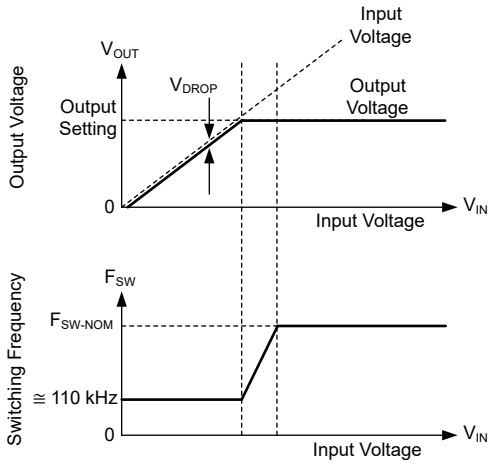
7.4.3.5 压降

压降运行被定义为任何需要频率下降以实现所需占空比的输入/输出电压比。在给定的时钟频率下，占空比受最短关断时间的限制。达到该限值后，如果保持时钟频率，输出电压会下降，如图 7-19 所示。LMR36500 不允许输出电压下降，而是将高侧开关导通时间延长到时钟周期结束后，直至达到所需的峰值电感器电流。达到峰值电感器电流或经过预先确定的最大导通时间 t_{ON-MAX} 后，时钟就可以开始一个新的周期。因此，一旦由于存在最短关断时间 $t_{OFF-MIN}$，所需占空比无法在所选时钟频率下实现，频率就会下降以保持稳定。如图 7-18 所示，如果输入电压足够低，即使在导通时间为 t_{ON-MAX} 时也无法调节输出电压，则输出电压会降至略低于输入电压 V_{DROP}。有关从压降中恢复的更多信息，请再次查看节 7.3.7.2。

任何降压稳压器的压降性能都受功率 MOSFET 的 R_{DSON}、电感器的直流电阻和控制器可实现的最大占空比的影响。如前所述，该器件会自动降低开关频率，以更大限度提高压差模式下的有效占空比。本数据表中使用了两种*压降* 电压定义。对于这两种定义，电压降是在特定条件下输入和输出电压之间的差值。对于第一种定义，差值是在开关频率刚刚开始下降时获得的。在这种情况下，输出电压处于稳压范围内。对于第二种定义，压差是在输出电压下降标称稳压值的 1% 时获得的。在这种情况下，开关频率已达下限。可以使用方程式 5 计算频率下限，使用方程式 6 计算最大有效占空比。有关详细的压降计算方式，请联系您的 TI 代表。

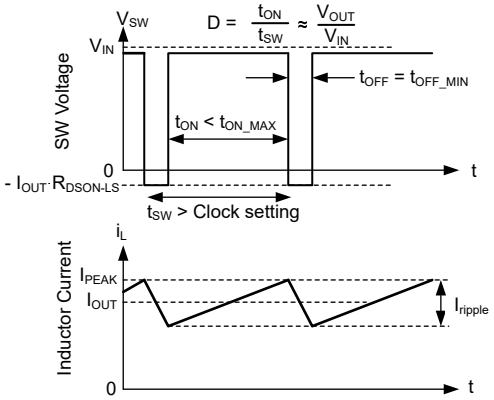
$$F_{MIN} = \frac{1}{T_{ON-MAX} + T_{OFF-MIN}} \tag{5}$$

$$D_{MAX} = \frac{T_{ON-MAX}}{T_{ON-MAX} + T_{OFF-MIN}} \tag{6}$$



输出电压和频率与输入电压间的关系：如果输入电压和输出电压设置之间的差异很小，IC 会降低频率以保持稳压。如果输入电压过低，无法在大约 110kHz 的频率下提供所需的输出电压，则输入电压会跟踪输出电压。

图 7-18. 压降中的频率和输出电压



压降时的开关波形。电感器电流需要比正常时钟更长的时间才能达到所需的峰值。因此，频率会下降。该频率下降受到 t_{ON-MAX} 的限制。

图 7-19. 压降波形

Copyright © 2023 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

LMR36500 降压直流/直流转换器通常用于将较高的直流电压转换为较低的直流电压，最大输出电流为 50mA。可按照以下设计过程为 LMR36500 选择元件。

备注

除非另有说明，否则以下应用信息中给出的所有电容值均指*有效* 值。*有效* 值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个过程中使用具有 X7R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小*有效* 电容达到所需值。这种用法也可以降低单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供*有效* 电容的最小值。

8.2 典型应用

图 8-1 和图 8-2 展示了 LMR36500 的典型应用电路。该器件旨在各种外部元件和系统参数下正常工作。但是，针对特定的外部电感和输出电容设计了内部补偿。作为快速入门指南，表 8-1 提供了一系列最常见输出电压下的典型元件值。

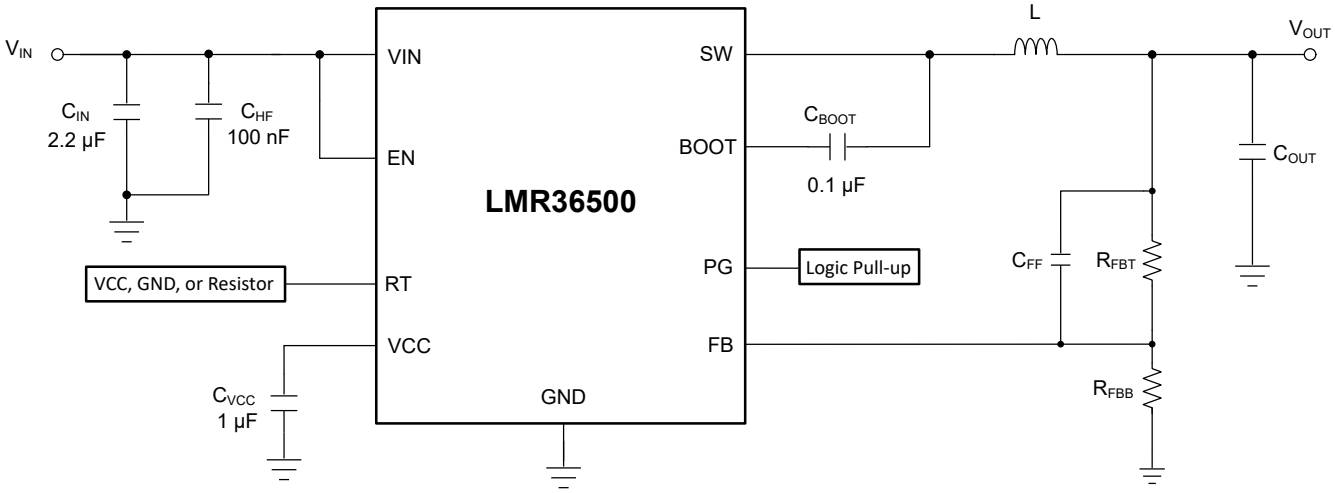


图 8-1. 应用电路示例：ADJ 输出电压模式

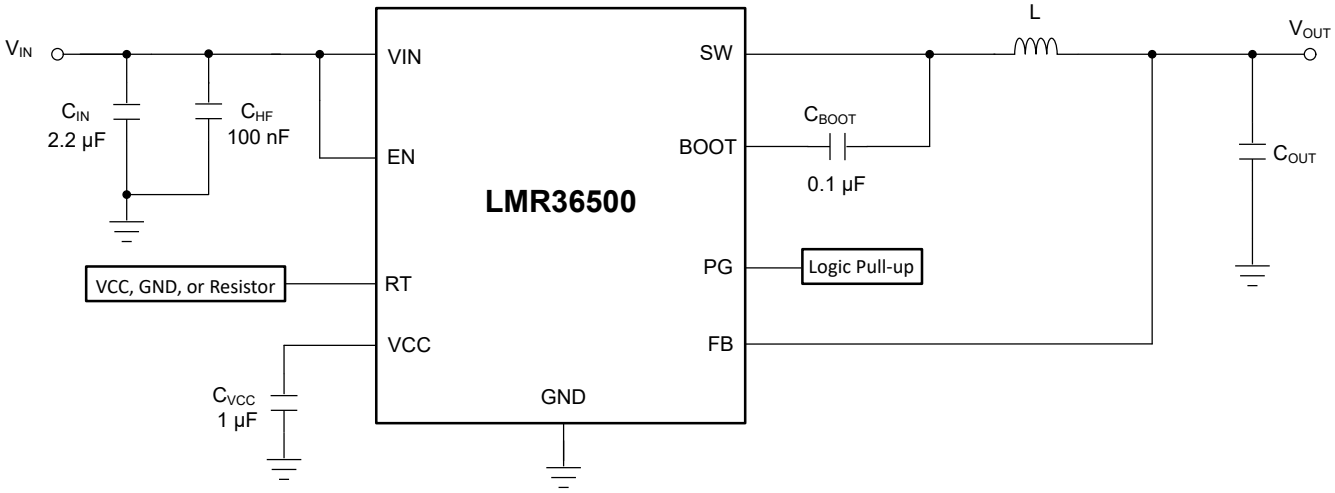


图 8-2. 应用电路示例：固定输出电压模式

表 8-1. 外部元件典型值[(1)]

f_{SW} (kHz)	V_{OUT} (V)	L (µH)	直流偏置下的标称 C_{OUT}	R_{FBT} (Ω)	R_{FBB} (Ω)	C_{FF} (pF)	C_{IN}	C_{BOOT}	C_{VCC}
500	5	330	4µF	修复	修复	不适用	2.2µF + 100nF	100nF	1µF
1000	5	220	3µF	修复	修复	不适用	2.2µF + 100nF	100nF	1µF
2200	5	100	2µF	修复	修复	不适用	2.2µF + 100nF	100nF	1µF
500	3.3	330	4µF	修复	修复	不适用	2.2µF + 100nF	100nF	1µF
1000	3.3	150	4µF	修复	修复	不适用	2.2µF + 100nF	100nF	1µF
2200	3.3	68	3µF	修复	修复	不适用	2.2µF + 100nF	100nF	1µF
500	1.8	220	4µF	10kΩ	12.4kΩ	0	2.2µF + 100nF	100nF	1µF
1000	1.8	100	4µF	10kΩ	12.4kΩ	0	2.2µF + 100nF	100nF	1µF
2200	1.8	33	4µF	10kΩ	12.4kΩ	0	2.2µF + 100nF	100nF	1µF

Copyright © 2023 Texas Instruments Incorporated

表 8-1. 外部元件典型值[1] （续）

f_{SW} (kHz)	V_{OUT} (V)	L (μH)	直流偏置下的标称 C_{OUT}	R_{FBT} (Ω)	R_{FBB} (Ω)	C_{FF} (pF)	C_{IN}	C_{BOOT}	C_{VCC}
500	12	680	4μF	100kΩ	9.09kΩ	120	2.2μF + 100nF	100nF	1μF
1000	12	330	4μF	100kΩ	9.09kΩ	120	2.2μF + 100nF	100nF	1μF
2200	12	150	4μF	100kΩ	9.09kΩ	120	2.2μF + 100nF	100nF	1μF

(1) 这些设计具有 12V 至 48V 的输入电压范围和 50mA 的最大负载电流。

8.2.1 设计要求

节 8.2.2 提供了基于表 8-2 的详细设计过程。

表 8-2. 详细设计参数

设计参数	示例值
输入电压	24V（6V 至 65V）
输出电压	5V
最大输出电流	0A 至 50mA
开关频率	1000kHz

8.2.2 详细设计过程

以下设计过程适用于表 8-2 和图 8-2。

8.2.2.1 选择开关频率

选择开关频率时需权衡转换效率和整体设计尺寸。较低的开关频率意味着较小的开关损耗，通常会实现更高的系统效率。不过，较高的开关频率允许使用较小的电感器和输出电容器，因此得到的设计更加紧凑。此示例通过将 RT 引脚连接至 VCC 采用 1000kHz。

8.2.2.2 设置输出电压

该器件的 VOUT/FB 可以直接连接到输出电容器，也可以连接到反馈电阻分压器的中点。当直接连接到输出电容器时，该器件假定需要 3.3V 或 5V 的固定输出电压。3.3V 或 5V 固定输出选项均在出厂时经过修整，为特定器件所独有。有关固定输出电压版本的选择，请参阅节 4。

对于本设计示例，我们需要 5V 的输出电压，因此我们选择 LMR36500P5 器件。

8.2.2.2.1 用于实现可调节输出的 V_{OUT}/FB

如果需要其他电压，可以将 V_{OUT}/FB 连接到反馈电阻分压器网络以设置输出电压。分压器网络由 R_{FBT} 和 R_{FBB} 组成，并闭合输出电压与转换器之间的环路。转换器通过保持 V_{OUT}/FB 引脚上的电压与内部基准电压 V_{REF} 相等来调节输出电压。转换器通过检测启动期间的反馈路径的电阻，确定是需要固定输出电压还是可调输出电压。为确保转换器调节至所需的输出电压，R_{FBT} 和 R_{FBB} 并联组合的典型最小值为 5kΩ，典型最大值为 10kΩ，如方程式 7 所示。方程式 8 可用作确定 R_{FBT} 值的起点。请参阅表 8-3 列出的各种输出电压的可接受电阻值。

分压器的电阻是噪声拾取过多和输出负载过大之间的折衷。较小的电阻值会降低噪声灵敏度，但也会降低轻负载效率。R_{FBT} 的建议最大值为 200kΩ。

$$5\ k\Omega < R_{FBT} || R_{FBB} \leq 10\ k\Omega \tag{7}$$

$$R_{FBT} \leq 10\ k\Omega \times \frac{V_{OUT}}{1\ V} \tag{8}$$

表 8-3. 对应于各种输出电压的建议反馈电阻值

V_{OUT} (V)	R_{FBT} [1] (kΩ)	R_{FBB} [1] (kΩ)
1.2	10.2	51.1
2.5	24.9	16.5
3.3	33.2	14.3
5	49.9	12.4

表 8-3. 对应于各种输出电压的建议反馈电阻值（续）

V_{OUT} (V)	R_{FBT} (1) (kΩ)	R_{FBB} (1) (kΩ)
12	110	10

(1) R_{FBT} 和 R_{FBB} 基于 1% 标准电阻值。

8.2.2.3 电感器选型

电感值和饱和电流是选择电感器的参数。电感值基于理想的纹波电流峰峰值得出，通常选择为最大输出电流的 20% 至 40% 范围。经验表明，电感纹波电流的理想值是最大负载电流的 30%。请注意，当为最大负载远小于器件可用最大值的应用选择纹波电流时，使用最大器件电流。方程式 9 可用于确定电感值。常数 K 是电感器电流纹波的百分比。在本示例中，请选择 K = 0.4，并得出电感 L = 200μH。选择下一个标准值 L = 220μH。

$$L = \frac{(V_{IN} - V_{OUT})}{f_{SW} \times K \times I_{OUT\,max}} \text{ x } \frac{V_{OUT}}{V_{IN}} \tag{9}$$

理想情况下，电感器的饱和额定电流至少与高侧开关电流限值 $I_{PEAKMAX}$ 一样大（请参阅*电气特性*）。让电感器的饱和电流额定值与高侧开关电流限值一样大，可以确保即使在输出端发生短路期间，电感器也不会饱和。当电感磁芯材料饱和时，电感下降到一个非常低的值，导致电感电流上升非常快。虽然谷值电流限值 I_{VALMAX} 旨在降低电流耗尽的风险，但饱和电感器会使电流迅速上升到高电平。这种快速上升的情况可能导致元件损坏。不允许电感器饱和。采用铁氧体磁芯材料的电感器具有非常*硬*的饱和特性，但通常比铁粉磁芯具有更低的磁芯损耗。铁粉磁芯具有*软*饱和，允许在一定程度上放宽电感器的额定电流。但在高于大约 1MHz 的频率下，它们具有更多的内芯损耗。在任何情况下，电感器饱和电流不得小于满载时的最大峰值电感电流。

为了避免次谐波振荡，以 50% 或更高占空比运行时，电感值不得小于方程式 10 中给出的值：

$$L \geq 15.6 \times \frac{V_{OUT}}{F_{SW}} \tag{10}$$

最大电感值受到电流模式控制功能正确执行所需的最小电流纹波的限制。作为经验法则，在正常情况下，最小电感器波纹电流必须不少于器件最大额定电流的约 10%。

8.2.2.4 输出电容器选型

该器件的电流模式控制方案允许在宽输出电容范围内运行。输出电容器组通常受限于负载瞬态要求和稳定性，而不是输出电压纹波。有关 3.3V 和 5V 输出电压的典型输出电容值，请参阅表 8-1。根据表 8-1，对于 5V 输出设计，本例中可以选择建议的 3μF（通常为 2 x 2.2μF）陶瓷输出电容器。对于其他具有其他输出电压的设计，可以使用 WEBENCH 作为选择输出电容值的起点。

实际上，输出电容器对瞬态响应和环路相位裕度的影响非常大。负载瞬态测试和波特图是验证任何给定设计的理想方法，必须始终在应用投入生产之前完成。除了所需的输出电容外，放置在输出端的小型陶瓷电容器还有助于降低高频噪声。1nF 至 100nF 范围内的小外壳尺寸陶瓷电容器
非常有助于减少由电感器和电路板寄生效应引起的输出尖峰。

将总输出电容的最大值限制在设计值的 10 倍左右，或 1000μF，以较小者为准。较大的输出电容值会对稳压器的启动行为以及环路稳定性产生不利影响。如果必须使用大于此处注释的值，则必须仔细研究满载启动和环路稳定性。

8.2.2.5 输入电容器选型

除了提供纹波电流并将开关噪声与其他电路隔离，陶瓷输入电容器还为稳压器提供低阻抗源。该电容器的典型值为 2.2μF。该电容的额定值必须至少确保可以达到应用所需的最大输入电压，最好是最大输入电压的两倍。可以增大该电容以帮助降低输入电压纹波，并在负载瞬态期间保持输入电压。此外，必须在输入端尽可能靠近稳压器的位置放置一个 100nF 的小外壳尺寸陶瓷电容器。这为器件内部的控制电路提供了高频旁路。在本例中，选择了一个 2.2μF 100V X7R（或更好）的陶瓷电容器。100nF 电容器必须也具有 100V 的额定电压，并且具有 X7R 电介质。

Copyright © 2023 Texas Instruments Incorporated

最好在输入端使用与陶瓷电容器并联的电解电容器。如果使用长引线或布线将输入电源连接到稳压器，情况尤其如此。该电容器的中等 ESR 有助于抑制由长电源引线引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

大多数输入开关电流流经陶瓷输入电容器。该电流的近似均方根值可根据方程式 11 进行计算，且必须根据制造商的最大额定值进行检查。

$$I_{RMS} \cong \frac{I_{OUT}}{2} \tag{11}$$

8.2.2.6 C_{BOOT}

需要在 BOOT 引脚与 SW 引脚之间连接自举电容器。此电容器存储的能量用于为功率 MOSFET 的栅极驱动器供电。需要一个 100nF 的优质陶瓷电容器，电压至少为 16V。

8.2.2.7 VCC

VCC 引脚是内部 LDO 的输出，用于为稳压器的控制电路供电。该输出需要一个 1μF、16V 陶瓷电容器以从 VCC 连接到 GND，以确保正常运行。通常，此输出不得加载任何外部电路。但是，该输出可用于为电源正常功能提供上拉电阻（请参阅 *节 7.3.3*）。在这种情况下，10kΩ 至 100kΩ 范围内的值是一个不错的选择。VCC 上的标称输出电压为 3.15V；有关限值，请参阅*电气特性*。

8.2.2.8 C_{FF} 选型

在某些情况下，可在 R_{FBT} 上使用前馈电容器，以改善负载瞬态响应或改善环路相位裕度。在使用前馈电容器进行实验时，*“使用前馈电容器优化内部补偿直流/直流转换器的瞬态响应”应用报告* 非常有用。

由于反馈检测电路的性质，必须限制 C_{FF} 的值，以确保在配置可调输出电压时建立所需的输出电压。请根据方程式 12 确保 C_{FF} 小于最大值。

$$C_{FF} < C_{OUT} \times \frac{\sqrt{V_{OUT}}}{1.2M\Omega} \tag{12}$$

8.2.2.9 外部 UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。通过使用图 8-3 所示的电路，可以实现与器件内部提供的输入 UVLO 电平不同的输入电平。器件导通时的输入电压被指定为 V_{ON}，而关断电压为 V_{OFF}。首先，R_{ENB} 阻值在 10kΩ 至 100kΩ 的范围内选择，然后分别使用方程式 13 和方程式 14 计算 R_{ENT} 和 V_{OFF}。

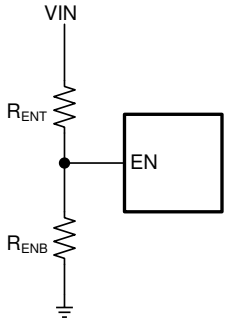


图 8-3. 外部 UVLO 应用的设置

$$R_{ENT} = \left(\frac{V_{ON}}{V_{EN-VOUT}} - 1\right) \times R_{ENB} \tag{13}$$

$$V_{OFF} = V_{ON} \times \left(1 - \frac{V_{EN-HYS}}{V_{ENVOUT}}\right) \tag{14}$$

其中

- V_{ON} 为 V_{IN} 导通电压。
- V_{OFF} 为 V_{IN} 关断电压。

8.2.2.10 最高环境温度

与任何功率转换器件一样，LMR36500 在运行时会消耗内部功率。这种功耗的影响是将转换器的内部温度升高到环境温度以上。内核温度 (T_J) 是环境温度、功率损耗以及器件的有效热阻 $R_{\theta JA}$ 和 PCB 组合的函数。LMR36500 的最高结温必须限制为 150°C。这一限制可限制器件的最大功率耗散，从而限制负载电流。方程式 15 展示了重要参数之间的关系。很容易看出，较大的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算转换器效率。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。$R_{\theta JA}$ 的正确值更难估计。如*“半导体和 IC 封装热指标”应用报告* 中所述，*热性能信息* 表中给出的 $R_{\Theta JA}$ 值对于设计用途无效，不得用于估算应用的热性能。该表中报告的值是在实际应用中很少获得的一组特定条件下测量的。有关更多信息，请参阅*“半导体和 IC 封装热指标”应用报告*。

$$I_{OUT|MAX} = \frac{(T_J - T_A)}{R_{\theta JA)}} \times \frac{\eta}{1-\eta} \times \frac{1}{V_{OUT}} \tag{15}$$

其中

- η 是效率。

有效 $R_{\theta JA}$ 是一个关键参数，取决于许多因素，例如：

- 功率耗散
- 空气温度和流量
- PCB 面积
- 铜散热器面积
- 封装下的散热过孔数量
- 相邻元件放置

图 8-4 中提供了 $R_{\theta JA}$ 与铜面积关系的典型示例。图中给出的铜面积对应于每层。对于 4 层 PCB 设计，顶层和底层为 2oz 覆铜，内部两层为 1oz。对于 2 层 PCB 设计，顶层和底层均为 2oz 覆铜。请注意，这些图表中给出的数据仅用于说明目的，任何给定应用的实际性能取决于前面提到的所有因素。

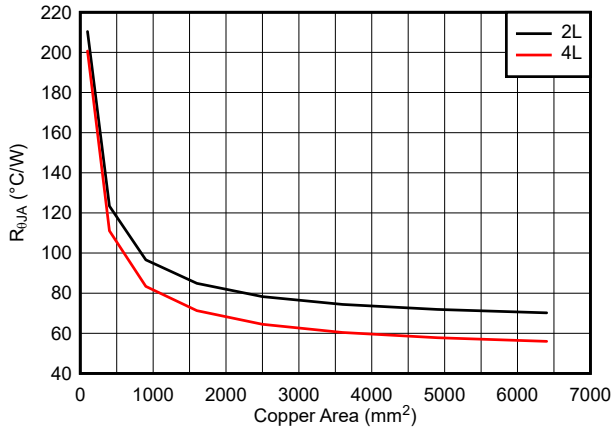


图 8-4. 典型 $R_{\Theta JA}$ 与铜面积间的关系

对于给定的工作条件，可以使用方程式 16 来估算 IC 结温。

$$T_J \approx T_A + R_{\theta JA} \times \text{IC Power Loss} \tag{16}$$

其中

- T_J 为 IC 结温 (°C)。

Copyright © 2023 Texas Instruments Incorporated

- T_A 为环境温度（°C）。
- $R_{\theta JA}$ 为热阻 (°C/W)
- IC Power Loss 是 IC 的功率损耗 (W)。

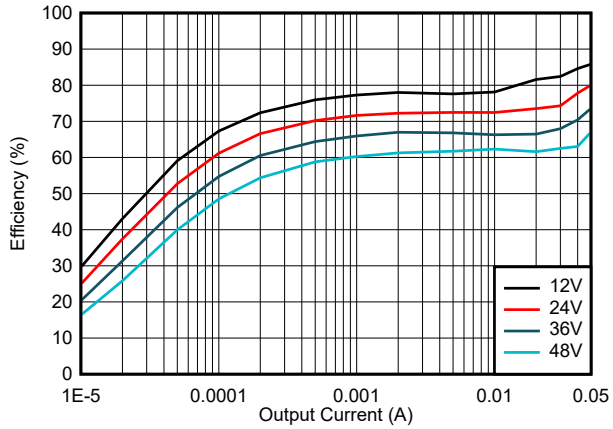
上面提到的 IC Power Loss 等于总功率损耗减去来自电感器直流电阻的损耗。可以使用 WEBENCH 来近似计算特定工作条件和温度下的总功率损耗。

以下资源可用作理想热 PCB 设计和针对给定应用环境估算 $R_{\theta JA}$ 的指南：

- *“热设计：学会洞察先机，不做事后诸葛”应用报告*
- *“外露焊盘封装实现理想热阻的电路板布局布线指南”应用报告*
- *“半导体和 IC 封装热指标”应用报告*
- *“使用 LM43603 和 LM43602 简化热设计”应用报告*
- *“PowerPAD™ 耐热增强型封装”应用报告*
- *“PowerPAD™ 速成”应用报告*
- *“使用新的热指标”应用报告*
- *PCB 热量计算器*

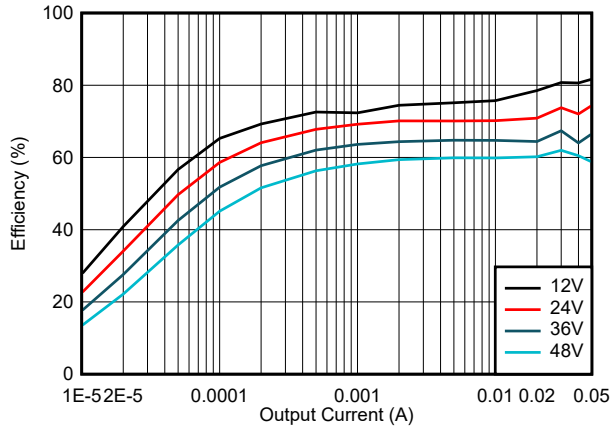
8.2.3 应用曲线

本节中的数据是使用 LMR36500EVM 获取的。所有曲线均基于 T_A = 25°C 条件下的典型值。有关详细信息，请参阅表 8-4。



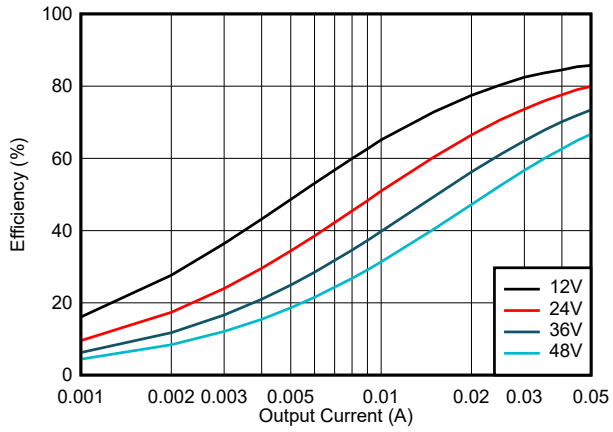
LMR36500P5 V_{OUT} = 5V（固定值） 1MHz（自动）

图 8-5. 效率



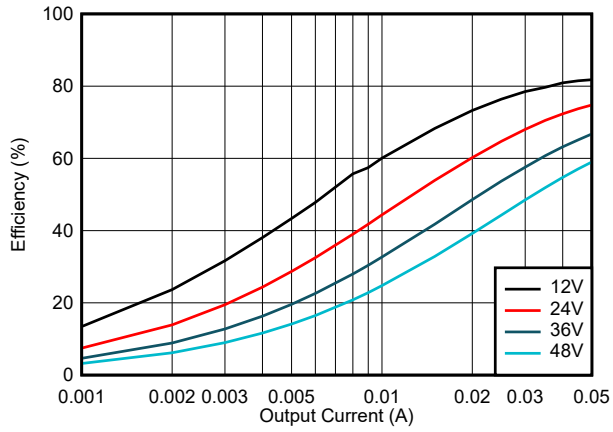
LMR36500P3 V_{OUT} = 3.3V（固定值） 1MHz（自动）

图 8-6. 效率



LMR36500F5 V_{OUT} = 5V（固定值） 1MHz (FPWM)

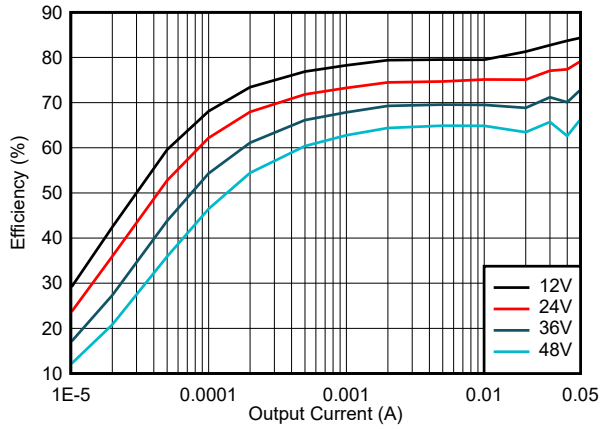
图 8-7. 效率



LMR36500F3 V_{OUT} = 3.3V（固定值） 1MHz (FPWM)

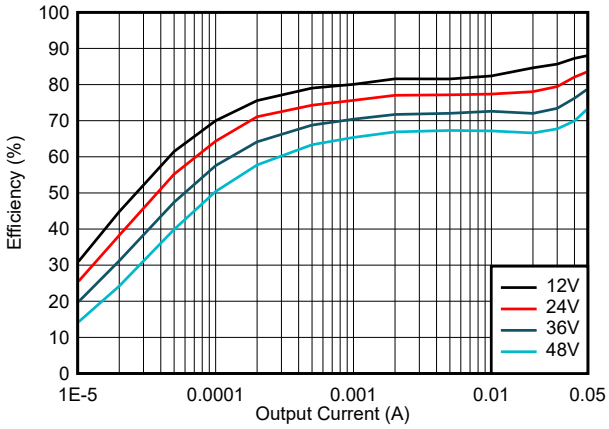
图 8-8. 效率

Copyright © 2023 Texas Instruments Incorporated



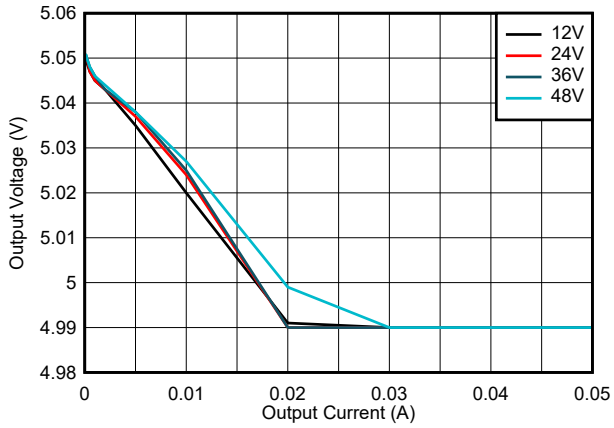
LMR36500P3 V_{OUT} = 3.3V（固定值） 600kHz（自动）

图 8-9. 效率



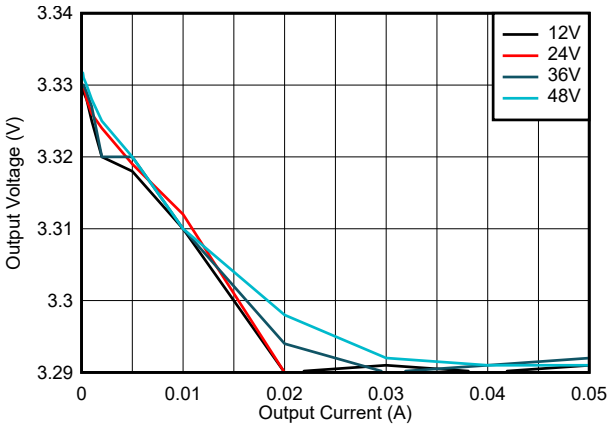
LMR36500P5 V_{OUT} = 5V（固定值） 600kHz（自动）

图 8-10. 效率



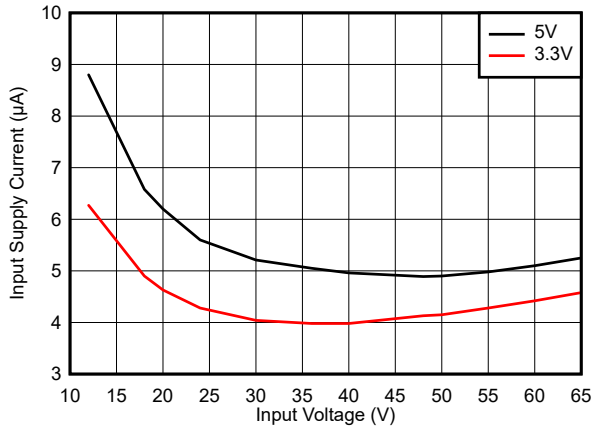
LMR36500P5 V_{OUT} = 5V（固定值） 1MHz（自动）

图 8-11. 线性和负载调整率



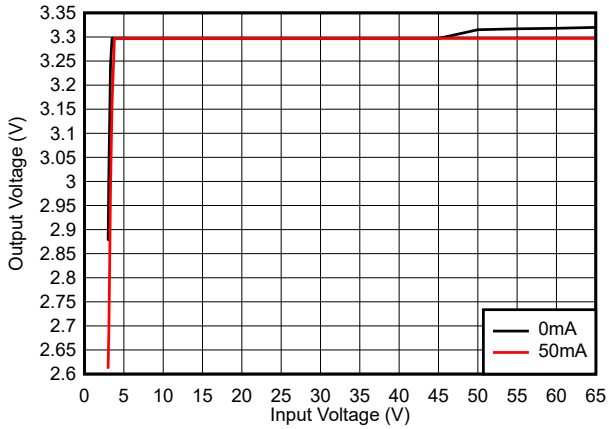
LMR36500P3 V_{OUT} = 3.3V（固定值） 1MHz（自动）

图 8-12. 线性和负载调整率



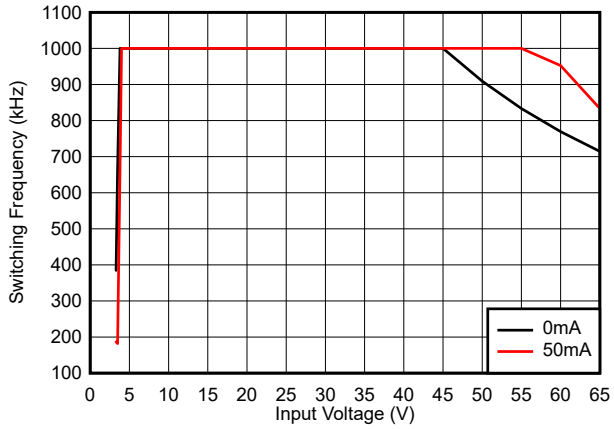
LMR36500P（固定） I_{OUT} = 0mA 1MHz（自动）

图 8-13. 空载输入电流



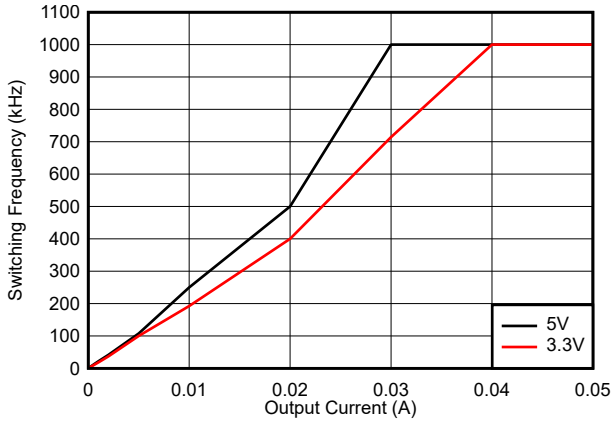
LMR36500P3 V_{OUT} = 3.3V（固定值） 1MHz (FPWM)

图 8-14. 输出电压与输入电压间的关系



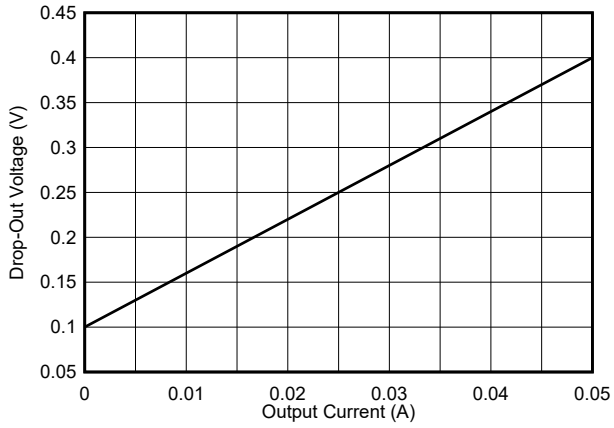
LMR36500P3 V_{OUT} = 3.3V（固定值） 1MHz（自动）

图 8-15. 开关频率与输入电压间的关系



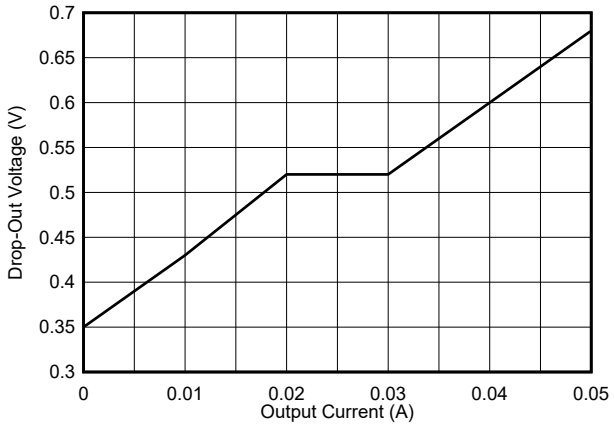
LMR36500P3 V_{IN} = 12V（固定值） 1MHz（自动）

图 8-16. 开关频率与输出电流间的关系



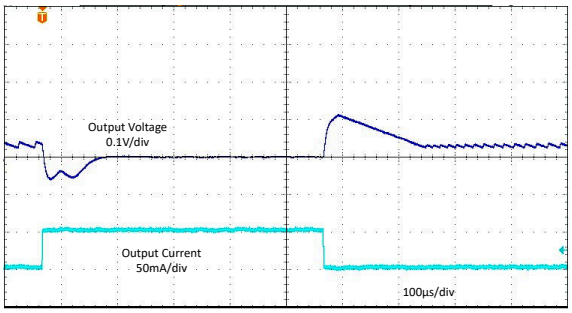
LMR36500P5 V_{OUT} = 5V（固定值） 1MHz（自动）

图 8-17. 压降电压至 –1% V_{OUT}



LMR36500P5 V_{OUT} = 5V（固定值） 1MHz（自动）

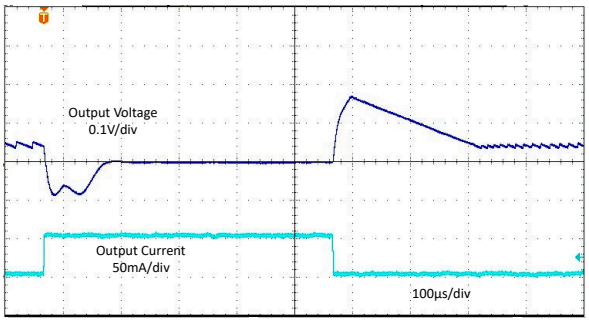
图 8-18. 压降电压至频率折返



LMR36500P3 V_{OUT} = 3.3V（固定值） 1MHz（自动）

V_{IN} = 12V Iout = 5mA 至 50mA

图 8-19. 负载瞬态

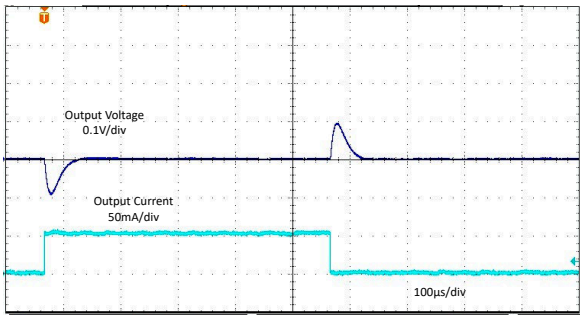


LMR36500P5 V_{OUT} = 5V（固定值） 1MHz（自动）

V_{IN} = 12V Iout = 5mA 至 50mA

图 8-20. 负载瞬态

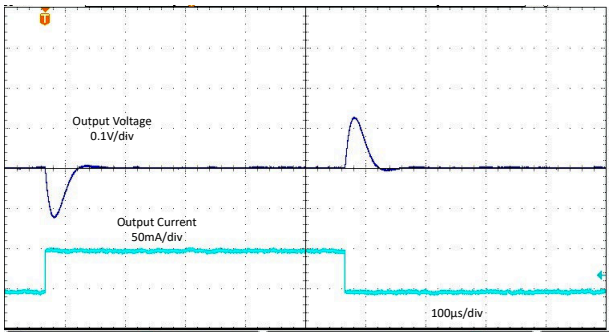
Copyright © 2023 Texas Instruments Incorporated



LMR36500F3 V_{OUT} = 3.3V（固定值） 1MHz (FPWM)

V_{IN} = 12V Iout = 0mA 至 50mA

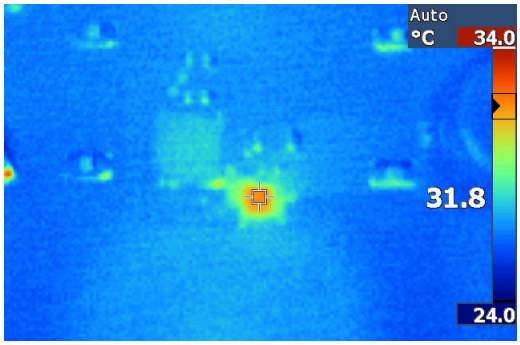
图 8-21. 负载瞬态



LMR36500F5 V_{OUT} = 5V（固定值） 1MHz (FPWM)

V_{IN} = 12V Iout = 0mA 至 50mA

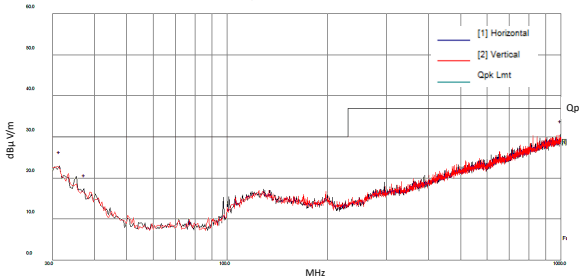
图 8-22. 负载瞬态



V_{OUT} = 5V I_{OUT} = 50mA 1MHz（自动）

V_{IN} = 65V

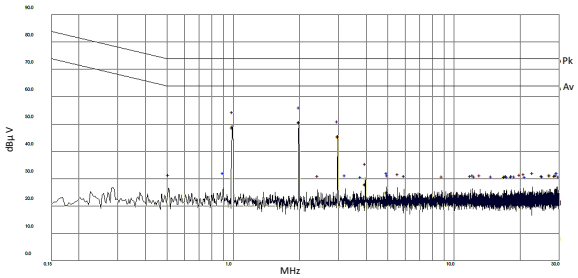
图 8-23. 热像图 (LMR36500EVM)



LMR36500P5 V_{OUT} = 5V（固定值） 1MHz (FPWM)

V_{IN} = 24V 无 EMI 滤波器 C_{IN} = 3x 2.2µF

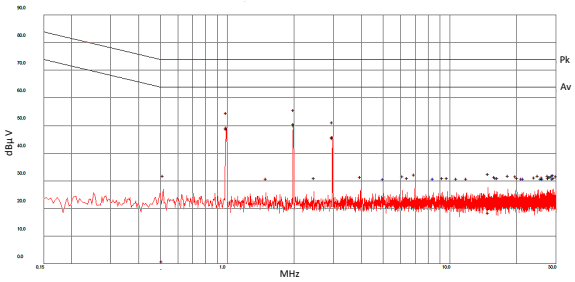
图 8-24. 辐射发射



LMR36500P5 V_{OUT} = 5V（固定值） 1MHz (FPWM)

V_{IN} = 24V 无 EMI 滤波器 C_{IN} = 3x 2.2µF

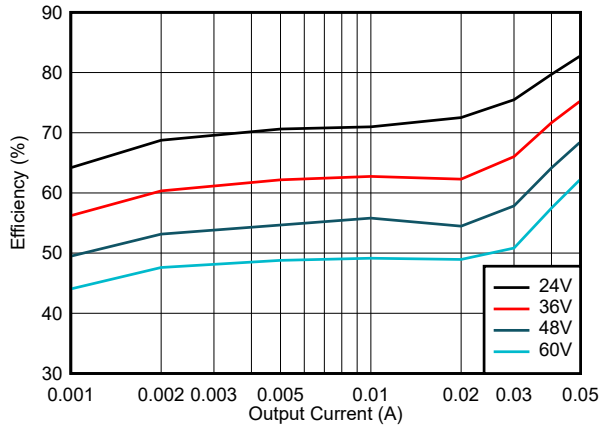
图 8-25. 传导发射（正）



LMR36500P5 V_{OUT} = 5V（固定值） 1MHz (FPWM)

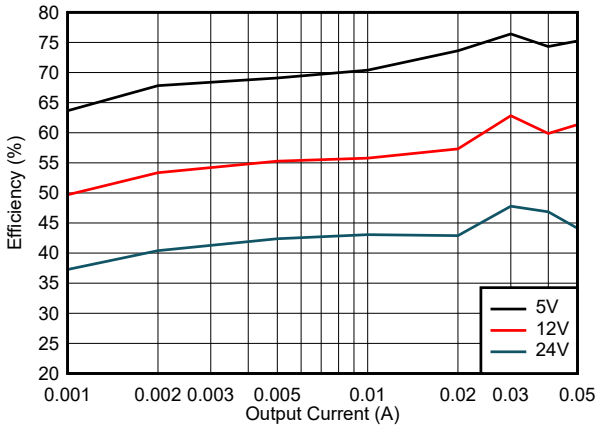
V_{IN} = 24V 无 EMI 滤波器 C_{IN} = 3x 2.2µF

图 8-26. 传导发射（负）



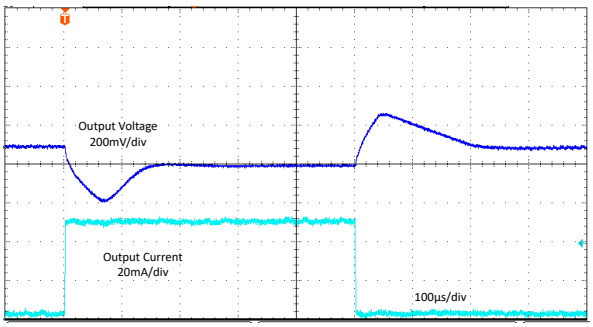
LMR36500P　　V_{OUT} = 12V（调整）　　1MHz（自动）

图 8-27. 效率



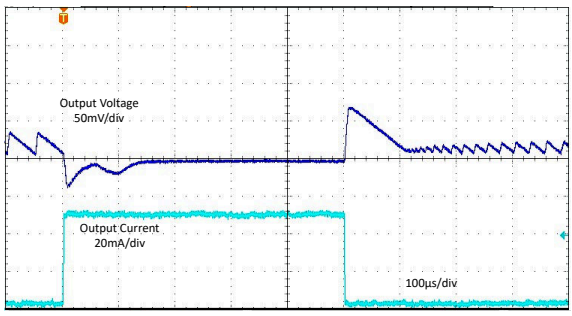
LMR36500P　　V_{OUT} = 1.8V（调整）　　1MHz（自动）

图 8-28. 效率



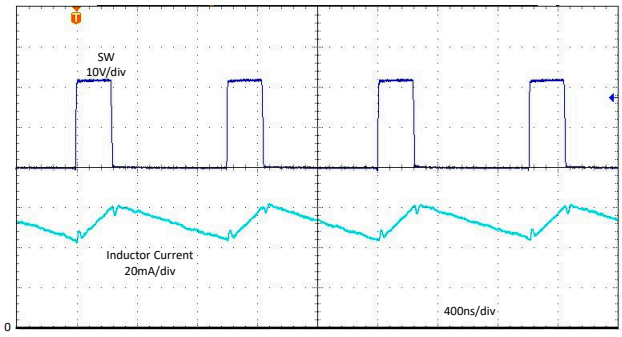
LMR36500P　　V_{OUT} = 12V（调整）　　1MHz（自动）
V_{IN} = 24V　　Iout = 5mA 至 50mA

图 8-29. 负载瞬态



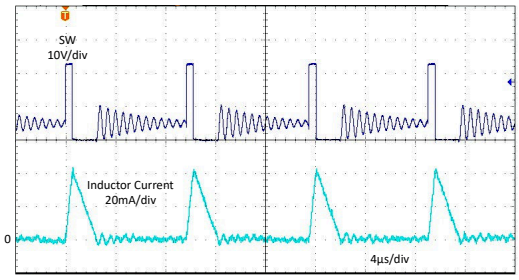
LMR36500P　　V_{OUT} = 1.8V（调整）　　1MHz（自动）
V_{IN} = 12V　　Iout = 5mA 至 50mA

图 8-30. 负载瞬态



LMR36500P5　　V_{OUT} = 5V　　1MHz（自动）
V_{IN} = 24V　　Iout = 50mA

图 8-31. 典型开关波形



LMR36500P5　　V_{OUT} = 5V　　1MHz（自动）
V_{IN} = 24V　　输出电流 = 5mA

图 8-32. 典型开关波形

表 8-4. 典型应用曲线的 BOM

输出电压	频率	R_{FBB}	R_{FBT}	C_{OUT}	L	C_{FF}
5V（固定）	1MHz	断开	0Ω	2 × 2.2µF	220µH，1.1Ω，MSS5131-224MLC	不适用
3.3V（固定）	1MHz	断开	0Ω	2 × 2.2µF	220µH，1.1Ω，MSS5131-224MLC	不适用
1.8V	1MHz	12.1kΩ	10kΩ	2 × 2.2µF	220µH，1.1Ω，MSS5131-224MLC	0pF

Copyright © 2023 Texas Instruments Incorporated

表 8-4. 典型应用曲线的 BOM（续）

输出电压	频率	R_{FBB}	R_{FBT}	C_{OUT}	L	C_{FF}
12V	1MHz	9.09kΩ	100kΩ	2 × 2.2μF	330μH，1.6Ω，MSS5131-334MLB	150pF
5V（固定）	600kHz	断开	0Ω	2 × 2.2μF	330μH，0.81Ω，744775233	不适用
3.3V（固定）	600kHz	断开	0Ω	2 × 2.2μF	330μH，0.81Ω，744775233	不适用

8.3 优秀设计实践

- 请勿超出*绝对最大额定值*。
- 请勿超出*建议运行条件*。
- 请勿超出 *ESD（商业）等级* 中指定的 ESD 规格。
- 请勿使 EN 输入悬空。
- 不要让输出电压超过输入电压，也不要低于接地值。
- 在将设计投入生产之前，请遵循此数据表中的所有指南和建议。TI 应用工程师随时乐意帮助您对设计和 PCB 布局进行评论，助力项目取得成功。

8.4 电源建议

输入电源的特性必须符合本数据表中的 *节 6* 的要求。此外，输入电源必须能够向负载稳压器提供所需的输入电流。可以使用方程式 17 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \tag{17}$$

其中

- η 是效率

如果稳压器通过长导线或 PCB 布线连接到输入电源，则需要特别谨慎，以实现良好的性能。输入电缆的寄生电感和电阻可能会对稳压器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容器相结合，可形成欠阻尼谐振电路，从而在稳压器的输入端产生过压瞬变。每当负载瞬变施加到输出时，寄生电阻都会导致 VIN 引脚上的电压下降。如果应用的工作电压接近最小输入电压，此下降会导致稳压器暂时关断并复位。要解决此类问题，最好的办法是限制输入电源与稳压器之间的距离，或者设法将铝或钽输入电容器与陶瓷电容器并联使用。这些类型的电容器的中等 ESR 有助于抑制输入谐振电路并减少任何过冲。20μF 至 100μF 范围内的值通常足以提供输入抑制，并有助于在大负载瞬变期间保持输入电压稳定。

有时，出于其他系统注意事项，在稳压器前面使用输入滤波器。除非经过精心设计，否则这样使用可能会导致不稳定以及上面提到的一些影响。*“AN-2162：轻松解决直流/直流转换器的传导 EMI 问题”用户指南* 提供了一些为任何开关稳压器设计输入滤波器时的实用建议。

在某些情况下，稳压器的输入端使用瞬态电压抑制器 (TVS)。一类此器件具有*迅速反向* 特性（晶闸管类型）。不建议使用具有此类特性的器件。当 TVS 触发时，钳位电压降至非常低的值。如果该电压小于稳压器的输出电压，则输出电容器通过器件向输入端放电。这种不受控制的电流可能会损坏器件。

8.5 布局

8.5.1 布局指南

任何直流/直流转换器的 PCB 布局对于实现设计的理想性能而言都至关重要。PCB 布局不良可能会破坏原本良好的原理图设计的运行效果。即使转换器正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，稳压器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器中，最关键的 PCB 功能是由一个或多个输入电容器和电源地形成的环路，如图 8-33 所示。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。这些不必要的瞬态电压会破坏转换器的正常运行。因此，该环路中的布线必须宽且短，并且环路面积必须尽可能小以降低寄生电感。图 8-34 展示了 关键元件的建议布局。

1. *将输入电容器尽可能靠近 VIN 和 GND 端子放置。*
2. *在靠近 VCC 引脚的位置放置一个 VCC 旁路电容器。*该电容器必须靠近器件放置，并使用短而宽的布线连接到 VCC 和 GND 引脚。
3. *为 C_{BOOT} 电容器使用宽布线。*将 C_{BOOT} 电容器放置在尽可能靠近器件的位置，并使用短/宽的布线连接至 BOOT 和 SW 引脚。将 SW 引脚布线至 N/C 引脚，并用于将 BOOT 电容器连接至 SW。
4. *将反馈分压器尽可能靠近器件的 FB 引脚放置。*将 R_{FBB}、R_{FBT} 和 C_{FF}（如果使用）在物理上靠近器件放置。与 FB 和 GND 的连接必须短且靠近器件上的这些引脚。到 V_{OUT} 的连接可能会更长一些。但是，不得将这一条较长的布线布置在任何可能电容耦合到稳压器反馈路径的噪声源（例如 SW 节点）附近。
5. *在其中一个中间层中至少使用一个接地平面。*该层充当噪声屏蔽层和散热路径。
6. *为 VIN、VOUT 和 GND 提供宽路径。*使这些路径尽可能宽和直接可减少转换器输入或输出路径上的任何电压降，并更大限度地提高效率。

Copyright © 2023 Texas Instruments Incorporated

7. *提供足够大的 PCB 面积，以实现适当的散热。*如 *节 8.2.2.10* 所述，必须使铜面积足够大，以确保实现与最大负载电流和环境温度相称的低 $R_{\theta JA}$。PCB 顶层和底层必须采用 2 盎司铜，且不得小于 1 盎司。如果 PCB 设计使用多个铜层（建议），这些散热过孔也可以连接到内层散热接地平面。
8. *保持较小的开关面积。*保持 SW 引脚与电感器之间的铜区域尽可能短且宽。同时，必须更大程度地减小此节点的总面积，以帮助降低辐射 EMI。

有关其他重要指南，请参阅以下 PCB 布局资源：

- *"开关电源布局指南"应用报告*
- *"Simple Switcher PCB 布局指南"应用报告*
- *"构建电源之布局注意事项"研讨会*
- *"使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局"应用报告*

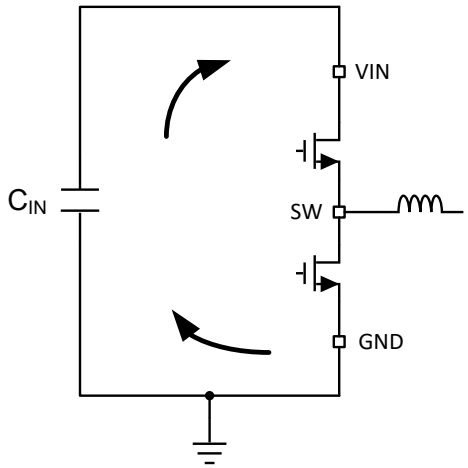


图 8-33. 具有快速边沿的电流环路

8.5.1.1 接地及散热注意事项

如前所述，TI 建议使用一个中间层作为实心接地平面。接地平面既为敏感电路和布线提供屏蔽功能，也为控制电流提供静态基准电位。使用紧挨旁路电容器的过孔，将 GND 引脚连接到接地平面。GND 布线以及 VIN 和 SW 布线应限制在接地平面的一侧。接地平面另一侧的噪声要少得多；用于敏感的布线。

TI 建议在 GND 引脚附近留出充足的覆铜，以提供充分的器件散热。有关示例布局，请参阅图 8-34。系统接地平面顶层和底层的铜箔越厚，越利于散热。使用四层电路板，四层的铜厚（从顶层开始）依次为：2oz/1oz/1oz/2oz。具有足够铜厚度和适当布局布线的四层电路板可实现低电流传导阻抗、适当的屏蔽和较低的热阻。

8.5.2 布局示例

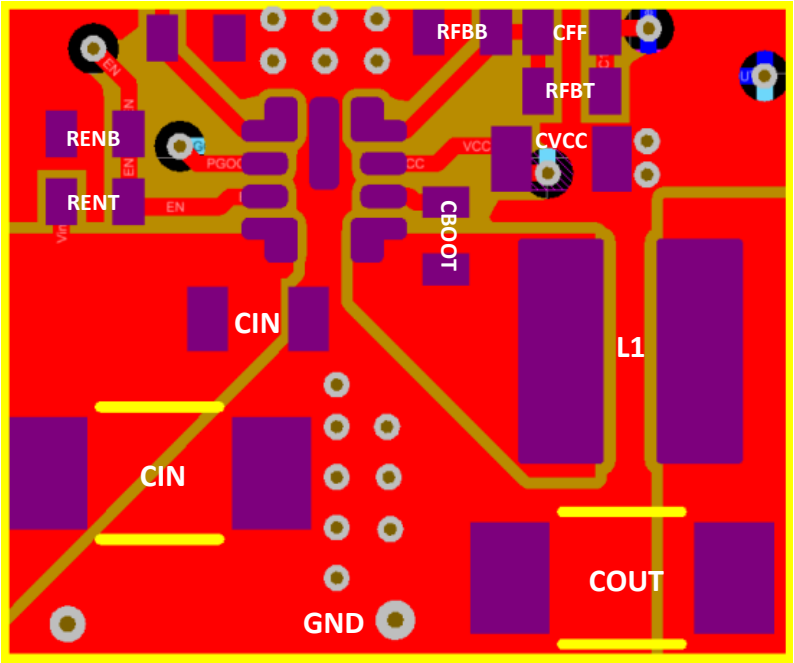


图 8-34. 布局示例

Copyright © 2023 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 器件命名规则

图 9-1 展示了 LMR36500 的器件命名规则。有关每个变体的可用性，请参阅节 4。如需了解其他选项的详细信息和供货情况，请联系 TI 销售代表或访问 TI 的 E2E 论坛；最低订购量适用。

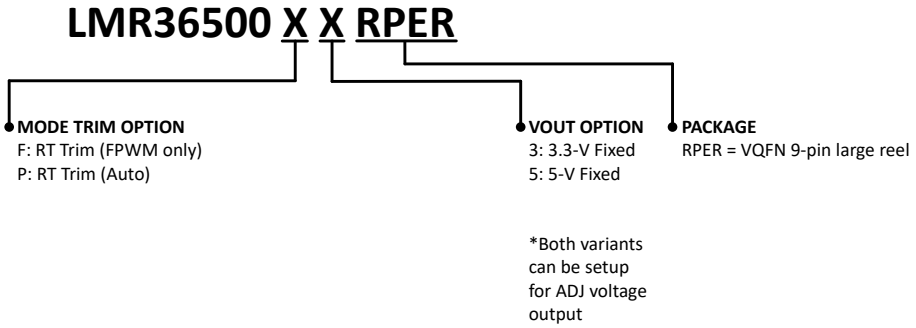


图 9-1. 器件命名规则

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*“热设计：学会洞察先机，不做事后诸葛”应用报告*
- 德州仪器 (TI)，*“外露焊盘封装实现理想热阻性的电路板布局布线指南”应用报告*
- 德州仪器 (TI)，*“半导体和 IC 封装热指标”应用报告*
- 德州仪器 (TI)，*“使用 LM43603 和 LM43602 简化热设计”应用报告*
- 德州仪器 (TI)，*“PowerPAD™ 耐热增强型封装”应用报告*
- 德州仪器 (TI)，*“PowerPAD™ 速成”应用报告*
- 德州仪器 (TI)，*“使用新的热指标”应用报告*
- 德州仪器 (TI)，*“开关电源布局指南”应用报告*
- 德州仪器 (TI)，*“Simple Switcher PCB 布局指南”应用报告*
- 德州仪器 (TI)，*“构建电源 - 布局注意事项”研讨会*
- 德州仪器 (TI)，*“使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局”应用报告*

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

HotRod™, PowerPAD™, and TI E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	说明
November 2023	*	初始发行版

Copyright © 2023 Texas Instruments Incorporated

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMR36500F3RPER	Active	Production	VQFN-HR (RPE) | 9	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL01
LMR36500F3RPER.A	Active	Production	VQFN-HR (RPE) | 9	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL01
LMR36500F5RPER	Active	Production	VQFN-HR (RPE) | 9	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL02
LMR36500F5RPER.A	Active	Production	VQFN-HR (RPE) | 9	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL02
LMR36500P3RPER	Active	Production	VQFN-HR (RPE) | 9	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL03
LMR36500P3RPER.A	Active	Production	VQFN-HR (RPE) | 9	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL03
LMR36500P5RPER	Active	Production	VQFN-HR (RPE) | 9	3000 | SMALL T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL04
LMR36500P5RPER.A	Active	Production	VQFN-HR (RPE) | 9	3000 | SMALL T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	FL04

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

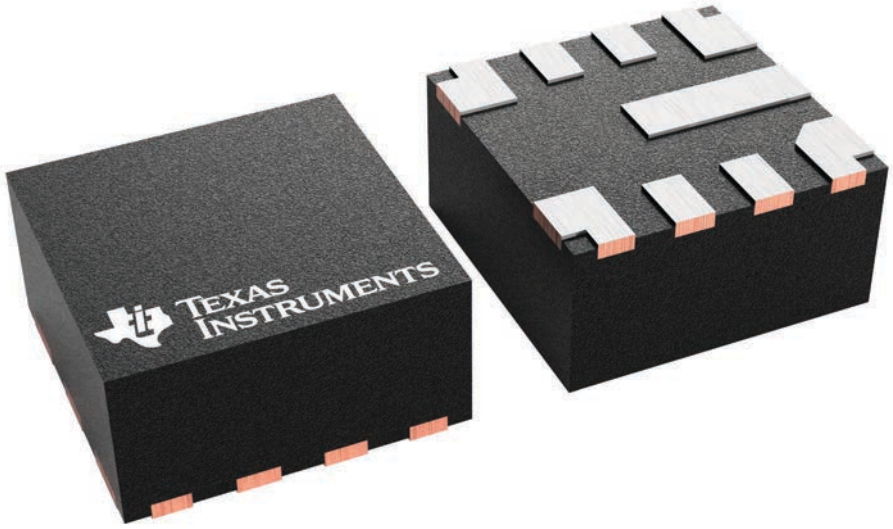
RPE 9

VQFN-HR - 1.0 mm max height

2 x 2, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4227057/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月