

LM7311 3.5V 至 23V、33mΩ、5A 电子保险丝（具备真正的反向电流阻断功能）

1 特性

- 宽工作输入电压范围：3.5V 至 23V
 - 绝对最大值为 28V
 - 输出负电压可支持高达 -1V 的电压
- 集成式背对背 FET 具有低导通电阻： $R_{ON} = 33m\Omega$ （典型值）
- 5A 持续电流
- 15A 峰值电流持续 10ms，占空比为 2%
- 带有可调节欠压锁定 (UVLO) 的高电平有效使能输入
- 具有真反向电流阻断功能的理想二极管运行状态 (RCB)
- 具有去抖时间的固定过压 (OVLO) 保护
- 启动和稳定状态期间的短路保护
- 可调节的输出压摆率控制 (dVdt)
- 过热保护
- 数字输出：故障指示 ($\overline{FLT}$)
- 小尺寸：DFN 3mm × 3mm

2 应用

- 适配器和充电器输入保护
- USB PD 保护应用：智能手机、平板电脑、台式机、笔记本电脑、显示器及扩展坞
- 电源多路复用和 ORing

3 说明

LM7311x 系列是采用小型封装的高度集成电路保护和电源管理器件。此类器件提供采用少量外部元件的多种保护模式，能够非常有效地抵御过载、短路、电压浪涌和过多浪涌电流。集成式背对背 FET 可帮助阻止从输出端到输入端的反向电流流动，从而使该器件非常适合电源多路复用器和 ORing 应用以及需要负载侧能量保持存储解决方案的系统（如果输入电源发生故障）。此类器件采用基于线性 ORing 的方案，可保持几乎为零的直流反向电流，并以最小的正向压降和功率耗散来仿真理想的二极管行为。

可以使用单个外部电容器来调节输出压摆率和浪涌电流。通过在输入超过可调过压阈值时切断输出，可以保护负载免受输入过压情况的影响。

此类器件采用 3mm × 3mm 封装，有助于提升散热性能并减小系统占板面积。

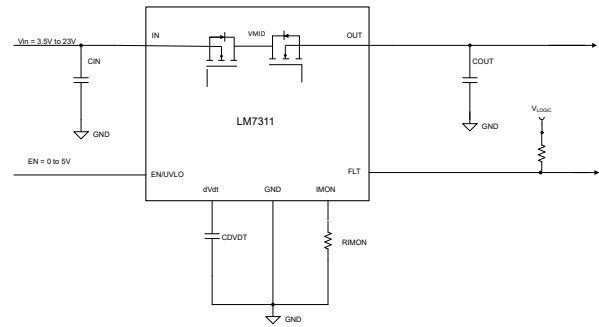
此类器件的额定工作结温范围为 -40°C 至 +125°C。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LM7311x	DFN (12)	3mm × 3mm

(1) 如需了解所有可用型号，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图



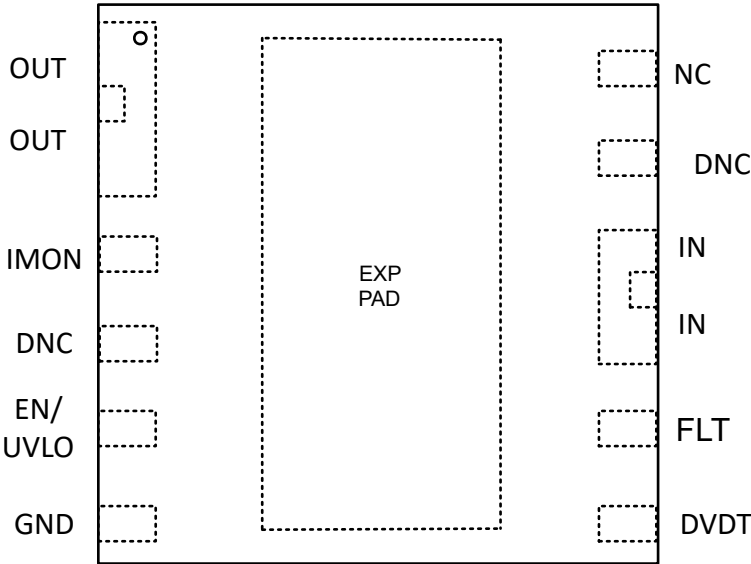
内容

1 特性	1	8.1 应用信息	17
2 应用	1	8.2 单器件，自控型	17
3 说明	1	8.3 典型应用	18
4 器件比较表	3	8.4 有源 ORing	20
5 引脚配置和功能	4	8.5 电源相关建议	22
6 规格	5	8.6 布局	23
6.1 绝对最大额定值.....	5	9 器件和文档支持	25
6.2 ESD 等级.....	5	9.1 文档支持.....	25
6.3 建议运行条件.....	5	9.2 接收文档更新通知.....	25
6.4 热性能信息.....	6	9.3 支持资源.....	25
6.5 电气特性.....	6	9.4 商标.....	25
6.6 时序要求.....	7	9.5 静电放电警告.....	25
6.7 典型特性.....	8	9.6 术语表.....	25
7 详细说明	10	10 修订历史记录	25
7.1 概述.....	10	11 机械、封装和可订购信息	26
7.2 功能方框图.....	11	11.1 参考.....	26
7.3 特性说明.....	12	11.2 封装选项附录.....	29
7.4 器件功能模式.....	16	11.3 卷带包装信息.....	30
8 应用和实施	17		

4 器件比较表

器件型号	对 TSD 故障的响应
LM7311L	闭锁
LM7311A	自动重试

5 引脚配置和功能



LM7311

图 5-1. LM7311 封装、12 引脚 DFN (顶视图)

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
OUT	1.2	电源	电源输出。必须均匀地焊接到输出电源平面，以实现电源散热
IMON	3	输入	如果将电阻器连接到 GND，则引脚用作准确的模拟输出负载电流监测信号。可以在未使用时保持悬空状态。连接至 EXP PAD 不会对器件性能产生影响。
DNC	4	-	请勿连接。连接至无源器件不会对器件性能产生影响。
EN/UVLO	5	输入	高电平有效使能输入。连接电阻分压器或电压源以启用该器件。该引脚有一个连接到内部电源的弱上拉电阻，以支持悬空以实现自动开启。
GND	6	接地	器件接地参考引脚。连接到系统接地
DVDT	7	输入/输出	启动从 IN 到 OUT 的输出压摆率控制引脚。将引脚保持开路以允许最快启动速度。通过电容器将该引脚接地可降低压摆率以管理浪涌
FLT	8	输入/输出	故障输出。连接一个外部上拉电阻器。在故障事件期间下拉。此引脚具有对内部电源的弱上拉电阻。
IN	9.10	电源	电源输入。必须均匀地焊接到输入电源平面，以实现适当散热
DNC	11	-	不连接
NC	12	-	无连接
EXP PAD	EXP PAD	-	用于功率耗散的散热焊盘。必须通过多个过孔连接到电路板上的悬空铜平面图，以获得出色的热性能，并且必须进行电气隔离。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

参数		引脚	最小值	最大值	单位
VIN	最大输入电压范围，-40 ℃ ≤ T _J ≤ 125 ℃	IN	-0.3	28	V
VOUT	最大输出电压范围，-40 ℃ ≤ T _J ≤ 125 ℃	OUT	-1	28	
VEN/UVLO	最大使能引脚电压范围	EN/UVLO	-0.3	6.5	V
VdVdT	最大 dVdT 引脚电压范围	dVdt	-0.3	6.5	V
VFLTb	最大 FLTb 引脚电压范围	FLTb	-0.3	6.5	V
VIMON	最大 IMON 引脚电压范围	IMON	6.5		V
IMAX	最大持续开关电流	IN 至 OUT	5		A
T _J	结温		-40	125	℃
TLEAD	最高引线温度			300	℃
T _{stg}	贮存温度		-65	150	℃

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用,器件可能不会完全正常运行,这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模式 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 ⁽²⁾	±500	

- (1) JEDEC 文档 JEP155 指出: 500V HBM 能够在标准 ESD 控制流程措施下安全地进行生产。
 (2) JEDEC 文档 JEP157 指出: 250V CDM 能够在标准 ESD 控制流程下安全生产。[以下句子为可选; 请参阅 Wiki。]如果具备必要的预防措施, 则可以在低于 250V CDM 时进行生产。[以下句子为可选; 请参阅 Wiki。]列为 ±YYYV 和/或 ±ZZZV 的引脚实际上可能具有更高的性能。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		引脚	最小值	最大值	单位
VIN	输入电压范围	IN	3.5	23	V
VOUT	输出电压范围	OUT	3.5	23	V
VEN/UVLO	使能引脚电压范围	EN/UVLO		5	V
VdVdT	dVdT 电容器电压额定值	dVdt	受内部限制		V
VFLTb	FLTb 引脚电压范围	FLTb		5	V
RIMON	IMON 引脚电阻	IMON	420	3360	Ω
IMAX	连续开关电流，T _J ≤ 125℃	IN 至 OUT		5	A
T _J	结温		-40	125	℃

6.4 热性能信息

热指标 ⁽¹⁾		LM7311x	单位
		DRR(QFN)	
		12 引脚	
R _{θJA}	结至环境热阻	43.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

6.5 电气特性

V_{IN} = 20V、E_N = 5V、C_{IN} = 10uF、CDVDT = 5.6nF (除非另有说明)。

在自然通风条件下的工作温度范围内测得 (除非另有说明)

测试参数	说明	最小值	典型值	最大值	单位
输入电源 (IN)					
IQ(ON)	由 V _{IN} 供电的 IN 电源静态电流		460		uA
IQ(OFF,UVLO)	IN 关断状态电流 (VSD<E _N <VUVLO)		93		uA
ISD	IN 关断电流 (E _N <VSD)		10		uA
VUVP(R)	IN 电源 UVP 上升阈值 V _{IN}		3.42		V
VUVP(F)	IN 电源 UVP 下降阈值 V _{IN}		3.32		V
VUVPHYS	IN 电源 UVP 磁滞 V _{IN}		100		mV
导通电阻 (IN - OUT)					
RON	V _{IN} = 12V、I _{out} = 5A、T _J = 25°C 时的导通电阻		33		mΩ
RON	V _{IN} = 12V、I _{out} = 5A、T _J = -40 ≤ T _J ≤ 125°C 时的导通电阻		33		mΩ
使能/欠压锁定 (EN/UVLO)					
VUVLO(R)	UVLO 上升阈值		1.2		V
VUVLO(F)	UVLO 下降阈值		1.09		V
VUVLOHYS	UVLO 磁滞		100		mV
VSD(F)	VSD 阈值下降		0.77		V
VSD(R)	VSD 阈值上升		0.78		V
IENLKG	E _N 漏电流			1	uA
过压锁定 (OVLO)					
POVP	OVP Threshold		24		
反向电流阻断 (IN - OUT)					
VFWD	V _{IN} - V _{OUT} 正向调节电压		12		mV
VREVTH	用于快速 BFET 关断的 V _{OUT} - V _{IN} 阈值 (进入反向电流阻断)。		50		mV
IREVLKG	RCB 期间的反向漏电流		0.5		μA
VFWDTH	用于快速 BFET 开启的 V _{IN} - V _{OUT} 阈值 (退出反向电流阻断)		100		mV
输出负载电流监测器 (IMON)					
GIMON	电流监测器增益 (IMON:IOUT) IOUT = 1 A		142		uA/A
GIMON	电流监测器增益 (IMON:IOUT) IOUT = 3 A		142		uA/A
GIMON	电流监测器增益 (IMON:IOUT) IOUT = 5 A		142.5		uA/A
短路保护 (OUT)					
ILIM	启动 ILIM VOUT>VFB		6.5		A

VIN = 20V、EN = 5V、CIN = 10uF、CDVDT = 5.6nF (除非另有说明)。
在自然通风条件下的工作温度范围内测得 (除非另有说明)

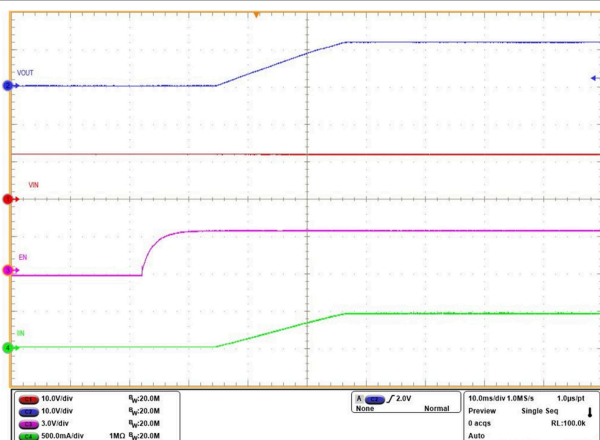
测试参数	说明	最小值	典型值	最大值	单位
ISFT	可扩展快速跳变阈值 (ISFT) : ILIM 比值 (启动)		200		%
IFFT	快速跳变阈值 (FFT)		18		A
VFB	I _{HOLD} 折返电压		2.78		V
FAULT INDICATION (FLT)					
IFLT	FLT 漏电流与 VIN 间的关系			1	uA
RFLT	FLT 内部下拉电阻		13.5		Ω
过热保护 (OTP)					
TSD	热关断上升阈值		152		°C
TSDHYS	热关断迟滞		12		°C
DVDT					
Gdvdt	DVDT 增益		22		V/V
ldvdt	dVdt 引脚充电电流		2.5		uA
VDSCLAMP					
VDSCLAMP 激活	VDS CLAMP 激活电压		25.4		V
VOCLAMP	VDS CLAMP 后的输出电压		12		V

6.6 时序要求

VIN = 20V、EN = 5V、CIN = 10uF、CDVDT = 5.6nF (除非另有说明)

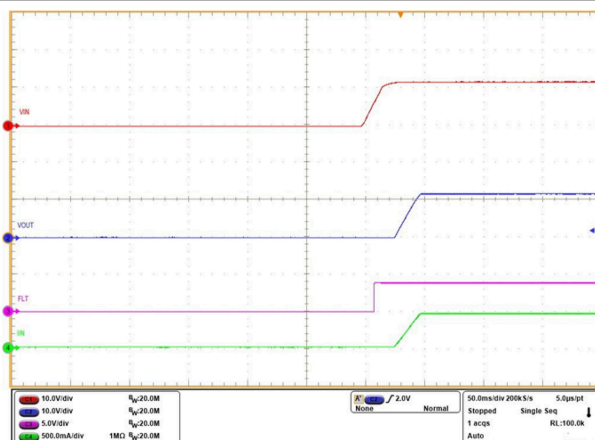
参数	测试条件	最小值	典型值	最大值	单位
td_on	EN>UVLO 时的插入延迟	EN>UVLO 到 VOUT 上升	8		ms
tOVLOdeb	过压保护去抖时间	VIN>OV	512		us
tSC	启动期间的短路响应时间	当 IOUT > 3 × ILIM 时, 输出电流截止	500		ns
tSC	稳态期间的短路响应时间	当 IOUT > IFFT 时, 输出电流截止	500		ns
tREV	反向电流阻断比较器响应时间	(VOUT - VIN) > V _{REVTH} + 30% 至 BFET OFF	1		μs
tSWRCB	反向电流阻断比较器恢复时间	(VIN - VOUT) > V _{FWDTH} 至 VOUT 上升	50		μs
tTSD,RST	热关断自动重试间隔	器件已启用且 TJ < TSD - TSDHYS	64		ms

6.7 典型特性



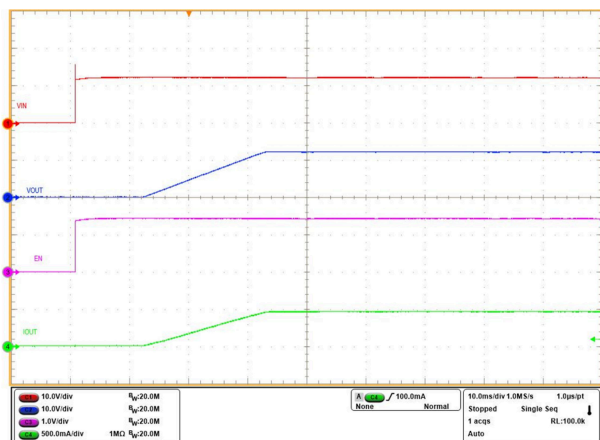
$V_{IN} = 12V$, $C_{OUT} = 11 \mu F$, $R_{OUT} = 23 \Omega$, $C_{dVdt} = 100nF$,
 $V_{EN/UVLO}$ 升至 3.5V

图 6-1. 通过使能引脚启动



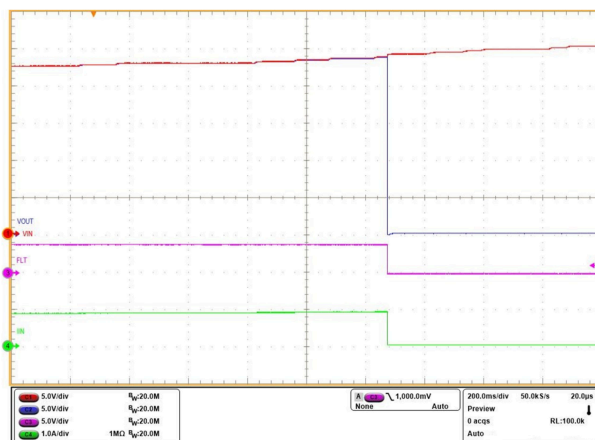
通过由 $R_1 = 1M \Omega$ (V_{EN} 至 GND) 和 $R_2 = 124k \Omega$ (V_{IN} 至 V_{EN}) 组成的从 V_{IN} 到 GND 的电阻分压器, 使 $V_{EN/UVLO} = 10.7V$; $C_{OUT} = 11 \mu F$, $R_{OUT} = 23 \Omega$, $C_{dVdt} = 100nF$, V_{IN} 斜坡上升至 12V

图 6-2. 通过电阻分压器连接电源和 EN 来启动



$C_{IN} = 0.1 \mu F$, $C_{OUT} = 11 \mu F$, $R_{OUT} = 23 \Omega$, $C_{dVdt} = 100nF$,
 $V_{EN/UVLO}$ 通过电阻梯连接至 IN, 12V 热插拔至 IN。

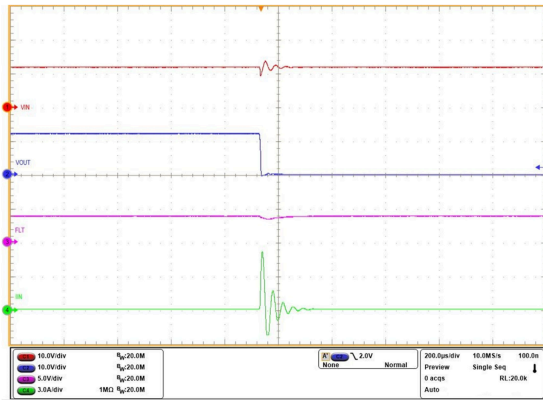
图 6-3. 输入热插拔



V_{IN} 过压阈值内部固定为 24V, V_{IN} 从 23V 斜坡上升至 25V。

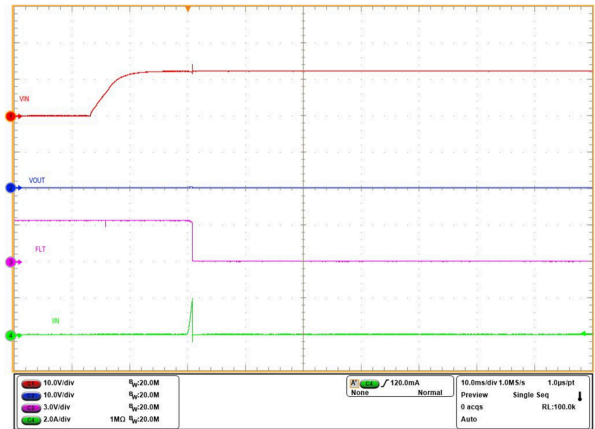
图 6-4. 过压锁定响应

6.7 典型特性 (续)



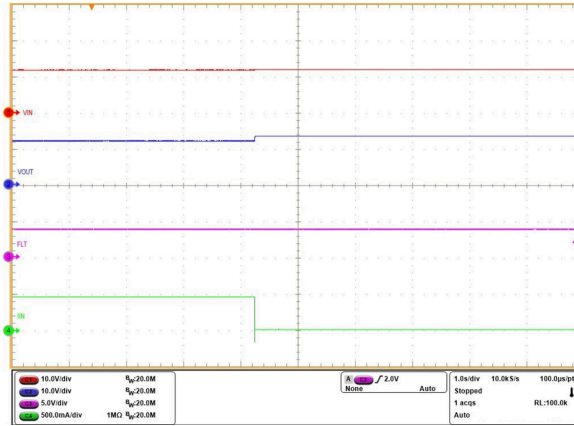
$V_{IN} = 1V$, $V_{EN/UVLO} = 3V$, OUT 从开路变为短路至 GND

图 6-5. 稳态期间的输出短路



$V_{IN} = 12V$, OUT 短路至 GND, I_{LIM} 在内部设置为 6.5A

图 6-6. 上电至短路



$V_{IN} = 12V$, OUT 取为 13V。RCB 之前的 $I_{LOAD} = 500mA$

图 6-7. 反向电流阻断

7 详细说明

7.1 概述

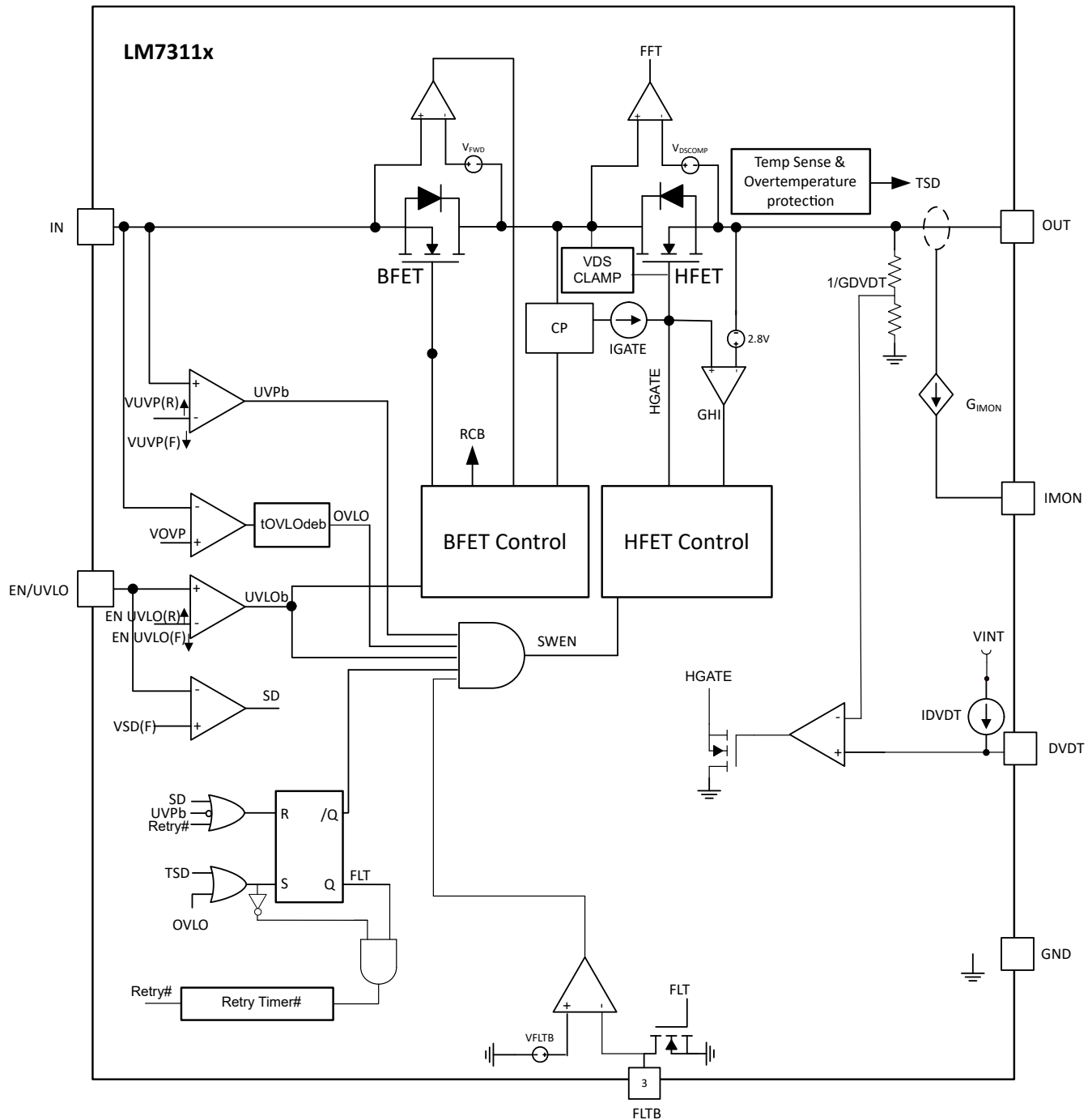
LM7311 是一款电子保险丝，用于在系统中维持安全的电力传输。该器件从监测 IN 总线开始运行。当输入电源电压 (VIN) 超过欠压保护阈值 (VUVP) 时，器件对 EN/UVLO 引脚进行采样。该引脚上的高电平 (> VUVLO(R)) 使内部电源路径 (BFET+HFET) 开始导通，并允许电流从 IN 到 OUT 流动。当 EN/UVLO 引脚保持低电平时 (< VUVLO(F))，内部电源路径关断。

在成功完成启动序列后，该器件会主动监测负载电流和输入电压，并控制内部 HFET，以确保快速跳闸阈值 (IFT) 不被超过，同时在过压尖峰超过用户可调的过压锁定阈值 (VOVLO) 时将其切断。这有助于使系统免受有害电压和电流的影响。

该器件集成了反向电流阻断 FET (BFET)，运行方式与理想二极管类似。BFET 在正向导通模式下进行线性调节以保持较小的恒定正向压降 (VFWD)，并在输出电压超过输入电压时完全关断以阻断从 OUT 到 IN 的反向电流。

该器件还有内置的基于热传感器的关断机制来在器件内部温度 (T_J) 超过建议的运行条件时保护自身。

7.2 功能方框图



only in LM7311A (Auto-Retry Variant)

图 7-1. LM7311x 方框图

7.3 特性说明

LM7311 电子保险丝是一款功能丰富的紧凑型电源管理器件，可在系统发生故障时提供检测、保护和指示。

7.3.1 欠压锁定 (UVLO 和 UVP)

LM7311 会在 IN 上实现欠压保护，以防施加的电压变得过低，导致系统或器件无法正常运行。欠压保护的默认锁定阈值为 VUVLP，该值在内部固定。此外，EN/UVLO 引脚上的 UVLO 比较器允许从外部将欠压保护阈值调整为用户定义的值。下面的图 7-1 和公式 1 显示了如何使用电阻分压器设置给定电压电源的 UVLO 设置点。

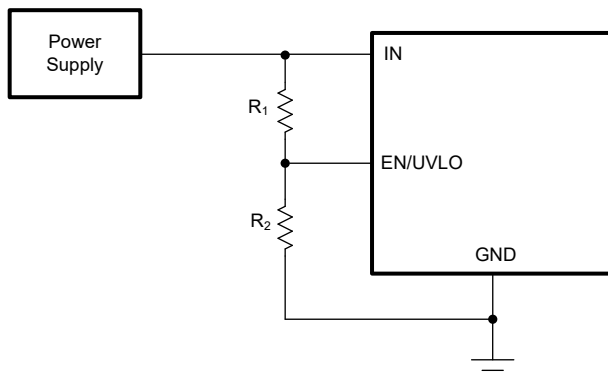


图 7-2. 可调节的欠压保护

$$V_{IN(UV)} = V_{UVLO(F)} \times \frac{R_1 + R_2}{R_2} \quad (1)$$

7.3.2 过压锁定 (OVLO)

LM7311 实施固定的过压锁定，以保护负载免受输入过压条件的影响。VIN 引脚上的电压超过 OVLO 上升阈值 VOV(R) 后，器件会在 tOVLOdeb 去抖时间后关断输出电源。

一旦器件关断并锁闭，直到应用 EN 周期才能再次启动

在器件 VIN 电压超过 VDS CLAMP 激活阈值时，该器件采用额外的 VDS 钳位保护机制。在此处，该器件会部分导通，通过将输出充电至 VOCLAMP 电压来保护自身免受 VDS (VIN-VOUT) 绝对最大值违例的影响。如果 TVS 二极管无法将浪涌钳位到器件 VDS absmax 以下，则该保护有助于器件在瞬态浪涌期间进行自保护。

7.3.3 浪涌电流、过流和短路保护

LM7311 包含四种过流处理机制：

1. 启动期间的可调节压摆率 (dVdt) 和浪涌电流控制。
2. 固定电流限制 (I_{LIM})，用于启动期间的过流保护。
3. 用于快速跳变响应的固定阈值 (I_{SFT})，可在启动期间快速防止硬输出短路。
4. 用于快速跳变响应的固定阈值 (I_{FFT})，可在稳态期间快速防止硬输出短路。

7.3.3.1 压摆率 (dVdt) 和浪涌电流控制

在热插拔事件期间或尝试在启动期间为大输出电容充电时，可能会存在较大的浪涌电流。如果浪涌电流未受合理管控，可能会损坏输入连接器和/或导致系统电源下降，从而导致系统中其他地方意外重启。导通期间的浪涌电流与负载电容和上升压摆率成正比。

可以使用 [方程式 2](#) 来确定在给定负载电容 (C_{OUT}) 下限制浪涌电流 (I_{INRUSH}) 所需的压摆率 (SR)：

$$I_{INRUSH} \text{ (mA)} = C_{OUT} \text{ (}\mu\text{F)} \times SR_{ON} \text{ (V/ms)} \quad (2)$$

可以在 dVdt 引脚上连接一个电容器，以控制导通期间的上升压摆率并降低浪涌电流。可使用以下公式计算产生给定压摆率所需的 C_{dVdt} 电容：

$$SRON(V/ms) = GDVDT(V/V) \times \frac{IDVDT(\mu A)}{CDVDT(\mu F)} \quad (3)$$

通过使 dVdt 引脚保持开路，可以实现最快的输出压摆率。

7.3.3.2 短路保护

在某些系统故障期间，流经器件的电流会迅速增加。在这类情况下，该器件可在稳定状态期间具有固定阈值 I_{FFT} 和启动期间具有固定阈值 I_{SFT} ，从而提供快速跳变响应。一旦电流超过阈值，HFET 将在 t_{SC} 内完全关断。此后，器件会尝试在短的抗尖峰脉冲间隔 ($30 \mu s$) 后以限流方式（而不是 dVdt 受限方式）重新开启 HFET。这缺号 HFET 能够在瞬态过流事件后快速恢复，并更大限度地减少输出电压下降。但是，如果故障仍然存在，该器件将保持电流限制状态，从而导致结温升高并最终进入热关断状态。有关器件响应过热情况的详细信息，请参阅过热保护 (OTP) 部分。

7.3.3.3 启动时的电流限制

当由 DVDVT 电容设定的输出电流超过 I_{LIM} 但低于 $I_{SFT}(2 \times I_{LIM})$ 时，LM7311x 会通过将电流限制在固定限值 I_{LIM} 来响应启动过程中的过流状况。电流限制电路采用折返机制。折返区域的电流限制阈值 ($0V < V_{OUT} < V_{FB}$) 低于启动电流限制阈值 (I_{LIM})。在此期间，如果产生的器件功率耗散导致内部器件温度 (T_J 超过热关断阈值 (TSD))，则器件会由于 TSD 故障而关断。FLTb 引脚在 TSD 故障期间被置为有效。在锁存版本中，一旦器件充分冷却至低于 TSD 迟滞 (TSDHYS) 电平，它将在固定延迟 ($t_{TSD,RST}$) 后保持闭锁状态或重新启动。

7.3.4 模拟负载电流监视器

器件通过在 IMON 引脚上提供与流过 FET 的电流成比例的模拟电流检测输出，使系统能够精确监测输出负载电流。用户可以检测 RIMON 两端的电压 (VIMON) 来获得输出负载电流的测量值。

$$I_{LOAD} (A) = \frac{VIMON (\mu V)}{R_{ILM} (\Omega) \times GIMON (\mu A/A)} \quad (4)$$

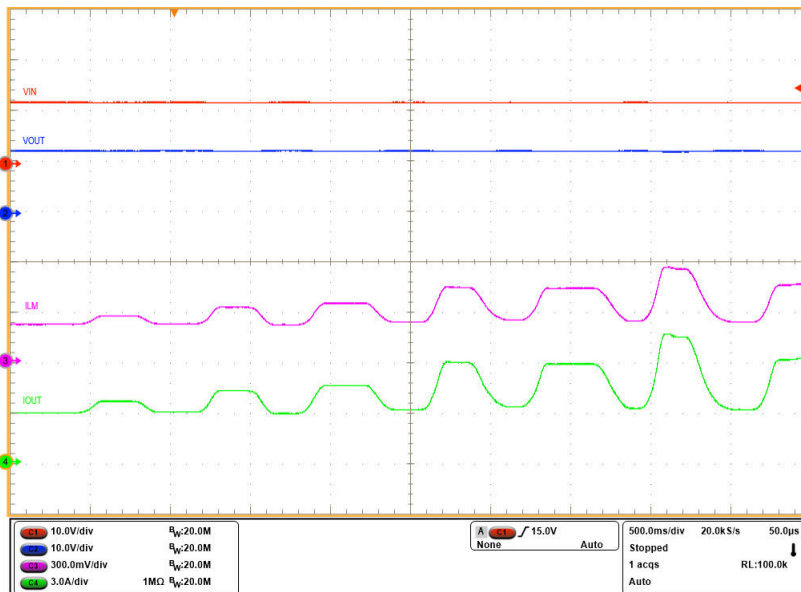


图 7-3. 模拟负载电流监测器响应

7.3.5 反向电流保护

LM73100 的功能与理想二极管类似，在所有条件下阻止从 OUT 到 IN 的反向电流。该器件集成了以共漏极配置连接的背对背 MOSFET。IN 和 OUT 引脚之间的压降受到持续监控，并且阻断 FET (BFET) 的栅极驱动器会根据需要进行调节，以将正向压降调节到 V_{FWD} 。该闭环调节方案可在反向电流事件中支持 MOSFET 平稳关断，并确保零直流反向电流。

该器件还使用基于传统比较器 (V_{REVTH}) 的反向阻断机制来提供对瞬态反向电流的快速响应。在进入反向电流阻断条件后，它会等待 $(V_{IN} - V_{OUT})$ 正向压降超过 V_{FWDTH} ，然后再执行快速恢复以达到完全正向导通状态。这提供了足够的迟滞，以防止电源噪声或纹波对反向电流阻断响应造成影响。反向电流阻断的恢复速度非常快 (t_{SWRCB})。这可确保尽可能降低电源压降，这在电源多路复用器/ORing 等应用中很有用

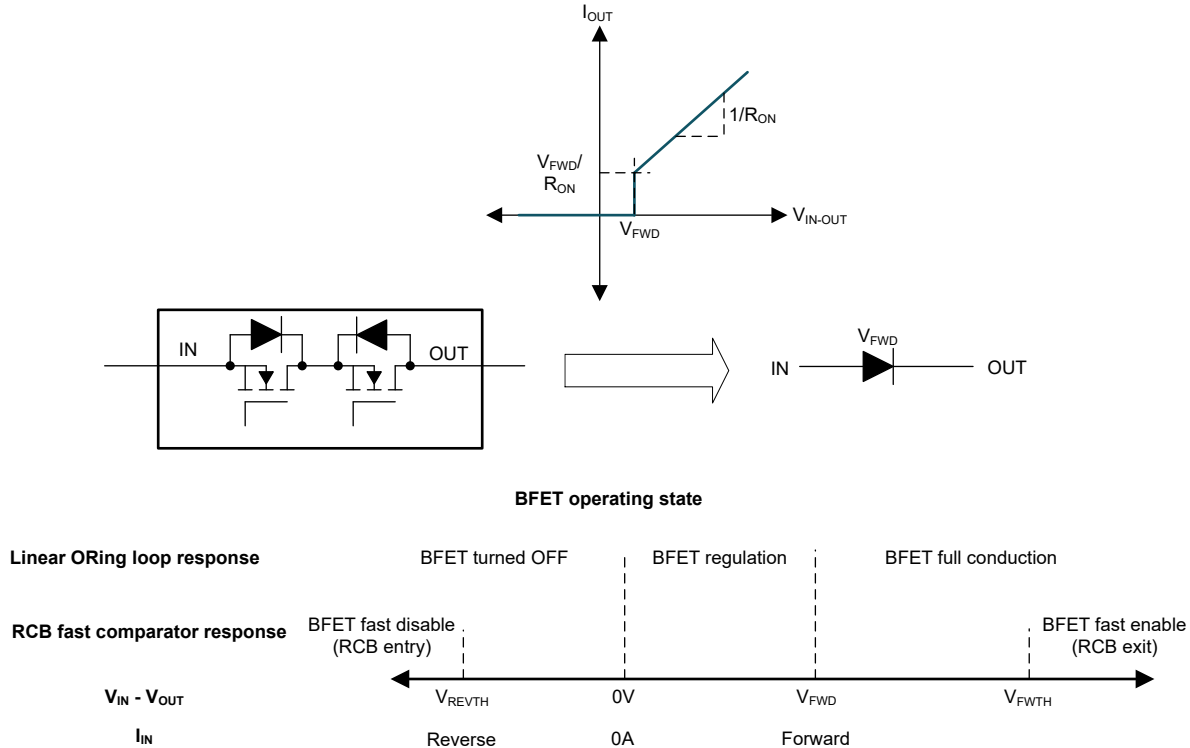


图 7-4. 反向电流阻断响应

如果在输出储能元件 (大容量电容器或超级电容器) 充电至全电压期间输入电源下降或断开，则线性 ORing 方案可更大限度地减少从 OUT 到 IN 的自放电。这确保了关键备用电源应用中输出存储元件的最大保持时间。

对于依靠检测输入电压判断电源是否接入的应用场景，该器件还能避免电源状态指示异常问题。

7.3.6 过热保护 (OTP)

LM73100 会始终监测内部芯片温度 (T_J)，并在温度超过安全工作水平 (T_{SD}) 时立即关断器件，从而保护器件免受损坏。LM7311A (自动重试型) 在结温充分冷却之前不会重新开启，即芯片温度必须降至 ($T_{SD} - T_{SDHYS}$) 以下。

当 LM7311L (闭锁型号) 检测到热过载时，它会关断并保持闭锁状态，直到器件下电上电或重新使能。当 LM7311A (自动重试型) 检测到热过载时，器件将保持关断状态，直到其温度下降 T_{SDHYS} 所对应的迟滞量后才会重新开启。此后，该器件会保持关断状态并额外延迟 t_{RST} ，之后如果器件仍处于启用状态，则会自动重试导通。

表 7-1. 热关断

器件	进入 TSD	退出 TSD
LM7311L (闭锁)	$T_J \geq TSD$	$T_J < TSD - TSD_{HYS}$ V_{IN} 下电上电至 0V 然后高于 $V_{UVP(R)}$, 或者 EN/UVLO 切换至 低于 $V_{SD(F)}$
LM7311A (自动重 试)	$T_J \geq TSD$	$T_J < TSD - TSD_{HYS}$ V_{IN} 下电上电至 0V 然后高于 $V_{UVP(R)}$, 或者 EN/UVLO 切换至 低于 $V_{SD(F)}$ 或 t_{RST} 计时器到时间

7.3.7 故障响应和指示 (FLT)

下表汇总了器件如何应对各种故障情况。

表 7-2. 故障汇总

事件	保护响应	内部锁存故障	FLT 引脚状态	消除故障后的器件行为
过热	在 TSD 阈值之后关断	Y	L	自动重试 (LM7311A)
				闭锁 (LM7311L)
VIN 或 EN 上出现欠压 (VVP 或 UVLO)	关断	N	H	重启
输入过压	在 TOVP 之后关断	Y	L	闭锁
输出短路至 GND	断路器后跟电流限制	N	H	自动重试。
		TSD 之后的 Y	TSD 之后的 L	如果在电流限制期间达到 TSD，则器件行为将为自动重试 (LM7311A) 或闭锁 (LM7311L)，具体取决于型号
反向电流 ($V_{OUT} - V_{IN} > V_{REVTH}$)	反向电流阻断	N	H	重启

一旦触发条件消失，未在内部锁存的故障将自动清除，此后器件会在没有任何外部干预的情况下恢复。内部锁存的故障可通过以下方式清除：对器件进行电源重启（将 VIN 拉至 0V，然后再升至 VUVP(R) 以上），或将 EN/UVLO 引脚电压拉低至 VSD(F) 以下。

7.4 器件功能模式

该器件有一种运行模式，适用于在建议运行条件下运行的情况。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

LM7311 是一款支持 3.5V 至 23V 电压范围、额定电流为 5A 的电子保险丝，具备反向电流阻断功能，通常用于电源轨保护应用。LM7311 的工作电压范围为 3.5V 至 23V，具备可调节的欠压保护功能以及固定的 24V 过压保护功能。LM7311 能够控制浪涌电流，并提供反向电流保护。LM7311 可用于各种系统，例如适配器或充电器输入保护，智能手机、平板电脑、PC、笔记本电脑、显示器、扩展坞、服务器和 PC 主板中的 USB PD 保护，或是附加卡、企业级存储 (RAID/HBA/SAN/eSSD)、电源多路复用/ORing)。可以使用后续小节中介绍的设计过程，根据应用要求选择支持的元件值。

8.2 单器件，自控型

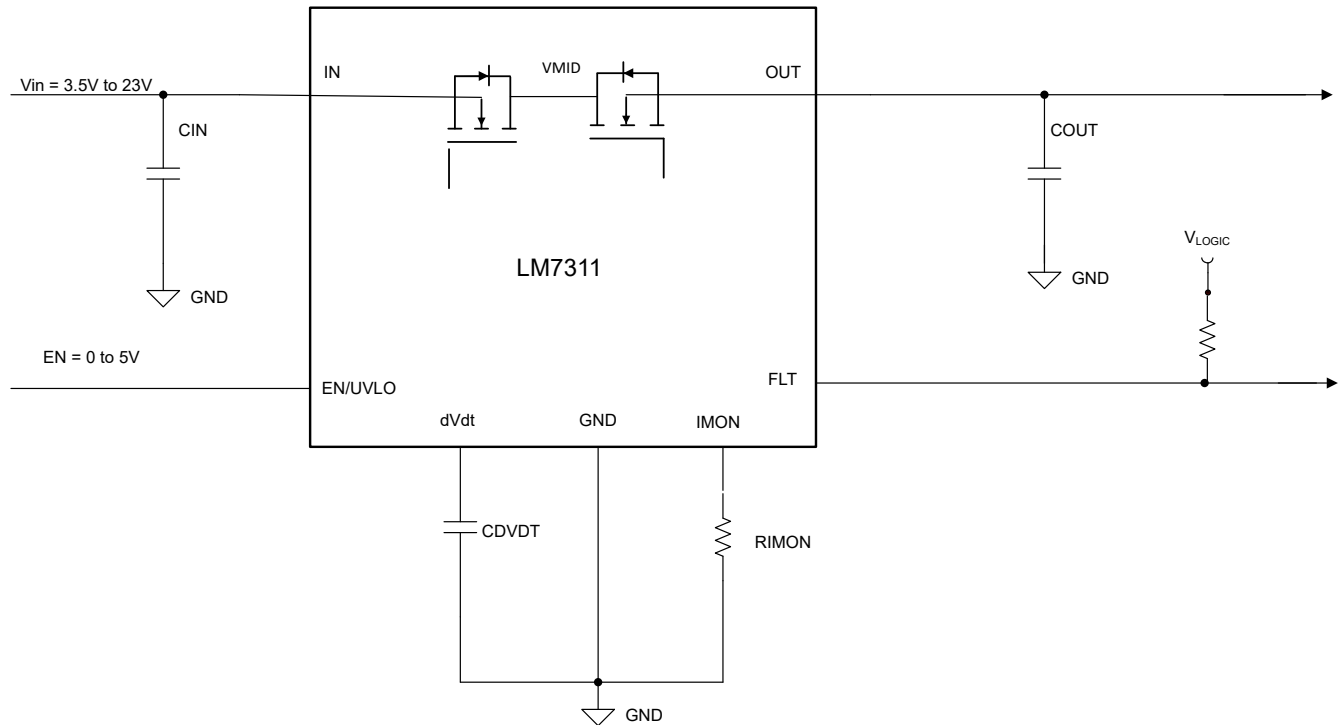


图 8-1. 单器件，自控型

其他不同的情况：

在主机 MCU 控制的系统中，可以通过主机 GPIO 来驱动 EN/UVLO，以控制该器件。

IMON 引脚可以连接到 MCU ADC 输入，用于电流监控。

备注

建议将 IMON 引脚上的寄生电容保持在 50pF 以下，以确保稳定运行。

8.3 典型应用

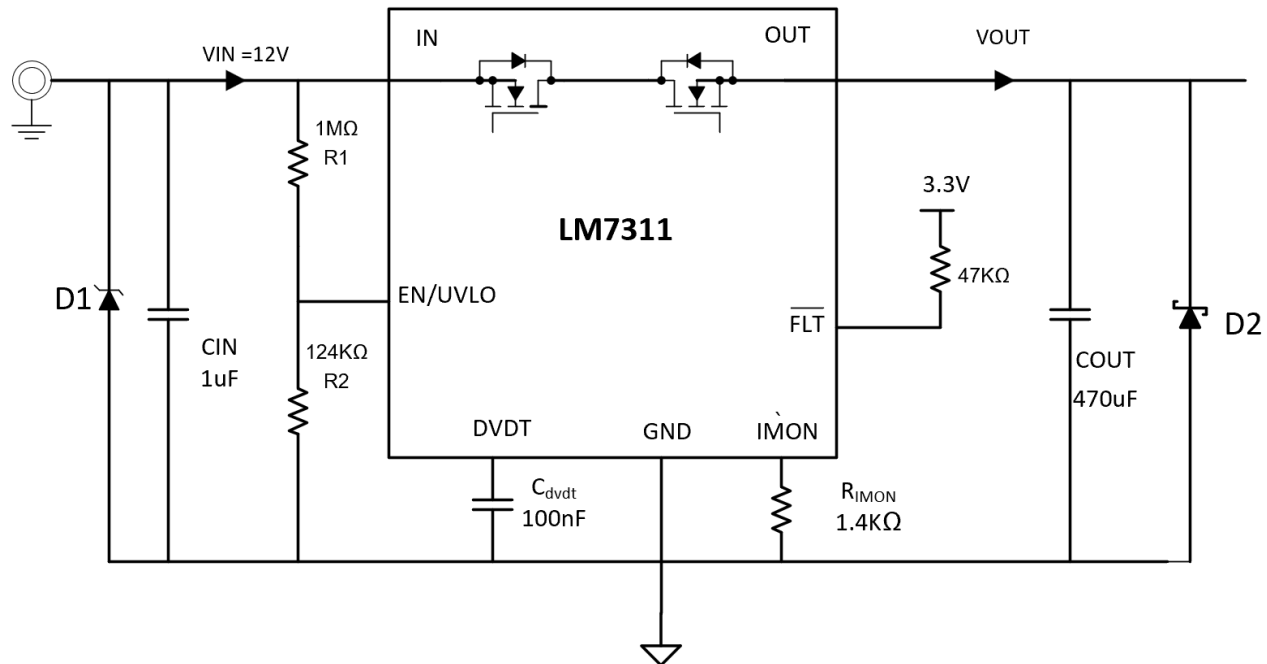


图 8-2. 交流/直流适配器供电系统 - 桶形插孔输入保护

*根据输入和输出电感进行瞬态保护所需的可选电路元件。有关详细信息，请参阅[瞬态保护](#)一节

8.3.1 设计要求

表 8-1. 设计参数

参数	值
充电期间的总线电压 (V_{IN})	12V
充电期间的固定过压保护阈值 ($V_{IN(OV)}$)	24V
充电期间的欠压保护阈值 ($V_{IN(UV)}$)	10.8V
最大连续充电电流	5A
输出电容 (C_{OUT})	470 μ F
输出上升时间 (T_R)	24ms
模拟负载电流监测器电压范围 ($V_{IMONmax}$)	1V

8.3.2 详细设计过程

8.3.2.1 设置欠压阈值

电源欠压阈值通过电阻 R_1 与 R_2 进行设定，其阻值可按以下公式计算：

$$V_{IN(UV)} = \frac{V_{UVLO(R)} \times (R_1 + R_2)}{R_2} \quad (5)$$

其中 $V_{UVLO(R)}$ 是 UVLO 上升阈值。由于 R_1 、 R_2 泄漏来自输入电源 V_{IN} 的电流，因此必须根据来自输入电源 V_{IN} 的可接受漏电流来选择这些电阻器。 R_1 、 R_2 从电源汲取的电流为 $I_{R12} = V_{IN}/(R_1 + R_2)$ 。但是，由于连接到电阻器串的外部有源元件而产生的漏电流会增加这些计算的误差。因此，电阻串电流 I_{R12} 必须选择为 UVLO 引脚上预期漏电流的 20 倍。

根据器件电气规格，UVLO 漏电流最大值为 $0.1 \mu A$ ， $V_{UV(R)} = 1.2V$ 。根据设计要求， $V_{IN(UV)} = 10.8V$ 。为了解该公式，首先选择 $R1 = 1M\Omega$ 值，然后使用上述公式求解，得出 $R2 = 125k\Omega$ 。

使用最接近的标准 1% 电阻值，得出 $R1 = 1M\Omega$ ， $R2 = 124k\Omega$ 。

8.3.2.2 设置输出电压上升时间 (t_R)

为了实现成功的设计，器件的结温在动态（启动）和稳态条件下都应保持在绝对最大额定值以下。动态功率应力通常比静态应力大一个数量级，因此务必确定系统电容所需的正确启动时间和浪涌电流限制，以避免启动期间发生热关断。

实现所需输出上升时间所需的转换率 (SR) 的计算公式如下：

$$SR (V/ms) = \frac{V_{IN} (V)}{t_R (ms)} = \frac{12 V}{24 ms} = 0.5 V/ms \quad (6)$$

实现此压摆率所需的 C_{dVdt} 可通过以下公式计算：

$$C_{dVdt} (nF) = \frac{55}{SR (V/ms)} = \frac{55}{0.5} = 110 nF \quad (7)$$

选择最接近的标准电容值 110nF。

对于此压摆率，可以使用以下公式计算浪涌电流：

$$I_{NRUSH} (mA) = SR (V/ms) \times C_{OUT} (\mu F) = 0.5 \times 470 = 235 mA \quad (8)$$

浪涌期间器件内部平均功耗的计算公式为：

$$P_{DINRUSH} (W) = \frac{I_{NRUSH} (A) \times V_{IN} (V)}{2} = \frac{0.235 \times 12}{2} = 1.41W \quad (9)$$

对于给定的功率损耗，器件的热关断时间必须大于斜升时间 t_R ，才能避免启动视频。

8.3.2.3 设置模拟电流监测器电压 (IMON) 范围

模拟电流监测电压范围可通过 R_{IMON} 电阻进行设置，其阻值可按以下公式计算：

$$R_{IMON} = \frac{V_{IMONmax}(V) \times 10^{(6)}}{I_{OUTmax}(A) \times G_{IMON}(\mu A/A)} = \frac{1 \times 10^{(6)}}{5 \times 142.8} = 1400.5\Omega \quad (10)$$

选择最接近的 1% 标准电阻值 1430 Ω 。

8.3.2.4

8.3.3 应用曲线

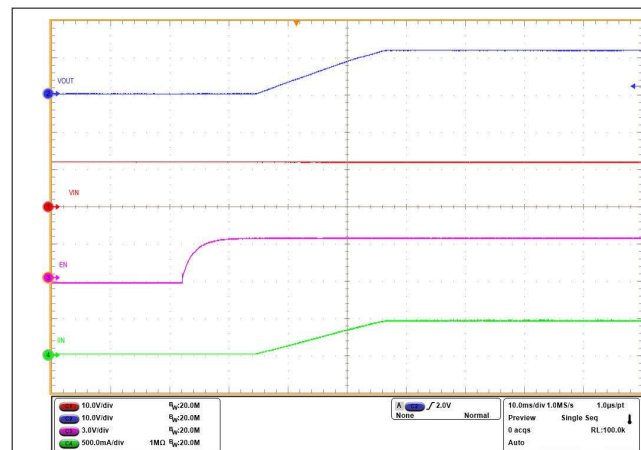


图 8-3. 上电

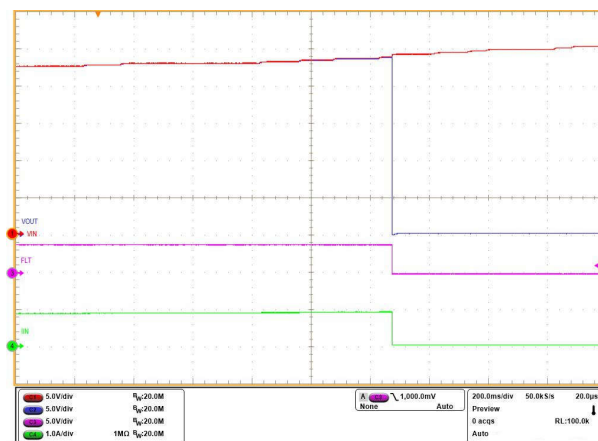


图 8-4. 过压保护

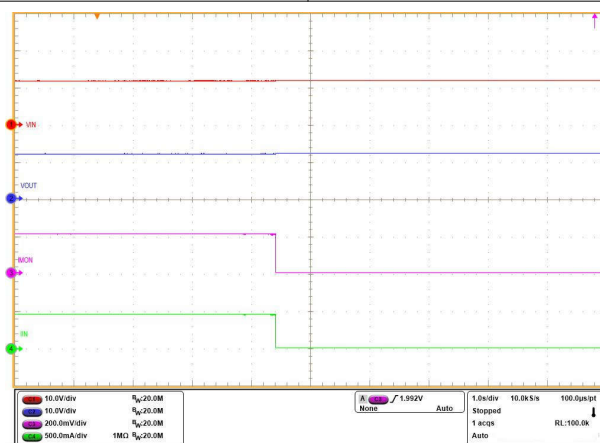


图 8-5. 模拟负载电流监测器输出

8.4 有源 ORing

下面的图 8-6 显示了典型的冗余电源配置。肖特基 ORing 二极管已广泛用于连接并联电源，例如将壁式适配器与电池或保持储能电容器并联运行。使用 ORing 二极管的缺点是压降较高并相关的功率损耗。LM7311 集成了低导通电阻的背靠背 FET，提供了一种简单高效的解决方案；图 8-6 展示了使用 LM7311 器件实现的主动 ORing 电路。

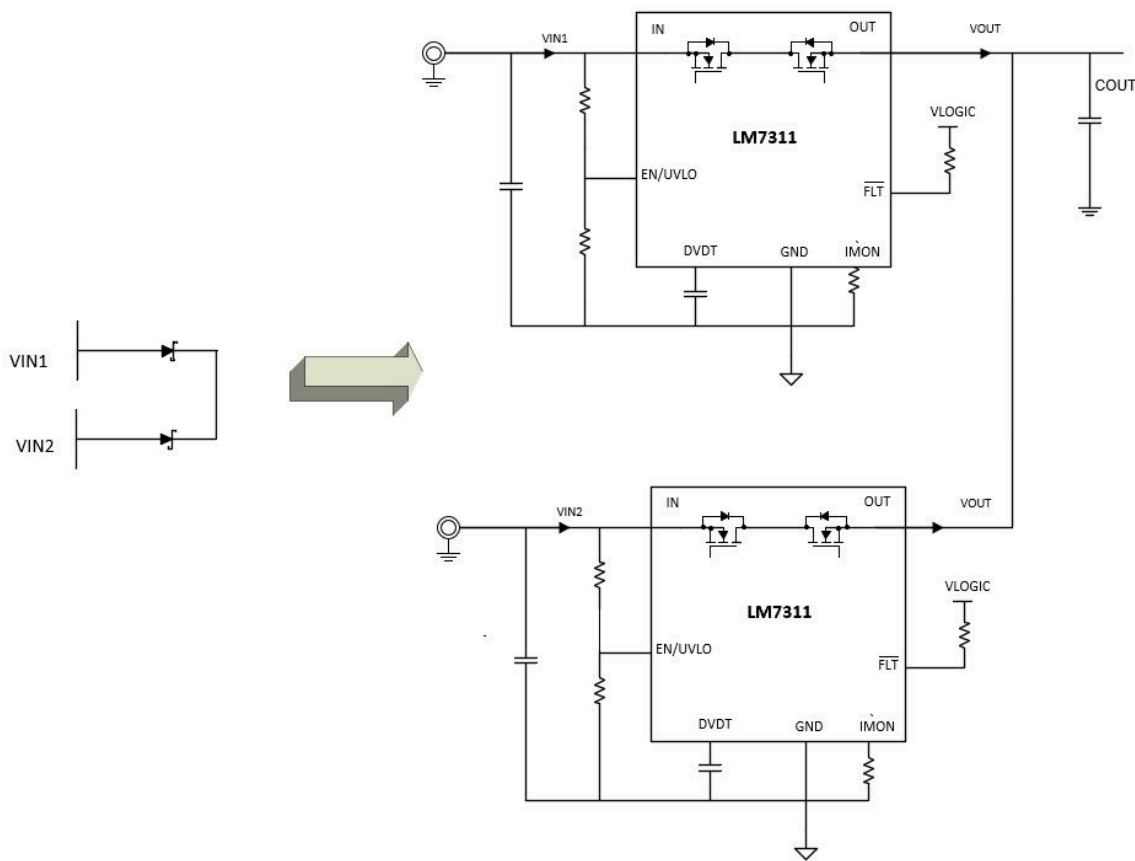


图 8-6. 两个器件：有源 ORing 配置

LM7311 中的线性 ORing 机制可确保在任一电源的快速或慢速斜升期间，没有反向电流从一个电源流向另一个电源。

以下波形展示了电源轨按顺序斜升时的有源 ORing 行为。

图 8-7. 有源 ORing 响应

当总线电压 (IN1 和 IN2) 匹配时，每条路径中的器件都会看到正向压降，并且器件会输送负载电流。在此期间，电流按照每个器件上的差分压降之比在电源轨之间共享。

除了电源 ORing 外，该器件还可始终保护系统免受过压、过多浪涌电流、过载和短路故障的影响。

备注

ORing 可以在两个类似的电源轨之间或不同的电源轨之间完成。对于电压组合偏斜的 ORing 情况，必须根据 2 个电源中的最高值选择 dVdt 引脚电容器额定值。有关更多详细信息，请参阅建议工作条件表。

8.5 电源相关建议

LM7311 器件的设计电源电压范围为 $3.5V \leq V_{IN}$ 或 $V_{OUT} \leq 23V$ 。如果输入电源与器件之间的距离超过几英寸，建议选用容量大于 $0.1 \mu F$ 的输入陶瓷旁路电容。电源的额定值必须高于设定的电流限制，以避免在过流和短路情况下出现压降。

8.5.1 瞬态保护

在短路和过载电流限制情况下，当器件中断电流时，输入电感在输入端产生正电压尖峰，输出电感在输出端产生负电压尖峰。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决问题，此类瞬变可能会超过器件的绝对最大额定值。解决瞬变的典型方法包括：

- 更大幅度减少进出器件的引线长度和电感。
- 使用较大的 PCB GND 平面。
- 在 OUT 引脚和接地端之间连接一个肖特基二极管来吸收负尖峰。
- 在非常靠近器件的 OUT 引脚上连接一个大于 $1 \mu F$ 的低 ESR 电容器。
- 使用低值陶瓷电容器 $C_{IN} = 1 \mu F$ 来吸收能量并抑制瞬变。电容器电压额定值应该至少为输入电源电压的两倍，才能承受电感振铃期间的正电压偏移。

输入电容的近似值可通过以下公式进行估算：

$$V_{SPIKE(ABSOLUTE)} = V_{IN} + I_{LOAD} \times \sqrt{\frac{L_{IN}}{C_{IN}}} \quad (11)$$

其中

- V_{IN} 是标称电源电压。
- I_{LOAD} 是负载电流。
- L_{IN} 等于在源极中观察到的有效电感。
- C_{IN} 是输入端存在的电容。
- 某些应用可能需要添加瞬态电压抑制器 (TVS)，以防止瞬变超过器件的绝对最大额定值。在某些情况下，即使瞬变的最大幅度低于器件的绝对最大额定值，TVS 也有助于吸收过多的能量转储，并防止其在 IC 的输入电源引脚上产生非常快速的瞬变电压，这种电压可能会耦合到内部控制电路并导致意外行为。
- 对于 USB-C 端口等应用，供电线缆可插入器件的输出端，从 OUT 到 IN 可能会产生过大的电压应力，超过器件的绝对最大额定值。建议在 OUT 和 IN 之间添加一个 TVS 二极管，以将电压钳位到安全电平。

带有可选保护元件的电路实现如图 8-8 所示。

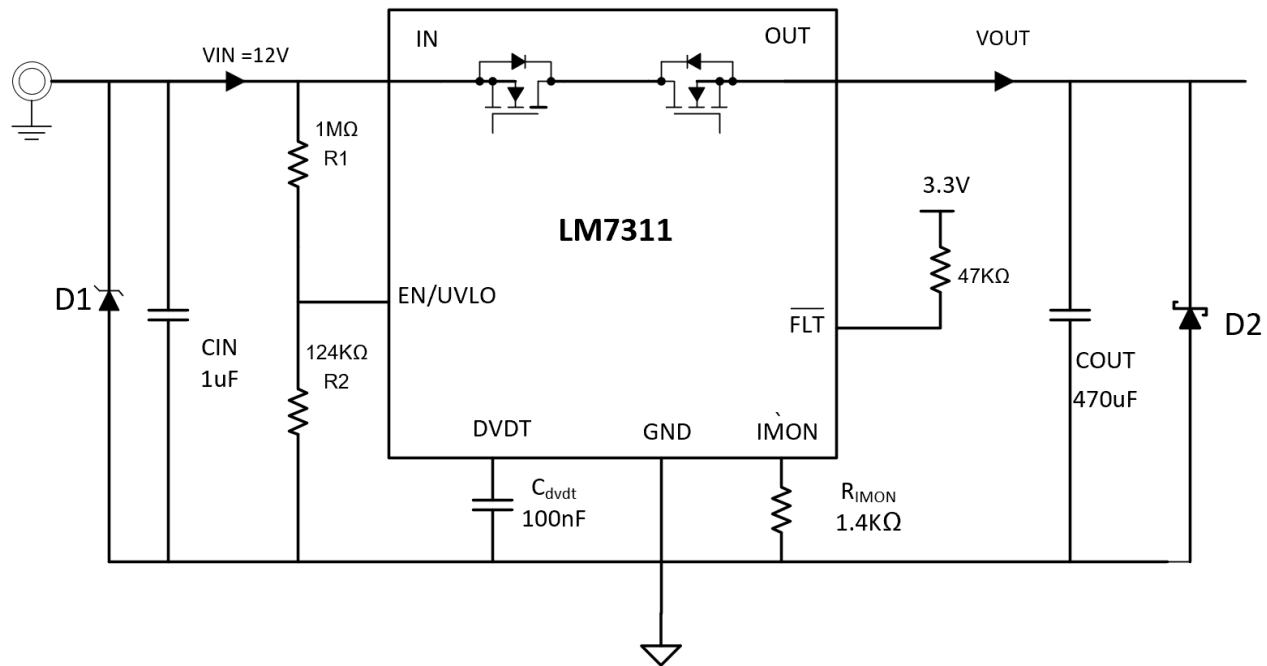


图 8-8. 带有可选保护元件的电路实现

8.5.2 输出短路测量

获得可重复和相似的短路测试结果较困难。以下因素会导致结果的变化：

- 源旁路
- 输入引线
- 电路布局
- 组件选择
- 输出短路方法
- 短路的相对位置
- 仪表

实际短路呈现出一定程度的随机性，因为短路在微观上会弹跳和形成电弧。确认使用了适当的配置和方法来获得真实的结果。不要期望看到与本数据表中的波形完全相同的波形，因为每个设置都不同。

8.6 布局

8.6.1 布局指南

- 对于所有应用，建议在 IN 引脚和 GND 引脚之间使用 0.1 μF 或更大的陶瓷去耦电容器。
- 去耦电容器的期望位置是紧靠器件的 IN 引脚和 GND 引脚的位置。请务必注意，尽量减小旁路电容器连接和 IC 的 IN 引脚及 GND 引脚所构成的环路区域。
- 高载流电源路径连接必须尽可能短，并且其大小必须能够承载至少两倍的满载电流。
- 必须在 IC 的引脚处将 GND 引脚连接至 PCB 接地平面，且迹线尽可能短。PCB 接地必须是电路板上的一个铜层或铜岛。TI 建议为电子保险丝留出一个单独的接地平面岛。该平面不承载任何高电流，并用作电子保险丝的所有关键模拟信号的静态接地基准。必须使用星型连接将器件接地平面连接至系统电源接地平面。

- IN 和 OUT 焊盘用于散热。使用散热过孔尽可能连接到 PCB 顶层和底层上的铜区域。器件下方的过孔还有助于更大限度地减小 IN 和 OUT 焊盘上的电压梯度，并均匀地分配流经器件的电流，这对于实现出色的导通电阻和电流检测精度至关重要。
- 将以下支持元件放置在靠近连接引脚的位置：
 - C_{dVdt}
 - 用于 EN/UVLO 引脚的电阻器
- 采用最短的走线将元件另一端连接至器件的 GND 引脚。 C_{dVdt} 元件至器件的走线应尽可能短，以减小对软启动时序的寄生影响。这些走线不得与电路板中的开关信号发生耦合。
- 必须将保护器件（如 TVS、缓冲器、电容器或二极管）放置在紧靠二极管要保护的器件的物理位置。必须使用短迹线为这些保护器件布线以减少电感。例如，建议使用保护肖特基二极管来解决由于电感负载开关而导致的负瞬变。TI 还建议在 OUT 和 GND 之间添加一个 $1\ \mu\text{F}$ 或更大的陶瓷去耦电容器。这些元件必须放置在靠近 OUT 引脚的位置。请务必注意，尽量减小肖特基二极管/旁路电容器连接和 IC 的 OUT 引脚及 GND 引脚所构成的环路区域。

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- LM7311 EVM 用户指南

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

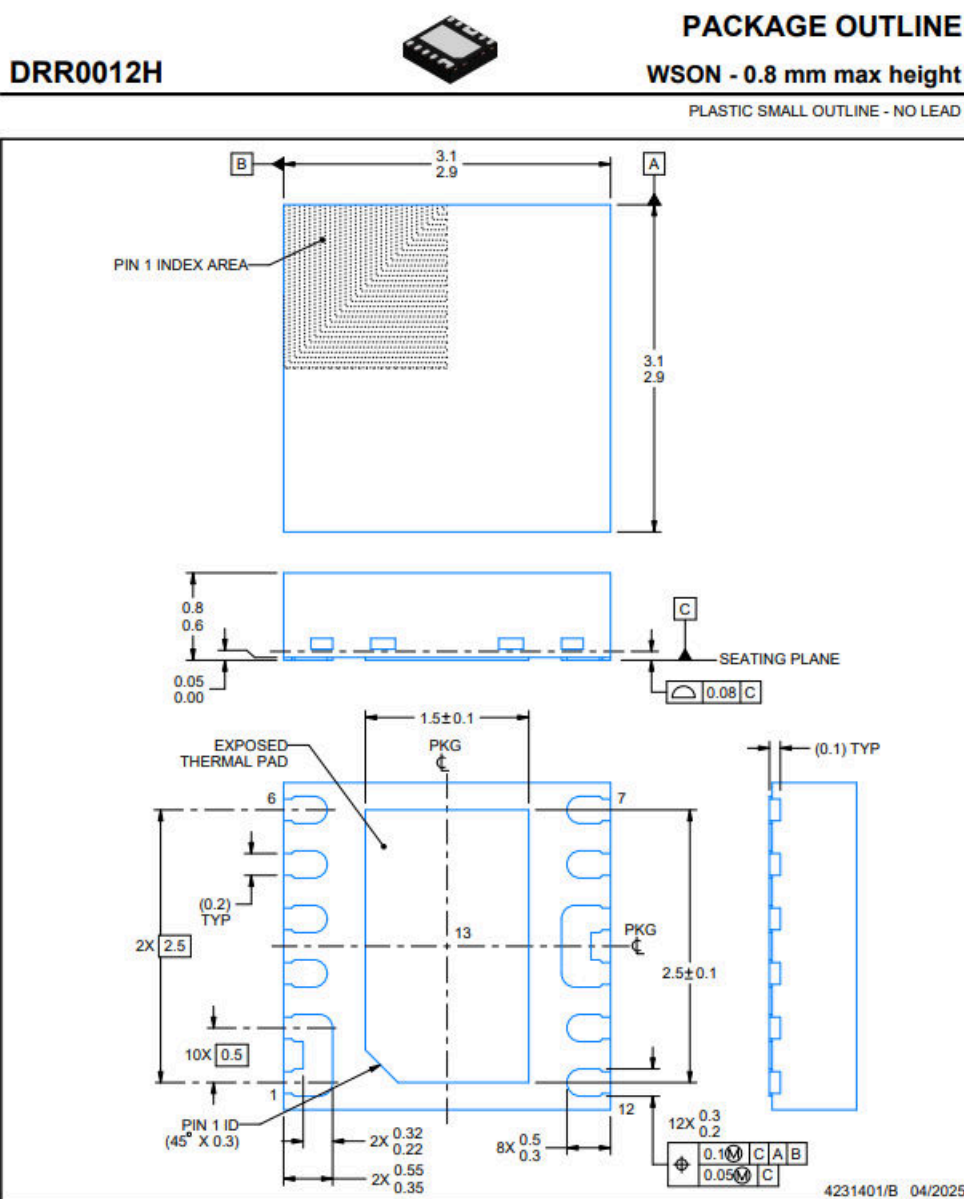
注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
August 2026	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 参考

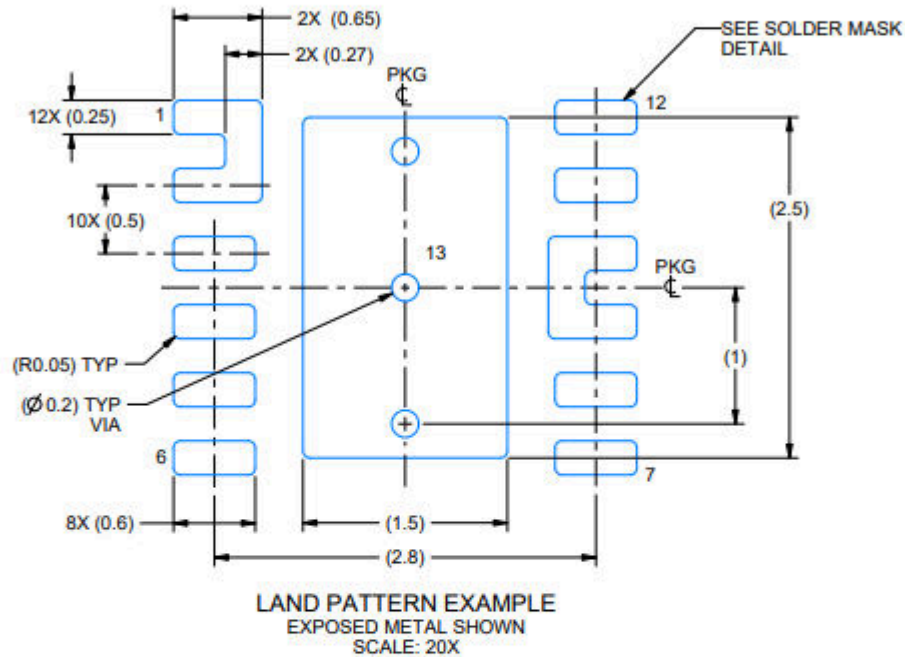


EXAMPLE BOARD LAYOUT

DRR0012H

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



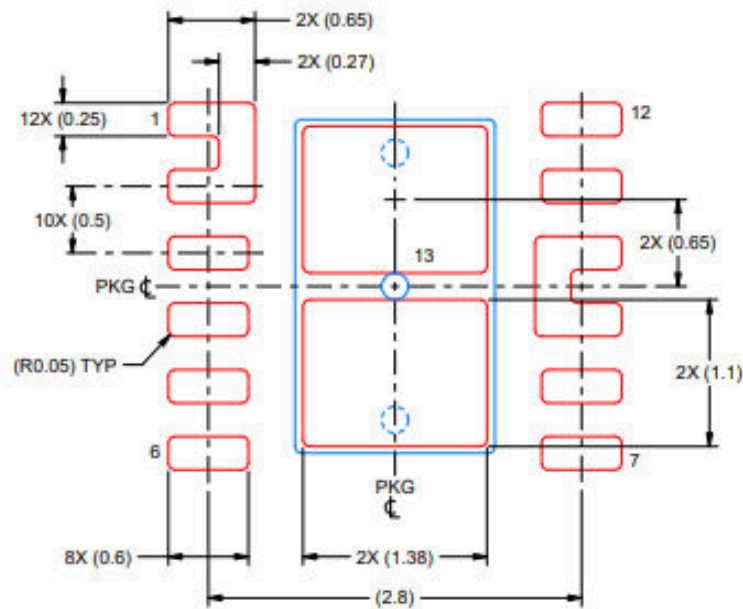
4231401/B 04/2025

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN**DRR0012H****WSN - 0.8 mm max height**

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 MM THICK STENCIL
 SCALE: 20X

EXPOSED PAD 13
 81% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4231401/B 04/2025

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

11.2 封装选项附录

封装信息

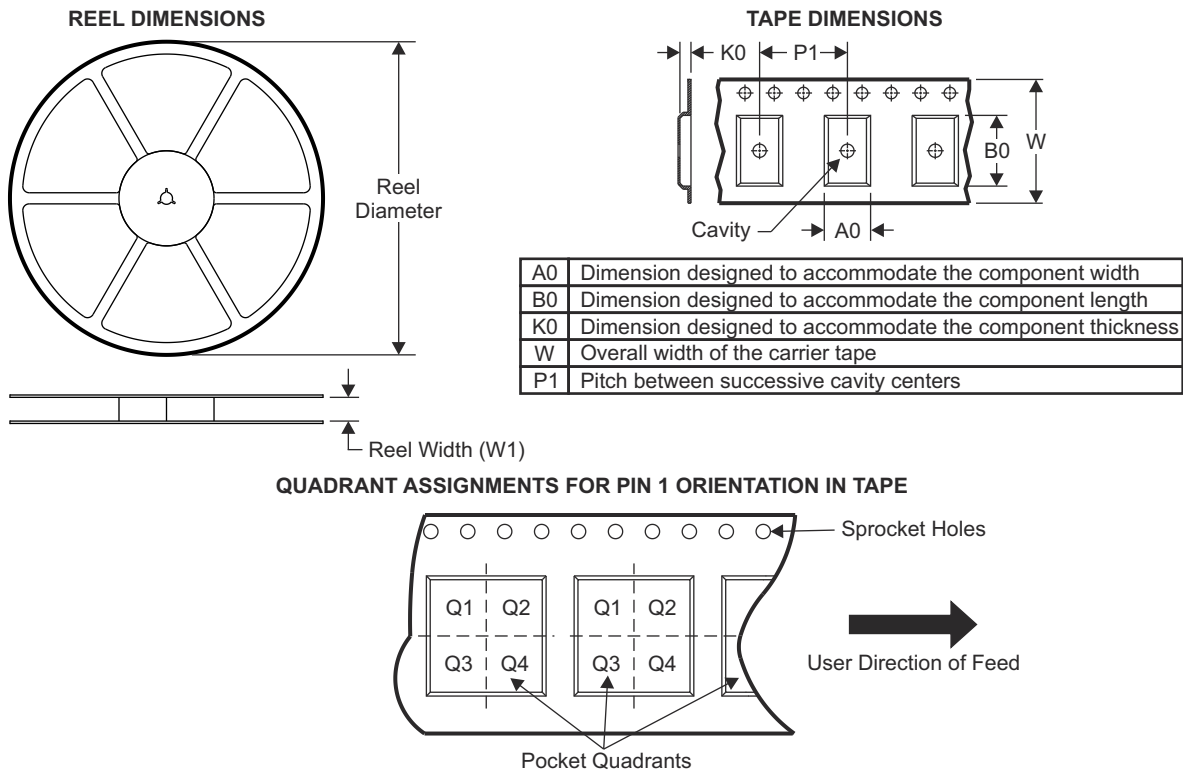
可订购器件	状态 ⁽¹⁾	封装类型	封装图	引脚	包装数量	环保计划 ⁽²⁾	铅/焊球镀层 ⁽⁶⁾	MSL 峰值温度 ⁽³⁾	工作温度 (°C)	器件标识 ^{(4) (5)}	
PLM7311A00 DRRR	预发布	WSON	DRR	12	-	RoHS 和绿色环保	致电 TI	致电 TI	-40 至 125	PLM7311	
LM7311A00D RRR	预发布	WSON	DRR	12	-	RoHS 和绿色环保	致电 TI	致电 TI	-40 至 125	LM7311	
PLM7311L00 DRRR	预发布	WSON	DRR	12	-	RoHS 和绿色环保	致电 TI	致电 TI	-40 至 125	PLM7311	
LM7311L00D RRR	预发布	WSON	DRR	12	-	RoHS 和绿色环保	致电 TI	致电 TI	-40 至 125	LM7311	

- (1) 销售状态值定义如下：
正在供货：建议用于新设计的产品器件。
限期购买：TI 已宣布器件即将停产，但仍在购买期限内。
NRND：不推荐用于新设计。为支持现有客户，器件仍在生产，但 TI 不建议在新设计中使用此器件。
PRE_PROD：器件未发布，尚未量产，未向大众市场供货，也未在网络上供应，未提供样片。
预发布：器件已发布，但未量产。可能提供样片，也可能无法提供样片。
已停产：TI 已停止生产该器件。
- (2) 环保计划 - 规划的环保分级包括：无铅 (RoHS)，无铅 (RoHS 豁免) 或绿色 (RoHS，无镉/溴) - 如需了解最新供货信息及更多产品内容详情，请访问 www.ti.com.cn/productcontent。
待定：无铅/绿色环保转换计划尚未确定。
无铅 (RoHS)：TI 所说的“无铅”或“无 Pb”是指半导体产品符合针对所有 6 种物质的现行 RoHS 要求，包括要求铅的重量不超过同质材料总重量的 0.1%。因在设计时就考虑到了高温焊接要求，因此 TI 的无铅产品适用于指定的无铅作业。
无铅 (RoHS 豁免)：该元件在以下两种情况下可享受 RoHS 豁免：1) 芯片和封装之间使用铅基倒装芯片焊接凸点；2) 芯片和引线框之间使用铅基芯片粘合剂。否则，元件将根据上述规定视为无铅 (符合 RoHS)。
绿色环保 (RoHS，无镉/溴)：TI 定义的“绿色环保”表示无铅 (符合 RoHS 标准)、无溴 (Br) 和无镉 (Sb) 系阻燃剂 (均质材料中 Br 或 Sb 的质量不超过总质量的 0.1%)。
- (3) MSL，峰值温度-- 湿敏等级额定值 (符合 JEDEC 工业标准分级) 和峰值焊接温度。
- (4) 器件上可能还有与标识、批次跟踪代码信息或环境分类相关的其他标志。
- (5) 如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。
- (6) 铅/焊球镀层 - 可订购器件可能有多种镀层材料选项。各镀层选项用垂直线隔开。如果铅/焊球镀层值超出最大列宽，则会折为两行。

重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

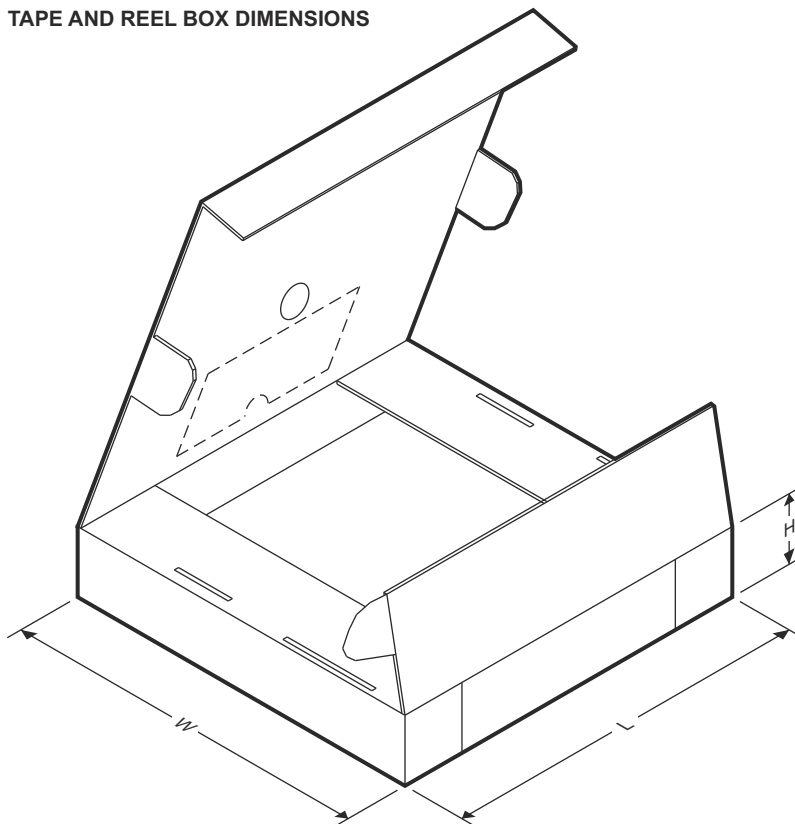
在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

11.3 卷带包装信息



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PLM7311A00DRR	WS0N	DRR	12	3000	330	12.4	3.3	3.3	1.1	8.0	12.0	Q2
LM7311A00DRR	WS0N	DRR	12	3000	330	12.4	3.3	3.3	1.1	8.0	12.0	Q2
PLM7311L00DRR	WS0N	DRR	12	3000	330	12.4	3.3	3.3	1.1	8.0	12.0	Q2
LM7311L00DRR	WS0N	DRR	12	3000	330	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



ADVANCE INFORMATION

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PLM7311DRRR	Active	Preproduction	WSON (DRR) 12	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

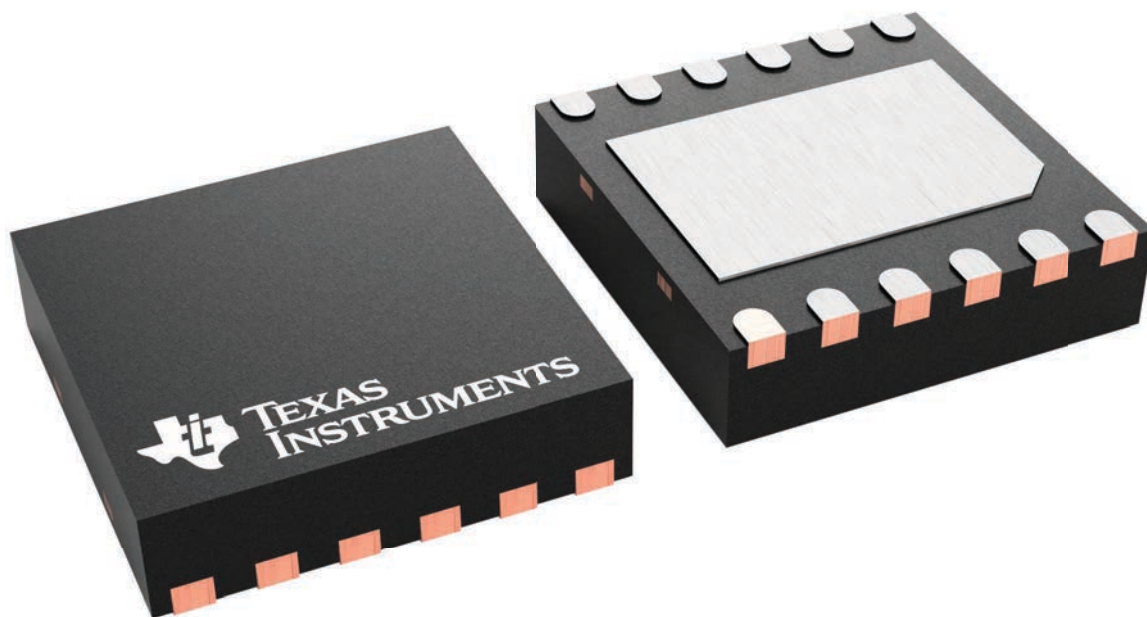
DRR 12

WSO - 0.8 mm max height

3 x 3, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4223490/B

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月