

LM654xx-Q1 采用减轻干扰与噪声技术 (MINT) 的引脚兼容 20A (25A 峰值)、15A、12A、10A 可堆叠汽车级降压转换器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
 - 温度等级 1：-40°C 至 +125°C，T_A
- 内置时钟同步功能，支持转换器堆叠
- 内部或外部补偿
- 引脚可选输出电压：3.3V 和 5V 固定输出，或 0.8V 至 $0.9 \times V_{IN}$ 可调输出
- 宽输入电压范围：3V 至 36V
- 减少干扰和噪音的技术 - 架构 1 (MINT 1)
 - 针对低 EMI 要求进行了优化
 - 有助于符合 CISPR 25 5 级标准
 - 通过模式引脚可配置 +8.5% 或 $\pm 17\%$ 双随机展频，可降低峰值发射
 - 具有对称引脚排列的增强型 HotRod™ QFN 封装
- 开关频率范围为 300kHz 至 2.2MHz
 - 引脚可配置自动或 FPWM 运行
 - 可以同步到外部时钟
- 短最小导通时间：32ns (典型值)
 - 在 2.2MHz 下实现 36V 至 3.3V 的转换
- 高效率和高功率密度
 - 12V_{IN} 至 5V_{OUT}、I_{OUT} = 15A、400kHz 时，效率 > 94%
 - 偏置引脚接 V_{OUT} 时，PFM 模式下空载输入电流仅 8μA
 - 具有可湿性侧面的 4.5mm × 4.5mm eQFN-26 封装

2 应用

- 高级驾驶辅助系统 (ADAS)
- 汽车信息娱乐系统与仪表组
- 混合动力、电动和动力总成系统

3 说明

LM654xx-Q1 是降压转换器系列，专为汽车应用而设计，采用减轻干扰与噪声技术 (MINT 1) 开关技术，可实现高效率、高功率密度和低 EMI 性能。这些转换器可在 3V 至 36V 的宽输入电压范围内工作，提供可通过引脚选择的 3.3V、5V 固定输出电压或可调输出配置。

通过最大限度减小环路电感、优化 SW 节点压摆率和引脚可选的 +8.5% 或 +17% 双随机展频 (DRSS)，实现低 EMI 运行。DRSS 可通过三角调制与假随机调制的组合显著降低峰值发射，同时保持超低的输出电压纹波。

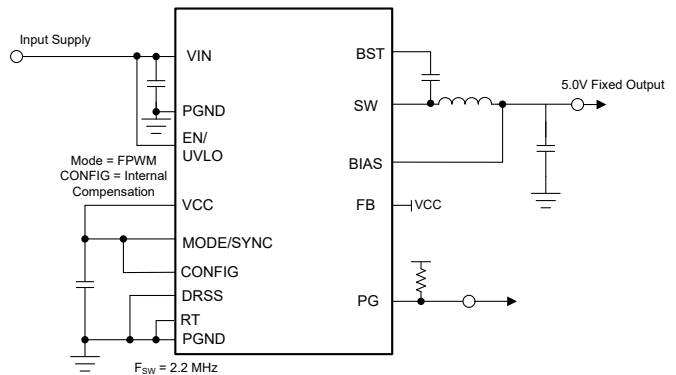
电流模式控制架构，搭配 32ns 典型最短导通时间，可在高频下实现高转换比，提供快速瞬态响应以及出色的负载和线路调整。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LM654xx-Q1	VDA (WQFN-FCRLF, 26)	4.5mm × 4.5mm

(1) 有关更多信息，请参阅节 11。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版原理图



内容

1 特性	1	7.4 器件功能模式	24
2 应用	1	8 应用和实施	27
3 说明	1	8.1 应用信息.....	27
4 器件比较表	3	8.2 典型应用.....	27
5 引脚配置和功能	4	8.3 电源相关建议.....	54
6 规格	7	8.4 布局.....	55
6.1 绝对最大额定值.....	7	9 器件和文档支持	58
6.2 ESD 等级.....	7	9.1 器件支持.....	58
6.3 建议运行条件.....	7	9.2 文档支持.....	58
6.4 热性能信息.....	8	9.3 接收文档更新通知.....	58
6.5 电气特性.....	8	9.4 支持资源.....	58
6.6 典型特性.....	12	9.5 商标.....	58
7 详细说明	14	9.6 静电放电警告.....	58
7.1 概述.....	14	9.7 术语表.....	58
7.2 功能方框图.....	15	10 修订历史记录	59
7.3 特性描述.....	16	11 机械、封装和可订购信息	60

4 器件比较表

器件	可订购器件型号	工程器件型号	输出电流	顶部外露散热焊盘	底部外露散热焊盘	封装	结温范围
LM654B0-Q1	LM654B0VDARQ1	PLM654B0VDARQ1	20	是	是	VDA (26)	-40°C 至 150°C
LM654A5-Q1	LM654A5VDARQ1	PLM654A5VDARQ1	15	是	是	VDA (26)	-40°C 至 150°C
LM654A2-Q1 ⁽¹⁾	LM654A2VDARQ1	PLM654A2VDARQ1	12	是	是	VDA (26)	-40°C 至 150°C
LM654A0-Q1 ⁽¹⁾	LM654A0VDARQ1	PLM654A0VDARQ1	10	是	是	VDA (26)	-40°C 至 150°C

(1) 预发布信息 (非量产数据)

5 引脚配置和功能

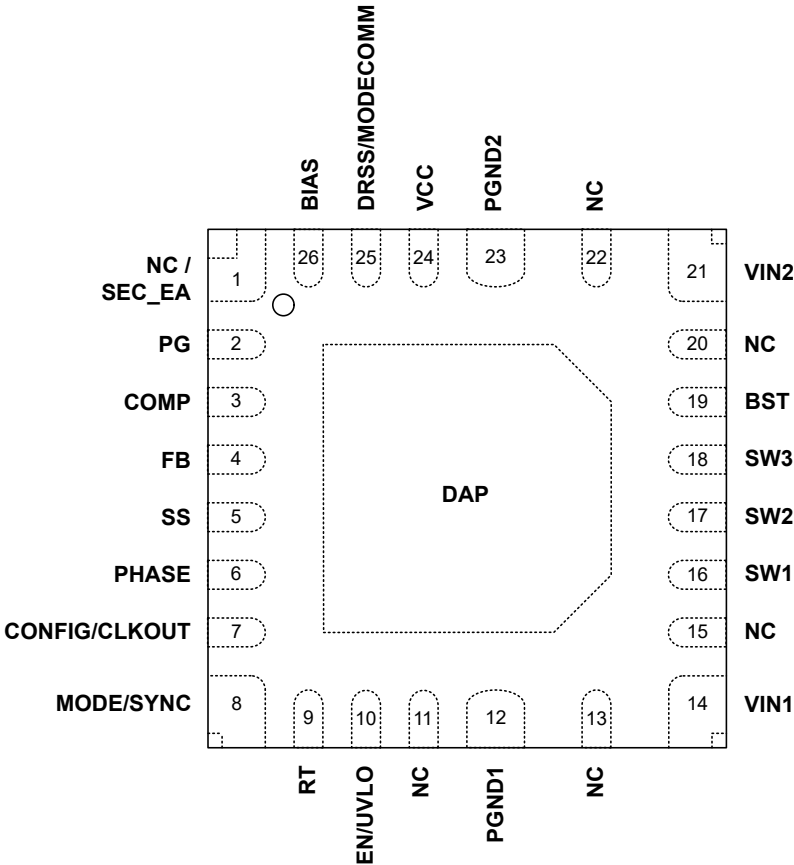


图 5-1. VDA 26 引脚 WQFN-FCRLF 封装 (顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
NC/SEC_EA	1	—	对于主器件： 悬空或接地。 对于从器件： 连接到 VCC 以使能从误差放大器。此举会增加多相设计的环路增益。连接到 GND 以禁用从误差放大器。使能误差放大器需要使用电阻分压器配置从器件的 FB 引脚，或者配置为固定的 3.3V 或 5V。
PG/NC	2	O	对于主器件： 电源正常状态输出引脚。此引脚是一个集电极开路输出，如果 VOUT 超出指定的调节窗口，该输出会变为低电平。上电期间，PG 在 VIN 高于 1.25V 后拉至低电平，并保持低电平，直到器件使能且软启动完成。 对于从器件： 该引脚内部接地，且必须保持悬空或接地
COMP	3	A	对于主器件： 外部补偿引脚。此引脚是跨导放大器的输出。如果使用，请将补偿网络从 COMP 引脚连接到 GND。如果未使用，则可以将该引脚接地。 对于从器件： 将主器件的 COMP 引脚连接到所有从器件 COMP 引脚。当使用从误差放大器 (SEC_EA = VCC) 时，必须根据使能误差放大器的器件数量调整 Rcomp 和 Ccomp 的值。
FB	4	A	对于主器件： 反馈引脚。将此引脚连接到反馈分压器接触点以提供可调输出选项。调节阈值为 0.8V。 连接到 GND 以配置 3.3V 固定输出电压。连接到 VCC 以配置 5V 固定输出电压。使用固定输出电压设置时，必须将 BIAS 引脚连接到 VOUT 并为误差放大器提供反馈路径。 对于从器件： 通过 (SEC_EA = VCC) 使能从误差放大器，或通过 (SEC_EA = GND) 禁用。禁用从误差放大器后，FB 可以保持悬空。 使能从误差放大器后，必须按照与主器件相同的方式配置 FB。使能误差放大器可通过将设计的有效跨导翻倍来降低 COMP 布线的布线灵敏度。

表 5-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
名称	编号		
SS	5	A	软启动延迟编程引脚。如果 SS 引脚保持开路, 则内部软启动电路会在 2.6ms (典型值) 内将 FB 基准从零斜升至满量程值。如果在 SS 引脚和 GND 之间连接了一个电容器, 则可以将软启动时间设置为更高的值。请参阅 方程式 5 。对于多相设计, 应将所有器件的 SS 引脚连接在一起。
PHASE	6	I	对于主器件: 将该引脚接地可将 CONFIG 的输出时钟设置为与主器件相位差 180 度, 并且适用于单相或两相设计。将此引脚连接到 VCC 可将 CONFIG 的输出时钟设置为与主器件同相, 并且适用于三相或多相设计, 其中每个从器件的相移可以使用从器件的相位引脚电压单独设置。 对于从器件: 该引脚上介于 0V 到 1V 之间的电压对应从器件上时钟频率的 0 度到 360 度相移。为了轻松配置从器件的相移, 可在 RT 引脚上设置频率, 将两个电阻器的总和用于决定频率。该电阻对用于对 RT 上生成的 1V 基准电压进行分压。分压器的中心抽头连接到相位引脚, 以设置从器件的相移。不能悬空。
CONFIG/ CLKOUT	7	I/O	配置引脚。 对于主器件: 49.9k Ω 电阻器接地, 将器件配置为具有外部补偿, 并允许多相运行。CONFIG 引脚在自检后变为输出 CLKOUT, 并提供可连接到从器件上 MODE/SYNC 的时钟。不需要外部补偿和多相运行时, 该引脚必须连接到 VCC。 对于从器件: 将该引脚接地, 以将器件设置为从器件。在从器件运行时, 由主器件提供时钟, 并在从器件的相位引脚上设置适当的相移。
MODE/SYNC	8	I	模式和同步输入引脚。将此引脚连接到 GND, 或将此引脚驱动为低电平, 以在 AUTO 模式下运行。将此引脚连接到 VCC, 或将此引脚驱动为高电平, 以在 FPWM 模式下运行。向该引脚施加同步时钟信号, 即可在 FPWM 模式下以同步频率运行。与外部时钟同步时, 使用 RT 引脚将内部频率设置为接近同步频率, 以避免外部时钟开启和关闭时产生干扰。
RT	9	I/O	开关频率编程引脚。通过一个阻值介于 6.81k Ω 和 54.2k Ω 之间的电阻器将此引脚接地, 以将开关频率分别设置在 2200kHz 和 300kHz 之间。以 400kHz 运行时, 连接到 VCC。以 2.1MHz 运行时, 连接到 GND。不能悬空。
EN/UVLO	10	P	精密使能引脚。将此引脚驱动为高电平/低电平可启用/禁用器件。该引脚可直接连接至 VIN。精密使能允许将该引脚用作可调节 UVLO。不能悬空。
NC	11	—	无连接引脚。保持悬空。
PGND1	12	G	内部低侧 MOSFET 的电源地。将此引脚连接到系统接地。必须为 PGND2 提供低阻抗连接。将一个或多个优质旁路电容器从该引脚连接到 VIN1。
NC	13	—	无连接引脚。保持悬空, 以便在 PGND1 和 VIN1 引脚之间保持 1mm 的间隙。如果 PGND1 和 VIN1 引脚之间的 0.5mm 间隙满足系统引脚间隙要求, 则此引脚可短接至 PGND1。
VIN1	14 ⁽²⁾	P	到稳压器的输入电源。将一个或多个优质旁路电容器从该引脚连接到 PGND1。确保在距离 VIN1 和 PGND1 引脚 1mm 范围内放置一个 100nF 旁路电容器。提供到 VIN2 的低阻抗连接。
NC	15	—	无连接引脚。保持悬空, 以便在 VIN1 和 SW1 之间保持 0.5mm 的间隙。
SW1	16	P	器件开关引脚和稳压器的开关节点。连接到输出电感器。
SW2	17	P	
SW3	18	P	
BST	19	P	高侧驱动器上部电源轨。在 SW 节点和 BST 之间连接一个 100nF 优质电容器。当 SW 节点为低电平时, 内部二极管为电容器充电。
NC	20	—	无连接引脚。保持悬空, 以便在 VIN2 和 BST 之间保持 0.5mm 的间隙。
VIN2	21 ⁽²⁾	P	到稳压器的输入电源。将一个或多个优质旁路电容器从该引脚连接到 PGND2。确保在距离 VIN2 和 PGND2 引脚 1mm 范围内放置一个 100nF 旁路电容器。提供到 VIN1 的低阻抗连接。
NC	22	—	无连接引脚。保持悬空, 以便在 PGND2 和 VIN2 引脚之间保持 1mm 的间隙。如果 PGND2 和 VIN2 引脚之间的 0.5mm 间隙满足系统引脚间隙要求, 则此引脚可短接至 PGND2。
PGND2	23	G	内部低侧 MOSFET 的电源地。连接到系统地。必须为 PGND1 提供低阻抗连接。将一个或多个优质旁路电容器从该引脚连接到 VIN2。
VCC	24	P	内部稳压器输出。用作内部控制电路的电源。不要将此引脚连接至任何外部负载。在该引脚和 GND 之间连接一个 1 μ F 优质电容器。

表 5-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
名称	编号		
DRSS/ MODECOMM	25	I/O	双随机展频 (DRSS) 选择引脚。有关可用的 DRSS 选项，请参阅节 7.3.6。对于多相运行，该引脚变为主器件和从器件之间的展频时序引脚，并且所有 DRSS 引脚都必须连接在一起。
BIAS	26	P	内部稳压器的输入端。如果配置为固定 VOUT，则将该引脚连接到 VOUT 节点以闭合控制环路。如果配置为可调 VOUT，则将该引脚连接到 VOUT 节点或 3.3V 至 30V 的外部偏置电源。如果输出电压高于 30V 或未使用外部电源，则将该引脚连接到 GND。在可调 VOUT 模式下，该引脚也可以接地。
DAP	—	G	外露芯片连接焊盘 (DAP)。连接到 PCB 上的系统 GND。该引脚是芯片的主要散热路径。必须将焊盘用于散热，方法是将引脚焊接到 PCB 上的 GND 覆铜。焊盘还必须具有到输入旁路电容器 PGND 连接的低阻抗连接。采用示例电路板布局布线中所建议的尽可能多的散热过孔可确保实现更低的封装热阻和更高的热性能。

(1) I = 输入，O = 输出，P = 电源，G = 接地

(2) 若未按推荐范围放置输入电容器，可能会导致器件性能下降，包括但不限于输入电压升高、开关节点响铃超过绝对最大额定值，以及系统不稳定等问题。有关推荐的布局示例，请参阅节 8.4.2。

6 规格

6.1 绝对最大额定值

在工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN 至 PGND	-0.3	42	V
输入电压	EN/UVLO 至 PGND	-0.3	42	V
输入电压	RT 至 PGND	-0.3	42	V
输入电压	DRSS/MODECOMM 至 PGND	-0.3	42	V
输入电压	SEC_EA 至 PGND	-0.3	20	V
输入电压	BIAS 至 PGND	-0.3	42	V
输入电压	MODE/SYNC 至 PGND	-0.3	5.5	V
输入电压	CONFIG/CLKOUT 至 PGND	-0.3	5.5	V
输入电压	COMP、FB 至 PGND	-0.3	5.5	V
输入电压	SS 至 PGND	-0.3	V _{CC} + 0.3	V
输出电压	SW 到 PGND	-0.6	V _{IN} + 0.3	V
输出电压	PG 至 PGND	-0.3	42	V
输出电压	BST 至 SW	-0.3	5.5	V
输出电压	VCC 至 PGND	-0.3	5.5	V
工作结温	T _J	-40	150	°C
贮存温度	T _{stg}	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011 标准	±750	

(1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

		最小值	最大值	单位
输入电压	VIN	3	36	V
输入电压	EN	0	36	V
输入电压	BIAS, PG	0	30	V
输入电压	FB, SEC_EA	0	5.5	V
输入电压	MODE/SYNC, RT	0	5.5	V
上拉电阻	R _{PU(PG)}	4		kΩ
上拉基准电压	V _{PU(PG)}	0.8	36	V
输出电压	VOUT	0.8	0.9 × VIN	V
输出电流	IOUT, LM654B0-Q1	0	20	A
输出电流	IOUT, LM654A5-Q1	0	15	A
输出电流	IOUT, LM654A2-Q1	0	12	A
输出电流	IOUT, LM654A0-Q1	0	10	A

6.4 热性能信息

热指标 ⁽¹⁾		器件		单位
		VDA (WFQN-FCRLF) JESD 51-7	LM654B0EVM	
		26 引脚	26 引脚	
$R_{\theta JA}$	结至环境热阻	32.3	16 (无散热器)	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	0.32	-	°C/W
$R_{\theta JB}$	结至电路板热阻	6.1	-	°C/W
Ψ_{JT}	结至顶部特征参数	0.5	1.4	°C/W
Ψ_{JB}	结至电路板特征参数	6.1	5.9	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	4.2	- ⁽²⁾	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

(2) 不适用于 EVM。

6.5 电气特性

限值适用于推荐的 -40°C 至 +150°C 工作结温范围 (T_J) (除非另外说明)。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^\circ\text{C}$ 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用： $V_{IN} = 13.5\text{V}$ ， $V_{EN} = V_{IN}$ ， $V_{OUT} = 3.3\text{V}$ ， $F_{SW} = 2.2\text{MHz}$

参数		测试条件	最小值	典型值	最大值	单位
电源 (VIN 引脚)						
$V_{INUVLO(R)}$	VIN UVLO 上升阈值	V_{IN} 上升 (启动所需)	3.2	3.4	3.6	V
$V_{INUVLO(F)}$	VIN UVLO 下降阈值	V_{IN} 下降 (运行后)		2.5	2.6	V
$V_{INUVLO(H)}$	VIN UVLO 迟滞			0.92	1.35	V
I_{VIN}	VIN 引脚输入电流，内部 COMP，无开关	$V_{BIAS} = 3.3\text{V} + 2\%$ ，CONFIG 短接至 V_{CC} ， $T_J = 25^\circ\text{C}$		1	1.64	μA
$I_{BIAS(FIX-3.3V)}$	BIAS 引脚输入电流，固定 3.3V 输出，内部 COMP，无开关	$V_{BIAS} = 3.3\text{V} + 2\%$ ，CONFIG 短接至 V_{CC} ， $T_J = 25^\circ\text{C}$ ，启用自动模式		20	25	μA
$I_{Q(FIX-3.3V)}$	总 V_{IN} 静态电流，固定 3.3V 输出，内部 COMP，无开关	$V_{IN} = 24\text{V}$ ， $V_{BIAS} = 3.3\text{V} + 2\%$ ，CONFIG 短接至 V_{CC} ， $T_J = 25^\circ\text{C}$ ，启用自动模式		3.8	5	μA
		所有温度		3.8	53	μA
$I_{BIAS(ADJ-3.3V)}$	BIAS 引脚输入电流，可调 3.3V 输出，内部 COMP，无开关	$V_{FB} = 0.8\text{V} + 2\%$ ，CONFIG 短接至 V_{CC} ，启用自动模式， $T_J = 25^\circ\text{C}$		8	22	μA
$I_{Q(ADJ-3.3V)}$	总 V_{IN} 静态电流，可调 3.3V 输出，内部 COMP，无开关	$V_{IN} = 24.0\text{V}$ ， $V_{FB} = 0.8\text{V} + 2\%$ ，CONFIG 短接至 V_{CC} ，启用自动模式， $T_J = 25^\circ\text{C}$		2.1	4.6	μA
$I_{BIAS(ADJ-3.3V-EXT)}$	BIAS 引脚输入电流，可调 3.3V 输出，外部 COMP，无开关	$V_{FB} = 0.8\text{V} + 2\%$ ， $R_{CFG} = 49.9\text{k}\Omega$ ，启用自动模式， $T_J = 25^\circ\text{C}$		53	64	μA
$I_{Q(ADJ-3.3V-EXT)}$	总 V_{IN} 静态电流，可调 3.3V 输出，外部 COMP，无开关	$V_{IN} = 24.0\text{V}$ ， $V_{FB} = 0.8\text{V} + 2\%$ ， $R_{CFG} = 49.9\text{k}\Omega$ ，启用自动模式， $T_J = 25^\circ\text{C}$		8	11.1	μA
I_{Q-SD}	V_{IN} 关断电源电流	$V_{EN} = 0\text{V}$ ， $T_J = 25^\circ\text{C}$		1	2	μA
使能 (EN 引脚)						
$V_{EN-TH(R)}$	使能电压上升阈值	V_{EN} 上升	1.15	1.25	1.35	V
$V_{EN-TH(F)}$	使能输入低阈值	V_{EN} 下降	0.9	1	1.1	V
V_{EN-HYS}	启用电压迟滞			250		mV
I_{EN-LKG}	使能输入漏电流	$V_{EN} = V_{IN}$		0.35	6.28	μA
内部 LDO (VCC 引脚)						
V_{VCC}	内部 LDO 输出电压	$3.4\text{V} \leq V_{IN} \leq 36\text{V}$ ， $V_{BIAS} = 0\text{V}$		3.3		V
		$3.4\text{V} \leq V_{BIAS} \leq 30\text{V}$		3.2		V
$V_{VCC-OVLO(R)}$	VCC OVLO 上升阈值	VCC 过压上升阈值， $I_{VCC} = 0\text{A}$		4.38		V
$V_{VCC-OVLO(F)}$	VCC OVLO 下降阈值	VCC 过压下降阈值， $I_{VCC} = 0\text{A}$		3.63		V
$t_{VCC-OVLO_DEGLITCH(R)}$	VCC OVLO 上升沿比较器延迟			20.5		us

6.5 电气特性 (续)

限值适用于推荐的 -40°C 至 $+150^{\circ}\text{C}$ 工作结温范围 (T_J) (除非另外说明)。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$, $V_{EN} = V_{IN}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 2.2\text{MHz}$

参数		测试条件	最小值	典型值	最大值	单位
V _{VCC-UVLO(H)}	VCC UVLO 迟滞			0.9		V
电压基准 (FB 引脚)						
V _{FB1}	内部反馈基准电压, 内部补偿	FPWM 模式, CONFIG 短接至 V _{CC}	0.792	0.8	0.808	V
V _{FB2}	内部反馈基准电压, 外部补偿	FPWM 模式, R _{CONFIG} = 49.9k Ω	0.792	0.8	0.808	V
I _{FB-LKG}	反馈引脚输入漏电流	V _{FB} = 0.8V, 可调节版本			90	nA
R _{FB-SEL-ADJ}	可调输出电压设置电阻 (戴维南等效)	V _{OUT} 和 GND 之间的电阻梯, 中心抽头连接到 FB	4		100	k Ω
固定输出电压 (BIAS 引脚)						
V _{OUT1(3.3V)}	3.3V 固定输出电压, 内部 COMP	FB 短接至 GND, CONFIG 短接至 V _{CC}	3.255	3.3		V
V _{OUT2(3.3V)}	3.3V 固定输出电压, 外部 COMP	FB 短接至 GND, R _{CONFIG} = 49.9k Ω	3.255	3.3	3.333	V
V _{OUT1(5V)}	5.0V 固定输出电压, 内部 COMP	FB 短接至 V _{CC} , CONFIG 短接至 V _{CC}	4.92	5	5.065	V
V _{OUT2(5V)}	5.0V 固定输出电压, 外部 COMP	FB 短接至 V _{CC} , R _{CONFIG} = 49.9k Ω	4.92	5	5.065	V
启动 (SS 引脚)						
t _{EN_HIGH}	使能高电平到开关延迟开始	V _{FB} = V _{RT} = V _{MODE} = GND, V _{BIAS} = V _{OUT}		1.3		ms
t _{SS}	内部固定软启动时间	从设定点的第一个 SW 脉冲到 90% V _{REF} 的时间	1.6	2.65	4.2	ms
I _{SS}	软启动充电电流	V _{SS} = 0V		22		μA
R _{SS}	软启动放电电阻	EN = 0V		7		Ω
误差放大器 (COMP 引脚)						
g _m (EXTERNAL)	EA 跨导 - 外部 COMP	V _{COMP} = 0.8V, V _{FB} = +5% 且 V _{FB} = - 5%		1		mS
V _{COMP-EXT(h-clamp)}	外部 COMP - 高钳位电压	V _{FB} = 0V, 可调输出电压		1.2		V
电流限值和断续						
I _{HS-LIM}	高侧峰值电流限值, LM654B0-Q1	占空比接近 0%。	31.5	36	39	A
I _{LS-LIM}	低侧谷值电流限值, LM654B0-Q1			27.5		A
I _{L-PEAK-MIN}	最小占空比下的最小峰值电感器电流, LM654B0-Q1	V _{VCC} = 3.3V, t _{pulse} ≤ 100ns, 自动模式		5.5		A
I _{L-PEAK-MAX}	最大占空比下的最小峰值电感器电流, LM654B0-Q1	V _{VCC} = 3.3V, t _{pulse} ≥ 1μs, 自动模式		0.55		A
I _{LS-NEG-LIM}	低侧负电流限值	灌电流限值, FPWM 模式		-13.4		A
I _{HS-LIM}	高侧峰值电流限制, LM654A5-Q1	占空比接近 0%。	20.6	23.6	25.6	A
I _{LS-LIM}	低侧谷值电流限值, LM654A5-Q1			18.4		A
I _{L-PEAK-MIN}	最小占空比下的最小峰值电感器电流, LM654A5-Q1	V _{VCC} = 3.3V, t _{pulse} ≤ 100ns, 自动模式		5		A
I _{L-PEAK-MAX}	最大占空比下的最小峰值电感器电流, LM654A5-Q1	V _{VCC} = 3.3V, t _{pulse} ≥ 1μs, 自动模式		1.7		A
I _{LS-NEG-LIM}	低侧负电流限值	灌电流限值, FPWM 模式		-8		A
I _{HS-LIM}	高侧峰值电流限制, LM654A2-Q1	占空比接近 0%。	16.5	18.9	20.5	A
I _{LS-LIM}	低侧谷值电流限值, LM654A2-Q1			14.7		A
I _{L-PEAK-MIN}	最小占空比下的最小峰值电感器电流, LM654A2-Q1	V _{VCC} = 3.3V, t _{pulse} ≤ 100ns, 自动模式		4		A
I _{L-PEAK-MAX}	最大占空比下的最小峰值电感器电流, LM654A2-Q1	V _{VCC} = 3.3V, t _{pulse} ≥ 1μs, 自动模式		1.25		A
I _{LS-NEG-LIM}	低侧负电流限值	灌电流限值, FPWM 模式		-6.4		A
I _{HS-LIM}	高侧峰值电流限制, LM654A0-Q1	占空比接近 0%。	13.8	15.8	17.1	A
I _{LS-LIM}	低侧谷值电流限值, LM654A0-Q1			12		A
I _{L-PEAK-MIN}	最小占空比下的最小峰值电感器电流, LM654A0-Q1	V _{VCC} = 3.3V, t _{pulse} ≤ 100ns, 自动模式		3.35		A

6.5 电气特性 (续)

限值适用于推荐的 -40°C 至 $+150^{\circ}\text{C}$ 工作结温范围 (T_J) (除非另外说明)。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$, $V_{EN} = V_{IN}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 2.2\text{MHz}$

参数		测试条件	最小值	典型值	最大值	单位
I _{L-PEAK-MAX}	最大占空比下的最小峰值电感器电流，LM654A0-Q1	V _{VCC} = 3.3V，tpulse ≥ 1μs，自动模式		1		A
I _{LS-NEG-LIM}	低侧负电流限值	灌电流限值，FPWM 模式		-5		A
I _{L-ZC-LIM}	过零电流限值	V _{VCC} = 3.3V，自动模式		140		mA
V _{HIC}	FB 引脚上的过流断续阈值	软启动后低侧 FET 导通时间 > 165ns		0.32		V
t _{HIC_DLY}	断续模式激活延迟			128		周期
t _{HIC}	断续模式持续时间			52		ms
电源正常监视器 (PG 引脚)						
V _{PG-OVP(R)}	PG 过压上升阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	103	105	107	%
V _{PG-OVP(F)}	PG 过压下降阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	102	104	106	%
V _{PG-UV(P)}	PG 欠压上升阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	94	96	98	%
V _{PG-UV(F)}	PG 欠压下降阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	93	95	97	%
t _{PG-DEGLITCH(F)}	PG 下降沿的抗尖峰脉冲滤波器延迟		55	114	175	μs
t _{PG-DEGLITCH(R)}	PG 上升沿的抗尖峰脉冲滤波器延迟		1.2	2	3	ms
V _{IN(PG-VALID)}	有效 PG 输出的最小 V _{IN}	V _{OL(PG)} < 0.4V，R _{PU} = 50kΩ，V _{PU} = 5V			1.25	V
V _{OL(PG)}	输出低电压	I _{OL} = 1mA，V _{IN} = 1.25V			0.4	V
R _{ON(PG)}	PG FET 导通电阻	I _{PG} = 1mA		35	110	Ω
开关频率和相移						
f _{SW1(FPWM)}	开关频率，FPWM 运行	R _{RT} = GND	1.89	2.1	2.31	MHz
f _{SW2(FPWM)}	开关频率，FPWM 运行	R _{RT} = 15.8kΩ，1%	900	1000	1100	kHz
f _{SW3(FPWM)}	开关频率，FPWM 运行	R _{RT} = VCC	360	400	440	kHz
同步 (MODE/SYNC 引脚)						
V _{IH(SYNC)}	SYNC 输入高电平阈值				1.3	V
V _{IL(SYNC)}	SYNC 输入低电平阈值		0.45			V
V _{OH(CLKOUT)}	CLKOUT 输出高电平阈值	I _{OH} = -2mA	2.4			V
V _{OL(CLKOUT)}	CLKOUT 输出低电平阈值	I _{OL} = 2mA			0.4	V
f _{SYNC-RANGE(FPWM)}	针对设定 2.2MHz f _{SW} 的同步频率范围	R _{RT} = 6.81kΩ，1%	1.76		2.64	MHz
f _{SYNC-RANGE(FPWM)}	针对设定 300kHz f _{SW} 的同步频率范围	R _{RT} = 54.2kΩ，1%	240		360	kHz
t _{SYNC(TON-MIN)}	外部同步信号的最小正脉冲宽度				80	ns
t _{SYNC(TOFF-MIN)}	外部同步信号的最小负脉冲宽度				80	ns
t _{SYNC-SW-DLY}	SYNC 到 SW 延迟时间			42	75	ns
双随机展频						
Δ f _{SS1-LF}	低频三角展频调制范围 - 标准	DRSS 引脚悬空。		8.5		%
Δ f _{SS2-LF}	低频三角展频调制范围 - 扩展	R _{DRSS} = 150kΩ，1%。		17		%
f _{m1-LF}	三角调制频率 - 标准	DRSS 引脚悬空	7.2	12.3	17.5	kHz
f _{m2-LF}	三角调制频率 - 扩展	R _{DRSS} = 150kΩ，1%	3.6	6.6	9.5	kHz
Δ f _{SS-HF}	高频假随机展频调制范围	R _{DRSS} = 150kΩ，1% 或 DRSS 引脚悬空。		2.5		%
功率级						
R _{DS-ON-HS}	高侧 FET 导通电阻	I _{SW} = 500mA，V _{BOOT-SW} = 3.3V		11		mΩ
R _{DS-ON-LS}	低侧 FET 导通电阻			6.5		mΩ
t _{ON-MIN(FPWM)}	最短导通时间 ⁽¹⁾	FPWM：I _{OUT} = 0A，R _{RT} = 6.81k Ω		32		ns
t _{ON-MIN(AUTO)}	最短导通时间 ⁽¹⁾	自动：I _{OUT} = 2A，R _{RT} = 6.81k Ω		32		ns
t _{OFF-MIN}	最短关断时间	V _{IN} = 4V，F _{sw} = 2.2MHz，R _{RT} = 6.81k Ω		110	155	ns

6.5 电气特性 (续)

限值适用于推荐的 -40°C 至 $+150^{\circ}\text{C}$ 工作结温范围 (T_J) (除非另外说明)。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$, $V_{EN} = V_{IN}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 2.2\text{MHz}$

参数		测试条件	最小值	典型值	最大值	单位
t _{ON-MAX}	最大导通时间	F _{sw} = 300kHz，R _{RT} = 54.2kΩ	12			μs
热关断						
T _{SD}	热关断 ⁽¹⁾	关断阈值	155	165	177	°C
		恢复阈值	156			°C

(1) 根据设计指定。

6.6 典型特性

除非另有说明，否则 $V_{IN} = 12V$ 。

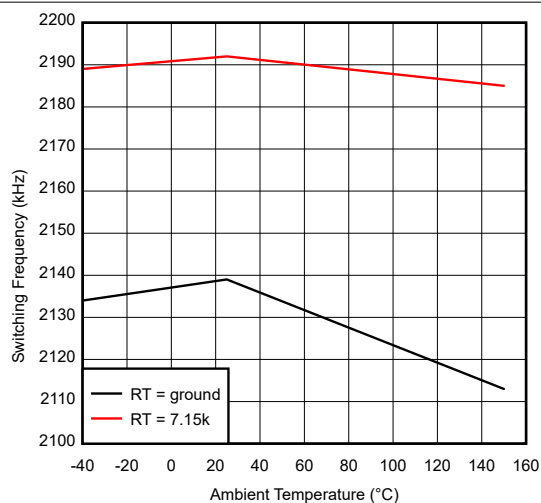


图 6-1. 开关频率

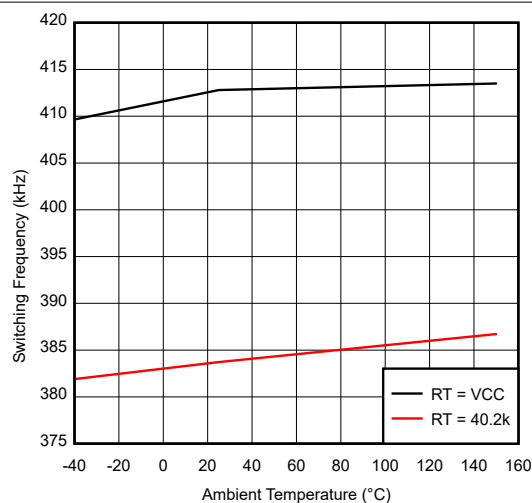


图 6-2. 开关频率

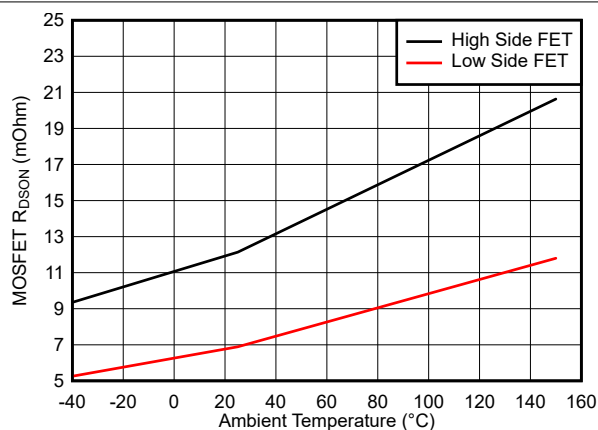


图 6-3. MOSFET $R_{DS(on)}$

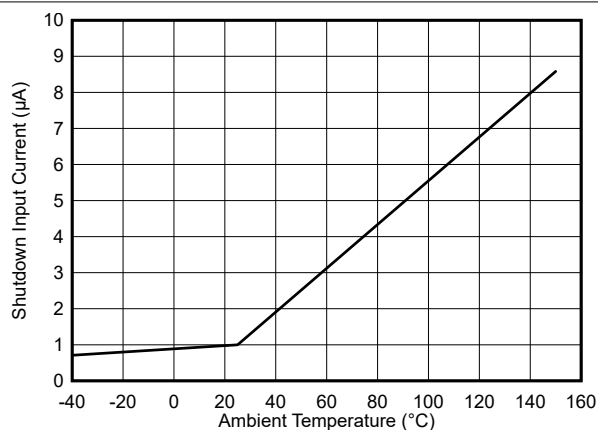


图 6-4. 关断电流

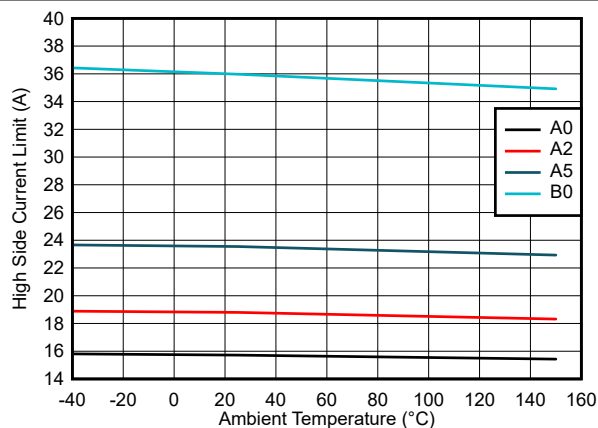


图 6-5. 高侧电流限值

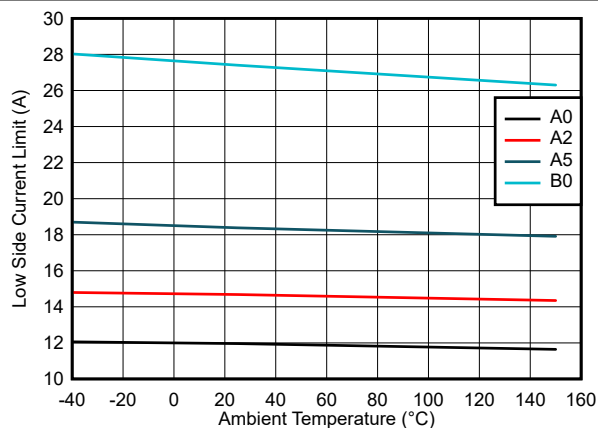


图 6-6. 低侧电流限值

6.6 典型特性 (续)

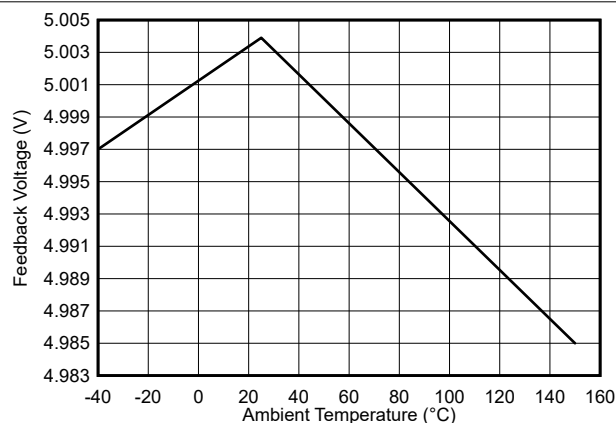


图 6-7. 5V 反馈电压

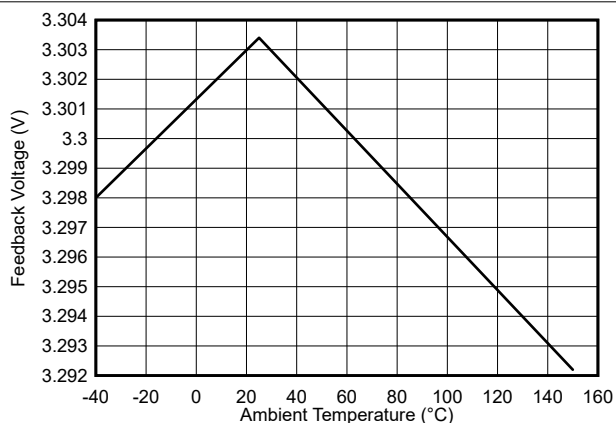


图 6-8. 3.3V 反馈电压

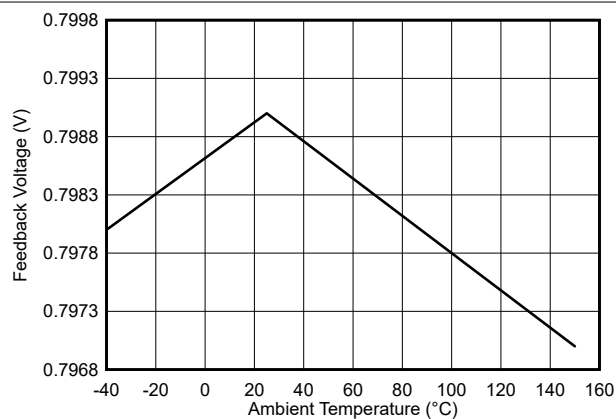
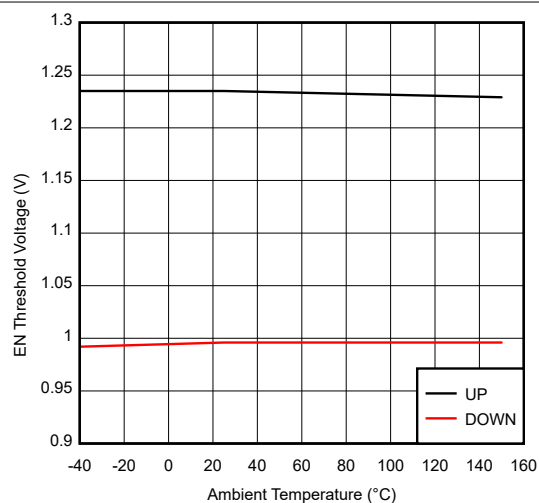


图 6-9. ADJ 反馈电压



$V_{IN} = 12V$

图 6-10. 使能阈值

7 详细说明

7.1 概述

LM654xx-Q1 是高效、高功率密度、可堆叠、超低 EMI 降压转换器系列。这些转换器可在 3V 至 36V 的宽输入电压范围内工作，提供可通过引脚选择的 3.3V、5V 固定输出电压或可调输出配置。

电流模式控制架构，搭配 32ns 最短导通时间，可在高频下实现高转换比，提供快速瞬态响应以及出色的负载和线路调整。如果超出最短导通时间或关断时间，则会发生自动频率折返。该特性允许在负载突降事件和冷启动情况下保持调节。

该器件旨在更大幅度地降低最终产品成本并减小其尺寸，同时可在要求苛刻的汽车和高性能工业环境中运行。通过使用 RT 引脚，可以将 LM654xx-Q1 设置为在固定 400kHz、固定 2.2MHz 或从 300kHz 到 2.2MHz 范围内的任意频率下工作。利用内部补偿和精确的电流限制方案，可以更大幅度地降低 BOM 成本和减少元件数量。

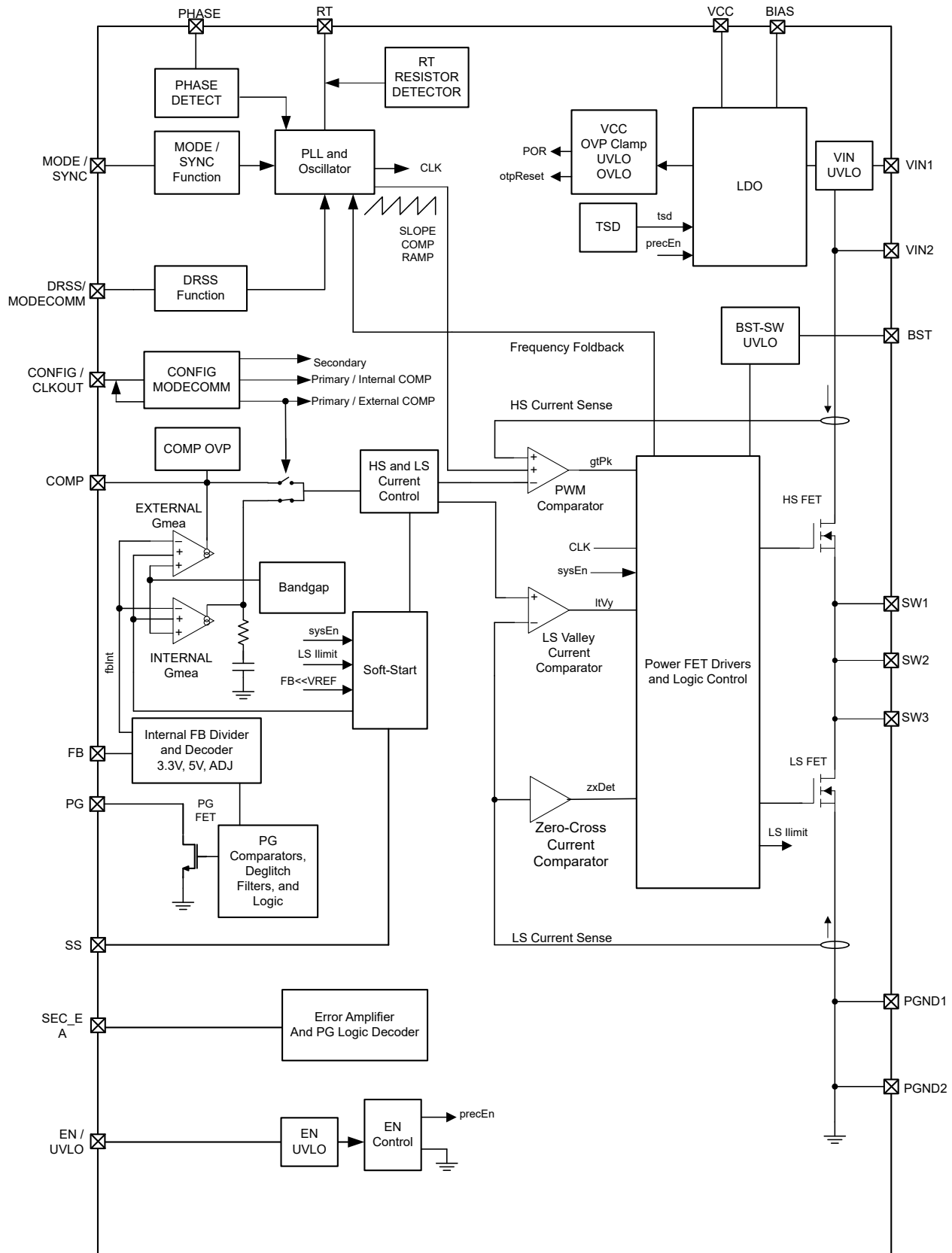
LM654xx-Q1 专为低 EMI 设计，并整合了以下特性：

- 可配置引脚 +8.5% 或 +17% 双随机展频 (DRSS) 跳频。
- 对称引脚排列、低电感封装
- 在高于或低于 AM 无线电频带的频率范围内运行
- 可通过引脚配置自动或 FPWM 模式，并具有外部时钟同步功能

这些特性结合可减少甚至无需采用屏蔽和其他昂贵的 EMI 缓解措施。

为了在可靠性敏感型环境中使用该器件，LM654xx-Q1 采用的封装具有更大的转角端子，可改进板级可靠性和可湿性侧面，支持光学检测。

7.2 功能方框图



7.3 特性描述

7.3.1 输出电压选择

LM654xx-Q1 具有可通过引脚选择的固定输出电压或可调输出电压模式。在固定输出电压模式下，输出电压由 FB 引脚选择。将 FB 引脚连接到 GND 以选择 3.3V 输出，或连接到 VCC 以获得 5V 输出。选择固定输出电压模式时，BIAS 引脚必须直接连接到稳压器的输出端。在该模式下，BIAS 引脚闭合稳压器的反馈环路并为内部 VCC 稳压器提供输入电源。

表 7-1. 输出电压选择

FB	VOUT
短接至 GND	3.3V
短接至 VCC	5V
连接到反馈电阻分压器接触点 (图 7-1)	ADJ

在可调输出电压模式下，稳压器输出电压和 FB 引脚之间连接了一个分压器。电阻值是根据稳压器的所需输出电压和 0.8V 基准计算得出的。有关详细连接，请参阅图 7-1。

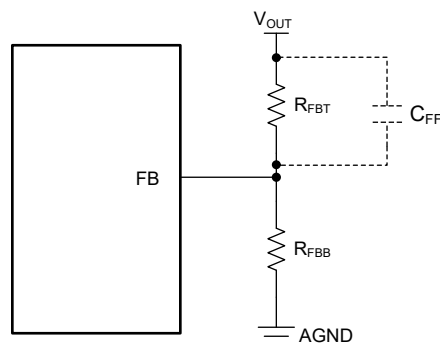


图 7-1. 设置可调版本的输出电压

根据所需的 R_{FBT} 值，使用方程式 1 选择 R_{FBB} 的值。最佳实践是将 R_{FBT} 的值限制在 $100k\Omega$ 或更低。较大的电阻值容易受到 PCB 上由环境污染导致的漏电流的影响，这些漏电流可能会改变所需的输出电压。在不存在过多 PCB 漏电流的情况下，高达大约 $1M\Omega$ 的值可被用于减少空载电源电流。

$$R_{FBB} = R_{FBT} \times \frac{0.8}{V_{OUT} - 0.8} \quad (1)$$

在某些情况下，当使用可调节模式时，可使用前馈电容器来改善环路相位裕度和负载瞬态响应。最好在设计的初始基准评估期间根据经验选择 C_{FF} 的确切值。在任何情况下，最好在 PCB 布局中为该电容器预留位置，以备在应用开发过程中的某个时刻需要使用。

7.3.2 EN 引脚和 V_{IN} UVLO 用途

启动和关断由 EN 输入控制。该输入具有精密阈值，允许使用外部分压器提供可调节输入欠压锁定 (UVLO)。施加大于大约 0.9V 的电压会使器件进入待机模式，为内部 VCC 供电，但不会产生输出电压。将 EN 电压增大到 $V_{EN_TH_R}$ 可完全启用器件，使器件进入启动模式并开始软启动周期。当 EN 输入低于 $V_{EN_TH_F}$ 时，稳压器停止开关并进入待机模式。EN 电压进一步降低至低于 0.9V 可完全关断器件，从而提供低于 $1.4\mu A$ (典型值) 的关断电流。如果不需要此功能，EN 输入可以直接连接到 VIN。使能不得悬空，因为该引脚悬空会强制器件关断。各种 EN 阈值的值可在电气特性表中找到。请记住，内部 VIN UVLO 会覆盖 EN 输入。除非输入电压高于 $V_{INUVLO(R)}$ ，否则器件不会启动。相反，当输入电压降低至低于 $V_{INUVLO(F)}$ 时，器件会关断。

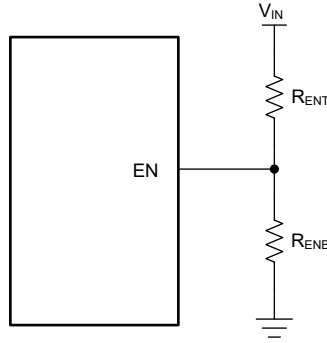


图 7-2. 使用 EN 引脚时的 VIN UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。该特性可用于特殊时序控制或防止因电源线过长而导致输入电压振荡。可以使用图 7-2 中所示的电路来实现外部 UVLO。器件导通时的输入电压被指定为 V_{ON} ，而关断电压为 V_{OFF} 。要保持精度，分压器中的电流必须大于流入 EN 输入端的电流 (I_{EN_LKG})。介于 $10k\Omega$ 和 $50k\Omega$ 之间的 R_{ENB} 值是合理的。然后，使用方程式 2 计算 R_{ENT} ，并使用方程式 3 计算 V_{OFF} 。

$$R_{ENT} = R_{ENB} \times \left(\frac{V_{ON}}{V_{EN_TH_R}} - 1 \right) \quad (2)$$

$$V_{OFF} = V_{ON} \times \left(\frac{V_{EN_TH_F}}{V_{EN_TH_R}} \right) \quad (3)$$

其中

- $V_{ON} = V_{IN}$ 导通电压
- $V_{OFF} = V_{IN}$ 关断电压

7.3.3 器件配置

器件配置是通过 CONFIG 引脚实现的。

CONFIG 引脚会选择内部补偿（单相工作模式）或外部补偿（单相或多相工作模式），并会影响 DRSS/MODECOMM 引脚功能，如下表所示。

表 7-2. 器件配置

CONFIG 引脚	配置	DRSS/MODECOMM 引脚功能
短接至 GND	辅助器件，CLKOUT 被禁用	MODECOMM 输入
49.9kΩ 至 GND	主器件，外部 COMP，CLKOUT 启用	DRSS 控制/MODECOMM 输出
短接至 VCC	主器件，内部 COMP，CLKOUT 禁用	DRSS 控制

7.3.4 模式选择

MODE/SYNC 引脚是一个多功能引脚，用于配置运行模式，并用作外部同步信号的输入。如果该引脚接地或驱动至逻辑低电平，则转换器在自动模式下运行。如果该引脚连接到 VCC、驱动至逻辑高电平或与外部时钟源同步，则转换器在 FPWM 模式下工作。

将器件从自动模式转换为 FPWM 模式需要将引脚从低电平驱动为高电平或发送同步信号。将器件从 FPWM 转换为自动模式需要将引脚从高电平驱动为低电平或停止发送同步信号。

7.3.4.1 MODE/SYNC 引脚用于同步

LM654xx-Q1 MODE/SYNC 引脚可用于将内部振荡器与外部时钟进行同步。内部振荡器可通过将正边沿耦合至引脚来实现同步。引脚上的耦合边沿电压必须超过 SYNC 振幅阈值 $V_{IH(SYNC)}$ ，才能触发内部同步脉冲检测器。最小

SYNC ON 脉冲和 OFF 脉冲持续时间必须分别长于 $t_{\text{SYNC(TON-MIN)}}$ 和 $t_{\text{SYNC(TOFF-MIN)}}$ 。LM654xx-Q1 开关操作可同步至频率为 300kHz 至 2.2MHz 的外部时钟。

请注意，器件仅在引脚检测之前或之后识别外部 SYNC 信号。即在器件使能之前或使能之后 2ms ($t_{\text{EN_HIGH}}$)。如果在引脚检测期间施加，则无法检测到 SYNC 信号。

同步频率必须在 RT 引脚所设置频率的 $\pm 20\%$ 范围内，内部斜率补偿斜坡才能正常工作。

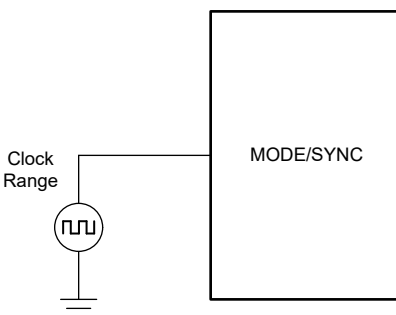
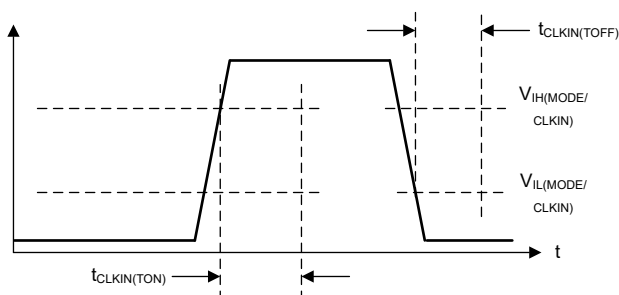


图 7-3. 允许使用 MODE/SYNC 引脚实现同步的典型实现方案

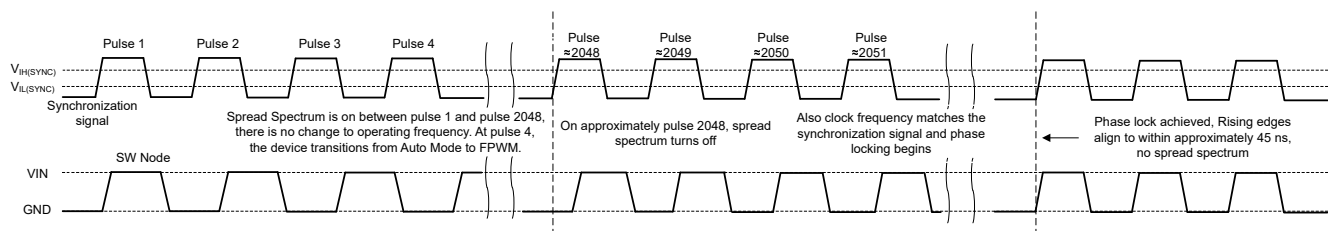


该图显示了检测同步信号所需的条件。

图 7-4. 典型 SYNC 波形

7.3.4.2 时钟锁定

检测到有效的同步信号后，就会启动时钟锁定程序。在大约 2048 个脉冲之后，时钟频率突然变为同步信号的频率。频率突然调整时，相位保持不变，以使默认频率下运行与同步频率下运行之间的时钟周期为中间长度。没有非常长或非常短的脉冲。频率调整后，相位会在几十个周期内进行调整，以便上升同步边沿与上升的 SW 节点脉冲相对应。请参阅图 7-5。



在脉冲 4，检测到同步信号。大约在脉冲 2048 之后，同步信号准备好进行同步，并使用无干扰技术调整频率，然后相位被锁定。

图 7-5. 同步过程

7.3.5 可调开关频率和相移

RT 引脚是可配置的。此引脚可以连接到 VCC 以实现 400kHz 工作频率，可以接地以实现 2.2MHz 工作频率，也可以使用连接到 GND 的电阻来设置中间工作频率。请注意，如果电阻值超出 6.81kΩ 至 54.2kΩ 的范围，器件可能会恢复为 400kHz 或 2.2MHz。请勿向该引脚施加脉冲信号以强制同步。如果需要同步，请参阅节 7.3.4.1 中的 SYNC/MODE 引脚。

使用方程式 4 为所需的开关频率选择 RT。

$$R_T(k\Omega) = \frac{14972}{f_{SW}(kHz) - 8.5} \quad (4)$$

例如，对于 $f_{SW} = 380kHz$ ， $R_T = 40.3k\Omega$ ，因此可选择 40.2kΩ 电阻器作为最接近的值。

主器件和从器件之间的相移由 PHASE 引脚的状态控制。对于双相（或单相）设计，请将主器件和从器件的 PHASE 引脚接地。主器件与从器件时钟的相位差为 180°。将主器件的 CONFIG/CLKOUT 引脚连接到从器件上的 SYNC/MODE 引脚。有关详细信息，请参阅图 8-5。

对于具有两个以上相位的设计，请将主器件的 PHASE 引脚连接到 VCC。从器件的 PHASE 引脚连接到分立式 RT 电阻器的抽头。在这种情况下，每个从器件在 RT 引脚和 PHASE 引脚之间都有一个分压器。分压器中的两个电阻之和必须等于主器件上 RT 电阻的值。特定从器件相对于主器件的相移与 PHASE 引脚上的电压成正比（以一伏特参考电压为基准）。例如，PHASE 引脚上的 0.5V 提供 180° 相移。示例请参阅表 7-3 至表 7-6。此外，LM654xx 快速入门工具会自动计算正确的电阻值。将主器件的 CONFIG/CLKOUT 引脚连接到从器件的 SYNC/MODE 引脚。请参阅图 8-6。

下表提供了各种配置和频率的建议相位延迟。

表 7-3. 不同相位数的建议从器件相移

	45°	60°	90°	120°	135°	180°	225°	240°	270°	300°	315°
2 个相位						X					
3 个相位				X				X			
4 个相位			X			X			X		
6 个相位		X		X		X		X		X	
8 个相位	X		X		X	X	X		X		X

表 7-4. 380kHz 时的 RT 电阻器

RT	0° 主器件	45°	60°	90°	120°	135°	180°	225°	240°	270°	300°	315°
RT _{top}	40.2k Ω	34.8k Ω	33.2k Ω	30.1k Ω	26.7k Ω	24.9k Ω	20k Ω	15k Ω	13.3k Ω	10k Ω	6.65k Ω	4.99k Ω
RT _{bott}	不适用	4.99k Ω	6.65k Ω	10k Ω	13.3k Ω	15k Ω	20k Ω	24.9k Ω	26.7k Ω	30.1k Ω	33.2k Ω	34.8k Ω

表 7-5. 1000kHz 时的 RT 电阻器

RT	0° 主器件	45°	60°	90°	120°	135°	180°	225°	240°	270°	300°	315°
RT _{top}	15.8k Ω	13.7k Ω	13.3k Ω	11.8k Ω	10.5k Ω	10k Ω	7.87k Ω	5.9k Ω	5.23k Ω	3.92k Ω	2.61k Ω	2k Ω
RT _{bott}	不适用	2k Ω	2.61k Ω	3.92k Ω	5.23k Ω	5.9k Ω	7.87k Ω	10k Ω	10.5k Ω	11.8k Ω	13.3k Ω	13.7k Ω

表 7-6. 2100kHz 时的 RT 电阻器

RT	0° 主器件	45°	60°	90°	120°	135°	180°	225°	240°	270°	300°	315°
RT _{top}	7.15k Ω	6.34k Ω	5.9k Ω	5.36k Ω	4.75k Ω	4.53k Ω	3.57k Ω	2.67k Ω	2.37k Ω	1.78k Ω	1.11k Ω	0.886k Ω
RT _{bott}	不适用	0.886k Ω	1.18k Ω	1.78k Ω	2.37k Ω	2.67k Ω	3.57k Ω	4.53k Ω	4.75k Ω	5.36k Ω	5.9k Ω	6.34k Ω

7.3.6 双随机展频 (DRSS)

LM654xx-Q1 提供双随机展频 (DRSS) 功能，可在宽频率范围内降低电源的 EMI；请参阅图 7-6。DRSS 功能将低频三角调制曲线（标准或宽）与高频逐周期假随机调制曲线相结合。低频三角调制提高了较低射频频带中的性能，高频随机调制提高了较高射频频带中的性能。

低频三角调制曲线可通过引脚选择。标准低频调制曲线在 8.5% 范围内扩展开关频率，而宽低频调制曲线在 17% 范围内扩展开关频率。

表 7-7. 外部误差放大器设计的 DRSS 设置

MODECOM/DRSS 引脚主器件	DRSS 曲线
连接到从器件的 MODECOM/DRSS	17% 展频
连接到从器件，并将 149.9k Ω 连接到 GND	8.5% 展频
连接到从器件，并将 49.9k Ω 连接到 GND	禁用展频
GND	禁用展频
VCC	禁用展频

表 7-8. 单相内部误差放大器设计的 DRSS 设置

MODECOM/DRSS 引脚	DRSS 曲线
FLOAT	17% 展频
149.9k Ω 至 GND	8.5% 展频
49.9k Ω 至 GND	禁用展频
短接至 GND	禁用展频
短接至 VCC	17% 展频

展频通过将窄带信号转换为宽带信号，将能量分散在多个频率上。行业标准要求针对不同的频段采用不同的频谱分析仪分辨率带宽 (RBW) 设置。RBW 对展频性能有影响。例如，CISPR-25 要求 150kHz 至 30MHz 频段具有 9kHz 的 RBW。当频率大于 30MHz 时，所需的 RBW 为 120kHz。DRSS 能够通过低频三角调制和高频逐周期假随机调制，同时提高采用高 RBW 或低 RBW 时的 EMI 性能。在低频段 (150kHz - 30MHz) 中，DRSS 功能可将传导发射降低多达 15dB μV，在高频段 (30MHz - 108MHz) 中可降低多达 5dB μV。当外部时钟应用于 MODE/SYNC 引脚时，DRSS 功能将被禁用。

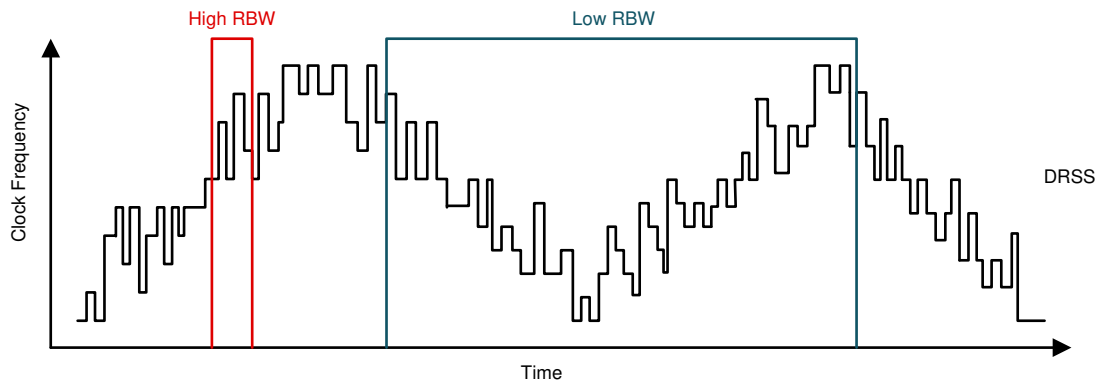


图 7-6. 双随机展频实现

7.3.7 内部 LDO、VCC UVLO 和 BIAS 输入

LM654xx-Q1 的 BIAS 引脚是内部 VCC 稳压器的输入电压电源。该稳压器为大多数内部电路供电，包括 MOSFET 驱动器以及为 BST 电容器充电。对于固定 VOUT 应用，BIAS 引脚必须连接至 VOUT，因为该引脚同时会闭合反馈环路。在这种情况下，VCC LDO 由 VOUT 供电，在某些运行条件下有助于提高效率。对于可调节输出电压应用，BIAS 引脚可以接地、连接到 VOUT 或连接到外部电源。在 BIAS 引脚接地的情况下，VCC LDO 从稳压器的输入电源供电。通过其他连接，BIAS 引脚电压必须在 3.2V 至 30V 的范围内；较低的电压可提高效率。

VCC 引脚是内部 LDO 的输出，需要在 VCC 到 PGND 之间连接一个高质量 1 μ F 陶瓷电容器，其额定电压至少为 10V，具有 X7R 或更高性能的电介质。假设稳压器存在有效的输入电压，VCC 电压通常介于 3.2V 到 3.3V 之间。该引脚可用于逻辑上拉，但不得由外部电路加载。为了防止不安全运行，VCC 具有 UVLO，可在 VCC 电压过低时防止进行开关操作。请参阅节 6.5 中的 V_{CC-UVLO_R} 和 V_{CC-UVLO_HYST}。启动期间，VCC 会瞬间超过其正常工作电压，直到超过 V_{CC-UVLO_R}，然后降至正常工作电压。

7.3.8 自举电压 (BST 引脚)

需要在 BST 引脚与稳压器的其中一个 SW 引脚之间连接一个自举电容器。此电容器为高侧功率 MOSFET 提供栅极驱动电源。此电容器必须为高质量 100nF 陶瓷电容器，额定电压为 10V，采用 X7R 或更高性能的电介质。

7.3.9 软启动和从压降中恢复

软启动特性以受控的方式将输出电压从零伏升至编程的输出电压，有助于防止稳压器输出电压出现浪涌电流和过冲。软启动由以下任一条件触发：

- EN 用于打开器件。
- 从断续等待期恢复；请参阅节 7.3.10.3。
- 由于过热保护而从关断状态恢复。
- 向 IC 的 VIN 施加电源或释放 VCC UVLO。

触发软启动后，IC 将执行以下操作：

- IC 用来调节输出电压的基准从零开始缓慢升高。最终结果是，如果输出电压先前为 0V，则 t_{SS} 将达到调节值的 90%。
- 工作模式设置为 AUTO，从而激活二极管仿真。如果在输出端已存在电压，则此操作允许在不将输出电压拉低的情况下启动。
- 在软启动期间，断续模式处于禁用状态；请参阅节 7.3.10.3。

所有这些操作共同实现浪涌电流受限的启动。这些操作还允许使用输出电容器和负载条件，从而在启动期间达到电流限值而不会触发断续。此外，如果输出电压已经存在，则输出电压不会放电。

在 SS 引脚开路时，达到稳压点 90% 的默认软启动时间约为 2.6ms（典型值）。通过在 SS 引脚至地之间放置一个高质量陶瓷电容器，可以增加该时间。使用方程式 5 选择合适的电容值。

$$C_{ss}[\mu F] = 0.031 \times T_{ss}[ms] \quad (5)$$

如果输出电压出于任何原因低于稳压点几个百分点，则在相应条件消除后，输出电压会缓慢回升。此操作是从压降条件中恢复，与软启动的区别主要体现在三个方面：

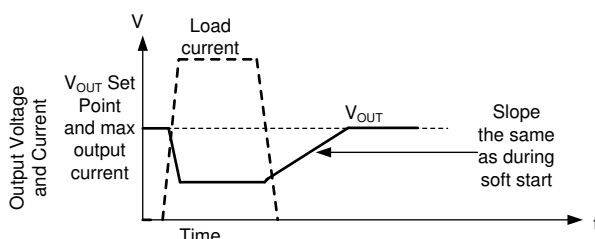
- 仅当输出电压低于稳压点的 0.4 倍时，才允许断续。请注意，压降调节期间会抑制断续。请参阅节 7.3.10.3。
- 从压降中恢复期间允许 FPWM 模式。如果输出电压突然被一个外部电源上拉，LM654xx-Q1 可在输出端下拉。请注意，正常运行期间提供的所有保护措施均可用，从而在输出对高电压或接地短路时保护器件。
- 基准电压设置为比稳压点高约 1%；基准电压并非从零开始。

无论名称如何，在以下情况时，只要输出电压低于稳压点几个百分点，从压降中恢复功能就会激活：

- 占空比由最短导通时间控制
- 器件在电流限值下运行。

此操作主要在以下条件下发生：

- 压降：当输入电压不足以调节至所需的输出电压时。
- 严重程度不足以触发断续或持续时间过短而无法触发断续的电流限值。请参阅节 7.3.10.3。



无论是由于高负载还是低输入电压导致输出电压下降，导致输出稳压事件的条件消除后，输出就会以与启动期间相同的速度爬升。尽管不会由于压降而触发断续，但如果在恢复期间输出电压低于输出设定值的 0.4 倍且持续时间超过 128 个时钟周期，则原则上可在恢复期间触发断续。

图 7-7. 从压降中恢复

7.3.10 安全功能

LM654xx-Q1 包括以下一套安全功能：

- 具有输出欠压 (UV) 和过压 (OV) 保护功能的电源正常监视器
- 具有断续模式的过流和短路保护
- 热关断 (TSD)

7.3.10.1 电源正常监视器

LM654xx-Q1 包含电源正常功能，可简化系统中的电源时序和监控。电源正常功能可用于实现由 LM654xx-Q1 供电的下游电路、控制下游保护电路（如负载开关）或开启定序电源。该功能使用窗口比较器通过 FB 引脚监测输出电压，以实现可调的 V_{OUT} 配置，并通过 BIAS 引脚实现固定的 V_{OUT} 配置。当输出电压处于稳压状态时，电源正常输出 (PG) 会切换至高阻抗开漏状态。当输出电压超出设定电压的 $\pm 5\%$ 范围时，PG 引脚被驱动为低电平 ($< V_{OL(PG)}$)，警告系统输出过压或欠压情况。PG 下降沿上的 114 μs 抗尖峰脉冲滤波器可防止瞬变期间电源正常信号的误跳闸。当输出电压返回到调节窗口内时，PG 上升沿上的 2ms 滤波器可为下游元件提供额外的处理时间。

TI 建议 PG 引脚与相关逻辑轨之间的 100k Ω 上拉电阻不大于 30V。软启动期间以及 LM654xx-Q1 被禁用但 V_{IN} 大于 $V_{IN(PG-VALID)}$ 时，PG 会置为低电平有效。在从器件上，输出电压监测被禁用，且电源正常引脚被拉至低电平。

7.3.10.2 过流和短路保护

LM654xx-Q1 通过针对高侧和低侧 MOSFET 的逐周期电流限制在过流情况下得到保护。

高侧 MOSFET 过流保护是通过峰值电流模式控制的特性来实现的。当高侧 FET 在短消隐时间后接通时，会检测到高侧开关电流。在每个开关周期，高侧开关电流会与固定电流设定点的最小值或电压调节环路输出减去斜率补偿后的值进行比较。因此，高侧峰值电流限值会随着开关占空比的增加而略有下降。有关高侧电流限值随占空比变化的典型情况，请参阅图 7-8。

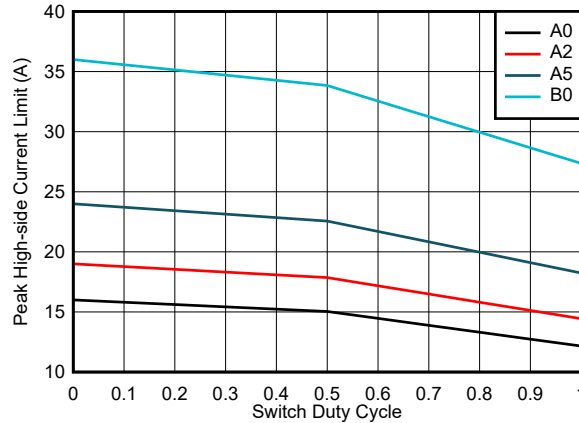


图 7-8. 高侧电流限值与占空比间的关系

当低侧开关接通时，也会检测电流。与高侧 MOSFET 一样，电压控制环路会控制低侧 MOSFET 关断。对于低侧 FET，即使振荡器正常启动一个新的开关周期，也会在超过低侧电流限值时阻止关断；具体数值请参阅 [电气特性](#)。在超出低侧电流限值后，低侧 MOSFET 保持导通状态，而高侧开关不会导通。低侧开关在低侧电流降至限值以下后关断。只要自高侧器件上次导通后至少经过一个时钟周期，高侧开关就会再次导通。

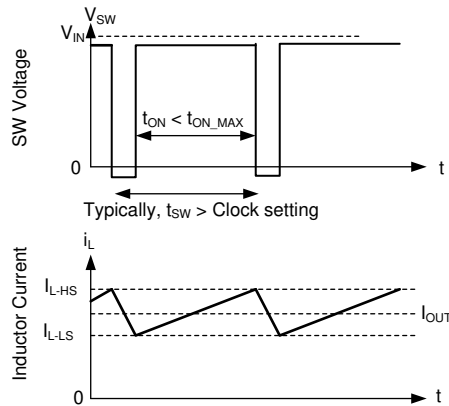


图 7-9. 电流限值波形

因此，最大输出电流由高侧和低侧峰值电流限值控制。使用 [方程式 6](#) 可提供最大负载电流的近似值。当输出端发生严重过载或短路时，器件将进入断续电流限制模式。在这种情况下，输出电流会“折返”并降至非常低的水平，以防止器件温度过高。另请参阅 [节 7.3.10.3](#)。

$$I_{OUT - MAX} \cong \frac{I_{HS - LIM} + I_{LS - LIM}}{2} \quad (6)$$

上述情况考虑了电流限制对最大可用输出电流的影响。但是，最大输出电流可能会受到散热因素的限制。这种可能性可以通过参阅节 8.2.2.8 来检查。在任何情况下，并联两个或更多个 LM654xx 稳压器都可以缓解电流限制和热限制问题。

过载条件消除后，器件就会像在软启动中一样恢复；请参阅 [电气特性](#)。请注意，如果输出电压降至预期输出电压的大约 0.4 倍以下，则会触发断续。

7.3.10.3 断续

在连续 128 个开关周期内满足以下条件时，LM654xx-Q1 会采用断续过流保护：

- 自软启动开始以来，经过了大于 t_{SS} 的时间；请参阅节 7.3.9。
- 输出电压低于稳压点约 40%。
- 该器件不在定义为具有最短关断时间（受占空比控制）的压降模式下运行。

在断续模式下，器件会关断，并在 t_{HIC} 后尝试软启动。断续模式有助于在严重过流和短路情况下降低器件功耗。有关典型波形，请参阅节 8.2.3。

在断续模式下，平均输出电流会降至器件高侧电流限值约 25%。

7.3.10.4 热关断

当 IC 结温超过 165°C（典型值），且不低于 155°C（最小值）时，热关断通过关闭内部开关来限制总功率耗散。恢复发生在大约 156°C（典型值）时。此迟滞在发生热关断后会阻止器件立即重新启动。当结温低于 156°C 时，LM654xx-Q1 会尝试软启动。

当 LM654xx-Q1 由于结温过高而处于关断状态时，继续向 VCC 供电。为了防止由于对 VCC 施加短路而导致过热，当器件因高结温而被禁用时，为 VCC 供电的 LDO 会降低电流限值。

7.4 器件功能模式

7.4.1 关断模式

器件的 EN 引脚可提供电气开/关控制功能。当 EN 引脚电压低于 0.9V 时，稳压器和内部 LDO 均无输出电压，器件处于关断模式。在关断模式下，静态电流降至约 1μA。

7.4.2 工作模式

LM654xx-Q1 在以下情况下处于工作模式：

- EN 引脚电压高于 V_{EN} 。
- V_{IN} 高于 $V_{IN_UVLO_R}$ 。
- V_{IN} 足够高，能够满足 V_{IN} 最小工作输入电压要求。
- 不存在其他故障条件。

有关保护功能，请参阅节 7.3。使之工作的最简单方法是将 EN 连接至 V_{IN} ，这样可以在施加的输入电压超过最小 $V_{IN_OPERATE}$ 时实现自启动。

在工作模式下，根据负载电流、输入电压和输出电压，LM654xx-Q1 处于以下六种工作模式之一：

- 连续导通模式 (CCM)，此时具有固定开关频率并在峰值电流模式下运行。
- 不连续导通模式 (DCM)，此时处于自动模式，负载电流低于电感器电流纹波的一半。如果电流继续下降，器件将进入脉冲频率调制 (PFM) 模式，从而降低开关频率以保持稳压状态，同时降低开关损耗以在轻负载条件下实现更高的效率。
- 最短导通时间运行，此时 T_{ON_MIN} 不支持器件在所请求的低占空比下全频运行所需的导通时间
- 强制脉宽调制 (FPWM)，该模式与具有固定开关频率的 CCM 类似，但将固定工作频率范围从满载扩展至空载。
- 电流限制条件，其中输出电压保持在输出设定点的 0.4 倍以上。
- 压降模式，此时开关频率降低，以更大程度地减小压降。
- 从压降中恢复，该模式与其他工作模式类似，只是输出电压设定点逐渐上升，直到达到编程的设定点。

7.4.2.1 峰值电流模式运行

有关 LM654xx-Q1 的以下运行说明，请参阅节 7.2 和图 7-10 中的波形。两者都以变化的占空比 (D) 打开内部高侧 (HS) 和低侧 (LS) NMOS 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 端子电压 V_{SW} 摆动至大约 V_{IN} ，电感器电流 i_L 以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF} ，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。稳压器环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义： $D = T_{ON} / (T_{ON} + T_{OFF})$ 。

在忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比： $D = V_{OUT}/V_{IN}$ 。

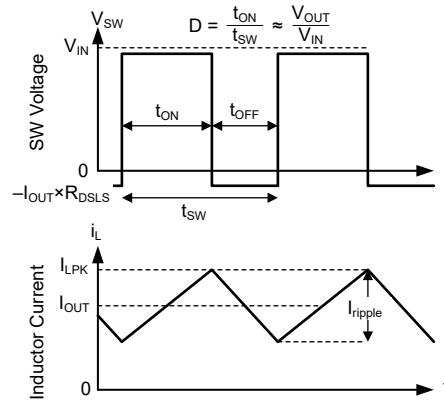


图 7-10. 连续导通模式 (CCM) 下的 SW 电压和电感器电流波形

为了获得精确的直流负载调整率，使用了电压反馈环路。通过检测峰值和谷值电感器电流，实现峰值电流模式控制和电流保护。当负载电平高于最小峰值电感器电流的一半时，稳压器以连续导通模式和恒定的开关频率运行。内部补偿稳压网络使用小型外部元件和低 ESR 电容器实现快速稳定的运行。

7.4.2.2 自动模式运行

LM654xx-Q1 在轻负载时有两种运行模式。一种称为自动模式运行，可在重负载和高效轻负载情况下实现正常电流模式运行之间的无缝转换。另一种称为 FPWM 模式，即使在空载时也能保持满频率。LM654xx-Q1 以哪种模式运行取决于 SYNC/MODE 引脚。当 SYNC/MODE 为高电平时，该器件处于 FPWM 模式。当 SYNC/MODE 为低电平时，该器件处于 PFM 模式。

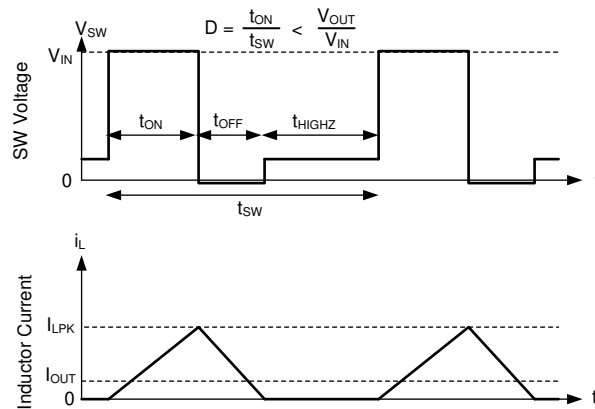
在自动模式下，LM654xx-Q1 在负载低于大概 1/10 的额定最大输出电流时采用轻负载运行。轻负载运行采用两种技术来提高效率：

- 二极管仿真，支持 DCM 运行
- 降频

请注意，虽然这两个特性相互配合来实现出色的轻负载运行，但它们是彼此独立的。

7.4.2.2.1 二极管仿真

二极管仿真可防止反向电流通过电感器，这需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。当峰值电感器电流低于 $I_{PEAK-MIN}$ 时，频率会降低。在峰值电流固定的情况下，随着输出电流降至零，频率必须降至接近零以保持稳定。



在自动模式下，在电感器电流接近零之后，低侧器件会关闭。因此，在输出电流小于 CCM 模式中电感器纹波的一半之后，该器件会以 DCM 模式运行。这相当于说正在运行二极管仿真。

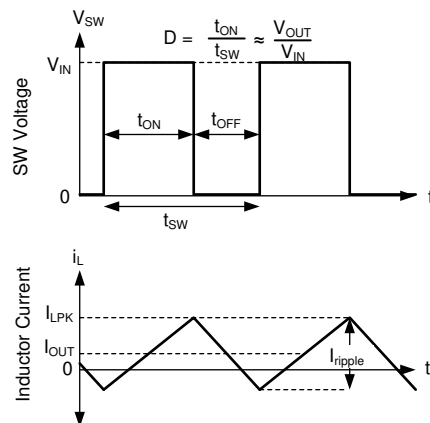
图 7-11. PFM 操作

LM654xx-Q1 在自动模式下具有最小峰值电感器电流设置。话虽如此，电流在固定输入电压下降至低值后，导通时间恒定。然后，通过调整频率来实现稳压。这种工作模式称为 PFM 模式稳压。

7.4.2.3 FPWM 模式运行

与自动模式运行类似，会在轻负载运行期间使用 SYNC/MODE 引脚选择 FPWM 模式运行。

在 FPWM 模式下，频率在轻负载时保持不变。为了保持频率，允许有限的反向电流流过电感器。反向电流受反向电流限制电路限制。有关反向电流限制值，请参阅[电气特性](#)。



即使 I_{OUT} 小于 I_{ripple} 的一半，也可以实现 FPWM 模式连续导通 (CCM)。

图 7-12. FPWM 模式运行

在 FPWM 模式下，如果输入电压足够高，可实现最短导通时间，则频率降低仍然可用。此频率降低可在线路故障期间实现良好的行为，以避免输出电压被上拉。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

LM654xx-Q1 降压直流/直流转换器通常用于将较高的直流电压转换为较低的直流电压，同时提供小于等于 20A 的最大输出电流，具体视运行条件而定。有关最大可用输出电流的详细信息，请参阅节 7.3.10.2 和节 8.2.2.2。

以下设计过程可用于为 LM654xx-Q1 系列稳压器选择元件。

8.2 典型应用

图 8-1 至图 8-6 展示了适用于各种应用的典型应用电路。该器件旨在各种外部元件和系统参数下正常工作。但是，针对特定的外部电感和输出电容设计了单相运行的内部补偿。作为快速入门指南，表 8-1 至表 8-2 提供了一系列应用参数的典型元件值。这些表中的元件值代表稳定的设计，不一定经过优化。请注意，这些表中的设计基于 12V 的典型输入电压。如需完整设计，请使用与该系列器件相关的快速入门计算器工具，并参阅节 8.2.1。

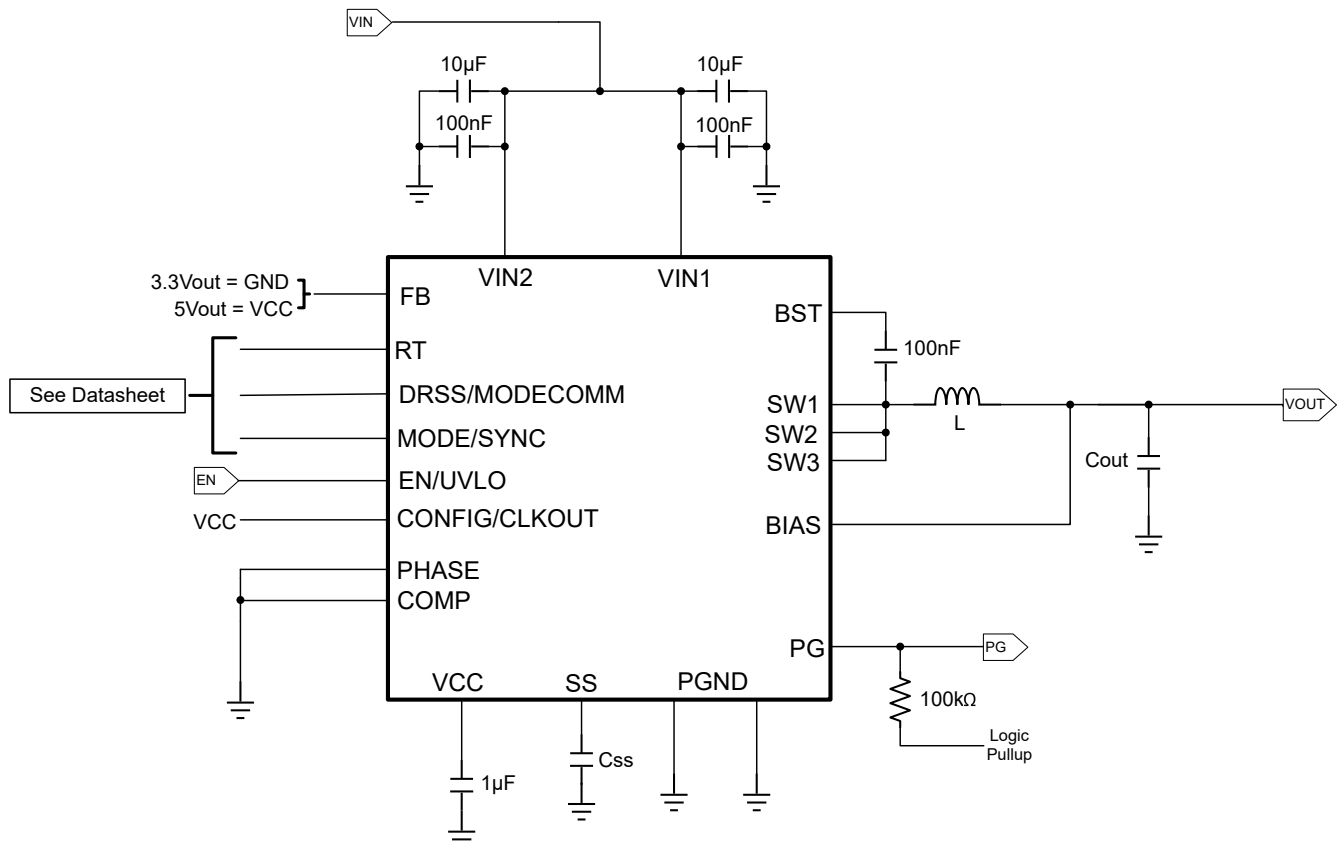


图 8-1. 使用固定输出电压和内部补偿的单相应用示例

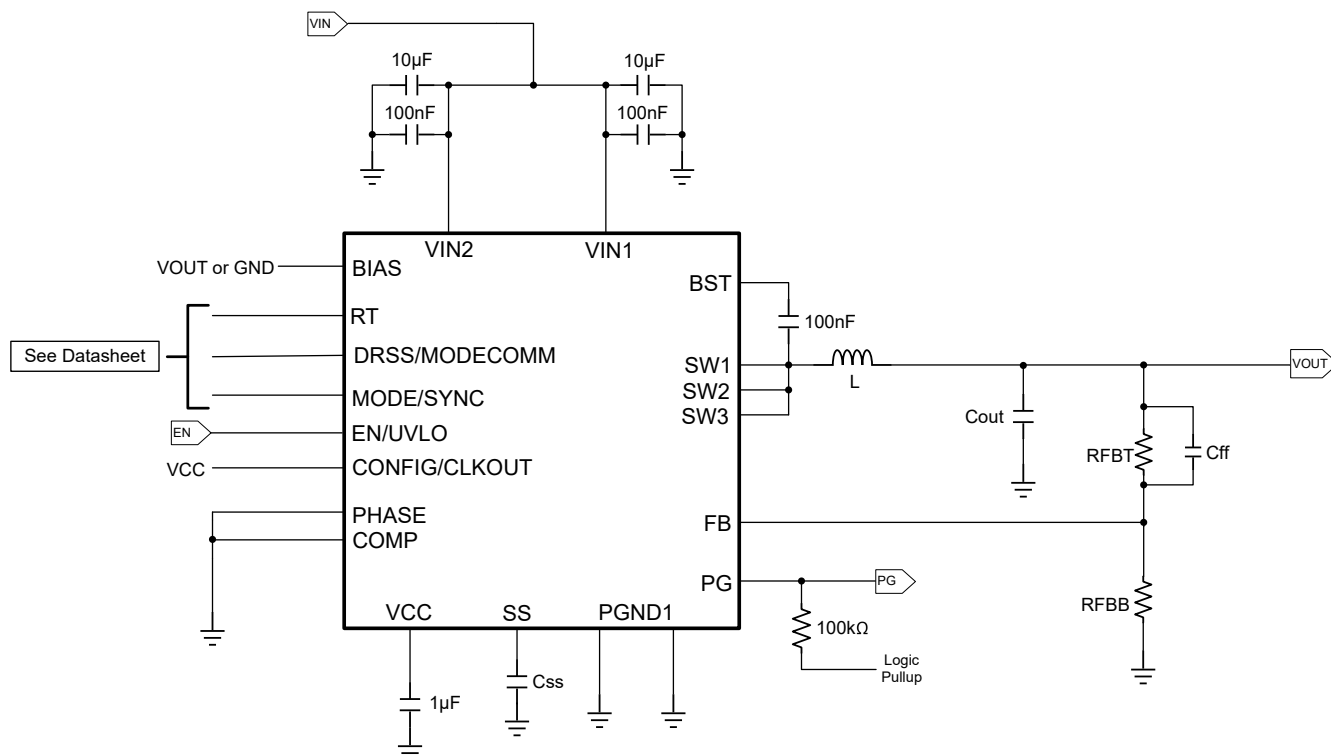


图 8-2. 使用可调输出电压和内部补偿的单相应用示例

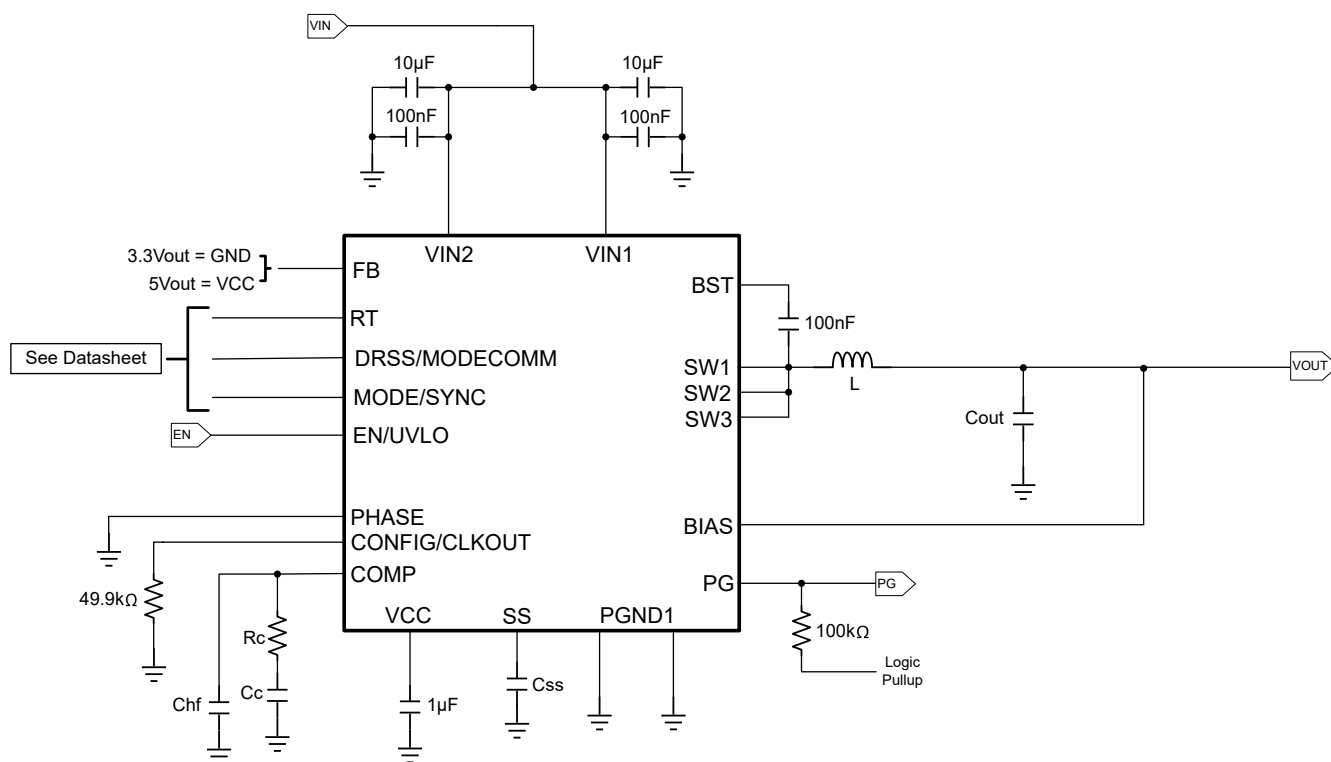


图 8-3. 使用固定输出电压和外部补偿的单相应用示例

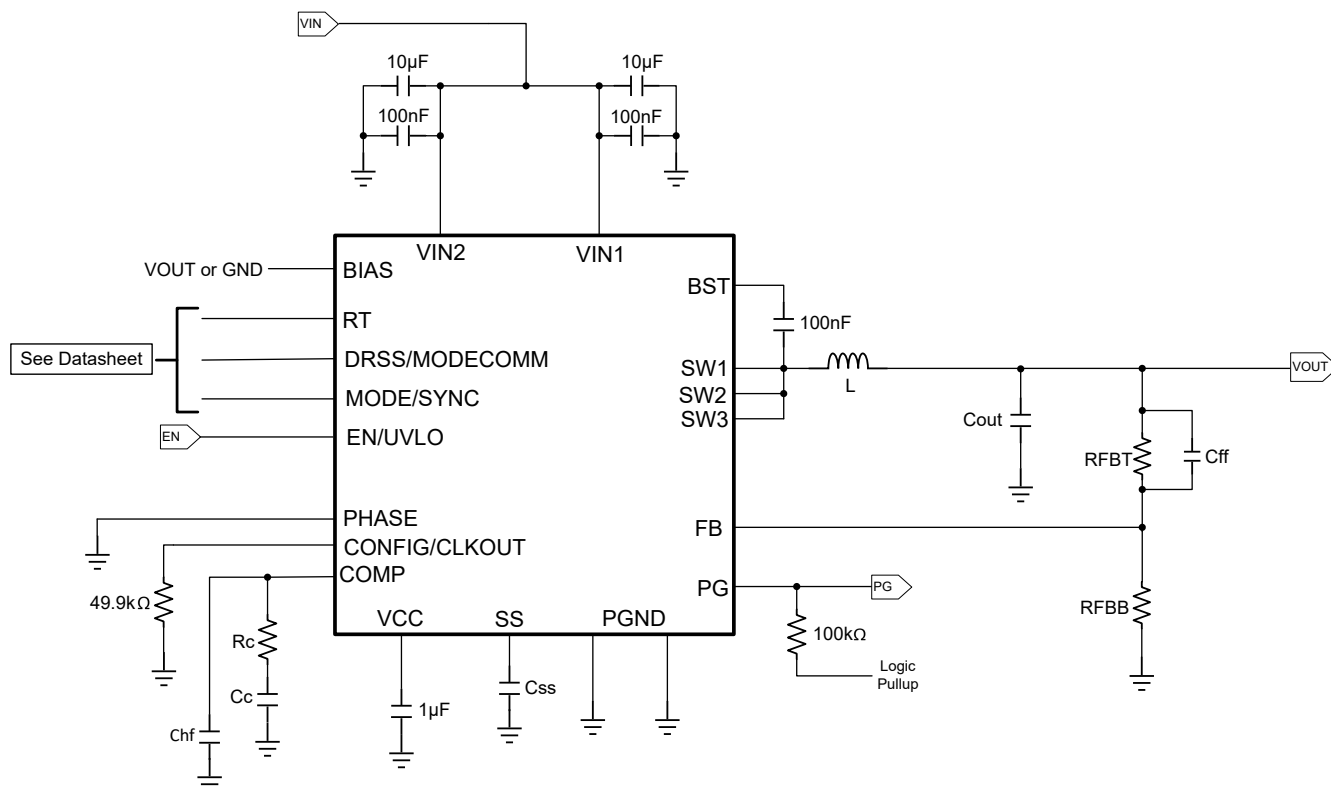


图 8-4. 使用可调输出电压和外部补偿的单相应用示例

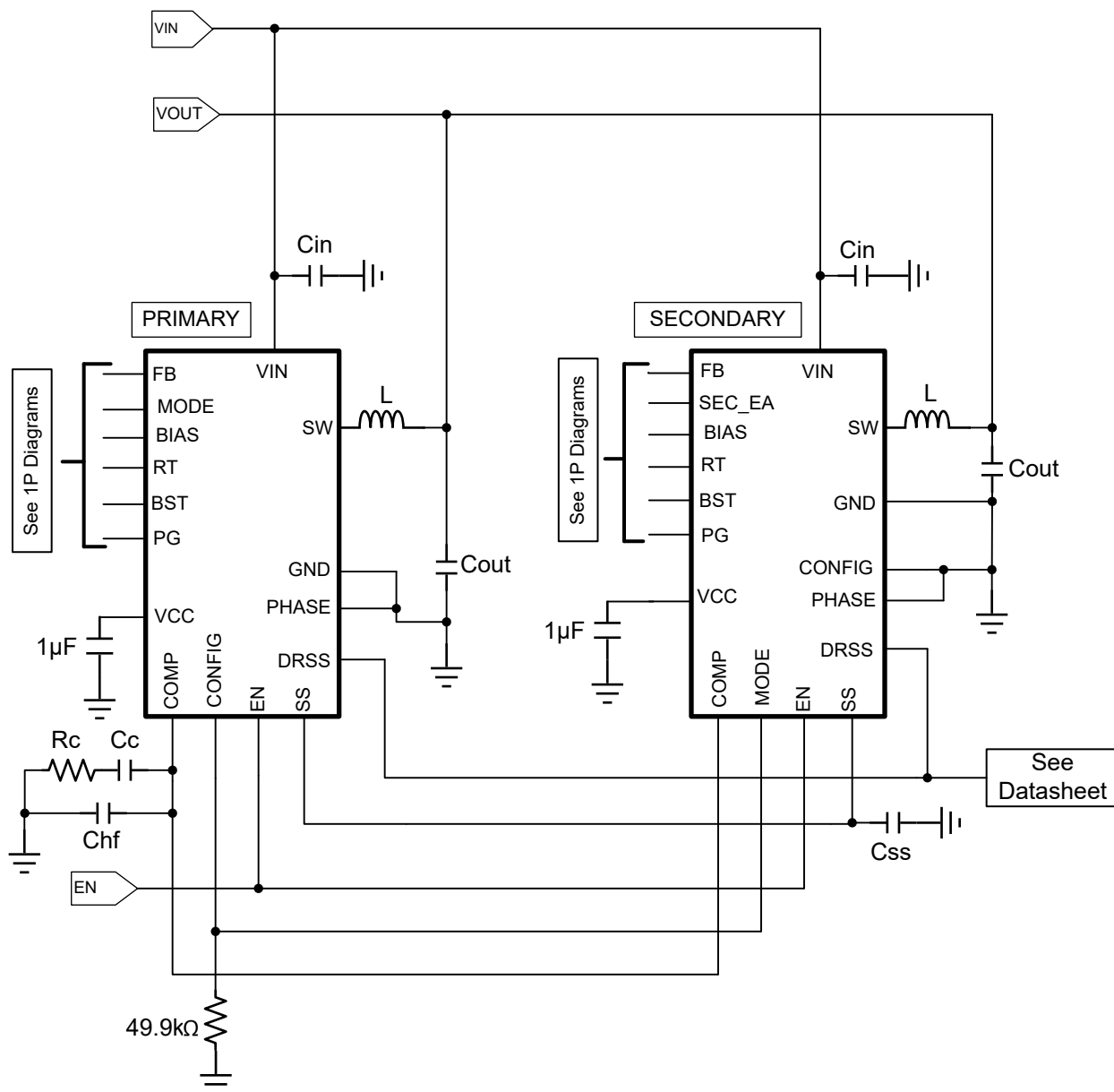


图 8-5. 简化的两相应用电路示例

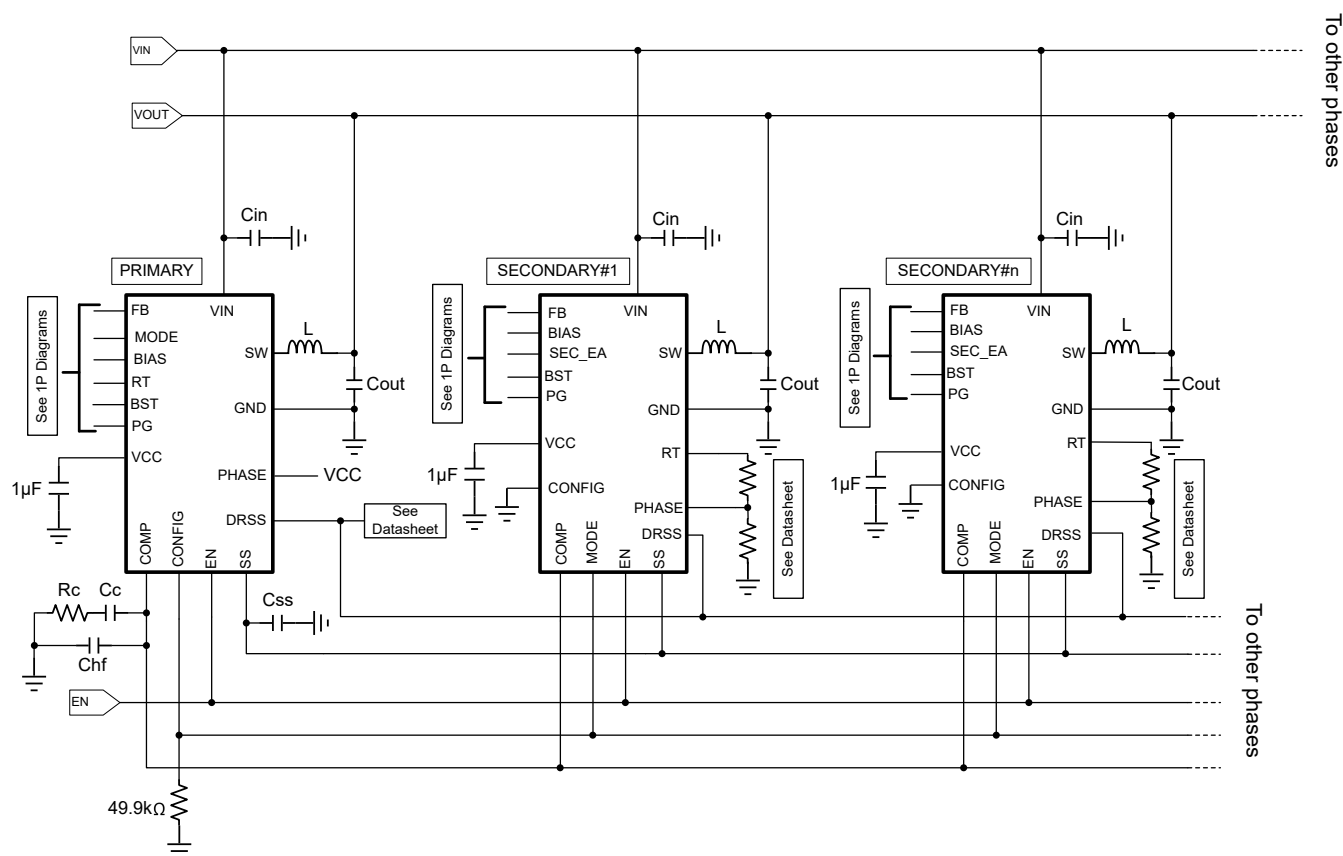


图 8-6. 简化的多相应用电路示例

表 8-1. 固定输出电压模式的典型外部元件

输出电压	频率	FB	LM6xxB0		LM6xxA5		LM6xxA2		LM6xxA0	
			L	COUT	L	COUT ⁽¹⁾	L	COUT ⁽¹⁾	L	COUT ⁽¹⁾
3.3V	400kHz	GND	1 μ H	245 μ F	1.5 μ H	245 μ F	1.8 μ H	196 μ F	2.2 μ H	161 μ F
5V	400kHz	VCC	1.5 μ H	175 μ F	1.8 μ H	175 μ F	2.2 μ H	140 μ F	2.7 μ H	115 μ F
3.3V	2200kHz	GND	0.22 μ H	105 μ F	0.27 μ H	105 μ F	0.33 μ H	85 μ F	0.47 μ H	70 μ F
5V	2200kHz	VCC	0.33 μ H	70 μ F	0.38 μ H	70 μ F	0.47 μ H	53 μ F	0.68 μ H	46 μ F

(1) 这些表格以及本数据表中显示的所有 **COU_T** 值均表示在指定直流偏置和所有其他适用降额下的电容。

表 8-2. LM6x4B0 在可调输出电压模式下的典型外部元件

输出电压	频率	L	每相位的 COUT ⁽¹⁾	R _{FBT}	R _{FBB}	C _{FF}	R _{COMP} ⁽²⁾	C _{COMP} ⁽²⁾
3.3V	400kHz	1 μ H	245 μ F	100k Ω	31.6k Ω	20pF	7.5k Ω /Ne	10nF $\times$ Ne
4.5V	400kHz	1.2 μ H	175 μ F	100k Ω	21.5k Ω	20pF	7.5k Ω /Ne	10nF $\times$ Ne
5V	400kHz	1.5 μ H	175 μ F	100k Ω	19.1k Ω	20pF	7.5k Ω /Ne	10nF $\times$ Ne
3.3V	2200kHz	0.22 μ H	105 μ F	100k Ω	31.6k Ω	10pF	7.5k Ω /Ne	2.2nF $\times$ Ne
4.5V	2200kHz	0.27 μ H	70 μ F	100k Ω	21.5k Ω	10pF	7.5k Ω /Ne	2.2nF $\times$ Ne
5V	2200kHz	0.33 μ H	70 μ F	100k Ω	19.1k Ω	10pF	7.5k Ω /Ne	2.2nF $\times$ Ne

(1) 这些表格以及本数据表中显示的所有 COUT 值均表示在指定直流偏置和所有其他适用降额下的电容。

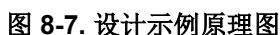
(2) Ne 等于应用中使能的从误差放大器的数量。

8.2.1 设计示例要求

以下示例根据表 8-3 中的规格提供了详细的设计过程。图 8-7 显示了完整的详细设计原理图。

表 8-3. 详细设计参数

设计参数	值
输入电压范围 (稳态)	8V 至 18V
最小瞬态输入电压 (热启动)	6V
最大瞬态输入电压 (负载突降)	36V
输出电压	5V
稳态输出电流	12A
瞬态负载电流	20A
开关频率	2100kHz
输出电压调节	$\pm 1\%$
工作电流, 空载	23 μ A
DRSS	8.5%



以下设计过程适用于表 8-3。根据 20A 的瞬态负载电流要求，在单相设计中选择 LM654B0。必须通过适当的 PCB 设计轻松满足 12A 稳态负载要求。有关热设计的详细信息，请参阅节 8.2.2.8。为了演示设计过程，请选择可调输出电压模式和外部环路补偿。

选择开关频率时需权衡转换效率和整体设计尺寸。较低的开关频率意味着较小的开关损耗，通常会实现更高的系统效率。不过，较高的开关频率允许使用较小的电感器和输出电容器，因此得到的设计更加紧凑。在本应用示例中，紧凑型设计选择的频率为 **2100kHz**。在这种情况下，RT 引脚可以接地或连接到 **7.15k Ω** 的电阻器。另请参阅 [节 7.3.5](#)。

电感值和饱和电流是选择电感器的参数。电感值基于理想的纹波电流峰峰值得出，通常选择为器件最大输出电流额定值的 **20% 至 50% 范围**。

在达到电流限制之前，较大的纹波电流值会限制最大输出电流。较小的纹波电流值会降低电流模式控制器的 **SNR**，并可能导致占空比中的抖动增加。电感和开关频率容差都会影响纹波电流的选择，因此也会影响电感值。当为最大负载远小于器件最大可用负载的应用计算纹波电流时，请使用最大器件电流额定值。电感纹波电流与最大输出电流之比被指定为 **K**。使用 [方程式 7](#) 确定电感值：

(7)

方程式 7 中通常使用应用的典型输入电压。但是，如果应用需要非常宽的输入电压范围，则可以使用接近该范围上限的电压。在任何情况下，选择电感器后，必须在最大输入电压下检查纹波电流。过大的纹波电流会限制最大输出电流，如上所述。根据方程式 8 来检查这些问题。

$$I_{OUT-MAX} = I_{HS} - \frac{1}{2} \times \frac{(V_{IN-MAX} - V_{OUT}) \times V_{OUT}}{V_{IN-MAX} \times f_{SW} \times L} \quad (8)$$

在选择电感器时，电感器的饱和额定电流需要与高侧开关电流限值 I_{HS-LIM} 一样大。此尺寸可确保即使在输出短路期间电感器也不会饱和。当电感磁芯材料饱和时，电感下降到一个非常低的值，导致电感电流上升非常快。虽然谷值电流限值旨在降低电流耗尽的风险，但饱和电感器会使电流迅速上升到高电平。这种上升可能导致元件损坏。采用铁氧体磁芯材料的电感器具有非常硬的饱和特性，但通常比铁粉磁芯具有更低的磁芯损耗。铁粉磁芯具有软饱和，允许在一定程度上放宽电感器的额定电流。但在高于大约 1MHz 的频率下，铁粉磁芯具有更多的内芯损耗。在任何情况下，电感器饱和电流不得小于满载时的最大峰值电感电流。

为了避免次谐波振荡，电感值不得小于方程式 9 中给出的值。此限值适用于开关占空比在任何工作条件下大于或等于 50% 的应用。

$$L_{min} \geq M \times \frac{V_{OUT}}{f_{SW}} \quad (9)$$

其中

- $M = 0.072$: LM654B0
- $M = 0.1$: LM654A5
- $M = 0.12$: LM654A2
- $M = 0.15$: LM654A0

最大电感值受到电流模式控制正确执行所需的最小电流纹波的限制。根据经验，在正常情况下，最小电感器纹波电流必须不少于器件最大额定电流的约 10%。

在本示例中，使用 LM654B0 并假设输入电压为 18V、输出电压为 5V、 $K = 0.3$ 、额定输出电流 = 20A 且开关频率为 2100kHz，则方程式 7 可以得出电感值为 $0.28 \mu H$ 。使用最接近的标准值 $0.33 \mu H$ 。方程式 9 得出的最小值为 $0.17 \mu H$ 。

8.2.2.3 输出电容器

1. 假定负载瞬态偏差规格为 3.5% (对于 5V 输出，为 170mV)，使用方程式 10 来估算管理负载关断瞬变 (从满负载到空载) 期间的输出电压过冲所需的输出电容。

$$C_{OUT} = \frac{(\Delta I_{OUT})^2 \times L_O}{(V_{OUT} + \Delta V_{OVERSHOOT})^2 - V_{OUT}^2} = \frac{(20A)^2 \times 0.33\mu H}{(5V + 0.170V)^2 - 5V^2} = 76\mu F \quad (10)$$

2. 了解陶瓷电容器的电压系数 (其中有效电容会在施加电压后显著减小) 后，选择两个 47μF、10V、X7S、1210 陶瓷输出电容器。通常，当使用足够大的电容来满足负载关断时的瞬态响应要求时，在空载转换到满载的瞬态期间，电压下冲也能符合要求。在本例中，选择两个 TDK 47μF CGA6P1X7S1A476M250AC 可为 5V 输出提供 $80 \mu F$ 的有效电容。
3. 使用方程式 11 来估算标称输入电压条件下的峰峰值输出电压纹波。

$$\Delta V_{out} = \sqrt{\left(\frac{\Delta I_{LO}}{8 \times C_{OUT} \times f_{SW}}\right)^2 + \left(R_{ESR} \times \Delta I_{LO}\right)^2} = \sqrt{\left(\frac{5.2A}{8 \times 80\mu F \times 2100kHz}\right)^2 + \left(1m\Omega \times 5.2A\right)^2} = 6.4mV \quad (11)$$

$$\Delta I_{LO} = \frac{(V_{IN-MAX} - V_{OUT}) \times V_{OUT}}{V_{IN-MAX} \times f_{SW} \times L} \quad (12)$$

其中

- ΔI_{LO} 是所需的峰峰值电感器纹波电流。在本例中, $K = 0.3$ 的 20A 额定值器件会产生 5.2A 的电感器纹波电流。
- R_{ESR} 为输出电容器的有效等效串联电阻 (ESR)。
- 5V 时总有效 (降额) 陶瓷输出电容为 80 μ F。

4. 使用 [方程式 13](#) 来计算输出电容器 RMS 纹波电流并确认纹波电流位于电容器纹波电流额定值范围内。

$$I_{CO(rms)} \cong 0.29 \times \Delta I_{LO} = 1.5A \quad (13)$$

8.2.2.4 输入电容器选型

除了提供纹波电流并将开关噪声与其他电路隔离, 陶瓷输入电容器还为稳压器提供低阻抗源。稳压器的输入端要求最小陶瓷电容为 $2 \times 4.7\mu F$ 。在封装的每一侧放置一个电容器, 并直接连接到器件的 VIN 和 GND 引脚。必须至少为应用所需的最大输入电压设置该电容, 该值最好为最大输入电压的两倍。可以增大该值以帮助降低输入电压纹波, 并在负载瞬态期间保持输入电压。此外, 必须在输入端使用 2 个 100nF 的陶瓷电容器作为高频旁路电容。在封装的每一侧放置一个电容器, 并直接连接到器件的 VIN 和 GND 引脚。100nF 高频输入电容器必须放置在距离稳压器 VIN 和 PGND 引脚 1mm 处。此项要求为器件内部的控制电路提供了高频旁路。

在本例中, 选择了 $2 \times 10\mu F$ 、50V、X5R (或更好) 的陶瓷电容器。100nF 电容器必须也具有 50V 的额定电压, 并且具有 X7R (或更高性能) 电介质。

通常最好在输入端使用与陶瓷并联的电解电容器。如果使用长引线或布线将输入电源连接到稳压器, 或者使用输入 EMI 滤波器, 情况尤其如此。该电容器的中等 ESR 有助于抑制由输入端的任何电感引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

大多数输入开关电流流经陶瓷输入电容器。该电流的近似均方根值可根据 [方程式 14](#) 进行计算, 且必须根据制造商的最大额定值进行检查。在本例中, 输入电容器 RMS 电流约为 6A。

$$I_{CIN(rms)} \cong \frac{I_{OUT}}{2} \quad (14)$$

8.2.2.5 设置输出电压

LM654xx-Q1 的可调节输出电压版本使用反馈分压器网络来设置输出电压。分压器网络包括顶部和底部反馈电阻, 分别表示为 R_{FBT} 和 R_{FBB} 。反馈分压器的电阻是噪声拾取过多和静态电流消耗过大之间的折衷。较小的电阻值会降低噪声灵敏度, 但也会影响轻负载效率。 R_{FBT} 的建议值为 100k Ω , 最大值为 1000k Ω 。使用 [方程式 15](#) 在选择 R_{FBT} 后计算 R_{FBB} 的阻值。

$$R_{FBB} = R_{FBT} \times \frac{0.8}{V_{OUT} - 0.8} \quad (15)$$

请注意, [方程式 16](#) 指出 R_{FBB} 和 R_{FBT} 的并联组合必须大于 4k Ω 且小于 100k Ω 。之所以需要此限制, 是因为稳压器必须在启动序列期间可靠地检测 FB 引脚的状态, 以便正确设置输出电压配置 (固定或可调输出电压设置)。

$$100k\Omega \geq R_{FBB} \parallel R_{FBT} \geq 4k\Omega \quad (16)$$

在此示例中, 分别选择 100k Ω 和 19.1k Ω 作为 R_{FBT} 和 R_{FBB} 的值。此选择将输出电压设置为 5V, 并同时满足 [方程式 15](#) 和 [方程式 16](#)。

8.2.2.6 补偿器件

可按照下文概述的过程来为稳定的控制环路选择补偿器件。

1. 在此示例中, 选择约 130kHz (f_C) 的环路交叉频率。该值小于开关频率的 1/10 并提供良好的环路带宽。在有效输出电容为 80 μ F (两个 47 μ F TDK CGA6P1X7S1A476M250AC 电容) 的情况下, 根据 [方程式 17](#) 计算出 R_{comp} 的阻值约为 8.51k Ω ; 使用标准阻值 8.56k Ω 。

$$R_{comp} = 2 \times \pi \times f_C \times \frac{V_{OUT}}{V_{REF}} \times \frac{C_{OUT}}{g_{me} \times G} \quad (17)$$

其中：

- $g_{me} = 0.001$
- $V_{REF} = 0.8$
- $G = 48A/V$ (适用于 LM654B0)
- $G = 35A/V$ (适用于 LM654A5)
- $G = 28.5A/V$ (适用于 LM654A2)
- $G = 23.5A/V$ (适用于 LM654A0)

2. 为了在交叉时提供足够的相位提升，同时在负载或线路瞬变期间实现快速趋稳时间，请选择 C_{COMP} 以将零点放置在以下位置：(a) 交叉频率的八分之一处或 (b) 负载极点处。为 C_{COMP} 选择这两个值中的较低值。对于第一项要求，使用 [方程式 18](#)；对于第二项要求，使用 [方程式 19](#) 和 [方程式 20](#)。基于此方法， $C_{COMPa} = 1.1nF$ ，而 $C_{COMPb} = 4nF$ 。我们为该应用选择 $C_{COMP} = 2nF$ 。

$$C_{COMPa} = \frac{8}{2 \times \pi \times f_C \times R_{comp}} \quad (18)$$

$$f_{load} = \frac{1}{2 \times \pi \times C_{OUT} \times R_{Load}} \quad (19)$$

$$C_{COMPb} = \frac{1}{2 \times \pi \times f_{load} \times R_{comp}} \quad (20)$$

C_{COMP} 的低电容还有助于从压降中恢复时避免输出电压过冲（当输入电压低于输出电压设定点并且 V_{COMP} 达到高电平时）。

3. 对于多相设计，只需对补偿进行微调。例如，对于三相设计，环路的增益提高三倍。然而，如果将为一个相位计算出的输出电容复制到每一个相位（总计 $3 \times 80 \mu F$ ），则增加的输出电容会抵消掉额外的增益，从而使 R_{COMP} 和 C_{COMP} 保持不变。

可以使能多个误差放大器，以帮助减轻 R_{COMP} 产生的寄生极点和 COMP 布线电容的影响。这样可以将带宽增加到更高的频率，从而实现更快的瞬态响应。例如，如果使能了两个误差放大器（即 $N_e = 2$ ），则 R_{COMP} 会减半，而 C_{COMP} 会翻倍。

可以在 COMP 引脚至地之间放置一个高频环路电容器，以帮助在开关频率附近滚降频率响应，或减轻输出电容器 ESR 的影响。如果需要，此电容器的值最好在最终设计中通过实验确定。必须在 PCB 上为该电容器 (C_{HF}) 预留位置。

备注

设置具有高 R_{COMP} 和低 C_{COMP} 值的快速环路，以便改善从压降操作恢复时的响应。

备注

使用与该系列器件相关的快速入门计算器工具来提供理想的环路补偿。

8.2.2.7 前馈电容器 (C_{FF})

计算 C_{FF} 电容的值，以便改善整个系统的相位裕度。增加 C_{FF} 电容器不会改变系统在直流电平或较低频率下的响应。在较高频率下，电容器有助于降低从 V_{OUT} 到 FB 的阻抗。此操作有助于将输出端的快速负载瞬态引起的任何高频变化传递到反馈，并让误差放大器可以对此进行校正。

在频域中，增加 C_{FF} 电容器会产生一个零点和一个极点。零点有助于将增益增加 20dB/十倍频程，并在环路交叉频率处提供相位提升，从而增加环路的相位裕度。当输出电压与基准电压值之间的比例较大时，这种额外的相位提升更为有效。向低 V_{OUT} 应用添加 C_{FF} 对于环路的相位裕度帮助不大。 C_{FF} 的极点有助于滚降频率响应，并提高环路增益裕度。

环路交叉频率处的相位提升值在 5° 至 20° 范围内是合理的。使用 CFF 通常会略微提高环路交叉频率，因此必须使用适度的相位提升值。使用 [方程式 21](#) 有助于针对上述范围内所需的相位提升 θ_B (单位为度) 选择 CFF 的起点值。

$$C_{FF} \cong \frac{\theta_B}{360 \times R_{FBT} \times f_C \times \left(1 - \frac{0.8}{V_{OUT}}\right)} \quad (21)$$

其中：

- CFF = 前馈电容值 (F)
- R_{FBT} = 上反馈电阻值 (Ω)
- θ_B = 所需的相位提升 (°)
- f_C = 环路交叉频率 (Hz)
- V_{OUT} = 输出电压 (V)

在该示例的条件下，假设所需的相位提升为 10°，我们得到的值为 2.5pF。在这种情况下，可以使用 5pF 电容器，并在工作台上评估结果。

这种选择 CFF 的方法仅给出估计值。此外，并非所有情况都需要 CFF。选择 CFF (如果使用) 的理想方法是遵循此系列器件快速入门计算器工具中的建议。在任何情况下，都必须在 PCB 上提供 CFF 的位置。

8.2.2.8 最高环境温度

与任何功率转换器件一样，LM654xx-Q1 系列稳压器在运行时会消耗内部功率。这种功耗的影响是将转换器的内部温度升高到环境温度以上。内核温度 (T_J) 是环境温度、功率损耗以及器件的有效热阻 R_{θJA} 和 PCB 组合的函数。LM654xx-Q1 的最高结温必须限制为 150°C。这会限制器件的最大功率耗散，从而限制负载电流。[方程式 22](#) 展示了重要参数之间的关系。较高的环境温度 (T_A) 和较大的 R_{θJA} 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算转换器效率。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。R_{θJA} 的正确值更难估计。如[半导体和 IC 封装热指标应用手册](#)中所述，[热性能信息](#)表中标签为“JESD”的列给出的许多值对于设计用途无效，不得用于估算应用的热性能。表中该列报告的值是在实际应用中很少获得的一组特定条件下测量的。标记为“LM654B0EVM”的列代表在 EVM 上测量的数据，在估算热性能时可能很有用。此外，为 R_{θJC(bott)}、R_{θJC(top)} 和 Ψ_{JT} 提供的数据也很有用。

$$I_{OUTMAX} = \left(\frac{T_J - T_A}{R_{\theta JA}}\right) \times \left(\frac{\eta}{1 - \eta}\right) \times \left(\frac{1}{V_{OUT}}\right) \quad (22)$$

其中

- η = 效率

有效 R_{θJA} 是一个关键参数，取决于许多因素，例如：

- 功率耗散
- 空气温度，流量
- PCB 面积
- 铜散热器面积
- 外部散热器
- 封装下的散热过孔数量
- 相邻元件放置

用于该稳压器的高级封装使用裸片附接焊盘 (或“散热焊盘”(DAP)) 提供一个焊接到 PCB 散热铜的位置。这种特性提供了从稳压器结到散热器的良好导热路径，并且必须正确焊接到 PCB 散热铜上。[图 8-8](#) 中提供了 R_{θJA} 与铜面积关系的典型曲线。图中给出的铜面积是指六层中的每一层。顶层和底层为 2oz 覆铜，内层为 1oz。请记

住，此图表中给出的数据仅用于说明目的，任何给定应用的实际性能取决于前面提到的所有因素。作为一个数据点，采用六层板设计的 EVM 铜面积约为 100cm^2 时， $R_{\theta JA}$ 约为 16°C/W 。

此外，该器件系列的封装具有外露的顶部。这样便可在需要时使用外部散热器来进一步降低有效 $R_{\theta JA}$ 。

图 8-9 和图 8-10 中的数据提供了给定环境温度下允许的输出电流示例。此数据仅在图中给出的特定条件下有效。该数据在没有外部散热器、没有气流的情况下在 LM654B0EVM 上测得。

LM654xx 系列“可堆叠性”的主要优势在于，可以并联多个稳压器以分担总负载电流。这一优势不仅使总负载电流控制在单个稳压器的能力范围内，而且还降低了单个器件的功耗，从而降低了稳压器的结温。

汽车直流/直流转换器的 PCB 热设计技巧应用手册是设计任何直流/直流转换器热系统的绝佳起点。

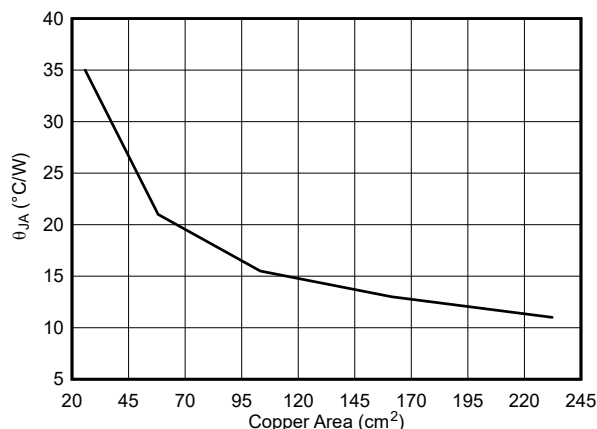


图 8-8. 热阻与铜面积之间的关系

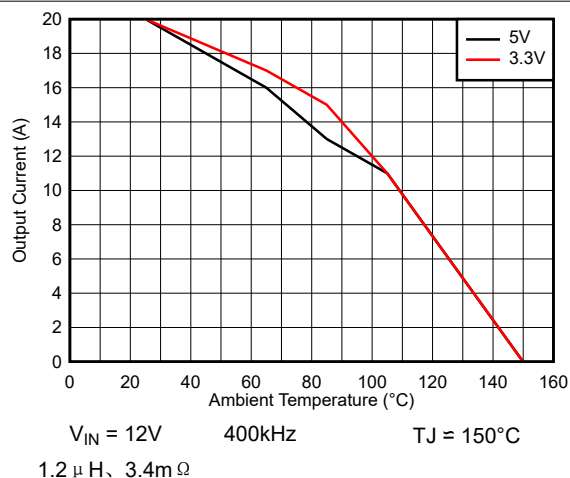


图 8-9. 最大输出电流与环境温度间的关系

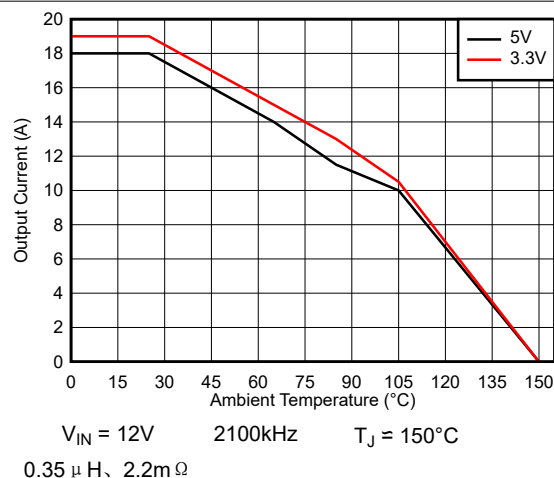


图 8-10. 最大输出电流与环境温度间的关系

以下资源可用作出色热 PCB 设计和针对给定应用环境估算 $R_{\theta JA}$ 的指南：

- [热设计：学会洞察先机，不做事后诸葛应用手册](#)
- [外露焊盘封装实现理想热阻的电路板布局布线指南应用手册](#)
- [如何使用热指标正确评估结温应用手册](#)

8.2.3 应用曲线

除非另有说明，否则以下条件适用： $T_A = 25^\circ\text{C}$ ， $V_{IN} = 12\text{V}$ ，无散热器。除非另有说明，否则这些曲线对应的元件值均可在表 8-4 中找到。

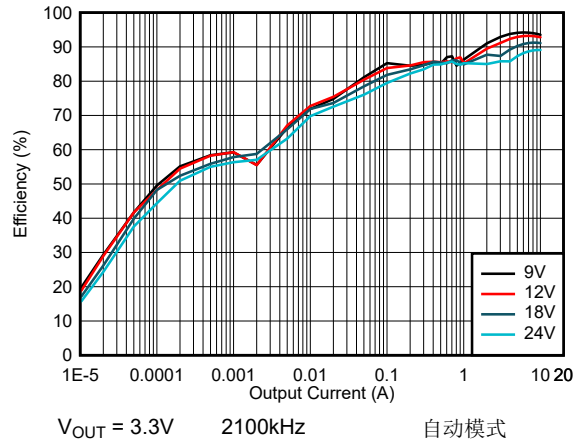


图 8-11. LM654A0 效率

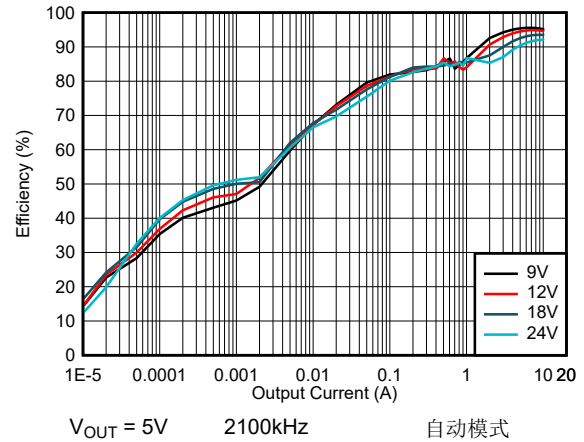


图 8-12. LM654A0 效率

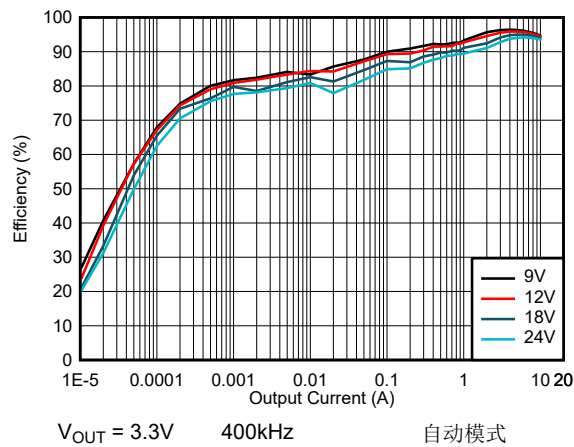


图 8-13. LM654A0 效率

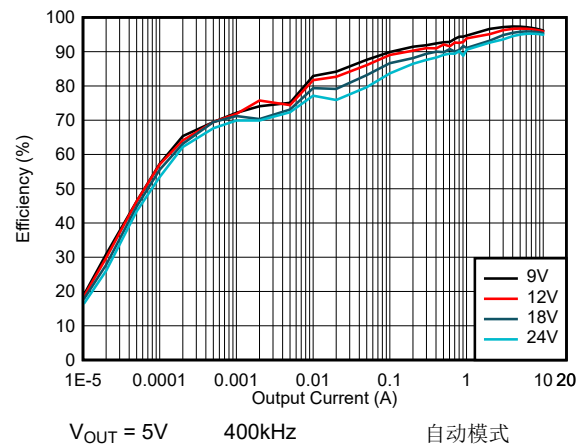


图 8-14. LM654A0 效率

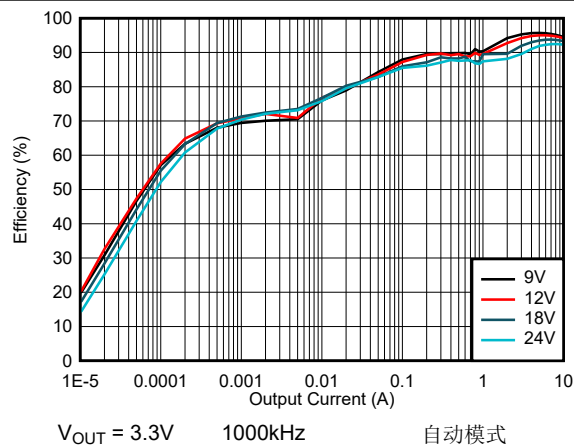


图 8-15. LM654A0 效率

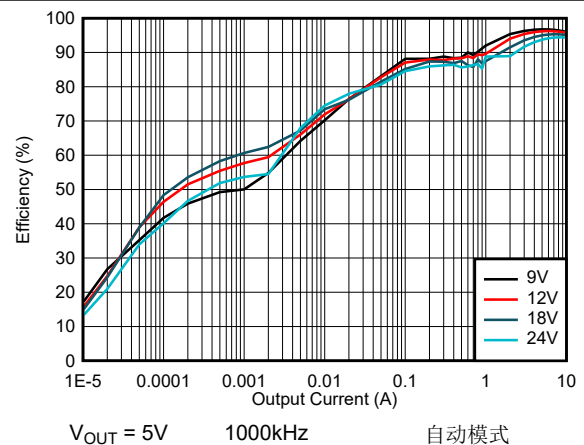


图 8-16. LM654A0 效率

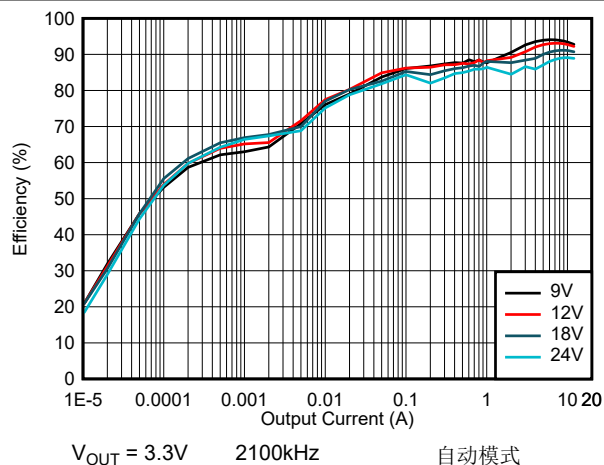


图 8-17. LM654A2 效率

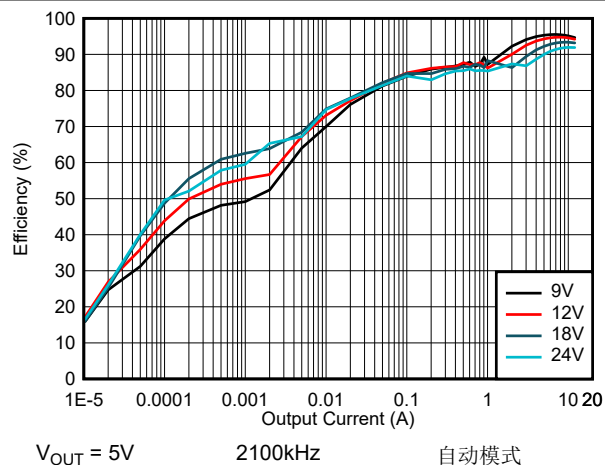


图 8-18. LM654A2 效率

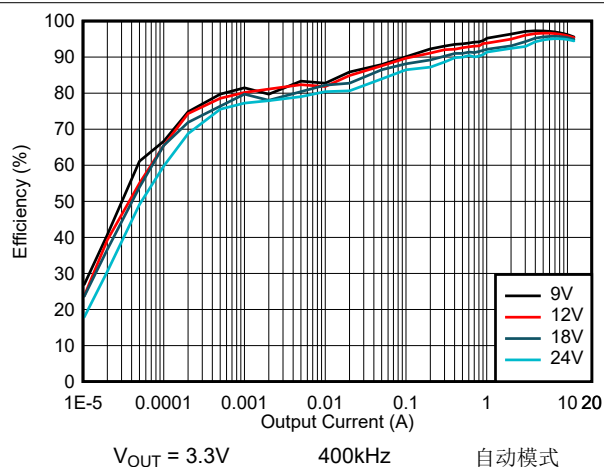


图 8-19. LM654A2 效率

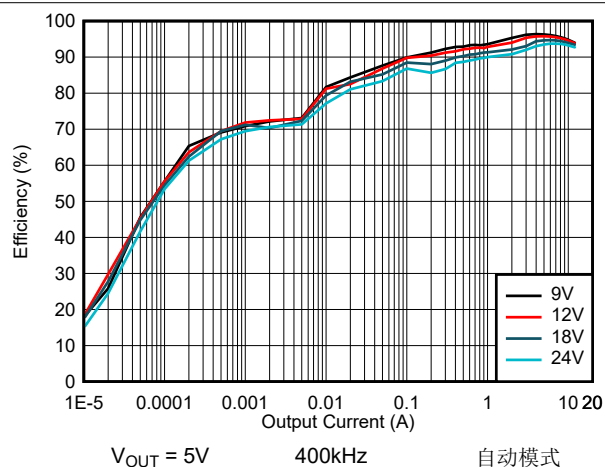


图 8-20. LM654A2 效率

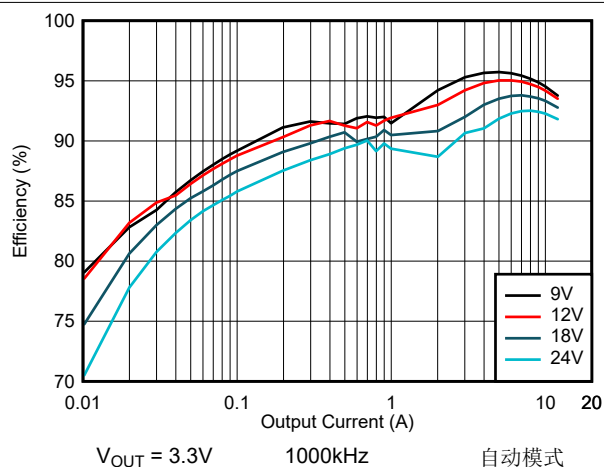


图 8-21. LM654A2 效率

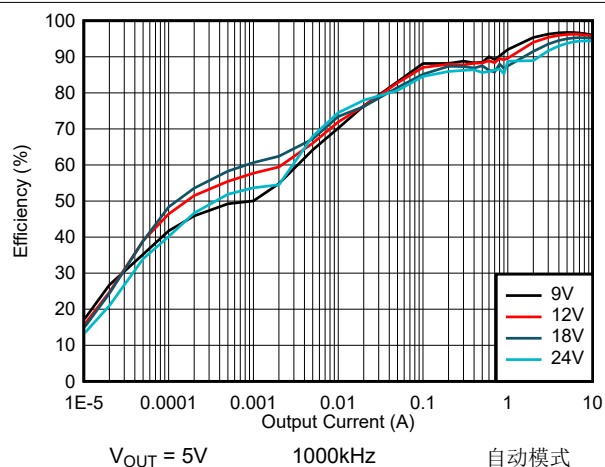


图 8-22. LM654A2 效率

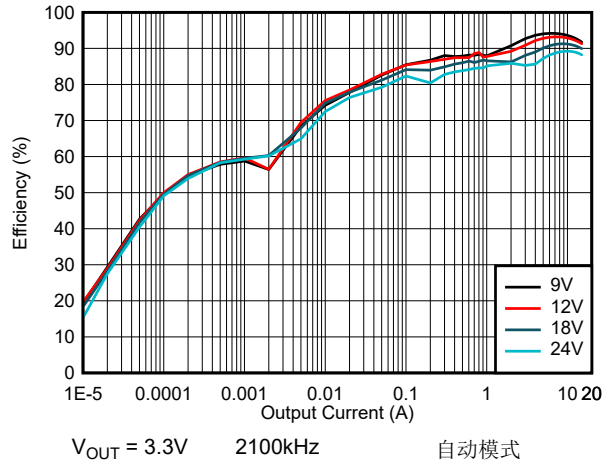


图 8-23. LM654A5 效率

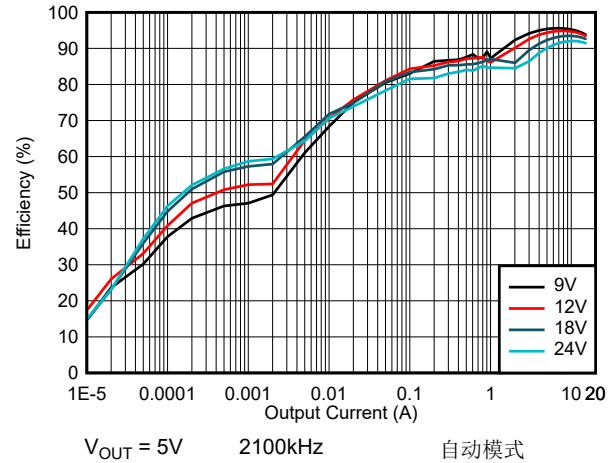


图 8-24. LM654A5 效率

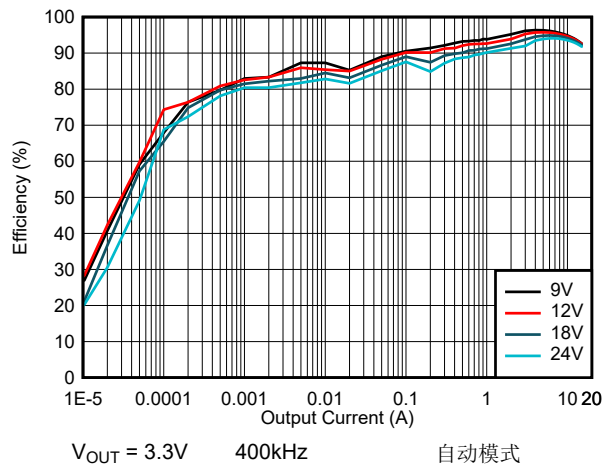


图 8-25. LM654A5 效率

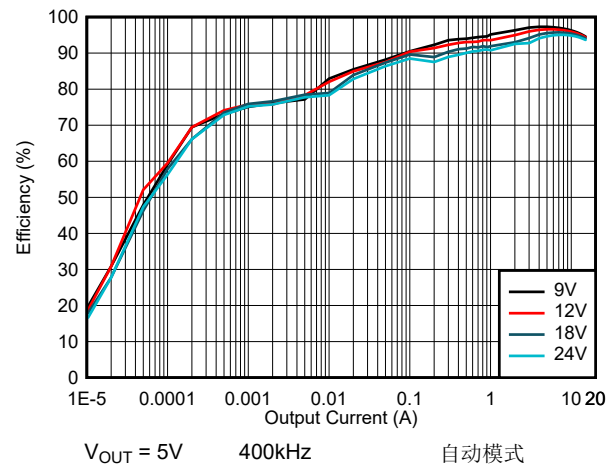


图 8-26. LM654A5 效率

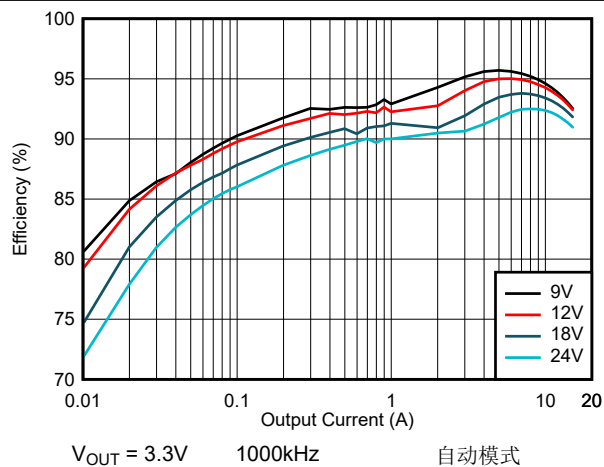


图 8-27. LM654A5 效率

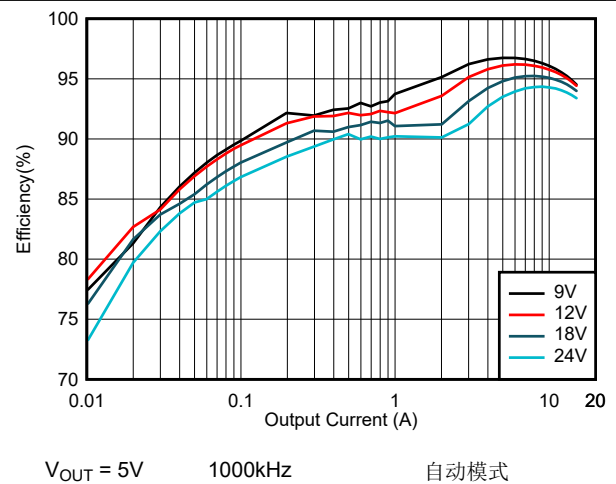
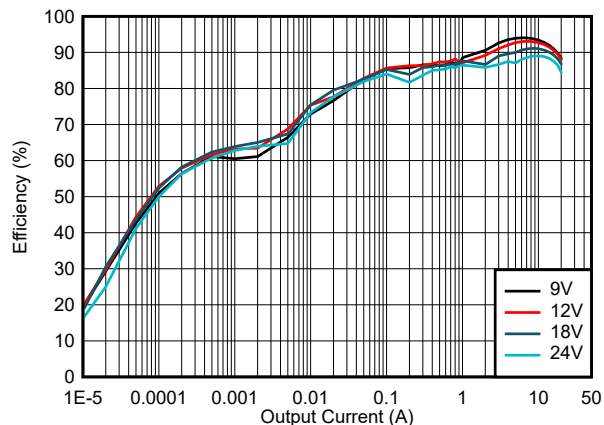
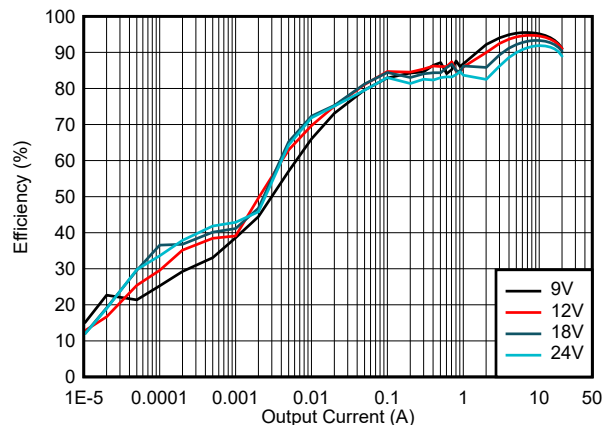


图 8-28. LM654A5 效率



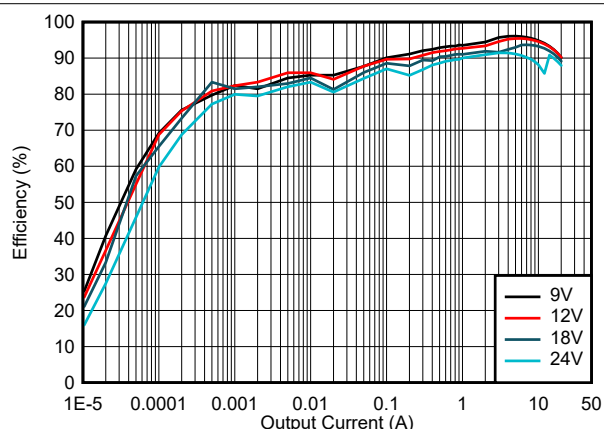
$V_{OUT} = 3.3V$ 2100kHz 自动模式

图 8-29. LM654B0 效率



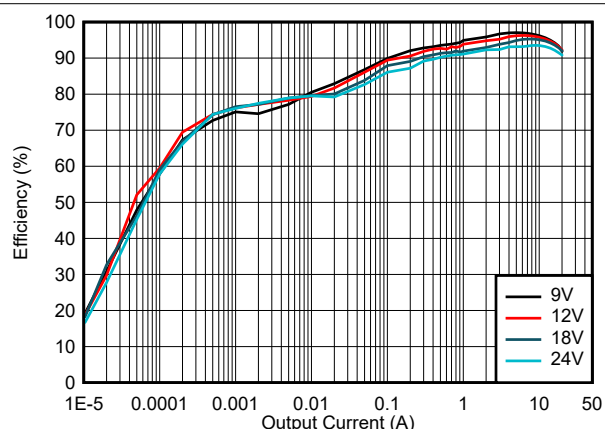
$V_{OUT} = 5V$ 2100kHz 自动模式

图 8-30. LM654B0 效率



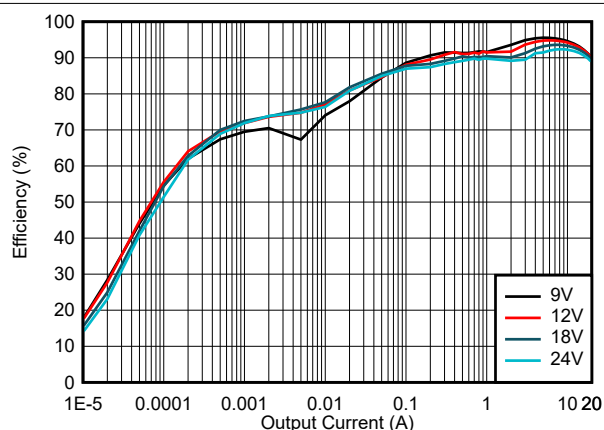
$V_{OUT} = 3.3V$ 400kHz 自动模式

图 8-31. LM654B0 效率



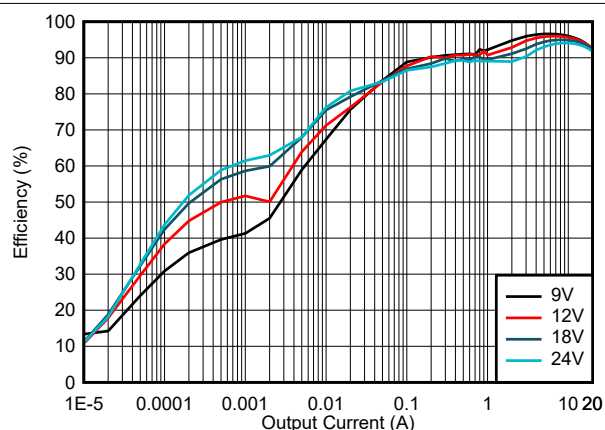
$V_{OUT} = 5V$ 400kHz 自动模式

图 8-32. LM654B0 效率



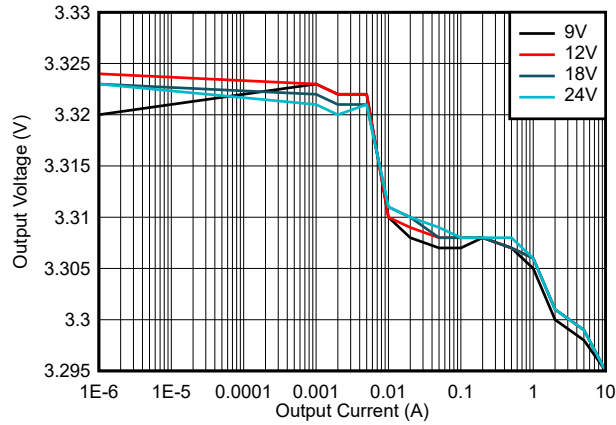
$V_{OUT} = 3.3V$ 1000kHz 自动模式

图 8-33. LM654B0 效率



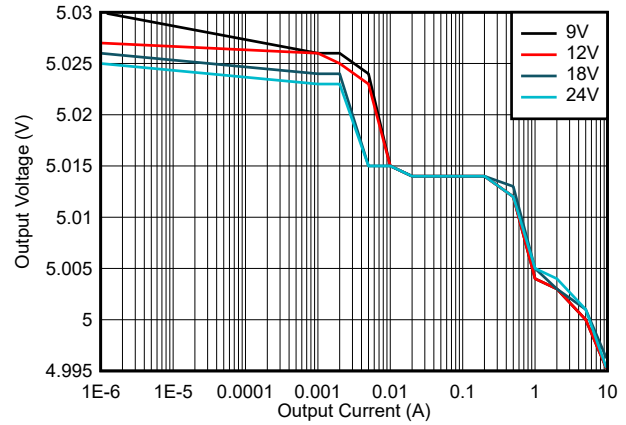
$V_{OUT} = 5V$ 1000kHz 自动模式

图 8-34. LM654B0 效率



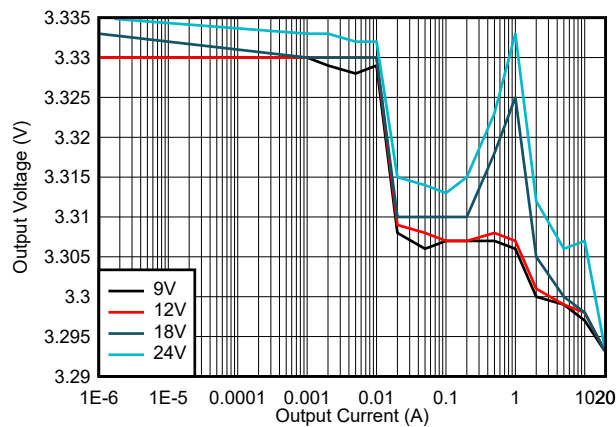
$V_{OUT} = 3.3V$ 400kHz 自动模式

图 8-35. LM654A0 线性和负载调整率



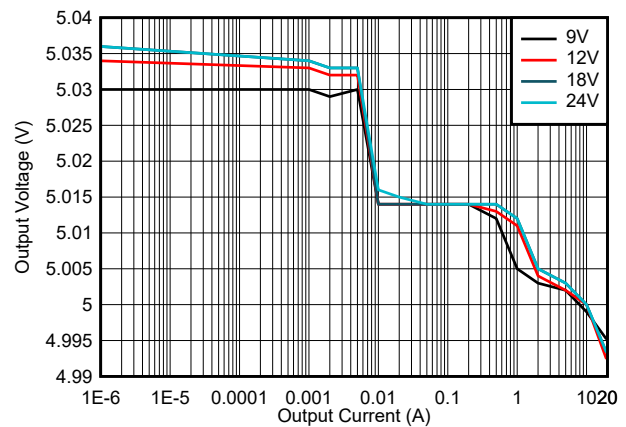
$V_{OUT} = 5V$ 400kHz 自动模式

图 8-36. LM654A0 线性和负载调整率



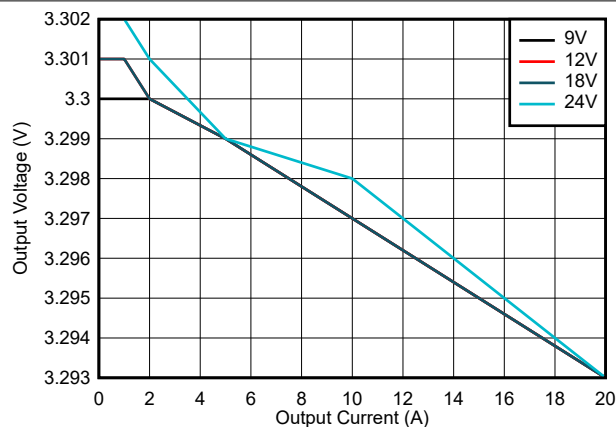
$V_{OUT} = 3.3V$ 400kHz 自动模式

图 8-37. LM654B0 线性和负载调整率



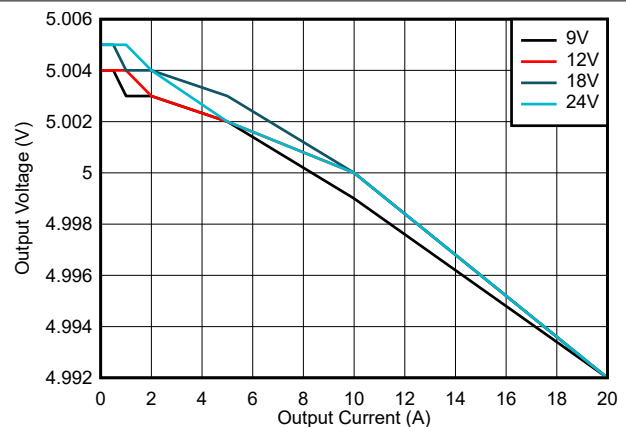
$V_{OUT} = 5V$ 400kHz 自动模式

图 8-38. LM654B0 线性和负载调整率



$V_{OUT} = 3.3V$ 400kHz FPWM 模式

图 8-39. LM654B0 线性和负载调整率



$V_{OUT} = 5V$ 400kHz FPWM 模式

图 8-40. LM654B0 线性和负载调整率

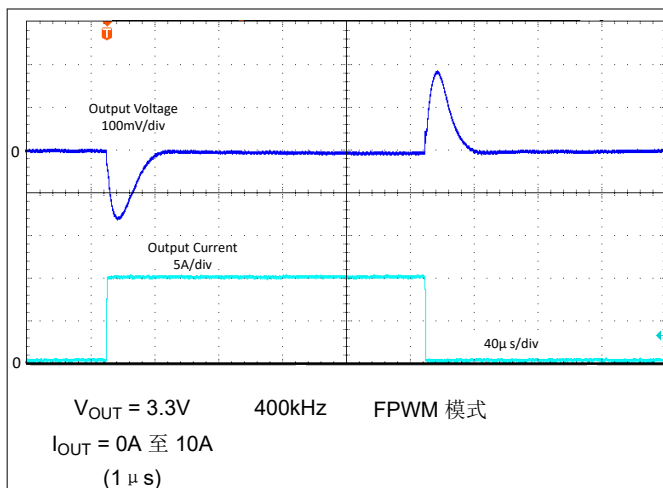


图 8-41. LM654A0 负载瞬态

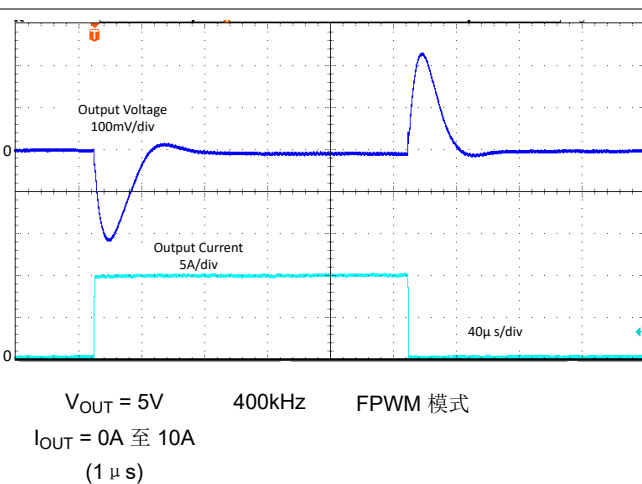


图 8-42. LM654A0 负载瞬态

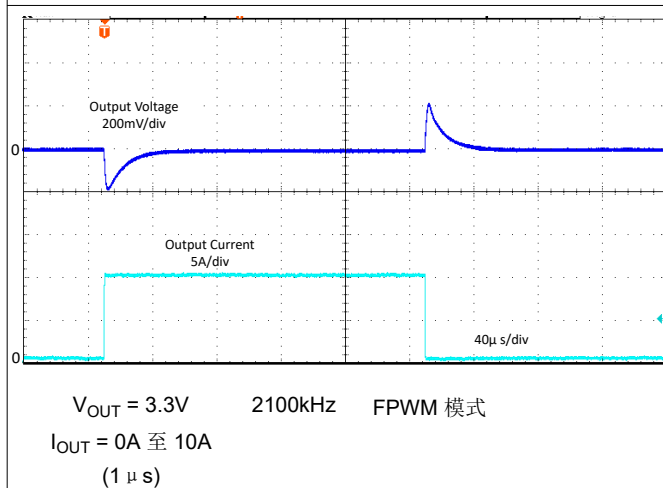


图 8-43. LM654A0 负载瞬态

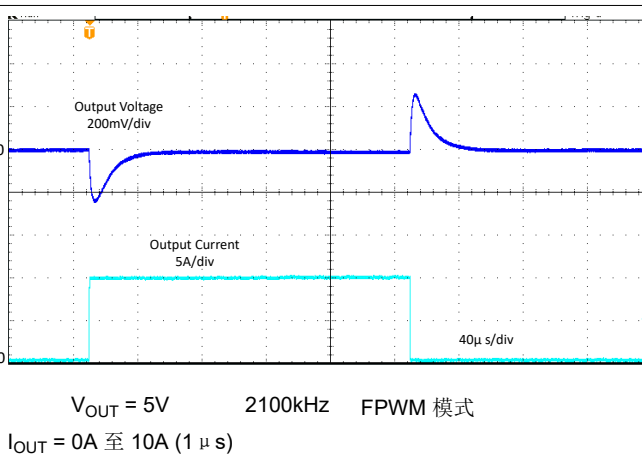


图 8-44. LM654A0 负载瞬态

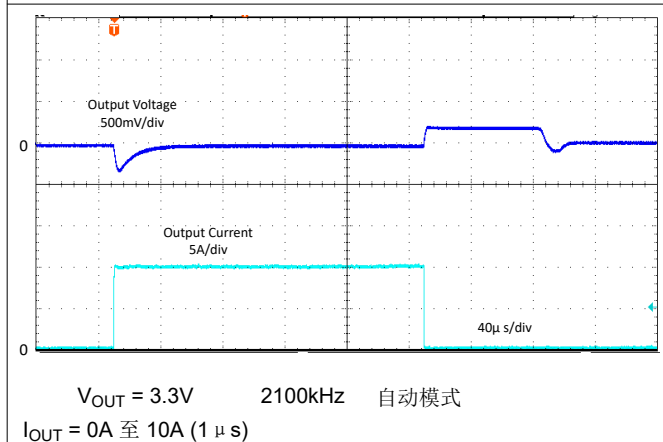


图 8-45. LM654A0 负载瞬态

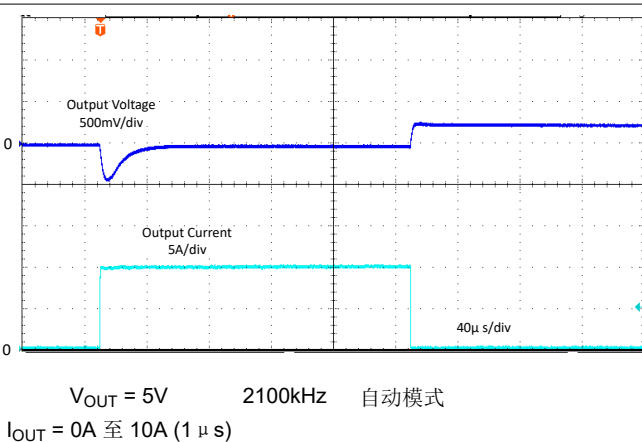


图 8-46. LM654A0 负载瞬态

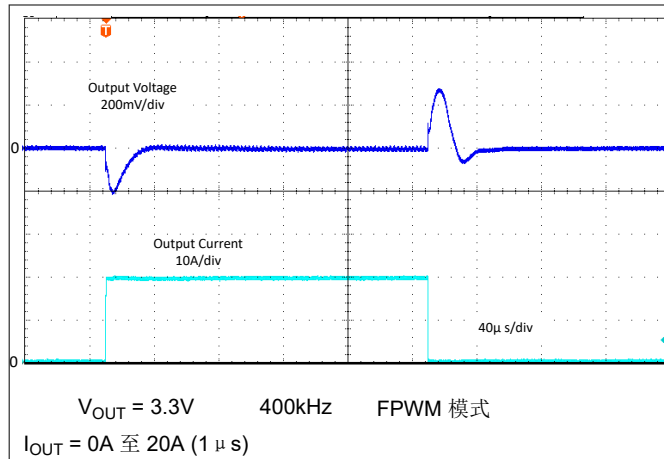


图 8-47. LM654B0 负载瞬态

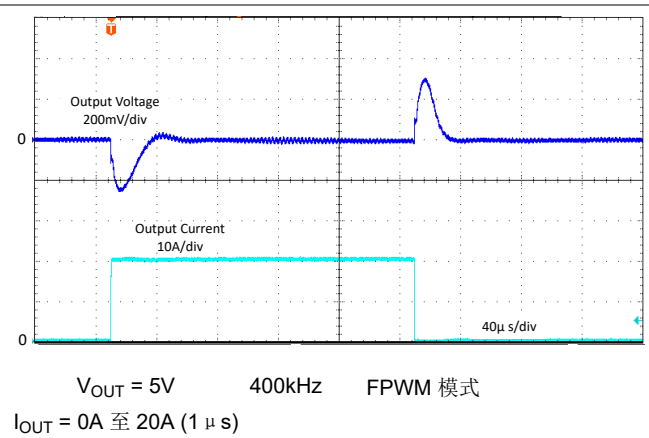


图 8-48. LM654B0 负载瞬态

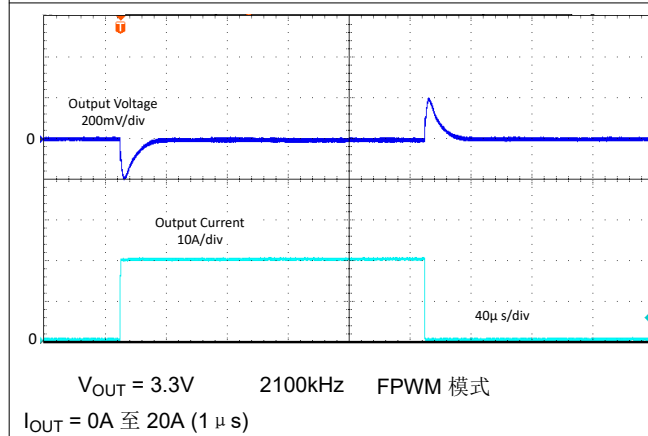


图 8-49. LM654B0 负载瞬态

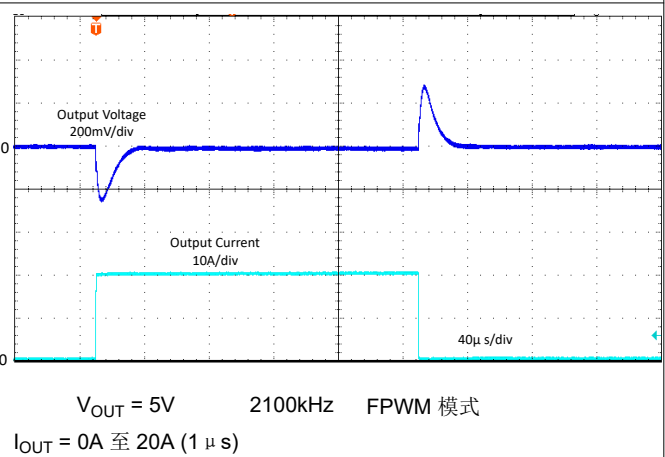


图 8-50. LM654B0 负载瞬态

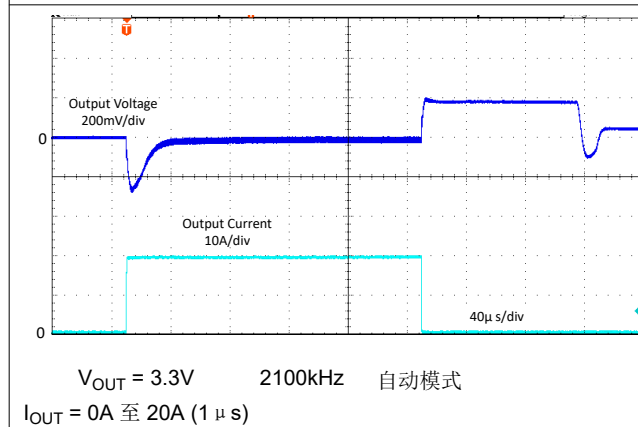


图 8-51. LM654B0 负载瞬态

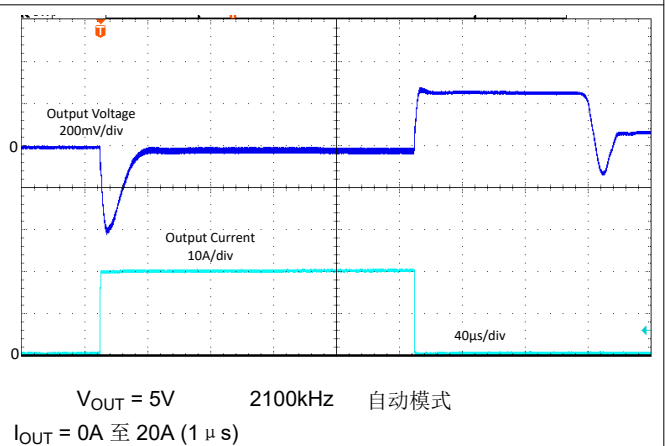


图 8-52. LM654B0 负载瞬态

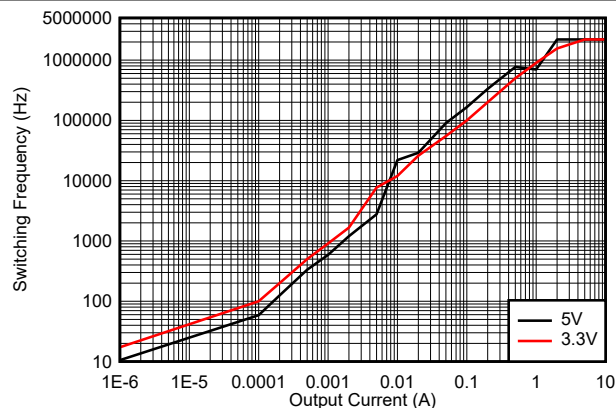

 $V_{IN} = 12V$ 2100kHz 自动模式

图 8-53. LM654A0 开关频率与输出电流间的关系

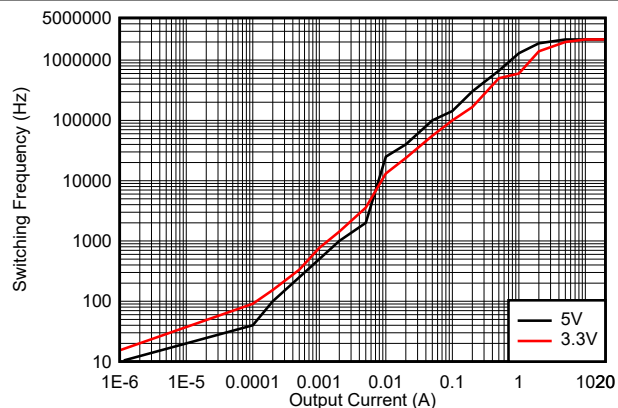

 $V_{IN} = 12V$ 2100kHz 自动模式

图 8-54. LM654B0 开关频率与输出电流间的关系

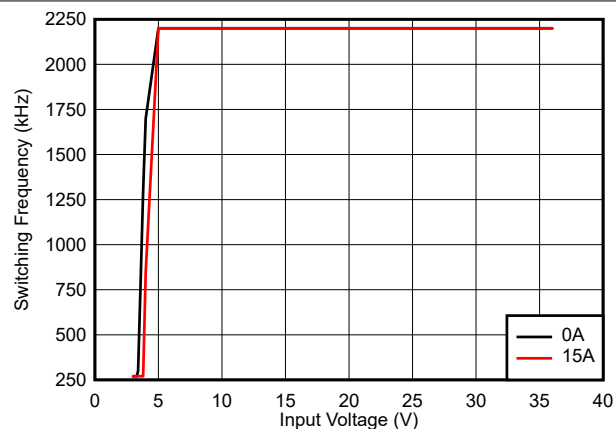

 $V_{OUT} = 3.3V$ 2100kHz 自动模式

图 8-55. LM654B0 开关频率与输入电压间的关系

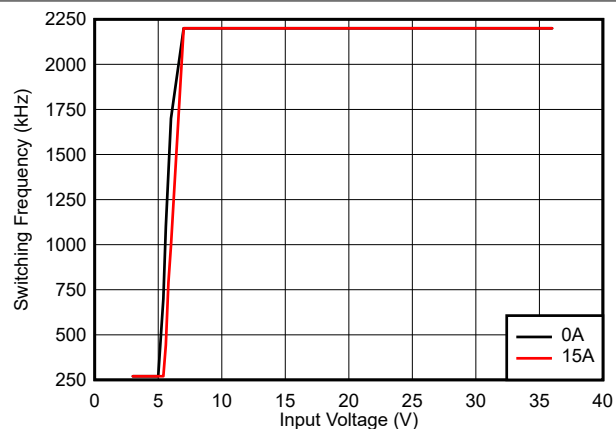

 $V_{OUT} = 5V$ 2100kHz 自动模式

图 8-56. LM654B0 开关频率与输入电压间的关系

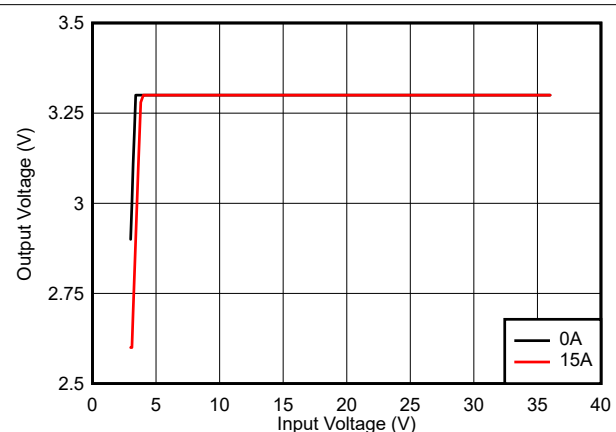

 $V_{OUT} = 3.3V$ 2100kHz 自动模式

图 8-57. LM654B0 输出电压与输入电压之间的关系

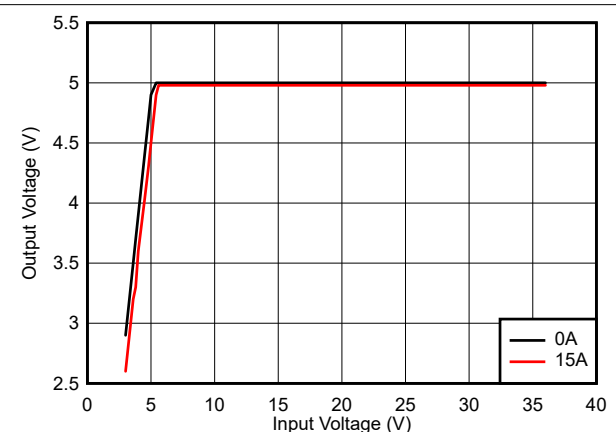
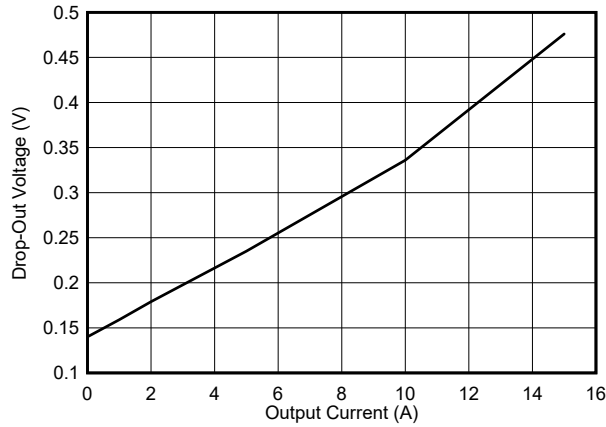
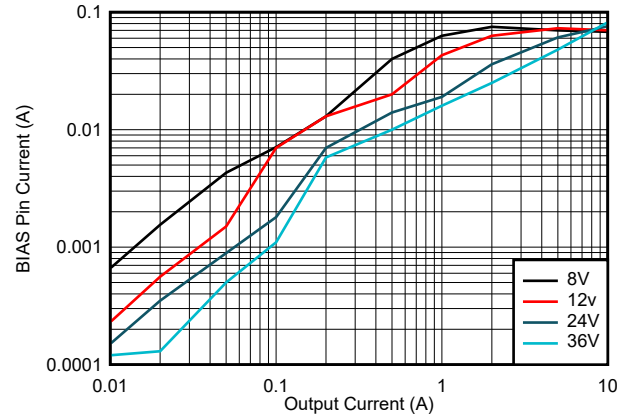

 $V_{OUT} = 5V$ 2100kHz 自动模式

图 8-58. LM654B0 输出电压与输入电压之间的关系



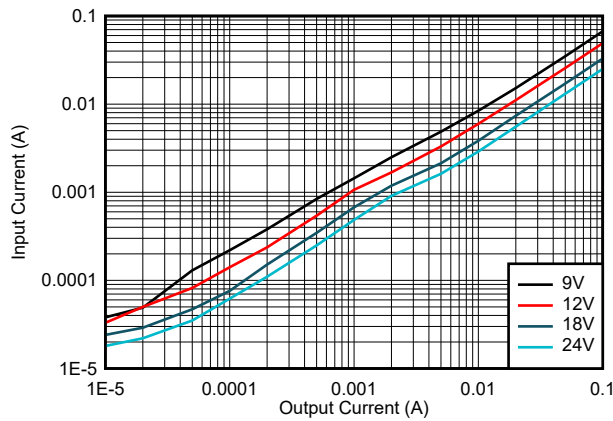
$V_{OUT} = 5V-1\%$ 2100kHz Rinductor = 1.8m Ω

图 8-59. LM654B0 压降电压



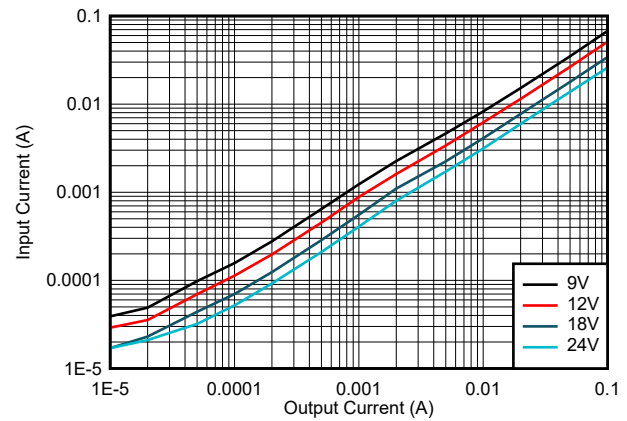
$V_{OUT} = 5V$ 2100kHz 自动模式

图 8-60. LM654B0 BIAS 引脚输入电流



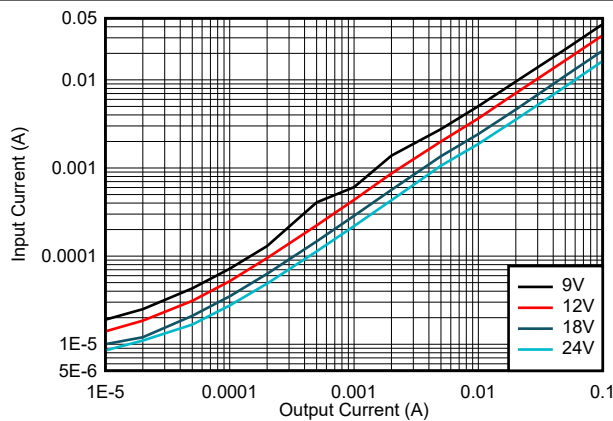
$V_{OUT} = 5V$ 2100kHz 自动模式

图 8-61. LM654B0 输入电流



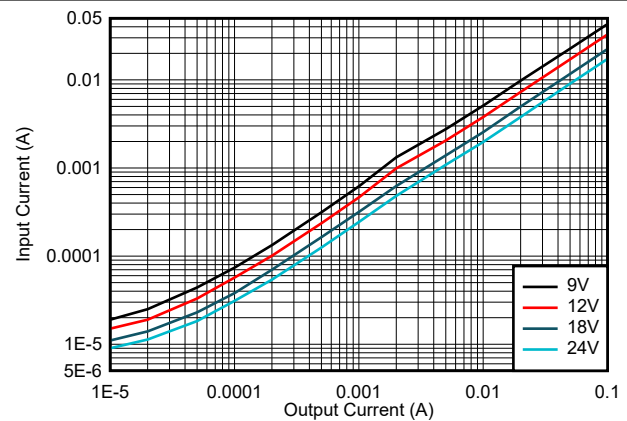
$V_{OUT} = 5V$ 2100kHz 自动模式

图 8-62. LM654A0 输入电流



$V_{OUT} = 3.3V$ 2100kHz 自动模式

图 8-63. LM654B0 输入电流



$V_{OUT} = 3.3V$ 2100kHz 自动模式

图 8-64. LM654A0 输入电流

LM654A5-Q1, LM654B0-Q1

ZHCSW53B – NOVEMBER 2025 – REVISED JULY 2026

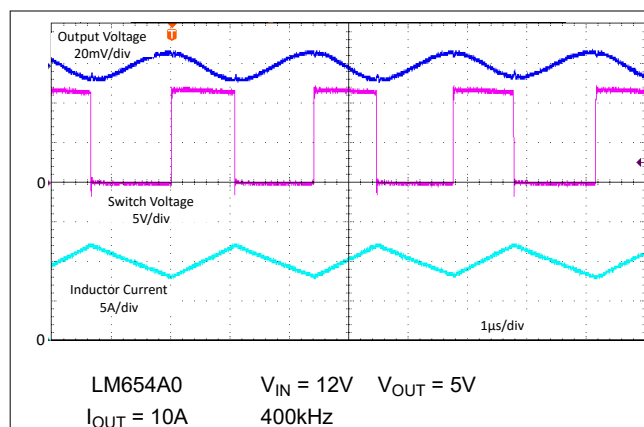


图 8-65. 典型开关波形 — PWM

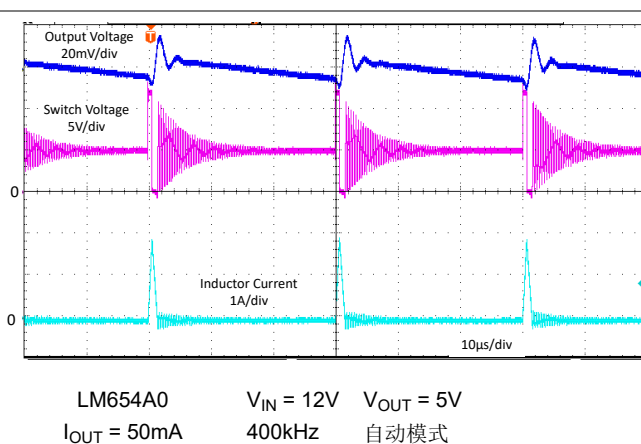


图 8-66. 典型开关波形 — PWM

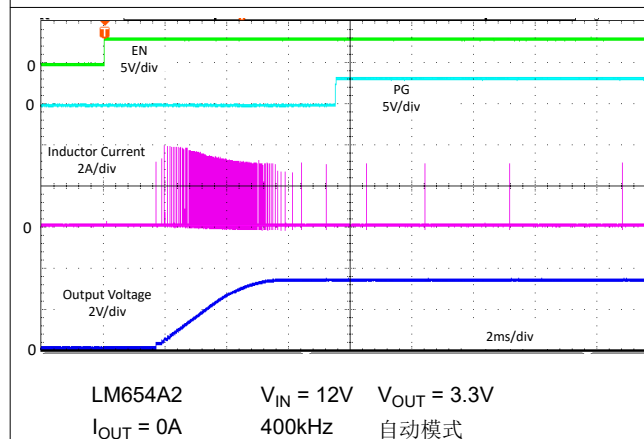


图 8-67. 通过使能启动

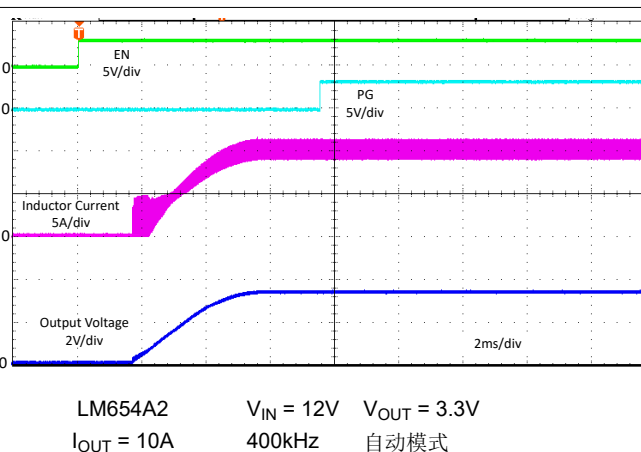


图 8-68. 通过使能启动

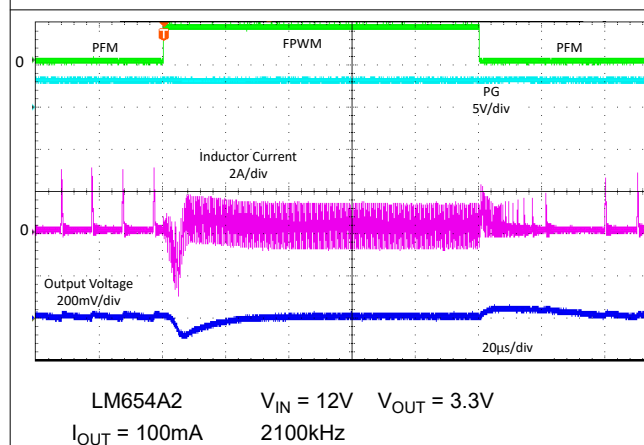


图 8-69. 模式变化瞬态

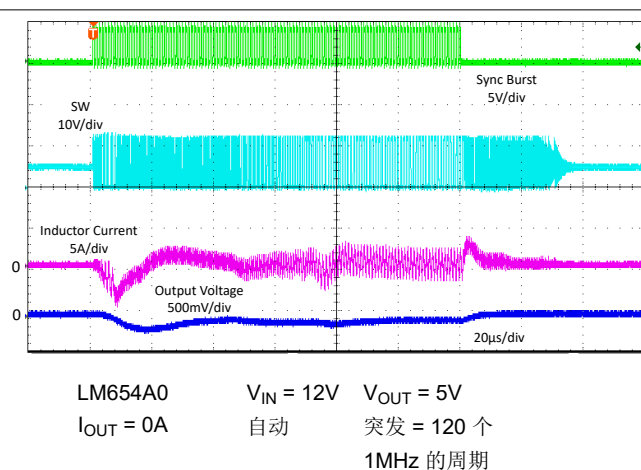


图 8-70. 同步突发瞬态

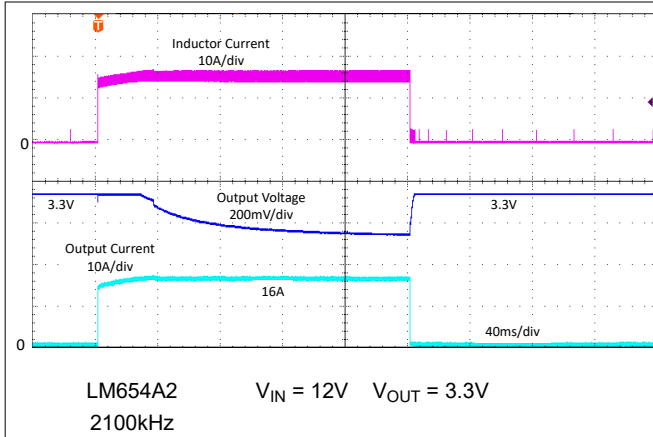


图 8-71. 电流限值

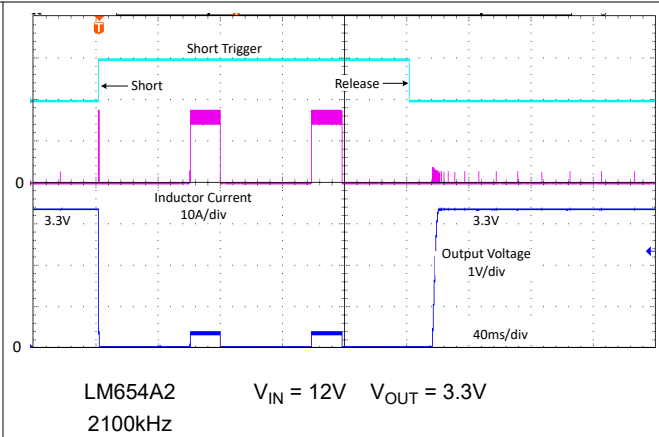


图 8-72. 短路 — 断续

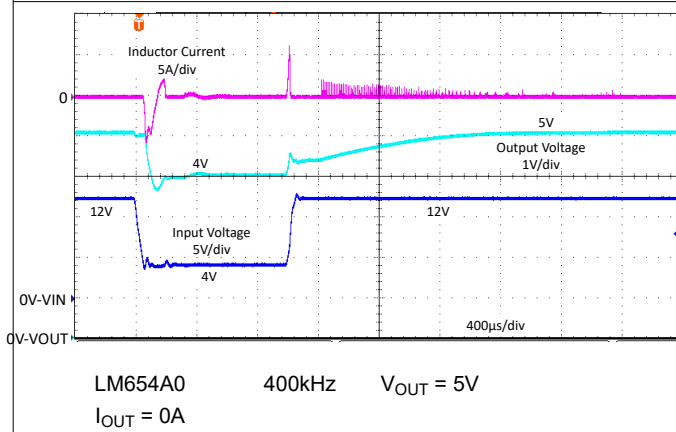


图 8-73. 压降瞬态

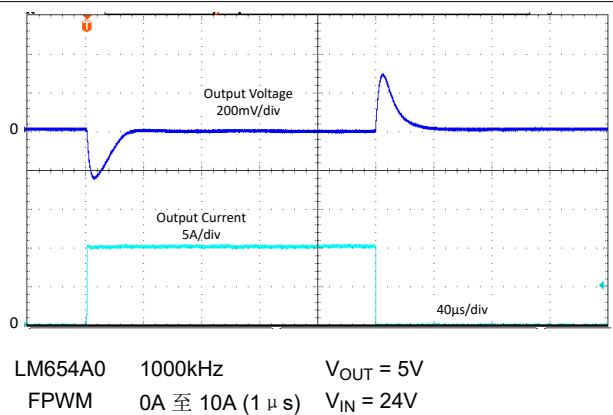


图 8-74. 负载瞬态 — 1MHz

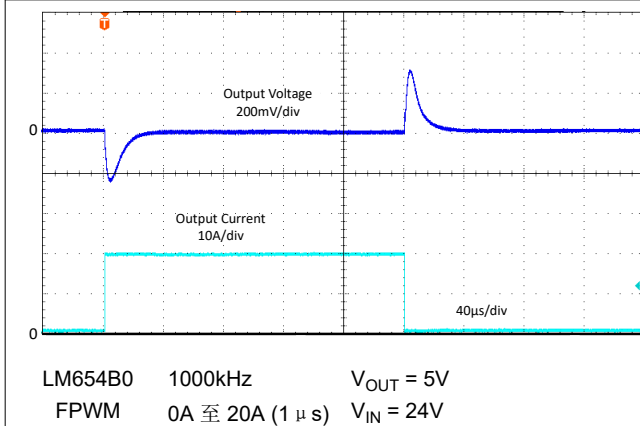


图 8-75. 负载瞬态 — 1MHz

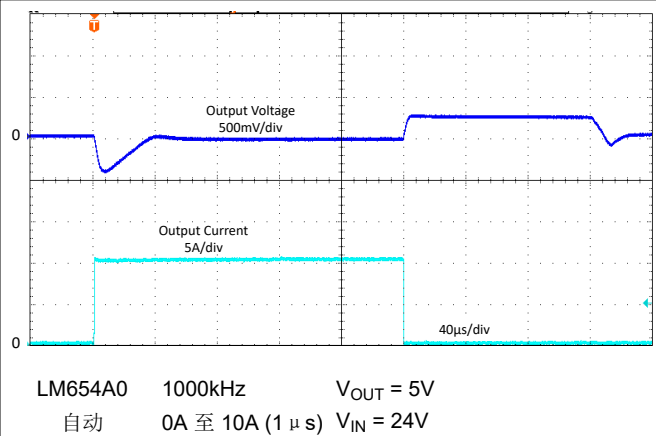
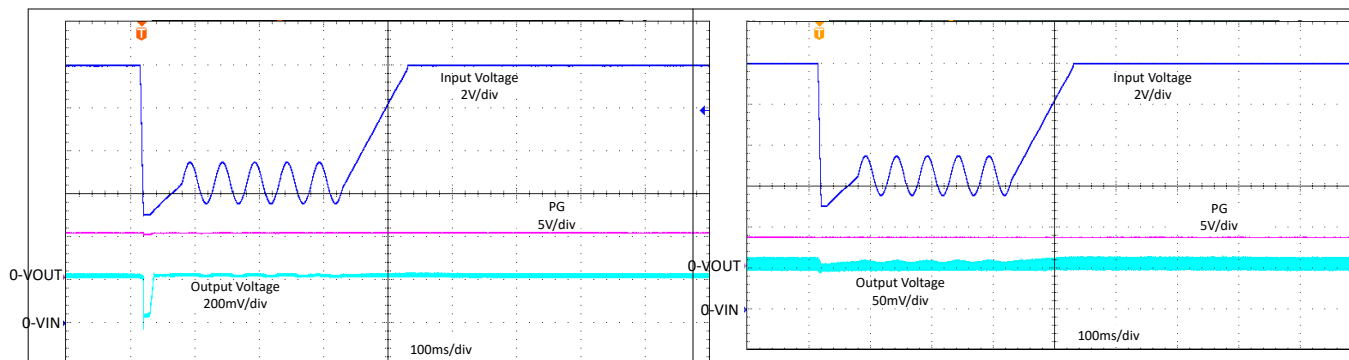


图 8-76. 负载瞬态 — 1MHz

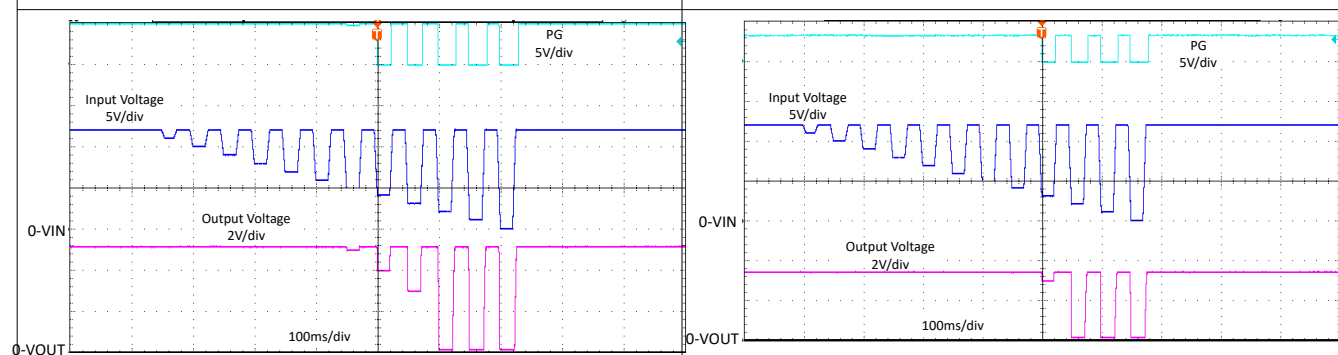


LM654A2 2100kHz $V_{OUT} = 5V$
FPWM $I_{OUT} = 1A$

图 8-77. 冷启动仿真

LM654A2 2100kHz $V_{OUT} = 3.3V$
FPWM $I_{OUT} = 1A$

图 8-78. 冷启动仿真

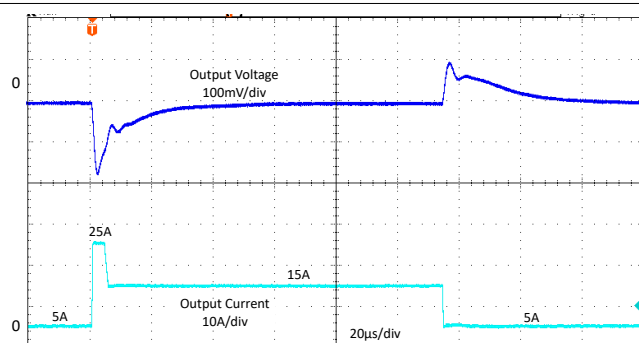


LM654A2 2100kHz $V_{OUT} = 5V$
FPWM $I_{OUT} = 1A$

图 8-79. 电源复位仿真

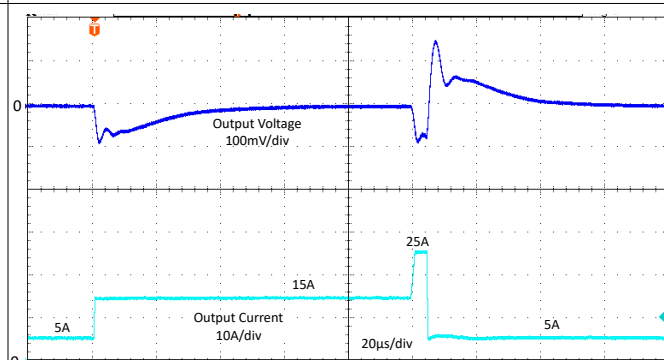
LM654A2 2100kHz $V_{OUT} = 3.3V$
 $I_{OUT} = 1A$

图 8-80. 电源复位仿真



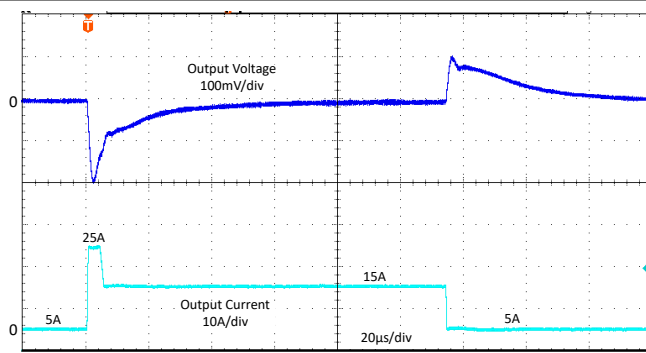
LM654B0 2100kHz $V_{OUT} = 3.3V$
请参阅图 8-91 $V_{IN} = 12V$

图 8-81. 负载瞬态曲线 #1



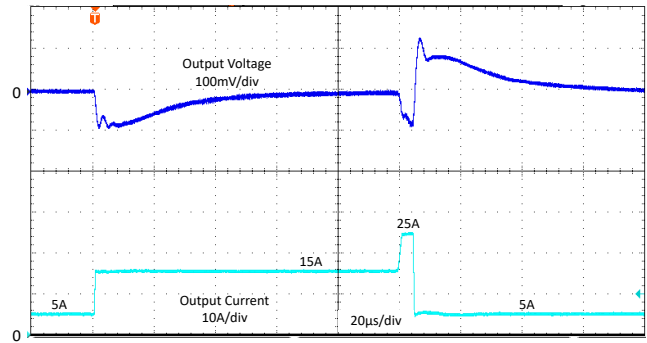
LM654B0 2100kHz $V_{OUT} = 3.3V$
请参阅图 8-91 $V_{IN} = 12V$

图 8-82. 负载瞬态曲线 #2



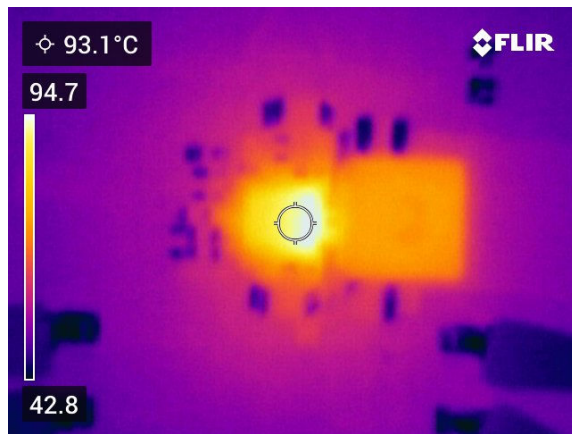
LM654B0 2100kHz $V_{OUT} = 5V$
请参阅 图 8-92 $V_{IN} = 12V$

图 8-83. 负载瞬态曲线 #1



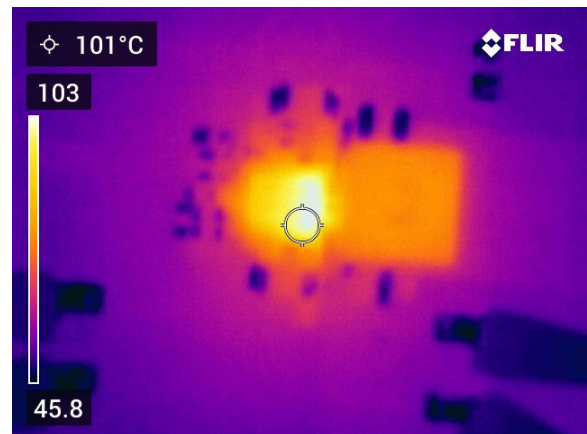
LM654B0 2100kHz $V_{OUT} = 5V$
请参阅 图 8-92 $V_{IN} = 12V$

图 8-84. 负载瞬态曲线 #2



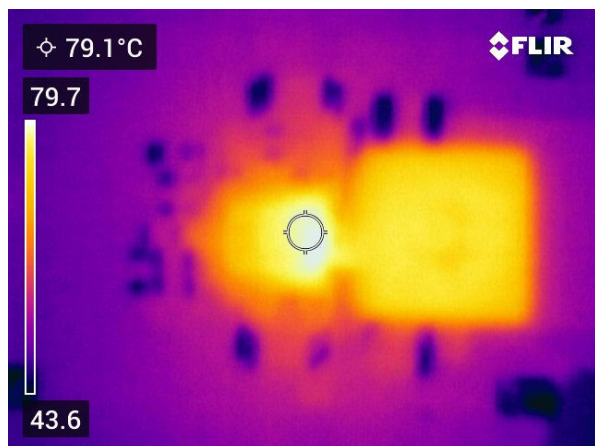
LM654B0 2100kHz $V_{OUT} = 3.3V$
 $\Theta_{JA} = 1.2 \mu H, 3m\Omega$ $I_{OUT} = 15A$
16°C/W

图 8-85. 热像图



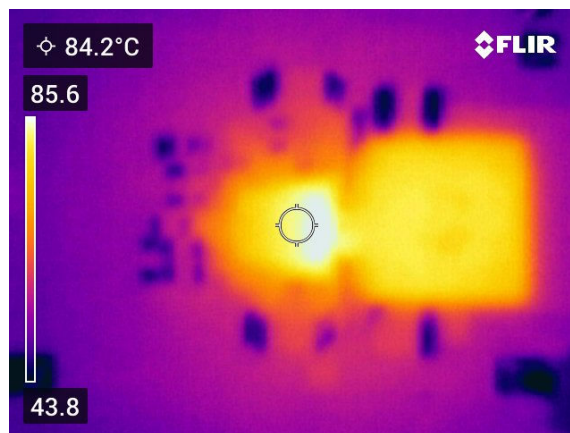
LM654B0 2100kHz $V_{OUT} = 5V$
 $\Theta_{JA} = 1.2 \mu H, 3m\Omega$ $I_{OUT} = 15A$
16°C/W

图 8-86. 热像图



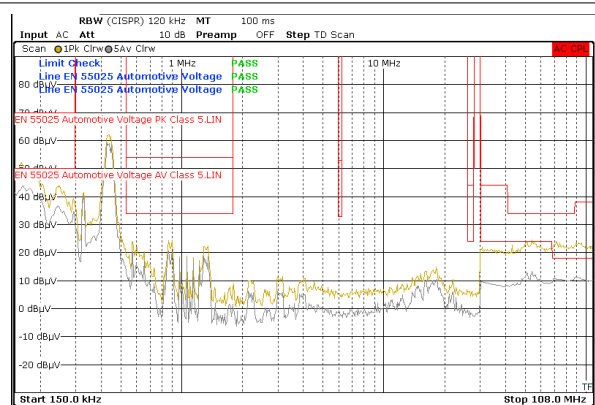
LM654B0 400kHz $V_{OUT} = 3.3V$
 $\Theta_{JA} = 1.2 \mu H, 3m\Omega$ $I_{OUT} = 15A$
 $16^{\circ}C/W$

图 8-87. 热像图



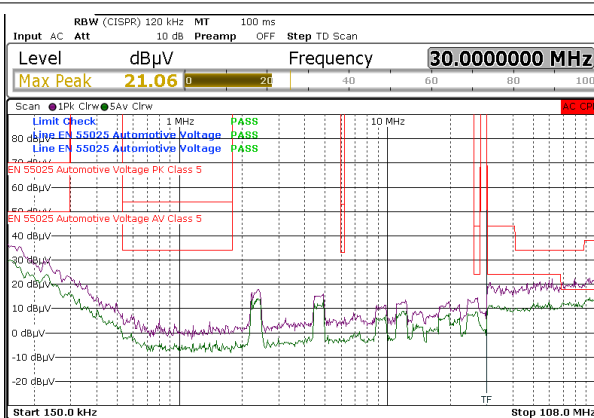
LM654B0 400kHz $V_{OUT} = 5V$
 $\Theta_{JA} = 1.2 \mu H, 3m\Omega$ $I_{OUT} = 15A$
 $16^{\circ}C/W$

图 8-88. 热像图



LM654B0 400kHz $V_{OUT} = 5V$
 $V_{IN} = 12V$ 请参阅 图 8-93 $I_{OUT} = 20A$

图 8-89. CISPR25 CE 扫描



LM654B0 2200kHz $V_{OUT} = 3.3V$
 $V_{IN} = 12V$ 请参阅 图 8-93 $I_{OUT} = 13A$

图 8-90. CISPR25 CE 扫描

表 8-4. 典型曲线数据的 BOM

器件	频率	电感器 ⁽¹⁾	输出电容 ⁽²⁾	FB/COMP
LM654A0	2.2MHz	0.68 μH 、2.3m Ω	3.3V 时 59 μF 、5V 时 51 μF	固定/内部
LM654A0	400kHz	2.2 μH 、4.8m Ω	3.3V 时 215 μF 、5V 时 180 μF	固定/内部
LM654A2	2.2MHz	0.47 μH 、1.8m Ω	3.3V 时 63 μF 、5V 时 53 μF	固定/内部
LM654A2	400kHz	1.8 μH 、4.3m Ω	3.3V 时 63 μF 、5V 时 53 μF	固定/内部
LM654A5	2.2MHz	0.47 μH 、1.8m Ω	3.3V 时 63 μF 、5V 时 53 μF	固定/内部
LM654A5	400kHz	1.8 μH 、4.3m Ω	3.3V 时 63 μF 、5V 时 53 μF	固定/内部

表 8-4. 典型曲线数据的 BOM (续)

器件	频率	电感器 ⁽¹⁾	输出电容 ⁽²⁾	FB/COMP
LM654B0	2.2MHz	0.47 μ H、1.8m Ω	3.3V 时 140 μ F, 5V 时 120 μ F	固定/内部
LM654B0	400kHz	1.2 μ H、3.4m Ω	3.3V 时 280 μ F, 5V 时 240 μ F	固定/内部
LM654A0	1000kHz	1.2 μ H、3.4m Ω	3.3V 时 102 μ F, 5V 时 85 μ F	固定/内部
LM654B0	1000kHz	0.68 μ H、2.3m Ω	3.3V 时 140 μ F, 5V 时 115 μ F	固定/内部

(1) 同时适用于 3.3V 和 5V 输出

(2) 在指示的直流偏置下在 EVM 上测得。

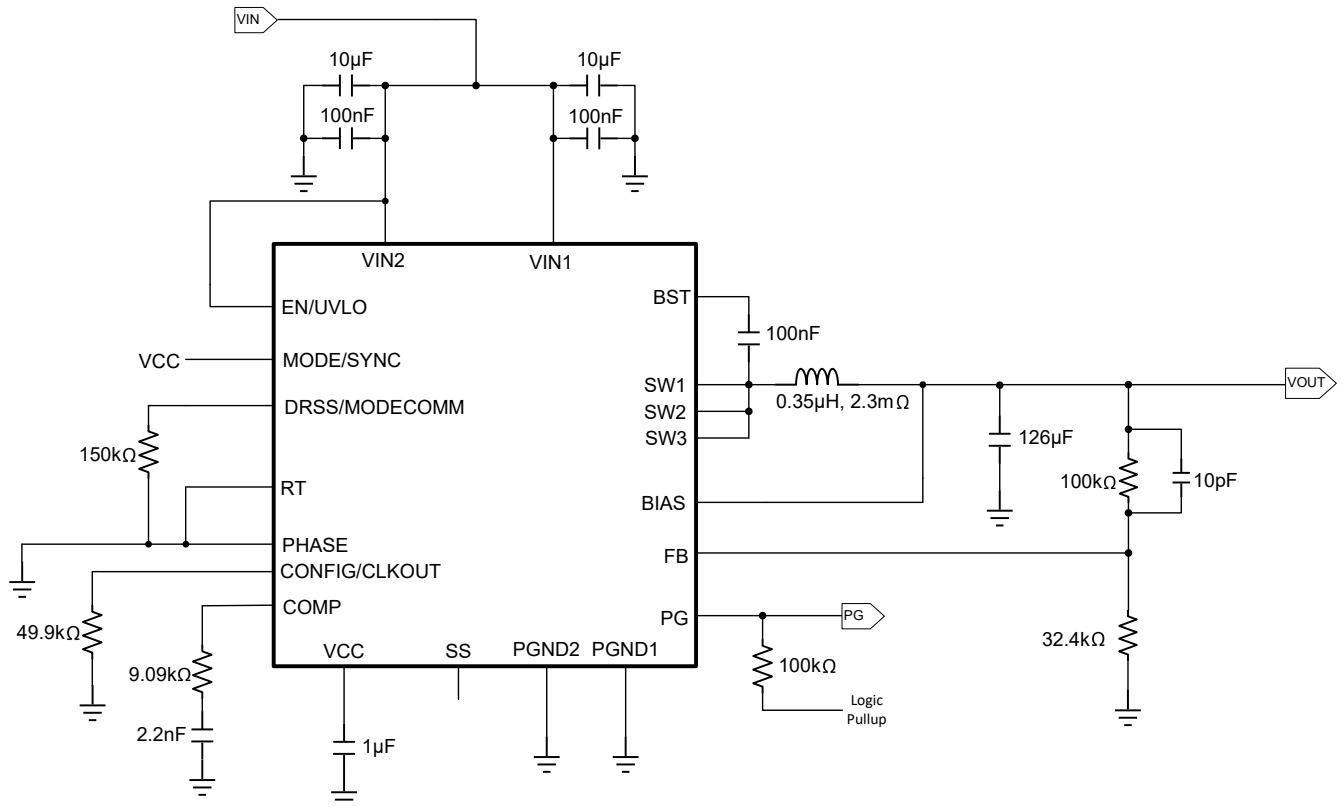


图 8-91. 3.3V 特殊负载曲线的原理图

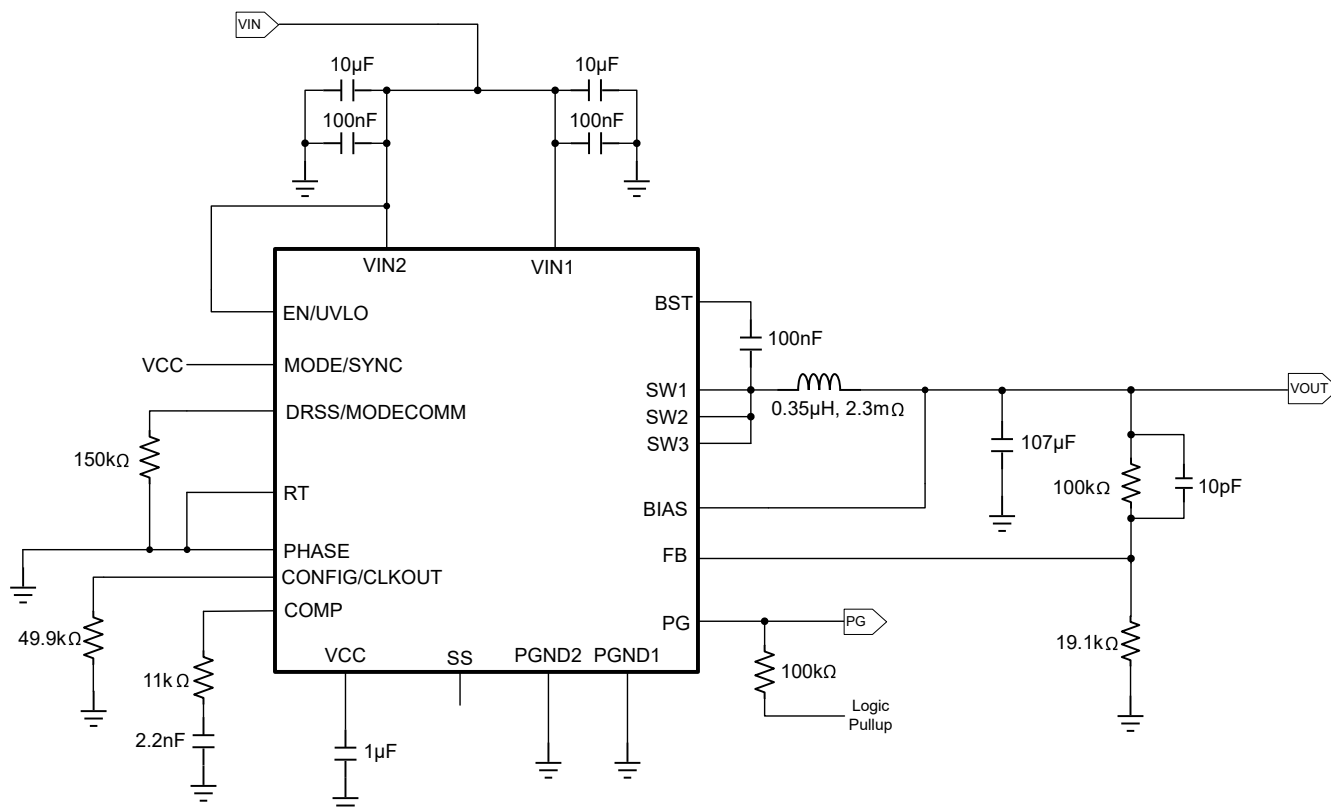


图 8-92. 5V 特殊负载曲线的原理图

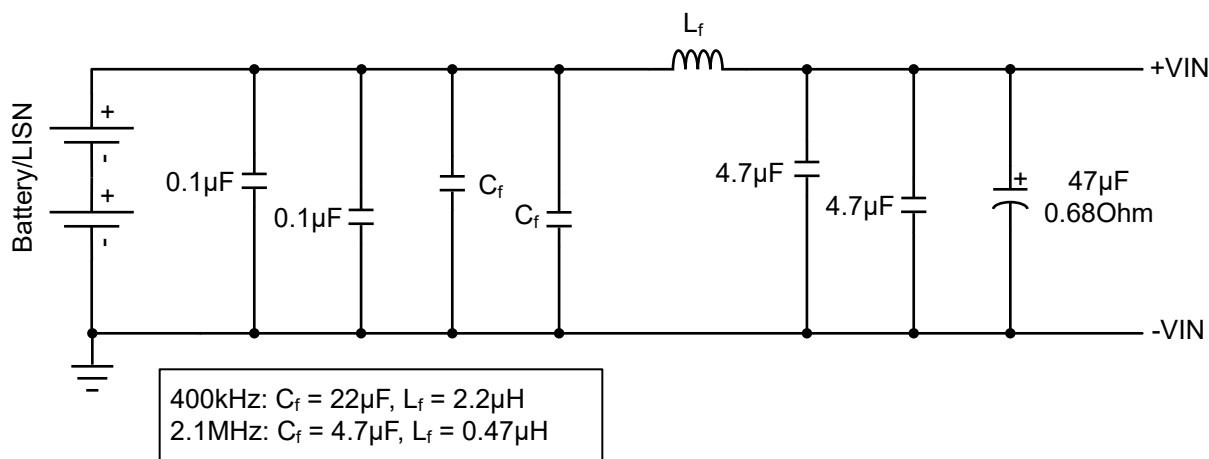


图 8-93. 典型 EMI 滤波器原理图

8.3 电源相关建议

输入电源的特性必须能够向负载稳压器提供所需的输入电流。可以使用[方程式 23](#)来估算平均输入电流。

$$I_{IN} \cong \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (23)$$

其中

η 是效率。

如果稳压器通过长导线或 PCB 布线连接到输入电源，则需要特别谨慎，以实现良好的性能。输入电缆的寄生电感和电阻可能会对稳压器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容相结合，可构成一个欠阻尼谐振电路。这可能导致稳压器输入端出现过压瞬态或触发电源完全失控的震荡。在使用 EMI 输入滤波器时，情况尤其如此。考虑在向输出端施加负载瞬态时，电源电压可能会下降，这取决于线束的寄生电阻和电感以及电源的特性。如果应用的工作电压接近最小输入电压，此下降会导致稳压器暂时关断并复位。解决这些问题的最佳方法是缩短输入电源与稳压器之间的距离。此外，将一个铝输入电容器与陶瓷电容器并联使用。此类电容器的中等 ESR 有助于抑制输入谐振电路并减少任何过冲或下冲。20 μ F 至 100 μ F 范围内的值通常足以提供输入抑制，并有助于在大负载瞬变期间保持输入电压稳定。使用输入 EMI 滤波器时，通常需要使用电解输入电容器。

在某些情况下，稳压器的输入端使用瞬态电压抑制器 (TVS)。一类此器件具有迅速反向特性 (晶闸管类型)。TI 不建议使用具有此类特性的器件。当 TVS 触发时，钳位电压降至非常低的值。如果该电压小于稳压器的输出电压，则输出电容器通过器件向输入端放电。这种不受控制的电流可能会损坏器件。

输入电压不得低于输出电压。在这种情况下 (例如输入短路测试)，输出电容器通过器件的 VIN 和 SW 引脚之间的内部寄生二极管放电。在这种情况下，电流会变得不受控制，从而可能损坏器件。如果认为这种情况很可能发生，则在输入电源和输出之间使用一个肖特基二极管。

8.4 布局

8.4.1 布局指南

任何直流/直流转换器的 PCB 布局对于实现设计的理想性能而言都至关重要。PCB 布局不良可能会破坏原本良好的原理图设计的运行效果。即使转换器正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，稳压器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器中，对 EMI 最关键的 PCB 功能是由输入电容器和电源接地端形成的环路。此操作如图 8-94 中所示。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。过高的瞬态电压会破坏转换器的正常运行。由于可能出现这种干扰，该环路中的布线必须宽且短，同时使环路面积尽可能小，以降低寄生电感。

- 将一个或多个输入电容器尽可能靠近输入引脚对放置：VIN1 连接到 PGND1，VIN2 连接到 PGND2。将小电容器放置在最靠近的位置。每对引脚都相邻，简化了输入电容器的放置。采用此封装时，封装任一侧都有两个 VIN/PGND 对。这提供了对称布局，有助于最大限度地减少开关噪声和 EMI 的产生。使用中间层上的宽 VIN 平面将两个 VIN 对一同连接到输入电源。从电源到每个 VIN 引脚对称布线，以充分利用对称布局的优势。100nF 高频输入电容器必须放置在距离稳压器 VIN 和 PGND 引脚 1mm 处。¹
- 将 VCC 的旁路电容器靠近 VCC 引脚和 PGND 引脚放置：必须使用短而宽的布线将该电容器连接到 VCC 和 PGND 引脚。
- 将 BST 电容器放置在尽可能靠近器件的位置，并使用短而宽的布线连接到 BST 和 SW 引脚：
- 将反馈分压器尽可能靠近器件的 FB 引脚放置：将 R_{FBB}、R_{FBT} 和 C_{FF} (如果使用) 在物理上靠近器件放置。通过 R_{FBB} 与 FB 和 PGND 的连接必须短且靠近器件上的这些引脚。到 V_{OUT} 的连接可能会更长一些。但是，不得将这一条较长的布线布置在任何可能电容耦合到稳压器反馈路径的噪声源 (例如 SW 节点) 附近。
- 将补偿元件尽可能靠近 COMP 引脚放置：如果使用外部补偿元件，则必须将这些元件尽可能靠近 COMP 引脚放置。此举可降低 COMP 引脚上的寄生电容，并有助于防止噪声拾取。
- PCB 的第 2 层必须是接地层：该层充当噪声屏蔽层和散热路径。使用第 2 层可减小输入环路中输入循环电流的闭合面积，从而降低电感。
- 为 VIN、V_{OUT} 和 PGND 提供宽路径：这些路径必须尽可能宽和直，以减少转换器输入或输出路径上的任何压降，从而最大限度地提高效率。
- 提供足够大的 PCB 面积以实现适当的散热，或使用外部散热器：考虑到最大负载电流和环境温度，必须使用足够大的铜面积来确保实现低 R_{θJA}。使用 2 盎司 (不少于 1 盎司) 的铜制作 PCB 顶层和底层。如果 PCB 设计使用多个铜层 (建议)，则散热过孔也可以连接到内层散热接地平面。请注意，该器件的封装通过所有引脚进行散热。除为避免噪声而需要尽可能减小面积之外，所有引脚都可以使用宽布线。考虑使用外部散热器和安装要求。

¹ 若未按推荐范围放置输入电容器，可能会导致器件性能下降，包括但不限于输入电压升高、开关节点振铃超过绝对最大额定值，以及系统不稳定等问题。

- 使用足够多的接地过孔：必须使用多个接地过孔（拼接）。此举可为稳压器提供低阻抗接地连接和低阻抗散热路径。这在输入电容器接地端周围尤其重要。稳压器的 DAP 下方也需要散热接地过孔，从而延伸到 PCB 的两侧。以 LM654B0EVM 为例。（图 8-95 仅用于说明接地过孔的数量和布置）
- 保持较小的开关面积：保持 SW 引脚与电感器之间的铜区域尽可能短且宽。同时，必须更大程度地减小此节点的总面积，以帮助降低辐射 EMI。

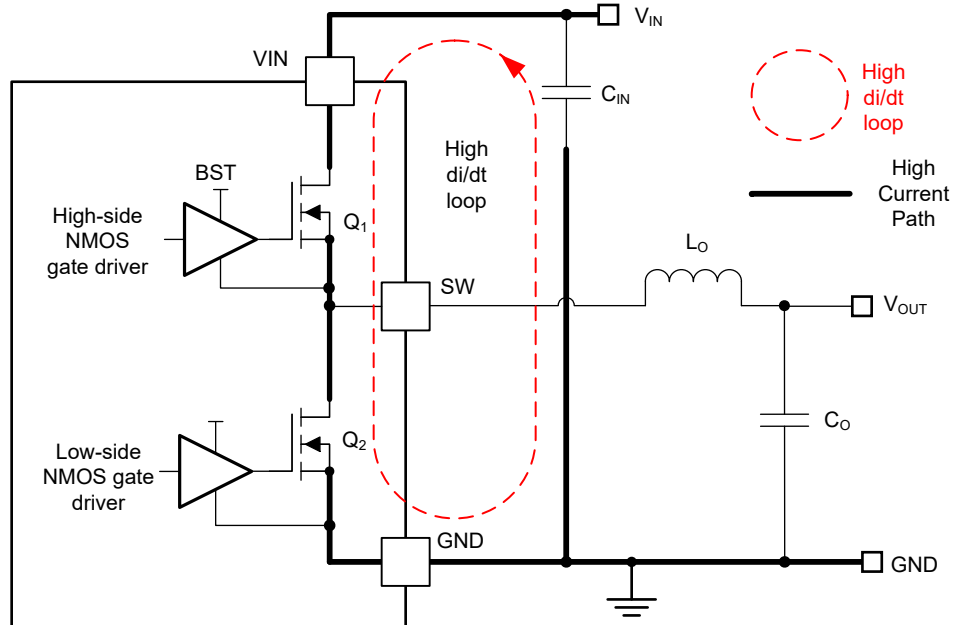
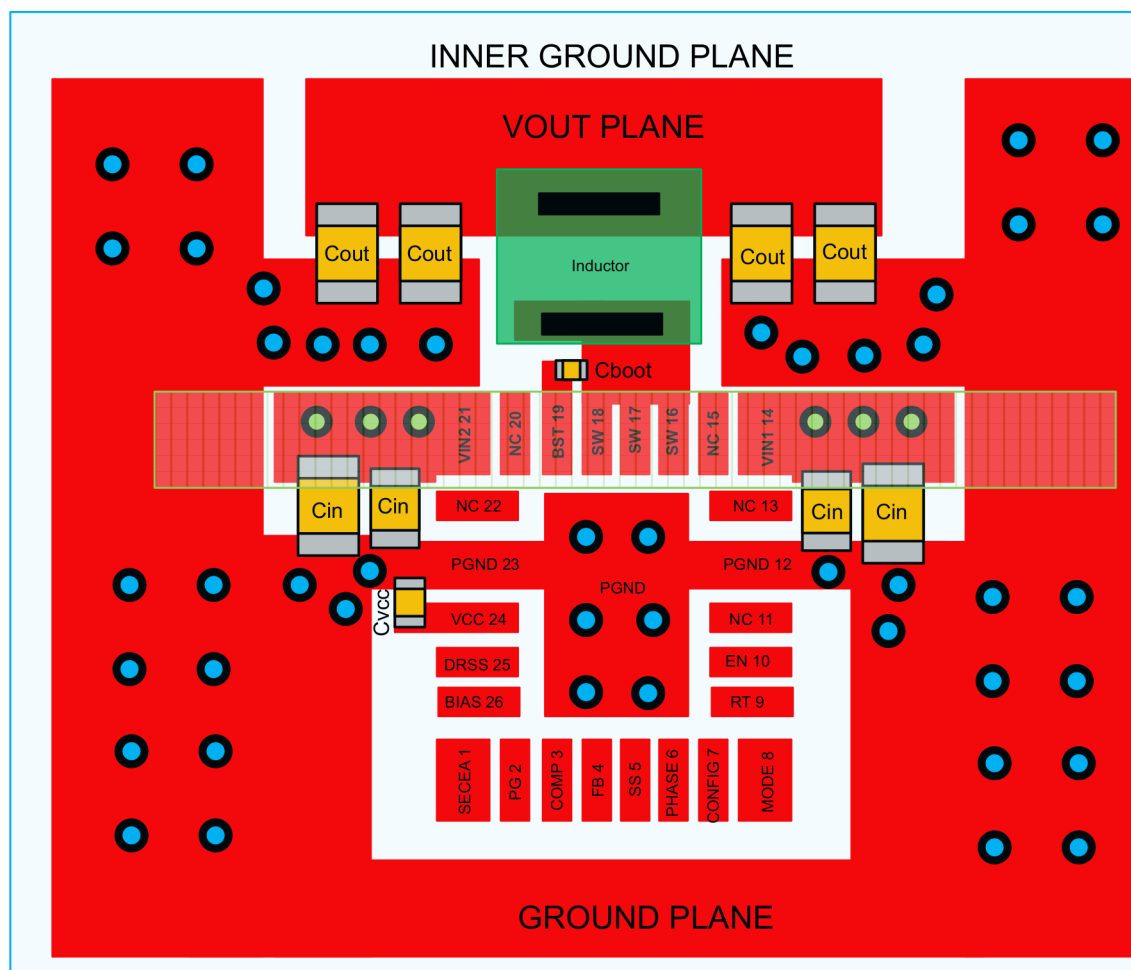


图 8-94. 输入电流环路

8.4.2 布局示例



- Top Trace/Plane █
- Inner GND Plane █
- VIN Strap on Inner Layer █
- VIA to GND Planes ●
- VIA to VIN Strap ●

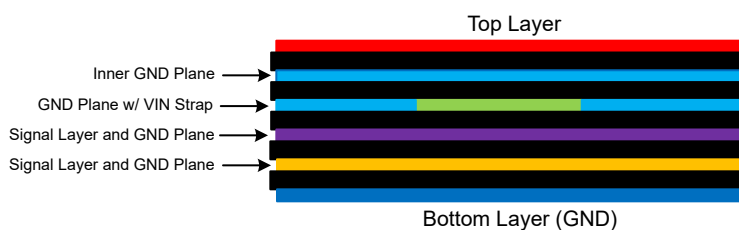


图 8-95. PCB 布局示例

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 文档支持

9.2.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[热设计：学会洞察先机，不做事后诸葛 应用手册](#)
- 德州仪器 (TI)，[外露焊盘封装实现理想热阻的电路板布局布线指南 应用手册](#)
- 德州仪器 (TI)，[如何使用热指标正确评估结温 应用手册](#)
- 德州仪器 (TI)，[汽车直流/直流转换器的 PCB 热设计技巧 应用手册](#)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.5 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (June 2026) to Revision B (July 2026)	Page
• 已将 器件信息表 中的器件型号从 LM654B0-Q1 更改为通用 LM654xx-Q1.....	1
• 已在 器件比较表 中删除 LM654A5-Q1 的预发布表注释并更新其发布状态.....	3

Changes from Revision * (November 2025) to Revision A (June 2026)	Page
• 首次公开发布完整数据表.....	1
• 将文件状态从“预告信息”更改为“混合量产”.....	1
• 向文档标题、特性列表和说明添加了 MINT 说明.....	1
• 更新了 引脚配置和功能 ，以阐明主器件上的 PHASE 引脚行为，以便在输出时钟上实现 0 度和 180 度相移.....	4
• 在 引脚配置和功能 中添加了高频输入电容器旁路放置指南.....	4
• 添加了有关最小输入电压的说明.....	7
• 将 EVM Theta JA 更新为 16.....	8
• 将“电气特性”表更新为量产规格.....	8
• 删除了 ton 最小值的最大限值，未经量产测试.....	8
• 添加了 典型特性	12
• 在 可调开关频率和相移 中添加了便于选择 Rt 的表.....	19
• 将 双随机展频 (DRSS) 中 DRSS 引脚短接至 VCC 条件下的三角展频从 17.5% 更改为 17%.....	20
• 在 软启动和从压降中恢复 中添加了软启动电容器选型公式.....	21
• 在 典型应用 中添加了其他典型应用原理图.....	27
• 在 电感器选型 中添加了适用于不同电流限值的最小电感公式.....	33
• 添加了典型性能曲线.....	39

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM654A5VDARQ1	Active	Production	null (null)	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	MT654A5Q
LM654B0VDARQ1	Active	Production	WQFN-FCRLF (VDA) 26	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	MT654B0Q
PLM654B0VDARQ1	Active	Preproduction	WQFN-FCRLF (VDA) 26	3000 LARGE T&R	-	Call TI	Call TI	-40 to 150	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

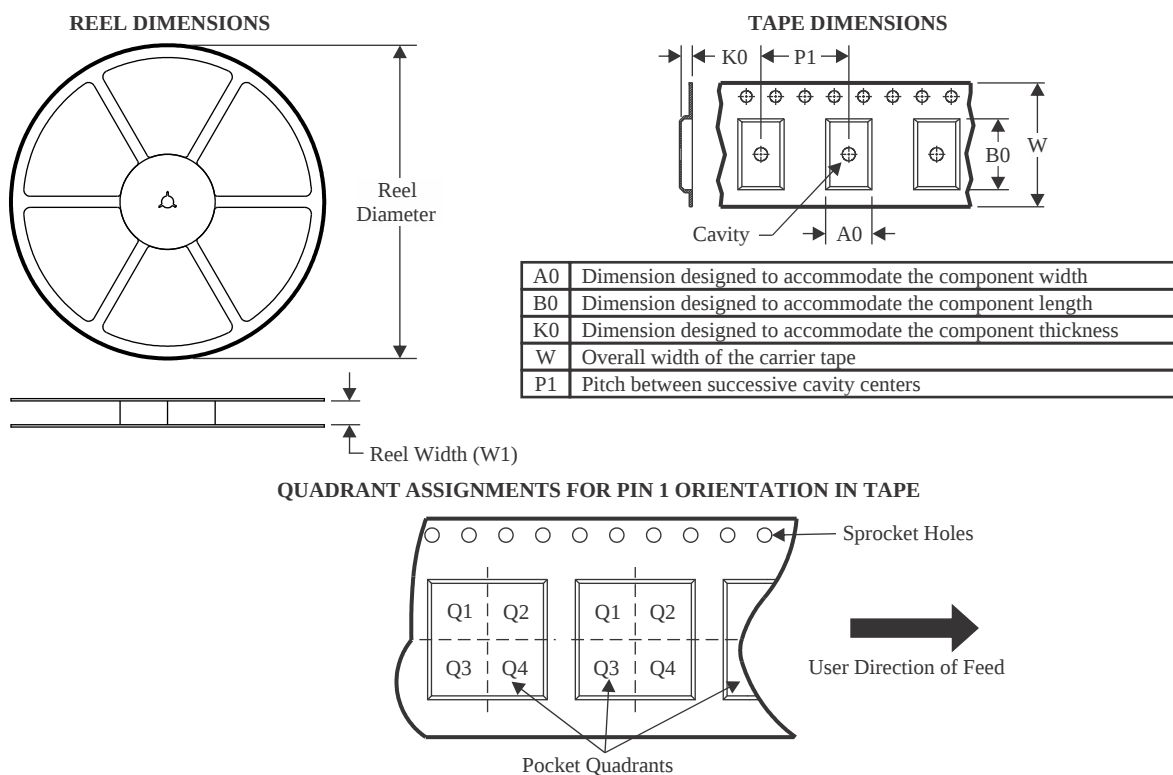
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

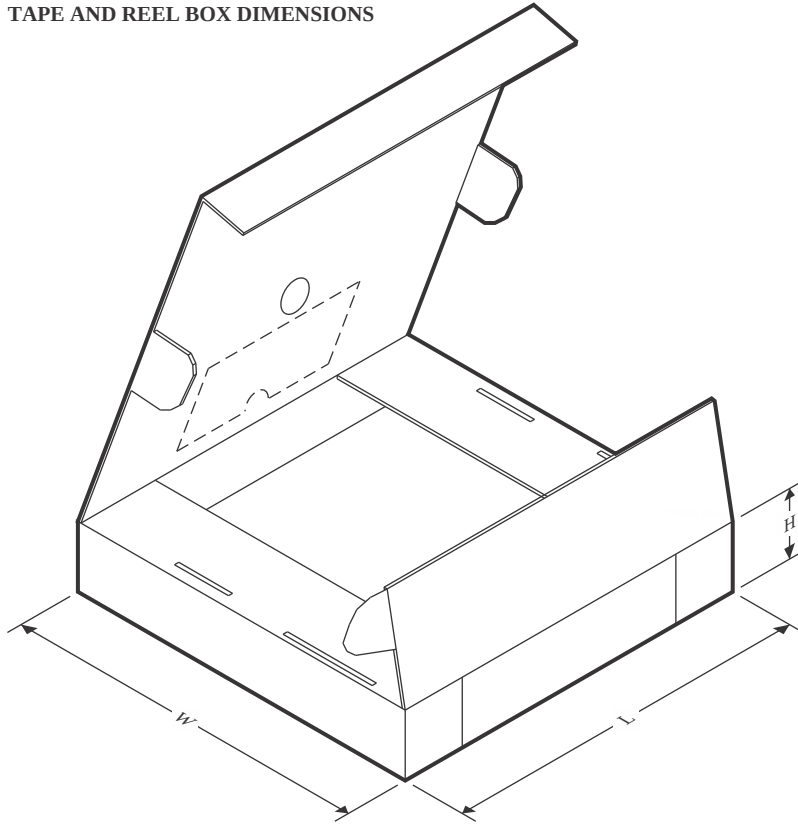
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION


*All dimensions are nominal

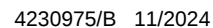
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM654B0VDARQ1	WQFN-FCRLF	VDA	26	3000	330.0	12.4	4.8	4.8	1.4	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS

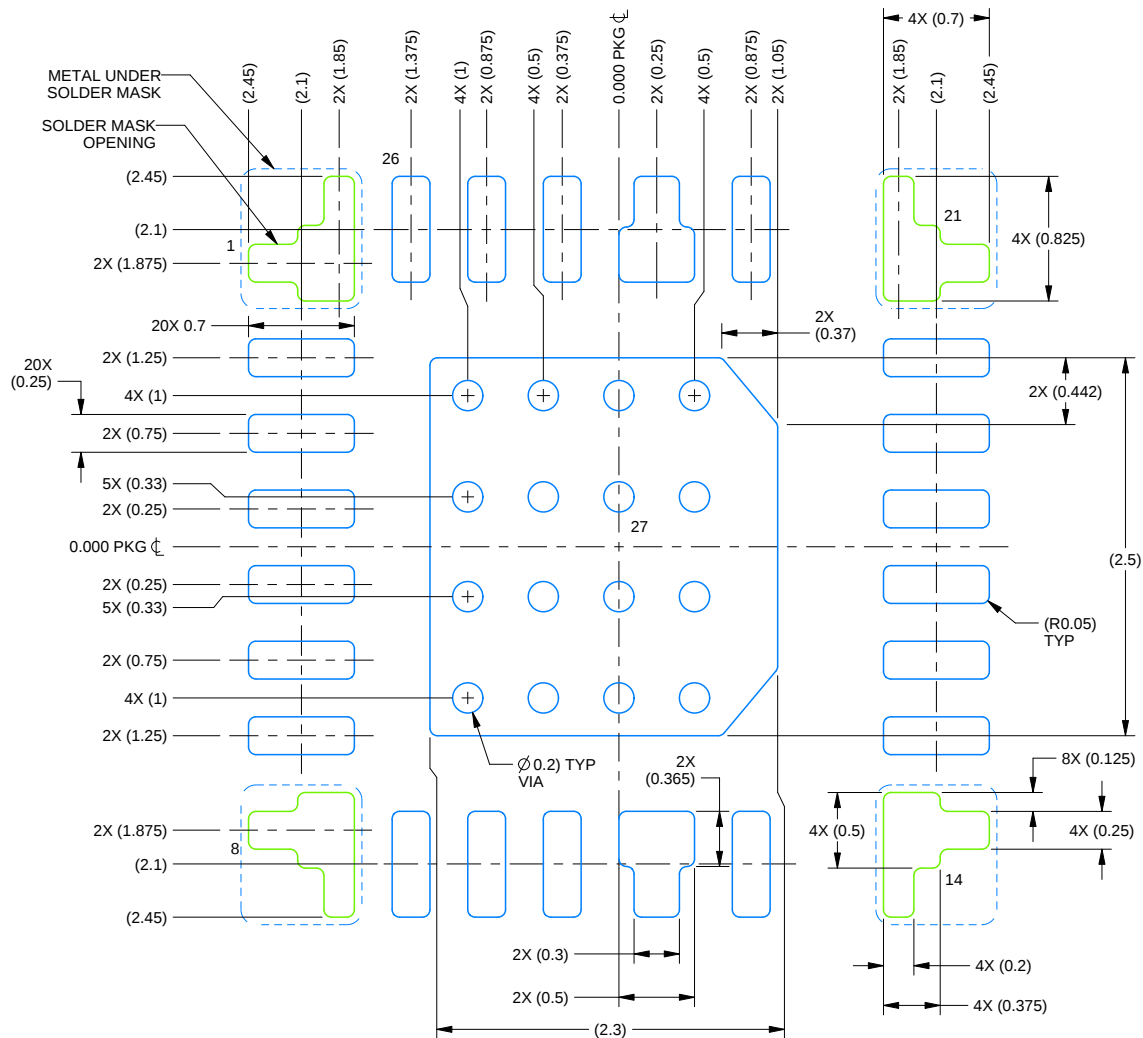


*All dimensions are nominal

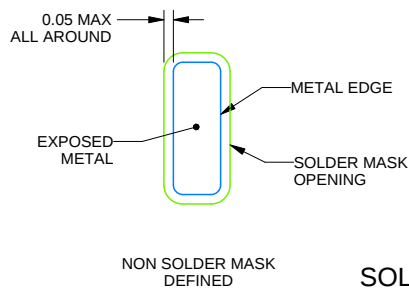
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM654B0VDARQ1	WQFN-FCRLF	VDA	26	3000	346.0	346.0	33.0



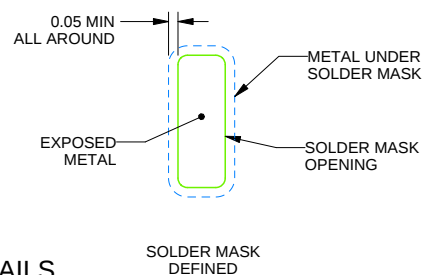
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE

EXPOSED METAL SHOWN
SCALE: 20X

SOLDER MASK DETAILS



4230975/B 11/2024

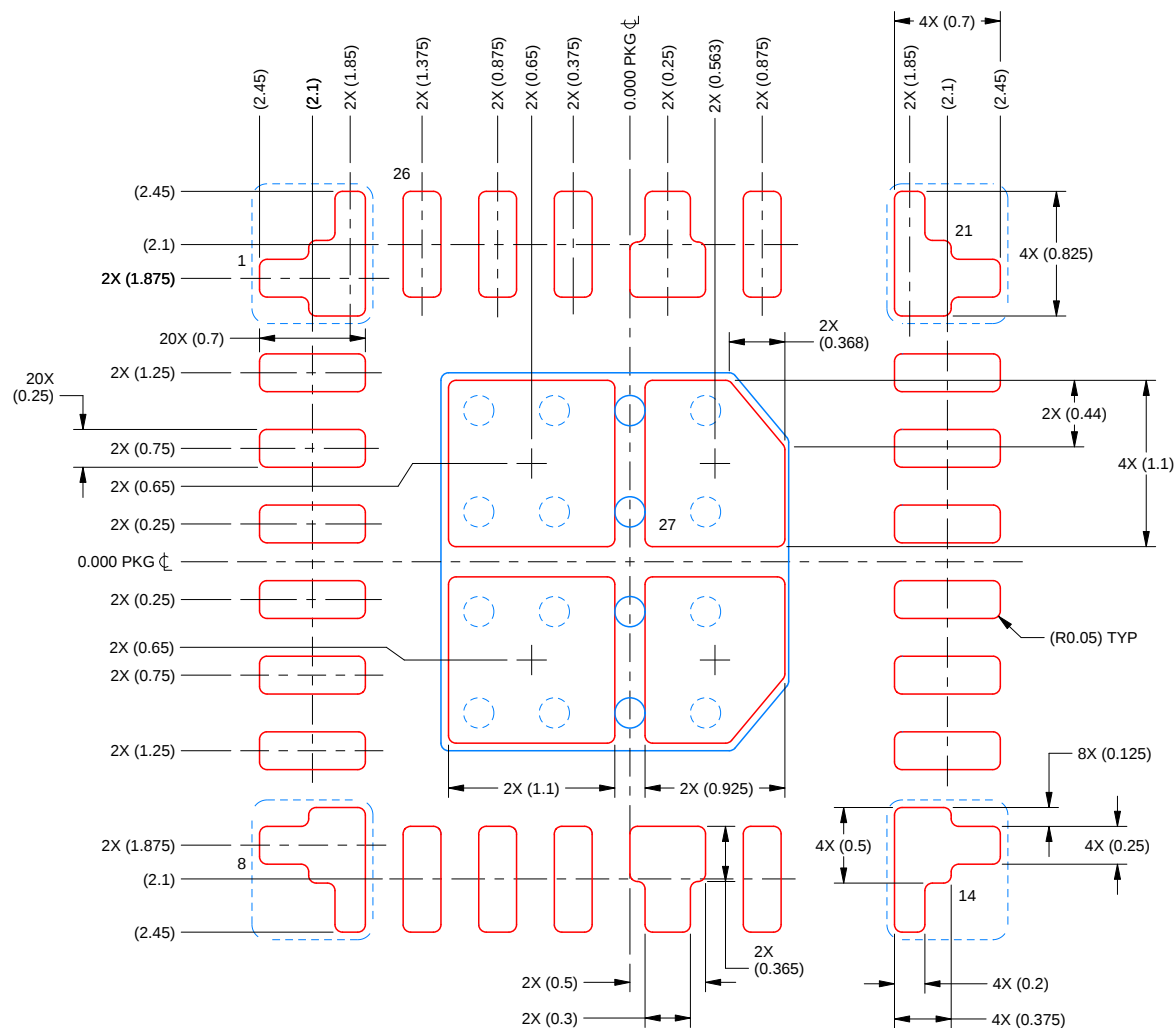
NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

VDA0026A

WQFN-FCRLF - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE

BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PAD 27: 84%

4230975/B 11/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月