LM613x 双通道和四通道低功耗 10MHz 轨到轨 I/O 运算放大器

1 特性

- （适用于 5V 电源，典型值，除非另有说明）
- 轨到轨输入 CMVR：-0.25V 至 5.25V
- 轨到轨输出
- 高增益带宽：20kHz 时的 10MHz
- 压摆率：12V/μs
- 低电源电流：360μA/放大器
- 宽电源电压范围：2.7V 至 24V 以上
- CMRR：100dB
- 增益：100dB，R_L = 10kΩ
- PSRR：82dB

2 应用

- 电池供电型仪表
- 仪表放大器
- 便携扫描器
- 无线通信
- 平板显示驱动器

3 说明

LM6132 和 LM6134 (LM613x) 可在以前需要折衷低电压电源或功率限制的应用中，提供更优的速度与功耗性能。该器件的 10MHz 增益带宽仅使用 360μA/amp 电源电流，支持高功率器件电池寿命消耗无法被人接受的新型便携式应用。

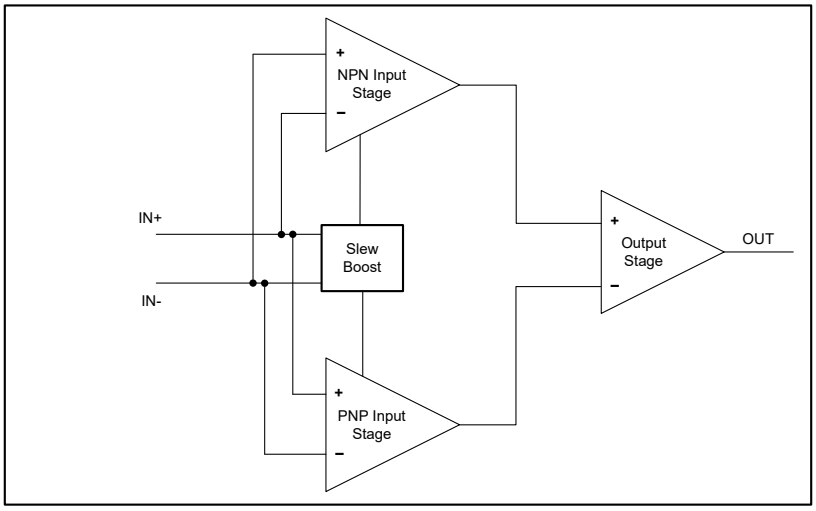
LM613x 可由超过两个电源轨的电压驱动，从而消除了超过共模电压范围的问题。轨到轨输出摆幅功能可提供尽可能最大的输出动态范围。该特性在低电源电压下运行时尤其重要。LM613x 还可驱动大容性负载而不振荡。

LM6132x 由 2.7V 至 24V 以上的电源供电，非常适合各种各样的应用，从具有高带宽要求的电池供电系统到高速仪表，不一而足。

器件信息

器件型号	通道数	封装(1)	封装尺寸
LM6132	双通道	D（SOIC，8）	4.90mm × 3.91mm
		P（PDIP，8）	9.81mm × 6.35mm
LM6134	四通道	D（SOIC，14）	8.65mm × 3.91mm
		NFF (PDIP, 14)	19.177mm × 6.35mm

(1) 有关更多信息，请参阅 节 9。



功能方框图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 建议运行条件 4
5.4 LM6132 热性能信息 5
5.5 LM6134 热性能信息 5
5.6 电气特性：V_S = 5V 6
5.7 电气特性：V_S = 2.7V 8
5.8 电气特性：V_S = 24V 9
5.9 典型特性 10
5.10 新旧芯片比较 15
6 应用和实施 16
6.1 应用信息 16
6.2 典型应用 17
7 器件和文档支持 18
7.1 接收文档更新通知 18
7.2 支持资源 18
7.3 商标 18
7.4 静电放电警告 18
7.5 术语表 18
8 修订历史记录 18
9 机械、封装和可订购信息 19

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

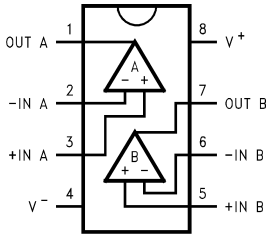


图 4-1. D 封装，8 引脚 SOIC，P 封装，8 引脚 PDIP（顶视图）

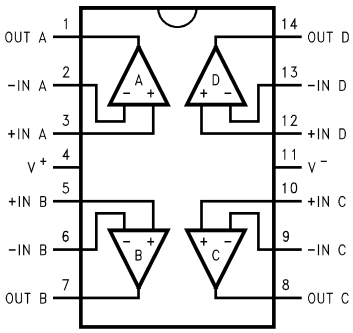


图 4-2. D 封装，14 引脚 SOIC 和 NFF 封装，14 引脚 PDIP（顶视图）

引脚功能

引脚			类型	说明
名称	LM6132	LM6134		
	D (SOIC)、P (PDIP)	D (SOIC)、NFF (PDIP)		
−IN A	2	2	输入	ChA 反相输入
+IN A	3	3	输入	ChA 非反相输入
−IN B	6	6	输入	ChB 反相输入
+IN B	5	5	输入	ChB 非反相输入
−IN C		9	输入	ChC 反相输入
+IN C		10	输入	ChC 非反相输入
−IN D		13	输入	ChD 反相输入
+IN D		12	输入	ChD 非反相输入
OUT A	1	1	输出	ChA 输出
OUT B	7	7	输出	ChB 输出
OUT C		8	输出	ChC 输出
OUT D		14	输出	ChD 输出
V^-	4	11	输入	负电源
V^+	8	4	输入	正电源

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在工作环境温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电源电压，V_S = (V+) – (V–)		0	33	V
信号输入引脚	共模电压(3)	(V–) – 0.5	(V+) + 0.5	V
	差分电压(4)		±15	V
	电流(3)		±10	mA
输出短路(2)		持续		
工作环境温度，T_A		-55	150	°C
结温，T_J			150	°C
贮存温度，T_{stg}		-65	150	°C

(1) 如果在超出*绝对最大额定值*下列出的额定值的情况下运行器件，则会对器件造成永久性损坏。这些只是基于工艺和设计限制条件的应力等级，该器件并未设计为在*建议运行条件*中指定的条件之外运行。如果长时间暴露于*建议运行条件*之外的任何条件（包括绝对最大额定条件）下，则可能影响器件的可靠性和性能。
(2) 接地短路，每个封装对应一个放大器。延长的短路电流，特别是在较高的电源电压下，会导致过热并最终导致毁坏。
(3) 输入引脚被二极管钳制至电源轨。对于摆幅超过电源轨 0.5V 以上的输入信号，其电流必须限制在 10mA 或者更低。
(4) 输入引脚通过背对背二极管进行连接，以实现输入保护。如果差分输入电压可能超过 0.5V，则将输入电流限制在 10mA 或更低。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±4000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±1500	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在工作环境温度范围内测得（除非另有说明）

		最小值	最大值	单位
V_S	电源电压，(V+) – (V–)	2.7	24	V
V_I	共模电压范围	(V–) – 0.1	(V+) + 0.1	V
T_A	额定温度	-40	85	°C

Copyright © 2026 Texas Instruments Incorporated

5.4 LM6132 热性能信息

热指标(1)		LM6132		单位
		D (SOIC)	P (PDIP)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	127.10	84.45	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	63.27	58.07	°C/W
$R_{\theta JB}$	结至电路板热阻	71.20	50.90	°C/W
ψ_{JT}	结至顶部特征参数	13.91	30.43	°C/W
ψ_{JB}	结至电路板特征参数	70.54	50.44	°C/W

(1) 有关新旧热指标的更多信息，请参阅*《半导体和 IC 封装热指标》*应用报告 SPRA953。

5.5 LM6134 热性能信息

热指标(1)		LM6134		单位
		D (SOIC)	NFF (PDIP)	
		14 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	82.48	81	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	38.77	不适用	°C/W
$R_{\theta JB}$	结至电路板热阻	37.86	不适用	°C/W
ψ_{JT}	结至顶部特征参数	8.66	不适用	°C/W
ψ_{JB}	结至电路板特征参数	37.51	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*《半导体和 IC 封装热指标》*应用报告 SPRA953。

Copyright © 2026 Texas Instruments Incorporated

5.6 电气特性：V_S = 5V

V^+ = 5.0V、V^- = 0V、R_L > 1MΩ 连接到 V_S / 2、V_{CM} = V^+ / 2、V_O = V^+ / 2、T_A = 25°C（除非另有说明）。

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压	LM6132AI、LM6134AI			0.25	2	mV
			T_A = -40°C 至 85°C			4	
		LM6132BI、LM6134BI			0.25	6	
			T_A = -40°C 至 85°C			8	
dV_{OS}/dT	输入失调电压漂移	T_A = -40°C 至 85°C			5		μV/℃
PSRR	输入失调电压与电源间的关系	2.5V ≤ |V_S| ≤ 12V，LM6132AI，LM6134AI		78	82		dB
			T_A = -40°C 至 85°C	75			
		2.5V ≤ |V_S| ≤ 12V，LM6132BI，LM6134BI		78	82		
			T_A = -40°C 至 85°C	75			
输入偏置电流							
I_B	输入偏置电流	0V ≤ V_{CM} ≤ 5V，LM6132AI，LM6134AI			110	140	nA
			T_A = -40°C 至 85°C			300	
		0V ≤ V_{CM} ≤ 5V，LM6132BI，LM6134BI			110	180	
			T_A = -40°C 至 85°C			350	
I_{OS}	输入失调电流	LM6132AI、LM6134AI			3.4	30	nA
			T_A = -40°C 至 85°C			50	
		LM6132BI、LM6134BI			3.4	30	
			T_A = -40°C 至 85°C			50	
输入电压							
V_{CM}	共模输入电压范围			– 0.25		5.25	V
		T_A = -40°C 至 85°C		0		5	V
CMRR	共模抑制比	0V ≤ V_{CM} ≤ 4V，LM6132AI，LM6134AI		75	100		dB
			T_A = -40°C 至 85°C	70			
		0V ≤ V_{CM} ≤ 4V，LM6132BI，LM6134BI		75	100		
			T_A = -40°C 至 85°C	70			
		0V ≤ V_{CM} ≤ 5V，LM6132AI，LM6134AI		60	100		
			T_A = -40°C 至 85°C	55			
		0V ≤ V_{CM} ≤ 5V，LM6132BI，LM6134BI		60	100		
			T_A = -40°C 至 85°C	55			
输入阻抗							
R_{IN}	共模输入电阻				104		MΩ
开环增益							
A_{OL}	开环电压增益	R_L = 10kΩ，LM6132AI，LM6134AI		25	100		V/mV
			T_A = -40°C 至 85°C	8			
		R_L = 10kΩ，LM6132BI，LM6134BI		15	100		
			T_A = -40°C 至 85°C	6			
噪声							
e_N	输入电压噪声密度	f = 1kHz			27		nV/√Hz
i_N	输入电流噪声密度	f = 1kHz			0.18		pA/√Hz
频率响应							
GBW	增益带宽积	f = 20kHz		7.4	10		MHz
			T_A = -40°C 至 85°C	7			
SR	压摆率	V_S = 12V，V_{STEP} = 8V，R_S < 1kΩ		8	14		V/μs
			T_A = -40°C 至 85°C	7			
PM	相位裕度	R_L= 10kΩ			33		°

Copyright © 2026 Texas Instruments Incorporated

V^+ = 5.0V、V^- = 0V、R_L > 1MΩ 连接到 V_S / 2、V_{CM} = V^+ / 2、V_O = V^+ / 2、T_A = 25°C（除非另有说明）。

参数		测试条件		最小值	典型值	最大值	单位
GM	增益裕度	R_L= 10kΩ			10		dB
输出							
V_O	电源轨的电压输出摆幅	R_L = 100kΩ，来自正轨			30	40	mV
			T_A = -40°C 至 85°C			70	
		R_L = 100kΩ，来自负轨			30	35	
			T_A = -40°C 至 85°C			50	
		R_L = 10kΩ，来自正轨			48	60	
			T_A = -40°C 至 85°C			150	
		R_L = 10kΩ，来自负轨			32	70	
			T_A = -40°C 至 85°C			90	
		R_L = 5kΩ，来自正轨			77	100	
			T_A = -40°C 至 85°C			150	
		R_L = 5kΩ，来自负轨			51	95	
			T_A = -40°C 至 85°C			120	
I_{SC}	短路电流	源，LM6132A		2	4		mA
			T_A = -40°C 至 85°C	2			
		源，LM6132B		2	4		
			T_A = -40°C 至 85°C	1			
		灌电流，LM6132A		1.8	3.5		
			T_A = -40°C 至 85°C	1.8			
		灌电流，LM6132B		1.8	3.5		
			T_A = -40°C 至 85°C	1			
		源，LM6134A		2	3		
			T_A = -40°C 至 85°C	1.6			
		源，LM6134B		2	3		
			T_A = -40°C 至 85°C	1			
		灌电流，LM6134A		1.8	3.5		
			T_A = -40°C 至 85°C	1.3			
		灌电流，LM6134B		1.8	3.5		
			T_A = -40°C 至 85°C	1			
电源							
I_Q	每个放大器的静态电流	LM6132AI、LM6134AI			360	400	μA
			T_A = -40°C 至 85°C			450	
		LM6132BI、LM6134BI			360	400	μA
			T_A = -40°C 至 85°C			450	μA

Copyright © 2026 Texas Instruments Incorporated

5.7 电气特性：V_S = 2.7V

V^+ = 2.7V、V^- = 0V、R_L > 1MΩ 连接到 V_S / 2、V_{CM} = V^+ / 2、V_O = V^+ / 2、T_A = 25°C（除非另有说明）。

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压	LM6132AI、LM6134AI			0.12	2	mV
			T_A = -40°C 至 85°C			8	
		LM6132BI、LM6134BI			0.12	6	
			T_A = -40°C 至 85°C			12	
PSRR	输入失调电压与电源间的关系	1.35V ≤ |V_S| ≤ 12V，			80		dB
输入偏置电流							
I_B	输入偏置电流	0V ≤ V_{CM} ≤ 2.7V			90		nA
I_{OS}	输入失调电流				2.8		nA
输入电压							
V_{CM}	共模输入电压范围			0		2.7	V
CMRR	共模抑制比	0V ≤ V_{CM} ≤ 2.7V			82		dB
输入阻抗							
R_{IN}	共模输入电阻				134		MΩ
开环增益							
A_{OL}	开环电压增益	R_L = 10kΩ			100		V/mV
噪声							
频率响应							
GBW	增益带宽积	f = 20kHz，R_L = 10 kΩ			7		MHz
PM	相位裕度	R_L= 10kΩ			23		°
GM	增益裕度				12		dB
输出							
V_O	电源轨的电压输出摆幅	R_L = 100kΩ，来自正轨			40	50	mV
			T_A = -40°C 至 85°C			450	
		R_L = 100kΩ，来自负轨			30	80	
			T_A = -40°C 至 85°C			112	
电源							
I_Q	每个放大器的静态电流				330		μA

Copyright © 2026 Texas Instruments Incorporated

5.8 电气特性：V_S = 24V

V^+ = 24V、V^- = 0V、R_L > 1MΩ 连接到 V_S / 2、V_{CM} = V^+ / 2、V_O = V^+ / 2、T_A = 25°C（除非另有说明）。

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压	LM6132AI、LM6134AI			1.7	3	mV
			T_A = -40°C 至 85°C			5	
		LM6132BI、LM6134BI			1.7	7	
			T_A = -40°C 至 85°C			9	
PSRR	输入失调电压与电源间的关系	1.35V ≤ $\|V_S\|$ ≤ 12V，			82		dB
输入偏置电流							
I_B	输入偏置电流	0V ≤ V_{CM} ≤ 24V			125		nA
I_{OS}	输入失调电流				4.8		nA
输入电压							
V_{CM}	共模输入电压范围			0		24	V
CMRR	共模抑制比	0V ≤ V_{CM} ≤ 24V			82		dB
输入阻抗							
R_{IN}	共模输入电阻				210		MΩ
开环增益							
A_{OL}	开环电压增益	R_L = 10kΩ			102		V/mV
噪声							
频率响应							
GBW	增益带宽积	f = 20kHz，R_L = 10 kΩ			11		MHz
PM	相位裕度	R_L= 10kΩ			23		°
GM	增益裕度	R_L= 10kΩ			12		dB
THD+N	总谐波失真 + 噪声	V_O = 20V_{PP}，G = 1，f = 10kHz			0.0015		%
输出							
V_O	电源轨的电压输出摆幅	R_L = 10kΩ，来自正轨			140	200	mV
		R_L = 10kΩ，来自负轨			75	150	
电源							
I_Q	每个放大器的静态电流				390	450	μA
		T_A = -40°C 至 85°C				490	

Copyright © 2026 Texas Instruments Incorporated

5.9 典型特性

在 T_A = 25°C 和 R_L = 10kΩ 的条件下测得（除非另有说明）。

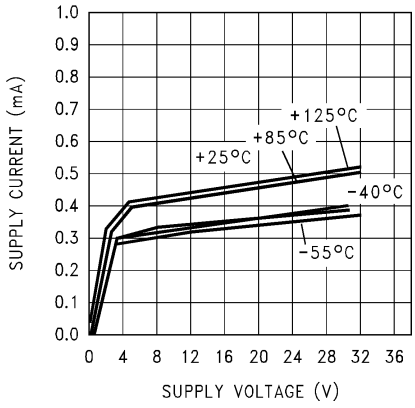


图 5-1. 电源电流与电源电压间的关系

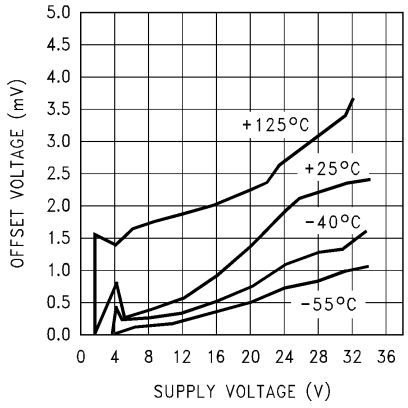


图 5-2. 偏移电压与电源电压间的关系

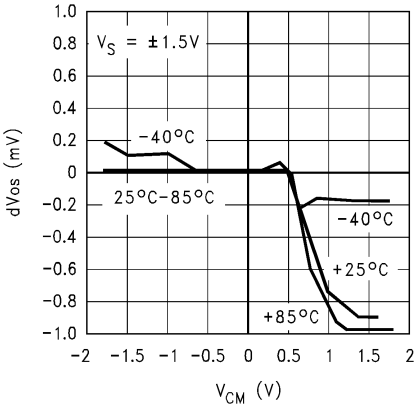


图 5-3. dV_{OS} 与 V_{CM} 间的关系

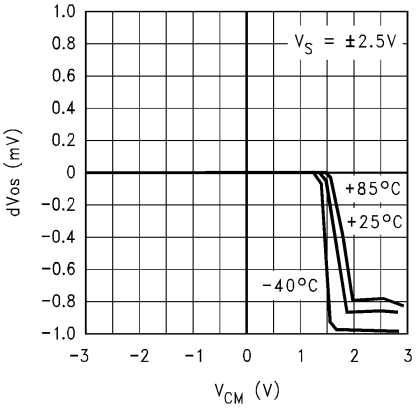


图 5-4. dV_{OS} 与 V_{CM} 间的关系

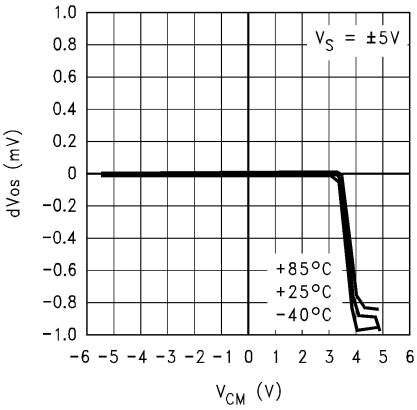


图 5-5. dV_{OS} 与 V_{CM} 间的关系

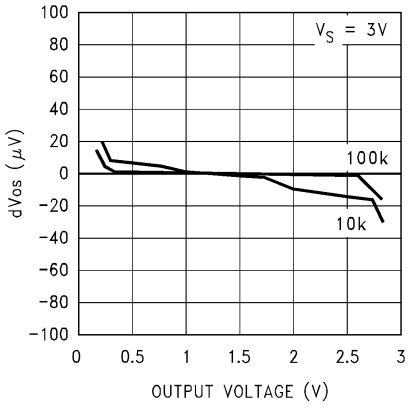


图 5-6. dV_{OS} 与输出电压间的关系

Copyright © 2026 Texas Instruments Incorporated

5.9 典型特性（续）

在 T_A = 25°C 和 R_L = 10kΩ 的条件下测得（除非另有说明）。

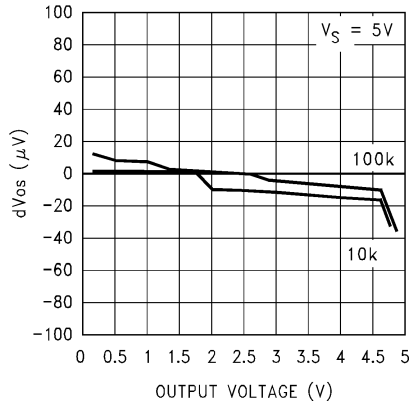


图 5-7. dV_{OS} 与输出电压间的关系

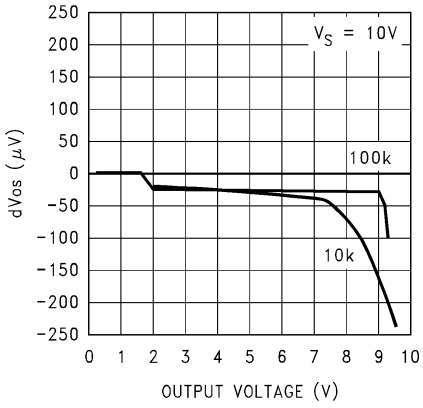


图 5-8. dV_{OS} 与输出电压间的关系

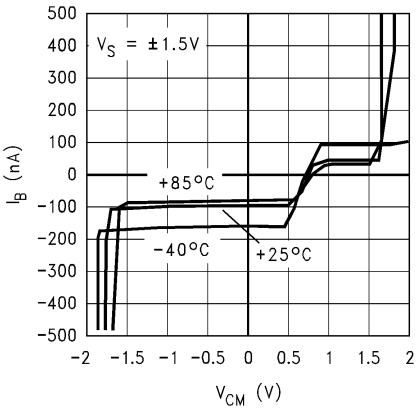


图 5-9. I_{BIAS} 与 V_{CM} 间的关系

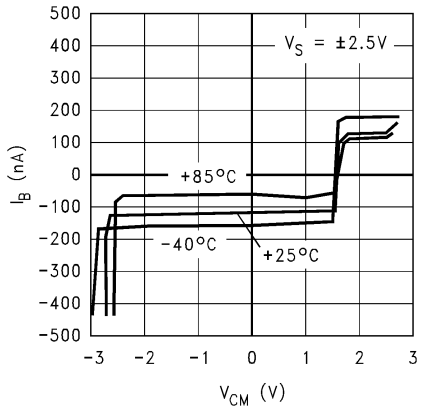


图 5-10. I_{BIAS} 与 V_{CM} 间的关系

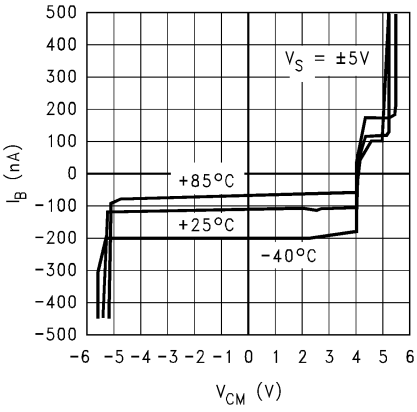


图 5-11. I_{BIAS} 与 V_{CM} 间的关系

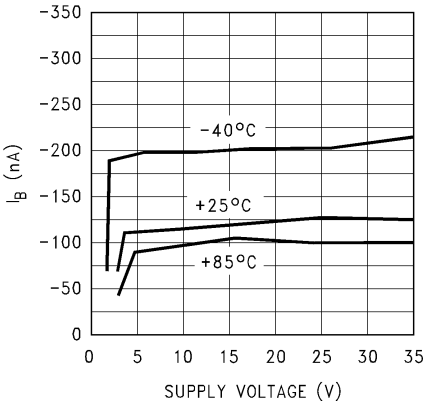


图 5-12. 输入偏置电流与电源电压间的关系

Copyright © 2026 Texas Instruments Incorporated

5.9 典型特性（续）

在 T_A = 25°C 和 R_L = 10kΩ 的条件下测得（除非另有说明）。

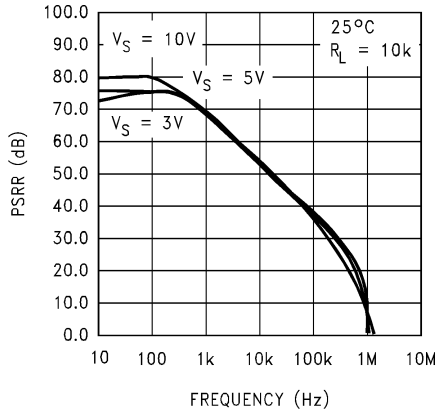


图 5-13. 负 PSRR 与频率间的关系（旧裸片）

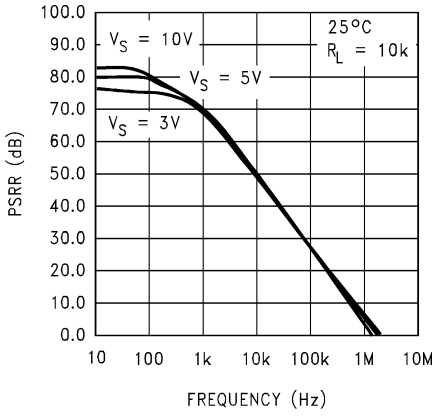


图 5-14. 正 PSSR 与频率间的关系（旧裸片）

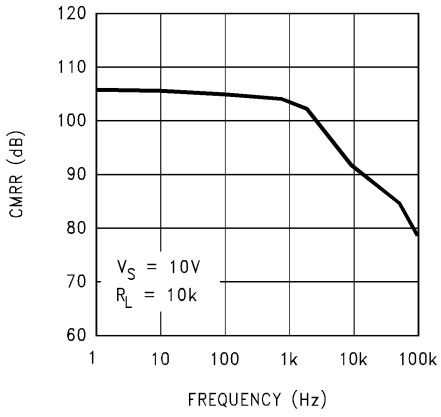


图 5-15. CMRR 与频率间的关系（旧裸片）

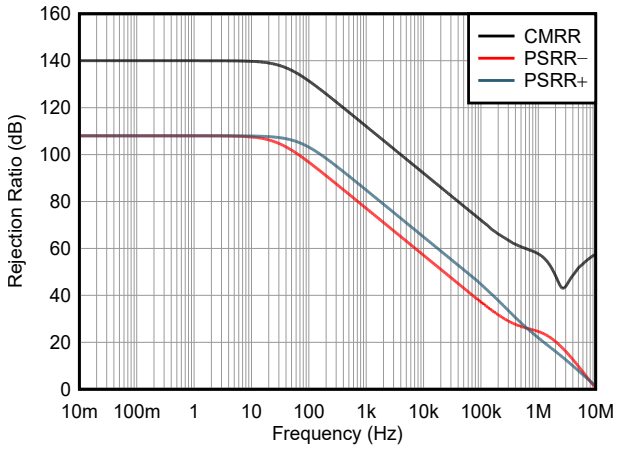


图 5-16. CMRR 和 PSRR 与频率间的关系（新裸片）

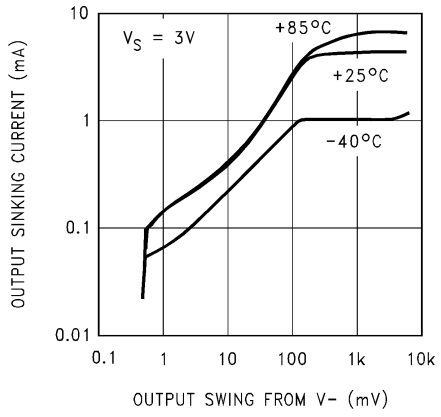


图 5-17. 输出电压与灌电流间的关系

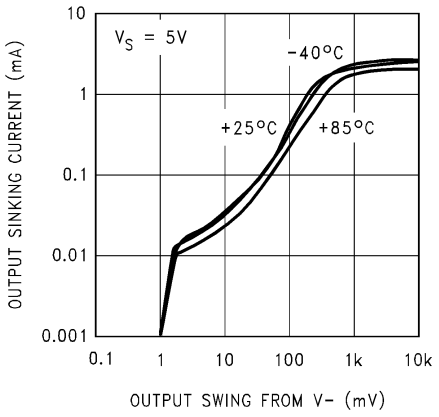


图 5-18. 输出电压与灌电流间的关系

Copyright © 2026 Texas Instruments Incorporated

5.9 典型特性（续）

在 T_A = 25°C 和 R_L = 10kΩ 的条件下测得（除非另有说明）。

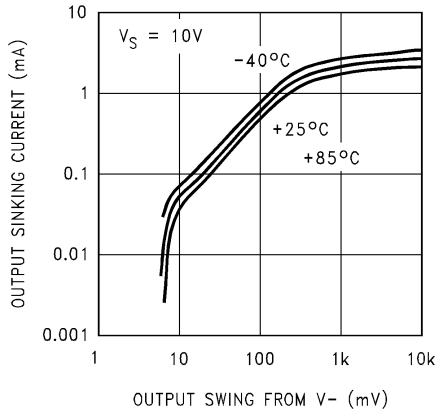


图 5-19. 输出电压与灌电流间的关系

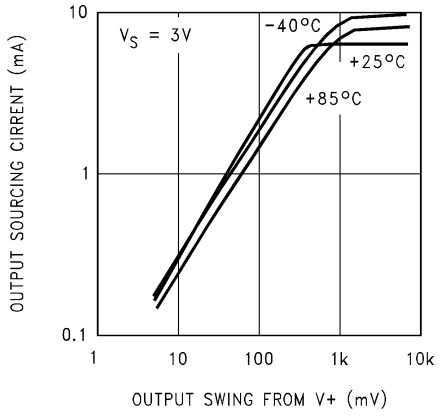


图 5-20. 输出电压与源电流间的关系

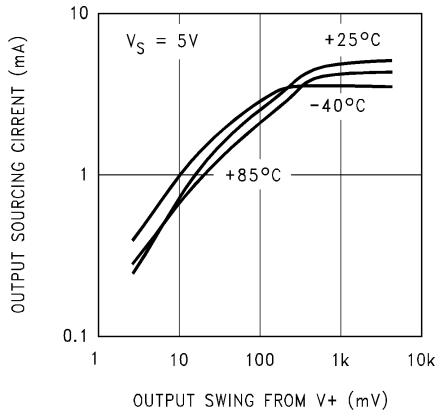


图 5-21. 输出电压与源电流间的关系

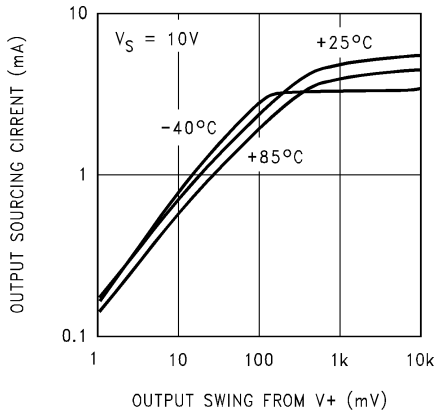


图 5-22. 输出电压与源电流间的关系

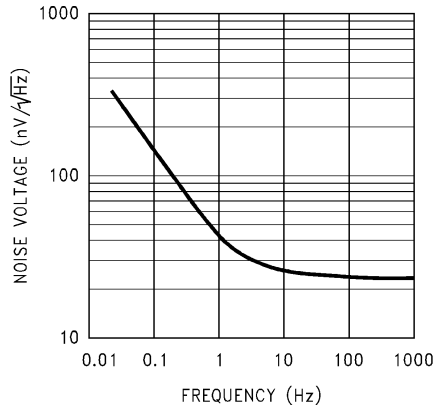


图 5-23. 噪声电压与频率间的关系

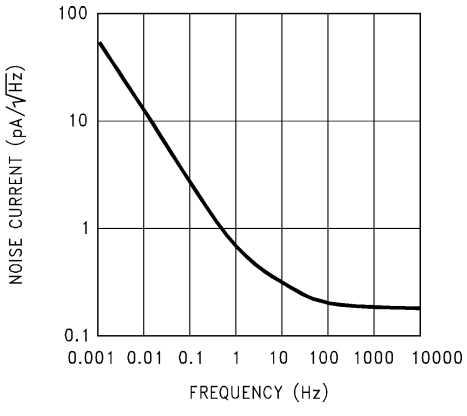


图 5-24. 噪声电流与频率间的关系

Copyright © 2026 Texas Instruments Incorporated

5.9 典型特性（续）

在 T_A = 25°C 和 R_L = 10kΩ 的条件下测得（除非另有说明）。

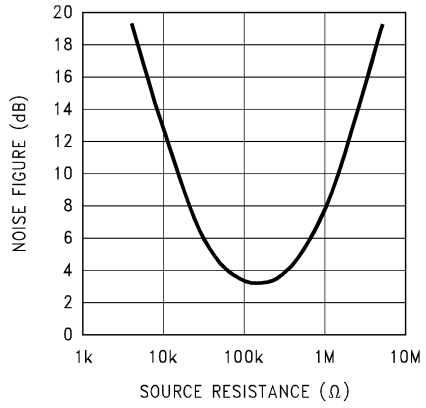


图 5-25. NF 与源电阻间的关系

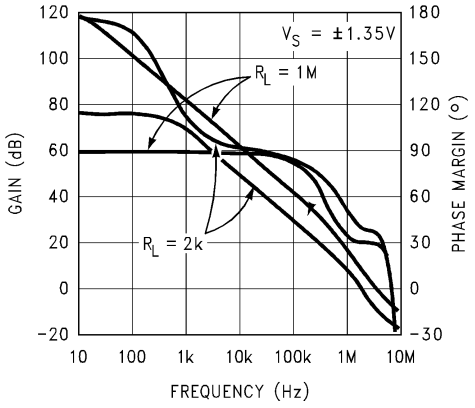


图 5-26. 增益和相位与频率间的关系，旧裸片

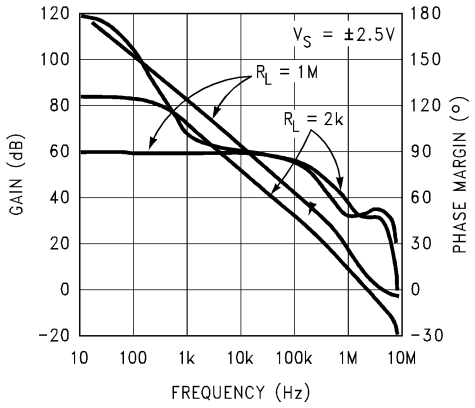


图 5-27. 增益和相位与频率间的关系，旧裸片

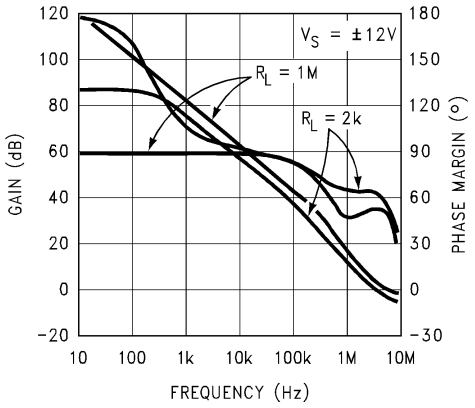


图 5-28. 增益和相位与频率间的关系，旧裸片

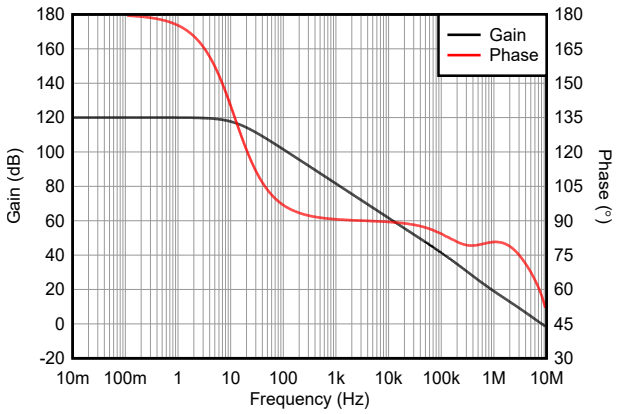


图 5-29. 增益和相位与频率间的关系（新裸片）

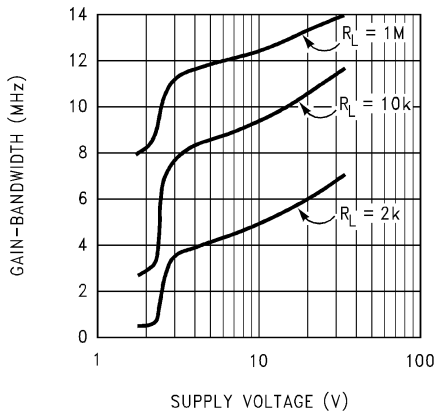


图 5-30. 20kHz 时 GBW 与电源电压间的关系

Copyright © 2026 Texas Instruments Incorporated

5.10 新旧芯片比较

截至本数据表修订版 F 发布时，德州仪器 (TI) 已将 LM6132 和 LM6134 的裸片制造转移到了一个现代制造厂。本文档中将两个不同的芯片称为“旧”（前一个制造基地）和“新”芯片。芯片原点可以与发货信息中的“芯片源来源”(CSO) 参数分开。旧芯片 CSO 为“GF6”，而新芯片 CSO 为“RFB”。本数据表中保留了旧芯片信息，用于进行比较，但所有新制造工艺都转移到了新芯片上。

表 5-1. 新旧芯片比较

说明	旧芯片	新芯片
最低电源电压	1.8V	2.7V
100kΩ 负载的典型输出电压范围 (V_S = 5V)	0.007V - 4.992V	0.03V - 4.97V
100kΩ 负载的最小输出电压范围 (V_S = 5V)	0.017V - 4.98V	0.04V - 4.965V
输出电压压摆率架构	标准转换架构	压摆增强架构

Copyright © 2026 Texas Instruments Incorporated

6 应用和实施

6.1 应用信息

LM6132 将运算放大器系统设计的易用性提升到了全新的水平。较大的轨到轨输入电压消除了对于超过共模电压范围的担忧。

轨到轨输出摆幅可提供尽可能最大的输出动态范围。这在低电源电压下运行时尤其重要。

高增益带宽和低电源电流开启了全新的电池供电应用，在这些应用中，高功耗以前会将电池续航时间缩短到不可接受的水平。

要利用这些功能，请牢记一些思路，这些思路将在后续章节中加以介绍。

Copyright © 2026 Texas Instruments Incorporated

6.2 典型应用

6.2.1 具有轨到轨输入和输出并由三个运算放大器组成的仪表放大器

使用 LM6134 可以设计出一种具有轨到轨输入和轨到轨输出并由 3 个运算放大器组成的仪表放大器。凭借这些功能，这些仪表放大器成为单电源系统的理想选择。

一些制造商使用由 5 个电阻器组成的精密分压器阵列来分割共模电压，从而获得轨到轨或更大的输入范围。这种方法的问题在于，该方法还会对信号进行分频，因此为了获得单位增益，放大器必须在高闭环增益下运行。这会因内部增益系数而增加噪声和漂移，并降低输入阻抗。这些精密电阻器中的任何不匹配都会降低 CMR。使用 LM6134 可以消除所有这些问题。

在本例中，放大器 A 和 B 充当差分级 (图 6-1) 的缓冲器。这些缓冲器可确保输入阻抗超过 100MΩ，且无需在输入级中使用精密匹配电阻器。缓冲器还可确保通过电压源驱动差分放大器。这对于维持由 R1 – R2 与 R3 – R4 匹配所设定的 CMR 是必要的。

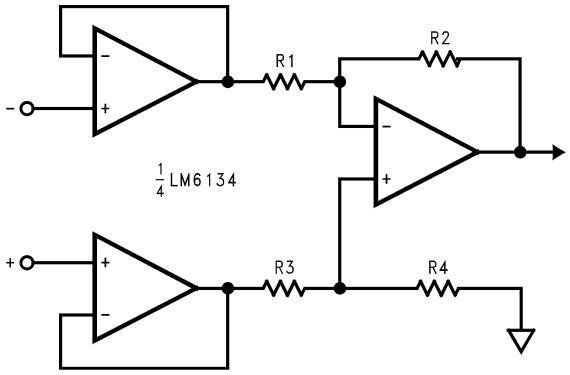


图 6-1. 仪表放大器

6.2.2 平板显示器缓冲

LM6132/34 的三个特性使该器件成为 TFT LCD 应用的理想选择。首先，该器件具有低电流消耗（5V 时为每个放大器的 360μA），是电池供电应用（例如笔记本电脑）的理想选择。其次，由于该器件的工作电压低至 2.7V，因此是下一代 3V TFT 面板的自然选择。最后但同样重要的是，LM6132 的大电容驱动能力在驱动 LCD 显示驱动器特有的高容性负载时非常方便。

LM6132/34 具有大容性驱动能力，因此该器件可用作缓冲器，用于 TFT LCD 面板中的电阻器 DAC 型列（源）驱动器的伽马校正基准电压输入。该放大器还可用于仅缓冲 LMC750X 系列等电容器 DAC 型列（源）驱动器的中心基准电压输入。

对于 VGA 和 SVGA 显示屏，缓冲电压必须稳定在大约 4μs 范围内，这是一种众所周知的技术，即使用与放大器输出串联的小型隔离电阻器可以非常有效地抑制输出端的振铃。

LM6132/34 具有 2.7V 至 24V 的宽电源电压范围，可用于各种应用。因此，系统设计人员能够选择为系统中的多个子电路供电的单个器件类型，无需在物料清单中指定多个器件。除了同类器件 LM6142 和 LM6152 具有相同的宽电源电压能力外，可在设计中选择 LM6132，从而无需搜索多个新设计来源。

Copyright © 2026 Texas Instruments Incorporated

7 器件和文档支持

7.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

7.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

7.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

7.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.5 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (September 2014) to Revision F (June 2026)	Page
• 删除了*特性*中的“摆幅 0.01V 至 4.99V”	1
• 删除了电源电流与电源电压间的关系图	1
• 删除了失调电压与电源电压间的关系图	1
• 添加了功能方框图	1
• 更新了*绝对最大额定值* 中的表注 3	4
• 从 (V–) – 0.3V 更改为 (V–) – 0.5V	4
• 将 (V+) + 0.3V 更改为 (V+) + 0.5V	4
• 更新了*绝对最大额定值* 中的表注 4	4
• 更新了*绝对最大额定值* 中的表注 2	4
• 从 ±25mA 更改为连续	4
• 将额定值从输出引脚上的电流更改为输出短路	4
• 添加了工作环境温度额定值	4
• 添加了 CDM ESD 等级	4
• 更新了 *ESD 等级*中的表注	4
• 在 *ESD 等级*中添加了表注	4
• 在*建议运行条件*中删除了表注 1	4
• 将最低电源电压从 1.8V 更改成了 2.7V	4
• 将 LM6132D 的结至外壳热阻从 193°C/W 更改为了 127.1°C/W	5
• 将 LM6132P 的结至外壳热阻从 115°C/W 更改为了 84.45°C/W	5
• 添加了封装的结至外壳（顶部）热阻	5

Copyright © 2026 Texas Instruments Incorporated

- 添加了封装的结至电路板热阻.....5
- 添加了封装的结至顶部特征参数.....5
- 更改了封装的结至电路板特征参数.....5
- 将 LM6134D 的结至外壳热阻从 126°C/W 更改为了 82.48°C/W.....5
- 将所有 *“电气特性”* 表更新为了最新格式.....6
- 更新了输出摆幅格式以参考电源轨.....6
- 将 100kΩ 负载的典型电压输出摆幅从正轨的 4.992V 更改为 30mV.....6
- 将 100kΩ 负载的最大电压输出摆幅从正轨的 4.98V 更改为 40mV.....6
- 将 100kΩ 负载的典型电压输出摆幅从负轨的 0.007V 更改为 30mV.....6
- 将 100kΩ 负载的最大电压输出摆幅从负轨的 0.017V 更改为 35mV.....6
- 将 100kΩ 负载在整个温度范围内的最大电压输出摆幅从负轨的 0.019V 更改为 50mV.....6
- 从所有 *电气特性* 表中删除了表注.....6
- 更新了输出摆幅格式以参考电源轨.....8
- 更新了输出摆幅格式以参考电源轨.....9
- 添加了 CMRR 和 PSRR 与频率间的关系（新裸片）.....10
- 添加了增益和相位与频率间的关系图（新裸片）.....10
- 添加了新的小节 *旧芯片与新芯片比较*.....15
- 删除了 *增强型压摆率* 小节.....16

Changes from Revision D (February 2013) to Revision E (September 2014) **Page**

- 更新了整个文档中的表格、图和交叉参考的编号格式.....0

Changes from Revision C (February 2013) to Revision D (February 2013) **Page**

- 将美国国家半导体数据表的布局更改为 TI 格式.....17

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM6132AIM/NOPB	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	LM61 32AIM
LM6132AIMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	(LM61, M6132A) 32AIM
LM6132AIMX/NOPB.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(LM61, M6132A) 32AIM
LM6132AIMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(LM61, M6132A) 32AIM
LM6132BIMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LM61 32BIM
LM6132BIMX/NOPB.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LM61 32BIM
LM6132BIMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LM61 32BIM
LM6132BIN/NOPB	Active	Production	PDIP (P) | 8	40 | TUBE	Yes	NIPDAU	Level-1-NA-UNLIM	-40 to 85	(LM6132, LM6132BIN) BIN
LM6132BIN/NOPB.A	Active	Production	PDIP (P) | 8	40 | TUBE	Yes	NIPDAU	Level-1-NA-UNLIM	-40 to 85	(LM6132, LM6132BIN) BIN
LM6132BIN/NOPB.B	Active	Production	PDIP (P) | 8	40 | TUBE	Yes	NIPDAU	Level-1-NA-UNLIM	-40 to 85	(LM6132, LM6132BIN) BIN
LM6134AIM/NOPB	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	-40 to 85	LM6134AIM
LM6134AIMX/NOPB	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LM6134AIM
LM6134AIMX/NOPB.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LM6134AIM
LM6134BIM/NOPB	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	-40 to 85	LM6134BIM
LM6134BIMX/NOPB	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LM6134BIM
LM6134BIMX/NOPB.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LM6134BIM
LM6134BIN/NOPB	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	Level-1-NA-UNLIM	-40 to 85	LM6134BIN
LM6134BIN/NOPB.A	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	Level-1-NA-UNLIM	-40 to 85	LM6134BIN

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

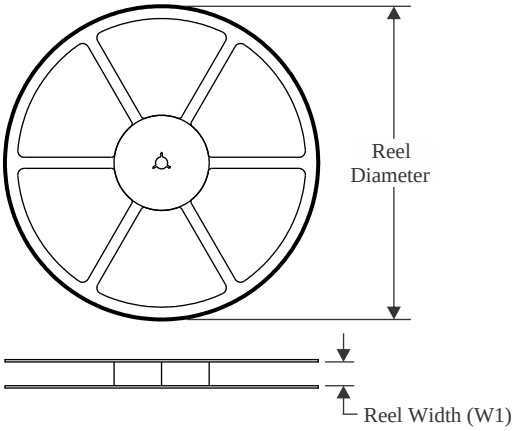
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

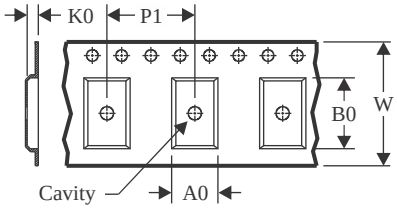
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

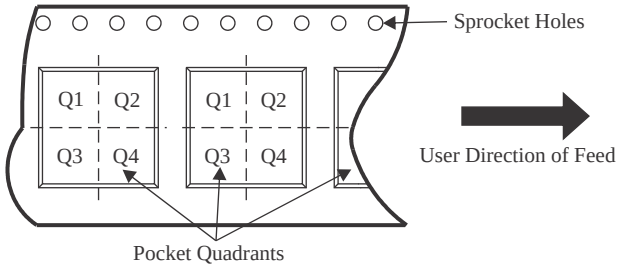


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

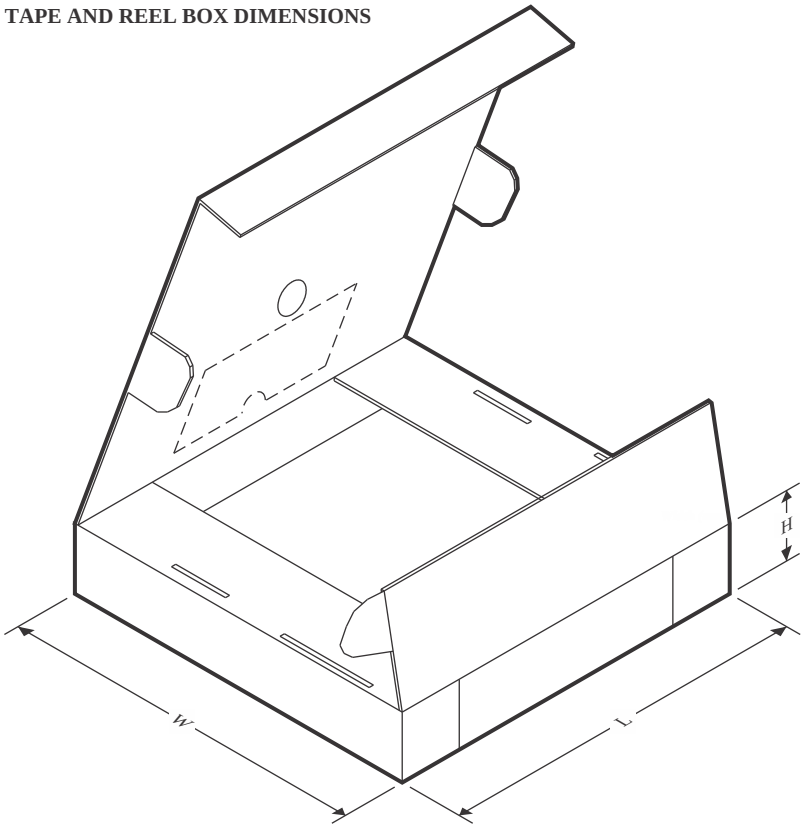
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM6132AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LM6132BIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LM6134AIMX/NOPB	SOIC	D	14	2500	330.0	16.4	6.5	9.35	2.3	8.0	16.0	Q1
LM6134BIMX/NOPB	SOIC	D	14	2500	330.0	16.4	6.5	9.35	2.3	8.0	16.0	Q1

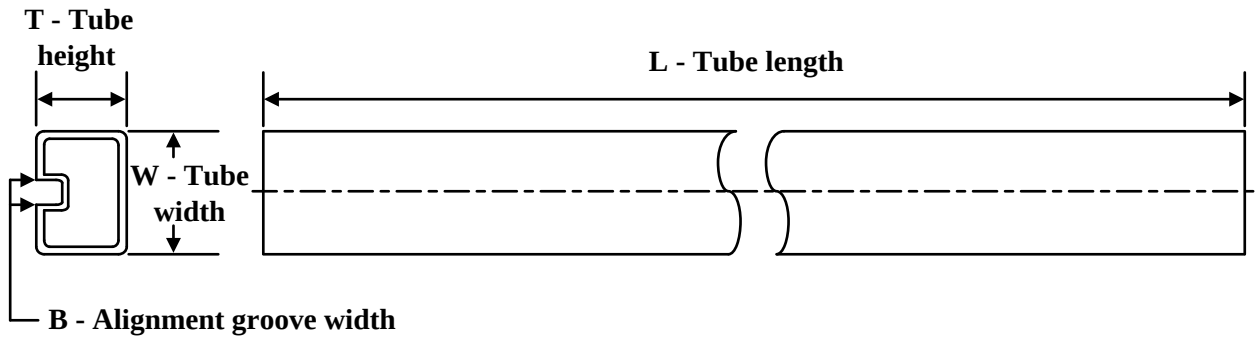
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

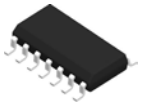
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM6132AIMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM6132BIMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM6134AIMX/NOPB	SOIC	D	14	2500	367.0	367.0	35.0
LM6134BIMX/NOPB	SOIC	D	14	2500	367.0	367.0	35.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LM6132BIN/NOPB	P	PDIP	8	40	502	14	11938	4.32
LM6132BIN/NOPB	P	PDIP	8	40	506	13.97	11230	4.32
LM6132BIN/NOPB.A	P	PDIP	8	40	506	13.97	11230	4.32
LM6132BIN/NOPB.A	P	PDIP	8	40	502	14	11938	4.32
LM6132BIN/NOPB.B	P	PDIP	8	40	502	14	11938	4.32
LM6132BIN/NOPB.B	P	PDIP	8	40	506	13.97	11230	4.32
LM6134BIN/NOPB	N	PDIP	14	25	502	14	11938	4.32
LM6134BIN/NOPB.A	N	PDIP	14	25	502	14	11938	4.32

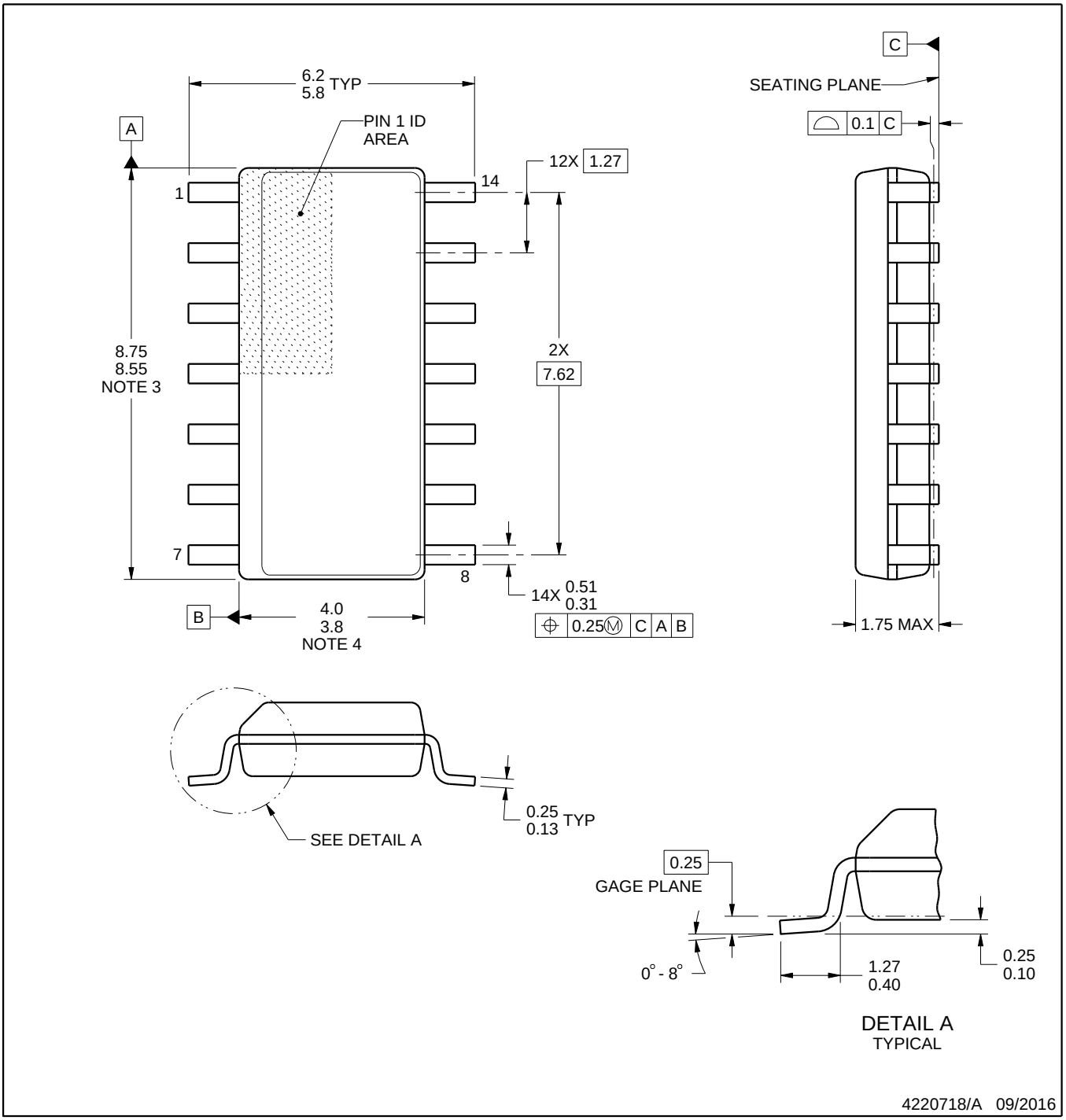


PACKAGE OUTLINE

D0014A

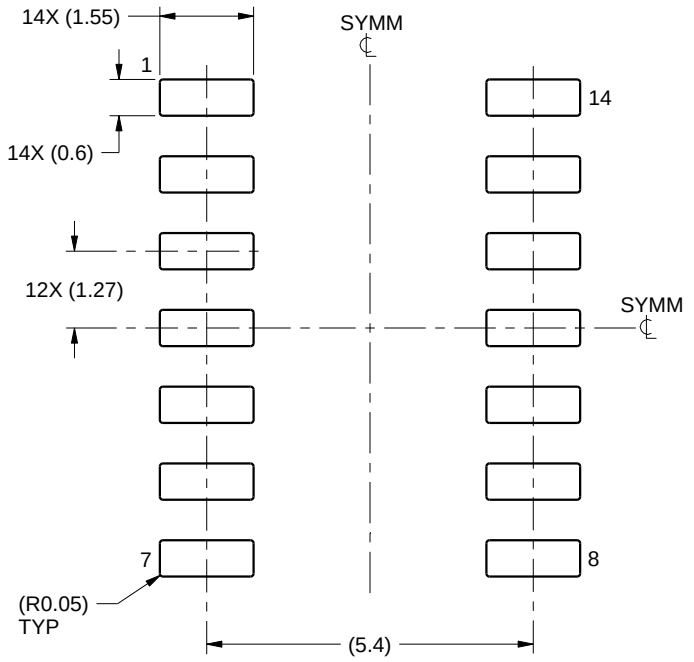
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

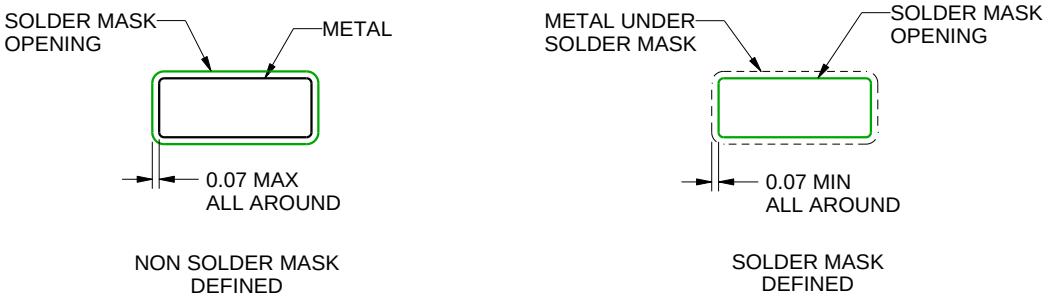


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

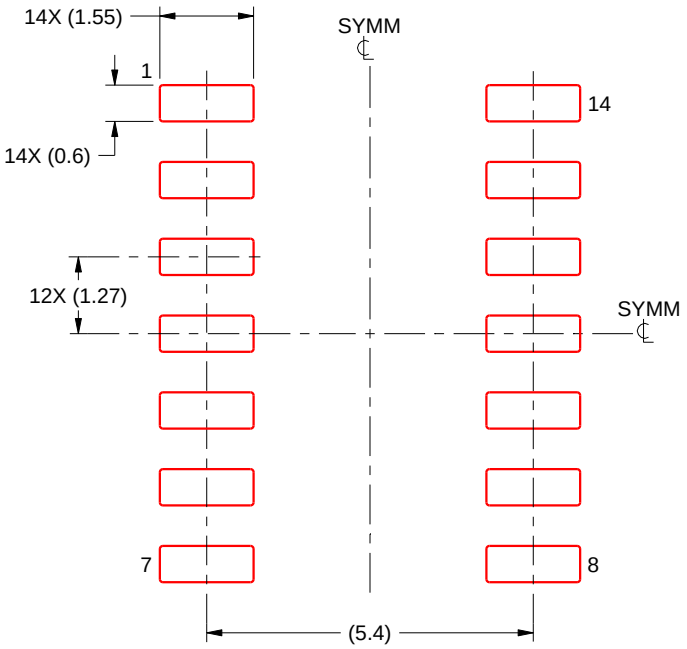
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



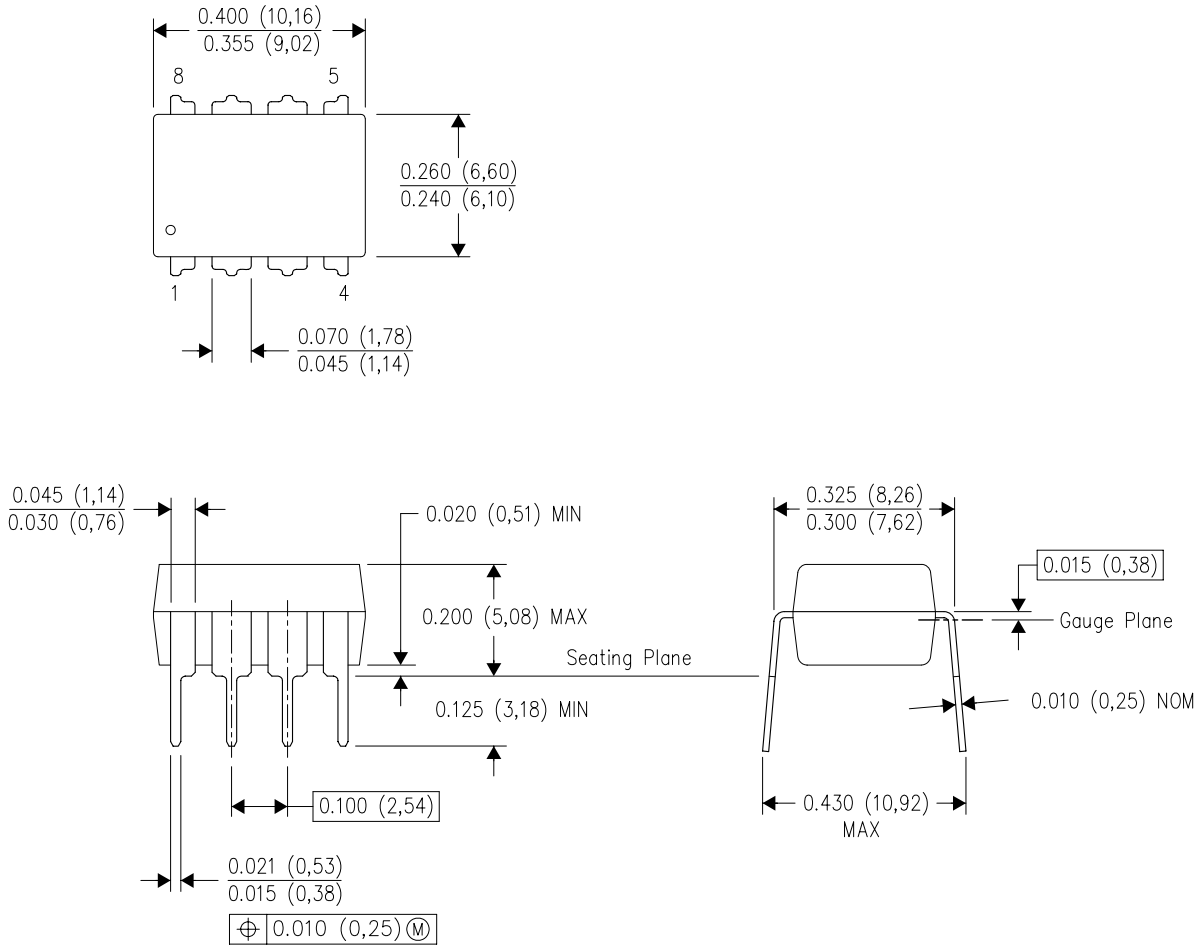
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R–PDIP–T8) PLASTIC DUAL–IN–LINE PACKAGE

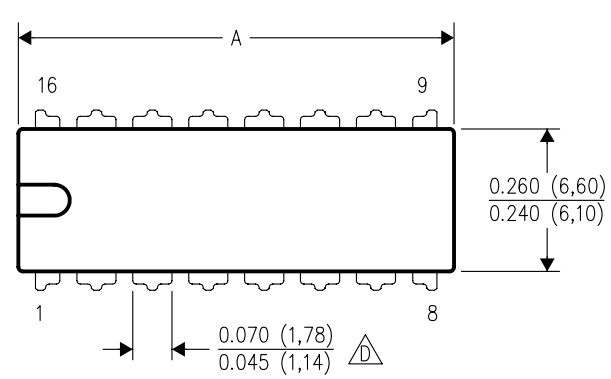


NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001 variation BA.

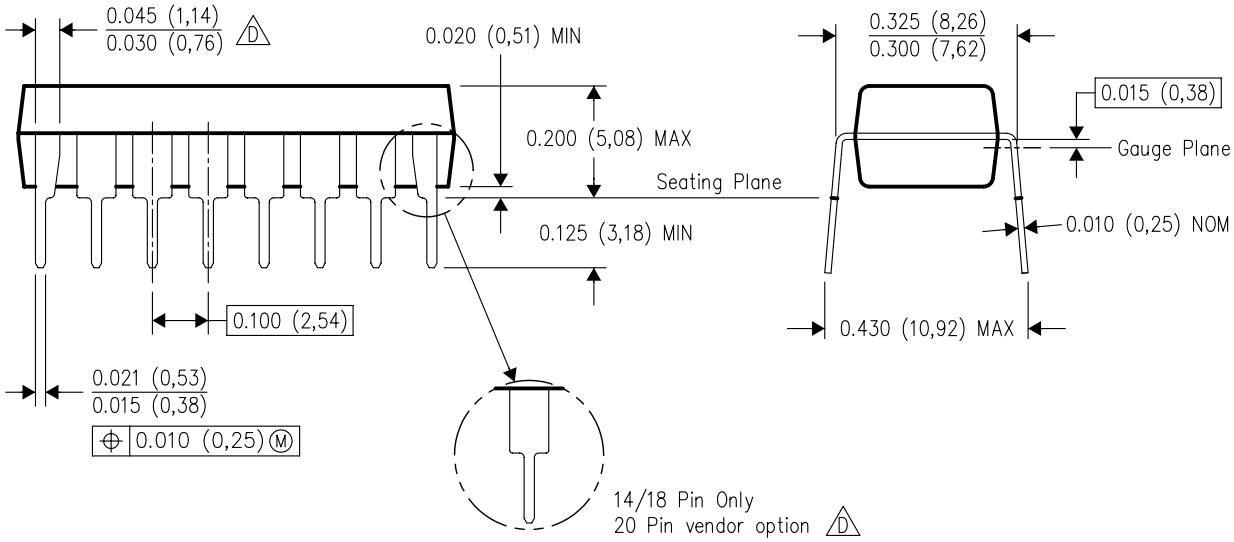
N (R–PDIP–T**)

PLASTIC DUAL–IN–LINE PACKAGE

16 PINS SHOWN

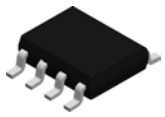


DIM \ PINS **	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS–001 VARIATION (C)	AA	BB	AC	AD



4040049/E 12/2002

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001, except 18 and 20 pin minimum body length (Dim A).
D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

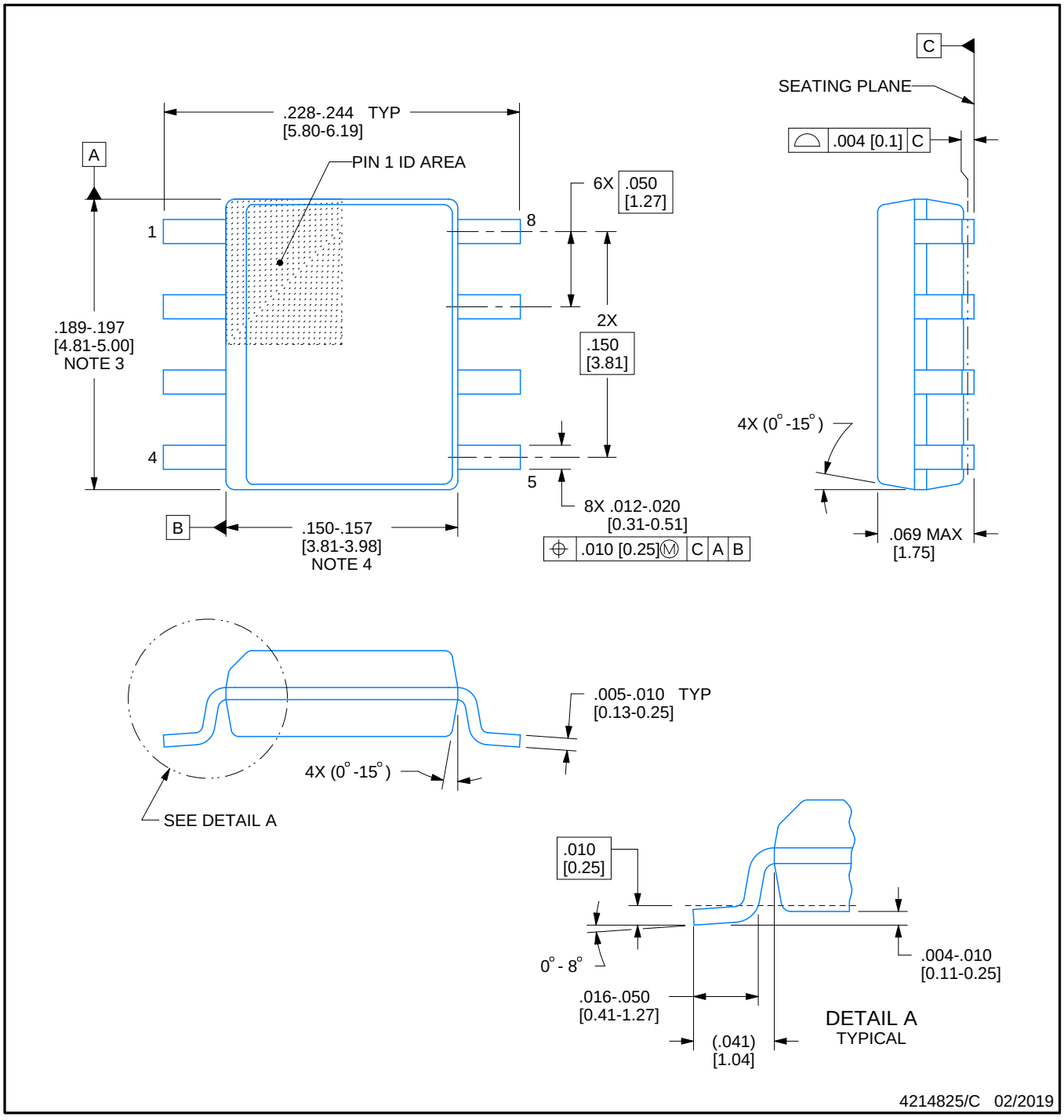


PACKAGE OUTLINE

D0008A

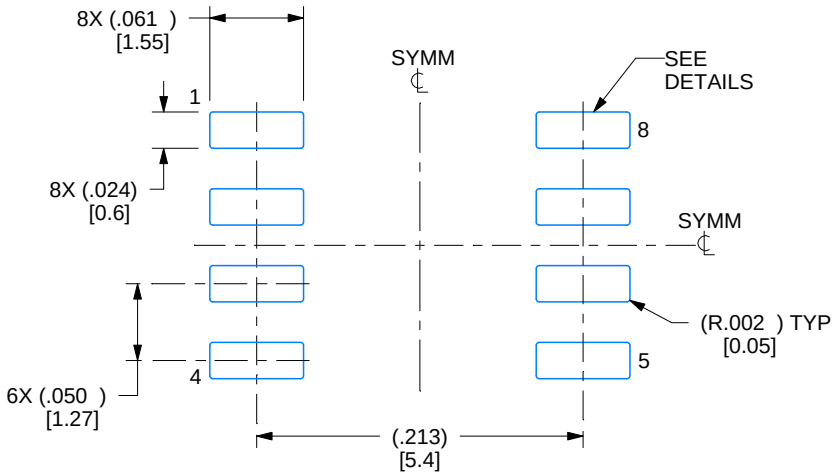
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

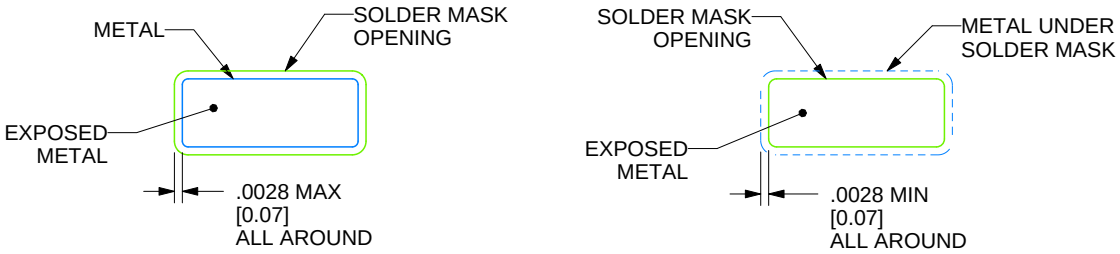


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

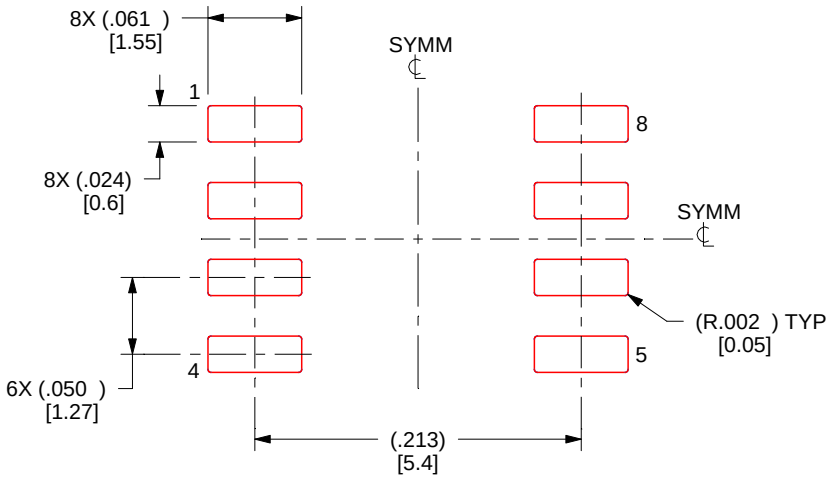
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月