LM51772-Q1 具有 I²C 接口的 55V 4 开关降压/升压控制器

1 特性

- 输入电压范围为 0V ($V_{(BIAS)}$ ⩾ 3.5V) 至 55V
- 输出电压范围为 1V 至 55V
- 通过 I²C 进行动态 V_O 编程，范围为：
  - 3.3V 至 48V，阶跃为 20mV
  - 1V 至 24V，阶跃为 10mV
- 峰值电流调节控制
- 在所有工作模式下均具有低电压转换纹波
- 关断静态电流为 3 µA
- 工作静态电流为 60 µA
- 用于外部 FET 控制的 DRV 引脚
- 可在轻负载和高负载条件下实现高效率的运行模式选项：
  - 省电模式（单脉冲/ µ Sleep）
  - 自动/可编程导通模式
- 集成高压电源 LDO
- 辅助高压 LDO/基准
- 集成式全桥栅极驱动
  - 2A 峰值电流能力
  - 自举过压和欠压保护
  - 集成式自举二极管
- 独立于工作模式（升压、降压/升压、降压）的固定频率
  - 可选的强制 PWM 模式
  - 开关频率范围为 100kHz 至 2.2MHz
  - 外部时钟同步和时钟输出
- 平均输入或输出电流传感器
  - 可在 0.5A (5mV) 至 7A (70mV) 范围内以 50mA (500 µ V) 阶跃进行编程
  - ISET 引脚可选
- I²C 可编程诊断
  - I²C 用途可选，通过 CFG 引脚选择其他功能
- 汽车温度范围（Tj = -40°C 至 150°C）
- 具有可湿性侧面的 40 引脚 WSON 封装
- 使用 LM51772-Q1 并借助 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 汽车 ADAS 域控制器
- 汽车信息娱乐、数字驾驶舱
- 汽车传感器融合
- USB-PD EPR（扩展功率范围）
- 汽车储能、电池/超级电容器备用

3 说明

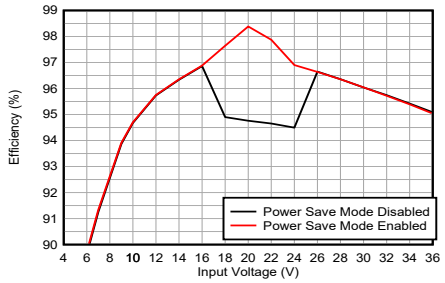
LM51772-Q1 是一款四开关降压/升压控制器，具有可选的 I²C 控制。无论输入电压是高于、等于还是低于调节后的输出电压，该器件均可提供稳定的输出电压。在省电模式下，该器件支持在轻负载和高负载条件下实现非常高的效率，并具有可编程直通功能 (PCM)。第二个是用户可编程过压保护，用于在湿度（测试）条件下限制电压。热警告等多种监控功能有助于维持系统辅助控制。

LM51772-Q1 以固定的开关频率运行，该频率可通过 RT/SYNC 引脚进行设置。在降压、升压和降压/升压运行期间，开关频率保持不变。该器件在所有工作模式下均可保持小模式转换纹波。集成和可选的高侧电流传感器具有精确的输出或输入电流限制功能。LM51772-Q1 的平均电流限值还可通过 I2C 接口进行配置。

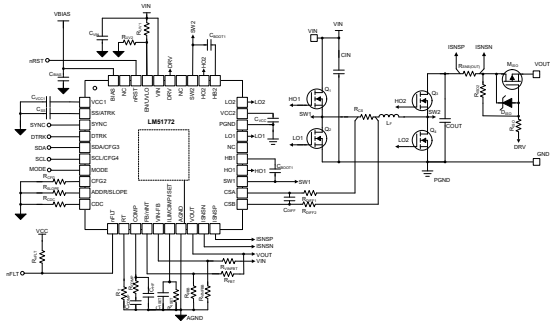
封装信息

器件型号	封装(1)	封装尺寸（标称值）
LM51772-Q1RHAR	RHA040	6mm x 6mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



效率与输入电压间的关系，V_O = 20V，I_O = 5A



典型应用原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....6
5.1 绝对最大额定值.....6
5.2 处理额定值.....6
5.3 建议运行条件.....7
5.4 热性能信息.....7
5.5 电气特性.....8
5.6 时序要求.....14
5.7 典型特性.....15
6 参数测量信息.....20
7 详细说明.....21
7.1 概述.....21
7.2 功能方框图.....22
7.3 特性说明.....23
7.4 器件功能模式.....59
7.5 编程.....60
8 LM51772-Q1 寄存器.....63
9 应用和实施.....92
9.1 应用信息.....92
9.2 典型应用.....92
9.3 具有电源路径的 USB PD 源.....104
9.4 并行（多相）运行.....105
9.5 恒流 LED 驱动器.....106
9.6 无线充电电源.....106
9.7 双向备用电源.....107
9.8 电源相关建议.....108
9.9 布局.....108
10 器件和文档支持.....111
10.1 文档支持.....111
10.2 接收文档更新通知.....111
10.3 支持资源.....111
10.4 商标.....111
10.5 静电放电警告.....111
10.6 术语表.....111
11 修订历史记录.....111
12 机械、封装和可订购信息.....112

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

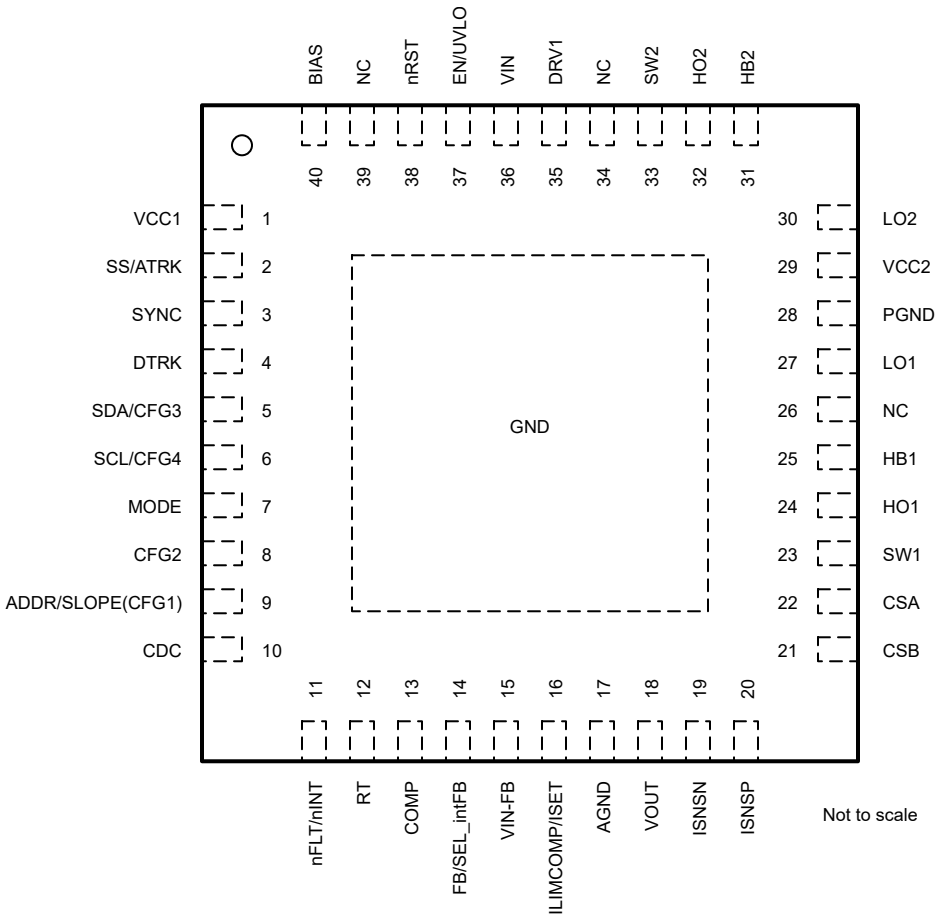


图 4-1. LM51772-Q1 RHA 封装 40 引脚 QFN（顶视图）

Copyright © 2025 Texas Instruments Incorporated

表 4-1. 引脚功能 LM51772-Q1

引脚		I/O(1)	说明
名称	编号		
VCC1	1	O	辅助 5V 稳压器输出。为了实现良好的去耦，应将电容器放置在靠近引脚的位置。如果输出被逻辑禁用，则可以通过电阻器将其连接到 GND 或拉至 VCC2。请勿将此引脚悬空。
SS/ATRK	2	I/O	软启动编程引脚。SS 引脚和 AGND 引脚之间的电容器可对软启动时间进行编程。 模拟输出电压跟踪引脚。可通过将引脚连接至可变电压基准（例如，通过数模转换器）对 VOUT 调节目标进行编程。内部电路在引脚电压和内部电压基准之间选择最低电压。
SYNC	3	I	同步时钟输入/输出。内部振荡器可以在运行期间与外部时钟同步。*不要将这个引脚悬空*。如果不使用此功能，则将该引脚连接至 VCC2 或 GND。 SYNC 引脚可配置为时钟同步输出信号。若要直接并行（双相）运行两个器件，可以选择时钟相位为 0° 和 180°。
DTRK	4	I	用于输出电压动态跟踪的数字 PWM 输入引脚。*不要将这个引脚悬空*。如果不使用此功能，则将该引脚连接至 VCC 或 GND。
SDA/CFG3	5	I/O	I^2C 接口串行数据线路。连接一个外部上拉电阻器 如果禁用了 I2C，则该引脚用作进一步配置的引脚。在 CFG3 引脚和 AGND 之间连接一个电阻器，以便根据节 7.3.22 选择器件运行模式
SCL/CFG4	6	I	I^2C 接口串行时钟线路。连接一个外部上拉电阻器 如果禁用了 I2C，则该引脚用作进一步配置的引脚。在 CFG4 引脚和 AGND 之间连接一个电阻器，以便根据节 7.3.22 选择器件运行模式
模式	7	I	用于选择器件运行模式的数字输入。如果该引脚被拉至低电平，则会启用省电模式 (PSM)。如果该引脚被拉至高电平，则会启用强制 PWM 或 CCM 运行模式。运行期间可以动态更改此配置。*不要将这个引脚悬空*。
CFG2	8	I/O	器件配置引脚。在 CFG2 引脚和 GND 之间连接一个电阻器，以便根据节 7.3.22 选择器件运行模式
ADDR/ SLOPE(CFG1)	9	I	斜率补偿和地址选择。该引脚还禁用 I2C 接口以将 SCL、SCA 用作额外的斜率配置引脚。 在 CFG1 引脚和 AGND 之间连接一个电阻器，以便根据节 7.3.22 选择器件运行模式
CDC	10		电缆压降补偿或电流监测输出引脚。在 CDC 引脚和 AGND 之间连接一个电阻器以便选择电缆压降补偿的增益。 默认情况下，该引脚提供 ISNSP 和 ISNSN 引脚之间检测到的电压的电流监测信号 如果禁用了电流监测器，请将 CDC 接地
nFLT/nINT	11	O	用于故障指示或电源正常状态指示的开漏输出引脚。该引脚可配置为中断引脚。如果 STATUS 寄存器发生变化，该引脚会切换为低电平并持续 256 μs。
RT	12	I/O	开关频率编程引脚。一个外部电阻器连接到 RT 引脚和 AGND 以设置开关频率
COMP	13	O	误差放大器的输出。需要在 COMP 和 AGND 之间连接一个外部 RC 网络以稳定/补偿稳压器电压环路。
FB/SEL_intFB	14	I	用于输出电压调节的反馈引脚。在转换器的输出端到 FB 引脚之间连接一个电阻分压器网络。将 FB 引脚连接到 VCC2 可以在器件的固定输出电压默认设置下运行。 要选择内部反馈，请在器件启动之前将该引脚连接到 VCC2
VIN-FB	15		VIN 检测引脚。连接到与 VOUT 分压器具有相同增益的 VIN 分压器，以便通过外部分压器使用 PCM。 如果使用内部 Vout 分压器或未使用 PCM，则连接至 AGND。不保持悬空。
ILIMCOMP/ISET	16		用于平均电流限制环路的补偿引脚。如果电流限制由内部 DAC 进行设置，则连接一个电容器或 2 型 R-C 网络。 如果禁用内部 DAC，该引脚将设置平均电流限制的电流限制阈值。将一个电阻器连接到 AGND。根据应用要求，建议使用并联电容器滤波器 如果电流限制由 ISET 进行设置，则将一个电阻器连接到 AGND。 将 ISET 引脚连接至 VCC2 可禁用相应的块并降低静态电流
AGND	17	G	模拟接地
VOUT	18	I	输出电压检测输入。连接到功率级输出轨。

Copyright © 2025 Texas Instruments Incorporated

表 4-1. 引脚功能 LM51772-Q1（续）

引脚		I/O(1)	说明
名称	编号		
ISNSN	19	I	输出或输入平均电流检测放大器的负检测输入。ISNSN 和 ISNSP 之间连接的可选电流检测电阻器可以位于功率级的输入侧或输出侧。 如果禁用了可选电流传感器，请将 ISNSN 和 ISNSP 一起连接到 AGND
ISNSP	20	I	输出或输入电流检测放大器的正检测输入。ISNSN 和 ISNSP 之间连接的可选电流检测电阻器可以置于功率级的输入侧或输出侧。 如果禁用了可选电流传感器，请将 ISNSP 接地
CSB	21	I	电感器峰值电流检测负输入。使用开尔文连接将 CSB 连接到外部电流检测电阻器的负极侧。
CSA	22	I	电感器峰值电流检测正输入。使用开尔文连接将 CSA 连接到外部电流检测电阻器的正极侧。
SW1	23	P	降压半桥的电感器开关节点
HO1	24	O	降压半桥的高侧栅极驱动器输出
HB1	25	P	降压半桥的自举电源引脚。HB1 引脚和 SW1 引脚之间需要一个外部电容器，以便为高侧 MOSFET 栅极驱动器提供偏置。 将外部电容器放置在靠近引脚的位置，引脚和电容器之间没有任何电阻，以便实现良好的去耦
NC	26	O	未连接
LO1	27	O	降压半桥的低侧栅极驱动器输出
PGND	28	G	电源地
VCC2	29	O	内部线性偏置稳压器输出。在 VCC 与 PGND 之间连接一个陶瓷去耦电容器。该电源轨为内部逻辑和栅极驱动器供电。 将外部电容器放置在靠近引脚的位置，引脚和电容器之间没有任何电阻，以便实现良好的去耦。
LO2	30	O	升压半桥的低侧栅极驱动器输出
HB2	31	P	升压半桥的自举电源引脚。HB2 引脚和 SW2 引脚之间需要一个外部电容器，以便为高侧 MOSFET 栅极驱动器提供偏置 将外部电容器放置在靠近引脚的位置，引脚和电容器之间没有任何电阻，以便实现良好的去耦
HO2	32	O	升压半桥的高侧栅极驱动器输出
SW2	33	P	升压半桥的电感器开关节点
NC	34	O	未连接
DRV1	35		外部 FET 驱动引脚。根据所选配置，该引脚具有高压推挽级、开漏输出或电荷泵驱动器级。 如果不使用可选的 DRV 引脚，则可以使 DRV 保持断开状态。
VIN	36	I	器件的输入电源和检测输入。将 VIN 连接到功率级的电源电压。
EN/UVLO	37	I	使能引脚。用于启用转换器开关的数字输入引脚。 该输入有一个精密模拟比较器和一个迟滞可以监测输入电压。在输入电压端连接一个电阻分压器以便保持欠压锁定 (UVLO) 功能。
nRST	38	I	用于启用器件内部逻辑、接口运行和 VCC1 稳压器（如果选择）的数字输入引脚。
NC	39	O	未连接
BIAS	40		VCC2 偏置稳压器的可选输入。从外部电源而不是 VIN 为 VCC2 供电可以降低高 V_{IN} 时的功率损耗。
GND	PAD	G	散热焊盘

1. I = 输入，O = 输出，I/O = 输入或输出，G = 接地，P = 电源。

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
输入	BIAS 至 AGND	-0.3	59	V
输入	VIN、ISNSP、ISNSN 至 AGND	-0.3	59	V
输入	EN/UVLO、nRST	-0.3	59 (4)	V
输入			$V_{(VIN)}$ + 5 (4)	V
输入	SS/ATRK、DTRK、RT、SYNC、MODE、SDA、SCL、ADDR/SLOPE、CFG2 至 AGND (3)	-0.3	5.8	V
输入	FB、VIN-FB 至 AGND	-0.3	5.8	V
输入	ISNSP 至 ISNSN	-0.3	0.3	V
输入	CSA、CSB 至 SW1	-0.3	0.3	V
输入	SW1、SW2 至 AGND（直流）	-0.5	59	V
输入	SW1、SW2 至 AGND（持续时间 ≤ 100ns）	-2	59	V
输入	SW1、SW2 至 AGND（持续时间 ≤ 10ns）	-3	59	V
输入	SW1、SW2 至 AGND（持续时间 ≤ 5ns）	-4	59	V
输入	PGND 至 AGND	-0.3	0.3	V
输出	VCC1、VCC2 至 AGND	-0.3	5.5	V
输出	VOUT、DRV1 至 AGND	-0.3	59	V
输出	nFLT 至 AGND	-0.3	5.8	V
输出	COMP、ILIMCOMP/ISET、CDC 至 AGND(2)	-0.3	5.8	V
输出	LO1、LO2 至 PGND	-0.3	$V_{(VCC2)}$+0.3	V
输出	HB1 至 SW1、HB2 至 SW2	-0.3	5.5 (5)	V
输出		-0.3	6	V
输出	HO1 至 SW1	-0.3	$V_{(HB1)}$+0.3	V
输出	HO2 至 SW2	-0.3	$V_{(HB2)}$+0.3	V
输出	HO1、HO2、HB1、HB2 至 AGND	-0.3	65	V
贮存温度，T_{STG}		-55	150	°C
工作结温，T_J (3)		-40	150	

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 该引脚具有内部最大电压钳位，可处理典型 1.6mA 的电流
(3) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。
(4) 这两个条件都需要进行观察
(5) 当电压大于指定的最大值时，工作寿命会缩短

5.2 处理额定值

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002(1)		±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011	转角引脚	±750	
			其他引脚	±500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

Copyright © 2025 Texas Instruments Incorporated

5.3 建议运行条件

在建议的工作结温范围内测得（除非另有说明）(1)

		最小值	标称值	最大值	单位
$V_{(VIN)}$	输入电压检测	0	48	55	V
$V_{(BIAS)}$	偏置输入电压电源	0		55	V
	输入/偏置启动电压	3.5			V
	PCM 运行的最小电压	6			V
$V_{(VOUT)}$	输出电压检测	1	53.5	55 (3)	V
$V_{(DRV1)}$	高电压驱动引脚输出	0		55	V
	ISNSP、ISNSN	2.8		55	V
$R_{(SNS)}$	电流限制检测电阻器		10		mΩ
	电流限制检测电阻器容差	-1		1	%
$C_{(VCC1)}$	VCC1 稳压器输出电容	2			μF
$C_{(VCC2)}$	VCC2 稳压器输出电容	6			μF
V_{FB}	FB 输入	0		$V_{(VCC2)}$	V
V_{IL}	逻辑引脚低电平（MODE、DTRK、SYNC、SDA、SCL）			0.4	V
V_{IH}	逻辑引脚高电平（MODE、DTRK、SYNC、SDA、SCL）	1.3			V
F_{SW}	典型开关频率	100		2200	kHz
F_{SYNC}	同步开关频率范围	100		2200	kHz
T_J	工作结温(2)	-40		150	°C

(1) 运行额定值是指器件预期正常工作的条件。有关规格和测试条件，请参阅“电气特性”。
(2) 高结温会缩短工作寿命。
(3) 标称值由最小 OVP 阈值决定。

5.4 热性能信息

热指标(1)		LM51772-Q1	单位
		QFN	
		40 引脚	
R_{qJA}	结至环境热阻	33.9	°C/W
$R_{qJC(top)}$	结至外壳（顶部）热阻	26.6	°C/W
R_{qJB}	结至电路板热阻	15.4	°C/W
Y_{JT}	结至顶部特征参数	0.4	°C/W
Y_{JB}	结至电路板特征参数	15.4	°C/W
$R_{qJC(bot)}$	结至外壳（底部）热阻	4.4	°C/W

(1) 有关传统与新型热指标的更多信息，请参阅 SPRA953 应用报告。

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 150°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数		测试条件		最小值	典型值	最大值	单位
电源电流							
	流入 VIN 的关断电流	$V_{(VIN)}$ = 48V，$V_{(BIAS)}$ = 0V，$V_{(EN)}$ = 0V	T_J = 25°C		1.1	1.5	μA
			T_J = -40°C 至 125°C		1.1	2	μA
	流入 BIAS 的关断电流	$V_{(VIN)}$ = 0V，$V_{(EN)}$ = 0V	T_J = 25°C		1.3	1.7	μA
			T_J = -40°C 至 125°C		1.3	2.2	μA
	流入 VIN 的待机电流	$V_{(VIN)}$ = 12V，$V_{(BIAS)}$ = 0V，$V_{(nRST)}$ = 高电平	T_J = 25°C		55	75	μA
			T_J = -40°C 至 125°C		55	100	μA
	流入 BIAS 的静态电流	$V_{(EN)}$ = 3.3V，$V_{(FB)}$ > 1V，启用 uSleep，ILIMCOMP = $V_{(VCC2)}$，EN_VCC1 = 0b0	T_J = 25°C		65	75	μA
			T_J = -40°C 至 125°C		65	100	μA
VCC1 稳压器							
	VCC1 调节	V_I = 12.0V，$I_{(VCC1)}$ = 1mA		4.95	5	5.05	V
	VCC1 压降电压	$I_{(VCC1)}$ = 34mA	V_I = 5V		0.6	1.4	V
			V_I = 4.5V		0.6	1.5	V
	VCC1 拉电流限值	VCC1=GND	V_I = 12V	34		70	mA
VCC2 稳压器							
	VCC2 调节	V_{BIAS} = 12.0V，$I_{(VCC2)}$ = 20mA		4.85	5	5.1	V
	VCC2 压降电压	$I_{(VCC2)}$ = 45mA	V_I = 4V		130	300	mV
			V_I = 3.5V		190	400	mV
	VCC2 拉电流限值	$V_{(VCC2)}$ ≥ 3V	V_I = 6V，V_{BIAS} = 12V	200	260	450	mA
$V_{T+(VCC2)}$	正向阈值	$V_{(VCC2)}$ 上升		3.3	3.35	3.4	V
$V_{T-(VCC2)}$	负向阈值	$V_{(VCC2)}$ 下降		3	3.05	3.1	V
$V_{T+(Force,BIAS)}$	强制性 $V_{(BIAS)}$ 的正向阈值	FORCE_BIASPIN = 0b1		4.5	4.6	4.7	V
$V_{hyst(Force,BIAS)}$	强制性 V(BIAS) 的 LDO 切换迟滞			230	275		mV
$V_{T+(VCC2,SUP)}$	LDO 切换的正向阈值	FORCE_BIASPIN = 0b0		6.7	6.8	6.9	V
$V_{hyst(VCC2,SUP)}$	LDO 切换迟滞			350	400		mV
	VCC2 UVLO 上升检测延迟时间	$V_{(VCC2)}$ 上升			100		μs
nRST							
$V_{T+(nRST)}$	使能正向阈值	nRST 上升				1.4	V
$V_{T-(nRST)}$	使能负向阈值	nRST 下降		0.35			V
Vhyst(nRST)	使能阈值迟滞				300		mV
EN/UVLO							
	VDET 正向阈值	$V_{(VIN)}$ 上升，VDET_RISE = 0x3		3.3	3.4	3.5	V
	VDET 负向阈值	$V_{(VIN)}$ 下降，VDET_FALL = 0x0		2.6	2.7	2.799	V
$V_{T+(UVLO)}$	UVLO 正向阈值	$V_{(EN/UVLO)}$ 上升		1.23	1.25	1.27	V
$V_{T-(UVLO)}$	UVLO 负向阈值	$V_{(EN/UVLO)}$ 下降		1.18	1.2	1.22	V
$V_{hyst(UVLO)}$	UVLO 阈值迟滞			38	50	62	mV
I_{UVLO}	UVLO 迟滞灌电流	$V_{(EN/UVLO)}$ < 1.26V		4	5	6	μA

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 150°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件		最小值	典型值	最大值	单位
$t_{d(UVLO)}$	UVLO 检测延迟时间		$V_{(EN/UVLO)}$ 下降		25.5	30	38.5	µs
$V_{T+(POR)}$	POR 正向阈值	POR 正向阈值	VIN 上升或 BIAS 上升			1.75		V
$V_{T-(POR)}$	POR 负向阈值	POR 负向阈值	VIN 下降或 BIAS 下降			1.7		V
SYNC								
$V_{T+(SYNC)}$	SYNC 输入正向阈值						1.19	V
$V_{T-(SYNC)}$	SYNC 输入负向阈值				0.41			V
	SYNC 活动检测频率				99			kHz
$t_{d(Det,Sync)}$	SYNC 活动检测频率阈值		以 $f_{(SYNC)}$ 为基准				3	周期
	SYNC PLL 锁定时间		以 $f_{(SYNC)}$ 为基准	直到 $f_{(SYNC)}$ - 5% < $f_{(sw)}$ < $f_{(SYNC)}$ + 5%		10		周期
	SYNC 高电平输出电压降		EN_SYNC_OUT = 0b1 $I_{(SYNC)}$ = 2mA，$V_{(VCC2)}$ ≥ 3.5V	以 $V_{(VCC2)}$ 为基准			0.4	V
	SYNC 低电平输出电压						0.3	V
	SYNC 输出驱动强度		EN_SYNC_OUT = 0b1 $V_{(VCC2)}$ = 5V	灌电流	-42	-31	-22	mA
				拉电流	22	34	42	mA
软启动								
$I_{(SS)}$	软启动电流				9	10	11	uA
	SS 下拉开关 $R_{DS(on)}$		$V_{(SS)}$ = 1V			21	40	Ω
$t_{d(DISCH;SS)}$	SS 引脚放电时间		从内部 SS 放电到软启动电流可以再次为引脚上的电容充电的时间		500			µs
$t_{d(EN_SS)}$	SS 引脚斜坡启动延迟时间		软启动电流开始前的内部延迟		2.5		4	µs
$V_{(SS,clamp)}$	SS 引脚的钳位电压					4.1		V
VOUT 跟踪								
$V_{T+(DTRK)}$	DTRK 正向阈值		$V_{(DTRK)}$ 上升				1.19	V
$V_{T-(DTRK)}$	DTRK 负向阈值		$V_{(DTRK)}$ 下降		0.41			V
	DTRK 活动检测频率	DTRK 活动检测频率			148			kHz
$t_{d(DTRK)}$	DTRK 检测延迟时间						3	周期
fc(LPF)	内部低通的转角频率					40		kHz
	$V_{(REF)}$ 电压失调误差	$V_{(REF)}$ 电压失调误差	$f_{(DTRK)}$ = 500kHz，占空比 = 50%，$V_{(REF)}$ = 1V				±10	mV
脉宽调制								
	开关频率		R_{RT} = 14.20kΩ，		2000	2200	2400	kHz
	开关频率		R_{RT} = 15.63kΩ，		1845	2000	2255	kHz
	开关频率		R_{RT} = 316kΩ，		90	100	110	kHz
	最短可控导通时间		fPWM，R_{RT} = 14kΩ，正电感器电流	升压模式		64		ns
				降压模式		107		ns
	最短可控关断时间			升压模式		96		ns
				降压模式		97		ns
	RT 稳压电压					0.75		V

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 150°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件		最小值	典型值	最大值	单位
模式选择								
$V_{T+(MODE)}$	模式输入正向阈值						1.19	V
$V_{T-(MODE)}$	模式输入负向阈值				0.41			V
电流检测								
$V_{th+(CSB-CSA)}$	正峰值电流限制阈值				45	50	55	mV
Vth-(CSB-CSA)	负峰值电流限制阈值		T_J = –40°C 至 125°C		-56	-50	-44	mV
平均电流限值								
$gm_{(ISET)}$	电流检测放大器跨导		禁用 I2C 接口或 SEL_ISET_PIN = 0b1，$V_{(ISNSP)}$ > 3.3V，EN_NEG_CL_LIMIT = 0	25mV ≤ $\Delta V_{(ISNS)}$ ≤ 50mV	0.9	1	1.1	mS
	失调电压		V_{ISNS} > 4.8V	T_J= 25°C	-1.5	0	1.5	mV
			V_{ISNS} > 4.8V	T_J = –40°C 至 125°C	-2.5	0	2.5	mV
	电流检测放大器输出电流		禁用 I2C 接口或 SEL_ISET_PIN = 0b1，$V_{(ISNSP)}$ > 3.3V，EN_NEG_CL_LIMIT = 0	5mV	2	5	8	µA
				25mV	21.5	25	28.5	µA
				50mV	45	50	55	µA
$gm_{(ILIMCOMP)}$	电流检测放大器跨导		启用 I2C 接口且 SEL_ISET_PIN = 0b0，V_{ISNS} > 4.8V，N_NEG_CL_LIMIT = 0	$\Delta V_{(ISNS)}$ = 30mV 和 50mV	450	500	550	µS
	电流限制		$R_{(ISNS)}$ = 10mΩ±1%，ILIM_THRESHOLD = 0x64		4.75	5	5.25	A
$\Delta V_{(ISNSx)}$	电流限制阈值电压		ILIM_THRESHOLD = 0x14	EN_NEG_CL_LIMIT = 0，T_J=-10°C 至 70°C，ISNSP/N ≥ 5V	8.6	10	11.4	mV
	电流限制阈值电压		ILIM_THRESHOLD = 0x3C		28.8	30	31.2	mV
	电流限制阈值电压		ILIM_THRESHOLD = 0x64		48	50	52	mV
$\Delta V_{(ISNSx)}$	电流限制阈值电压	电流限制阈值电压	ILIM_THRESHOLD = 0xFF	EN_NEG_CL_LIMIT = 0，T_J=-10°C 至 70°C，ISNSP/N ≥ 5V	67.2	70	72.8	mV
	典型电流限制阈值电压编程范围				5		70	mV
	电流限制阈值电压步长		从 5mV 到 68.5mV			0.5		mV
	禁用 ILIM 的最小电压		以 VCC2 为基准		75			%
$V_{(SET)}$	ISET 调节阈值电压				0.95	1	1.05	V
误差放大器								
V_{REF}	FB 基准电压				0.99	1	1.01	V
	FB 引脚漏电流		$V_{(FB)}$ = 1V			2	60	nA
	输出电压精度		$V_{(FB)}$=VCC2，SEL_DIV20=0b1	Vo,nom = 5V	4.75	5	5.25	V
				Vo,nom = 20V	19.6	20	20.4	V
				Vo,nom = 48V	47.04	48	48.96	V
	跨导				510	600	690	µS
	COMP 拉电流					95		µA
	COMP 灌电流					120		µA

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 150°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件		最小值	典型值	最大值	单位
	COMP 钳位电压		$V_{(FB)}$ = 990mV		1.2	1.25	1.3	V
	COMP 钳位电压		$V_{(FB)}$ = 1.01V		0.225	0.25	0.275	V
$V_{T+(SEL,iFB)}$	选择内部 FB 工作模式的最小电压		$V_{(FB)}$ 上升		2.6			V
$t_{d(uSleep)}$	从 uSleep 唤醒的延迟时间					7		µs
OVP								
VT+(OVP)	过压上升阈值		FB 上升以 V_{REF} 为基准		107	110	113	%
VT-(OVP)	过压下降阈值		FB 下降以 V_{REF} 为基准		101	105	109	%
VT+(OVP2)	过压上升阈值		$V_{(VOUT)}$ 上升	V_OVP2 = 0b111111	53.5	55	56.5	V
VT+(IVP)	输入过压上升阈值		$V_{(VIN)}$ 上升	IVP_VOLTAGE = 0b00101010	9.9	10	10.1	V
	过压抗尖峰脉冲时间				9	10	12.5	µs
nFLT								
	nFLT 下拉开关 R_{DSON}		1mA 灌电流			85	140	Ω
$V_{T+(PG)}$	欠压正向阈值		FB 上升（以 V_{REF} 为基准）		92	95	97	%
VT-(PG)	欠压负向阈值		FB 下降（以 V_{REF} 为基准）		87	90	93	%
	nFLT 关断状态漏电流		$V_{(nFLT)}$=12V				100	nA
$t_{d(nFLT-PIN)}$	抗尖峰脉冲滤波器					20	37	µs
MOSFET 驱动器								
t_r	上升时间	LO1、LO2	C_G = 3.3nF			10		ns
t_r	下降时间		C_G = 3.3nF			8		ns
t_f	上升时间	HO1、HO2	C_G = 3.3nF			15		ns
t_f	下降时间		C_G = 3.3nF			15		ns
t_t	转换（死区）时间		C_G = 3.3nF	$R_{(RT)}$ = 316kΩ (0.1MHz)，SEL_MIN_DEADTIME_GDRV = 0b01，SEL_SCALE_DT = 0b1，EN_CONST_TDEAD = 0b0		42		ns
t_t	转换（死区）时间		C_G = 3.3nF	$R_{(RT)}$ = 14.2kΩ (2.2MHz)，SEL_MIN_DEADTIME_GDRV = 0b01，SEL_SCALE_DT = 0b1，EN_CONST_TDEAD = 0b0		19.5		ns
	栅极驱动器高侧导通电阻	LO1、LO2	$I_{(test)}$ = 500mA			1.8		Ω
	栅极驱动器高侧导通电阻	HO1、HO2				1.5		Ω
	栅极驱动器低侧导通电阻	LO1、LO2				0.9		Ω
	栅极驱动器低侧导通电阻	HO1、HO2				0.8		Ω
$V_{TH-(BOOT_UV)}$	负向自举 UVLO 阈值		V(HBx) - V(SWx) 下降		2.5	2.7	3.1	V
$V_{TH-(BOOT_UV)}$	自举 UVLO 迟滞					300		mV

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 150°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件		最小值	典型值	最大值	单位
V_{TH+} (BST_OV)	正向自举过压阈值		V(HBx) - V(SWx) 上升，I_HBx=10mA		5.1	5.5	5.9	V
V_{TH} (GATEOUT)	栅极驱动器输出开关检测	LO1、LO2	以 VCC 为基准			37		%
V_{TH} (GATEOUT)	栅极驱动器输出开关检测	HO2、HO2	以 V(HBx) - V(SWx) 为基准			37		%
热关断								
T_{T+J}	热关断阈值	热关断阈值	T_J 上升			164		°C
	热关断迟滞	热关断迟滞				15		°C
热警告								
	热警告阈值		T_J 上升	THW_THRESHOLD=0b00		140		°C
	热警告典型值编程范围				95		140	°C
	热警告精度					±10		°C
R2D 接口								
	内部基准电阻				31.77	33	34.23	kΩ
R_{CFG}	外部选择电阻器电阻	R2D 设置 #0				0	0.1	kΩ
		R2D 设置 #1			0.49567	0.511	0.52633	kΩ
		R2D 设置 #2			1.1155	1.15	1.1845	kΩ
		R2D 设置 #3			1.8139	1.87	1.9261	kΩ
		R2D 设置 #4			2.6578	2.74	2.8222	kΩ
		R2D 设置 #5			3.7151	3.83	3.9449	kΩ
		R2D 设置 #6			4.9567	5.11	5.2633	kΩ
		R2D 设置 #7			6.2953	6.49	6.6847	kΩ
		R2D 设置 #8			8.0025	8.25	8.4975	kΩ
		R2D 设置 #9			10.185	10.5	10.815	kΩ
		R2D 设置 #10			12.901	13.3	13.699	kΩ
		R2D 设置 #11			15.714	16.2	16.686	kΩ
		R2D 设置 #12			19.885	20.5	21.115	kΩ
		R2D 设置 #13			24.153	24.9	25.647	kΩ
		R2D 设置 #14			29.197	30.1	31.003	kΩ
		R2D 设置 #15			35.405	36.5	37.595	kΩ

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 150°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数		测试条件		最小值	典型值	最大值	单位
保护/监测							
	SCP 断续模式导通时间			0.85	1	1.15	ms
	SCP 断续模式关断时间			20.4	24	27.6	ms
电缆压降补偿							
	为进行电缆压降补偿而利用外部反馈提高的 VOUT 值	$R_{(FB,top)}$ = 100kΩ，CDC_GAIN = 0b01	$V_{(CDC)}$ = 0.2V	0.08	0.1	0.12	V
			$V_{(CDC)}$ = 1V	0.45	0.5	0.55	V
	为进行电缆压降补偿而利用内部反馈提高的 VOUT 值	CDC_GAIN = 0b01	$V_{(CDC)}$ = 0.2V	0.075	0.1	0.125	V
			$V_{(CDC)}$ = 1V	0.45	0.5	0.55	V
$gm_{(CDC)}$	CDC 电流检测放大器跨导	$\Delta V_{(IMON)}$ = 50mV 和 30mV	$V_{(ISNSP)}$ > 3.3V，EN_NEG_CL_LIMIT = 0	450	500	550	µS
	CDC 电流检测放大器带宽				1		MHz
	CDC 输出电流	$\Delta V_{(IMON)}$ = 50mV，EN_NEG_CL_LIMIT = 0		23.3	25.0	26.8	µA
		$\Delta V_{(IMON)}$ = 25mV，EN_NEG_CL_LIMIT = 0		10.6	12.5	14.4	µA
		$\Delta V_{(IMON)}$ = 5mV，EN_NEG_CL_LIMIT = 0		0.8	2.5	4.2	µA
驱动引脚							
	下拉电阻	SEL_DRV_SUP = 0b00、0b01、0b10				1400	Ω
	上拉电阻	SEL_DRV_SUP = 0b01 或 SEL_DRV_SUP = 0b10				1500	Ω
	最大输出电流	SEL_DRV_SUP = 0b00、0b01、0b10	灌电流	3	9	16	mA
	最大输出电流	SEL_DRV_SUP = 0b01 或 SEL_DRV_SUP = 0b10	拉电流	5	9	14	mA
	下拉电阻	SEL_DRV_SUP = 0b11				900	Ω
	上拉电阻					1200	Ω
	最大输出电流		灌电流	5	9	14	mA
	最大输出电流		拉电流	5	8	13	mA
	电荷泵开关频率	SEL_DRV_SUP = 0b11			100		kHz
输出放电							
	输出放电电流	VO_DISCH = 0b00		17.5	25	32.5	mA
		VO_DISCH = 0b01		35	50	65	mA
		VO_DISCH = 0b10		52.5	75	97.5	mA
$V_{TH-(DISCH)}$	放电完成阈值			0.4	0.5	0.6	V
展频							
	开关频率调制范围上限				7.8		%
	开关频率调制范围下限				-7.8		%

Copyright © 2025 Texas Instruments Incorporated

5.6 时序要求

在工作结温范围和建议的电源电压范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
总体器件特性						
	最短时间低电平 EN 切换	EN 从 H 切换到 L 并从 L 切换到 H 所测得的时间	22			µs
I²C 接口						
f_{SCL}	SCL 时钟频率	标准模式	0		100	kHz
		快速模式	0		400	
		快速+ 模式 (1)	0		1000	
t_{LOW}	SCL 时钟的低电平周期	标准模式	4.7			µs
		快速模式	1.3			
		快速+ 模式 (1)	0.5			
t_{HIGH}	SCL 时钟的高电平周期	标准模式	4.0			µs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			
t_{BUF}	停止和启动条件之间的总线空闲时间	标准模式	4.7			µs
		快速模式	1.3			
		快速+ 模式 (1)	0.5			
$t_{SU:STA}$	重复启动条件的建立时间	标准模式	4.7			µs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			
$t_{HD:STA}$	（重复）启动条件后的保持时间	标准模式	4.0			µs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			
$t_{HD:DAT}$	数据保持时间	标准模式	0			µs
		快速模式	0			
		快速+ 模式 (1)	0			
t_r	SDA 和 SCL 信号的上升时间	标准模式			1000	ns
		快速模式	20		300	
		快速+ 模式 (1)			20	
t_f	SDA 和 SCL 信号的下降时间	标准模式			300	ns
		快速模式	$20\times V_{DD}/5.5$		300	
		快速+ 模式 (1)	$20\times V_{DD}/5.5$		120	
$t_{su:STO}$	STOP 条件的建立时间	标准模式	4.0			µs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			
$t_{VD;DAT}$	数据有效时间	标准模式			3.45	µs
		快速模式			0.9	
		快速+ 模式 (1)			0.45	
$t_{VD;ACK}$	数据有效确认时间	标准模式			3.45	µs
		快速模式			0.9	
		快速+ 模式 (1)			0.45	
C_b	每个总线的容性负载	标准模式			400	pF
		快速模式			400	

(1) 快速+ 模式受支持但不完全符合 I²C 标准

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性

以下条件适用（除非另有说明）：T_J = 25°C，$V_{(VCC2)}$ = 5V

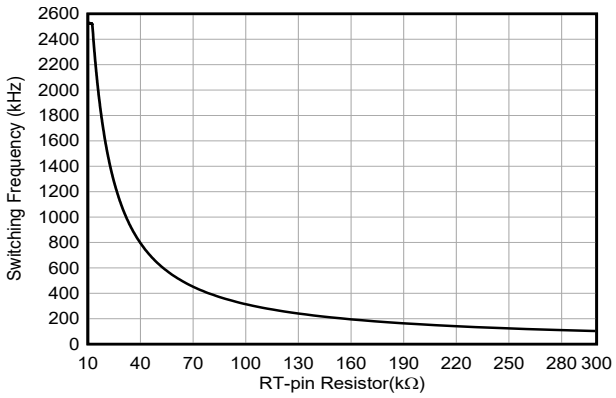


图 5-1. 开关频率与 RT 电阻间的关系

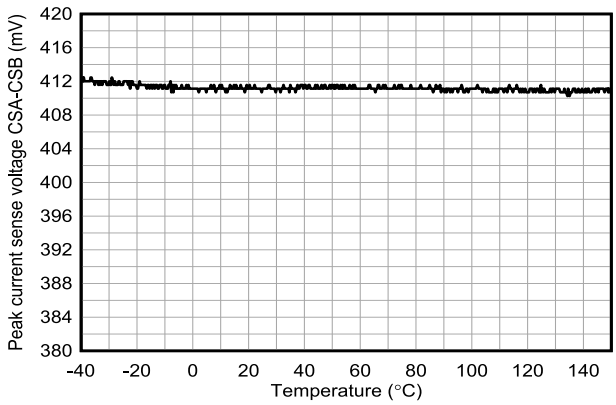


图 5-2. 开关频率与温度间的关系
$R_{(RT)}$ = 75KΩ

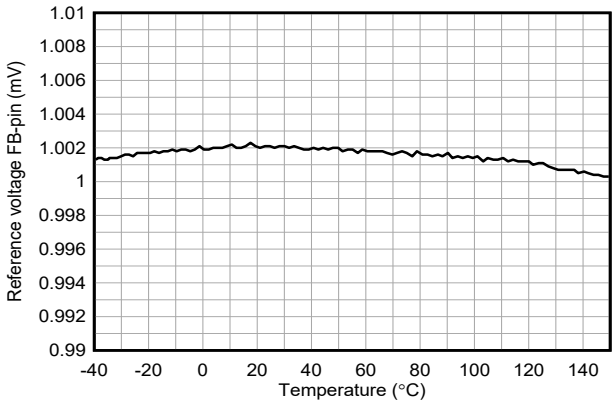


图 5-3. FB 引脚基准电压与温度间的关系

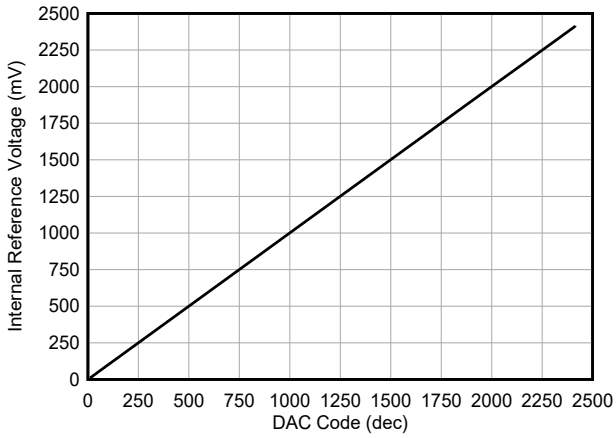


图 5-4. FB 引脚基准电压与 VO 寄存器 DAC 代码间的关系

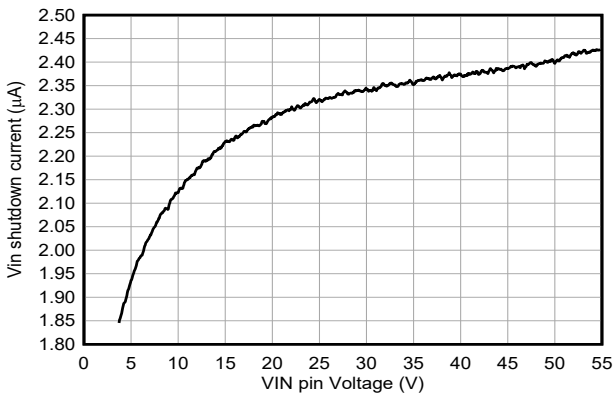


图 5-5. 流入 VIN 的关断电流与引脚电压间的关系
$V_{EN/UVLO}$ = 0V，$V_{(VIN)}$ = 12V，$V_{(BIAS)}$ = 0V

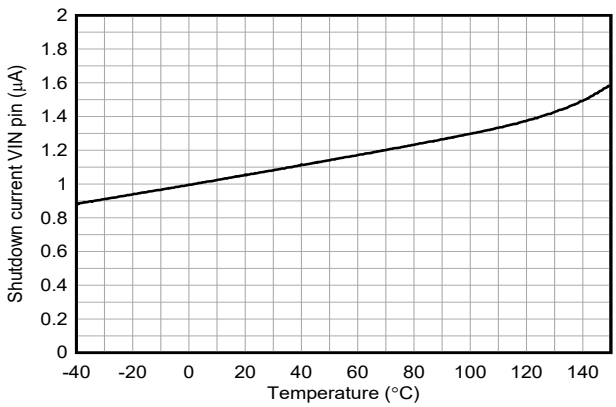


图 5-6. 流入 VIN 的关断电流与温度间的关系
$V_{EN/UVLO}$ = 0V，$V_{(VIN)}$ = 12V，$V_{(BIAS)}$ = 0V

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性（续）

以下条件适用（除非另有说明）：T_J = 25°C，$V_{(VCC2)}$ = 5V

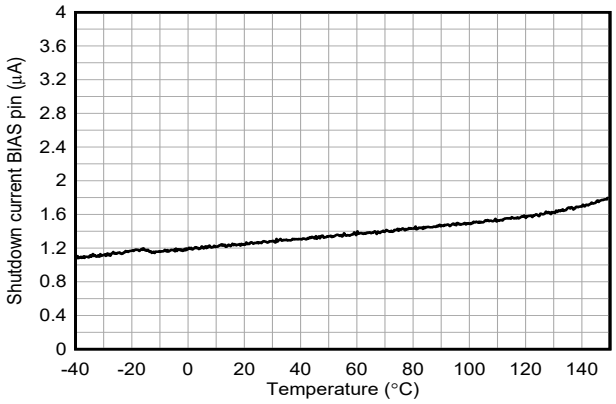


图 5-7. 流入 BIAS 的关断电流与温度间的关系
$V_{EN/UVLO}$ = 0V，$V_{(VIN)}$ = 3.5V，$V_{(BIAS)}$ = 12V

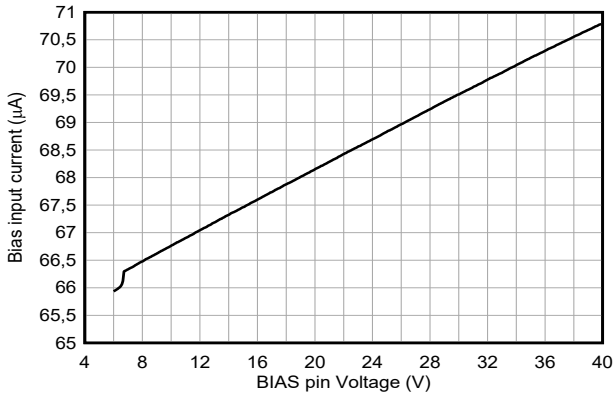


图 5-8. 流入 BIAS 的静态电流与 BIAS 引脚电压间的关系
$V_{(VIN)}$ = 3.5V

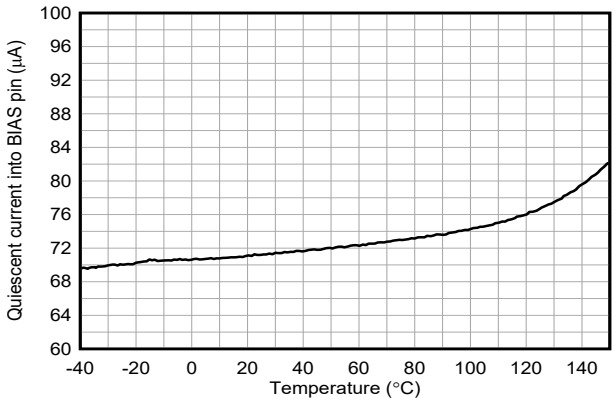


图 5-9. 流入 BIAS 的静态电流与 BIAS 间的关系
$V_{(BIAS)}$ = 12V，$V_{(VIN)}$ = 3.5V

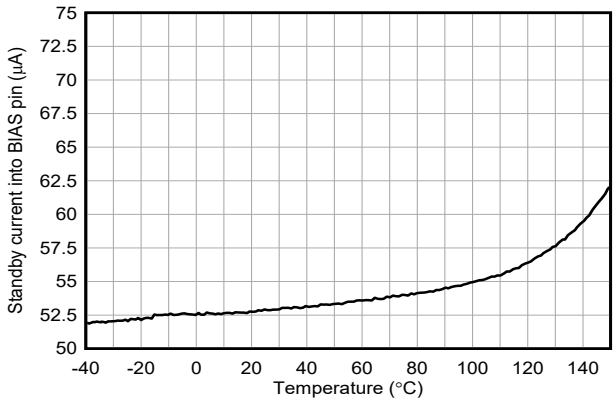


图 5-10. 流入 BIAS 的待机电流与温度间的关系
$V_{(VIN)}$ = 3.5V，$V_{(VIN)}$ = 12V

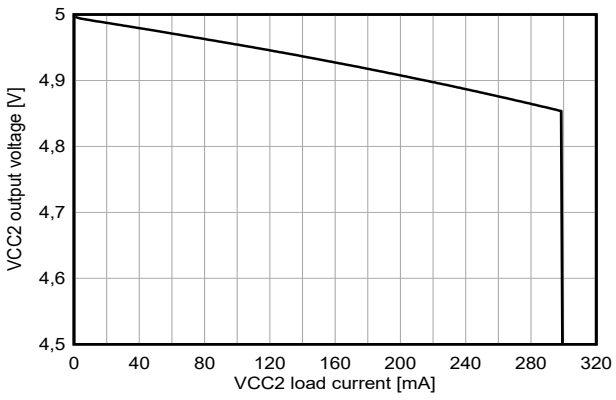


图 5-11. VCC2 LDO 输出电压与 VCC2 负载电流间的关系
$V_{(VIN)}$ = 12V，$V_{(BIAS)}$ = 0V

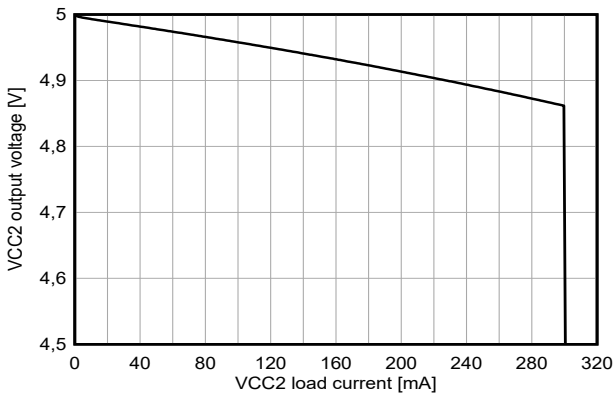


图 5-12. VCC2 LDO 输出电压与 VCC2 负载电流间的关系
$V_{(VIN)}$ = 3.5V，$V_{(BIAS)}$ = 12V

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性（续）

以下条件适用（除非另有说明）：T_J = 25°C，$V_{(VCC2)}$ = 5V

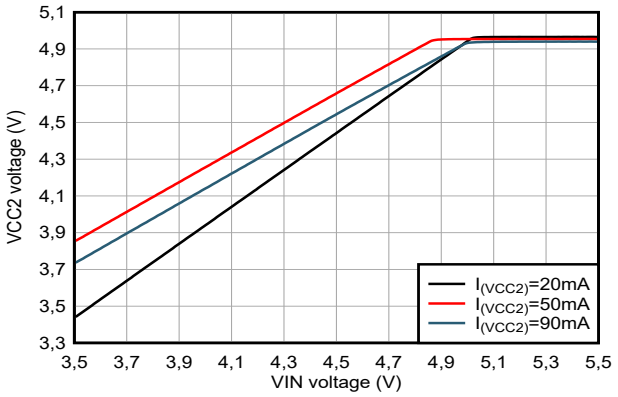


图 5-13. VCC2 LDO 输出电压与 VIN 电压间的关系
$V_{(BIAS)}$ = 0V

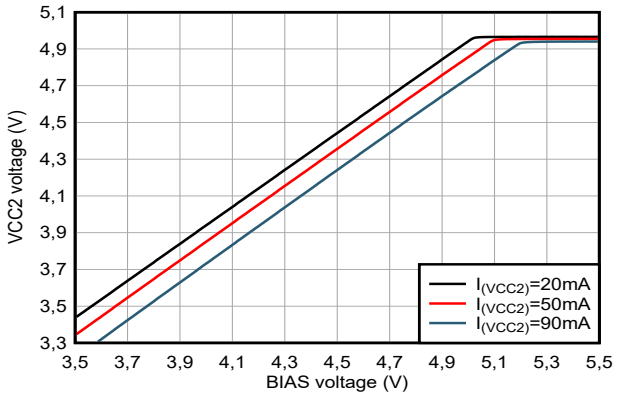


图 5-14. VCC2 LDO 输出电压与 BIAS 电压间的关系
$V_{(VIN)}$ = 2.5V

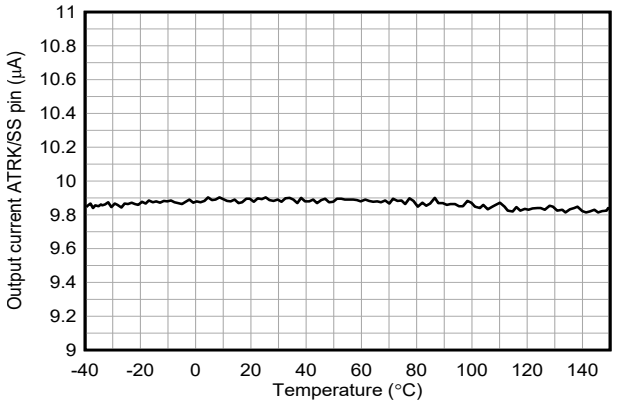


图 5-15. 软启动电流与温度间的关系

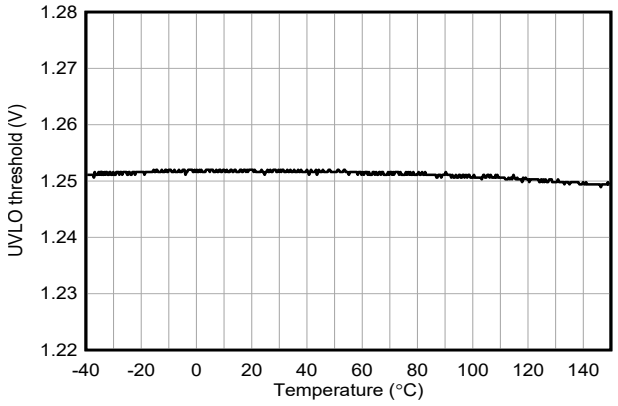


图 5-16. EN/UVLO 阈值与温度间的关系

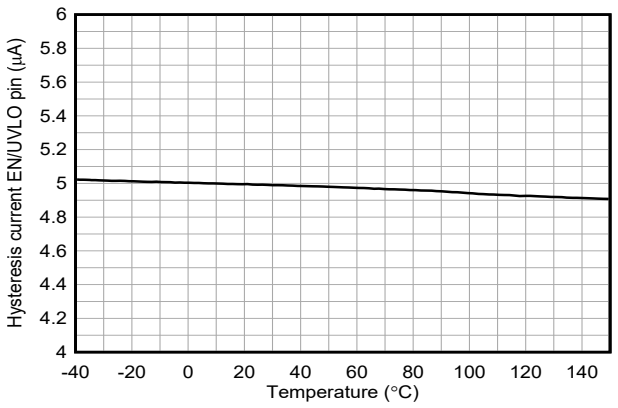


图 5-17. EN/UVLO 上的迟滞电流与温度间的关系

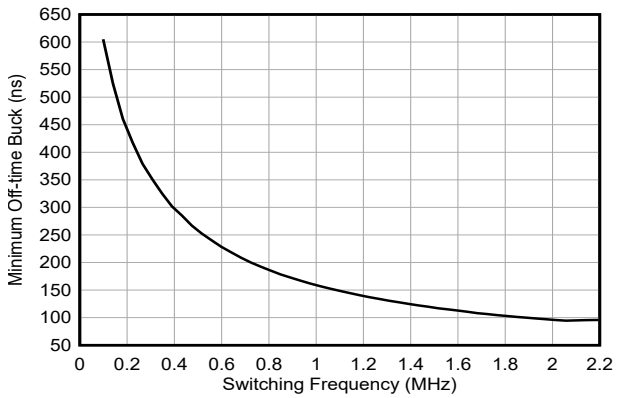


图 5-18. 降压最短关断时间与开关频率间的关系

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性（续）

以下条件适用（除非另有说明）：T_J = 25°C，$V_{(VCC2)}$ = 5V

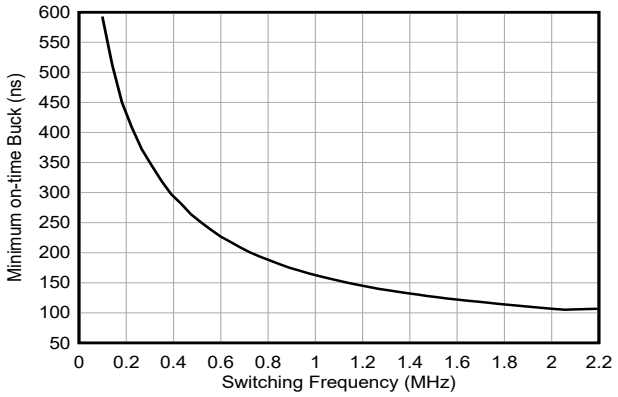


图 5-19. 降压最短导通时间与开关频率间的关系

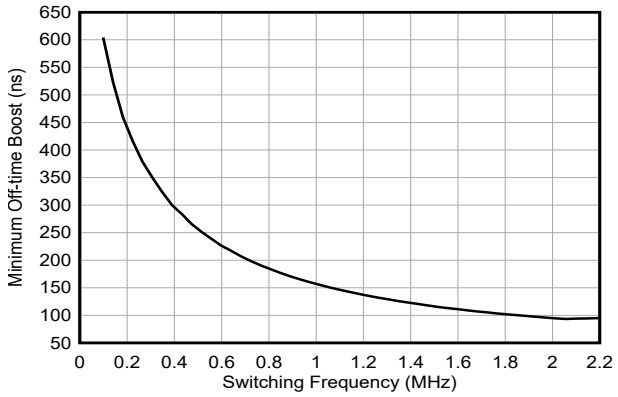


图 5-20. 升压最短关断时间与开关频率间的关系

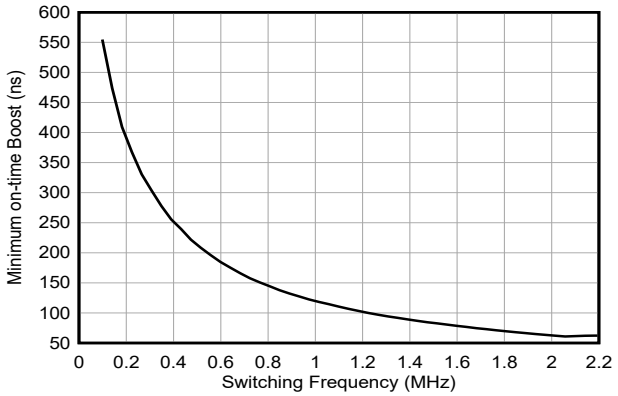


图 5-21. 升压最短导通时间与开关频率间的关系

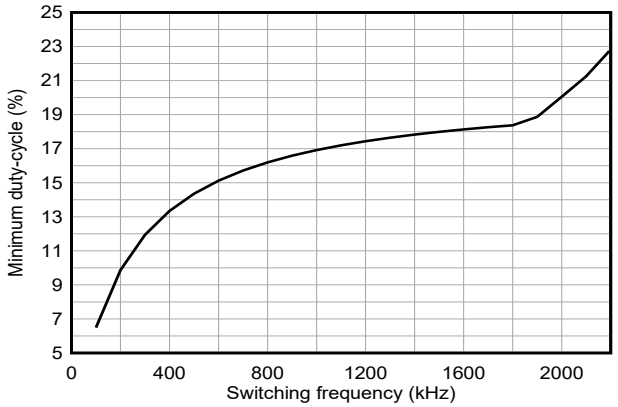


图 5-22. PSM 运行的降压最小占空比与开关频率间的关系（SYNC_OUT = 启用）

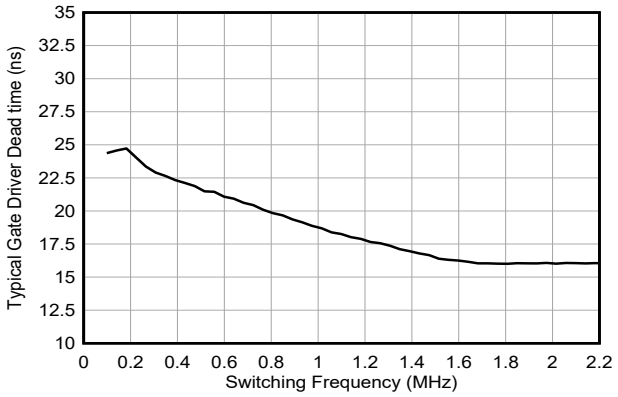


图 5-23. 栅极驱动器转换（死区）时间与开关频率间的关系 SEL_MIN_DEADTIME_GDRV = 0b01，SEL_SCALE_DT = 0b0，EN_CONST_TDEAD = 0b0

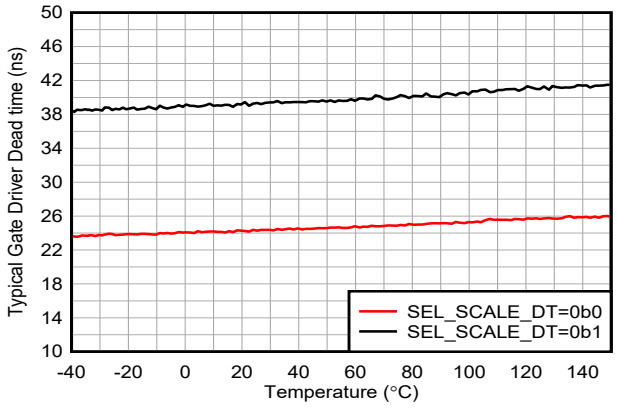


图 5-24. 栅极驱动器转换（死区）时间与开关频率间的关系 $f_{(sw)}$ = 100kHz，SEL_MIN_DEADTIME_GDRV = 0b01，EN_CONST_TDEAD = 0b0，低侧关断，高侧导通

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性（续）

以下条件适用（除非另有说明）：T_J = 25°C，$V_{(VCC2)}$ = 5V

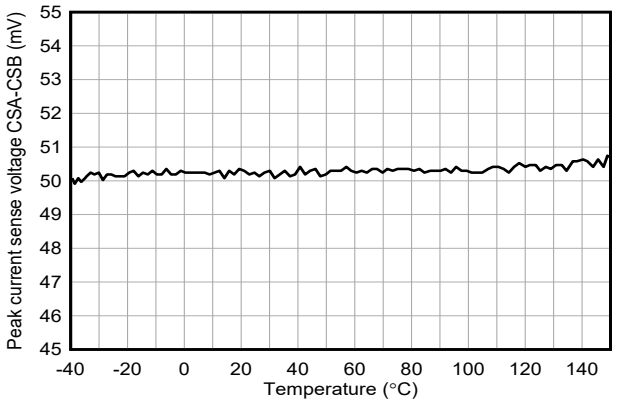


图 5-25. 峰值电流限制阈值电压与温度间的关系

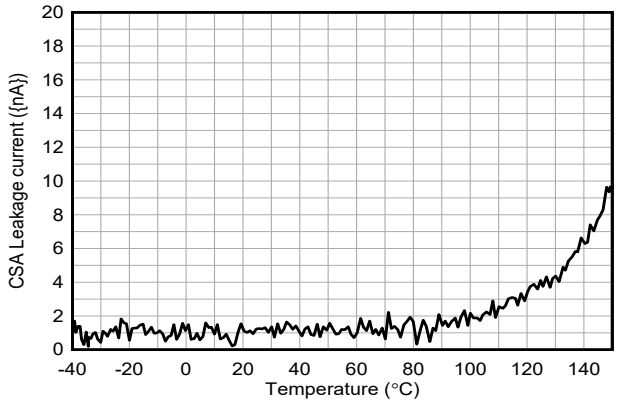


图 5-26. CSA 输入电流与温度间的关系

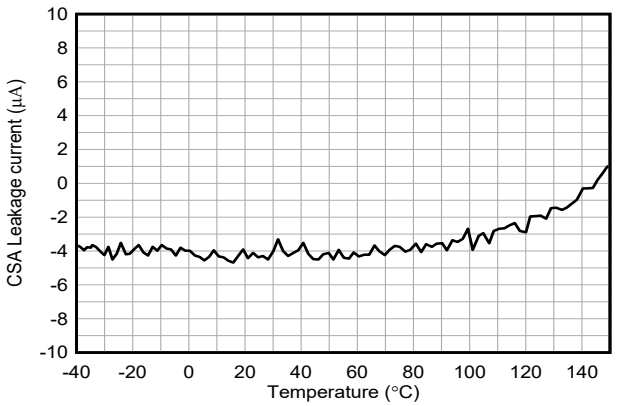


图 5-27. CSB 输入电流与温度间的关系

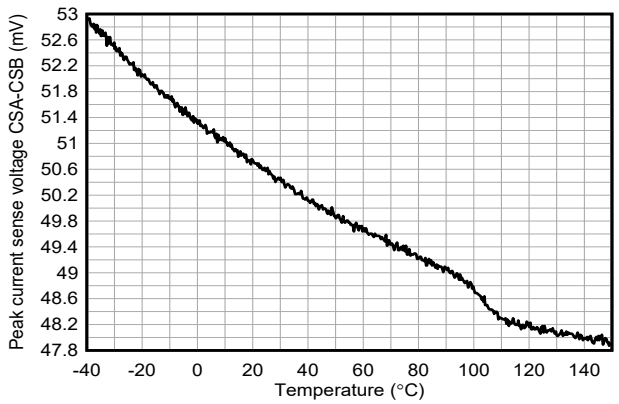


图 5-28. 平均电流限制阈值电压与温度间的关系
ILIM_THRESHOLD = 0x64

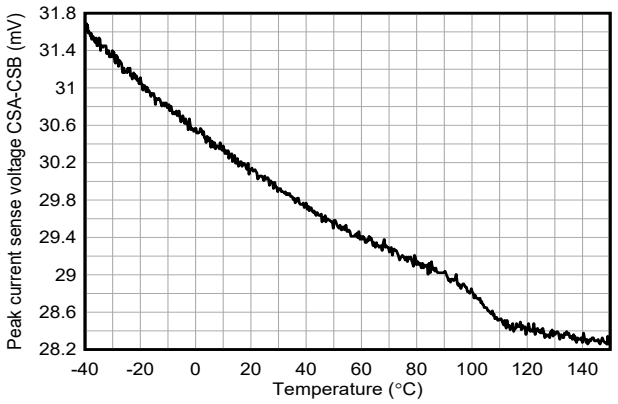


图 5-29. 平均电流限制阈值电压与温度间的关系
ILIM_THRESHOLD = 0x3C

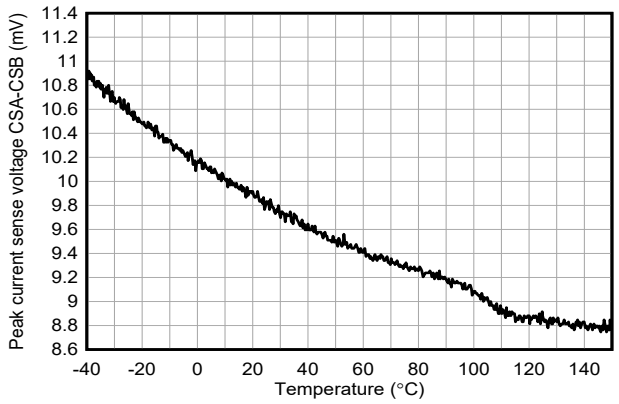


图 5-30. 平均电流限制阈值电压与温度间的关系
ILIM_THRESHOLD = 0x14

Copyright © 2025 Texas Instruments Incorporated

6 参数测量信息

栅极驱动器上升时间和下降时间

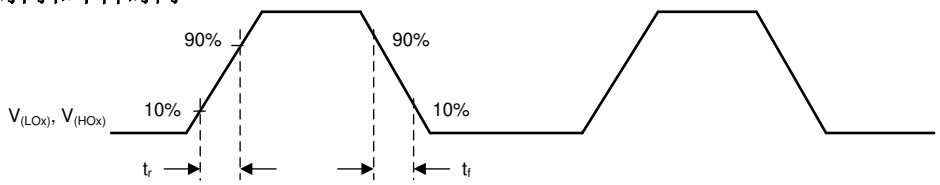


图 6-1. 栅极驱动器 t_r、t_f 时序图

栅极驱动器死区（转换）时间

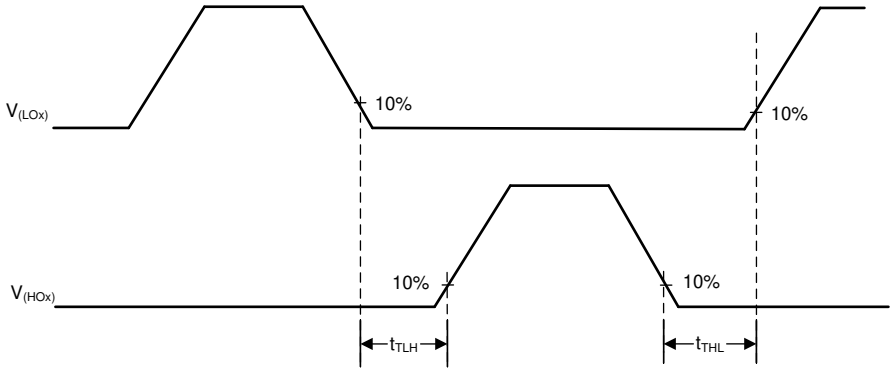


图 6-2. 栅极驱动器 t_t 时序图

Copyright © 2025 Texas Instruments Incorporated

7 详细说明

7.1 概述

LM51772-Q1 是一款四开关降压/升压控制器。无论输入电压是高于、等于还是低于调节后的输出电压，该器件均可提供稳定的输出电压。在省电模式下，该器件支持在整个输出负载范围内实现出色的效率。

LM51772-Q1 以固定开关频率运行（fPWM 模式下），该频率可通过 RT 和 SYNC 引脚进行设置。在降压、升压和降压/升压运行期间，开关频率保持恒定。该器件在所有工作模式下均可保持小模式转换纹波。

可以使用集成 I2C 接口动态编程输出电压和器件配置。集成和可选的高侧电流传感器具有精确的输出电流限制功能。LM51772-Q1 的平均电流限值还可通过 I2C 接口进行配置。

Copyright © 2025 Texas Instruments Incorporated

7.2 功能方框图

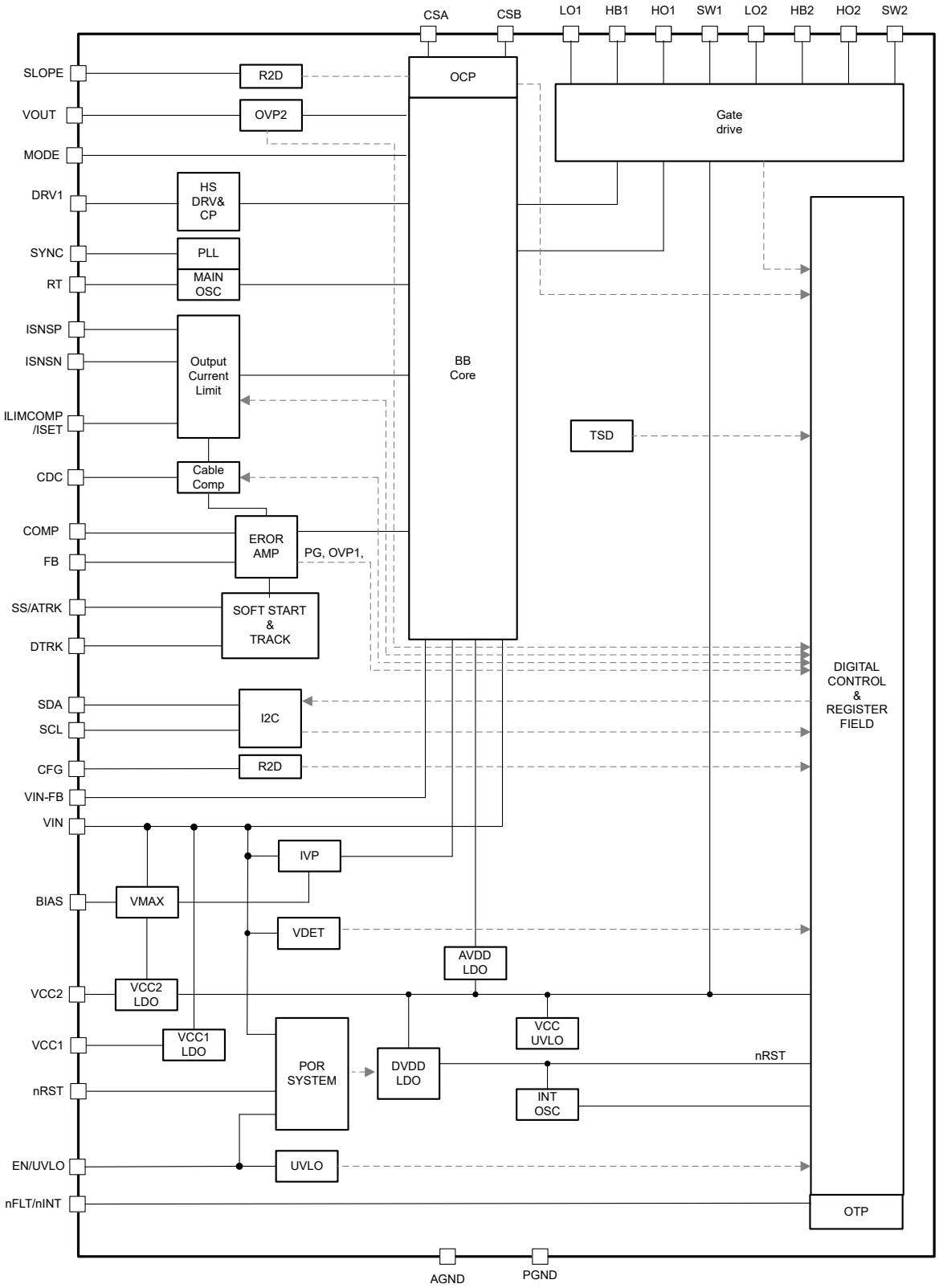


图 7-1. LM51772-Q1 功能方框图

Copyright © 2025 Texas Instruments Incorporated

7.3 特性说明

7.3.1 降压/升压控制方案

LM51772-Q1 降压/升压控制算法可确保在不同的工作模式之间进行无缝切换，并提供固定频率运行模式和功率级保护特性。内部状态机通过三个有效开关状态来控制电流：

状态 I：晶体管 Q1 和 Q3 导通。Q2 和 Q4 未导通（升压模式磁化状态）。

状态 II：晶体管 Q1 和 Q4 导通。Q2 和 Q3 未导通（升压消磁或降压磁化状态）。

状态 III：晶体管 Q2 和 Q4 导通。Q1 和 Q3 未导通（降压消磁状态）。

开关	状态 I	状态 II	状态 III
Q1	打开	打开	关闭
Q2	关闭	关闭	打开
Q3	打开	关闭	关闭
Q4	关闭	打开	打开

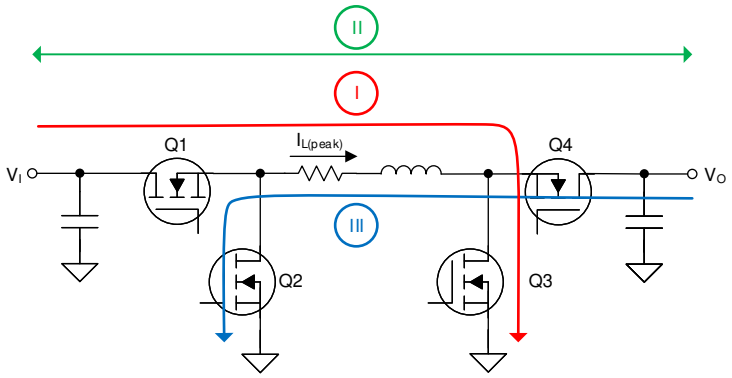


图 7-2. 降压/升压有效开关状态

7.3.1.1 降压模式

在降压模式下运行时，转换器用内部时钟信号启动一个降压磁化周期（状态 II）。当电感器达到其峰值电流时，转换器进入降压消磁状态 III。下一个时钟信号到来时，转换器改回降压磁化周期，并启动一个新的开关周期，对峰值电流进行采样。只要占空比未达到最短关断时间，电流控制就会保持在降压工作模式。

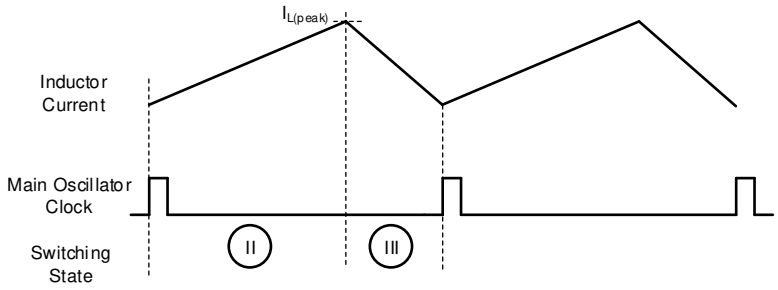


图 7-3. 连续电流降压运行模式下的电感器电流

7.3.1.2 升压模式

在升压模式下运行时，转换器用内部时钟信号启动一个升压磁化周期（开关状态 I）。在转换器对电感器电流进行采样之后，器件会转换到开关状态 II，即升压消磁状态。升压模式下的最大占空比受最短升压导通时间和所选开关频率的限制。

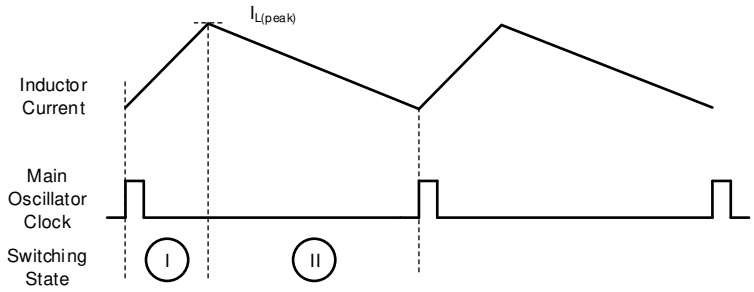


图 7-4. 连续电流升压运行模式下的电感器电流

7.3.1.3 降压/升压模式

一旦升压模式运行时的导通时间小于最短导通时间或降压模式下的关断时间小于最短关断时间，控制将转换至降压/升压运行模式。在连续电流降压/升压模式下，控制会在达到峰值电流之前增加一个升压磁化（状态 I）开关周期。因此，降压/升压运行模式始终包含全部三个开关周期（状态 I、状态 II 和状态 III）。此模式下的峰值电流检测在开关状态 I 结束时进行。

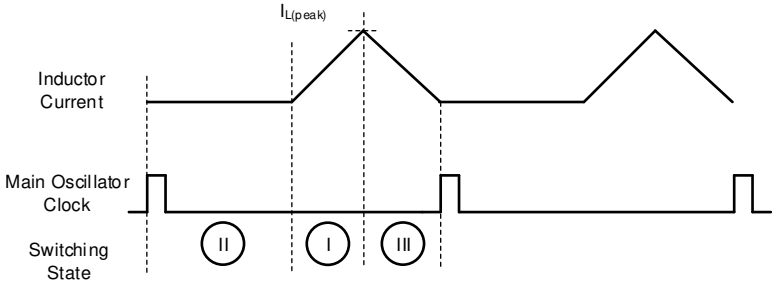


图 7-5. 连续降压/升压运行模式下的电感器电流

7.3.2 节能模式

当 MODE 引脚为低电平时，省电模式 (PSM) 将激活。在这种运行模式下，开关活动减少，效率最大化。如果 MODE 引脚为高电平，则会禁用省电模式。然后，转换器将在连续导通模式 (CCM) 或强制 PWM 模式 (fPWM) 下运行。

在 PFM 升压、降压或降压/升压模式下，转换器以低至定义的最小峰值电流运行。如果达到该最小电流（PSM 进入阈值），PWM 会将运行模式更改为单脉冲。单脉冲运行期间包含所有三种状态（I、II、III）。单脉冲运行期间的占空比基于计时器，并适应不同的 VIN 和 VOUT 检测电压。为了获得较小的输出电压纹波，转换器调制方案对低于 PSM 进入阈值的开关活动使用一个脉冲或多个单脉冲。

如果电感器电流（负载电流）进一步降低，单脉冲的频率会降至所选开关频率的大约四分之一。电感器（负载电流）进一步降低时，输出电压会增加，因为负载消耗的能量小于转换器在开关期间产生的能量。如果 V_O 增加，电压调节环路会检测到这一变化，并将器件置于暂停状态，或者如果启用，则进入 TI 专有的睡眠模式（μ Sleep）。

在 μ Sleep 模式下，两个低侧都会导通，为 HB1 和 HB2 提供高侧栅极电源以进行充电。其他内部电路会部分关断，以便将转换器的电流消耗降至尽可能低。如果输出电压达到标称输出电压设定点，则开关活动会在短暂的唤醒时间后再次开始。

Copyright © 2025 Texas Instruments Incorporated

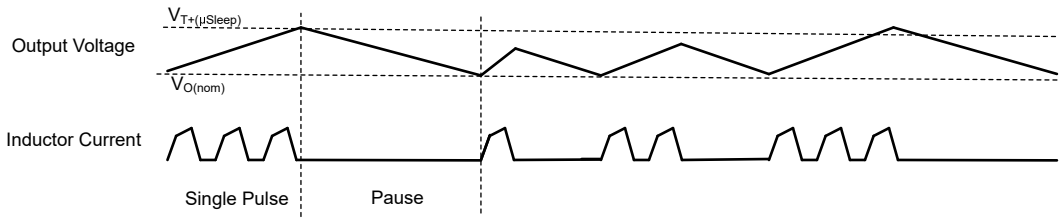


图 7-6. 省电模式的时序图（ µSleep 禁用 ）

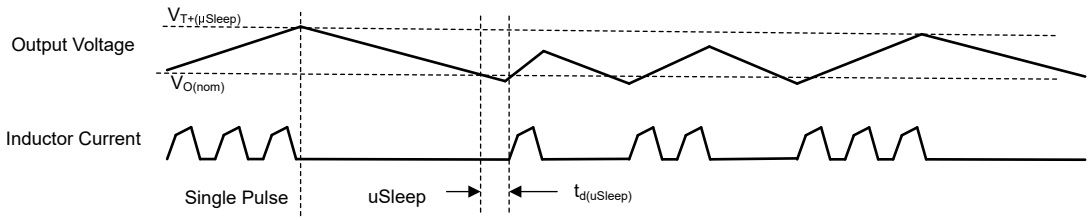


图 7-7. 省电模式的时序图（ µSleep 启用 ）

PSM - ACM（自动导通模式）是适用于 4 开关降压/升压运行情况的高输出电流省电模式。在负载高于 PSM 进入阈值的降压/升压运行区域，开关脉冲将被跳过，控制将进入 ACM。在这里，器件调节保持在状态 II，并将输入传导至功率级的输出。必要时，控制以最短的状态 I 或状态 III 时间启动开关活动，以便按照电压调节环路的要求保持电感器电流。因此，输出电压仍然处于完全稳压状态，且器件维持所有保护功能，例如 OCP。

Copyright © 2025 Texas Instruments Incorporated

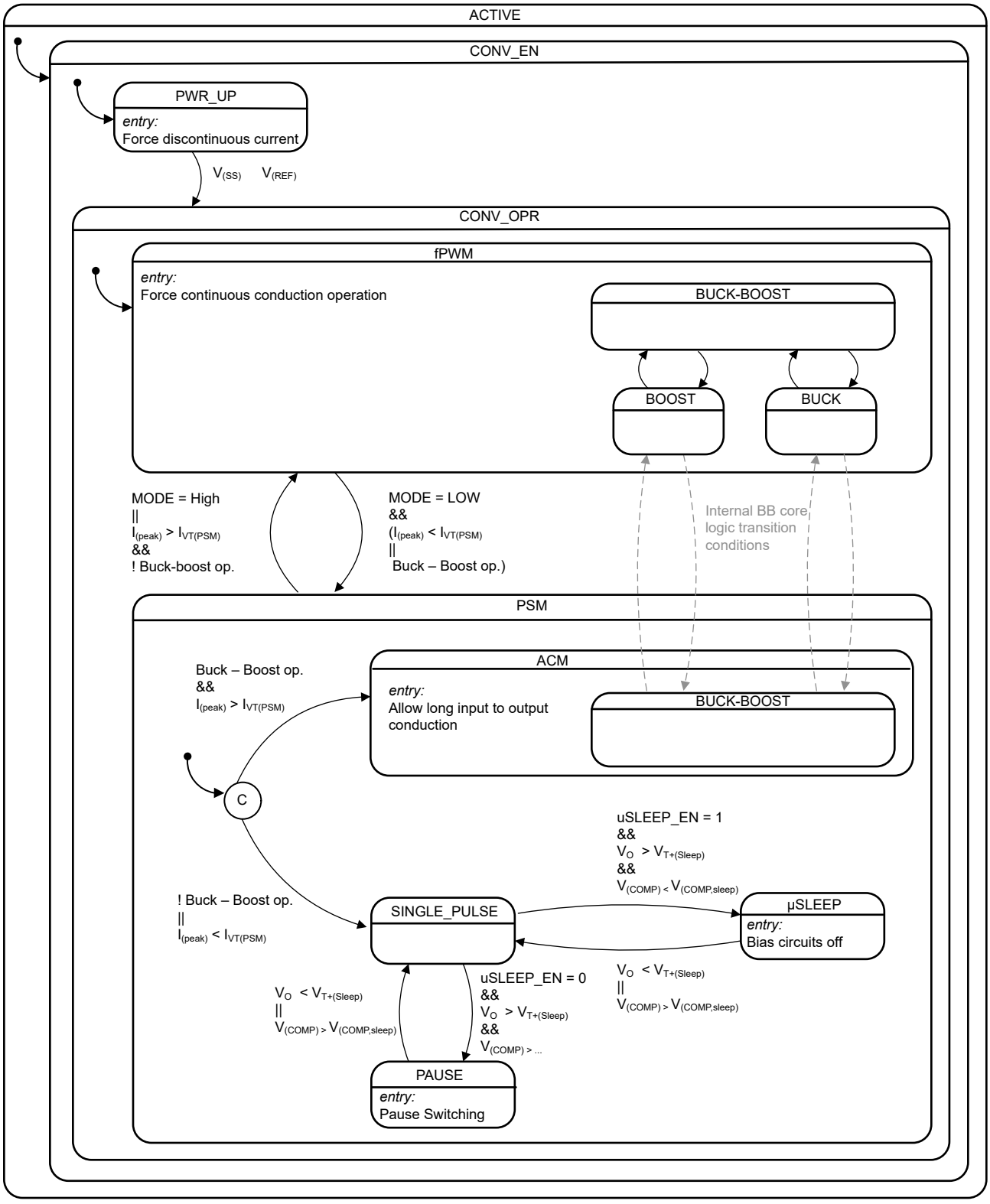


图 7-8. 采用默认寄存器设置时 PSM 的功能状态图

Copyright © 2025 Texas Instruments Incorporated

LM51772-Q1 具有自适应省电模式阈值（请参阅 图 7-9 ）。内部算法从以下来源获得 $I_{VT(PSM)}$：

- VIN 引脚上施加的输入电压检测
- 来自 VOUT 引脚的输出电压
- 通过 ADDR/SLOPE 引脚（ADDR/Slope Pin (R2D-CH1) 配置概述 ）或 表 8-17 中的 SEL_SLOPE_COMP 寄存器选择或编程的斜率补偿系数 (m_{sc})。
- 在 CFG3 引脚上选择的电感降额因子。INC_INDUCTOR_DERATING（CFG3 引脚 (R2D-CH3) 配置概述 ）会将默认设置增加 1LSB。或采用 表 8-17 中寄存器 SEL_INDUCT_DERATE 通过 I^2C 编程的设置。

  建议根据电感器制造商的数据表，在 LM51772-Q1 功率级 (R_{CS}) 设计的最大电流下选择电感降额。

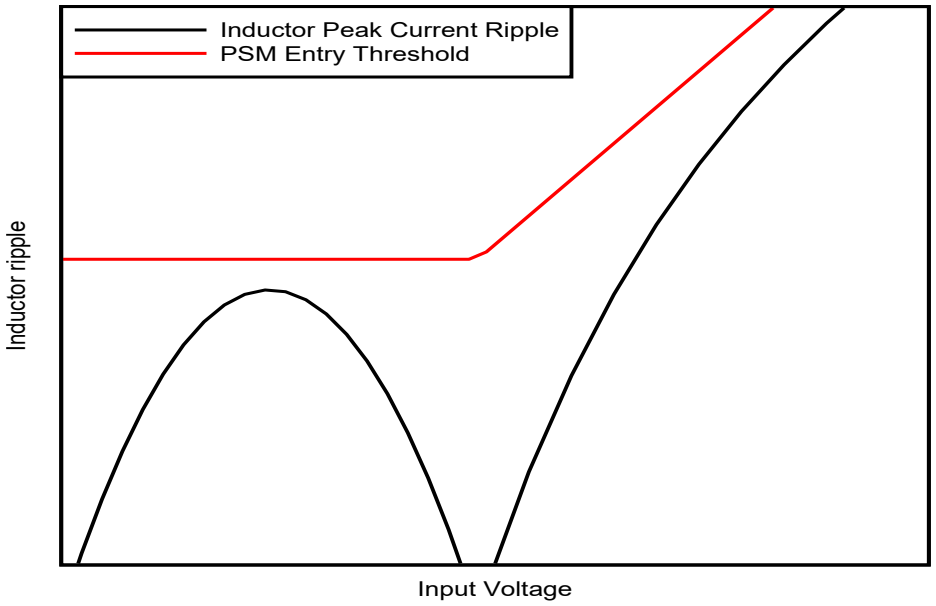


图 7-9. PSM 进入阈值与纹波电流随输入电压变化的通用曲线图

7.3.3 可编程导通模式 PCM

该器件还具有适用于大电流应用的省电技术。在大多数固定频率降压/升压运行状态下，主要缺点在于降压/升压模式期间 4 个有源开关的功率损耗。可编程导通模式 (PCM) 会强制转换器 PWM 逻辑在一个可编程输入电压窗口内停止开关操作。该功能在转换器级软启动完成后可供使用。如果输入电压在 PCM 窗口内，则输出电压大致等于输入电压，因为两个高侧 FET（Q1、Q4 ）都通过外部功率级将输入连接到输出。在编程的 V_I 窗口之外，所选阈值代表转换器的标称稳压目标。

FET 电源由器件的集成电荷泵电路维护。在 PCM 期间，用于峰值电流保护的电流限制完全正常运行，用户可从逐周期电流限制中受益。SCP 断续保护可用于解决短路期间的过热问题，像正常运行一样。

集成电荷泵将运行至最低建议 PCM 电压。不要将 PCM 阈值编程为低于该值。

对于低输出电流和轻负载条件下的负载分布，可以使用 MODE 引脚进一步降低 PCM 处于活动状态期间的功耗。如果 MODE 引脚为低电平，PCM 将停用内部偏置电路，通过监测低电感器电流来降低功耗。

Copyright © 2025 Texas Instruments Incorporated

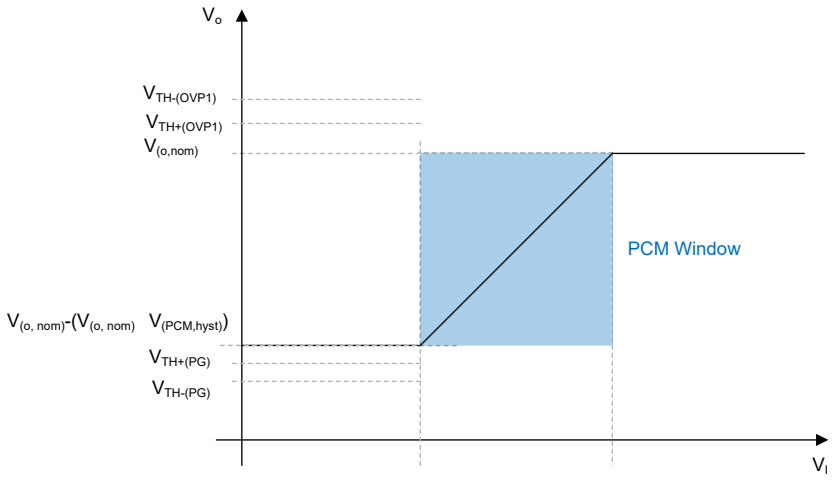


图 7-10. 输出电压与输入电压间的关系

如果使用器件的 I2C 接口，则上限阈值由 VOUT_TARGET1 逻辑寄存器进行设置。下限阈值取决于以 Vo 目标为基准的迟滞和由 PCM_WINDOW_LOW 寄存器字段设置的选定迟滞值。

如果这些阈值由外部反馈分压器设置，则 PSM 电压窗口的上限阈值取决于 FB-PIN，在禁用 PCM 时等于标称输出电压。下限阈值由 PCM_WINDOW_LOW 寄存器字段的默认设置进行编程，可以通过 CFG-PIN (PCM_EN) 进行启用/禁用。如果使用外部 FB 和 R2D，VIN-FB 引脚需要连接到输入电压，使用与用于 Vo 并连接到 FB 引脚的分压器相同的分压比。

如果启用了 PCM 且输入电压位于编程的窗口（即转换器将调节至两个阈值之一）之外，则保护特性的 OVP1 和电源正常阈值将完全正常工作。

Copyright © 2025 Texas Instruments Incorporated

7.3.4 参考系统

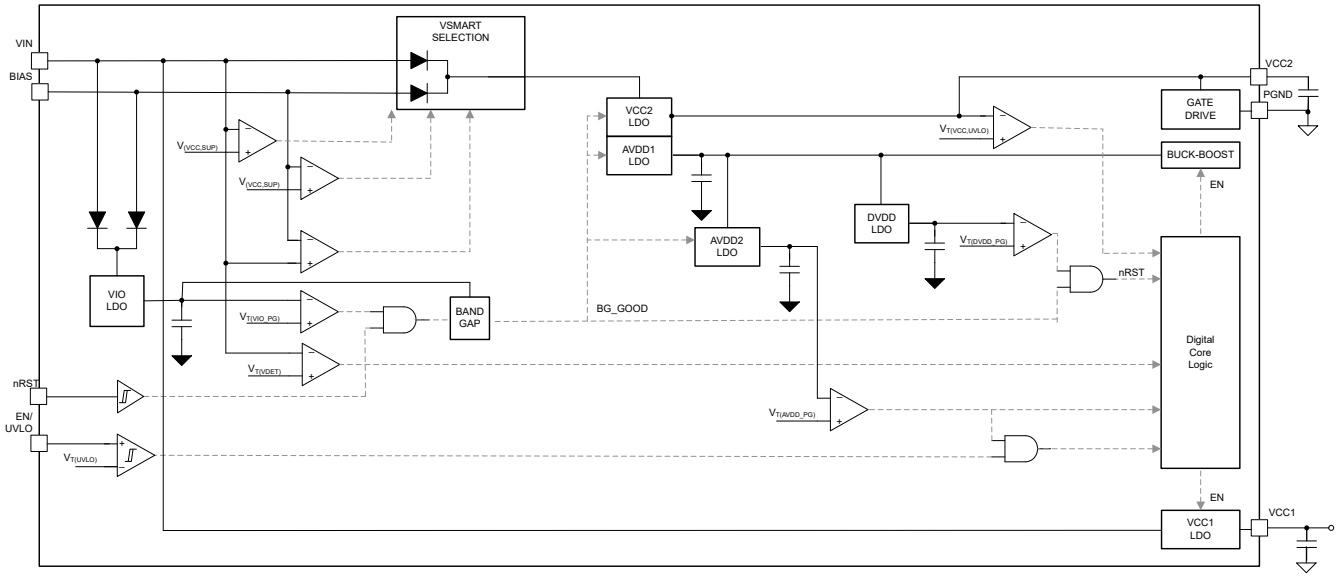


图 7-11. 参考系统功能方框图

7.3.4.1 VIO LDO 和 nRST-PIN

VIO LDO 为 IO 引脚缓冲器和比较器供电。一旦 VIN 引脚或 BIAS 引脚上的电压高于正向 POR 阈值 VT+(POR) 且 nRST-PIN 高于 VT+(nRST)，内部辅助电源将激活，器件将处于待机模式。

当 nRST 引脚电压低于待机阈值 $V_{T-(nRST)}$ 时，器件将保持在低功耗关断模式，以便保持器件电源轨的最小输入静态电流。

7.3.5 电源电压选择 - VSMART 开关和选择逻辑

有两个引脚可为 LM51772-Q1 内部稳压器供电。由于内部电源电压选择电路，该器件通过在低输入或输出电压以及输出短路等瞬态工作条件下实现无缝运行，从而降低内部功率耗散。当 VIN 或 BIAS 引脚上的电压均高于切换阈值 ($V_{T(VCC, SUP)}$) 时，VSMART 开关会从这两个引脚中选择电压较低的引脚。如果一个引脚电压低于切换阈值，则会选择另一个电源引脚。如果两个引脚都低于切换阈值，则会选择 VIN 和 BIAS 中较高的电压作为电源电压。以下是电源引脚的通用配置：

- VIN 引脚连接到电源电压。BIAS 引脚连接到 VOUT。在启动期间，只要输出电压不高于电源切换阈值，VIN 便会为内部稳压器供电。一旦 V_O 足够高，电源电流就会来自 BIAS 引脚。
- VIN 连接到输入电源电压，BIAS 引脚连接到辅助电源（例如，现有的 12V 直流/直流转换器）。这种配置通常用于输入和输出电压较高的应用中，此类应用需要为了热管理进一步降低集成线性稳压器上的功率耗散。
- 如果不使用 BIAS 引脚，应将 BIAS 接地，该器件始终使用 VIN LDO，并尽可能降低静态电流。

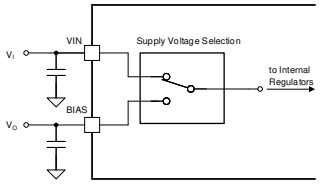


图 7-12. VSMART 电源方案 1

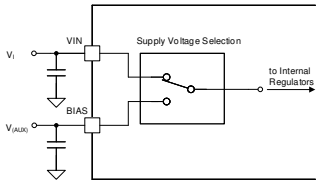


图 7-13. VSMART 电源方案 2

为了使 LDO 上的功率损耗最小，VSMART 逻辑将决定最接近目标电源 $V_{T(VCC,SUP)}$ 的电压。当 FORCE_BIAS 位设置为 0b1 时，该器件不会直接在两个电源引脚 BIAS 和 VIN 之间选择最高电压。表 7-1 提供了选择条件的概况：

表 7-1. VSMART 选择真值表

$V_{(BIAS)}$	$V_{(VIN)}$	VSMART 电源
X	> $V_{T+(VCC2,SUP)}$ && < $V_{(BIAS)}$	VIN-PIN
> $V_{T+(VCC2,SUP)}$ && < $V_{(VIN)}$	X	BIAS-PIN
< $V_{T-(VCC2,SUP)}$	X	VIN-PIN
X	< $V_{T-(VCC2,SUP)}$	BIAS-PIN
> $V_{T+(VCC2,SUP)}$ && > $V_{(VIN)}$	> $V_{T+(VCC2,SUP)}$	VIN-PIN
> $V_{T+(VCC2,SUP)}$	> $V_{T+(VCC2,SUP)}$ && > $V_{(BIAS)}$	BIAS-PIN

如果设置了 FORCE_BIAS 位，该位会降低并优先控制 BIAS 引脚的切换阈值。目的是支持 VCC2 的标称电压为 5V 的外部电源，但在外部电源的时序不符合启动时序时仍然能够使用 VIN 电源启动。VCC2 电源的选择遵循以下行为规则：

- 如果 BIAS 电压低于 $V_{T+(Force,BIAS)}$，则会选择 VIN。
- 如果 BIAS 电压高于 $V_{T+(Force,BIAS)}$，则无论 VIN 是否高于 $V_{T+(VCC2,SUP)}$，都会选择 BIAS

Copyright © 2025 Texas Instruments Incorporated

7.3.6 使能和欠压锁定

LM51772-Q1 具有双功能使能和欠压锁定 (UVLO) 引脚。此外，该器件还具有可通过 I2C 接口进行编程的内部 UVLO 功能 (VDET)。图 7-14 显示了 UVLO 方框图。

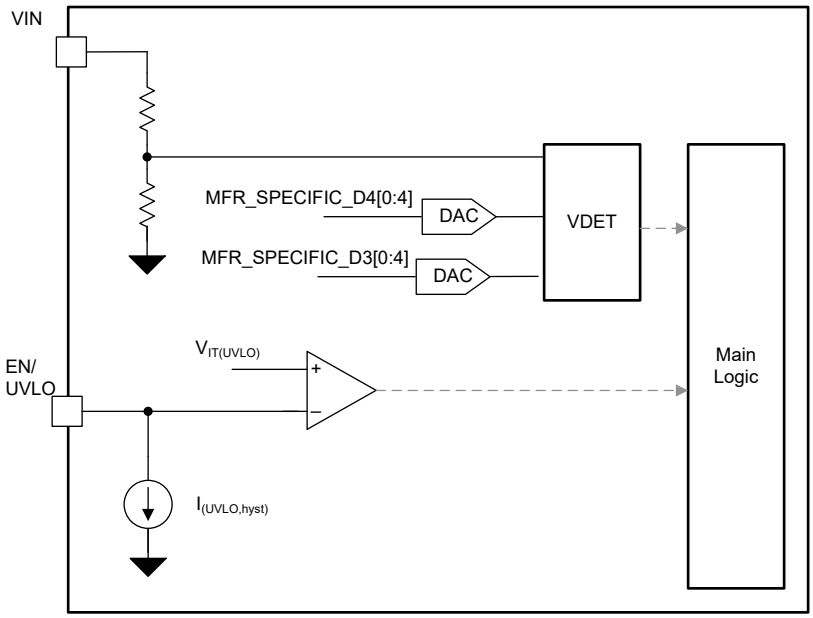


图 7-14. 功能方框图 UVLO 和 VDET

7.3.6.1 UVLO

借助此功能，该器件可以检测功率级的低输入电压情况，以免出现欠压情况。检测阈值以及所需的迟滞可通过 EN/UVLO 引脚上的外部分压器进行调整。

UVLO 具有用于关断的内部延迟时间 ($t_{d(UVLO)}$)，以避免由于 UVLO 检测引脚上的输入噪声而导致转换器发生任何意外的关断。当 EN/UVLO 引脚电压低于 $V_{T-(UVLO)}$ 阈值并持续达 $t_{d(UVLO)}$ 延迟时间时，器件逻辑会立即停止转换器运行

如果 EN/UVLO 引脚电压低于 $V_{T+(EN)}$ 阈值，则 UVLO 迟滞的内部电流源处于活动状态。如果 EN/UVLO 引脚电压高于 $V_{T+(UVLO)}$ 阈值，则 UVLO 迟滞的内部电流源将关闭。

7.3.6.2 VDET 比较器

VDET 具有用于器件的内部 UVLO。比较器输出直接进入数字主逻辑以启用或禁用转换器运行。

可以通过 VDET_RISE、VDET_FALL 寄存器字段对上升和下降阈值进行编程。VDET_EN 寄存器字段可启用或禁用该功能。

为了实现无缝功能，建议在 CONV_OFF 状态下更改可编程的 VDET 参数。

如果 VDET 阈值编程发生变化，请确保首先通过 EN_VDET 寄存器字段禁用相应的块。更改阈值寄存器，并通过将 EN_VDET 设置为 0b1 再次激活 VDET 块

Copyright © 2025 Texas Instruments Incorporated

7.3.7 内部 VCC 稳压器

7.3.7.1 VCC1 稳压器

LM51772-Q1 有一个 VCC1 稳压器可提供 LDO 输出以用作系统中的辅助电源。VCC1 由 VIN 引脚直接供电。在大多数应用中，该输出用于为向 LM51772-Q1 发送数据的 I2C 控制器器件供电。请参见下方应用示例。

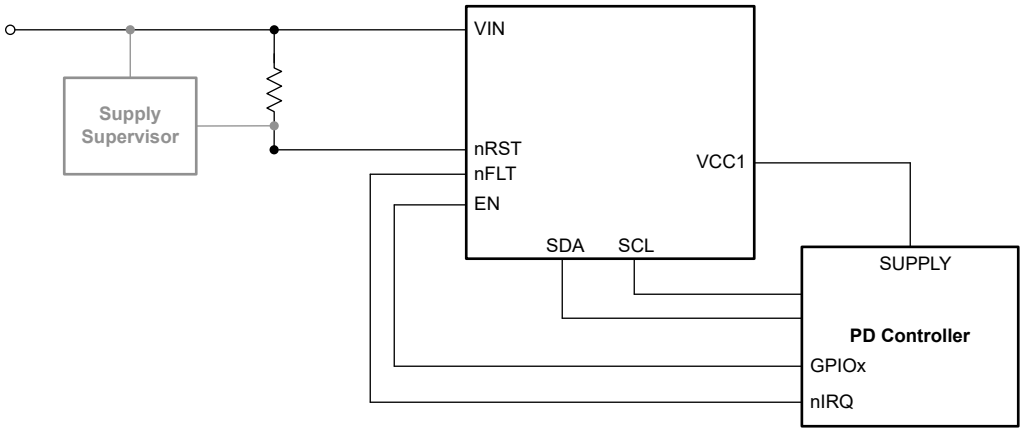


图 7-15. 简化版原理图

当器件进入待机模式时，VCC1 启动，以满足系统电源序列要求。请参阅下面的典型上电序列。

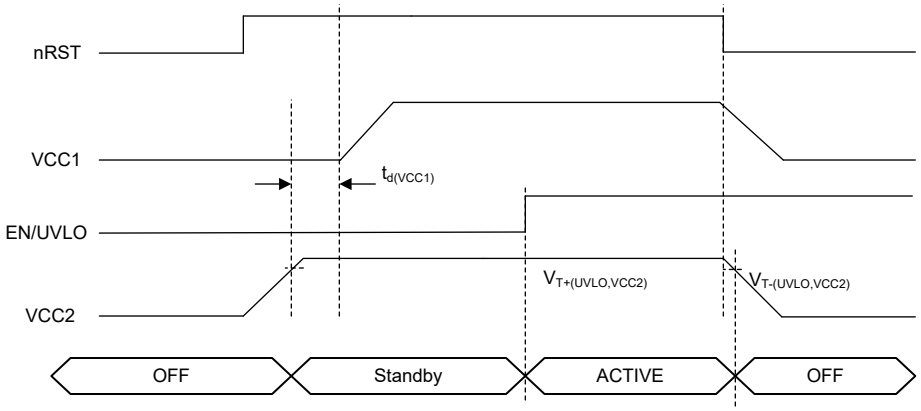


图 7-16. VCC 稳压器时序图

VCC1 稳压器在轻负载条件下可提供高直流精度，支持用于提供外部电路（例如比较器或运算放大器）的参考电压。

通过 R2D 或 I^2C 接口启用/禁用 VCC1。因此，VCC1 的启动由 R2D 读数控制。

7.3.7.2 VCC2 稳压器

VCC2 稳压器是集成栅极驱动器的电源。一旦 nRST 引脚上的电压高于上升阈值，LDO 就会以低电流预偏置模式启动。如果 EN/UVLO 引脚高于上升阈值，则 VCC2 会完全激活，并提供根据电气特性参数指定的目标性能。

不要将外部负载连接到 VCC2 引脚

7.3.8 误差放大器和控制

7.3.8.1 输出电压调节

该器件有一个内部误差放大器 (EA) 可以调节输出电压。输出电压在 FB 引脚上被检测到。EA 的基准通过软启动和 V_O 跟踪引脚供电。COMP 引脚是 gm 级的输出，并连接到外部补偿网络。

Copyright © 2025 Texas Instruments Incorporated

由于选择的误差放大器实现方式，LM51772-Q1 COMP 引脚上的电压处于稳态，从而准确反映了电感器的标称峰值电流值。

图 7-17 展示了 fPWM 模式下误差放大器的控制 V/I 特性。对于需要外部控制内部峰值电流环路调节的应用，可参考下图所示设计。

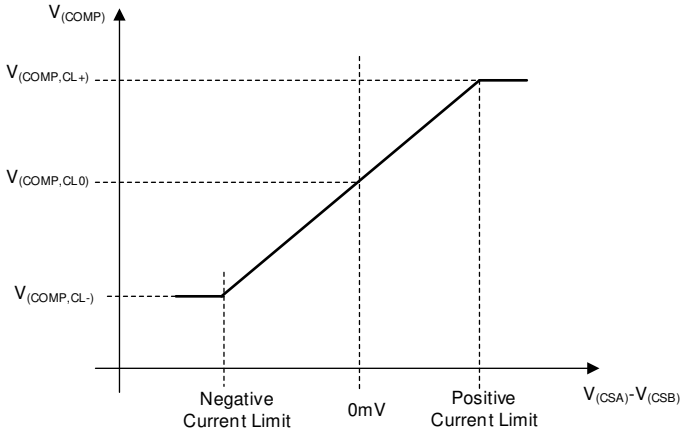


图 7-17. 峰值电流检测电压与 V_{COMP} 间关系的控制函数

7.3.8.2 输出电压反馈

对于采用外部反馈分压器的应用，请在输出电容和 FB 引脚之间使用电阻分压器网络。使用以下公式来计算电阻值。

$$R_{FB,top} = \left(V_{(VOUT)} - V_{(REF)}\right) \times R_{FB,bot} \quad (1)$$

为了维持固定电压和接口可编程电压，该器件包含一个内部分压器。在这种情况下，FB 不用于检测环路调节的输出电压，而是使用 VOUT 引脚来检测功率级上的输出电压。

通过 FB 引脚在内部和外部反馈分压器之间进行选择。如果 FB 引脚上的电压高于 $V_{T+(SEL,iFB)}$，则在开始软启动之前，该器件将使用内部反馈。无法动态选择内部和外部 FB，引脚信息会被锁存，直到下一次 EN 或 $V_{(POR)}$ 下电上电。选择内部反馈分压器的一种简单方法是将分压器连接到 VCC2。

内部反馈分压器的分压比可以通过 SEL_DIV20 位更改（请参阅 MFR_SPECIFIC_D8 寄存器字段说明）。

建议在修改 SEL_DIV20 位后重新写入 VOUT_A 寄存器。

下面概述了根据 VOUT_A 和 SEL_DIV20 可能存在的 Vo 设置

表 7-2. SEL_DIV 20 = 0b0

参数	值
输出电压最小值	1.0V
输出电压最大值	24V
输出电压编程步长典型值	10mV

Copyright © 2025 Texas Instruments Incorporated

可以使用以下公式来计算标称输出电压：

$$V_{(O,NOM)} = [[VOUT_TARGET1_MSB[3:0]][VOUT_TARGET1_LSB[7:0]]] \cdot 10\ mV \quad (2)$$

表 7-3. SEL_DIV 20 = 0b1

参数	值
输出电压最小值	3.3V
输出电压最大值	48V
输出电压编程步长典型值	20mV

“VOUT_A”控制寄存器的读取寄存器值被钳制在寄存器范围的下限和上限。

- 如果先前写入的寄存器值低于钳位电压的值（例如 3.3V），则寄存器读取值会被钳位到最低钳位电压（例如，如果 SEL_FB_DIV20 = 0b1，最低钳位电压为 3.3V）。
- 如果先前写入的寄存器值高于最高钳位电压（例如 48V），则寄存器的读取值将被限制在最高钳位电压（例如当 SEL_FB_DIV20 = 0b1 时为 48V）。

可以使用以下公式来计算标称输出电压：

$$V_{(O,NOM)} = [[VOUT_TARGET1_MSB[3:0]][VOUT_TARGET1_LSB[7:0]]] \cdot 20\ mV \quad (3)$$

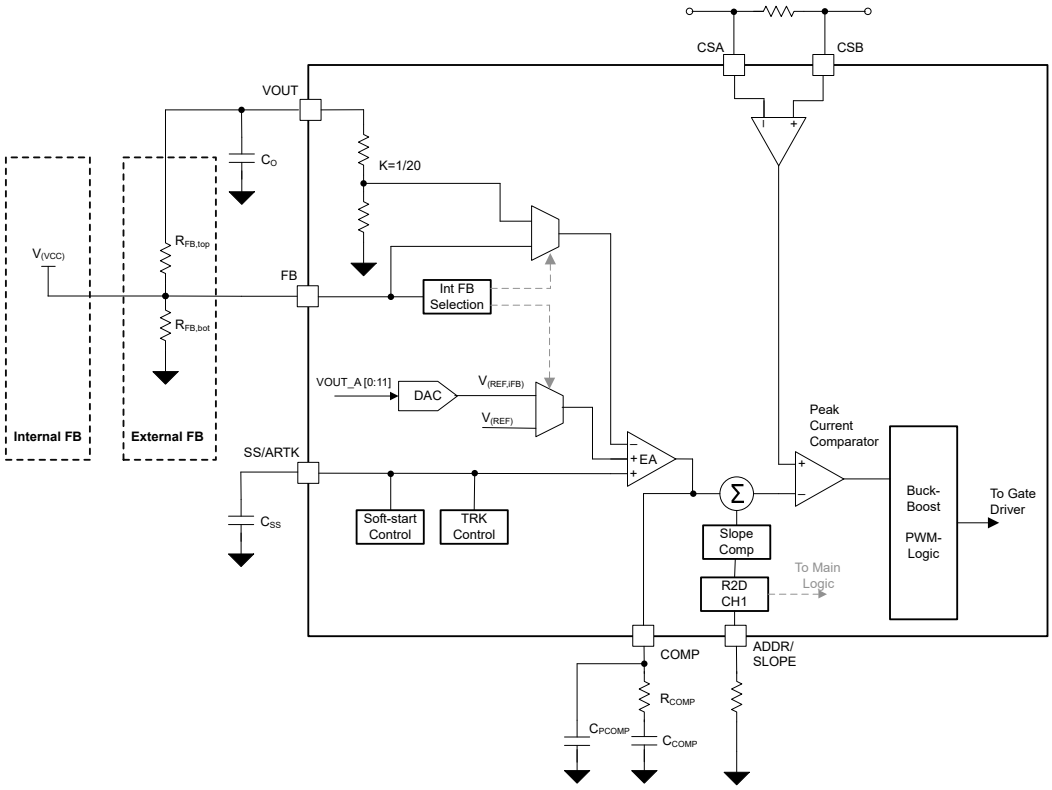


图 7-18. EA 功能方框图

Copyright © 2025 Texas Instruments Incorporated

7.3.8.3 电压调节环路

LM51772-Q1 有一个内部误差放大器 (EA) 可以调节输出电压。输出电压通过外部电阻器在 FB 引脚上被检测到，这些电阻器决定了目标或标称输出电压。EA 的基准将构成软启动和模拟输出电压跟踪引脚 (SS/ATRK)。COMP 引脚是内部 gm 级的输出，并连接到外部补偿网络。补偿网络上的电压是器件内部峰值电流控制环路的标称值。

请使用以下公式来计算外部元件：

外部反馈：

$$R_{(COMP)} = \frac{2\pi \times f_{(BW)}}{gm_{(ea)}} \times \frac{R_{(FB,bot)} + R_{(FB,top)}}{R_{(FB,bot)}} \times \frac{10 \times R_{(CS)} \times C_O}{1 - D_{max}} \quad (4)$$

内部反馈：

$$R_{(COMP)} = \frac{2\pi \times f_{(BW)}}{gm_{(ea)}} \times 20 \times \frac{10 \times R_{(SNS1)} \times C_O}{1 - D_{max}} \quad (5)$$

内部和外部反馈通用：

$$C_{(COMP)} = \frac{1}{2\pi \times f_{(CZ)} \times R_{(COMP)}} \quad (6)$$

$$C_{(PCOMP)} = \frac{1}{2\pi \times 10 \times f_{(BW)} \times R_{(COMP)}} \quad (7)$$

对于大多数应用，TI 建议在补偿的带宽选择方面遵循以下指南。

带宽 ($f_{(BW)}$) 的硬性限制是升压模式下的右半平面零点：

$$f_{RHPZ} = \frac{1}{2\pi} \times \frac{V_{(VOUT)} \times \left(1 - D_{max}\right)^2}{I_{o,max} \times L} \quad (8)$$

最大推荐带宽必须在以下边界内：

$$f_{(BW)} < \frac{1}{3} \times f_{RHPZ} \quad (9)$$

$$f_{(BW)} < \frac{1}{10} \times \left(1 - D_{max}\right) \times f_{(SW)} \quad (10)$$

补偿零点 (f_{CZ}) 的位置必须根据升压的主导极点来确定。

$$f_{CZ} = 1.5 \times f_{pole,boost} \quad (11)$$

$$f_{pole,boost} = \frac{1}{2\pi} \times \frac{2 \times I_{o,max}}{V_{(VOUT)} \times C_o} \quad (12)$$

Copyright © 2025 Texas Instruments Incorporated

7.3.8.4 动态电压调节

此器件具有动态电压调节 (DVS) 功能，因此在转换器运行期间对输出电压寄存器进行编程后可以调节电压。由于控制环路带宽由外部元件确定，DVS 功能可有效防止出现过大的电流或电压尖峰。如果在转换器关闭状态下对输出电压目标进行了编程，则软启动过程会将 V_O 平滑上升至新的目标电压。

一旦更改了寄存器的 VOUT_A 字段，参考电压将缓慢切换至新的目标值。在 $t_{d(DVS)}$ 时间内，上升与下降的压摆率不得超过设定的 $\Delta V_{o(DVS)}$。斜率时间可通过 NVM 参数进行编程设置。

当转换器处于 PSM 模式运行时，会阻止电感电流出现负值。该器件具有被动和主动 DVS 配置，可通过 NVM 设置进行选择。如果选择了被动 DVS，则系统的 Vo 斜率将不会遵循定义的 DVS 压摆率，因为输出电容器只通过输出负载被动放电。如果选择了主动 DVS，则会在 DVS 负斜率期间主动进行内部输出放电。最大放电电流用于主动 DVS 设置，与寄存器中选择的放电强度无关。只要选择的电容器与所选 DVS 斜坡速度的最大放电电流匹配，输出电容器电压就可以遵循基准电压。

7.3.9 输出电压放电

LM51772-Q1 具有一个内部输出放电电路。

可以通过寄存器 DISCHARGE_STREGTH（请参阅 表 8-12）来配置放电强度，以便在放电时实现输出电压的不同压摆率。可通过 表 8-12 中的 DISCHARGE_CONFIG0 和 DISCHARGE_CONFIG1 配置放电序列。

表 8-9 中的寄存器 FORCE_DISCH 可以强制启用或禁用放电电路，并会覆盖序列设置。

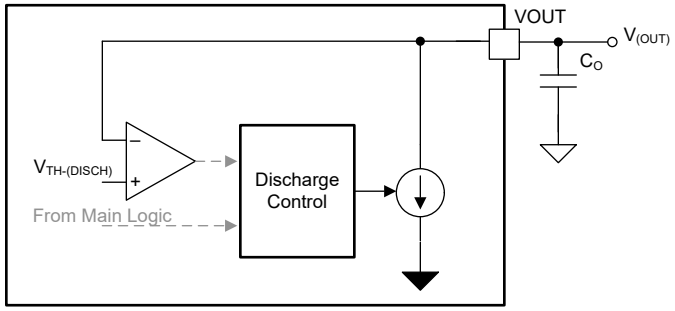


图 7-19. 功能方框图输出放电

7.3.10 峰值电流传感器

集成的峰值电流传感器支持电感式传感。该传感器与主电感器串联，还可以监测所有运行模式（升压、降压/升压和降压）下以及两个电流方向（即双向运行）上的峰值电感器电流。

由于该集成式传感器支持高带宽信号，因此建议在选定的工作点采用差模滤波器，以获得最佳性能。对于大多数应用，我们建议使用 10Ω 的 $R_{(DIFF1/2)}$ 电阻值。使用以下公式来确定滤波电容器：

$$C_{(DIFF)} = \frac{t_{on,min}}{2\pi \cdot \left(R_{(DIFF1)} + R_{(DIFF2)}\right) \cdot 10} \quad (13)$$

将差分滤波器设置为降压或升压模式最短导通时间的十分之一。

电流检测电阻器具有基于几何形状和所选元件供应商设计的寄生电感。如果所需的应用需要大电流，通过并联多个检测电阻器来减轻外部元件寄生的影响。

Copyright © 2025 Texas Instruments Incorporated

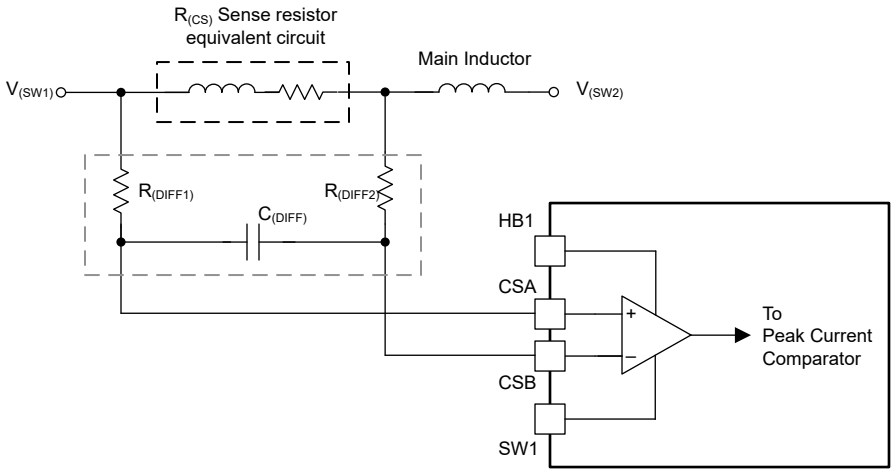


图 7-20. 峰值电流传感器的简化版原理图

7.3.11 短路 - 断续保护

LM51772-Q1 具有短路保护和过流保护功能。该保护功能使用连接到 CSA 和 CSB 引脚的逐周期峰值电流传感器。该保护功能有两种模式。在断续模式下，在检测到逐周期峰值电流超过断续模式导通时间后，控制器会停止转换器运行。转换器逻辑会启动软启动电容器的放电，而输出保持关断状态，直到断续模式关断时间结束。然后，该逻辑退出打嗝模式，并按照正常的软启动顺序重新启动输出，此时软启动电容器由内部电流源进行充电。如果短路或过载情况持续存在，则断续计时器会在软启动斜坡结束后再次启动。如果未启用断续模式保护，则只要过载情况持续存在，该器件就会以逐周期电流限制模式运行。稳定状态下的峰值电感器电流限制的计算方法如方程式 14 所示：

$$I_{L(PEAK,\ ILIMIT)} = \frac{50mV}{R_{CS}} \tag{14}$$

7.3.12 电流监测器/限制器

7.3.12.1 概述

该器件具有两个高压电流传感器。第一个电流传感器持续进行 CSA 和 CSB 引脚之间的峰值电流检测。第二个电流传感器的输入连接到 ISNSP 和 ISNSN 引脚。通过这种可选的电流检测，可以监测（CDC 引脚）和限制（ILIMCOMP 引脚）直流/直流转换器的输入或输出电流。

如果未使用可选的电流检测放大器，应将 ILIMCOMP 引脚接至 VCC2，以关闭所有电流限制/监测功能。配置会在转换器启动时锁存。不要在器件运行期间进行这种动态操作。如果电流监测/限制模块在目标应用中不使用并已被禁用，应在通过 EN、EN_CONV 或电源循环使能器件之前完成此操作。

将 ILIMCOMP 引脚直接连接到 VCC2，或者使用小于 50kΩ 的上拉电阻进行连接。

可使用 CFG 引脚或寄存器表选择以下所需的运行模式：

1. 如果电流检测放大器在监测配置下运行，并通过 I2C 接口或 R2D 选择将 IMON_LIMITER_EN 设置为 0b0，则 CDC 和 ILIMCOMP 引脚都提供与差分检测电压成正比的电流。
2. 通过 MON_LIMITER_EN 位或该信号的相应 R2D 设置来激活电流监测块限制器的运行。
3. 通过 EN_NEG_CL_LIMIT 位或通过该信号的 R2D 选择来选择负电流限制方向。
4. 如果 ADDR/Slope (CFG1) 选择一个 I2C 地址（引脚连接至 VCC2 或 GND），则主逻辑会激活 I2C 接口和内部 DAC 作为电流限制阈值的默认基准。DAC 的值由 ILIM_THRESHOLD 寄存器进行设置。要使用电流限制的电阻设置，需要通过 I2C 接口的寄存器设置禁用内部 DAC。

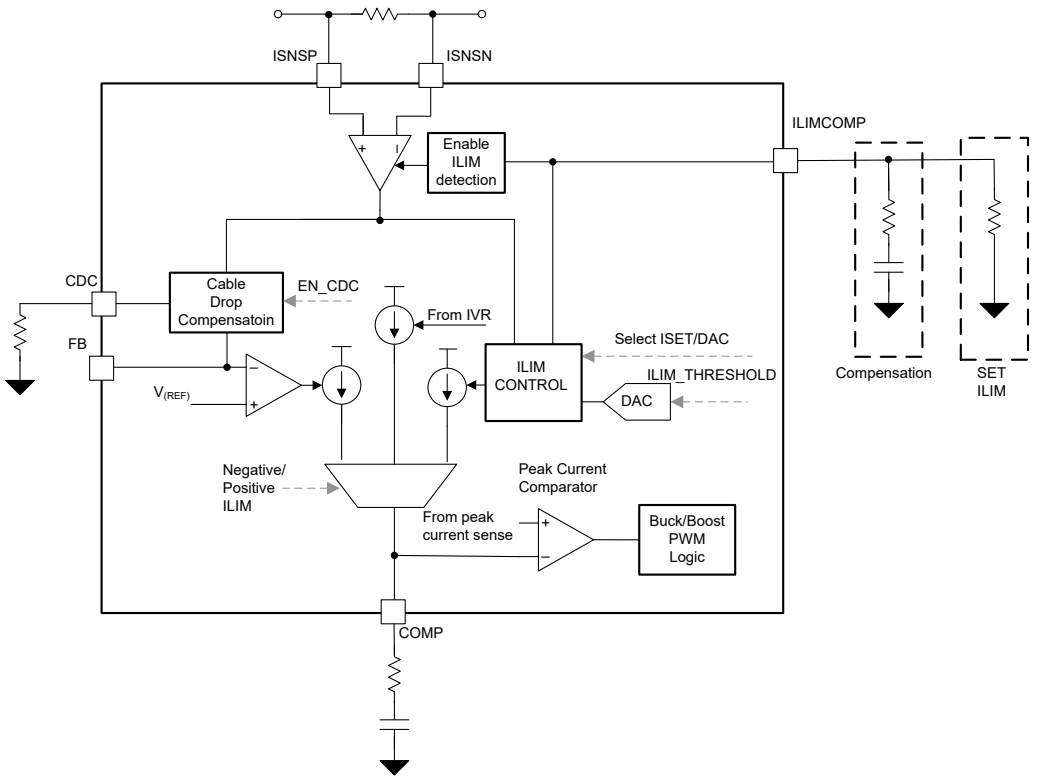


图 7-21. 电流监测功能方框图

Copyright © 2025 Texas Instruments Incorporated

7.3.12.2 输出电流限制

在此配置中，电流检测对器件的峰值电流限制具有内部反馈。ILIM 电路将 ILIMCOMP 电压调节至 $V_{(ISET)}$，并优先于电压环路调节。

只要 ISNSP 和 ISNSN 之间的差分电压超过 ILIM 电路的内部失调电压，电感器峰值电流就会降低。可以通过寄存器编程或 ILIMCOMP 引脚中的 ISET 电阻器来设置 ILIM 阈值。

如果通过电阻器选择电流限制阈值，则在 $V_{(ISET)}$ 增加至阈值电压（典型值为 1V）后，调节将优先于电压环路。ISET 的阈值电压可以使用以下公式进行计算：

$$V_{(\mathrm{ISET})} = \left(V_{(ISNSP)} - V_{(ISNSN)}\right) \cdot gm_{(\mathrm{ISET})} \cdot R_{(\mathrm{ISET})} \quad (15)$$

因此，用于选择电流限制阈值电压的电阻值通过以下公式进行计算：

$$R_{(ISET)} = \frac{V_{(ISET)}}{\left(V_{(ISNSP)} - V_{(ISNSN)}\right) \cdot gm_{(\mathrm{ISET})}} \quad (16)$$

为实现高频噪声抑制，必须将基于以下公式的电容器与 $R_{(ISET)}$ 并联放置

$$C_{(ISET)} = \frac{1}{\pi \cdot f_{(SW)} \cdot R_{(ISET)}} \quad (17)$$

如果电流限制阈值由内部 DAC 编程设定。通过在 ILIMCOMP 引脚上的电阻-电容网络，可针对不同负载优化电流限制控制环路的带宽。对于电阻负载，可根据以下公式选择简单的积分器补偿：

$$C_{O2} = \frac{5}{2 \cdot \pi \cdot f_{bw} \cdot R_{(LOAD)}} \quad (18)$$

其中 C_{O2} 是平均电流检测电阻 $R_{(SNS)}$ 之后的电容

f_{bw} 是电压环路补偿的带宽（请参阅电压调节环路）

$$C_{O1} = C_O - C_{O2} \quad (19)$$

其中 C_O 是由电压环路计算和应用电压纹波要求决定的总输出电容。

其中 C_{O1} 是平均电流检测电阻器 $R_{(SNS)}$ 之前的电容

$$f_p = \frac{1}{2 \cdot \pi \cdot R_{(SNS)} \cdot C_{O2}} \quad (20)$$

$$f_{bwilim} = f_p \cdot 10^{-0.25} \quad (21)$$

$$C_{(ILIMCOMP)} = \frac{gm_{(ILIMCOMP)}}{2\pi \cdot f_{bwilim}} \quad (22)$$

Copyright © 2025 Texas Instruments Incorporated

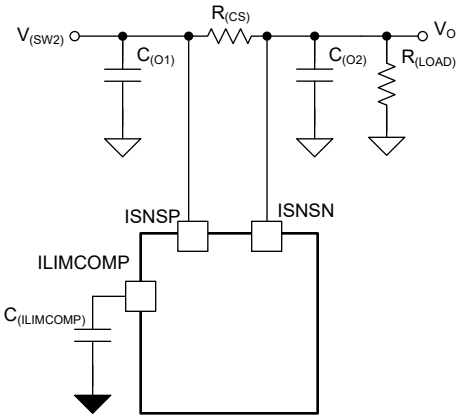


图 7-22. 具有阻性负载的电流限制元件简化版原理图

对于电子负载（CC 模式或 CR 模式），在大多数情况下需要 II 型补偿网络。以适应所用电子负载的内部调节环路及其带宽。有关更详细的优化信息，请参阅快速入门计算器工具。

如果通过电阻器而不是内部 DAC 来选择电流限制阈值，则在 $V_{(ISET)}$ 增加至阈值电压（典型值为 1V）后，调节将优先于电压环路。ISET 的阈值电压可以使用以下公式进行计算：

$$V_{(\mathrm{ISET})} = \left(V_{(ISNSP)} - V_{(ISNSN)}\right) \cdot gm_{(\mathrm{ISET})} \cdot R_{(\mathrm{ISET})} \tag{23}$$

因此，用于选择电流限制阈值电压的电阻值通过以下公式进行计算：

$$R_{(ISET)} = \frac{V_{(ISET)}}{\left(V_{(ISNSP)} - V_{(ISNSN)}\right) \cdot gm_{(\mathrm{ISET})}} \tag{24}$$

为实现高频噪声抑制，必须将基于以下公式的电容器与 $R_{(ISET)}$ 并联放置

$$C_{(ISET)} = \frac{1}{\pi \cdot f_{(SW)} \cdot R_{(ISET)}} \tag{25}$$

“ILIM_THRESHOLD”控制寄存器的读取寄存器值被钳制在寄存器范围的下限和上限。

- 如果先前写入的寄存器值低于钳位电流的值，则寄存器读取值会被钳位到最低钳位电流（例如 500mA）。
- 如果先前写入的寄存器值高于钳位电流的最高值，则寄存器读取值会被钳位到最高钳位电流。

7.3.12.3 输出电流监控器

流经检测电阻的电流可同时通过 CDC 引脚监测，不会影响通过 ILIMCOMP 引脚配置的电流限制。如果限制器被禁用 (IMON_LIMITER_EN = 0b0)，这两个引脚都会提供与 ISNSP/N 的差分电压成比例的电流。要计算检测电压，请使用以下公式。

$$V_{(CDC)} = \left(V_{(ISNSP)} - V_{(ISNSN)}\right) \times gm_{(CDC)} \times R_{(CDC)} \tag{26}$$

$$V_{(\mathrm{ILIMCOMP})} = \left(V_{(ISNSP)} - V_{(ISNSN)}\right) \times gm_{(\mathrm{ILIMCOMP})} \times R_{(\mathrm{ILIMCOMP})} \tag{27}$$

7.3.13 振荡器频率选择

LM51772-Q1 具有低容差内部修整振荡器。

不要在 RT 引脚“开路”或“短接”情况下运行，因为此时频率不准确。在 RT 引脚保持断开的情况下，振荡器频率处于最小可能边界。在 RT 引脚接地的情况下，开关频率处于最大可能边界。

Copyright © 2025 Texas Instruments Incorporated

通过在 RT 引脚与地之间连接一个电阻器，调高或调低振荡器频率。要计算特定振荡器频率下的 RT 电阻，请使用方程式 28。

$$R_{(RT)} = \frac{1}{32 \cdot 10^{-12} \cdot f_{sw}} \quad (28)$$

当器件处于运行模式时，RT 引脚由内部电压源调节至 0.75V。因此，可以通过改变流过该电阻的电流在运行期间动态调整开关频率。图 7-23 和图 7-24 展示了通过切换电阻值或通过电阻器施加外部电压源来改变频率的两个示例。建议不要将任何额外的电容直接连接到 RT 引脚。

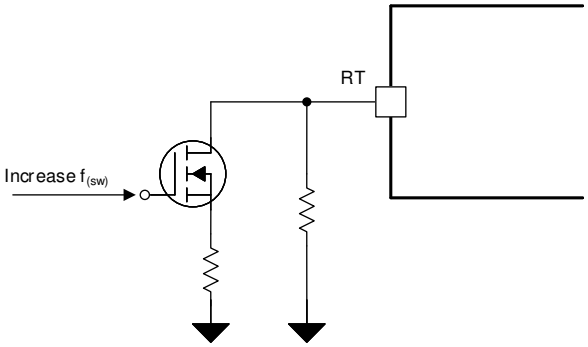


图 7-23. 跳频示例

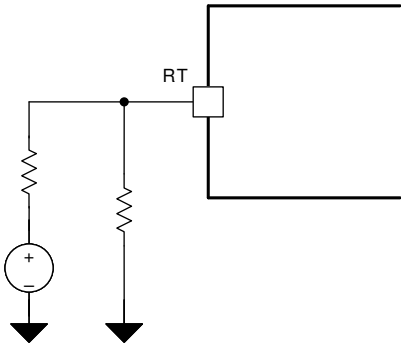


图 7-24. 动态更改频率的示例

Copyright © 2025 Texas Instruments Incorporated

7.3.14 频率同步

该器件有一个内部锁相环 (PLL) 可以在 RT 引脚设置的频率和外部频率同步信号之间无缝转换开关频率。如果未提供外部频率，RT 引脚将设置同步范围的中心频率。外部同步信号可将开关频率改变 ±50%。为了实现确保低静态电流，如果没有有效的 SYNC 频率（即施加了超出建议同步范围的频率信号），则会禁用 SYNC 引脚的输入缓冲器。

如果器件进入省电模式或 µSleep 运行模式（如果启用），则 $f_{(SW)}$ 同步将停止。一旦转换器再次进入 PWM 运行模式，该器件就会重新同步到引脚信号。同步时序如图 7-26 所示

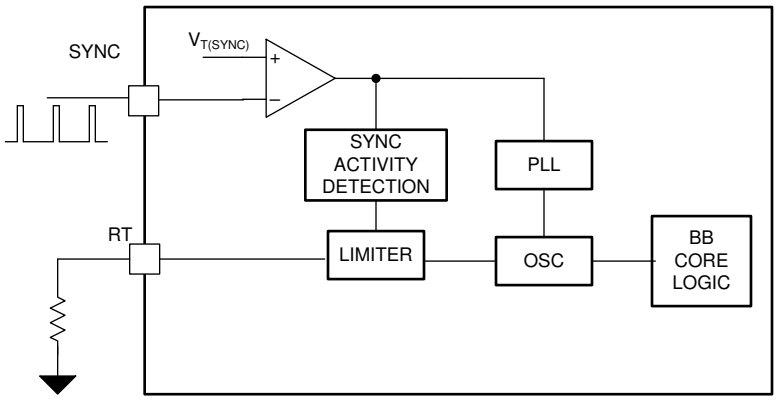


图 7-25. 主振荡器功能方框图

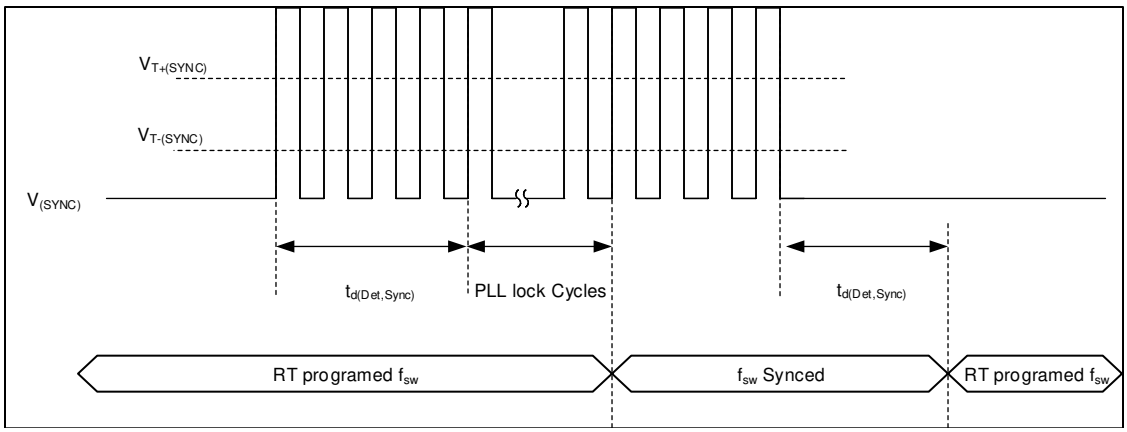


图 7-26. 时序图 SYNC 功能

SYNC 引脚功能可通过 I^2C 编程或通过 R2D 接口配置：

- 作为在上升沿触发的输入
- 作为在下降沿触发的输入（180 度相移）
- 作为主振荡器时钟的输出

Copyright © 2025 Texas Instruments Incorporated

7.3.15 输出电压跟踪

该器件集成了两种输出电压跟踪功能。

- 通过 SS/ATRK 引脚实现的模拟电压跟踪功能
- 通过 DTRK 引脚实现的数字电压跟踪功能

7.3.15.1 模拟电压跟踪

对于模拟输出电压跟踪，施加到 SS/ATRK 引脚的电压会覆盖输出调节环路的基准电压。虽然可以在完成软启动之前施加该电压，但不要这样做，因为启动期间的软启动斜坡时间会改变，因此会改变输入电流。

由于内部误差放大器设计为使用最低基准输入电压，因此在 SS/ATRK 引脚上施加的电压仅对低于反馈引脚 V_{ref} 的电压有效。所以，输出的最大电压由 FB 引脚上的电阻器网络决定。

如果使用模拟电压跟踪来启动转换器电压，MODE 引脚由高变低或由低变高将向内部逻辑指示软启动已完成。

7.3.15.2 数字电压跟踪

LM51772-Q1 的 DTRK 输入会直接调制内部基准电压。如果 DTRK 引脚上的电压高于 $V_{T(DTRK)}$ 上升阈值，并且向该引脚施加了建议频率的 PWM 信号，则会激活此功能。

数字电压跟踪的实现可防止在数字跟踪期间目标输出电压超过通过 FB 电阻分压器选择的标称参考电压。施加的 PWM 信号根据 DTRK 引脚上的占空比降低内部基准电压。PWM 输入的占空比较低意味着输出电压较低，而占空比较高表示输出电压较高。例如，30% 的占空比会使输出电压为 FB 分压电阻器所选电压的 30%。

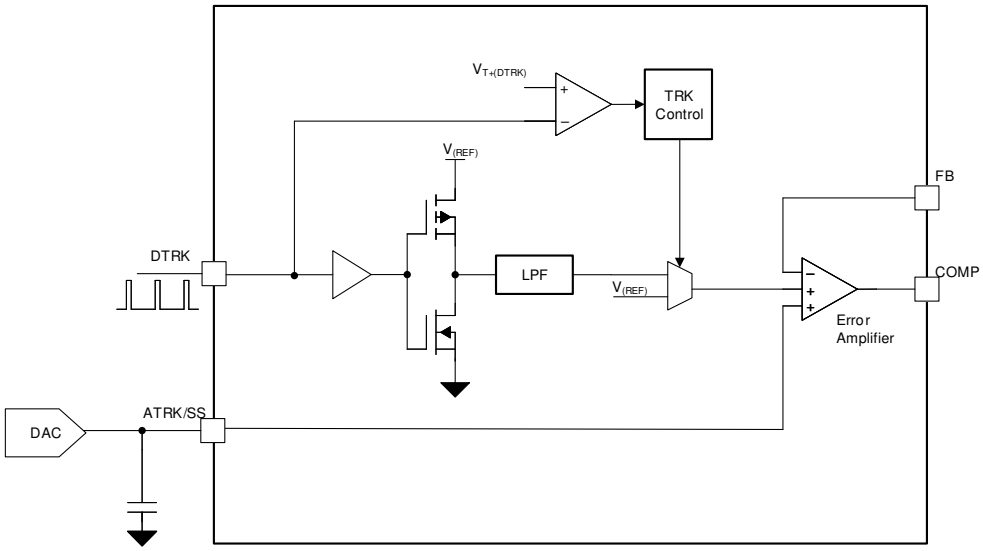


图 7-27. 输出电压跟踪功能方框图

7.3.16 斜率补偿

LM51772-Q1 提供斜率补偿，可在宽工作范围内实现稳定运行和出色的瞬态性能。

首先，需要根据方程式 29 计算校正因数：

$$m_{SC} = \frac{R_{CS}}{f_{SW} \times L_{eff}} \times 625 \quad (29)$$

- 其中 R_{CS} 是所选的峰值电流检测电阻器
- L_{eff} 是所选峰值电流下的电感器有效（降额）电感
- f_{SW} 是所选的开关频率
- m_{SC} 是斜率补偿校正因数

如果所用电感器无电感降额，可通过 寄存器字段中的 SEL_INDUC_DERATE 禁用电感降额。

如果使用的电感器无电感降额并且系统不具备通过 I²C 进行编程的功能，则通过 CFG/SLOPE 引脚选择的 m_{SC} 必须增加 INC_INDUC_DERATE 上选择的值，请参阅 表 7-6 （意思是：m_{sc} x 1.2 或 m_{sc} x 1.3）。这样做会在斜率补偿和 PSM 进入阈值方面有所折衷。

可通过 I²C 或连接电阻到 ADDR/Slope 引脚，根据计算的校正因子选择斜率补偿。有关根据斜率补偿校正因子选择电阻值的信息，请参阅 ADDR/Slope 引脚 n (R2D-CH1) 配置概述。

7.3.17 可配置软启动

软启动功能让稳压器逐渐达到稳态操作点，因而可减少启动应力和浪涌。

LM51772-Q1 具有可调软启动功能，该功能决定了输出的充电时间。软启动功能会限制高输出电容导致的浪涌电流，从而避免出现过流情况。

在软启动序列开始时，SS 引脚电压为 0V。如果 SS 引脚电压低于反馈基准电压 V_{REF}，则软启动引脚会控制稳定的 FB 电压，而内部软启动电流源会逐渐增加连接到 SS 引脚的外部软启动电容器上的电压，从而使 FB 引脚上的输出电压逐渐上升。一旦 SS 上的电压超过内部基准电压，软启动时间间隔结束，误差放大器以 $V_{(REF)}$ 为基准。

软启动时间 ($t_{(ss)}$) 的计算公式为：

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{V_{Ref}} \quad (30)$$

当转换器由于以下原因被禁用时，软启动电容器会在内部放电：

- EN/UVLO 降至工作阈值以下
- VCC2 降至 VCC2 欠压阈值以下
- 器件受到断续模式电流限制。
- 器件处于热关断状态。
- 自举电压低于自举欠压阈值

Copyright © 2025 Texas Instruments Incorporated

7.3.18 驱动引脚

该器件有一个高压驱动引脚 (DRV1) 可支持输入或输出断开 FET。可以选择将该引脚用作电荷泵输出驱动器。例如，可使用外部 N 沟道 FET 实现反极性保护。该引脚的电源可通过 R2D 和 I2C 配置进行选择。

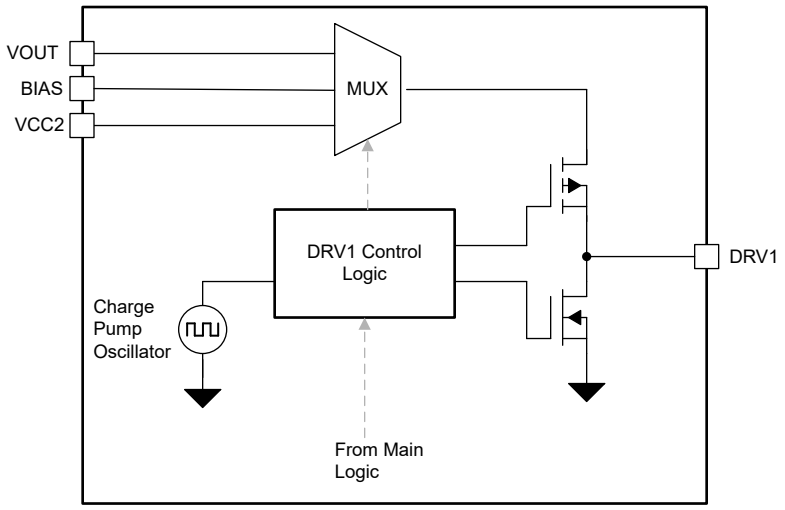


图 7-28. 功能方框图 - DRV 引脚

通过 DRV1 引脚可支持以下配置：

1. 开漏输出。
2. 高压推挽，由 VOUT 供电
3. 高压推挽，由 VBIAS 供电
4. CP 驱动引脚，由 VCC2 供电

DRV 引脚的时序取决于寄存器 MFR_SPECIFIC_D8 寄存器字段说明中指定的设置。

Copyright © 2025 Texas Instruments Incorporated

7.3.19 双随机展频 - DRSS

该器件提供数字展频，可在宽频率范围内降低电源的 EMI。此功能可通过 R2D 接口 (表 7-7) 或 寄存器 (表 8-10) 选择。启用展频后，内部调制器会使内部时钟抖动。向 SYNC 引脚施加外部同步时钟时，内部展频会被禁用。DRSS 将低频三角调制曲线与高频随机调制曲线相结合。低频三角调制提高了低射频频带（例如 AM 频带）中的性能，高频随机调制提高了高射频频带（例如 FM 频带）中的性能。此外，还会进一步随机调制三角调制的频率，以降低出现任何可闻音的可能性。为了更大限度地减少展频引起的输出电压纹波，可以逐周期修改占空比，以便在启用抖动时保持几乎恒定的占空比。

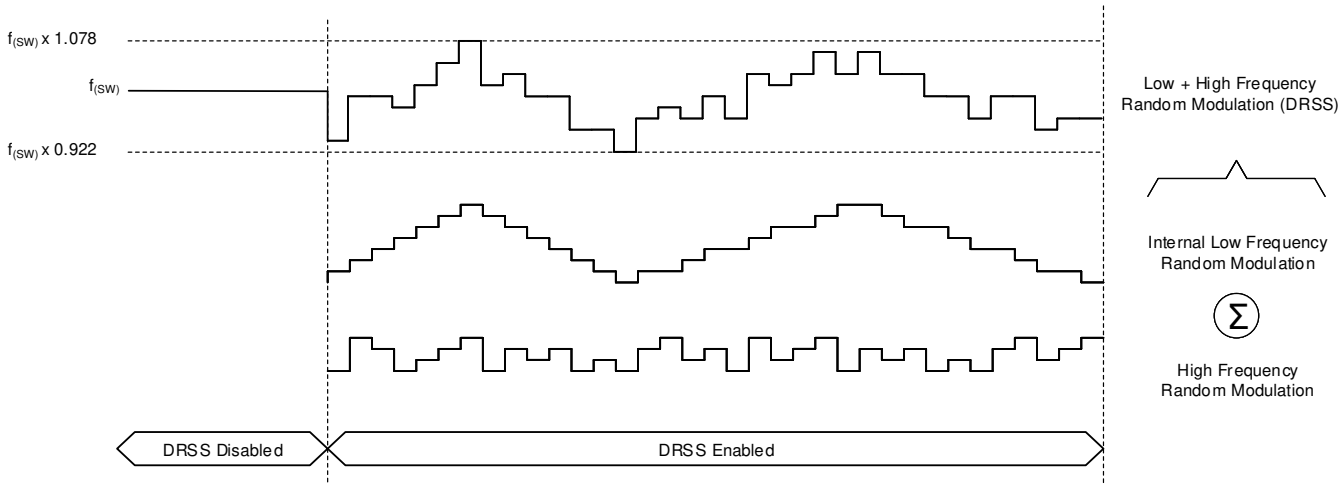


图 7-29. 双随机展频

Copyright © 2025 Texas Instruments Incorporated

7.3.20 栅极驱动器

LM51772-Q1 具有四个内部逻辑电平 nMOS 栅极驱动器。这些驱动器可以维持降压/升压运行所需的两个半桥的高频开关。如果器件处于升压或降压模式，则另一个半桥高侧开关需要持久导通。内部栅极驱动器通过共享来自另一个正在开关的半桥的电流来实现该功能。因此该器件可实现最小静态电流，因为无需内部电荷泵。由于具有高驱动电流能力，LM51772-Q1 支持各种外部功率 FET 并且可以并联运行这些 FET。

LO 和 HO 输出受击穿保护，可防止两个输出同时导通。如果降压/升压转换器的 PWM 调制逻辑将 LOx 引脚关闭，则在满足以下条件之前不会开启 HOx 引脚：

1. 达到最短内部转换时间 ($t_{t(dead)}$)。
2. LOx 引脚上的电压降至检测阈值 $V_{TH(GATEOUT)}$ 以下。

当 HOx 关闭而 LOx 开启时，这种行为是类似的。

栅极驱动器的高侧电源电压由一个额外的自举 UVLO 比较器进行监测。该比较器会监测 SWx 和 HBx 之间的差分电压。如果电压降至阈值以下，降压/升压转换器将关闭。在通过软启动方案达到正向阈值后，该器件会自动重新启动。

此外，LM51772-Q1 还会监测 SWx 和 HBx 之间的上限电压。如果该电压超过钳位电路的阈值电压，LM51772-Q1 会激活内部电流源来拉低电压。

死区时间值可通过寄存器 MFR_SPECIFIC_D6 寄存器字段说明中的 SEL_SCALE_DT、SEL_MIN_DEADTIME_GDRV 选择。

如果在应用中未使用 I^2C，也可以通过 CFG-PIN（表 7-6）选择 SEL_SCALE_DT。如果启用，通常会将默认死区时间设置增加 15ns。

此外，可以让高侧和低侧之间的转换（死区）时间对频率具有可选的依赖性。此功能可优化器件在低开关频率高功率应用和高开关频率低功率应用中硅 MOSFET Q_g 的常见差异性能。启用该选项后，当开关频率设置为更高时，死区时间会更短。可使用寄存器 MFR_SPECIFIC_D6 寄存器字段说明中的寄存器 EN_CONST_TDEAD 启用或禁用频率依赖性。

Copyright © 2025 Texas Instruments Incorporated

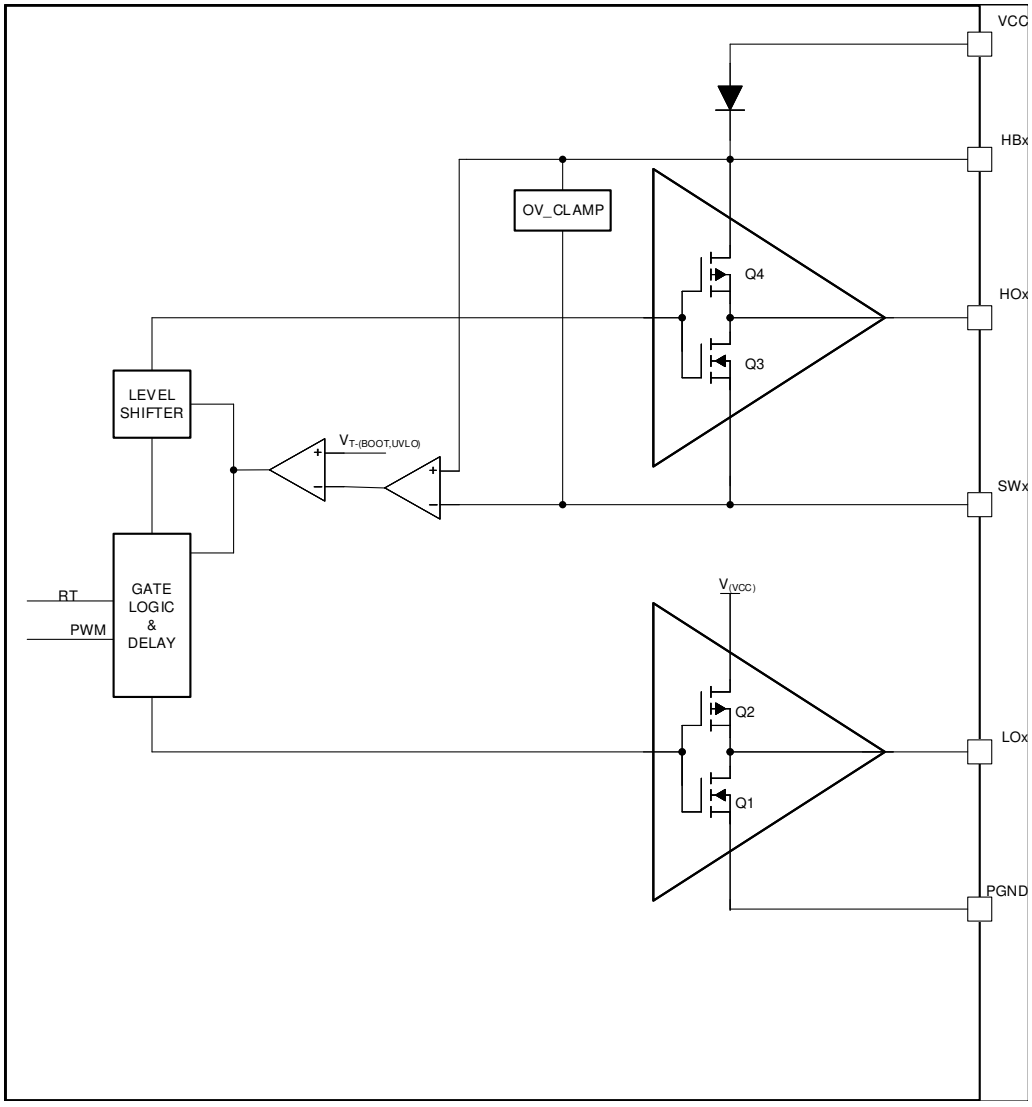


图 7-30. 栅极驱动器功能方框图

Copyright © 2025 Texas Instruments Incorporated

7.3.21 电缆压降补偿 (CDC)

电缆压降补偿功能有助于在宽负载电流范围内将输出电压保持在标称值，无需额外的遥感。电缆压降补偿功能会测量电流，并根据测得的电流按比例使输出电压失调。

如果启用该功能，电流监测传感器 (ISNSP/N) 的 gm 级会向 CDC 引脚发送成比例的电流。CDC 引脚上的电压用作标称输出电压的失调值。请选择 CDC 引脚上的电阻值，以免超过 1V。请参阅下面的公式：

$$V_{(CDC)} = \left(V_{(ISNSP)} - V_{(ISNSN)}\right) \times gm_{(CDC)} \times R_{(CDC)} \quad (31)$$

为了精确执行理想范围的电缆压降补偿，可以通过 CDC_GAIN 寄存器位对 CDC 偏移电压的增益进行编程。

CDC 功能与外部反馈分压器的运行方式相同。使用 100kΩ 的反馈分压上电阻。如果使用其他电阻，则 CDC 的增益将乘以 Rtop/100kΩ。

下图展示了 CDC 功能的控制曲线。

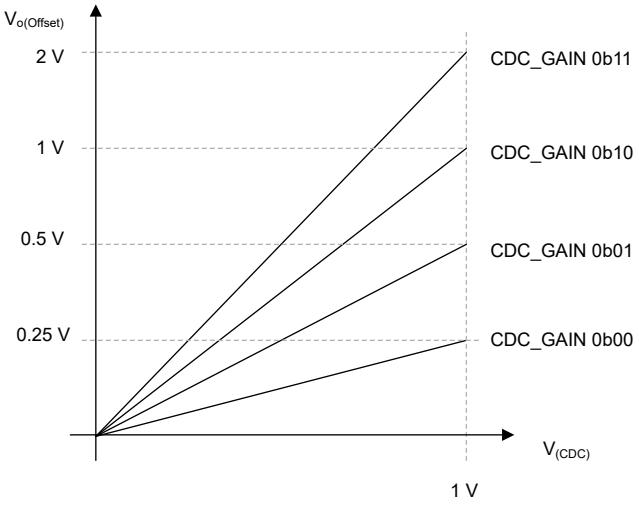


图 7-31. Vo 偏移电压与 CDC 电压的关系

7.3.22 CFG 引脚和 R2D 接口

LM51772-Q1 具有四个电阻/数字转换配置引脚 (R2D)，其中 CFG1 用于控制 ADDR/SLOPE 引脚。通道 CFG3 和 CFG4 与 SDA/SCL 引脚进行多路复用，并且只能在禁用 I2C 功能时使用。

在器件的上电序列期间会读取和锁存 CFG 引脚上的电阻值。在切换 nRST 引脚上的电压或 VCC2 电压降至 $V_{VCC2T-(UVLO)}$ 阈值以下之前，无法更改选择。表 7-4 展示了可能的器件配置和 CFG 引脚上的不同电阻值。

表 7-4. ADDR/Slope 引脚 (R2D-CH1) 配置概览

#	$R_{(CFG)}$/kΩ	I2C/ADDR	斜率补偿 ($m_{(SC)}$)
1	GND	启用 I2C，地址 0x6A	默认 NVM 设置 0.875
2	0.511	禁用 I2C	0.25
3	1.15		0.375
4	1.9		0.5
5	2.7		0.625
6	3.8		0.75
7	5.1		0.875
8	6.5		1
9	8.3		1.5
10	10.5		2
11	13.3		2.5
12	16.2		3
13	20.5		3.5
14	24.9		4
15	30.1		4.5
16	VCC2	启用 I2C，地址 0x6B	由寄存器选择

Copyright © 2025 Texas Instruments Incorporated

表 7-5. CFG2 引脚 (R2D-CH2) 配置概览

#	$R_{(CFG)}$/kΩ	EN_SYNC_OUT	SYNC_IN_FALLING	VDET_EN	PCM_EN
1	0	禁用	禁用	禁用	DISABLE
2	0.511	启用			
3	1.15	禁用	启用		
4	1.9	启用			
5	2.7	禁用	禁用	启用	
6	3.8	启用			
7	5.1	禁用	启用		
8	6.5	启用			
9	8.3	禁用	禁用	禁用	启用 (30%)
10	10.5	启用			
11	13.3	禁用	启用		
12	16.2	启用			
13	20.5	禁用	禁用	启用	
14	24.9	启用			
15	30.1	禁用	启用		
16	36.5	启用			

Copyright © 2025 Texas Instruments Incorporated

表 7-6. CFG3 引脚 (R2D-CH3) 配置概览

#	$R_{(CFG)}$/kΩ	EN_VCC1	INC_INDUCT_DE-RATE	EN_CONST_TDEAD	USLEEP_EN
1	0	禁用	禁用 (20%)	禁用	DISABLE
2	0.511	启用			
3	1.15	禁用	启用 (30%)		
4	1.9	启用			
5	2.7	禁用	禁用 (20%)	启用	
6	3.8	启用			
7	5.1	禁用	启用 (30%)		
8	6.5	启用			
9	8.3	禁用	禁用 (20%)	禁用	启用
10	10.5	启用			
11	13.3	禁用	启用 (30%)		
12	16.2	启用			
13	20.5	禁用	禁用 (20%)	启用	
14	24.9	启用			
15	30.1	禁用	启用 (30%)		
16	36.5	启用			

Copyright © 2025 Texas Instruments Incorporated

表 7-7. CFG4 引脚 (R2D-CH4) 配置概览

#	$R_{(CFG)}$/kΩ	DRSS	SCP – 断续模式	负电流限制	电流限制
1	0	禁用	禁用	禁用	DISABLE
2	0.511	启用			
3	1.15	禁用	启用		
4	1.9	启用			
5	2.7	禁用	禁用	启用	
6	3.8	启用			
7	5.1	禁用	启用		
8	6.5	启用			
9	8.3	禁用	禁用	禁用	启用
10	10.5	启用			
11	13.3	禁用	启用		
12	16.2	启用			
13	20.5	禁用	禁用	启用	
14	24.9	启用			
15	30.1	禁用	启用		
16	36.5	启用			

Copyright © 2025 Texas Instruments Incorporated

7.3.23 高级监控功能

7.3.23.1 概述

该器件具有一个状态寄存器，可反映器件逻辑的当前运行状态。使用 I²C 可获取当前状态标志。

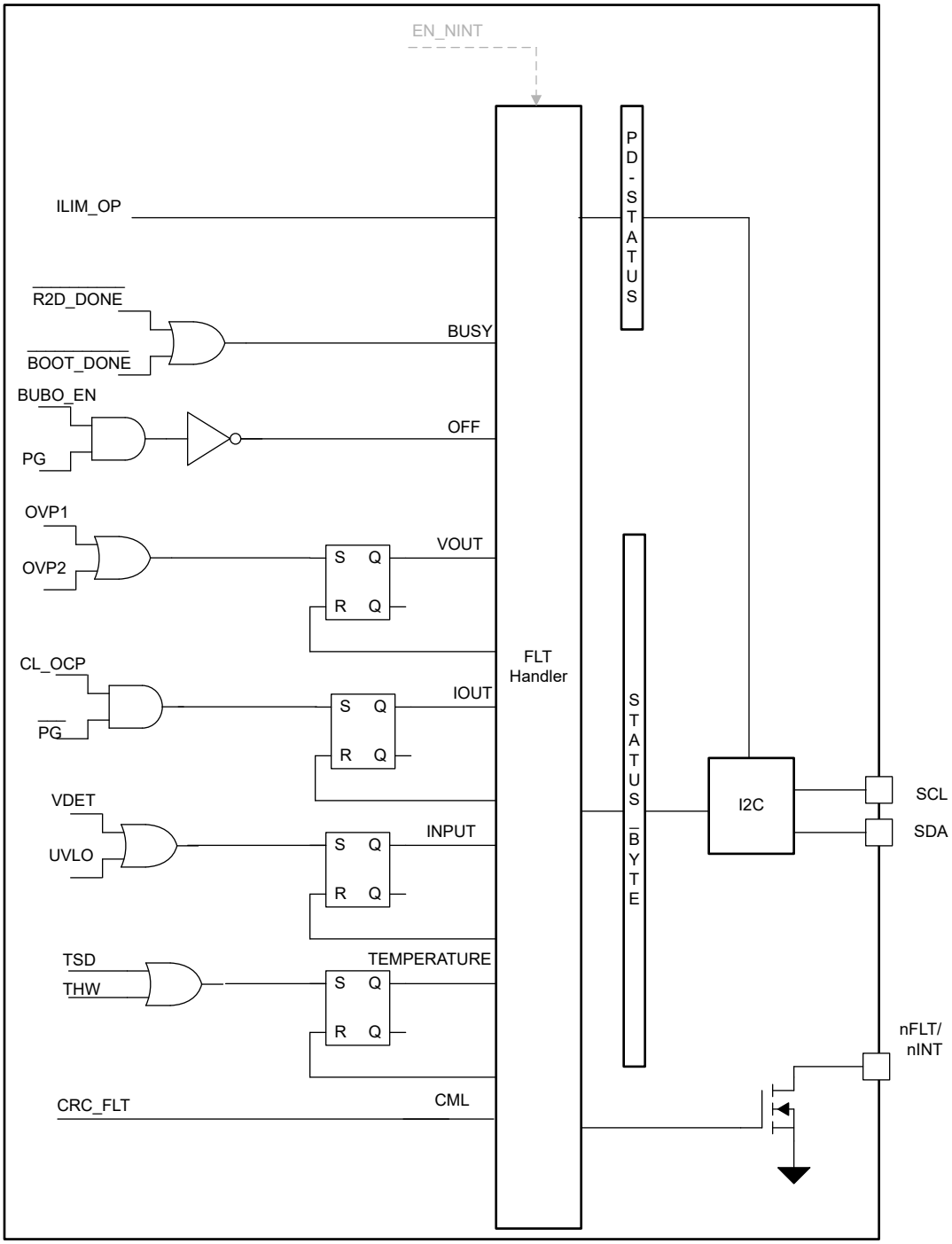


图 7-32. 功能方框图故障处理程序

Copyright © 2025 Texas Instruments Incorporated

7.3.23.2 BUSY

如果器件寄存器字段繁忙或正被另一个实例使用，则该位为高电平。在 BUSY 标志为高电平期间，建议不要通过 I^2C 接口进行写入。仅在器件启动后观察该位

7.3.23.3 OFF

如果器件未提供足够高的输出电压 ($V_{(VOUT)} < V_{T+(PG)}$)，则该位为高电平。如果转换器由系统输入关闭，该位也为高电平。仅在器件启动后观察该位

7.3.23.4 VOUT

输出电压超过过压阈值（OVP1、OVP2）。此错误会锁存，直到寄存器被清除或发生下电上电

7.3.23.5 IOUT

过流保护，当达到电感器峰值电流限值时，该位将变为高电平。此错误会锁存，直到寄存器被清除或发生下电上电

7.3.23.6 INPUT

输入电压检测 (VDET) 或 UVLO 电阻器检测到电压低于下降阈值。此错误会锁存，直到寄存器被清除或发生下电上电

7.3.23.7 温度

器件已进入 TSD 状态或达到可编程热警告阈值。此错误会锁存，直到寄存器被清除或发生下电上电

7.3.23.8 CML

该器件检测到内部逻辑故障，即 NVM 存储器校验和已检测到数据保留事件。

7.3.23.9 其他

unused

7.3.23.10 ILIM_OP

该信号随平均电流限制一起启用。如果禁用电流限制器，则该信号为低电平。如果达到编程（通过 I^2C 或 ISET）的电流限制阈值，则该信号变为高电平。PD-STATUS 字节随 ILIM_OP 信号瞬时变化。输入信号在模拟域中会经过去毛刺处理。

Copyright © 2025 Texas Instruments Incorporated

7.3.23.11 nFLT/nINT 引脚输出

如果 EN_NINT 位（请参阅 表 8-11）设置为 0b0，则 nFLT/nINT 引脚会指示报告给 STATUS 字节的所有故障。

在转换器重新开始运行之后，或者在故障模式消失的情况下，nFLT 引脚会恢复到高阻态。传输到 STATUS-BYTE 以及 nFLT/nINT 引脚的输入信号经过去毛刺处理。所以，FLT 引脚的最大反应时间由 $t_{d(nFLT-PIN)}$ 给出

请勿在设备运行过程中动态更改 EN_NINT，仅应在 CONV_OFF 状态下执行此修改。

如果 EN_NINT = 0b1，nFLT/nINT 引脚用作中断引脚。STATUS_BYTE 的瞬时信号变化以及 USB_PD_STATUS_0 的输入会切换该引脚。

7.3.23.12 状态字节

可通过以下方法清除故障：

1. 对 CLEAR_FAULTS 字节执行 I²C 写入。
2. 对 CLEAR_FAULTS 字节执行 I²C 读取。
3. 对 STATUS_BYTE 执行 I²C 写入操作，其中以“1”表示存在故障。再次写入“1”即可清除此位。在该实现中，之前存储的 STATUS_BYTE 值用于清除故障并便于诊断。

7.3.24 保护特性

7.3.24.1 热关断 (TSD)

为了避免器件遭到热损坏的情况，需要监测裸片的温度。一旦检测到温度上升到超过热关断阈值，该器件便会停止运行。当温度降至低于热关断迟滞后，TSD 信号会恢复正常，并且转换器将根据主 FSM 定义恢复正常运行。

7.3.24.2 过流保护

该器件具有断续模式短路保护功能，可避免裸片中或系统应用出现故障时出现过大的功率耗散。如果超过 CSA 引脚和 CSB 引脚之间的峰值电流检测电压，则会触发 CL_OP。

如果启用了该保护功能，当检测到短路事件时，会停止转换器运行并重新启动。

NVM 寄存器中的 HICCUP_EN 位会启用 OCP。

7.3.24.3 输出过压保护 1 (OVP1)

该过压保护用于监测 FB 引脚电压及内部反馈。

由于该阈值以编程的 $V_{(REF)}$ 为基准，因此如果跟踪功能之一（例如 DTRK 或 ATRK）更改了 V_o 目标值，OVP1 仍然正常工作。

即使触发了 OVP1 阈值，转换器也能保持运行。

OVP1 在 µSleep 期间被禁用，以避免额外的漏电流。在 µSleep 运行期间，OVP1 信号被屏蔽，该信号不会指示任何故障。

在软启动过程中以及使用内部反馈而不是外部 FB 时，该保护将被禁用。

Copyright © 2025 Texas Instruments Incorporated

7.3.24.4 输出过压保护 2 (OVP2)

该功能旨在避免在外部反馈引脚或补偿引脚无法正常工作时（例如元件或引脚短路）对器件造成损坏

过压保护由转换器内核和参考系统实现。绝对输出电压会被监控，当触发 OVP2 功能时，转换器逻辑会采取适当措施（例如紧急跳过模式），以防止输出电压进一步升高。

如果在 VOUT 引脚上达到输出电压阈值 $V_{T+(OVP2)}$，则降压/升压内核逻辑会禁用转换器功率级并在开关节点处进入高阻抗状态。如果输出电压回到该阈值以下，转换器将恢复运行

为了适应宽工作范围，OVP2 阈值可通过 V_OVP2 寄存器字段进行编程。

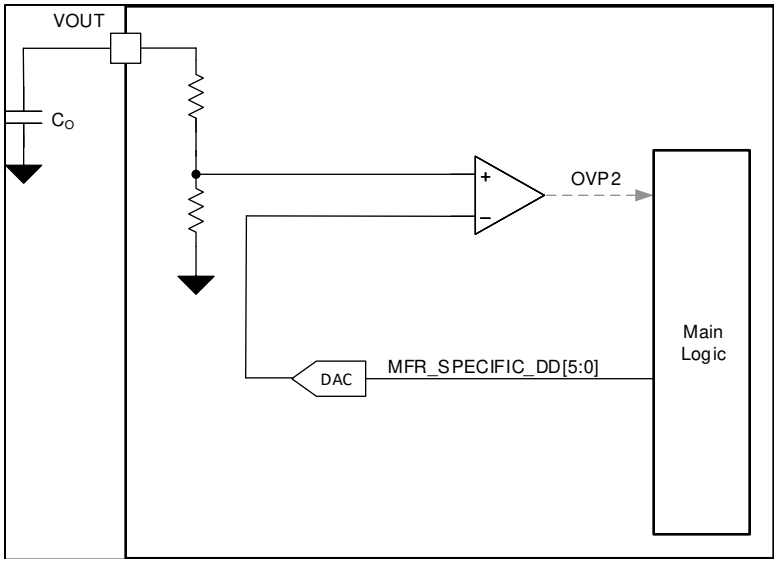


图 7-33. OVP2 功能方框图

7.3.24.5 输入电压保护 (IVP)

输入过压保护是通过转换器内核调制方案实现的。IVP 功能用于防止在电流从输出流向输入且输入源无法吸收电流时对器件造成损坏。如果转换器强制 PWM 模式处于激活状态，电感电流可能变为负值，直至达到负峰值电流限制。一旦 VIN 引脚上达到输入电压阈值 $V_{T+(IVP)}$，保护功能将禁用强制 PWM 模式，只允许电流从 VIN 流向 VOUT。当输入电压低于输入电压保护阈值后，逻辑允许再次激活 fPWM 模式。

$V_{T+(IVP)}$ 阈值可通过 V_IVP 寄存器字段编程设定。IVP 可通过 EN_IVP 位启用或禁用。

Copyright © 2025 Texas Instruments Incorporated

7.3.24.6 输入电压调节 (IVR)

输入过压调节 (IVR) 用于调节输入电压。电感电流受正负峰值电流限制或可选平均电流限制约束。根据 IVP_VOLTAGE 寄存器字段说明对目标电压进行编程。一旦 EN_IVP 和 EN_IVR 都设置为 0b1，便会启用 IVR 功能。需要启用 fPWM 才能允许反向电流为输入端充电。如果 MODE 引脚被拉至低电平，则 IVR 运行会暂停，直到再次启用 fPWM。

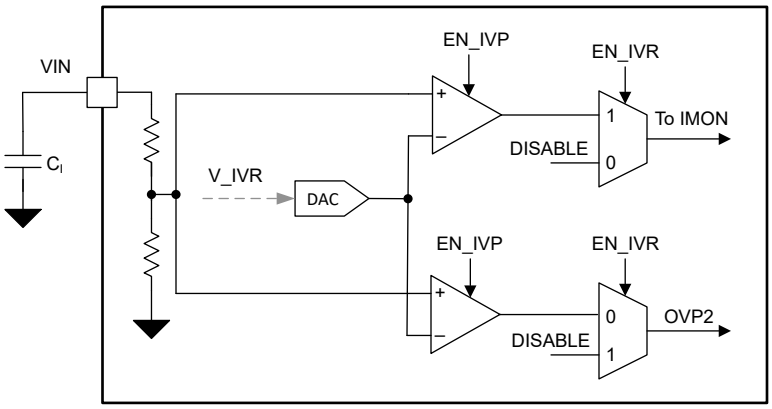


图 7-34. IVP/IVR 功能方框图

7.3.24.7 电源正常

该器件具有电源正常 (PG) 检测功能。监测功能将使用内部 PG 信号。

软启动斜坡完成后，即可获取电源正常状态信息。

7.3.24.8 自举欠压保护

栅极驱动器的高侧电源电压由一个内部自举 UVLO 比较器进行监测。该比较器会监测 SWx 和 HBx 之间的差分电压。该保护功能通过以下方式支持两种模式。

1. 如果在 fPWM 模式下测得的电压降至 $V_{TH-(BST_UV)}$ 以下，则转换器会在固定数量的开关周期后停止运行。
2. 在 PSM - ACM 降压/升压运行期间，BOOT_UV 会触发转换器的开关操作以刷新自举电压。如果在固定数量的刷新周期后，启动的开关操作没有启动 BOOT_UV，则 BOOT_UV 保护功能会使转换器停止运行。

7.3.24.9 自举过压钳位

为了保护外部 FET 栅极和内部栅极驱动电路，栅极驱动器具有过压钳位功能。如果电压上升到高于 $V_{TH(BST_OV)}$，则只要电压高于阈值，过压钳位电路就会将电流从 HBx 灌入到 SWx。

7.3.24.10 CRC 校验

为确保 NVM 数据完整性，器件采用 CRC 算法为存储在器件 NVM 中的数据生成校验和。

生产编程过程会自动生成校验和并将其存储到单独的 NVM 寄存器中。

在 NVM 启动阶段之后，CRC 算法会将加载的寄存器的校验和与生产测试期间生成并存储在 NVM 寄存器中的校验和进行比较。如果这两个值不相等，则不允许器件退出 CONV_OFF 状态。

Copyright © 2025 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 概述

该器件包含一个可以控制功能行为的数字逻辑内核。

7.4.2 逻辑状态说明

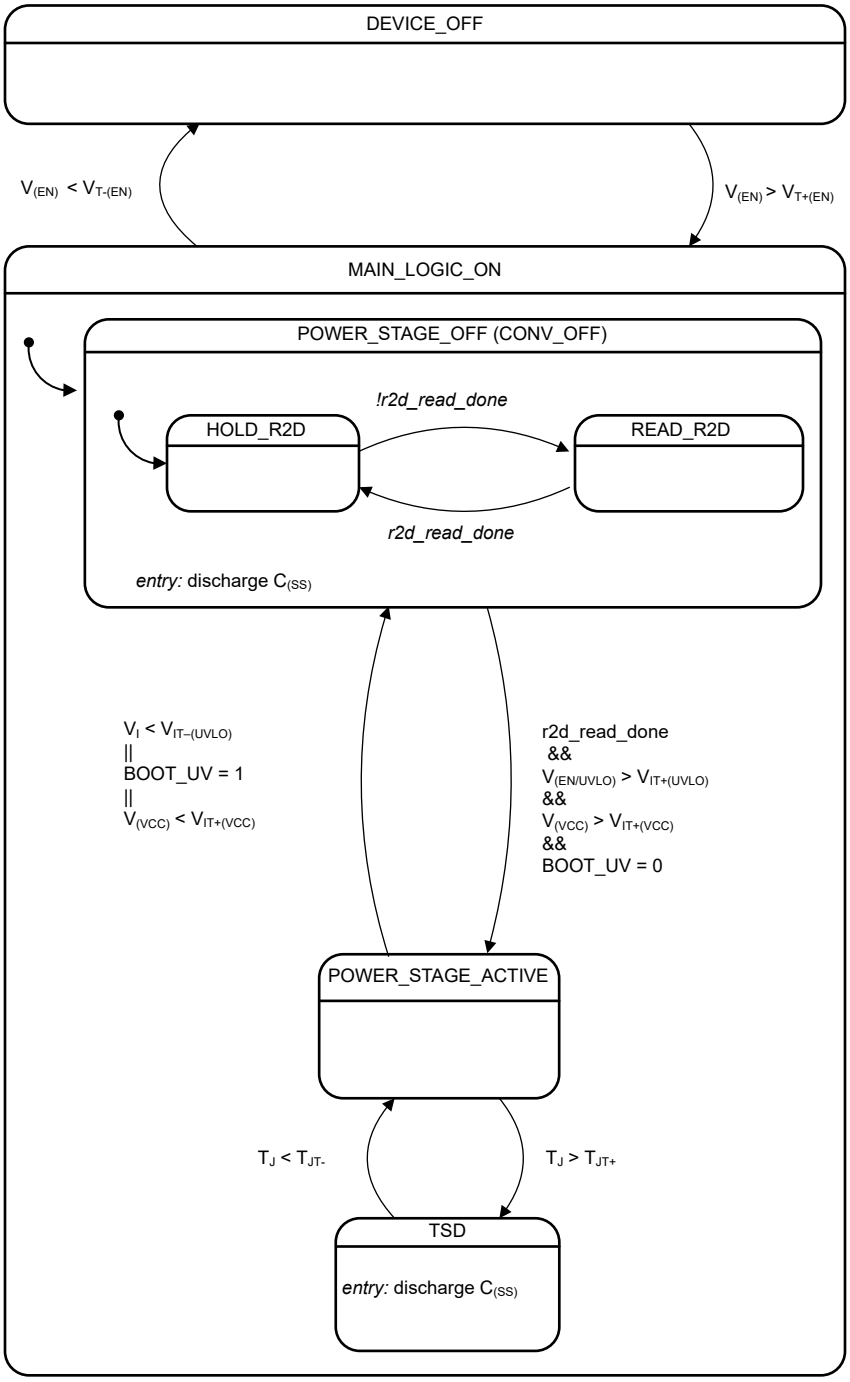


图 7-35. 状态图

7.5 编程

7.5.1 I²C 总线运行

I²C 总线是控制器与一系列目标器件之间的通信链路。该链路是使用一条双线总线建立的，这条总线包含串行时钟信号 (SCL) 和串行数据信号 (SDA)。在串行数据线路用于控制器与目标终端之间双向数据通信的所有情况下，串行时钟均来源于控制器。每个器件都有一个开漏输出可用于在串行数据线路 (SDA) 上传输数据。在串行数据线路上放置一个外部上拉电阻器，以便在数据传输期间将漏极输出保持为高电平。该器件上配有一个目标 I²C，这个接口支持以标准模式、快速模式和快速+ 模式运行，数据速率分别高达 100kbit/s、400kbit/s 和 1000kbit/s，并可实现与 I²C 标准 3.0 兼容的自动递增寻址。

如果 ADDR/SLOPE 引脚拉至 GND，该器件的 7 位目标地址为 0x6A；如果该引脚连接到 VCC2，则为 0x6B

如下图所示，数据传输由一个来自控制器的起始位启动。在 SCL 信号的高电平期间，当 SDA 线路从高电平转换为低电平时，会识别到启动条件。接收到起始位后，该器件将在 SDA 输入端接收串行数据，并检查是否存在有效地址和控制信息。如果为器件设置了目标地址位，则器件会发出确认脉冲并准备接收寄存器地址和数据。在接收到停止条件或接收到发送给器件的数据字时，数据传输即完成。停止条件是指在 SCL 信号的高电平期间，SDA 输入从低电平转换到高电平。为确保通信有效，SDA 线的其他所有切换都应在 SCL 信号的低电平期间进行。在接收到有效地址、子地址和数据字后，会发出确认。I²C 接口通过寄存器地址实现自动定序，以便在一次给定的 I²C 传输中发送多个数据字。

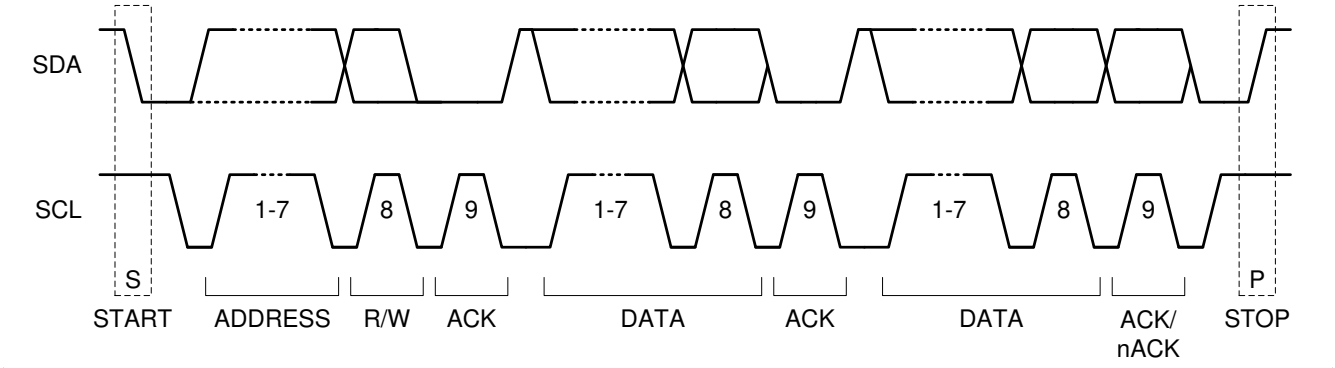


图 7-36. I²C 启动/停止/确认协议

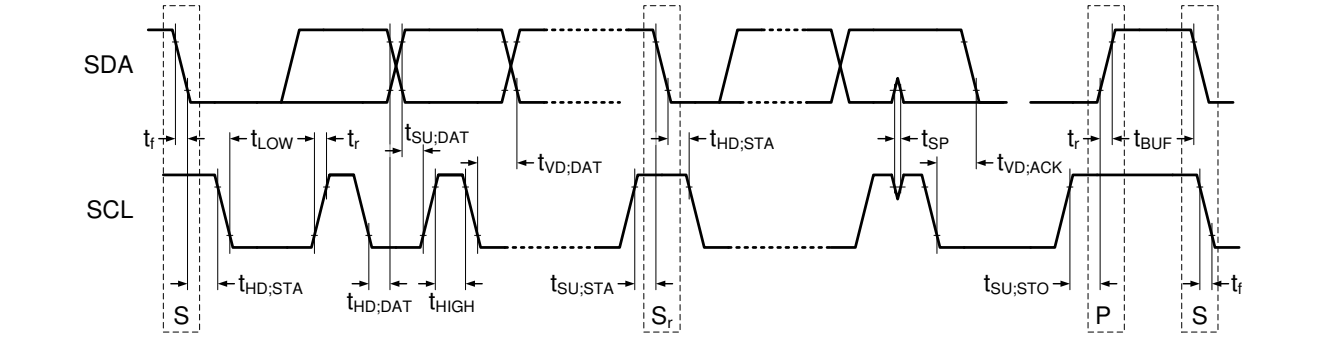


图 7-37. I²C 数据传输时序

Copyright © 2025 Texas Instruments Incorporated

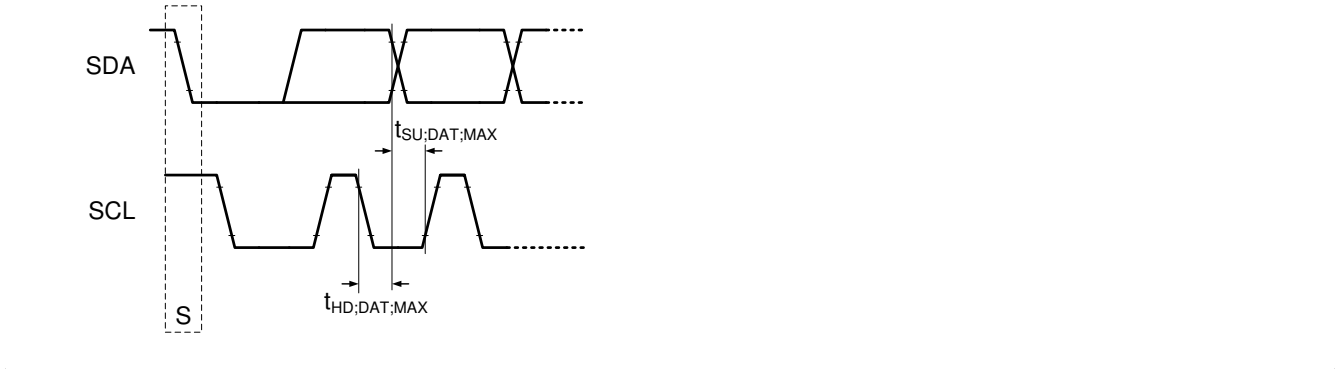


图 7-38. 最长上升/下降时间的 I²C 数据传输时序

7.5.2 时钟延展

不支持时钟延展。如果器件在繁忙状态下被寻址且无法处理接收到的数据，该事务将不被响应确认。如果控制器在器件处于 BOOT 状态时启动 I²C 事务，可能会发生上述情况。

7.5.3 数据传输格式

该器件支持四种不同的读取/写入操作：

- 从定义的寄存器地址进行单次读取。
- 对定义的寄存器地址进行单次写入。
- 从定义的寄存器地址开始进行顺序读取
- 从定义的寄存器地址开始进行顺序写入

7.5.4 从定义的寄存器地址进行单次读取

从定义的寄存器地址进行单次读取 显示了对定义寄存器地址进行单次读取的格式。首先，控制器发出一个启动条件，后跟一个 7 位 I²C 地址。接下来，控制器写入 0，表示即将执行写入操作。接收到目标的确认后，控制器会经由总线发送 8 位寄存器地址。在第二次确认之后，器件会将内部 I²C 寄存器编号设置为定义的值。然后，控制器发出重复启动信号，并发送 7 位 I ² C 地址，随后写入 1，表示即将执行读取操作。在接收到第三次确认时，控制器将总线释放给器件。然后，器件在总线上返回寄存器的 8 位数据值。控制器进行否定确认 (nACK) 并发出停止条件。该操作结束寄存器读取。

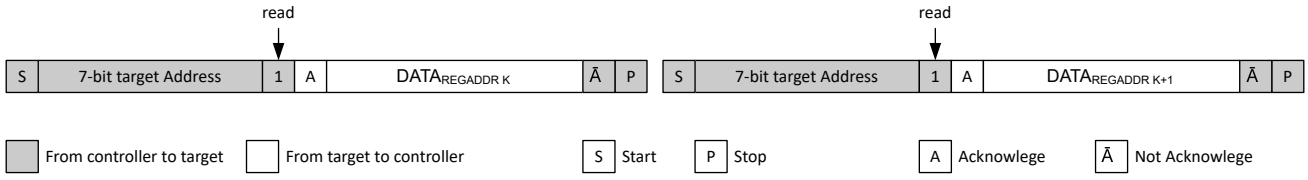


图 7-39. 从定义的寄存器地址进行单次读取

7.5.5 从定义的寄存器地址开始进行顺序读取

顺序读取操作是单个读取协议的扩展，如从定义的寄存器地址开始进行顺序读取 所示。控制器确认收到一个数据字节，器件会自动递增寄存器地址并返回下一个寄存器的数据。停止数据传输的方法是控制器不确认最后一个数据字节并发送停止条件。

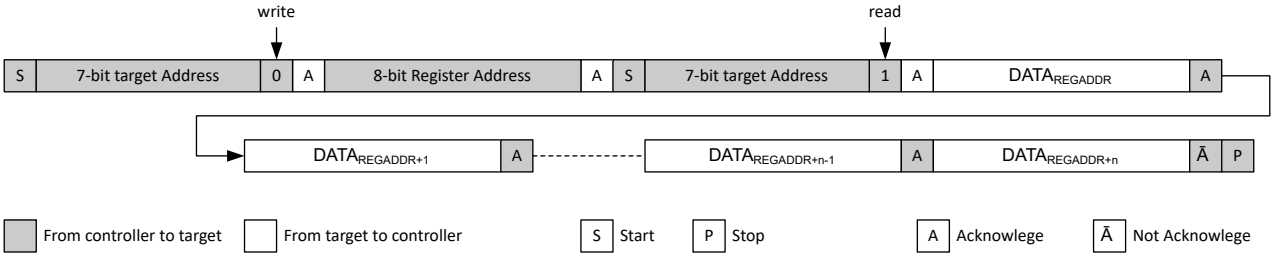


图 7-40. 从定义的寄存器地址开始进行顺序读取

7.5.6 对定义的寄存器地址进行单次写入

对定义的寄存器地址进行单次写入 显示了对定义的寄存器地址进行单次写入的格式。首先，控制器发出一个启动条件，后跟一个 7 位 I²C 地址。接下来，控制器写入 0 以表示其要尝试执行写入操作。接收到目标的确认后，控制器会经由总线发送 8 位寄存器地址。在第二次确认之后，器件将 I²C 寄存器地址设置为定义的值，控制器对其写入 8 位数据值。第三次确认后，器件会将 I²C 寄存器地址自动递增 1，而控制器会发出停止条件。该操作结束寄存器写入。

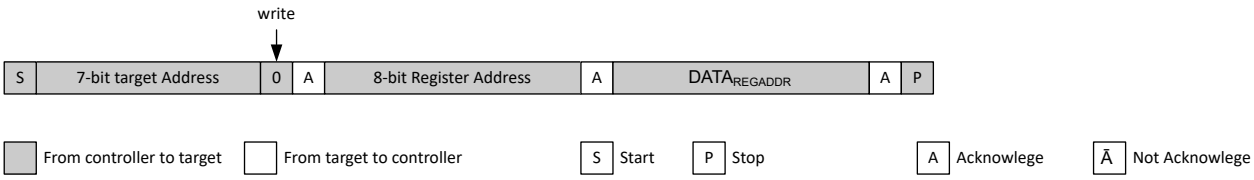


图 7-41. 对定义的寄存器地址进行单次写入

7.5.7 在定义的寄存器地址开始进行顺序写入

顺序写入操作是单个写入协议的扩展，如在定义的寄存器地址开始进行顺序写入 所示。如果控制器在器件发出 ACK 后没有发送停止条件，则器件会自动将寄存器地址递增 1，并且控制器能够写入下一个寄存器。

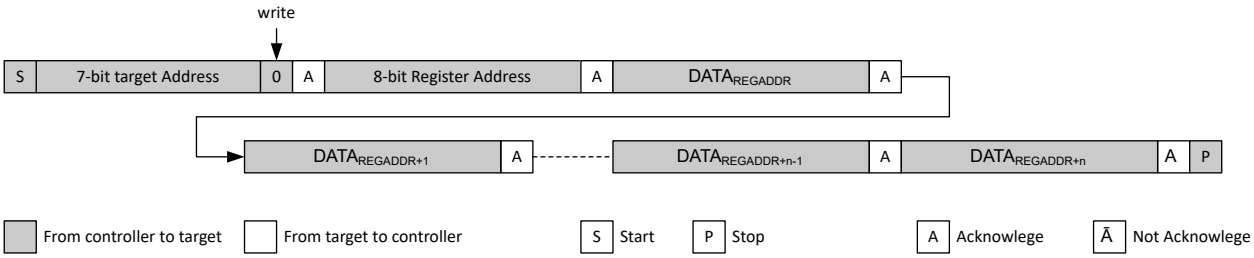


图 7-42. 在定义的寄存器地址开始进行顺序写入

Copyright © 2025 Texas Instruments Incorporated

8 LM51772-Q1 寄存器

表 8-1 列出了 LM51772-Q1 寄存器的存储器映射寄存器。表 8-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不得修改寄存器内容。

表 8-1. LM51772-Q1 寄存器

地址	首字母缩写词	寄存器名称	部分
0x3	CLEAR_FAULTS	CLEAR_FAULTS	转到
0xA	ILIM_THRESHOLD	ILIM_THRESHOLD	转到
0xC	VOUT_TARGET1_LSB	VOUT_TARGET1_LSB	转到
0xD	VOUT_TARGET1_MSB	VOUT_TARGET1_MSB	转到
0x21	USB_PD_STATUS_0	USB_PD_STATUS_0	转到
0x78	STATUS_BYTE	STATUS_BYTE	转到
0x81	USB_PD_CONTROL_0	USB_PD_CONTROL_0	转到
0xD0	MFR_SPECIFIC_D0	MFR_SPECIFIC_D0	转到
0xD1	MFR_SPECIFIC_D1	MFR_SPECIFIC_D1	转到
0xD2	MFR_SPECIFIC_D2	MFR_SPECIFIC_D2	转到
0xD3	MFR_SPECIFIC_D3	MFR_SPECIFIC_D3	转到
0xD4	MFR_SPECIFIC_D4	MFR_SPECIFIC_D4	转到
0xD5	MFR_SPECIFIC_D5	MFR_SPECIFIC_D5	转到
0xD6	MFR_SPECIFIC_D6	MFR_SPECIFIC_D6	转到
0xD7	MFR_SPECIFIC_D7	MFR_SPECIFIC_D7	转到
0xD8	MFR_SPECIFIC_D8	MFR_SPECIFIC_D8	转到
0xD9	MFR_SPECIFIC_D9	MFR_SPECIFIC_D9	转到
0xDA	IVP_VOLTAGE	IVP_VOLTAGE	转到

复杂的位访问类型经过编码可适应小型表单元。表 8-2 展示了适用于此部分中访问类型的代码。

表 8-2. LM51772-Q1 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

Copyright © 2025 Texas Instruments Incorporated

8.1 CLEAR_FAULTS 寄存器（地址 = 0x3）[复位 = 0x00]

表 8-3 展示了 CLEAR_FAULTS。

返回到汇总表。

清除所有锁存的状态标志

表 8-3. CLEAR_FAULTS 寄存器字段说明

位	字段	类型	复位	说明
7:0	CLEAR_FAULTS	R	0x0	访问地址足以清除故障

Copyright © 2025 Texas Instruments Incorporated

8.2 ILIM_THRESHOLD 寄存器（地址 = 0xA）[复位 = 0x64]

表 8-4 展示了 ILIM_THRESHOLD。

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 8-4. ILIM_THRESHOLD 寄存器字段说明

位	字段	类型	复位	说明
7:0	ILIM_THRESHOLD	R/W	0x64	ISNS 电流限制阈值电压。括号中的值考虑了一个 10mΩ 的检测电阻 0x0 = 5mV (0.5A) 0x1 = 5mV (0.5A) 0x2 = 5mV (0.5A) 0x3 = 5mV (0.5A) 0x4 = 5mV (0.5A) 0x5 = 5mV (0.5A) 0x6 = 5mV (0.5A) 0x7 = 5mV (0.5A) 0x8 = 5mV (0.5A) 0x9 = 5mV (0.5A) 0xA = 5mV (0.5A) 0xB = 5.5mV (0.55A) 0xC = 6mV (0.6A) 0xD = 6.5mV (0.65A) 0xE = 7mV (0.7A) 0xF = 7.5mV (0.75A) 0x10 = 8mV (0.8A) 0x11 = 8.5mV (0.85A) 0x12 = 9mV (0.9A) 0x13 = 9.5mV (0.95A) 0x14 = 10mV (1A) 0x15 = 10.5mV (1.05A) 0x16 = 11mV (1.1A) 0x17 = 11.5mV (1.15A) 0x18 = 12mV (1.2A) 0x19 = 12.5mV (1.25A) 0x1A = 13mV (1.3A) 0x1B = 13.5mV (1.35A) 0x1C = 14mV (1.4A) 0x1D = 14.5mV (1.45A) 0x1E = 15mV (1.5A) 0x1F = 15.5mV (1.55A) 0x20 = 16mV (1.6A) 0x21 = 16.5mV (1.65A) 0x22 = 17mV (1.7A) 0x23 = 17.5mV (1.75A) 0x24 = 18mV (1.8A) 0x25 = 18.5mV (1.85A) 0x26 = 19mV (1.9A) 0x27 = 19.5mV (1.95A) 0x28 = 20mV (2A) 0x29 = 20.5mV (2.05A) 0x2A = 21mV (2.1A) 0x2B = 21.5mV (2.15A) 0x2C = 22mV (2.2A) 0x2D = 22.5mV (2.25A) 0x2E = 23mV (2.3A) 0x2F = 23.5mV (2.35A) 0x30 = 24mV (2.4A) 0x31 = 24.5mV (2.45A) 0x32 = 25mV (2.5A) 0x33 = 25.5mV (2.55A) 0x34 = 26mV (2.6A) 0x35 = 26.5mV (2.65A) 0x36 = 27mV (2.7A) 0x37 = 27.5mV (2.75A) 0x38 = 28mV (2.8A) 0x39 = 28.5mV (2.85A) 0x3A = 29mV (2.9A) 0x3B = 29.5mV (2.95A) 0x3C = 30mV (3A) 0x3D = 30.5mV (3.05A) 0x3E = 31mV (3.1A) 0x3F = 31.5mV (3.15A)

Copyright © 2025 Texas Instruments Incorporated

表 8-4. ILIM_THRESHOLD 寄存器字段说明（续）

位	字段	类型	复位	说明
				0x40 = 32mV (3.2A) 0x41 = 32.5mV (3.25A) 0x42 = 33mV (3.3A) 0x43 = 33.5mV (3.35A) 0x44 = 34mV (3.4A) 0x45 = 34.5mV (3.45A) 0x46 = 35mV (3.5A) 0x47 = 35.5mV (3.55A) 0x48 = 36mV (3.6A) 0x49 = 36.5mV (3.65A) 0x4A = 37mV (3.7A) 0x4B = 37.5mV (3.75A) 0x4C = 38mV (3.8A) 0x4D = 38.5mV (3.85A) 0x4E = 39mV (3.9A) 0x4F = 39.5mV (3.95A) 0x50 = 40mV (4A) 0x51 = 40.5mV (4.05A) 0x52 = 41mV (4.1A) 0x53 = 41.5mV (4.15A) 0x54 = 42mV (4.2A) 0x55 = 42.5mV (4.25A) 0x56 = 43mV (4.3A) 0x57 = 43.5mV (4.35A) 0x58 = 44mV (4.4A) 0x59 = 44.5mV (4.45A) 0x5A = 45mV (4.5A) 0x5B = 45.5mV (4.55A) 0x5C = 46mV (4.6A) 0x5D = 46.5mV (4.65A) 0x5E = 47mV (4.7A) 0x5F = 47.5mV (4.75A) 0x60 = 48mV (4.8A) 0x61 = 48.5mV (4.85A) 0x62 = 49mV (4.9A) 0x63 = 49.5mV (4.95A) 0x64 = **50mV (5A)** 0x65 = 50.5mV (5.05A) 0x66 = 51mV (5.1A) 0x67 = 51.5mV (5.15A) 0x68 = 52mV (5.2A) 0x69 = 52.5mV (5.25A) 0x6A = 53mV (5.3A) 0x6B = 53.5mV (5.35A) 0x6C = 54mV (5.4A) 0x6D = 54.5mV (5.45A) 0x6E = 55mV (5.5A) 0x6F = 55.5mV (5.55A) 0x70 = 56mV (5.6A) 0x71 = 56.5mV (5.65A) 0x72 = 57mV (5.7A) 0x73 = 57.5mV (5.75A) 0x74 = 58mV (5.8A) 0x75 = 58.5mV (5.85A) 0x76 = 59mV (5.9A) 0x77 = 59.5mV (5.95A) 0x78 = 60mV (6A) 0x79 = 60.5mV (6.05A) 0x7A = 61mV (6.1A) 0x7B = 61.5mV (6.15A) 0x7C = 62mV (6.2A) 0x7D = 62.5mV (6.25A) 0x7E = 63mV (6.3A) 0x7F = 63.5mV (6.35A) 0x80 = 64mV (6.4A)

Copyright © 2025 Texas Instruments Incorporated

表 8-4. ILIM_THRESHOLD 寄存器字段说明（续）

位	字段	类型	复位	说明
				0x81 = 64.5mV (6.45A) 0x82 = 65mV (6.5A) 0x83 = 65.5mV (6.55A) 0x84 = 66mV (6.6A) 0x85 = 66.5mV (6.65A) 0x86 = 67mV (6.7A) 0x87 = 67.5mV (6.75A) 0x88 = 68mV (6.8A) 0x89 = 68.5mV (6.85A) 0x8A = 69mV (6.9A) 0x8B = 69.5mV (6.95A) 0x8C = 70mV (7A) 0x8D = 70mV (7A) 0x8E = 70mV (7A) 0x8F = 70mV (7A) 0x90 = 70mV (7A) 0x91 = 70mV (7A) 0x92 = 70mV (7A) 0x93 = 70mV (7A) 0x94 = 70mV (7A) 0x95 = 70mV (7A) 0x96 = 70mV (7A) 0x97 = 70mV (7A) 0x98 = 70mV (7A) 0x99 = 70mV (7A) 0x9A = 70mV (7A) 0x9B = 70mV (7A) 0x9C = 70mV (7A) 0x9D = 70mV (7A) 0x9E = 70mV (7A) 0x9F = 70mV (7A) 0xA0 = 70mV (7A) 0xA1 = 70mV (7A) 0xA2 = 70mV (7A) 0xA3 = 70mV (7A) 0xA4 = 70mV (7A) 0xA5 = 70mV (7A) 0xA6 = 70mV (7A) 0xA7 = 70mV (7A) 0xA8 = 70mV (7A) 0xA9 = 70mV (7A) 0xAA = 70mV (7A) 0xAB = 70mV (7A) 0xAC = 70mV (7A) 0xAD = 70mV (7A) 0xAE = 70mV (7A) 0xAF = 70mV (7A) 0xB0 = 70mV (7A) 0xB1 = 70mV (7A) 0xB2 = 70mV (7A) 0xB3 = 70mV (7A) 0xB4 = 70mV (7A) 0xB5 = 70mV (7A) 0xB6 = 70mV (7A) 0xB7 = 70mV (7A) 0xB8 = 70mV (7A) 0xB9 = 70mV (7A) 0xBA = 70mV (7A) 0xBB = 70mV (7A) 0xBC = 70mV (7A) 0xBD = 70mV (7A) 0xBE = 70mV (7A) 0xBF = 70mV (7A) 0xC0 = 70mV (7A) 0xC1 = 70mV (7A)

Copyright © 2025 Texas Instruments Incorporated

表 8-4. ILIM_THRESHOLD 寄存器字段说明（续）

位	字段	类型	复位	说明
				0xC2 = 70mV (7A) 0xC3 = 70mV (7A) 0xC4 = 70mV (7A) 0xC5 = 70mV (7A) 0xC6 = 70mV (7A) 0xC7 = 70mV (7A) 0xC8 = 70mV (7A) 0xC9 = 70mV (7A) 0xCA = 70mV (7A) 0xCB = 70mV (7A) 0xCC = 70mV (7A) 0xCD = 70mV (7A) 0xCE = 70mV (7A) 0xCF = 70mV (7A) 0xD0 = 70mV (7A) 0xD1 = 70mV (7A) 0xD2 = 70mV (7A) 0xD3 = 70mV (7A) 0xD4 = 70mV (7A) 0xD5 = 70mV (7A) 0xD6 = 70mV (7A) 0xD7 = 70mV (7A) 0xD8 = 70mV (7A) 0xD9 = 70mV (7A) 0xDA = 70mV (7A) 0xDB = 70mV (7A) 0xDC = 70mV (7A) 0xDD = 70mV (7A) 0xDE = 70mV (7A) 0xDF = 70mV (7A) 0xE0 = 70mV (7A) 0xE1 = 70mV (7A) 0xE2 = 70mV (7A) 0xE3 = 70mV (7A) 0xE4 = 70mV (7A) 0xE5 = 70mV (7A) 0xE6 = 70mV (7A) 0xE7 = 70mV (7A) 0xE8 = 70mV (7A) 0xE9 = 70mV (7A) 0xEA = 70mV (7A) 0xEB = 70mV (7A) 0xEC = 70mV (7A) 0xED = 70mV (7A) 0xEE = 70mV (7A) 0xEF = 70mV (7A) 0xF0 = 70mV (7A) 0xF1 = 70mV (7A) 0xF2 = 70mV (7A) 0xF3 = 70mV (7A) 0xF4 = 70mV (7A) 0xF5 = 70mV (7A) 0xF6 = 70mV (7A) 0xF7 = 70mV (7A) 0xF8 = 70mV (7A) 0xF9 = 70mV (7A) 0xFA = 70mV (7A) 0xFB = 70mV (7A) 0xFC = 70mV (7A) 0xFD = 70mV (7A) 0xFE = 70mV (7A) 0xFF = 70mV (7A)

Copyright © 2025 Texas Instruments Incorporated

8.3 VOUT_TARGET1_LSB 寄存器（地址 = 0xC）[复位 = 0x58]

VOUT_TARGET1_LSB 如表 8-5 所示。

返回到汇总表。

表 8-5. VOUT_TARGET1_LSB 寄存器字段说明

位	字段	类型	复位	说明
7:0	VOUT_A	R/W	0x58	输出目标电压 逻辑寄存器 Vout 设置 下限：3.3V 或 1V，具体取决于 SEL_FB_DIV20 上限：48V 或 24V，具体取决于 SEL_FB_DIV20 步长：20mV 或 10mV，具体取决于 SEL_FB_DIV20 针对 20mV 进行值计算方程式 3 针对 10mV 进行值计算方程式 2

Copyright © 2025 Texas Instruments Incorporated

8.4 VOUT_TARGET1_MSB 寄存器（地址 = 0xD）[复位 = 0x02]

VOUT_TARGET1_MSB 如表 8-6 所示。

返回到汇总表。

表 8-6. VOUT_TARGET1_MSB 寄存器字段说明

位	字段	类型	复位	说明
7:4	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
3:0	VOUT_A	R/W	0x2	输出目标电压 逻辑寄存器 Vout 设置 下限：3.3V 或 1V，具体取决于 SEL_FB_DIV20 上限：48V 或 24V，具体取决于 SEL_FB_DIV20 步长：20mV 或 10mV，具体取决于 SEL_FB_DIV20 针对 20mV 进行值计算方程式 3 针对 10mV 进行值计算方程式 2

Copyright © 2025 Texas Instruments Incorporated

8.5 USB_PD_STATUS_0 寄存器（地址 = 0x21）[复位 = 0x00]

USB_PD_STATUS_0 如表 8-7 所示。

返回到汇总表。

USB-PD 状态寄存器

表 8-7. USB_PD_STATUS_0 寄存器字段说明

位	字段	类型	复位	说明
7	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
6	CC_OPERATION	R	0x0	恒流 (CC) ILIM 运行的瞬时状态
5:0	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。

Copyright © 2025 Texas Instruments Incorporated

8.6 STATUS_BYTE 寄存器（地址 = 0x78）[复位 = 0x00]

表 8-8 展示了 STATUS_BYTE。

返回到汇总表。

故障状态低字节

表 8-8. STATUS_BYTE 寄存器字段说明

位	字段	类型	复位	说明
7	BUSY	R	0x0	单元处于忙状态 0x0 = **单元处于不忙状态** 0x1 = 单元处于忙状态
6	关闭	R	0x0	器件不提供 VOUT 和/或者单元已关闭 0x0 = **单元开启** 0x1 = 单元关闭
5	VOUT	R	0x0	VOUT_OV 故障 0x0 = **无故障** 0x1 = 故障
4	IOUT	R	0x0	IOUT_OC 故障 0x0 = **无故障** 0x1 = 故障
3	输入	R	0x0	VIN_UV 故障 0x0 = **无故障** 0x1 = 故障
2	温度	R	0x0	温度故障或警告 0x0 = **无故障** 0x1 = 故障
1	CML	R	0x0	通信、逻辑、存储器事件 0x0 = **无故障** 0x1 = 故障
0	其他	R	0x0	其他故障或警告 0x0 = **无故障** 0x1 = 故障

Copyright © 2025 Texas Instruments Incorporated

8.7 USB_PD_CONTROL_0 寄存器（地址 = 0x81）[复位 = 0x01]

USB_PD_CONTROL_0 如表 8-9 所示。

返回到汇总表。

USB-PD 控制寄存器

表 8-9. USB_PD_CONTROL_0 寄存器字段说明

位	字段	类型	复位	说明
7:2	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
1	FORCE_DISCH	R/W	0x0	激活 Vo 放电 0x0 = **禁用** 0x1 = 启用
0	CONV_EN2	R/W	0x1	启用功率级 0x0 = 禁用 0x1 = **启用**

Copyright © 2025 Texas Instruments Incorporated

8.8 MFR_SPECIFIC_D0 寄存器（地址 = 0xD0）[复位 = 0x32]

MFR_SPECIFIC_D0 如表 8-10 所示。

返回到汇总表。

CONFIG_0 器件配置寄存器 0

表 8-10. MFR_SPECIFIC_D0 寄存器字段说明

位	字段	类型	复位	说明
7	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
6	EN_NEG_CL_LIMIT	R/W	0x0	为负电流限制启用 ILIM，如果禁用，ILIM 将钳位 I_L 0x0 = **禁用** 0x1 = 启用
5	EN_VCC1	R/W	0x1	启用 VCC1 辅助 LDO 0x0 = 禁用 0x1 = **启用**
4	IMON_LIMITER_EN	R/W	0x1	在限制器配置中启用 Imon 0x0 = 禁用 0x1 = **启用**
3	HICCUP_EN	R/W	0x0	启用断续短路 0x0 = **禁用** 0x1 = 启用
2	DRSS_EN	R/W	0x0	启用双展频 0x0 = **禁用** 0x1 = 启用
1	USLEEP_EN	R/W	0x1	启用微睡眠模式 0x0 = 禁用 0x1 = **启用**
0	CONV_EN	R/W	0x0	启用功率级 0x0 = **禁用** 0x1 = 启用

Copyright © 2025 Texas Instruments Incorporated

8.9 MFR_SPECIFIC_D1 寄存器（地址 = 0xD1）[复位 = 0x09]

MFR_SPECIFIC_D1 如表 8-11 所示。

返回到汇总表。

CONFIG_1 器件配置寄存器 1

表 8-11. MFR_SPECIFIC_D1 寄存器字段说明

位	字段	类型	复位	说明
7	EN_THER_WARN	R/W	0x0	启用热警告 0x0 = **禁用** 0x1 = 启用
6:5	THW_THRESHOLD	R/W	0x0	选择热警告阈值 0x0 = **140℃** 0x1 = 125℃ 0x2 = 110℃ 0x3 = 95℃
4	EN_NINT	R/W	0x0	配置 nFLT 引脚处理程序以用作中断引脚或 nFLT 引脚 0x0 = **禁用** 0x1 = 启用
3	EN_DTRK_STARTOVER	R/W	0x1	允许在启用 DTRK 的情况下无需等待 DTRK PWM 信号即可直接启动 0x0 = 禁用 0x1 = **启用**
2	FORCE_BIASPIN	R/W	0x0	允许通过降低阈值优先从 BIAS 为 VCC2 供电。 0x0 = **禁用** 0x1 = 启用
1	EN_BB_2P_FPWM	R/W	0x0	在 fPWM 模式下启用两相 BB 开关 0x0 = **禁用** 0x1 = 启用
0	EN_BB_2P_PSM	R/W	0x1	在 PSM 模式下启用两相 BB 开关 0x0 = 禁用 0x1 = **启用**

Copyright © 2025 Texas Instruments Incorporated

8.10 MFR_SPECIFIC_D2 寄存器（地址 = 0xD2）[复位 = 0x40]

MFR_SPECIFIC_D2 如表 8-12 所示。

返回到汇总表。

表 8-12. MFR_SPECIFIC_D2 寄存器字段说明

位	字段	类型	复位	说明
7	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
6	EN_ACTIVE_DVS	R/W	0x1	通过放电为 DVS 启用主动斜降 0x0 = 禁用 0x1 = **启用**
5:4	DVS_SLEW_RAMP	R/W	0x0	设置 DVS 的正负 Vo 压摆率 0x0 = **40mV/us** 0x1 = 20mV/us 0x2 = 1mV/us 0x3 = 0.5mV/us
3:2	DISCHARGE_STRENGTH	R/W	0x0	设置 Vo 放电的放电电流 0x0 = **慢 (25mA)** 0x1 = 中等 (50mA) 0x2 = 快 (75mA) 0x3 = 快 (75mA)
1	DISCHARGE_CONFIG0	R/W	0x0	选择放电和 CONV_EN 0x0 = **禁用** 0x1 = 启用
0	DISCHARGE_CONFIG1	R/W	0x0	选择放电直至 VTH DISCH 0x0 = **禁用** 0x1 = 启用

Copyright © 2025 Texas Instruments Incorporated

8.11 MFR_SPECIFIC_D3 寄存器（地址 = 0xD3）[复位 = 0x20]

MFR_SPECIFIC_D3 如表 8-13 所示。

返回到汇总表。

表 8-13. MFR_SPECIFIC_D3 寄存器字段说明

位	字段	类型	复位	说明
7	EN_IVP	R/W	0x0	启用输入电压保护 0x0 = **禁用** 0x1 = 启用
6	SEL_IVR	R/W	0x0	选择输入电压调节替代输入电压保护 0x0 = **禁用** 0x1 = 启用
5	VDET_EN	R/W	0x1	启用内部 VDET 功能 0x0 = 禁用 0x1 = **启用**
4:0	VDET_FALL	R/W	0x0	VDET 下降阈值 0x0 = **2.7V** 0x1 = 2.9V 0x2 = 3.1V 0x3 = 3.3V 0x4 = 3.5V 0x5 = 3.7V 0x6 = 3.9V 0x7 = 4.1V 0x8 = 4.3V 0x9 = 4.5V 0xA = 4.7V 0xB = 4.9V 0xC = 5.1V 0xD = 5.3V 0xE = 5.5V 0xF = 5.7V 0x10 = 5.9V 0x11 = 6.1V 0x12 = 6.3V 0x13 = 6.5V 0x14 = 6.7V 0x15 = 6.9V 0x16 = 7.1V 0x17 = 7.3V 0x18 = 7.5V 0x19 = 7.7V 0x1A = 7.9V 0x1B = 8.1V 0x1C = 8.3V 0x1D = 8.5V 0x1E = 8.7V 0x1F = 8.9V

Copyright © 2025 Texas Instruments Incorporated

8.12 MFR_SPECIFIC_D4 寄存器（地址 = 0xD4）[复位 = 0x03]

MFR_SPECIFIC_D4 如表 8-14 所示。

返回到汇总表。

表 8-14. MFR_SPECIFIC_D4 寄存器字段说明

位	字段	类型	复位	说明
7:5	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
4:0	VDET_RISE	R/W	0x3	VDET 上升阈值 0x0 = 2.8V 0x1 = 3V 0x2 = 3.2V 0x3 = **3.4V** 0x4 = 3.6V 0x5 = 3.8V 0x6 = 4V 0x7 = 4.2V 0x8 = 4.4V 0x9 = 4.6V 0xA = 4.8V 0xB = 5V 0xC = 5.2V 0xD = 5.4V 0xE = 5.6V 0xF = 5.8V 0x10 = 6V 0x11 = 6.2V 0x12 = 6.4V 0x13 = 6.6V 0x14 = 6.8V 0x15 = 7V 0x16 = 7.2V 0x17 = 7.4V 0x18 = 7.6V 0x19 = 7.8V 0x1A = 8V 0x1B = 8.2V 0x1C = 8.4V 0x1D = 8.6V 0x1E = 8.8V 0x1F = 9V

Copyright © 2025 Texas Instruments Incorporated

8.13 MFR_SPECIFIC_D5 寄存器（地址 = 0xD5）[复位 = 0x3F]

MFR_SPECIFIC_D5 如表 8-15 所示。

返回到汇总表。

表 8-15. MFR_SPECIFIC_D5 寄存器字段说明

位	字段	类型	复位	说明
7:6	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。

Copyright © 2025 Texas Instruments Incorporated

表 8-15. MFR_SPECIFIC_D5 寄存器字段说明（续）

位	字段	类型	复位	说明
5:0	V_OVP2	R/W	0x3F	OVP2 阈值电压 0x0 = 4.00V 0x1 = 4.500V 0x2 = 5.000V 0x3 = 5.500V 0x4 = 6.000V 0x5 = 6.500V 0x6 = 7.000V 0x7 = 7.500V 0x8 = 8.000V 0x9 = 8.500V 0xA = 9.000V 0xB = 9.500V 0xC = 10.000V 0xD = 10.500V 0xE = 11.000V 0xF = 11.500V 0x10 = 12.000V 0x11 = 12.500V 0x12 = 13.000V 0x13 = 13.500V 0x14 = 14.000V 0x15 = 14.500V 0x16 = 15.000V 0x17 = 15.500V 0x18 = 16.000V 0x19 = 17.000V 0x1A = 18.000V 0x1B = 19.000V 0x1C = 20.000V 0x1D = 21.000V 0x1E = 22.000V 0x1F = 23.000V 0x20 = 24.000V 0x21 = 25.000V 0x22 = 26.000V 0x23 = 27.000V 0x24 = 28.000V 0x25 = 29.000V 0x26 = 30.000V 0x27 = 31.000V 0x28 = 32.000V 0x29 = 33.000V 0x2A = 34.000V 0x2B = 35.000V 0x2C = 36.000V 0x2D = 37.000V 0x2E = 38.000V 0x2F = 39.000V 0x30 = 40.000V 0x31 = 41.000V 0x32 = 42.000V 0x33 = 43.000V 0x34 = 44.000V 0x35 = 45.000V 0x36 = 46.000V 0x37 = 47.000V 0x38 = 48.000V 0x39 = 49.000V 0x3A = 50.000V 0x3B = 51.000V 0x3C = 52.000V 0x3D = 53.000V 0x3E = 54.000V

Copyright © 2025 Texas Instruments Incorporated

表 8-15. MFR_SPECIFIC_D5 寄存器字段说明（续）

位	字段	类型	复位	说明
				0x3F = **55.000V**

Copyright © 2025 Texas Instruments Incorporated

8.14 MFR_SPECIFIC_D6 寄存器（地址 = 0xD6）[复位 = 0x15]

MFR_SPECIFIC_D6 如表 8-16 所示。

返回到汇总表。

PS_Config0 功率级配置

表 8-16. MFR_SPECIFIC_D6 寄存器字段说明

位	字段	类型	复位	说明
7:6	CONFIG_SYNC_PIN	R/W	0x0	选择 SYNC 功能维持并行运行 0x0 = **上升沿输入同步** 0x1 = 下降沿输入同步 0x2 = 从内部上升沿同步输出 0x3 = 从内部下降沿同步输出（180 度相位）
5	EN_CONST_TDEAD	R/W	0x0	强制对 SEL_MIN_DEADTIME_GDRV 的设置使用恒定死区时间。禁用最小 Tdead 的频率依赖性 0x0 = **禁用** 0x1 = 启用
4	SEL_SCALE_DT	R/W	0x1	调整栅极驱动器死区时间频率依赖性和 2MHz 设定值 0x0 = 禁用 0x1 = **启用**
3:2	SEL_MIN_DEADTIME_GDRV	R/W	0x1	定义栅极驱动器在 fsw = 2MHz 时的最短死区时间 0x0 = 10ns（无延迟） 0x1 = **20ns** 0x2 = 40ns 0x3 = 60ns
1:0	BB_MIN_TIME_OFFSET	R/W	0x1	调整栅极刷新的 BB 最短 Ton 或 Toff 时间 0x0 = 0.75 x 0x1 = **1 x** 0x2 = 1.25 x 0x3 = 1.5 x

Copyright © 2025 Texas Instruments Incorporated

8.15 MFR_SPECIFIC_D7 寄存器（地址 = 0xD7）[复位 = 0x18]

MFR_SPECIFIC_D7 如表 8-17 所示。

返回到汇总表。

表 8-17. MFR_SPECIFIC_D7 寄存器字段说明

位	字段	类型	复位	说明
7:6	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
5:4	SEL_INDUC_DERATE	R/W	0x1	选择 PSM 模式电感降额以达到斜率 0x0 = 禁用 0x1 = **20%** 0x2 = 30% 0x3 = 40%
3:0	SEL_SLOPE_COMP	R/W	0x8	选择斜率补偿电流与 RT 电流之比 0x0 = 0.125 0x1 = 0.25 0x2 = 0.375 0x3 = 0.5 0x4 = 0.625 0x5 = 0.75 0x6 = 0.875 0x7 = 1 0x8 = **1.5** 0x9 = 2 0xA = 2.5 0xB = 3 0xC = 3.5 0xD = 4 0xE = 4.5 0xF = 5

Copyright © 2025 Texas Instruments Incorporated

8.16 MFR_SPECIFIC_D8 寄存器（地址 = 0xD8）[复位 = 0x84]

MFR_SPECIFIC_D8 如表 8-18 所示。

返回到汇总表。

表 8-18. MFR_SPECIFIC_D8 寄存器字段说明

位	字段	类型	复位	说明
7	SEL_FB_DIV20	R/W	0x1	选择 20 作为内部 FB 分压器分压比 0x0 = DIV10 0x1 = **DIV20**
6	EN_CDC	R/W	0x0	启用电缆压降补偿 0x0 = **禁用** 0x1 = 启用
5:4	CDC_GAIN	R/W	0x0	选择 CDC 电压 (1V) 相对于 Vout 的增益 0x0 = **0.250V** 0x1 = 0.500V 0x2 = 1.000V 0x3 = 2.000V
3:2	SEL_DRV1_SEQ	R/W	0x1	选择 DRV 1 运行时序 0x0 = 拉至低电平/CP 在转换器运行关闭的情况下运行 0x1 = **拉至低电平/CP 在转换器运行时运行** 0x2 = 强制激活 0x3 = 强制关闭
1:0	SEL_DRV1_SUP	R/W	0x0	选择 DRV1 引脚的驱动器配置 0x0 = **开漏（有效 = 拉至低电平）** 0x1 = Vout 0x2 = VBIAS 0x3 = VCC2（电荷泵驱动器）

Copyright © 2025 Texas Instruments Incorporated

8.17 MFR_SPECIFIC_D9 寄存器（地址 = 0xD9）[复位 = 0x2C]

MFR_SPECIFIC_D9 如表 8-19 所示。

返回到汇总表。

表 8-19. MFR_SPECIFIC_D9 寄存器字段说明

位	字段	类型	复位	说明
7:6	NIL	R	0x0	此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
5	SEL_ISET_PIN	R/W	0x1	强制 I2C 中的 ISET 引脚配置有效并禁用 ILIM DAC。 0x0 = 禁用 0x1 = **启用**
4:0	PCM_WINDOW_LOW	R/W	0xC	为 PCM 选择参考 VOUT 的较低电压窗口阈值 0x0 = 0（禁用）% 0x1 = 2.50% 0x2 = 5% 0x3 = 7.5% 0x4 = 10% 0x5 = 12.5% 0x6 = 15% 0x7 = 17.5% 0x8 = 20% 0x9 = 22.5% 0xA = 25% 0xB = 27.5% 0xC = **30%** 0xD = 32.5% 0xE = 35% 0xF = 37.5% 0x10 = 40% 0x11 = 42.5% 0x12 = 45% 0x13 = 47.5% 0x14 = 50% 0x15 = 52.5% 0x16 = 55% 0x17 = 57.5% 0x18 = 60% 0x19 = 62.5% 0x1A = 65% 0x1B = 67.5% 0x1C = 70% 0x1D = 72.5% 0x1E = 75% 0x1F = 77.5%

Copyright © 2025 Texas Instruments Incorporated

8.18 IVP_VOLTAGE 寄存器（地址 = 0xDA）[复位 = 0xFF]

表 8-20 展示了 IVP_VOLTAGE。

返回到汇总表。

Copyright © 2025 Texas Instruments Incorporated

表 8-20. IVP_VOLTAGE 寄存器字段说明

位	字段	类型	复位	说明
7:0	V_IVP	R/W	0xFF	输入过压保护和调节阈值 0x0 = 4.75V 0x1 = 4.875V 0x2 = 5.000V 0x3 = 5.125V 0x4 = 5.250V 0x5 = 5.375V 0x6 = 5.500V 0x7 = 5.625V 0x8 = 5.750V 0x9 = 5.875V 0xA = 6.000V 0xB = 6.125V 0xC = 6.250V 0xD = 6.375V 0xE = 6.500V 0xF = 6.625V 0x10 = 6.750V 0x11 = 6.875V 0x12 = 7.000V 0x13 = 7.125V 0x14 = 7.250V 0x15 = 7.375V 0x16 = 7.500V 0x17 = 7.625V 0x18 = 7.750V 0x19 = 7.875V 0x1A = 8.000V 0x1B = 8.125V 0x1C = 8.250V 0x1D = 8.375V 0x1E = 8.500V 0x1F = 8.625V 0x20 = 8.750V 0x21 = 8.875V 0x22 = 9.000V 0x23 = 9.125V 0x24 = 9.250V 0x25 = 9.375V 0x26 = 9.500V 0x27 = 9.625V 0x28 = 9.750V 0x29 = 9.875V 0x2A = 10.000V 0x2B = 10.125V 0x2C = 10.250V 0x2D = 10.375V 0x2E = 10.500V 0x2F = 10.625V 0x30 = 10.750V 0x31 = 10.875V 0x32 = 11.000V 0x33 = 11.125V 0x34 = 11.250V 0x35 = 11.375V 0x36 = 11.500V 0x37 = 11.625V 0x38 = 11.750V 0x39 = 11.875V 0x3A = 12.000V 0x3B = 12.125V 0x3C = 12.250V 0x3D = 12.375V 0x3E = 12.500V 0x3F = 12.625V

Copyright © 2025 Texas Instruments Incorporated

表 8-20. IVP_VOLTAGE 寄存器字段说明（续）

位	字段	类型	复位	说明
				0x40 = 12.750V 0x41 = 12.875V 0x42 = 13.000V 0x43 = 13.125V 0x44 = 13.250V 0x45 = 13.375V 0x46 = 13.500V 0x47 = 13.625V 0x48 = 13.750V 0x49 = 13.875V 0x4A = 14.000V 0x4B = 14.125V 0x4C = 14.250V 0x4D = 14.375V 0x4E = 14.500V 0x4F = 14.625V 0x50 = 14.750V 0x51 = 14.875V 0x52 = 15.000V 0x53 = 15.125V 0x54 = 15.250V 0x55 = 15.375V 0x56 = 15.500V 0x57 = 15.625V 0x58 = 15.750V 0x59 = 15.875V 0x5A = 16.000V 0x5B = 16.125V 0x5C = 16.250V 0x5D = 16.375V 0x5E = 16.500V 0x5F = 16.625V 0x60 = 16.750V 0x61 = 16.875V 0x62 = 17.000V 0x63 = 17.125V 0x64 = 17.250V 0x65 = 17.375V 0x66 = 17.500V 0x67 = 17.625V 0x68 = 17.750V 0x69 = 17.875V 0x6A = 18.000V 0x6B = 18.125V 0x6C = 18.250V 0x6D = 18.375V 0x6E = 18.500V 0x6F = 18.625V 0x70 = 18.750V 0x71 = 18.875V 0x72 = 19.000V 0x73 = 19.125V 0x74 = 19.250V 0x75 = 19.375V 0x76 = 19.500V 0x77 = 19.625V 0x78 = 19.750V 0x79 = 19.875V 0x7A = 20.000V 0x7B = 20.125V 0x7C = 20.250V 0x7D = 20.375V 0x7E = 20.500V 0x7F = 20.625V 0x80 = 20.750V

Copyright © 2025 Texas Instruments Incorporated

表 8-20. IVP_VOLTAGE 寄存器字段说明（续）

位	字段	类型	复位	说明
				0x81 = 20.875V 0x82 = 21.000V 0x83 = 21.125V 0x84 = 21.250V 0x85 = 21.375V 0x86 = 21.500V 0x87 = 21.625V 0x88 = 21.750V 0x89 = 21.875V 0x8A = 22.000V 0x8B = 22.125V 0x8C = 22.250V 0x8D = 22.375V 0x8E = 22.500V 0x8F = 22.625V 0x90 = 22.750V 0x91 = 22.875V 0x92 = 23.000V 0x93 = 23.125V 0x94 = 23.250V 0x95 = 23.500V 0x96 = 23.750V 0x97 = 24.000V 0x98 = 24.250V 0x99 = 24.500V 0x9A = 24.750V 0x9B = 25.000V 0x9C = 25.250V 0x9D = 25.500V 0x9E = 25.750V 0x9F = 26.000V 0xA0 = 26.250V 0xA1 = 26.500V 0xA2 = 26.750V 0xA3 = 27.000V 0xA4 = 27.250V 0xA5 = 27.500V 0xA6 = 27.750V 0xA7 = 28.000V 0xA8 = 28.250V 0xA9 = 28.500V 0xAA = 28.750V 0xAB = 29.000V 0xAC = 29.250V 0xAD = 29.500V 0xAE = 29.750V 0xAF = 30.000V 0xB0 = 30.250V 0xB1 = 30.500V 0xB2 = 30.750V 0xB3 = 31.000V 0xB4 = 31.250V 0xB5 = 31.500V 0xB6 = 31.750V 0xB7 = 32.000V 0xB8 = 32.250V 0xB9 = 32.500V 0xBA = 32.750V 0xBB = 33.000V 0xBC = 33.250V 0xBD = 33.500V 0xBE = 33.750V 0xBF = 34.000V 0xC0 = 34.250V 0xC1 = 34.500V

Copyright © 2025 Texas Instruments Incorporated

表 8-20. IVP_VOLTAGE 寄存器字段说明（续）

位	字段	类型	复位	说明
				0xC2 = 34.750V 0xC3 = 35.000V 0xC4 = 35.250V 0xC5 = 35.500V 0xC6 = 35.750V 0xC7 = 36.000V 0xC8 = 36.250V 0xC9 = 36.500V 0xCA = 36.750V 0xCB = 37.000V 0xCC = 37.250V 0xCD = 37.500V 0xCE = 37.750V 0xCF = 38.000V 0xD0 = 38.250V 0xD1 = 38.500V 0xD2 = 38.750V 0xD3 = 39.000V 0xD4 = 39.250V 0xD5 = 39.500V 0xD6 = 39.750V 0xD7 = 40.000V 0xD8 = 40.250V 0xD9 = 40.500V 0xDA = 40.750V 0xDB = 41.000V 0xDC = 41.250V 0xDD = 41.500V 0xDE = 41.750V 0xDF = 42.000V 0xE0 = 42.250V 0xE1 = 42.500V 0xE2 = 42.750V 0xE3 = 43.000V 0xE4 = 43.250V 0xE5 = 43.500V 0xE6 = 43.750V 0xE7 = 44.000V 0xE8 = 44.250V 0xE9 = 44.500V 0xEA = 44.750V 0xEB = 45.000V 0xEC = 45.250V 0xED = 45.500V 0xEE = 45.750V 0xEF = 46.000V 0xF0 = 46.250V 0xF1 = 46.500V 0xF2 = 46.750V 0xF3 = 47.000V 0xF4 = 47.250V 0xF5 = 47.500V 0xF6 = 47.750V 0xF7 = 48.000V 0xF8 = 48.250V 0xF9 = 48.500V 0xFA = 48.750V 0xFB = 49.000V 0xFC = 49.250V 0xFD = 49.500V 0xFE = 49.750V 0xFF = **50.000V**

Copyright © 2025 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

LM51772-Q1 是一款宽输入电压同步同相降压/升压控制器，适用于输入电压高于或低于输出电压且需要稳定输出电压的应用。为了加快和简化外部电路的设计过程并便于选择元件，可下载全面的快速入门计算器，以帮助设计人员为特定应用选择合适的元件。

9.2 典型应用

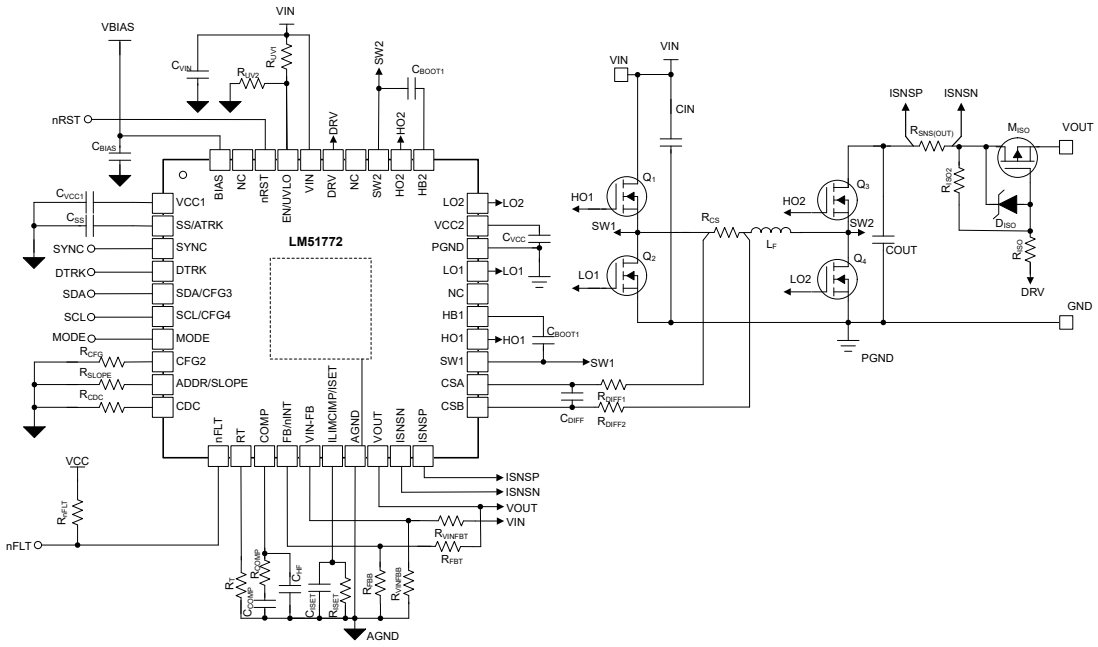


图 9-1. 典型应用的简化版原理图

9.2.1 设计要求

表 9-1 展示了一个典型设计示例的预期输入、输出和性能参数。

表 9-1. 设计参数

参数	值
V_I 最小值	8V
V_I 典型值 = V_I 启动电压	12V
V_I 最大值	32V
V_O 标称值	12V
P_O 最大值	100W

Copyright © 2025 Texas Instruments Incorporated

9.2.2 详细设计过程

9.2.2.1 使用 WEBENCH 工具定制设计方案

点击此处，使用 LM51772-Q1 器件并借助 WEBENCH® Power Designer 创建定制设计。

1. 首先，输入 V_{IN}、V_{OUT} 和 I_{OUT} 要求。
2. 使用优化器拨盘优化效率、封装和成本等关键设计参数并将设计与德州仪器 (TI) 的其他可行应用进行比较。
3. WEBENCH Power Designer 提供了定制原理图，并罗列了包含实时价格和元件供货情况的物料清单。
4. 在大多数情况下，WEBENCH Power Designer 还提供：
   - 运行电气仿真，观察重要波形以及电路性能；
   - 运行热性能仿真，了解电路板热性能；
   - 将定制原理图和布局方案导出至常用 CAD 格式；
   - 打印设计方案的 PDF 报告并与同事共享。
5. 有关 WEBENCH 工具的详细信息，请访问 www.ti.com/webench。

9.2.2.2 频率

LM51772-Q1 的开关频率由从 RT/SYNC 引脚连接到 AGND 的 R_T 电阻器设定。可以使用方程式 32 计算出设置目标频率所需的 R_T 电阻。f_{SW} = 400kHz 时，选择 78.7kΩ 的 1% 标准电阻。

$$R_{(RT)} = \frac{1}{32 \times 12^{-12} \times f_{SW}} = 78.13k\Omega \quad (32)$$

9.2.2.3 反馈分压器

根据方程式 33 计算反馈分压器：

$$R_{FB,top} = \frac{\left(V_{(VOUT)} - V_{(REF)}\right)}{V_{(REF)}} \times R_{FB,bot} \quad (33)$$

为了获得 12V 输出，选择 82.0kΩ 的上端电阻器和 7.5kΩ 的下端电阻器。

$R_{FB,top}$ = 71.5kΩ 时的 FB 引脚电阻分压器示例概述了在常见输出电压下可选择的反馈分压电阻器。

表 9-2. $R_{FB,top}$ = 71.5kΩ 时的 FB 引脚电阻分压器示例

V_O - 目标	$R_{FB,bot}$ - 计算	$R_{FB,bot}$ - E48 系列	V_O 标称值	FB 电阻器带来的误差
5V	17.9kΩ	17.8kΩ	5.02V	0.3%
9V	8.94kΩ	9.09kΩ	8.87V	-1.5%
12V	6.50kΩ	6.59kΩ	12.02V	0.1%
16V	4.77kΩ	4.87kΩ	15.68V	-2.0%
24V	3.11kΩ	3.16kΩ	23.63V	-1.6%
28V	2.65kΩ	2.61kΩ	28.39V	1.4%
36V	2.04kΩ	2.05kΩ	35.88V	-0.3%
42V	1.74kΩ	1.78kΩ	41.17V	-2.0%
48V	1.50kΩ	1.54kΩ	47.43V	-1.2%

Copyright © 2025 Texas Instruments Incorporated

9.2.2.4 电感器和电流检测电阻器选型

电感器的选择需考虑降压和升压运行模式以及支持的斜率补偿范围。由于电感器和电流检测电阻器互相影响，因此需要根据彼此进行选择。最好先设置电流检测电阻器以使平均电流电平为过流检测电平的 60%。这里考虑了 20% 的电感器纹波 ΔI_L 以及 20% 的过流检测电平裕度。在最低输入电压下会出现最高电感器电流。

$$I_{L\,Peak,\ \max,est.} = \frac{V_{OUT}}{V_{IN,min}} \times I_{OUT} \times 1.4 = 17.5A \tag{34}$$

检测电阻器按以下公式计算：

$$R_{CS} = \frac{V_{th+(CSB-CSA),nom}}{I_{L\,Peak,\ \max,est.}} = 2.85m\,\Omega \tag{35}$$

可选择具有中等级斜率补偿的电感器，并按以下方式公式进行计算：

$$L = \frac{R_{CS} \times 625}{f_{SW}} = 3.9\,\mu H \tag{36}$$

此外，可以根据降压和升压模式下的峰峰值电流纹波 ΔI_L 来选择电感器，具体情况取决于更好的降压或升压运行效率是否很重要。在最大输入电压下大约处于最大电感器电流的 60% 时，降压模式的目标电感为：

$$L_{BUCK} = \frac{\left(V_{IN(MAX)} - V_{OUT}\right) \times V_{OUT}}{0.6 \times I_{OUT(MAX)} \times F_{SW} \times V_{IN(MAX)}} = 117nH \tag{37}$$

在最大输入电压下大约处于最大电感器电流的 30% 时，升压模式的目标电感为：

$$L_{BOOST} = \frac{V_{IN(MIN)}^2 \times \left(V_{OUT} - V_{IN(MIN)}\right)}{0.3 \times I_{OUT(MAX)} \times F_{SW} \times V_{OUT}^2} = 1.79\,\mu H \tag{38}$$

在此应用中选择了 3.3 µ H 的电感器。

在该配置中，电感器峰值电流出现最小输入电压时，效率为 95%，计算公式如下：

$$I_{L\,Peak\,Boost} = \frac{V_{OUT} \times I_{OUT}}{\eta \times V_{IN,min}} + \frac{V_{IN,min} \times \left(V_{OUT} - V_{IN,min}\right)}{2 \times L \times f_{SW} \times V_{OUT}} = 14.1A \tag{39}$$

对于电流感应电阻器，通常认为 20% 的裕度能够为动态响应（例如负载阶跃调节）提供足够的余量。为了确保能够提供最大输出电流，采用最小的峰值电流限制阈值：

$$R_{CS} = \frac{V_{th+(CSB-CSA),min}}{I_{L\,Peak\,Boost}} = 3.2m\,\Omega \tag{40}$$

选择 RCS 标准值 = 2.5m Ω 的 2 倍，即 5m Ω。通过将两个电阻并联，可降低寄生电感。RCS 中的最大功率耗散发生在 VIN(MAX) 时：

$$P_{R_{CS(Max)}} = \left(\frac{V_{th+(CSB-CSA),max}}{R_{CS}}\right)^2 \times R_{CS} \times \left(1 - \frac{V_{OUT}}{V_{IN(Max)}}\right) = 0.704W \tag{41}$$

Copyright © 2025 Texas Instruments Incorporated

9.2.2.5 输出电容器

在升压模式下，输出电容器会出现高纹波电流。输出电容器 RMS 纹波电流由以下公式得出：

$$I_{COUT(RMS)} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN}} - 1} \quad (42)$$

其中最小 V_{IN} 对应于最大电容器电流。

在此示例中，最大输出纹波 RMS 电流为 $I_{COUT(RMS)}$ = 5.9A。3mΩ 输出电容器 ESR 会产生 37.4mV 的输出纹波电压，计算公式如下：

$$\Delta V_{RIPPLE(ESR)} = \frac{I_{OUT} \times V_{OUT}}{V_{IN(MIN)}} \times ESR \quad (43)$$

80µF 输出电容器会产生 86.5mV 的电容纹波电压，计算公式如下：

$$\Delta V_{RIPPLE(COUT)} = \frac{I_{OUT} \times \left(1 - \frac{V_{IN(MIN)}}{V_{OUT}}\right)}{C_{OUT} \times f_{SW}} \quad (44)$$

通常情况下，需要使用陶瓷电容器和大容量电容器的组合来提供低 ESR 和高纹波电流容量。节 9.2 展示了典型应用中的 C_{OUT} 的良好起点。

9.2.2.6 输入电容器

在降压模式下，输入电容器可提供高纹波电流。输入电容器的 RMS 电流的计算公式如下：

$$I_{CIN(RMS)} = I_{OUT} \times \sqrt{D \times (1 - D)} \quad (45)$$

最大 RMS 电流出现在 D = 0.5 时，因此 $I_{CIN(RMS)}$ = I_{OUT} / 2 = 4.2A。陶瓷电容器与大容量电容器的组合可为高 di/dt 电流提供短路径，并降低输出电压纹波。图 9-1 展示了典型应用中的 C_{IN} 的良好起点。

9.2.2.7 斜率补偿

为了实现稳定的电流环路运行并避免次谐波振荡，需根据方程式 46 选择斜率电阻器。

为了计算斜率补偿的 m_{SC} 值，应使用在最大电感电流（由电流限制设定）下的有效电感。当 R_{CS} 为 2.5mΩ 时，电流限制设置为 20A（典型值）。对于所使用的电感器，其电感在该峰值电流下会降至 L_{eff} = 2.5µH。

$$m_{SC} = \frac{R_{CS}}{f_{sw} \times L_{eff}} \times 625 = 1.6 \quad (46)$$

必须选择次高值，即 2，然后通过 R_{CFG1} 或 I2C 接口进行设置。

该斜率补偿会导致“无差拍”运行情况，这种情况下，电流环路干扰会在一个开关周期内消失。理论上，电流模式环路是稳定的，其斜率为“无差拍”斜率的一半（已在方程式 46 中计算的斜率电阻值中予以考虑）。m_{sc} 值越大，斜率信号就越大，因此在切换区域的抗噪性越好（V_{IN} 约等于 V_{OUT}）。不过，较大的斜率信号会限制在给定的输出电压、开关频率和电感器条件下可实现的输入电压范围。在此设计中选择 2 的斜率补偿系数（请参阅配置引脚 CFG2），以便实现更好的切换区域行为，同时仍提供所需的 V_{IN} 范围。

电感器降额约为 24%，可以使用 30% 的降额设置（请参阅“配置引脚 CFG3”）或通过 I2C 进行设置。

Copyright © 2025 Texas Instruments Incorporated

9.2.2.8 UVLO 分频器

UVLO 电阻分压器需要必须设计为导通电压低于 7.8V。根据 方程式 47，选择 $R_{UVLO,top}$ = 44.2kΩ 可得出 UVLO 迟滞为 0.8V。使用以下公式选择下端 UVLO 电阻器：

$$V_{(VIN,\,IT+,\,UVLO)} = V_{IT+(UVLO)} \times \left(1 + \frac{R_{UVLO,top}}{R_{UVLO,bot}}\right) + R_{UVLO,top} \times I_{(UVLO,hyst)} \quad (47)$$

为 $R_{UVLO,bot}$ 选择标准值 9.09kΩ。

为了在更低输入电压下运行而对 UVLO 阈值进行编程时，请选择栅极（米勒）平坦电压低于最小 V_{IN} 的 MOSFET。

9.2.2.9 软启动电容器

软启动时间通过软启动电容器进行编程。C_{SS} 和软启动时间之间的关系如以下公式所示：

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{V_{Ref}} = 18\ nF \quad (48)$$

C_{SS} = 18nF 时，软启动时间为 1.8ms。

9.2.2.10 MOSFET QH1 和 QL1

输入侧 MOSFET QH1 (Q1)和 QL1 (Q2) 需要承受 48V 的最大输入电压。此外，MOSFET 必须能够承受开关过程中 SW1 节点上的瞬态电压尖峰。因此，QH1 和 QL1 的额定电压需要为 58V 或更高。MOSFET 的栅极平坦电压需要小于转换器的最小输入电压，否则，MOSFET 在启动或过载状况下不会完全增强。

升压模式下 QH1 中的功率损耗根据以下公式进行近似计算：

$$P_{COND(QH1)} = \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,\,On(QH1)} \quad (49)$$

降压模式下 QH1 中的功率损耗分别由方程式 50 和方程式 51 给出的导通损耗和开关损耗分量组成：

$$P_{COND(QH1)} = \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,\,On(QH1)} \quad (50)$$

$$P_{SW(QH1)} = \frac{1}{2} \times V_{IN} \times I_{OUT} \times (t_r + t_f) \times f_{SW} \quad (51)$$

上升 (t_r) 和下降 (t_f) 时间基于 MOSFET 数据表信息或在实验室中进行测量。通常，R_{DSON} 较小（导通损耗较小）的 MOSFET 具有较长的上升和下降时间（开关损耗较大）。

降压运行模式下 QL1 中的功率损耗如方程式 52 所示：

$$P_{COND(QL1)} = \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times {I_{OUT}}^2 \times R_{DS,\,On(QL1)} \quad (52)$$

Copyright © 2025 Texas Instruments Incorporated

9.2.2.11 MOSFET QH2 和 QL2

输出侧 MOSFET QH2 (Q4) 和 QL2 (Q3) 会看到 48V 的输出电压以及开关期间 SW2 上出现的额外瞬态尖峰。因此，QH2 和 QL2 的额定电压必须达到 58V 或更高。MOSFET 的栅极平坦电压需要小于转换器的最小输入电压，否则，MOSFET 在启动或过载状况下不会始终完全增强。

降压运行模式下 QH2 中的功率损耗根据以下公式进行近似计算：

$$P_{COND(QH2)} = I_{OUT}^2 \times R_{DS,On(QH2)} \quad (53)$$

升压运行模式下 QL2 中的功率损耗分别由以下两个公式给出的导通损耗和开关损耗分量组成：

$$P_{COND(QL2)} = \left(1 - \frac{V_{IN}}{V_{OUT}}\right) \times \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,On(QL2)} \quad (54)$$

和

$$P_{SW(QL2)} = \frac{1}{2} \times V_{OUT} \times \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right) \times (t_r + t_f) \times f_{SW} \quad (55)$$

上升 (t_r) 和下降 (t_f) 时间可根据 MOSFET 数据表获取，或通过实验室实测获得。通常，R_{DSON} 较小（导通损耗较小）的 MOSFET 具有较长的上升和下降时间（开关损耗较大）。

升压运行模式下 QH2 中的功率损耗如下所示：

$$P_{COND(QH2)} = \frac{V_{IN}}{V_{OUT}} \times \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,On(QH2)} \quad (56)$$

9.2.2.12 环路补偿

本节介绍 LM51772-Q1 降压/升压控制器的控制环路补偿设计过程。LM51772-Q1 主要以降压或升压模式运行，由一个转换区域隔开，因此该控制环路设计需要同时考虑降压和升压工作模式。然后，根据从环路稳定性角度来看具有更严格限制的模式来最终选择补偿方式。通常，对于设计为同时深入降压和升压工作区域的转换器而言，由于升压模式下存在右半平面零点 (RHPZ)，升压补偿设计具有更严格的限制。

升压功率级输出极点位置由以下公式得出：

$$f_{p1(boost)} = \frac{1}{2\pi}\left(\frac{2}{R_{OUT} \times C_{OUT}}\right) = 2.75kHz \quad (57)$$

其中

- R_{OUT} = 1.45Ω 对应于 8.3A 的最大负载。

升压功率级 ESR 零点位置由以下公式得出：

$$f_{z1} = \frac{1}{2\pi}\left(\frac{1}{R_{ESR} \times C_{OUT}}\right) = 398kHz \quad (58)$$

升压功率级 RHP 零点位置由以下公式得出：

$$f_{RHP} = \frac{1}{2\pi}\left(\frac{R_{OUT} \times (1 - D_{MAX})^2}{L_1}\right) = 55.3kHz \quad (59)$$

其中

- D_{MAX} 是最小 V_{IN} 时的最大占空比。

Copyright © 2025 Texas Instruments Incorporated

降压功率级输出极点位置由以下公式得出：

$$f_{p1(buck)} = \frac{1}{2\pi}\left(\frac{1}{R_{OUT} \times C_{OUT}}\right) = 1.37kHz \quad (60)$$

降压功率级 ESR 零点位置与升压功率级 ESR 零点相同。

方程式 59 显示，RHP 零点是限制可实现的带宽的主要因素。为了实现稳健的设计，交叉频率需要小于 RHP 零点频率的 1/3。给定 RHP 零点的位置后，升压运行模式下的合理目标带宽约为 8kHz：

$$f_{bw} = 10kHz \quad (61)$$

对于某些功率级，升压 RHP 零点的限制没有那么严格，这种情况在升压最大占空比 (D_{MAX}) 很小时发生，或者当使用非常小的电感器时发生。在这些情况下，应将 RHP 零点 (f_{RHP} / 3) 施加的限制与开关频率的 1/20 进行比较，然后使用两个值中的较小者作为可实现的带宽。

补偿零点设置为升压输出极点频率的 1.5 倍。请注意，这种情况下会使零点为降压输出极点频率的三倍，这样会在降压环路交叉之前产生大约 30 度的相位损耗，并在升压环路的中间频率下产生 15 度的相位损耗：

$$f_{ZC} = 4.2kHz \quad (62)$$

补偿增益电阻 R_{c1} 的计算公式为：

$$R_{C1} = \frac{2\pi \times f_{bw}}{gm_{EA}} \times \frac{R_{FB1} + R_{FB2}}{R_{FB2}} \times \frac{A_{CS} \times R_{CS} \times C_{OUT}}{1 - D_{MAX}} \times \frac{1}{\sqrt{1 + \left(\frac{f_{bw}}{f_{RHP}}\right)^2}} = 2.77k\,\Omega \quad (63)$$

其中

- D_{MAX} 是降压模式下最小 V_{IN} 时的最大占空比。
- A_{CS} 是电流检测放大器增益：10.

然后，通过以下公式计算补偿电容 C_{c1}：

$$C_{C1} = \frac{1}{2\pi \times f_{ZC} \times R_{c1}} = 13.7nF \quad (64)$$

补偿元件标准值选取为 R_{c1} = 2.7kΩ 和 C_{c1} = 15nF。

使用与 R_{c1} 和 C_{c1} 并联的电容器 (C_{c2}) 来确定高频极点 (f_{pc2}) 的位置。将该极点的频率设置为 f_{bw} 的 7 到 10 倍，以便衰减 COMP 上的开关纹波和噪声，同时避免在交叉频率下出现过多的相位损耗。对于目标 f_{pc2} = 100kHz，可以使用 方程式 65 计算 C_{c2}：

$$C_{C2} = \frac{1}{2\pi \times f_{pc2} \times R_{c1}} = 575pF \quad (65)$$

为 C_{c2} 选择 560pF 的标准值。这些值为补偿设计提供了一个良好的起点。每个设计都需在实验室调优，以便在整个工作范围内的稳定性裕度和瞬态响应时间之间实现理想的平衡。

Copyright © 2025 Texas Instruments Incorporated

9.2.2.13 外部元件选型

表 9-3. 典型应用的元件示例

参考	说明	器件型号	注释
R_{COMP}	2.7kΩ		
C_{COMP1}	15nF、50V 陶瓷电容器		
C_{COMP2}	560pF、50V 陶瓷电容器		
C_{SS}	20nF、50V 陶瓷电容器或 20nF、80V 陶瓷电容器		
$R_{FB,top}$	82.0kΩ		
$R_{FB,bot}$	7.5kΩ		
R_{nFLT}	10kΩ		
$C_{ILIMCOMP}$	68pF		
C_{IN1}	2 个 10μF、100V 陶瓷电容器	C3225X7R2A106K250AC	
C_{IN2}	3 个 27μF、63V 铝电容器	A768KE276M1JLAE054	
M_1	N 沟道 60V MOSFET，$R_{DS(on)}$ = 4.2mΩ	ISZ034N06LM5ATMA1	
M_2	N 沟道 60V MOSFET，$R_{DS(on)}$ = 4.2mΩ	ISZ034N06LM5ATMA1	
M_3	N 沟道 60V MOSFET，$R_{DS(on)}$ = 4.2mΩ	ISZ034N06LM5ATMA1	
M_4	N 沟道 60V MOSFET，$R_{DS(on)}$ = 4.2mΩ	ISZ034N06LM5ATMA1	
R_{CS}	2.5mΩ	2xKRL2012E-M-R005F-T5	
L_1	3.3μH，DCR = 5.7mΩ	XGL1060-332MEC	
C_{OUT1}	6 个 10μF、100V 陶瓷电容器	C3225X7R2A106K250AC	
C_{OUT2}	2 个 100μF、63V 铝电容器	A768KE276M1JLAE054	
R_{ISNS}	10mΩ	KRL2012E-C-R010F-T05	
C_{BST1}	0.1μF、50V 陶瓷电容器	GCM155R71H104KE02D	
C_{BST2}	0.1μF、50V 陶瓷电容器	GCM155R71H104KE02D	
C_{VCC}	22μF、10V 陶瓷电容器	GRT188R61A226ME13D	
$R_{UVLO,top}$	44.5kΩ		
$R_{UVLO,bot}$	9.09kΩ		
R_{SLOPE}	5.1kΩ		
R_{CFG2}	8.3kΩ		
R_{RT}	78.7kΩ		

Copyright © 2025 Texas Instruments Incorporated

9.2.3 应用曲线

以下测量由 LM51772EVM-HP 使用 LM51772-Q1 完成。$R_{(COMP)}$ = 20kΩ，$C_{(COMP)}$= 2.1nF，$C_{(HF)}$ = 50pF（除非另有说明）

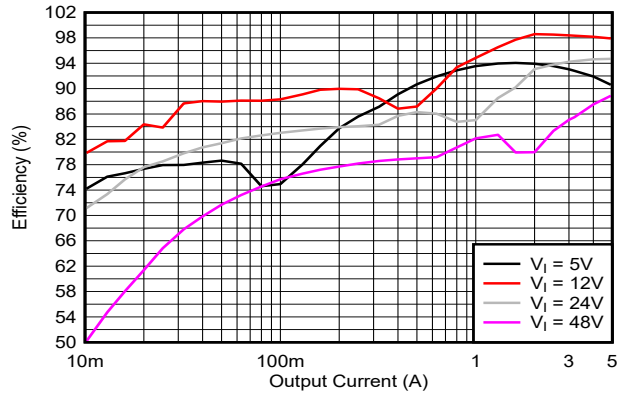


图 9-2. 效率与 I_O 间的关系（MODE = 0V，V_o = 12V）

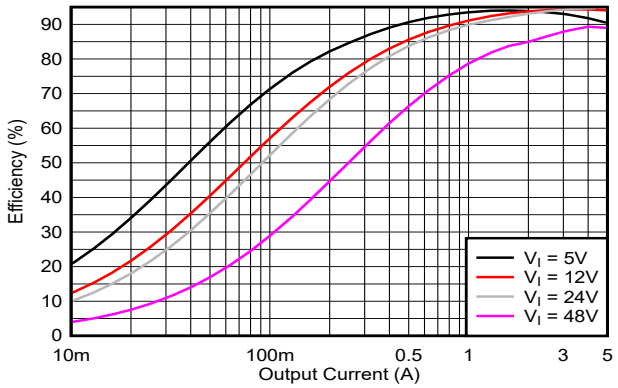


图 9-3. 效率与 I_O 间的关系（MODE = VCC2，V_o = 12V）

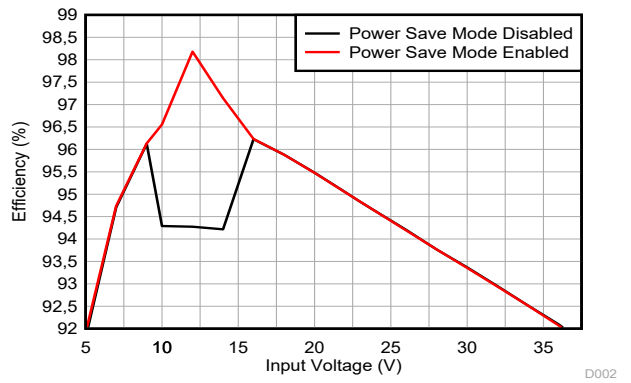


图 9-4. 效率与 V_I 间的关系（V_O = 12V，I_O = 5A）

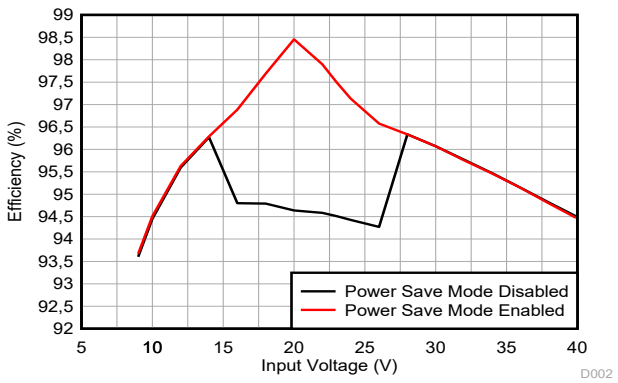


图 9-5. 效率与 V_I 间的关系（V_o = 20V，I_O = 5A）

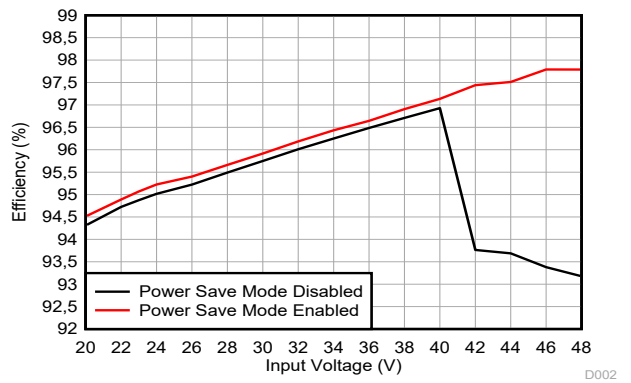


图 9-6. 效率与 V_I 间的关系（V_o = 48V，I_O = 5A）

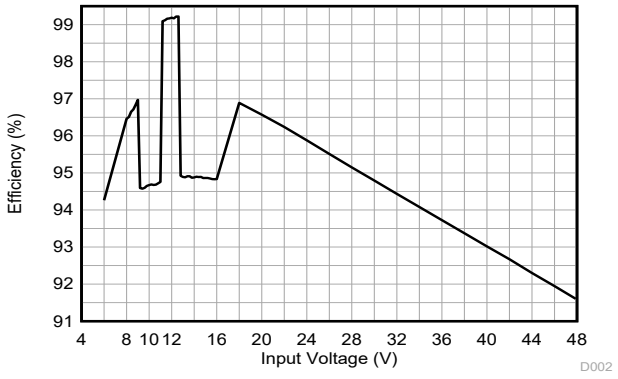


图 9-7. PCM 效率与 V_I 间的关系（$V_{(PCM,low)}$ = 11V，$V_{(PCM,high)}$ = 13V，I_O = 5A，MODE = VCC2）

Copyright © 2025 Texas Instruments Incorporated

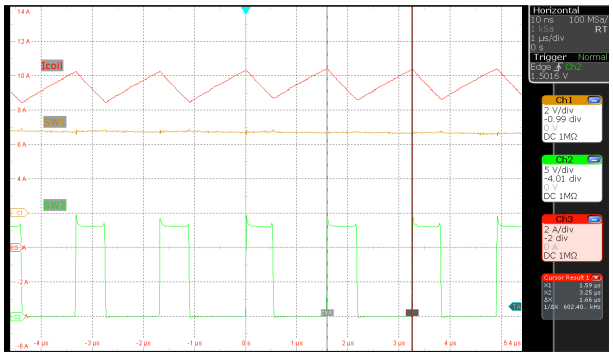


图 9-8. 电感器电流升压模式（$V_{(VIN)}$ = 5V，$V_{(VOUT)}$ = 12V，I_O = 5A，MODE = VCC2）

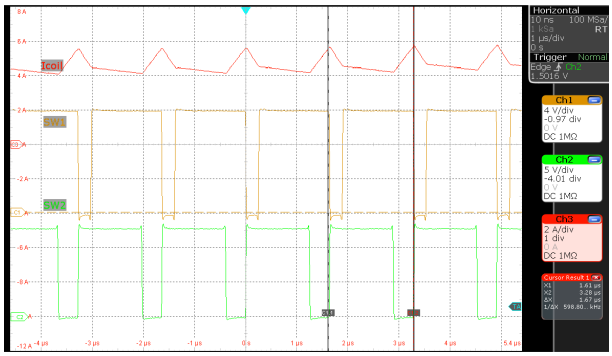


图 9-9. 电感器电流降压/升压模式（$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 12V，I_O = 5A，MODE = VCC2）

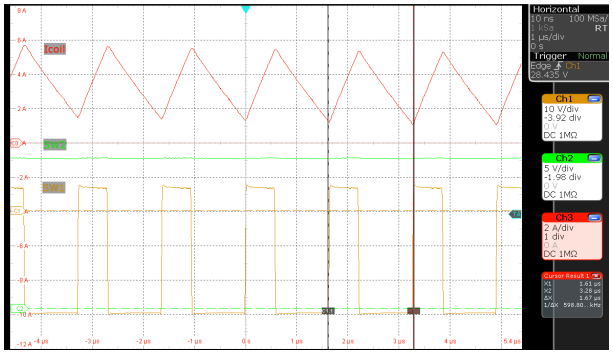


图 9-10. 电感器电流降压模式（$V_{(VIN)}$ = 36V，$V_{(VOUT)}$ = 12V，I_O = 5A，MODE = VCC2）

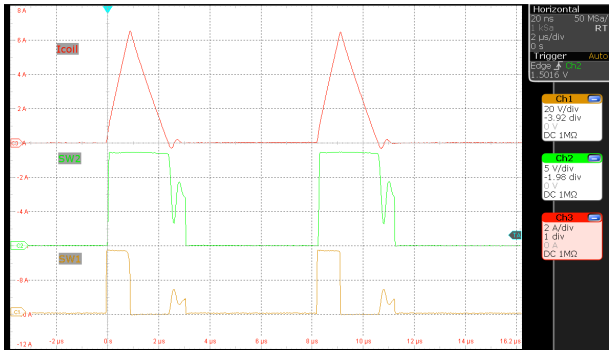


图 9-11. 电感器电流升压模式（$V_{(VIN)}$ = 5V，$V_{(VOUT)}$ = 12V，I_O = 0.05A，MODE = GND）

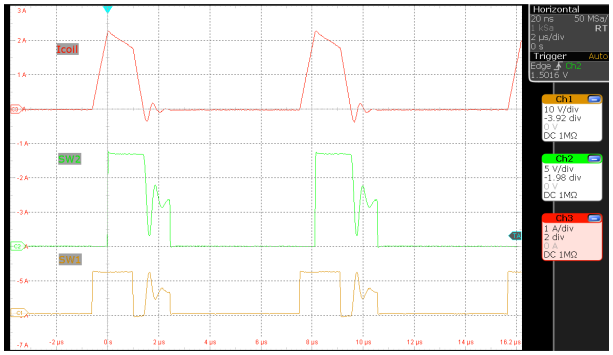


图 9-12. 电感器电流升压模式（$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 12V，I_O = 0.05A，MODE = GND）

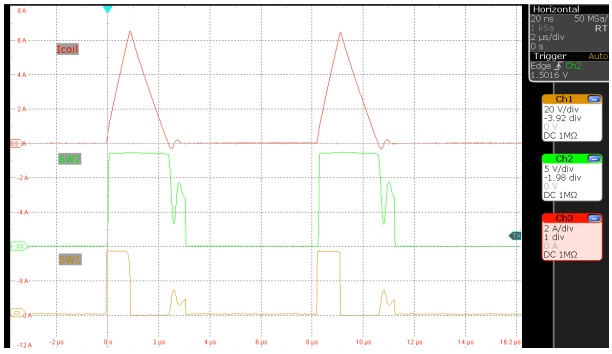


图 9-13. 电感器电流升压模式（$V_{(VIN)}$ = 36V，$V_{(VOUT)}$ = 12V，I_O = 0.05A，MODE = GND）

Copyright © 2025 Texas Instruments Incorporated

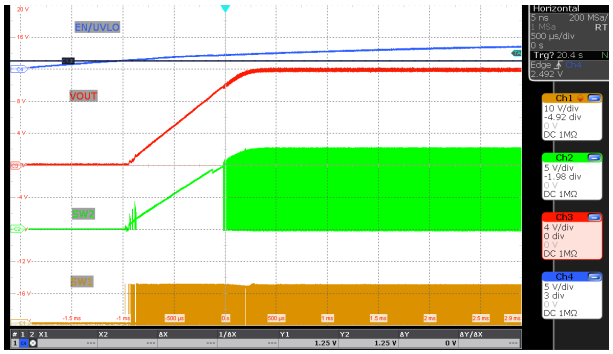


图 9-14. 器件启动（$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 12V，I_O = 5A，MODE = VCC2）

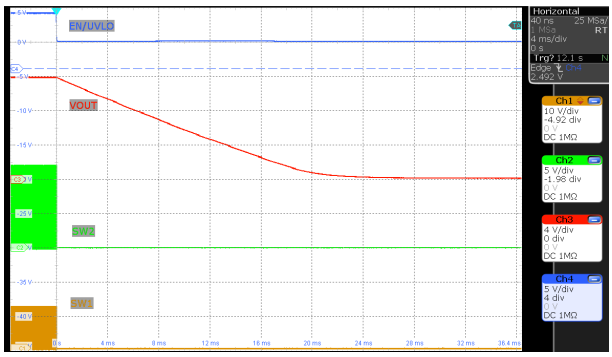


图 9-15. 器件关断（启用放电，$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 12V，I_O = 0A，MODE = GND）

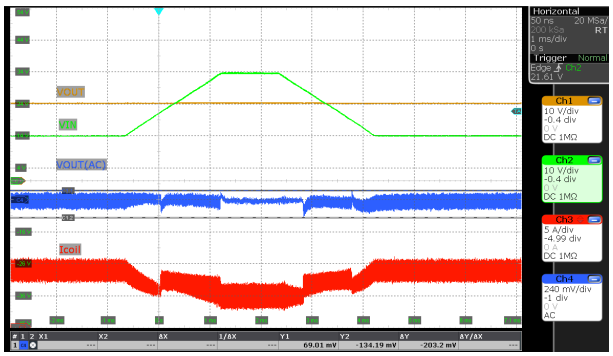


图 9-16. 输入电压斜坡（$V_{(VIN)}$ = 14V ↔ 24V，$V_{(VOUT)}$ = 24V，I_O = 5A，MODE = GND）

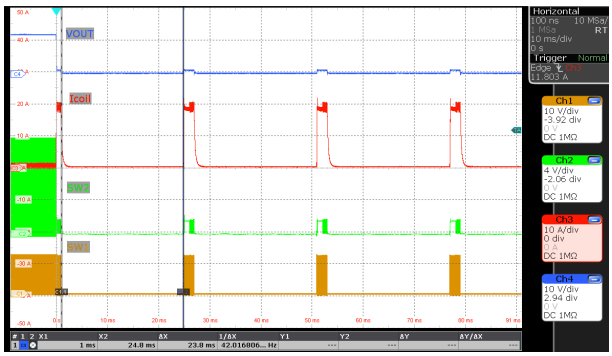


图 9-17. SCP（$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 12V，I_O = 短路，MODE = VCC2）

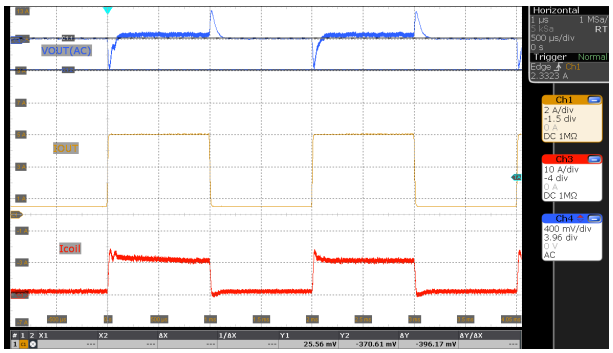


图 9-18. 负载瞬态（$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 24V，I_O = 0.5A ↔ 5A，MODE = VCC2）

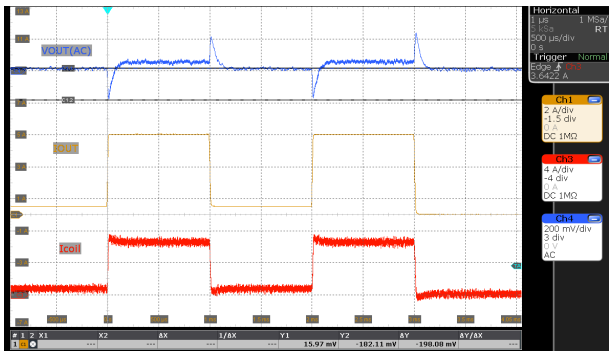


图 9-19. 负载瞬态（$V_{(VIN)}$ = 24V，$V_{(VOUT)}$ = 24V，I_O = 0.5A ↔ 5A，MODE = VCC2）

Copyright © 2025 Texas Instruments Incorporated

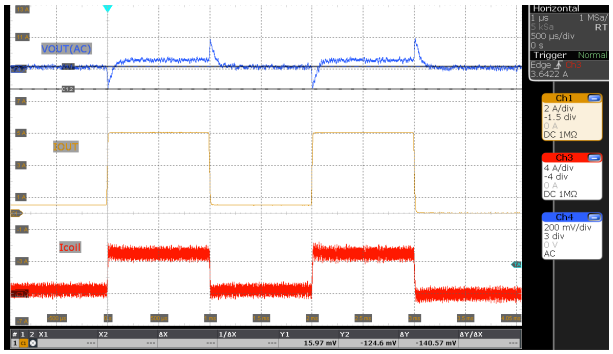


图 9-20. 负载瞬态（$V_{(VIN)}$ = 36V，$V_{(VOUT)}$ = 24V，I_O = 0.5A ↔ 5A，MODE = VCC2）

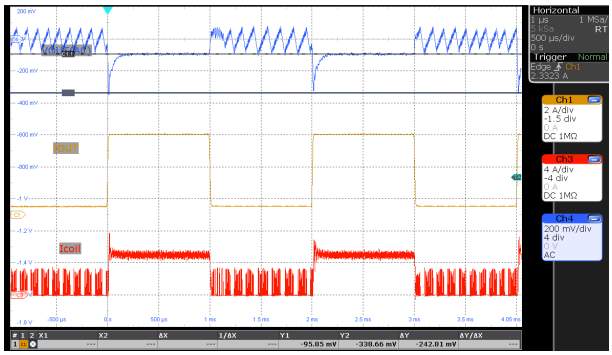


图 9-21. 负载瞬态（$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 24V，I_O = 0.5A ↔ 5A，MODE = GND）

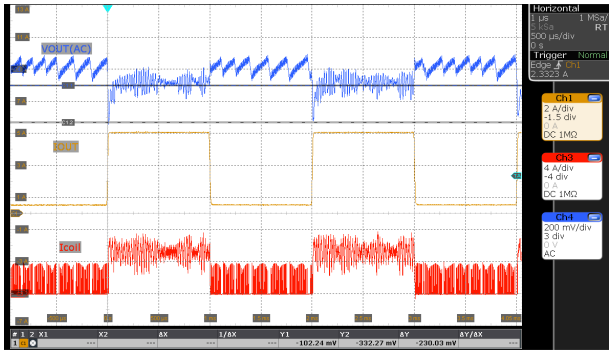


图 9-22. 负载瞬态（$V_{(VIN)}$ = 24V，$V_{(VOUT)}$ = 24V，I_O = 0.5A ↔ 5A，MODE = GND）

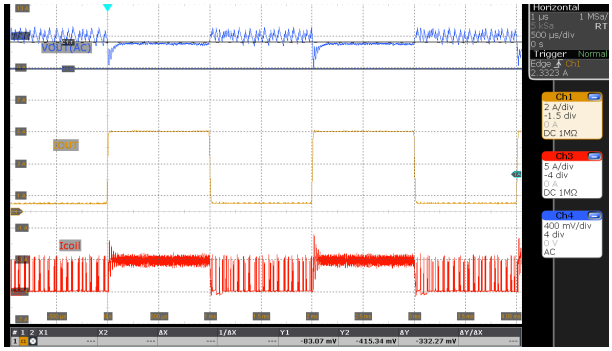


图 9-23. 负载瞬态（$V_{(VIN)}$ = 36V，$V_{(VOUT)}$ = 24V，I_O = 0.5A ↔ 5A，MODE = GND）

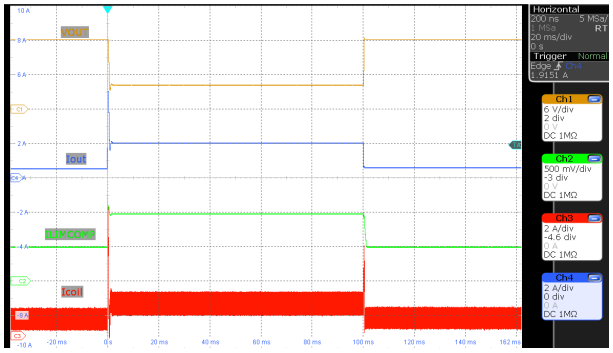


图 9-24. 平均输出电流限值（$V_{(VIN)}$ = 12V，$V_{(VOUT)}$ = 12V，I_O = 0.5A ↔ 5A，MODE = VCC2，ILIM_THRESHOLD = 0x28 (2A)）

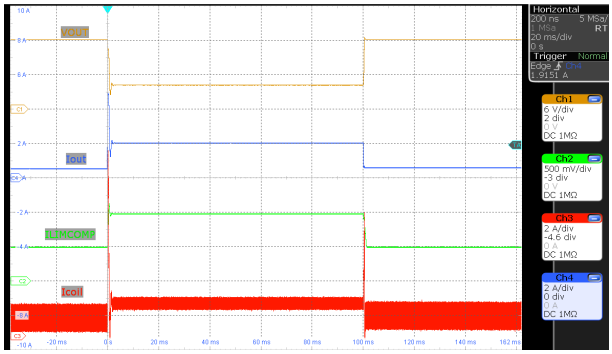


图 9-25. 平均输出电流限值（$V_{(VIN)}$ = 6V，$V_{(VOUT)}$ = 12V，I_O = 0.5A ↔ 5A，MODE = VCC2，ILIM_THRESHOLD = 0x28 (2A)）

Copyright © 2025 Texas Instruments Incorporated

9.3 具有电源路径的 USB PD 源

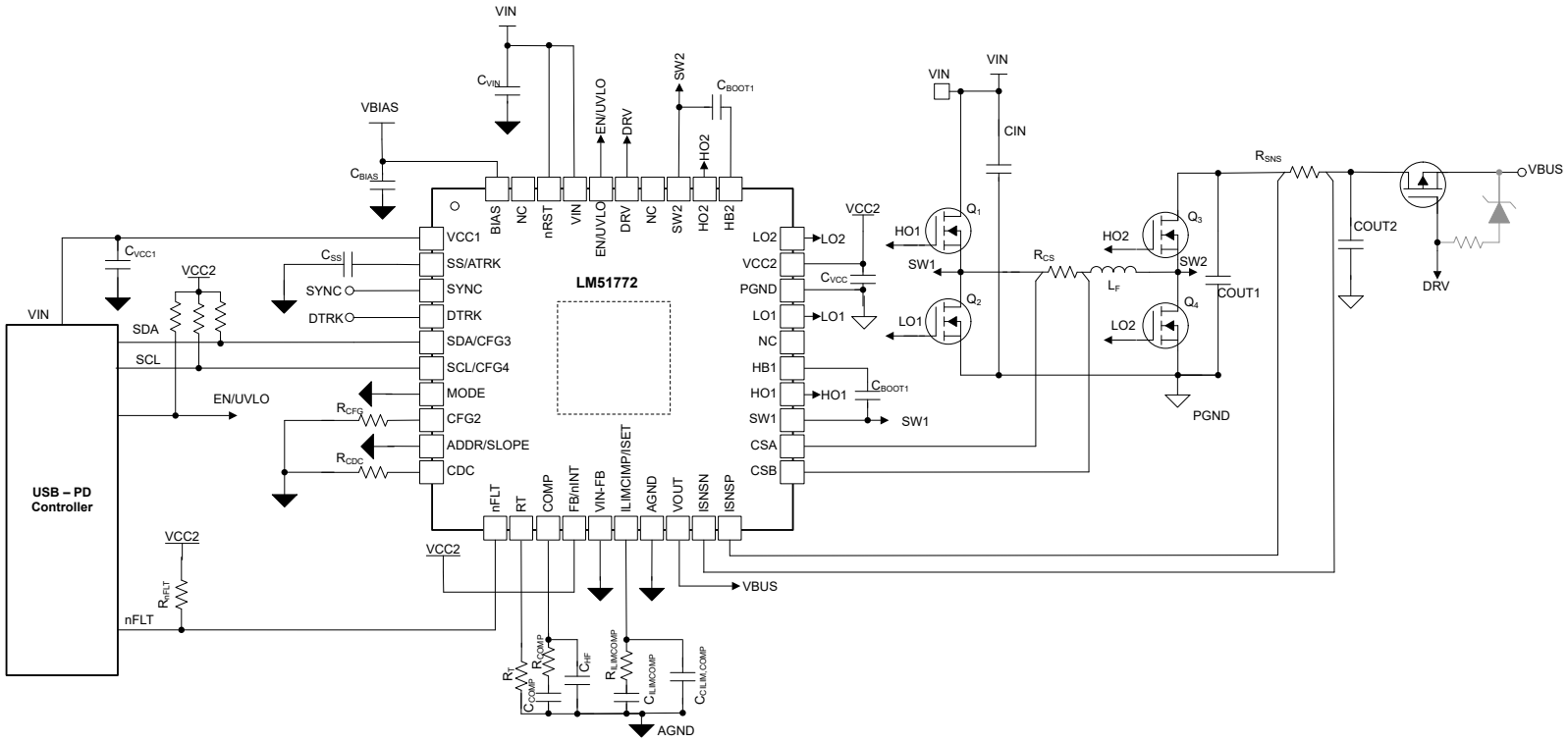


图 9-26. 具有电源路径的 USB PD 源的简化版原理图

Copyright © 2025 Texas Instruments Incorporated

9.4 并行（多相）运行

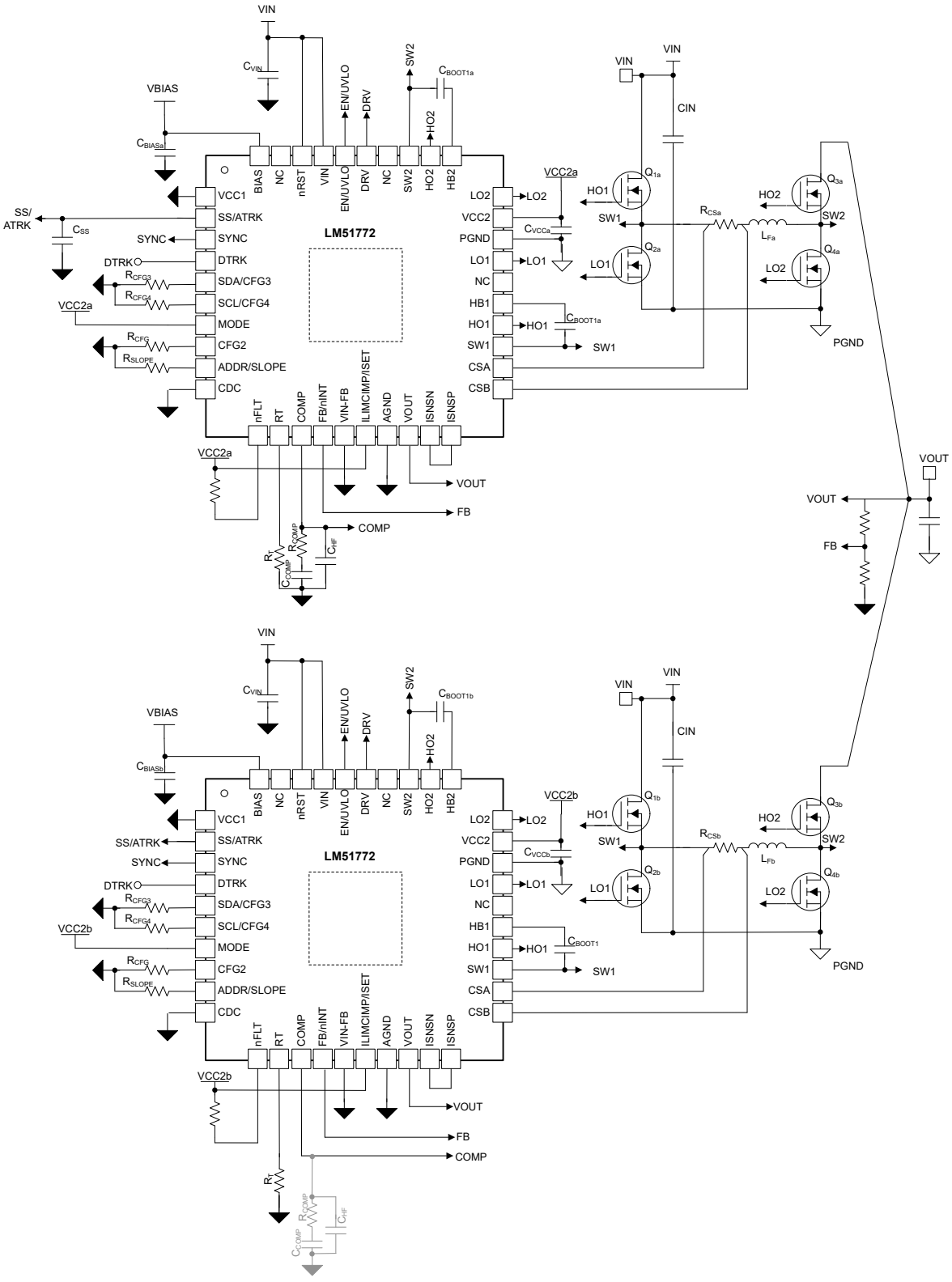


图 9-27. 两相运行的简化版原理图

9.5 恒流 LED 驱动器

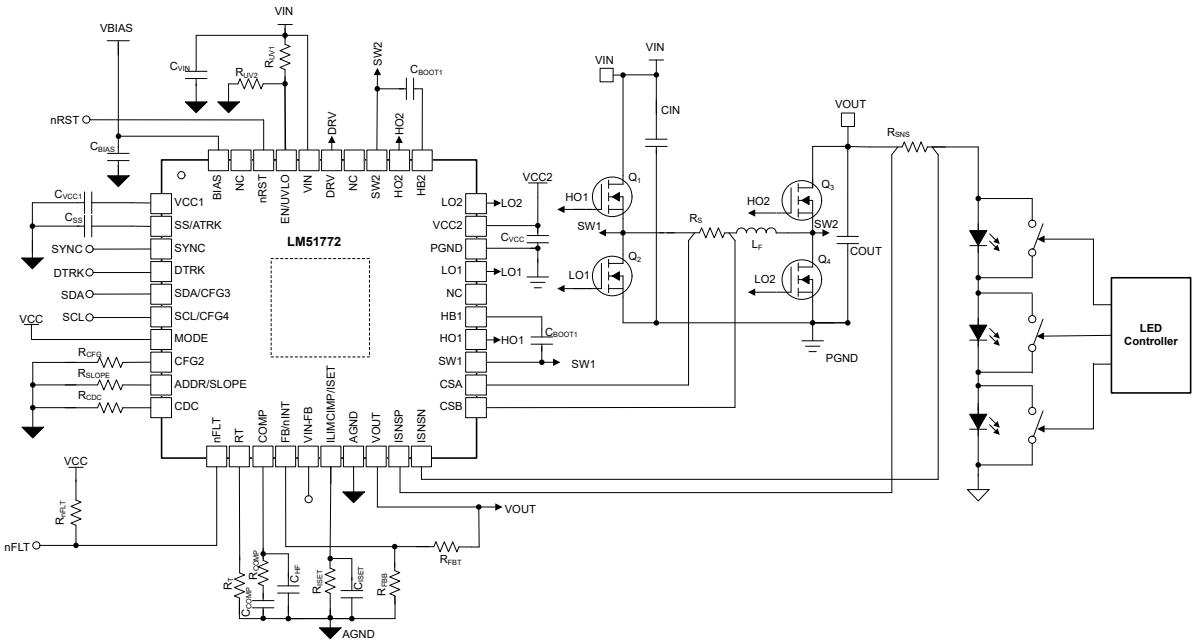


图 9-28. 恒流 LED 驱动器简化原理图

9.6 无线充电电源

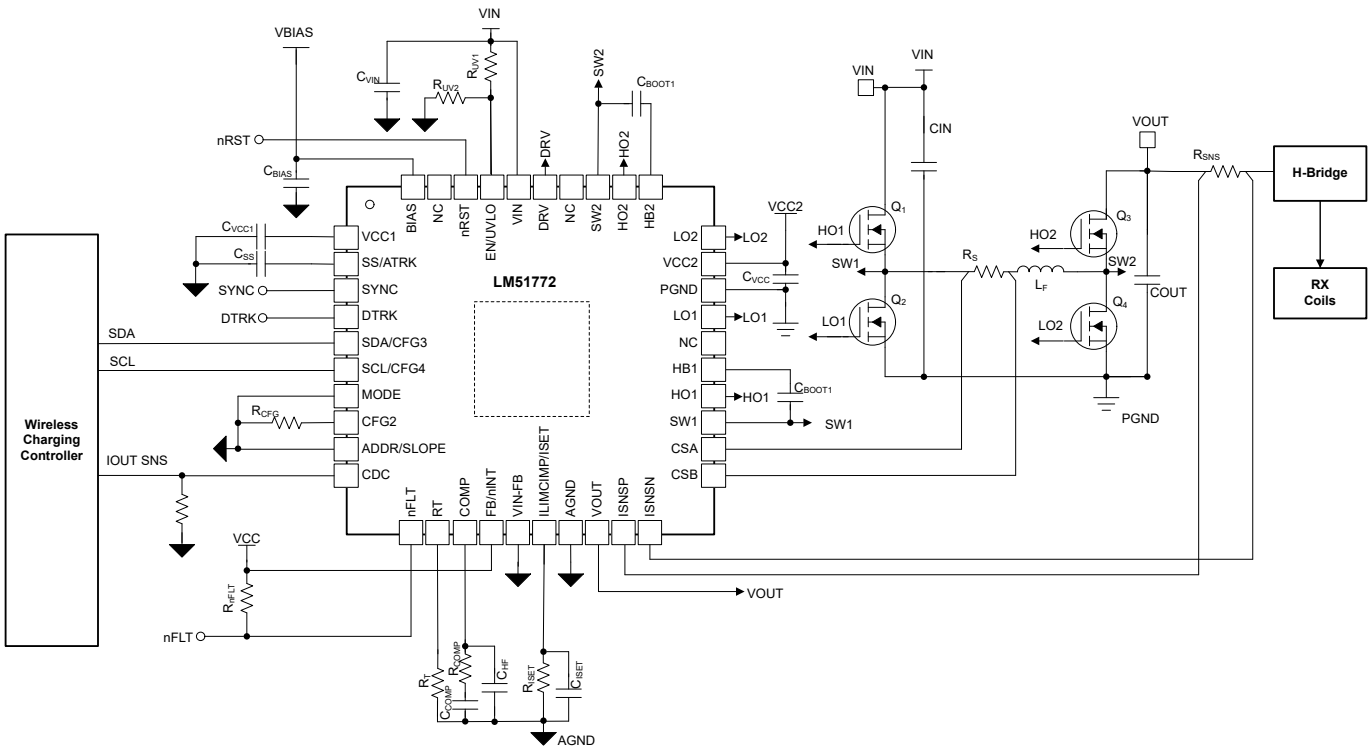


图 9-29. 无线充电电源的简化版原理图

Copyright © 2025 Texas Instruments Incorporated

9.7 双向备用电源

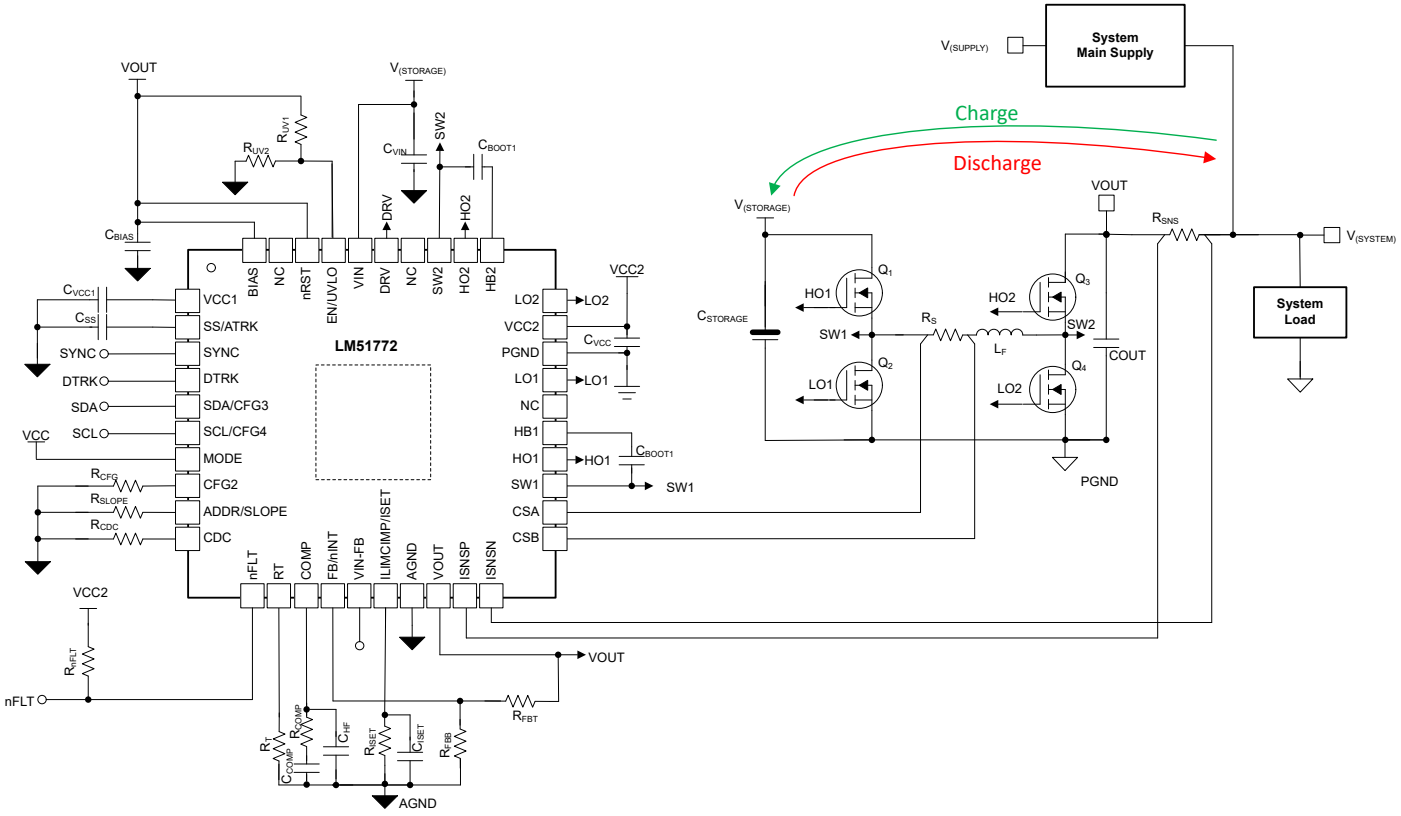


图 9-30. 直流/直流备用电源简化原理图

9.8 电源相关建议

LM51772-Q1 设计为在宽输入电压范围内工作。器件不得与特性不符合 *绝对最大额定值* 和 *推荐运行条件* 的输入电源一起使用。应选择能够向满载稳压器提供所需输入电流的电源。可以使用方程式 66 来估算平均输入电流。

$$I_I = \frac{P_O}{V_I \eta} \tag{66}$$

其中

- η 表示效率。

如果该器件通过长导线或具有大阻抗的 PCB 布线连接到输入电源，则需要特别谨慎来实现稳定的性能。输入电缆的寄生电感和电阻可能对转换器运行产生不利影响。寄生电感与低 ESR 陶瓷输入电容相结合，构成一个欠阻尼谐振电路。在某些情况下，每次输入电源开关循环时，该电路可能在 VIN 处产生过压瞬态。寄生电阻会在负载瞬变期间导致输入电压下降。若要解决此类问题，一种做法是缩短输入电源与稳压器之间的距离，并将铝或钽输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路并减少任何电压过冲。控制器功率级之前通常使用一个 EMI 输入滤波器。除非经过精心设计，否则 EMI 输入滤波器可能导致系统不稳定以及前述一些影响。

9.9 布局

9.9.1 布局指南

9.9.1.1 功率级布局

输入电容器、输出电容器和 MOSFET 是降压/升压稳压器功率级的构成元件，并通常放在 PCB 的顶面上。在利用任何系统级空气流动时，可以尽可能发挥对流热传递的优势。在双面 PCB 布局中，小信号元件通常放置在底部。至少插入一个内部平面并接地以实现屏蔽，并使小信号走线与嘈杂的电源走线分离开。

直流/直流稳压器具有多个高电流环路。尽可能地减小这些环路的面积，以抑制产生的开关噪声并优化开关性能。

- 要尽可能缩小的最重要环路区域是以下两个路径：一个路径从输入电容器到降压高侧和低侧 MOSFET，再返回输入电容器的接地连接；另一个路径从输出电容器到升压高侧和低侧 MOSFET 并返回到输出电容器的接地连接。将电容器的负极端子连接到低侧 MOSFET（接地端）的源极附近。同样，将一个或多个电容器的正极端子连接到两个环路高侧 MOSFET 的漏极附近。
- 除了遵循上述建议外，还应遵循 MOSFET 制造商建议的任何 MOSFET 布局注意事项，包括焊盘几何形状和焊锡膏模版设计。

9.9.1.2 栅极驱动器布局

LM51772-Q1 高侧和低侧栅极驱动器具有短传播延迟、频率相关的死区时间控制和低阻抗输出级，能够提供很大的峰值电流以及很短的上升和下降时间，从而有助于外部功率 MOSFET 以极快的速度进行导通和关断转换。如果布线长度未控制得当，那么极高的 di/dt 可能会导致无法接受的振铃。尽可能地减少杂散或寄生栅极环路电感是优化栅极驱动开关性能的关键，因为无论是与 MOSFET 栅极电容谐振的串联栅极电感，还是共源电感（栅极和功率回路常见），都会提供与栅极驱动命令相反的负反馈补偿，从而导致 MOSFET 开关时间延长。

从栅极驱动器输出（HO1 和 HO2）到高侧 MOSFET 相应栅极的连接需要尽可能短，从而减少串联寄生电感。以差分对形式将 HO1 和 HO2 以及 SW1 和 SW2 栅极迹线从器件引脚布线到高侧 MOSFET，从而通过减少环路面积来利用磁通抵消。

从栅极驱动器输出（LO1 和 LO2）到低侧 MOSFET 相应栅极的连接需要尽可能短，从而减少串联寄生电感。以差分对形式将 LO1 和 LO2 以及 PGND 栅极迹线从器件引脚布线到低侧 MOSFET，从而通过减少环路面积来利用磁通抵消。

尽可能缩短从 VCC、HB1 和 HB2 引脚通过其各自电容器的电流环路路径，因为这些电容器会提供高瞬时电流。

Copyright © 2025 Texas Instruments Incorporated

9.9.1.3 控制器布局

将控制器尽可能地靠近功率 MOSFET 放置以最大限度地缩短栅极驱动器布线长度，如此一来，与模拟和反馈信号以及电流检测相关的分量便可以通过如下方式加以考虑：

- 分离电源和信号迹线，并使用接地平面来提供噪声屏蔽。
- 将与 COMP、FB、SLOPE、SS/ATRK 和 RT 相关的所有敏感模拟布线和元件放置在远离如下高压开关节点的位置，以避免相互耦合：
  - SW1
  - SW2
  - HO1
  - HO2
  - LO1
  - LO2
  - HB1
  - HB2
- 使用内部层作为接地平面。特别注意将反馈 (FB) 迹线与电源迹线和元件隔离开来。
- 以差分对形式布放 CSA 和 CSB 以及 ISNSP 和 ISNSN 迹线，从而更大限度地减少噪声拾取，并使用开尔文连接方式连接到适用的分流电阻器。
- 将上反馈电阻器和下反馈电阻器靠近 FB 引脚放置，从而使 FB 迹线尽可能短。将迹线从上反馈电阻器布放到输出电压感测点上。
- 使用一个公共接地节点进行电源接地，并使用另一个公共接地节点进行模拟接地，以尽可能降低接地噪声的影响。在靠近 IC 其中一个接地引脚的任意位置连接这些接地节点。
- HTSSOP 封装提供了一种通过封装底部外露散热焊盘实现半导体芯片散热的方式。虽然封装的外露焊盘并不直接连接到封装的任何引线，但会以热连接的方式连接至该器件的基板（接地端）。这种设计可显著提升散热性能。在 PCB 设计中加入导热焊盘、散热过孔以及接地层，对完善散热系统至关重要。

Copyright © 2025 Texas Instruments Incorporated

9.9.2 布局示例

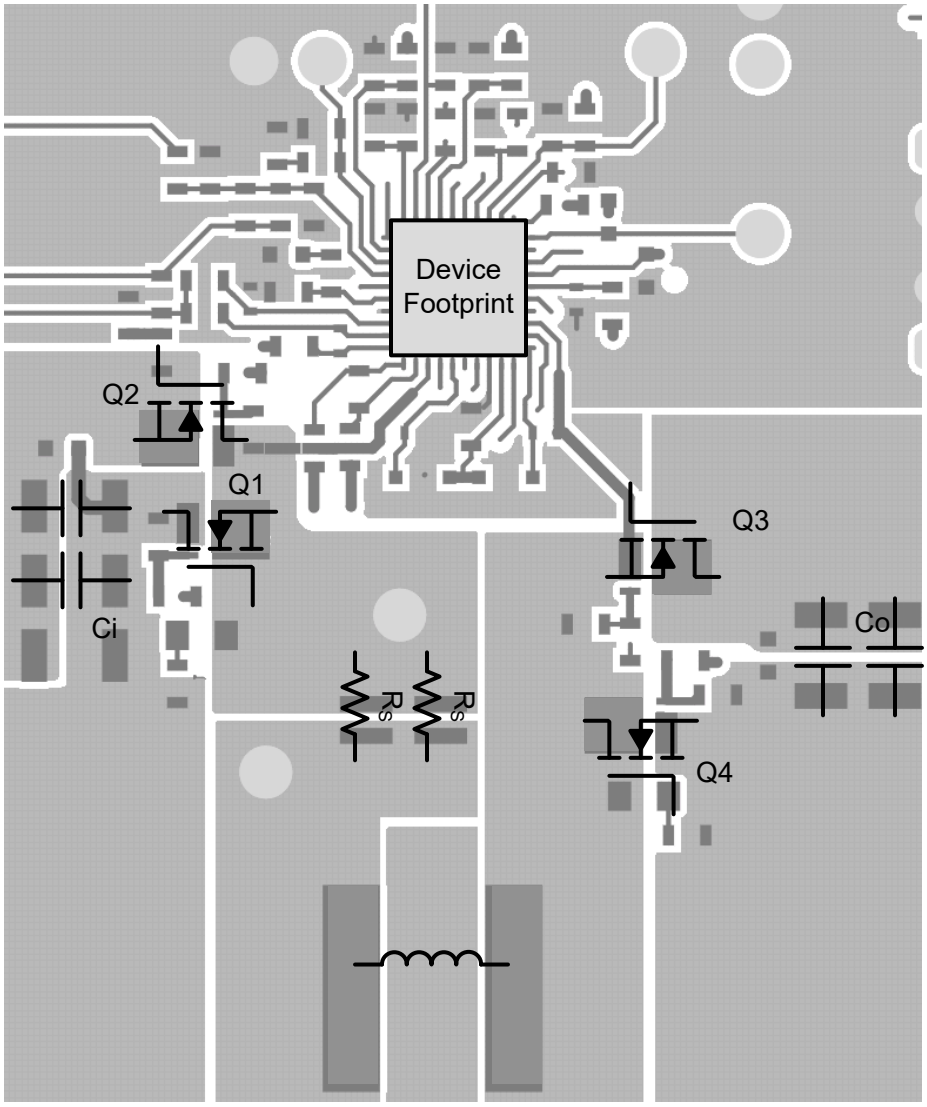


图 9-31. LM51772-Q1 简化版顶层示例

Copyright © 2025 Texas Instruments Incorporated

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 文档支持

10.1.1 相关文档

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (June 2025) to Revision A (October 2025)	Page
• 全篇已更新为统一使用器件名称 LM51772-Q1	1
• 更新了引脚图以标注器件的正确引脚名称	3
• 已将 SW2 更新为半桥的升压侧	3
• 添加了 ISNSP 至 ISNSN 的绝对最大额定值	6
• 更改了 VOUT 建议工作电压	7
• 添加了 POR 正/负向阈值参数	8
• 添加了同步活动检测频率参数	8
• 添加了 SS 引脚钳位电压参数	8
• 添加了 DTRK 活动检测频率参数	8
• 添加了内部低通转角频率参数	8
• 添加了最小可控导通/关断时间参数	8
• 添加了 RT 调节电压参数	8
• 添加了电流限制阈值电压参数	8
• 添加了禁用 ILIM 功能的最小电压参数	8

Copyright © 2025 Texas Instruments Incorporated

- 添加了 COMP 引脚拉电流/灌电流参数 8
- 添加了选择内部 FB 操作模式的最小电压参数 8
- 添加了欠压正/负向阈值参数 8
- 添加了“MOSFET 驱动器参数”章节 8
- 添加了“热关断参数”章节 8
- 添加了“热警告参”章节 8
- 添加了 CDC 电流检测放大器带宽参数 8
- 添加了“扩频参数”章节 8
- 已更新内容以阐明内部 FB 的选择方式 33
- 更新信息以说明在启用器件之前需要进行相关设置 38
- 更新了使用 $gm_{(ISET)}$ 而非 $gm_{(ILIMCOMP)}$ 进行 ISET 计算的相关内容 39
- 在“公式”中添加了缺失的分母 93
- 更新了相关内容，在公式中使用 $V_{th+/-(CSB-CSA)}$ 符号，而非具体数值（方程式 35、方程式 40、方程式 41）. 94

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM51772QRHARQ1	Active	Production	VQFN (RHA) | 40	4000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	LM51772Q RHARQ1

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LM51772-Q1 :

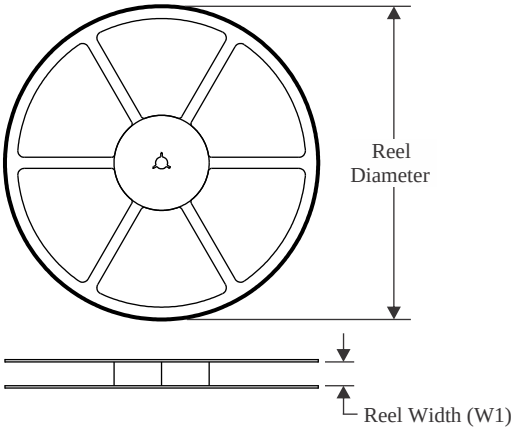
- Catalog : LM51772

NOTE: Qualified Version Definitions:

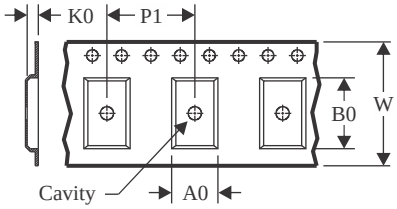
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

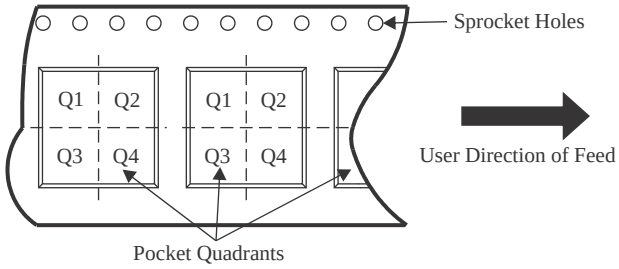


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

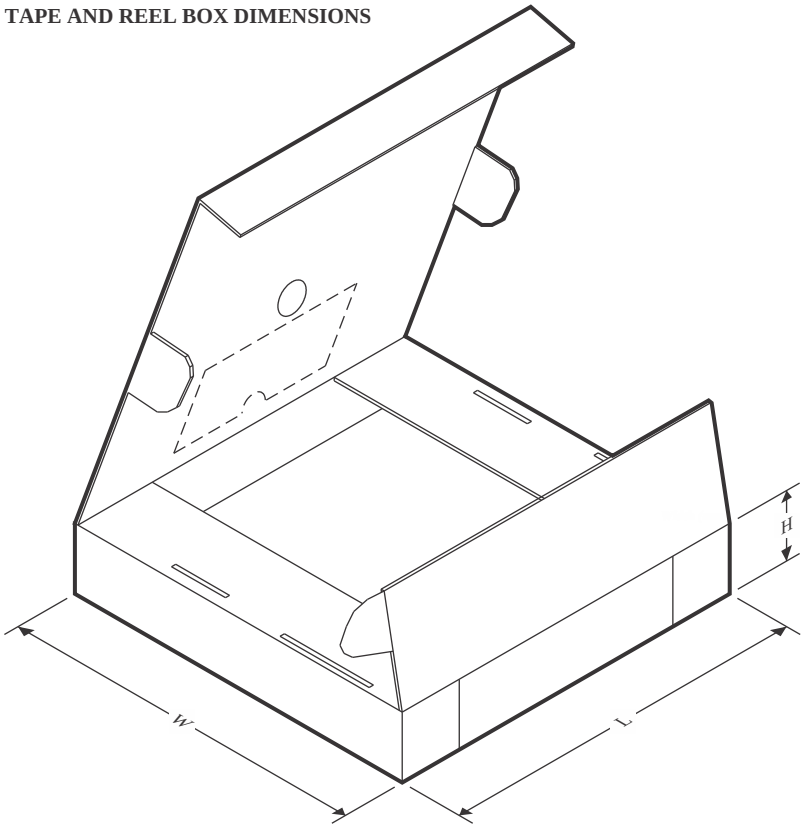
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM51772QRHARQ1	VQFN	RHA	40	4000	330.0	16.4	6.3	6.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM51772QRHARQ1	VQFN	RHA	40	4000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

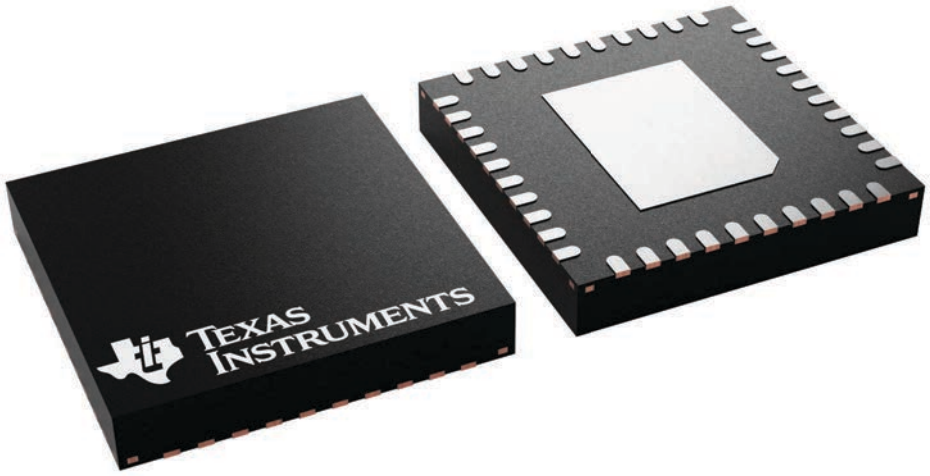
RHA 40

VQFN - 1 mm max height

6 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



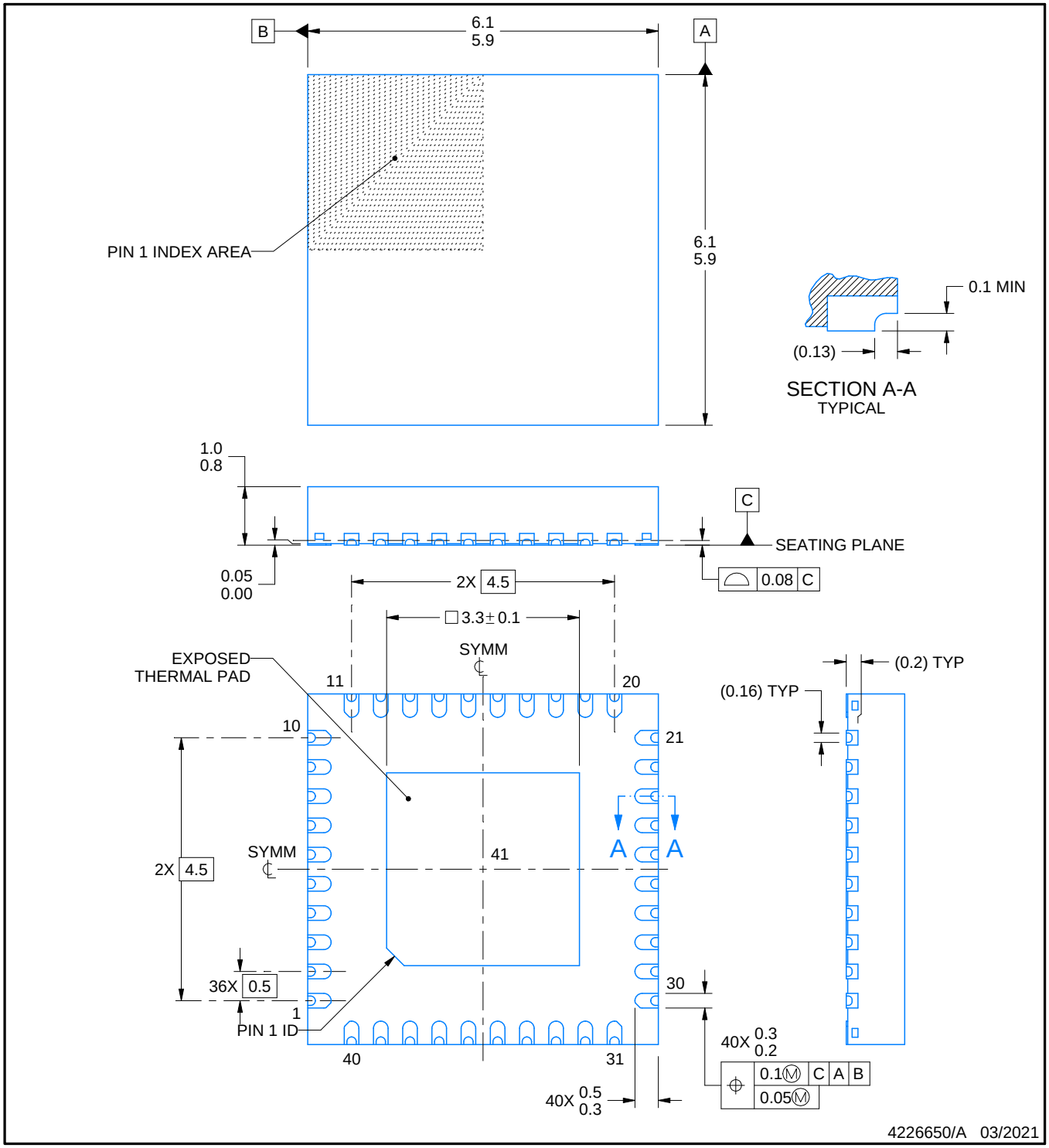
4225870/A

RHA0040N

PACKAGE OUTLINE

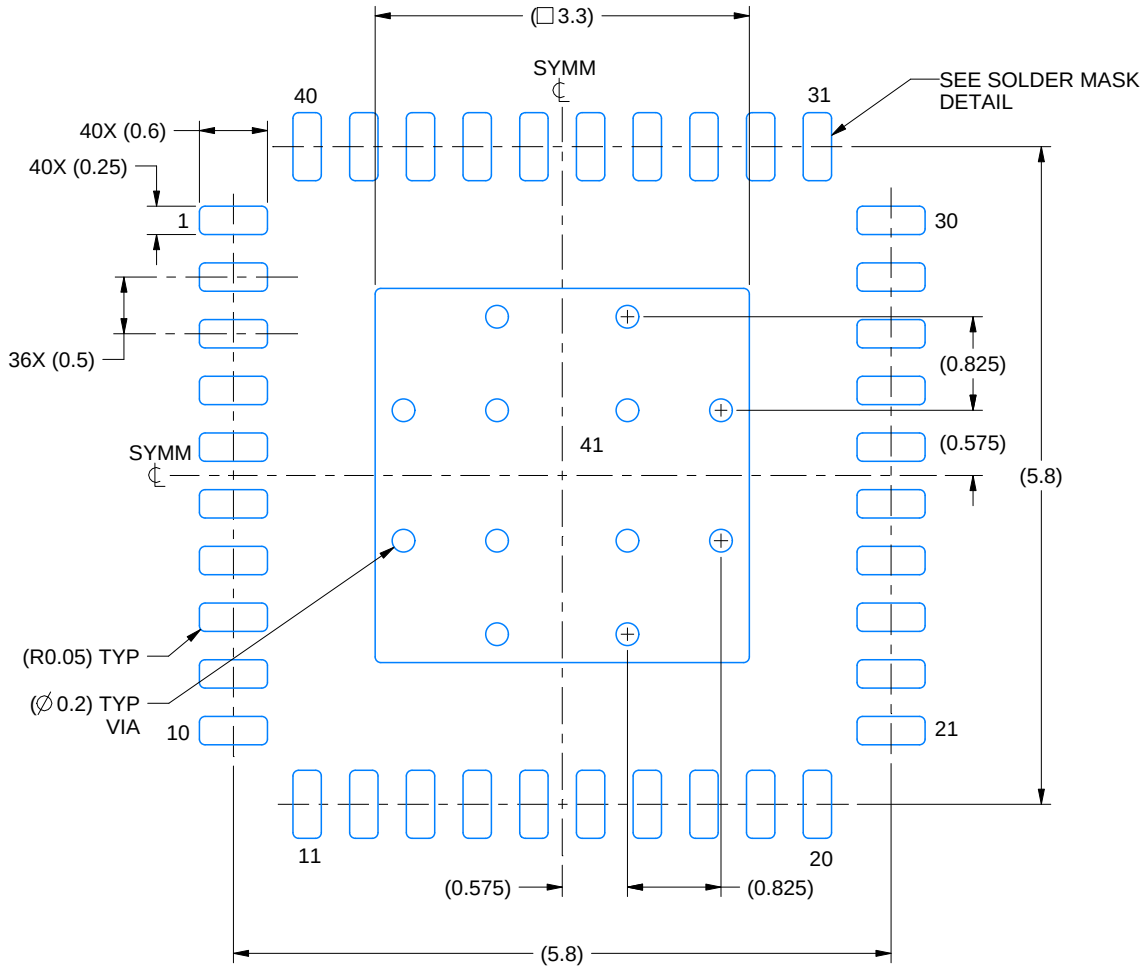
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

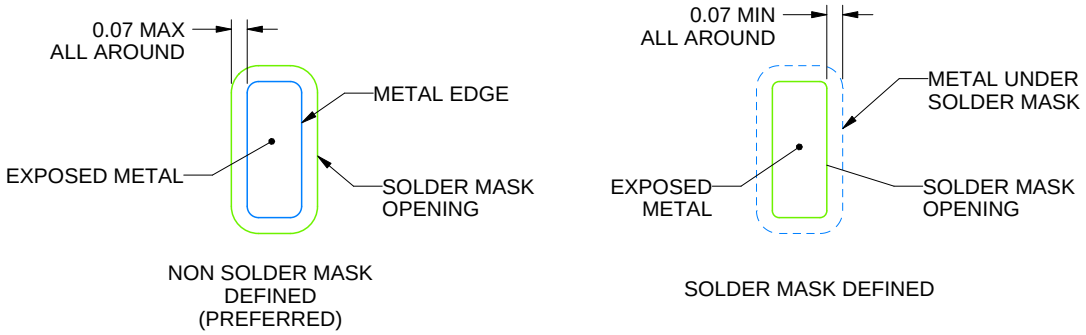


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS

4226650/A 03/2021

NOTES: (continued)

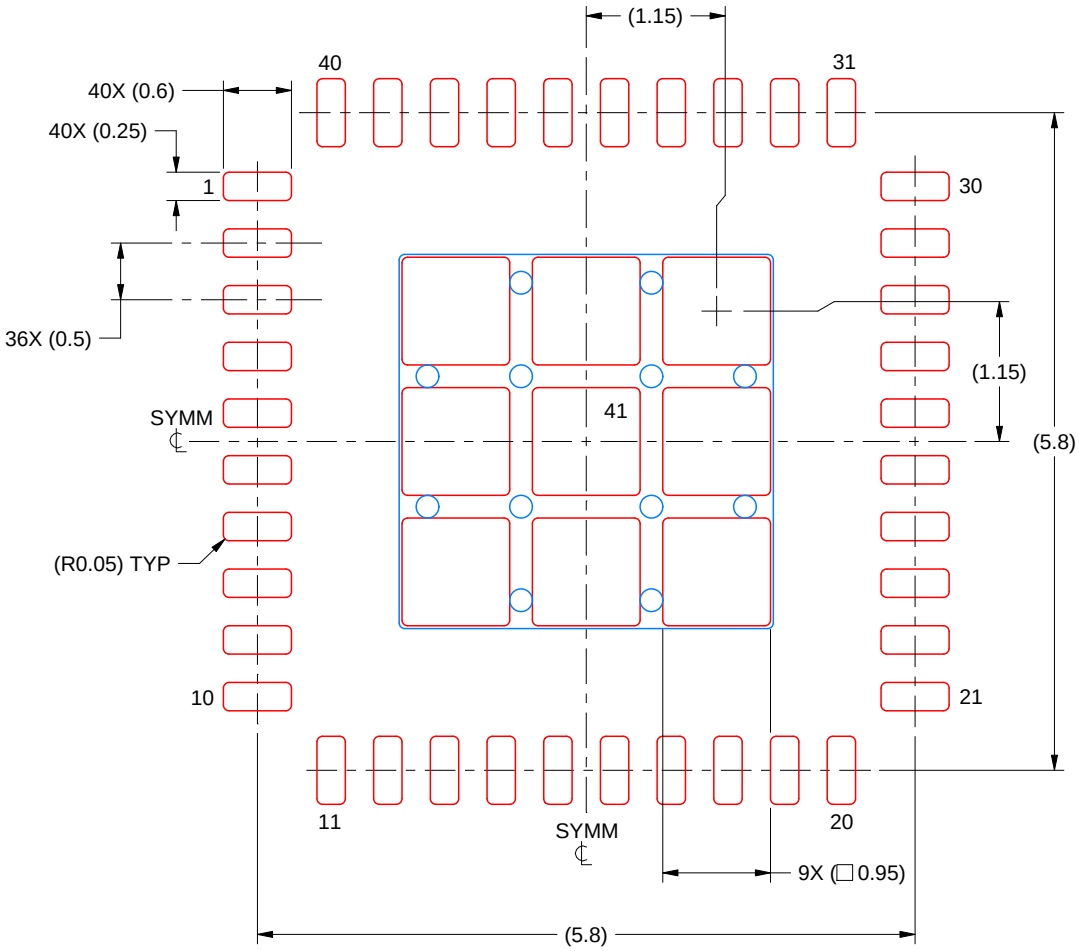
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHA0040N

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 41
75% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4226650/A 03/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月