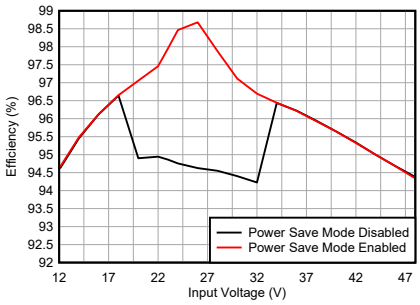
LM51770x 78V 宽 V_{IN} 双向四开关降压/升压控制器

1 特性

- 宽输入电压范围（3.5V 至 78V，绝对最大值为 85V）
  - $V_{(BIAS)}$ > 3.5V 时，最小值为 2.8V
- 输出电压范围为 3.3V 至 78V
- 低关断 I_Q (3 µ A)
- 低工作 I_Q (60 µ A)
- 3% 的反向电流限制精度可实现精确的充电电流
- 平均输入和输出电流监测器或限制器
- 对 PWM 或模拟输入信号进行输出电压动态跟踪
- 可选的省电模式 (PSM) 可实现高轻负载效率
- 两个集成式高压电源 LDO，支持自动选择
- 在所有工作模式下（升压、降压/升压、降压）频率固定
  - 可选的强制 PWM 模式
  - 开关频率高达 1.8MHz 可实现小解决方案和元件尺寸
  - 外部时钟同步
- 可选展频运行
- 可调节欠压保护
- 断续过流保护和短路保护

2 应用

- 非隔离式直流/直流电源（商用直流/直流、远程无线电单元、电机驱动控制）
- 备用电源系统（备用电池、消防安全）
- 工业 PC（单板计算机）
- 医疗 PSU（制氧机）
- 以太网供电（路由器）
- 太阳能电源（太阳能充电控制器）



LM51770 效率与输入电压间的关系（V_O = 24V，I_O = 5A）

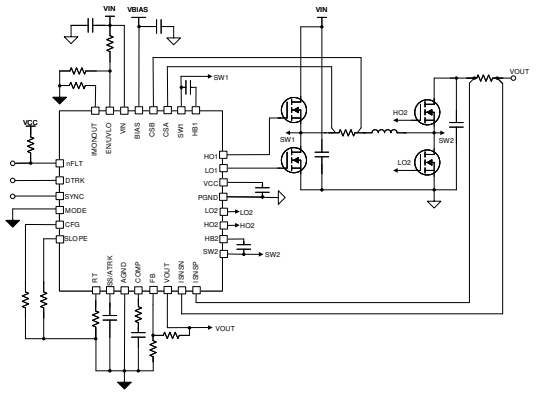
3 说明

LM51770x 是一款四开关降压/升压控制器。无论输入电压是高于、等于还是低于调节后的输出电压，该器件均可提供稳定的输出电压。在省电模式下，该器件具有低静态电流，因此可在低输出负载条件下实现高效率。在省电模式下，该器件支持在整个输出电流范围内实现接近 99% 的出色效率。 LM51770x 以固定的开关频率运行，频率是通过 RT 或 SYNC 引脚进行设置。在降压、升压和降压/升压运行期间，开关频率保持不变。集成的可选平均电流监测器可帮助监测并限制 LM51770x 的输入和输出电流。此功能还支持使用恒流 (CC) 和恒压 (CV) 模式为备用电源元件（如电池或电容器）充电。

封装信息

器件型号	封装 (1)	封装尺寸（标称值）
LM51770	DCP038	9.7mm × 4.4mm
LM517701	DCP038	9.7mm × 4.4mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较 3
5 引脚配置和功能 4
6 规格 7
6.1 绝对最大额定值 7
6.2 处理额定值 7
6.3 建议运行条件 8
6.4 热性能信息 8
6.5 电气特性 9
6.6 时序要求 14
6.7 Typical Characteristics 15
7 参数测量信息 19
7.1 栅极驱动器上升时间和下降时间 19
7.2 栅极驱动器死区（转换）时间 19
8 详细说明 20
8.1 概述 20
8.2 功能方框图 21
8.3 特性说明 22
8.4 器件功能模式 40
9 应用和实施 42
9.1 应用信息 42
9.2 典型应用 42
9.3 系统示例 52
9.4 电源相关建议 56
9.5 布局 57
10 器件和文档支持 59
10.1 器件支持 59
10.2 接收文档更新通知 59
10.3 支持资源 59
10.4 商标 59
10.5 静电放电警告 59
10.6 术语表 59
11 修订历史记录 59
12 机械、封装和可订购信息 60

Copyright © 2025 Texas Instruments Incorporated

4 器件比较

表 4-1. 器件比较

功能	LM51770	LM517701	LM5177	LM251772	LM51772
最大建议输入电压	78V	78V	60V	36V	55V
绝对最大输入电压	85V	85V	85V	48V	59V
最大建议开关频率	1.8MHz	1.8MHz	600kHz	600kHz	2.2MHz
峰值电流检测阈值	50mV	75mV	50mV	50mV	50mV
默认输出电压值	不适用	24V	不适用	5.1V	12V
默认输出电流限制值	不适用	不适用	不适用	900mA	5A
I^2C 接口	否	否	否	是	是
无编程的输出启动状态	启用	启用	启用	禁用	启用
PSM - 自动导通模式	是	否	否	是	是
PSM - 可编程导通模式	否	否	否	否	是
输出放电	否	否	否	是	是
输入电压调节	使用外部电路	使用外部电路	使用外部电路	是	是
外部栅极驱动器的逻辑输出引脚	是	是	是	否	否
模拟电流限制设置引脚	否	否	否	否	是
T_j 温度范围	-40°C 至 125°C	-40°C 至 125°C	-40°C 至 125°C	0°C 至 70°C	-40°C 至 125°C

Copyright © 2025 Texas Instruments Incorporated

5 引脚配置和功能

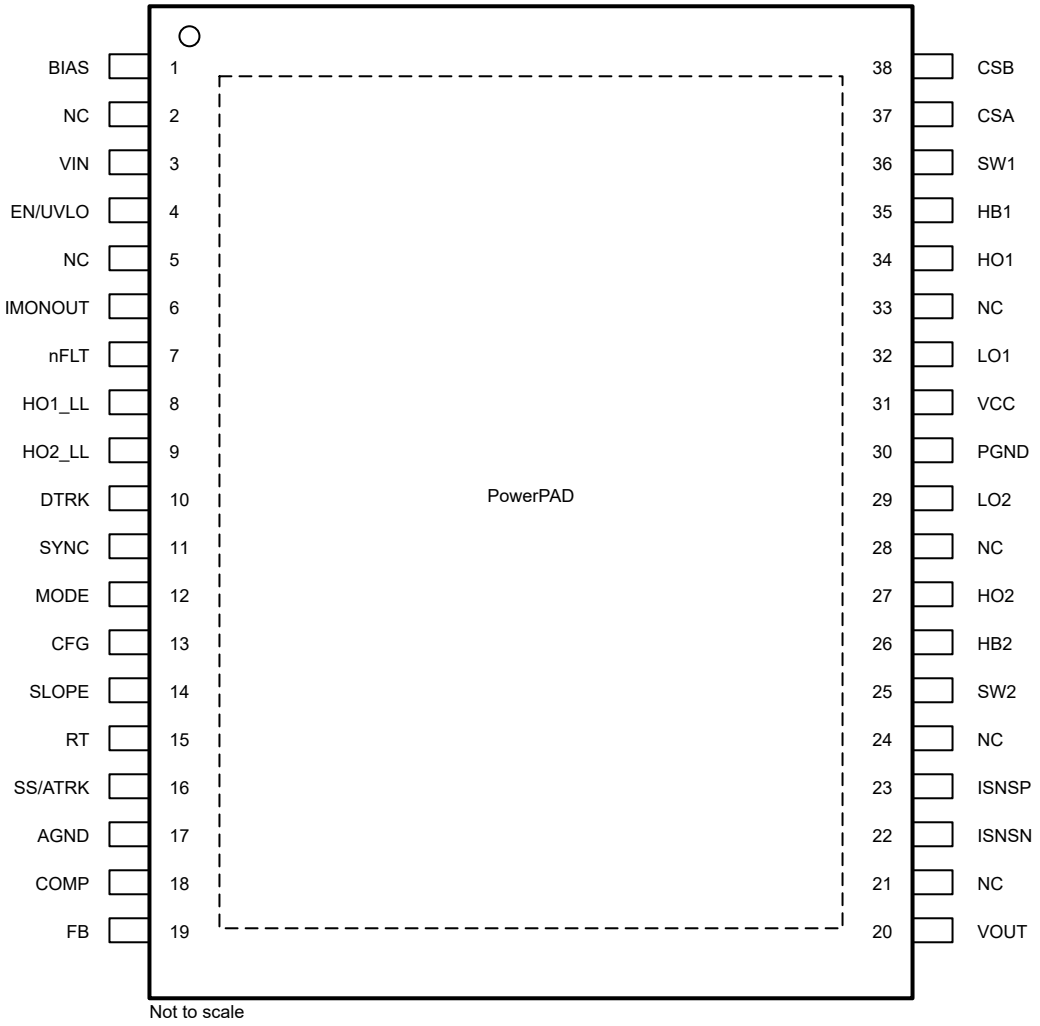


图 5-1. 38 引脚 DCP HTSSOP 引脚图

表 5-1. 引脚功能 LM51770x

引脚		类型(1)	说明
名称	编号		
AGND	17	G	器件的模拟接地
BIAS	1	I	VCC 偏置稳压器的可选输入。从外部电源而不是 VIN 为 VCC 供电可以降低高 V_{IN} 时的功率损耗。 如果应用未使用 BIAS 引脚电源，则连接引脚 GND
CFG	13	I/O	器件配置引脚。在 CFG 引脚之间连接一个电阻器以选择器件在展频 (DRSS)、短路保护（断续模式）、电流限制或电流监控下的运行。
COMP	18	O	误差放大器的输出。COMP 和 AGND 之间连接的外部 RC 网络对输出电压反馈环路的稳压器进行补偿。
CSA	37	I	电感器峰值电流检测正输入。使用低电流开尔文连接将 CSA 连接到外部电流检测电阻器的正极侧。
CSB	38	I	电感器峰值电流检测负输入。使用低电流开尔文连接将 CSB 连接到外部电流检测电阻器的负极侧。

Copyright © 2025 Texas Instruments Incorporated

表 5-1. 引脚功能 LM51770x（续）

引脚		类型[1]	说明
名称	编号		
DTRK	10	I	用于输出电压动态跟踪的数字 PWM 输入引脚。*不要将这个引脚悬空*。如果不使用此功能，则将该引脚连接至 VCC 或 GND。
EN/UVLO	4	I	使能引脚。该引脚用于启用和禁用器件。如果该引脚低于 0.6V，器件将关断。将引脚升高到 0.65V 以上可启用器件。该引脚是器件内部基准电路和输入电压 UVLO 比较器输入的使能引脚。
FB	19	I	用于输出电压调节的反馈引脚。在转换器的输出端到 FB 引脚之间连接一个电阻分压器网络。
HB1	35	P	降压半桥的自举电源引脚。HB1 引脚和 SW1 引脚之间各自需要一个外部电容器，以便为高侧 MOSFET 栅极驱动器提供偏置。
HO1	34	O	降压半桥的高侧栅极驱动器输出
HO1_LL	8	O	HO1 栅极信号的逻辑电平输出。将该接地基准 PWM 信号连接到可选的外部栅极驱动器输入。如果未使用此功能，则不对此引脚进行外部连接。
HB2	26	P	升压半桥的自举电源引脚。HB2 引脚和 SW2 引脚之间各自需要一个外部电容器，以便为高侧 MOSFET 栅极驱动器提供偏置。
HO2	27	O	升压半桥的高侧栅极驱动器输出
HO2_LL	9	O	HO2 栅极信号的逻辑电平输出。将该接地基准 PWM 信号连接到可选的外部栅极驱动器输入。如果未使用此功能，则不对此引脚进行外部连接。
IMONOUT	6	O	电流监控输出引脚。可选电流监控的电压控制电流源的输出。将引脚连接到电阻器以检测其两端的电压。如果输出或输入电流检测放大器配置为限流器、则在 IMONOUT 和 AGND 之间连接的外部 RC 网络会补偿电流反馈环路的稳压器。 将 IMONOUT 引脚连接至 VCC 可禁用相应的块并降低静态电流
ISNSN	22	I	输出或输入电流检测放大器的负检测输入。ISNSN 和 ISNSP 之间连接的可选电流检测电阻器可以位于功率级的输入侧或输出侧。 如果禁用了电流监测器，请将 ISNSN 接地
ISNSP	23	I	输出或输入电流检测放大器的正检测输入。ISNSN 和 ISNSP 之间连接的可选电流检测电阻器可以位于功率级的输入侧或输出侧。 如果禁用了电流监测器，请将 ISNSN 接地
LO1	32	O	降压半桥的低侧栅极驱动器输出
LO2	29	O	升压半桥的低侧栅极驱动器输出
模式	12	I	用于选择器件运行模式的数字输入。如果该引脚被拉至低电平，则会启用省电模式 (PSM)。如果该引脚被拉至高电平，则会启用强制 PWM 或 CCM 运行模式。运行期间可以动态更改此配置。*不要将这个引脚悬空*。
NC	2	NC	无内部连接
NC	5	NC	无内部连接
NC	21	NC	无内部连接
NC	24	NC	无内部连接
NC	28	NC	无内部连接
NC	33	NC	无内部连接
nFLT	7	O	用于故障指示或电源正常状态指示的开漏输出引脚。当 FB 超出标称输出电压调节窗口的 ±10% 调节窗口时，该引脚被拉至低电平。 如果未使用 nFLT 引脚功能，该引脚可保持悬空。
PowerPAD	PAD	G	将 PowerPAD 连接到模拟接地。使用散热过孔连接到 PCB 接地平面以改善功率耗散。
PGND	30	G	电源地。此引脚是低侧栅极驱动器的高电流接地连接，用于内部 VCC 稳压器。
RT	15	I/O	开关频率编程引脚。一个外部电阻器连接到 RT 引脚和 AGND 以设置开关频率。
SLOPE	14	I	在 SLOPE 引脚和 AGND 之间连接的电阻器提供斜率补偿斜坡，以在降压和升压模式下实现稳定的电流模式运行。
SS/ATRK	16	I/O	软启动编程引脚。SS 引脚和 AGND 引脚之间的电容器可对软启动时间进行编程。模拟输出电压跟踪引脚。可通过将引脚连接至可变电压基准（例如，通过数模转换器）对 VOUT 调节目标进行编程。内部电路选择施加到引脚的最低电压。

Copyright © 2025 Texas Instruments Incorporated

表 5-1. 引脚功能 LM51770x（续）

引脚		类型(1)	说明
名称	编号		
SW1	36	P	降压半桥的电感器开关节点
SW2	25	P	升压半桥的电感器开关节点
SYNC	11	I	同步时钟输入。内部振荡器可以在运行期间与外部时钟同步。如果输出或输入电流检测放大器配置为限流器拉取，则该引脚在启动期间处于低电平，器件会将电流限制方向切换到负极性。*不要将这个引脚悬空*。如果不使用此功能，则将该引脚连接至 VCC。
VCC	31	P	内部线性偏置稳压器输出。在 VCC 与 PGND 之间连接一个陶瓷去耦电容器。
VIN	3	I	器件的输入电源和检测输入。将 VIN 连接到功率级的电源电压。
VOUT	20	I	VOUT 检测输入。连接到功率级输出轨。

(1) I = 输入，O = 输出，I/O = 输入或输出，G = 接地，P = 电源，NC = 无连接

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在推荐的 –40°C 至 150°C 工作结温范围内测得（除非另有说明）(1)

		最小值	最大值	单位
输入	BIAS 至 AGND	-0.3	50	V
输入	VIN 至 AGND	-0.3	85	V
输入	UVLO/EN 至 AGND	-0.3	$V_{(VIN)}$ + 0.3	V
输入	ATRK/SS、DTRK、RT、SYNC、MODE、SLOPE、CFG 至 AGND(2)	-0.3	5.8	V
输入	FB 到 AGND	-0.3	5.8	V
输入	CSA、CSB 至 AGND(DC)	-5	85	V
输入	SW1、SW2 至 AGND(DC)	-5	85	V
输入	HB1 至 SW1、CSA、CSB	-0.3	5.5(5)	V
输入		-0.3	6.4	V
输入	HB2 至 SW2、CSA、CSB	-0.3	5.5(5)	V
输入		-0.3	6.4	V
输入	SW1 至 CSA、CSB	-0.3	0.3	V
输入	ISNSP 至 ISNSN	-0.3	0.3	V
输入	PGND 至 AGND	-0.3	0.3	V
输出	VCC 到 AGND	-0.3	5.5	V
输出	VOUT 至 AGND	-0.3	85	V
输出	LO1、LO2 至 AGND (DC)	-5	$V_{(VCC)}$+0.3	V
输出	nFLT 至 AGND	-0.3	5.8	V
输出	HO1 至 SW1	-0.3	$V_{(HB1)}$ + 0.3	V
输出	HO2 至 SW2	-0.3	$V_{(HB2)}$ + 0.3	V
输出	HO1、HO2、ISNSP、ISNSN、HB1、HB2 至 AGND（直流）	-0.3	85	V
输出	COMP、IMONOUT 至 AGND(3)	-0.3	5.8	V
贮存温度，T_{STG}		-55	150	°C
工作结温，T_J (4)		-40	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 未指定向该引脚施加外部电压。
(3) 该引脚具有内部最大电压钳位，可处理高达 1.6mA 的电流。
(4) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。
(5) 当电压大于指定的最大值时，工作寿命会缩短

6.2 处理额定值

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)		±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	转角引脚	±750	
			其他引脚	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。若部署必要的预防措施，则可以在低于 500V HBM 时进行生产。列为 ±2000V 的引脚实际上在某些情况下具有更高的性能。

Copyright © 2025 Texas Instruments Incorporated

(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。如果具备必要的预防措施，则可以在低于 250V CDM 时进行生产。列为 ±500V 的引脚实际上在某些情况下具有更高的性能。

6.3 建议运行条件

在推荐的 –40°C 至 150°C 工作结温范围内测得（除非另有说明）(1)

		最小值	标称值	最大值	单位
$V_{(VIN)}$	输入电压检测	2.9		78	V
$V_{(VOUT)}$	输出电压检测	3.3		78	V
$V_{(ISNSx)}$	ISNSP、ISNSN	2.8		78	V
$V_{(BIAS)}$	偏置输入电压电源	3.5		42	V
$V_{(VCC)}$	VCC 电压	3.6		5.3	V
$C_{(VCC)}$	VCC 稳压器有效输出电容	10			µF
V_{FB}	FB 输入	0		$V_{(VCC)}$ +0.3	V
V_{IL}	逻辑引脚低电平			0.4	V
V_{IH}	逻辑引脚高电平	1.3			V
f_{SW}	典型开关频率	100		1800	kHz
$f_{(SYNC)}$	同步开关频率限制	100		1800	kHz
	每个驱动器输出的最大建议栅极电荷。f_{sw} = 600kHz $V_{(BIAS)}$ = 12V		42		nC
	每个驱动器输出的最大建议栅极电荷。f_{sw} = 1.8MHz $V_{(BIAS)}$ = 12V		13		nC
	相对于 RT 中心频率的同步频率范围			±45	%
	同步输入最短关断时间或导通时间	120			ns
$f_{(DTRK)}$	跟踪输入频率范围	150	500		kHz
	跟踪输入最短关断时间或导通时间	120			ns
	ISNSN 至 ISNSP 的差分电压		50	55	mV
T_J	工作结温(2)	-40		125	°C

(1) 运行额定值是指器件预期正常工作的条件。有关规格和测试条件，请参阅“电气特性”。
(2) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

6.4 热性能信息

热指标(1)		LM51770X HTSSOP 38 引脚	单位
$R_{\theta JA}$	结至环境热阻	33.6	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	18.4	°C/W
$R_{\theta JB}$	结至电路板热阻	15.2	°C/W
ψ_{JT}	结至顶部特征参数	0.5	°C/W
ψ_{JB}	结至电路板特征参数	15	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	1.2	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 125°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数		测试条件		最小值	典型值	最大值	单位
电源电流							
	流入 VIN 的关断电流	$V_{(VIN)}$ = 12V，$V_{(BIAS)}$ = 0V，$V_{(EN)}$ = 0V	T_J = 25°C		2.8	4	μA
			T_J = -40°C 至 125°C		2.8	5	μA
	流入 VIN 的关断电流	$V_{(VIN)}$ = 78V，$V_{(BIAS)}$ = 0V，$V_{(EN)}$ = 0V	T_J = 25°C		4	5.5	μA
			T_J = -40°C 至 125°C		4	8	μA
	流入 VIN 的待机电流	$V_{(VIN)}$ = 78V，$V_{(BIAS)}$ = 0V；0.7V > $V_{(EN)}$ ⩽ 1.25V	T_J = 25°C		60	80	μA
			T_J = -40°C 至 125°C		60	100	μA
	流入 BIAS 的关断电流	$V_{(VIN)}$ = 0V，$V_{(EN)}$ = 0V	T_J = 25°C		2.8	4	μA
			T_J = -40°C 至 125°C		2.8	5	μA
	流入 BIAS 的关断电流	$V_{(BIAS)}$ = 42V，$V_{(VIN)}$ = 0V，$V_{(EN)}$ = 0V	T_J = 25°C		3.5	5.5	μA
			T_J = -40°C 至 125°C		3.5	7	μA
	流入 BIAS 的静态电流	$V_{(EN)}$ = 3.3V，$V_{(FB)}$ > 1V，禁用 uSleep	T_J = 25°C		1.8	2.5	mA
			T_J = -40°C 至 125°C		1.8	2.6	mA
	流入 BIAS 的静态电流	$V_{(EN)}$ = 3.3V，$V_{(FB)}$ > 1V，启用 uSleep	T_J = 25°C		60	80	μA
			T_J = -40°C 至 125°C		60	90	μA
I_{IL}	低电平输入电流 (EN/UVLO)	$V_{(EN/UVLO)}$ ⩽ 0.55V			±0.01	±0.1	μA
VCC 稳压器							
	VCC 调节	V_{BIAS} = 12.0V，$I_{(VCC)}$ = 20mA		4.75	5	5.25	V
		V_{VIN} = 12.0V，$I_{(VCC)}$ = 20mA		4.75	5	5.25	V
	VCC 线路调节	$I_{(VCC)}$ = 1mA	$V_{(VIN)}$ = 3.5V，$V_{(BIAS)}$ = 6.7V 至 42V			±1	%
			$V_{(BIAS)}$ = 0V，$V_{(VIN)}$ = 6.7V 至 78V			±1	%
	BIAS LDO 压降负载调节	$V_{(BIAS)}$ = 6.7V，$V_{(VIN)}$ = 3.5V	$I_{(VCC)}$ = 1mA 至 200mA		65	120	mV
		V_{BIAS} = 3.5V，$V_{(VIN)}$ = 2.8V，$I_{(VCC)}$ = 35mA				200	mV
	VIN LDO 压降负载调节	$V_{(BIAS)}$ = 0V，$V_{(VIN)}$ = 6.7V	$I_{(VCC)}$ = 1mA 至 175mA		65	120	mV
		$V_{(BIAS)}$ = 0V，$V_{(VIN)}$ = 3.5V，$I_{(VCC)}$ = 15mA			100	200	mV
	VCC UVLO 延迟	VCC 上升			6		us
	VCC 拉电流限值	VCC ⩾ 4.5V	$V_{(BIAS)}$ = 0V，$V_{(VIN)}$ = 12V	200			mA
			$V_{(VIN)}$ = 3.5V	200			mA
$V_{T+(VCC)}$	正向阈值	V(VCC) 上升		3.4	3.45	3.5	V
$V_{T-(VCC)}$	负向阈值	V(VCC) 下降		3.2	3.25	3.3	V
$V_{T+(VCC,SUP)}$	LDO 切换的正向阈值			6.35	6.5	6.7	V
$V_{hyst(VCC,SUP)}$	LDO 切换迟滞			60			mV
ENABLE							
$V_{T+(EN)}$	使能正向阈值	EN 上升		0.47	0.63	0.8	V
$V_{T-(EN)}$	使能负向阈值	EN 下降		0.45	0.6	0.75	V
Vhyst(EN)	使能阈值迟滞	EN 下降		20		100	mV

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 125°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数		测试条件		最小值	典型值	最大值	单位
$t_{d(EN)}$	关断延迟时间			14	20		us
UVLO							
	VDET 正向阈值	$V_{(VIN)}$ 上升		3.3	3.4	3.55	V
	VDET 负向阈值	$V_{(VIN)}$ 下降		2.6	2.7	2.85	V
$V_{T+(UVLO)}$	UVLO 正向阈值	$V_{(EN/UVLO)}$ 上升		1.22	1.25	1.28	V
$V_{T-(UVLO)}$	UVLO 负向阈值	$V_{(EN/UVLO)}$ 下降		1.17	1.2	1.23	V
I_{UVLO}	UVLO 迟滞灌电流	0.7V ≤ $V_{(EN/UVLO)}$ < 1.22V		4	5	6	μA
	启动开关的使能时间	VCC = 5V，$V_{T+(UVLO)}$ > 1.3V			95	100	us
$t_{d(UVLO)}$	UVLO 和 VDET 检测延迟时间	$V_{(EN/UVLO)}$ 下降；V(VDET) 下降		25.5	30	34.5	μs
SYNC							
$V_{T+(SYNC)}$	SYNC 输入正向阈值					1.19	V
$V_{T-(SYNC)}$	SYNC 输入负向阈值			0.41			V
	SYNC 活动检测频率			99			kHz
$t_{d(Det,Sync)}$	SYNC 活动检测延迟	以 $f_{(SYNC)}$ 为基准				3	周期
	SYNC PLL 锁定时间	以 $f_{(SYNC)}$ 为基准	直到 $f_{(SYNC)}$ - 5% < $f_{(sw)}$ < $f_{(SYNC)}$ + 5%		10		周期
软启动							
$I_{(SS)}$	软启动电流			8.9	10	11	uA
	SS 下拉开关 $R_{DS(on)}$	$V_{(SS)}$ = 1V			23	40	Ω
$t_{d(DISCH;SS)}$	SS 引脚放电时间	从内部 SS 放电到软启动电流可以再次为引脚充电的时间		500			μs
$V_{(SS,clamp)}$	SS 引脚的钳位电压			3	5	5.25	V
脉宽调制							
	开关频率	R_{RT} = 16.2kΩ		1600	1800	2000	kHz
	开关频率	R_{RT} = 316kΩ		90	100	110	kHz
	最短可控导通时间	fPWM，R_{RT} = 16.2kΩ，正电感器电流	升压模式		88		ns
			降压模式		128		ns
	最短可控关断时间		升压模式		152		ns
			降压模式		148		ns
	RT 稳压电压			0.7	0.75	0.8	V
展频							
	开关频率调制范围	上限			7.8		%
		下限			-7.8		%
VOUT 跟踪							
$V_{T+(DTRK)}$	DTRK 正向阈值	$V_{(DTRK)}$ 上升				1.19	V
$V_{T-(DTRK)}$	DTRK 负向阈值	$V_{(DTRK)}$ 下降		0.41			V
$t_{d(Det,DTRK)}$	DTRK 活动检测延迟频率	以 $f_{(DTRK)}$ 为基准				3	周期
fc(LPF)	内部低通的转角频率				35		kHz
	$V_{(REF)}$ 电压失调误差	$f_{(DTRK)}$ = 500kHz，占空比 = 50%				±10	mV
模式选择							

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 125°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件		最小值	典型值	最大值	单位
$V_{T+(MODE)}$	模式输入正向阈值						1.19	V
$V_{T-(MODE)}$	模式输入负向阈值				0.41			V
电流检测								
$V_{th+(CSB-CSA)}$	正峰值电流限制阈值		LM51770		42.5	50	57.5	mV
$V_{th+(CSB-CSA)}$				T_J = 25°C 至 85°C	43.9	50	54.1	mV
$V_{th-(CSB-CSA)}$	负峰值电流限制阈值				-57.5	-50	-42.5	mV
$V_{th-(CSB-CSA)}$				T_J = 25°C 至 85°C	-56.3	-50	-42.9	mV
	PSM 进入阈值			PSM 进入 = 10%	1.2	5.0	9.2	mV
				PSM 进入 = 15%	3.4	7.5	11.9	mV
	器件间的峰值电流限制阈值匹配						±10	%
				T_J = 25°C 至 85°C			±8.5	%
	正峰值电流限制阈值		LM517701		65.625	75	84.375	mV
				T_J = 25°C 至 85°C	67.2	75	80.2	mV
	负峰值电流限制阈值				-84.375	-75	-65.625	mV
				T_J = 25°C 至 85°C	-83.2	-75	-66.5	mV
	PSM 进入阈值			PSM 进入 = 10%	3.3	7.5	12.2	mV
				PSM 进入 = 15%	6.4	11.25	16.2	mV
	器件间的峰值电流限制阈值匹配						±12.75	%
				T_J = 25°C 至 85°C			±10.5	%
电流监控器/限制器								
$gm_{(IMON)}$	电流检测放大器跨导		IMON_LIMITER_EN = 0b0	0mV ≤ $\Delta V_{(ISNS)}$ ≤ 50mV	0.9	1	1.1	mS
	偏移电压(1)		IMON_LIMITER_EN = 0b0	T_J= 25°C			±1	mV
	电流检测放大器带宽				1	2		MHz
	输出电流 IMONOUT		IMON_LIMITER_EN = 0b0，T_J = -40°C 至 125°C	$\Delta V_{(ISNS)}$ = 45mV	39	45	49.5	µA
				$\Delta V_{(ISNS)}$ = 5mV	1	5	8.1	µA
$gm_{(ILIM)}$	电流检测放大器跨导		IMON_LIMITER_EN = 0b1		170	200	220	µS
$\Delta V_{(ISNS)}$	电流检测偏移和阈值电压		IMON_LIMITER_EN = 0b1	T_J= 25°C	49	50	51.7	mV
	ISNS 引脚输入偏置电流		ISNSP = ISNSN = 12V			80	115	µA
	IMONOUT 负输出余量		$V_{(BIAS)}$ > 6.5V；$I_{(IMONOUT)}$ = $I_{(IMONOUT)}$ x 0.975，$V_{(IMONOUT)}$ = 1V	ΔV = 50mV，以 VCC 为基准		300	500	mV
				ΔV = –50mV，以 GND 为基准		300	500	mV
$V_{T+(DIS,IMON)}$	禁用 IMON 的正向阈值		以 VCC 为基准		55	65	75	%
断续模式保护								
	断续模式导通时间					1		ms
	断续模式关断时间					24		ms
误差放大器								
V_{REF}	FB 基准电压	FB 基准			0.99	1	1.01	V

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 125°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件		最小值	典型值	最大值	单位
	FB 基准电压		强制 $V_{(SS)}$ = 0.95V		0.92	0.95	0.98	V
	FB 引脚漏电流		$V_{(FB)}$ = 1V				60	nA
	跨导					600		μS
	输出电阻				13	96		MΩ
	COMP 拉电流				65	150		uA
	COMP 灌电流				65	150		uA
	COMP 钳位电压		$V_{(FB)}$ = 990mV		1.2	1.25	1.3	V
	COMP 钳位电压		$V_{(FB)}$ = 1.01V		0.225	0.240	0.255	V
	单位带宽增益积					4.5		MHz
$V_{T+(SEL,iFB)}$	选择内部 FB 工作模式的正向阈值		$V_{(FB)}$ 上升		2.45	2.5	2.55	V
OVP								
VT+(OVP)	过压上升阈值		FB 上升以 V_{REF} 为基准		107	110	115	%
VT-(OVP)	过压下降阈值		FB 下降以 V_{REF} 为基准		101	105	109	%
	过压抗尖峰脉冲时间				9	10	12.5	μs
VT+(OVP2)	过压 2 上升阈值		$V_{(VOUT)}$ 上升		80.5	83.5	86	V
VT+(IVP)	过压上升阈值		$V_{(VIN)}$ 上升		80.5		86	V
nFLT								
	nFLT 下拉开关导通电阻		1mA 灌电流			100		Ω
	电源正常正向阈值		FB 上升（以 V_{REF} 为基准）			95		%
	电源正常负向阈值		FB 下降（以 V_{REF} 为基准）			90		%
	nFLT 关断状态漏电流		$V_{(nFLT)}$=5V				100	nA
$t_{d(nFLT-PIN)}$	nFLT 引脚反应时间		从故障事件至 nFLT 变为低电平期间测量				37	μs
MOSFET 驱动器								
t_r	上升时间	HG1、HG2、LG1、LG2	C_G = 3.3nF			12		ns
t_f	下降时间	HG1、HG2、LG1、LG2	C_G = 3.3nF			12		ns

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 125°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件		最小值	典型值	最大值	单位
t_t	死区时间	HOx 从高电平到低电平，LOx 从低电平到高电平		$R_{(RT)}$ = 16.2kΩ		19		ns
		HOx 从低电平到高电平，LOx 从高电平到低电平				36		ns
		HOx 从高电平到低电平，LOx 从低电平到高电平		$R_{(RT)}$ = 316kΩ		26		ns
		HOx 从低电平到高电平，LOx 从高电平到低电平				44		ns
	栅极驱动器低侧 PMOS 导通电阻	LO1、LO2	$I_{(test)}$ = 200mA			1.6		Ω
	栅极驱动器高侧 PMOS 导通电阻	HO1、HO2	$I_{(test)}$ = 200mA			1.3		Ω
	栅极驱动器低侧 NMOS 导通电阻	LO1、LO2	$I_{(test)}$ = 200mA			0.6		Ω
	栅极驱动器高侧 NMOS 导通电阻	HO1、HO2	$I_{(test)}$ = 200mA			0.7		Ω
$V_{TH-(BST_UV)}$	负向自举		$V_{(HBx)}$ - $V_{(SWx)}$ 下降		2.4	2.8	3.1	V
$V_{TH+(BST_UV)}$	正向自举		$V_{(HBx)}$ - $V_{(SWx)}$ 上升		2.6	3	3.35	V
$V_{TH+(BST_OV)}$	正向自举过压阈值	正向自举过压阈值	$V_{(HBx)}$ - $V_{(SWx)}$ 上升，$I_{(HBx)}$ = 25uA		4.8	5.5	6.3	V
$V_{TH(GATEOUT)}$	低/高侧栅极驱动器输出开关检测		以 VCC 为基准			37		%
			以 V(HBx) - V(SWx) 为基准			37		%
热关断								
T_{T+J}	热关断阈值	热关断阈值	T_J 上升			164		°C
	热关断迟滞	热关断迟滞				15		°C
R2D 接口								
	内部基准电阻				31.77	33	34.23	kΩ

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

典型值对应于 T_J=25°C。最小值和最大值限值在 T_J=-40°C 至 125°C 温度范围内测得。除非另有说明，否则 $V_{(BIAS)}$=12V

参数			测试条件	最小值	典型值	最大值	单位
R_{CFG}	外部选择电阻器电阻	R2D 设置 #0			0	0.1	kΩ
		R2D 设置 #1		0.49567	0.511	0.52633	kΩ
		R2D 设置 #2		1.1155	1.15	1.1845	kΩ
		R2D 设置 #3		1.8139	1.87	1.9261	kΩ
		R2D 设置 #4		2.6578	2.74	2.8222	kΩ
		R2D 设置 #5		3.7151	3.83	3.9449	kΩ
		R2D 设置 #6		4.9567	5.11	5.2633	kΩ
		R2D 设置 #7		6.2953	6.49	6.6847	kΩ
		R2D 设置 #8		8.0025	8.25	8.4975	kΩ
		R2D 设置 #9		10.185	10.5	10.815	kΩ
		R2D 设置 #10		12.901	13.3	13.699	kΩ
		R2D 设置 #11		15.714	16.2	16.686	kΩ
		R2D 设置 #12		19.885	20.5	21.115	kΩ
		R2D 设置 #13		24.153	24.9	25.647	kΩ
		R2D 设置 #14		29.197	30.1	31.003	kΩ
		R2D 设置 #15		35.405	36.5	37.595	kΩ

(1) 零偏移由内插确定

6.6 时序要求

在工作结温范围和建议的电源电压范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
总体器件特性						
	最短时间低电平 EN 切换	EN 从 H 切换到 L 并从 L 切换到 H 所测得的时间	22			µs

Copyright © 2025 Texas Instruments Incorporated

6.7 Typical Characteristics

The following conditions apply (unless otherwise noted): T_J = 25°C; $V_{(VCC)}$ = 5V

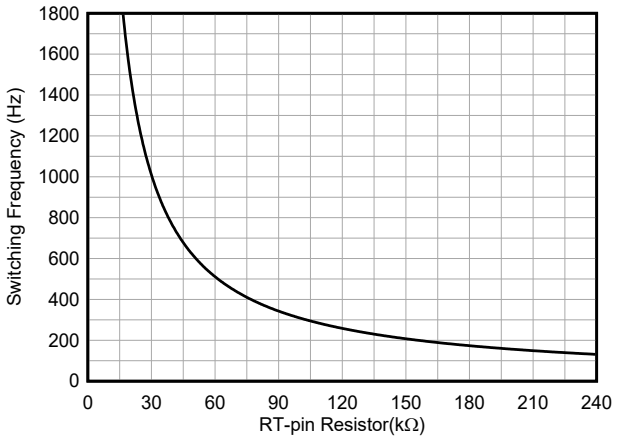


图 6-1. Switching Frequency vs RT Resistance

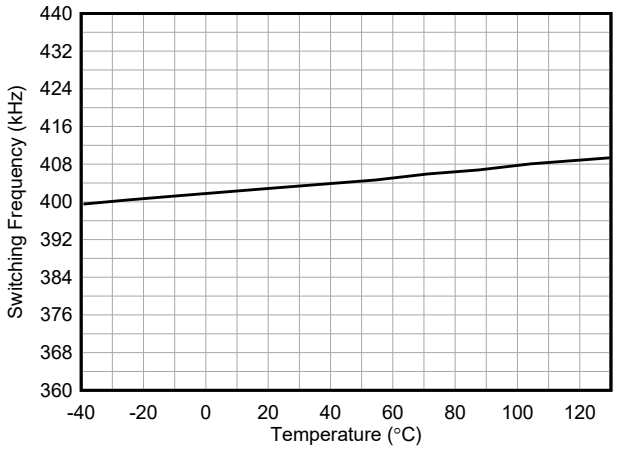


图 6-2. Switching Frequency vs Temperature $R_{(RT)}$ = 75kΩ

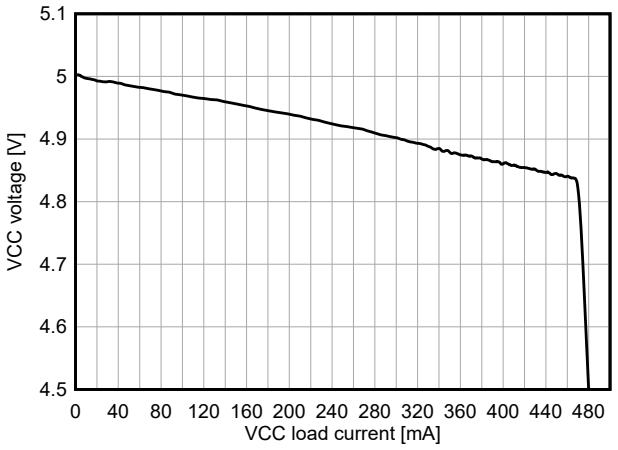


图 6-3. VIN LDO - VCC Voltage vs VCC Load Current

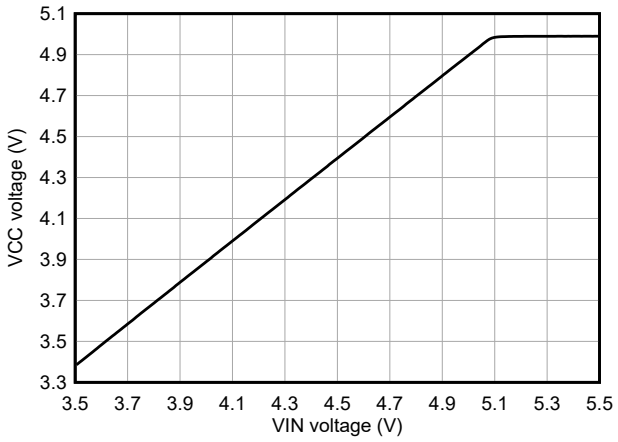


图 6-4. VIN LDO - VCC Voltage vs VIN Voltage $I_{(VCC)}$ = 20mA

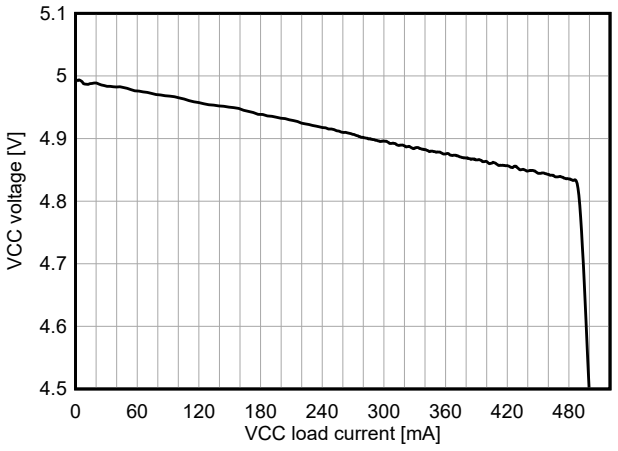


图 6-5. BIAS LDO - VCC Voltage vs VCC Load Current

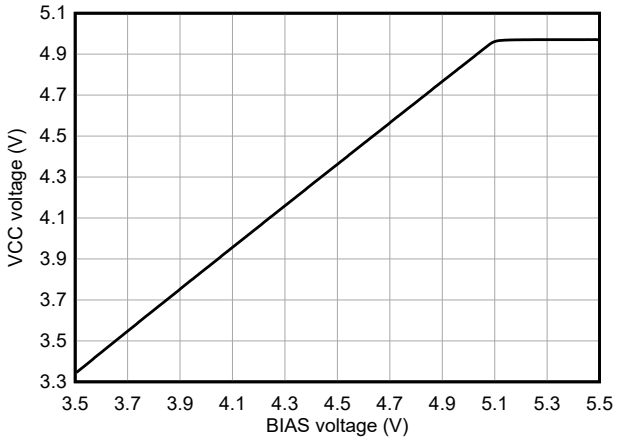


图 6-6. BIAS LDO - VCC Voltage vs BIAS Voltage $I_{(VCC)}$ = 50mA

Copyright © 2025 Texas Instruments Incorporated

6.7 Typical Characteristics (continued)

The following conditions apply (unless otherwise noted): T_J = 25°C; $V_{(VCC)}$ = 5V

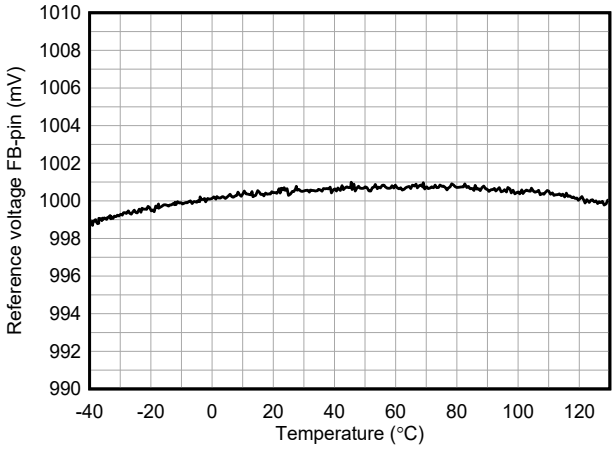


图 6-7. FB Pin Reference Voltage vs Temperature

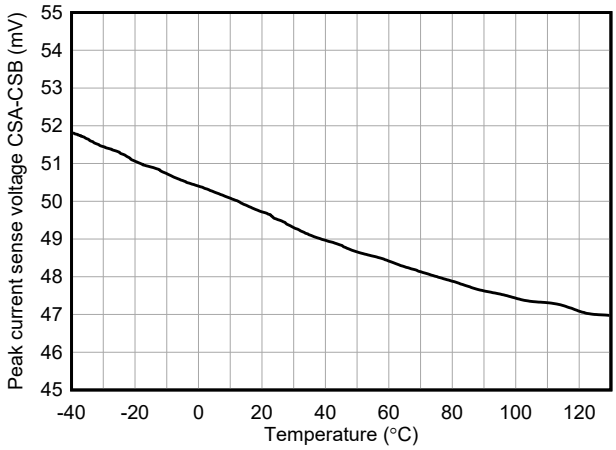


图 6-8. LM51770 Current Limit Threshold Voltage vs Temperature

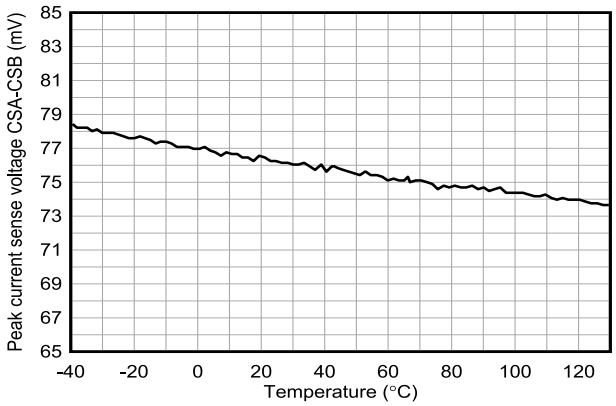


图 6-9. LM517701 Current Limit Threshold Voltage vs Temperature

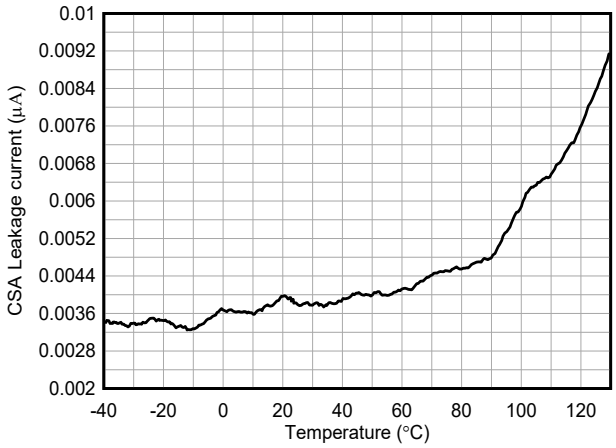


图 6-10. CSA Input Current vs Temperature

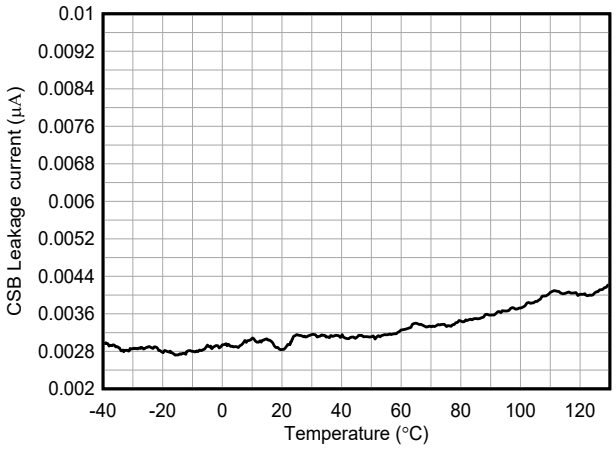


图 6-11. CSB Input Current vs Temperature

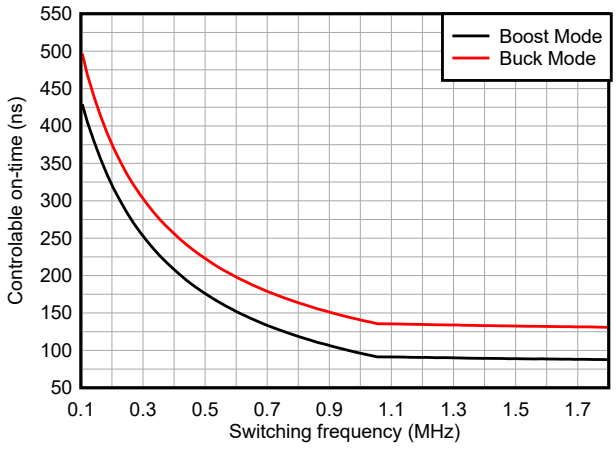


图 6-12. Minimum Controllable On-time vs Switching Frequency

Copyright © 2025 Texas Instruments Incorporated

6.7 Typical Characteristics (continued)

The following conditions apply (unless otherwise noted): T_J = 25°C; $V_{(VCC)}$ = 5V

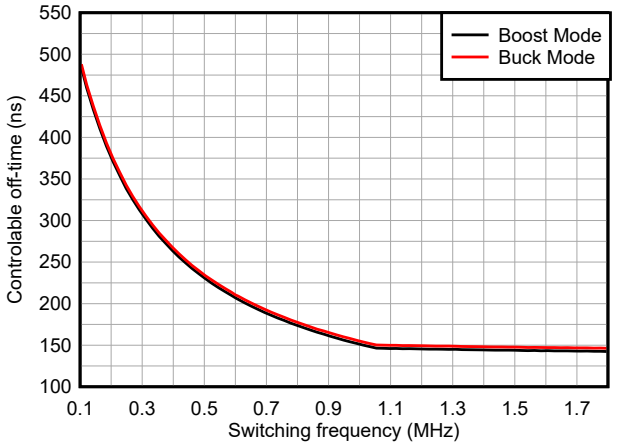


图 6-13. Minimum Controllable Off-time vs Switching Frequency

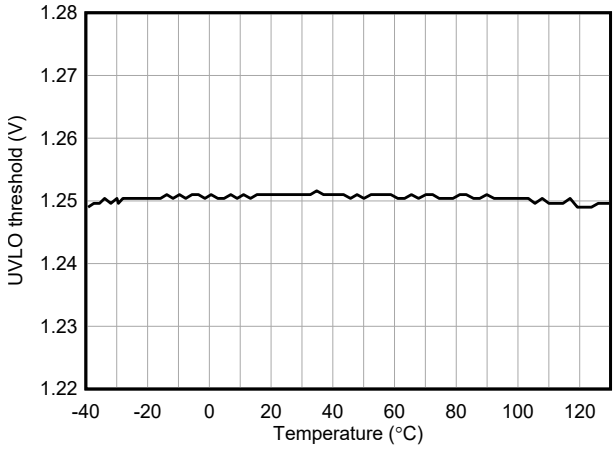


图 6-14. UVLO Threshold Voltage vs Temperature

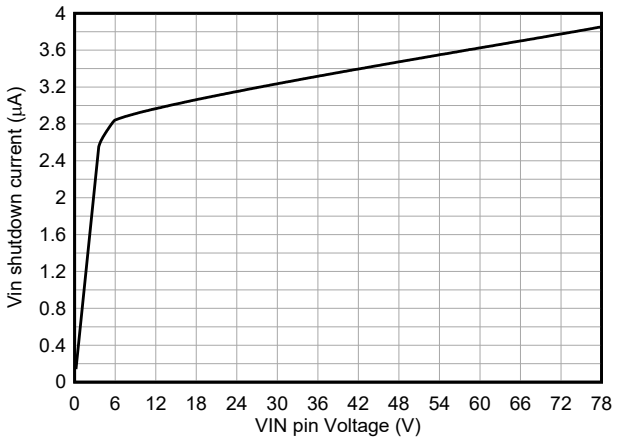


图 6-15. Shutdown Current into VIN vs Pin Voltage
$V_{EN/UVLO}$ = 0V ,$V_{(VIN)}$ = 12V, $V_{(BIAS)}$ = 0V

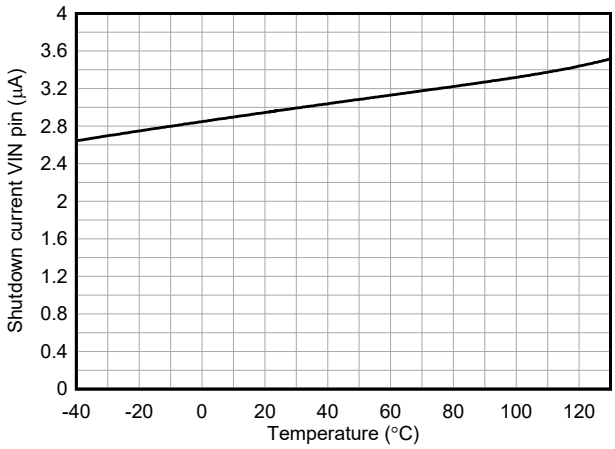


图 6-16. Shutdown Current into VIN vs Temperature
$V_{EN/UVLO}$ = 0V ,$V_{(VIN)}$ = 12V, $V_{(BIAS)}$ = 0V

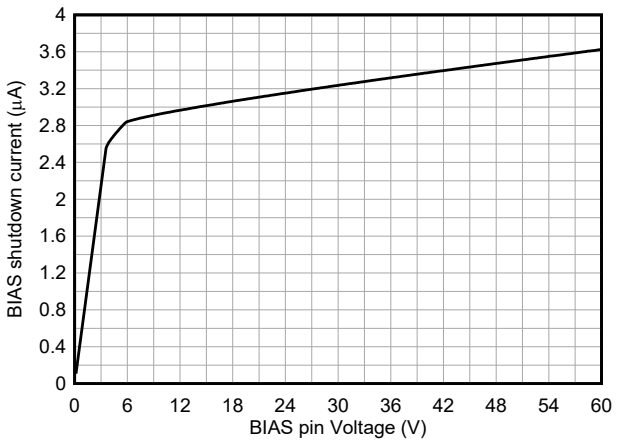


图 6-17. Shutdown Current into BIAS vs Pin Voltage
$V_{EN/UVLO}$ = 0V ,$V_{(BIAS)}$ = 12V, $V_{(VIN)}$ = 3.5V

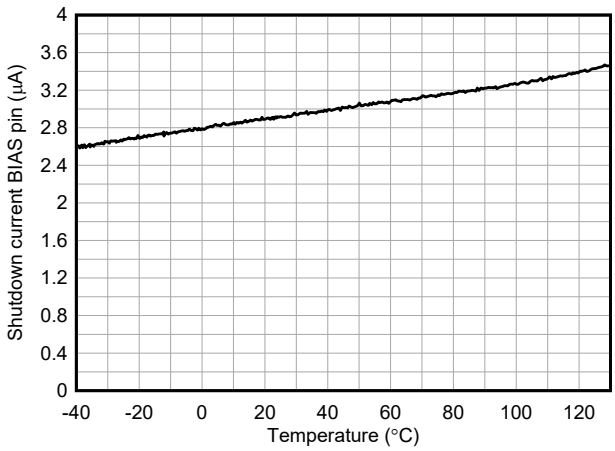


图 6-18. Shutdown Current into BIAS vs Temperature
$V_{EN/UVLO}$ = 0V ,$V_{(BIAS)}$ = 12V, $V_{(VIN)}$ = 3.5V

Copyright © 2025 Texas Instruments Incorporated

6.7 Typical Characteristics (continued)

The following conditions apply (unless otherwise noted): T_J = 25°C; $V_{(VCC)}$ = 5V

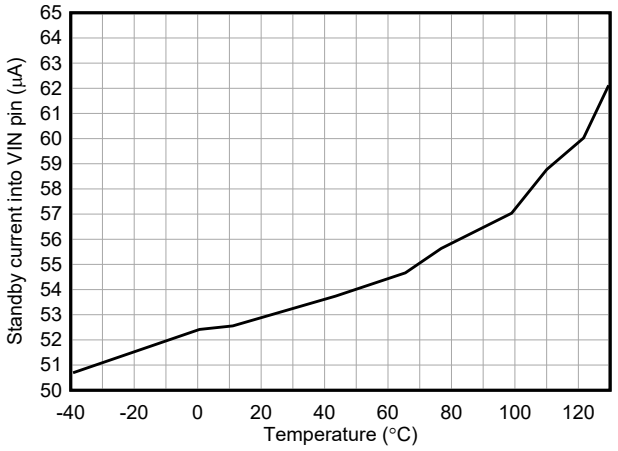


图 6-19. Standby Current into VIN vs Temperature
$V_{EN/UVLO}$ = 0.8V, $V_{(VIN)}$ = 12V, $V_{(BIAS)}$ = 0V

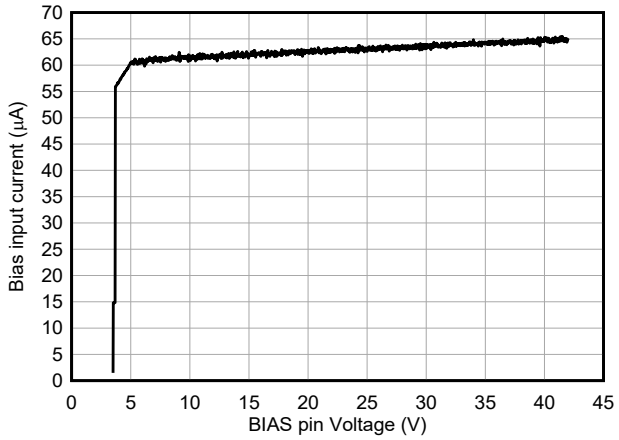


图 6-20. Quiescent Current into BIAS vs Pin Voltage
$V_{EN/UVLO}$ = 3.3V, $V_{(BIAS)}$ = 12V, $V_{(VIN)}$ = 3.5V

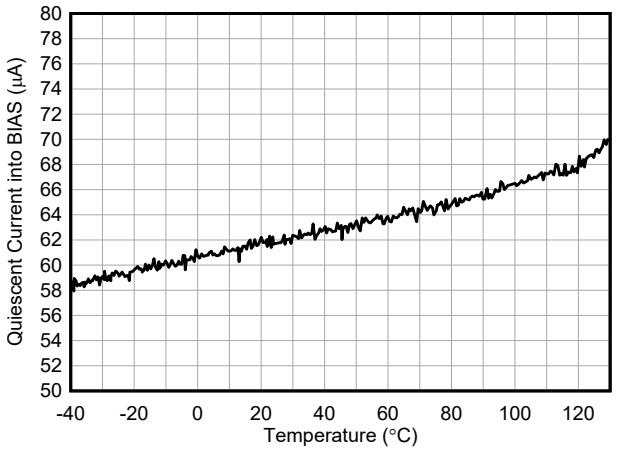


图 6-21. Quiescent Current into BIAS vs Temperature
$V_{EN/UVLO}$ = 3.3V, $V_{(BIAS)}$ = 12V, $V_{(VIN)}$ = 3.5V

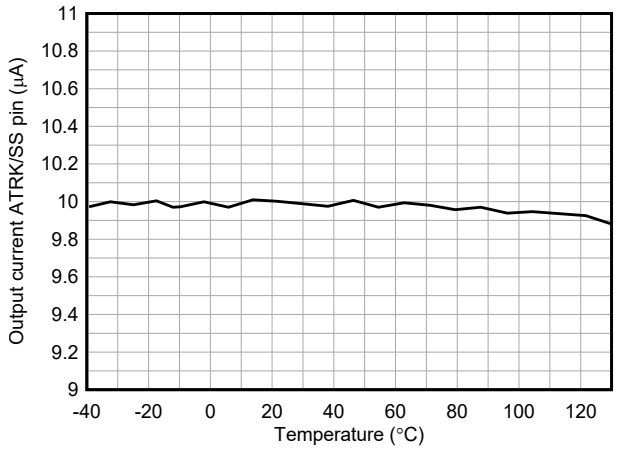


图 6-22. Soft-Start current vs Temperature

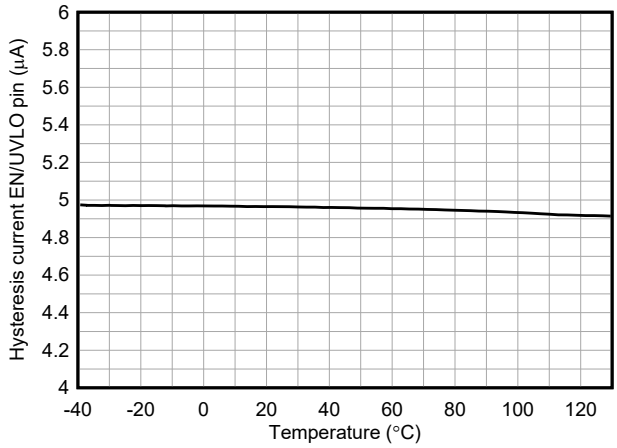


图 6-23. Hysteresis Current on EN/UVLO vs Temperature

Copyright © 2025 Texas Instruments Incorporated

7 参数测量信息

7.1 栅极驱动器上升时间和下降时间

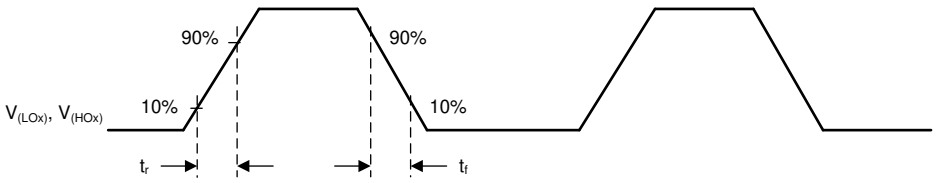


图 7-1. 栅极驱动器时序图，t_r、t_f

7.2 栅极驱动器死区（转换）时间

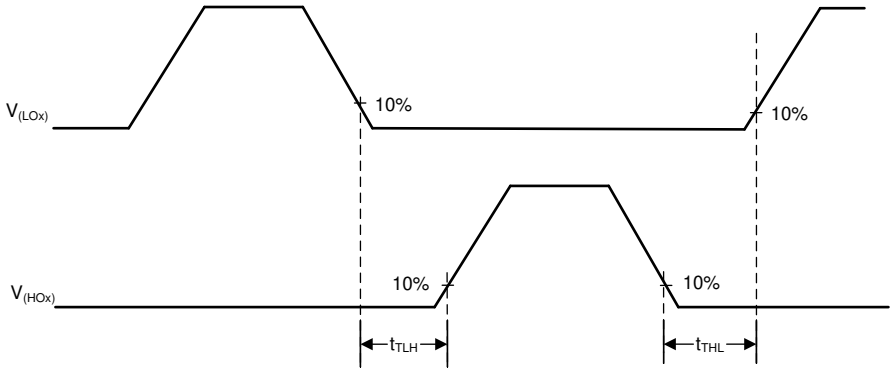


图 7-2. 栅极驱动器时序图，t_t

8 详细说明

8.1 概述

LM51770x 是一款四开关降压/升压控制器。无论输入电压是高于、等于还是低于调节后的输出电压，该器件均可提供稳定的输出电压。

在省电模式下，LM51770x 支持在整个输出电流范围内实现出色的效率。在运行期间，可通过引脚动态选择运行模式。专有的降压/升压调制方案也以固定开关频率运行，该频率是通过 RT/SYNC 引脚进行设置。在降压、升压和降压/升压运行期间，开关频率保持恒定。该器件在所有工作模式下均可保持小模式转换纹波。通过激活双随机展频运行模式，可以在设计过程的任何时间有效降低 EMI。

可选集成式平均电流监测器可帮助监测或限制 LM51770x 的输入和输出电流。此功能还支持使用恒流 (CC) 和恒压 (CV) 为备用电源元件（如电池）充电。

LM51770x 的输出电压可在运行期间动态调整（动态电压调节和包络跟踪）。该调整可通过更改 SS/ATRK 引脚的模拟基准电压来完成，也可通过在 DTRK 引脚上施加 PWM 输入信号直接进行。

内部宽输入 LDO 能够在不同的输入和输出电压条件下，确保为器件功能提供可靠的电源。由于具有高驱动能力以及自动和基于余量的电压选择，因此在以高开关频率运行时，功率损耗可保持在最低水平。为了进一步降低该器件中的功率损耗，请将单独的偏置引脚连接到输入、输出或外部电源。器件始终会监测内部电源电压，以避免未定义的故障处理。

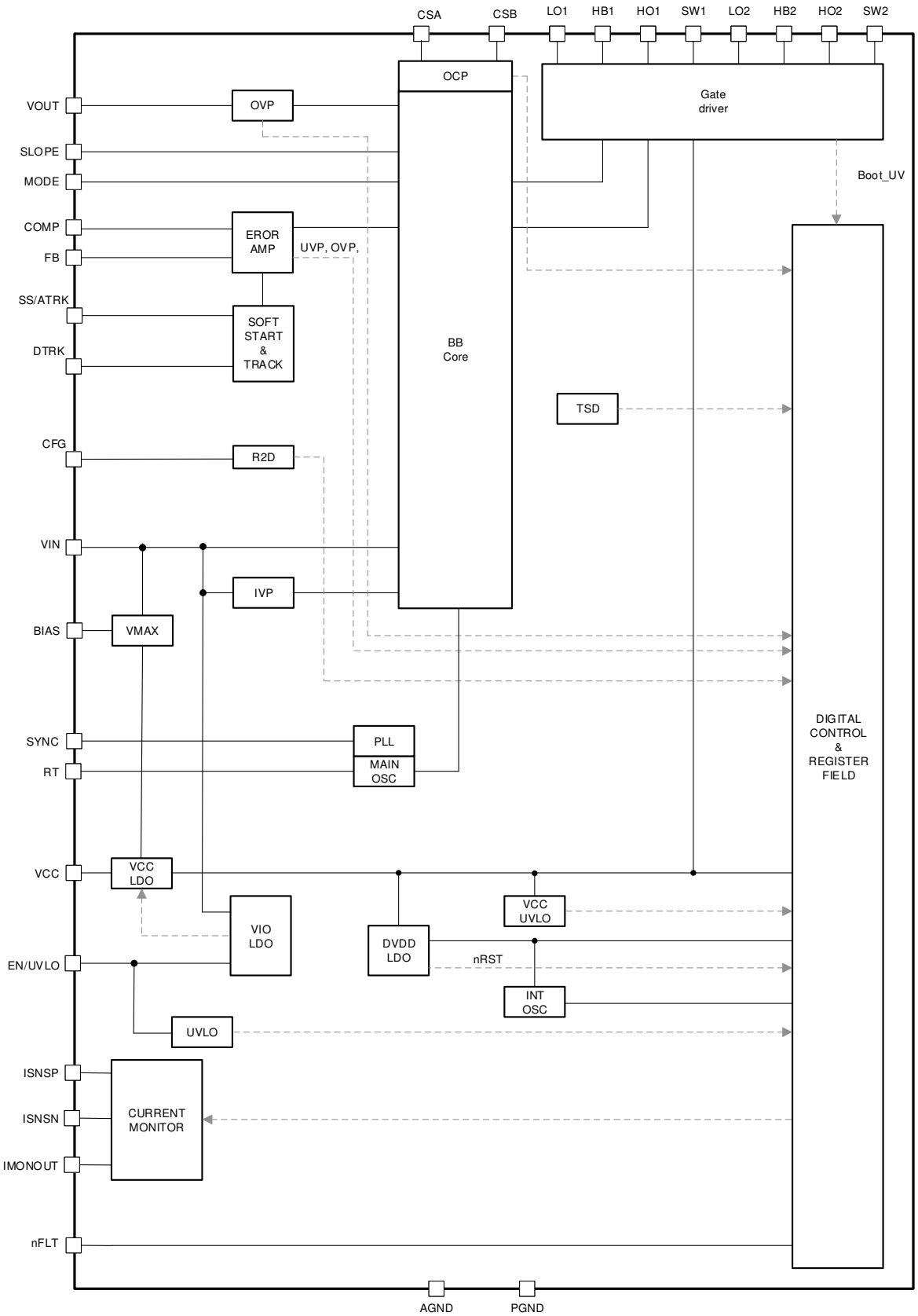
LM51770x 集成了全桥 N 沟道 MOSFET 驱动器。栅极驱动器电路具有高驱动能力，可确保在所支持的各种应用中实现高效率目标。栅极驱动器具有一个集成式高压低压差自举二极管。内部自举电路具有一个由负尖峰注入的过压保护机制，以及一个欠压锁定保护机制，以避免外部功率 FET 出现线性运行。自举电路可确保在纯升压或降压模式下以 100% 占空比运行。

电阻至数字转换 (R2D) 接口使用户可以简单可靠地选择所有器件功能，其中软启动的模拟设置可最大限度减少浪涌电流。此外，控制环路和斜率补偿可确保在所支持的各种应用中提供优异的输出性能。

器件的内置保护功能可确保在不同故障条件下安全运行。器件具有 V_{IN} 欠压锁定保护功能，从而避免出现欠压情况。由于输入 UVLO 阈值和迟滞可通过外部反馈分压器进行配置，因此可在不同设计下避免欠压。该器件具有输出过压保护和输入过压保护功能，适用于负电流运行。该器件提供可选的断续过流保护功能，通过使用内部逐周期峰值电流保护功能来避免过大的短路电流。由于集成热关断功能，该器件可防止内部 VCC 稳压器过载情况造成热损坏。所有与输出相关的故障事件都在器件的开漏 nFLT 引脚上进行监测和指示。

Copyright © 2025 Texas Instruments Incorporated

8.2 功能方框图


CSA
CSB
LO1
HB1
HO1
SW1
LO2
HB2
HO2
SW2
OCP
Gate driver
Boot_UV
VOUT
OVP
SLOPE
MODE
COMP
FB
EROR AMP
UVP, OVP,
SS/ATRK
DTRK
SOFT START & TRACK
BB Core
TSD
CFG
R2D
VIN
IVP
BIAS
VMAX
SYNC
RT
PLL
MAIN OSC
DIGITAL CONTROL & REGISTER FIELD
VCC
VCC LDO
VIO LDO
DVDD LDO
VCC UVLO
nRST
INT OSC
EN/UVLO
UVLO
ISNSP
ISNSN
IMONOUT
CURRENT MONITOR
nFLT
AGND
PGND

8.3 特性说明

8.3.1 上电复位（POR 系统）

集成上电复位系统可为除栅极驱动器之外的所有内部功能电路供电，并处理对内部逻辑的监控任务。该块的低静态电流设计可为整个系统实现极低的关断电流。VIN 和 BIAS 引脚之间有一个电源 ORing，以便 POR 系统确保即使在输出或输入短路等极端情况下，也能够正常运行。

一旦 VIN 或 BIAS 上的电压上升至高于 POR 阈值，器件逻辑就会启动初始化过程，并持续监测 EN/UVLO 引脚，以便在选定的 UVLO 阈值下启动或停止转换器操作。POR 系统包含对 VIN 引脚的额外电压检测功能。该模块负责监测输入电压，并在输入电压低于推荐的最小工作电压时，阻断控制器功率级的运行。

8.3.2 降压/升压控制方案

LM51770x 降压/升压控制算法可确保在不同的工作模式之间无缝转换，实现固定频率运行和功率级保护特性。内部状态机控制着以下三个有效开关状态：

状态 I：晶体管 Q1 和 Q3 导通。Q2 和 Q4 未导通（升压模式磁化状态）。

状态 II：晶体管 Q1 和 Q4 导通。Q2 和 Q3 未导通（升压消磁或降压磁化状态）。

状态 III：晶体管 Q2 和 Q4 导通。Q1 和 Q3 未导通（降压消磁状态）。

开关	状态 I	状态 II	状态 III
Q1	打开	打开	关闭
Q2	关闭	关闭	打开
Q3	打开	关闭	关闭
Q4	关闭	打开	打开

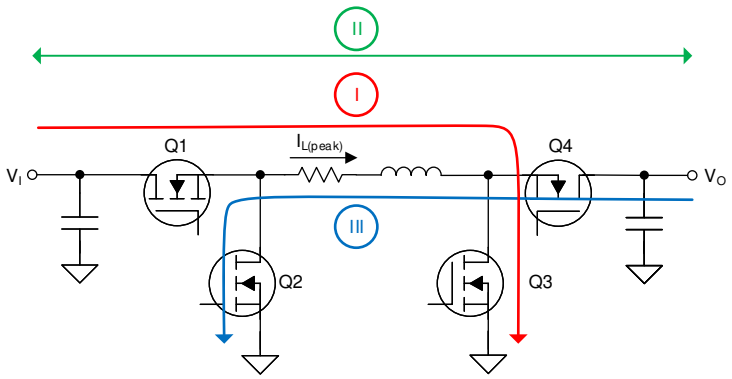


图 8-1. 降压/升压有效开关状态

8.3.2.1 升压模式

在升压模式下运行时，转换器用内部时钟信号启动一个升压磁化周期（开关状态 I）。在对电感器电流进行采样之后，该器件会转换到开关状态 II，即升压消磁状态。升压模式下的最大占空比受最短升压导通时间和所选开关频率的限制。

Copyright © 2025 Texas Instruments Incorporated

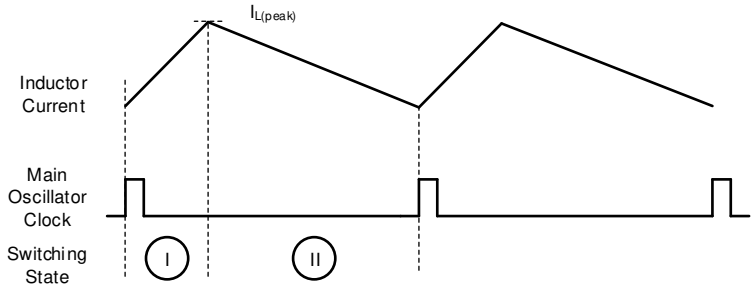


图 8-2. 连续电流升压运行模式下的电感器电流

8.3.2.2 降压模式

在降压模式下运行时，转换器用内部时钟信号启动一个降压磁化周期（状态 II）。当电感器达到其峰值电流时，转换器进入降压消磁状态 III。下一个时钟信号到来时，转换器改回降压磁化周期，并启动一个新的开关周期，对峰值电流进行采样。只要占空比未达到最短关断时间，电流控制就会保持在降压工作模式。

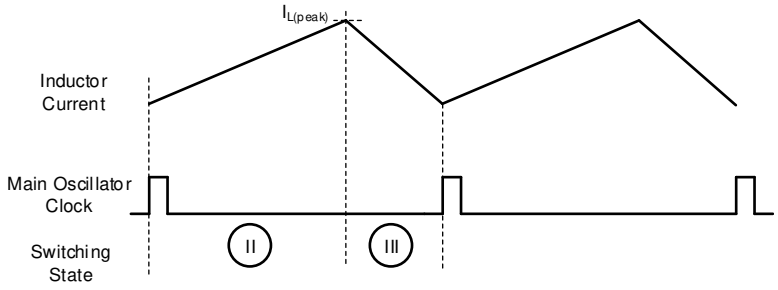


图 8-3. 连续电流降压运行模式下的电感器电流

8.3.2.3 降压/升压模式

一旦升压模式运行时的导通时间小于最短导通时间或降压模式下的关断时间小于最短关断时间，控制将转换至降压/升压运行模式。在连续电流降压/升压模式下，控制会在达到峰值电流之前增加一个升压磁化（状态 I）开关周期。因此，降压/升压运行模式始终包含全部三个开关周期（状态 I、状态 II 和状态 III）。此模式下的峰值电流检测在开关状态 I 结束时进行。

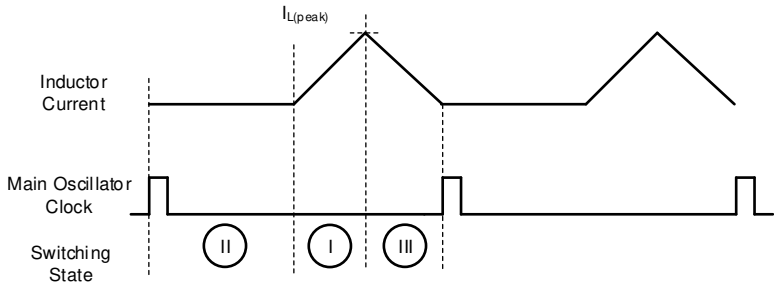


图 8-4. 连续降压/升压运行模式下的电感器电流

8.3.3 节能模式

当 MODE 引脚为低电平时，省电模式 (PSM) 将激活。在这种运行模式下，开关活动减少，效率最大化。如果 MODE 引脚为高电平，则会禁用省电模式。然后，转换器将在连续导通模式 (CCM) 或强制 PWM 模式 (fPWM) 下运行。

在 PFM 升压、降压或降压/升压模式下，转换器以低至定义的最小峰值电流运行。如果达到该最小电流（PSM 进入阈值），PWM 会将运行模式更改为单脉冲。单脉冲运行期间包含所有三种状态（I、II、III）。单脉冲运行期间

Copyright © 2025 Texas Instruments Incorporated

的占空比基于计时器，并适应不同的 VIN 和 VOUT 检测电压。为了获得较小的输出电压纹波，转换器调制方案对低于 PSM 进入阈值的开关活动使用一个脉冲或多个单脉冲。

如果电感器电流（负载电流）进一步降低，单脉冲的频率会降至所选开关频率的大约四分之一。电感器（负载电流）进一步降低时，输出电压会增加，因为负载消耗的能量小于转换器在开关期间产生的能量。如果 V_O 增加，电压调节环路会检测到该增加情况，并使器件进入睡眠模式 (uSleep)。

在 uSleep 模式下，两个低侧都会导通，为 HB1 和 HB2 提供高侧栅极电源以进行充电。其他内部电路会部分关断，以便将转换器的电流消耗降至尽可能低。如果输出电压达到标称输出电压设定点，则开关活动会在短暂的唤醒时间后再次开始。

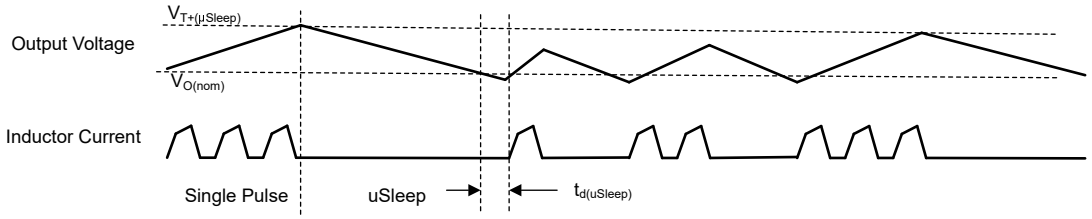


图 8-5. 省电模式的时序图（启用 uSleep）

如果在 SYNC 引脚上施加建议范围内的信号，则器件不会进入 uSleep 模式。该操作会保持 PLL 处于运行状态，以便在使用时钟同步时对负载变化快速做出反应。单个脉冲之间的停顿保持不变，但是，与具备 uSleep 模式的正常运行时相比，具有时钟同步信号的静态电流较高。

PSM - ACM（自动导通模式）是适用于 LM51770 4 开关降压/升压运行情况的高输出电流省电模式。在负载高于 PSM 进入阈值的降压/升压运行区域，开关脉冲将被跳过，控制将进入 ACM。在这里，器件调节保持在状态 II，并将输入传导至功率级的输出。必要时，控制以最短的状态 I 或状态 III 时间启动开关活动，以便按照电压调节环路的要求保持电感器电流。因此，输出电压仍然处于完全稳压状态，且器件维持所有保护功能，例如 OCP。

Copyright © 2025 Texas Instruments Incorporated

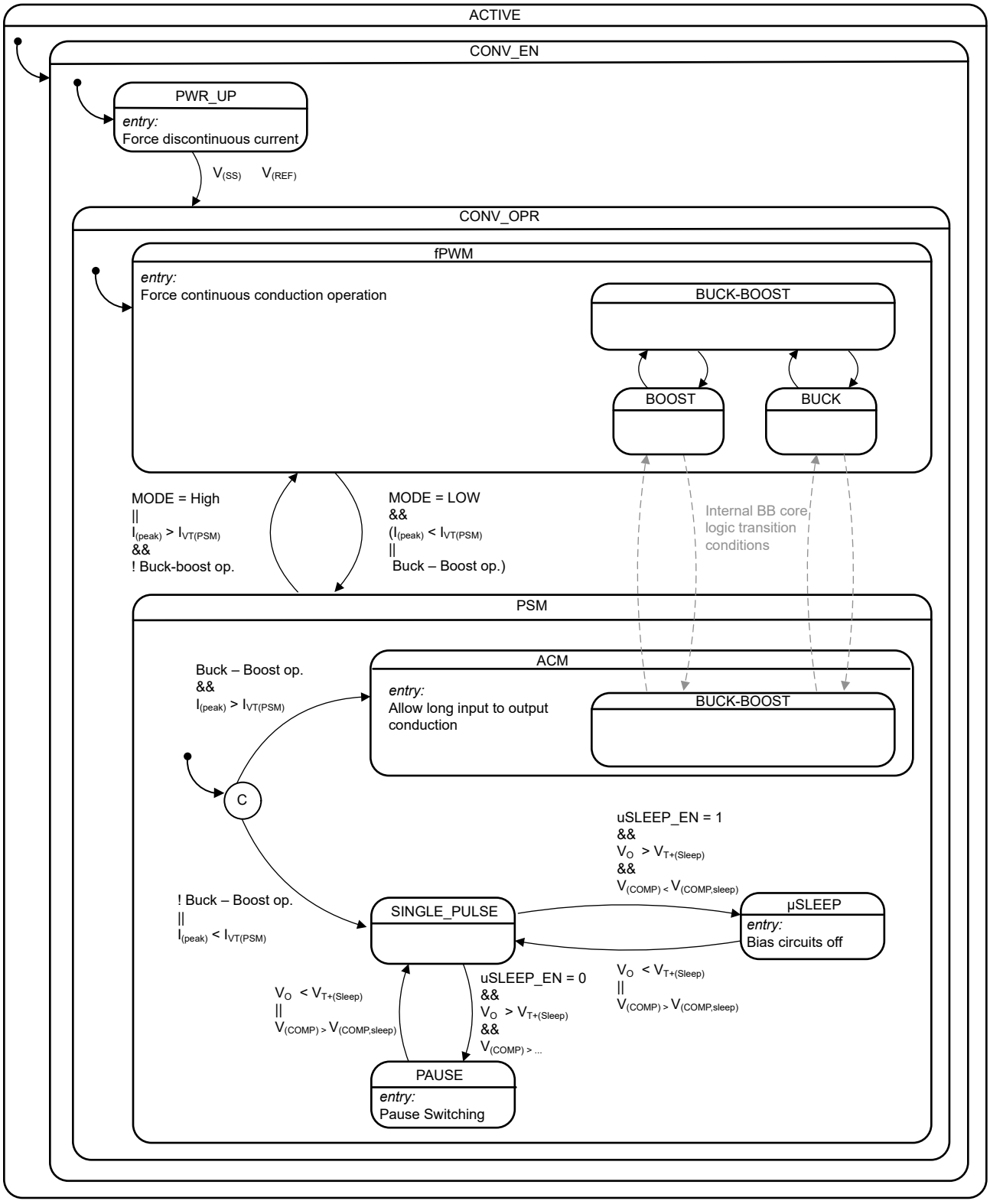


图 8-6. 采用默认寄存器设置时 PSM 的功能状态图

8.3.4 电源电压选择 – VMAX 开关

有两个引脚可为 内部稳压器供电。由于内部的电源电压选择电路，该器件通过在低输入或输出电压以及输出短路等瞬态运行条件下无缝运行来降低功率耗散。当 VIN 或 BIAS 引脚上的电压均高于切换阈值 ($V_{T(VCC, SUP)}$) 时，VMAX 开关会从这两个引脚中选择电压较低的引脚。如果一个引脚电压低于切换阈值，则会选择另一个电源引脚。如果两个引脚都低于切换阈值，则会选择 VIN 和 BIAS 中较高的电压作为电源电压。以下是电源引脚的通用配置：

- VIN 引脚连接到电源电压。BIAS 引脚连接到 VO。在启动期间，只要输出电压不高于电源切换阈值，VIN 便会为内部稳压器供电。一旦 V_O 足够高，电源电流就会来自 BIAS 引脚。
- VIN 引脚和偏置引脚一起连接至输入电源电压。此配置常用于输入电源电压通常低于或等于输出电压的应用。由于偏置引脚连接到输入电压，因此器件在启动时的低输入电压下具有内部稳压器的完整电流能力。
- VIN 连接到输入电源电压，BIAS 引脚连接到辅助电源（例如，现有的 12V 直流/直流转换器）。这种配置通常用于输入和输出电压为高压的应用，在此类应用中需要进一步最大限度降低集成线性稳压器上的功率耗散。

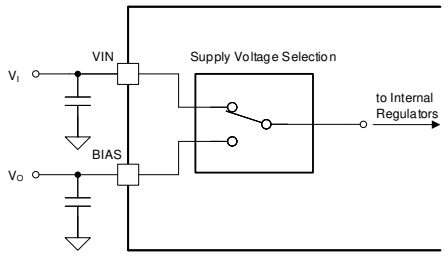


图 8-7. VMAX 电源方案 1

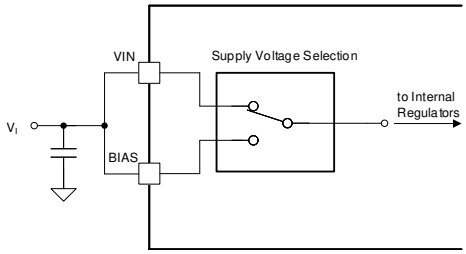


图 8-8. VMAX 电源方案 2

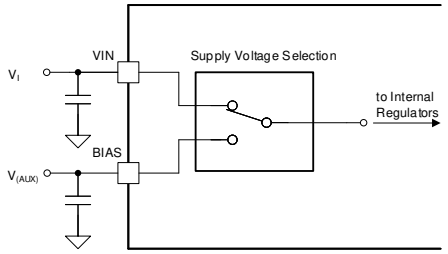


图 8-9. VMAX 电源方案 3

8.3.5 使能和欠压锁定

LM51770x 具有双功能使能和欠压锁定 (UVLO) 引脚。一旦该引脚电压高于 $V_{T+(EN)}$ 阈值，内部器件逻辑和基准系统就会上电。当满足该条件时，器件即处于待机模式。如果 EN/UVLO 引脚电压低于 $V_{T-(EN)}$ 阈值，则器件处于关断模式以节省静态电流。有关器件运行模式的说明，请查找节 8.4。

器件的 UVLO 功能会检测功率级的低输入电压情况，以避免发生欠压。检测阈值以及所需的迟滞可通过 EN/UVLO 引脚上的外部分压器进行调整。

Copyright © 2025 Texas Instruments Incorporated

如果 EN/UVLO 引脚电压高于 $V_{T+(EN)}$ 阈值，则 UVLO 迟滞的内部电流源处于活动状态。如果 EN/UVLO 引脚电压高于 $V_{T+(UVLO)}$ 阈值，则 UVLO 迟滞的内部电流源处于关闭状态。

UVLO 具有用于关断的内部延迟时间 ($t_{d(UVLO)}$)，以避免由于 UVLO 检测引脚上的输入噪声而导致转换器发生任何意外的关断。在延迟时间 $t_{d(UVLO)}$ 内，确保 EN/UVLO 引脚上的电压低于 $V_{T-(UVLO)}$ 阈值。满足这些条件后，器件逻辑将立即停止运行转换器。

UVLO 阈值通常由 VIN 和 AGND 之间的电阻分压器进行设置。有效导通阈值使用方程式 1 进行计算。UVLO 导通阈值和关断阈值之间的迟滞通过上电阻和内部迟滞电流进行设置。

$$V_{(VIN,IT+,UVLO)} = V_{IT+(UVLO)} \times \left(1 + \frac{R_{UVLO,top}}{R_{UVLO,bot}}\right) + R_{UVLO,top} \times I_{(UVLO,hyst)} \quad (1)$$

其中

- $R_{(UVLO,top)}$ 是上电阻。
- $R_{(UVLO,bot)}$ 是分压器中的下电阻。

8.3.6 振荡器频率选择

LM51770x 具有低容差内部修整振荡器。在 RT 引脚保持断开的情况下，振荡器频率为 75kHz。在 RT 引脚接地的情况下，开关频率为最大值 2.5MHz。通过在 RT 引脚与地之间连接一个电阻器，调高或调低振荡器频率。要计算特定振荡器频率下的 RT 电阻，请使用方程式 2。

$$R_{(RT)} = \left(\frac{1}{f_{(sw)}} - 20ns\right) \times 30.3\frac{G\Omega}{s} \quad (2)$$

当器件处于运行模式时，RT 引脚由内部电压源调节至 0.75V。因此，通过更改流过电阻器的电流来动态更改运行期间的开关频率。图 8-10 和图 8-11 展示了通过切换电阻值或通过电阻器施加外部电压源来改变频率的两个示例。不建议将任何额外的电容直接连接到 RT 引脚。

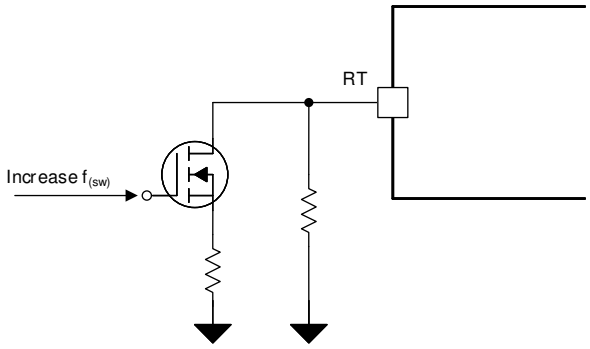


图 8-10. 跳频示例

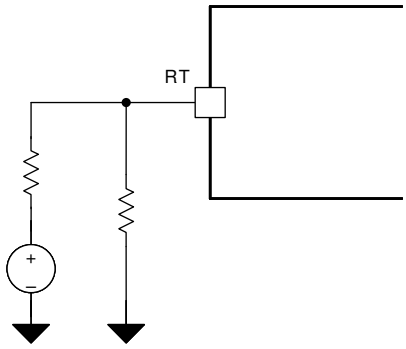


图 8-11. 动态更改频率的示例

8.3.7 频率同步

该器件有一个内部锁相环 (PLL) 可以在 RT 引脚设置的频率和外部频率同步信号之间无缝转换开关频率。如果未提供外部频率，RT 引脚将设置 PLL 的中心频率。外部同步信号可以更改开关频率 ±50%。为了确保低静态电流，如果没有有效的 SYNC 频率（即施加了超出建议同步范围的频率信号），则会禁用 SYNC 引脚的输入缓冲器。

如果应用了有效的同步频率，则器件在 PSM 暂停期间不会进入 uSleep。内部 PLL 保持激活状态，以便在负载增加（例如由于输出上的负载阶跃）的情况下快速重新同步到外部同步信号。该行为可改善瞬态响应，但在轻负载运行时会导致更高的静态电流，因为如果向 SYNC 引脚提供同步信号，则会禁用 uSleep。

同步时序如图 8-13 所示。

Copyright © 2025 Texas Instruments Incorporated

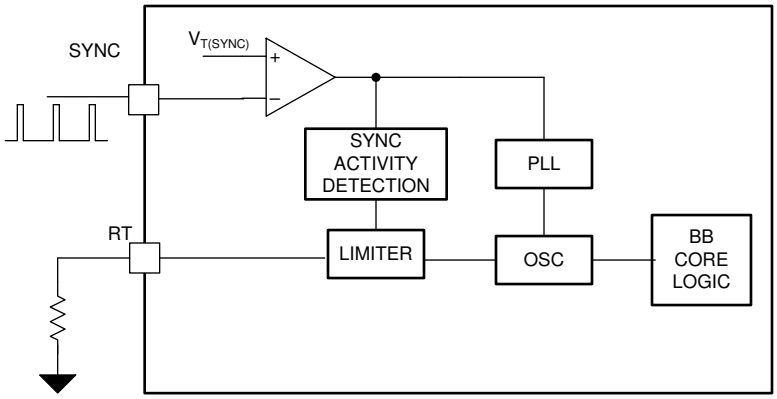


图 8-12. 主振荡器功能方框图

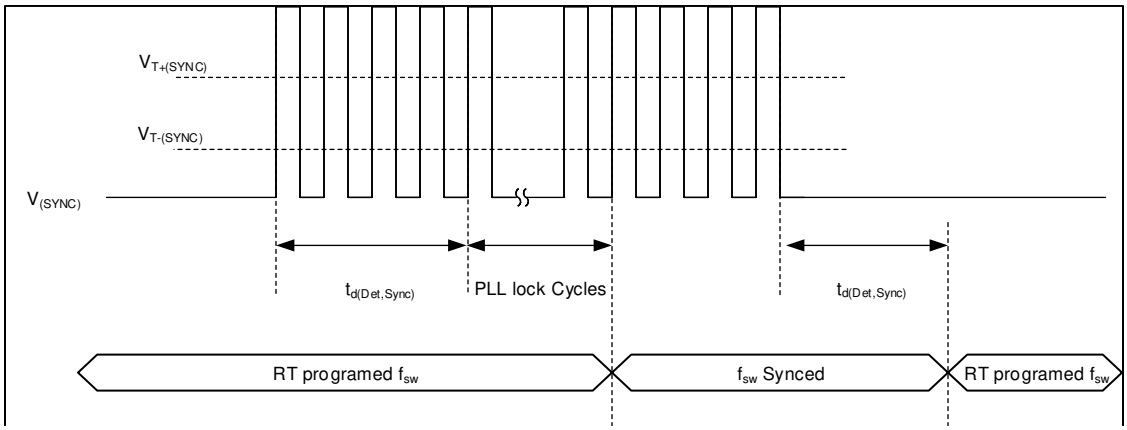


图 8-13. 时序图 SYNC 功能

备注

SYNC 引脚有一个次要功能来配置初始化阶段的电流限制方向。如果在此期间拉至 GND，则将选择负电流限值。如果该引脚悬空或拉至 VCC，则会选择正电流限值。请参阅：电流限值运行

8.3.8 电压调节环路

LM51770x 有一个内部误差放大器 (EA) 可以调节输出电压。输出电压通过外部电阻器在 FB 引脚上被检测到，这些电阻器决定了目标或标称输出电压。EA 的基准将构成软启动和模拟输出电压跟踪引脚 (SS/ATRK)。COMP 引脚是内部 gm 级的输出，并连接到外部补偿网络。补偿网络上的电压是器件内部峰值电流控制环路的标称值。

通过将 FB 引脚连接到高于内部反馈选择阈值的电压（例如，$V_{(VCC)}$），该器件在启动期间锁存内部电压反馈分压器配置。该器件以固定输出电压（通常为 24V）工作。

Copyright © 2025 Texas Instruments Incorporated

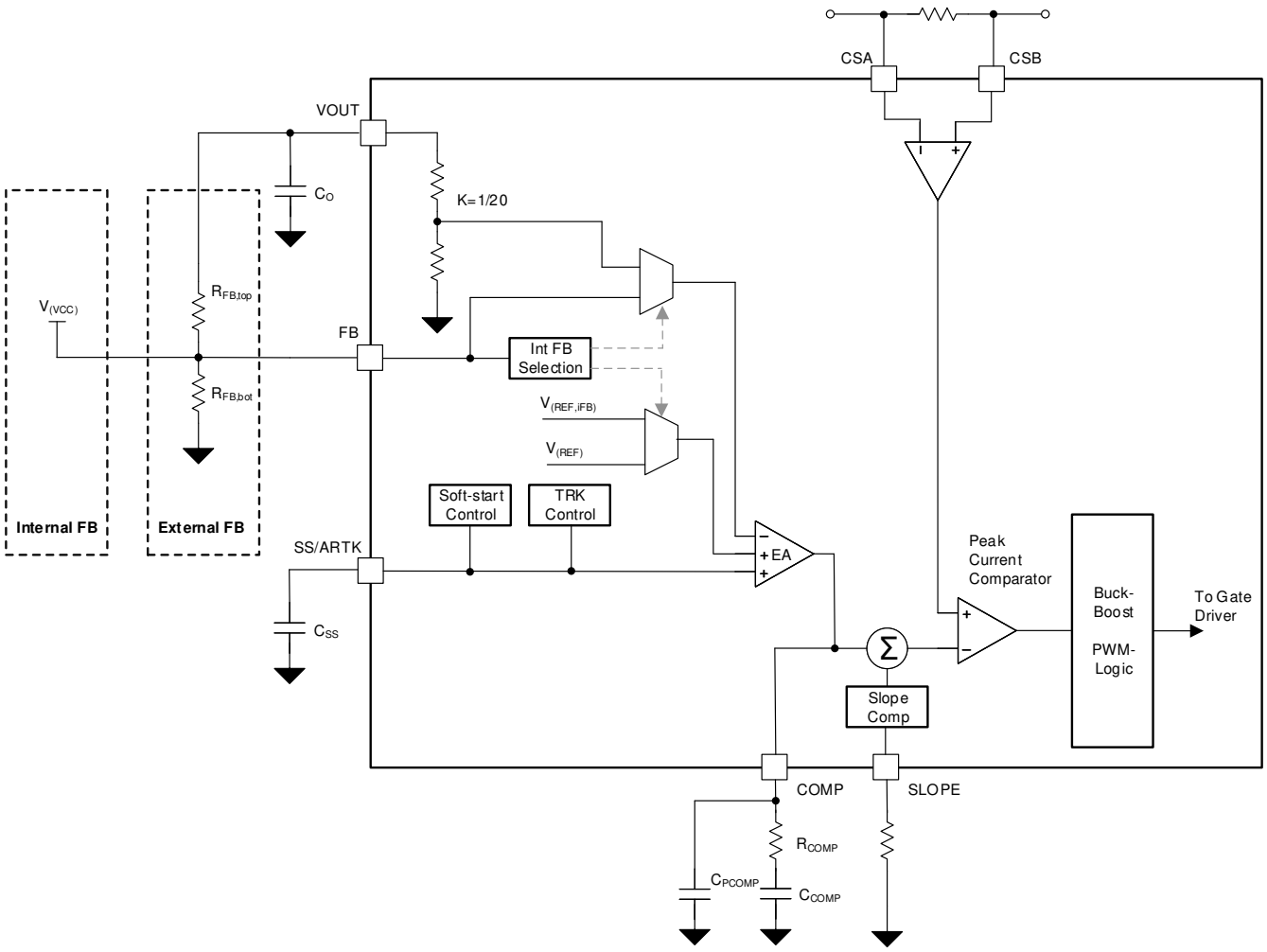


图 8-14. 电压和峰值电流控制环路的功能方框图

请使用以下公式来计算外部元件：

外部反馈：

$$R_{(COMP)} = \frac{2\pi \times f_{(BW)}}{gm_{(ea)}} \times \frac{R_{(FB,bot)} + R_{(FB,top)}}{R_{(FB,bot)}} \times \frac{10 \times R_{(CS)} \times C_O}{1 - D_{max}} \quad (3)$$

内部反馈：

$$R_{(COMP)} = \frac{2\pi \times f_{(BW)}}{gm_{(ea)}} \times 20 \times \frac{10 \times R_{(SNS1)} \times C_O}{1 - D_{max}} \quad (4)$$

内部和外部反馈通用：

$$C_{(COMP)} = \frac{1}{2\pi \times f_{(CZ)} \times R_{(COMP)}} \quad (5)$$

$$C_{(PCOMP)} = \frac{1}{2\pi \times 10 \times f_{(BW)} \times R_{(COMP)}} \quad (6)$$

对于大多数应用，TI 建议在补偿的带宽选择方面遵循以下指南。

Copyright © 2025 Texas Instruments Incorporated

带宽 ($f_{(BW)}$) 的硬性限制是升压模式下的右半平面零点：

$$f_{RHPZ} = \frac{1}{2\pi} \times \frac{V_{(VOUT)} \times \left(1 - D_{max}\right)^2}{I_{o,max} \times L} \quad (7)$$

最大推荐带宽需要在以下边界内：

$$f_{(BW)} < \frac{1}{3} \times f_{RHPZ} \quad (8)$$

$$f_{(BW)} < \frac{1}{10} \times \left(1 - D_{max}\right) \times f_{(SW)} \quad (9)$$

根据升压的主导极点来确定补偿零点 (f_{CZ}) 的位置。

$$f_{CZ} = 1.5 \times f_{pole,boost} \quad (10)$$

$$f_{pole,boost} = \frac{1}{2\pi} \times \frac{2 \times I_{o,max}}{V_{(VOUT)} \times C_o} \quad (11)$$

由于误差放大器的精确实现，LM51770x COMP 引脚上的电压可准确反映电感器的标称峰值电流值。图 8-15 展示了 FPWM 模式下误差放大器的控制 V/I 特性。可以参考此信息来实施需要进行内部电流环路调节的应用设计。

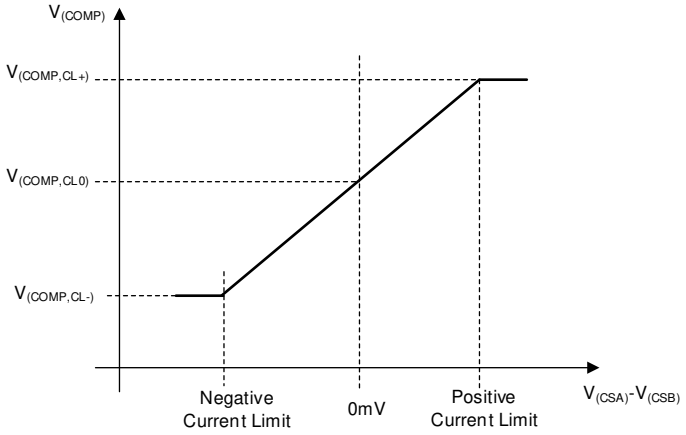


图 8-15. 峰值电流检测电压与 V_{COMP} 间关系的控制函数

8.3.9 输出电压跟踪

该器件集成了两种输出电压跟踪功能。

- 通过 SS/ATRK 引脚实现的模拟电压跟踪功能
- 通过 DTRK 引脚实现的数字电压跟踪功能

模拟电压跟踪

对于模拟输出电压跟踪，施加的外部电压会覆盖输出调节环路的基准电压。虽然可以在完成软启动之前施加该电压，但建议不要这样做，因为启动期间的软启动斜坡时间会改变，因此会改变输入电流。

由于内部误差放大器设计为使用最低基准输入电压，因此在 SS/ATRK 引脚上施加的电压仅对低于反馈引脚 V_{ref} 的电压有效。所以，输出的最大电压由 FB 引脚上的电阻器网络决定。

如果使用模拟电压跟踪来启动转换器电压，则 MODE 引脚上从高电平变为低电平或从低电平变为高电平的变化将指示软启动已完成的逻辑。

数字电压跟踪

Copyright © 2025 Texas Instruments Incorporated

LM51770x 的 DTRK 输入会直接调制内部基准电压。如果 DTRK 引脚上的电压高于 $V_{T(DTRK)}$ 上升阈值，并且向该引脚施加了建议频率的 PWM 信号，则会激活此功能。

器件可防止数字跟踪期间的最大输出电压超过 FB 电阻分压器的标称基准电压。施加的 PWM 信号根据 DTRK 引脚上的占空比降低内部基准电压。PWM 输入的占空比较低意味着输出电压较低，而占空比较高表示输出电压较高。例如，30% 的占空比会使输出电压为 FB 分压电阻器所选电压的 30%。

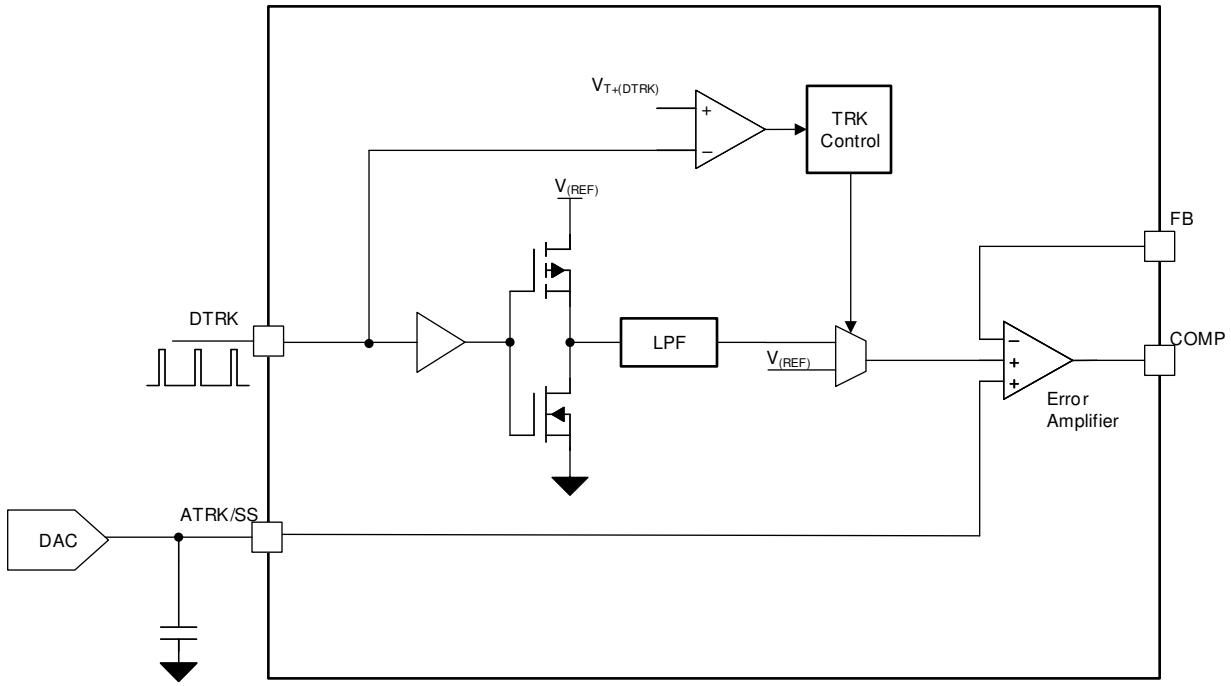


图 8-16. 输出电压跟踪功能方框图

8.3.10 斜率补偿

LM51770x 提供斜率补偿引脚，可在宽工作范围内实现稳定运行和出色的瞬态性能。根据峰值电流模式控制理论，在以大于 50% 占空比运行时，需要斜率补偿。SLOPE 引脚上的电阻值可通过方程式 12 计算得出。

$$R_{(SLOPE)} = \frac{L}{R_{(CS)}} \times 50 \times 10^6 \frac{V}{As} \tag{12}$$

在设计过程中，请考虑以下斜率补偿指南：

1. 峰值电流检测电阻器 $R_{(CS)}$ 与主电感器 L 的商需要小于方程式 13 给出的因数。

$$\frac{R_{(CS)}}{L} < \frac{1V \times f_{(sw)}}{V_O \times 10} \tag{13}$$

其中

- V_O 是电压动态变化的系统的最大输出电压。

2. 商在方程式 14 给出的限值范围内。

$$100\ Hz < \frac{R_{(CS)}}{L} < 8000\ Hz \tag{14}$$

8.3.11 可配置软启动

软启动功能让稳压器逐渐达到稳态操作点，因而可减少启动应力和浪涌。

Copyright © 2025 Texas Instruments Incorporated

LM51770x 具有可调软启动功能，该功能决定了输出的充电时间。软启动功能会限制高输出电容导致的浪涌电流，从而避免出现过流情况。

在软启动序列开始时，SS 电压为 0V。如果 SS 引脚电压低于反馈基准电压 V_{REF}，则软启动引脚会控制稳定的 FB 电压，而内部软启动电流源会逐渐增加连接到 SS 引脚的外部软启动电容器上的电压，从而使 FB 引脚上的输出电压逐渐上升。一旦 SS 上的电压超过内部基准电压，软启动时间间隔结束，误差放大器以 $V_{(REF)}$ 为基准。

软启动时间 ($t_{(ss)}$) 的计算公式为：

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{V_{Ref}} \quad (15)$$

当转换器由于以下原因被禁用时，软启动电容器会在内部放电：

- EN/UVLO 降至工作阈值以下
- VCC 降至 VCC UV 阈值以下
- 器件受到断续模式电流限制。
- 器件处于热关断状态。

8.3.12 峰值电流传感器

集成的峰值电流传感器支持电感式传感。该传感器与主电感器串联，还可以监测所有运行模式（升压、降压/升压和降压）下以及两个电流方向（即双向运行）上的峰值电感器电流。

由于该集成式传感器支持高带宽信号，因此建议在选定的工作点采用差模滤波器，以获得最佳性能。对于大多数应用，我们建议使用 10Ω 的 $R_{(DIFF1/2)}$ 电阻值。使用以下公式来确定滤波电容器：

$$C_{(DIFF)} = \frac{t_{on,min}}{2\pi \cdot \left(R_{(DIFF1)} + R_{(DIFF2)}\right) \cdot 10} \quad (16)$$

将差分滤波器设置为降压或升压模式最短导通时间的十分之一。

电流检测电阻器具有基于几何形状和所选元件供应商设计的寄生电感。如果所需的应用需要大电流，通过并联多个检测电阻器来减轻外部元件寄生的影响。

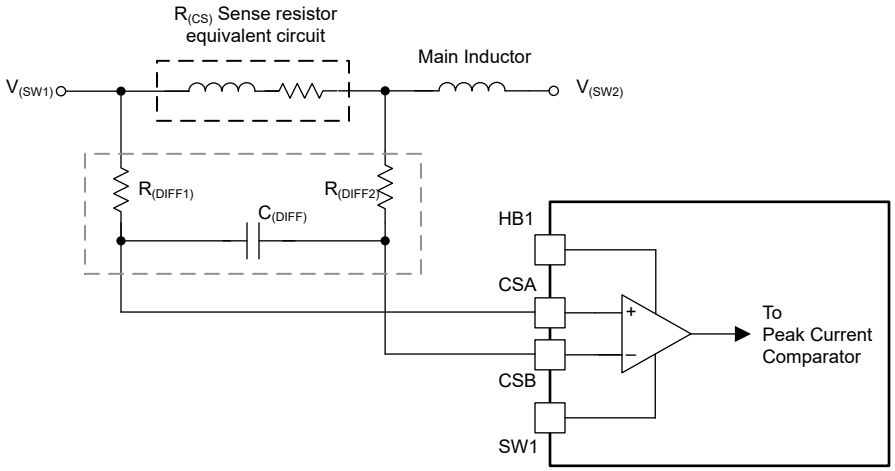


图 8-17. 峰值电流传感器的简化版原理图

8.3.13 电流监控和电流限制控制环路

LM51770x 具有两个高压电流传感器。第一个电流传感器持续进行 CSA 和 CSB 引脚之间的峰值电流检测。第二个电流传感器的输入连接到 ISNSP 和 ISNSN 引脚。

Copyright © 2025 Texas Instruments Incorporated

这个可选的第二个电流检测，具备对直流/直流转换器的平均输入电流或输出电流进行监控或限流的功能。如果未使用电流检测放大器，请通过将 IMONOUT 引脚连接到 VCC 来禁用它，以降低整个器件的偏置电流消耗。在器件运行期间请勿进行这种动态调整，因为配置在转换器启动时会锁存。可使用 CFG 引脚选择以下所需的运行模式之一。

电流监控运行：

如果电流检测放大器配置为监控器，IMONOUT 引脚上的输出电压与电流检测跨导放大器的 ISNSP 和 ISNSN 引脚以及 IMONOUT 引脚上放置的电阻之间呈线性关系：

$$V_{(IMONOUT)} = \left(V_{(ISNSP)} - V_{(ISNSN)}\right) \times gm_{(IMON)} \times R_{(IMONOUT)} \quad (17)$$

IMONOUT 引脚的输出电压被钳位至规格部分中给出的值。

要降低电流监控器的带宽，将一个可选电容器与 IMONOUT 引脚并联。

电流限值运行：

在此配置中，电流检测 $gm_{(ILIM)}$ 放大器将监控检测电阻器两端的电压，并将其与内部基准电压进行比较。如果检测电阻器上的压降大于基准阈值，则 $gm_{(ILIM)}$ 会逐渐降低直流/直流转换器的峰值电流能力，直到差分电压等于基准电压。LM51770x 的这一功能用于实现以下目的：

- 调节从功率级流入负载的电流
- 调节从输出流入功率级的电流
- 调节从输入电源流入功率级的电流
- 调节从功率级流入输入电源的电流

如果启用器件的断续保护，则器件的断续运行由电流限制运行阈值触发。

要选择负电流限制方向，需要在 EN/UVLO 上升至高于 EN 上升阈值时将 SYNC 引脚拉至低电平，直到软启动斜坡开始转换器运行。配置将锁存，之后使用 SYNC 引脚进行同步。如果不使用同步功能，则将其持续拉至低电平。为了实现正向限流保护，在 EN/UVLO 引脚电压升至 EN 上升阈值以上时，SYNC 引脚需保持高电平，或连接至有效的同步信号，直到软启动斜坡开始转换器运行

对于电流限制运行模式，在 IMONOUT 引脚上放置一个 RC 补偿网络。对于大多数应用，补偿带宽比输出电压环路补偿快 3 到 5 倍时会达到不错的效果。

Copyright © 2025 Texas Instruments Incorporated

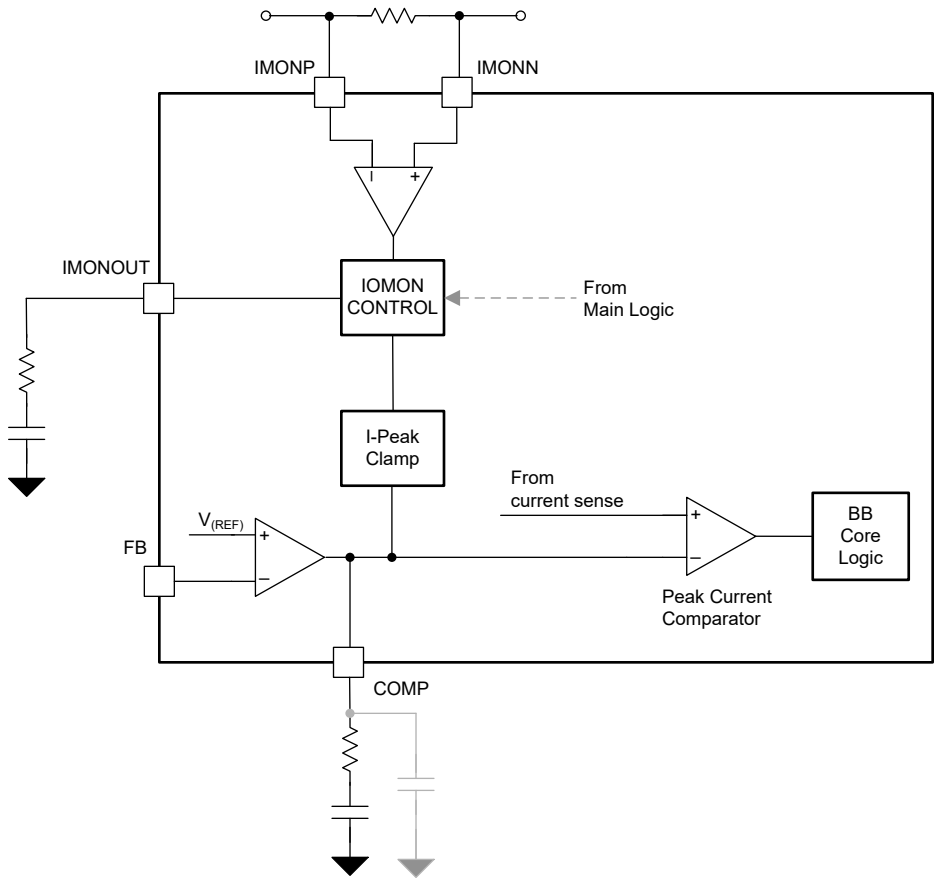


图 8-18. 电流监测功能方框图

8.3.14 短路 - 断续保护

LM51770x 具有短路保护和过流保护功能。该保护功能使用连接到 CSA 和 CSB 引脚的逐周期峰值电流传感器。该保护功能有两种模式。在断续模式下，在检测到逐周期峰值电流超过断续模式导通时间后，控制器会停止转换器运行。转换器逻辑会启动软启动电容器的放电，而输出保持关断状态，直到断续模式关断时间结束。然后，该逻辑退出打嗝模式，并按照正常的软启动顺序重新启动输出，此时软启动电容器由内部电流源进行充电。如果短路或过载情况持续存在，则打嗝模式计时器会在软斜坡结束后再次启动。如果未启用断续模式保护，则只要过载情况持续存在，该器件就会以逐周期电流限制模式运行。

8.3.15 nFLT 引脚和保护

开漏 nFLT 输出直接跟随监控功能的输入信号。例如，如果由于输出电压降至低于电源正常阈值而触发电源正常标志，nFLT 引脚会拉至低电平。在器件下电上电之后，或者在内部故障信号模式消失的情况下，nFLT 引脚将恢复到高阻态。nFLT 引脚的输入信号以数字方式进行抗尖峰脉冲。所以，FLT 引脚的最大反应时间由 $t_{d(nFLT-PIN)}$ 给出

Copyright © 2025 Texas Instruments Incorporated

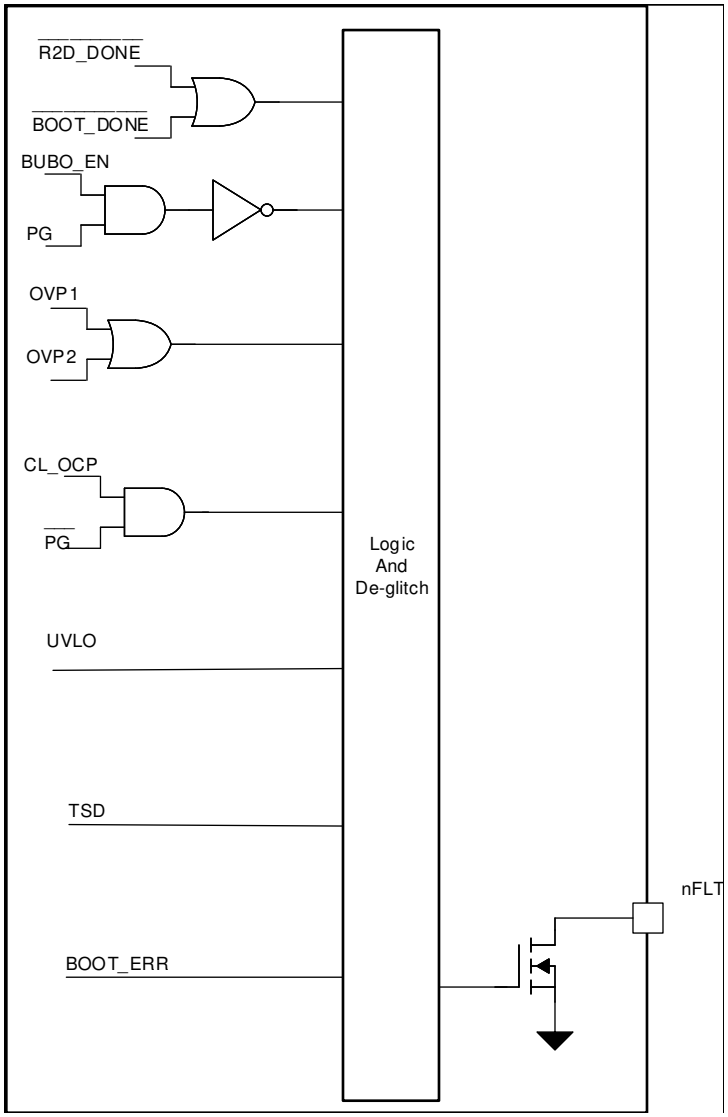


图 8-19. nFLT 引脚逻辑功能方框图

热关断 (TSD)

为了避免器件遭到热损坏的情况，需要监控芯片的芯片温度。一旦检测到温度上升到超过热关断阈值，该器件便会停止运行。当温度降至低于热关断迟滞后，TSD 信号会恢复正常，并且转换器将根据主 FSM 定义恢复正常运行。

过流或短路保护

该器件具有断续模式短路保护功能，可避免裸片中或系统应用出现故障时出现过大的功率耗散。如果超过 CSA 引脚和 CSB 引脚之间的峰值电流检测电压，则会触发 OCP。

如果检测到短路事件，保护功能将停止并重新启动转换器运行。

输出过压保护 1 (OVP1)

该过压保护功能用于监控 FB 引脚电压。

Copyright © 2025 Texas Instruments Incorporated

由于该阈值以 $V_{(REF)}$ 为基准，因此即使跟踪功能之一更改了 V_o 目标值，OVP1 仍然正常运行。

即使触发了 OVP1 阈值，转换器也能保持稳压。

OVP1 在 PSM 期间被禁用，以避免额外的漏电流。在 PSM 运行期间，OVP 信号被屏蔽，以避免该信号指示故障。

在软启动过程中会禁用此保护。

输出过压保护 2 (OVP2)

该功能可在外部反馈引脚无法正常工作的情况下（即接地短路），避免对器件造成任何损坏

如果在 VOUT 引脚上达到输出电压阈值 $V_{T+(OVP2)}$，则降压/升压内核逻辑会禁用转换器功率级并在开关节点处进入高阻抗状态。如果输出电压回到该阈值以下，转换器将恢复运行。

输入电压保护 (IVP)

输入过压保护是转换器内核调制方案的一部分。IVP 可在电流从输出端流向输入端且输入源无法灌入电流（例如电源路径中存在二极管）的情况下避免对器件造成任何损坏。如果转换器强制 PWM 模式处于激活状态，电流会变为负值，直至达到灌电流限制。一旦 VIN 引脚上达到输入电压阈值 $V_{T+(IVP)}$，保护功能将禁用强制 PWM 模式，只允许电流从 VIN 流向 VOUT。输入电压降至低于输入电压保护阈值后，可再次激活 fPWM 模式。

电源正常

该器件具有电源正常检测功能。FB 引脚电压被持续监控。如果检测到的电压降至低于 PG 下降阈值，则信号会将 nFLT 引脚拉至低电平。

在软启动过程中会禁用此保护。

自举欠压保护

栅极驱动器的高侧电源电压由一个 UVLO 比较器 (BST_UV) 进行监控。该比较器会监控 SWx 和 HBx 引脚之间的差分电压。如果测得的电压降至低于 $V_{TH-(BST_UV)}$，转换器将停止运行

自举过压钳位

为了保护内部栅极驱动器电路，外部 FET 栅极和内部电路采用了过压钳位。如果电压上升到高于 $V_{TH(BST_OV)}$，则只要电压高于阈值，线性稳压器就会将电流从 HBx 灌入到 SWx 引脚。

8.3.16 器件配置引脚

在器件上电时序期间，会读取和锁存 CFG 引脚上的电阻选择。请勿更改该选择无法，直到 EN 或 UVLO 上的电压达到下降阈值或 VCC 电压降至低于 $V_{T-(VCC)}$ 阈值为止。表 8-1 展示了可能的器件配置和 CFG 引脚上的不同电阻值。

表 8-1. CFG 引脚配置概述

#	$R_{(CFG)}$/kΩ	DRSS	SCP – 断续模式	PSM 进入阈值	电流限值
1	0	禁用	禁用	10%	禁用
2	0.511	启用	禁用		
3	1.15	禁用	启用		
4	1.9	启用	启用		
5	2.7	禁用	禁用	10%	启用
6	3.8	启用	禁用		
7	5.1	禁用	启用		
8	6.5	启用	启用		

Copyright © 2025 Texas Instruments Incorporated

表 8-1. CFG 引脚配置概述（续）

#	$R_{(CFG)}$/kΩ	DRSS	SCP – 断续模式	PSM 进入阈值	电流限值
9	8.3	禁用	禁用	15%	禁用
10	10.5	启用	禁用		
11	13.3	禁用	启用		
12	16.2	启用	启用		
13	20.5	禁用	禁用	15%	启用
14	24.9	启用	禁用		
15	30.1	禁用	启用		
16	36.5	启用	启用		

8.3.17 双随机展频 - DRSS

该器件提供数字展频，可在宽频率范围内降低电源的 EMI。该功能通过 CFG 引脚来启用。启用展频后，内部调制器会使内部时钟抖动。向 SYNC 引脚施加外部同步时钟时，内部展频会被禁用。DRSS 将低频三角调制曲线与高频逐周期随机调制曲线相结合。低频三角调制提高了低射频频带（例如 AM 频带）中的性能，高频随机调制提高了高射频频带（例如 FM 频带）中的性能。此外，还会进一步随机调制三角调制的频率，以降低出现任何可闻音的可能性。为了更大限度地减少展频引起的输出电压纹波，可以逐周期修改占空比，以便在启用抖动时保持几乎恒定的占空比。

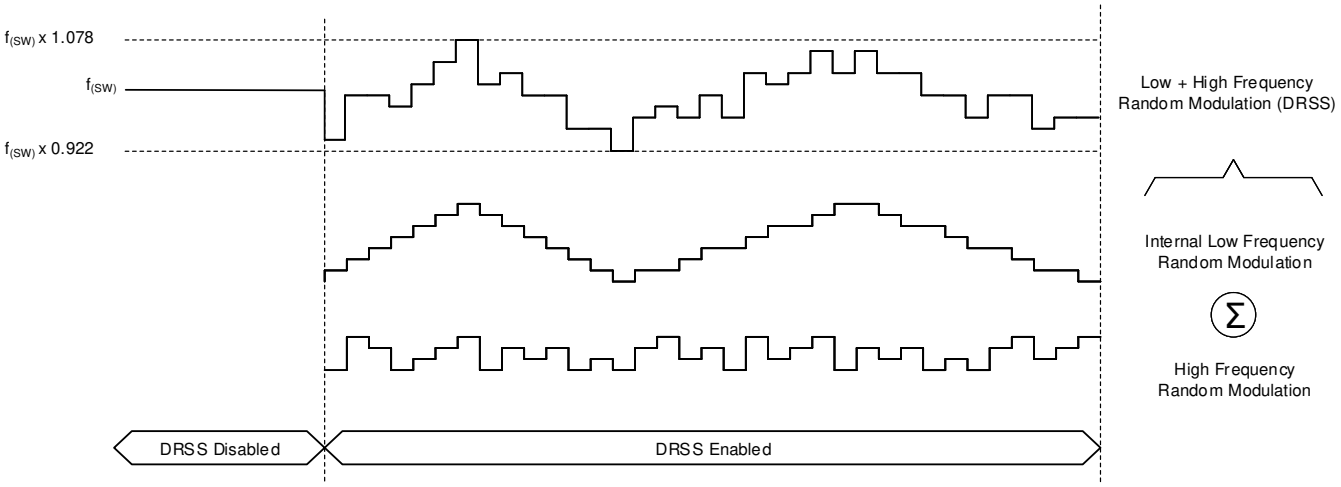


图 8-20. 双随机展频

8.3.18 栅极驱动器

LM51770x 具有四个内部逻辑电平 nMOS 栅极驱动器。这些驱动器可以维持降压/升压运行所需的两个半桥的高频开关。如果器件处于升压或降压模式，则另一个半桥高侧开关需要持久导通。内部栅极驱动器通过共享来自另一个正在开关的半桥的电流来实现该功能。因此，无需额外的内部电荷泵，该器件具有低静态电流额定值。由于具有高驱动电流，它支持各种外部功率 FET 并且可以并联运行这些 FET。

LO 和 HO 输出受击穿保护，可确保两个输出不会同时导通。如果降压/升压转换器的 PWM 调制逻辑将 LOx 引脚关断，则在满足以下所有条件（与非或）之前不会导通 HOx 引脚：

1. 达到最短内部转换时间 ($t_{t(dead)}$)。
2. LOx 引脚上的电压降至检测阈值 $V_{TH(GATEOUT)}$ 以下。

如果 HOx 引脚先关闭，则会保持此行为，反之亦然。

Copyright © 2025 Texas Instruments Incorporated

栅极驱动器的高侧电源电压由一个额外的自举 UVLO 比较器进行监测。该比较器会监测 SWx 和 HBx 之间的差分电压。如果电压降至阈值以下，降压/升压转换器将关闭。在通过软启动方案达到正向阈值后，该器件会自动重新启动。

此外，LM51770x 还会监测 SWx 和 HBx 之间的上限电压。如果该电压超过钳位电路的阈值电压，它会激活内部电流源来拉低电压。

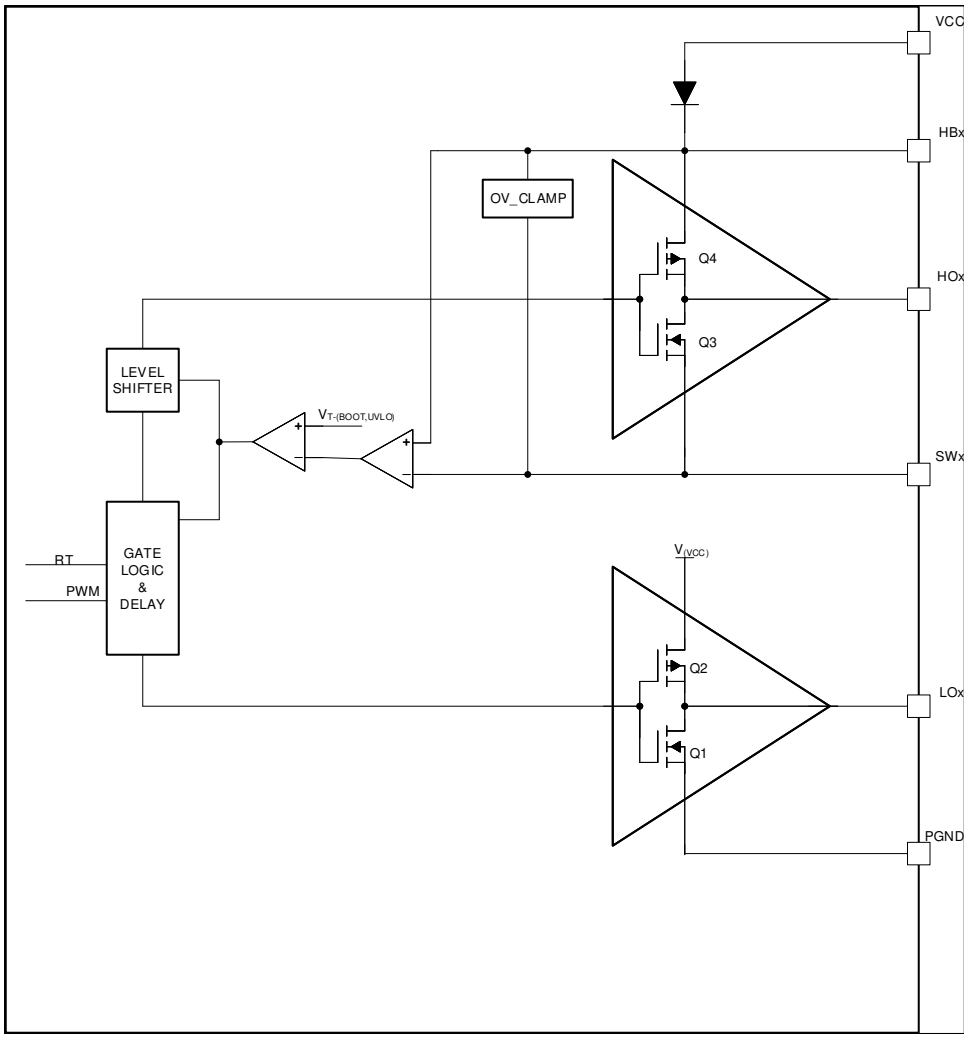


图 8-21. 栅极驱动器功能方框图

外部栅极驱动器支持

LM51770x 通过 HOX_LL 引脚支持使用外部栅极驱动器操作。这些引脚提供两个以接地为基准的高侧栅极驱动信号。通过将 HOX_LL 和 LOx 信号连接到外部栅极驱动器，外部功率 FET 由外部栅极驱动器控制。如果没有可用的逻辑电平 FET，并且应用需要将栅极电压驱动至高于集成式栅极驱动所提供的电压，此特性将非常有用。

继续将外部自举电容器放置在 HBx 上，因为内部电流检测放大器由这些引脚供电。保持 HOx 引脚悬空。确保每个外部栅极驱动器的电源电压 $V_{(extGD)}$ 满足 4 开关降压/升压的必要要求。例如，100% 占空比以及全桥每侧之间的隔离。参阅外部栅极驱动器支持的简化版原理图查看功能方框图，该图展示了示例栅极驱动器的一种可能连接方式。

Copyright © 2025 Texas Instruments Incorporated

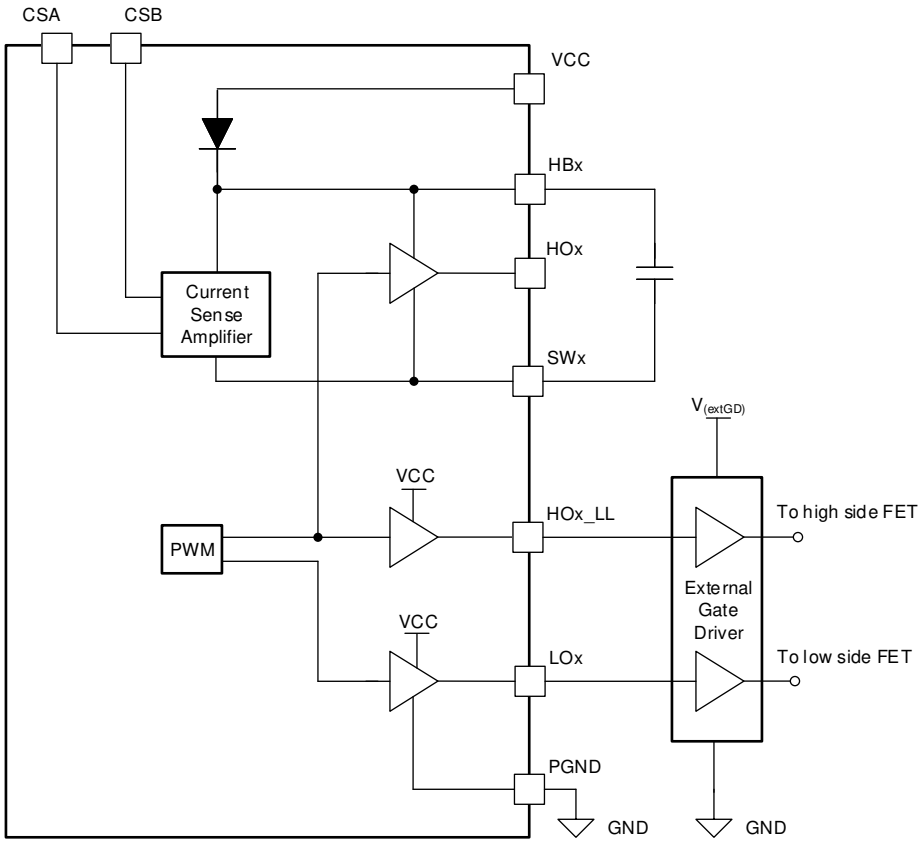


图 8-22. 外部栅极驱动器支持的简化版原理图

8.4 器件功能模式

图 8-23 描述了内部器件逻辑的功能行为。

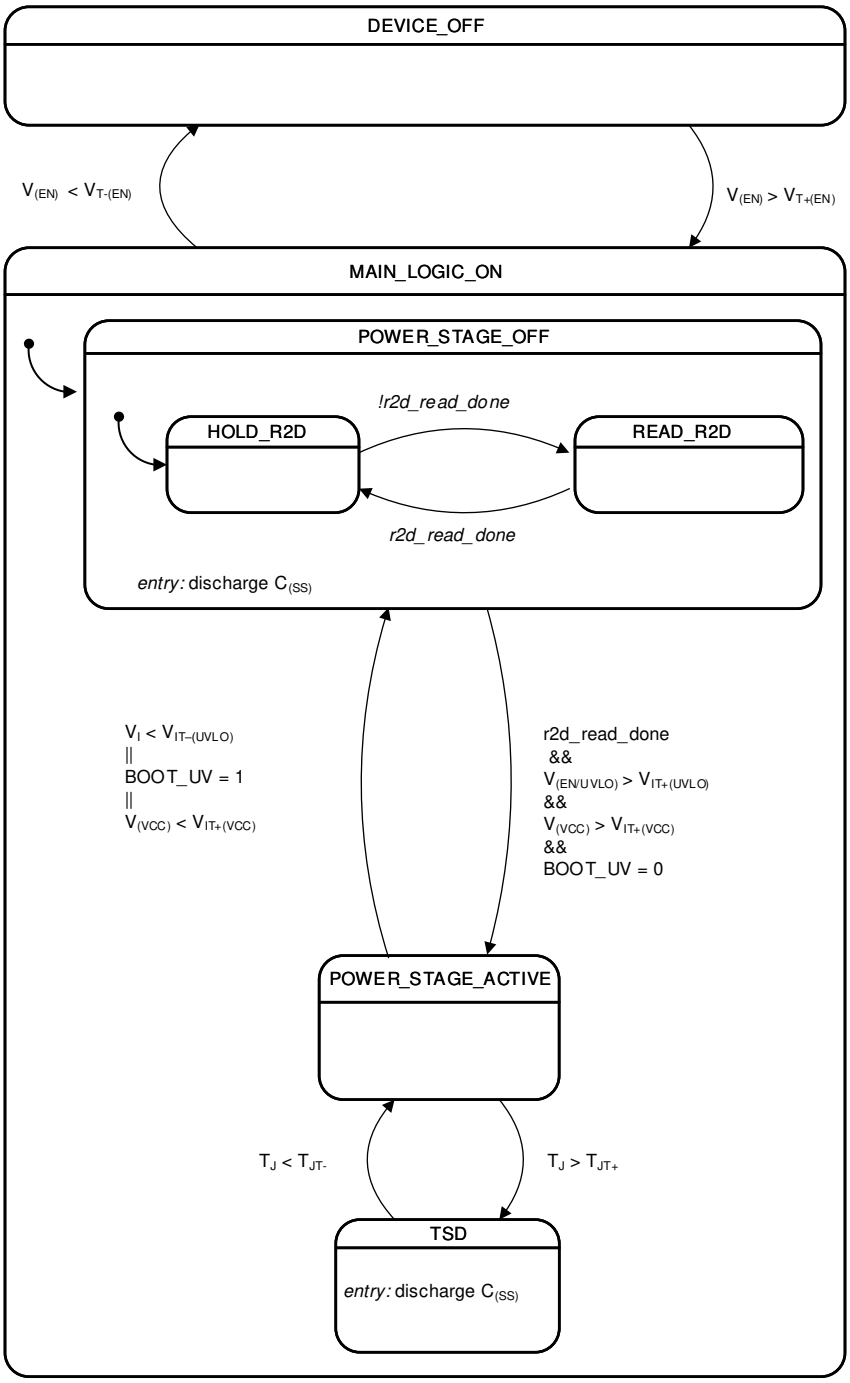


图 8-23. 功能状态图

DEVICE_OFF

在 DEVICE_OFF 状态期间，LM51770x 处于关断状态。所有内部逻辑和直流/直流转换器以及栅极驱动器均关闭。内部 POR 系统监控 EN 阈值，以启动基准系统和器件逻辑的初始化。器件电流消耗由关断电流给出。

Copyright © 2025 Texas Instruments Incorporated

MAIN_LOGIC_ON

LM51770x 转换到 MAIN_LOGIC_ON 状态后，将先保持 POWER_STAGE_OFF 状态。此时将为启动进行必要的检查并做好准备。电流消耗由待机电流给出。

HOLD-R2D

在此状态下会读取 CFG 引脚设置，逻辑会存储这些设置，直到下一个 EN 引脚周期。

READ_R2D

在 READ-R2D 状态期间，LM51770x 执行 CFG 引脚的读取，以获取由放置的电阻器确定的所选设置。

POWER_STAGE_ACTIVE

在每次进入该状态期间，器件都会执行软启动斜坡，以避免过多的浪涌电流。在该状态下，功率级处于运行状态，转换器处于运行状态。电流消耗由电气规格表中的有效静态电流给出。

TSD

如果器件结温超过热关断限值，器件将进入 TSD 状态，一旦触发热关断迟滞，器件将自动转换回 POWER_STAGE_ACTIVE 状态。

Copyright © 2025 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

LM51770x 是一款宽输入电压同步同相降压/升压控制器，适用于需要稳定输出电压并且输入电源电压高于或低于输出电压的应用。为了加快和简化外部电路的设计过程并便于选择元件，可下载全面的快速入门计算器，以帮助设计人员为特定应用选择合适的元件。

9.2 典型应用

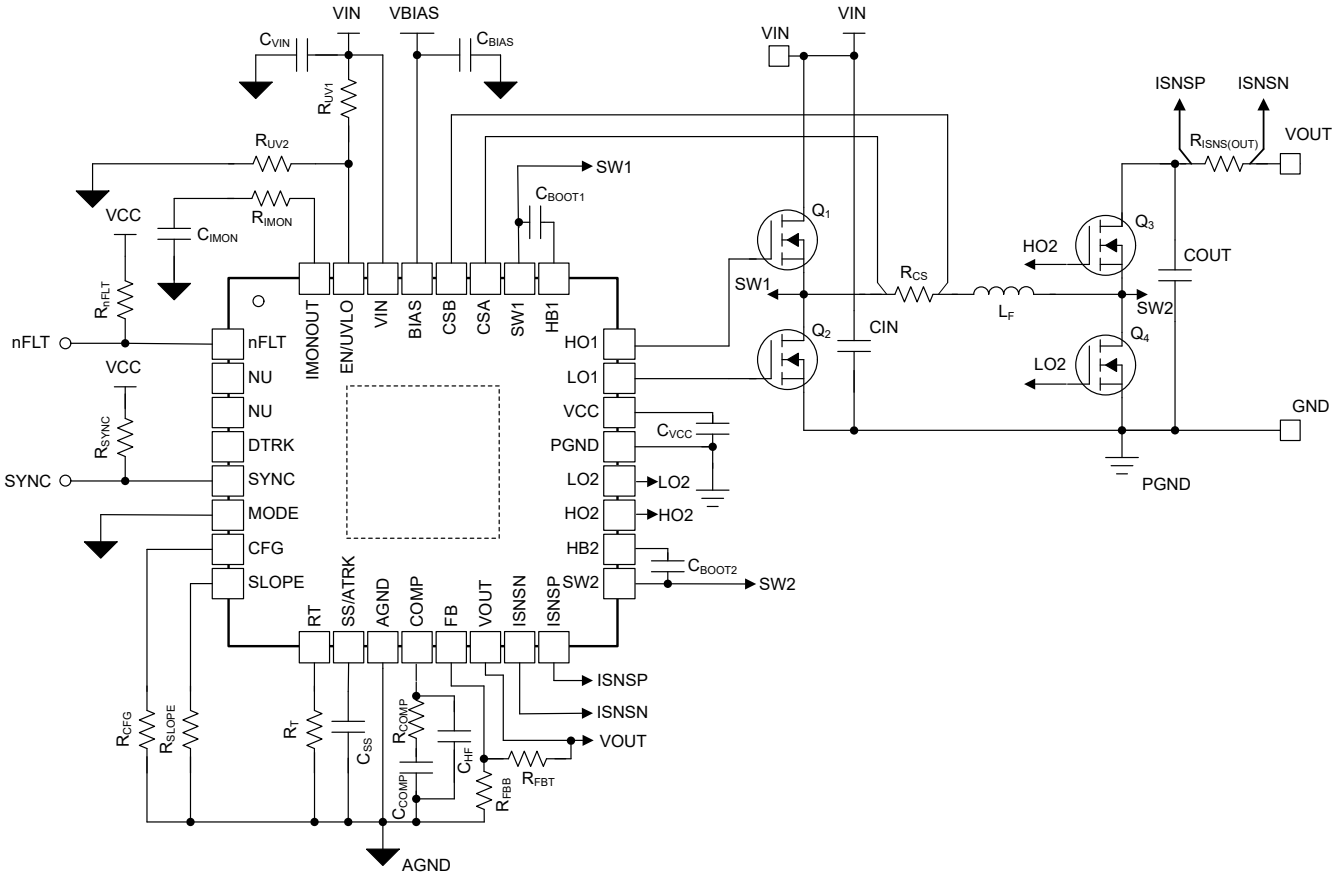


图 9-1. 典型应用的简化版原理图

Copyright © 2025 Texas Instruments Incorporated

9.2.1 设计要求

表 9-1 展示了一个典型设计示例的预期输入、输出和性能参数。

表 9-1. 设计参数

参数	值
V_I 最小值	6V
V_I 典型值 = V_I 启动电压	13.5V
V_I 最大值	36V
V_O 标称值	16V
P_O 最大值	128W

9.2.2 详细设计过程

9.2.2.1 使用 WEBENCH 工具定制设计方案

点击此处，使用 LM51770x 器件并借助 WEBENCH® Power Designer 创建定制设计。

1. 首先，输入 V_{IN}、V_{OUT} 和 I_{OUT} 要求。
2. 使用优化器拨盘优化效率、封装和成本等关键设计参数并将设计与德州仪器 (TI) 的其他可行应用进行比较。
3. WEBENCH Power Designer 提供了定制原理图，并罗列了包含实时价格和元件供货情况的物料清单。
4. 在大多数情况下，用户可以：
   - 运行电气仿真，观察重要波形以及电路性能；
   - 运行热性能仿真，了解电路板热性能；
   - 将定制原理图和布局方案导出至常用 CAD 格式；
   - 打印设计方案的 PDF 报告并与同事共享。
5. 有关 WEBENCH 工具的详细信息，请访问 www.ti.com/webench。

9.2.2.2 频率

LM51770x 的开关频率由从 RT 引脚连接到 AGND 的 R_T 电阻器设定。设置目标频率所需的 R_T 电阻可使用方程式 18 进行计算。当 f_{SW} = 400kHz 时，选择 78.7kΩ 的 1% 标准电阻。

$$R_{(RT)} = \left(\frac{1}{f_{sw}} - 20ns\right) \times 30.3\ \frac{G\Omega}{s} \tag{18}$$

9.2.2.3 反馈分压器

根据 方程式 19 计算反馈分压器：

$$R_{FB,top} = \frac{\left(V_{(VOUT)} - V_{(REF)}\right)}{V_{(REF)}} \times R_{FB,bot} \tag{19}$$

为了获得 16V 输出，选择了 71.5kΩ 的上端电阻器和 4.7kΩ 的下端电阻器。

表 9-2 概述了在常见输出电压下可选择的反馈分压电阻器。

表 9-2. $R_{FB,top}$ = 71.5kΩ 时的 FB 引脚电阻分压器示例

V_O - 目标	$R_{FB,bot}$ - 计算	$R_{FB,bot}$ - E48 系列	V_O 标称值	FB 电阻器带来的误差
5V	17.9kΩ	17.8kΩ	5.02V	0.3%
9V	8.94kΩ	9.09kΩ	8.87V	-1.5%
12V	6.50kΩ	6.49kΩ	12.02V	0.1%
16V	4.77kΩ	4.87kΩ	15.68V	-2.0%
24V	3.11kΩ	3.16kΩ	23.63V	-1.6%

Copyright © 2025 Texas Instruments Incorporated

表 9-2. $R_{FB,top}$ = 71.5kΩ 时的 FB 引脚电阻分压器示例（续）

V_O - 目标	$R_{FB,bot}$ - 计算	$R_{FB,bot}$ - E48 系列	V_O 标称值	FB 电阻器带来的误差
28V	2.65kΩ	2.61kΩ	28.39V	1.4%
36V	2.04kΩ	2.05kΩ	35.88V	-0.3%
42V	1.74kΩ	1.78kΩ	41.17V	-2.0%
48V	1.5kΩ	1.5kΩ	47.43V	-1.2%
60V	1.2kΩ	1.2kΩ	60.09V	0.2%

9.2.2.4 电感器和电流检测电阻器选型

对于升压模式，在选择电感器时应考虑将峰峰值电流纹波 ΔI_L 限制为最小输出电压下最大电感器电流的 20%。升压模式的目标电感为：

$$L_{BOOST} = \frac{V_{IN(MIN)}^2 \times \left(V_{OUT} - V_{IN(MIN)}\right)}{0.2 \times I_{OUT(MAX)} \times f_{SW} \times V_{OUT}^2} = 2.21\ \mu H \tag{20}$$

在该应用中选择了 1.8μH 的电感器。

选择电流检测电阻器，确保峰值电感器电流在最大输出电流下不会达到过流限值。为此，需要使用流经电感器的平均电流和纹波电流之和来计算峰值电感器电流。

最大峰峰值电感器电流出现在最小输入电压下，可由下式得出：

$$I_{L(PEAK,PEAK)} = \left(1 - \frac{V_{IN(MIN)}}{V_{OUT}}\right) \times \frac{V_{IN(MIN)}}{L \times f_{SW}} = 5.23\ A \tag{21}$$

估计效率为 95% 时，最大输出电流下的平均输入电流计算如下：

$$I_{IN,AVG(MAX)} = \frac{V_{OUT} \times I_{OUT(MAX)}}{95\% \times V_{IN(MIN)}} = 22.5\ A \tag{22}$$

对于电流检测电阻器，通常认为 20% 的裕度能够为动态响应（例如负载阶跃调节）提供足够的余量。为了确保能够提供最大输出电流，采用最小的峰值电流限制阈值。

备注

R_{CS} 和 $P_{R_{CS(MAX)}}$ 的公式基于 LM51770 的整个温度范围值。根据需要，从电气特性表中选择所用器件型号和温度范围的值。

$$R_{CS} = \frac{V_{th+(CSB-CSA),min}}{\left(I_{IN,AVG(MAX)} + \frac{1}{2} I_{L(PEAK,PEAK)}\right) \times 1.2} = 1.41\ m\Omega \tag{23}$$

在选择 3 × 3mΩ 的情况下，R_{CS} 的标准值等于 1mΩ。通过将 3 个电阻器并联，还可以降低寄生电感。

R_{CS} 中的最大功率耗散发生在 $V_{IN(MAX)}$ 下：

$$P_{R_{CS(MAX)}} = \left(\frac{V_{th+(CSB-CSA),max}}{R_{CS}}\right)^2 \times R_{CS} \times \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right) = 1.84\ W \tag{24}$$

因此，对于 3 个并联电阻器，一个额定功率为 1W 的检测电阻器足以满足此应用的要求。

添加一个滤波器网络，用于衰减 CSA 和 CSB 检测线路中的噪声。对于大多数应用，建议使用 10Ω 作为滤波器电阻 R_{DIFF1} 和 R_{DIFF2}。通过方程式 16 计算得出滤波器的电容 C_{DIFF}。此配置中使用了 180pF。

Copyright © 2025 Texas Instruments Incorporated

9.2.2.5 斜率补偿

为了实现电流环路稳定运行并避免次谐波振荡，根据方程式 25 来选择斜率电阻器：

$$R_{SLOPE} = \frac{L_1}{R_{CS}} \times 50 \frac{MV}{As} \quad (25)$$

该斜率补偿会导致“无差拍”运行情况，这种情况下，电流环路干扰会在一个开关周期内消失。理论上，电流模式环路是稳定的，其斜率为“无差拍”斜率的一半（已在方程式 25 中计算的斜率电阻值中予以考虑）。斜率电阻器值越小，斜率信号就越大，因此转换区域（V_{IN} 约等于 V_{OUT}）的抗噪声性能越好。不过，较大的斜率信号会限制在给定的输出电压、开关频率和电感器条件下可实现的输入电压范围。在此设计中，选择了 R_{SLOPE} = 69.8kΩ，以便实现更好的转换区域行为，同时仍提供所需的 V_{IN} 范围。这样选择斜率电阻器、电感器、开关频率符合方程式 13 和方程式 14 给出的指南。

9.2.2.6 输出电容器

在升压模式下，输出电容器会出现高纹波电流。输出电容器 RMS 纹波电流由方程式 26 给出，其中最小 V_{IN} 对应于最大电容器电流。

$$I_{COUT(RMS)} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN}} - 1} \quad (26)$$

在此示例中，最大输出纹波 RMS 电流为 $I_{COUT(RMS)}$ = 10.3A。2mΩ 输出电容器 ESR 会产生 42.6mV 输出纹波电压，该值由下式得出：

$$\Delta V_{RIPPLE(ESR)} = \frac{I_{OUT} \times V_{OUT}}{V_{IN(MIN)}} \times ESR \quad (27)$$

130µF 输出电容器会产生 96mV 电容纹波电压，该值由下式得出：

$$\Delta V_{RIPPLE(COUT)} = \frac{I_{OUT} \times \left(1 - \frac{V_{IN(MIN)}}{V_{OUT}}\right)}{C_{OUT} \times f_{SW}} \quad (28)$$

通常情况下，需要使用陶瓷电容器和大容量电容器的组合来提供低 ESR 和高纹波电流容量。图 9-1 中的完整原理图展示了典型应用下 C_{OUT} 的良好起点。

9.2.2.7 输入电容器

在降压模式下，输入电容器可提供高纹波电流。输入电容器的 RMS 电流的计算公式如下：

$$I_{CIN(RMS)} = I_{OUT} \times \sqrt{D \times (1 - D)} \quad (29)$$

最大 RMS 电流出现在 D = 0.5 时，因此 $I_{CIN(RMS)}$ = I_{OUT}/2 = 4.0A。使用陶瓷电容器和大容量电容器的组合来为高 di/dt 电流提供短路径，并降低输出电压纹波。图 9-1 中的完整原理图展示了典型应用下 C_{IN} 的良好起点。

9.2.2.8 UVLO 分频器

将 UVLO 电阻分压器设计为导通电压低于 5.5V。根据方程式 30，选择 $R_{UVLO,top}$ = 75kΩ 可得出 UVLO 迟滞为 0.375V。使用以下公式选择下端 UVLO 电阻器：

$$V_{(VIN,IT+,UVLO)} = V_{IT+(UVLO)} \times \left(1 + \frac{R_{UVLO,top}}{R_{UVLO,bot}}\right) + R_{UVLO,top} \times I_{(UVLO,hyst)} \quad (30)$$

对于 $R_{UVLO,bot}$，选择标准值 20.5kΩ。

Copyright © 2025 Texas Instruments Incorporated

为了在更低输入电压下运行而对 UVLO 阈值进行编程时，选择栅极（米勒）平坦电压低于最小 V_{IN} 的 MOSFET 非常重要。

9.2.2.9 软启动电容器

软启动时间通过软启动电容器进行编程。C_{SS} 和软启动时间之间的关系如以下公式所示：

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{V_{Ref}} = 18\ nF \tag{31}$$

C_{SS} = 18nF 时，软启动时间为 1.8ms。

9.2.2.10 MOSFET QH1 和 QL1

输入侧 MOSFET QH1 (Q1) 和 QL1 (Q2) 需承受 36V 的最大输入电压，并且还需要承受开关期间 SW1 上出现的瞬态尖峰。因此，QH1 和 QL1 的额定电压需要为 50V 或更高。MOSFET 的栅极平坦电压需要小于转换器的最小输入电压，否则，MOSFET 在启动或过载情况下可能无法完全增强。

升压模式下 QH1 中的功率损耗根据以下公式进行近似计算：

$$P_{COND(QH1)} = \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,On(QH1)} \tag{32}$$

降压模式下 QH1 中的功率损耗分别由方程式 33 和方程式 34 给出的导通损耗和开关损耗分量组成：

$$P_{COND(QH1)} = \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,On(QH1)} \tag{33}$$

$$P_{SW(QH1)} = \frac{1}{2} \times V_{IN} \times I_{OUT} \times (t_r + t_f) \times f_{SW} \tag{34}$$

上升 (t_r) 和下降 (t_f) 时间基于 MOSFET 数据表信息或在实验室中进行测量。通常，R_{DSON} 较小（导通损耗较小）的 MOSFET 具有较长的上升和下降时间（开关损耗较大）。

降压运行模式下 QL1 中的功率损耗如方程式 35 所示：

$$P_{COND(QL1)} = \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times {I_{OUT}}^2 \times R_{DS,On(QL1)} \tag{35}$$

9.2.2.11 MOSFET QH2 和 QL2

输出侧 MOSFET QH2 (Q3) 和 QL2 (Q4) 会看到 16V 的输出电压以及开关期间 SW2 上出现的额外瞬态尖峰。因此，25V 或更高时，应为 QH2 和 QL2 评级。MOSFET 的栅极平坦电压需要小于转换器的最小输入电压，否则，MOSFET 在启动或过载情况下可能无法完全增强。

降压运行模式下 QH2 中的功率损耗根据以下公式进行近似计算：

$$P_{COND(QH2)} = {I_{OUT}}^2 \times R_{DS,On(QH2)} \tag{36}$$

升压运行模式下 QL2 中的功率损耗由导通损耗和开关损耗两个分量组成，二者分别通过方程式 37 和方程式 38 得出：

$$P_{COND(QL2)} = \left(1 - \frac{V_{IN}}{V_{OUT}}\right) \times \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,On(QL2)} \tag{37}$$

$$P_{SW(QL2)} = \frac{1}{2} \times V_{OUT} \times \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right) \times (t_r + t_f) \times f_{SW} \tag{38}$$

Copyright © 2025 Texas Instruments Incorporated

上升 (t_r) 和下降 (t_f) 时间基于 MOSFET 数据表信息或在实验室中进行测量。通常，R_{DSON} 较小（导通损耗较小）的 MOSFET 具有较长的上升和下降时间（开关损耗较大）。

升压运行模式下 QH2 中的功率损耗如方程式 39 所示：

$$P_{COND(QH2)} = \frac{V_{IN}}{V_{OUT}} \times \left(I_{OUT} \times \frac{V_{OUT}}{V_{IN}}\right)^2 \times R_{DS,On(QH2)} \quad (39)$$

9.2.2.12 输出电压频率补偿

本节介绍 LM51770x 降压/升压控制器的控制环路补偿设计过程。LM51770x 主要以降压或升压模式运行，由一个转换区域隔开，因此该控制环路设计需要同时考虑降压和升压工作模式。然后，根据从环路稳定性角度来看具有更严格限制的模式来最终选择补偿方式。通常，对于设计为同时深入降压和升压工作区域的转换器而言，由于升压模式下存在右半平面零点 (RHPZ)，升压补偿设计具有更严格的限制。

升压功率级输出极点位置由以下公式得出：

$$f_{p1(boost)} = \frac{1}{2\pi}\left(\frac{2}{R_{OUT} \times C_{OUT}}\right) = 1.22\ \text{kHz} \quad (40)$$

其中

- R_{OUT} = 2.0Ω 对应于 8.0A 的最大负载。

升压功率级 ESR 零点位置由以下公式得出：

$$f_{z1} = \frac{1}{2\pi}\left(\frac{1}{R_{ESR} \times C_{OUT}}\right) = 61.2\ \text{kHz} \quad (41)$$

升压功率级 RHP 零点位置由以下公式得出：

$$f_{RHP} = \frac{1}{2\pi}\left(\frac{R_{OUT} \times (1 - D_{MAX})^2}{L_1}\right) = 24.87\ \text{kHz} \quad (42)$$

其中

- D_{MAX} 是最小 V_{IN} 时的最大占空比。

降压功率级输出极点位置由以下公式得出：

$$f_{p1(buck)} = \frac{1}{2\pi}\left(\frac{1}{R_{OUT} \times C_{OUT}}\right) = 612\ \text{Hz} \quad (43)$$

降压功率级 ESR 零点位置与升压功率级 ESR 零点相同。

方程式 44 显示，RHP 零点是限制可实现的带宽的主要因素。为了实现稳健的设计，交叉频率需要小于 RHP 零点频率的 1/3。给定 RHP 零点的位置后，升压运行模式下的合理目标带宽约为 5kHz：

$$f_{bw} = 5\ \text{kHz} \quad (44)$$

对于某些功率级，升压 RHP 零点的限制没有那么严格，这种情况在升压最大占空比 (D_{MAX}) 很小时发生，或者当使用非常小的电感器时发生。在这些情况下，应将 RHP 零点 (f_{RHP} / 3) 施加的限制与开关频率的 1/20 进行比较，然后使用两个值中的较小者作为可实现的带宽。

将补偿零点置于升压输出极点频率的 1.5 倍。请注意，这种情况下会使零点为降压输出极点频率的三倍，这样会在降压环路交叉之前产生大约 30 度的相位损耗，并在升压环路的中间频率下产生 15 度的相位损耗：

$$f_{ZC} = 1.8\ \text{kHz} \quad (45)$$

Copyright © 2025 Texas Instruments Incorporated

补偿增益电阻 R_{c1} 的计算公式为：

$$R_{C1} = \frac{2\pi \times f_{bw}}{gm_{EA}} \times \frac{R_{FB1} + R_{FB2}}{R_{FB2}} \times \frac{A_{CS} \times R_{CS} \times C_{OUT}}{1 - D_{MAX}} \times \frac{1}{\sqrt{1 + \left(\frac{f_{bw}}{f_{RHP}}\right)^2}} = 1.9\ k\Omega \quad (46)$$

其中

- D_{MAX} 是降压模式下最小 V_{IN} 时的最大占空比。
- A_{CS} 是电流检测放大器增益。

然后，通过以下公式计算补偿电容 C_{c1}：

$$C_{C1} = \frac{1}{2\pi \times f_{ZC} \times R_{c1}} = 45.8nF \quad (47)$$

补偿元件标准值选取为 R_{c1} = 1.91kΩ、C_{c1} = 47nF。

使用与 R_{c1} 和 C_{c1} 并联的电容器 (C_{c2}) 来确定高频极点 (f_{pc2}) 的位置。将该极点的频率设置为 f_{bw} 的 7 到 10 倍，以便衰减 COMP 上的开关纹波和噪声，同时避免在交叉频率下出现过多的相位损耗。对于目标 f_{pc2} = 6kHz，可以使用方程式 48 计算 C_{c2}：

$$C_{C2} = \frac{1}{2\pi \times f_{pc2} \times R_{c1}} = 1.68\ nF \quad (48)$$

为 C_{c2} 选择 1.8nF 的标准值。这些值为补偿设计提供了一个良好的起点。在实验室中对每个设计进行调优，以便在整个工作范围内的稳定性裕度和瞬态响应时间之间实现理想的平衡。

Copyright © 2025 Texas Instruments Incorporated

9.2.2.13 外部元件选型

表 9-3. 典型应用的元件示例

参考	说明	器件型号
R_{COMP}	1.91kΩ	
C_{COMP1}	47nF、50V 陶瓷电容器	
C_{COMP2}	1.8nF、50V 陶瓷电容器	
C_{SS}	18nF、50V 陶瓷电容器或 20nF、80V 陶瓷电容器	GCM21B5C1H183JA16 或 GCM21B5C1K203JA16
$R_{FB,top}$	71.5kΩ	
$R_{FB,bot}$	4.7kΩ	
R_{nFLT}	10kΩ	
$R_{IMONOUT}$	82kΩ	
C_{IN1}	2 个 10μF、50V 陶瓷电容器	GCM32EC71H106KA03
C_{IN2}	1 个 100μF、63V 铝电容器	PCR1J101MCL1GS
M_1	N 沟道 40V MOSFET，$R_{DS(on)}$ = 4.3mΩ	SQJ422EP
M_2	N 沟道 40V MOSFET，$R_{DS(on)}$ = 4.3mΩ	SQJ422EP
M_3	N 沟道 40V MOSFET，$R_{DS(on)}$ = 4.3mΩ	SQJ422EP
M_4	N 沟道 40V MOSFET，$R_{DS(on)}$ = 4.3mΩ	SQJ422EP
R_{CS}	1.00mΩ	3xKRL2012E-C-R003-F
L_1	1.8μH，DCR = 3.2mΩ	IHLP-5050FD-A1
C_{OUT1}	5 个 10μF、50V 陶瓷电容器	GCM32EC71H106KA03
C_{OUT2}	1 个 100μF、63V 铝电容器	PCR1J101MCL1GS
R_{ISNS}	4mΩ	KRL2012E-C-R004-F
C_{BST1}	0.1μF、35V 陶瓷电容器	GRT033R6YA104KE01
C_{BST2}	0.1μF、35V 陶瓷电容器	GRT033R6YA104KE01
C_{VCC}	47μF、6.3V 陶瓷电容器	GRM188R60J476ME15D
$R_{UVLO,top}$	75kΩ	
$R_{UVLO,bot}$	20.5kΩ	
R_{SLOPE}	69.8kΩ	
R_{CFG}	13.3kΩ	
R_{RT}	75kΩ	

Copyright © 2025 Texas Instruments Incorporated

9.2.3 应用曲线

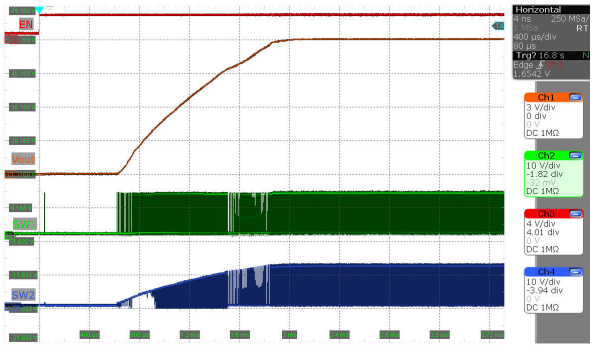


图 9-2. 待机状态至运行状态时的启动波形
（ MODE = $V_{(VCC)}$，V_o = 12V，I_o = 0A，$V_{(VIN)}$ = 12V ）

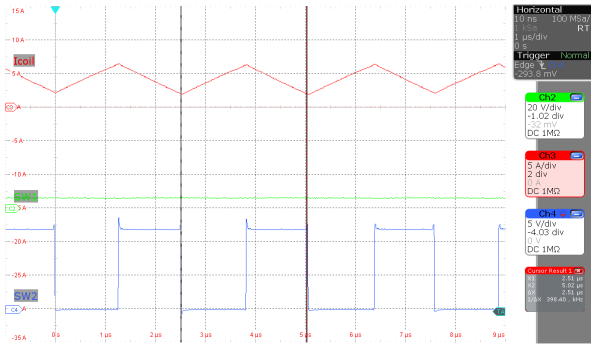


图 9-3. 电感器电流升压操作
（ MODE = $V_{(VCC)}$，V_o = 12V，I_o = 0A，$V_{(VIN)}$ = 6V ）

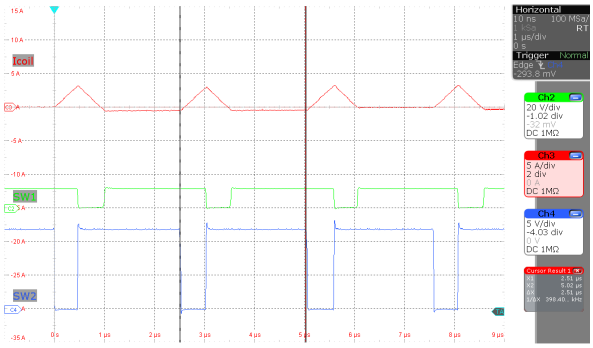


图 9-4. 电感器电流降压/升压操作
（ MODE = $V_{(VCC)}$，V_o = 12V，I_o = 0A，$V_{(VIN)}$ = 12V ）

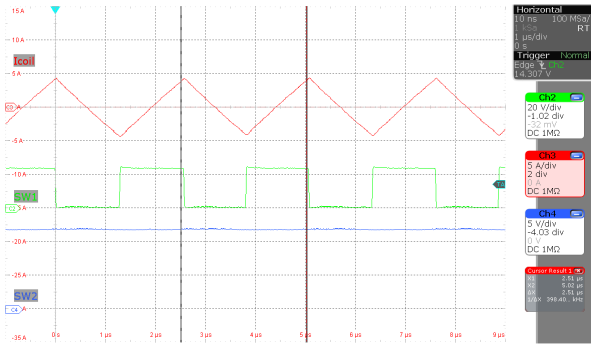


图 9-5. 电感器电流降压操作
（ MODE = $V_{(VCC)}$，V_o = 12V，I_o = 0A，$V_{(VIN)}$ = 24V ）

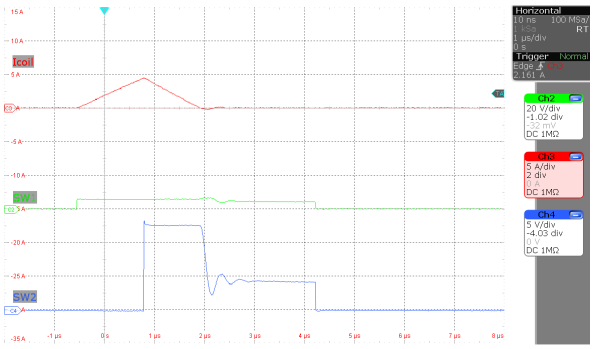


图 9-6. 电感器电流升压操作
（ MODE = 0V，V_o = 12V，I_o = 10mA，$V_{(VIN)}$ = 6V ）

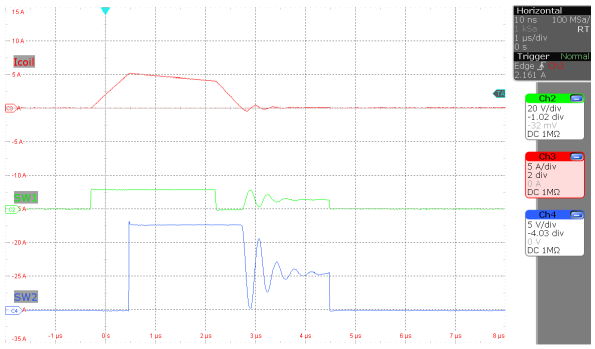


图 9-7. 电感器电流降压/升压操作
（ MODE = 0V，V_o = 12V，I_o = 10mA，$V_{(VIN)}$ = 12V ）

Copyright © 2025 Texas Instruments Incorporated

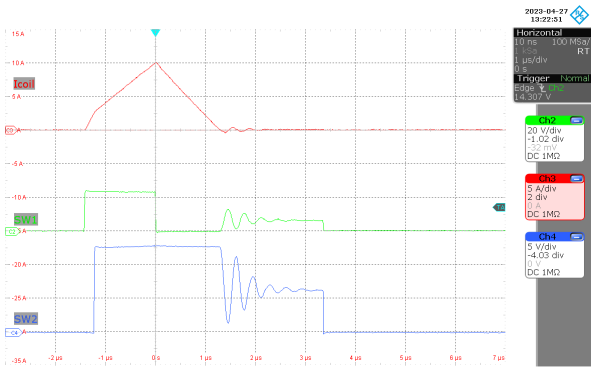


图 9-8. 电感器电流降压操作
（ MODE = 0V，V_o = 12V，I_o = 10mA，$V_{(VIN)}$ = 24V ）

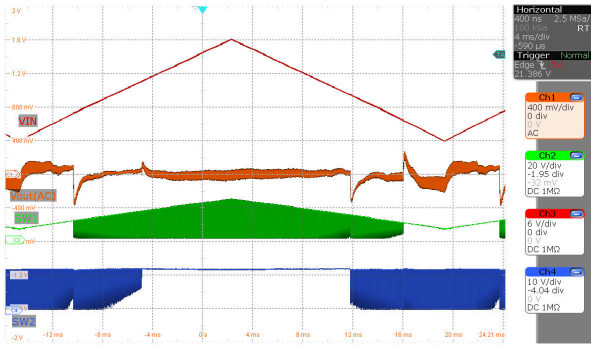


图 9-9. 输入电压从 6V 斜升到 24V
（ MODE = $V_{(VCC)}$，V_o = 12V，I_o = 6A ）

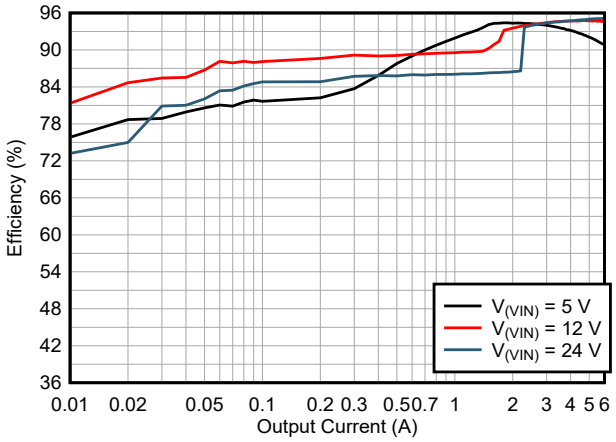


图 9-10. 效率与 I_O 间的关系
（ MODE = 0V，V_o = 12V ）

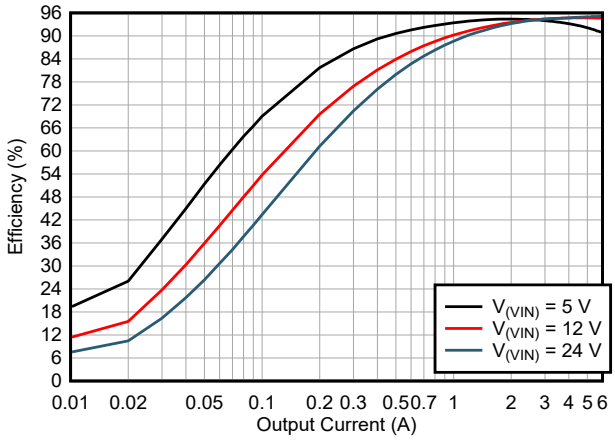


图 9-11. 效率与 I_O 间的关系
（ MODE = VCC，V_o = 12V ）

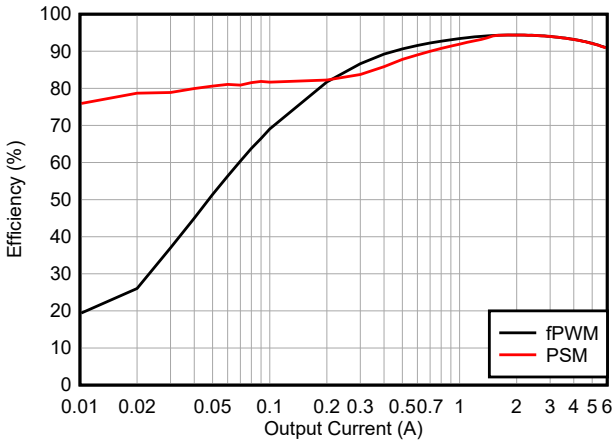


图 9-12. 升压模式下效率与 I_O 间的关系
（ V_{IN} = 5V，V_o = 12V ）

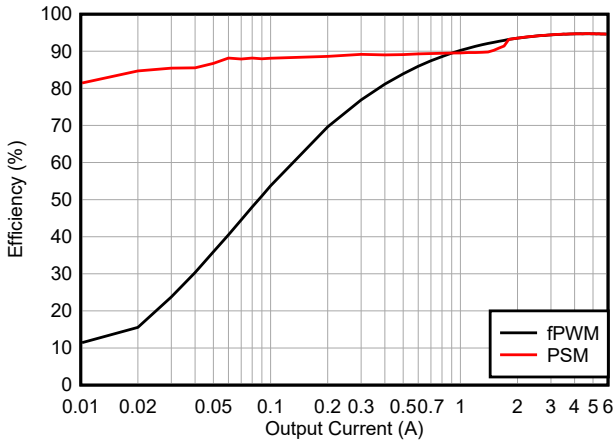


图 9-13. 降压/升压模式下效率与 I_O 间的关系
（ V_{IN} = 12V，V_o = 12V ）

Copyright © 2025 Texas Instruments Incorporated

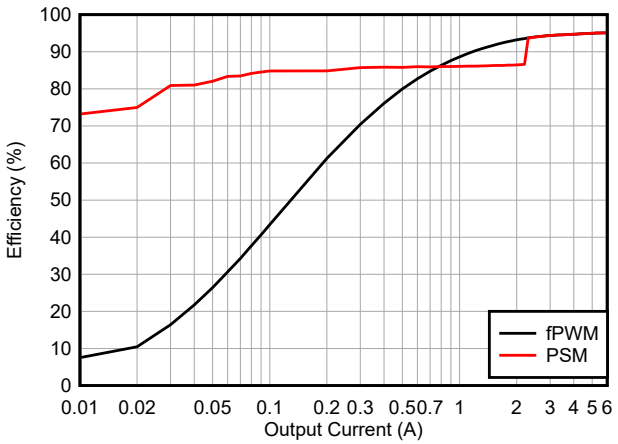


图 9-14. 降压模式下效率与 I_O 间的关系
（V_{IN} = 24V，V_o = 12V）

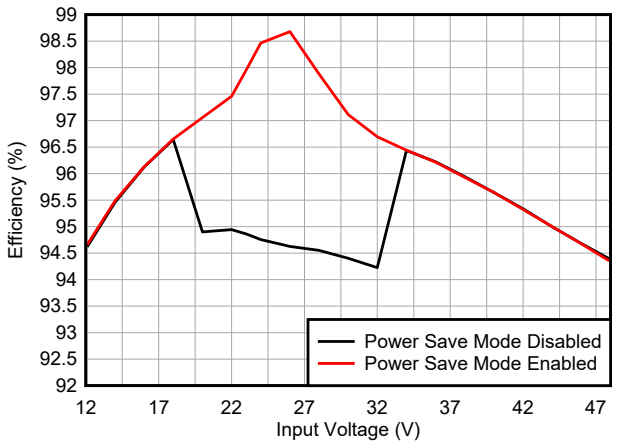


图 9-15. 效率与 V_{IN} 间的关系
（V_o = 24V，I_O = 5A）

9.3 系统示例

9.3.1 双向备用电源

该器件的精确反向电流限制使 LM5177 能够为功率级输入端的储能元件充电。在输入端启用 LM5177 的集成平均电流限制电路后，第三个调节环路会保持恒定电流运行，以便为输入端的储能元件（例如电池或超级电容器阵列）充电。通过简单的迟滞调节方法或使用带有外部运算放大器的线性方法以及等效数字调节方案来调节输入的充电电压端。

一旦系统电源中断或出现故障，当触发选定的备用电压阈值时，LM5177 会立即向连接的系统负载供电。这一无缝转换由降压/升压电压控制环路保持，该环路在充电期间保持稳压状态，并确保已连接系统在备用期间的压降最小。

优势：

- 从主系统电源无缝自动转换到备用电源。
- 采用单芯片应用将储能充电控制与备用稳压器相结合。
- 单电感器应用即将一个功率级用于充电和备用操作。
- 可实现恒流和恒压运行。
- 使用输出反馈分压器的可调节动态转换电压。
- 适用于多个系统的可扩展应用。使用 BOM 调整功率级别。拓扑和架构认证保持不变。

Copyright © 2025 Texas Instruments Incorporated

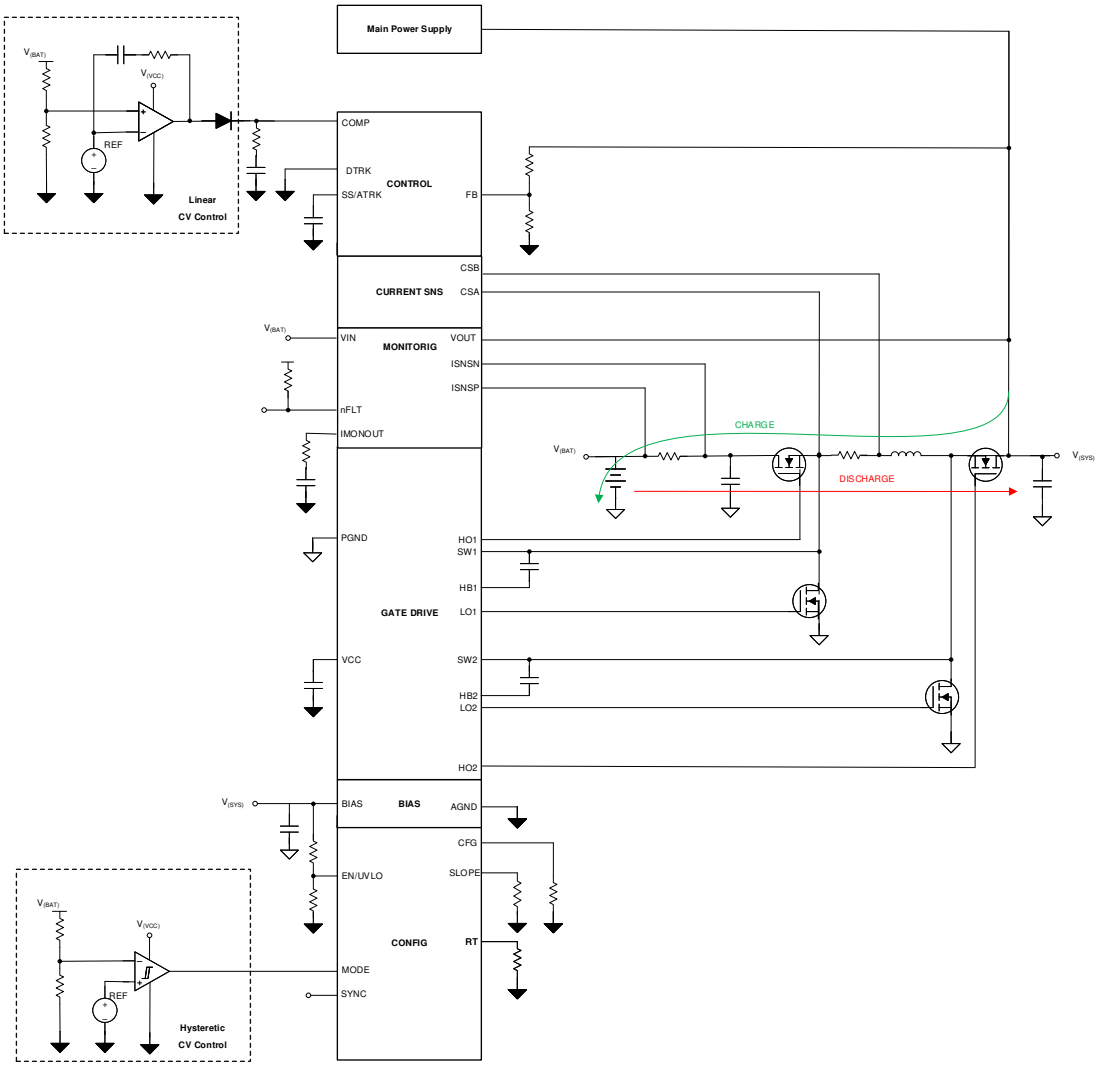


图 9-16. 双向运行的简化版原理图

下面详细介绍了直流/直流备用应用中的控制环路交互。交互的中心点是 COMP 引脚，它为底层双向峰值电流控制环路定义了峰值电流目标

1. 内部峰值电流环路——来自 COMP 引脚的控制输入信号为 PWM 逻辑设置双向电流（正负电池组电流）。
2. 当系统电源电压降至低于 FB 引脚选定的电压，内部输出电压环路将控制 V_O。
3. 内部恒定电流环路在选定方向上限制并调节峰值电流。对于大多数备用电源情况，选择负（充电）电流。通过激活恒定电流限制，峰值电流被钳位，不会达到满值，从而能够降低充电电流。如果选择恒流环路的负方向，则峰值电流的正向不受限制。
4. 输入电压 (V_{BAT}) 恒定电压调节通过 COMP 引脚中的线性稳压器从外部添加。当电池电压达到所需的目标电压时，稳压器会上拉峰值电流设定点，并且充电操作停止。

Copyright © 2025 Texas Instruments Incorporated

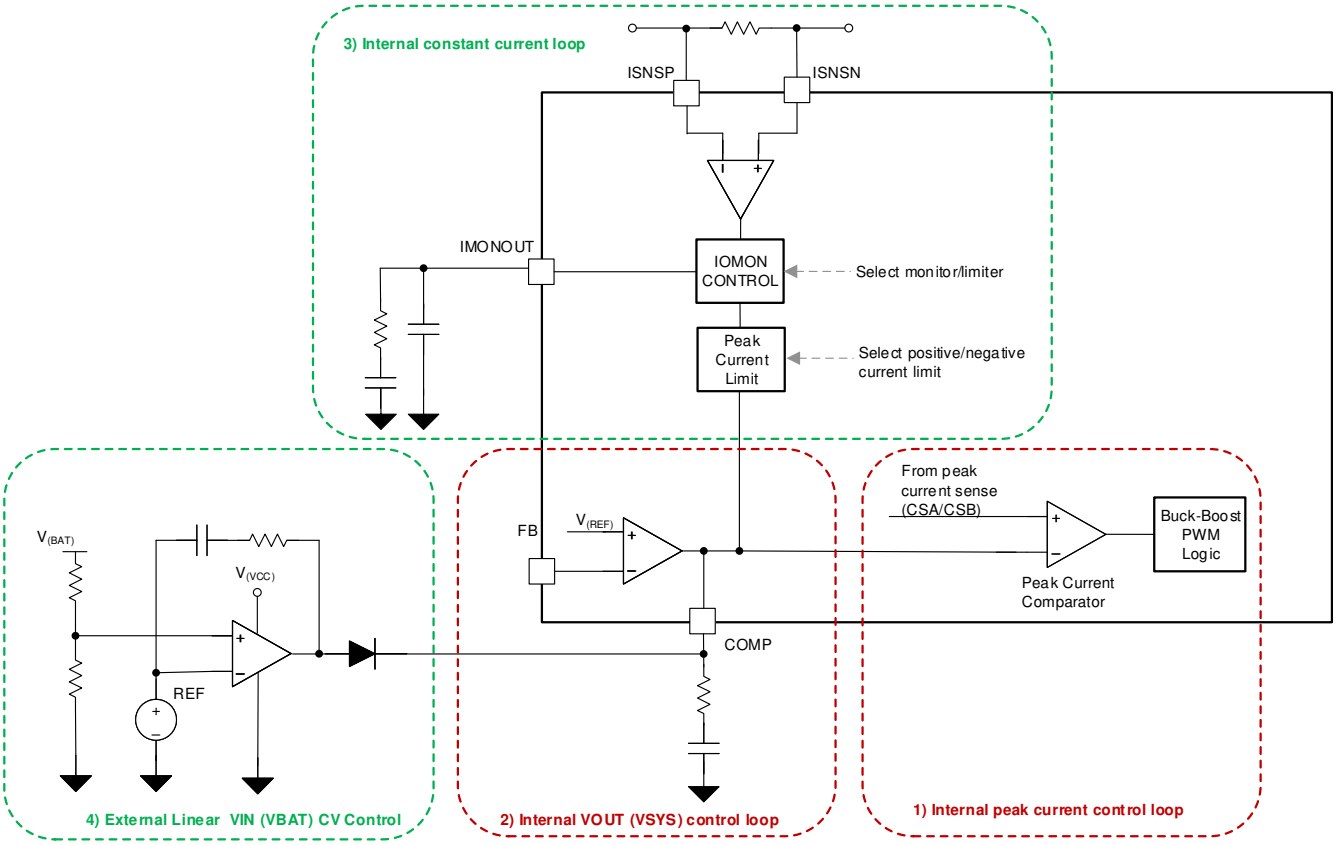


图 9-17. 直流/直流备用应用的控制环路概述

Copyright © 2025 Texas Instruments Incorporated

9.3.2 并行（多相）运行

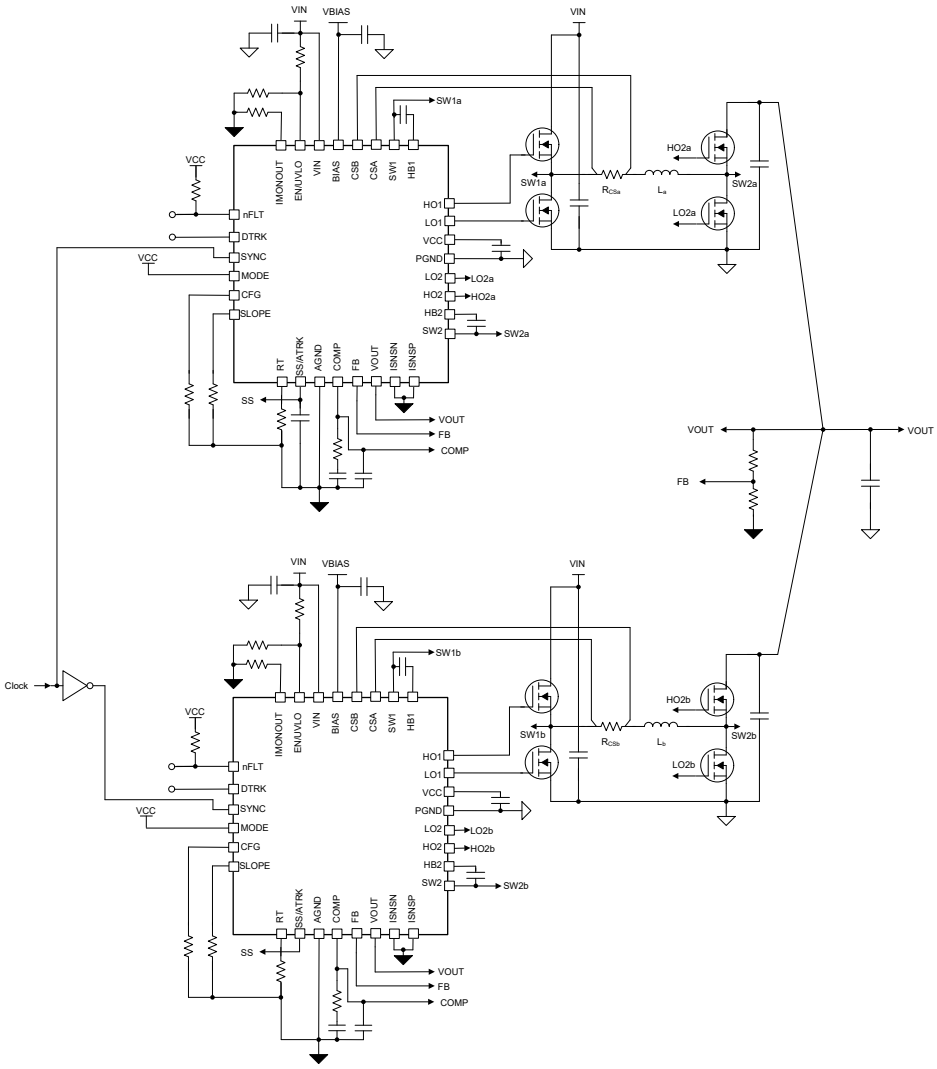


图 9-18. 并行（多相）运行的简化版原理图

9.3.3 具有逻辑电平高侧栅极信号的外部栅极驱动器

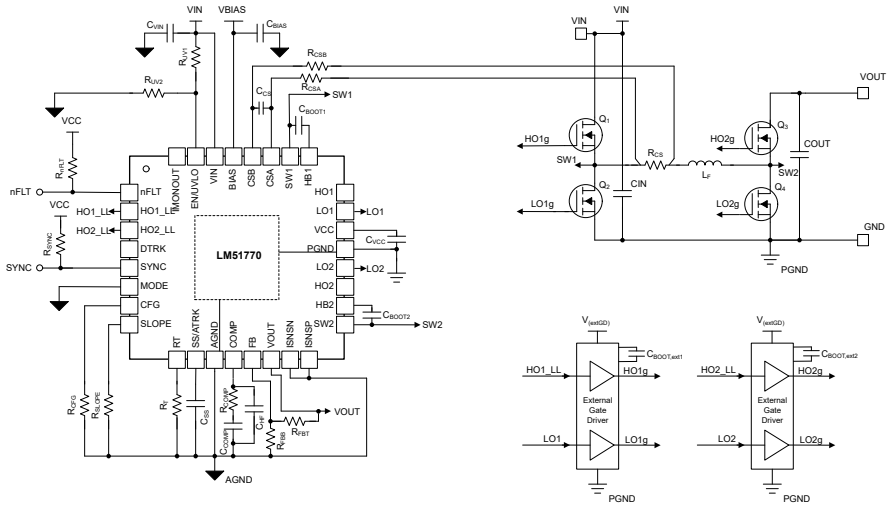


图 9-19. 将外部栅极驱动器与高侧栅极信号的逻辑电平输出 HOx_LL 信号结合使用的简化原理图

9.4 电源相关建议

LM51770x 设计为在宽输入电压范围内工作。确保输入电源的特性符合 *绝对最大额定值* 和 *建议运行条件*。此外，确保输入电源能够向满载稳压器提供所需的输入电流。可以使用方程式 49 来估算平均输入电流。

$$I_I = \frac{P_O}{V_I \eta} \tag{49}$$

其中

- η 表示效率。

获得效率值的一种方法是采用最坏情况运行模式下节 9.2.3 中的效率图数据。对于大多数应用，升压运行区域是具有最高输入电流的区域。

如果该器件通过长导线或具有大阻抗的 PCB 布线连接到输入电源，则需要特别谨慎来实现稳定的性能。输入电缆的寄生电感和电阻会对转换器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容相结合，构成一个欠阻尼谐振电路。每次进行输入电源的打开和关闭循环时，该电路都会导致 VIN 处出现过压瞬态。寄生电阻会在负载瞬变期间导致输入电压下降。若要解决此类问题，一种做法是缩短输入电源与稳压器之间的距离，并将铝或钽输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路并减少任何电压过冲。控制器功率级之前通常使用一个 EMI 输入滤波器。除非经过精心设计，否则这个滤波器会导致不稳定以及前面提到的一些影响。

Copyright © 2025 Texas Instruments Incorporated

9.5 布局

在高电流快速开关电路（具有高电流和电压压摆率）中，适当的 PCB 设计和布局对于实现稳健可靠的设计而言非常重要。正如预期，在设计 LM51770x 的 PCB 布局时，需要考虑一些主题。

9.5.1 布局指南

9.5.1.1 功率级布局

输入电容器、输出电容器和 MOSFET 是降压/升压稳压器功率级的构成元件，并通常放在 PCB 的顶面上。在利用任何系统级空气流动时，可以尽可能发挥对流热传递的优势。在双面 PCB 布局中，小信号元件通常放置在底部。至少插入一个内部平面并接地以实现屏蔽，并使小信号走线与嘈杂的电源走线分离开。

直流/直流稳压器具有多个高电流环路。尽可能地减小这些环路的面积，以抑制产生的开关噪声并优化开关性能。

- 要尽可能缩小的最重要环路区域是以下两个路径：一个路径从输入电容器到降压高侧和低侧 MOSFET，再返回输入电容器的接地连接；另一个路径从输出电容器到升压高侧和低侧 MOSFET 并返回到输出电容器的接地连接。将电容器的负极端子连接到低侧 MOSFET（接地端）的源极附近。同样，将一个或多个电容器的正极端子连接到两个环路高侧 MOSFET 的漏极附近。
- 除了遵循上述建议外，还应遵循 MOSFET 制造商建议的任何 MOSFET 布局注意事项，包括焊盘几何形状和焊锡膏模版设计。

9.5.1.2 栅极驱动器布局

LM51770x 高侧和低侧栅极驱动器具有短传播延迟、频率相关的死区时间控制和低阻抗输出级，能够提供很大的峰值电流以及很短的上升和下降时间，从而有助于外部功率 MOSFET 以极快的速度进行导通和关断转换。如果布线长度未控制得当，极高的 di/dt 会导致无法接受的振铃。尽可能地减少杂散或寄生栅极环路电感是优化栅极驱动开关性能的关键，因为无论是与 MOSFET 栅极电容谐振的串联栅极电感，还是共源电感（栅极和功率回路常见），都会提供与栅极驱动命令相反的负反馈补偿，从而导致 MOSFET 开关时间延长。

从栅极驱动器输出（HO1 和 HO2）到高侧 MOSFET 相应栅极的连接需要尽可能短，从而减少串联寄生电感。以差分对形式将 HO1 和 HO2 以及 SW1 和 SW2 栅极迹线从器件引脚布线到高侧 MOSFET，从而通过减少环路面积来利用磁通抵消。

从栅极驱动器输出（LO1 和 LO2）到低侧 MOSFET 相应栅极的连接需要尽可能短，从而减少串联寄生电感。以差分对形式将 LO1 和 LO2 以及 PGND 栅极迹线从器件引脚布线到低侧 MOSFET，从而通过减少环路面积来利用磁通抵消。

尽可能缩短从 VCC、HB1 和 HB2 引脚通过其各自电容器的电流环路路径，因为这些电容器会提供高瞬时电流。

9.5.1.3 控制器布局

将控制器尽可能地靠近功率 MOSFET 放置以最大限度地缩短栅极驱动器布线长度，如此一来，与模拟和反馈信号以及电流检测相关的分量便可以通过如下方式加以考虑：

- 分离电源和信号迹线，并使用接地平面来提供噪声屏蔽。
- 将与 COMP、FB、SLOPE、SS/ATRK 和 RT 相关的所有敏感模拟布线和元件放置在远离如下高压开关节点的位置，以避免相互耦合：
  - SW1
  - SW2
  - HO1
  - HO2
  - LO1
  - LO2
  - HB1
  - HB2
- 使用内部层作为接地平面。特别注意将反馈 (FB) 迹线与电源迹线和元件隔离开来。

Copyright © 2025 Texas Instruments Incorporated

- 以差分对形式布放 CSA 和 CSB 以及 ISNSP 和 ISNSN 迹线，从而更大限度地减少噪声拾取，并使用开尔文连接方式连接到适用的分流电阻器。
- 将上反馈电阻器和下反馈电阻器靠近 FB 引脚放置，从而使 FB 迹线尽可能短。将迹线从上反馈电阻器布放到输出电压感测点上。
- 使用一个公共接地节点进行电源接地，并使用另一个公共接地节点进行模拟接地，以尽可能降低接地噪声的影响。在靠近 IC 其中一个接地引脚的任意位置连接这些接地节点。
- HTSSOP 封装提供了一种通过封装底部外露散热焊盘实现半导体芯片散热的方式。虽然封装的外露焊盘并不直接连接到封装的任何引线，但会以热连接的方式连接至该器件的基板（接地端）。此连接可以显著改善散热，并且 PCB 设计必须采用导热焊盘、散热通孔和接地平面，以构成完整的散热系统。

9.5.2 布局示例

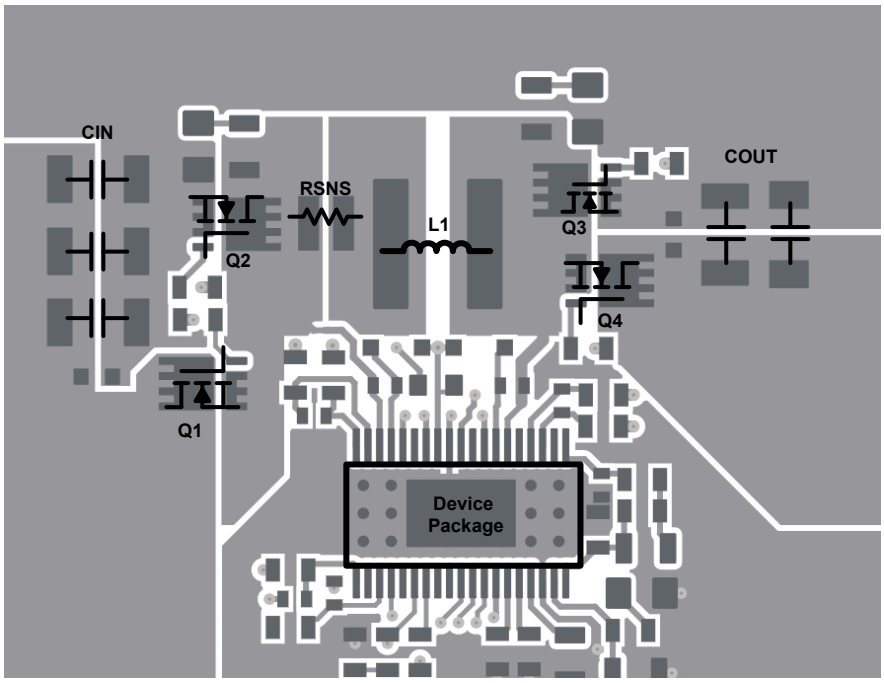


图 9-20. LM51770x 顶层布线示例

Copyright © 2025 Texas Instruments Incorporated

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.1.2 开发支持

10.1.2.1 使用 WEBENCH 工具定制设计方案

点击此处，使用 LM51770x 器件并借助 WEBENCH® Power Designer 创建定制设计。

1. 首先，输入 V_{IN}、V_{OUT} 和 I_{OUT} 要求。
2. 使用优化器拨盘优化效率、封装和成本等关键设计参数并将设计与德州仪器 (TI) 的其他可行应用进行比较。
3. WEBENCH Power Designer 提供了定制原理图，并罗列了包含实时价格和元件供货情况的物料清单。
4. 在大多数情况下，用户可以：
   - 运行电气仿真，观察重要波形以及电路性能；
   - 运行热性能仿真，了解电路板热性能；
   - 将定制原理图和布局方案导出至常用 CAD 格式；
   - 打印设计方案的 PDF 报告并与同事共享。
5. 有关 WEBENCH 工具的详细信息，请访问 www.ti.com/webench。

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Copyright © 2025 Texas Instruments Incorporated

Changes from Revision * (December 2024) to Revision A (August 2025) **Page**

- 通篇添加了 LM517701 1
- 向“器件比较”表中添加了 LM517701 3
- 添加了 ISNSP/N 的差分额定值 7
- 添加了符号 $V_{th+(CSB-CSA)}$ 9
- 添加了符号 $V_{th-(CSB-CSA)}$ 9
- 将 TBD 更改为 22us，以实现最短时间低电平 EN 切换 14
- 添加了内部反馈分压器说明 28
- 添加了有关断续的详细信息 32
- 添加了外部栅极驱动器输出的说明 37
- 添加了设计要求部分 43
- 在“公式”中添加了缺失的分母 43
- 更新了包含过流检测限值的公式 44
- 添加了系统示例 52

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

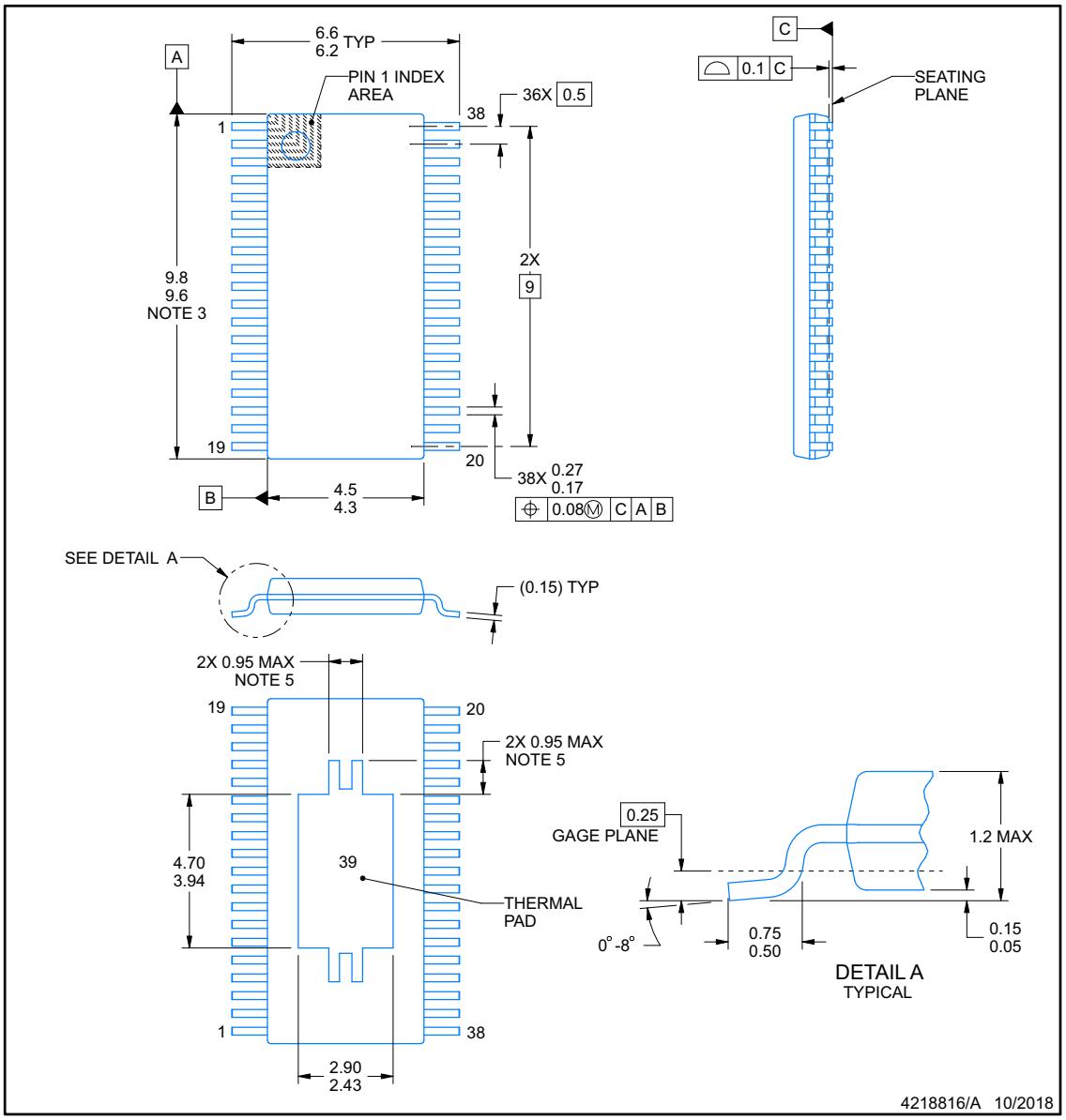
PACKAGE OUTLINE

DCP0038A



PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.

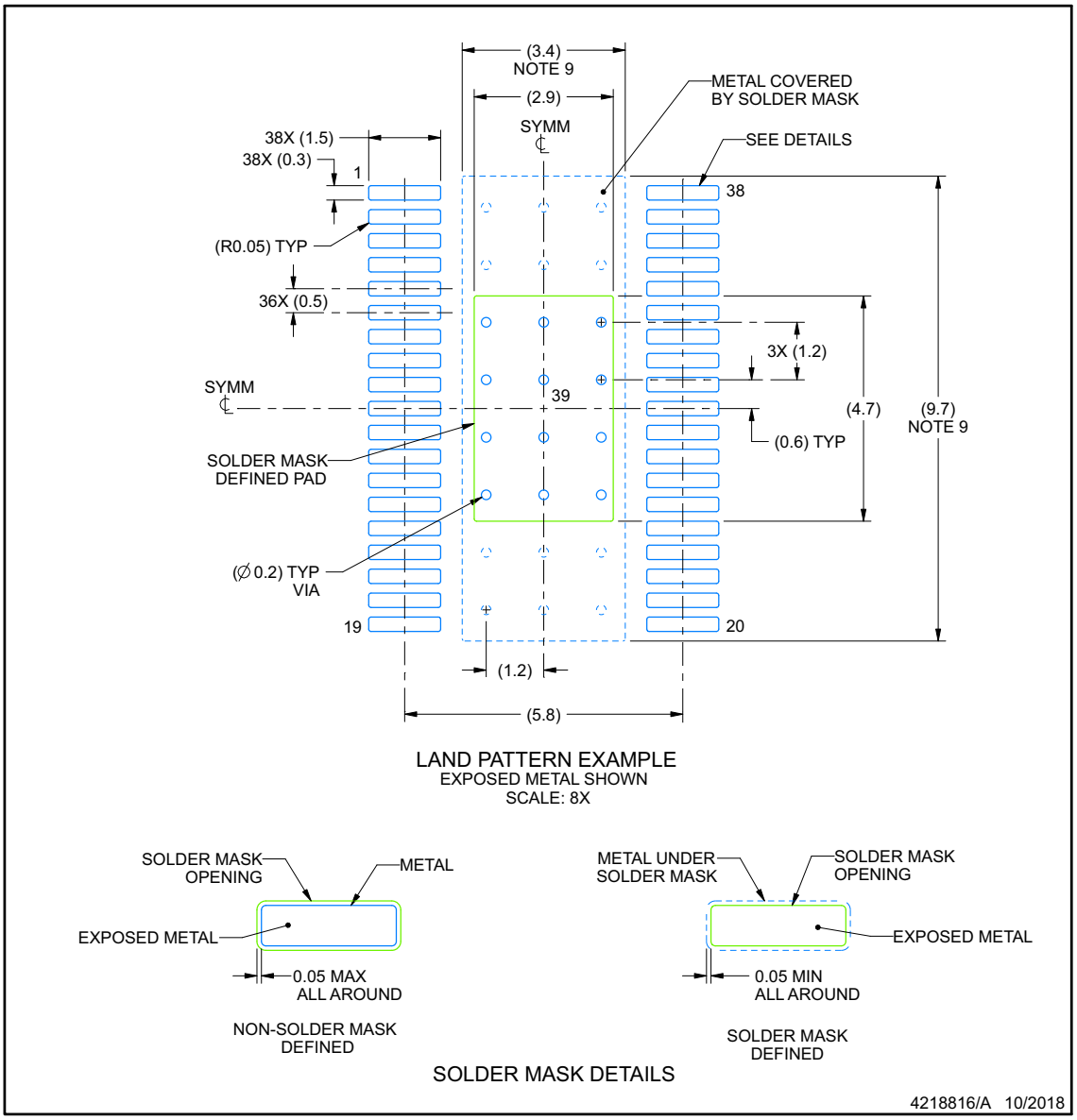
Copyright © 2025 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

DCP0038A

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

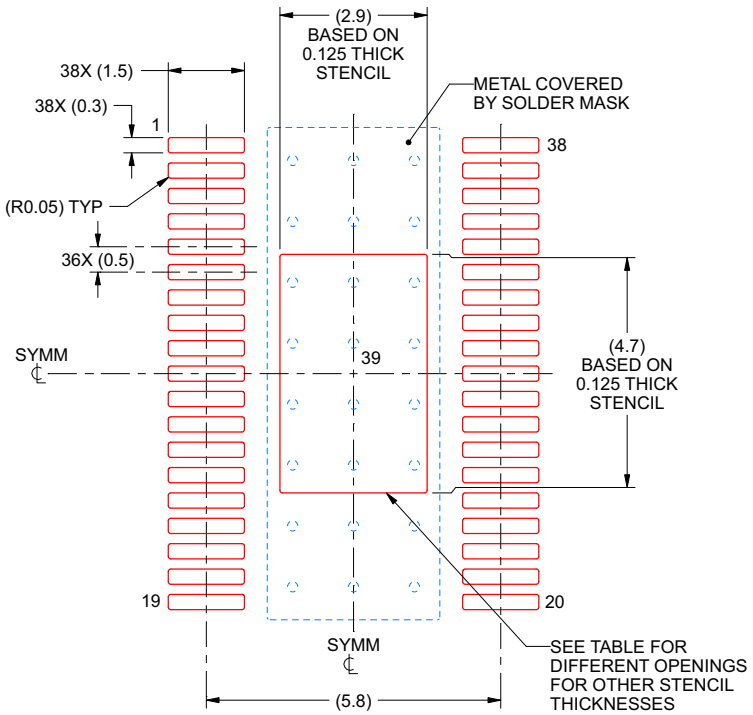
Copyright © 2025 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

DCP0038A

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 8X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.24 X 5.25
0.125	2.90 X 4.70 (SHOWN)
0.15	2.65 X 4.29
0.175	2.45 X 3.97

4218816/A 10/2018

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM517701DCPR	Active	Production	HTSSOP (DCP) | 38	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	LM517701
LM51770DCPR	Active	Production	HTSSOP (DCP) | 38	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	LM51770
LM51770DCPR.A	Active	Production	HTSSOP (DCP) | 38	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	See LM51770DCPR	LM51770

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LM51770 :

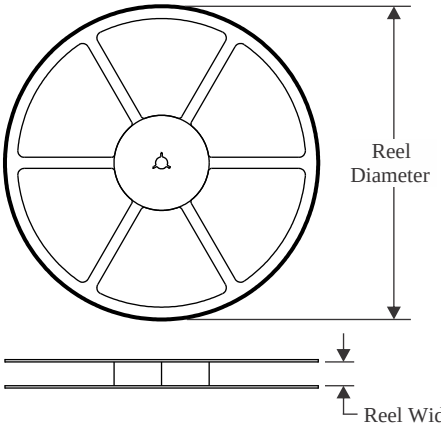
- Automotive : LM51770-Q1

NOTE: Qualified Version Definitions:

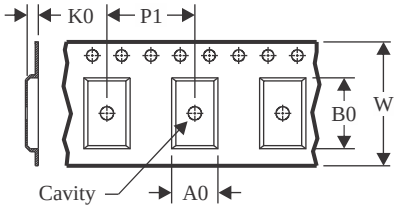
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

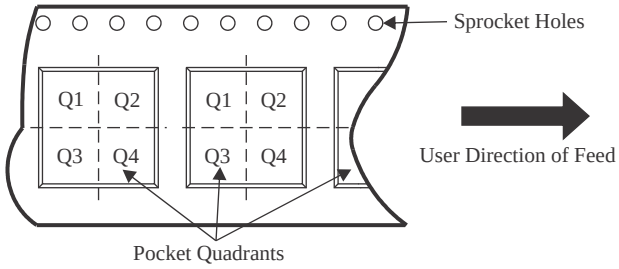


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

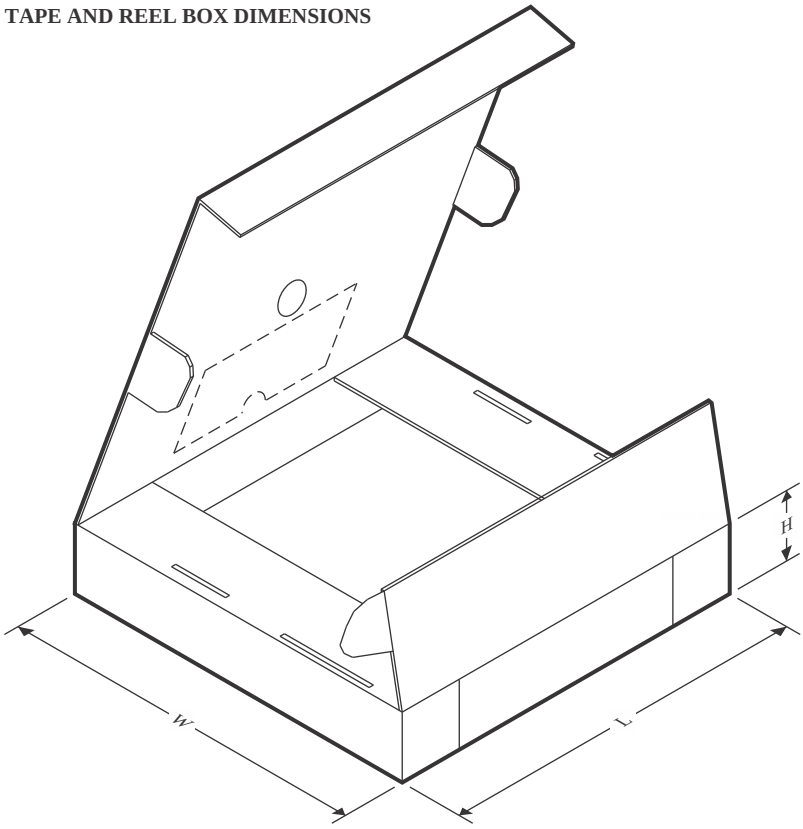
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM517701DCPR	HTSSOP	DCP	38	2500	330.0	16.4	6.75	10.1	1.8	12.0	16.0	Q1
LM51770DCPR	HTSSOP	DCP	38	2500	330.0	16.4	6.75	10.1	1.8	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM517701DCPR	HTSSOP	DCP	38	2500	353.0	353.0	32.0
LM51770DCPR	HTSSOP	DCP	38	2500	353.0	353.0	32.0

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月