ISO774x-Q1 汽车级高速四通道增强型数字隔离器

1 特性

- 符合汽车应用要求
- 具有符合 AEC-Q100 标准的下列特性：
  - 器件温度等级 1：–40°C 至 125°C 环境工作温度范围
- 功能安全型
  - 可提供用于功能安全系统设计的文档：ISO7740-Q1、ISO7741-Q1、ISO7742-Q1
- 100Mbps 数据速率
- 稳健可靠的隔离栅：
  - 在 1500V_{RMS} 工作电压下预计寿命超过 30 年
  - 隔离等级高达 5700V_{RMS}
  - 浪涌能力高达 12.8kV
  - CMTI 典型值为 ±100kV/μs
- 宽电源电压范围：2.25V 至 5.5V
- 2.25V 至 5.5V 电平转换
- 默认输出*高电平*(ISO774x) 和*低电平*(ISO774xF) 选项
- 低功耗，1Mbps 时每通道的电流典型值为 1.5mA
- 低传播延迟：典型值为 10.7ns（5V 电源）
- 优异的电磁兼容性 (EMC)
  - 系统级 ESD、EFT 和浪涌抗扰性
  - 在整个隔离栅具有 ±8kV IEC 61000-4-2 接触放电保护
  - 低辐射
- 超宽 SOIC (DWW-16)、宽体 SOIC (DW-16) 和 QSOP (DBQ-16) 封装选项
- 安全相关认证：
  - DIN EN IEC 60747-17 (VDE 0884-17)
  - UL 1577 组件认证计划
  - IEC 61010-1、IEC 62368-1、IEC 60601-1 和 GB 4943.1 认证

2 应用

- 混合动力、电动和动力总成系统 (EV/HEV)
  - 电池管理系统 (BMS)
  - 车载充电器
  - 牵引逆变器
  - 直流/直流转换器
  - 逆变器和电机控制

封装信息

器件型号(1)	封装	封装尺寸(2)
ISO7730-Q1 ISO7731-Q1	DW（SOIC，16）	10.30mm × 7.50mm

封装信息（续）

器件型号(1)	封装	封装尺寸(2)
	DBQ（SSOP，16）	4.90mm × 3.90mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

3 说明

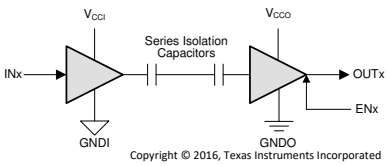
ISO774x-Q1 汽车级器件 是高性能四通道数字隔离器，可提供符合 UL 1577 标准的 5700V_{RMS}（DWW 封装）、5000V_{RMS}（DW 封装）和 3000V_{RMS}（DBQ 封装）隔离等级。该系列器件具有符合 VDE、CSA、TUV 和 CQC 标准的增强型绝缘等级。

ISO774x-Q1 器件能够以较低的功耗提供高电磁抗扰度和低辐射，同时还能够隔离 CMOS 或 LVCMOS 数字 I/O。每条隔离通道的逻辑输入和输出缓冲器均由双电容二氧化硅 (SiO_2) 绝缘栅相隔离。这些器件配有使能引脚，可用于在多控制器驱动应用中将各自的输出置于高阻抗状态，并降低功耗。ISO7740-Q1 器件具有四个全部同向的通道， ISO7741-Q1 器件具有三个正向通道和一个反向通道，而 ISO7742-Q1 器件具有两个正向通道和两个反向通道。如果输入电源或信号丢失，不带后缀 F 的器件默认输出*高电平*，带后缀 F 的器件默认输出*低电平*。更多详细信息，请参阅*器件功能模式*部分。

封装信息

器件型号(1)	封装	封装尺寸(2)
ISO7741-Q1	DWW（SOIC，16）	10.30mm × 14.0mm
ISO7740-Q1 ISO7741-Q1 ISO7742-Q1	DW（SOIC，16）	10.30mm × 7.50mm
	DBQ（SSOP，16）	4.90mm × 3.90mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



V_{CCI} = 输入电源，V_{CCO} = 输出电源
GNDI = 输入接地，GNDO = 输出接地

简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....2
5 规格.....5
5.1 绝对最大额定值.....5
5.2 ESD 等级.....5
5.3 建议运行条件.....6
5.4 热性能信息.....7
5.5 功率等级.....7
5.6 绝缘规格.....8
5.7 安全相关认证.....10
5.8 安全限值.....10
5.9 电气特性 - 5V 电源.....12
5.10 电源电流特性 - 5V 电源.....13
5.11 电气特性 - 3.3V 电源.....14
5.12 电源电流特性 - 3.3V 电源.....15
5.13 电气特性 - 2.5V 电源.....16
5.14 电源电流特性 - 2.5V 电源.....17
5.15 开关特性 - 5V 电源.....18
5.16 开关特性 - 3.3V 电源.....19
5.17 开关特性 - 2.5V 电源.....20
5.18 绝缘特性曲线.....21
5.19 典型特性.....22
6 参数测量信息.....24
7 详细说明.....26
7.1 概述.....26
7.2 功能方框图.....26
7.3 特性说明.....27
7.4 器件功能模式.....28
8 应用和实施.....30
8.1 应用信息.....30
8.2 典型应用.....30
8.3 电源相关建议.....33
8.4 布局.....34
9 器件和文档支持.....35
9.1 文档支持.....35
9.2 相关链接.....35
9.3 接收文档更新通知.....35
9.4 支持资源.....35
9.5 商标.....35
9.6 静电放电警告.....35
9.7 术语表.....35
10 修订历史记录.....36
11 机械、封装和可订购信息.....37

4 引脚配置和功能

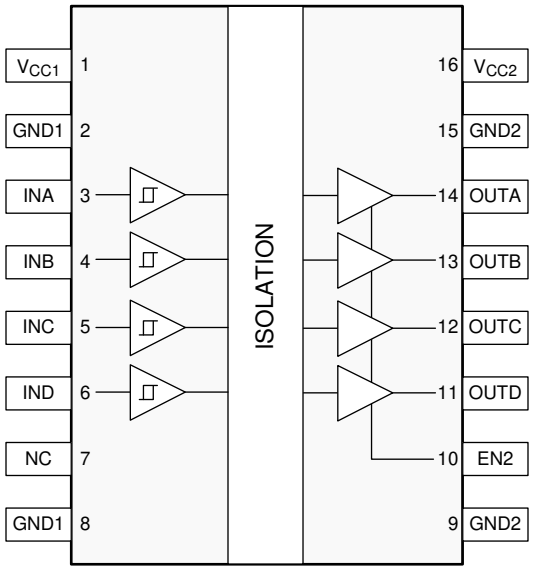


图 4-1. ISO7740-Q1 DW 和 DBQ 封装 16 引脚 SOIC-WB 和 QSOP 顶视图

Copyright © 2024 Texas Instruments Incorporated

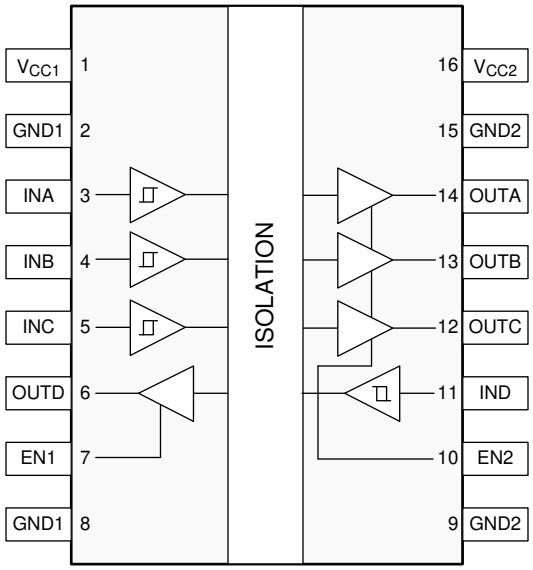


图 4-2. ISO7741-Q1 DWW、DW 和 DBQ 封装 16 引脚 SOIC-Extra-WB、SOIC-WB 和 QSOP 顶视图

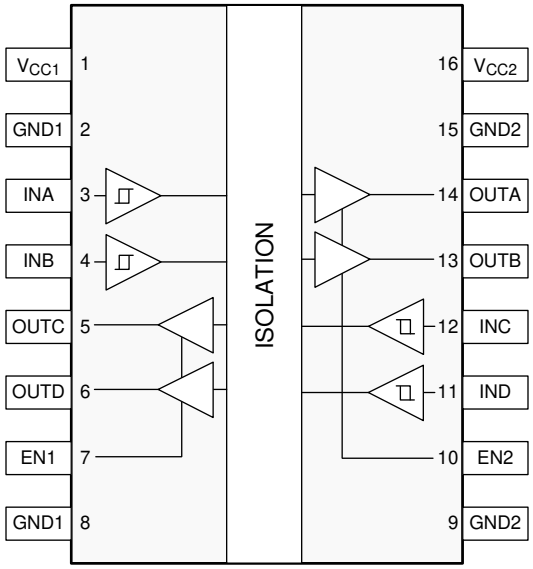


图 4-3. ISO7742-Q1 DW 和 DBQ 封装 16 引脚 SOIC-WB 和 QSOP 顶视图

Copyright © 2024 Texas Instruments Incorporated

表 4-1. 引脚功能

引脚				类型(1)	说明
名称	ISO7740-Q1	ISO7741-Q1	ISO7742-Q1		
EN1	—	7	7	I	输出使能 1。EN1 为高电平或开路时，启用侧 1 的输出引脚，EN1 为低电平时，处于高阻抗状态。
EN2	10	10	10	I	输出使能 2。EN2 为高电平或开路时，启用侧 2 的输出引脚，EN2 为低电平时，处于高阻抗状态。
GND1	2	2	2	—	V_{CC1} 的接地连接
	8	8	8		
GND2	9	9	9	—	V_{CC2} 的接地连接
	15	15	15		
INA	3	3	3	I	输入，通道 A
INB	4	4	4	I	输入，通道 B
INC	5	5	12	I	输入，通道 C
IND	6	11	11	I	输入，通道 D
NC	7	—	—	—	未连接
OUTA	14	14	14	O	输出，通道 A
OUTB	13	13	13	O	输出，通道 B
OUTC	12	12	5	O	输出，通道 C
OUTD	11	6	6	O	输出，通道 D
V_{CC1}	1	1	1	—	电源，侧 1
V_{CC2}	16	16	16	—	电源，侧 2

(1) I = 输入；O = 输出

Copyright © 2024 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

请参阅(1)

		最小值	最大值	单位
V_{CC1}、V_{CC2}	电源电压(2)	-0.5	6	V
V	INx、OUTx、ENx 处的电压	-0.5	V_{CCX} + 0.5 (3)	V
I_O	输出电流	-15	15	mA
T_J	结温		150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 差分 I/O 总线电压以外的所有电压值均为相对于本地接地端子（GND1 或 GND2）的峰值电压值
(3) 最大电压不得超过 6V。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 HBM ESD 分类等级 3A(1)	±6000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 V CDM ESD 分类等级 C6	±1500	V
		接触放电符合 IEC 61000-4-2 标准；隔离栅耐受测试 (2) (3)	±8000	V

(1) AEC Q100-002 指示 HBM 应力测试应当符合 ANSI/ESDA/JEDEC JS-001 规范。
(2) 在隔离栅上施加 IEC ESD 冲击并将两侧的所有引脚都连在一起来构成一个双端子器件。
(3) 在空气或油中进行测试，旨在确定器件的固有接触放电能力。

Copyright © 2024 Texas Instruments Incorporated

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V_{CC1}、V_{CC2}	电源电压		2.25		5.5	V
$V_{CC(UVLO+)}$	电源电压上升时的 UVLO 阈值			2	2.25	V
$V_{CC(UVLO-)}$	电源电压下降时的 UVLO 阈值		1.7	1.8		V
$V_{HYS(UVLO)}$	电源电压 UVLO 迟滞		100	200		mV
I_{OH}	高电平输出电流	V_{CCO} = 5V (1)	-4			mA
		V_{CCO} = 3.3V	-2			
		V_{CCO} = 2.5V	-1			
I_{OL}	低电平输出电流	V_{CCO} = 5V			4	mA
		V_{CCO} = 3.3V			2	
		V_{CCO} = 2.5V			1	
V_{IH}	高电平输入电压		0.7 x V_{CCI} (1)		V_{CCI}	V
V_{IL}	低电平输入电压		0		0.3 x V_{CCI}	V
DR	数据速率(2)		0		100	Mbps
T_A	环境温度		-40	25	125	°C

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}。
(2) 尽管可以实现更高的数据速率，但最大指定数据速率为 100Mbps。

Copyright © 2024 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		ISO774x-Q1			单位
		DWW (SOIC)	DW (SOIC)	DBQ (QSOP)	
		16 引脚	16 引脚	16 引脚	
$R_{\theta JA}$	结至环境热阻	58.3	83.4	109	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	21.4	46	54.4	°C/W
$R_{\theta JB}$	结至电路板热阻	30.5	48	51.9	°C/W
ψ_{JT}	结至顶部特征参数	7.1	19.1	14.2	°C/W
ψ_{JB}	结至电路板特征参数	29.8	47.5	51.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	—	—	—	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.5 功率等级

参数		测试条件	最小值	典型值	最大值	单位
ISO7740-Q1						
P_D	最大功耗（两侧）	V_{CC1} = V_{CC2} = 5.5V，T_J = 150°C，C_L = 15pF，输入 50MHz 50% 占空比方波			210	mW
P_{D1}	最大功耗（1 侧）				45	mW
P_{D2}	最大功耗（2 侧）				165	mW
ISO7741-Q1						
P_D	最大功耗（两侧）	V_{CC1} = V_{CC2} = 5.5V，T_J = 150°C，C_L = 15pF，输入 50MHz 50% 占空比方波			210	mW
P_{D1}	最大功耗（1 侧）				75	mW
P_{D2}	最大功耗（2 侧）				135	mW
ISO7742-Q1						
P_D	最大功耗（两侧）	V_{CC1} = V_{CC2} = 5.5V，T_J = 150°C，C_L = 15pF，输入 50MHz 50% 占空比方波			210	mW
P_{D1}	最大功耗（1 侧）				105	mW
P_{D2}	最大功耗（2 侧）				105	mW

Copyright © 2024 Texas Instruments Incorporated

5.6 绝缘规格

参数		测试条件	值			单位
			DWW-16	DW-16	DBQ-16	
CLR	外部间隙(1)	端子间的最短空间距离	>14.5	>8	>3.7	mm
CPG	外部爬电距离(1)	端子间的最短封装表面距离	>14.5	>8	>3.7	mm
DTI	绝缘穿透距离	最小内部间隙	>21	>17	>17	μm
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11)；IEC 60112	>600	>600	>600	V
	材料组	符合 IEC 60664-1	I	I	I	
	过压类别（符合 IEC 60664-1）	额定市电电压 ≤ 300V_{RMS}	I-IV	I-IV	I-III	
		额定市电电压 ≤ 600V_{RMS}	I-IV	I-IV	不适用	
		额定市电电压 ≤ 1000V_{RMS}	I-IV	I-III	不适用	
DIN EN IEC 60747-17 (VDE 0884-17) (2)						
V_{IORM}	最大重复峰值隔离电压	交流电压（双极）	2828	2121	566	V_{PK}
V_{IOWM}	最大工作隔离电压	交流电压；时间依赖型电介质击穿 (TDDB) 测试；请参阅节 8.2.3.1	2000	1500	400	V_{RMS}
		直流电压	2828	2121	566	V_{DC}
V_{IOTM}	最大瞬态隔离电压	$V_{TEST} = V_{IOTM}$，t = 60s（鉴定测试）；$V_{TEST} = 1.2 \times V_{IOTM}$，t = 1s（100% 生产测试）	8000	8000	4242	V_{PK}
V_{IMP}	最大脉冲电压(3)	在空气中进行测试，符合 IEC 62368-1 标准的 1.2/50μs 波形	9600	8000	4000	V_{PK}
V_{IOSM}	最大浪涌隔离电压(4)	$V_{IOSM} \geq 1.3 \times V_{IMP}$；在油中测试（鉴定测试），1.2/50μs 波形，符合 IEC 62368-1	12800	12800	10000	V_{PK}
q_{pd}	视在电荷(5)	方法 a，输入/输出安全测试子组 2/3 后，$V_{ini} = V_{IOTM}$，t_{ini} = 60s；$V_{pd(m)} = 1.2 \times V_{IORM}$，$t_m$ = 10s	≤5	≤5	≤5	pC
		方法 a，环境测试子组 1 后，$V_{ini} = V_{IOTM}$，t_{ini} = 60s；$V_{pd(m)} = 1.6 \times V_{IORM}$，$t_m$ = 10s	≤5	≤5	≤5	
		方法 b：常规测试（100% 生产测试）和预调节（类型测试）；$V_{ini} = 1.2 \times V_{IOTM}$，$t_{ini}$ = 1s；$V_{pd(m)} = 1.875 \times V_{IORM}$，$t_m$ = 1s（方法 b1）或 $V_{pd(m)} = V_{ini}$，$t_m = t_{ini}$（方法 b2）	≤5	≤5	≤5	
C_{IO}	势垒电容，输入至输出(6)	$V_{IO} = 0.4 \times \sin(2\pi ft)$，f = 1MHz	≅1	≅1	≅1	pF
R_{IO}	隔离电阻(6)	V_{IO} = 500V，T_A = 25°C	>10^{12}	>10^{12}	>10^{12}	Ω
		V_{IO} = 500V，100°C ≤ T_A ≤ 125°C	>10^{11}	>10^{11}	>10^{11}	
		V_{IO} = 500V，T_S = 150°C	>10^9	>10^9	>10^9	
	污染等级		2	2	2	
	气候类别		55/125/21	55/125/21	55/125/21	
UL 1577						
V_{ISO}	最大耐受隔离电压	$V_{TEST} = V_{ISO}$，t = 60s（鉴定测试），$V_{TEST} = 1.2 \times V_{ISO}$，t = 1s（100% 生产测试）	5700	5000	3000	V_{RMS}

(1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙，从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下，印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上采用插入坡口和/或肋材等技术有助于提高这些规格。
(2) 此耦合器仅适用于安全额定值范围内的*安全电气绝缘*。应借助合适的保护电路来确保符合安全等级。
(3) 在空气中进行测试，以确定封装的浪涌抗扰度。
(4) 在油中进行测试，以确定隔离栅的固有浪涌抗扰度。
(5) 视在电荷是局部放电 (pd) 引起的电气放电。

Copyright © 2024 Texas Instruments Incorporated

(6) 将隔离栅每一侧的所有引脚都连在一起，构成一个双端子器件。

Copyright © 2024 Texas Instruments Incorporated

5.7 安全相关认证

VDE	CSA	UL	CQC	TUV
根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行了认证	根据 IEC 62368-1 和 IEC 60601-1 进行了认证	根据 UL 1577 组件认证计划进行了认证	根据 GB 4943.1 进行了认证	根据 EN 61010-1 和 EN 62368-1 进行了认证
最大瞬态隔离电压，8000V_{PK}（DWW-16/DW-16，增强型）和 4242V_{PK} (DBQ-16)；最大重复峰值隔离电压，2828V_{PK}（DWW-16，增强型）、2121V_{PK}（DW-16，基础型）和 566V_{PK} (DBQ-16)；最大浪涌隔离电压，12800V_{PK}（DWW-16/DW-16，增强型）和 10000V_{PK} (DBQ-16)	符合 CSA 62368-1 和 IEC 62368-1 标准的增强型绝缘，1450V_{RMS} (DWW-16)，600V_{RMS} (DW-16) 和 370V_{RMS} (DBQ-16) 最大工作电压（污染等级 2，材料组 I）； 符合 CSA 60601-1 和 IEC 60601-1 标准的 2 MOPP（患者保护措施），400V_{RMS} (DWW-16) 和 250V_{RMS} (DW-16) 最大工作电压	DWW-16：单一保护，5700V_{RMS}； DW-16：单一保护，5000V_{RMS}； DBQ-16：单一保护，3000V_{RMS}	DWW-16：增强型绝缘，海拔 ≤ 5000m，热带气候，1450V_{RMS} 最大工作电压； DW-16：增强型绝缘，海拔 ≤ 5000m，热带气候，700V_{RMS} 最大工作电压； DBQ-16：基础型绝缘，海拔 ≤ 5000m，热带气候，400V_{RMS} 最大工作电压	5700V_{RMS} (DWW-16)、5000V_{RMS} (DW-16) 和 3000V_{RMS} (DBQ-16) 增强型绝缘，符合 EN 61010-1 标准，最大工作电压分别为 1000V_{RMS} (DWW-16)、600V_{RMS} (DW-16) 和 300V_{RMS} (DBQ-16)； 5700V_{RMS} (DWW-16)、5000V_{RMS} (DW-16) 和 3000V_{RMS} (DBQ-16) 增强型绝缘，符合 EN 62368-1 标准，最大工作电压分别为 1450V_{RMS} (DWW-16)，600V_{RMS} (DW-16) 和 370V_{RMS} (DBQ-16)
增强型证书：40040142	主合同编号：220991	文件编号：E181974	证书编号：CQC15001121716 (DWx-16) CQC18001199097 (DBQ-16)	客户端 ID 编号：77311

5.8 安全限值

安全限制(1)旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。I/O 发生故障时会导致低电阻接地或连接到电源，如果没有限流电路，则会因为功耗过大而导致芯片过热并损坏隔离栅，甚至可能导致辅助系统出现故障。

参数		测试条件	最小值	典型值	最大值	单位
DWW-16 封装						
I_S	安全输入、输出或电源电流	$R_{\theta JA}$ = 58.3°C/W，V_I = 5.5V，T_J = 150°C，T_A = 25°C，请参阅图 5-1			390	mA
		$R_{\theta JA}$ = 58.3 °C/W，V_I = 3.6 V，T_J = 150°C，T_A = 25°C，请参阅图 5-1			596	mA
		$R_{\theta JA}$ = 58.3°C/W，V_I = 2.75V，T_J = 150°C，T_A = 25°C，请参阅图 5-1			780	mA
P_S	安全输入、输出或总功率	$R_{\theta JA}$ = 58.3°C/W，T_J = 150°C，T_A = 25°C，请参阅图 5-4			2144	mW
T_S	最高安全温度				150	°C
DW-16 封装						
I_S	安全输入、输出或电源电流	$R_{\theta JA}$ = 83.4°C/W，V_I = 5.5V，T_J = 150°C，T_A = 25°C，请参阅图 5-2			273	mA
		$R_{\theta JA}$ = 83.4°C/W，V_I = 3.6V，T_J = 150°C，T_A = 25°C，请参阅图 5-2			416	
		$R_{\theta JA}$ = 83.4°C/W，V_I = 2.75V，T_J = 150°C，T_A = 25°C，请参阅图 5-2			545	
P_S	安全输入、输出或总功率	$R_{\theta JA}$ = 83.4°C/W，T_J = 150°C，T_A = 25°C，请参阅图 5-5			1499	mW
T_S	最高安全温度				150	°C
DBQ-16 封装						

Copyright © 2024 Texas Instruments Incorporated

安全限制(1)旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。I/O 发生故障时会导致低电阻接地或连接到电源，如果没有限流电路，则会因为功耗过大而导致芯片过热并损坏隔离栅，甚至可能导致辅助系统出现故障。

参数		测试条件	最小值	典型值	最大值	单位
I_S	安全输入、输出或电源电流	$R_{\theta JA}$ = 109°C/W，V_I = 5.5V，T_J = 150°C，T_A = 25°C，请参阅图 5-3			209	mA
		$R_{\theta JA}$ = 109°C/W，V_I = 3.6V，T_J = 150°C，T_A = 25°C，请参阅图 5-3			319	
		$R_{\theta JA}$ = 109°C/W，V_I = 2.75V，T_J = 150°C，T_A = 25°C，请参阅图 5-3			417	
P_S	安全输入、输出或总功率	$R_{\theta JA}$ = 109°C/W，T_J = 150°C，T_A = 25°C，请参阅图 5-6			1147	mW
T_S	最高安全温度				150	°C

(1) 最高安全温度 T_S 与器件指定的最大结温 T_J 的值相同。I_S 和 P_S 参数分别表示安全电流和安全功率。请勿超出 I_S 和 P_S 的最大限值。这些限值随环境温度 T_A 的变化而变化。
节 5.4 中的结至空气热阻 $R_{\theta JA}$ 是安装在引线式表面贴装封装高 K 测试板上的器件的热阻。可使用以下公式计算各参数值：
$T_J = T_A + R_{\theta JA} \times P$，其中，P 为器件所耗功率。
$T_{J(max)} = T_S = T_A + R_{\theta JA} \times P_S$，其中，$T_{J(max)}$ 为允许的最大结温。
$P_S = I_S \times V_I$，其中，V_I 为最大输入电压。

Copyright © 2024 Texas Instruments Incorporated

5.9 电气特性 - 5V 电源

V_{CC1} = V_{CC2} = 5V ±10%（在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	I_{OH} = -4mA；请参阅图 6-1	V_{CCO} - 0.4 (1)	4.8		V
V_{OL}	低电平输出电压	I_{OL} = 4 mA；请参阅图 6-1		0.2	0.4	V
$V_{IT+(IN)}$	上升输入开关阈值			0.6 x V_{CCI}	0.7 x V_{CCI}	V
$V_{IT-(IN)}$	下降输入开关阈值		0.3 x V_{CCI}	0.4 x V_{CCI}		V
$V_{I(HYS)}$	输入阈值电压迟滞		0.1 x V_{CCI}	0.2 x V_{CCI}		V
I_{IH}	高电平输入电流	在 INx 处，V_{IH} = V_{CCI} (1)			10	μA
I_{IL}	低电平输入电流	在 INx 处，V_{IL} = 0V	-10			μA
I_{IH}	高电平输入电流	在 ENx 处，V_{IH} = V_{CCI} (1)			20	μA
I_{IL}	低电平输入电流	在 ENx 处，V_{IL} = 0V	-20			μA
CMTI	共模瞬态抗扰度	V_I = V_{CCI} 或 0V，V_{CM} = 1200V；请参阅图 6-4	85	100		kV/μs
C_I	输入电容 (2)	V_I = V_{CC}/2 + 0.4×sin(2πft)，f = 1MHz，V_{CC} = 5V		2		pF

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}
(2) 输入引脚到同侧大地端的测量结果。

Copyright © 2024 Texas Instruments Incorporated

5.10 电源电流特性 - 5V 电源

V_{CC1} = V_{CC2} = 5V ±10%（在建议运行条件下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISO7740-Q1							
电源电流 - 禁用	EN2 = 0V；V_I = V_{CC1} (1)(ISO7740-Q1)；V_I = 0V（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		1.2	2.3	mA
			I_{CC2}		0.3	0.8	
	EN2 = 0V；V_I = 0V (1)(ISO7740-Q1)；V_I = V_{CC1}（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		5.5	7.8	
			I_{CC2}		0.3	0.8	
电源电流 - 直流信号	EN2 = V_{CC2}；V_I = V_{CC1} (1)(ISO7740-Q1)；V_I = 0V（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		1.2	2.3	
			I_{CC2}		2	3.6	
	EN2 = V_{CC2}；V_I = 0V (ISO7740-Q1)；V_I = V_{CC1}（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		5.5	7.8	
			I_{CC2}		2.2	3.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		3.3	4.7	
			I_{CC2}		2.3	4	
		10Mbps	I_{CC1}		3.4	4.9	
			I_{CC2}		4.2	6.4	
		100Mbps	I_{CC1}		3.8	6.6	
			I_{CC2}		22.7	29.5	
ISO7741-Q1							
电源电流 - 禁用	EN1 = EN2 = 0V；V_I = V_{CCI} (ISO7741-Q1)；V_I = 0V（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		1	2.2	mA
			I_{CC2}		0.8	1.6	
	EN1 = EN2 = 0V；V_I = 0V (ISO7741-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		4.3	6.3	
			I_{CC2}		1.8	2.8	
电源电流 - 直流信号	EN1 = EN2 = V_{CCI}；V_I = V_{CCI} (1)(ISO7741-Q1)；V_I = 0V（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		1.5	2.9	
			I_{CC2}		2	3.7	
	EN1 = EN2 = V_{CCI}；V_I = 0V (ISO7741-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		4.8	6.8	
			I_{CC2}		3.2	5.2	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		3.2	4.8	
			I_{CC2}		2.8	4.6	
		10Mbps	I_{CC1}		3.7	5.5	
			I_{CC2}		4.2	6.4	
		100Mbps	I_{CC1}		8.6	12.5	
			I_{CC2}		18	24	
ISO7742-Q1							
电源电流 - 禁用	EN1 = EN2 = 0V；V_I = V_{CCI} (1)(ISO7742-Q1)；V_I = 0V（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		0.9	2	mA
	EN1 = EN2 = 0V；V_I = 0V (1)(ISO7742-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		3	4.6	
电源电流 - 直流信号	EN1 = EN2 = V_{CCI}；V_I = V_{CCI} (1)(ISO7742-Q1)；V_I = 0V（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		1.7	3.5	
	EN1 = EN2 = V_{CCI}；V_I = 0V (ISO7742-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		4	6	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}、I_{CC2}		3	4.9	
		10Mbps	I_{CC1}、I_{CC2}		4	6	
		100Mbps	I_{CC1}、I_{CC2}		13.4	18.3	

(1) V_{CCI} = 输入侧 V_{CC}

Copyright © 2024 Texas Instruments Incorporated

5.11 电气特性 - 3.3V 电源

V_{CC1} = V_{CC2} = 3.3V ±10%（在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	I_{OH} = -2mA；请参阅图 6-1	V_{CCO} - 0.3 (1)	3.2		V
V_{OL}	低电平输出电压	I_{OL} = 2 mA；请参阅图 6-1		0.1	0.3	V
$V_{IT+(IN)}$	上升输入开关阈值			0.6 x V_{CCI}	0.7 x V_{CCI} (1)	V
$V_{IT-(IN)}$	下降输入开关阈值		0.3 x V_{CCI}	0.4 x V_{CCI}		V
$V_{I(HYS)}$	输入阈值电压迟滞		0.1 x V_{CCI}	0.2 x V_{CCI}		V
I_{IH}	高电平输入电流	在 INx 处，V_{IH} = V_{CCI} (1)			10	µA
I_{IL}	低电平输入电流	在 INx 处，V_{IL} = 0V	-10			µA
I_{IH}	高电平输入电流	在 ENx 处，V_{IH} = V_{CCI} (1)			30	µA
I_{IL}	低电平输入电流	在 ENx 处，V_{IL} = 0V	-30			µA
CMTI	共模瞬态抗扰度	V_I = V_{CCI} 或 0V，V_{CM} = 1200V；请参阅图 6-4	85	100		kV/µs

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}

Copyright © 2024 Texas Instruments Incorporated

5.12 电源电流特性 - 3.3V 电源

V_{CC1} = V_{CC2} = 3.3V ±10%（在建议运行条件下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISO7740-Q1							
电源电流 - 禁用	EN2 = 0V；V_I = V_{CC1} (1)(ISO7740-Q1)；V_I = 0V（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		1.2	2.3	mA
			I_{CC2}		0.3	0.7	
	EN2 = 0V；V_I = 0V (1)(ISO7740-Q1)；V_I = V_{CC1}（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		5.5	7.8	
			I_{CC2}		0.3	0.7	
电源电流 - 直流信号	EN2 = V_{CC2}；V_I = V_{CC1} (1)(ISO7740-Q1)；V_I = 0V（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		1.2	2.2	
			I_{CC2}		1.9	3.6	
	EN2 = V_{CC2}；V_I = 0V (ISO7740-Q1)；V_I = V_{CC1}（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		5.5	7.8	
			I_{CC2}		2.2	3.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		3.3	4.7	
			I_{CC2}		2.2	3.9	
		10Mbps	I_{CC1}		3.4	4.7	
			I_{CC2}		3.6	5.6	
		100Mbps	I_{CC1}		3.3	5.7	
			I_{CC2}		17	22.3	
ISO7741-Q1							
电源电流 - 禁用	EN1 = EN2 = 0V；V_I = V_{CCI} (ISO7741-Q1)；V_I = 0V（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		1	2.1	mA
			I_{CC2}		0.8	1.5	
	EN1 = EN2 = 0V；V_I = 0V (ISO7741-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		4.3	6.3	
			I_{CC2}		1.9	2.7	
电源电流 - 直流信号	EN1 = EN2 = V_{CCI}；V_I = V_{CCI} (1)(ISO7741-Q1)；V_I = 0V（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		1.5	2.8	
			I_{CC2}		2	3.7	
	EN1 = EN2 = V_{CCI}；V_I = 0V (ISO7741-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		4.8	6.8	
			I_{CC2}		3.2	5.1	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		3.2	4.7	
			I_{CC2}		2.7	4.5	
		10Mbps	I_{CC1}		3.5	5.2	
			I_{CC2}		3.7	5.8	
		100Mbps	I_{CC1}		6.8	10	
			I_{CC2}		13.7	18.6	
ISO7742-Q1							
电源电流 - 禁用	EN1 = EN2 = 0V；V_I = V_{CCI} (1)(ISO7742-Q1)；V_I = 0V（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		0.9	2	mA
	EN1 = EN2 = 0V；V_I = 0V (1)(ISO7742-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		3	4.6	
电源电流 - 直流信号	EN1 = EN2 = V_{CCI}；V_I = V_{CCI} (1)(ISO7742-Q1)；V_I = 0V（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		1.7	3.4	
	EN1 = EN2 = V_{CCI}；V_I = 0V (ISO7742-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		4	5.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}、I_{CC2}		2.9	4.8	
		10Mbps	I_{CC1}、I_{CC2}		3.6	5.6	
		100Mbps	I_{CC1}、I_{CC2}		10.3	14.4	

(1) V_{CCI} = 输入侧 V_{CC}

Copyright © 2024 Texas Instruments Incorporated

5.13 电气特性 - 2.5V 电源

V_{CC1} = V_{CC2} = 2.5V ±10%（在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	I_{OH} = -1mA；请参阅图 6-1	V_{CCO} - 0.2(1)	2.45		V
V_{OL}	低电平输出电压	I_{OL} = 1 mA；请参阅图 6-1		0.05	0.2	V
$V_{IT+(IN)}$	上升输入开关阈值			0.6 x V_{CCI}	0.7 x V_{CCI}	V
$V_{IT-(IN)}$	下降输入开关阈值		0.3 x V_{CCI}	0.4 x V_{CCI}		V
$V_{I(HYS)}$	输入阈值电压迟滞		0.1 x V_{CCI}	0.2 x V_{CCI}		V
I_{IH}	高电平输入电流	在 INx 处，V_{IH} = V_{CCI} (1)			10	μA
I_{IL}	低电平输入电流	在 INx 处，V_{IL} = 0V	-10			μA
I_{IH}	高电平输入电流	在 ENx 处，V_{IH} = V_{CCI} (1)			30	μA
I_{IL}	低电平输入电流	在 ENx 处，V_{IL} = 0V	-30			μA
CMTI	共模瞬态抗扰度	V_I = V_{CCI} 或 0V，V_{CM} = 1200V；请参阅图 6-4	85	100		kV/μs

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}

Copyright © 2024 Texas Instruments Incorporated

5.14 电源电流特性 - 2.5V 电源

V_{CC1} = V_{CC2} = 2.5V ±10%（在建议运行条件下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISO7740-Q1							
电源电流 - 禁用	EN2 = 0V；V_I = V_{CC1} (1)(ISO7740-Q1)；V_I = 0V（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		1.2	2.2	mA
			I_{CC2}		0.3	0.7	
	EN2 = 0V；V_I = 0V (1)(ISO7740-Q1)；V_I = V_{CC1}（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		5.5	7.8	
			I_{CC2}		0.3	0.7	
电源电流 - 直流信号	EN2 = V_{CC2}；V_I = V_{CC1} (1)(ISO7740-Q1)；V_I = 0V（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		1.2	2.2	
			I_{CC2}		1.9	3.6	
	EN2 = V_{CC2}；V_I = 0V (ISO7740-Q1)；V_I = V_{CC1}（带有后缀 F 的 ISO7740-Q1）		I_{CC1}		5.4	7.8	
			I_{CC2}		2.2	3.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		3.3	4.7	
			I_{CC2}		2.2	3.9	
		10Mbps	I_{CC1}		3.4	4.8	
			I_{CC2}		3.2	5.1	
		100Mbps	I_{CC1}		3.2	5.5	
			I_{CC2}		13	17.7	
ISO7741-Q1							
电源电流 - 禁用	EN1 = EN2 = 0V；V_I = V_{CCI} (ISO7741-Q1)；V_I = 0V（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		1	2.2	mA
			I_{CC2}		0.8	2.8	
	EN1 = EN2 = 0V；V_I = 0V (ISO7741-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		4.3	6.3	
			I_{CC2}		1.8	2.8	
电源电流 - 直流信号	EN1 = EN2 = V_{CCI}；V_I = V_{CCI} (1)(ISO7741-Q1)；V_I = 0V（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		1.4	2.9	
			I_{CC2}		2	3.9	
	EN1 = EN2 = V_{CCI}；V_I = 0V (ISO7741-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7741-Q1）		I_{CC1}		4.7	6.8	
			I_{CC2}		3.2	5.21	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		3.1	4.8	
			I_{CC2}		2.7	4.7	
		10Mbps	I_{CC1}		3.4	5.2	
			I_{CC2}		3.5	5.64	
		100Mbps	I_{CC1}		5.6	8.7	
			I_{CC2}		10.8	15	
ISO7742-Q1							
电源电流 - 禁用	EN1 = EN2 = 0V；V_I = V_{CCI} (1)(ISO7742-Q1)；V_I = 0V（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		0.9	1.9	mA
	EN1 = EN2 = 0V；V_I = 0V (1)(ISO7742-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		3	4.6	
电源电流 - 直流信号	EN1 = EN2 = V_{CCI}；V_I = V_{CCI} (1)(ISO7742-Q1)；V_I = 0V（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		1.7	3.4	
	EN1 = EN2 = V_{CCI}；V_I = 0V (ISO7742-Q1)；V_I = V_{CCI}（带有后缀 F 的 ISO7742-Q1）		I_{CC1}、I_{CC2}		4	5.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}、I_{CC2}		2.9	4.7	
		10Mbps	I_{CC1}、I_{CC2}		3.4	5.4	
		100Mbps	I_{CC1}、I_{CC2}		8.3	11.9	

(1) V_{CCI} = 输入侧 V_{CC}

Copyright © 2024 Texas Instruments Incorporated

5.15 开关特性 - 5V 电源

V_{CC1} = V_{CC2} = 5V ±10%（在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅图 6-1	6	10.7	17	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$			0	5.9	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			4	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				4.4	ns
t_r	输出信号上升时间	请参阅图 6-1		2.4	3.9	ns
t_f	输出信号下降时间			2.4	3.9	ns
t_{PHZ}	禁用传播延时，高电平至高阻抗输出	请参阅图 6-2		9	22	ns
t_{PLZ}	禁用传播延时，低电平至高阻抗输出			9	20	ns
t_{PZH}	启用传播延时，高阻抗至高电平输出，适用于 ISO774x			7	20	ns
	启用传播延时，高阻抗至高电平输出，适用于带有后缀 F 的 ISO774x			3	8.5	µs
t_{PZL}	启用传播延时，高阻抗至低电平输出，适用于 ISO774x			3	8.5	µs
	启用传播延时，高阻抗至低电平输出，适用于带有后缀 F 的 ISO774x			7	20	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅图 6-4		0.1	0.3	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 2^{16} – 1		0.8		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

Copyright © 2024 Texas Instruments Incorporated

5.16 开关特性 - 3.3V 电源

V_{CC1} = V_{CC2} = 3.3V ±10%（在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅图 6-1	6	11	18.5	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$			0.1	5.9	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			4.4	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				5	ns
t_r	输出信号上升时间	请参阅图 6-1		1.3	3	ns
t_f	输出信号下降时间			1.3	3	ns
t_{PHZ}	禁用传播延时，高电平至高阻抗输出	请参阅图 6-2		17	31	ns
t_{PLZ}	禁用传播延时，低电平至高阻抗输出			17	30	ns
t_{PZH}	启用传播延时，高阻抗至高电平输出，适用于 ISO774x			17	30	ns
	启用传播延时，高阻抗至高电平输出，适用于带有后缀 F 的 ISO774x			3.2	8.5	µs
t_{PZL}	启用传播延时，高阻抗至低电平输出，适用于 ISO774x			3.2	8.5	µs
	启用传播延时，高阻抗至低电平输出，适用于带有后缀 F 的 ISO774x			17	30	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅图 6-4		0.1	0.3	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 2^{16} – 1		0.9		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

Copyright © 2024 Texas Instruments Incorporated

5.17 开关特性 - 2.5V 电源

V_{CC1} = V_{CC2} = 2.5V ±10%（在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅图 6-1	7.5	12	21	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$			0.2	5.9	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			4.4	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				5.3	ns
t_r	输出信号上升时间	请参阅图 6-1		1	3.5	ns
t_f	输出信号下降时间			1	3.5	ns
t_{PHZ}	禁用传播延时，高电平至高阻抗输出	请参阅图 6-2		22	41	ns
t_{PLZ}	禁用传播延时，低电平至高阻抗输出			22	40	ns
t_{PZH}	启用传播延时，高阻抗至高电平输出，适用于 ISO774x			18	40	ns
	启用传播延时，高阻抗至高电平输出，适用于带有后缀 F 的 ISO774x			3.3	8.5	µs
t_{PZL}	启用传播延时，高阻抗至低电平输出，适用于 ISO774x			3.3	8.5	µs
	启用传播延时，高阻抗至低电平输出，适用于带有后缀 F 的 ISO774x			18	40	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅图 6-4		0.1	0.3	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 2^{16} – 1		0.7		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

Copyright © 2024 Texas Instruments Incorporated

5.18 绝缘特性曲线

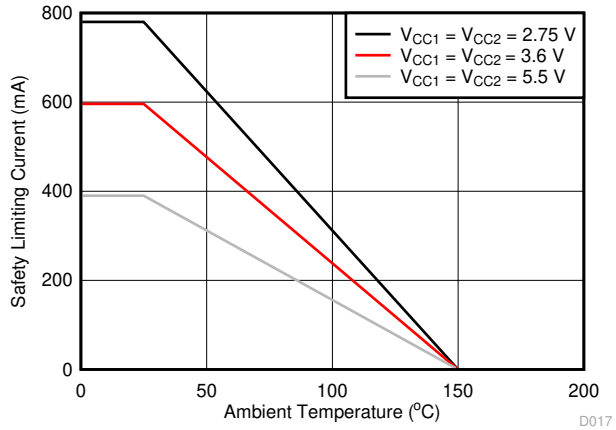


图 5-1. DWW-16 封装安全限制电流的热降额曲线

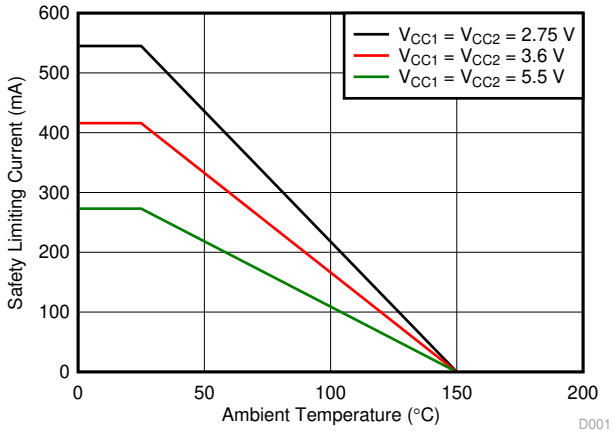


图 5-2. DW-16 封装安全限制电流的热降额曲线

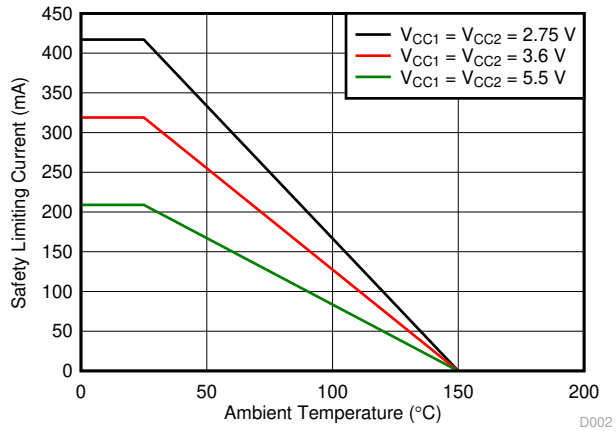


图 5-3. DBQ-16 封装安全限制电流的热降额曲线

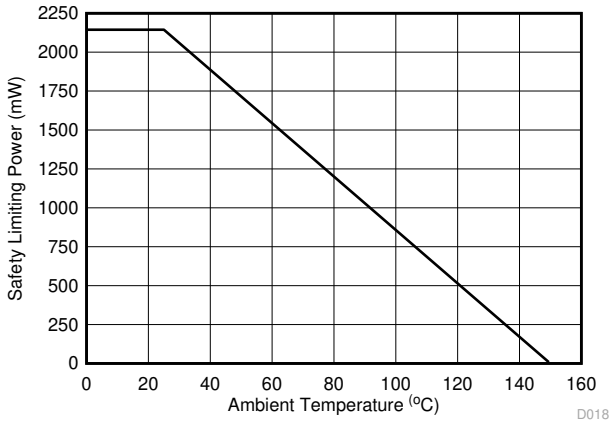


图 5-4. DWW-16 封装安全限制功率的热降额曲线

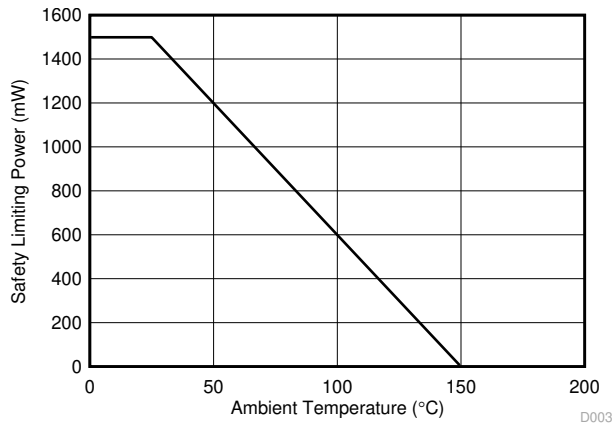


图 5-5. DW-16 封装安全限制功率的热降额曲线

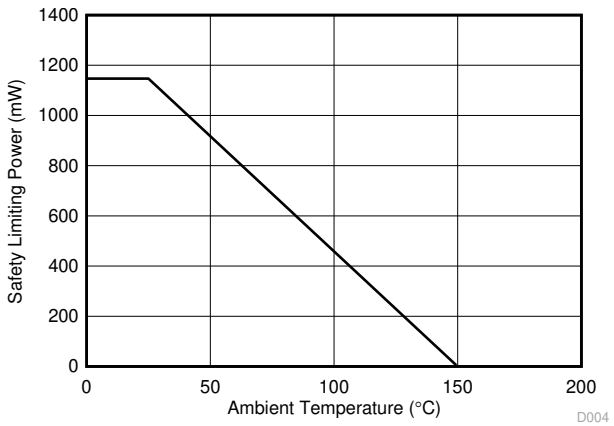
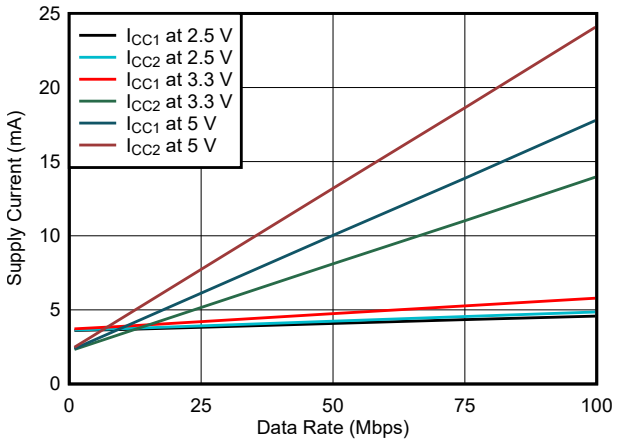


图 5-6. DBQ-16 封装安全限制功率的热降额曲线

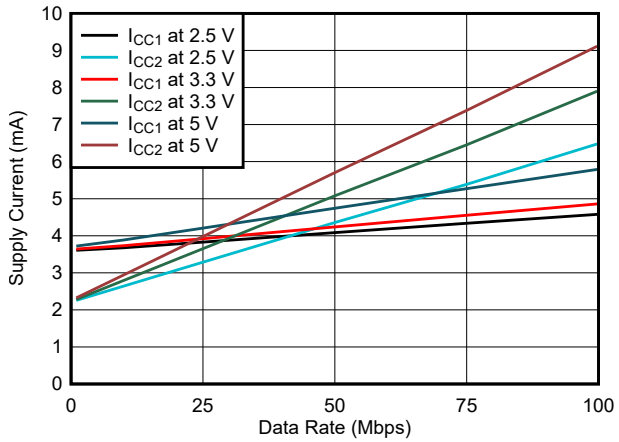
Copyright © 2024 Texas Instruments Incorporated

5.19 典型特性



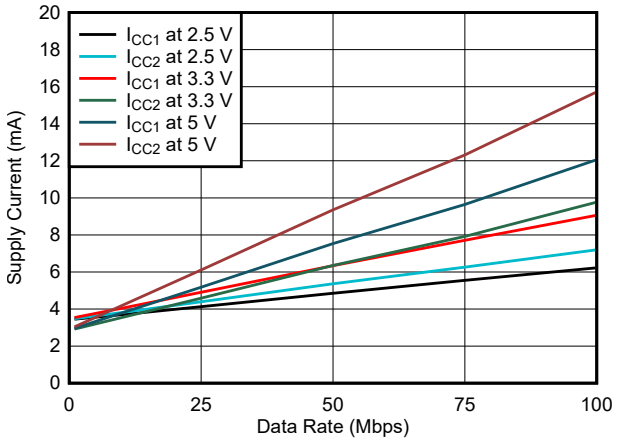
T_A = 25°C C_L = 15pF

图 5-7. ISO7740-Q1 电源电流与数据速率间的关系（具有 15pF 负载）



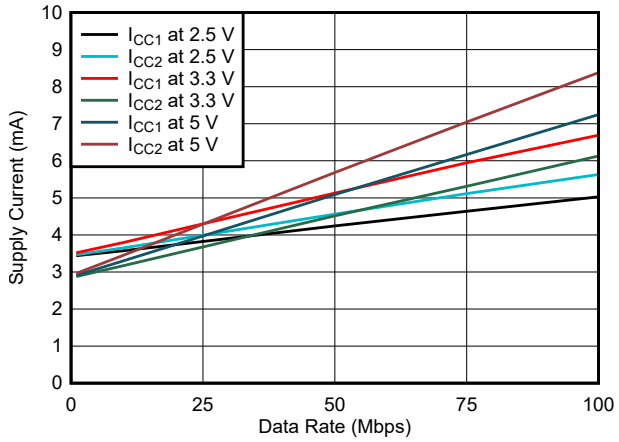
T_A = 25°C C_L = 无负载

图 5-8. ISO7740-Q1 电源电流与数据速率间的关系（无负载）



T_A = 25°C C_L = 15pF

图 5-9. ISO7741-Q1 电源电流与数据速率间的关系（具有 15pF 负载）



T_A = 25°C C_L = 无负载

图 5-10. ISO7741-Q1 电源电流与数据速率间的关系（无负载）

Copyright © 2024 Texas Instruments Incorporated

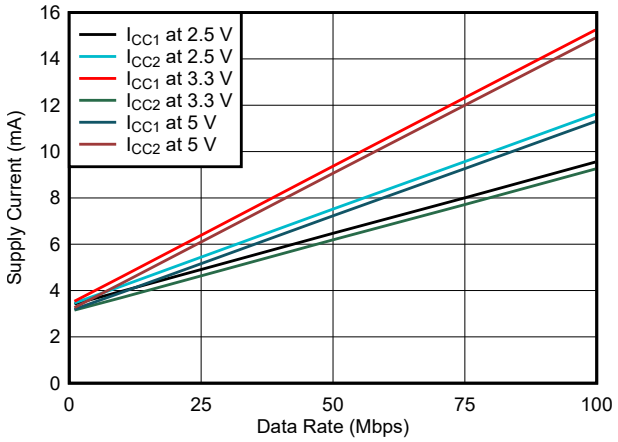


图 5-11. ISO7742-Q1 电源电流与数据速率间的关系（具有 15pF 负载）

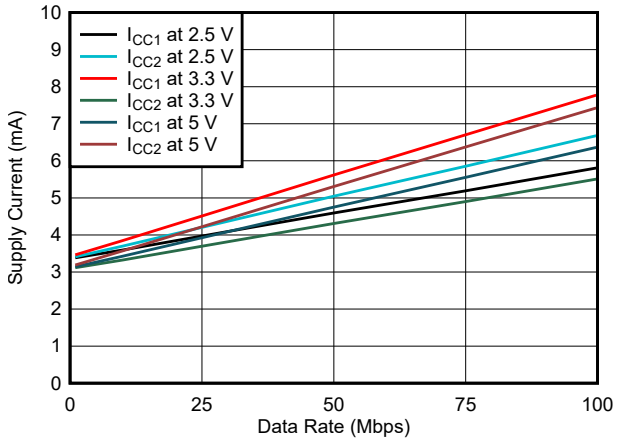


图 5-12. ISO7742-Q1 电源电流与数据速率间的关系（无负载）

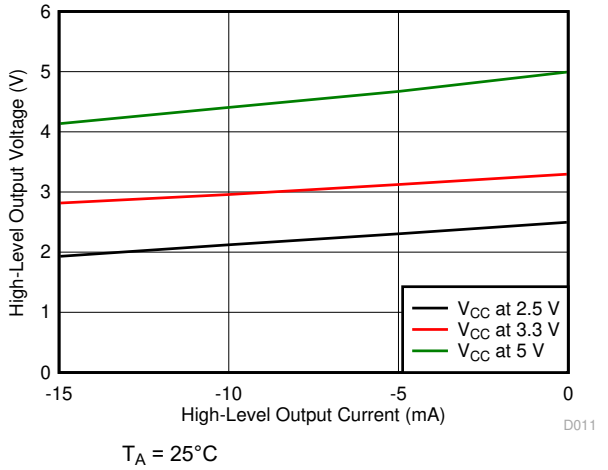


图 5-13. 高电平输出电压与高电平输出电流间的关系

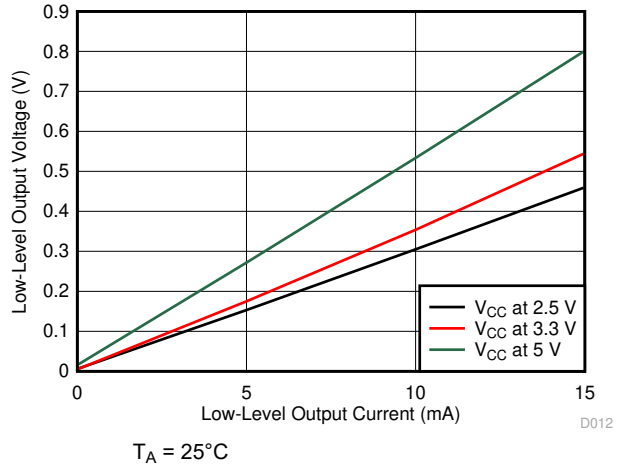


图 5-14. 低电平输出电压与低电平输出电流间的关系

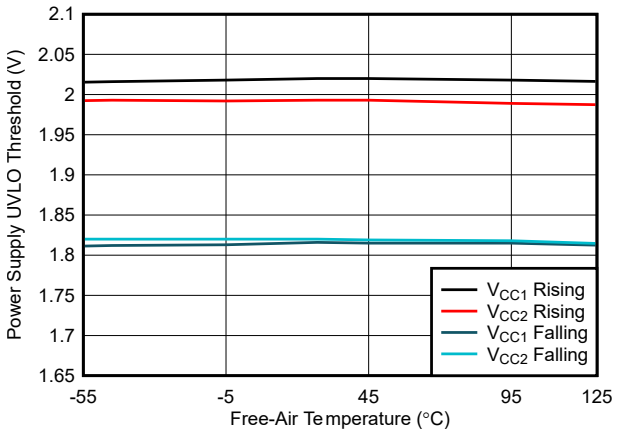


图 5-15. 电源欠压阈值与自然通风条件下的温度间的关系

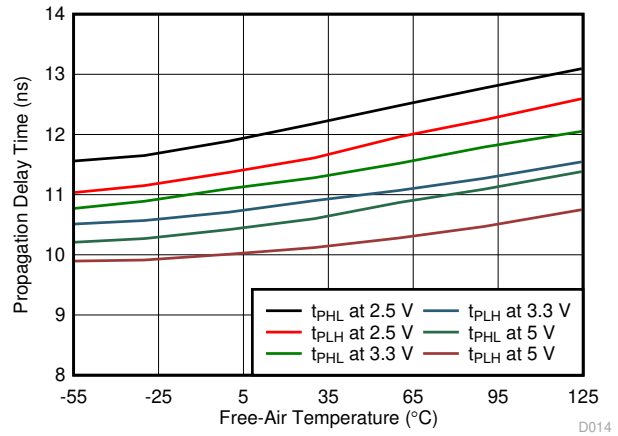
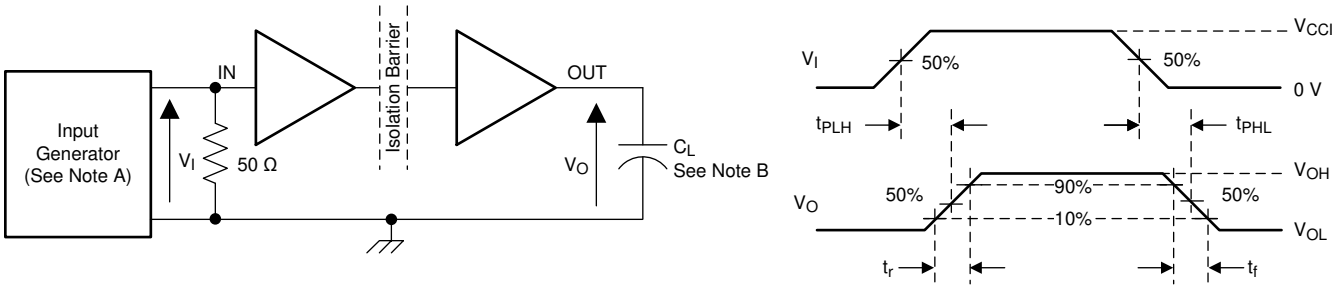


图 5-16. 传播延迟时间与自然通风条件下的温度间的关系

Copyright © 2024 Texas Instruments Incorporated

6 参数测量信息

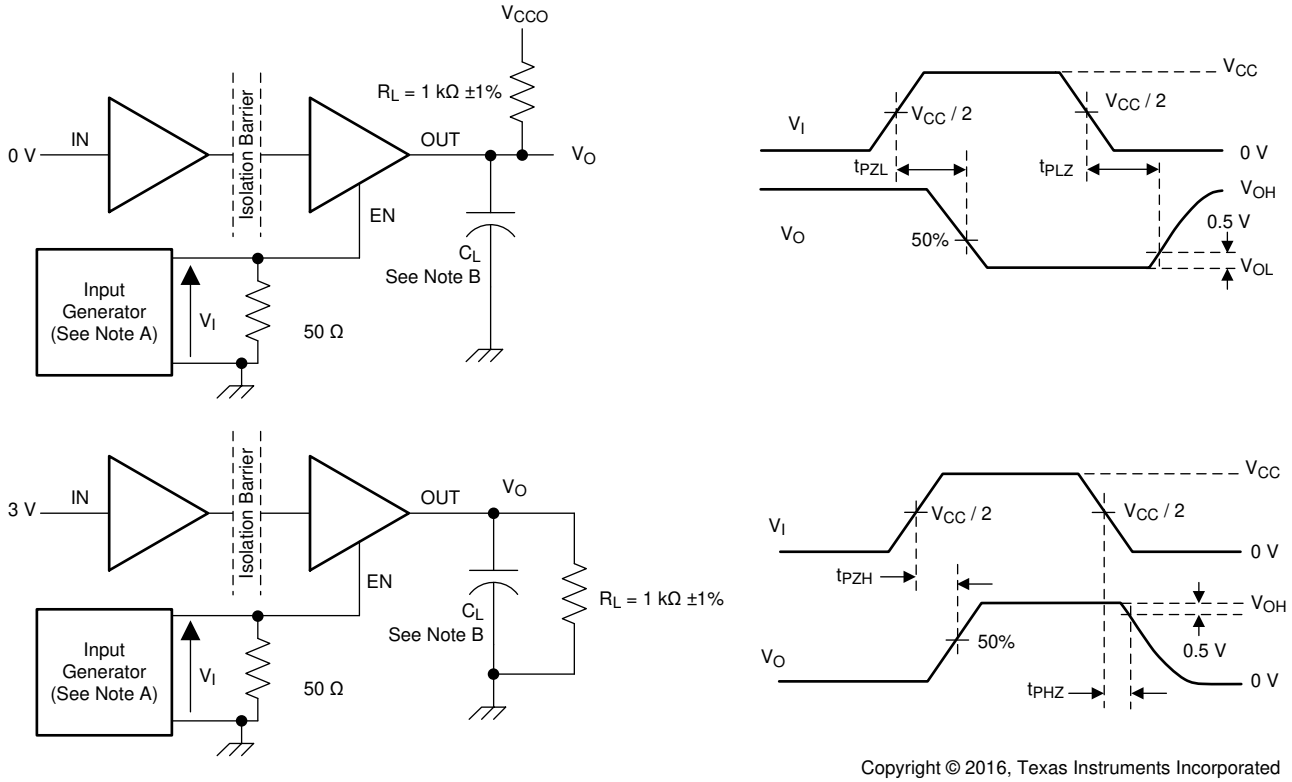


Copyright © 2016, Texas Instruments Incorporated

A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 50kHz，50% 占空比，t_r ≤ 3ns，t_f ≤ 3ns，Z_O = 50 Ω。输入端需要 50 Ω 电阻器来端接输入发生器信号。实际应用中并不需要 50 Ω 电阻器。

B. C_L = 15pF 并包含 ±20% 范围内的仪表和设备电容。

图 6-1. 开关特性测试电路和电压波形



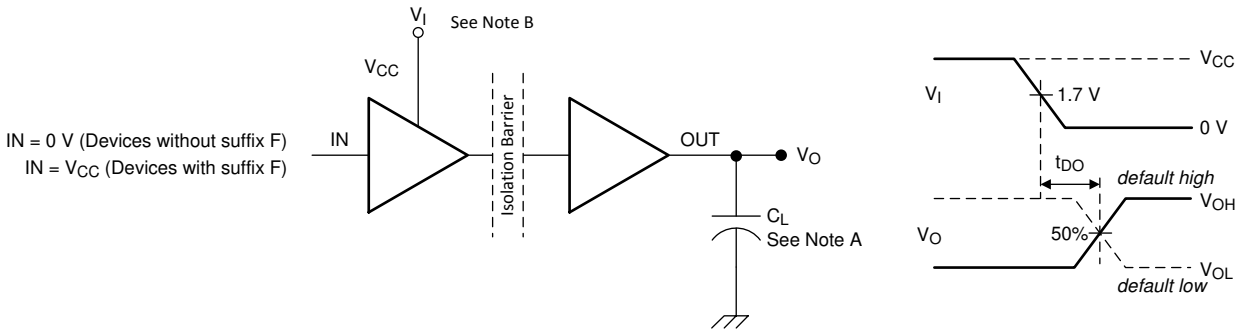
Copyright © 2016, Texas Instruments Incorporated

A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 10kHz，50% 占空比，t_r ≤ 3ns，t_f ≤ 3ns，Z_O = 50 Ω。

B. C_L = 15pF 并包含 ±20% 范围内的仪表和设备电容。

图 6-2. 启用/禁用传播延时时间测试电路和波形

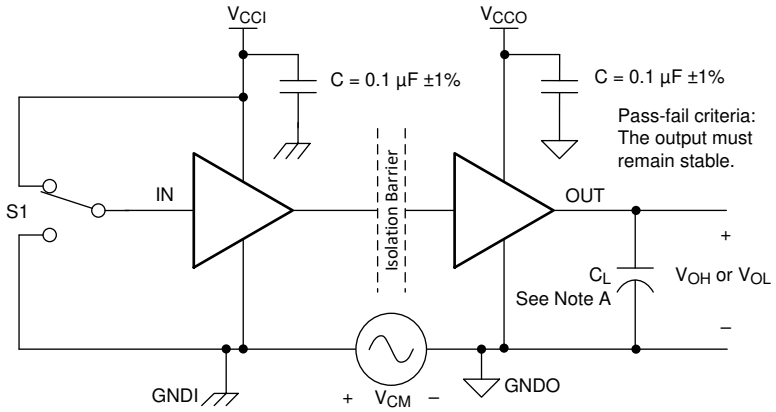
Copyright © 2024 Texas Instruments Incorporated



A. C_L = 15pF 并包含 ±20% 范围内的仪表和设备电容。

B. 电源电压斜升速率 = 10mV/ns

图 6-3. 默认输出延时时间测试电路和电压波形



A. C_L = 15pF 并包含 ±20% 范围内的仪表和设备电容。

图 6-4. 共模瞬态抗扰度测试电路

7 详细说明

7.1 概述

ISO774x-Q1 系列器件采用开关键控 (OOK) 调制方案，可通过基于二氧化硅的隔离栅传输数字数据。发送器通过隔离栅发送高频载波来表示一种数字状态，而不发送信号则表示另一种数字状态。接收器在高级信号调节后对信号进行解调并通过缓冲器级产生输出。如果 ENx 引脚为低电平，则输出变为高阻抗。ISO774x-Q1 器件还采用了先进的电路技术，可充分提高 CMTI 性能，并有效减少由高频载波和 IO 缓冲器开关产生的辐射发射。图 7-1 为数字电容隔离器的概念方框图，展示了典型通道的功能方框图。

7.2 功能方框图

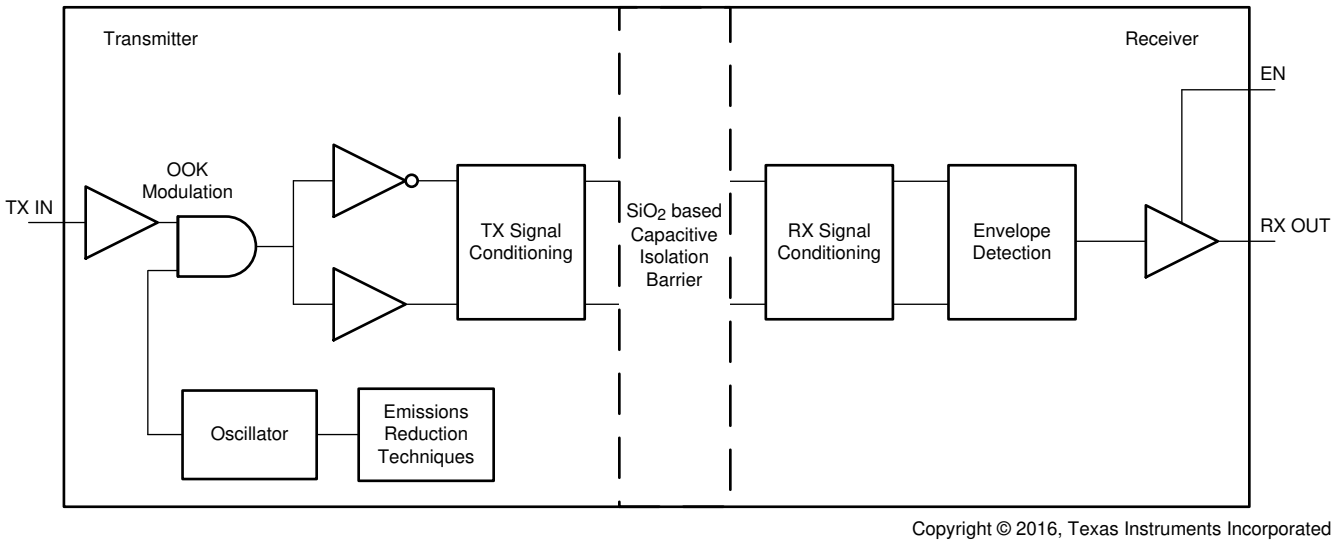


图 7-1. 数字电容隔离器的概念框图

图 7-2 所示为开关键控方案工作原理的概念细节。

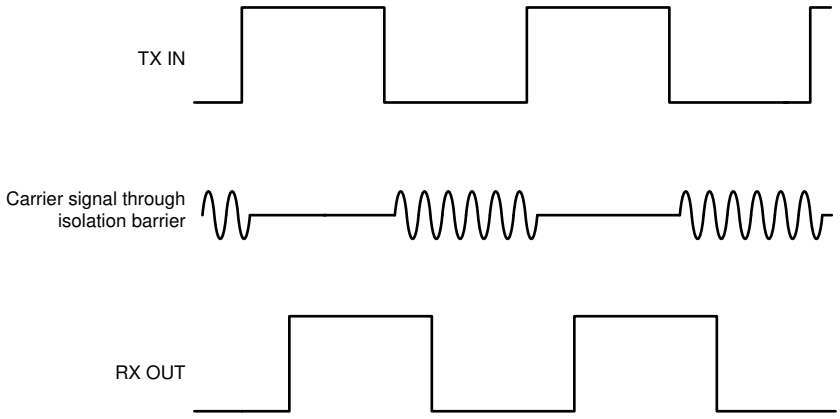


图 7-2. 基于开关键控 (OOK) 的调制方案

Copyright © 2024 Texas Instruments Incorporated

7.3 特性说明

表 7-1 汇总了器件特性。

表 7-1. 器件特性

器件型号	通道方向	最大数据速率	默认输出	封装	隔离额定值(1)
ISO7740-Q1	4 个正向，0 个反向	100 Mbps	高	DW-16	$5000V_{RMS}/8000V_{PK}$
				DBQ-16	$3000V_{RMS}/4242V_{PK}$
带有后缀 F 的 ISO7740-Q1	4 个正向，0 个反向	100Mbps	低	DW-16	$5000V_{RMS}/8000V_{PK}$
				DBQ-16	$3000V_{RMS}/4242V_{PK}$
ISO7741-Q1	3 个正向，1 个反向	100 Mbps	高	DWW-16	$5700V_{RMS}/8000V_{PK}$
				DW-16	$5000V_{RMS}/8000V_{PK}$
				DBQ-16	$3000V_{RMS}/4242V_{PK}$
带有后缀 F 的 ISO7741-Q1	3 个正向，1 个反向	100Mbps	低	DWW-16	$5700V_{RMS}/8000V_{PK}$
				DW-16	$5000V_{RMS}/8000V_{PK}$
				DBQ-16	$3000V_{RMS}/4242V_{PK}$
ISO7742-Q1	2 个正向，2 个反向	100 Mbps	高	DW-16	$5000V_{RMS}/8000V_{PK}$
				DBQ-16	$3000V_{RMS}/4242V_{PK}$
带有后缀 F 的 ISO7742-Q1	2 个正向，2 个反向	100Mbps	低	DW-16	$5000V_{RMS}/8000V_{PK}$
				DBQ-16	$3000V_{RMS}/4242V_{PK}$

(1) 有关详细的隔离等级，请参阅节 5.7。

7.3.1 电磁兼容性 (EMC) 注意事项

恶劣工业环境中的很多应用都对静电放电 (ESD)、电气快速瞬变 (EFT)、浪涌和电磁辐射等干扰非常敏感。IEC 61000-4-x 和 CISPR 22 等国际标准对这些电磁干扰进行了规定。尽管系统级性能和可靠性在很大程度上取决于应用电路板设计和布局，但 ISO774x-Q1 系列器件包含很多芯片级设计改进，可增强整体系统稳健性。其中的一些改进包括：

- 输入和输出信号引脚以及芯片间接合焊盘具有可靠的 ESD 保护单元。
- ESD 单元与电源和接地引脚之间采用低电阻连接。
- 高压隔离电容器具有增强性能，能够更好地耐受 ESD、EFT 和浪涌事件。
- 片上去耦电容器更大，可通过低阻抗路径旁路不良的高能信号。
- PMOS 和 NMOS 器件通过防护环互相隔离，从而避免触发寄生 SCR。
- 通过提供纯差分内部运行，减少隔离栅上的共模电流。

Copyright © 2024 Texas Instruments Incorporated

7.4 器件功能模式

表 7-2 列出了 ISO774x-Q1 器件的功能模式。

表 7-2. 功能表

V_{CCI} (1)	V_{CCO}	输入 (INx)(3)	输出使能 (ENx)	输出 (OUTx)	注释
PU	PU	H	H 或开路	H	正常运行： 通道输出假定输入的逻辑状态。
		L	H 或开路	L	
		开路	H 或开路	默认值	默认模式：INx 断开时，相应通道输出进入默认逻辑状态。ISO774x-Q1 默认为*高电平*，而带后缀 F 的 ISO774x-Q1 则默认为*低电平*。
X	PU	X	L	Z	输出使能值偏低，会导致输出为高阻抗。
PD	PU	X	H 或开路	默认值	默认模式：V_{CCI} 未上电时，通道输出根据所选默认选项假定逻辑状态。ISO774x-Q1 默认为*高电平*，而带后缀 F 的 ISO774x-Q1 则默认为*低电平*。 V_{CCI} 从未上电转换为上电时，通道输出假定输入的逻辑状态。 V_{CCI} 从上电转换为未上电时，通道输出假定所选默认状态。
X	PD	X	X	不确定	V_{CCO} 未上电时，通道输出不确定(2). V_{CCO} 从未上电转换为上电时，通道输出假定输入的逻辑状态。

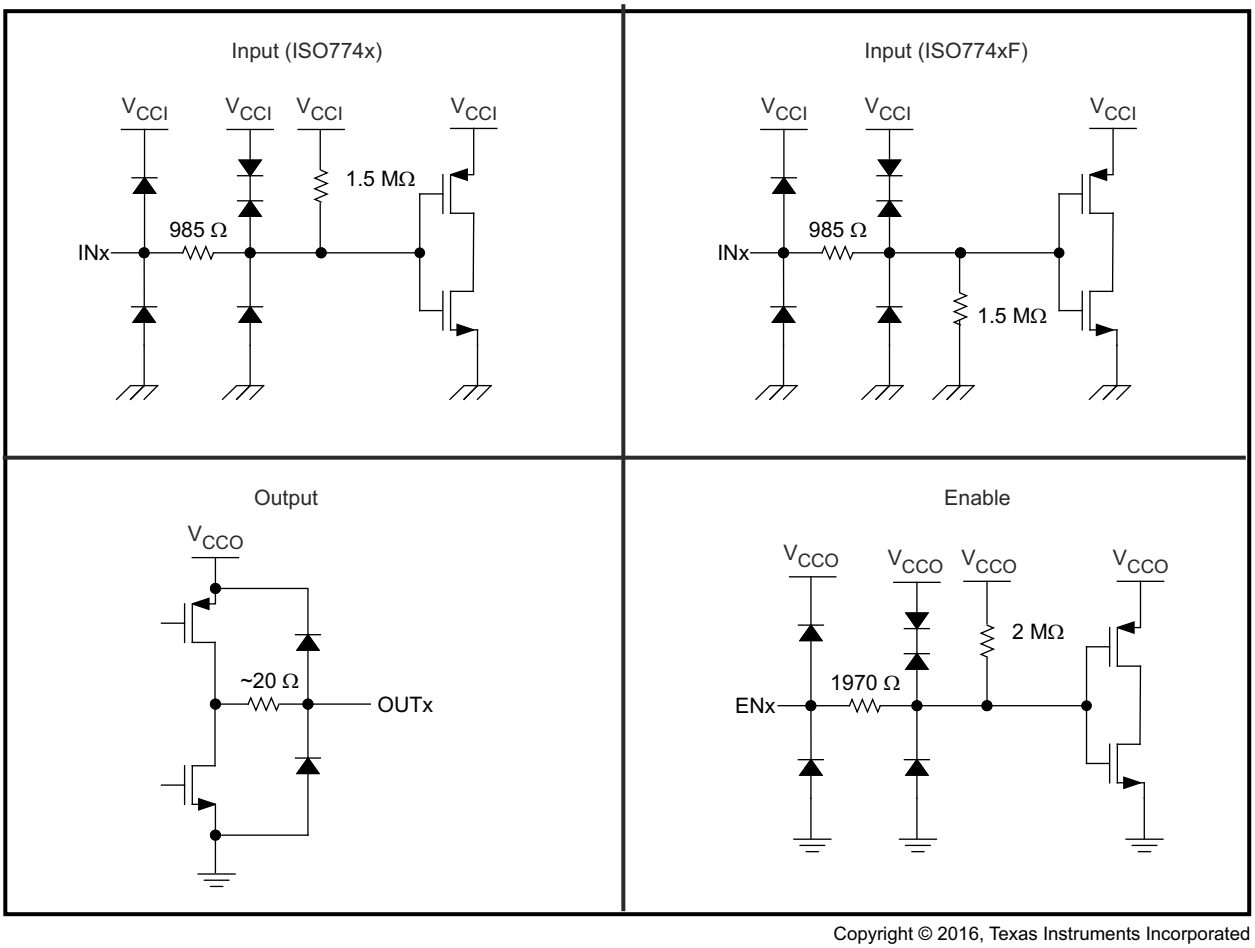
(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}；PU = 上电 (V_{CC} ≥ 2.25V)；PD = 断电 (V_{CC} ≤ 1.7V)；X = 不相关；H = 高电平；L = 低电平；Z = 高阻抗

(2) 当 1.7V < V_{CCI} 且 V_{CCO} < 2.25V 时，输出为不确定状态。

(3) 强驱动输入信号可通过内部保护二极管为浮动 V_{CC} 提供微弱的电能，导致输出不确定。

Copyright © 2024 Texas Instruments Incorporated

7.4.1 器件 I/O 原理图



Copyright © 2016, Texas Instruments Incorporated

图 7-3. 器件 I/O 原理图

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计实现，以确认系统功能。

8.1 应用信息

ISO774x-Q1 器件是高性能四通道数字隔离器。这些器件每侧都配有使能引脚，可用于在多主驱动应用中将各自的输出置于高阻抗状态，也可用于降低功耗。ISO774x-Q1 器件采用单端 CMOS 逻辑开关技术。V_{CC1} 和 V_{CC2} 这两个电源的电压范围均为 2.25V 至 5.5V。使用数字隔离器进行设计时，请注意由于采用的是单端设计结构，数字隔离器不符合任何特定的接口标准，并仅用于隔离单端 CMOS 或 TTL 数字信号线。不管接口类型或标准如何，隔离器通常都放在数据控制器（即 µC 或 UART）和数据转换器或数据线收发器之间。

8.2 典型应用

图 8-1 显示了典型的隔离式 CAN 接口实现。

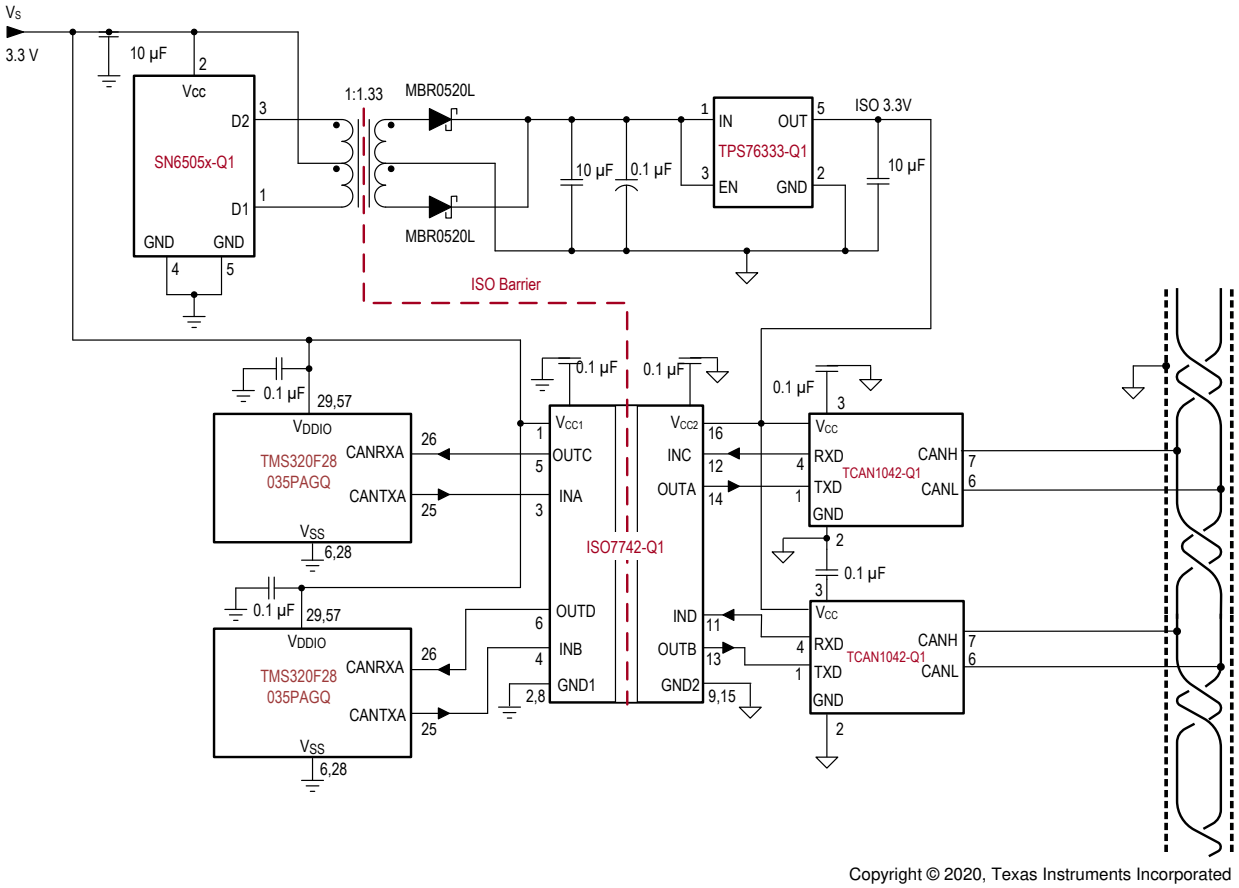


图 8-1. 典型隔离式 CAN 应用电路

Copyright © 2024 Texas Instruments Incorporated

8.2.1 设计要求

若要使用这些器件进行设计，请使用表 8-1 中所列参数。

表 8-1. 设计参数

参数	值
电源电压：V_{CC1} 和 V_{CC2}	2.25 至 5.5 V
V_{CC1} 和 GND1 之间的去耦电容器	0.1μF
V_{CC2} 和 GND2 之间的去耦电容器	0.1μF

8.2.2 详细设计过程

不同于需要外部元件来提高性能、提供偏置或限制电流的光耦合器，ISO774x-Q1 系列器件仅需两个外部旁路电容器即可工作。

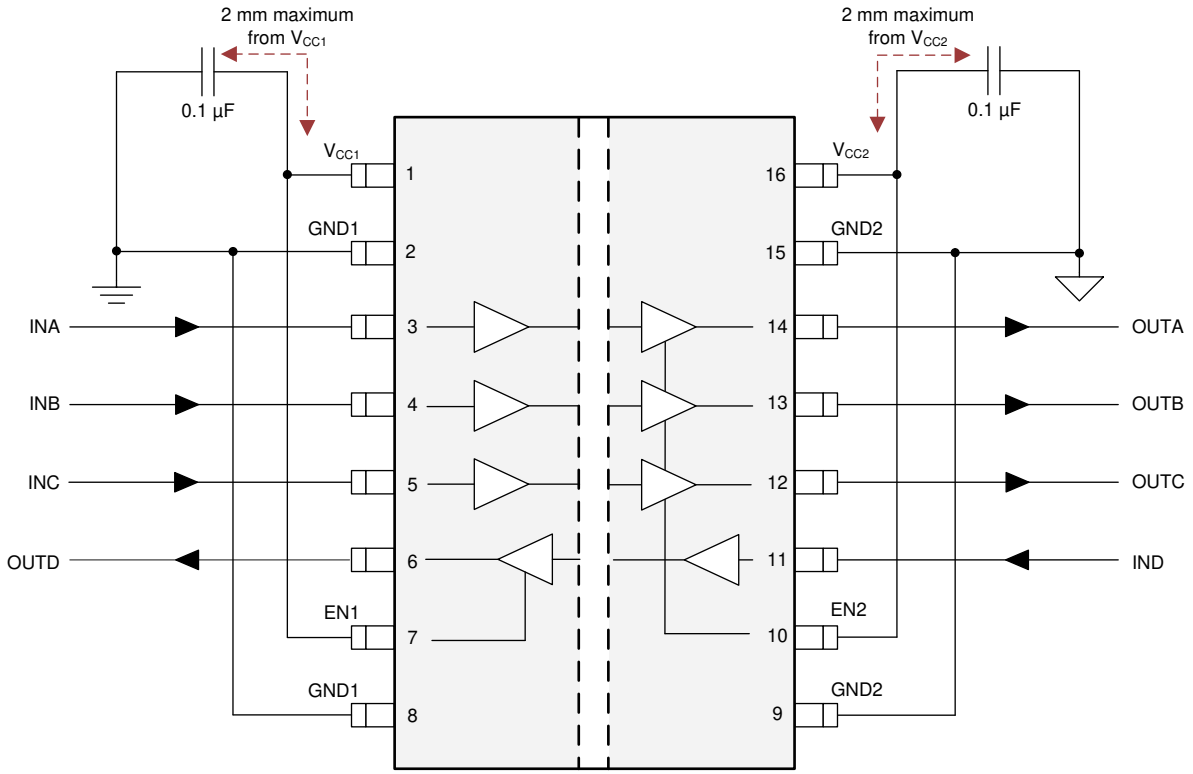


图 8-2. 典型 ISO774x-Q1 电路组装

DWW 封装无需两个串联隔离器或额外的隔离式电源，即可提供更宽的爬电距离和间隙，从而节省设计成本和布板空间。有关更多详细信息，请参阅技术文档*如何满足汽车应用中更高的隔离爬电距离和间隙要求*。

8.2.3 应用曲线

下面展示了 ISO774x-Q1 系列器件在最大数据速率 100Mbps 下的低抖动和张开度大的典型眼图。

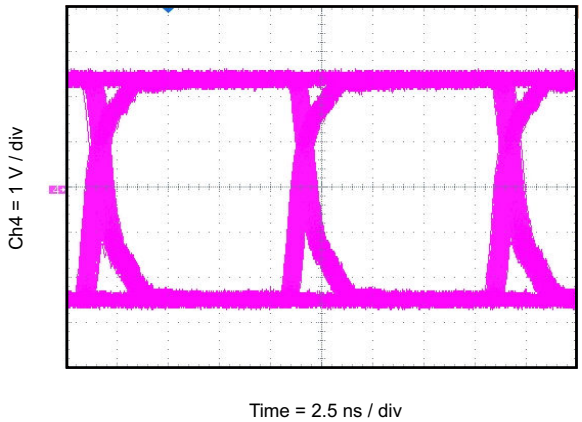


图 8-3. 眼图：100Mbps PRBS 2^{16} – 1，5V，25°C

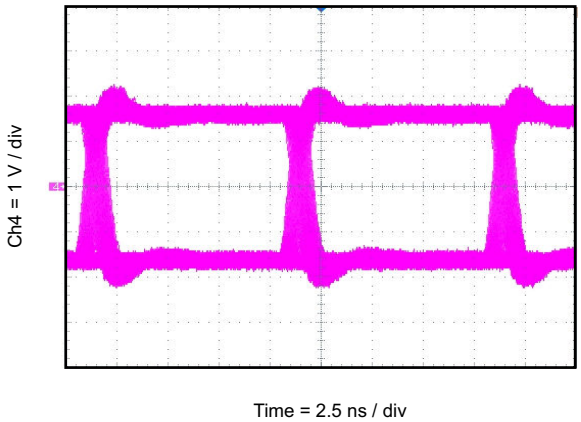


图 8-4. 眼图：100Mbps PRBS 2^{16} – 1，3.3V，25°C

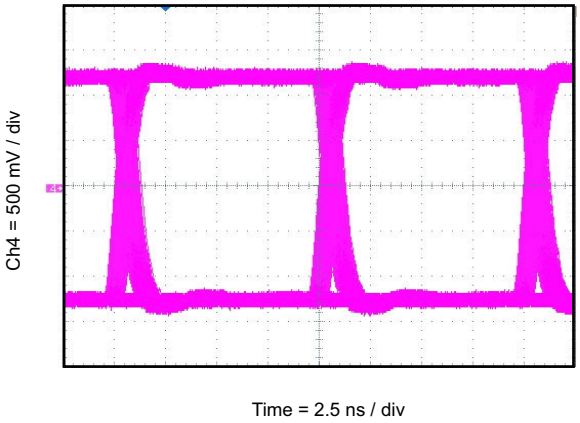


图 8-5. 眼图：100Mbps PRBS 2^{16} – 1，2.5V，25°C

8.2.3.1 绝缘寿命

绝缘寿命预测数据是使用业界通用的时间依赖性电介质击穿 (TDDB) 测试方法收集的。在该测试中，隔离栅两侧的所有引脚都连在一起，构成了一个双端子器件并在两侧之间施加高电压；对于 TDDB 测试设置，请参阅图 8-6。绝缘击穿数据是在开关频率为 60 Hz 以及各种高电压条件下在整个温度范围内收集的。对于增强型绝缘，VDE 标准要求使用故障率小于 1ppm 的 TDDB 预测线。尽管额定工作隔离电压条件下的预期最短绝缘寿命为 20 年，但是 VDE 增强认证要求工作电压具有额外 20% 的安全裕度，寿命具有额外 50% 的安全裕度，也就是说在工作电压高于额定值 20% 的条件下，所需的最短绝缘寿命为 30 年。

图 8-7 展示了隔离栅在其整个寿命期间承受高压应力的固有能力。根据 TDDB 数据，固有绝缘能力为 1500V_{RMS}，寿命为 36 年。其他因素，比如封装尺寸、污染等级、材料组等，可能会进一步限制元件的工作电压。DW-16 封装的工作电压上限值可达 1500V_{RMS}。较低工作电压所对应的绝缘寿命远远超过 36 年。DWW-16 封装的绝缘耐受能力为 2000V_{RMS}，相应的寿命为 34 年。在 400V_{RMS} 工作电压下，DBQ-16 封装的寿命比 DW-16 和 DWW-16 封装长得多。

Copyright © 2024 Texas Instruments Incorporated

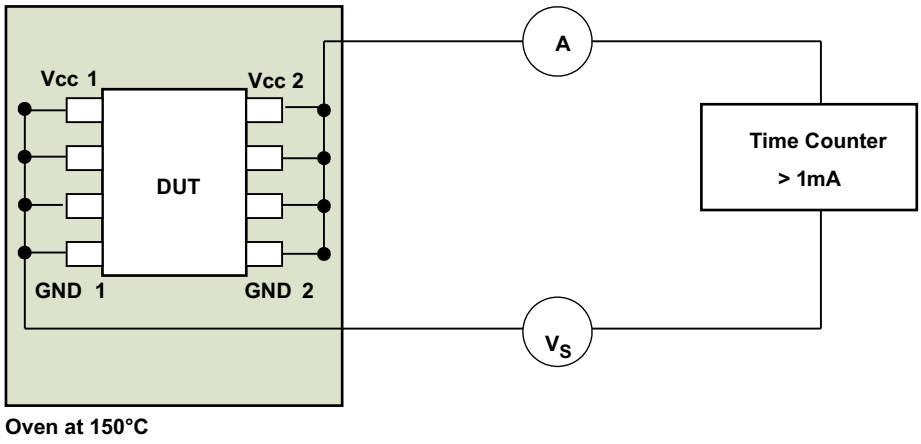


图 8-6. 绝缘寿命测量的测试设置

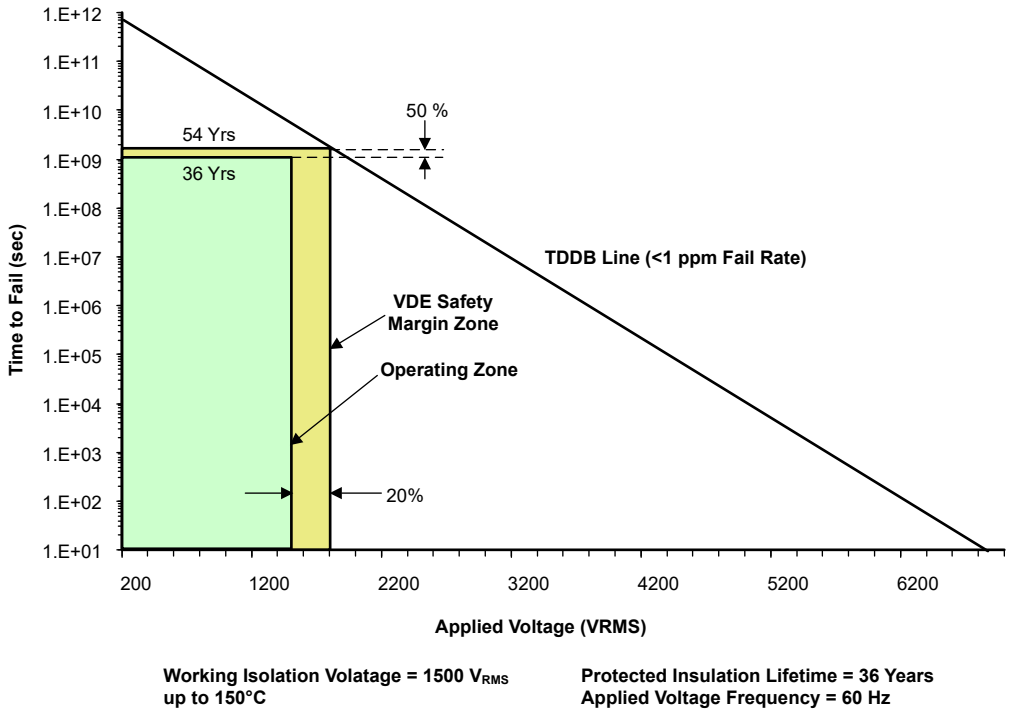


图 8-7. 绝缘寿命预测数据

8.3 电源相关建议

为确保在各种数据速率和电源电压条件下可靠运行，建议将 0.1 µF 旁路电容器放置在输入和输出电源引脚（V_{CC1} 和 V_{CC2}）处。该电容必须尽量靠近电源引脚放置。如果应用中只有单个初级侧电源，则可以借助德州仪器 (TI) 的 SN6501-Q1 或 SN6505B-Q1 等变压器驱动器为次级侧生成隔离式电源。对于这类应用，有关详细的电源设计和变压器选择建议，请参阅 *SN6501-Q1 适用于隔离式电源的变压器驱动器* 和 *SN6505x-Q1 适用于隔离式电源的低噪声 1A 变压器驱动器* 数据表 。

8.4 布局

8.4.1 布局指南

至少需要四层才能实现低 EMI PCB 设计（请参阅图 8-8）。层堆叠必须符合以下顺序（从上到下）：高速信号层、接地平面、电源平面和低频信号层。

- 在顶层布置高速走线可避免使用过孔（及其引入的电感），并在隔离器与数据链路的发送器和接收器电路之间实现可靠互连。
- 通过在高速信号层旁边放置一个实心接地层，可以为传输线互连建立受控阻抗，并为返回电流提供出色的低电感路径。
- 在接地平面旁边放置电源平面后，会额外产生大约 100pF/inch^2 的高频旁路电容。
- 在底层路由速度较慢的控制信号可实现更高的灵活性，因为这些信号链路通常具有裕量来承受过孔等导致的不连续性。

如果需要额外的电源电压层或信号层，请在堆叠中添加另一个电源层或接地层系统，以使这些层保持对称。这样可使栈保持机械稳定并防止其翘曲。此外，每个电源系统的电源和接地层可以放置得更靠近彼此，从而显著增大高频旁路电容。

有关详细的布局建议，请参阅*数字隔离器设计指南*。

8.4.1.1 PCB 材料

对于运行速度低于 150Mbps（或上升和下降时间大于 1ns）且布线长度达 10 英寸的数字电路板，请使用标准 FR-4 UL94V-0 印刷电路板。该 PCB 在高频下具有较低的电介质损耗、较低的吸湿性、较高的强度和刚度以及自熄性可燃性特征，因而优于较便宜的替代产品。

8.4.2 布局示例

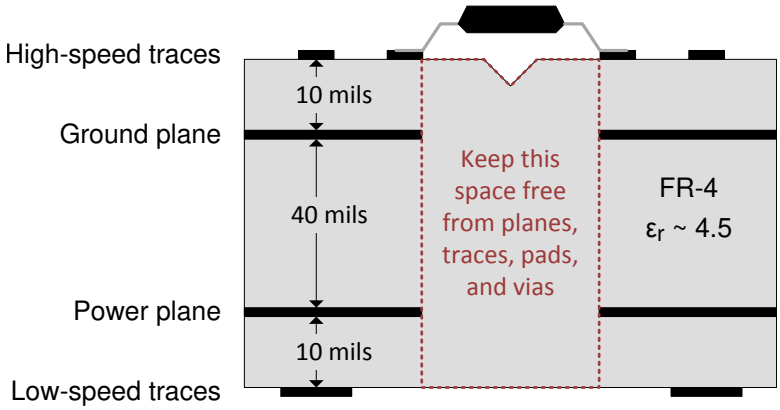


图 8-8. 原理图布局示例

Copyright © 2024 Texas Instruments Incorporated

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅如下相关文档：

- 德州仪器 (TI)，*数字隔离器设计指南*
- 德州仪器 (TI)，*隔离相关术语*
- 德州仪器 (TI)，*如何通过隔离改善工业系统的 ESD、EFT 和浪涌抗扰性*应用报告
- 德州仪器 (TI)，SN6501-Q1 *用于隔离式电源的变压器驱动器* 数据表
- 德州仪器 (TI)，SN6505 *用于隔离式电源的低噪声 1A 变压器驱动器* 数据表
- 德州仪器 (TI)，TCAN1042-Q1 *具有 CAN FD 的汽车故障保护 CAN 收发器* 数据表
- 德州仪器 (TI)，TMS320F28035 *Piccolo™ 微控制器* 数据表
- 德州仪器 (TI)，TPS76333-Q1 *低功耗 150mA 低压降线性稳压器* 数据表

9.2 相关链接

下表列出了快速访问链接。类别包括技术文档、支持和社区资源、工具和软件，以及申请样片或购买产品的快速链接。

表 9-1. 相关链接

器件	产品文件夹	立即订购	技术文档	工具和软件	支持和社区
ISO7740-Q1	点击此处	点击此处	点击此处	点击此处	点击此处
ISO7741-Q1	点击此处	点击此处	点击此处	点击此处	点击此处
ISO7742-Q1	点击此处	点击此处	点击此处	点击此处	点击此处

9.3 接收文档更新通知

若要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。点击右上角的*提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

Piccolo™ is a trademark of Texas Instruments.
TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

Copyright © 2024 Texas Instruments Incorporated

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (January 2024) to Revision G (October 2024) **Page**

- 更新了整个文档中的表格、图和交叉参考的编号格式 1
- 更新了绝缘穿透距离，同时保持其他绝缘规格 8
- 更新了整个电气特性部分中 ENx 引脚的输入漏电流 12
- 更新了 TDDB 图和预计寿命 32

Changes from Revision E (July 2023) to Revision F (January 2024) **Page**

- 更新了整个文档中的表格、图和交叉参考的编号格式 1
- 更新了热特性、安全限值和热降额曲线以提供更准确的系统级热计算 5
- 更新了电气和开关特性以匹配器件性能 5

Changes from Revision D (October 2020) to Revision E (July 2023) **Page**

- 将整个文档中的标准名称从“DIN VDE V 0884-11:2017-01”更改为“DIN EN IEC 60747-17 (VDE 0884-17)” 1
- 通篇删除了所有标准名称中的标准版本和年份参考 1
- 根据 DIN EN IEC 60747-17 (VDE 0884-17) 添加了最大脉冲电压 (V_{IMP}) 规格 8
- 根据 DIN EN IEC 60747-17 (VDE 0884-17) 更改了最大浪涌隔离电压 (V_{IOSM}) 规格的测试条件和值 8
- 阐明了视在电荷 (q_{PD}) 的方法 b 测试条件 8
- 通篇删除了对标准 IEC/EN/CSA 60950-1 的引用 10
- 切换了 *电源欠压阈值与自然通风温度间的关系* 图例中 V_{CC1} 下降和 V_{CC2} 上升的标签 22

Changes from Revision C (February 2020) to Revision D (October 2020) **Page**

- 向节 1 添加了”功能安全“要点 1

Changes from Revision B (June 2018) to Revision C (February 2020) **Page**

- 通篇进行了编辑性和修饰性更改 1
- 将“隔离栅寿命：超过 40 年”更改为“在 1500V_{RMS} 工作电压下预计寿命超过 100 年”（位于节 1） 1
- 在节 1 中添加了“隔离等级高达 5700V_{RMS}” 1
- 在节 1 中添加了“浪涌能力高达 12.8kV” 1
- 在节 1 中添加了“在整个隔离栅具有 ±8kV IEC 61000-4-2 接触放电保护” 1
- 通篇将 VDE 标准名称从“DIN V VDE V 0884-11:2017-01”更改为“DIN VDE V 0884-11:2017-01” 1
- 删除了节 1 中的“除 DBQ-16 封装器件的 CQC 认证外，所有认证均已完成” 1
- 更新了节 2 部分的应用列表 1
- 更新了简化版原理图，以便显示每个通道的两个串联隔离电容器，而不是单个隔离电容器 1
- 添加了“接触放电符合 IEC 61000-4-2 标准”的 ±8000V 规格 5
- 为“数据速率”规格添加了以下表格注释：“尽管可以实现更高的数据速率，但最大指定数据速率为 100Mbps” 6

Copyright © 2024 Texas Instruments Incorporated

- 将 ISO7741-Q1 P_{D1} 或“最大功耗（侧 1）”从 50mW 更改为 75mW，并将 P_{D2} 或“最大功耗（侧 2）”从 150mW 更改为 125mW 7
- 将 V_{IORM} 的 DW-16 封装值从 $1414V_{PK}$ 更改为 $2121V_{PK}$，并将 V_{IOWM} 从 $1000V_{RMS}$ 和 $1414V_{DC}$ 更改为 $1500V_{RMS}$ 和 $2121V_{DC}$ 8
- 修改了 V_{IOWM} 和 V_{IOSM} 的测试条件 8
- 将表标题更新为“安全相关认证”并更新了认证信息 10
- 更正了节 7.4.1 中“输入 (ISO774xF)”原理图的接地符号 29
- 更新了图 8-1，将 CAN 收发器从将 SN65HVD231Q 更改为 TCAN1042-Q1 并将变压器驱动器从 SN6501-Q1 更改为 SN6505x-Q1 30
- 在节 8.3 部分中添加了 SN6505x-Q1 相关内容 33
- 在节 9.1 部分中添加了 *如何通过隔离改善工业系统的 ESD、EFT 和浪涌抗扰性* 应用报告 35
- 在节 9.1 部分中添加了 SN6505x-Q1 数据表相关内容 35

Changes from Revision A (May 2018) to Revision B (June 2018) **Page**

- 将 DBQ 封装的隔离等级从 $2500V_{RMS}$ 更改为 $3000V_{RMS}$ 1
- 将 HBM 和 CDM 值从*特性* 部分移至 *ESD 等级* 表 5
- 将 DBQ 封装的 V_{IOTM} 从 $3600V_{PK}$ 更改为 $4242V_{PK}$ 8
- 向最大瞬态隔离电压参数的条件添加了 V_{TEST} 8
- 更改了表观电荷的方法 b1 V_{ini} 条件 8
- 将所有“计划进行认证”更改为“已认证”，并将所有“计划的认证”更改为正确的认证编号 10
- 在所有“电气特性”表中将 CMTI 典型值从 75kV/μs 更改为 100kV/μs 12
- 在所有“开关特性”表中，将 t_{DO} 典型值从 6μs 更改为 0.1μs，并将最大值从 9μs 更改为 0.3μs 18
- 在图 5-14 中交换了 2.5V 时 V_{CC} 与 3.3V 时 V_{CC} 所对应的线条颜色 22
- 切换了*电源欠压阈值与自然通风温度间的关系* 图例中 V_{CC1} 下降和 V_{CC2} 上升的标签 22

Changes from Revision * (November 2016) to Revision A (May 2018) **Page**

- 更新了“安全相关认证”表 10
- 在所有“电气特性”表中将 CMTI 最小值从 40 更改为 85 12

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ISO7740FQDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7740F, 7740FQ)
ISO7740FQDBQRQ1.A	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7740F, 7740FQ)
ISO7740FQDWRQ1	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7740F, ISO7740 FQ)
ISO7740FQDWRQ1.A	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7740F, ISO7740 FQ)
ISO7740QDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7740, 7740Q)
ISO7740QDBQRQ1.A	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7740, 7740Q)
ISO7740QDWRQ1	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7740, ISO7740Q)
ISO7740QDWRQ1.A	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7740, ISO7740Q)
ISO7741FQDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7741F, 7741FQ)
ISO7741FQDBQRQ1.A	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7741F, 7741FQ)
ISO7741FQDWRQ1	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7741F, ISO7741 FQ)
ISO7741FQDWRQ1.A	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7741F, ISO7741 FQ)
ISO7741FQDWWRQ1	Active	Production	SOIC (DWW) | 16	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	ISO7741FQ
ISO7741QDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7741, 7741Q)
ISO7741QDBQRQ1.A	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7741, 7741Q)
ISO7741QDWRQ1	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7741, ISO7741Q)
ISO7741QDWRQ1.A	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7741, ISO7741Q)
ISO7741QDWWRQ1	Active	Production	SOIC (DWW) | 16	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	ISO7741Q
ISO7742FQDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7742F, 7742FQ)
ISO7742FQDBQRQ1.A	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7742F, 7742FQ)
ISO7742FQDWRQ1	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7742F, ISO7742 FQ)
ISO7742FQDWRQ1.A	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7742F, ISO7742 FQ)

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ISO7742QDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7742, 7742Q)
ISO7742QDBQRQ1.A	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(7742, 7742Q)
ISO7742QDWRQ1	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7742, ISO7742Q)
ISO7742QDWRQ1.A	Active	Production	SOIC (DW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	(ISO7742, ISO7742Q)

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF ISO7740-Q1, ISO7741-Q1, ISO7742-Q1 :

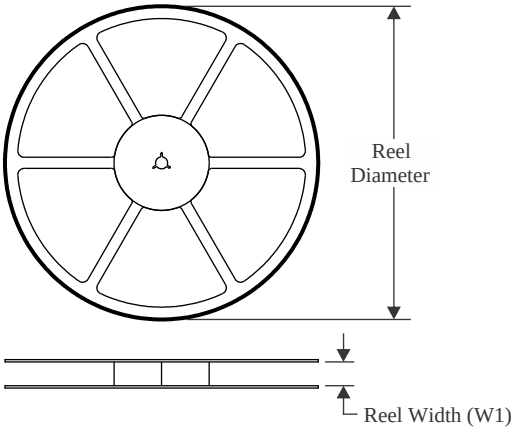
- Catalog : ISO7740, ISO7741, ISO7742

NOTE: Qualified Version Definitions:

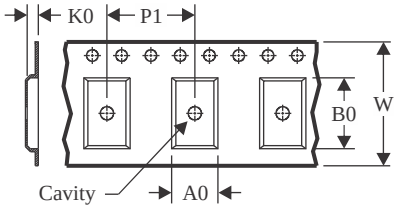
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

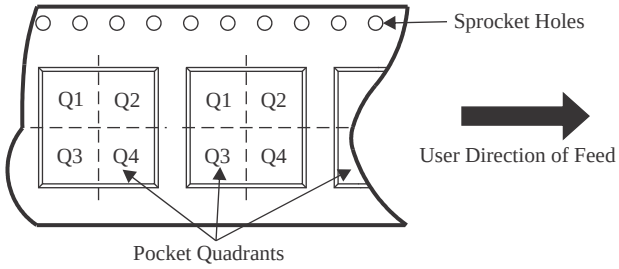


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

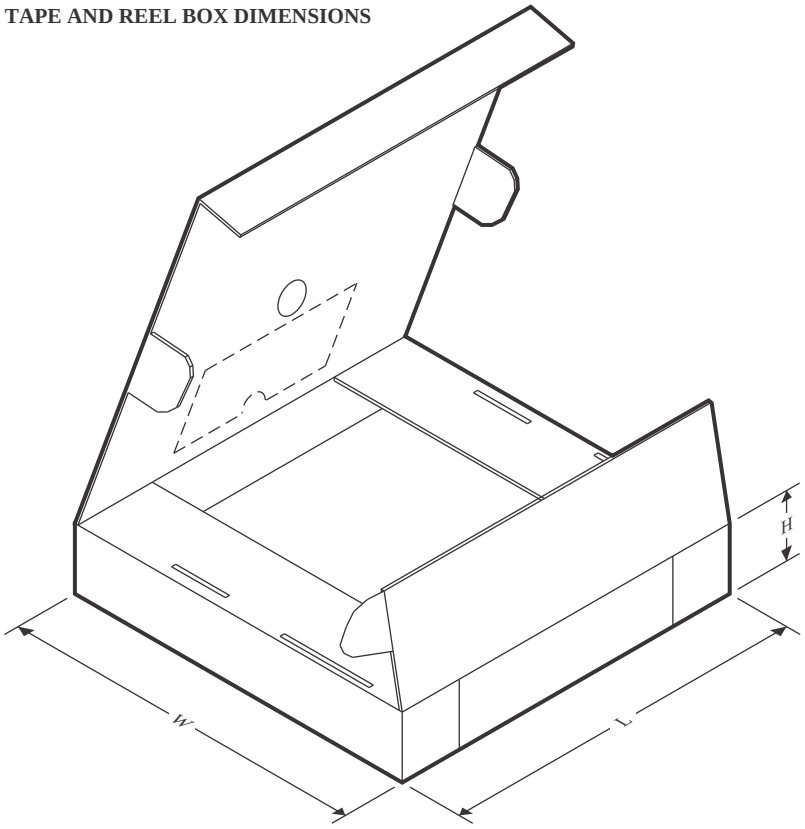


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO7740FQDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7740FQDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740QDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7740QDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740QDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740QDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FQDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741FQDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741FQDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741FQDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FQDWWRQ1	SOIC	DWW	16	1000	330.0	24.4	18.0	10.0	3.0	20.0	24.0	Q1
ISO7741QDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741QDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741QDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741QDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741QDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO7741QDWWRQ1	SOIC	DWW	16	1000	330.0	24.4	18.0	10.0	3.0	20.0	24.0	Q1
ISO7742FQDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7742FQDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7742FQDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7742FQDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742FQDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742FQDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742QDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7742QDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742QDWRQ1	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISO7740FQDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7740FQDWRQ1	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7740QDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7740QDWRQ1	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7740QDWRQ1	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7740QDWRQ1	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7741FQDBQRQ1	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741FQDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7741FQDBQRQ1	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741FQDWRQ1	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7741FQDWWRQ1	SOIC	DWW	16	1000	350.0	350.0	43.0
ISO7741QDBQRQ1	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741QDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7741QDBQRQ1	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741QDWRQ1	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7741QDWRQ1	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741QDWWRQ1	SOIC	DWW	16	1000	350.0	350.0	43.0
ISO7742FQDBQRQ1	SSOP	DBQ	16	2500	350.0	350.0	43.0

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISO7742FQDBQRQ1	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7742FQDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7742FQDWRQ1	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7742FQDWRQ1	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7742FQDWRQ1	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7742QDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7742QDWRQ1	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7742QDWRQ1	SOIC	DW	16	2000	356.0	356.0	45.0

GENERIC PACKAGE VIEW

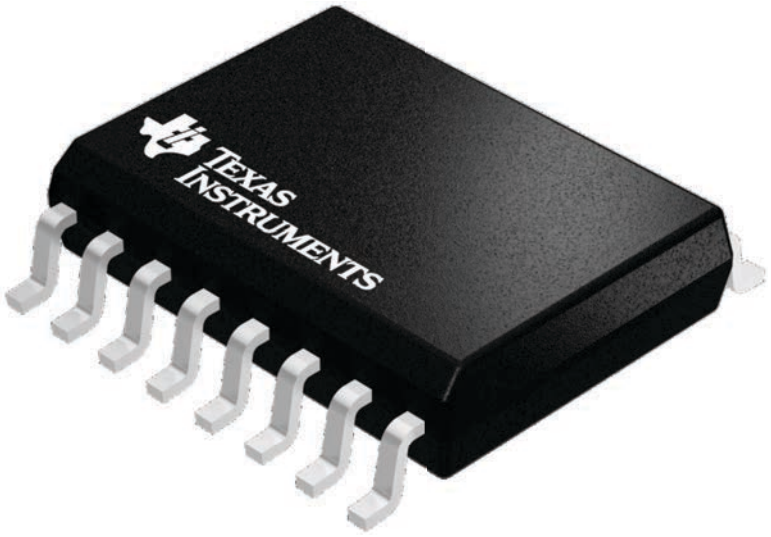
DW 16

SOIC - 2.65 mm max height

7.5 x 10.3, 1.27 mm pitch

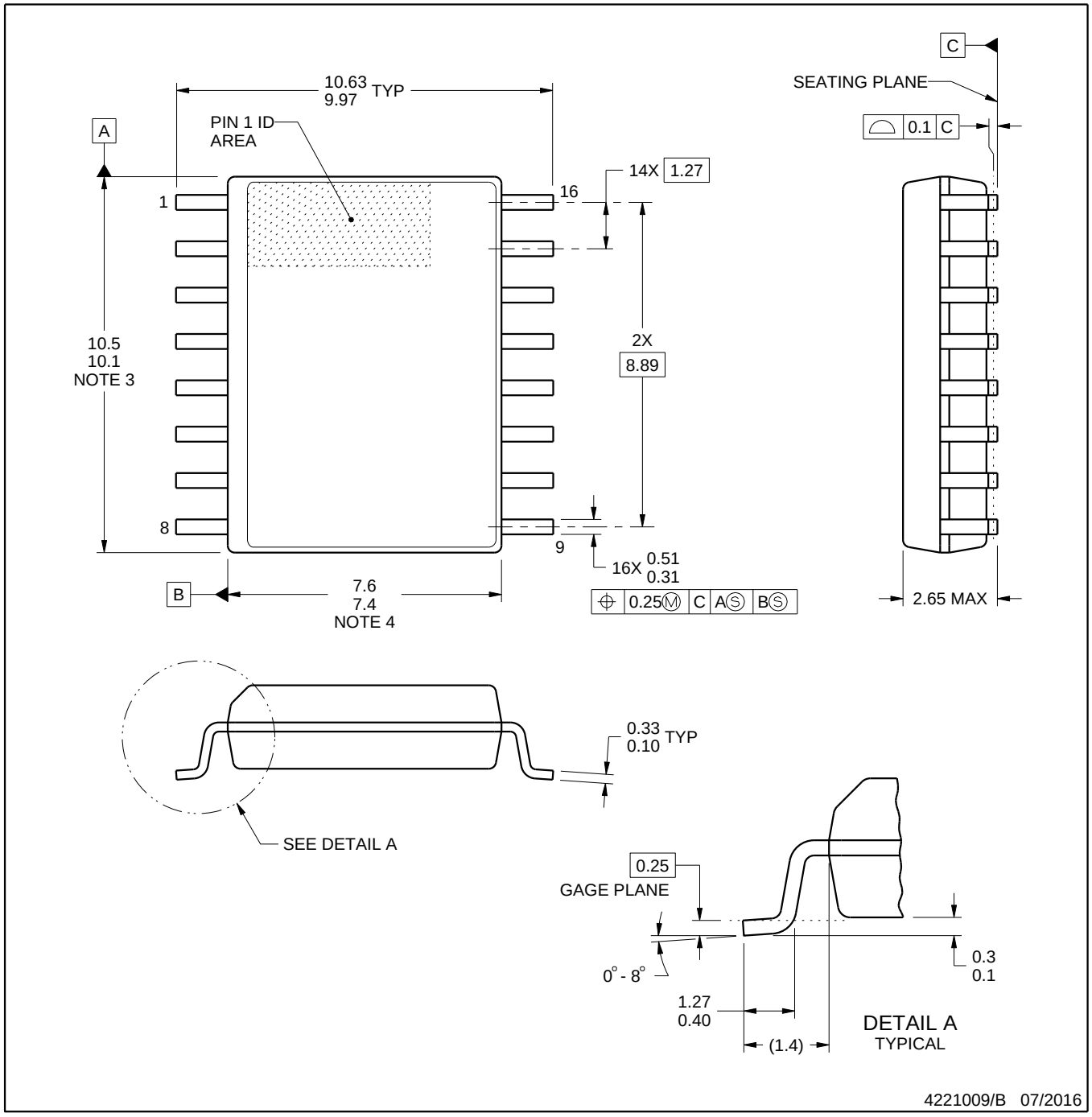
SMALL OUTLINE INTEGRATED CIRCUIT

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



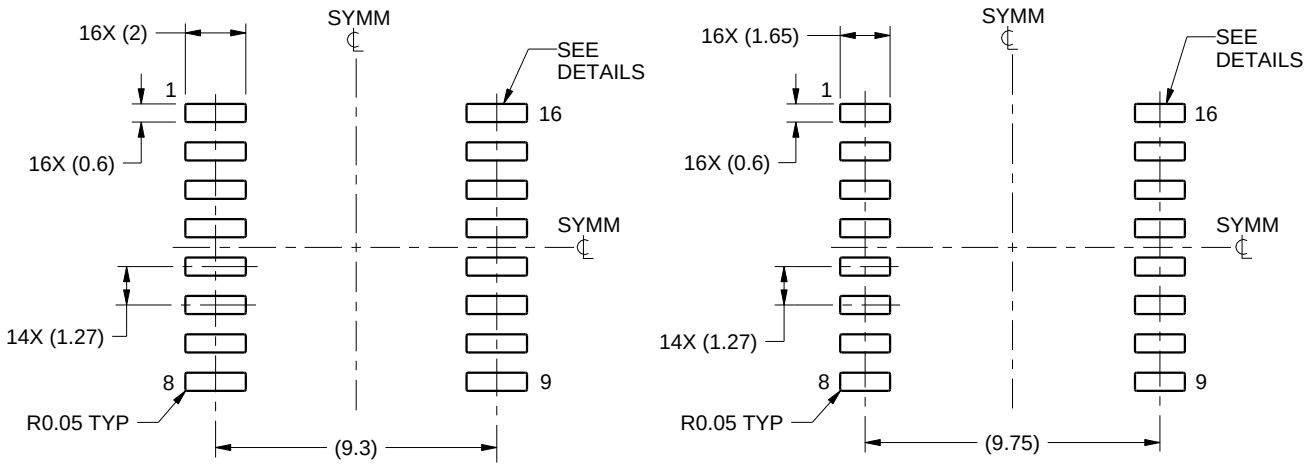
4224780/A

SOIC



NOTES:

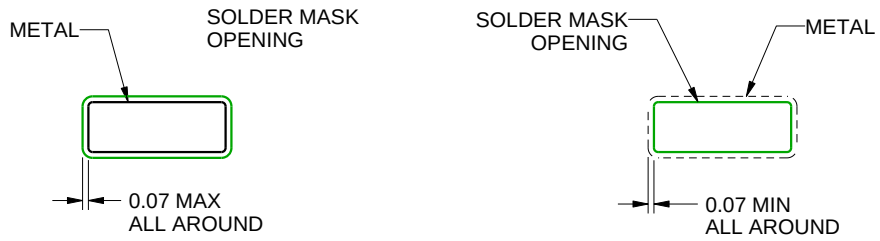
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.1 mm CLEARANCE/CREEPAGE

LAND PATTERN EXAMPLE
SCALE:4X



NON SOLDER MASK DEFINED

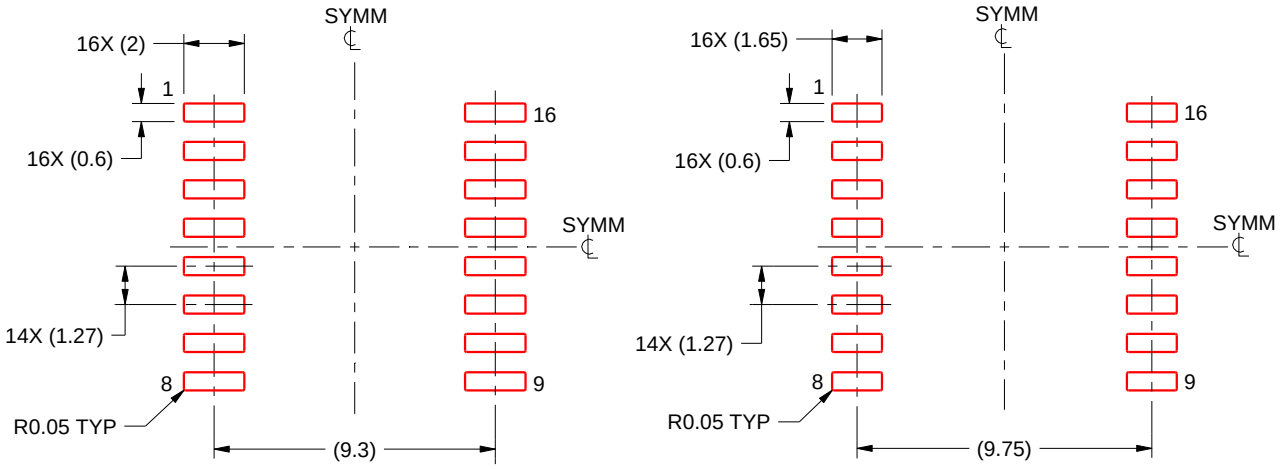
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4221009/B 07/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.1 mm CLEARANCE/CREEPAGE

SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:4X

4221009/B 07/2016

NOTES: (continued)

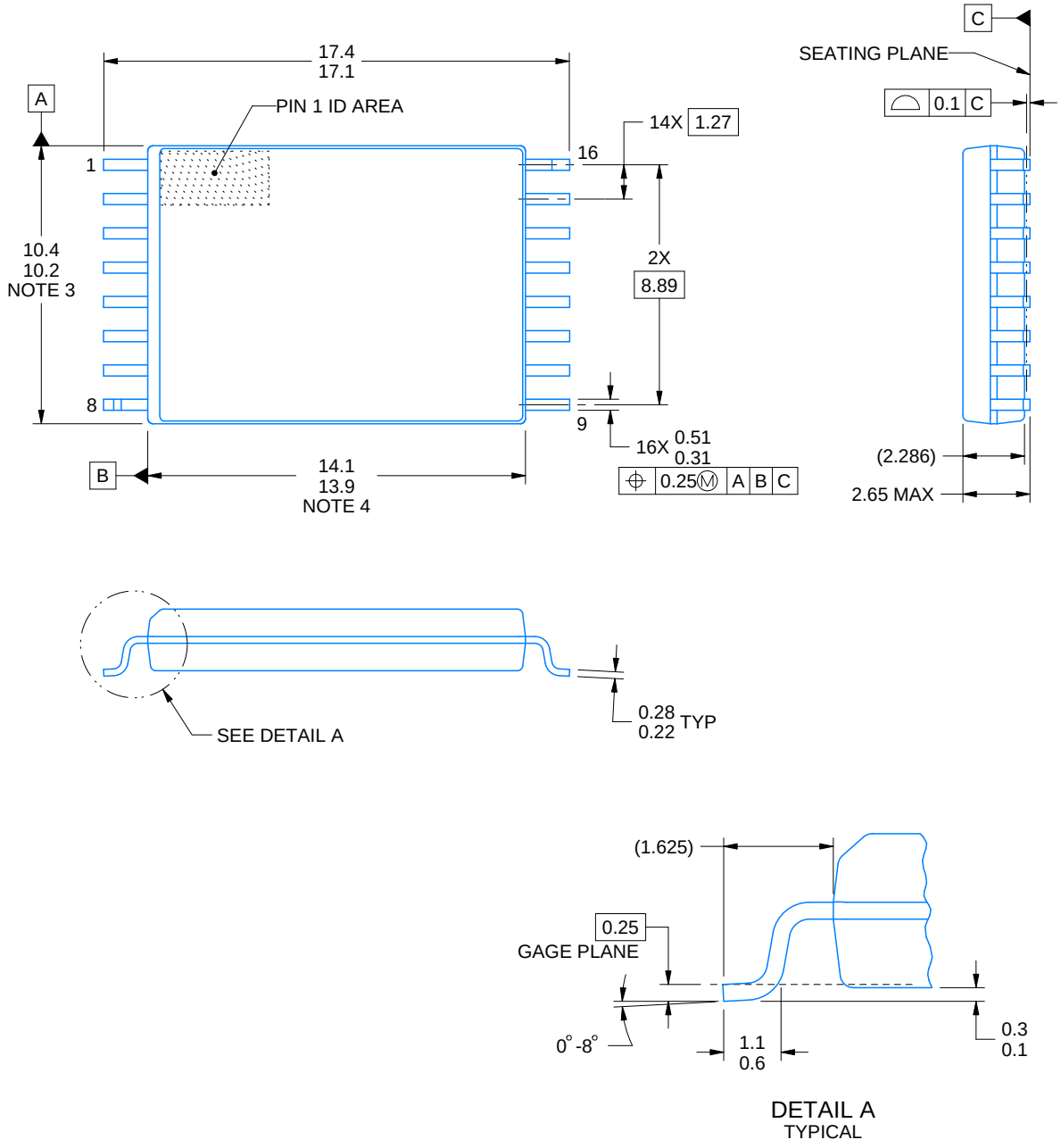
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DWW0016A

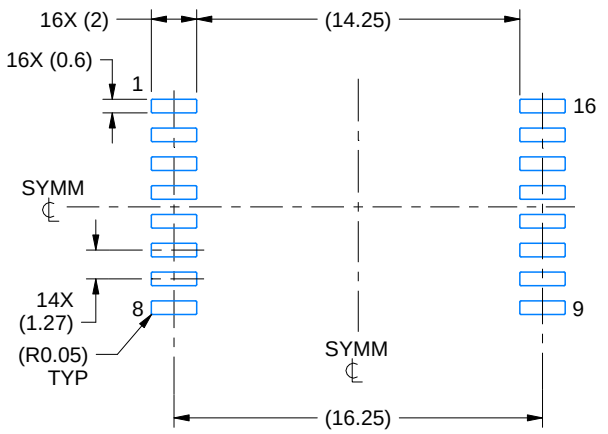
SOIC - 2.65 mm max height

PLASTIC SMALL OUTLINE

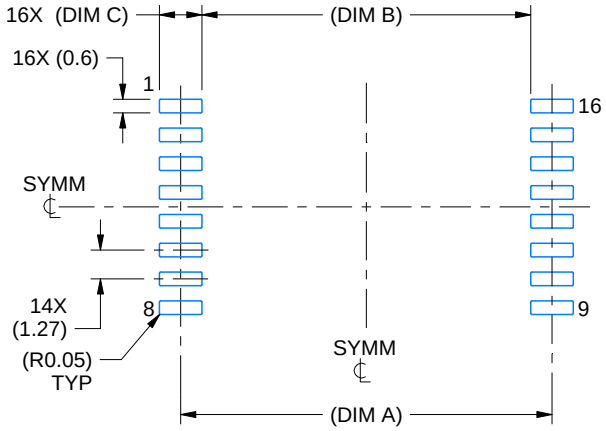


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0,15 mm per side.
4. This dimension does not include interlead flash.

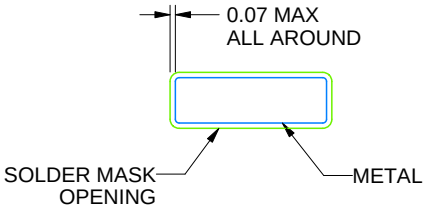


LAND PATTERN EXAMPLE
STANDARD
SCALE:3X

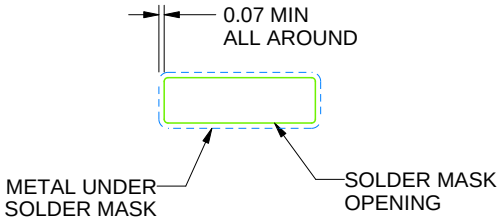


LAND PATTERN EXAMPLE
PCB CLEARANCE & CREEPAGE OPTIMIZED
SCALE:3X

OPTION	DIM A	DIM B	DIM C
01	16.375	14.5	1.875
02	16.625	15	1.625
03	16.725	15.2	1.525



NON SOLDER MASK
DEFINED
(PREFERRED)



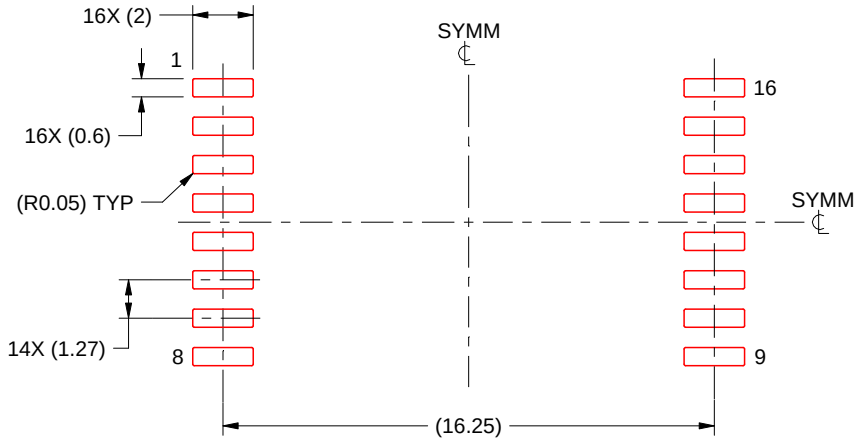
SOLDER MASK
DEFINED

SOLDER MASK DETAILS

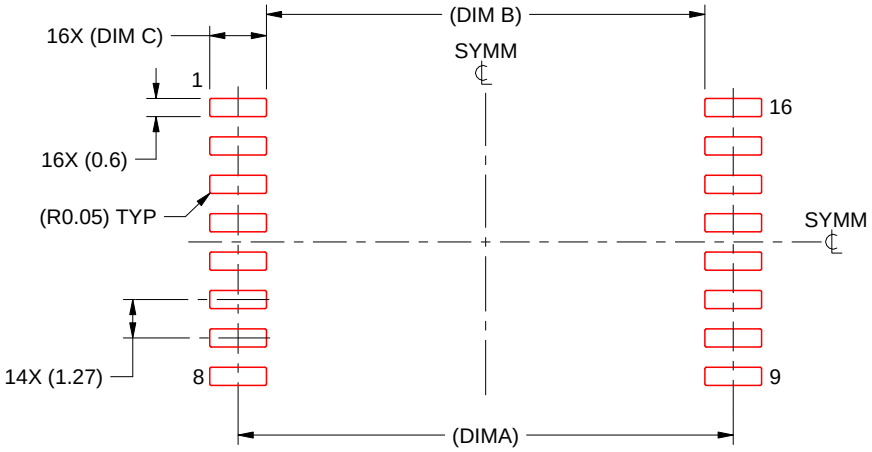
4221501/B 10/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
STANDARD
BASED ON 0.125 mm THICK STENCIL
SCALE:4X



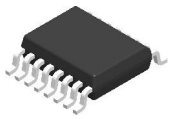
SOLDER PASTE EXAMPLE
PCB CLEARANCE & CREEPAGE OPTIMIZED
BASED ON 0.125 mm THICK STENCIL
SCALE:4X

OPTION	DIM A	DIM B	DIM C
01	16.375	14.5	1.875
02	16.625	15	1.625
03	16.725	15.2	1.525

4221501/B 10/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

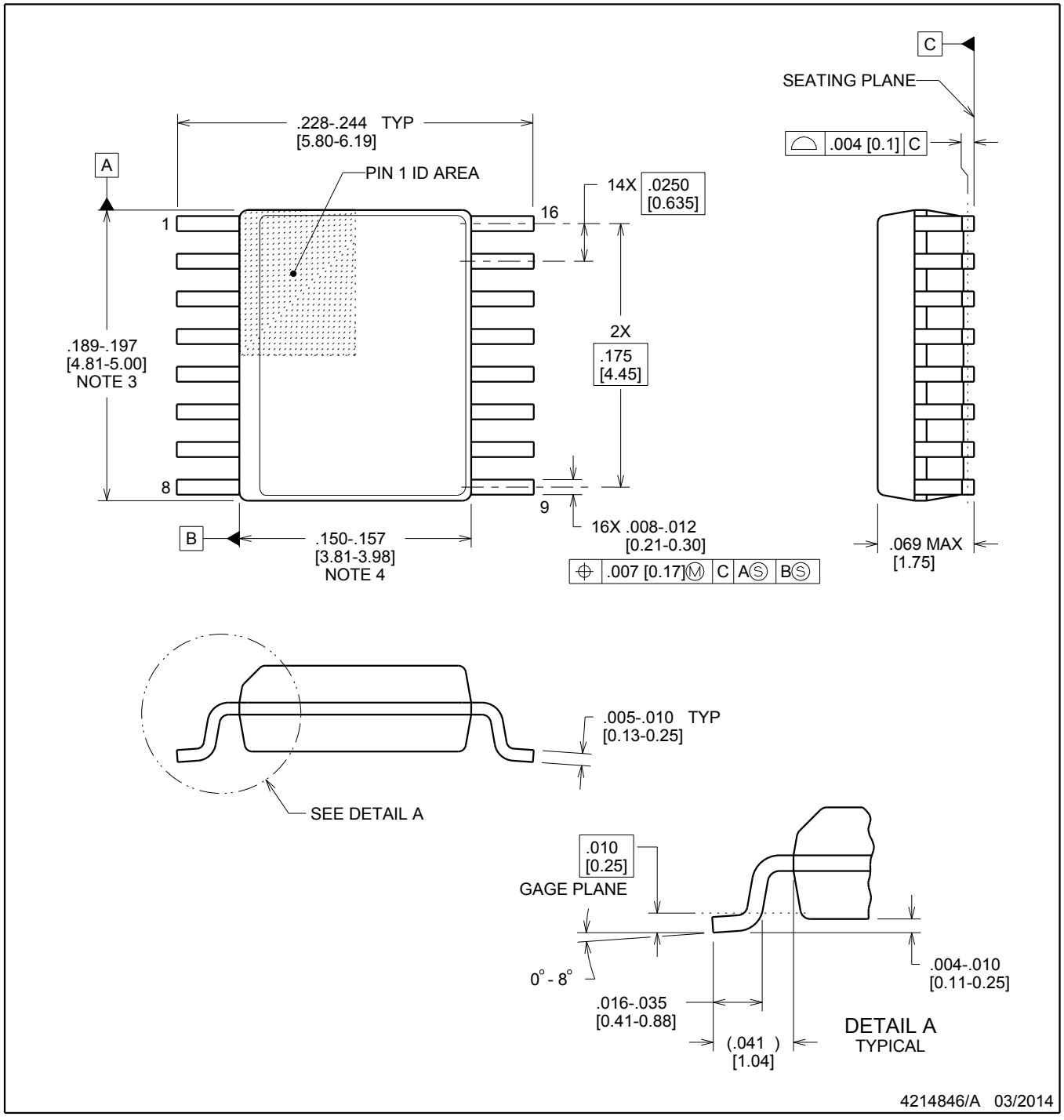


PACKAGE OUTLINE

DBQ0016A

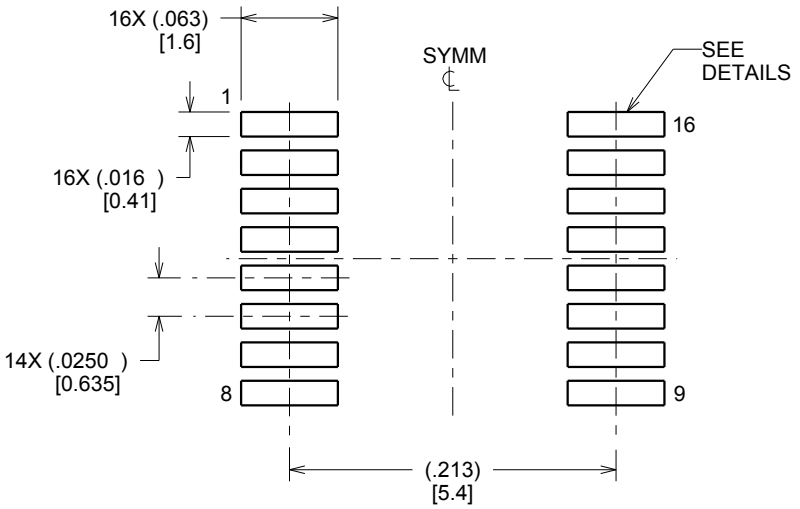
SSOP - 1.75 mm max height

SHRINK SMALL-OUTLINE PACKAGE

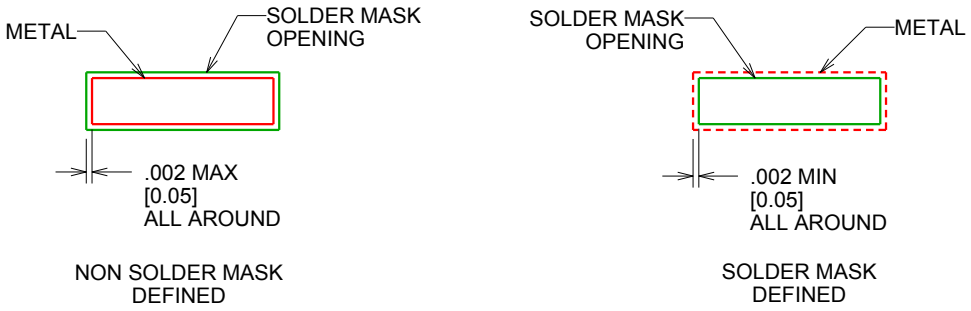


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 inch, per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MO-137, variation AB.



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4214846/A 03/2014

NOTES: (continued)

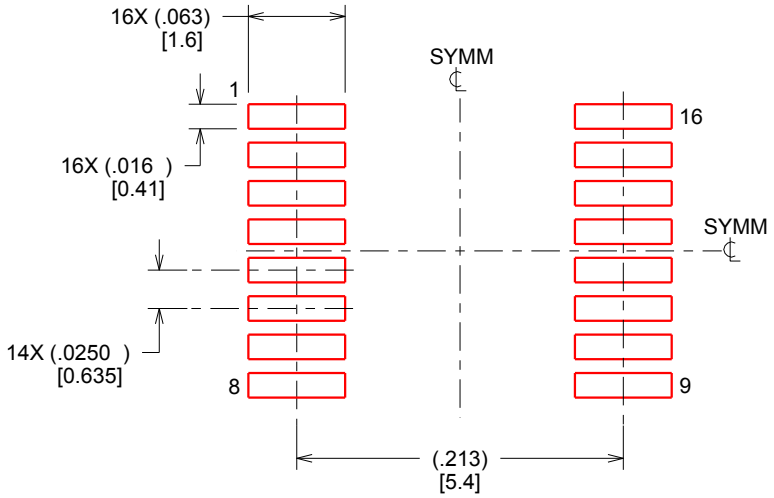
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBQ0016A

SSOP - 1.75 mm max height

SHRINK SMALL-OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.127 MM] THICK STENCIL
SCALE:8X

4214846/A 03/2014

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月