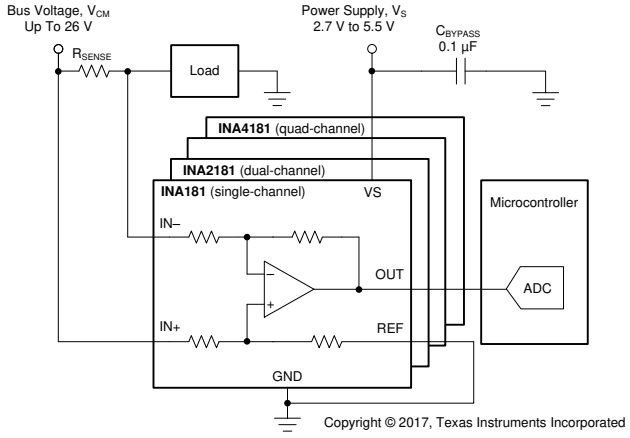
INAx181 双向低侧和高侧电压输出电流检测放大器

1 特性

- 共模范围 (V_{CM})：–0.2V 至 +26V
- 高带宽：350kHz（A1 器件）
- 失调电压：
  - V_{CM} = 0V 时为 ±150μV（最大值）
  - V_{CM} = 12V 时为 ±500μV（最大值）
- 输出压摆率：2V/μs
- 双向电流检测功能
- 精度：
  - ±1% 增益误差（最大值）
  - 1μV/°C 温漂（最大值）
- 增益选项：
  - 20V/V（A1 器件）
  - 50V/V（A2 器件）
  - 100V/V（A3 器件）
  - 200V/V（A4 器件）
- 静态电流：260μA（最大值）(INA181)

2 应用

- 电机控制
- 电池监测器和平衡器
- 电源管理
- 光控制
- 光伏逆变器



典型应用电路

3 说明

INA181、INA2181 和 INA4181 (INAx181) 电流检测放大器专为经成本优化的应用而设计。这些器件是一系列双向电流检测放大器（也称为电流分流监控器），可在独立于电源电压的 –0.2V 至 +26V 范围内的共模电压中感测电流检测电阻器上的压降。INAx181 系列器件在四个固定增益器件选项中集成了匹配的电阻器增益网络：20V/V、50V/V、100V/V 或 200V/V。此匹配的增益电阻网络可最大限度地减少增益误差，并降低温度漂移。

这些器件由 2.7V 至 5.5V 单电源供电。单通道 INA181 消耗的最大电源电流为 260μA；而双通道 INA2181 消耗的最大电源电流为 500μA，四通道 INA4181 消耗的最大电源电流为 900μA。

INA181 提供 6 引脚 SOT-23 封装和 SC70 封装。INA2181 提供 10 引脚 VSSOP 和 WSON 封装。INA4181 可提供 20 引脚 TSSOP 封装。所有器件选项的额定扩展工作温度范围均为 –40°C 至 +125°C。

封装信息

器件型号	封装(1)	封装尺寸(2)
INA181	DBV (SOT-23, 6)	2.90mm x 2.80mm
	DCK (SC70, 6)	2.00mm x 2.10mm
INA2181	DGS（VSSOP，10）	3.00mm x 4.90mm
	DSQ（WSON，10）	2.00mm × 2.00mm
INA4181	PW（TSSOP，20）	6.50mm x 6.40mm

(1) 有关所有可选封装，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较 3
5 引脚配置和功能 4
6 规格 7
6.1 绝对最大额定值 7
6.2 ESD 等级 7
6.3 建议运行条件 7
6.4 热性能信息 7
6.5 电气特性 8
6.6 典型特性 9
7 详细说明 16
7.1 概述 16
7.2 功能方框图 16
7.3 特性说明 18
7.4 器件功能模式 20
8 应用和实施 23
8.1 应用信息 23
8.2 典型应用 30
8.3 电源相关建议 31
8.4 布局 32
9 器件和文档支持 36
9.1 器件支持 36
9.2 文档支持 36
9.3 接收文档更新通知 36
9.4 支持资源 36
9.5 商标 36
9.6 静电放电警告 36
9.7 术语表 36
10 修订历史记录 37
11 机械、封装和可订购信息 39

Copyright © 2024 Texas Instruments Incorporated

4 器件比较

表 4-1. 器件比较

产品	通道数量	增益 (V/V)
INA181A1	1	20
INA181A2	1	50
INA181A3	1	100
INA181A4	1	200
INA2181A1	2	20
INA2181A2	2	50
INA2181A3	2	100
INA2181A4	2	200
INA4181A1	4	20
INA4181A2	4	50
INA4181A3	4	100
INA4181A4	4	200

Copyright © 2024 Texas Instruments Incorporated

5 引脚配置和功能

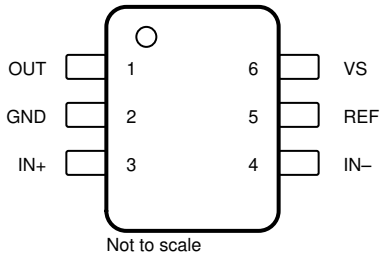


图 5-1. INA181：DBV 封装 6 引脚 SOT-23 顶视图

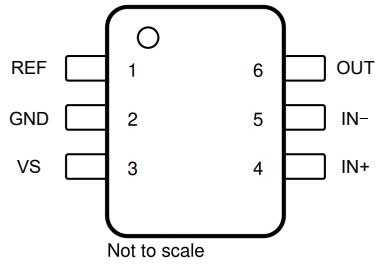


图 5-2. INA181：DCK 封装 6 引脚 SC70 顶视图

表 5-1. 引脚功能：INA181（单通道）

引脚			类型	说明
名称	SOT-23	SC70		
GND	2	2	模拟	接地
IN –	4	5	模拟输入	电流检测放大器负输入。对于高侧应用，连接至感测电阻的负载侧。对于低侧应用，连接至检测电阻的接地侧。
IN+	3	4	模拟输入	电流检测放大器正输入。对于高侧应用，连接至感测电阻的总线电压侧。对于低侧应用，连接至感测电阻的负载侧。
OUT	1	6	模拟输出	输出电压
REF	5	1	模拟输入	基准输入
VS	6	3	模拟	电源，2.7V 至 5.5V

Copyright © 2024 Texas Instruments Incorporated

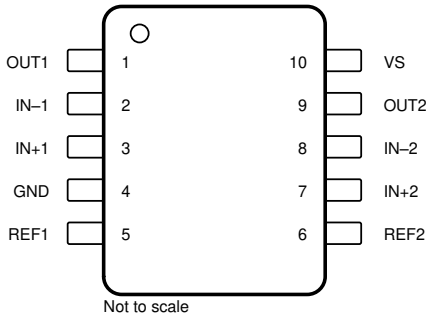
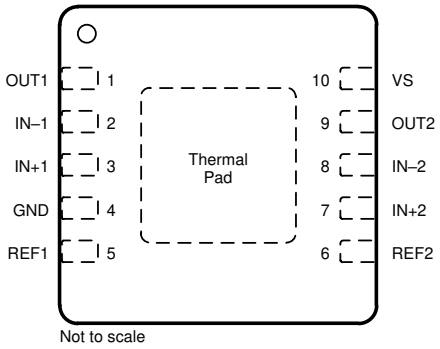


图 5-3. INA2181：DGS 封装 10 引脚 VSSOP 顶视图



A. 散热焊盘可悬空或连接到 GND。

图 5-4. INA2181：DSQ 封装 10 引脚 WSON 俯视图

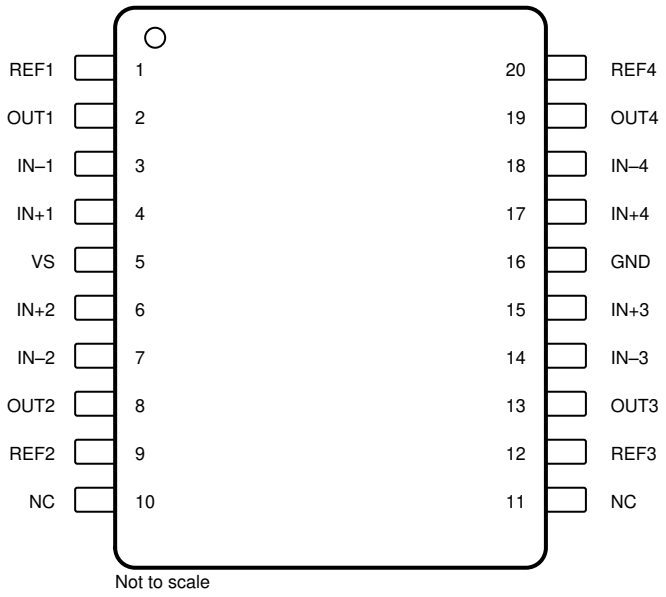


图 5-5. INA4181：PW 封装 20 引脚 TSSOP 顶视图

表 5-2. 引脚功能：INA2181（双通道）和 INA4181（四通道）

引脚			类型	说明
名称	INA2181	INA4181		
GND	4	16	模拟	接地
IN – 1	2	3	模拟输入	通道 1 的电流检测放大器负输入。对于高侧应用，连接至通道 1 检测电阻的负载侧。对于低侧应用，连接至通道 1 检测电阻的接地侧。
IN+1	3	4	模拟输入	通道 1 的电流检测放大器正输入。对于高侧应用，连接至通道 1 检测电阻的总线电压侧。对于低侧应用，连接至通道 1 检测电阻的负载侧。
IN – 2	8	7	模拟输入	通道 2 的电流检测放大器负输入。对于高侧应用，连接至通道 2 检测电阻的负载侧。对于低侧应用，连接至通道 2 检测电阻的接地侧。
IN+2	7	6	模拟输入	通道 2 的电流检测放大器正输入。对于高侧应用，连接至通道 2 检测电阻的总线电压侧。对于低侧应用，连接至通道 2 检测电阻的负载侧。
IN – 3	—	14	模拟输入	通道 3 的电流检测放大器负输入。对于高侧应用，连接至通道 3 检测电阻的负载侧。对于低侧应用，连接至通道 3 检测电阻的接地侧。
IN+3	—	15	模拟输入	通道 3 的电流检测放大器正输入。对于高侧应用，连接至通道 3 检测电阻的总线电压侧。对于低侧应用，连接至通道 3 检测电阻的负载侧。

Copyright © 2024 Texas Instruments Incorporated

表 5-2. 引脚功能：INA2181（双通道）和 INA4181（四通道）（续）

引脚			类型	说明
名称	INA2181	INA4181		
IN – 4	—	18	模拟输入	通道 4 的电流检测放大器负输入。对于高侧应用，连接至通道 4 检测电阻的负载侧。对于低侧应用，连接至通道 4 检测电阻的接地侧。
IN+4	—	17	模拟输入	通道 4 的电流检测放大器正输入。对于高侧应用，连接至通道 4 检测电阻的总线电压侧。对于低侧应用，连接至通道 4 检测电阻的负载侧。
NC	—	10、11	—	NC 表示无内部连接。这些引脚可保持悬空，也可连接 V_S 和接地之间的任何电压。
OUT1	1	2	模拟输出	通道 1 输出电压
OUT2	9	8	模拟输出	通道 2 输出电压
OUT3	—	13	模拟输出	通道 3 输出电压
OUT4	—	19	模拟输出	通道 4 输出电压
REF1	5	1	模拟输入	通道 1 基准电压，0 至 V_S
REF2	6	9	模拟输入	通道 2 基准电压，0 至 V_S
REF3	—	12	模拟输入	通道 3 基准电压，0 至 V_S
REF4	—	20	模拟输入	通道 4 基准电压，0 至 V_S
VS	10	5	模拟	电源引脚，2.7V 至 5.5V

Copyright © 2024 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电源电压，V_S			6	V
模拟输入，IN+，IN-(2)	差分 (V_{IN+})-(V_{IN-})	-26	26	V
	共模(3)	GND – 0.3	26	
输入电压范围	在 REF 引脚处	GND – 0.3	V_S + 0.3	V
输出电压		GND – 0.3	V_S + 0.3	V
最大输出电流，I_{OUT}			8	mA
自然通风工作温度范围，T_A		-55	150	°C
结温，T_J			150	°C
贮存温度，T_{stg}		-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) V_{IN+} 和 V_{IN-} 分别为 IN+ 和 IN – 引脚上的电压。
(3) 如果将任何引脚上的电流限制在 5mA，该引脚的输入电压可能超出所示电压。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±3000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{CM}	共模输入电压（IN+ 和 IN –）	-0.2	12	26	V
V_S	运行电源电压	2.7	5	5.5	V
T_A	自然通风条件下的工作温度范围	-40		125	°C

6.4 热性能信息

热指标 (1)		INA181		INA2181		INA4181	单位
		DCK (SC70)	DBV (SOT-23)	DSQ (WSON)	DGS (VSSOP)	PW (TSSOP)	
		6 引脚	6 引脚	10 引脚	10 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	188.0	198.7	74.5	177.3	97.0	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	140.8	120.9	89.7	68.7	37.7	°C/W
$R_{\theta JB}$	结至电路板热阻	78.8	52.3	39.8	98.4	48.3	°C/W
ψ_{JT}	结至顶部特征参数	62.1	30.3	3.7	12.6	3.6	°C/W
ψ_{JB}	结至电路板特征参数	78.5	52.0	39.7	96.9	47.9	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	16.8	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

Copyright © 2024 Texas Instruments Incorporated

6.5 电气特性

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2、V_{IN+} = 12V 且 V_{SENSE} = V_{IN+} – V_{IN-} 时测得（除非另有说明）

参数			条件	最小值	典型值	最大值	单位
输入							
CMRR	共模抑制比，RTI(1)		V_{IN+} = 0V 至 26V，V_{SENSE} = 0mV，T_A = –40°C 至 +125°C	84	100		dB
V_{OS}	失调电压，RTI		V_{SENSE} = 0mV，V_{IN+} = 0V		±25	±150	µV
			V_{SENSE} = 0mV		±100	±500	µV
dV_{OS}/dT	温漂，RTI		V_{SENSE} = 0mV，T_A = –40°C 至 +125°C		0.2	1	µV/°C
PSRR	RTI 与电源比		V_S = 2.7V 至 5.5V，V_{IN+} = 12V，V_{SENSE} = 0mV		±8	±40	µV/V
I_{IB}	输入偏置电流		V_{SENSE} = 0mV，V_{IN+} = 0V		-6		µA
			V_{SENSE} = 0mV		75		µA
I_{IO}	输入失调电流		V_{SENSE} = 0mV		±0.05		µA
输出							
G	增益		A1 器件		20		V/V
			A2 器件		50		V/V
			A3 器件		100		V/V
			A4 器件		200		V/V
E_G	增益误差		V_{OUT} = 0.5V 至 V_S – 0.5V，T_A = –40°C 至 +125°C		±0.1%	±1%	
	增益误差与温度间的关系		T_A = -40°C 至 +125°C		1.5	20	ppm/°C
	非线性误差		V_{OUT} = 0.5V 至 V_S – 0.5V		±0.01%		
	最大容性负载		无持续振荡		1		nF
电压输出(2)							
V_{SP}	相对于 V_S 电源轨的摆幅(3)		R_L = 10kΩ 至 GND，T_A= –40°C 至 +125°C		(V_S) – 0.02	(V_S) – 0.03	V
V_{SN}	相对于 GND 的摆幅(3)		R_L = 10kΩ 至 GND，T_A= –40°C 至 +125°C		(V_{GND})0.0005	(V_{GND})+0.005	V
频率响应							
BW	带宽		A1 器件，C_{LOAD} = 10pF		350		kHz
			A2 器件，C_{LOAD} = 10pF		210		kHz
			A3 器件，C_{LOAD} = 10pF		150		kHz
			A4 器件，C_{LOAD} = 10pF		105		kHz
SR	压摆率				2		V/µs
噪声，RTI(1)							
	电压噪声密度				40		nV/√Hz
电源							
I_Q	静态电流	INA181	V_{SENSE} = 0mV		195	260	µA
			V_{SENSE} = 0mV，T_A = –40°C 至 +125°C			300	
		INA2181	V_{SENSE} = 0mV		356	500	µA
			V_{SENSE} = 0mV，T_A = –40°C 至 +125°C			520	
		INA4181	V_{SENSE} = 0mV		690	900	µA
			V_{SENSE} = 0mV，T_A = –40°C 至 +125°C			1000	

(1) RTI = 以输入为参考。
(2) 参阅输出电压摆幅与输出电流间的关系
(3) 摆幅规格是在过驱输入条件下测试得出的。

Copyright © 2024 Texas Instruments Incorporated

6.6 典型特性

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2 且 V_{IN+} = 12V（除非另有说明）

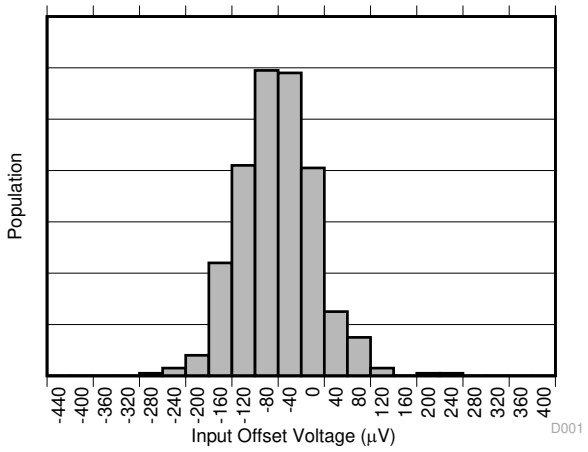


图 6-1. 输入失调电压产生分布图 A1

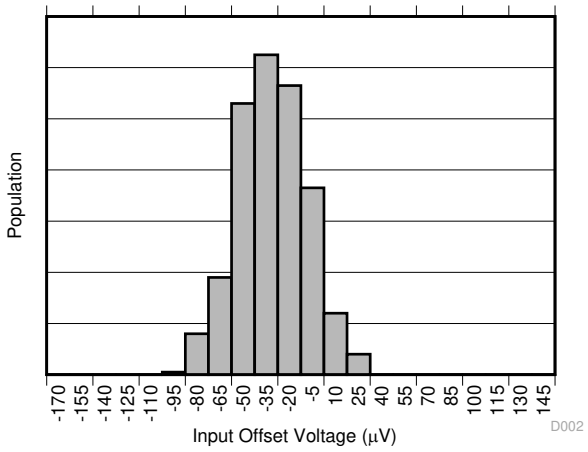


图 6-2. 输入失调电压产生分布图 A2

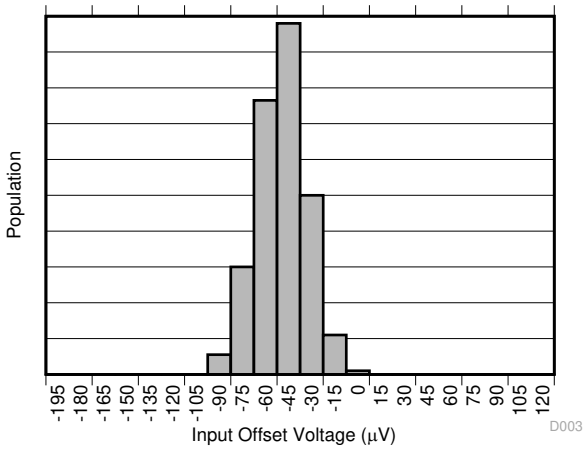


图 6-3. 输入失调电压产生分布图 A3

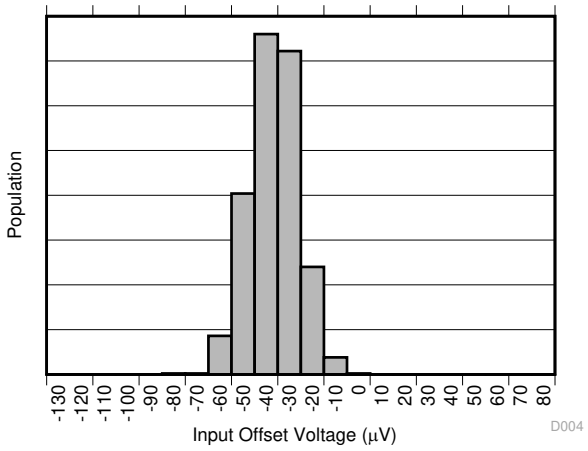


图 6-4. 输入失调电压产生分布图 A4

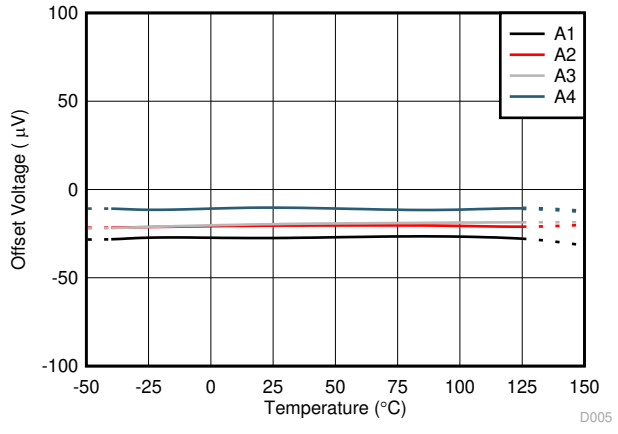


图 6-5. 失调电压与温度间的关系

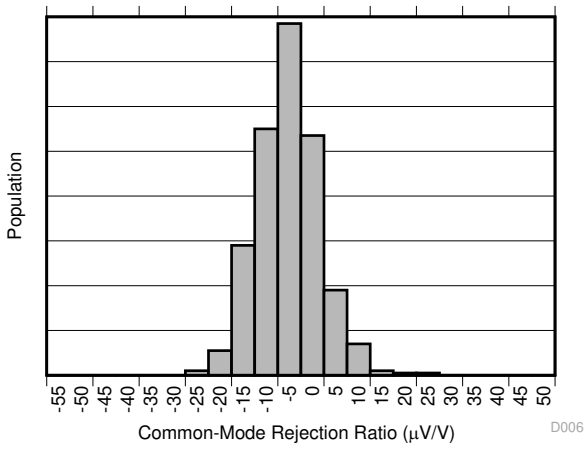


图 6-6. 共模抑制产生分布图 A1

Copyright © 2024 Texas Instruments Incorporated

6.6 典型特性（续）

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2 且 V_{IN+} = 12V（除非另有说明）

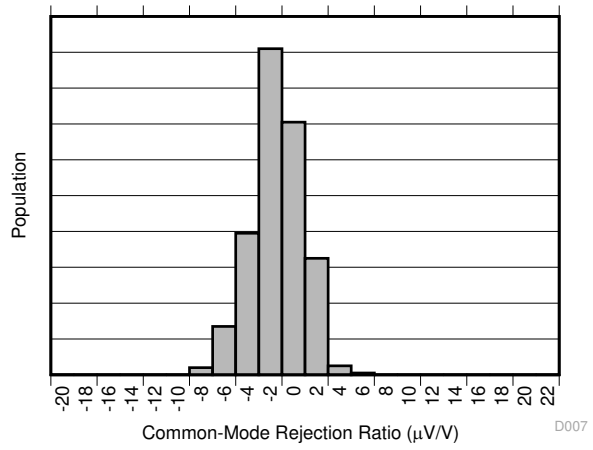


图 6-7. 共模抑制产生分布图 A2

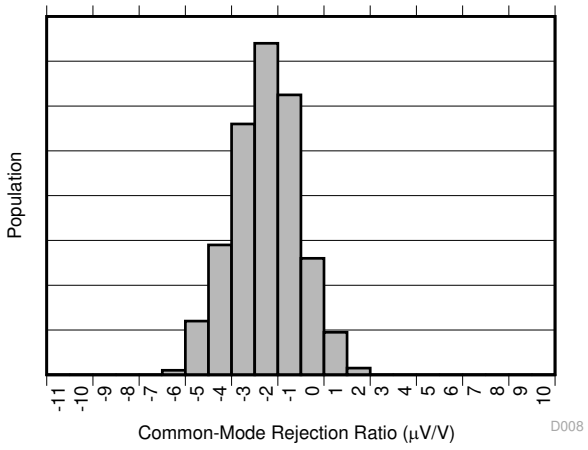


图 6-8. 共模抑制产生分布图 A3

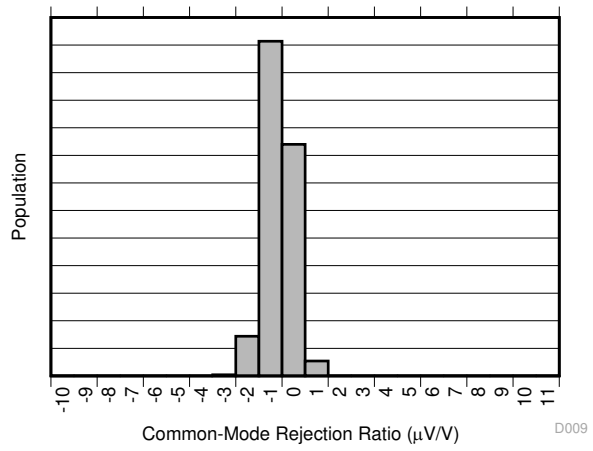


图 6-9. 共模抑制产生分布图 A4

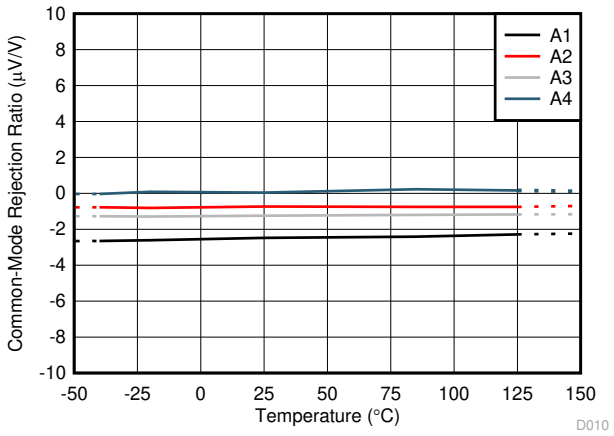


图 6-10. 共模抑制比与温度间的关系

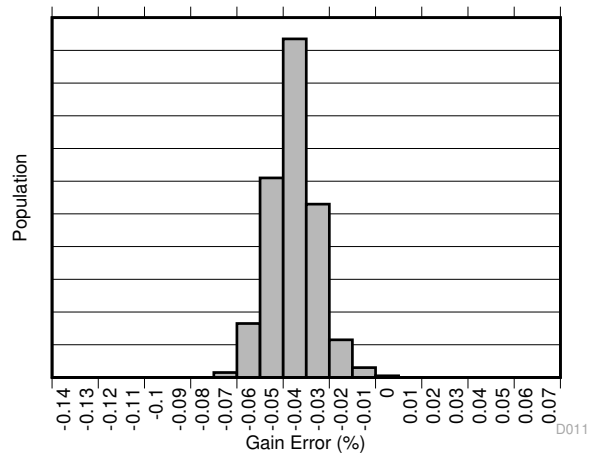


图 6-11. 增益误差产生分布图 A1

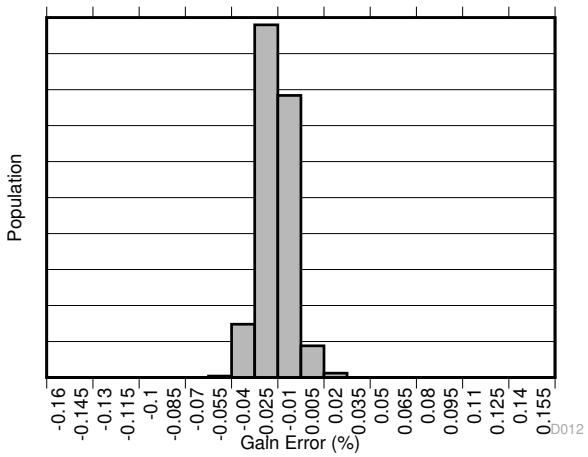


图 6-12. 增益误差产生分布图 A2

Copyright © 2024 Texas Instruments Incorporated

6.6 典型特性（续）

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2 且 V_{IN+} = 12V（除非另有说明）

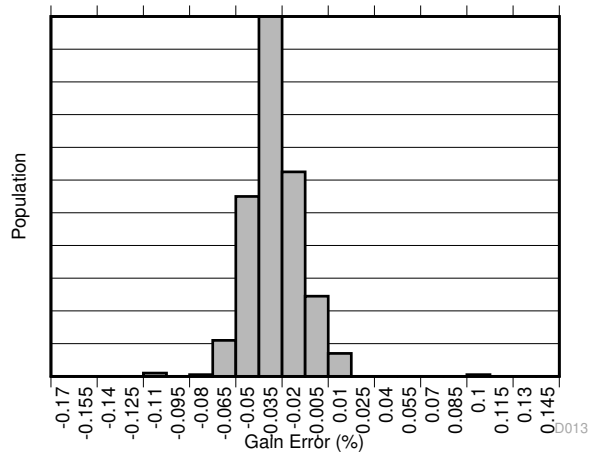


图 6-13. 增益误差产生分布图 A3

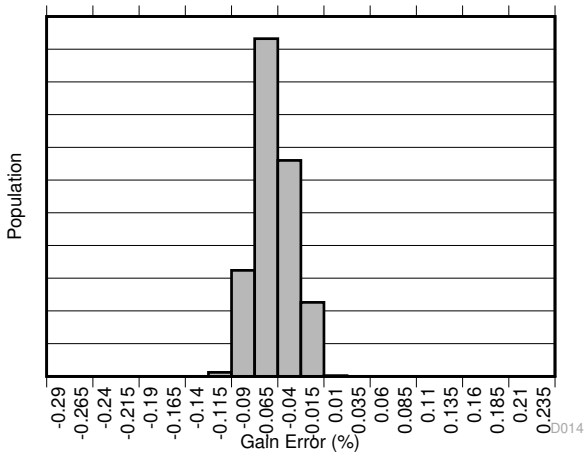


图 6-14. 增益误差产生分布图 A4

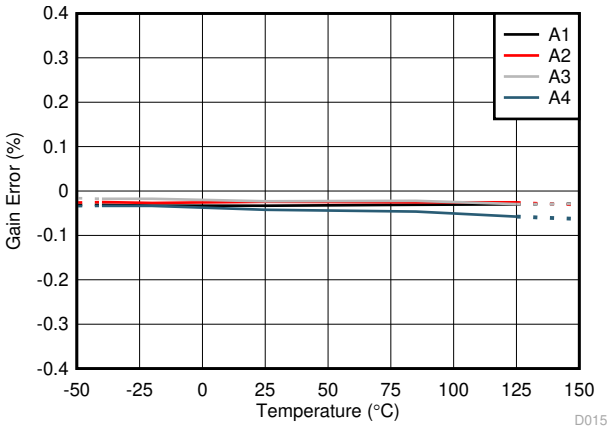


图 6-15. 增益误差与温度间的关系

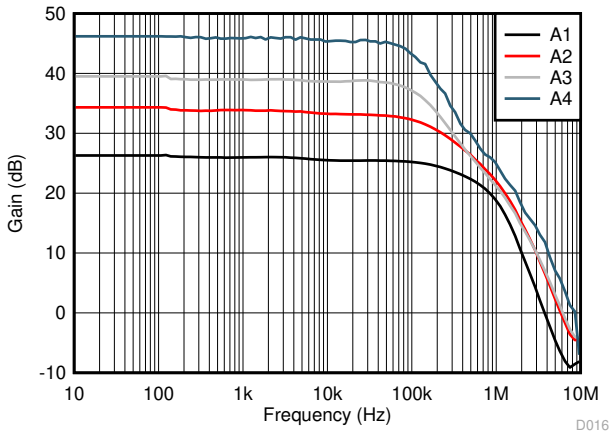


图 6-16. 增益与频率的关系

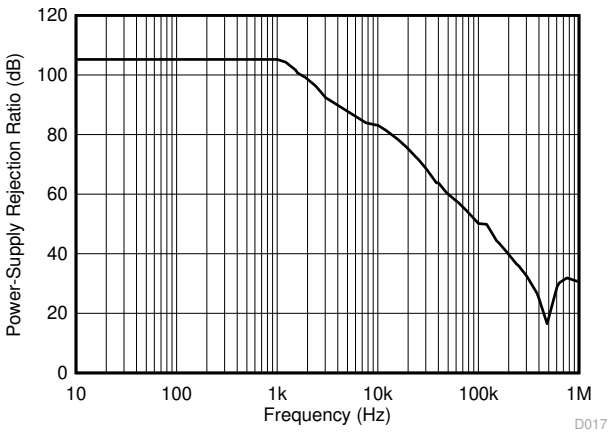


图 6-17. 电源抑制比与频率间的关系

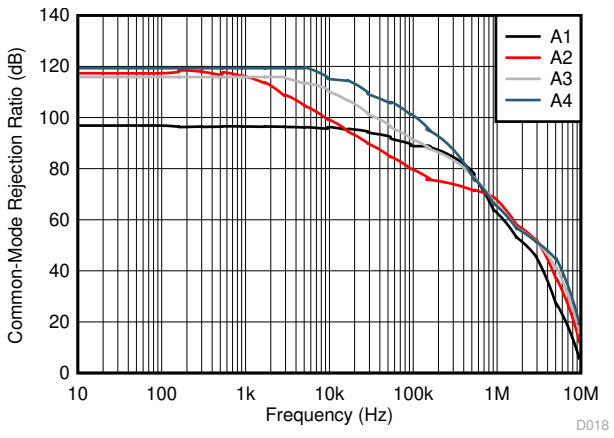


图 6-18. 共模抑制比与频率间的关系

6.6 典型特性（续）

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2 且 V_{IN+} = 12V（除非另有说明）

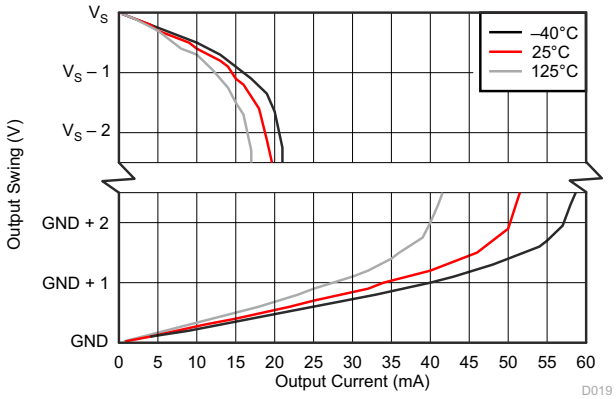
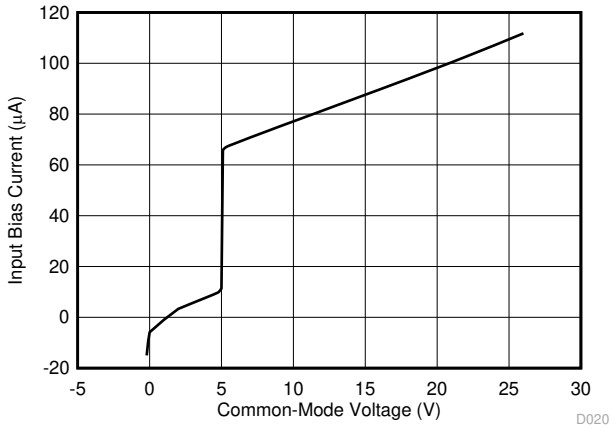
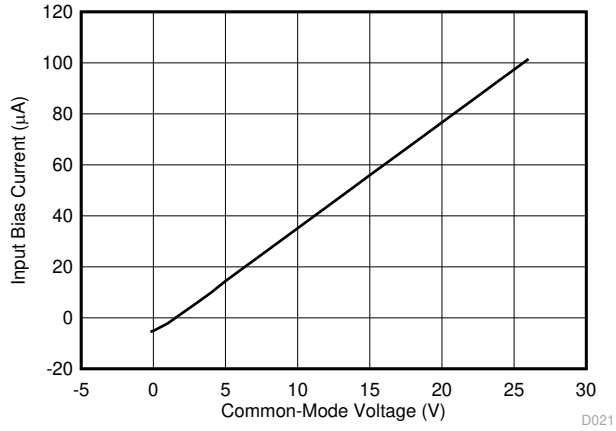


图 6-19. 输出电压摆幅与输出电流间的关系



电源电压 = 5V

图 6-20. 输入偏置电流与共模电压间的关系



电源电压 = 0V

图 6-21. 输入偏置电流与共模电压间的关系（两种输入，关断）

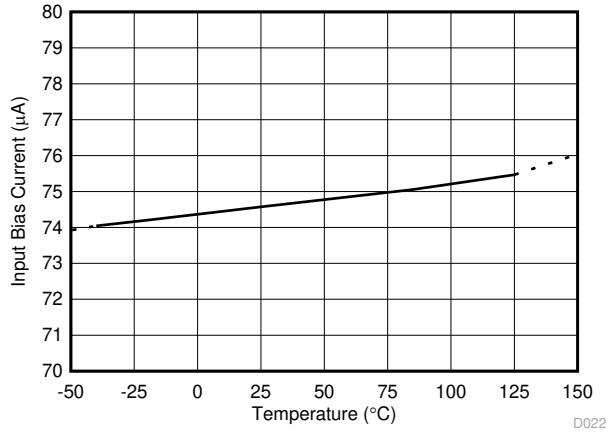


图 6-22. 输入偏置电流与温度间的关系

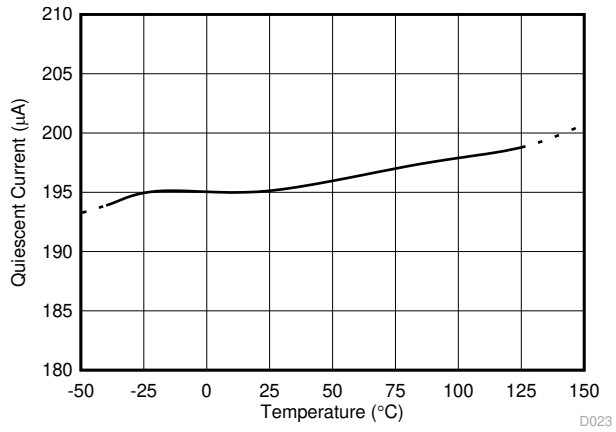


图 6-23. 静态电流与温度间的关系 (INA181)

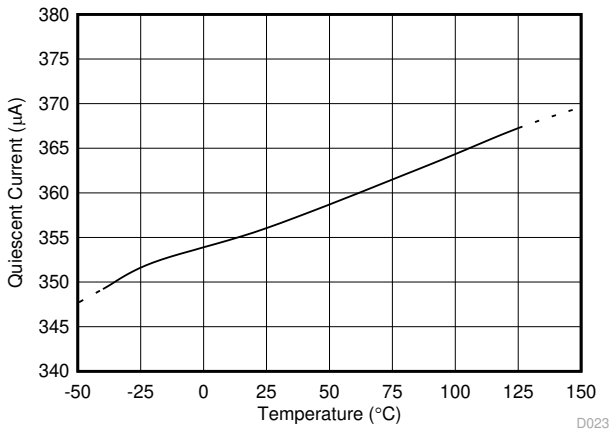


图 6-24. 静态电流与温度间的关系 (INA2181)

Copyright © 2024 Texas Instruments Incorporated

6.6 典型特性（续）

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2 且 V_{IN+} = 12V（除非另有说明）

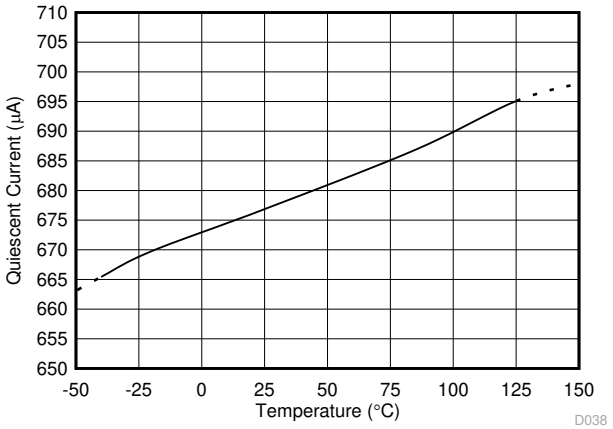


图 6-25. 静态电流与温度间的关系 (INA4181)

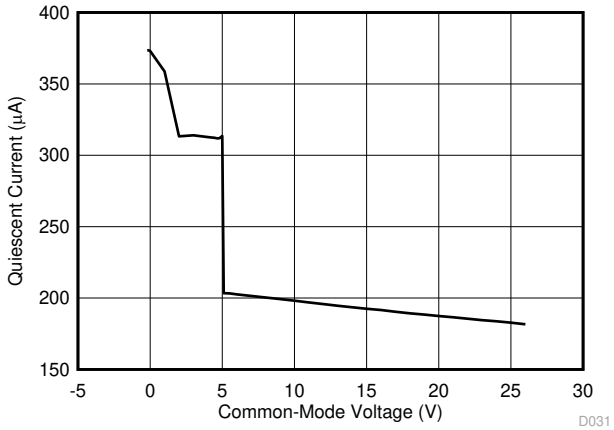


图 6-26. I_Q 与共模电压间的关系 (INA181)

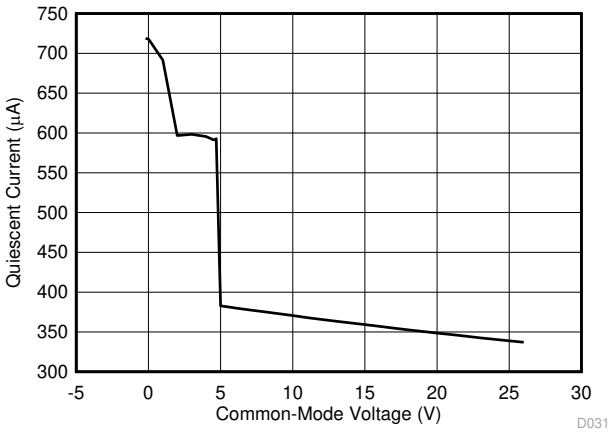


图 6-27. I_Q 与共模电压间的关系 (INA2181)

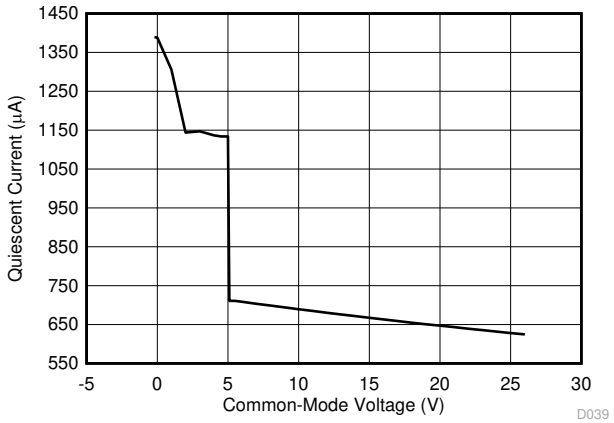


图 6-28. I_Q 与共模电压间的关系 (INA4181)

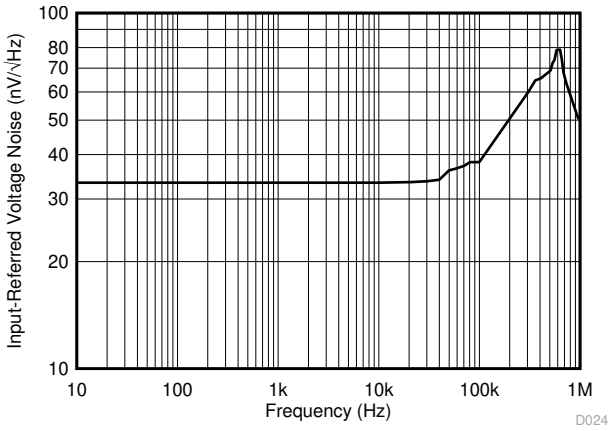


图 6-29. 输入基准电压噪声与频率间的关系（A3 器件）

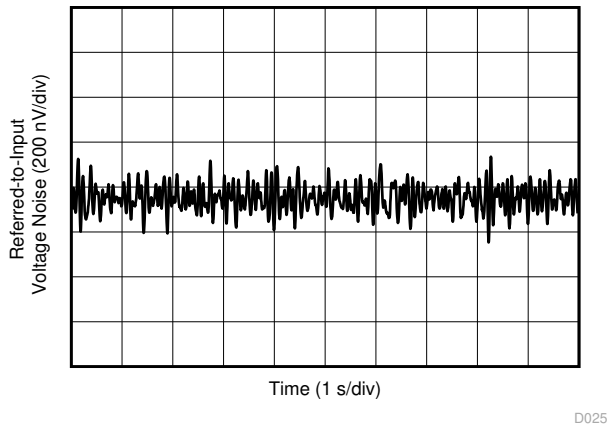
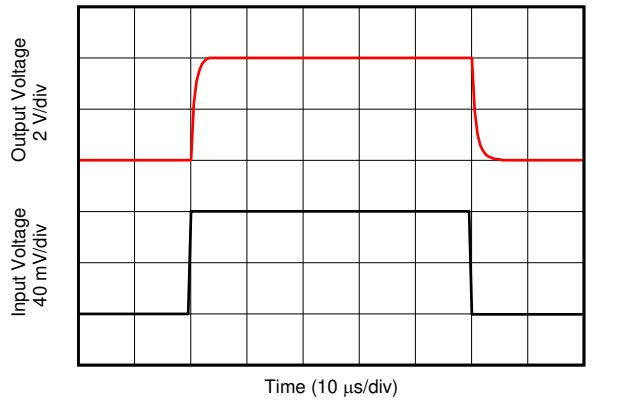


图 6-30. 0.1Hz 至 10Hz 电压噪声（以输入为参考）

Copyright © 2024 Texas Instruments Incorporated

6.6 典型特性（续）

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2 且 V_{IN+} = 12V（除非另有说明）



80mV$_{PP}$ 输入阶跃

图 6-31. 阶跃响应

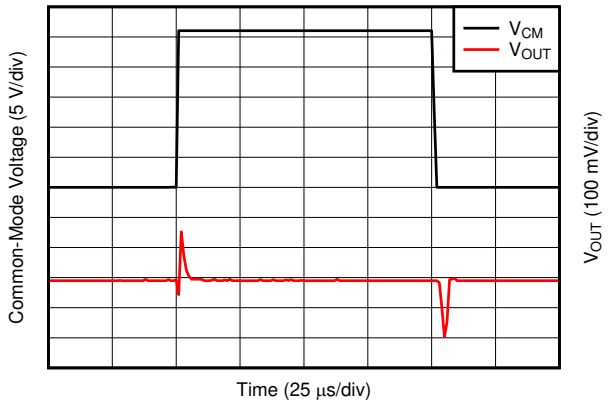


图 6-32. 共模电压瞬态响应

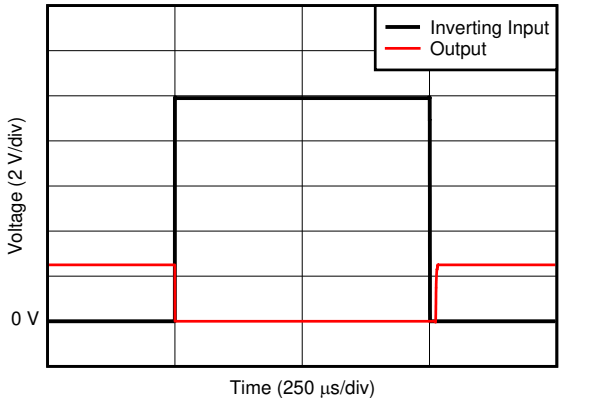


图 6-33. 反相差分输入过载

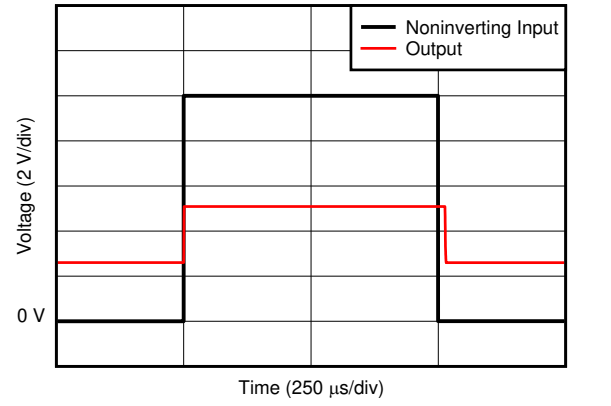


图 6-34. 同相差分输入过载

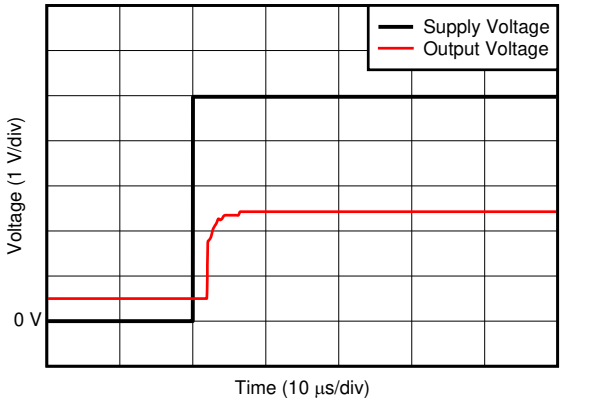


图 6-35. 启动响应

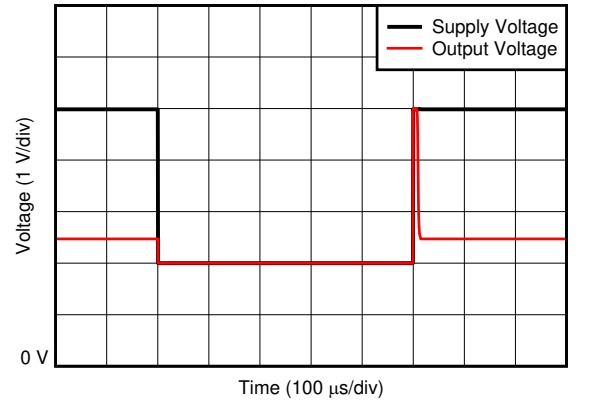


图 6-36. 欠压恢复

Copyright © 2024 Texas Instruments Incorporated

6.6 典型特性（续）

在 T_A = 25°C、V_S = 5V、V_{REF} = V_S / 2 且 V_{IN+} = 12V（除非另有说明）

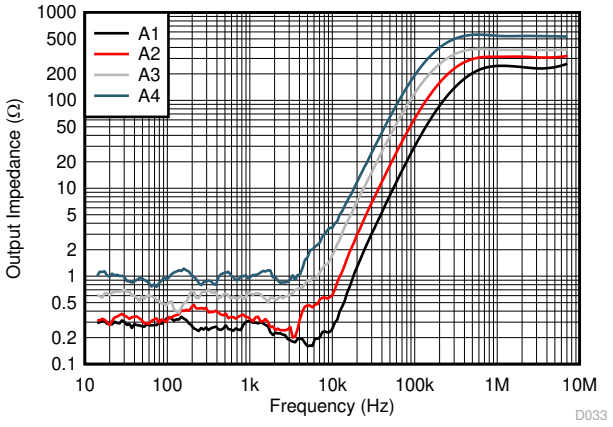


图 6-37. 输出阻抗与频率间的关系

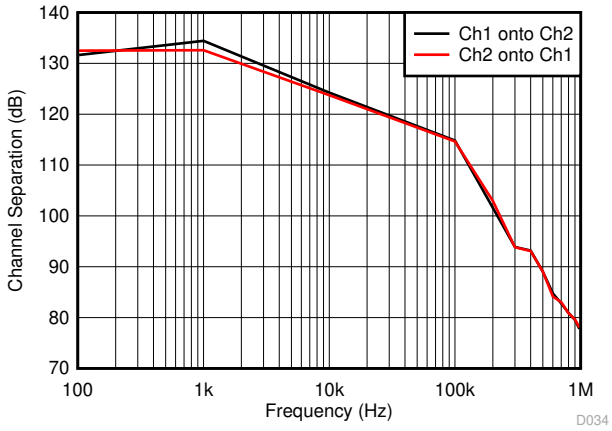


图 6-38. 通道分离与频率间的关系 (INA2181)

7 详细说明

7.1 概述

INA181、INA2181 和 INA4181 (INAx181) 是 26V 共模电流检测放大器，可用于低侧和高侧配置。这些专门设计的电流检测放大器可在远超为器件供电的电源电压的共模电压下，精确测量电流检测电阻上产生的电压。可在高达 26V 的输入电压轨上测量电流，并且器件可由低至 2.7V 的电源电压供电。

7.2 功能方框图

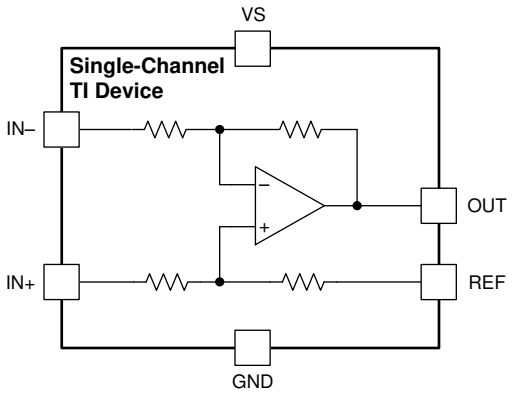


图 7-1. INA181 功能方框图

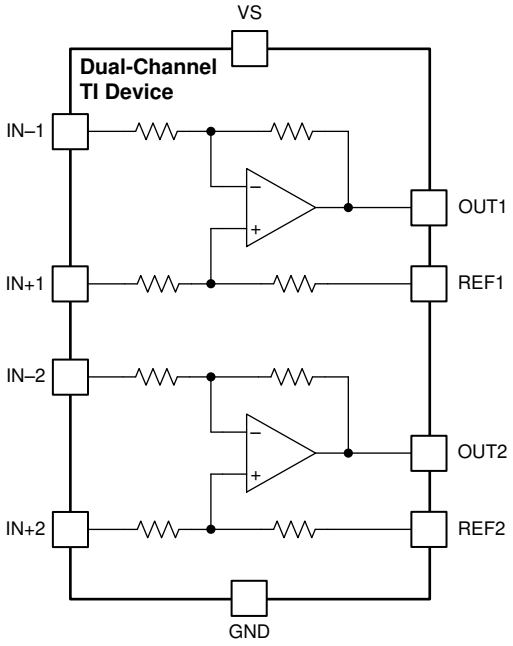


图 7-2. INA2181 功能方框图

Copyright © 2024 Texas Instruments Incorporated

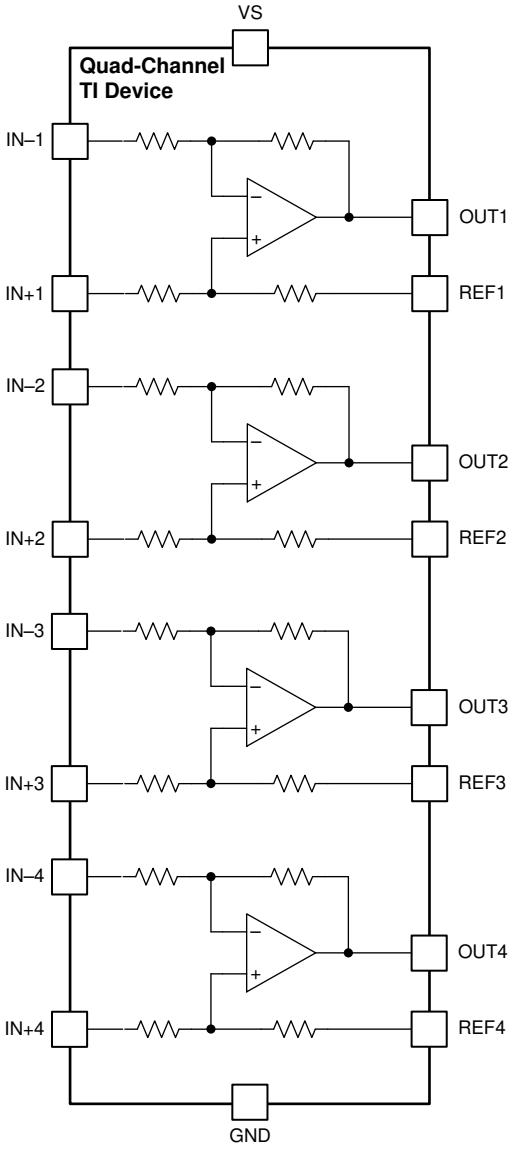


图 7-3. INA4181 功能方框图

7.3 特性说明

7.3.1 高带宽和转换率

INAx181 支持高达 350kHz 的小信号带宽和 2V/μs 的大信号压摆率。INAx181 能够检测到感应电流的快速变化，并且能够快速转换输出，因此非常适合需要快速响应输入电流变化的应用。一个需要高带宽和转换率的应用是低侧电机控制、在该应用中、能够跟踪电机中快速变化的电流、从而在更宽的工作范围内实现更精确的控制。需要更高带宽和压摆率的另一种应用是系统故障检测，INAx181 与外部比较器和基准配合使用，可以快速检测感应电流何时超出范围。

7.3.2 双向电流监测

INA181 会检测从两个方向流经检测电阻的电流。双向电流检测能力是通过在 REF 引脚上施加电压以偏移输出电压来实现的。在输入端检测到正差分电压时会导致输出电压大于施加的基准电压；类似地，在输入端检测到负差分电压时会导致输出电压小于施加的基准电压。方程式 1 展示了电流检测放大器的输出电压。

$$V_{OUT} = (I_{LOAD} \times R_{SENSE} \times GAIN) + V_{REF} \quad (1)$$

其中

- I_{LOAD} 是要监测的负载电流。
- R_{SENSE} 是电流检测电阻。
- GAIN 是所选器件的增益选项。
- V_{REF} 是施加到 REF 引脚的电压。

7.3.3 宽输入共模电压范围

INAx181 支持 –0.2V 至 +26V 的输入共模电压。由于内部拓扑结构，共模范围不受电源电压 (V_S) 的限制（只要 V_S 保持在 2.7V 至 5.5V 的工作范围内）。由于能够在大于或小于 V_S 的共模电压下工作，INAx181 可用于高侧和低侧电流检测应用，如图 7-4 所示。

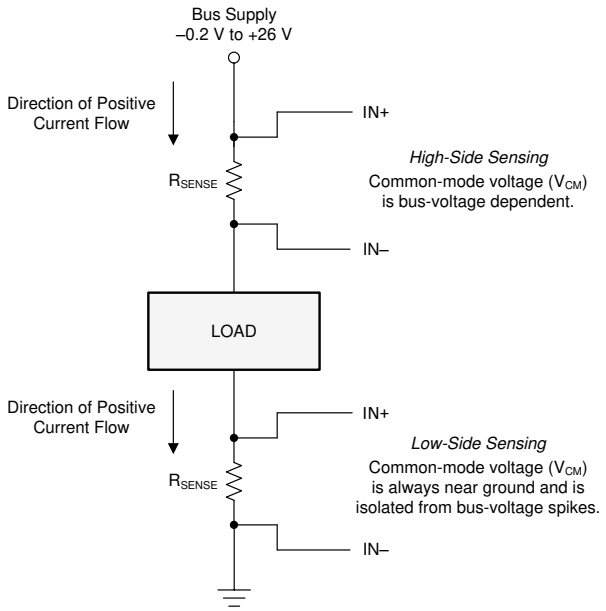


图 7-4. 高侧和低侧检测连接

7.3.4 精确的低侧电流感应

在低侧电流检测应用中使用时，INAx181 的失调电压在 ±150μV 以内。INAx181 的低失调电压性能有若干优势。首先，低失调电压允许这些器件用于必须在宽动态范围内测量电流的应用。在这种情况下，当检测电流处于测量

Copyright © 2024 Texas Instruments Incorporated

范围中的较低区域时，低失调电压可提高精度。低失调电压的另一个优势是，能够准确检测检测电阻上的较低压降，从而支持较低值的分流电阻器。低值分流电阻器可降低电流检测电路中的功率损耗，有助于提高最终应用的功率效率。

INAx181 的增益误差指定为实际值的 1% 以内。当检测到的电压比失调电压大得多时，此电压成为电流检测测量中的主要误差源。

7.3.5 轨到轨输出摆幅

INAx181 支持在输出靠近电源轨和 GND 的情况下进行线性电流检测操作。到正电源轨的最大规定输出摆幅为 30mV，到 GND 的最大规定输出摆幅仅为 5mV。为了将 INAx181 的输出摆幅与等效运算放大器 (op amp) 进行比较，输入被过驱，近似计算运算放大器数据表中指定的开环状态。电流检测放大器是闭环系统；因此，在单向操作 (V_{REF} = 0V) 期间，输出到 GND 的摆幅可能受到失调电压和放大器增益的乘积的限制。

对于具有正失调电压的器件，到 GND 的摆幅受*电气特性*表中指定的失调电压乘以增益或到 GND 的摆幅二者中较大者的限制。

例如，在一个应用中，INA181A4（增益 = 200V/V）用于低侧电流检测，器件的失调电压为 40µV，器件失调电压和增益的乘积值为 8mV，大于指定的负摆幅值。因此，本例中到 GND 的摆幅为 8mV。如果同一器件的失调电压为 –40µV，则计算得出的零差分信号为 –8mV。在这种情况下，失调电压有助于在负向过驱摆幅，摆幅性能与*电气特性*表中指定的值一致。

失调电压是由 CMRR 规格确定的共模电压的函数；因此，当存在较高的共模电压时，失调电压会增加。失调电压的增加限制了在较高共模电压且 V_{REF} = 0V 下运行时，在零电流条件下输出电压可以达到多低。图 7-5 展示了每个增益选项的零电流输出电压与共模电压的典型限制。

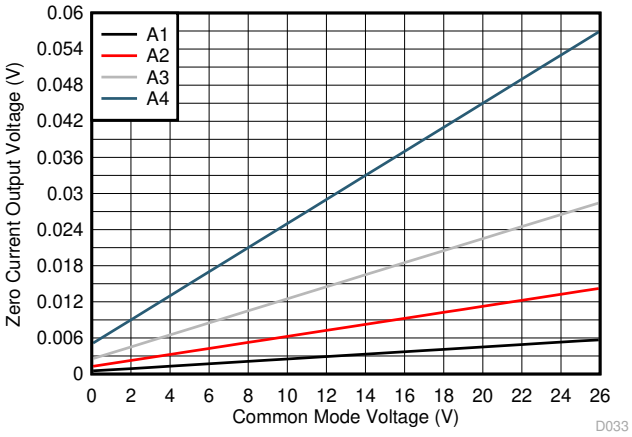


图 7-5. 零电流输出电压与共模电压

7.4 器件功能模式

7.4.1 正常模式

INAx181 在满足以下条件时处于正常运行状态：

- 电源电压 (V_S) 介于 2.7V 和 5.5V 之间。
- 共模电压 (V_{CM}) 在 –0.2V 至 +26V 的指定范围内。
- 最大差分输入信号乘以增益再加上 V_{REF} 小于 V_S 减去输出电压至 V_S 的摆幅。
- 最小差分输入信号乘以增益再加上 V_{REF} 大于相对于 GND 的摆幅（请参阅*轨到轨输出摆幅*部分）。

在正常运行期间，这些器件生成一个输出电压，此电压是从 IN+ 至 IN– 的差分电压加上 V_{REF} 处基准电压的*增益放大*表示。

7.4.2 单向模式

这些器件可配置为根据 REF 引脚的配置方式监测单向或双向电流流动。图 7-6 展示了更常见的情况是单向模式，其中，当没有电流流过时，通过将 REF 引脚接地，将输出设置为地电平。当电流从总线电源流向负载时，从 IN+ 到 IN- 的输入信号会增加，并导致 OUT 引脚上的输出电压增加。

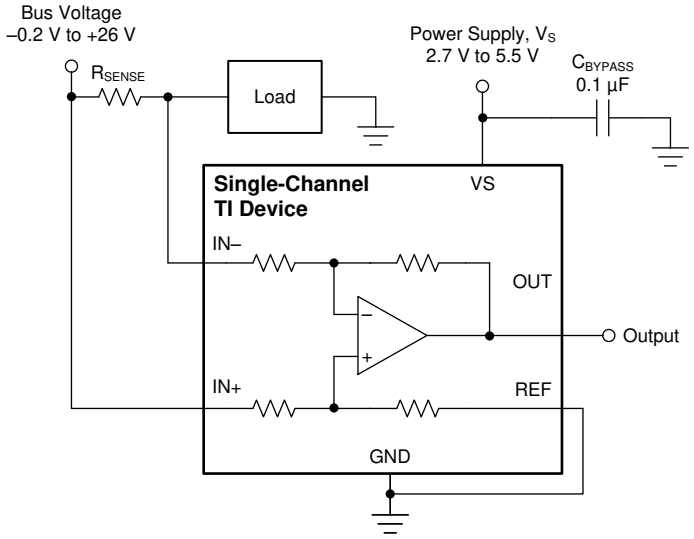


图 7-6. 双向应用

输出级的线性范围受限于在零输入条件下输出电压接近地电平的程度。在需要测量极低输入电流的单向应用中，将 REF 引脚偏置为一个高于 50mV 的合适值，从而使输出进入器件的线性范围。为了限制共模抑制误差，应缓冲连接到 REF 引脚的基准电压。

一种不太常用的输出偏置方法是将 REF 引脚连接到电源电压 V_S。当不存在差分输入信号时，这种方法会导致输出电压在比电源电压低 200mV 时达到饱和。当 REF 引脚接地时，这种方法类似于没有输入信号的输出饱和低电平条件。此配置中的输出电压仅响应相对于器件 IN– 引脚产生负差分输入电压的负电流。在这些条件下，当负差分输入信号负增加时，输出电压从饱和电源电压向下移动。施加到 REF 引脚上的电压不得超过 V_S。

Copyright © 2024 Texas Instruments Incorporated

7.4.3 双向模式

INAx181 是双向电流检测放大器，能够在两个方向上测量流经电阻式分流器的电流。这种双向监测在包含充电和放电操作的应用中很常见，在此类应用中，流过电阻的电流可能改变方向。

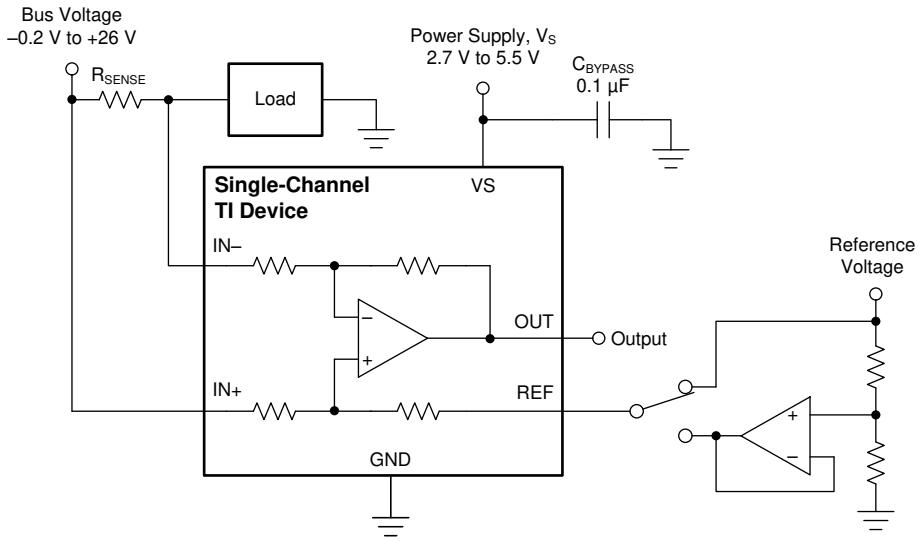


图 7-7. 双向应用

通过在 REF 引脚上施加电压，可以测量双向流动的电流，如图 7-7 所示。施加到 REF 的电压 (V_{REF}) 设置与零输入电平状态相对应的输出状态。然后，对于正差分信号（相对于 IN– 引脚），输出变为增至高于 V_{REF}；而对于负差分信号，则变为降至低于 V_{REF}。施加到 REF 引脚的这一基准电压可设置为 0V 至 V_S 之间的任何值。对于双向应用，V_{REF} 通常设置为中标度，以便在两个电流方向上实现相等的信号范围。在某些情况下，当双向电流和相应的输出信号无需对称时，V_{REF} 可设置为中标度以外的电压。

7.4.4 输入差分过载

如果差分输入电压 (V_{IN+} – $V_{IN–}$) 乘以增益超过电压摆幅规格，则 INAx181 会将输出驱动至尽可能与正电源或地电平接近，并且不提供差分输入电压的精确测量。如果在正常电路运行期间发生此输入过载，请降低分流电阻器的值或使用带有所选检测电阻的较低增益版本，以避免这种运行模式。如果在故障事件中发生差分过载，INAx181 的输出会在故障情况消除后大约 20µs 恢复到预期值。

当 INAx181 输出被驱动至电源轨或接地端时，只要不超出绝对最大额定值，增加差分输入电压就不会损坏器件。遵守这些指导原则，INAx181 的输出就可保持极性，不会出现相位反转。

Copyright © 2024 Texas Instruments Incorporated

7.4.5 关断模式

虽然 INAx181 没有关断引脚，但这些器件的低功耗支持通过逻辑门或晶体管开关的输出为 INAx181 供电。该门或开关可打开和关闭 INAx181 电源静态电流。

然而，在电流分流监控应用中，还要考虑在关断条件下从分流电路中消耗的电流量。评估该电流消耗需考虑 INAx181 在关断模式下的简化原理图，如图 7-8 所示。

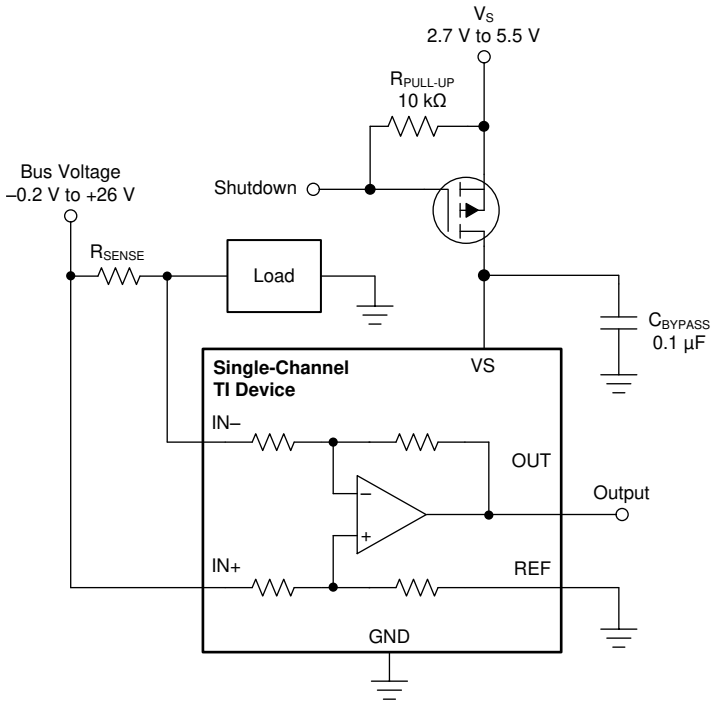


图 7-8. 使用接地基准关断 INA181 的基本电路

从 INAx181 的每个输入到 OUT 引脚和 REF 引脚的阻抗通常高于 500kΩ（来自 500kΩ 反馈和输入增益设置电阻的组合）。流经这些引脚的电流量取决于连接电压。例如，如果 REF 引脚接地，计算分流到地的 500kΩ 阻抗的影响就很简单。但是，如果在 INAx181 处于关断模式时为基准供电，则输入电流将由 500kΩ 阻抗和正输入端与施加到基准电压的电压之间的电压差决定。

对于到输出引脚的 500kΩ 路径，禁用的 INAx181 的输出级确实构成了一条良好的接地路径。因此，该电流与施加在 500kΩ 电阻器上的分流共模电压成正比。

只要器件上电时分流共模电压大于 V_S，每个输入都会附加匹配良好的 55µA 典型电流。如果小于 V_S，共模输入电流可忽略不计，500kΩ 电阻是对电流造成影响的唯一因素。

Copyright © 2024 Texas Instruments Incorporated

8 应用和实施

备注

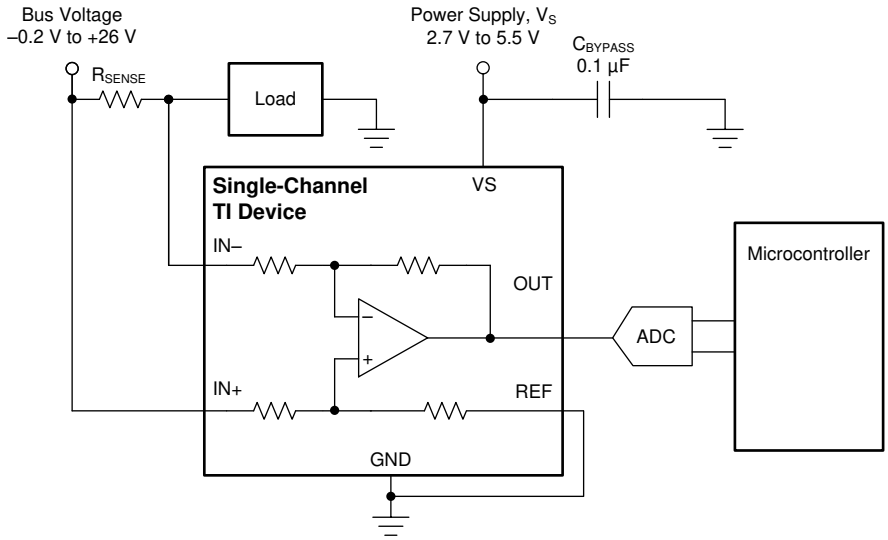
以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

当电流经电阻流向负载或接地时，INAx181 会将在电流检测电阻器两端产生的电压放大。正如前面几节所述，该器件可驱动基准引脚来调整输出信号功能，这样可提供多种配置。

8.1.1 基本连接

图 8-1 展示了 INA181 的基本连接。尽可能靠近分流电阻器连接输入引脚（+IN 和 IN–），从而更大限度地减小与分流电阻串联的任何电阻。



注：为帮助消除器件和模数转换器 (ADC) 之间的接地偏移量误差，请将 REF 引脚连接到 ADC 基准输入，然后连接到地。为了获得最佳性能，请在 INAx181 的输出端和 ADC 之间使用 RC 滤波器。请参阅 *使用 ZOUT 对负载感应放大器稳定性问题进行闭环分析* 应用手册，了解更多详细信息。

图 8-1. INA181 的基本连接

为确保正常运行，需要使用至少 0.1µF 的电源旁路电容器。采用高噪声或高阻抗电源的应用可能需要额外的去耦电容器来抑制电源噪声。将旁路电容器连接到接近器件引脚的位置。

Copyright © 2024 Texas Instruments Incorporated

8.1.2 R_{SENSE} 和器件增益选择

选择尽可能大的电流检测电阻，可更大限度地提高 INAx181 的精度。较大的检测电阻可在给定电流量下使差分输入信号达到最大，并减小失调电压的误差贡献。然而，在给定应用中，电流检测电阻的大小存在实际限制。INAx181 在 12V 共模电压输入下运行时，每个输入的典型输入偏置电流为 75 μA。当使用较大的电流检测电阻时，这些偏置电流会导致失调误差增加，并降低共模抑制。因此，对于要求电流监控精度的应用，通常不建议使用大于几欧姆的电流检测电阻。电流检测电阻值的另一个常见限制是，纳入电阻器预算的最大允许功率损耗。方程式 2 给出了电流检测电阻在给定功率损耗预算下的最大阻值。

$$R_{SENSE} < \frac{PD_{MAX}}{I_{MAX}^2} \tag{2}$$

其中：

- PD_{MAX} 是 R_{SENSE} 中的最大允许功率损耗。
- I_{MAX} 是流过 R_{SENSE} 的最大电流。

电流检测电阻的阻值和器件增益的其他限制取决于电源电压 V_S 和器件摆幅至轨限制。为了确保电流检测信号适当地传递到输出，必须检查正和负输出摆幅限制。方程式 3 提供了 R_{SENSE} 和 GAIN 的最大值，以便防止器件达到正摆幅限制。

$$I_{MAX} \times R_{SENSE} \times GAIN < V_{SP} - V_{REF} \tag{3}$$

其中：

- I_{MAX} 是流过 R_{SENSE} 的最大电流。
- GAIN 是电流检测放大器的增益。
- V_{SP} 是数据表中指定的正输出摆幅。
- V_{REF} 是 REF 引脚上外部施加的电压。

为了避免在选择 R_{SENSE} 的值时出现正输出摆幅限制，在检测电阻的值与所考虑的器件增益之间总是存在权衡。如果按最大功率损耗选择的检测电阻太大，则可以选择较低的增益器件来避免正摆幅限制。

负摆幅限制对给定应用中使用的检测电阻值可以小到何种程度施加了限制。方程式 4 提供了对最小检测电阻的限制。

$$I_{MIN} \times R_{SENSE} \times GAIN > V_{SN} - V_{REF} \tag{4}$$

其中：

- I_{MIN} 是流过 R_{SENSE} 的最小电流。
- GAIN 是电流检测放大器的增益。
- V_{SN} 是器件的负输出摆幅（请参阅*轨到轨输出摆幅*）。
- V_{REF} 是 REF 引脚上外部施加的电压。

除了调节失调电压和增益之外，还可以略微增加施加到 REF 引脚的电压，以避免负摆幅限制。

Copyright © 2024 Texas Instruments Incorporated

8.1.3 信号滤波

假如将 INAx181 输出连接到高阻抗输入，且使用从 GND 到 GND 的简单 RC 网络，则器件输出端是滤波的最佳位置。在输出端进行滤波可减弱共模电压、差分输入信号及 INAx181 电源电压中的高频干扰。如果无法在输出端进行滤波，或者需要仅对差分输入信号进行滤波，则可以在器件的输入引脚上应用滤波器。图 8-2 提供了一个示例，说明如何在器件的输入引脚上使用滤波器。

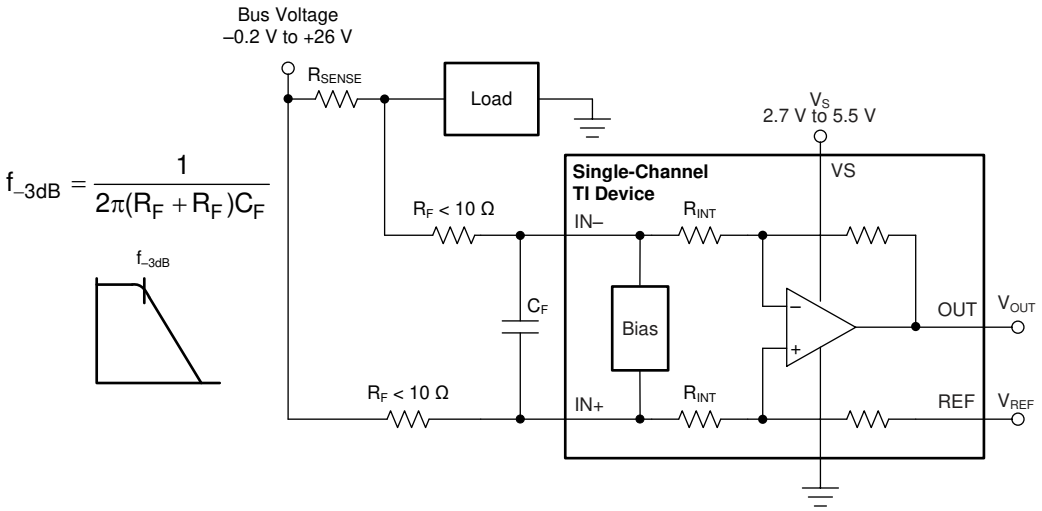


图 8-2. 在输入引脚上的滤波器

外部串联电阻的增加会为测量结果带来额外的误差，因此，必须将这些串联电阻的阻值保持在 10Ω 上下（尽可能保持 10Ω 以下）以降低对精度的影响。当在输入引脚之间施加一个差分电压时，图 8-2 中出现在输入引脚上的内部偏置网络会产生一个不匹配的输入偏置电流。如果在电路中增加外部串联滤波电阻器，则偏置电流的失配会导致滤波电阻器两端的压降失配。这种失配会产生一个差分误差电压，该电压会从分流电阻器两端产生的电压中减去。该误差会导致器件输入引脚上的电压与分流电阻器两端产生的电压不同。如果没有额外的串联电阻，输入偏置电流的不匹配对器件操作的影响就比较小。此类外部滤波电阻器给测量带来的误差量可以使用方程式 6 计算得出，其中的增益误差因子用方程式 5 计算得出。

如图 8-2 所示，与分流电阻器上产生的电压相比，器件输入端的差分电压变化量既与外部串联电阻 (R_F) 的值相关，也与内部输入电阻器 R_{INT} 的值相关。当把相关输出电压与分流电阻器上的电压相比较时，分流电压达到器件输入引脚的衰减作为一个增益误差出现。可以计算一个因子，以便确定由外部串联电阻的添加而导入的增益误差。使用方程式 5 计算分流电压与器件输入引脚上所测得电压的预期偏差：

$$\text{Gain Error Factor} = \frac{1250 \times R_{INT}}{(1250 \times R_F) + (1250 \times R_{INT}) + (R_F \times R_{INT})} \quad (5)$$

其中：

- R_{INT} 是内部输入电阻。
- R_F 是外部串联电阻。

Copyright © 2024 Texas Instruments Incorporated

方程式 5 的调整系数包括器件内部输入电阻，这个系数随每个增益版本而变化，如表 8-1 所示。表 8-2 展示了每个单独器件的增益误差因子。

表 8-1. 输入电阻

产品	增益	$R_{INT}(k\Omega)$
INAx181A1	20	25
INAx181A2	50	10
INAx181A3	100	5
INAx181A4	200	2.5

表 8-2. 器件增益误差因子

产品	简化的增益误差因子
INAx181A1	$\frac{25000}{(21\times R_F)+25000}$
INAx181A2	$\frac{10000}{(9\times R_F)+10000}$
INAx181A3	$\frac{1000}{R_F+1000}$
INAx181A4	$\frac{2500}{(3\times R_F)+2500}$

添加外部串联电阻后的预期增益误差可以以方程式 6 为基础来计算：

$$\text{Gain Error (\%)} = 100 - (100 \times \text{Gain Error Factor}) \quad (6)$$

例如，使用 INA181A2 和表 8-2 中相应的增益误差公式，串联电阻 10Ω 的增益误差因子为 0.991。然后使用方程式 6 计算相应的增益误差，仅外部的 10Ω 串联电阻便额外产生 0.89% 左右的增益误差。

Copyright © 2024 Texas Instruments Incorporated

8.1.4 对多个电流求和

通过将一个通道的输出连接到另一个通道的基准输入，可以轻松地对 INA2181 的多个输出求和。图 8-3 中显示的电路配置是一个实现电流求和的简单方法。为了正确地对多个输出电流求和，所有通道的电流检测电阻 R_{SENSE} 值必须相同。

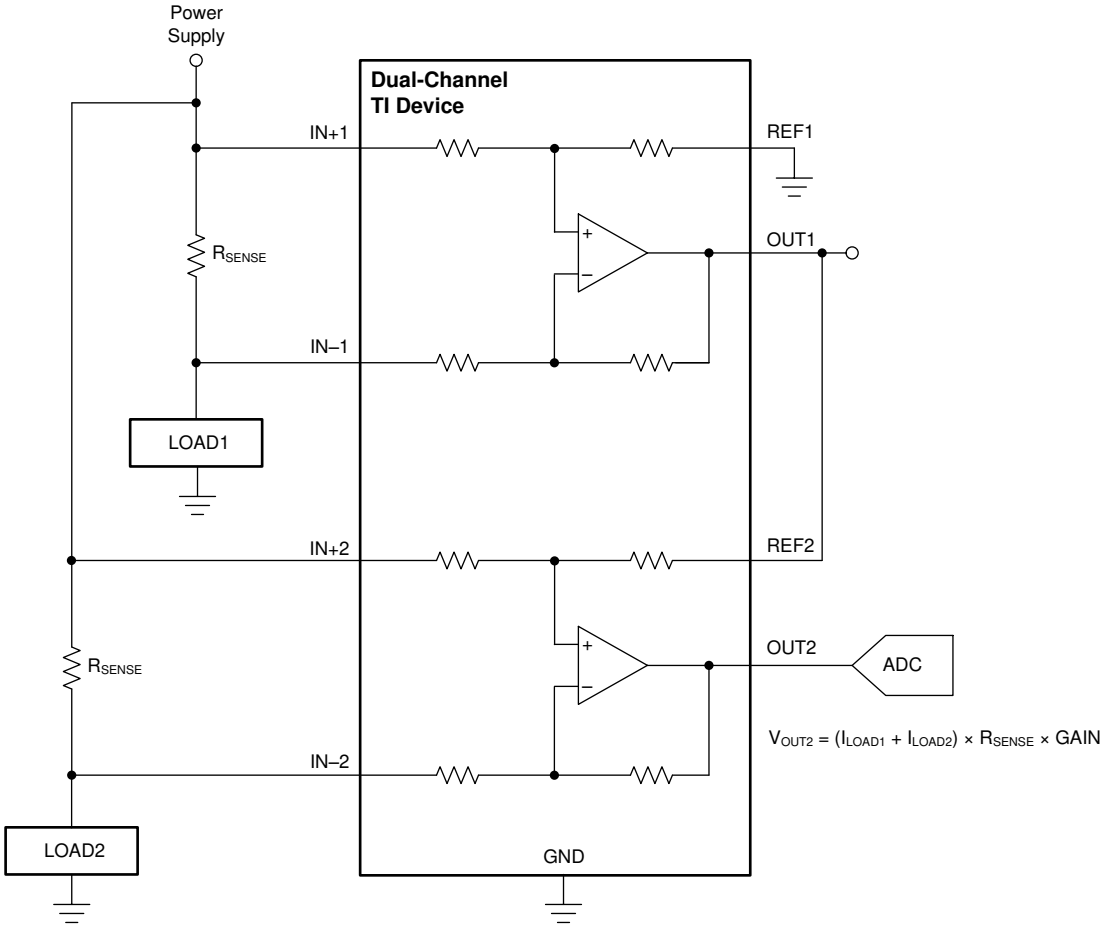


图 8-3. 对多个电流求和

将 INA2181 一个通道的输出连接到另一通道的基准输入。使用第一个电路的基准输入来设置最终求和输出工作点的基准。链中每个电路上检测到的电流会在链中最后一个器件的输出端相加。

求和配置的输出响应示例如图 8-4 所示。第一个电路的基准引脚接地，并将不同频率的正弦波施加到两个电路，以生成求和输出，如图所示。第一个电路的正弦波电压输入被偏移，以便整个波高于 GND。

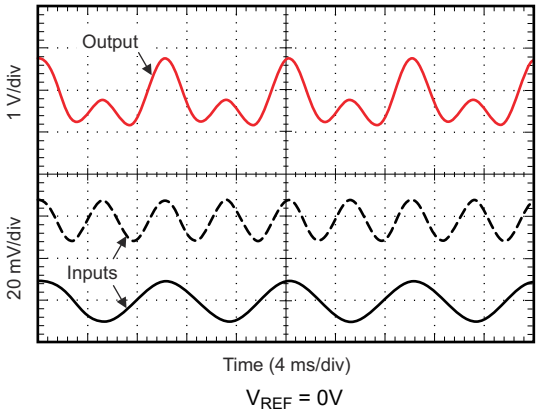


图 8-4. 电流求和应用输出响应（A2 器件）

8.1.5 检测漏电流

有时，需要确认流入负载的电流与流出负载的电流相同，这通常作为诊断测试或者故障检测的一部分。这种情况需要精确的电流求差，这与求和相同，只是两个放大器的输入彼此相反连接。为了正确检测漏电流，所有通道的电流检测电阻 R_{SENSE} 值必须相同。向 REF1 输入提供外部基准电压，以实现双向漏电流检测。

如果流入负载的电流等于流出负载的电流，则 OUT2 处的电压与施加到 REF1 的电压相同。为了实现这两个电流之间的精确求差，必须施加基准电压。基准电压可防止器件的输出被驱动至接地端，并且还能够检测流入负载的电流是大于还是小于流出负载的电流。

对于电流求差，双通道 INA2181 的输入必须彼此相反连接，如图 8-5 所示。第一个通道的基准输入为串中所有的器件设定输出静态电平。将第一个通道的输出连接到第二个通道的基准输入。第一通道的基准输入在输出端设定基准。该电路示例与电流求和示例相同，只是两个分流输入的极性相反。在正常工作条件下，最终的输出非常接近于基准值，并与任一电流差成正比。该电流求差电路可用于检测流入和流出负载的电流何时不匹配。

Copyright © 2024 Texas Instruments Incorporated

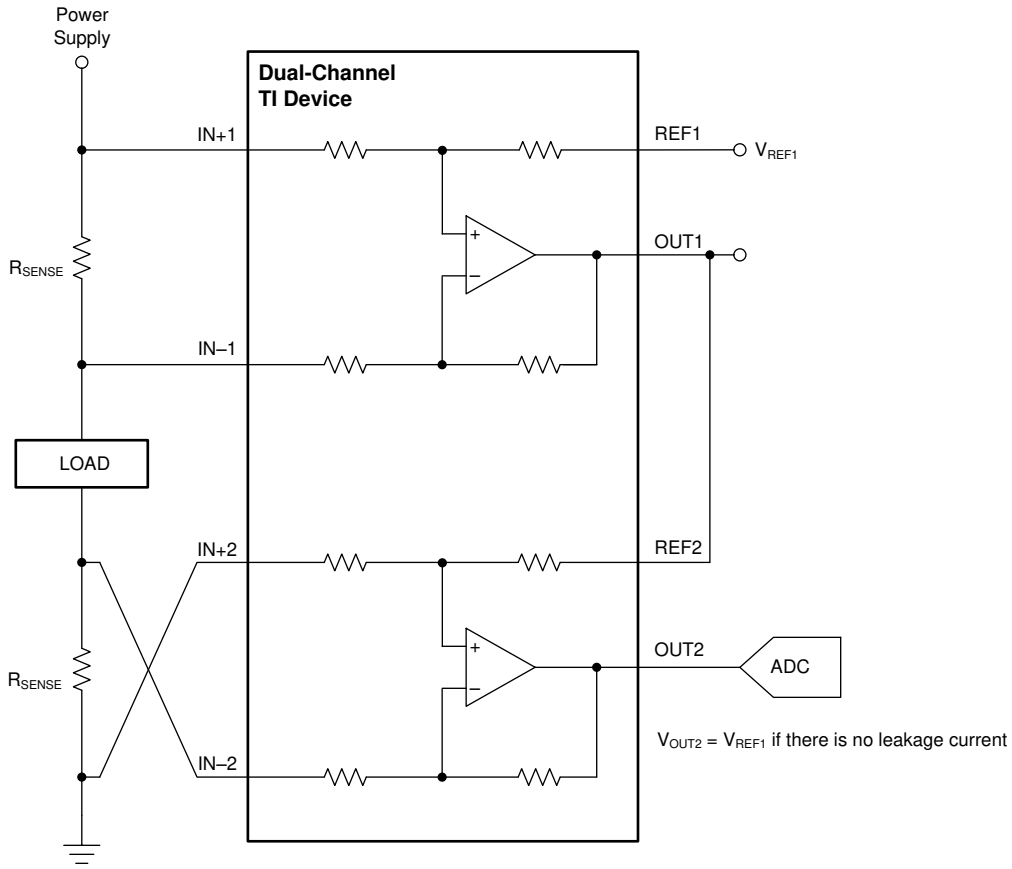


图 8-5. 检测漏电流

求差配置的输出响应示例如图 8-6 所示。第一个通道的基准引脚连接到 2.048V 的基准电压。每个电路的输入均为 100Hz 正弦波，彼此 180° 异相，从而产生零输出，如图所示。第一个电路的正弦波输入被偏移，使得输入波完全高于 GND。

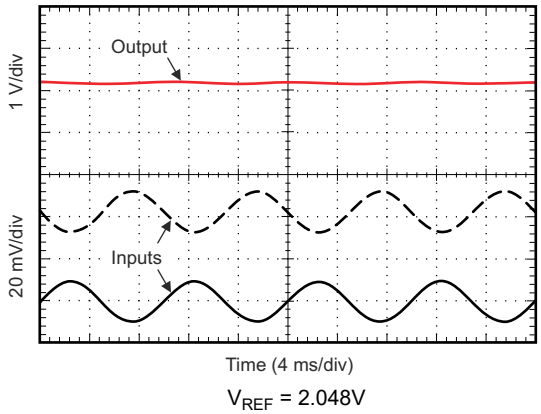


图 8-6. 电流求差应用输出响应（A2 器件）

8.2 典型应用

INAx181 的一个应用是监测双向电流。双向电流存在于必须两个方向电流的系统中；常见的例子是监测电池的充电和放电以及电机控制中的双向电流监测。双向电流监测的器件配置如图 8-7 所示。通过施加接近器件电源电压中间值的稳定 REF 引脚电压可以实现正负电流监测，如此配置所示。通过将 REF 引脚接地，可将 INAx181 配置为监测单向电流。

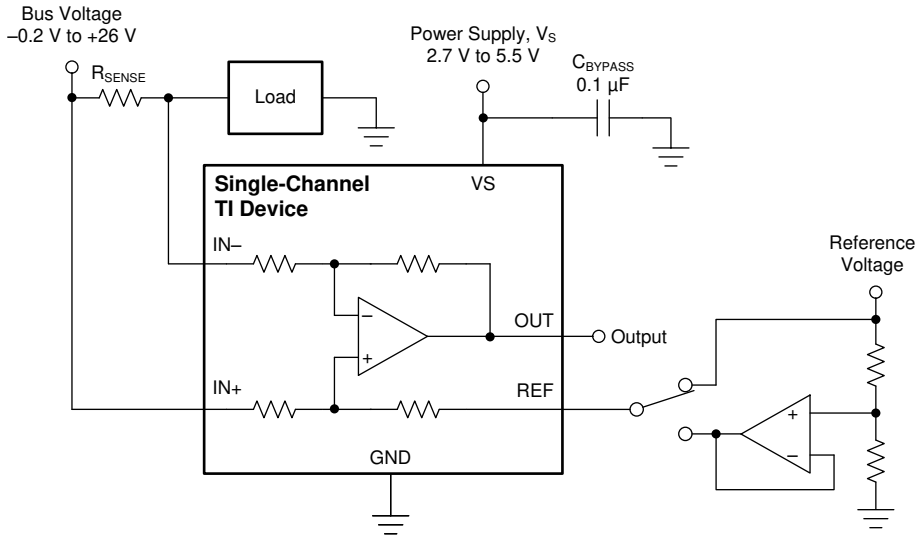


图 8-7. 测量双向电流

8.2.1 设计要求

表 8-3 列出了图 8-7 所示电路的设计要求。

表 8-3. 设计参数

设计参数	示例值
电源电压，V_S	5V
总线电源轨，V_{CM}	12V
R_{SENSE} 功率损耗	< 450mW
最大检测电流，I_{MAX}	±20A
电流检测误差	最大电流时小于 3.5%，T_J = 25°C
小信号带宽	> 100kHz

8.2.2 详细设计过程

电流检测电阻的最大值根据最大功率损耗要求进行计算。通过方程式 2 计算出的电流检测电阻最大值为 1.125mΩ。这是检测电阻 R_{SENSE} 的最大值；因此，R_{SENSE} 选择 1mΩ，因为该值是最接近的标准电阻器值，符合功率损耗要求。

下一步是选择适当的增益，并根据需要减小 R_{SENSE}，使输出信号摆幅保持在 V_S 范围内。设计要求需要双向电流监测；因此，必须在 REF 引脚上施加介于 0V 和 V_S 之间的电压。监测的双向电流在 0 左右对称（即 ±20A）；因此，施加到 V_{REF} 的理想电压为 V_S/2，即 2.5V。如果正电流大于负电流，在 V_{REF} 上使用较低的电压可以在给定的预期电流范围内更大限度地提高输出摆幅。使用方程式 3，假设 I_{MAX} = 20A、R_{SENSE} = 1mΩ 且 V_{REF} = 2.5V，计算得出的最大电流检测增益为 122.5，可避免输出的正向摆幅至轨限制。同样，使用方程式 4 进行负向摆幅限制可得到最大增益为 124.75。选择增益为 100 的器件可更大限度地扩大输出范围，同时保持在输出摆幅范围内。如果计算得出的最大增益略小于 100，则可以降低电流检测电阻的值，以防止输出达到输出摆幅限制。

Copyright © 2024 Texas Instruments Incorporated

要计算峰值电流的精度，必须确定两个因素：增益误差和偏移误差。INAx181 的增益误差指定为最大 1%。失调电压导致的误差是恒定的，在 V_{CM} = 12V 且 V_S = 5V 时指定为 500µV（最大值）。使用方程式 7 计算出的失调电压导致的误差为 2.5%，其中总失调电压误差 = 500µV，R_{SENSE} = 1mΩ，I_{SENSE} = 20A。

$$\text{Total Offset Error (\%)} = \frac{\text{Total Offset Error (V)}}{I_{SENSE} \times R_{SENSE}} \times 100\% \tag{7}$$

计算总误差的一种方法是将增益误差与偏移误差的占比相加。但是，在这种情况下，增益误差和偏移误差之间没有影响或相关性。计算总误差的一种更准确的统计方法是使用误差的 RSS 和，如方程式 8 所示：

$$\text{Total Error (\%)} = \sqrt{\text{Total Gain Error (\%)}^2 + \text{Total Offset Error (\%)}^2} \tag{8}$$

应用方程式 8 后，计算得出的最大电流时的总电流检测误差为 2.7%，小于 3.5% 的设计示例要求。

INA181A3（增益 = 100）还具有 150kHz 的带宽，满足 100kHz 的小信号带宽要求。如果需要更高的带宽，可以使用增益较低的器件，但代价是输出电压范围缩小或 R_{SENSE} 值增大。

8.2.3 应用曲线

双向配置的输出响应示例如图 8-8 所示。当 REF 引脚连接到基准电压（本例中为 2.5V）时，输出电压由此基准电平向上偏置。对于正差分输入信号，输出上升至高于基准电压，但对于负差分输入信号，输出降至低于基准电压。

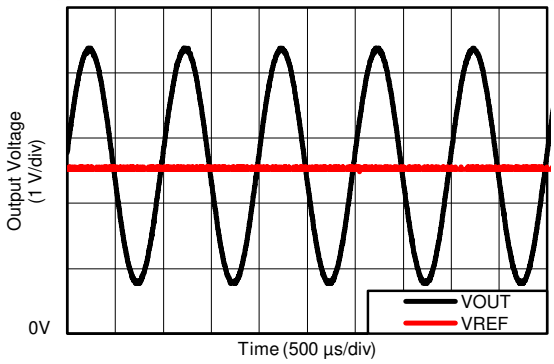


图 8-8. 双向应用输出响应

8.3 电源相关建议

INAx181 的输入电路能够准确地测量超过电源电压 V_S 的电压。例如，V_S 可以为 5V，而 IN+ 和 IN– 上的总线电源电压可高达 26V。但是，OUT 引脚的输出电压范围受 VS 引脚上的电压限制。INAx181 还能够在 IN+ 和 IN– 输入引脚上承受高达 26V 的全差分输入信号范围，无论器件是否在 VS 引脚上供电。

8.3.1 共模瞬态电压大于 26V

增加一小部分电路，便可在瞬态电压大于 26V 的电路中（例如汽车应用）使用 INAx181。只使用齐纳二极管或者齐纳类型瞬态吸收器（有时称为 *transorb*）；任何其他类型的瞬态吸收器均有无法接受的延迟时间。首先添加一对用作齐纳二极管工作阻抗的电阻器。请参阅图 8-9 请使用尽可能小的电阻器，通常为 10Ω 左右。使用较大的电阻器会对增益产生影响，*信号滤波* 部分对此进行了讨论。该电路仅限制短期瞬态；因此，使用 10Ω 电阻器以及最低额定功率可接受的常规齐纳二极管可满足许多应用的需求。这个组合使用最少的电路板空间。这些二极管可在小至小外形尺寸晶体管封装 (SOT)-523 或者小外形尺寸二极管封装 (SOD)-523 的封装中找到。

Copyright © 2024 Texas Instruments Incorporated

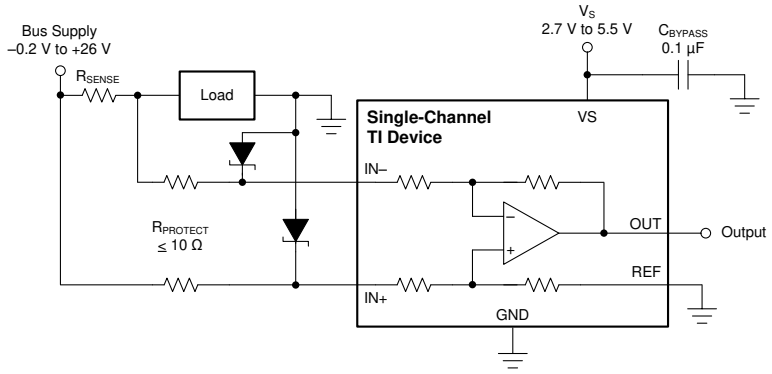


图 8-9. 使用双齐纳二极管的瞬变保护

如果低功率齐纳二极管的瞬态吸收能力无法满足需求，必须使用功率更高的瞬态吸收器。更为高效的封装解决方案是在器件的输入端之间使用单个瞬态吸收器和背对背二极管，如图 8-10 所示。最节省空间的解决方案是在 SOT-523 封装或 SOD-523 封装中使用两个串联二极管。在图 8-9 和图 8-10 所示的示例中，带有所有保护元件的 INAx181 所需的总电路板面积小于 SO-8 封装的面积，且仅略大于 MSOP-8 封装的面积。

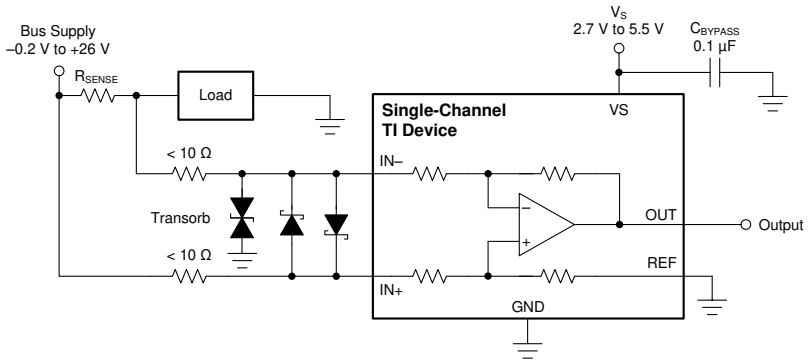


图 8-10. 使用单个瞬态吸收器和输入钳位进行瞬态保护

如需更多信息，请参阅*具有瞬态稳定性的电流分流监测器 参考设计*。

8.4 布局

8.4.1 布局指南

- 使用开尔文连接或 4 线制连接将输入引脚连接到感测电阻器。这种连接技术可确保在输入引脚之间仅检测电流检测电阻的阻抗。电流检测电阻布线不良通常会导致在输入引脚之间存在额外的电阻。 鉴于电流电阻的欧姆值非常低，任何额外的高载流阻抗都会导致严重的测量误差。
- 电源旁路电容器的位置应尽可能靠近器件电源引脚和接地引脚。建议使用 0.1µF 的旁路电容器。可以添加额外的去耦电容以补偿噪声或高阻抗电源。
- 进行电流检测电阻到器件的连接布线时，应使布线长度尽可能接近，尽量减少任何阻抗不匹配。

Copyright © 2024 Texas Instruments Incorporated

8.4.2 布局示例

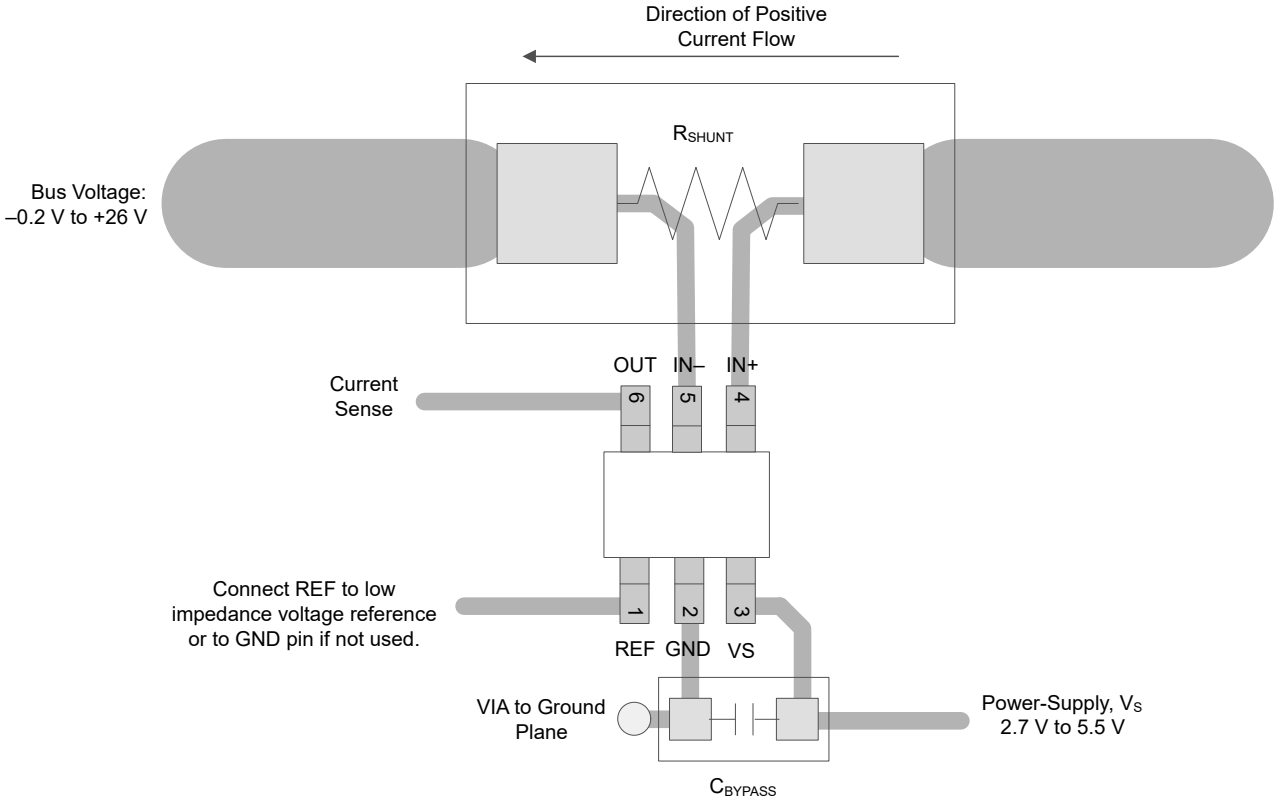


图 8-11. 单通道推荐布局 (SC70)

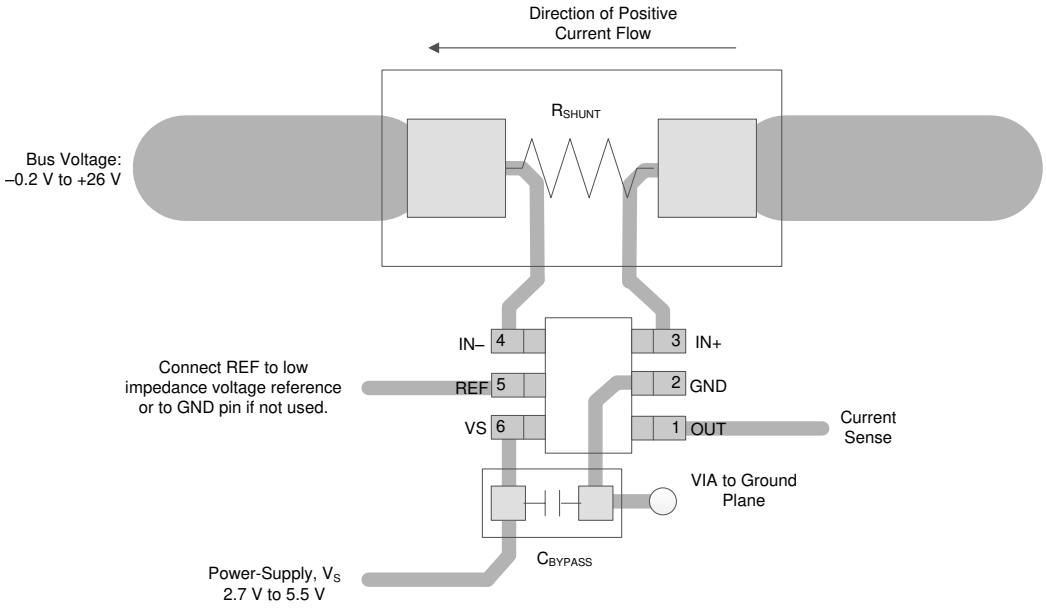


图 8-12. 单通道推荐布局 (SOT-23)

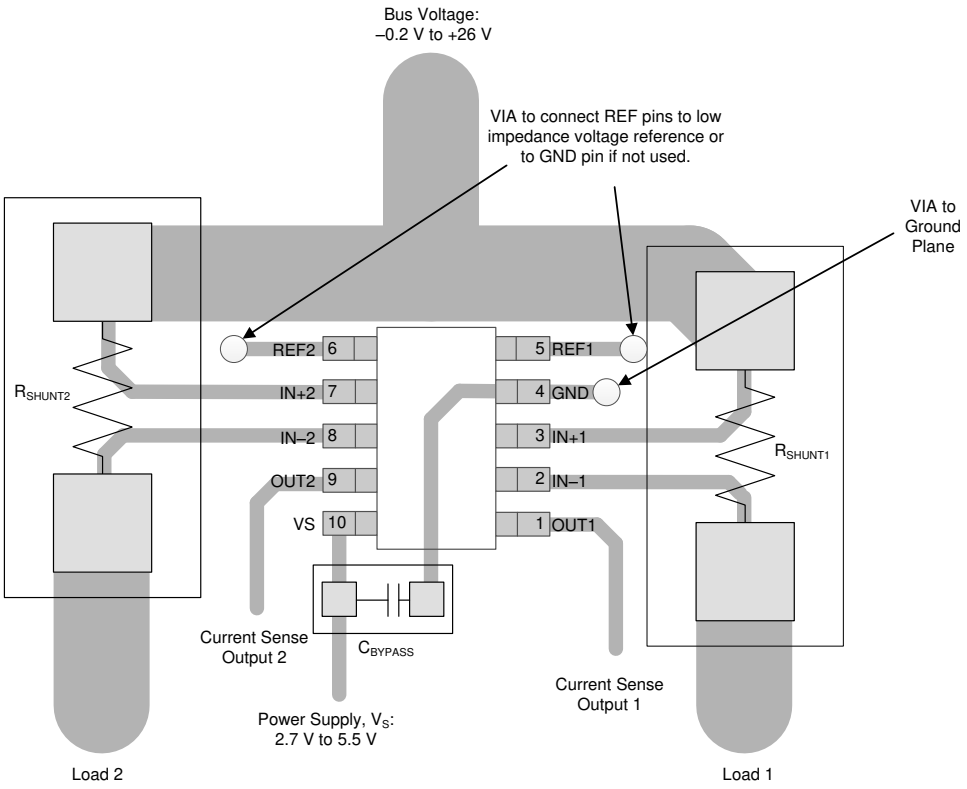


图 8-13. 双通道推荐布局 (VSSOP)

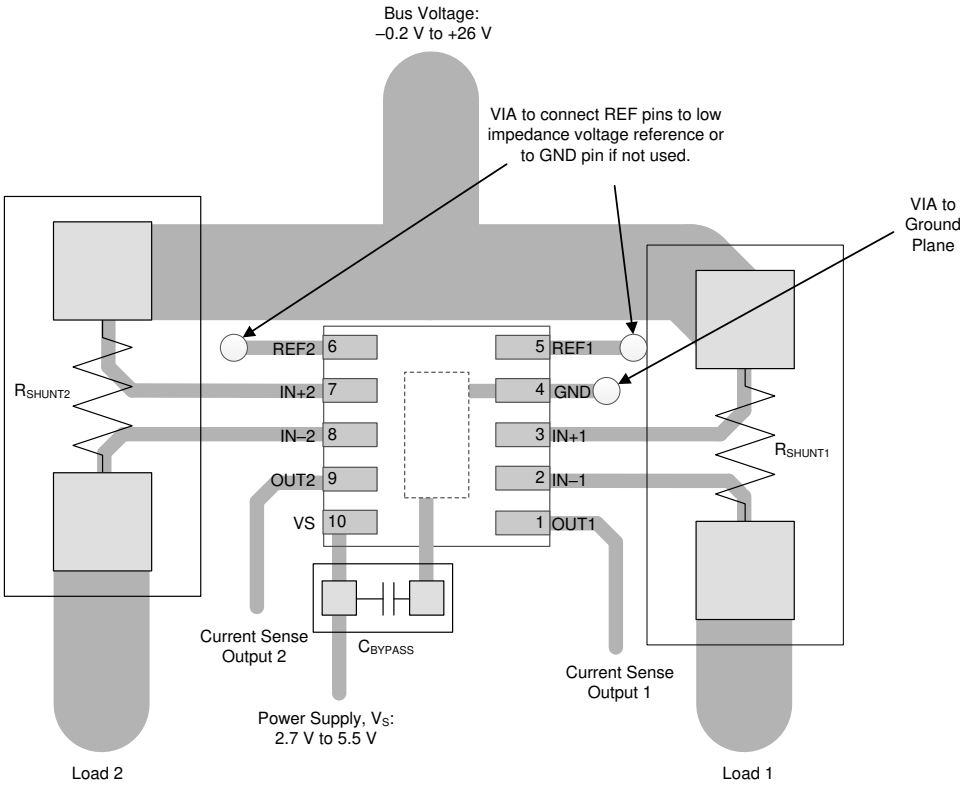


图 8-14. 双通道推荐布局 (WSON)

Copyright © 2024 Texas Instruments Incorporated

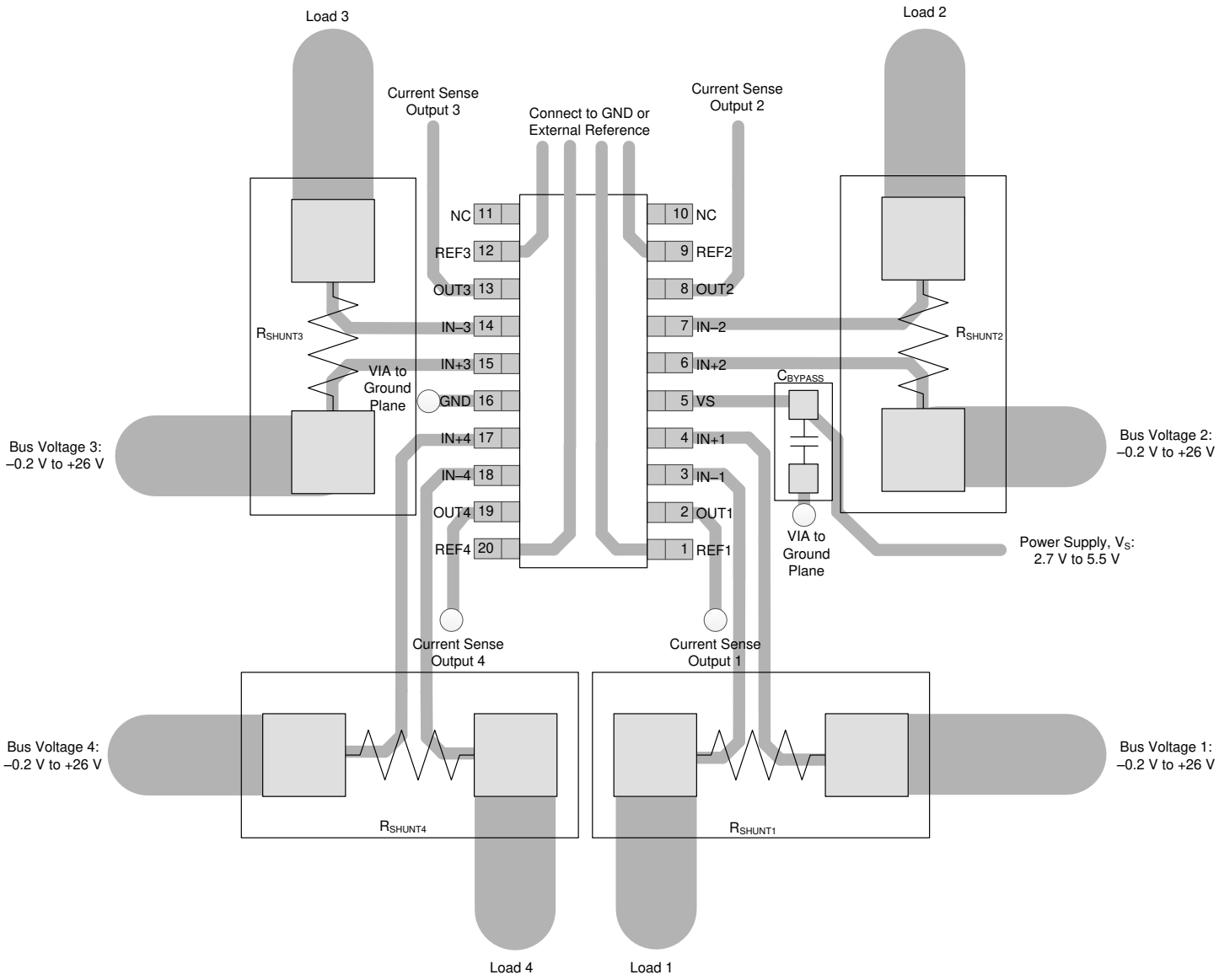


图 8-15. 四通道推荐布局

9 器件和文档支持

9.1 器件支持

9.1.1 开发支持

- 德州仪器 (TI)，*具有瞬态稳定性的电流分流监控器 参考设计*

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*INA180-181EVM* 用户指南
- 德州仪器 (TI)，*INA2180-2181EVM* 用户指南
- 德州仪器 (TI)，*INA4180-4181EVM* 用户指南

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

Copyright © 2024 Texas Instruments Incorporated

10 修订历史记录

Changes from Revision G (May 2020) to Revision H (November 2023) **Page**

- 更新了整个文档中的表格、图和交叉参考的编号格式 1
- 向数据表添加了 INA181 6 引脚 SC70 封装 4

Changes from Revision F (March 2019) to Revision G (May 2020) **Page**

- 向数据表添加了 INA2181 10 引脚 WSON 封装 1

Changes from Revision E (July 2018) to Revision F (March 2019) **Page**

- 在*输入差分过载* 部分的末尾添加了有关相位反转的新段落 21
- 更改了图 57 以修正引脚编号拼写错误 33
- 更改了图 58 以修正引脚编号拼写错误 33

Changes from Revision D (March 2018) to Revision E (July 2018) **Page**

- 将 INAx180 的实例更改为 INAx181（拼写错误） 1

Changes from Revision C (December 2017) to Revision D (March 2018) **Page**

- 将 INA4181 器件从“预发布”更改为“量产数据”（正在供货） 1
- 为 INA4181 添加了新的图 25 9
- 为 INA4181 添加了新的图 28 9
- 在*对多个电流求和* 部分内图 49 后的第一句中添加了“其他”，以阐明通道连接 27

Changes from Revision B (November 2017) to Revision C (December 2017) **Page**

- 将 INA2181 器件从“预发布”更改为“量产数据”（正在供货） 1
- 在图 21 标题中添加了“两个输入” 9
- 为 INA2181 添加了新的图 24 9
- 为 INA4181 添加了新的图 25 占位符 9
- 为 INA2181 添加了新的图 27 9
- 为 INA4181 添加了新的图 28 占位符 9
- 更改了图 29 并在标题末尾添加了“（A3 器件）” 9
- 为 INA2181 添加了新的图 38 9
- 在*精密低侧电流检测* 部分将失调电压由“小于 150µV”更改为“在 ±150µV 以内” 18
- 在图 45 下方的注释中添加了有关 RC 滤波器和应用报告参考文献的文本 23
- 从公式 3 中删除了 V_S 24
- 在图 48 中添加了 f_{-3dB} 的公式和曲线 25
- 向*对多个电流求和* 部分添加了新内容并将其移至*应用信息* 部分 27
- 向*检测漏电流* 部分添加了新内容并将其移至*应用信息* 部分 28
- 向*布局指南* 部分添加了新要点 32

Copyright © 2024 Texas Instruments Incorporated

Changes from Revision A (August 2017) to Revision B (November 2017) **Page**

- 向数据表添加了 INA4181 预发布器件和相关内容 1
- 为了清晰起见，将表 3 中的设计参数名称从“精度”更改为“电流检测误差” 30
- 将公式 7 中的“RMS”更改为“RSS” 30

Changes from Revision * (April 2017) to Revision A (August 2017) **Page**

- 向数据表添加了 INA2181 预发布器件和相关内容 1

Copyright © 2024 Texas Instruments Incorporated

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA181A1IDBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	18JD
INA181A1IDBVR.B	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	18JD
INA181A1IDBVT	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	18JD
INA181A1IDBVT.B	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	18JD
INA181A1IDCKR	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1P8
INA181A1IDCKR.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1P8
INA181A2IDBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1AED
INA181A2IDBVR.B	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1AED
INA181A2IDBVT	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	1AED
INA181A2IDBVT.B	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1AED
INA181A2IDCKR	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1PE
INA181A2IDCKR.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1PE
INA181A3IDBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1AFD
INA181A3IDBVR.B	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1AFD
INA181A3IDBVT	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1AFD
INA181A3IDBVT.B	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1AFD
INA181A3IDCKR	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1PF
INA181A3IDCKR.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1PF
INA181A4IDBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	1AGD
INA181A4IDBVR.B	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1AGD
INA181A4IDCKR	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1PG
INA181A4IDCKR.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1PG
INA2181A1IDGSR	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	NIPDAU | SN | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	1CW6
INA2181A1IDGSR.B	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	1CW6
INA2181A1IDGST	Obsolete	Production	VSSOP (DGS) | 10	-	-	Call TI	Call TI	-40 to 125	1CW6
INA2181A1IDSQR	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25IY
INA2181A1IDSQR.B	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25IY
INA2181A2IDGSR	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	NIPDAU | SN | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	1DR6

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA2181A2IDGSR.B	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	1DR6
INA2181A2IDGST	Obsolete	Production	VSSOP (DGS) | 10	-	-	Call TI	Call TI	-40 to 125	1DR6
INA2181A2IDSQR	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25JY
INA2181A2IDSQR.B	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25JY
INA2181A2IDSQT	Obsolete	Production	WSON (DSQ) | 10	-	-	Call TI	Call TI	-40 to 125	25JY
INA2181A3IDGSR	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	NIPDAU | SN | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	1DS6
INA2181A3IDGSR.B	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	1DS6
INA2181A3IDGST	Obsolete	Production	VSSOP (DGS) | 10	-	-	Call TI	Call TI	-40 to 125	1DS6
INA2181A3IDSQR	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25KY
INA2181A3IDSQR.B	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25KY
INA2181A3IDSQT	Obsolete	Production	WSON (DSQ) | 10	-	-	Call TI	Call TI	-40 to 125	25KY
INA2181A4IDGSR	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	NIPDAU | SN | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	1DT6
INA2181A4IDGSR.B	Active	Production	VSSOP (DGS) | 10	2500 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	1DT6
INA2181A4IDGST	Obsolete	Production	VSSOP (DGS) | 10	-	-	Call TI	Call TI	-40 to 125	1DT6
INA2181A4IDSQR	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25LY
INA2181A4IDSQR.B	Active	Production	WSON (DSQ) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	25LY
INA2181A4IDSQT	Obsolete	Production	WSON (DSQ) | 10	-	-	Call TI	Call TI	-40 to 125	25LY
INA4181A1IPWR	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A1
INA4181A1IPWR.B	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A1
INA4181A2IPWR	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A2
INA4181A2IPWR.B	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A2
INA4181A2IPWRG4	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A2
INA4181A2IPWRG4.B	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A2
INA4181A3IPWR	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A3
INA4181A3IPWR.B	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A3
INA4181A4IPWR	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A4
INA4181A4IPWR.B	Active	Production	TSSOP (PW) | 20	2000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	4181A4

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF INA181, INA2181, INA4181 :

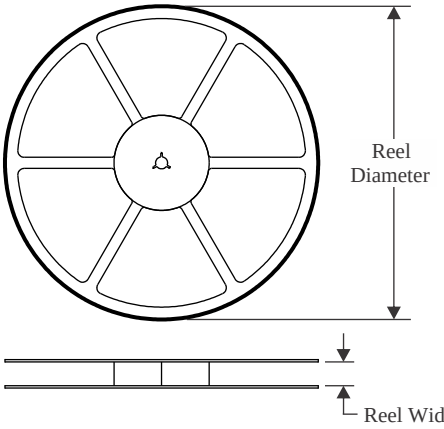
- Automotive : INA181-Q1, INA2181-Q1, INA4181-Q1

NOTE: Qualified Version Definitions:

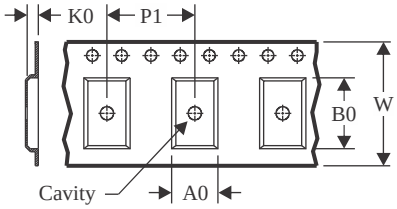
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

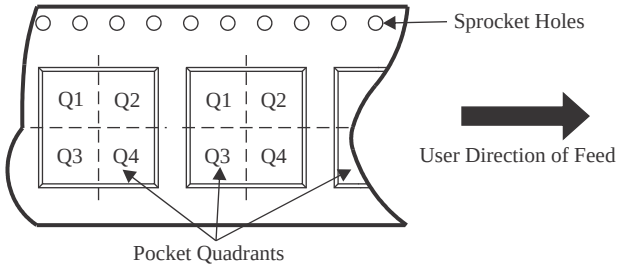


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

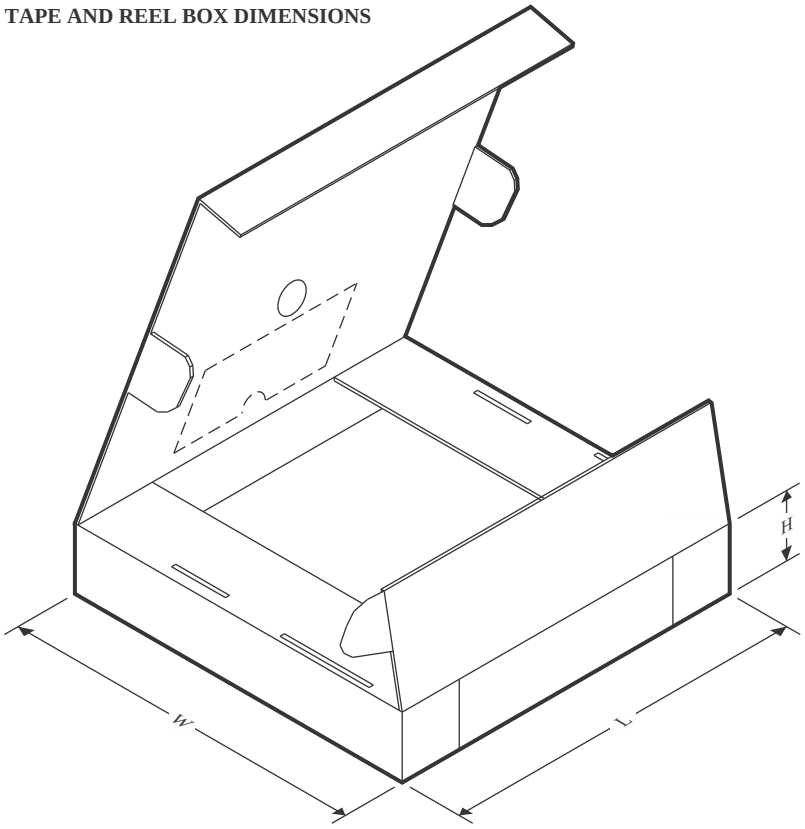


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA181A1IDBVR	SOT-23	DBV	6	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA181A1IDBVT	SOT-23	DBV	6	250	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA181A1IDCKR	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
INA181A2IDBVR	SOT-23	DBV	6	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA181A2IDBVT	SOT-23	DBV	6	250	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA181A2IDCKR	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
INA181A3IDBVR	SOT-23	DBV	6	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA181A3IDBVT	SOT-23	DBV	6	250	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA181A3IDCKR	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
INA181A4IDBVR	SOT-23	DBV	6	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA181A4IDCKR	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
INA2181A1IDGSR	VSSOP	DGS	10	2500	330.0	12.4	5.25	3.35	1.25	8.0	12.0	Q1
INA2181A1IDSQR	WSON	DSQ	10	3000	178.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
INA2181A2IDGSR	VSSOP	DGS	10	2500	330.0	12.4	5.25	3.35	1.25	8.0	12.0	Q1
INA2181A2IDSQR	WSON	DSQ	10	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
INA2181A3IDGSR	VSSOP	DGS	10	2500	330.0	12.4	5.25	3.35	1.25	8.0	12.0	Q1

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA2181A3IDSQR	WSON	DSQ	10	3000	178.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
INA2181A4IDGSR	VSSOP	DGS	10	2500	330.0	12.4	5.25	3.35	1.25	8.0	12.0	Q1
INA2181A4IDSQR	WSON	DSQ	10	3000	178.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
INA4181A1IPWR	TSSOP	PW	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
INA4181A2IPWR	TSSOP	PW	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
INA4181A2IPWRG4	TSSOP	PW	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
INA4181A3IPWR	TSSOP	PW	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
INA4181A4IPWR	TSSOP	PW	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA181A1IDBVR	SOT-23	DBV	6	3000	208.0	191.0	35.0
INA181A1IDBVT	SOT-23	DBV	6	250	210.0	185.0	35.0
INA181A1IDCKR	SC70	DCK	6	3000	180.0	180.0	18.0
INA181A2IDBVR	SOT-23	DBV	6	3000	208.0	191.0	35.0
INA181A2IDBVT	SOT-23	DBV	6	250	208.0	191.0	35.0
INA181A2IDCKR	SC70	DCK	6	3000	180.0	180.0	18.0
INA181A3IDBVR	SOT-23	DBV	6	3000	208.0	191.0	35.0
INA181A3IDBVT	SOT-23	DBV	6	250	208.0	191.0	35.0
INA181A3IDCKR	SC70	DCK	6	3000	180.0	180.0	18.0
INA181A4IDBVR	SOT-23	DBV	6	3000	208.0	191.0	35.0
INA181A4IDCKR	SC70	DCK	6	3000	180.0	180.0	18.0
INA2181A1IDGSR	VSSOP	DGS	10	2500	366.0	364.0	50.0
INA2181A1IDSQR	WSON	DSQ	10	3000	208.0	191.0	35.0
INA2181A2IDGSR	VSSOP	DGS	10	2500	366.0	364.0	50.0
INA2181A2IDSQR	WSON	DSQ	10	3000	210.0	185.0	35.0
INA2181A3IDGSR	VSSOP	DGS	10	2500	366.0	364.0	50.0
INA2181A3IDSQR	WSON	DSQ	10	3000	208.0	191.0	35.0
INA2181A4IDGSR	VSSOP	DGS	10	2500	366.0	364.0	50.0

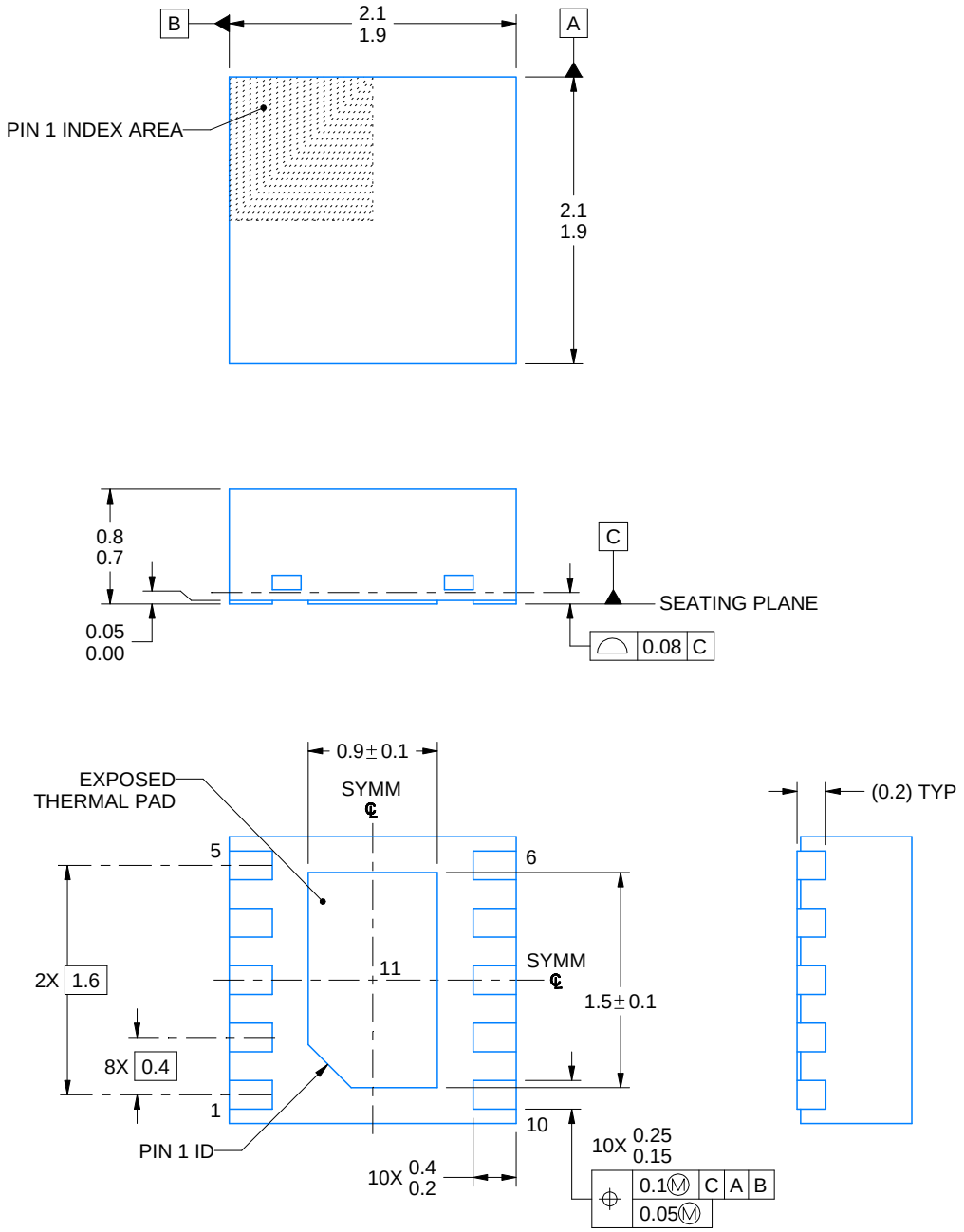
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA2181A4IDSQR	WSON	DSQ	10	3000	208.0	191.0	35.0
INA4181A1IPWR	TSSOP	PW	20	2000	353.0	353.0	32.0
INA4181A2IPWR	TSSOP	PW	20	2000	353.0	353.0	32.0
INA4181A2IPWRG4	TSSOP	PW	20	2000	353.0	353.0	32.0
INA4181A3IPWR	TSSOP	PW	20	2000	353.0	353.0	32.0
INA4181A4IPWR	TSSOP	PW	20	2000	353.0	353.0	32.0

PACKAGE OUTLINE

DSQ0010A

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4218906/A 04/2019

NOTES:

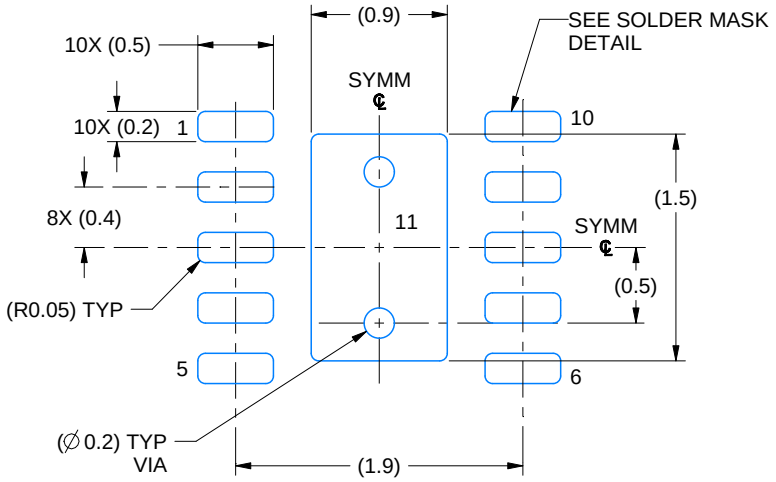
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

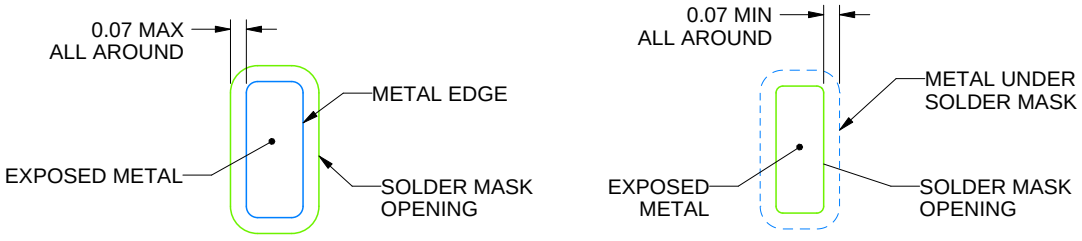
DSQ0010A

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



NON SOLDER MASK DEFINED (PREFERRED)

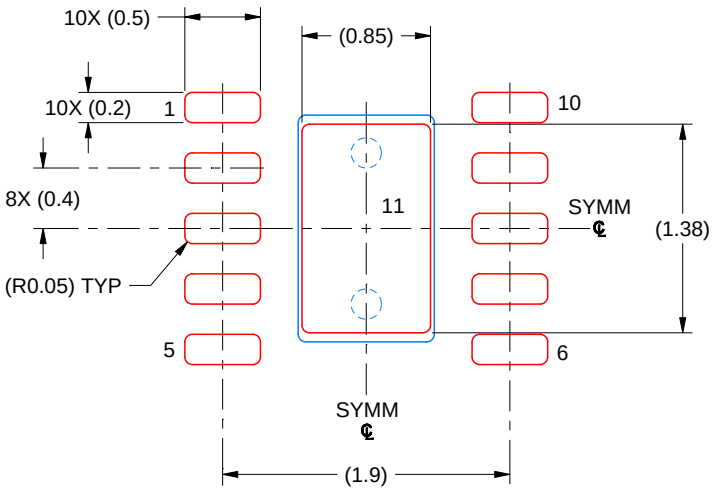
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4218906/A 04/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 11
87% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4218906/A 04/2019

NOTES: (continued)

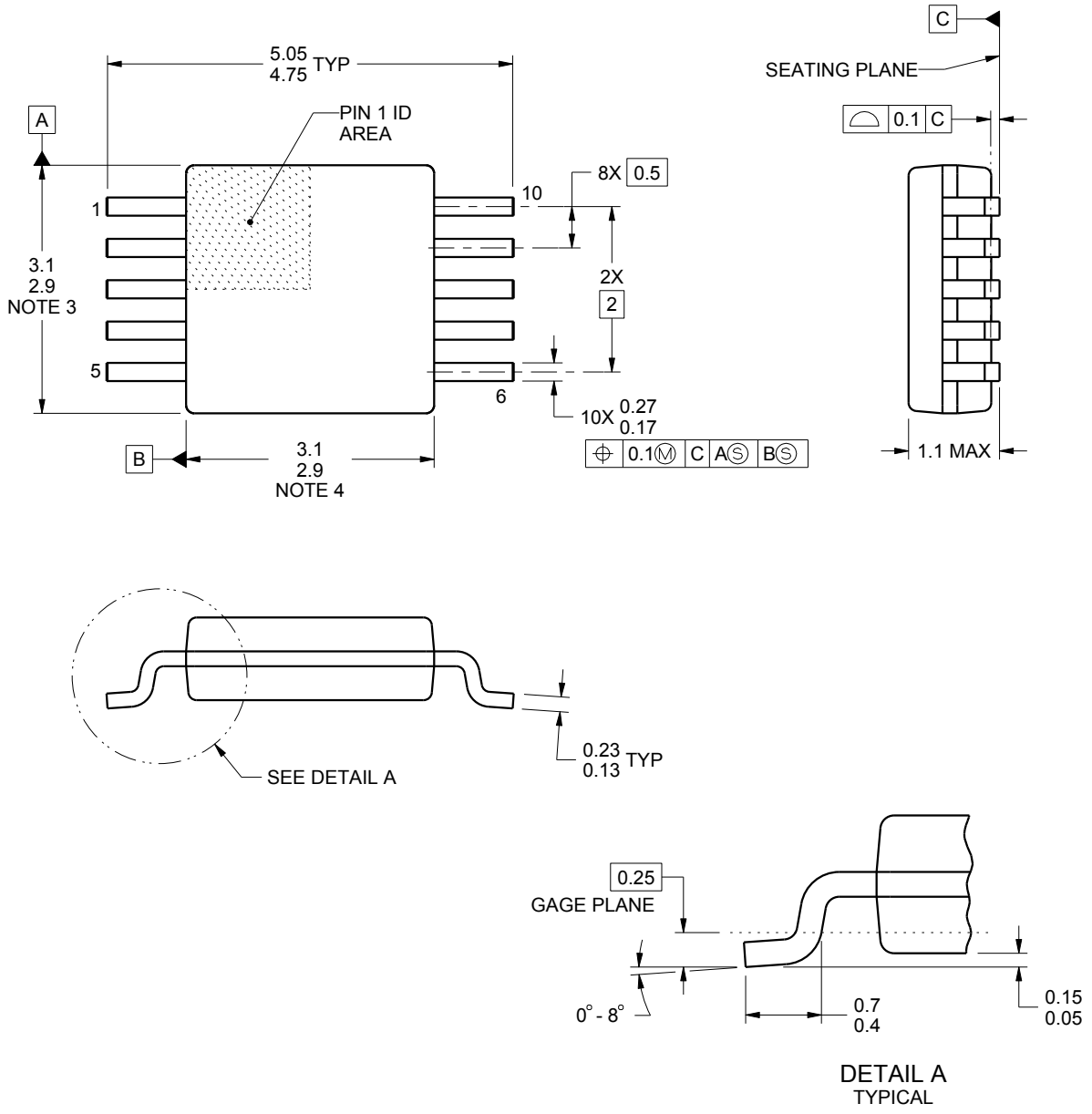
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

DGS0010A

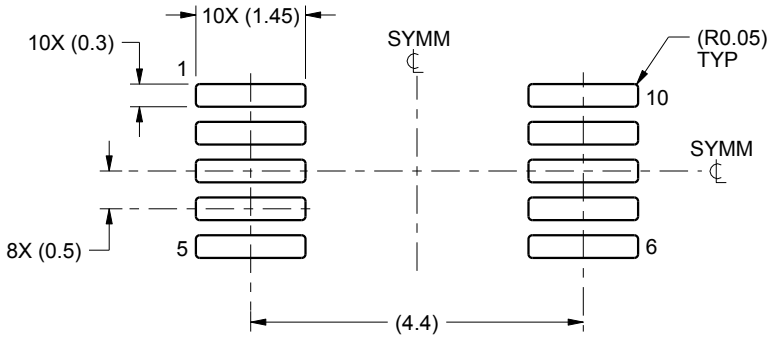
VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE

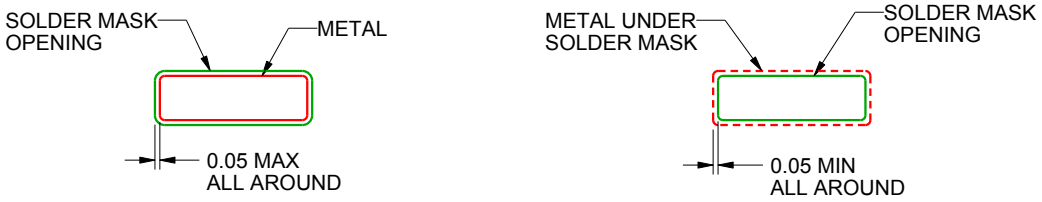


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187, variation BA.



LAND PATTERN EXAMPLE
SCALE:10X

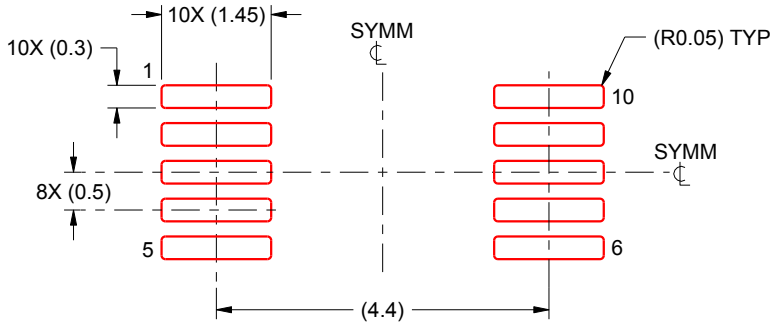


SOLDER MASK DETAILS
NOT TO SCALE

4221984/A 05/2015

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221984/A 05/2015

NOTES: (continued)

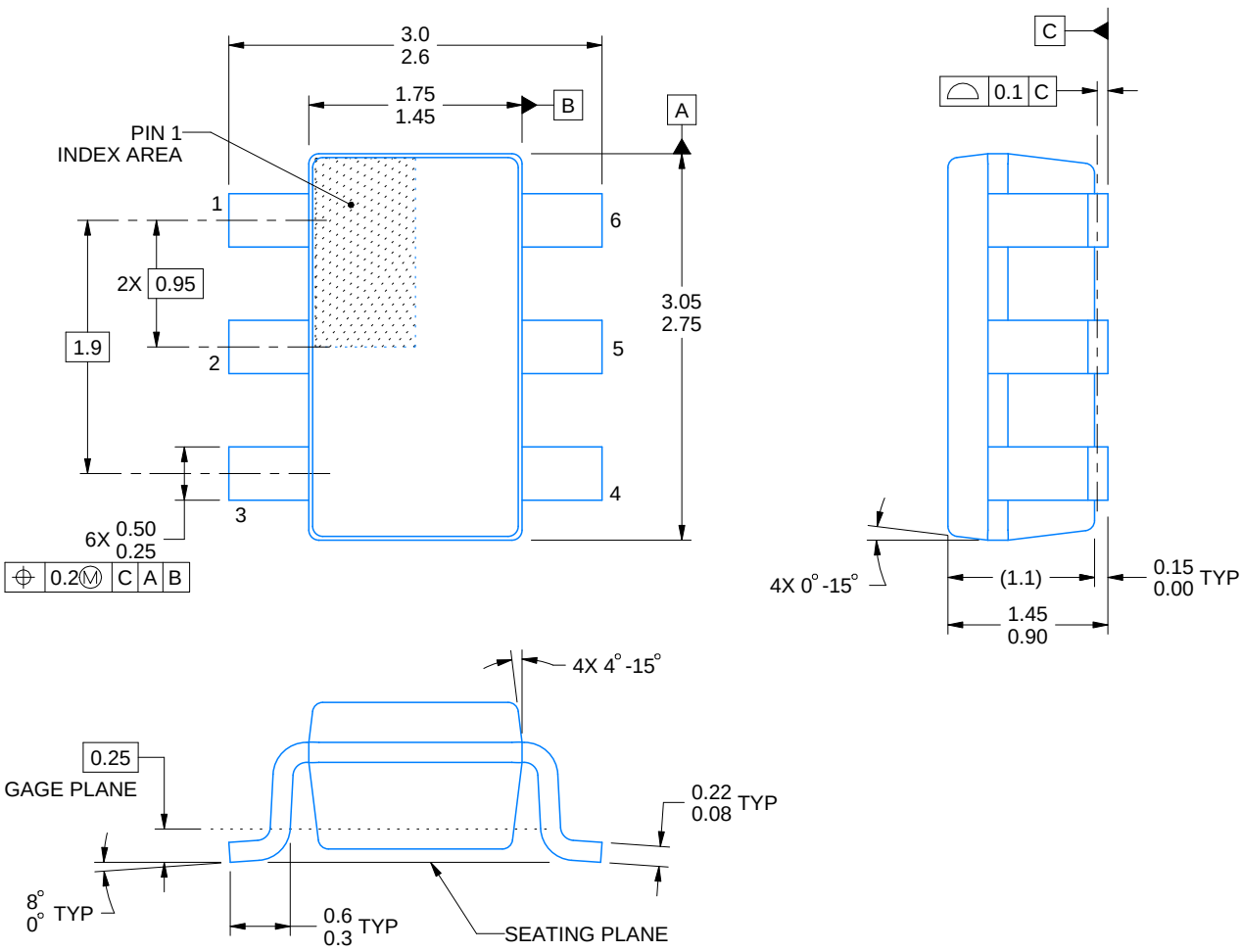
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DBV0006A

SOT-23 - 1.45 mm max height

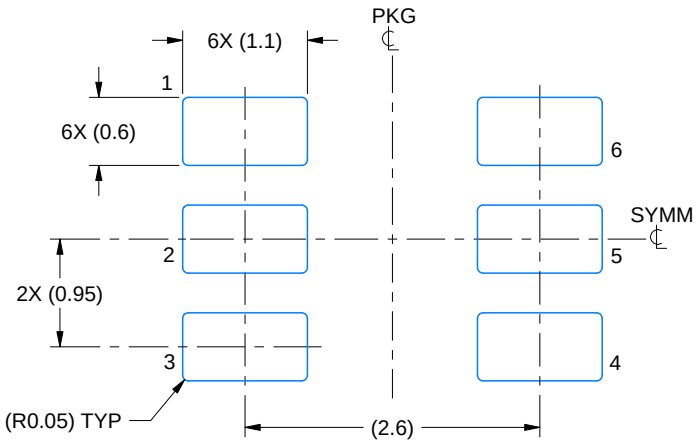
SMALL OUTLINE TRANSISTOR



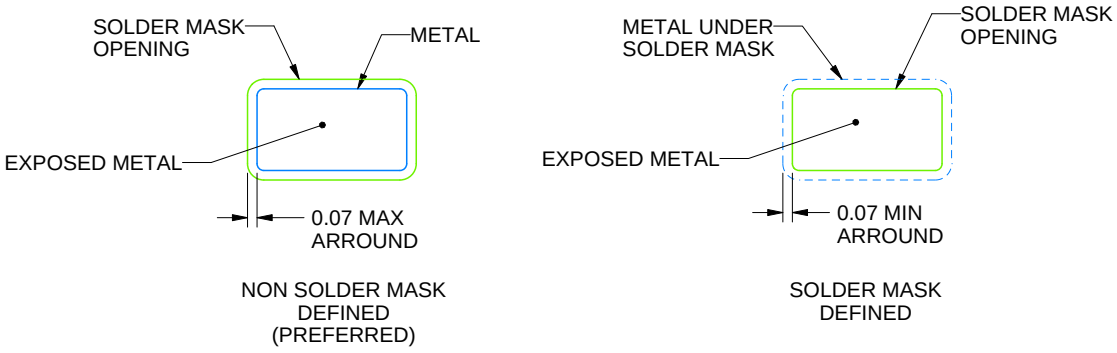
4214840/G 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Refernce JEDEC MO-178.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

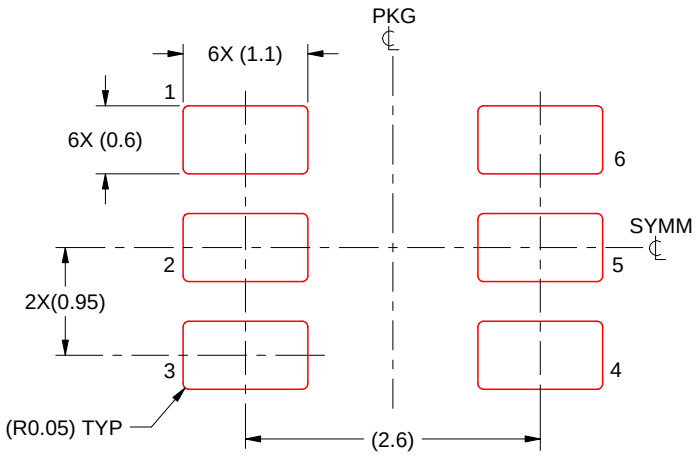


SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

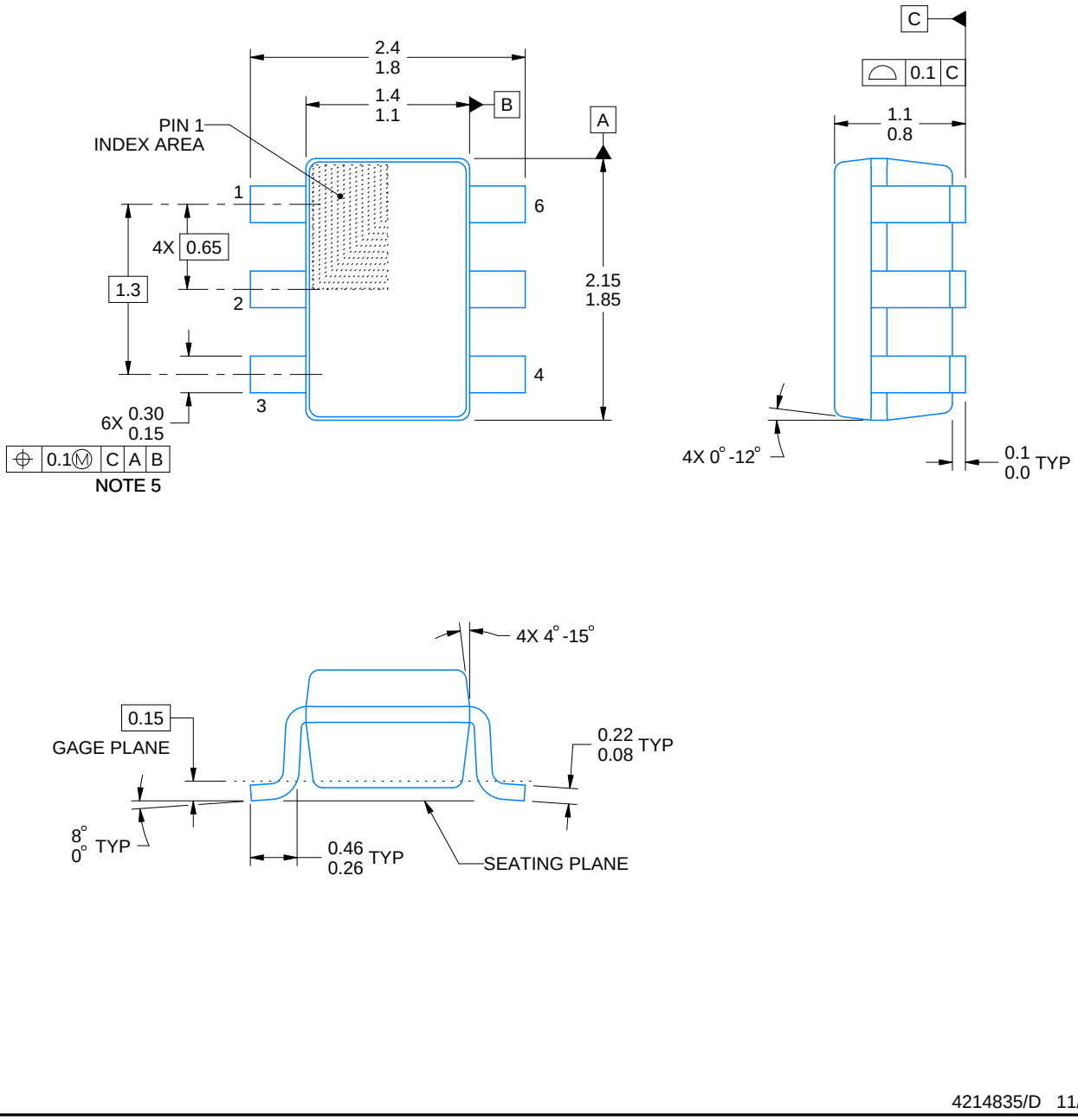
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DCK0006A

SOT - 1.1 max height

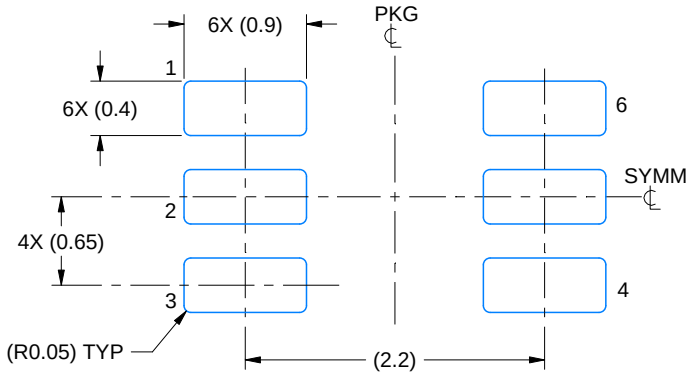
SMALL OUTLINE TRANSISTOR



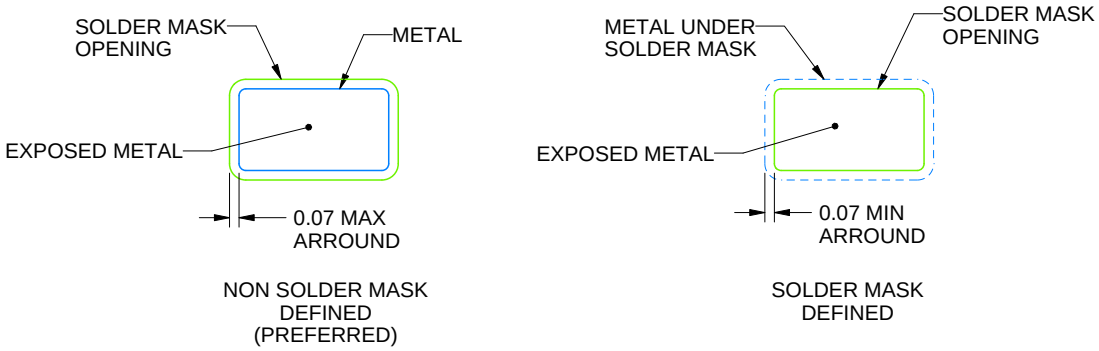
4214835/D 11/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
4. Falls within JEDEC MO-203 variation AB.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X

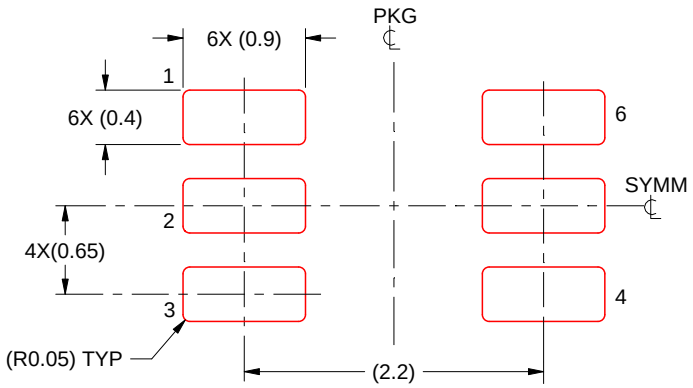


SOLDER MASK DETAILS

4214835/D 11/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4214835/D 11/2024

NOTES: (continued)

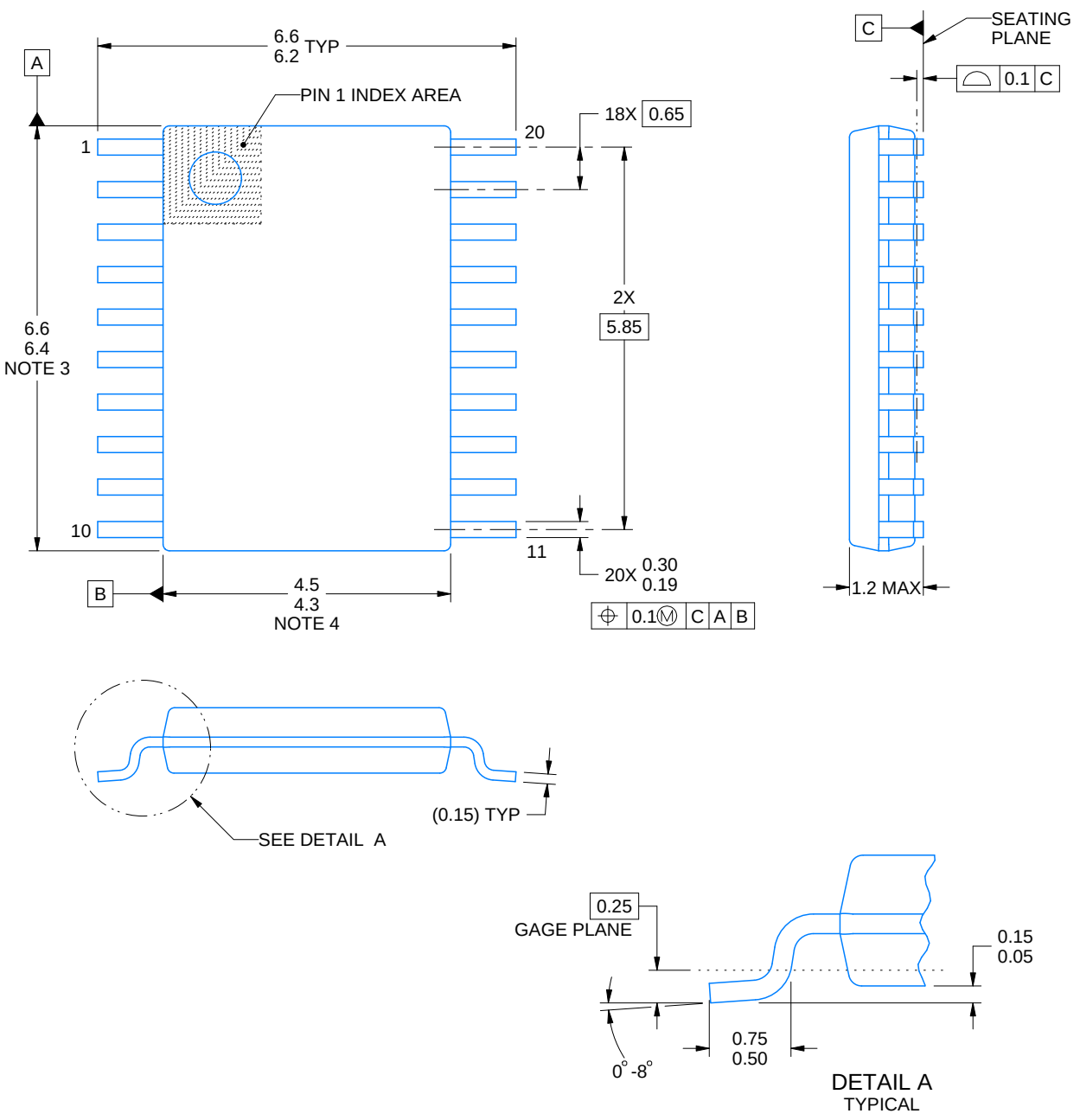
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PW0020A

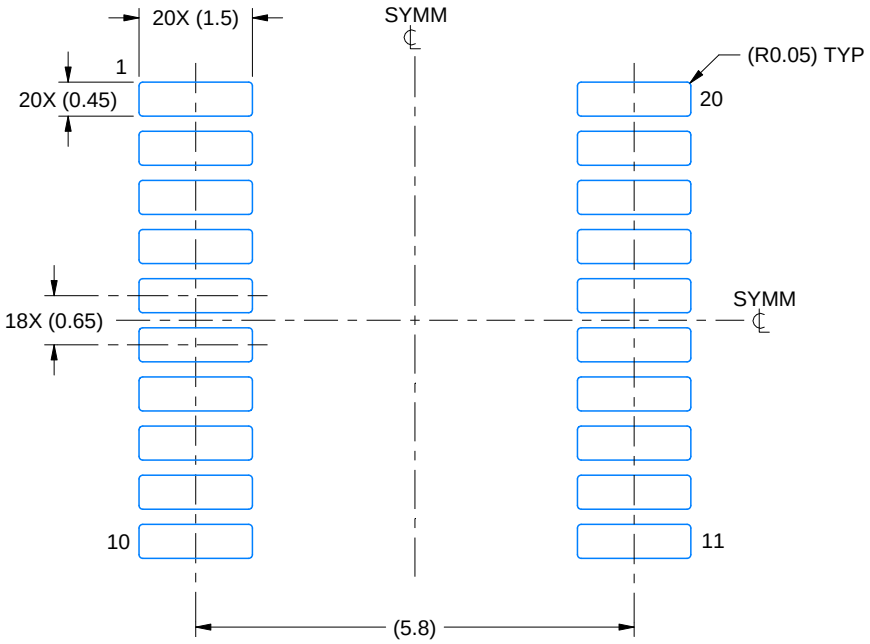
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

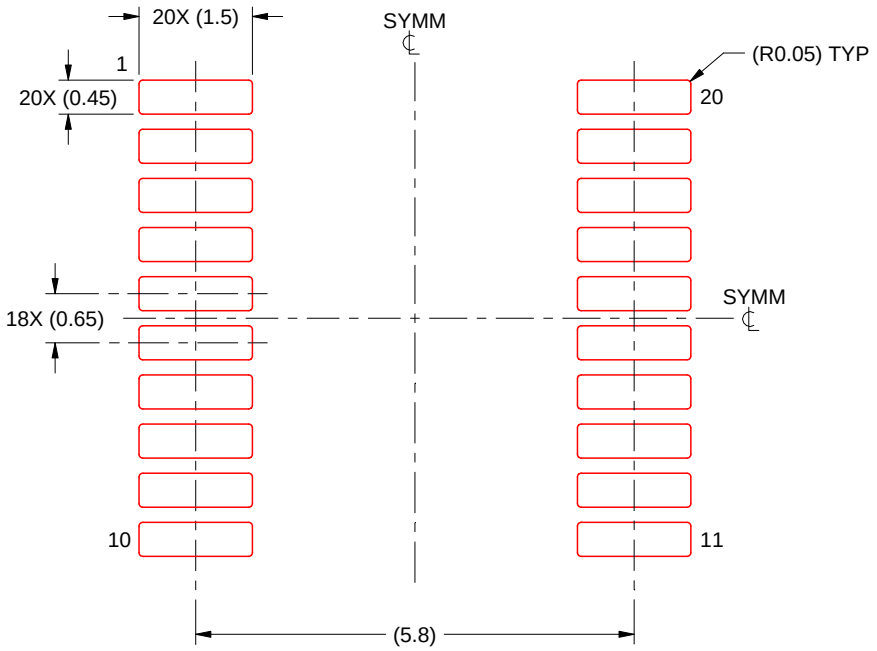


SOLDER MASK DETAILS

4220206/A 02/2017

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220206/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月