INA12x 低功耗精密仪表放大器

1 特性

- 低失调电压：50 µ V（最大值）
- 低温漂：0.5 µ V/°C（最大值）
- 低输入偏置电流：
  - 5nA，最大值（CSO：SHE）
  - 0.7nA，最大值（CSO：FRE）
- 低噪声：8nV/ √Hz，0.2 µ Vpp
- 高 CMR：120dB（最小值）
- 带宽：1.3 MHz (G = 1)
- 输入保护可达 ±40V
- 宽电源电压范围：±2.25V 至 ±18V
- 低静态电流：700 µ A
- 封装：8 引脚塑料 DIP，SO-8

2 应用

- 压力变送器
- 温度变送器
- 称重计
- 心电图 (ECG)
- 模拟输入模块
- 数据采集 (DAQ)

3 说明

INA128 和 INA129 (INA12x) 均为具备出色精度的低功耗通用仪表放大器。这些放大器采用多功能三级运算放大器设计，尺寸小巧，适用于多种应用。即使在高增益（200kHz、G = 100）情况下，电流反馈输入电路也可提供宽带宽。

可通过单个外部电阻器在 1 到 10,000 范围内设置任意增益。INA128 可提供具有 50kΩ 电阻的业界通用增益公式。INA129 增益公式使用 49.4kΩ 电阻器，可直接替换同类器件。

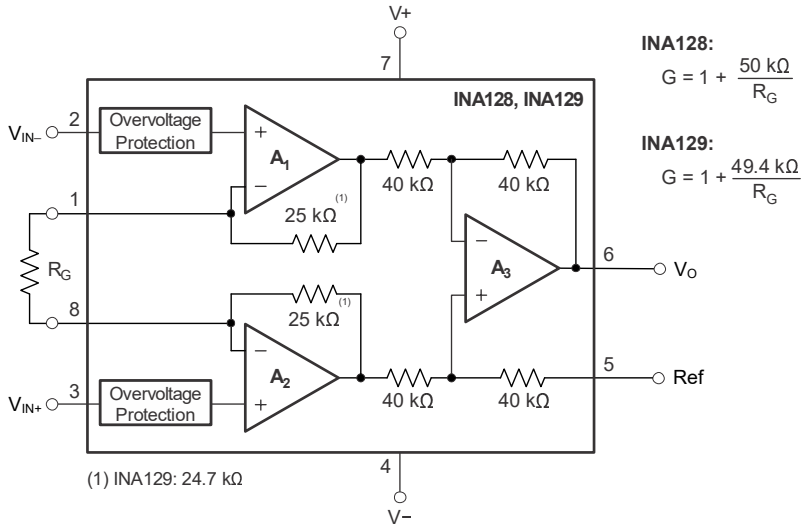
INA12x 采用塑料 DIP 和表面贴装式封装，额定温度范围为 –40°C 至 +85°C。INA128 也采用双路配置，即 INA2128。

升级后的 INA828 在相同静态电流下可提供更低的输入偏置电流（最大值 0.6nA），并且具有更低的噪声 (7nV/ √Hz)。请参阅*器件比较表*，了解如何选择德州仪器 (TI) 提供的精密仪表放大器。

器件信息

器件型号(3)	封装(1)	封装尺寸(2)
INA128、INA129	D（SOIC，8）	4.9mm × 6mm
	P（PDIP，8）	9.81mm × 9.43mm

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。
(3) 请参阅*器件比较表*。



简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....3
5 引脚配置和功能.....3
6 规格.....4
6.1 绝对最大额定值.....4
6.2 ESD 等级.....4
6.3 建议运行条件.....4
6.4 热性能信息.....5
6.5 电气特性.....5
6.6 典型特性.....9
7 详细说明.....16
7.1 概述.....16
7.2 功能方框图.....16
7.3 特性说明.....17
7.4 器件功能模式.....17
8 应用和实施.....18
8.1 应用信息.....18
8.2 典型应用.....19
8.3 系统示例.....24
8.4 电源相关建议.....25
8.5 布局.....25
9 器件和文档支持.....27
9.1 器件支持.....27
9.2 文档支持.....27
9.3 接收文档更新通知.....27
9.4 支持资源.....27
9.5 商标.....28
9.6 静电放电警告.....28
9.7 术语表.....28
10 修订历史记录.....28
11 机械、封装和可订购信息.....30

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

器件	说明	增益公式	引脚处的 RG 引脚
INA818	35μV 失调电压、0.4μV/°C V_{OS} 温漂、8nV/√Hz 噪声、低功耗精密仪表放大器	G = 1 + 50kΩ/RG	1、8
INA821	35μV 失调电压、0.4μV/°C V_{OS} 温漂、7nV/√Hz 噪声、高带宽精密仪表放大器	G = 1 + 49.4kΩ / RG	2、3
INA828	50μV 失调电压、0.5μV/°C V_{OS} 温漂、7nV/√Hz 噪声、低功耗精密仪表放大器	G = 1 + 50kΩ/RG	1、8
INA333	25μV V_{OS}、0.1μV/°C V_{OS} 温漂、1.8V 至 5V、RRO、50μA I_Q、斩波稳定型 INA	G = 1 + 100kΩ / RG	1、8
PGA280	具有 3V 或 5V 差分输出、20mV 至 ±10V 可编程增益和高达 ±18V 模拟电源的 IA	数字可编程	不适用
INA159	G = 0.2V 的差分放大器，可实现 ±10V 至 3V 和 5V 的转换	G = 0.2V/V	不适用
PGA112	带 SPI 的可编程增益精密运算放大器	数字可编程	不适用

5 引脚配置和功能

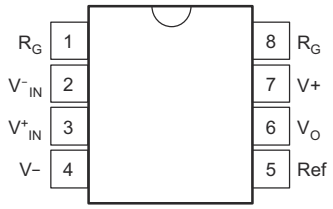


图 5-1. D（8 引脚 SOIC）和 P（8 引脚 PDIP）封装（顶视图）

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
REF	5	输入	基准输入。该引脚必须由低阻抗驱动，或者接地。
R_G	1.8	—	增益设置引脚。对于大于 1 的增益，在引脚 1 和引脚 8 之间放置一个增益电阻器。
V –	4	电源	负电源
V+	7	电源	正电源
V_{IN} –	2	输入	负输入
V_{IN+}	3	输入	正输入
V_O	6	输出	输出

Copyright © 2026 Texas Instruments Incorporated

6 规格

备注

TI 为此器件鉴定了多个制造流程。性能差异按芯片原产地 (CSO) 进行了标记。为确保系统稳健性，强烈建议针对所有流程进行设计。更多相关信息，请参阅第 9.1.1 节。

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_S	电源电压	双电源，V_S = (V+) – (V–)		±18	V
		单电源，V_S = (V+) – 0V		36	
	模拟输入电压			±40	V
	输出短路(2)		持续		
T_A	工作温度		-40	125	°C
	结温			150	°C
	引线温度（焊接，10s）			300	°C
T_{stg}	贮存温度		-55	125	°C

(1) 超出*绝对最大额定值*范围操作可能会导致器件永久损坏。*绝对最大额定值* 并不表示器件在这些条件下或在*建议的工作条件* 以外的任何其他条件下能够正常运行。如果超出 *建议运行条件* 但在*绝对最大额定值* 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 对 V_S/2 短路。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±50	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	典型值	最大值	单位
V_S	电源电压	单电源	4.5	30	36	V
		双电源	±2.25	±15	±18	
	V_O = 0V 时的输入共模电压范围		(V–) + 2		(V+) – 2	V
T_A	额定温度		-40		85	°C

Copyright © 2026 Texas Instruments Incorporated

6.4 热性能信息

热指标(1)		INA12x		单位
		D (SOIC)	P (PDIP)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	110	46.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	57	34.1	°C/W
$R_{\theta JB}$	结至电路板热阻	54	23.4	°C/W
ψ_{JT}	结至顶部特征参数	11	11.3	°C/W
ψ_{JB}	结至电路板特征参数	53	23.2	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

6.5 电气特性

在 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S/2 且 G = 1 时，所有芯片原产地 (CSO)，除非另有说明

参数		测试条件			最小值	典型值	最大值	单位
输入								
V_{OS}	失调电压 (RTI)	1 ≤ G ≤ 10000	CSO：SHE	INA12xP、INA12xU		±10 ±100/G	±50 ±500/G	μV
				INA12xPA、INA12xUA		±25 ±100/G	±125 ±1000/G	
			CSO：FRE	INA12xU		±20 ±50/G	±50 ±500/G	
				INA12xUA		±20 ±50/G	±125 ±1000/G	
	失调电压漂移 (RTI)	T_A = -40°C 至 +85°C	INA12xP、INA12xU			±0.2 ±2/G	±0.5 ±20/G	μV/°C
			INA12xPA、INA12xUA			±0.2 ±5/G	±1 ±20/G	
PSRR	电源抑制比 (RTI)	V_S = ±2.25V 至 ±18V	CSO：SHE	INA12xP、INA12xU		±0.2 ±20/G	±1 ±100/G	μV/V
				INA12xPA、INA12xUA			±2 ±200/G	
			CSO：FRE	INA12xU		±0.1 ±1/G	±0.4 ±3.2/G	
				INA12xUA			±0.8 ±6.4/G	
	长期稳定性	CSO：SHE				±0.1 ±3/G		μV/mo
		CSO：FRE				±0.2 ±3/G		
	输入阻抗	差分				10 || 2		GΩ || pF
		共模				100 || 9		
V_{CM}	共模电压(2)	V_O = 0V			(V－) + 2		(V+) － 2	V
	安全输入电压	R_S = 0 Ω					±40	V

6.5 电气特性（续）

在 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S/2 且 G = 1 时，所有芯片原产地 (CSO)，除非另有说明

参数		测试条件			最小值	典型值	最大值	单位
CMRR	共模抑制比	ΔRS = 1 kΩ，VCM = ±13 V，CSO：SHE	G = 1	INA12xP、INA12xU	80	86		dB
				INA12xPA、INA12xUA	73			
			G = 10	INA12xP、INA12xU	100	106		
				INA12xPA、INA12xUA	93			
			G = 100	INA12xP、INA12xU	120	125		
				INA12xPA、INA12xUA	110			
			G = 1000	INA12xP、INA12xU	120	130		
				INA12xPA、INA12xUA	110			
		ΔRS = 1 kΩ，VCM = ±13 V，CSO：FRE	G = 1	INA12xU	90	100		
				INA12xUA	83			
			G = 10	INA12xU	110	120		
				INA12xUA	103			
			G = 100	INA12xU	130	140		
				INA12xUA	120			
			G = 1000	INA12xU	140	145		
				INA12xUA	130			
输入偏置电流								
I_B	输入偏置电流	CSO：SHE	INA12xP、INA12xU			±2	±5	nA
			INA12xPA、INA12xUA				±10	
		CSO：FRE	INA12xU			±0.15	±0.6	
			INA12xUA				±1.2	
	输入偏置电流漂移	TA = -40°C 至 +85°C				±30		pA/℃
I_{OS}	输入失调电流	CSO：SHE	INA12xP、INA12xU			±1	±5	nA
			INA12xPA、INA12xUA				±10	
		CSO：FRE	INA12xU			±0.15	±0.6	
			INA12xUA				±1.2	
	输入失调电流漂移	TA = -40°C 至 +85°C				±30		pA/℃
噪声								
e_N	电压噪声 (RTI)	G = 1000，RS = 0 Ω	f = 10Hz	CSO：SHE		10		nV/√Hz
				CSO：FRE		7		
			f = 100Hz	CSO：SHE		8		
				CSO：FRE		6.9		
			f = 1kHz	CSO：SHE		8		
				CSO：FRE		6.9		
			fB = 0.1Hz 至 10Hz			0.2		μVPP
I_n	电流噪声	f = 10Hz				0.9		pA/√Hz
		f = 1kHz	CSO：SHE			0.3		
			CSO：FRE			0.17		
		fB = 0.1Hz 至 10Hz	CSO：SHE			30		pAPP
			CSO：FRE			4.7		

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性（续）

在 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S/2 且 G = 1 时，所有芯片原产地 (CSO)，除非另有说明

参数		测试条件			最小值	典型值	最大值	单位
增益								
	增益公式	INA128				1 + (50 kΩ / R_G)		V/V
		INA129				1 + (49.4 kΩ / R_G)		
G	增益				1		10000	V/V
	增益误差	G = 1	CSO：SHE	INA12xP、INA12xU		±0.01	±0.024	%
				INA12xPA、INA12xUA			±0.1	
			CSO：FRE	INA12xU		±0.005	±0.025	
				INA12xUA			±0.1	
		G = 10	CSO：SHE	INA12xP、INA12xU		±0.02	±0.4	
				INA12xPA、INA12xUA			±0.5	
			CSO：FRE	INA12xU		±0.025	±0.15	
				INA12xUA			±0.2	
		G = 100	CSO：SHE	INA12xP、INA12xU		±0.05	±0.5	
				INA12xPA、INA12xUA			±0.7	
			CSO：FRE	INA12xU		±0.025	±0.15	
				INA12xUA			±0.25	
		G = 1000	CSO：SHE	INA12xP、INA12xU		±0.5	±1	
				INA12xPA、INA12xUA			±2	
			CSO：FRE	INA12xU		±0.05	±1	
				INA12xUA			±2	
	增益漂移(4)	T_A = -40°C 至 +85°C	CSO：SHE			±1	±10	ppm/°C
			CSO：FRE				±5	
			50kΩ 或 49.4kΩ 电阻(3)	CSO：SHE		±25	±100	
				CSO：FRE			±50	
	增益非线性(1)	G = 1，V_O = ±13.6V	INA12xP、INA12xU			±0.0001	±0.001	FSR 百分比
			INA12xPA、INA12xUA				±0.002	
		G = 10	INA12xP、INA12xU			±0.0003	±0.002	
			INA12xPA、INA12xUA				±0.004	
		G = 100	INA12xP、INA12xU			±0.0005	±0.002	
			INA12xPA、INA12xUA				±0.004	
		G = 1000				±0.001		
输出								
	正极输出电压摆幅	CSO：SHE			(V+) – 1.4			V
		CSO：FRE			(V+) – 0.15			
	负极输出电压摆幅	CSO：SHE			(V –) + 1.4			V
		CSO：FRE			(V –) + 0.15			
C_L	负载电容	稳态工作模式				1000		pF
I_{SC}	短路电流	持续达 V_S/2	CSO：SHE			+6/-15		mA
			CSO：FRE			+18/-18		

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性（续）

在 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S/2 且 G = 1 时，所有芯片原产地 (CSO)，除非另有说明

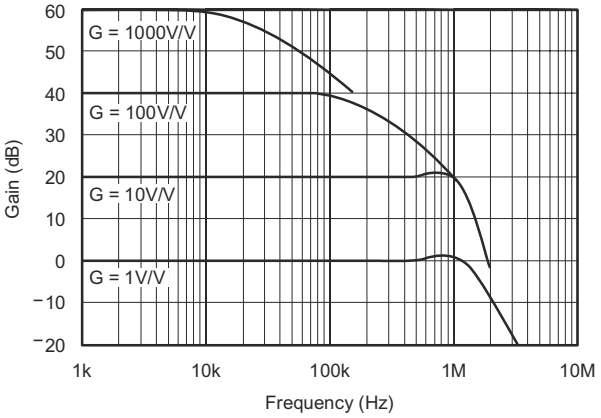
参数		测试条件			最小值	典型值	最大值	单位
频率响应								
BW	带宽，–3dB	G = 1				1.3		MHz
		G = 10				640		kHz
		G = 100				200		
		G = 1000	CSO：SHE			20		
			CSO：FRE			33		
SR	压摆率	G = 5，V_O = ±10V	CSO：SHE			4		V/µs
			CSO：FRE			1.2		
t_S	趋稳时间	达 0.01%	G = 1	CSO：SHE		7		µs
				CSO：FRE		12		
			G = 10	CSO：SHE		7		
				CSO：FRE		12		
			G = 100	CSO：SHE		9		
				CSO：FRE		12		
			G = 1000			80		
	过载恢复	50% 输入过载				4		µs
电源								
I_Q	静态电流	V_{IN} = 0V				±700	±750	µA

(1) G = 1000 时的非线性测量主要由噪声决定。典型非线性为 ±0.001%
(2) 输入共模电压随输出电压的变化而变化；请参阅*典型特性*。
(3) 增益公式中 50kΩ 或 49.4kΩ 项的温度系数。
(4) 通过晶圆测试确定。

Copyright © 2026 Texas Instruments Incorporated

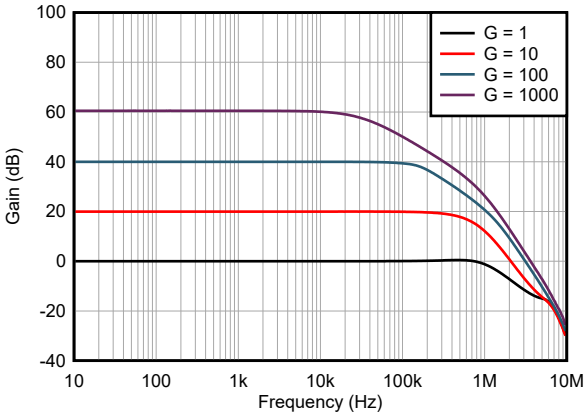
6.6 典型特性

即 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S /2 且 G = 1，所有芯片原产地 (CSO)，除非另有说明



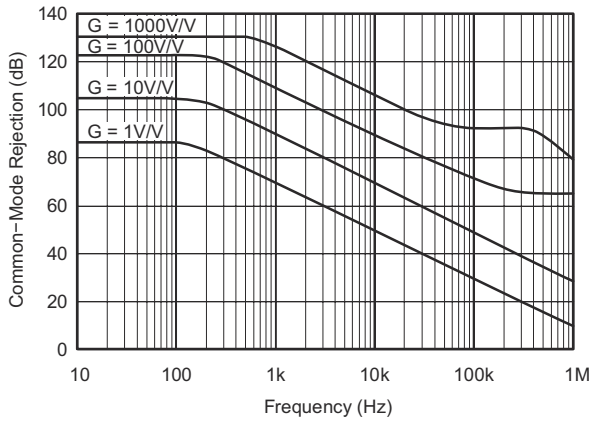
CSO：SHE

图 6-1. 增益与频率间的关系



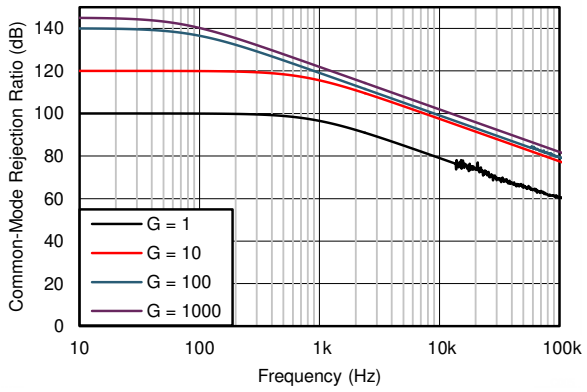
CSO：FRE

图 6-2. 增益与频率间的关系



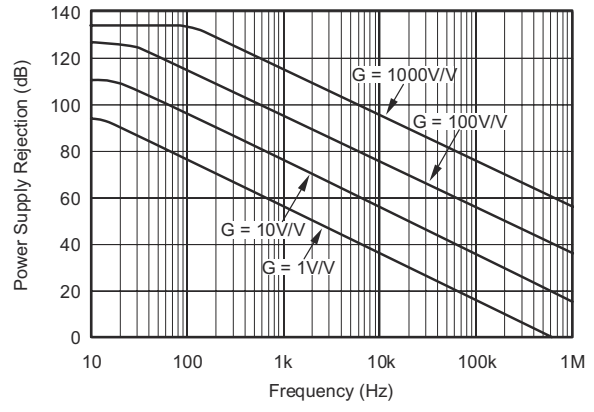
CSO：SHE

图 6-3. 共模抑制与频率间的关系



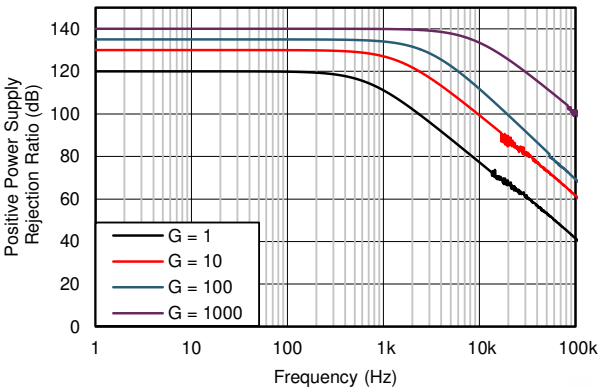
CSO：FRE

图 6-4. 共模抑制与频率间的关系



CSO：SHE

图 6-5. 正电源抑制与频率间的关系



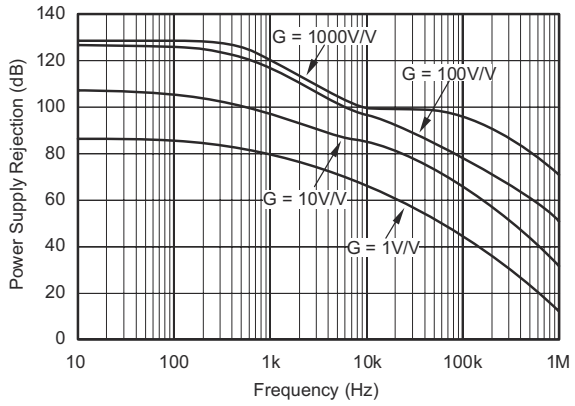
CSO：FRE

图 6-6. 正电源抑制与频率间的关系

Copyright © 2026 Texas Instruments Incorporated

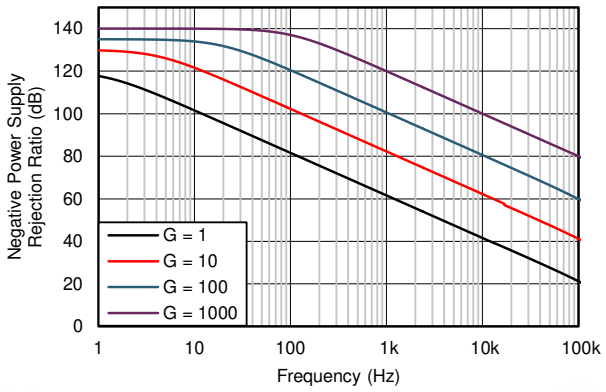
6.6 典型特性（续）

即 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S /2 且 G = 1，所有芯片原产地 (CSO)，除非另有说明



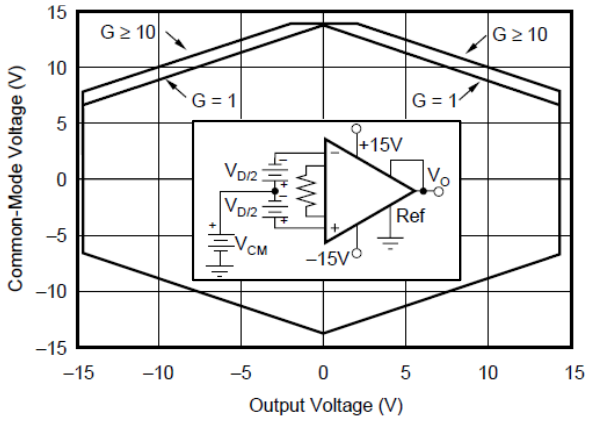
CSO：SHE

图 6-7. 负电源抑制与频率间的关系



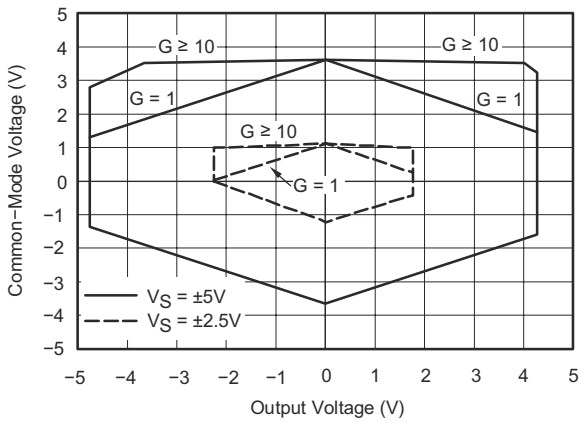
CSO：FRE

图 6-8. 负电源抑制与频率间的关系



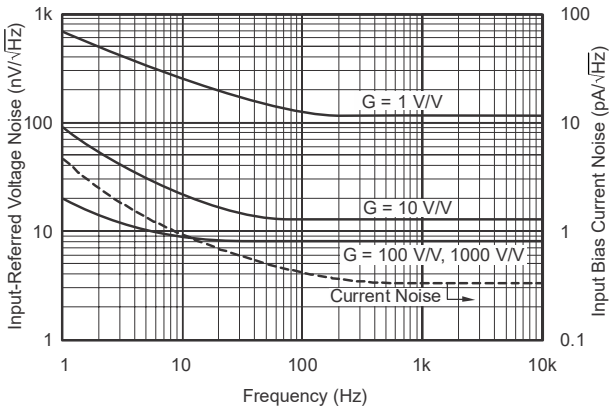
V_S = ±15V

图 6-9. 输入共模范围与输出电压间的关系



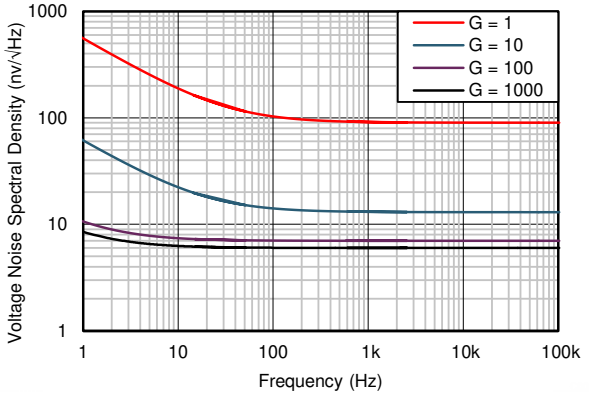
V_S = ±5V、±2.5V

图 6-10. 输入共模范围与输出电压间的关系



CSO：SHE

图 6-11. 以输入为基准的噪声与频率间的关系



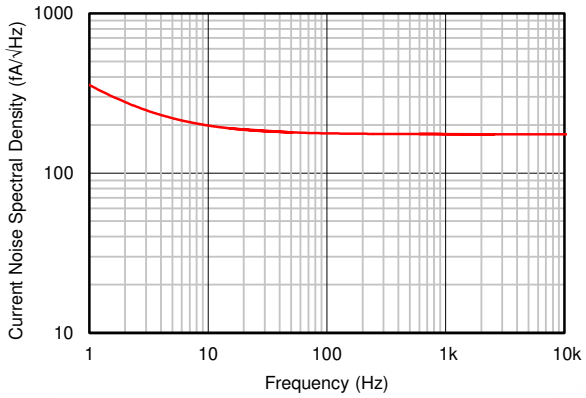
CSO：FRE

图 6-12. 输入基准电压噪声与频率间的关系

Copyright © 2026 Texas Instruments Incorporated

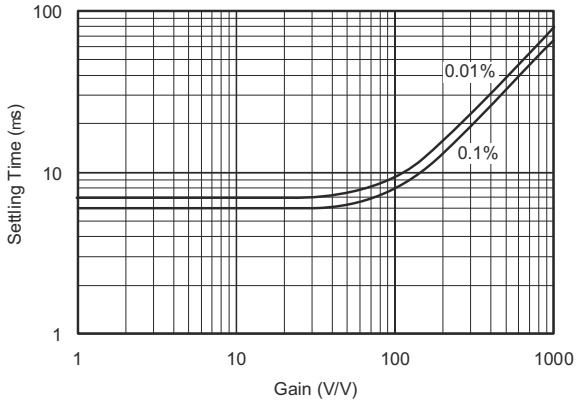
6.6 典型特性（续）

即 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S /2 且 G = 1，所有芯片原产地 (CSO)，除非另有说明



CSO：FRE

图 6-13. 输入基准电流噪声与频率间的关系



CSO：SHE

图 6-14. 稳定时间与增益间的关系

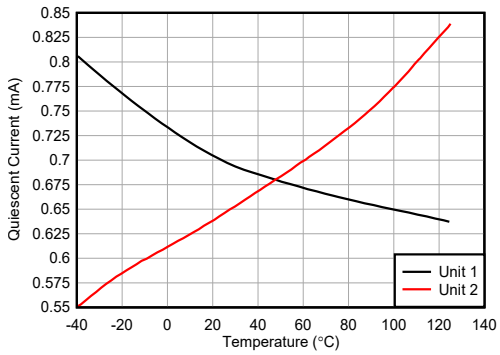
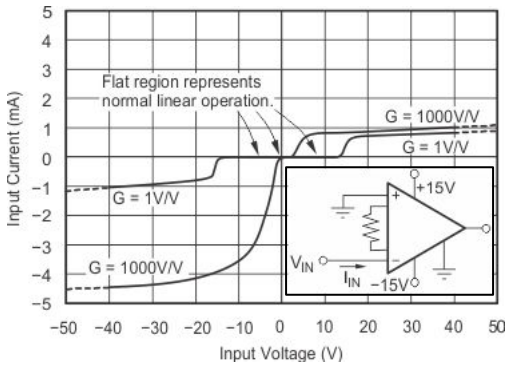
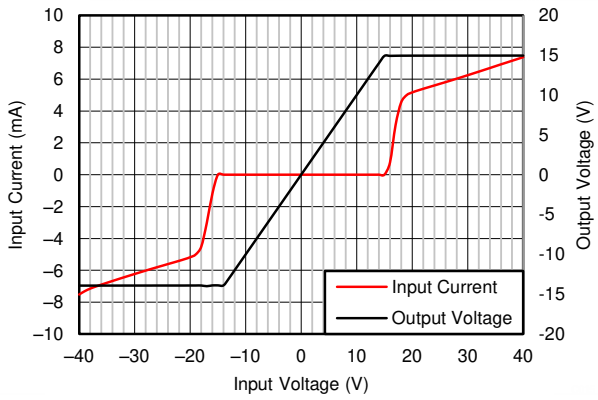


图 6-15. 静态电流与温度间的关系



CSO：SHE

图 6-16. 输入过压 V/I 特性



CSO：FRE

图 6-17. 输入过压 V/I 特性

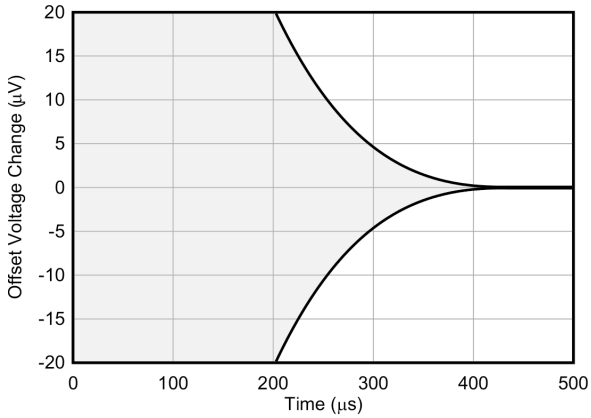
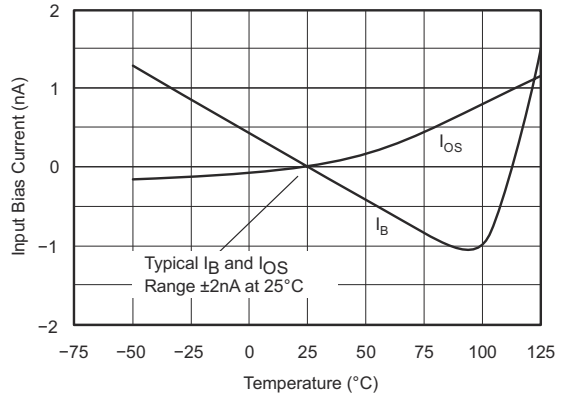


图 6-18. 输入失调电压预热

Copyright © 2026 Texas Instruments Incorporated

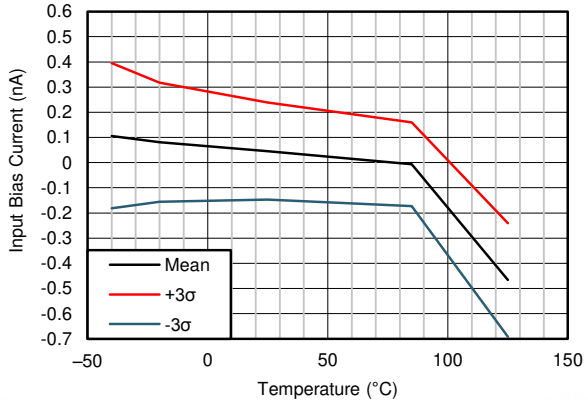
6.6 典型特性（续）

即 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S /2 且 G = 1，所有芯片原产地 (CSO)，除非另有说明



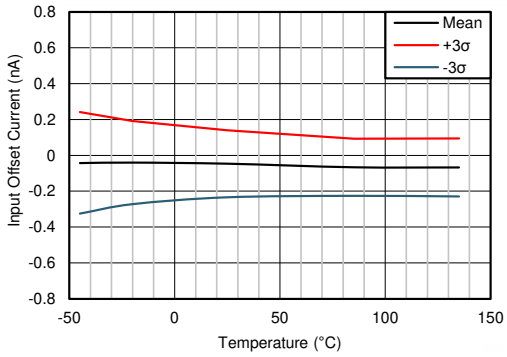
CSO：SHE

图 6-19. 输入偏置电流与温度间的关系



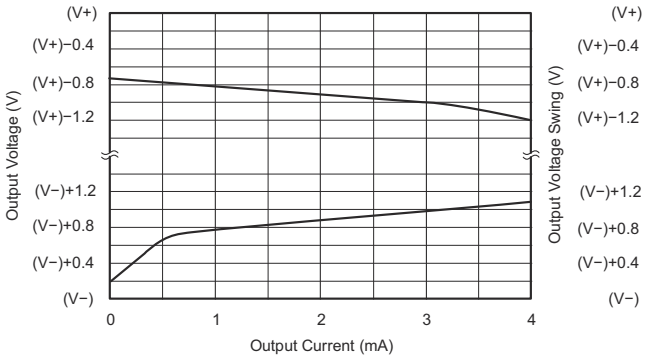
CSO：FRE

图 6-20. 输入偏置电流与温度间的关系



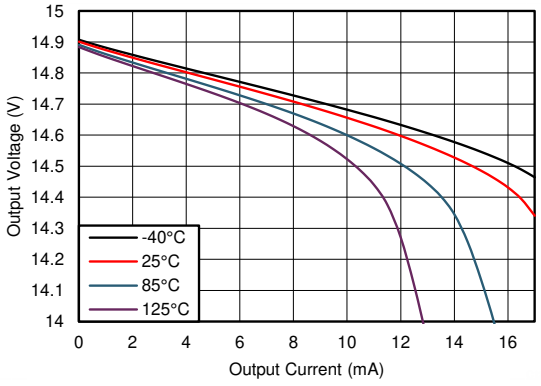
CSO：FRE

图 6-21. 输入失调电流与温度间的关系



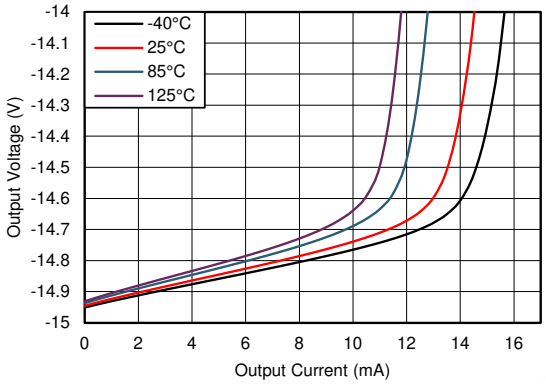
CSO：SHE

图 6-22. 输出电压摆幅与输出电流间的关系



CSO：FRE

图 6-23. 正输出电压摆幅与输出电流间的关系



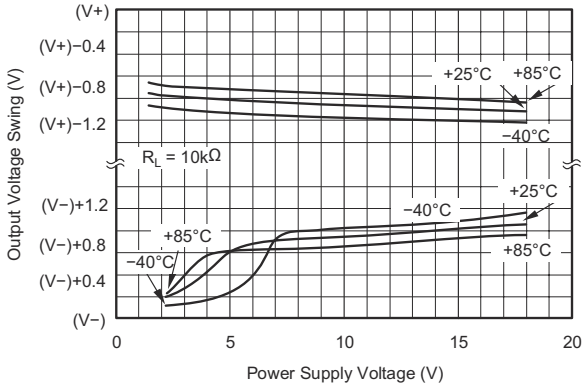
CSO：FRE

图 6-24. 负输出电压摆幅与输出电流间的关系

Copyright © 2026 Texas Instruments Incorporated

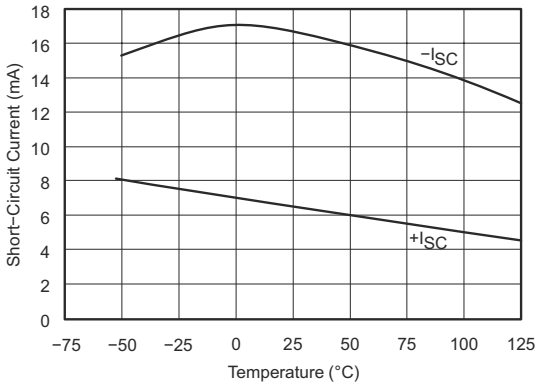
6.6 典型特性（续）

即 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S /2 且 G = 1，所有芯片原产地 (CSO)，除非另有说明



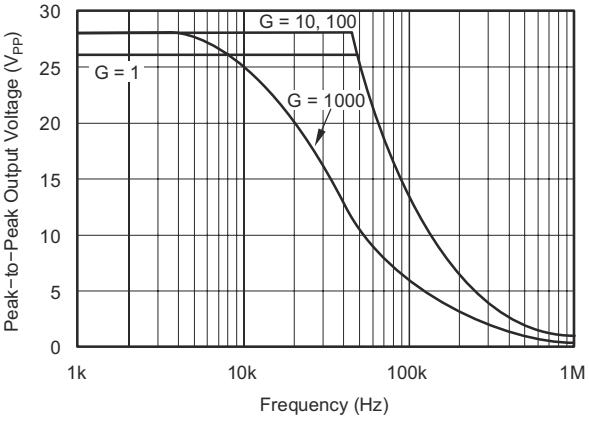
CSO：SHE

图 6-25. 输出电压摆幅与电源电压间的关系



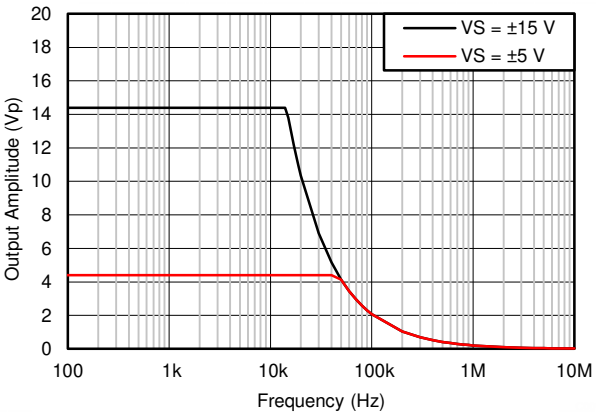
CSO：SHE

图 6-26. 短路输出电流与温度间的关系



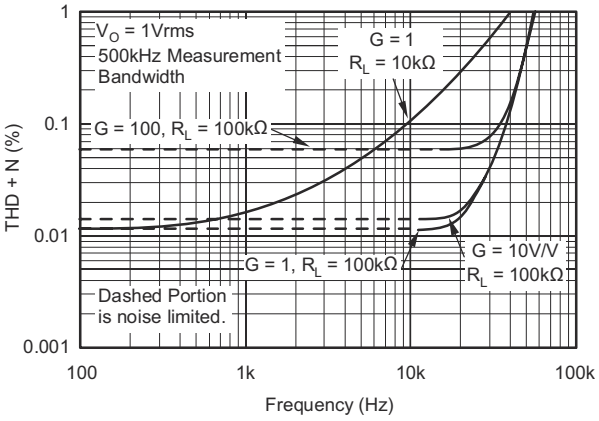
CSO：SHE

图 6-27. 最大输出电压与频率间的关系



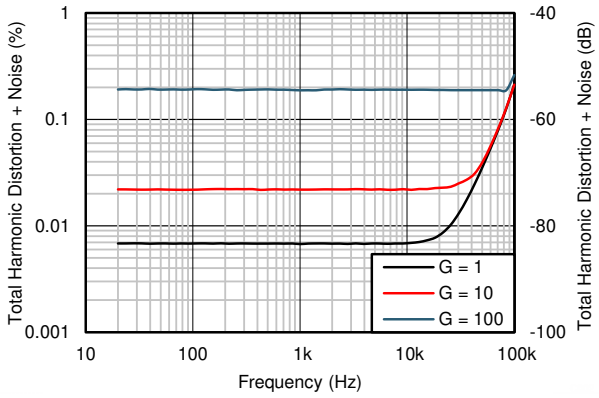
CSO：FRE

图 6-28. 最大输出电压与频率间的关系



CSO：SHE

图 6-29. 总谐波失真 + 噪声与频率间的关系

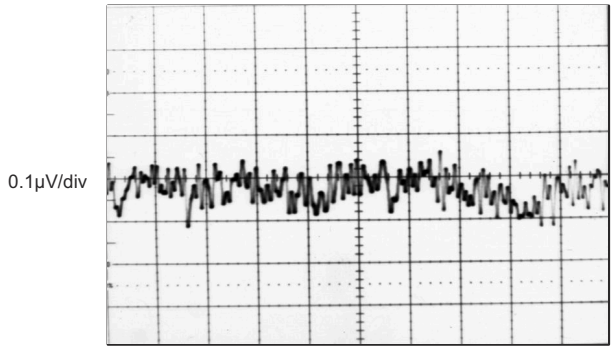


CSO：FRE

图 6-30. 总谐波失真 + 噪声与频率间的关系

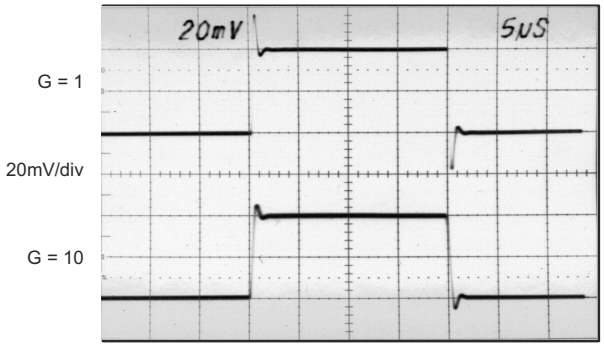
6.6 典型特性（续）

即 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S /2 且 G = 1，所有芯片原产地 (CSO)，除非另有说明



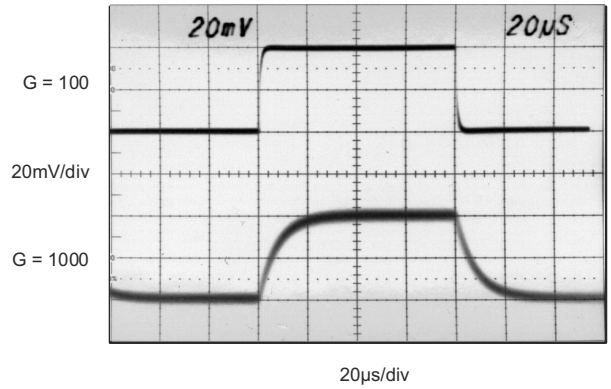
G ⩾ 100

图 6-31. 0.1Hz 至 10Hz 输入基准电压噪声



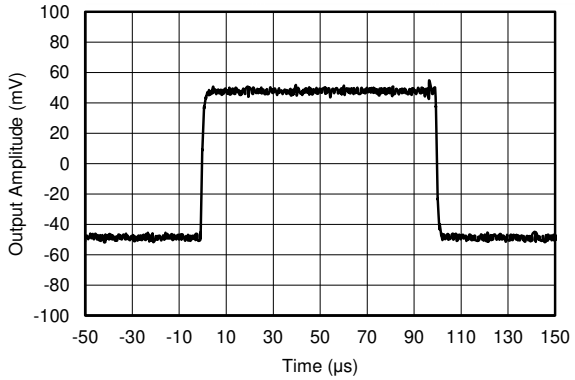
G = 1、10

图 6-32. 小信号



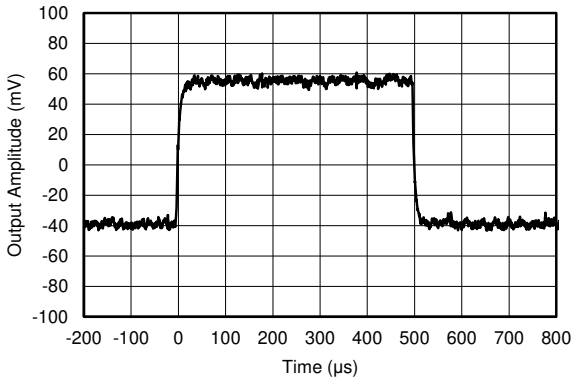
CSO：SHE　　G = 100、1000

图 6-33. 小信号



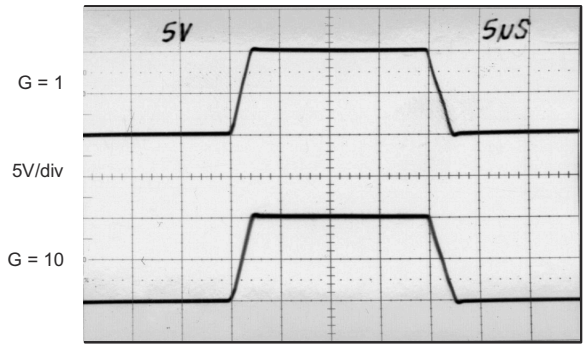
CSO：FRE　　G = 100，R_L = 10kΩ，C_L = 100pF

图 6-34. 小信号



CSO：FRE　　G = 1000，R_L = 10kΩ，C_L = 100pF

图 6-35. 小信号



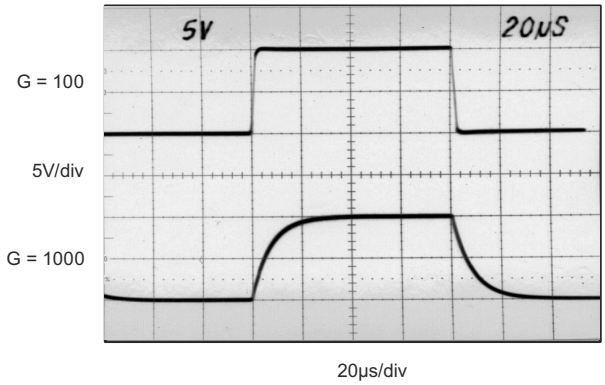
CSO：SHE　　G = 1、10

图 6-36. 大信号

Copyright © 2026 Texas Instruments Incorporated

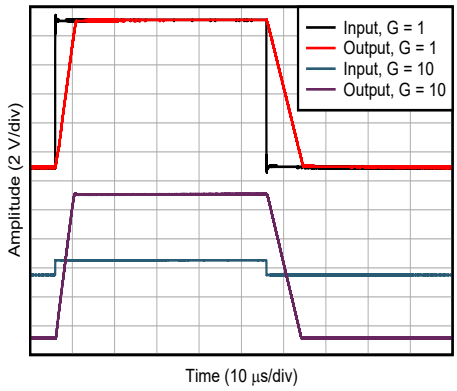
6.6 典型特性（续）

即 T_A = 25°C、V_S = ±15V、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S /2 且 G = 1，所有芯片原产地 (CSO)，除非另有说明



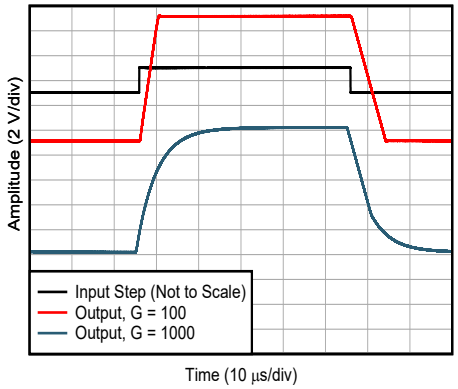
CSO：SHE　　G = 100、1000

图 6-37. 大信号



CSO：FRE　　G = 1、10

图 6-38. 大信号



CSO：FRE　　G = 100、1000

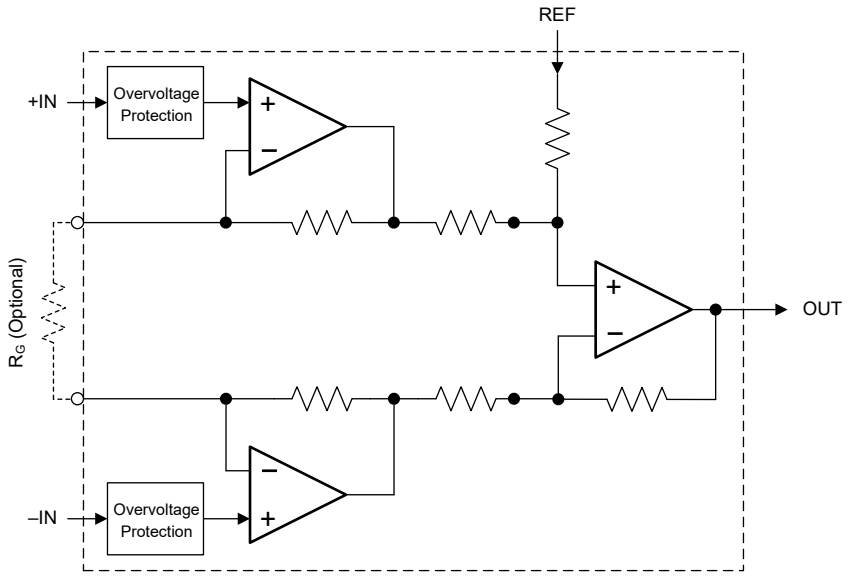
图 6-39. 大信号

7 详细说明

7.1 概述

INA128 和 INA129 (INA12x) 仪表放大器配备了输入保护电路及输入缓冲放大器。这些特性消除了对输入阻抗匹配的需求，因此放大器非常适合用于测量和测试设备。INA12x 的其他特性包括超低直流失调电压、低漂移、低噪声、非常高的开环增益、非常高的共模抑制比以及非常高的输入阻抗。INA12x 用于需要电路短期和长期出色精度及稳定性的应用。

7.2 功能方框图



Copyright © 2026 Texas Instruments Incorporated

7.3 特性说明

INA12x 是一款低功耗通用仪表放大器，可提供出色的准确性。这些放大器采用多功能三级运算放大器设计，尺寸小巧，适用于多种应用。即使在高增益情况下，电流反馈输入电路也可提供宽带宽。可通过单个外部电阻器在 1 到 10,000 范围内设置任意增益。INA12x 经过激光修整，具有极低失调电压（典型值 25μV）和高共模抑制（G ≥ 100 时为 93dB）。这些器件在低至 ±2.25V 的电源和一般为 2mA 的静态电流下运行。内部输入保护可耐受高达 ±40V 的电压且不会造成损坏，如图 6-17 中所示。

7.3.1 噪声性能

INA12x 在大多数应用中的噪声都很低。低频噪声在 0.1Hz 至 10Hz 范围内 (G≥100) 测量时约为 0.2μV_{PP}。与先进的斩波稳定放大器相比，该功能可以显著改善噪声性能。

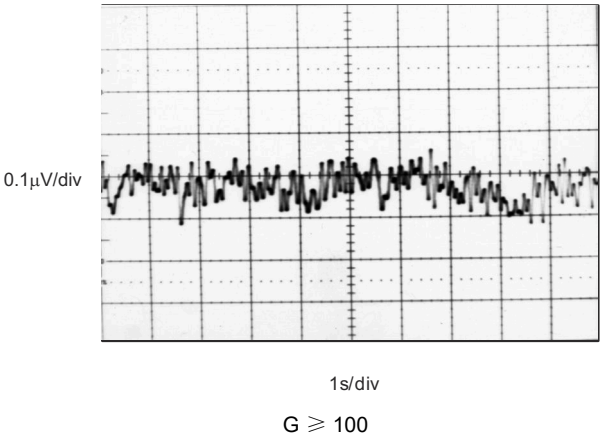


图 7-1. 0.1Hz 至 10Hz 输入基准电流噪声

7.4 器件功能模式

INA12x 具有单一功能模式，可在电源电压大于 4.5V (±2.25V) 时工作。INA12x 的最大电源电压为 36V (±18V)。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

INA12x 使用同相和反相输入之间产生的高共模电压测量小差分电压。高输入电压保护电路及高输入阻抗使 INA12x 成为各种应用的理想选择。能够设置基准引脚来调节输出信号的功能，可提供额外的灵活性，这对于多种配置是实用的。

8.1.1 输入共模范围

INA12x 输入电路范围的线性输入电压范围为低于正电源电压约 2V 至高于负电源电压 2V。然而，由于差分输入电压导致输出电压升高，线性输入范围受到放大器 A_1 和 A_2 的输出电压摆幅限制。因此，线性共模输入范围与整个放大器的输出电压有关。此行为还取决于电源电压（请参阅图 6-10）。

输入过载会产生看起来正常的输出电压。例如，如果输入过载条件将两个输入放大器都驱动至正输出摆幅限值，则输出放大器测得的电压差值接近零。即使两个输入都过载，A_3 的输出也接近 0V。

Copyright © 2026 Texas Instruments Incorporated

8.2 典型应用

图 8-1 显示了 INA12x 运行所需的基本连接。采用高噪声或高阻抗电源的应用可能要求去耦电容器靠近器件引脚，如图所示。输出是指输出基准 (REF) 引脚，该引脚通常接地。此连接必须具有低阻抗，以提供良好共模抑制。8 Ω 与 REF 引脚串联的电阻导致典型器件降低至大约 80dB CMR (G = 1)。

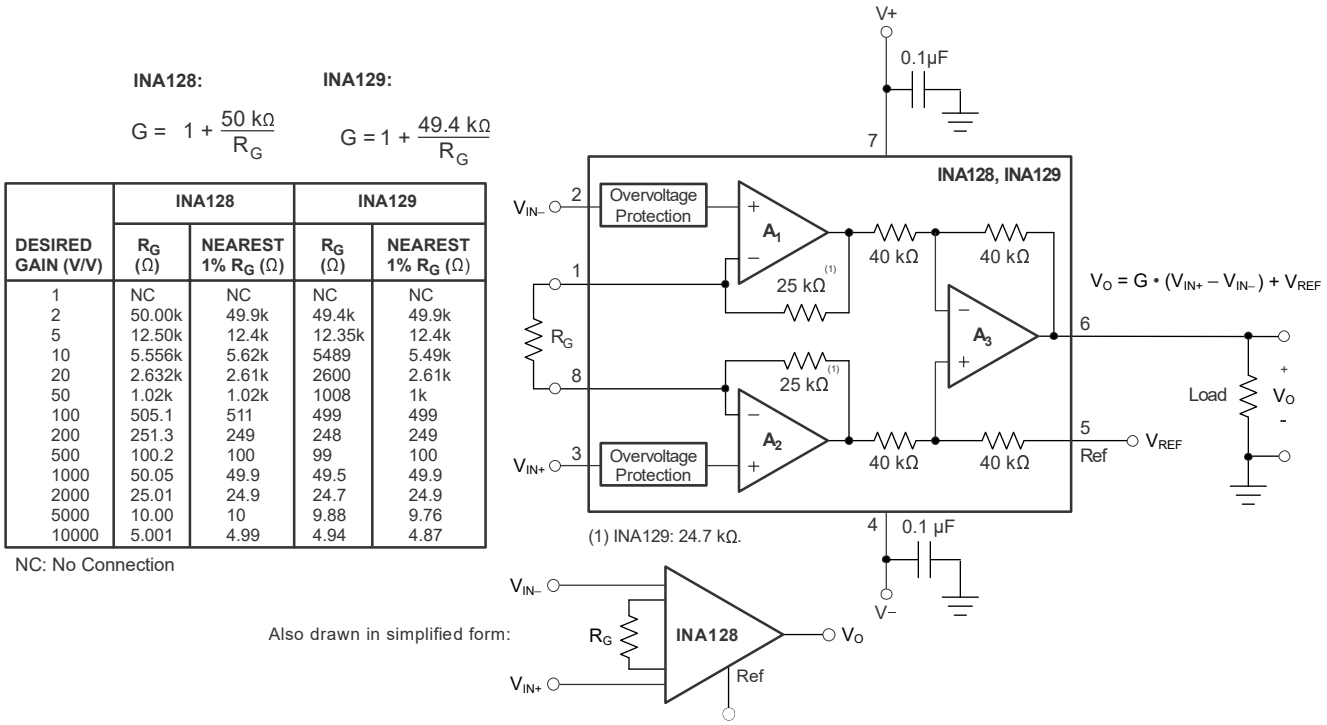


图 8-1. 基本连接

8.2.1 设计要求

当输入信号增益由外部电阻 R_G 设置时，这些器件配置为监控输入差分电压。输出信号是根据基准引脚 REF 上的电压确定的。最常见的应用是，当没有输入信号时，通过将 REF 引脚连接到地，输出被参考到地，如图 8-1 所示。在单电源运行中，将输出信号偏移到精确的中点电压很有用（例如，5V 电源环境中的 2.5V）。为实现这一电平转换，必须将一个电压源连接到 REF 引脚以对输出执行电平转换，以便器件可以驱动单电源 ADC。

电压基准器件是为基准引脚提供低阻抗电压源的上佳之选。然而，如果电阻分压器用于产生基准电压，则必须使用运算放大器对电压进行缓冲，以避免 CMRR 降低。

Copyright © 2026 Texas Instruments Incorporated

8.2.2 详细设计过程

8.2.2.1 设置增益

通过在引脚 1 及 8 之间连接一个外部电阻器 R_G 来设置增益 (G)：

$$\text{INA128: } G = 1 + 50\text{k}\Omega / R_G \quad (1)$$

$$\text{INA129: } G = 1 + 49.4\text{k}\Omega / R_G \quad (2)$$

常用增益和电阻器值如图 8-1 所示。

方程式 1 中的 50kΩ 项和方程式 2 中的 49.4kΩ 项来自两个内部反馈电阻器 A_1 和 A_2 的总和。这些片上金属膜电阻器经过激光修整，达到精确的绝对值。*电气特性* 表中的增益精度和漂移规格中包含这些内部电阻器的精度和温度系数。

外部增益设置电阻器 R_G 的稳定性和温漂也会影响增益。可以从方程式 1 和方程式 2 直接推断 R_G 对增益精度和漂移的影响。高增益所需的低电阻值会让配线电阻变得重要。插座会增加配线电阻，这在大约 100 或更大的增益中产生了额外的增益误差（可能是不稳定的增益误差）。

8.2.2.2 动态性能

典型的性能曲线图 6-2 表明，尽管具有低静态电流，但 INA12x 即使在高增益条件下也能实现宽带宽。该性能归因于输入级电路的电流反馈拓扑。在高增益时，稳定时间也保持出色。

8.2.2.3 失调修整

INA12x 经过激光修整，可实现低失调电压和低失调电压漂移。大多数应用不要求进行外部失调电压调整。图 8-2 显示了用于调整输出失调电压的可选电路。施加到 REF 引脚的电压与输出相加。运算放大器缓冲器在 REF 引脚提供低阻抗，以保持良好的共模抑制。

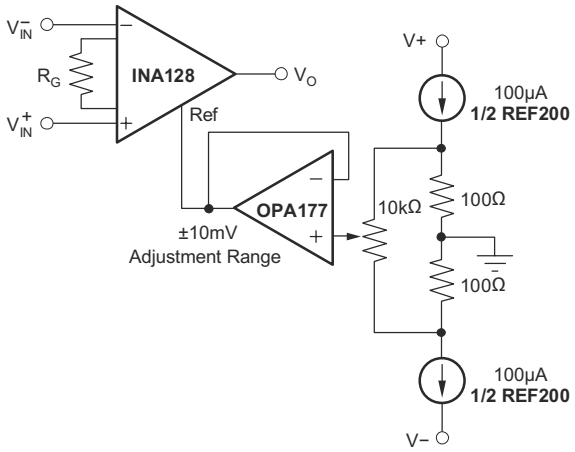


图 8-2. 输出失调电压的可选修整

Copyright © 2026 Texas Instruments Incorporated

8.2.2.4 输入偏置电流返回路径

INA12x 的输入阻抗非常高（约为 10GΩ）。然而，必须为这两个输入的输入偏置电流提供路径。此输入偏置电流大约为 ±2nA。高输入阻抗意味着，随着输入电压发生变化，该输入偏置电流变化很小。

输入电路必须为该输入偏置电流提供路径以便正常运行。图 8-3 显示了提供输入偏置电流路径的多种方式。在没有偏置电流路径的情况下，这些输入悬空到超过共模范围的电位，且输入放大器饱和。

如果差分源电阻较低，则偏置电流返回路径可以连接到一个输入端（请参阅图 8-3 中的热电偶示例）。在源阻抗较高的情况下，使用两个相等的电阻可提供平衡输入，其优点是偏置电流导致的输入失调电压更低，且高频共模抑制效果更好。

更多有关为何需要有效输入偏置电流返回路径的详细信息，请参阅*输入偏置电流返回路径在仪表放大器应用中的重要性*应用手册。

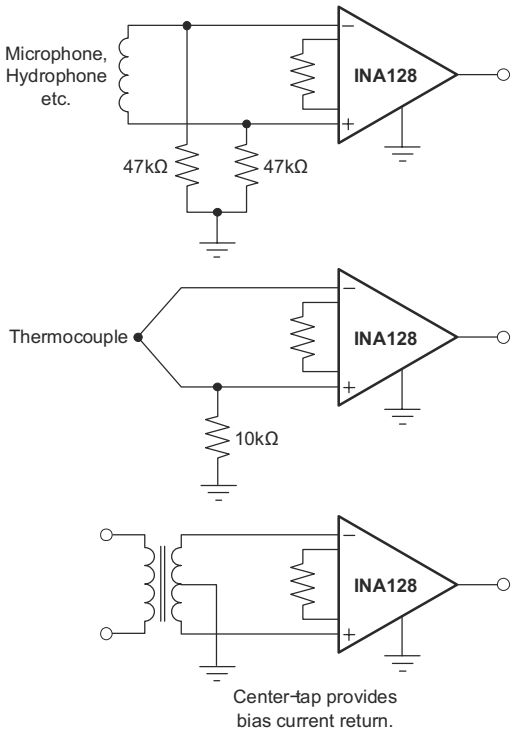
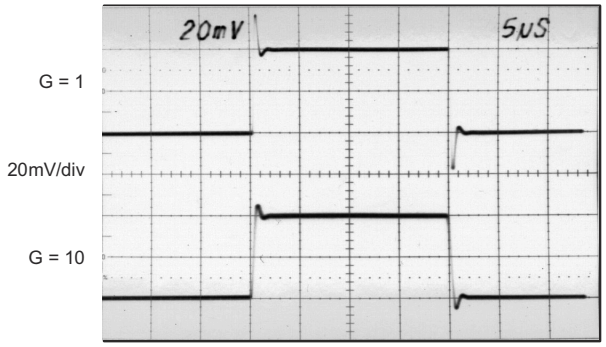


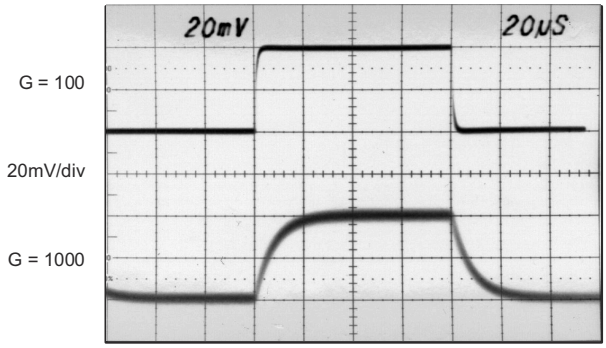
图 8-3. 提供输入共模电流路径

8.2.3 应用曲线



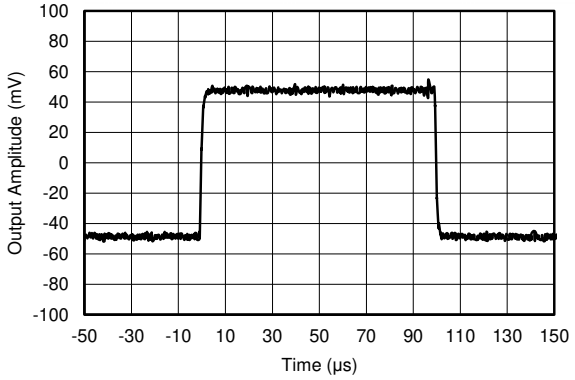
G = 1、10

图 8-4. 小信号



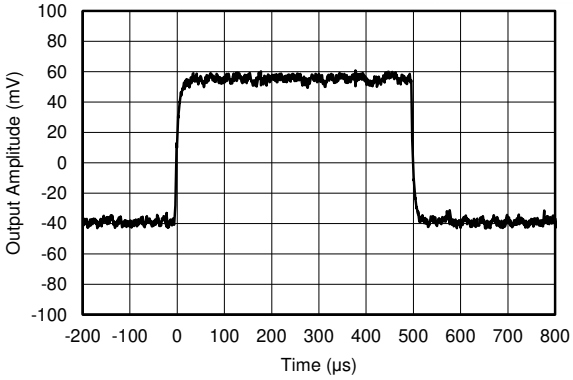
CSO：SHE　　G = 100、1000

图 8-5. 小信号



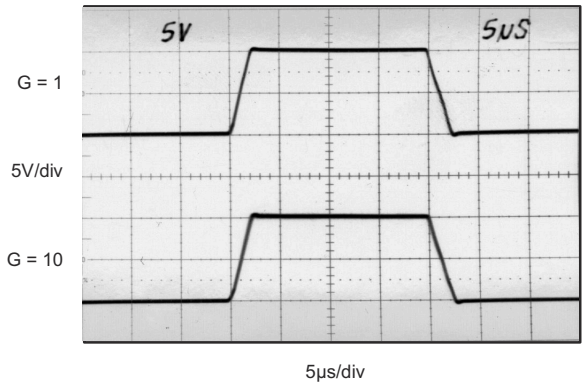
CSO： FRE　　G = 100，R_L = 10kΩ，C_L = 100pF

图 8-6. 小信号



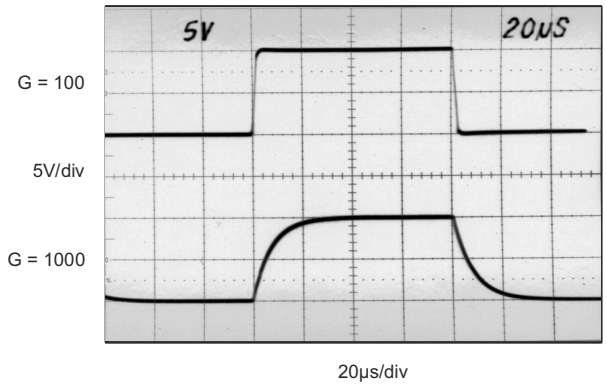
CSO：FRE　　G = 1000，R_L = 10kΩ，C_L = 100pF

图 8-7. 小信号



CSO：SHE　　G = 1、10

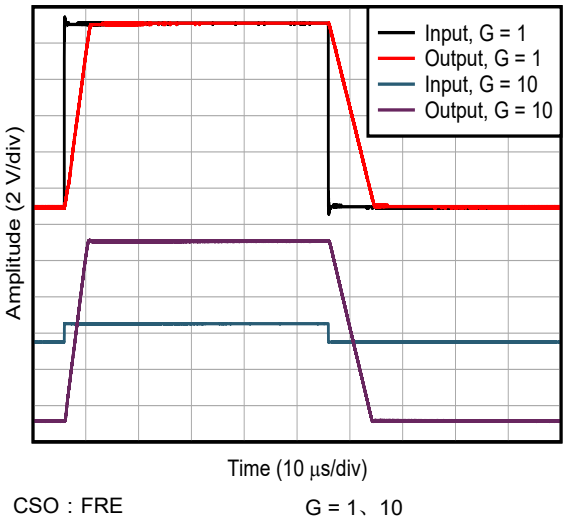
图 8-8. 大信号



CSO：SHE　　G = 100、1000

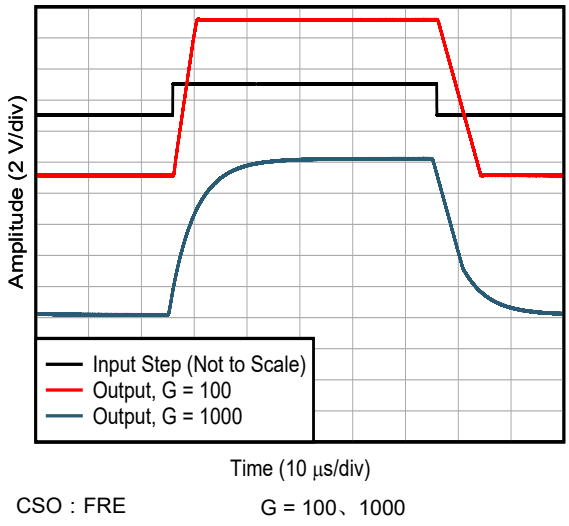
图 8-9. 大信号

Copyright © 2026 Texas Instruments Incorporated



CSO：FRE G = 1、10

图 8-10. 大信号



CSO：FRE G = 100、1000

图 8-11. 大信号

Copyright © 2026 Texas Instruments Incorporated

8.3 系统示例

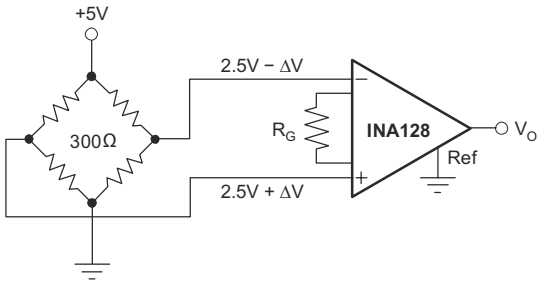


图 8-12. 桥式放大器

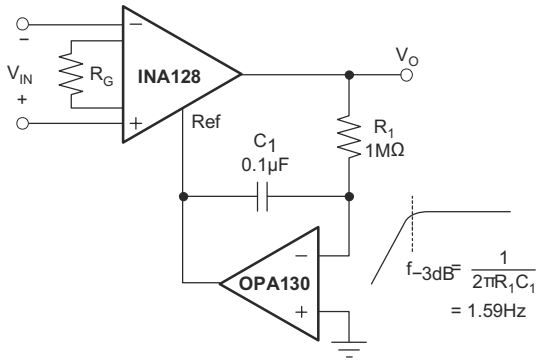
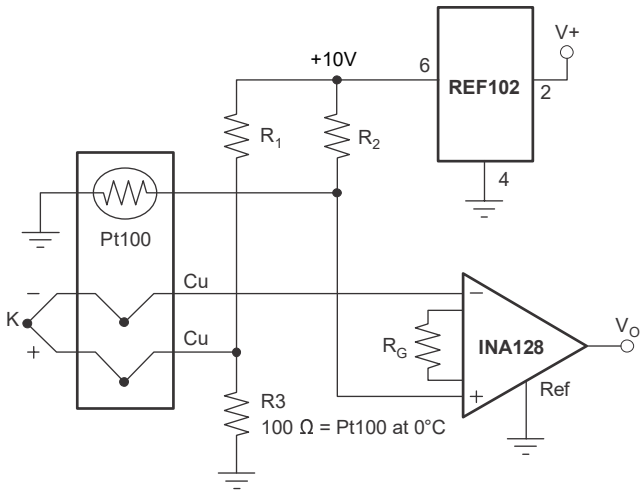


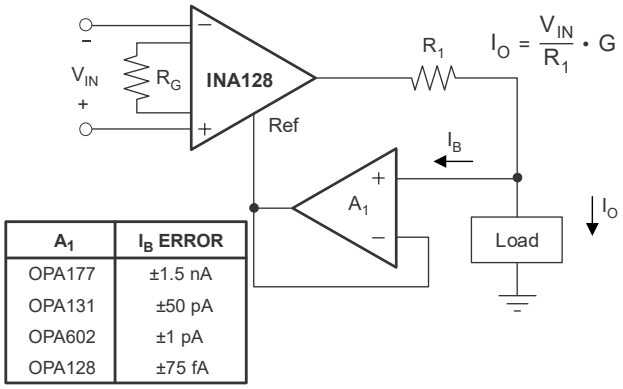
图 8-13. 交流耦合仪表放大器



ISA TYPE	MATERIAL	SEEBECK COEFICIENT (µV/°C)	R1, R2
E	+ Chromel − Constantan	58.5	66.5 kΩ
J	+ Iron − Constantan	50.2	76.8 kΩ
K	+ Chromel − Alumel	39.4	97.6 kΩ
T	+ Copper − Constantan	38.0	102 kΩ

图 8-14. 具有 RTD 冷端补偿的热电偶放大器

Copyright © 2026 Texas Instruments Incorporated



A_1	I_B ERROR
OPA177	±1.5 nA
OPA131	±50 pA
OPA602	±1 pA
OPA128	±75 fA

图 8-15. 差分电压至电流转换器

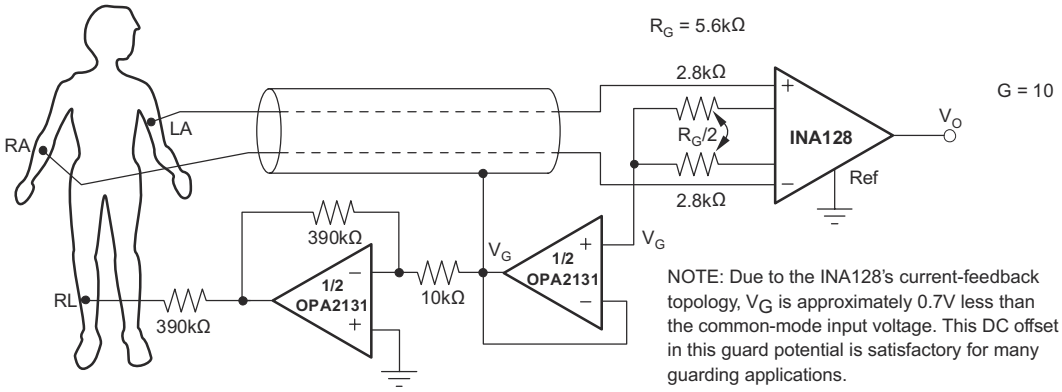


图 8-16. 具有右腿驱动的 ECG 放大器

8.4 电源相关建议

INA12x 的最小电源电压为 ±2.25V、最大电源电压为 ±18V。该最小值和最大值范围涵盖了广泛的电源；但为了获得出色性能，建议使用 ±15V。在输入端添加一个旁路电容器来补偿布局及电源阻抗。

8.4.1 低压运行

INA12x 可在低至 ±2.25V 的电源电压下运行。在 ±2.25V 至 ±18V 的电源范围内，性能仍然出色。在所述整个电源电压范围内，大多数参数仅略有不同（请参阅 *节 6.6*）。

在非常低的电源电压下运行需要仔细注意，以确保输入电压保持在线性范围内。内部节点的电压摆幅要求会限制低电源电压下的输入共模范围。图 6-10 展示了 ±15V、±5V 和 ±2.5V 电源的线性运算范围。

8.5 布局

8.5.1 布局指南

电源旁路电容器的位置应尽可能靠近电源引脚和接地引脚。该旁路电容器的建议值为 0.1 µF 至 1 µF。在采用高噪声或高阻抗电源的应用中，必要时增加更多去耦电容以提供补偿。这些去耦电容器必须放置在电源和 INA12x 器件之间。

增益电阻器必须靠近引脚 1 及引脚 8 放置。这种放置方式可限制布局环路并更大限度地减少耦合至器件中的任何噪声。

Copyright © 2026 Texas Instruments Incorporated

8.5.2 布局示例

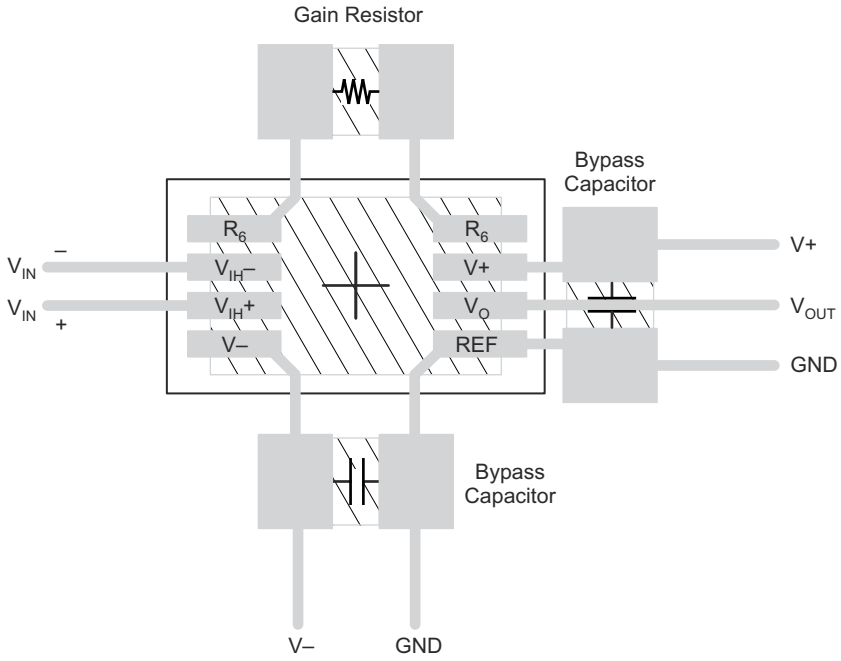


图 8-17. 建议布局

Copyright © 2026 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 器件命名规则

表 9-1. 器件命名规则

器件型号	定义
INA12xU INA12xU/2K5 INA12xU/2K51G4 INA12xUA INA12xUA/2K5	芯片采用 CSO 制造：SHE 或 CSO：FRE。
INA12xP INA12xPA	芯片采用 CSO 制造：SHE。

9.1.2 开发支持

9.1.2.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型设计，可降低开发成本并缩短上市时间。

9.1.2.2 TINA-TI™ 仿真软件（免费下载）

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从设计和仿真工具网页免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 TINA-TI™ 软件文件夹中下载免费的 TINA-TI 仿真软件。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，仪表放大器的综合误差计算 *仪表放大器的综合误差计算* 应用手册
- 德州仪器 (TI)，*输入偏置电流返回路径在仪表放大器应用中的重要性* 应用手册

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

Copyright © 2026 Texas Instruments Incorporated

9.5 商标

TINA-TI™ and TI E2E™ are trademarks of Texas Instruments.
TINA™ is a trademark of DesignSoft, Inc.
PSpice® is a registered trademark of Cadence Design Systems, Inc.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (May 2022) to Revision G (January 2026)	Page
• 在*特性* 部分为输入偏置电流添加了不同的制造工艺规范	1
• 在*规格*中添加了器件流程信息的说明	4
• 向“*电气特性*”中的典型测试条件添加了所有芯片原产地 (CSO) 条件	5
• 在*电气特性* 中添加了失调电压 (RTI) 的不同制造过程规格	5
• 在*电气特性* 中增加了不同的电源抑制比 (RTI) 制造过程规范	5
• 在*电气特性* 中针对长期稳定性添加了不同的制造工艺规范	5
• 在*电气特性* 中添加了不同制造过程规格	5
• 在*电气特性* 中为输入偏置电流添加了不同的制造工艺规格	5
• 在*电气特性* 中为输入失调电流添加了不同的制造工艺规格	5
• 在*电气特性* 中为电压噪声 (RTI) 添加了不同的制造过程规范	5
• 在*电气特性* 中为电流噪声添加了不同的制造过程规范	5
• 向*电气特性* 中的增益误差添加了不同的制造过程规格	5
• 向*电气特性* 中的增益漂移添加了不同的制造过程规格	5
• 在*电气特性* 中为正输出电压摆幅添加了不同的制造工艺规格	5
• 在*电气特性* 中为负输出电压摆幅添加了不同的制造工艺规格	5
• 在“*电气特性*”中添加了短路电流的不同制造过程规格	5
• 在*电气特性* 中添加了带宽 –3dB 的不同制造工艺规格	5
• 在“*电气特性*”中添加了转换率的不同制造过程规格	5
• 向*电气特性* 中的趋稳时间添加了不同的制造过程规格	5
• 向“*典型特性*”中的典型测试条件添加了*所有芯片原产地 (CSO)* 条件	9
• 添加了 CSO：SHE 至*共模抑制与频率间的关系*、*正电源抑制与频率间的关系*、*以输入为基准的噪声与频率间的关系*、*趋稳时间与增益间的关系*、*输入偏置电流与温度间的关系*、*输出电压摆幅与输出电流间的关系*、*输出电压摆幅与电源电压间的关系*、*短路输出电流与温度间的关系* 以及*典型特性* 中的*微小信号* 曲线	9
• 添加了 CSO：FRE 至*增益与频率间的关系*、*负电源抑制与频率间的关系*、*输入过压 V/I 特性*、*最大输出电压与频率间的关系*、*总谐波失真 + 噪声与频率间的关系* 以及*典型特性中的 大信号* 曲线	9
• 向*增益与频率间的关系*、*以输入为基准的噪声与频率间的关系*、*正电源抑制与频率间的关系*、*负电源抑制与频率间的关系*、*输入过压 V/I 特性*、*最大输出电压与频率间的关系*、*总谐波失真 + 噪声与频率间的关系*，以及*大信号* 曲线中添加了 CSO：SHE，这些曲线位于*典型特征* 中	9
• 向*共模抑制与频率间的关系*、*正电源抑制与频率间的关系*、*输入基准电压噪声与频率间的关系*、*输入基准电流噪声与频率间的关系*、*输入偏置电流与温度间的关系*、*输入失调电流与温度间的关系*、*正输出电压摆幅与输出*	

Copyright © 2026 Texas Instruments Incorporated

电流间的关系、*负输出电压摆幅与输出电流间的关系*，以及*微小信号* 曲线中添加了 CSO：FRE，这些曲线位于*典型特征* 中 9
- 更新了*增益与频率间的关系* 曲线中的 CSO：FRE，该曲线位于*典型特征* 中 9
- 更新了*正电源抑制与频率间的关系* 曲线中的 CSO：SHE，该曲线位于*典型特征* 中 9
- 添加了 CSO：SHE 到*应用曲线* 中的*微小信号* 曲线 22
- 添加了 CSO：FRE 到*应用曲线* 中的*大信号* 曲线 22
- 添加*大信号* 曲线，用于 CSO：SHE，位于*应用曲线* 中 22
- 添加*微小信号* 曲线，用于 CSO：FRE，位于*应用曲线* 中 22
- 向*器件命名规则* 添加了器件型号流程信息表 27

Changes from Revision E (April 2019) to Revision F (May 2022) **Page**

- 更新了整个文档中的表格、图和交叉参考的编号格式 1
- 在*特性* 中添加了带宽和噪声规格 1
- 更改了*应用* 以链接到 ti.com 上全新的终端设备解决方案 1
- 将*器件比较表* 中的参考值从 INA819 更改为 INA818 3
- 在*绝对最大额定值*中添加了单电源规格 4
- 在*绝对最大额定值* 中添加了注释，阐述输出“对地”短路是指对 V_S/2 短路 4
- 在*建议运行条件*中添加了单电源规格 4
- 将*建议运行条件* 中的输入共模电压范围规格从 V – 2 更改为 (V –) + 2 4
- 从*建议运行条件*中删除了 INA128-HT 和 INA129-HT 工作温度规格 4
- 在*建议运行条件*中添加了指定的温度范围 4
- 为清晰起见，在*电气特性* 和*典型特性* 中，将“V_{REF} = 0V，V_{CM} = V_S/2 以及 G = 1”添加到“除非另有说明”的条件中 5
- 为清楚起见，将*电气特性* 中失调电压漂移规范的测试条件从“T_A = T_{MIN} 至 T_{MAX}”更改为“T_A = –40°C 至 +85°C” 5
- 将*电气特性* 中的典型长期稳定性规格从 ±0.1±3/G µV/mo 更改为 ±0.2±3/G µV/mo 5
- 将*电气特性* 中一行的共模电压规格从两行的 (V –) + 2V 最小值和 (V+) – 2V 最小值更改为 (V –) + 2V 最小值和 (V+) – 2V 最大值 5
- 删除了*电气特性 中的典型共模电压规格* 5
- 为清晰起见，在*电气特性* 中向输入电压规格添加了“RS = 0 Ω”的测试条件 5
- 为清晰起见，在*电气特性* 中向输入偏置电流漂移规格添加了“T_A = –40°C 至 +85°C”的测试条件 5
- 为清晰起见，在*电气特性* 中向输入失调电流漂移规格添加了“T_A = –40°C 至 +85°C”的测试条件 5
- 将*电气特性* 中 INA128PA/UA 和 INA129PA/UA 在 G = 1 时的最大增益误差规格从 ±0.01% 更改为 ±0.1% 5
- 为清晰起见，在*电气特性* 中为增益漂移添加了“T_A = –40°C 至 +85°C”的测试条件 5
- 将*电气特性* 中的参数名称从“电压 — 正”更改为“正输出电压摆幅”，并从“电压 — 负”更改为“负输出电压摆幅” 5
- 删除了*电气特性* 中的典型正负输出电压摆幅规格 5
- 为清晰起见，在“*电气特性*”的短路电流规格中添加了测试条件“持续至 V_S/2” 5
- 将*电气特性* 中 G = 10 的典型带宽规格从 700kHz 更改为 640kHz 5
- 在*电气特性* 中，将典型转换率规格从 4V/µs 更改为 1.2V/µs 5
- 将*电气特性* 中 G = 1、G = 10 和 G = 100 的典型稳定时间规格分别从 7µs、7µs 和 9µs 更改为 12µs、12µs 和 12µs 5
- 删除了*电气特性* 中冗余的电压范围、工作温度范围和规格温度范围规范 5
- 更改了图 7-1、7-3、7-4、7-9、7-10、7-11、7-16、7-17、7-20、7-21 9
- 将*输入共模范围* 中讨论的值从典型输入共模电压范围值更改为最大值和最小值。 18
- 更改了图 9-1 以修复缺失的文本并且包含基准电压 19
- 在*设计要求* 中添加了有关 REF 引脚的更详细指导 19
- 更改了图 9-6、9-7 22

Copyright © 2026 Texas Instruments Incorporated

- 更改了图 9-10 及图 9-11 以修复缺失的文本 24
- 向 *器件和文档支持* 添加了 *相关文档* 链接 27

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA128P	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-	INA128P
INA128P.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 125	INA128P
INA128PA	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-	INA128P A
INA128PA.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 125	INA128P A
INA128PG4	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	See INA128P	INA128P
INA128U	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-	INA 128U
INA128U.B	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	INA 128U
INA128U/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-	INA 128U
INA128U/2K5.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 125	INA 128U
INA128U/2K51G4	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 125	INA 128U
INA128U/2K51G4.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 125	INA 128U
INA128U/2K5G4	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Call TI	See INA128U/2K5	
INA128UA	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	INA 128U A
INA128UA.B	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	INA 128U A
INA128UA/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	INA 128U A
INA128UA/2K5.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	INA 128U A
INA128UA/2K5G4	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA128UAG4	Active	Production	SOIC (D) | 8	75 | TUBE	-	Call TI	Call TI	-40 to 125	
INA129P	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-	INA129P
INA129P.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 125	INA129P
INA129PA	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-	INA129P A
INA129PA.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 125	INA129P A
INA129U	Active	Production	SOIC (D) | 8	75 | TUBE	-	Call TI	Level-3-260C-168 HR	-	INA 129U S
INA129U.B	Active	Production	SOIC (D) | 8	75 | TUBE	-	Call TI	Level-3-260C-168 HR	-40 to 125	INA 129U S
INA129U/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-	INA 129U S
INA129U/2K5.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 125	INA 129U S
INA129U/2K5G4	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	INA 129U S
INA129U/2K5G4.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	INA 129U S
INA129UA	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	INA 129U A
INA129UA.B	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	INA 129U A
INA129UA/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	INA 129U A

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA129UA/2K5.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	INA 129U A

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF INA128, INA129 :

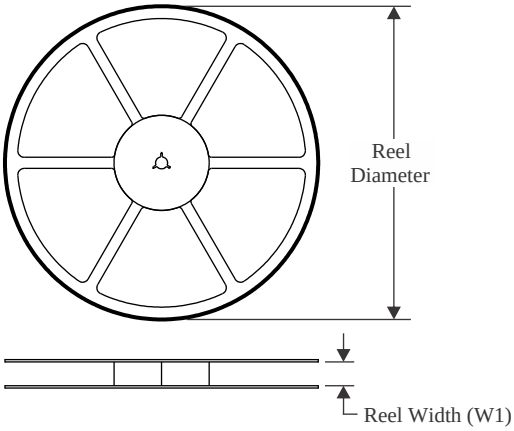
- Enhanced Product : INA129-EP

NOTE: Qualified Version Definitions:

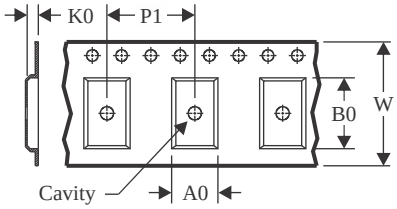
- Enhanced Product - Supports Defense, Aerospace and Medical Applications

TAPE AND REEL INFORMATION

REEL DIMENSIONS

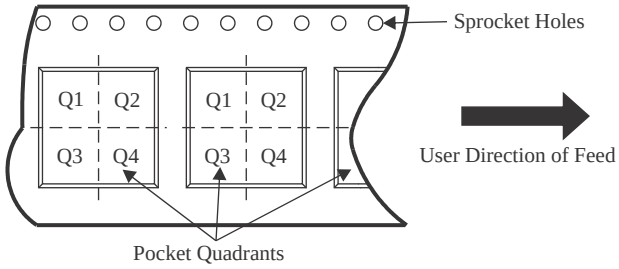


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

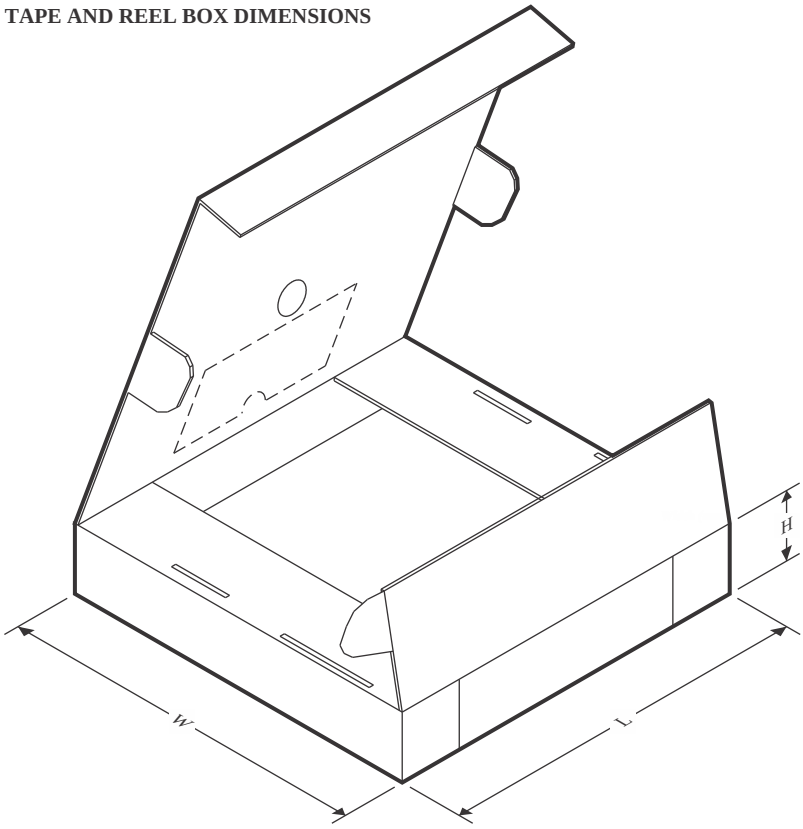
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA128U/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
INA128U/2K51G4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
INA128UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
INA129U/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
INA129U/2K5G4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
INA129UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

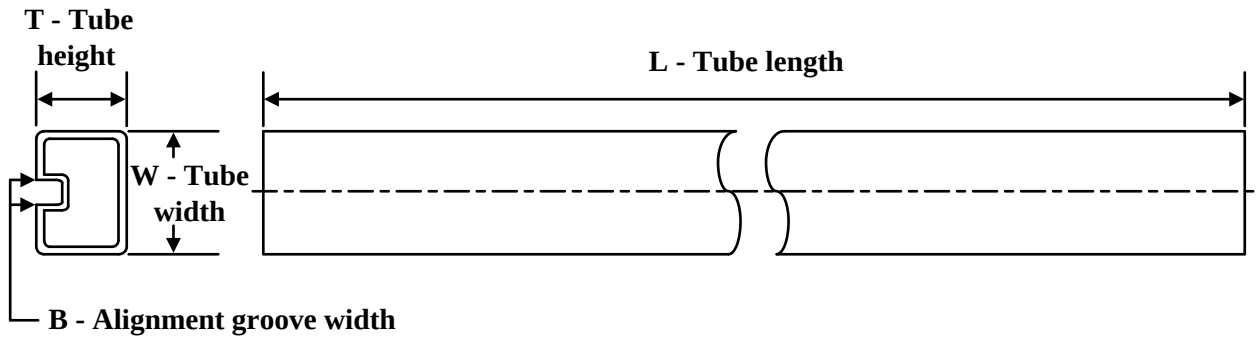
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

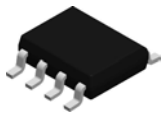
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA128U/2K5	SOIC	D	8	2500	353.0	353.0	32.0
INA128U/2K51G4	SOIC	D	8	2500	353.0	353.0	32.0
INA128UA/2K5	SOIC	D	8	2500	353.0	353.0	32.0
INA129U/2K5	SOIC	D	8	2500	353.0	353.0	32.0
INA129U/2K5G4	SOIC	D	8	2500	353.0	353.0	32.0
INA129UA/2K5	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
INA128P	P	PDIP	8	50	506	13.97	11230	4.32
INA128P.A	P	PDIP	8	50	506	13.97	11230	4.32
INA128PA	P	PDIP	8	50	506	13.97	11230	4.32
INA128PA.A	P	PDIP	8	50	506	13.97	11230	4.32
INA128PG4	P	PDIP	8	50	506	13.97	11230	4.32
INA128U	D	SOIC	8	75	506.6	8	3940	4.32
INA128U.B	D	SOIC	8	75	506.6	8	3940	4.32
INA128UA	D	SOIC	8	75	506.6	8	3940	4.32
INA128UA.B	D	SOIC	8	75	506.6	8	3940	4.32
INA129P	P	PDIP	8	50	506	13.97	11230	4.32
INA129P.A	P	PDIP	8	50	506	13.97	11230	4.32
INA129PA	P	PDIP	8	50	506	13.97	11230	4.32
INA129PA.A	P	PDIP	8	50	506	13.97	11230	4.32
INA129U	D	SOIC	8	75	506.6	8	3940	4.32
INA129U.B	D	SOIC	8	75	506.6	8	3940	4.32
INA129UA	D	SOIC	8	75	506.6	8	3940	4.32
INA129UA.B	D	SOIC	8	75	506.6	8	3940	4.32

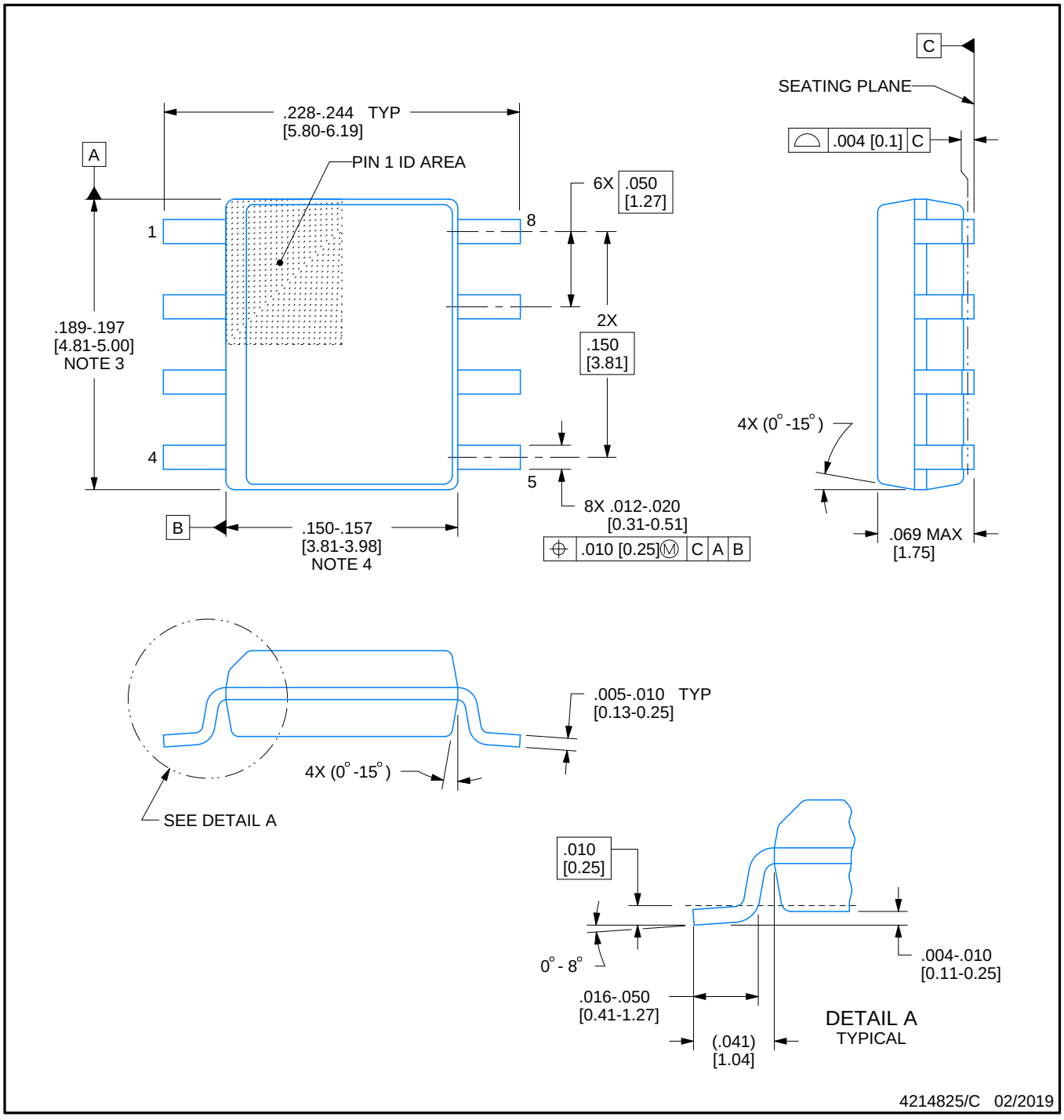


PACKAGE OUTLINE

D0008A

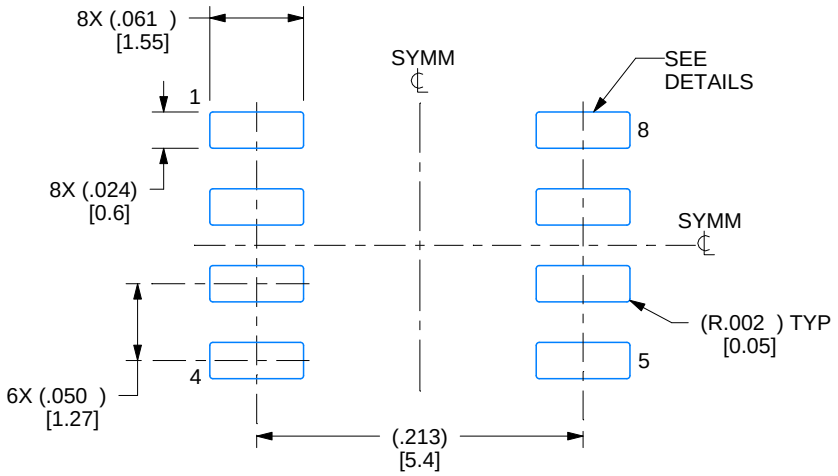
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

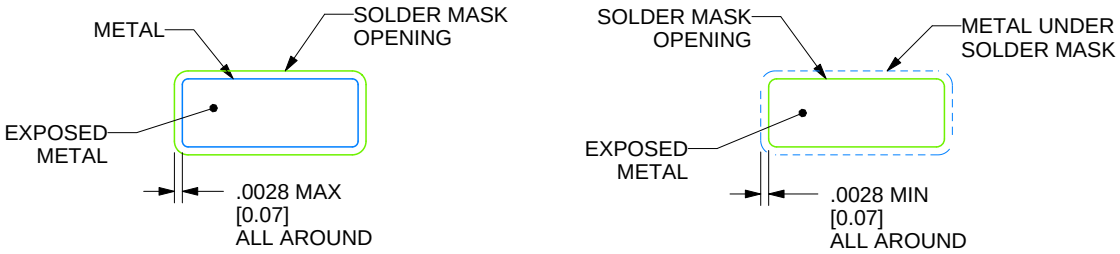


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

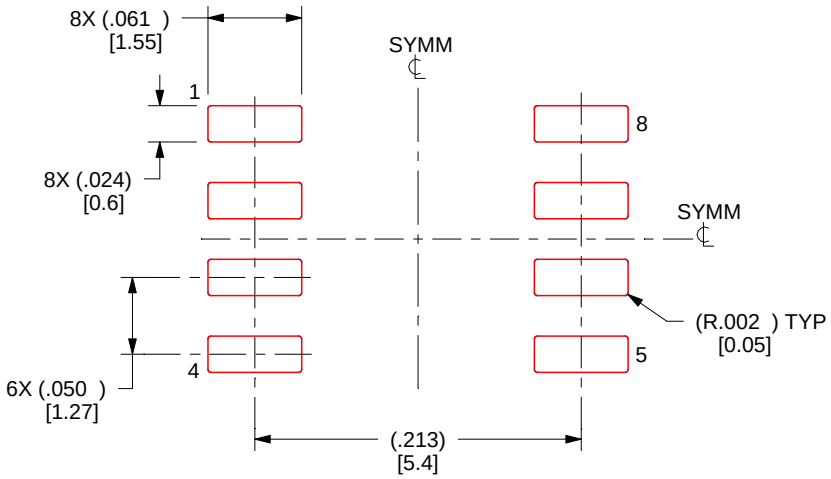
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



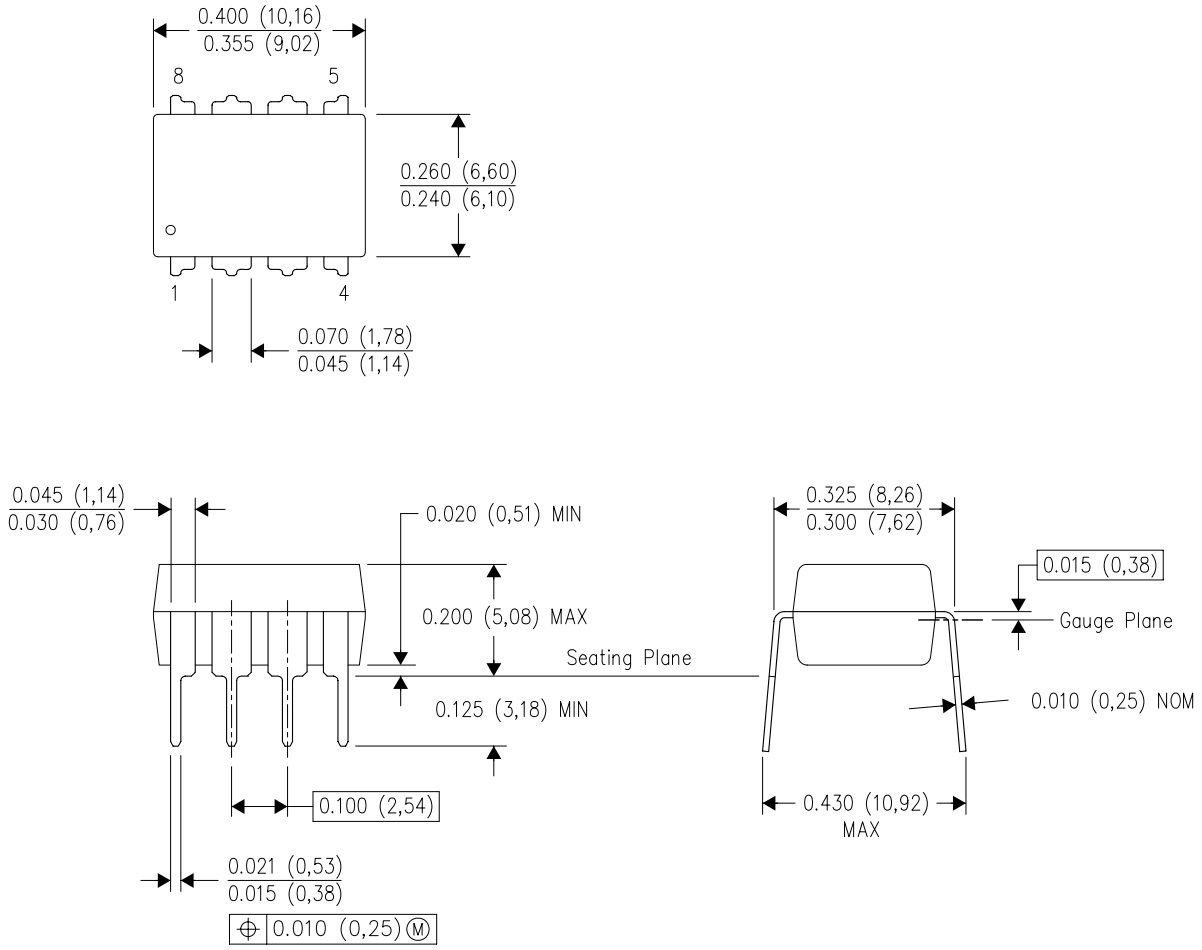
SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R–PDIP–T8) PLASTIC DUAL–IN–LINE PACKAGE



NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001 variation BA.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月