

用于车门控制的 DRV8001-Q1 汽车类高度集成多功能驱动器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
 - 温度等级 1：-40°C 至 +125°C， T_A
- 以功能安全合规型为目标
 - 专为功能安全应用开发
 - 用于辅助 ISO26262 系统设计的文档
 - 系统完整性高达 ASIL D 级
 - 硬件完整性高达 ASIL B 级
- 5V 至 35V (最大绝对值为 40V) 工作电压范围
- 1 个集成半桥， I_{OUT} 最大为 8A ($R_{DS(on)} = HS + LS$ FET = 155m Ω)
- 1 个集成半桥， I_{OUT} 最大为 7A ($R_{DS(on)} = HS + LS$ FET = 185m Ω)
- 2 个集成半桥， I_{OUT} 最大为 4A ($R_{DS(on)} = HS + LS$ FET = 440m Ω)
- 2 个集成半桥， I_{OUT} 最大为 1.3A 负载 ($R_{DS(on)} = HS + LS$ FET = 1540m Ω)
- 1 个可配置的集成高侧驱动器，可用作灯或 LED 驱动器， I_{OUT} 最大为 1.5/0.5A ($R_{DS(on)} = 0.4/1.2\Omega$)
- 5 个可配置的集成高侧驱动器，适用于 0.5/0.25A 负载 ($R_{DS(on)} = 1.2\Omega$)
- 1 个外部 MOSFET 栅极驱动器，用于电致变色玻璃充电
- 1 个集成低侧 FET，用于电致变色玻璃放电
- 用于高侧驱动器的内部 10 位 PWM 发生器
- 所有高侧驱动器均支持低电流或高电流阈值恒定电流模式，以驱动各种 LED 模块
- 1 个用于加热器的外部 MOSFET 栅极驱动器
 - 离线开路负载检测
 - 通过对低 $R_{DS(on)}$ MOSFET 进行 V_{DS} 监控来实现短路检测
- 集成驱动器输出具有电流调节功能 (ITRIP)
- 可多路复用的检测输出 (IPROPI)
 - 具有比例电流输出 (IPROPI) 的内部电流检测
 - 具有多个热仪表组的高级芯片温度监控
 - 电机电源电压监控器
- 具有可配置故障行为的保护和诊断性能
 - 在断开状态和导通状态下进行负载诊断，以检测开路负载和短路
 - 和过热保护
- 器件比较表

2 应用

- 车门模块
- 车身控制模块
- 区域模块

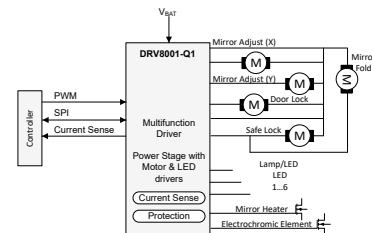
3 说明

DRV8001-Q1 器件集成了多个特定于车门控制的功能：驱动和诊断电机（电感）、电阻和容性负载，驱动灯或 LED，驱动加热元件或电致变色元件等特殊负载的 MOSFET。这些驱动器具有多项用于离线和有源诊断的保护功能，例如欠压和过压监控、离线开路负载和短路诊断以及基于区域的热监控和关断保护。该器件具有 6 个集成半桥（2 个高侧交替模式）、6 个集成高侧驱动器、一个用于加热器的外部高侧栅极驱动器、一个用于电致变色充电的外部高侧栅极驱动器和一个用于电致变色负载放电的集成低侧驱动器。半桥、高侧、加热器和栅极驱动器具有 PWM 输入控制配置、检测、诊断和器件系统保护功能。每个高侧驱动器都有一个专用的内部可编程 PWM 发生器。所有集成驱动器均可提供比例电流传感引脚输出

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值) ⁽²⁾
DRV8001-Q1	VQFN (40)	6.00mm × 6.00mm

- 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版原理图



内容

1 特性	1	8 DRV8001-Q1 寄存器映射	55
2 应用	1	8.1 DRV8000-Q1_STATUS 寄存器.....	57
3 说明	1	8.2 DRV8000-Q1_CNFG 寄存器.....	66
4 器件比较	3	8.3 DRV8000-Q1_CTRL 寄存器.....	90
5 引脚配置和功能	4	9 应用和实施	100
6 规格	6	9.1 应用信息.....	100
6.1 绝对最大额定值.....	6	9.2 典型应用.....	100
6.2 ESD 等级 - 汽车.....	6	9.3 初始化设置.....	102
6.3 建议运行条件.....	6	9.4 电源相关建议.....	102
6.4 热性能信息 RHA 封装.....	7	9.5 布局.....	102
6.5 电气特性.....	7	10 器件和文档支持	104
6.6 时序要求.....	17	10.1 接收文档更新通知.....	104
7 详细说明	19	10.2 支持资源.....	104
7.1 概述.....	19	10.3 商标.....	104
7.2 功能方框图.....	20	10.4 静电放电警告.....	104
7.3 外部组件.....	20	10.5 术语表.....	104
7.4 特性说明.....	21	11 机械、封装和可订购信息	104
7.5 编程.....	53		

4 器件比较

表 4-1. 器件比较

器件名称	H 桥栅极驱动器	半桥驱动器	高侧驱动器	灯/LED HS 驱动器	EC 栅极驱动器	加热器 HS 栅极驱动器	电流分流放大器	封装
DRV8000-Q1	1x	6x	5x	1x	1x	1x	1x	7x7 QFN-48 可湿性侧面
DRV8000E-Q1	1x	6x	5x	1x	1x	1x	1x	7x7 QFN-48 可湿性侧面
DRV8001-Q1	X	6x	5x	1x	1x	1x	X	6x6 QFN-40 可湿性侧面
DRV8002-Q1	1x	6x	5x	1x	X	X	1x	7x7 QFN-48 可湿性侧面

表 4-2. 器件订购信息

器件	预量产器件型号	可订购器件型号	EVM
DRV8000-Q1	PDRV8000QWRGZRQ1	DRV8000QWRGZRQ1	DRV8000-Q1EVM
	P2DRV8000QWRGZRQ1		
DRV8000E-Q1	PDRV8000EQWRHARQ1	DRV8000EQWRHARQ1	DRV8000-Q1EVM
DRV8001-Q1	PDRV8001QWRHARQ1	DRV8001QWRHARQ1	DRV8001-Q1EVM
DRV8002-Q1	PDRV8002QRGZRQ1	DRV8002QWRGZRQ1	DRV8000-Q1EVM
	P2DRV8002QWRGZRQ1		

选择注意事项：

1. DRV8000E-Q1 针对具有高关断状态电阻和独立半桥栅极驱动器的低功耗有刷电机的开路负载检测进行了优化。
2. DRV8001-Q1 针对应用进行了优化，无需采用更小封装的 H 桥栅极驱动器。
3. DRV8002-Q1 针对没有侧视镜且与 DRV8000/E-Q1 引脚对引脚兼容的应用进行了优化。

5 引脚配置和功能

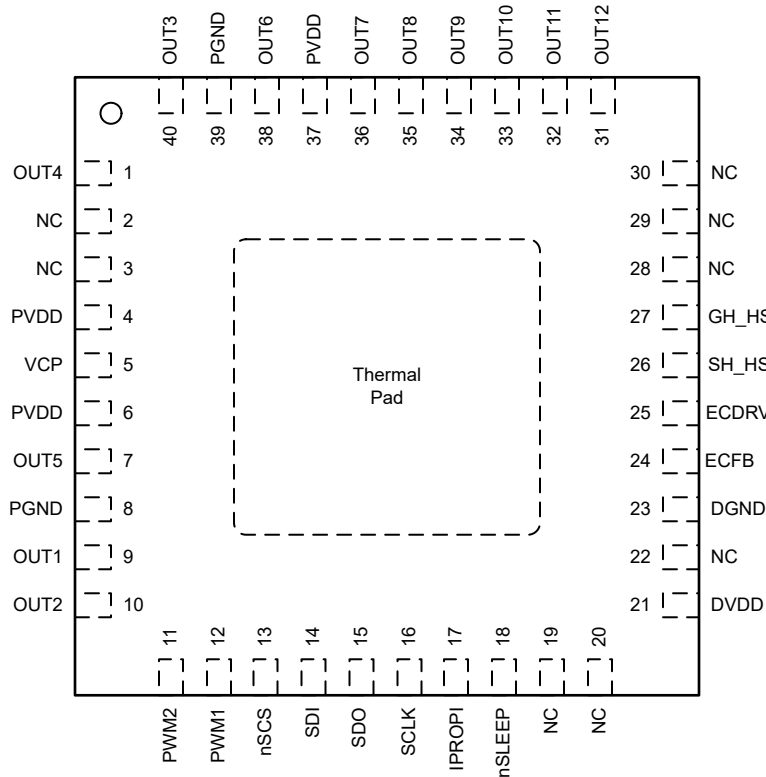


图 5-1. VQFN (RHA) 40 引脚封装和引脚功能

表 5-1. 引脚功能

引脚		I/O ⁽¹⁾	类型	说明
编号	名称			
1	OUT4	O	电源	440mΩ 半桥输出 4。
2	NC	-	-	无连接。
3	NC	-	-	无连接。
4	PVDD	I	电源	器件驱动器电源输入。连接到电桥电源。在 PVDD 和 GND 引脚之间连接一个 0.1 μF、额定电压为 PVDD 的陶瓷电容器和大于或等于 10 μF 的局部大容量电容。
5	VCP	I/O	电源	电荷泵输出。在 VCP 和 PVDD 引脚之间连接一个 1 μF、16V 陶瓷电容器。
6	PVDD	I	电源	器件驱动器电源输入。连接到电桥电源。在 PVDD 和 GND 引脚之间连接一个 0.1 μF、额定电压为 PVDD 的陶瓷电容器和大于或等于 10 μF 的局部大容量电容。
7	OUT5	O	电源	155mΩ 半桥输出 5。
8	PGND	I/O	接地	器件接地。连接到系统地。
9	OUT1	O	电源	1.54 Ω 半桥输出 1。
10	OUT2	O	电源	1.54 Ω 半桥输出 2。
11	PWM2	I	数字	用于半桥驱动器调节的 PWM 输入 2
12	PWM1	I	数字	用于对除电铬之外所有驱动器进行调节的 PWM 输入 1。
13	nSCS	I	数字	串行芯片选择。此引脚上的逻辑低电平支持串行接口通信。内部上拉电阻。
14	SDI	I	数字	串行数据输入。在 SCLK 引脚的下降沿捕捉数据。内部下拉电阻。
15	SDO	O	数字	串行数据输出。在 SCLK 引脚的上升沿移出数据。推挽式输出。

表 5-1. 引脚功能 (续)

引脚		I/O ⁽¹⁾	类型	说明
编号	名称			
16	SCLK	I	数字	串行时钟输入。串行数据会移出并在此引脚上的相应上升沿和下降沿被捕捉。内部下拉电阻。
17	IPROPI	I/O	模拟	检测输出从任何驱动器负载电流反馈、PVDD 电压反馈或热仪表组温度反馈进行多路复用。
18	nSLEEP	I	模拟	器件使能引脚。置为逻辑低电平可关断器件并进入睡眠模式。内部下拉电阻。
19	NC	-	-	无连接。
20	NC	-	-	无连接。
21	DVDD	I	电源	器件逻辑和数字输出电源输入。建议在 DVDD 和 GND 引脚之间连接一个 1.0μF、6.3V 的陶瓷电容器。
22	NC	-	-	无连接。
23	DGND	I/O	接地	器件接地。连接到系统地。
24	ECFB	I/O	电源	对于 EC 控制，引脚用作电压监控输入和快速放电低侧开关。如果不使用 EC 驱动功能，则通过 10k Ω 电阻器将此引脚连接到 GND。
25	ECDRV	O	模拟	对于 EC 控制，引脚控制外部 MOSFET 的栅极以进行 EC 电压调节
26	SH_HS	I	模拟	高侧加热器 MOSFET 的源极引脚和加热器负载的输出。连接到高侧 MOSFET 的源极。
27	GH_HS	O	模拟	加热器 MOSFET 的栅极驱动器输出。连接到高侧 MOSFET 的栅极。
28	NC	-	-	无连接。
29	NC	-	-	无连接。
30	NC	-	-	无连接。
31	OUT12	O	电源	1.2 Ω 高侧驱动器输出 12。连接到低侧负载。
32	OUT11	O	电源	1.2 Ω 高侧驱动器输出 11。可配置为 EC 驱动器的 SC 保护开关。连接到低侧负载。
33	OUT10	O	电源	1.2 Ω 高侧驱动器输出 10。连接到低侧负载。
34	OUT9	O	电源	1.2 Ω 高侧驱动器输出 9。连接到低侧负载。
35	OUT8	O	电源	1.2 Ω 高侧驱动器输出 8。连接到低侧负载。
36	OUT7	O	电源	具有可配置的 R _{DS(on)} (400m Ω /1200m Ω) 的高侧驱动器输出。连接到低侧负载。
37	PVDD	I	电源	器件驱动器电源输入。连接到电桥电源。在 PVDD 和 GND 引脚之间连接一个 0.1μF、额定电压为 PVDD 的陶瓷电容器和大于或等于 10μF 的局部大容量电容。
38	OUT6	O	电源	185m Ω 半桥输出 6。
39	PGND	I/O	接地	器件接地。连接到系统地。
40	OUT3	O	电源	440m Ω 半桥输出 3。

(1) I = 输入，O = 输出

6 规格

6.1 绝对最大额定值

在工作温度范围内（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电源引脚电压	PVDD	-0.3	40	V
电源瞬态电压斜坡	PVDD		2	V/μs
数字逻辑电源电压斜坡	DVDD		2	V/μs
接地引脚之间的电压差	GND、PGND	-0.3	0.3	V
电荷泵引脚电压	VCP	-0.3	PVDD + 15	V
数字稳压器引脚电压	DVDD	-0.3	5.75	V
逻辑引脚电压	PWM1、IPROPI、PWM2、DRVOFF、nSLEEP、SCLK、SDI、nSCS	-0.3	5.75	V
输出逻辑引脚电压	SDO	-0.3	V _{DVDD} + 0.3	V
输出引脚电压	OUT1-OUT12	-0.3	V _{PVDD} + 0.9	V
输出电流	OUT1-OUT12、ECFB、ECDRV	内部受限制	内部受限制	A
加热器和电致变色 MOSFET 栅极驱动引脚电压	GH_HS	V _{SH_HS} - 0.3 至 V _{SH_HS} + 13	V _{VCP} + 0.3	V
加热器和电致变色 MOSFET 源极引脚电压	SH_HS、ECFB、ECDRV	-0.3	V _{PVDD} + 0.3	V
高侧驱动器和加热器 MOSFET 源极引脚最大能量耗散, T _J = 25°C, L _{LOAD} < 100μH	OUT7-OUT12、SH_HS	-	1	mJ
环境温度, T _A		-40	125	°C
结温, T _J		-40	150	°C
贮存温度, T _{stg}		-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级 - 汽车

				值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 HBM ESD ⁽¹⁾ 分类等级 2	PVDD、OUT1 - OUT12、ECFB、GND	±4000	V
			所有其他引脚	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011 CDM ESD 分类等级 C4B	转角引脚	±750	
			其他引脚	±500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在工作温度范围内（除非另有说明）

			最小值	标称值	最大值	单位
V _{PVDD}	电源电压	PVDD	5		35	V
V _{DVDD}	逻辑输入电压	DVDD	3.1		5.5	V
V _{DIN}	数字输入电压	PWM1、IPROPI、PWM2、SCLK、SDI	0		5.5	V
I _{DOUT}	数字输出电流	SDO	0		5	mA
f _{PWM}	输入 PWM 频率	PWM1、PWM2	0		25	kHz
V _{IPROPI}	V _{PVDD} > 7V 时的模拟输出电压	IPROPI	0		5.2	V

在工作温度范围内（除非另有说明）

			最小值	标称值	最大值	单位
V_{IPROPI}	$V_{PVDD} < 7V$ 时的模拟输出电压	$IPROPI$	0		$V_{PVDD} - 1.8$	V
T_A	工作环境温度		-40		125	°C
T_J	工作结温		-40		150	°C

6.4 热性能信息 RHA 封装

	热指标 ⁽¹⁾	RHA 封装	单位
$R_{\theta JA}$	结至环境热阻	26.8	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	15.8	°C/W
$R_{\theta JB}$	结至电路板热阻	9.3	°C/W
Ψ_{JT}	结至顶部特征参数	0.2	°C/W
Ψ_{JB}	结至电路板特征参数	9.2	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	2.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

6.5 电气特性

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^\circ C \leq T_J \leq 150^\circ C$ （除非另有说明）。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^\circ C$ 时，适用典型限值。

参数	测试条件	最小值	典型值	最大值	单位		
电源 (DVDD、VCP、PVDD)							
IPVDDQ	PVDD 睡眠模式电流	VPVDD = 13.5V , nSLEEP = 0V -40 ≤ TJ ≤ 85°C		3.5	5.5	μA	
IDVDDQ	DVDD 睡眠模式电流	VPVDD = 13.5V , nSLEEP = 0V -40 ≤ TJ ≤ 85°C		3	4	μA	
IPVDD	PVDD 活动模式电流	VPVDD = 13.5, nSLEEP = VD VDD		6.2	11.5	mA	
IDVDD	DVDD 活动模式电流	SDO = 0V		3.1	6.5	mA	
IPVDD_CP_DIS	PVDD 电荷泵禁用模式电流	VPVDD = 13.5V , DIS_CP = 1 , HEAT_EN = 0 , EC_ON = 0 , OUTx_EN = 0		1.4	4	mA	
IDVDD_CP_DIS	DVDD 电荷泵禁用模式电流	VPVDD = 13.5V , DIS_CP = 1 , HEAT_EN = 0 , EC_ON = 0 , OUTx_EN = 0		2.8	5.5	mA	
tSLEEP	关断时间	nSLEEP = 0V 进入睡眠模式			1	ms	
tREADY_HB_HS	半桥和高侧驱动器的导通时间				5	ms	
tREADY_HEAT	加热器的导通时间				10	ms	
fVDD	数字振荡器开关频率	展频的主频率		12.83	14.25	15.68	MHz
fVDD	数字振荡器展频范围	中心在初级频率上扩展		-7		7	%
V VCP	相对于 PVDD 的电荷泵稳压器电压	VPVDD > 7V , I VCP ≤ 80μA		8.5	9	12.5	V
		VPVDD = 5V , I VCP ≤ 60μA		6.8	7.5	11	V
tCP_EN	在任意 OUTx 使能之后，电荷泵导通时间。包括初始化。			3		ms	
I VCP_LIM	电荷泵输出电流限制	VPVDD = 13.5V , C VCP = 1μF , 电荷泵启动期间的浪涌			750	μA	
VCP_UV	电荷泵欠压阈值	V VCP - VPVDD , V VCP 下降		5	6	7	V

DRV8001-Q1

ZHCSY02A - MARCH 2025 - REVISED DECEMBER 2025

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
$t_{CP_UV_DG}$	电荷泵欠压抗尖峰脉冲时间		8	10	12.75	μs
逻辑电平输入 (INx、nSLEEP、SCLK、SDI 等)						
V_{IL}	输入逻辑低电平电压	PWM1、PWM2、nSLEEP、SCLK、SDI	0.3	$V_{DVDD} \times 0.3$		V
V_{IH}	输入逻辑高电平电压	PWM1、PWM2、nSLEEP、SCLK、SDI	$V_{DVDD} \times 0.7$		5.5	V
V_{HYS}	输入迟滞	PWM1、PWM2、nSLEEP、SCLK、SDI	$V_{DVDD} \times 0.15$			V
I_{IL}	输入逻辑低电平电流	$V_{DIN} = 0V$ 、PWM1、PWM2、nSLEEP、SCLK、SDI	-5		5	μA
I_{IL}	输入逻辑低电平电流	$V_{DIN} = 0V$, nSCS		25	50	μA
I_{IH}	输入逻辑高电流	$V_{DIN} = V_{DVDD}$, nSCS	-5		5	μA
I_{IH}	输入逻辑高电流	$V_{DIN} = V_{DVDD}$ 、PWM1、PWM2、nSLEEP、SCLK、SDI		25	50	μA
R_{PD}	输入下拉电阻	至 GND、PWM1、PWM2、nSLEEP、SCLK、SDI	140	200	260	k Ω
R_{PU}	输入上拉电阻	至 DVDD, nSCS	140	200	265	k Ω
推挽式输出 SDO						
V_{OL}	输出逻辑低电平电压	$I_{OD} = 5mA$			0.5	V
V_{OH}	输出逻辑高电压	$I_{OD} = -5mA$, SDO	$DVDD \times 0.8$			V
加热器 MOSFET 驱动器						
$I_{GH_HS_HEAT}$	平均充电电流	$T_J = 25^{\circ}C$		50		mA
R_{GL_HEAT}	导通电阻 (放电阶段)	$I_{GH_HS_HEAT} = 25mA$; $T_J = 25^{\circ}C$	15	20	25	Ω
R_{GL_HEAT}	导通电阻 (放电阶段)	$I_{GH_HS_HEAT} = 25mA$; $T_J = 125^{\circ}C$		28	36	Ω
$V_{GH_HS_HIGH}$	GH_HS 高电平输出电压	$V_{PVDD} = 5V$; $I_{CP} = 15mA$	$V_{SH_HS} + 6$			V
$V_{GH_HS_HIGH}$	GH_HS 高电平输出电压	$V_{PVDD} = 13.5V$; $I_{CP} = 15mA$	$V_{SH_HS} + 7.5$	$V_{SH_HS} + 10$	$V_{SH_HS} + 11.5$	V
$I_{HEAT_SH_STBY_LK}$	SH_HS 泄漏电流待机				25	μA
R_{GS_HEAT}	无源栅极钳位电阻			150		k Ω
$t_{PDR_GH_HS}$	GH_HS 上升传播延迟	$V_{PVDD} = 13.5V$; $R_G = 0\Omega$; $C_G = 2.7nF$		0.6		μs
$t_{PDF_GH_HS}$	GH_HS 下降传播延迟	$V_{PVDD} = 13.5V$; $V_{SH_HS} = 0V$; $R_G = 0\Omega$; $C_G = 2.7nF$		0.5		μs
$t_{RISE_GH_HS}$	上升时间 (开关模式)	$V_{PVDD} = 13.5V$; $V_{SH_HS} = 0V$; $R_G = 0\Omega$; $C_G = 2.7nF$		300		ns
$t_{FALL_GH_HS}$	下降时间 (开关模式)	$V_{PVDD} = 13.5V$; $V_{SH_HS} = 0V$; $R_G = 0\Omega$; $C_G = 2.7nF$		170		ns
加热器保护电路						

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
$V_{DS_LVL_HEAT}$	加热器 MOSFET 的 V_{DS} 过流保护阈值电平	HEAT_VDS_LVL = 0000b	0.050	0.06	0.07	V
		HEAT_VDS_LVL = 0001b	0.067	0.08	0.093	V
		HEAT_VDS_LVL = 0010b	0.085	0.10	0.115	V
		HEAT_VDS_LVL = 0011b	0.102	0.12	0.138	V
		HEAT_VDS_LVL = 0100b	0.119	0.14	0.161	V
		HEAT_VDS_LVL = 0101b	0.136	0.16	0.184	V
		HEAT_VDS_LVL = 0110b	0.153	0.18	0.207	V
		HEAT_VDS_LVL = 0111b	0.17	0.2	0.23	V
		HEAT_VDS_LVL = 1000b	0.204	0.240	0.276	V
		HEAT_VDS_LVL = 1001b	0.238	0.280	0.322	V
		HEAT_VDS_LVL = 1010b	0.272	0.320	0.368	V
		HEAT_VDS_LVL = 1011b	0.306	0.360	0.414	V
		HEAT_VDS_LVL = 1100b	0.340	0.400	0.460	V
		HEAT_VDS_LVL = 1101b	0.374	0.440	0.506	V
		HEAT_VDS_LVL = 1110b	0.476	0.560	0.644	V
		HEAT_VDS_LVL = 1111b	0.85	1	1.15	V
$t_{DS_HEAT_DG}$	V_{DS} 过流保护抗尖峰脉冲时间	HEAT_VDS_DG = 00b	0.75	1	1.5	μs
		HEAT_VDS_DG = 01b	1.5	2	2.5	μs
		HEAT_VDS_DG = 10b	3.25	4	4.75	μs
		HEAT_VDS_DG = 11b	6	8	10	μs
$t_{DS_HEAT_BLK}$	V_{DS} 过流保护消隐时间	HEAT_VDS_BLK = 00b	3.25	4	4.75	μs
		HEAT_VDS_BLK = 01b	6	8	10	μs
		HEAT_VDS_BLK = 10b	13	16	19	μs
		HEAT_VDS_BLK = 11b	27	32	37	μs
V_{OL_HEAT}	开路负载阈值电压	$V_{SH_HS} = 0V$	1.8	2	2.2	V
I_{OL_HEAT}	上拉电流源开路负载诊断已激活	$V_{SH_HS} = 0V$; $V_{SHheater} = 4.5V$		1		mA
t_{OL_HEAT}	加热器 MOSFET 的开路负载滤波时间			2		ms
电致变色驱动器						
$R_{DS(on)}_{ECFB}$	用于 EC 放电的低侧 MOSFET 导通电阻	$V_{PVDD} = 13.5V$; $T_J = 25^{\circ}C$; $I_{ECFB} = \pm 0.25A$ $ECFB_LS_EN = 1b$		1375		$m\Omega$
$R_{DS(on)}_{ECFB}$	用于 EC 放电的低侧 MOSFET 导通电阻	$V_{PVDD} = 13.5V$; $T_J = 150^{\circ}C$; $I_{ECFB} = \pm 0.125A$ $ECFB_LS_EN = 1b$			2500	$m\Omega$
I_{OC_ECFB}	低侧 MOSFET 的过流阈值	$V_{PVDD} = 13.5V$; I_{ECFB} 电流 (灌电流)	0.5		1	A
$t_{DG_OC_ECFB}$	过流关断抗尖峰脉冲时间	$V_{PVDD} < 20V$; I_{ECFB} 电流 (灌电流)		40		μs
		$V_{PVDD} > 20V$, I_{ECFB} 电流 (灌电流)		15		μs
dV_{ECFB}/dt	ECFB 低侧 MOSFET 的转换率	$V_{PVDD} = 13.5V$, $R_{load} = 64\Omega$ 至 P_{VDD}		7		V/ μs
$I_{OL_ECFB_LS}$	放电期间 EC 的开路负载检测阈值	$EC_OLEN = 1b$, $ECFB_LS_EN = 1b$	10	20	32	mA
$t_{DG_OL_ECFB_LS}$	开路负载检测抗尖峰脉冲时间	$EC_OLEN = 1b$, $ECFB_LS_EN = 1b$	400		600	μs
$V_{EC_CTRLmax}$	ECFB 的最大 EC 控制电压目标	$ECFB_MAX = 1b$	1.4		1.6	V
$V_{EC_CTRLmax}$	ECFB 的最大 EC 控制电压目标	$ECFB_MAX = 0b$	1.12		1.28	V
V_{EC_res}	ECFB 可调电压的最小分辨率	$EC_ON = 1b$		23.8		mV
DNL_{ECFB}	微分非线性	$EC_ON = 1b$	-2		2	LSB

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数	测试条件	最小值	典型值	最大值	单位
$ dV_{ECFB} $	目标和 ECFB 之间的电压偏差 $V_{target} = 23.8mV$, $dV_{ECFB} = V_{target} - V_{ECFB}$; $ I_{ECDRV} < 1\mu A$	- 5% (-1LSB)		+5% (+1LSB)	mV
$ dV_{ECFB} $	目标和 ECFB 之间的电压偏差 $V_{target} = 1.5V$, $dV_{ECFB} = V_{target} - V_{ECFB}$; $ I_{ECDRV} < 1\mu A$	- 5% (-1LSB)		+5% (+1LSB)	mV
V_{ECFB_HI}	表示 ECFB 上的电压高于目标 $EC_ON = 1b$		$V_{target} + 0.12$		V
V_{ECFB_LO}	表示 ECFB 上的电压低于目标 $EC_ON = 1b$		$V_{target} - 0.12$		V
t_{FT_ECFB}	ECFB 高电平/低电平标志的滤波时间 $EC_ON = 1b$		32		μs
t_{BLK_ECFB}	EC 调节标志的消隐时间 任何 EC 目标电压变化	200	250	300	μs
$V_{ECFB_OV_TH}$	ECFB 上的过压阈值 $ECFB_OV_MODE = 01b$ 或 $10b$, $EC_ON = 1b$		3		V
$t_{ECFB_OV_DG}$	ECFB 上的过压标志抗尖峰脉冲时间 $ECFB_OV_MODE = 01b$ 或 $10b$, $ECFB_OV_DG = 00b$	16	20	24	μs
	$ECFB_OV_MODE = 01b$ 或 $10b$, $ECFB_OV_DG = 01b$	40	50	60	μs
	$ECFB_OV_MODE = 01b$ 或 $10b$, $ECFB_OV_DG = 10b$	80	100	120	μs
	$ECFB_OV_MODE = 01b$ 或 $10b$, $ECFB_OV_DG = 11b$	160	200	240	μs
$V_{ECDRVminHIGH}$	$EC_ON = 1$ 时 ECDRV 的输出电压范围 $I_{ECDRV} = -10\mu A$	4.5		6.5	V
$V_{ECDRVmaxLOW}$	$EC_ON = 0$ 时 ECDRV 的输出电压范围 $I_{ECDRV} = 10\mu A$	0		0.7	V
I_{ECDRV}	流入 ECDRV 的电流 $V_{target} > V_{ECFB} + 500mV$; $V_{ECDRV} = 3.5V$	-730		-80	μA
I_{ECDRV}	流入 ECDRV 的电流 $V_{target} < V_{ECFB} - 500mV$; $V_{ECDRV} = 1.0V$; $V_{target} = 1LSB$; $V_{ECFB} = 0.5V$	150		350	μA
R_{ECDRV_DIS}	快速放电模式下 ECDRV 上的下拉电阻 $V_{ECDRV} = 0.7V$; EC 使能, 然后 $EC<5:0> = 0$ 或 EC 禁用			11	$k\Omega$
$t_{DISCHARGE}$	自动放电脉冲宽度 $ECFB_LS_PWM = 1b$, $ECFB_LS_EN = 1b$	240	300	360	ms
$t_{ECFB_DISC_BLK}$	自动放电消隐时间 $ECFB_LS_PWM = 1b$, $ECFB_LS_EN = 1b$	2.25	3	3.75	ms
V_{DISC_TH}	PWM 放电电平 V_{ECDRV} $ECFB_LS_PWM = 1b$, $ECFB_LS_EN = 1b$	335	400	465	mV
$V_{DISC_TH_DIFF}$	PWM 放电阈值电平 $V_{ECDRV} - V_{ECFB}$ $ECFB_LS_PWM = 1b$, $ECFB_LS_EN = 1b$	-50	0	50	mV
$V_{ECFB_OLP_TH}$	ECFB 上的开路负载检测阈值 $EC_EN = 0b$, $EC_DIAG = 10b$		2		V
I_{ECFB_OLP}	开路负载检测期间流入 ECFB 的电流 $EC_EN = 0b$, $EC_DIAG = 10b$		0.5		mA
t_{ECFB_OLP}	ECFB 的开路负载滤波时间 $EC_ON=0b$, $ECFB_DIAG=10b$	2	3	4	ms

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
V _{ECFB_SC_TH}	ECFB 上的短路检测阈值	EC_EN = 0b, EC_DIAG = 01b, ECFB_SC_RSEL=00b		25		mV
		EC_EN = 0b, EC_DIAG = 01b, ECFB_SC_RSEL=01b		50		mV
		EC_EN = 0b, EC_DIAG = 01b, ECFB_SC_RSEL=10b		100		mV
		EC_EN = 0b, EC_DIAG = 01b, ECFB_SC_RSEL=11b		150		mV
I _{ECFB_SC}	短路检测期间流入 ECFB 的电流	EC_EN = 0b, EC_DIAG = 01b		50		mA
t _{ECFB_SC}	ECFB 的短路诊断滤波器时间	EC_ON=0b, ECFB_DIAG=01b	2	3	4	ms
半桥驱动器						
R _{ON_OUT1,2_HS}	高侧 MOSFET 导通电阻	I _{OUT} = 0.325A, T _J = 25°C		775		mΩ
		I _{OUT} = 0.325A, T _J = 150°C			1480	mΩ
R _{ON_OUT1,2_LS}	低侧 MOSFET 导通电阻	I _{OUT} = 0.325A, T _J = 25°C		765		mΩ
		I _{OUT} = 0.325A, T _J = 150°C			1460	mΩ
R _{ON_OUT3,4_HS}	高侧 MOSFET 导通电阻	I _{OUT} = 1A, T _J = 25°C		220		mΩ
		I _{OUT} = 1A, T _J = 150°C			450	mΩ
R _{ON_OUT3,4_LS}	低侧 MOSFET 导通电阻	I _{OUT} = 1A, T _J = 25°C		220		mΩ
		I _{OUT} = 1A, T _J = 150°C			450	mΩ
R _{ON_OUT5_HS}	高侧 MOSFET 导通电阻	I _{OUT} = 2A, T _J = 25°C		80		mΩ
		I _{OUT} = 2A, T _J = 150°C			160	mΩ
R _{ON_OUT5_LS}	低侧 MOSFET 导通电阻	I _{OUT} = 2A, T _J = 25°C		75		mΩ
		I _{OUT} = 2A, T _J = 150°C			150	mΩ
R _{ON_OUT6_HS}	高侧 MOSFET 导通电阻	I _{OUT} = 1.75A, T _J = 25°C		90		mΩ
R _{ON_OUT6_HS}	高侧 MOSFET 导通电阻	I _{OUT} = 1.75A, T _J = 150°C			180	mΩ
R _{ON_OUT6_LS}	低侧 MOSFET 导通电阻	I _{OUT} = 1.75A, T _J = 25°C		95		mΩ
R _{ON_OUT6_LS}	低侧 MOSFET 导通电阻	I _{OUT} = 1.75A, T _J = 150°C			190	mΩ
SR _{OUT_HB}	所有半桥 OUTx 的输出电压上升/下降时间, 10% - 90%	PVDD = 13.5V; OUTx_SR = 00b		1.6		V/μs
SR _{OUT_HB}	所有半桥 OUTx 的输出电压上升/下降时间, 10% - 90%	PVDD = 13.5V; OUTx_SR = 01b		13.5		V/μs
SR _{OUT_HB}	所有半桥 OUTx 的输出电压上升/下降时间, 10% - 90%	PVDD = 13.5V; OUTx_SR = 10b		24		V/μs
t _{PD_OUT_HB_HS_R}	HS 输出电压上升期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压上升 (任何 SR 设置)	2		10	μs
t _{PD_OUT_HB_HS_F}	HS 输出电压下降期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压下降 (任何 SR 设置)	1.5		11	μs
t _{PD_OUT_HB_LS_R}	LS 输出电压上升期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压上升 (任何 SR 设置)	1.5		10	μs
t _{PD_OUT_HB_LS_F}	LS 输出电压下降期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压下降 (任何 SR 设置)	1.5		10	μs
t _{DEAD_HS_ON}	HS 输出电压上升期间的死区时间	PVDD = 13.5V; OUTx_ITRIP_LVL = 00b, 所有 SR	1		6	μs

DRV8001-Q1

ZHCSY02A - MARCH 2025 - REVISED DECEMBER 2025

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
$t_{DEAD_HS_OFF}$	HS 输出电压下降期间的死区时间	PVDD = 13.5V ; OUTx_ITRIP_LVL = 00b, 所有 SR	1		6	μs
$t_{DEAD_LS_ON}$	LS 输出电压上升期间的死区时间	PVDD = 13.5V ; OUTx_ITRIP_LVL = 00b, 所有 SR	1		7	μs
$t_{DEAD_LS_OFF}$	LS 输出电压下降期间的死区时间	PVDD = 13.5V ; OUTx_ITRIP_LVL = 00b, 所有 SR	1.7		14	μs
半桥保护电路						
$I_{OCP_OUT1,2}$	过流保护阈值		1.2		2.2	A
$I_{OCP_OUT3,4}$	过流保护阈值		4		8	A
I_{OCP_OUT5}	过流保护阈值		8		16	A
I_{OCP_OUT6}	过流保护阈值		7		13	A
$t_{DG_OCP_HB}$	半桥驱动器中的过流保护抗尖峰脉冲时间	OUTX_OCP_DG = 00b	4.5	6	7.3	μs
		OUTX_OCP_DG = 01b	8	10	12	μs
		OUTX_OCP_DG = 10b	12	15	18	μs
		OUTX_OCP_DG = 11b	48	60	72	μs
$I_{ITRIP_OUT1,2}$	用于触发 OUT1 和 OUT2 的 ITRIP 调节的电流阈值	OUT1_ITRIP_LVL = 1b 且 OUT2_ITRIP_LVL = 1b	0.65		1.1	A
		OUT1_ITRIP_LVL = 0b 且 OUT2_ITRIP_LVL = 0b	0.5		0.9	A
$I_{ITRIP_OUT3,4}$	用于触发 OUT3 和 OUT4 的 ITRIP 调节的电流阈值	OUT3_ITRIP_LVL = 10b 且 OUT4_ITRIP_LVL = 10b	2.9		4.1	A
		OUT3_ITRIP_LVL = 01b 且 OUT4_ITRIP_LVL = 01b	1.6		3.25	A
		OUT3_ITRIP_LVL = 00b 且 OUT4_ITRIP_LVL = 00b	1		1.6	A
I_{ITRIP_OUT5}	用于触发 OUT5 的 ITRIP 调节的电流阈值	OUT5_ITRIP_LVL = 10b	6.65		8.95	A
		OUT5_ITRIP_LVL = 01b	5.65		7.8	A
		OUT5_ITRIP_LVL = 00b	2.5		3.4	A
I_{ITRIP_OUT6}	用于触发 OUT6 的 ITRIP 调节的电流阈值	OUT6_ITRIP_LVL = 10b	5.35		7.35	A
I_{ITRIP_OUT6}	用于触发 OUT6 的 ITRIP 调节的电流阈值	OUT6_ITRIP_LVL = 01b	4.65		6.4	A
I_{ITRIP_OUT6}	用于触发 OUT6 的 ITRIP 调节的电流阈值	OUT6_ITRIP_LVL = 00b	1.75		2.75	A
f_{ITRIP_HB}	半桥驱动器的 ITRIP 调节的固定频率	OUTX_ITRIP_FREQ = 00b	17	20	23	kHz
		OUTX_ITRIP_FREQ = 01b	8	10	12	kHz
		OUTX_ITRIP_FREQ = 10b	4	5	6	kHz
		OUTX_ITRIP_FREQ = 11b	2	2.5	3	kHz
$t_{DG_ITRIP_HB}$	半桥驱动器的 ITRIP 调节抗尖峰脉冲时间	OUTX_ITRIP_DG = 00b	1.5	2	2.5	μs
		OUTX_ITRIP_DG = 01b	4	5	6	μs
		OUTX_ITRIP_DG = 10b	8	10	12	μs
		OUTX_ITRIP_DG = 11b	16	20	24	μs
$I_{OLA_OUT1,2}$	半桥 1 和 2 的欠流阈值		6	20	30	mA
$I_{OLA_OUT3,4}$	半桥 3 和 4 的欠流阈值		15	50	90	mA
I_{OLA_OUT5}	半桥 5 的欠流阈值		40	150	300	mA
I_{OLA_OUT6}	半桥 6 的欠流阈值		30	120	240	mA

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明) 。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
t_{OLA_HB}	半桥开路负载信号的滤波时间	用于将状态位置位的开路负载条件的持续时间		10		ms
$A_{IPROP1,2}$	OUT1-2 的电流比例因子			650		A/A
$A_{IPROP3,4}$	OUT3-4 的电流比例因子			1940		A/A
A_{IPROP5}	OUT5 的电流比例因子			4000		A/A
A_{IPROP6}	OUT6 的电流比例因子			3500		A/A
$I_{ACC_1,2}$	OUT1-2 的电流检测输出精度	$0.1A < I_{OUT1,2} < 0.25A$	-15		15	%
		$0.25A < I_{OUT1,2} < 0.5A$	-10		10	%
		$0.5A < I_{OUT1,2} < 1A$, $T_J < 125^{\circ}C$	-8		8	%
		$0.5A < I_{OUT1,2} < 1A$, $T_J > 125^{\circ}C$	-12		12	%
$I_{ACC_3,4}$	OUT3-4 的电流检测输出精度	$0.1A < I_{OUT3,4} < 0.5A$	-15		15	%
		$0.5A < I_{OUT3,4} < 1A$	-12		12	%
		$1A < I_{OUT3,4} < 2A$	-10		10	%
		$2A < I_{OUT3,4} < 4A$, $T_J < 125^{\circ}C$	-8		8	%
		$2A < I_{OUT3,4} < 4A$, $T_J > 125^{\circ}C$	-10		10	%
I_{ACC_5}	OUT5 的电流检测输出精度	$0.1A < I_{OUT5} < 0.8A$	-40		40	%
I_{ACC_5}		$0.8A < I_{OUT5} < 2A$	-12		12	%
I_{ACC_5}		$2A < I_{OUT5} < 4A$	-10		10	%
I_{ACC_5}		$4A < I_{OUT5} < 8A$	-8		8	%
I_{ACC_6}	OUT6 的电流检测输出错误	$0.1A < I_{OUT6} < 0.8A$	-40		40	%
I_{ACC_6}		$0.8A < I_{OUT6} < 2A$	-12		12	%
I_{ACC_6}		$2A < I_{OUT6} < 4A$	-10		10	%
I_{ACC_6}		$4A < I_{OUT6} < 8A$	-8		8	%
R_{S_GND}	OLP 期间, 检测到 OUTx 与 GND 之间的电阻阈值	$V_{DVDD} = 5V$, $V_{OLP_REF} = 2.65V$, OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 和 HB_OLP_SEL > 0b	0.8		3	k Ω
R_{S_PVDD}	OLP 期间, 检测到 OUTx 与 PVDD 之间的电阻阈值	$V_{PVDD} = 13.5V$, $V_{DVDD} = 5V$, $V_{OLP_REF} = 2.65V$, OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 且 HB_OLP_SEL > 0b	3		15	k Ω
R_{S_PVDD}	OLP 期间, 检测到 OUTx 与 PVDD 之间的电阻阈值	$5V \leq V_{PVDD} \leq 35V$, $V_{DVDD} = 5V$, $V_{OLP_REF} = 2.65V$, OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 且 HB_OLP_SEL > 0b	1		40	k Ω
R_{OPEN_HB}	检测到 OUTx 上的电阻为开路	$V_{DVDD} = 5V$, $V_{OLP_REF} = 2.65V$, OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 和 HB_OLP_SEL > 0b	320		1500	Ω
V_{OLP_REFH}	OLP 比较器基准电平高	OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 且 HB_OLP_SEL > 0b		2.85		V
V_{OLP_REFL}	OLP 比较器基准电平低	OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 且 HB_OLP_SEL > 0b		1.7		V
R_{OLP_PU}	OLP 期间 OUTx 至 VDD 的内部上拉电阻	OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 且 HB_OLP_SEL > 0b		1		k Ω
R_{OLP_PD}	OLP 期间 OUTx 至 VDD 的内部上拉电阻	OUTX_CNFG = 0b , HB_OLP_CNFG > 0b 且 HB_OLP_SEL > 0b		1		k Ω

DRV8001-Q1

ZHCSY02A - MARCH 2025 - REVISED DECEMBER 2025

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
高侧驱动器						
$R_{DS(on)}$ OUT7 (低 RDSON 模式)	低电阻模式下的高侧 MOSFET 导通电阻	$T_J = 25^{\circ}C$; $I_{OUT7} = \pm 0.375A$		400		$m\Omega$
		$T_J = 150^{\circ}C$; $I_{OUT7} = \pm 0.375A$			730	$m\Omega$
$R_{DS(on)}$ OUT7 (高 RDSON 模式)	高电阻模式下的高侧 MOSFET 导通电阻	$T_J = 25^{\circ}C$; $I_{OUT7} = \pm 0.125A$		1200		$m\Omega$
		$T_J = 150^{\circ}C$; $I_{OUT7} = \pm 0.125A$			2200	$m\Omega$
$R_{DS(on)}$ OUT8	高侧 MOSFET 导通电阻	$T_J = 25^{\circ}C$; $I_{OUT8} = \pm 0.125A$		1200		$m\Omega$
		$T_J = 150^{\circ}C$; $I_{OUT8} = \pm 0.125A$			2200	$m\Omega$
$R_{DS(on)}$ OUT9	高侧 MOSFET 导通电阻	$T_J = 25^{\circ}C$; $I_{OUT9} = \pm 0.125A$		1200		$m\Omega$
		$T_J = 150^{\circ}C$; $I_{OUT9} = \pm 0.125A$			2200	$m\Omega$
$R_{DS(on)}$ OUT10	高侧 MOSFET 导通电阻	$T_J = 25^{\circ}C$; $I_{OUT10} = \pm 0.125A$		1200		$m\Omega$
		$T_J = 150^{\circ}C$; $I_{OUT10} = \pm 0.125A$			2200	$m\Omega$
$R_{DS(on)}$ OUT11	高侧 MOSFET 导通电阻	$T_J = 25^{\circ}C$; $I_{OUT11} = \pm 0.125A$		1200		$m\Omega$
		$T_J = 150^{\circ}C$; $I_{OUT11} = \pm 0.125A$			2200	$m\Omega$
$R_{DS(on)}$ OUT12	高侧 MOSFET 导通电阻	$T_J = 25^{\circ}C$; $I_{OUT12} = \pm 0.125A$		1200		$m\Omega$
		$T_J = 150^{\circ}C$; $I_{OUT12} = \pm 0.125A$			2200	$m\Omega$
$SR_{HS_OUT7_HI}$	OUT7 高 $R_{DS(on)}$ 模式的压摆率 (最终 OUT 值的 10% 至 90%)	OUT7_RDSON_MODE = 0b, PVDD = 13.5V, Rload = 64 Ω 。		0.3		V/ μs
$SR_{HS_OUT7_LO}$	OUT7 低 $R_{DS(on)}$ 模式的压摆率 (最终 OUT 值的 10% 至 90%)	OUT7_RDSON_MODE = 1b, PVDD = 13.5V, Rload = 16 Ω 。		0.24		V/ μs
SR_{HS}	OUT8 - OUT12 的压摆率 (最终 OUT 值的 10% 至 90%)	PVDD = 13.5V, Rload 64 Ω		1.4		V/ μs
$t_{PD_OUT7_HI_ON}$	OUT7 高 $R_{DS(on)}$ 模式的上升传播延迟时间驱动器 (高侧导通命令 (SPI 最后一次转换) 到 OUT7 最终值的 10% 之间的延迟)	OUT7_RDSON_MODE = 0b, PVDD=13.5V, Rload = 64 Ω		16		μs
$t_{PD_OUT7_HI_OFF}$	OUT7 高 $R_{DS(on)}$ 模式的下降传播延迟时间驱动器 (高侧关断命令 (SPI 最后一次转换) 到 OUT7 最终值的 90% 之间的延迟)	OUT7_RDSON_MODE = 0b, PVDD=13.5V, Rload = 64 Ω		16		μs
$t_{PD_OUT7_LO_ON}$	OUT7 低 $R_{DS(on)}$ 模式的上升传播延迟时间驱动器 (高侧导通命令 (SPI 最后一次转换) 到 OUT7 最终值的 10% 之间的延迟)	OUT7_RDSON_MODE = 1b, PVDD=13.5V, Rload = 16 Ω		19		μs
$t_{PD_OUT7_LO_OFF}$	OUT7 低 $R_{DS(on)}$ 模式的下降传播延迟时间驱动器 (高侧关断命令 (SPI 最后一次转换) 到 OUT7 最终值的 90% 之间的延迟)	OUT7_RDSON_MODE = 1b, PVDD=13.5V, Rload = 16 Ω		19		μs
$t_{PD_HS_ON}$	高侧驱动器 OUT8 - OUT12 的上升传播延迟时间驱动器 (高侧导通命令 (SPI 最后一次转换) 到最终 OUTx 值的 10% 之间的延迟)	PVDD= 13.5V, Rload = 64 Ω		4		μs
$t_{PD_HS_OFF}$	高侧驱动器 OUT8 - OUT12 的下降传播延迟时间驱动器 (高侧关断命令 (SPI 最后一次转换) 到最终 OUTx 值的 90% 之间的延迟)	PVDD= 13.5V, Rload = 64 Ω		4		μs
$f_{PWMx(00)}$	PWM 开关频率	PWM_OUTX_FREQ = 00b	78	108	138	Hz

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
$f_{PWMx(01)}$	PWM 开关频率	PWM_OUTX_FREQ = 01b	157	217	277	Hz
$f_{PWMx(10)}$	PWM 开关频率	PWM_OUTX_FREQ = 10b	229	289	359	Hz
$f_{PWMx(11)}$	PWM 开关频率	PWM_OUTX_FREQ = 11b	374	434	494	Hz
I_{LEAK_H}	OUT7-12 的高侧驱动器关断输出电流	$V_{OUT} = 0V$; 待机模式	-10			μA
高侧驱动器保护电路						
I_{OC7}	高 RDSON 模式下的过流阈值	OUT7_RDSON_MODE = 0b	500		1000	mA
	低 RDSON 模式下的过流阈值	OUT7_RDSON_MODE = 1b	1500		3000	mA
I_{OC8} 、 I_{OC9} 、 I_{OC10} 、 I_{OC11} 、 I_{OC12}	过流阈值 OUT8 - OUT12	OUTX_OC_TH = 0b	250		500	mA
		OUTX_OC_TH = 1b	500		1000	mA
I_{CCM_OUT7}	高侧驱动器 OUT7 高 R_{DSON} 的恒定电流电平	OUT7_RDSON_MODE = 0b , OUT7_CCM_EN = 1b , OUT7_CCM_TO = 0b	180	250	330	mA
		OUT7_RDSON_MODE = 0b , OUT7_CCM_EN = 1b , OUT7_CCM_TO = 1b	240	330	420	mA
I_{CCM_OUT7}	高侧驱动器 OUT7 低 R_{DSON} 的恒定电流电平	OUT7_RDSON_MODE = 1b , OUT7_CCM_EN = 1b , OUT7_CCM_TO = 0b	210	360	530	mA
		OUT7_RDSON_MODE = 1b , OUT7_CCM_EN = 1b , OUT7_CCM_TO = 1b	250	450	650	mA
I_{CCM}	高侧驱动器 OUT8-12 的恒定电流电平	OUTX_CCM_EN = 1b , OUTX_CCM_TO = 0b	240	350	450	mA
		OUTX_CCM_EN = 1b , OUTX_CCM_TO = 1b	320	450	580	mA
t_{CCMto}	恒定电流模式时间到期	OUTX_CCM_EN = 1b	8	10	12	ms
V_{SC_DET}	OUT7-12 上的短路检测电压			2		V
t_{SC_BLK}	OUT7-12 中短路检测、ITRIP 调节和过流保护的消隐时间			40		μs
$t_{HS_DG_OUT7}$	OUT7 中短路检测、ITRIP 调节和过流保护的抗尖峰脉冲时间	OUT7_ITRIP_DG = 00b , $PVDD \leq 20V$	39	48	59	μs
		OUT7_ITRIP_DG = 01b , $PVDD \leq 20V$	32	40	48	μs
		OUT7_ITRIP_DG = 10b , $PVDD \leq 20V$	26	32	38	μs
		OUT7_ITRIP_DG = 11b , $PVDD \leq 20V$	19	24	29	μs
		$PVDD > 20V$	9	12	14	μs
$f_{ITRIP_HS_OUT7}$	高侧驱动器 OUT7 的 ITRIP 频率	OUT7_ITRIP_FREQ = 00b		1.7		kHz
		OUT7_ITRIP_FREQ = 01b		2.2		kHz
		OUT7_ITRIP_FREQ = 10b		3		kHz
		OUT7_ITRIP_FREQ = 11b		4.4		kHz
$t_{HS_DG_OUTx}$	OUT8-12 中短路检测、ITRIP 调节和过流保护的抗尖峰脉冲时间	OUTX_ITRIP_DG = 00b , $PVDD \leq 20V$	39	48	59	μs
		OUTX_ITRIP_DG = 01b , $PVDD \leq 20V$	32	40	48	μs
		OUTX_ITRIP_DG = 10b , $PVDD \leq 20V$	26	32	38	μs
		OUTX_ITRIP_DG = 11b , $PVDD \leq 20V$	19	24	29	μs
		$PVDD > 20V$	9	12	14	μs

DRV8001-Q1

ZHCSY02A - MARCH 2025 - REVISED DECEMBER 2025

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
fITRIP_HS_OUTX	高侧驱动器 OUT8-12 的 ITRIP 频率	HS_OUT_ITRIP_FREQ=00b		1.7		kHz
		HS_OUT_ITRIP_FREQ=01b		2.2		kHz
		HS_OUT_ITRIP_FREQ=10b		3		kHz
		HS_OUT_ITRIP_FREQ=11b		4.4		kHz
IOLD7	OUT7 的开路负载阈值	OUT7_RDSON_MODE = 1b	15		30	mA
	OUT7 的开路负载阈值	OUT7_RDSON_MODE = 0b	5		10	mA
IOLD8、 IOLD9、 IOLD10、 IOLD11、 IOLD12	OUT8 - OUT12 的开路负载阈值	OUTX_OLA_TH = 0b	1.3		3.3	mA
		OUTX_OLA_TH = 1b	4		12	mA
tOLD_HS	高侧驱动器的开路负载信号滤波时间	用于将状态位置位的开路负载条件的持续时间		200	250	μs
AIPROPI7_HI	高导通电阻模式下 OUT7 的电流比例因子	OUT7_RDSON_MODE = 0b		250		A/A
AIPROPI7_LO	低导通电阻模式下 OUT7 的电流比例因子	OUT7_RDSON_MODE = 1b		750		A/A
AIPROPI8、 AIPROPI9、 AIPROPI10、 AIPROPI11、 AIPROPI12	OUT8-12 的电流比例因子			250		A/A
IACC_7_HI_RDSON	高 RDSON 模式下 OUT7 的电流检测输出精度	0.1A < IOUT7 < 0.5A	-18		18	%
IACC_7_HI_RDSON	高 RDSON 模式下 OUT7 的电流检测输出精度	IOUT7 = 0.25A	-10		10	%
IACC_7_LOW_RDSON	低 RDSON 模式下 OUT7 的电流检测输出精度	0.5A < IOUT7 < 1.5A	-14		14	%
IACC_7_LOW_RDSON	低 RDSON 模式下 OUT7 的电流检测输出精度	IOUT7 = 1A	-8		8	%
IACC_8-12_LO	低电流 OUT8-12 的电流检测输出精度	0.05A < IOUT8-12 < 0.1A	-28		28	%
IACC_8-12_LO	低电流 OUT8-12 的电流检测输出精度	IOUT8-12 < 0.075A	-20		20	%
IACC_8-12_LO	低电流 OUT8-12 的电流检测输出精度	IOUT8-12 < 0.1A	-18		18	%
IACC_8-12_HI	高电流 OUT8-12 的电流检测输出精度	0.1A < IOUT8-12 < 0.5A	-18		18	%
IACC_8-12_HI	高电流 OUT8-12 的电流检测输出精度	IOUT8-12 = 0.25A	-10		10	%
IACC_8-12_HI	高电流 OUT8-12 的电流检测输出精度	IOUT8-12 = 0.5A	-6		6	%
tIPROPI_BLK	IPROPI 消隐时间	OUT7-12 变为高电平表示 IPROPI 就绪，此情况仅在监测高侧驱动器电流时适用		60		μs
		IPROPI 多路复用器切换至 IPROPI 就绪		5		μs
保护电路						
VPVDD_UV	PVDD 欠压阈值	VPVDD 上升	4.425	4.725	5	V
		VPVDD 下降	4.225	4.525	4.8	V
VPVDD_UV_HYS	PVDD 欠压迟滞	上升至下降阈值		250		mV
tpVDD_UV_DG	PVDD 欠压抗尖峰脉冲时间		8	10	12.75	μs

$5V \leq V_{PVDD} \leq 35V$, $3.1V \leq V_{DVDD} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 、 $V_{DVDD} = 5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
V_{PVDD_OV}	PVDD 过压阈值	V_{PVDD} 上升, $PVDD_OV_LVL = 0b$	20	21	22	V
		V_{PVDD} 下降, $PVDD_OV_LVL = 0b$	19	20	21	V
		V_{PVDD} 上升, $PVDD_OV_LVL = 1b$	25.75	26.8	28	V
		V_{PVDD} 下降, $PVDD_OV_LVL = 1b$	24.75	25.8	27	V
$V_{PVDD_OV_HYS}$	PVDD 过压迟滞	上升至下降阈值	1			V
$t_{PVDD_OV_DG}$	PVDD 过压抗尖峰脉冲时间	$PVDD_OV_DG = 00b$	0.75	1	1.5	μs
		$PVDD_OV_DG = 01b$	1.5	2	2.5	μs
		$PVDD_OV_DG = 10b$	3.25	4	4.75	μs
		$PVDD_OV_DG = 11b$	7	8	9	μs
V_{DVDD_POR}	DVDD 电源 POR 阈值	DVDD 下降	2.5	2.7	2.9	V
		DVDD 上升	2.6	2.8	3	V
$V_{DVDD_POR_HYS}$	DVDD POR 迟滞	上升至下降阈值	100			mV
$t_{DVDD_POR_DG}$	DVDD POR 抗尖峰脉冲时间		5	12	25	μs
t_{WD}	看门狗窗口最小值	$WD_WIN = 0b$	3.4	4	4.6	ms
		$WD_WIN = 1b$	8.5	10	11.5	ms
	看门狗窗口最大值	$WD_WIN = 0b$	10.5	12	13.5	ms
		$WD_WIN = 1b$	85	100	115	ms
$A_{IPROPI_PVD_VOUT}$	IPROPI PVDD 电压检测输出比例因子 (V_{PVDD} / I_{IPROPI})	$IPROPI_SEL = 10000b$ (5V 至 22V 检测范围)	9	11	13	V/mA
$A_{IPROPI_PVD_VOUT}$	IPROPI PVDD 电压检测输出比例因子 (V_{PVDD} / I_{IPROPI})	$IPROPI_SEL = 101010b$ (20V 至 32V 检测范围)	13.5	16.5	19.5	V/mA
$V_{IPROPI_TEMP_VOUT}$	IPROPI 温度检测输出		-20		+20	$^{\circ}C$
T_{OTW1}	低温热警告温度	T_J 上升	105	120	135	$^{\circ}C$
T_{OTW2}	高温热警告温度	T_J 上升	125	140	155	$^{\circ}C$
T_{HYS}	热警告迟滞		20			$^{\circ}C$
T_{OTSD}	热关断温度	T_J 上升	155	170	185	$^{\circ}C$
T_{HYS}	热关断迟滞		20			$^{\circ}C$
t_{OTSD_DG}	热关断抗尖峰脉冲时间		10			μs

6.6 时序要求

		最小值	标称值	最大值	单位
f_{SPI}	SPI 支持的时钟频率 ^{(1) (2)}			5	MHz
t_{READY_SPI}	上电后 SPI 就绪			1	ms
t_{CLK}	SCLK 最小周期	200			ns
t_{CLKH}	SCLK 最短高电平时间	100			ns
t_{CLKL}	SCLK 最短低电平时间	100			ns
t_{HI_nSCS}	nSCS 最短高电平时间	300			ns
t_{SU_nSCS}	nSCS 输入设置时间	25			ns
t_{H_nSCS}	nSCS 输入保持时间	25			ns
t_{SU_SDI}	SDI 输入数据设置时间	25			ns

		最小值	标称值	最大值	单位
t_{H_SDI}	SDI 输入数据保持时间	25			ns
t_{D_SDO}	SDO 输出数据延迟时间, $C_L = 20\text{pF}$ ⁽¹⁾			60	ns
t_{EN_nSCS}	启用延迟时间 (nSCS 低电平至 SDO 有效)			50	ns
t_{DIS_nSCS}	禁用延迟时间, nSCS 高电平至 SDO Hi-Z			50	ns

- (1) SDO 延迟时间仅在 SDO 外部负载 (C_L) 为 20pF 时有效。增加 SDO 上的负载会增加 SDO 上的额外延迟, 从而限制 SCLK 最大值。
- (2) 请参阅 SPI 计时示意图了解参数。

7 详细说明

7.1 概述

DRV8001-Q1 器件集成了多种类型的驱动器以实现多种功能：驱动和诊断电机（电感）、电阻和容性负载。这些器件具有 6 个集成半桥、6 个集成高侧驱动器、一个用于加热器的高侧外部 MOSFET 栅极驱动器、一个用于电致变色充电的高侧栅极驱动器和一个用于电致变色负载放电的集成低侧驱动器。每个驱动器都具有电流检测、保护和诊断功能以及系统保护和诊断功能，可提高系统集成度并降低总系统尺寸和成本。

半桥驱动器可通过 SPI 寄存器或 PWM 引脚 PWM1 和 PWM2 进行控制。半桥具有称为 ITRIP 的可配置电流斩波方案。保护电路包括短路保护、有源和无源开路负载检测。

高侧驱动器可通过 SPI 寄存器、外部 PWM 引脚 (PWM1) 或专用 PWM 发生器（可在运行期间实现负载调节）进行控制。所有高侧驱动器还可以为 LED 或灯模块负载提供可选的恒流模式、ITRIP 调节。一个高侧驱动器可配置为用于驱动灯或 LED 负载。保护电路包括短路保护和开路负载检测。

此器件还具有一个用于电阻式加热元件的外部 MOSFET 驱动器。加热器 MOSFET 驱动器可通过 SPI 寄存器或 PWM 引脚 (PWM1) 进行控制，并具有短路和开路负载检测功能。

还有一个电致变色 (EC) 后视镜驱动器。EC 驱动器仅通过 SPI 寄存器进行控制。对于 EC 驱动器，驱动器控制环路将 EC 电压调节至 6 位目标电压。为了对 EC 元件放电或更改目标电压，集成了一个低侧 MOSFET，用于以两种放电模式（PWM 放电和快速放电选项）对 EC 元件进行放电。EC 驱动器保护功能包括 LS 过流和开路负载检测。

IPROPI 引脚是一个输出引脚，可从任何集成驱动器、PVDD 电机电源监控器或四个内部温度仪表组之一提供比例电流检测。

7.2 功能方框图

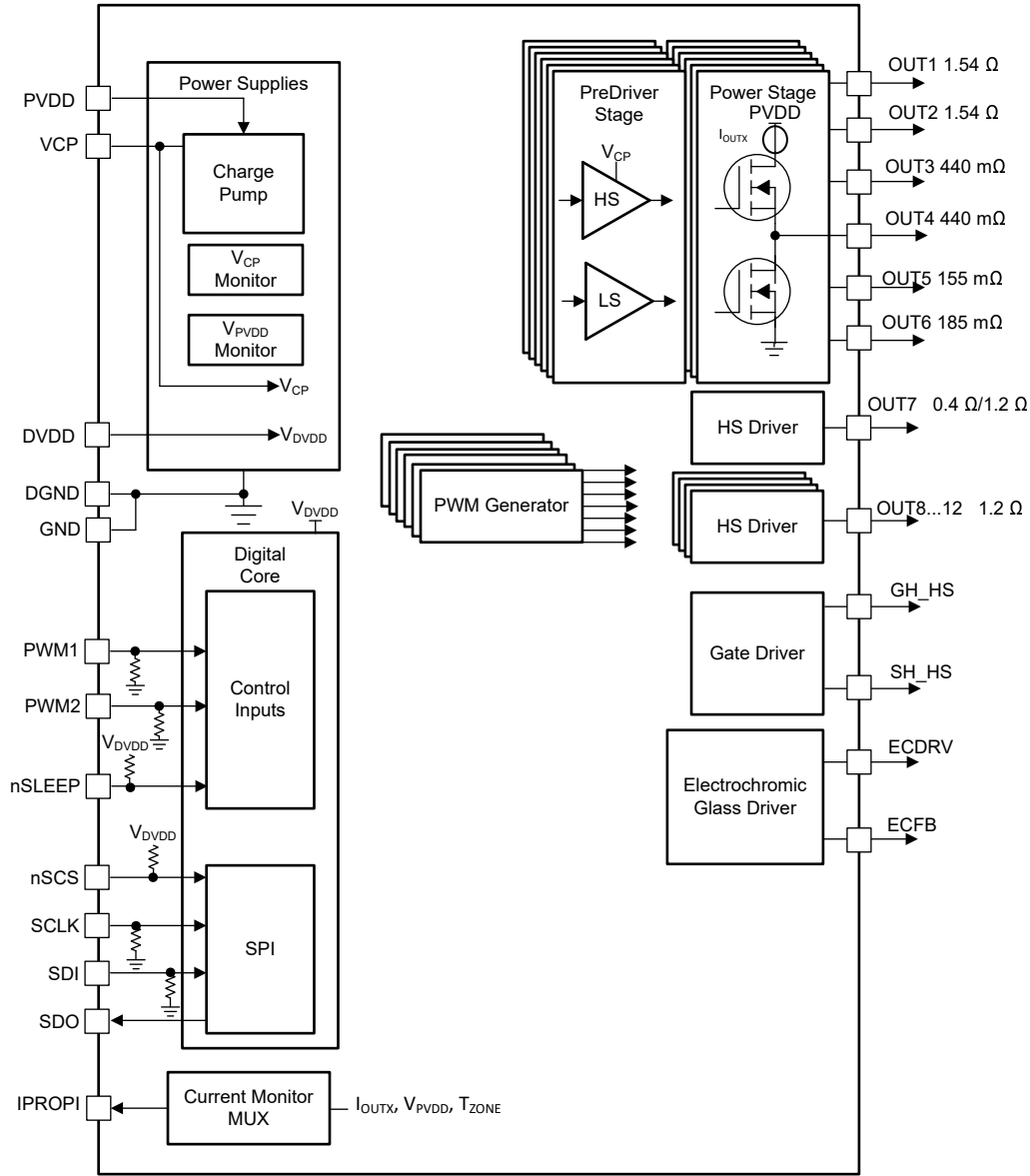


图 7-1. DRV8001-Q1 的方框图

7.3 外部组件

表 7-1 列出了推荐用于此器件的外部元件。请参阅 节 9.2 有关元件放置的示例。

表 7-1. 推荐的外部元件

元件	引脚 1	引脚 2	推荐
C _{PVDD1}	PVDD	GND	0.1μF、低 ESR 陶瓷电容器、额定电压为 PVDD。
C _{PVDD2}	PVDD	GND	大于或等于 10μF、额定电压为 PVDD 的局部大容量电容器。
C _{DVDD}	DVDD	GND	1 μF、6.3V、低 ESR 陶瓷电容器
C _{VCP}	VCP	PVDD	1 μF、16V、低 ESR 陶瓷电容器
R _{IPROPI}	IPROPI	GND	通常为高达 2.35kΩ 0.063W 电阻器，容差为 1%，具体取决于控制器电源电压轨。

表 7-1. 推荐的外部元件 (续)

元件	引脚 1	引脚 2	推荐
R _{FILT}	R _{IPROPI}	C _{FILT}	RC 滤波器的可选电阻器部分, 具体取决于控制器输入。
C _{FILT}	R _{FILT}	GND	RC 滤波器的可选低 ESR 陶瓷电容器部分, 具体取决于控制器输入。
R _{ECDRV}	ECDRV	GND	通常在 ECDRV 引脚和外部 MOSFET 的栅极之间串联 220 Ω 电阻, 以稳定控制环路 (仅出于 ESD 目的)。R _{ECDRV} 在 C _{ECDRV} 之后靠近外部 MOSFET 的栅极放置。
C _{ECDRV}	ECDRV	GND	4.7nF、低 ESR 陶瓷电容器。C _{ECDRV} 放置在串联电阻 R _{ECDRV} 的 ECDRV 引脚侧。 备注 该电容器的额定电压基于 ECFB 的电池短路假设。
C _{ECFB}	ECFB	GND	220nF、低 ESR 陶瓷电容器 备注 该电容器的额定电压基于 ECFB 的电池短路假设。
R _{GH_HS}	GH_HS	MOSFET 栅极	可选 0 Ω , 可用于加热器压摆率控制。
R _{SH_HS}	SH_HS	MOSFET 源极	可选 0 Ω , 可用于加热器对电池短路假设。 备注 在电感短路情况下, 建议使用具有适当额定电流的外部二极管。

7.4 特性说明

下表提供了指向器件关键模块的所有特性描述的链接。

表 7-2. 按部分列出的器件特性表

器件模块
加热器 MOSFET 驱动器
电致变色玻璃驱动器
高侧驱动器
半桥驱动器
IPROPI
保护电路
热仪表组
故障表

7.4.1 加热器 MOSFET 驱动器

表 7-3. 加热器驱动器部分目录

加热器部分	部分的链接
返回特性部分的顶部	节 7.4
加热器驱动器控制	节 7.4.1.1
加热器驱动器保护	节 7.4.1.2

这是一个可用于驱动电阻式加热元件的外部高侧 MOSFET 栅极驱动器。该驱动器通过 SPI 或 PWM 进行控制，并具有可编程的有源短路检测和关断状态开路负载检测功能。

7.4.1.1 加热器 MOSFET 驱动器控制

加热器 MOSFET 驱动器控制模式使用寄存器 [HS_HEAT_OUT_CNFG](#) 中的 [HEAT_CNFG](#) 位进行配置。加热器配置位可使能或禁用加热器输出控制，并配置控制源。对于加热器驱动器，控制源为 SPI 寄存器控制和 PWM 引脚控制。

在 SPI 寄存器控制模式下 ([HEAT_CNFG](#) = 01b)，通过将寄存器 [HS_EC_HEAT_CTRL](#) 中的 [HEAT_EN](#) 位置位来使能和禁用加热器 MOSFET 栅极驱动。

在 PWM 控制模式下 ([HEAT_CNFG](#) = 10b)，栅极驱动器通过引脚 PWM1 上的外部 PWM 信号进行控制。如果加热器驱动器处于 PWM 控制模式，则 [HEAT_EN](#) 会被忽略。

下表汇总了加热器驱动器配置和控制选项：

表 7-4. 加热器配置

HEAT_CNFG 位	配置	说明
00b	禁用	加热器控制已禁用
01b	SPI 寄存器控制	加热器 SPI 控制已使能
10b	PWM1 控制	通过 PWM1 引脚进行加热器控制
11b	保留	保留

以下是加热器驱动器模块的方框图：

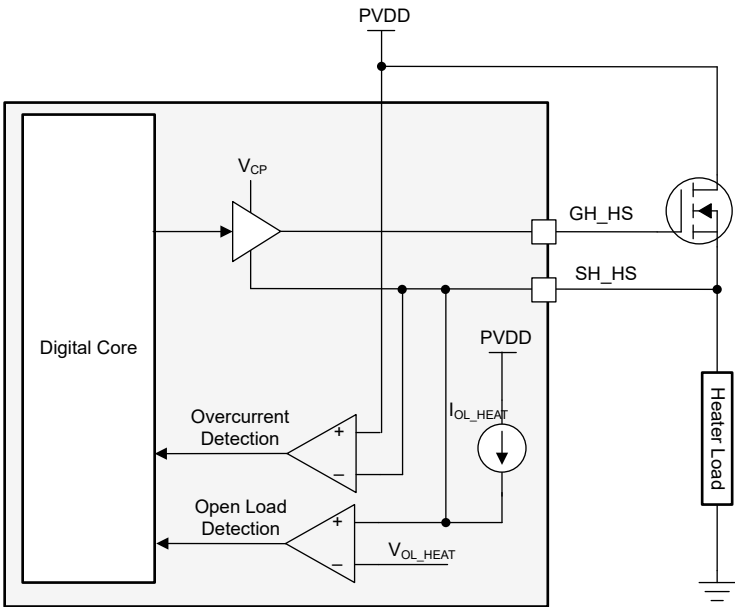


图 7-2. 加热器 MOSFET 驱动器方框图

下面的时序波形显示了加热器驱动器的预期时序：

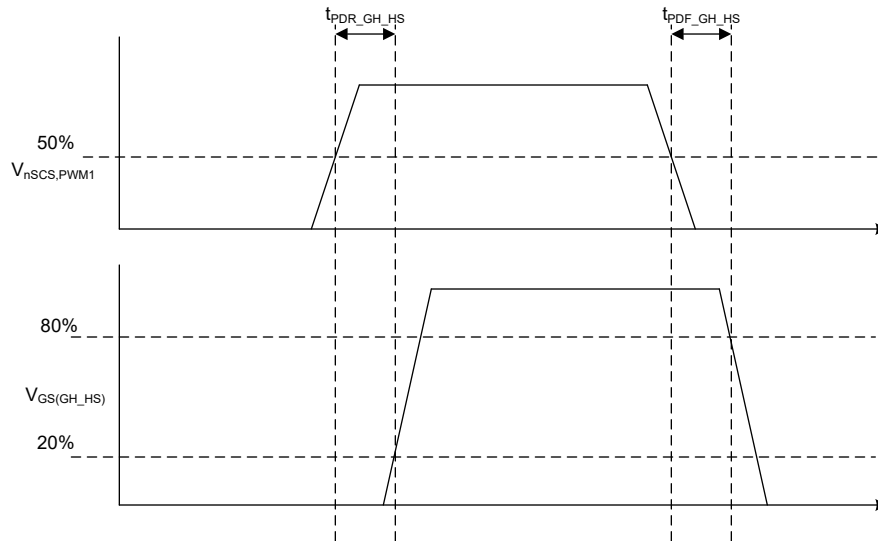


图 7-3. 加热器时序图

7.4.1.2 加热器 MOSFET 驱动器保护

加热器驱动器具有有源短路检测和关断状态开路负载检测功能。

7.4.1.2.1 加热器 SH_HS 内部二极管

SH_HS 引脚上的内部 ESD 二极管只能耗散有限的能量 (<1mJ)。TI 建议在接地端和 SH_HS 引脚之间添加一个外部二极管，以防出现负载短路情况。在加热器负载短路情况下，电流仅受外部加热器 MOSFET 的饱和电流限制。如果加热器输出因短路检测而配置为关断，则相同的电流通过内部 ESD 二极管从接地端流向 SH_HS，该电流大于内部 ESD 二极管可以耗散的电流。

7.4.1.2.2 加热器 MOSFET V_{DS} 过流保护 (HEAT_VDS)

如果加热器驱动器 V_{DS} 过流比较器上的电压高于 $V_{DS_LVL_HEAT}$ 的时间超过 $t_{DS_HEAT_DG}$ 时间，则会检测到加热器过流条件。电压阈值和抗尖峰脉冲时间可通过 [HEAT_CNFG](#) 寄存器设置进行调整。

表 7-5. 加热器 VDS 电平

HEAT_VDS_LVL	VDS 电压电平
0000b	0.06V
0001b	0.08V
0010b	0.10V
0011b	0.12V
0100b	0.14V
0101b	0.16V
0110b	0.18V
0111b	0.2V
1000b	0.24V
1001b	0.28V
1010b	0.32V
1011b	0.36V
1100b	0.4V
1101b	0.44V
1110b	0.56V

表 7-5. 加热器 VDS 电平 (续)

HEAT_VDS_LVL	VDS 电压电平
1111b	1V

表 7-6. 加热器 VDS 抗尖峰脉冲时间

HEAT_VDS_DG	时间
00b	1 μ s
01b	2 μ s
10b	4 μ s
11b	8 μ s

还有一个加热器 MOSFET V_{DS} 监控消隐周期，在寄存器 **HEAT_CNFG** 的 **HEAT_VDS_BLK** 位中进行配置。共有四个消隐时间选项：

表 7-7. 加热器 VDS 消隐时间

HEAT_VDS_BLK	时间
00b	4 μ s
01b	8 μ s
10b	16 μ s
11b	32 μ s

加热器过流监控器可以在通过 **HEAT_VDS_MODE** 寄存器设置进行设定的四种不同模式下进行响应和恢复。

- **锁存故障模式**：检测到过流事件后，将使能栅极驱动器下拉，并将 **HEAT_VDS** 和 **EC_HEAT** 位置位。过流事件消失后，仍会锁存故障状态，直到发出 **CLR_FLT**。
- **逐周期模式**：检测到过流事件后，将使能栅极驱动器下拉，并将 **HEAT_VDS**、**EC_HEAT** 和 **FAULT** 位置位。**IC_STAT1** 寄存器中的 **EC_HEAT** 和 **FAULT** 状态位将保持置位状态，直到驱动器控制输入发生变化 (SPI 或 PWM)。要清除 **HEAT_VDS** 位，必须在输入发生变化后发送 **CLR_FLT** 命令。如果在输入发生变化之前发出 **CLR_FLT**，则所有状态位都将保持置位状态，驱动器下拉保持使能状态。
- **仅警告报告模式**：在 **WARN** 和 **HEAT_VDS** 位中报告加热器过流事件。器件不执行任何操作。在发出 **CLR_FLT** 之前，警告将保持锁存状态。
- **禁用模式**：加热器 V_{DS} 过流监控器被禁用，不会响应或报告。

7.4.1.2.3 加热器 MOSFET 开路负载检测

关断状态开路负载监控是通过将电流源上拉时的电压差 **SH_HS** 节点与开路负载阈值电压 V_{OL_HEAT} 进行比较来实现的。如果 **SH_HS** 电压超过开路负载阈值 V_{OL_HEAT} 的时间超过滤波时间 t_{OL_HEAT} ，则开路负载位 **HEAT_OL** 置位。开路负载监控由 **HEAT_OLP_EN** 位控制。

备注

加热器开路负载诊断仅在禁用加热器配置时有效，其中 **HEAT_CNFG** 位必须为 00b。

7.4.2 高侧驱动器

表 7-8. 高侧驱动器部分目录

半桥部分	部分的链接
返回特性部分的顶部	节 7.4
高侧驱动器控制	节 7.4.2.1
高侧驱动器调节	节 7.4.2.1.3
高侧驱动器保护	节 7.4.2.2

该器件集成了 6 个高侧驱动器 OUT7 - OUT12，可以对这些驱动器进行编程以驱动多种负载类型。每个高侧驱动器都具有可选的高或低过流保护和开路负载电流阈值。OUT7 可配置为用于驱动灯、灯泡或 LED。所有高侧驱动器还具有一个专门用于驱动高电容 LED 模块的固定时间恒流模式。

每个高侧驱动器都具有开路负载检测、过流保护和短路保护功能。低 $R_{DS(on)}$ 和高 $R_{DS(on)}$ 模式下的 OUT7 都具有针对灯或灯泡负载的可选 ITRIP 调节功能。OUT8 - OUT12 还具有可选的 ITRIP 调节功能，如果超过相应的过流阈值（高电平或低电平），则会激活该调节。该功能可用于驱动更大的 LED 模块或具有 OUT8 - OUT12 的其他负载类型。如果使用电致变色驱动器，则 OUT11 可用于为 EC 元件提供受保护的电池电压。

以下是高侧驱动器的方框图：

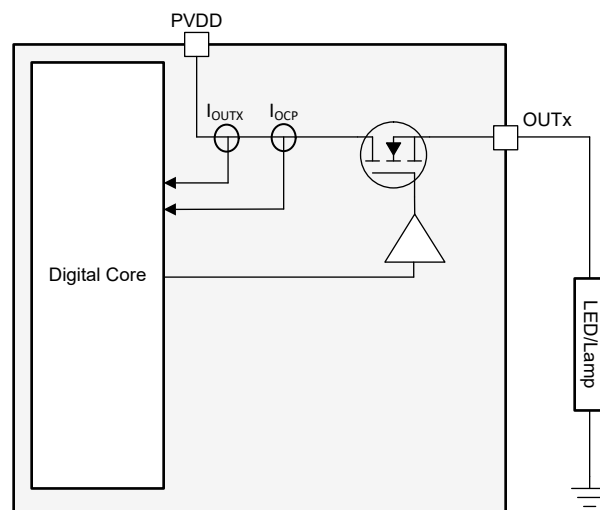


图 7-4. 高侧驱动器方框图

汇总了所有器件高侧驱动器以及相应的功能集：

表 7-9. 高侧驱动器及其功能

高侧驱动器	$R_{DS(on)}$ (Ω)	OL 检测	过流/短路保护	ITRIP	CCM	用于为 EC 供电
OUT7	0.4/1.2	是	是	是	是	否
OUT8	1.2	是	是	是	是	否
OUT9	1.2	是	是	是	是	否
OUT10	1.2	是	是	是	是	否
OUT11	1.2	是	是	是	是	是
OUT12	1.2	是	是	是	是	否

7.4.2.1 高侧驱动器控制

高侧驱动器可配置为由 SPI 寄存器、从 10 位 PWM 发生器内部生成的 PWM 信号或来自 PWM1 引脚的外部 PWM 信号进行控制。该配置是通过将寄存器 HS_HEAT_OUT_CNFG 中的 OUTx_CNFG (OUT7-OUT12) 位置位来完成的。

在 SPI 寄存器控制模式下, (OUTx_CNFG = 01b), 高侧输出遵循 HS_EC_HEAT_CNFG (ON/OFF) 中各输出的使能位。

下表汇总了高侧驱动器配置选项：

表 7-10. 高侧驱动器配置

OUTx_CNFG 位	配置	说明
00	关闭	禁用高侧驱动器控制
01	SPI 寄存器控制	使能高侧驱动器 SPI 控制
10	PWM1 引脚控制	通过 PWM1 引脚控制高侧驱动器
11	PWM 发生器	通过专用的内部 PWM 发生器控制高侧驱动器

7.4.2.1.1 高侧驱动器 PWM 发生器

每个高侧驱动器都配有一个具有 10 位占空比分辨率的专用 PWM 发生器。每个 PWM 发生器的频率和占空比都可以独立控制。

配置高侧驱动器占空比时, 可以选择高达 1022 (99.8%) 的值。

所需的寄存器配置序列：

1. 在寄存器 HS_PWM_FREQ_CNFG 中配置高侧驱动器 PWM 频率值
2. 在寄存器 OUTx_DC 中设置占空比, 值为 0 至 1022 (0% - 99.8% 占空比)
3. 在寄存器 HS_HEAT_OUT_CNFG 中配置驱动器运行模式

PWM 发生器的频率由寄存器 HS_PWM_FREQ_CNFG 的 PWM_OUTX_FREQ 位控制, 如下表所示：

表 7-11. PWM 频率

PWM_OUTX_FREQ	PWM 频率 (Hz)
00b	108
01b	217
10b	289
11b	434

7.4.2.1.2 恒流模式

所有高侧驱动器都具有定时恒流模式功能, 可用于向所需输出提供短时间的恒流。此模式通过寄存器 HS_REG_CNFG2 中的 OUTx_CCM_EN 位使能。使能后, 来自高侧驱动器的电流在 10ms 的短时间内限制为配置的限值。

恒流模式具有两个电流限制选项。这通过寄存器 HS_REG_CNFG2 中的 OUTx_CCM_EN 位配置, 汇总在下表中：

表 7-12. 恒流模式选项

高侧输出	OUTX_CCM_TO	电流限制 (I _{CCM})	超时 (t _{CCMto})
OUT7 (RDSON 高电平)	0b	250mA	10ms
	1b	330mA	10ms
OUT7 (RDSON 低电平)	0b	360mA	10ms
	1b	450mA	10ms

表 7-12. 恒流模式选项 (续)

高侧输出	OUTX_CCM_TO	电流限制 (I_{CCM})	超时 (t_{CCMto})
OUT8-12	0b	350mA	10ms
	1b	450mA	10ms

仅当在启用配置的输出之前配置了 [OUTx_CCM_EN](#) 位以及输出处于禁用状态时，才会启用此恒流模式功能。CCM 将在到期时间 t_{CCMto} 后自动到期。超时后，驱动器根据寄存器 [HS_EC_HEAT_CTRL](#) 中的 [OUTx_EN](#) 位保持使能状态，并根据寄存器 [HS_HEAT_OUT_CNFG](#) 中的 [OUTx_CNFG](#) 位进行配置。

所需的寄存器配置序列：

1. 在寄存器 [HS_REG_CNFG2](#) 中配置高侧驱动器 CCM 模式
2. 在寄存器 [HS_HEAT_OUT_CNFG](#) 中配置高侧驱动器运行

一旦设置了 CCM 模式并且完成了驱动器配置，当寄存器 [HS_HEAT_OUT_CNFG](#) 中设置了相应的 [OUTx_CNFG](#) 位时，CCM 计时器开始计时。

CCM 计时器到期后，仅支持 SPI 控制或外部 PWM 发生器控制 ($OUTx_CNFG = 01b$ 或 $10b$)。内部 PWM 发生器控制不支持 CCM 模式。

如果在配置高侧驱动器后配置了恒流模式，则 CCM 模式不会激活。

对于 [OUTx_CCM_EN](#) 位：

- 如果在恒流模式超时之前 [OUTx_CCM_EN](#) 由控制器清零，则驱动器遵循命令并切换到与 [OUTx_CNFG](#) 位对应的模式
- 如果在驱动器已使能后将 [OUTx_CCM_EN](#) 置位，则 [OUTx_CCM_EN](#) 位会被忽略；在这种情况下，[OUTx_CCM_EN](#) 保持关断

当驱动器开启、由 PWM 驱动但不处于恒流模式时，短路和过流检测处于激活/使能状态。开路负载检测始终处于激活状态。

7.4.2.1.3 OUTx HS ITRIP 行为

对于所有高侧驱动器，均提供称为 HS ITRIP 的固定频率电流调节功能。当驱动某些负载时发生过流情况时，此功能会重新启动驱动器。过流检测基于检测到的负载电流。此功能旨在用于驱动浪涌电流较大且超过驱动器过流阈值的负载，灯具、灯泡或大型 LED 模块等负载。

高侧驱动器可通过配置 [HS_REG_CNFG1](#) 寄存器中的 [OUT7_ITRIP_EN](#) (针对 OUT7) 以及 [HS_REG_CNFG3](#) 寄存器中的 [HS_OUTx_ITRIP_EN](#) (针对 OUT8-12) 来启用 ITRIP 调节。默认情况下，所有高侧驱动器都禁用 ITRIP 调节。如果 ITRIP 调节处于禁用状态，并且在消隐时间之后，如果驱动器电流超过过流阈值 (I_{OCx}) 的时间达到抗尖峰脉冲时间，则输出被禁用。

启用 ITRIP 调节：

启用 ITRIP 调节时，如果在消隐时间后，驱动器电流超过过流阈值 I_{OCx} 的时间达到抗尖峰脉冲时间，则输出关闭。它会在 ITRIP 周期结束后再次自动开启。可以通过在 [HS_OC_CNFG](#) 寄存器中设置 OUT7 的 [OUT7_RDSON_MODE](#) 位和 OUT8-12 的 [OUTx_OC_TH](#) 位，来配置过流阈值 (高电平或低电平)。

所有高侧驱动器输出的 ITRIP 调节的消隐时间为 $40\ \mu s$ 。消隐时间从启用 OUTx 后开始。OUT7 具有专用的 ITRIP 频率和抗尖峰脉冲时间设置，可通过 [HS_REG_CNFG1](#) 寄存器中的位 [OUT7_ITRIP_FREQ](#) 和 [OUT7_ITRIP_DG](#) 进行配置。对于 OUT8-12，ITRIP 频率和抗尖峰脉冲时间设置为共享模式，可通过 [HS_REG_CNFG3](#) 寄存器中的 [HS_OUT_ITRIP_FREQ](#) 和 [HS_OUT_ITRIP_DG](#) 位进行配置。对于 $V_{PVDD} < 20V$ 的情况，所有抗尖峰脉冲选项 (24 、 32 、 40 和 $48\ \mu s$) 均可用。当 $V_{PVDD} > 20V$ 时，抗尖峰脉冲时间自动减少到 $10\ \mu s$ 。

启用 ITRIP 调节并且检测到过流时，对于 OUT7 驱动器，EC_HEAT_ITRIP_STAT 寄存器中的 OUT7_ITRIP_STAT 位会被锁存，同时对应输出关闭；对于 OUT8-12 驱动器，HS_ITRIP_STAT 寄存器中的 OUTx_ITRIP_STAT 位会被置位并锁存。该故障位保持置位状态，直到 CLR_FLT 位被置位。

表 7-13. 高侧 ITRIP 频率选项汇总

频率 (f_{ITRIP_HS})	HS_OUT_ITRIP_FREQ/OUT7_ITRIP_FREQ
1.7kHz	00b
2.2kHz	01b
3kHz	10b
4.4kHz	11b

表 7-14. 高侧 ITRIP 抗尖峰脉冲选项汇总

抗尖峰脉冲时间 ($t_{ITRIP_HS_DG}$)	HS_OUT_ITRIP_DG/OUT7_ITRIP_DG
48 μ s	00b
40 μ s	01b
32 μ s	10b
24 μ s	11b

当 OUTx ITRIP 消隐时间到期时，ITRIP 抗尖峰脉冲计时器将启动。最短 OUTx ITRIP 导通时间是消隐时间和抗尖峰脉冲时间的总和，总周期由 OUTx ITRIP 频率决定。下图显示了 ITRIP 行为。

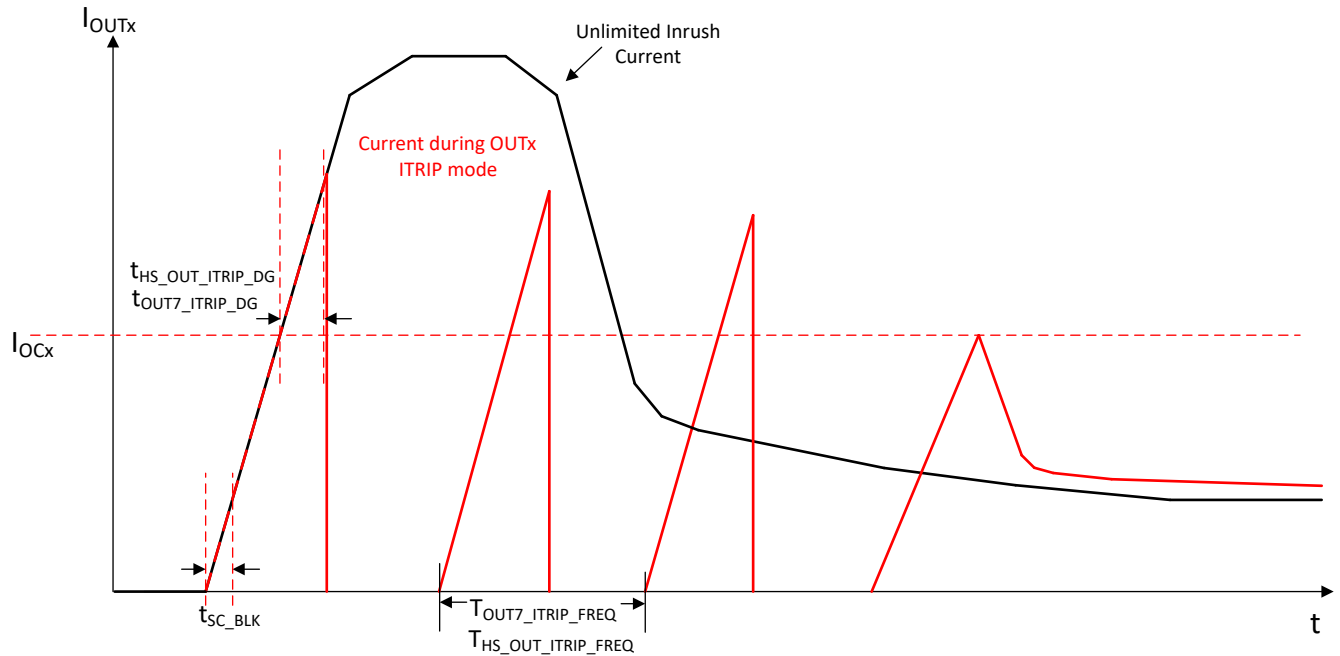


图 7-5. 白炽灯泡的 OUTx HS ITRIP 行为

消隐时间 t_{SC_BLK} 为 40 μ s，经过此时间后可检测到过流情况。 $t_{OUT7_ITRIP_DG}$ 或 $t_{HS_OUT_ITRIP_DG}$ 是在超过过流保护阈值后 OUTx 保持导通的时间。 $T_{OUT7_ITRIP_FREQ}$ 或 $T_{HS_OUT_ITRIP_FREQ}$ 是 ITRIP 环路的时间周期，是 $t_{OUT7_ITRIP_FREQ}$ 或 $t_{HS_OUT_ITRIP_FREQ}$ 的倒数。OUT7-12 的 ITRIP 故障在位 OUT7_ITRIP_STAT 和 OUTx_ITRIP_STAT。

7.4.2.1.4 高侧驱动器- 并行输出

高侧驱动器 OUT8 至 OUT12 可以用并联组合连接，从而支持更高的电流负载。例如，可以将 OUT8 和 OUT9 作为 $600\text{m}\Omega$ 驱动器有效地并联，或者将 OUT9、OUT10 和 OUT12 作为 $400\text{m}\Omega$ 驱动器有效地并联。

但是，这种运行模式存在一些限制：

- 内部 PWM 控制不适用于并联高侧驱动器，不得针对此运行模式进行配置。
- 恒流模式无法实现，必须禁用。
- 不支持 ITRIP 调节。
- 支持过流保护、短路保护和有源开路负载检测。

如果以并联方式运行，则高侧驱动器必须配置为 ON/OFF SPI 寄存器控制或通过引脚进行外部 PWM 信号控制。

7.4.2.2 高侧驱动器保护电路

7.4.2.2.1 高侧驱动器内部二极管

每个高侧驱动器都有一个从接地端到高侧 OUTx 节点的内部二极管，用于提供 ESD 保护。如果发生以下任一情况，该二极管可能会承受高能量耗散：

- 接地连接失效，并且高侧输出端接地短路。
- 高侧输出端存在电感负载。

续流期间内部 ESD 二极管只能耗散有限的能量 ($<1\text{mJ}$)。对于大于 $100\mu\text{H}$ 的电感负载，需要在 PGND 和相应端输出之间连接一个外部续流二极管

7.4.2.2.2 高侧驱动器短路保护

短路保护功能使用 OUTx 节点上的 2V 比较器来监测每个高侧输出 (OUT7-12)。在消隐时间后，如果 OUTx 电压超过 2V 短路阈值的时间达到抗尖峰脉冲时间，则会检测到接地短路故障并禁用输出。

对于所有高侧驱动器输出，2V 比较器消隐时间 ($t_{\text{SC_BLK}}$) 为 $40\mu\text{s}$ 。消隐时间从启用 OUTx 后开始。OUT7 具有专用的抗尖峰脉冲时间设置，可通过 HS_REG_CNFG1 寄存器中的 OUT7_ITRIP_DG 进行配置。对于 OUT8-12，抗尖峰脉冲时间设置为共享模式，可通过 HS_REG_CNFG3 寄存器中的 HS_OUT_ITRIP_DG 位进行配置。对于 $V_{\text{PVDD}} < 20\text{V}$ 的情况，所有抗尖峰脉冲选项 (24 、 32 、 40 和 $48\mu\text{s}$) 均可用。当 $V_{\text{PVDD}} > 20\text{V}$ 时，抗尖峰脉冲时间自动减少到 $10\mu\text{s}$ 。

检测到短路时，HS_STAT 寄存器中相应的 OUTx_OCP 故障状态位会被锁存，并且相应的输出关断。该故障位保持置位状态，直到 CLR_FLT 位被置位。下图显示了高侧驱动器的短路行为：

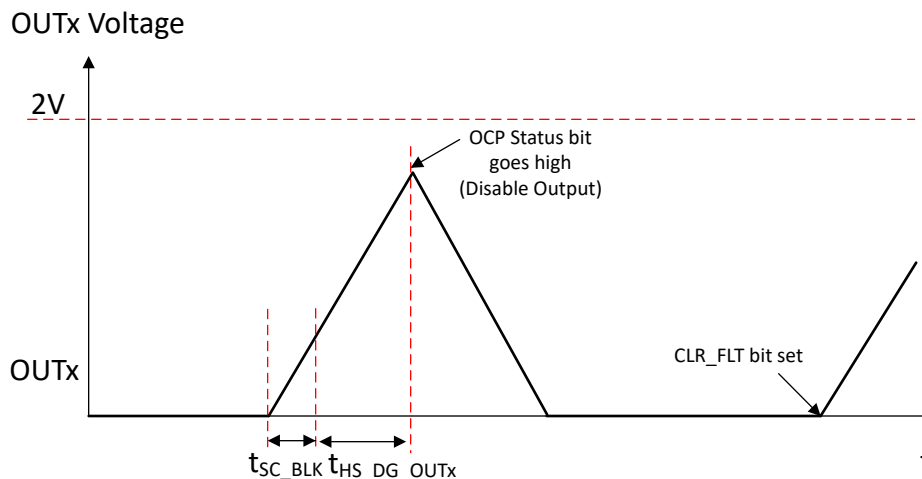


图 7-6. 高侧驱动器短路保护

7.4.2.2.3 高侧驱动器过流保护

禁用 ITRIP 调节时，将启用提供过流保护。系统会监测所有驱动器 (OUT7-OUT12) 的输出电流，如果在消隐时间之后电流超过过流阈值达到抗尖峰脉冲时间，则输出会被禁用。

通过在 HS_REG_CNFG1 中配置 OUT7_ITRIP_EN = 0b 来禁用 OUT7 的 ITRIP，并通过在 HS_REG_CNFG3 寄存器中配置 HS_OUTx_ITRIP_EN = 0b 来禁用 OUT8-12 的 ITRIP。可以通过在 HS_OC_CNFG 寄存器中设置 OUT7 的 OUT7_RDSON_MODE 位和 OUT8-12 的 OUTx_OC_TH 位，来配置过流阈值（电平或低电平）。

所有高侧驱动器输出的过流保护的消隐时间为 40 μ s。消隐时间从启用 OUTx 后开始。OUT7 具有专用的抗尖峰脉冲时间设置，可通过 HS_REG_CNFG1 寄存器中的 OUT7_ITRIP_DG 进行配置。对于 OUT8-12，抗尖峰脉冲时间设置为共享模式，可通过 HS_REG_CNFG3 寄存器中的 HS_OUT_ITRIP_DG 位进行配置。对于 $V_{PVDD} < 20V$ 的情况，所有抗尖峰脉冲选项（24、32、40 和 48 μ s）均可用。当 $V_{PVDD} > 20V$ 时，抗尖峰脉冲时间自动减少到 10 μ s。检测到过流检测时，对于 OUT7 驱动器，EC_HEAT_ITRIP_STAT 寄存器中的 OUT7_ITRIP_STAT 位会被锁存，同时对输出关闭；对于 OUT8-12 驱动器，HS_ITRIP_STAT 寄存器中的 OUTx_ITRIP_STAT 位会被锁存，同时对输出关闭。该故障位保持置位状态，直到 CLR_FLT 位被置位。

7.4.2.2.4 高侧驱动器开路负载检测

高侧驱动器具有开路负载检测功能。与 DRV800x-Q1 的半桥驱动器 OLA 检测方案类似，高侧驱动器开路负载检测方案会依次检查每个驱动器的负载电流是否低于开路负载电流阈值。开路负载电流阈值 I_{OLDx} 可通过寄存器 HS_OL_CNFG 中的 OUTx_OLA_TH 位在高电流阈值和低电流阈值之间对 OUT8-12 进行配置。仅高侧驱动器 OUT7 的阈值会根据 OUT7_RDSON_MODE 自动调整。

对于 OUT7-12 高侧驱动器，开路负载检测必须通过寄存器 HS_OL_CNFG 中的 OUTx_OLA_EN 位使能。

如果负载电流 I_{OUTx} 低于开路负载阈值 (I_{OLD_HS}) 的时间达 $t > t_{OLD_HS}$ ，则相应的高侧开路负载状态位 OUTx_OLA 会在状态寄存器中置位。检测到开路负载的驱动器不会关闭。

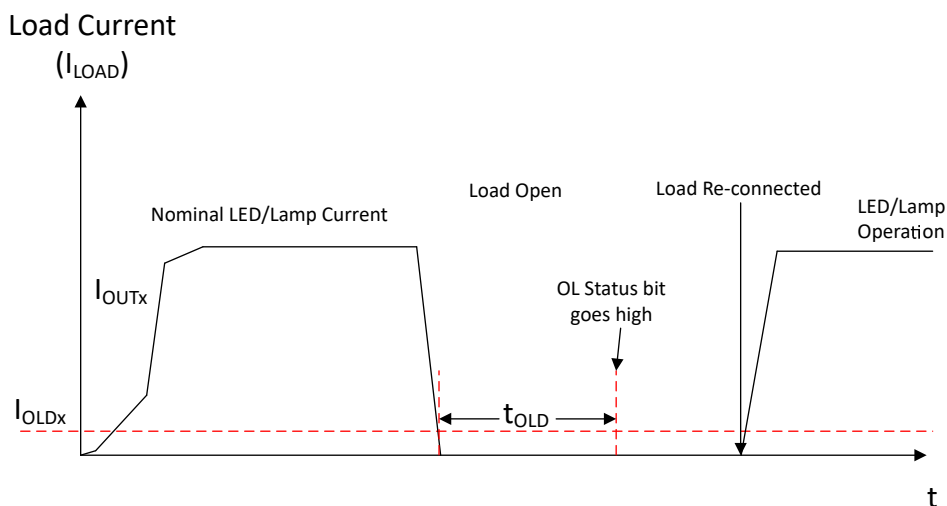


图 7-7. 高侧驱动器的开路负载检测

每个高侧驱动器的开路负载检测测试时间为 200 μ s。在使能输出之前，计时器不会启动。一旦遍历了所有已使能的驱动器，检测周期将重新开始。当 OLA 位标记为 OUTx 时，状态将被锁存，且 OUTx 将排除在检测周期之外。需要 CLR_FLT 来重新启动 OUTx 的 OLA 检查。

高侧驱动器必须至少导通 200 μ s 才能使 OLA 检测完成。否则，器件会等待下一个 PWM 周期。用于 OLA 检测的关断计数器在高侧驱动器关断时启动，如果检测到驱动器关断超过 10ms，则结束 OLA 检测。

7.4.3 电致变色玻璃驱动器

表 7-15. EC 驱动器部分目录

EC 驱动器部分	部分的链接
返回特性部分的顶部	节 7.4
EC 驱动器控制	节 7.4.3.1
EC 驱动器保护	节 7.4.3.2

该器件具有集成的电致变色驱动器模块，可用于为后视镜的电致变色元件充电或放电。电致变色驱动器模块通过对外部 MOSFET 充电来控制元件的充电和放电电压。该驱动器配置可通过将高侧驱动器 OUT11 作为元件的受保护电源来运行，也可在不使用 OUT11 的情况下运行（独立的 OUT11 控制）。

7.4.3.1 电致变色驱动器控制

以下是电致变色驱动器的方框图：

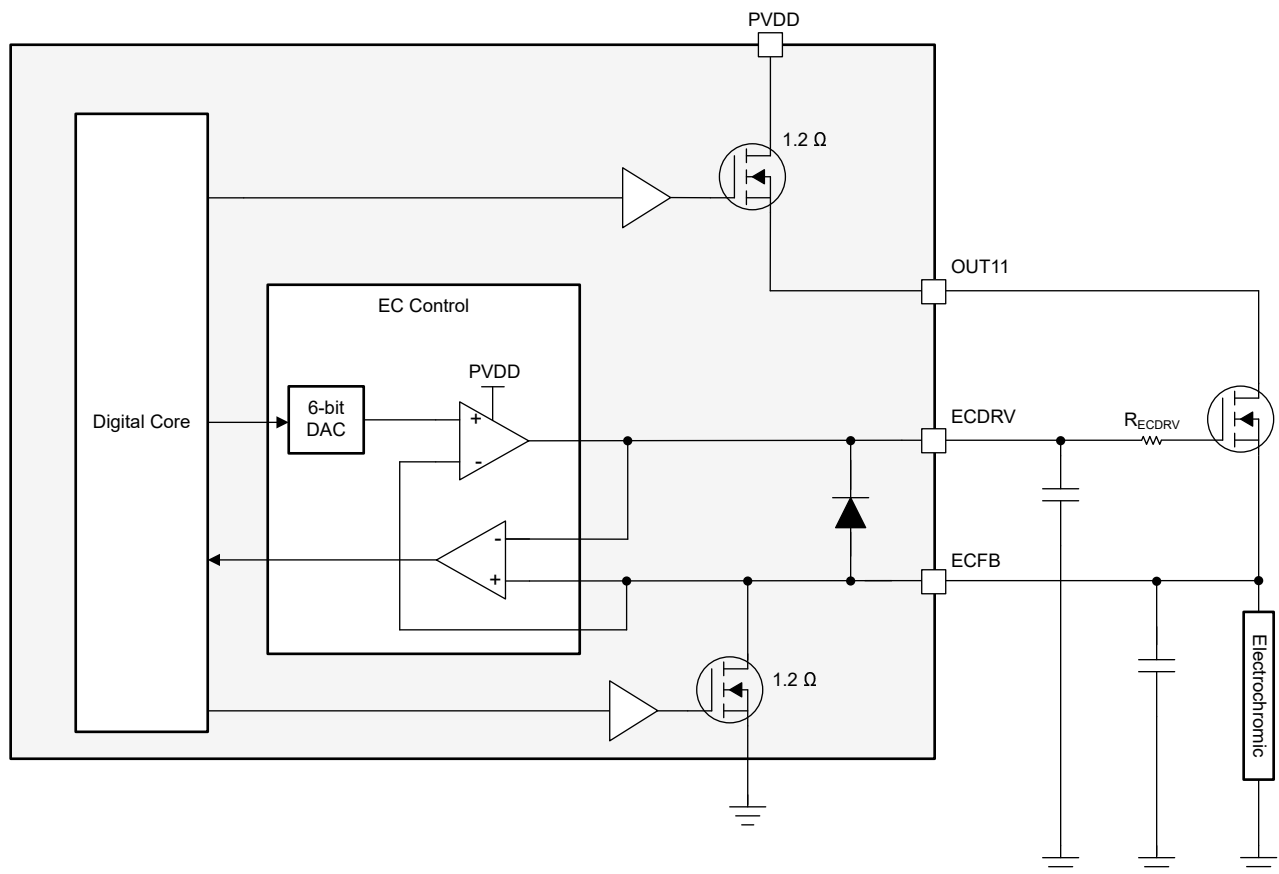


图 7-8. 电致变色驱动器方框图 - 默认配置

根据系统实施情况，器件的电子铬驱动器支持如下配置：电子铬高侧充电 MOSFET 的漏极可由高侧驱动器 OUT11 供电，也可直接由电源电压 (PVDD) 供电。EC 控制块可以独立于 OUT11 或外部 FET 电源 (PVDD) 运行，无论在何种配置下，都具有独立的保护电路。如果需要额外的高侧驱动器来驱动另一个负载，这会很有用。该配置中的主要限制是，如果充电 MOSFET 发生短路故障，则无法像将 OUT11 用作 EC 电源一样切断与电源的连接。当 EC 直接由 PVDD 供电（OUT11 配置为独立模式）时，仍可以检测到短路、过压和开路负载情况。

OUT11 用于为 EC 供电：该配置在寄存器 [HS_OC_CNFG](#) 的 [OUT11_EC_MODE](#) 位中设置。默认情况下，[OUT11_EC_MODE](#) = 1b，配置为 EC 驱动器的电源，如方框图 [电致变色驱动器方框图 - 默认配置](#) 所示。在该配

置下，寄存器 **HS_HEAT_OUT_CNFG** 中的 **OUT11_CNFG** 位被忽略 (ON/OFF、SPI/PWM)。在 EC 充电和放电状态期间，OUT11 和 $1.2\ \Omega$ ECFB 低侧放电 MOSFET 均分别激活了过流、过压和无源开路负载检测功能。

PVDD 为 EC 供电，OUT11 独立：要使用 OUT11 作为独立高侧驱动器 (独立于 EC 控制) 来驱动单独的负载，其中 EC 充电 MOSFET 的漏极直接连接到电源电压，请在寄存器 **HS_OC_CNFG** 中设置 **OUT11_EC_MODE** = 0b。

该引脚不用作 EC 时，独立模式 ITRIP 调节对 OUT11 有效。OUT11 处于 EC 模式时，即使配置了调节模式，也不执行电流调节。

与之前一样，ECFB 低侧放电 MOSFET 保护电路在 EC 放电状态期间处于激活状态。下图显示了该配置：

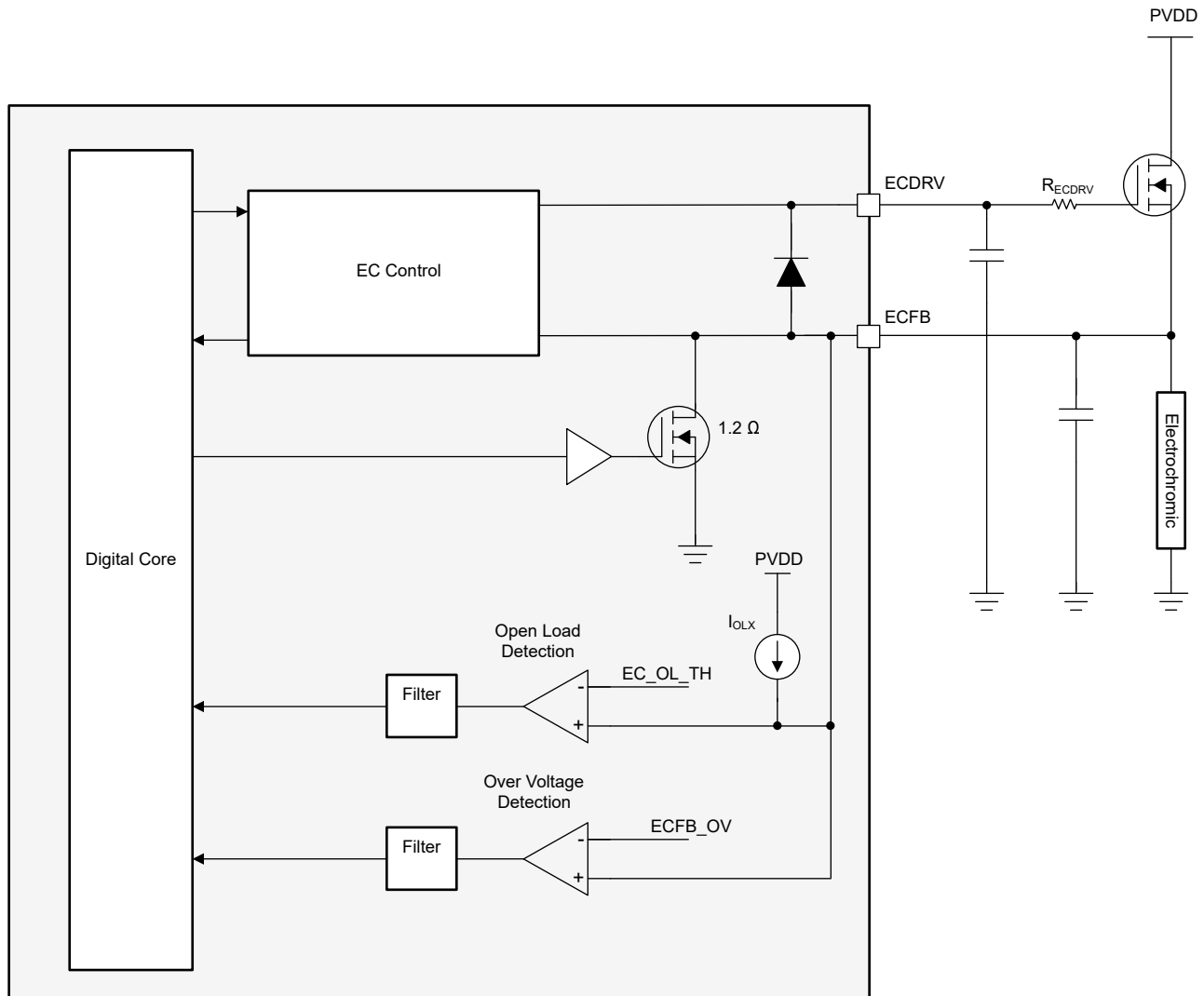


图 7-9. 电致变色直接由 PVDD 供电 (OUT11 独立)

要使能 EC 驱动器：将寄存器 **HS_EC_HEAT_CTRL** 中的 **EC_ON** 和 **EC_V_TAR** 位设置为所需的目标电压，以使能 EC 驱动器控制环路。这些位置位后，将使能 EC 驱动器控制环路。

对于 EC 元件电压控制：EC 驱动器一旦使能，驱动器的反馈回路即被激活，并将 ECFB 引脚电压调节到寄存器 **HS_EC_HEAT_CTRL** 中的 **EC_V_TAR** 位中设置的目标电压。ECFB 引脚上的目标电压采用二进制编码，满标量程为 1.5V 或 1.2V，具体取决于寄存器 **EC_CNFG** 中的 **ECFB_MAX** 位设置为 1 还是 0。**ECFB_MAX** = 0b 是默认值 (1.2V)。

每当为 EC 电压设置新值时，一旦控制回路开始调节到新的目标值，ECFB 的 **ECFB_HI** 或 **ECFB_LO** 状态指示就会有 $250\ \mu\text{s}$ 的消隐时间 $t_{\text{BLK_ECFB}}$ 。

该器件提供两种放电模式：快速放电和 PWM 放电。

EC 元件快速放电：要通过快速放电使 EC 元件完全放电，**ECFB_LS_PWM** 必须设置为 0b。目标输出电压 **EC_V_TAR** 也必须设置为 0b，**EC_CNFG** 中的 **ECFB_LS_EN** 和 **EC_ON** 位必须设置为 1b。当满足这四个条件时，通过将 ECFB 引脚上的内部 $1.2\ \Omega$ 低侧 MOSFET 拉至接地来对引脚 ECFB 上的电压进行放电。

1. 在寄存器 **EC_CNFG** 中配置 **ECFB_LS_PWM** = 0b
2. 设置寄存器 **HS_EC_HEAT_CTRL** 中的这些位：**ECFB_LS_EN** = 1b、**EC_ON** = 1b 和 **EC_V_TAR** = 0b。
3. ECFB LS MOSFET 被使能并执行 EC 镜像快速放电。

EC 元件 PWM 放电：以下步骤概述了电子铬驱动器的 PWM 放电周期：

1. 在寄存器 **EC_CNFG** 中配置 **ECFB_LS_PWM** = 1b
2. 设置寄存器 **HS_EC_HEAT_CTRL** 中的这些位：**ECFB_LS_EN** = 1b、**EC_ON** = 1b。
3. 如果调节环路检测到 V_{ECDRV} 小于 V_{ECFB} 且 V_{ECDRV} 小于 400mV 的时间长于 t_{RECHARGE} 或 3ms，ECDRV 稳压器将关闭，ECFB 上的 LS MOSFET 将激活约 300ms ($t_{\text{DISCHARGE}}$)。在此放电期间，ECDRV 输出被拉至低电平，以防止击穿电流。
4. 在放电脉冲 $t_{\text{DISCHARGE}}$ 结束时，放电 MOSFET 关闭，并且会使用新的较低值再次激活调节环路。调节环路返回到步骤 2，再次观察到超出稳压范围的情况 ($V_{\text{ECDRV}} < 400\text{mV}$ 或 $V_{\text{ECDRV}} < V_{\text{ECFB}}$)。如果不满足超出调节范围的情况，环路会恢复正常运行状态。

下图显示了电子铬驱动器的 PWM 放电周期：

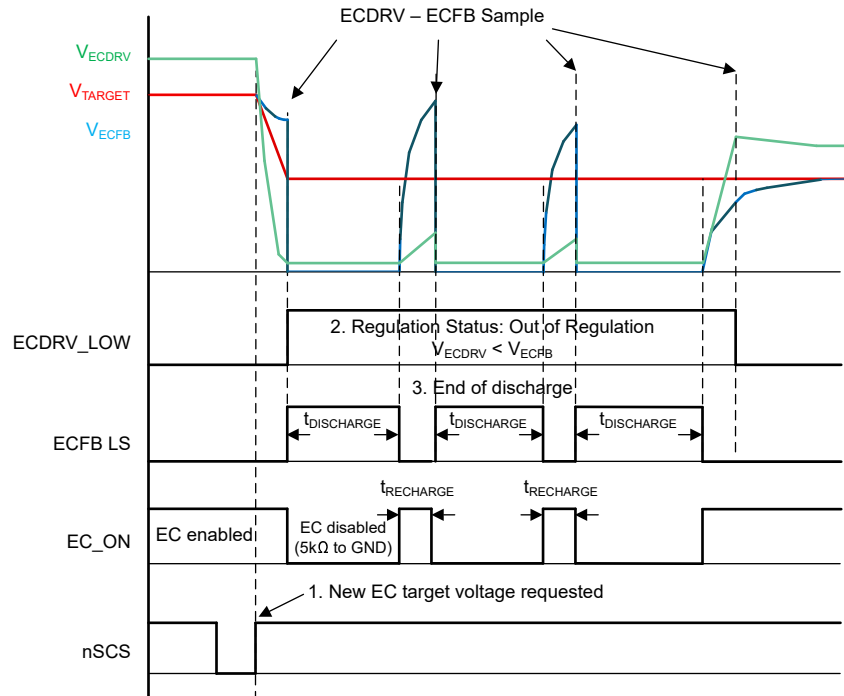


图 7-10. 采用 PWM 的电子铬放电

电压控制环路的状况通过 SPI 报告，TI 建议观察该报告以确定 EC 充电和放电控制时序。如果引脚 ECFB 上的电压比目标值高 120mV 以上，则 **ECFB_HI** 位置位。如果引脚 ECFB 上的电压比目标值低 120mV，则 **ECFB_LO**

位置位。如果 ECFB 状态位 **ECFB_HI** 和 **ECFB_LO** 至少在滤波器时间 t_{FT_ECFB} 内保持稳定，则这些位均有效。这些位不会被锁存，也不会被指定为全局故障。

退出放电模式：要退出放电模式，请将 **EC_V_TAR** 设置为非零值。对新目标电压进行编程时，无需更改 **ECFB_LS_EN** 位，控制环路内部逻辑可防止 OUT11 和 ECFB LS 同时导通。

必须在引脚 **ECDRV** 上添加一个至少 4.7nF 的电容器，并在 ECFB 和接地端之间添加 220nF 的电容器，以提高控制环路稳定性。出于防噪性能的原因，TI 建议将环路电容器尽可能靠近相应的引脚放置。

如果不使用 EC 驱动器，则将 ECFB 引脚接地。

7.4.3.2 电致变色驱动器保护

电致变色驱动器模块具有多个针对充电和放电状态的保护和检测电路。这些电路包括基于比较器的检测电路、在 EC 充电状态期间激活的 OUT11 保护电路（当采用 OUT11 供电配置时）以及 ECFB 低侧放电 MOSFET 上的保护电路。

EC 由 OUT11 供电：当电致变色驱动器配置为由集成式高侧驱动器 OUT11 供电时，可提供与其他高侧驱动器相同的保护和诊断功能（例如，在过流检测期间，控制环路会关闭）。当电子铬处于充电状态（电压斜升）时，这些高侧驱动器保护被激活。当处于 OUT11 EC 模式 (**OUT11_EC_MODE** = 1b) 时，无法在 PWM 模式下控制 OUT11，并且 **EC_CNFG** 用于配置诊断。对于 **EC_OUT11_OCP_DG**，当 $V_{PVDD} < 20V$ 时，抗尖峰脉冲选项（6 μs 、10 μs 、15 μs 和 60 μs ）可用。当 $V_{PVDD} > 20V$ 时，抗尖峰脉冲时间自动减少到 10 μs 。

EC 充电期间 OUT11 上发生故障：如果在 **EC_ON** = 1b（使能 EC 控制）时 OUT11 上发生过热关断故障（区域 3 或 4）或过流故障：

- OUT11 关断（状态寄存器组）
- **ECDRV** 引脚被拉至接地
- **EC_ON** 保持为“1”
- **ECFB_LS_EN** 保持为编程设置的状态

要在 OUT11 故障后重启 EC 控制，控制器必须读取并清除相应的故障。发生重新启动时，驱动器恢复为 **EC_V_TAR** 的先前值。

如果在 EC 充电期间检测到 OUT11 上存在开路负载，则寄存器 **HS_STAT** 中的 OUT11_OLA 位置位。

放电过流保护 LS FET：在 ECFB 通过低侧 FET (LSFET) 放电期间，如果 ECFB 引脚上的负载电流超过过流阈值 (I_{OC_ECFB})，则会检测到过流故障。过流故障响应可通过寄存器 **EC_CNFG** 中的 **EC_FLT_MODE** 位进行配置。

EC_FLT_MODE = 0b：

如果流经 EC LSFET 的电流在抗尖峰脉冲时间后超过 OCP 阈值 (I_{OC_ECFB})，则 LSFET 被禁用。EC LSFET 的抗尖峰脉冲时间取决于 V_{PVDD} 。当 $V_{PVDD} < 20V$ 时，抗尖峰脉冲时间为 40 μs 。当 $V_{PVDD} > 20V$ 时，抗尖峰脉冲时间自动减少至 15 μs 。

EC_FLT_MODE = 1b：

如果在消隐时间后流经 EC LSFET 的电流超过 OCP 阈值 (I_{OC_ECFB}) 的时间达到抗尖峰脉冲时间，则驱动器会进入过流恢复模式 (OCR)，类似于 HS 驱动器 OUT7-12 的 ITRIP 调节。抗尖峰脉冲时间和 ITRIP 频率取自 OUT7 ITRIP 设置。

如果 **ECFB_OV** 位由于从 ECFB 到 V_{PVDD} 短路而为高电平，则无论 **ECFB_OV_MODE** 如何，驱动程序都会关闭。无论 **ECFB_OV_DG** 配置设置如何，**ECFB_OV** 抗尖峰脉冲时间都为 20 μs 。

表 7-16. 放电过流保护

EC_FLT_MODE	故障响应
0b	锁存 (Hi-Z)
1b	过流恢复 (OUT7 ITRIP 设置)

检测到放电开路负载：在对 EC 放电时，还可以检测到开路负载。寄存器 **EC_CNFG** 中的 **EC_OLEN** 位必须置位。如果 ECFB 上的负载电流低于 $I_{OL_ECFB_LS}$ 的持续时间超过 $t_{DG_OL_ECFB_LS}$ ，则开路负载状态位 **ECFB_OL** 会置位，且寄存器 **IC_STAT1** 中的 **WARN** 位会置位。

电池短路/OV 检测：

在 **EC_ON** = 1 的情况下 ECFB 电压超过阈值 $V_{ECFB_OV_TH}$ 的持续时间长于抗尖峰脉冲时间 $t_{ECFB_OV_DG}$ 时，检测到 ECFB 过压或电池短路。**ECFB_OV_MODE** 位决定了驱动器 ECFB 过压故障响应。EC 过压抗尖峰脉冲时间通过寄存器 **EC_CNFG** 中的 **ECFB_OV_DG** 位进行配置。

对于过压故障响应控制，可在寄存器 **EC_CNFG** 中配置 **ECFB_OV_MODE** 位。如果 **ECFB_OV_MODE** = 00b，则在该故障期间不会执行任何操作。对于 **ECFB_OV_MODE** = 01b，如果 ECFB 电压超过 3V 的时间长于编程的抗尖峰脉冲时间 $t_{ECFB_OV_DG}$ ，则会设置 **EC_HEAT_ITRIP_STAT** 寄存器中的 **ECFB_OV** 位，并设置寄存器 **IC_STAT1** 中的 **EC_HEAT** 故障位。对于 **ECFB_OV_MODE** = 10b，当 ECFB 上发生 OV 时，ECDRV 引脚会被下拉，并且 ECFB LS FET 为 Hi-Z。故障在与 **ECFB_OV_MODE** = 01b 时相同的寄存器中报告。

下表汇总了故障响应和位值：

表 7-17. 电子铬过压故障响应

ECFB_OV_MODE	故障响应
00b	无操作
01b	在寄存器中报告故障
10b	将 ECDRV 和 ECFB LS FET 下拉，在寄存器中报告故障
11b	无操作

表 7-18. EC 过压抗尖峰脉冲时间

ECFB_OV_DG	抗尖峰脉冲时间
00b	20 μ s
01b	50 μ s
10b	100 μ s
11b	200 μ s

短路和开路负载检测：EC 诊断功能可配置为报告短路或开路负载。通过设置 **EC_CNFG** 寄存器中的 **ECFB_DIAG** 位来选择该模式，并且要求 **EC_ON** 位必须为 0b。

备注

短路和开路负载检测适用于具有 PVDD 的 EC 电源。短路测试必须在运行开路负载检测之前通过，以确保外部 FET 不会损坏。

表 7-19. ECFB 诊断检测选项

ECFB_DIAG	检测设置
00b	禁用
01b	短路
10b	开路负载

短路检测：短路检测可以检测 ECFB 与 GND 之间的低阻抗条件。ECFB_SC_RSEL 位从 $0.5\ \Omega$ 到 $3\ \Omega$ 的范围中选择检测到短路的阻抗。比较电压 $V_{\text{ECFB_SC_TH}}$ 与 $I_{\text{ECFB_SC}} * \text{ECFB_SC_RSEL}$ 。当 EC 放大器关闭、ECFB_DIAG = 01b 且 EC_ON = 0b 时，以下短路检测运行：

- 将 $I_{\text{ECFB_SC}}$ 电流运行至 ECFB 引脚并等待初始 3ms 消隐时间
- 如果启用短路检测后 ECFB 电压小于 $I_{\text{ECFB_SC}} * \text{ECFB_SC_RSEL}$ ，通过设置 ECFB_DIAG_STAT = 1b 来记录一次短路 (ECFB_SC)。
- 只要短路检测激活， $I_{\text{ECFB_SC}}$ 就会继续通过 ECFB 引脚运行。

表 7-20. ECFB 诊断检测选项

ECFB_SC_RSEL	阻抗阈值
00b	$0.5\ \Omega$
01b	$1.0\ \Omega$
10b	$2.0\ \Omega$
11b	$3.0\ \Omega$

开路负载检测：当 ECFB_DIAG = 10b、EC_ON = 0b 且 EC 放大器关闭时，无源开路负载检测激活。当输出阻抗大于 $4\text{k}\ \Omega$ 时，会检测到开路负载，从而导致出现 ECFB 电压阈值 $I_{\text{ECFB_OLP}} * 4\text{k}\ \Omega$ ，即 $V_{\text{ECFB_OLP_TH}}$ 。开路负载检测的程序如下：

- 将 $I_{\text{ECFB_OLP}}$ 电流运行至 ECFB 引脚并等待初始 3ms 消隐时间
- 如果检测到的 ECFB 电压大于 $V_{\text{ECFB_OLP_TH}}$ ，则通过设置 ECFB_DIAG_STAT = 1b 来记录开路负载条件 (ECFB_OLP)。
- 只要开路负载检测激活， $I_{\text{ECFB_OLP}}$ 就会继续通过 ECFB 引脚运行。

7.4.4 半桥驱动器

表 7-21. 半桥部分目录

半桥部分	部分的链接
返回特性部分的顶部	节 7.4
半桥控制	节 7.4.4.1
半桥调节	节 7.4.4.4
半桥保护	半桥保护和诊断

该器件集成了总共六个半桥高侧和低侧 FET，支持对多达五个电机进行双向驱动；其中包括两个 $1.54\ \Omega$ 的半桥、两个 $440\text{m}\Omega$ 的半桥、两个 $185\text{m}\Omega$ 的半桥和一个 $155\text{m}\Omega$ 的半桥。所有这些驱动器都可以通过 SPI 寄存器以及可来自 PWM1 引脚或 PWM2 引脚的 PWM 信号进行控制。每个驱动器还具有称为 ITRIP 的可配置电流调节功能。半桥保护电路包括过流保护、关断状态和有源开路负载诊断。

下图显示了支持多达五个后视镜和锁定电机以及所有后视镜电机的集成半桥的常见配置：

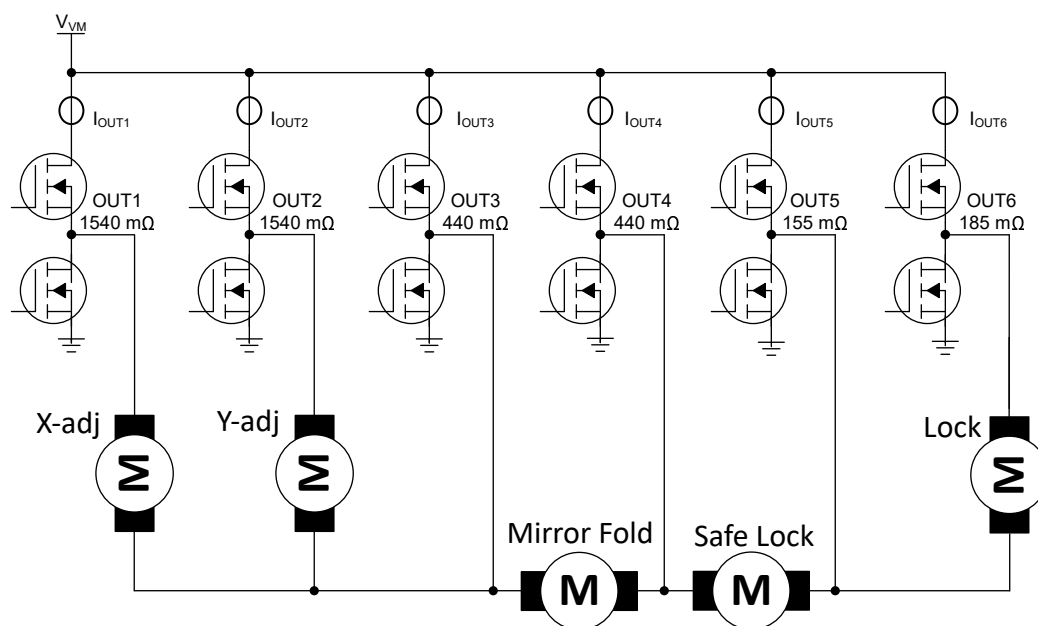


图 7-11. 适用于多达五个电机的半桥配置 (后视镜和锁定)

下图显示了仅后视镜负载的配置：

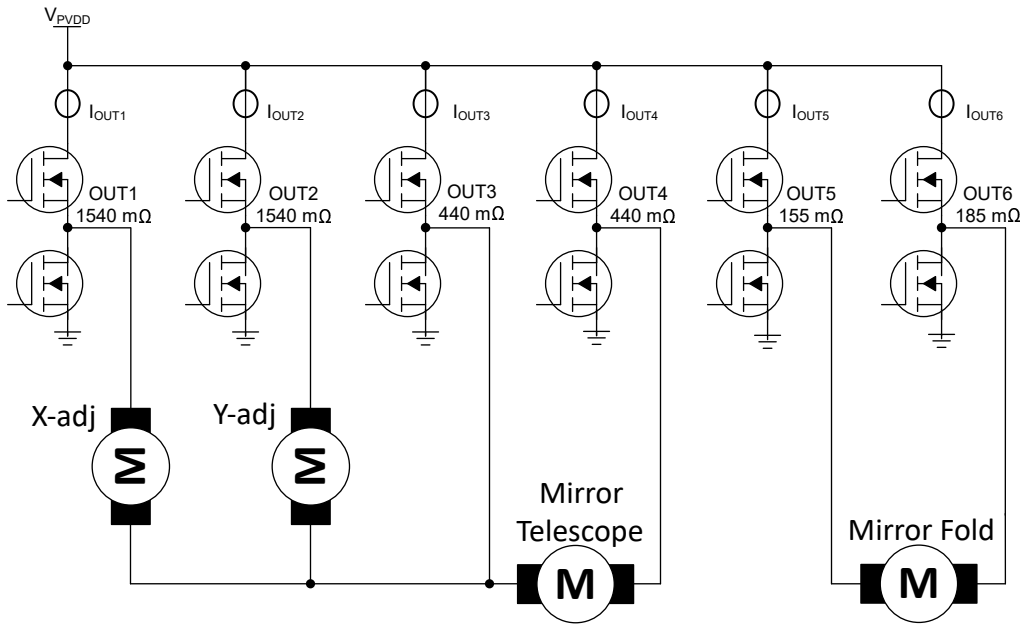


图 7-12. 适用于多达四个电机的半桥配置 (仅后视镜)

7.4.4.1 半桥控制

半桥驱动器可以在两种模式下进行控制，以支持通过 PWM 输入引脚或 SPI 寄存器控制的控制方案。半桥驱动器还具有配置寄存器 (HB_OUT_CNFG1 和 HB_OUT_CNFG2)，用于使能半桥控制并设置控制模式 (PWM 或 SPI)。

半桥可配置为由来自 PWM1 或 PWM2 引脚的输入信号进行控制。输入到 PWM1 引脚的信号可以在内部多路复用到半桥、高侧驱动器和加热器驱动器。来自 PWM2 引脚的 PWM2 控制仅适用于半桥。每个半桥驱动器的压摆率都可以在 HB_SR_CNFG 中配置。

下面显示了配置表。请注意，OUT5 和 OUT6 在 HB_OUT_CNFG1 中配置，OUT1 至 OUT4 在 HB_OUT_CNFG2 中配置：

表 7-22. OUTX_CNFG 半桥配置：

OUTX_CNFG[2]	OUTX_CNFG[1]	OUTX_CNFG[0]	OUTx	HS 导通	LS 导通
0	0	0	关闭	关闭	关闭
0	0	1	SPI 寄存器控制	OUTX_CTRL	OUTX_CTRL
0	1	0	PWM 1 互补控制	~PWM1	PWM1
0	1	1	PWM 1 LS 控制	关闭	PWM1
1	0	0	PWM 1 HS 控制	PWM1	关闭
1	0	1	PWM 2 互补控制	~PWM2	PWM2
1	1	0	PWM 2 LS 控制	关闭	PWM2
1	1	1	PWM 2 HS 控制	PWM2	关闭

当半桥配置为 SPI 寄存器控制 (OUTx_CNFG = 01b) 时，半桥高侧和低侧 MOSFET 可以在寄存器 HB_CTRL 中通过位 OUTx_CTRL 单独控制。半桥输出的控制真值表如下所示：

表 7-23. 半桥驱动器控制

OUTx_CTRL (OUT1-6) 位	配置	说明
00	关闭	半桥控制关闭
01	HS 导通	高侧 MOSFET 导通

表 7-23. 半桥驱动器控制 (续)

OUTx_CTRL (OUT1-6) 位	配置	说明
10	LS 导通	低侧 MOSFET 导通
11	RSVD	保留。

只要 SPI 通信可用，就可以通过写入这些位来更改半桥控制模式。此更改会立即反映出来。

当半桥配置为 PWM 运行 (OUTx_CNFG = 01xb、10xb 或 11xb) 时，输入可接受用于 100% 或 PWM 驱动模式的静态或脉宽调制 (PWM) 电压信号。

在开关半桥上的高侧和低侧 FET 之间转换时，该器件会自动生成所需的死区时间。该时序基于内部 FET 栅源电压。无需外部时序。该方案提供最短的死区时间，同时防止击穿电流。

7.4.4.2 OUT1 和 OUT2 高侧驱动器模式

通过设置 HB_OUT_CNFG2 寄存器中的 OUT1_MODE 和 OUT2_MODE 位，可以将 OUT1 和 OUT2 2 个半桥配置为高侧驱动器。当 OUTx_MODE 设置为 1b 时，相应的输出在高侧模式下运行。

在高侧驱动器配置中，OUT1 和 OUT2 输出仅由内部 PWM 发生器控制。通过将 OUT1_CNFG 和 OUT2_CNFG 配置为 xx1b 来启用该控制。将这些位设置为 xx0b 会禁用输出 OUT1 和 OUT2。

配置为高侧模式时，可以使用 HB_ITRIP_FREQ 寄存器中的 PWM_OUT1_FREQ 和 PWM_OUT2_FREQ 位对 OUT1 和 OUT2 的 PWM 频率进行编程。OUT1_DC 和 OUT2_DC 位配置从内部 PWM 发生器到最高值 1022 (99.8% 占空比) 的占空比控制。

表 7-24. 高侧驱动器模式下的 OUT1 或 OUT2 PWM 频率

PWM_OUTx_FREQ	PWM 频率 (Hz)
00b	108
01b	217
10b	289
11b	434

与半桥模式相同的保护和诊断功能在高侧模式下适用于 OUT1 和 OUT2。

7.4.4.3 半桥寄存器控制

半桥默认禁用，一旦配置为在 SPI 寄存器控制模式下运行，任何高侧或低侧均可通过在 HB_CTRL 寄存器的 OUTx_CTRL 位中配置高侧 (HS_ON) 和低侧 (LS_ON) 的单独使能位来启用。

当将两个半桥 (OUT1/OUT2、OUT3/OUT4、OUT5/OUT6) 连接为半桥 X (OUTX) 和半桥 Y (OUTY) 时，可以此为例如。特定半桥的高侧和低侧使能位配置为在正向模式、反向模式、制动模式和滑行模式下驱动电机，如下所示：

表 7-25. 电机运行 (电机连接在 OUTX 和 OUTY 之间)

nSLEEP	半桥 X HS	半桥 X LS	半桥 Y HS	半桥 Y LS	OUTX	OUTY	
0	X	X	X	X	Z	Z	睡眠
1	0	0	0	0	Z	Z	滑行
1	HS_ON = 1	LS_ON = 0	HS_ON = 0	LS_ON = 1	H	L	正向
1	HS_ON = 0	LS_ON = 1	HS_ON = 1	LS_ON = 0	L	H	反向
1	HS_ON = 0	LS_ON = 1	HS_ON = 0	LS_ON = 1	L	L	制动 (低侧)

表 7-25. 电机运行 (电机连接在 OUTX 和 OUTY 之间) (续)

nSLEEP	半桥 X HS	半桥 X LS	半桥 Y HS	半桥 Y LS	OUTX	OUTY	
1	HS_ON = 1	LS_ON = 0	HS_ON = 1	LS_ON = 0	H	H	制动 (高侧)

7.4.4.4 半桥 ITRIP 调节

器件半桥具有称为 ITRIP 的可选固定频率负载电流调节功能。这是通过将有源输出电流与由 [OUTx_ITRIP_LVL](#) 确定的配置电流阈值进行比较来实现的。OUT1-2 有两个可能的 ITRIP 电流阈值，OUT3-6 也有三个电流阈值选项。ITRIP 阈值、使能和时序设置是在 [HB_ITRIP_CONFIG](#)、[HB_ITRIP_FREQ](#) 和 [HB_ITRIP_DG](#) 中为每个半桥单独设置的。

由于此器件具有多个可在任何给定时间使能的集成驱动器，因此存在续流配置，旨在减少 ITRIP 半桥调节期间的功耗。与异步整流 (二极管) 相比，同步整流 (MOSFET) 的功耗更低。半桥续流可在非同步 (无源续流) 和同步整流 (有源续流) 之间配置。ITRIP 调节期间半桥的同步整流通过设置配置寄存器 [HB_OUT_CNFG1](#) 中的 [NSR_OUTx_DIS](#) 位来使能。

ITRIP 检测在每个半桥的高侧和低侧 MOSFET 上完成，并由内部控制消隐。

可配置的 ITRIP 时序参数为频率和抗尖峰脉冲。下表汇总了 ITRIP 配置选项。

表 7-26. 半桥 ITRIP 同步整流设置

NSR_OUTx_DIS	ITRIP 半桥关断时间响应
0b	高阻态
1b	互补 MOSFET 导通

表 7-27. 半桥的 ITRIP 电流阈值

半桥	典型 ITRIP 电流阈值	OUTx_ITRIP_LVL
OUT6	6.2A	10b
	5.4A	01b
	2.3A	00b
OUT5	7.6A	10b
	6.6A	01b
	2.9A	00b
OUT3 和 OUT4	3.4A	10b
	2.5A	01b
	1.3A	00b
OUT1 和 OUT2	0.875A	1b
	0.7A	0b

表 7-28. ITRIP 时序 - 抗尖峰脉冲选项

抗尖峰脉冲时间	OUTx_ITRIP_DG
2 μ s	00b
5 μ s	01b
10 μ s	10b
20 μ s	11b

表 7-29. ITRIP 时序 - 频率选项

ITRIP 频率	OUTx_ITRIP_FREQ
20kHz	00b
10kHz	01b
5kHz	10b
2.5kHz	11b

备注

如果需要 20kHz 的 ITRIP 频率，建议使用最短的抗尖峰脉冲时间 (2 μ s)。

ITRIP 调节的步骤如下：

- 使能半桥的低侧或高侧。使能半桥时，会出现第一个 ITRIP 时钟边沿。
- 如果在低侧或高侧超过 ITRIP 限制，则器件等待的时间超过抗尖峰脉冲时间 $t_{DG_ITRIP_HB}$ 。
- 如果在抗尖峰脉冲时间后仍然超过 ITRIP 限制，则半桥会进入 Hi-Z 状态或在 ITRIP 周期的剩余时间内导通相反 MOSFET，具体取决于 **NSR_OUTx_DIS** 位设置。ITRIP 状态位设置，且调节环路重新启动。
- 如果 **NSR_OUTx_DIS** = 1b (使能同步整流)，则会监控流经使能的 MOSFET 的电流是否发生电流反转。如果检测到电流反转，半桥输出在 ITRIP 周期的剩余时间内为 Hi-Z。

同步整流或续流功能通过设置配置寄存器 **HB_OUT_CNFG1** 中的 **NSR_OUTx_DIS** 位来使能。当 **NSR_OUTx_DIS** = 0b 时，如果任一 MOSFET 上发生 ITRIP，则半桥会进入 Hi-Z 状态。如果 **NSR_OUTx_DIS** = 1b，则当任一 MOSFET 上发生 ITRIP 时，都会使能相反的 MOSFET。

例如，**NSR_OUTx_DIS** = 1b 且 **OUTx_CNFG** = 101b 或 010b，以配置为互补模式。如果 PWM 输入将 HS MOSFET 设置为导通，并且在 HS MOSFET 上达到 ITRIP，则 LS MOSFET 会在 ITRIP 周期的剩余时间内导通。HS MOSFET 在周期结束时导通。如果 PWM 输入在 ITRIP 周期内发生变化，则 ITRIP 计数器会复位，并且在 LS MOSFET 导通时，ITRIP 调节将激活。

如果使能了同步整流并且在发生 ITRIP 时 MOSFET 导通，则会监控电流以检测电流反转或过零情况。高侧和低侧 MOSFET 上都存在过零检测。如果在 ITRIP 调节期间检测到的负载电流达到 0A 的时间长于抗尖峰脉冲时间，则半桥输出会在 ITRIP 周期的剩余时间内变为 Hi-Z 状态。过零抗尖峰脉冲时间与 ITRIP 抗尖峰脉冲时间相同。

下图显示了配置 **OUTx_ITRIP_LVL**、**NSR_OUTx_DIS**、**HB_ITRIP_FREQ**、**HB_TOFF_SEL** 和 **HB_ITRIP_DG** 后半桥的 ITRIP 行为：

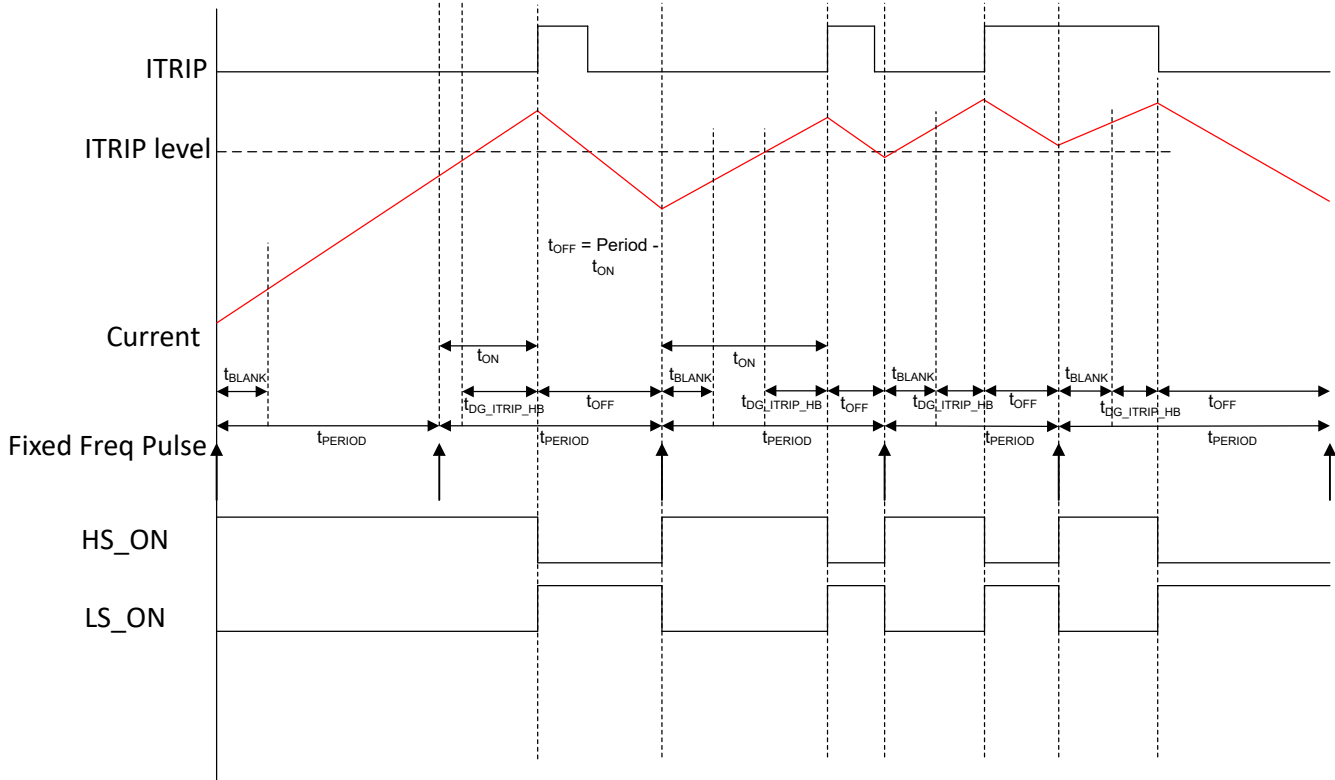


图 7-13. 半桥的固定频率 ITRIP 电流调节

只要 SPI 通信可用，就可以通过写入 `OUTx_ITRIP_LVL` 位随时更改 ITRIP 设置。此更改会立即反映在器件行为中。

如果半桥配置为 PWM 控制和 ITRIP，则在达到 ITRIP 时，行为与 SPI 寄存器控制相同，但现在的输入来自配置的 PWM 引脚。

根据 `HB_ITRIP_FREQ` 寄存器中的 `HB_TOFF_SEL` 位强制执行最短 t_{OFF} 时间。使能此设置时，其中周期 = $1/f_{PWM}$ ，如果 $(\text{周期} - t_{ON}) > t_{OFF_MIN}$ ，则 $t_{OFF} = (\text{周期} - t_{ON})$ ，如果 $(\text{周期} - t_{ON}) < t_{OFF_MIN}$ ，则 $t_{OFF} = t_{OFF_MIN}$ 。

例如，在 `HB_TOFF_SEL = 01b` 且最小 t_{OFF} 插入为 $T/2$ 的情况下。

1. 如果在占空比超过 50% 时发生 ITRIP，则在 ITRIP 之后插入最小固定 $T/2$ 关断时间。相关的行为是 $t_{OFF} = T/2$ 。
2. 如果在占空比未超过 50% 时发生 ITRIP，则相关的行为是 $t_{OFF} = (\text{周期} - t_{ON})$ 。

表 7-30. 最小 t_{OFF} 时间选项

<code>HB_TOFF_SEL</code>	强制执行最短 t_{OFF}
00b	禁用，零
01b	$T_{OFF} = T/2$ ，50% T
10b	$T_{OFF} = T/4$ ，25% T
11b	$T_{OFF} = T$

7.4.4.5 半桥保护和诊断

半桥驱动器具有过流保护功能。该器件还提供导通状态和关断状态负载监控。故障信号通过寄存器 `HB_STATX` 进行传输。

7.4.4.5.1 半桥关断状态诊断 (OLP)

当在寄存器 **HB_OUT_CNFGx** 中禁用半桥时，用户可以使用关断状态诊断来确定一对半桥上的阻抗。通过此诊断，可以被动检测以下故障情况：

- 输出对 VM 或 GND 短路 $< 1000 \Omega$
- 对于高侧负载，开路负载 $> (\text{最小 } R_{\text{OPEN_HB}})$ ， $V_M = 13.5V$

表 7-31. 关断状态开路负载阈值

器件	最小 $R_{\text{OPEN_HB}}$
DRV8000-Q1	35Ω
DRV8000E-Q1	320Ω
DRV8001-Q1	320Ω
DRV8002-Q1	35Ω

备注

无法通过此诊断检测**负载短路**。然而，如果在输出被主动驱动时发生过流故障 (OCP)，用户可以从逻辑上推断出这一点，但在输出被禁用时，OLP 诊断不会报告任何故障。当输出被主动驱动时发生 OCP，而输出被禁用时发生 OLP，这两种情况的同时出现意味着终端短路（在选定的输出节点上存在短路）。

- 用户可以配置以下组合
 - OUTx 上的内部上拉电阻 ($R_{\text{OLP_PU}}$)
 - OUTx 上的内部下拉电阻 ($R_{\text{OLP_PD}}$)
 - 比较器基准电平
- 该组合由 **HB_OL_CNFG1** 寄存器中的 **HB_OLP_CNFG** 位决定。
- 要诊断的半桥对由 **HB_OL_CNFG1** 寄存器中的 **HB_OLP_SEL** 位决定。
- 关断状态诊断比较器输出在 **HB_STAT2** 寄存器中的 **HB_OLP_STAT** 位上可用。输出不会被锁存。
- 用户需要切换所有的组合并在比较器输出稳定后记录状态位输出。
- 根据输入组合和状态寄存器用户，可以判断输出是否有故障。

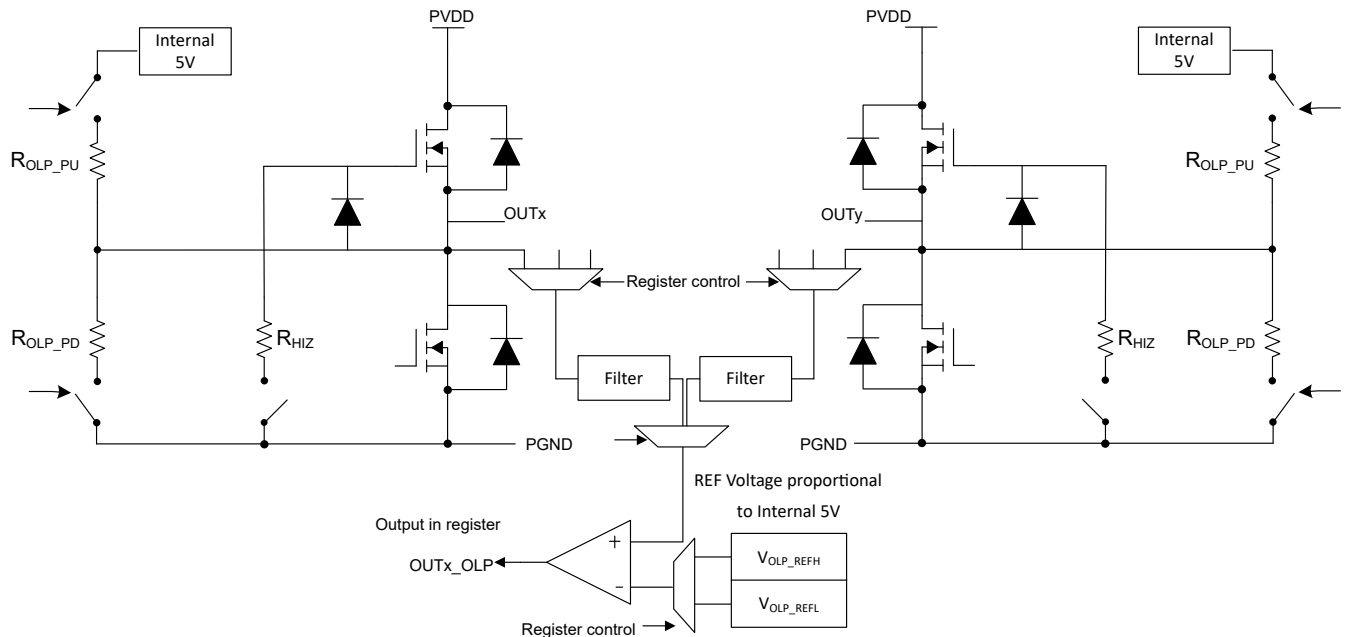


图 7-14. 关闭状态 (无源) 诊断

以下输出、下拉/上拉和 VREF 组合如下所示：

表 7-32. 关断状态输出上拉/下拉和 VREF 选项

HB_OLP_CNFG	说明
00b	OLP 关断
01b	使能 X 上拉, 使能输出 Y 下拉, 选择输出 Y, VREF 低电平
10b	使能 X 上拉, 使能输出 Y 下拉, 选择输出 X, VREF 高电平
11b	使能 X 上拉, 使能输出 Y 上拉, 选择输出 Y, VREF 低电平

无故障场景与故障场景的 OLP 组合和真值表如表 7-33 所示。为了使诊断激活并有效, 寄存器 HB_OUT_CNFGx 中的 OUTx_CNFG 位中的所有半桥配置都必须为零 (禁用)。

表 7-33. 关断状态诊断控制表

用户输入		OLP 设置				HB_OLP_STAT			
HB_OLP_CNFG	nSLEEP	OUTX	OUTY	CMP REF	所选输出	正常	开路	GND 短路	VM 短路
01b	1	R_OLP_PU	R_OLP_PD	V_OLP_REFL	OUTY	1b	0b	0b	1b
10b	1	R_OLP_PU	R_OLP_PD	V_OLP_REFH	OUTX	0b	1b	0b	1b
11b	1	R_OLP_PD	R_OLP_PU	V_OLP_REFL	OUTY	1b	1b	0b	1b

以下半桥对关断状态组合和选择值如下所示。

备注

如果使能了任何半桥, 则会自动禁用所有半桥 OLP 位, 器件结束关断状态诊断。

表 7-34. OUTx 和 OUTy 配置

HB_OLP_SEL	选择 OUTX 和 OUTY 对
0000b	无输出
0001b	OUT1 和 OUT2
0010b	OUT1 和 OUT3
0011b	OUT1 和 OUT4
0100b	OUT1 和 OUT5
0101b	OUT1 和 OUT6
0110b	OUT2 和 OUT3
0111b	OUT2 和 OUT4
1000b	OUT2 和 OUT5
1001b	OUT2 和 OUT6
1010b	OUT3 和 OUT4
1011b	OUT3 和 OUT5
1100b	OUT3 和 OUT6
1101b	OUT4 和 OUT5
1110b	OUT4 和 OUT6
1111b	OUT5 和 OUT6

7.4.4.5.2 半桥开路负载检测

当器件处于激活状态并等待驱动命令时，半桥 OUT1 - OUT6 会存在开路负载检测环路。检测方案按顺序检查每个半桥输出的每个高侧和低侧的开路负载状态，并在寄存器 HB_STAT2 的 OUTx_xx_OLA 位和寄存器 IC_STAT1 的 WARN 位中报告状态。

在待机或睡眠模式下，控制环路从 OUT1 开始检查开路负载状态，方法是在完成开路负载滤波时间后，将电流与该半桥的欠流阈值进行比较。在 PWM 模式下运行时，可以使用寄存器 HB_OL_CNFG2 中的 OUTx_OLA_TH 位将该延迟配置为 32、128、512 或 1024 个 PWM 周期。回读需要一个额外的周期，例如，如果 OUTx_OLA_TH 配置为 32 个周期，则要读回的值在第 33 个周期结束时可用。如果仅使用 EN/DIS (无 PWM 开关) 驱动输出，则开路负载检测延迟为 10ms。

表 7-35. 开路负载检测周期延迟

OUTx_OLA_TH	延迟周期计数
00b	32
01b	128
10b	512
11b	1024

若在周期计数阈值结束时检测到开路负载，或发生 10ms 超时，则报告 OUTx_HS_OLA/OUTx_LS_OLA 位。如果在配置的周期计数结束后仍未检测到开路负载，则环路会移至下一个半桥。环路继续检查每个输出，直至 OUT6，然后返回到 OUT1 以重新启动 OLA 环路。为了使开路负载检查有效，必须使能半桥开路负载检测 (OUTx_OLA = 1b)，并且不得禁用输出 OUTx_CNFG。下图显示了 OLA 方案：

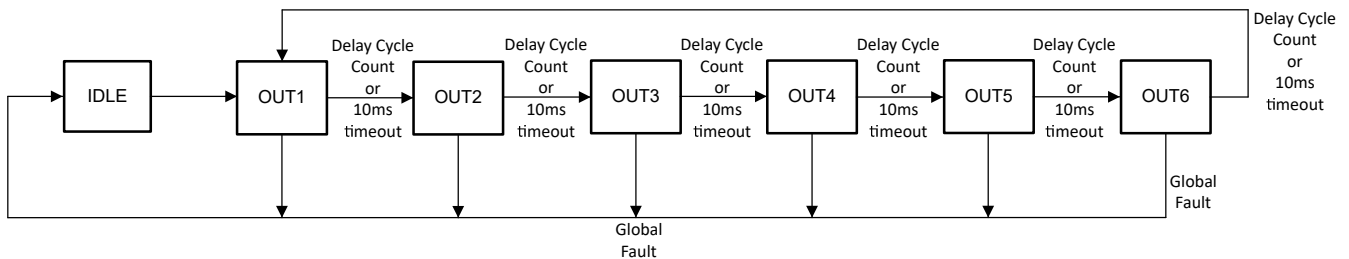


图 7-15. 半桥开路负载有源检测

如果满足以下三个条件中的任何一个，则会跳过任何给定的半桥：

1. OUTx 已禁用 (OUTx_CNFG = 00b)。
2. 半桥的开路负载检测未使能 (OUTx_OLA = 0b)。
3. OUTx 关断超过 10ms
4. HS_OLA 和 LS_OLA 已被检测到并标记出来，或者 OUTx 上出现其他故障情况 (过流，过热)

在没有 PWM 的情况下使能所有半桥 OUTx 时，遍历所有半桥的总环路时间最多可能需要 60ms。当单独或按顺序驱动半桥时，环路会在 10ms 或更快的时间内检测到开路负载 (取决于 EN 或 PWM 控制频率)。如果使用低频外部 PWM 信号驱动半桥，则输出的关断时间会超过 10ms 的开路负载检测窗口，因此半桥将在超时结束或 PWM 周期数少于 10ms 时报告状态并继续运行。

7.4.4.5.3 半桥过流保护

当半桥处于激活状态时，每个 MOSFET 上的模拟电流保护电路会在硬短路事件期间关断 MOSFET。如果输出电流超过过流阈值 I_{OCP_OUTX} 且持续时间超过 $t_{DG_OCP_HB}$ ，则会检测到过流故障。相应的输出为 Hi-Z (锁存行为)，故障被锁存到寄存器 (HB_STAT1) 中。如果 $V_{PVDD} >$ 在 PVDD_OV_MODE 中配置的 V_{PVDD_OV} ，则会禁用半桥。

对于半桥驱动器的过流抗尖峰脉冲时间 $t_{DG_OCP_HB}$ ，下表汇总了四个过流抗尖峰脉冲选项。

表 7-36. 半桥过流抗尖峰脉冲

OUTx_OCP_DG	电压限值	抗尖峰脉冲时间
00b	$V_{PVDD} < V_{PVDD_OV}$	6 μ s
01b	$V_{PVDD} < V_{PVDD_OV}$	10 μ s
10b	$V_{PVDD} < V_{PVDD_OV}$	15 μ s
11b	$V_{PVDD} < 20V$	60 μ s
	$V_{PVDD} > 20V$	15 μ s

要重新激活驱动器，必须首先由 MCU 通过读取状态寄存器在寄存器中清除故障。下图显示了半桥的过流行为：

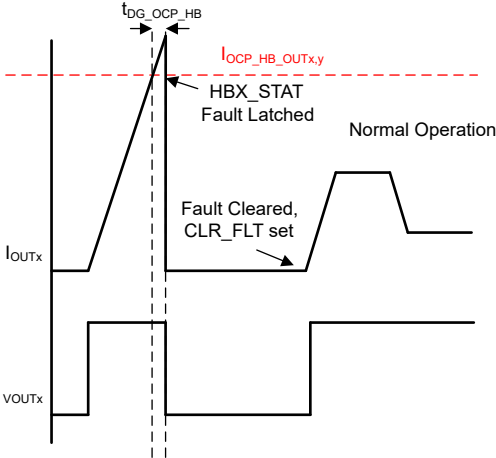


图 7-16. 半桥的过流行为

7.4.5 检测输出 (IPROPI)

该器件在 IPROPI 引脚上具有一个用于电流检测、 V_{PVDD} 监控和芯片温度监控的输出。此信息可用于负载的状态或调节（在 OUTx 引脚上），检查芯片温度或提供本地电机供电电压。通过集成此类功能，无需使用多个外部检测电阻器或检测电路，有助于减小系统尺寸，降低系统的成本和复杂程度。

负载电流通过使用无分流器的高侧电流镜像拓扑来检测。IPROPI 输出电流与已使能的驱动器 (OUTx) 的瞬时电流成固定比率 A_{IPROPI} 。热仪表组输出来自对应区域温度检测电路。本地电机电源 PVDD 检测和温度检测通过 IPROPI 电阻器转换为 IPROPI 引脚上的电流输出，从而实现 5V 和 3.3V ADC 引脚的可扩展输出电压。

对于任何 IPROPI 检测输出，所选标度（负载电流、电压或温度）的最大值由 2mA 的最大 IPROPI 输出电流表示。例如，如果在驱动 8A 负载（最小驱动器 OCP）时选择 OUT5 IPROPI，则预期的 IPROPI 输出电流为 2mA。如果负载电流略高于最小驱动器 OCP，则无法验证 IPROPI 输出电流是否遵循 IPROPI 电流检测比，在某些情况下可能会发生 OCP 关断。

位 IPROPI_SEL 定义了哪些输出将多路复用到 IPROPI 引脚，控制值如下表所示：

表 7-37. IPROPI_SEL 选项

IPROPI_SEL	输出
00000b	无输出
00001b	OUT1 电流检测
00010b	OUT2 电流检测
00011b	OUT3 电流检测
00100b	OUT4 电流检测
00101b	OUT5 电流检测
00110b	OUT6 电流检测

表 7-37. IPROPI_SEL 选项 (续)

IPROPI_SEL	输出
00111b	OUT7 电流检测
01000b	OUT8 电流检测
01001b	OUT9 电流检测
01010b	OUT10 电流检测
01011b	OUT11 电流检测
01100b	OUT12 电流检测
01101b	RSVD
01110b	RSVD
01111b	RSVD
10000b	V _{PVDD} 检测标称范围 (5V - 22V)
10001b	热仪表组 1
10010	热仪表组 2
10011	热仪表组 3
10100	热仪表组 4
10101	V _{PVDD} 检测高范围 (20V 至 32V)

下图显示了可选 IPROPI 输出的简单方框图：

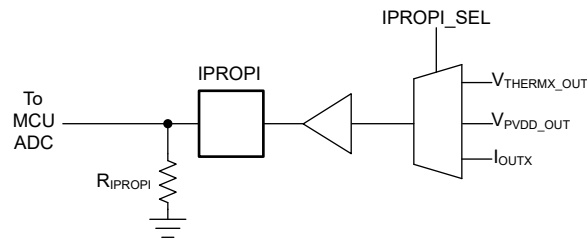


图 7-17. IPROPI 输出电路

IPROPI 复位、消隐和稳定时间：从上表中使用 [IPROPI_SEL](#) 位在 IPROPI 输出选项之间进行选择时，IPROPI 输出首先会在 5.5 μs 内复位为 0V。对于任何 IPROPI 输出选择或转换，都会发生此复位。为了防止误读，在打开任何驱动器或检测输出后，IPROPI 上的信号将被消隐，直至电路稳定，对于高侧驱动器，大约需要 60 μs。

电流 (I_{OUTX}) 检测：对于电流输出，IPROPI 输出模拟电流根据 A_{IPROPI} 按比例调整，如下所示：

$$I_{IPROPI} = I_{OUTX} / A_{IPROPI} \quad (1)$$

PVDD 检测：对于 PVDD 电压检测输出，有两个范围：

- 标称范围：5V - 22V，其中 IPROPI 输出电流为 V_{PVDD}/11,000
- 高范围：20V - 32V，其中 IPROPI 输出电流为 V_{PVDD}/16,500

例如：

- 为标称 PVDD 范围 1 (IPROPI_SEL = 10000b) 选择 [IPROPI_SEL](#)
- V_{PVDD} 为 13.5V
- I_{IPROPI} = 1.2mA

PVDD 检测故障行为：IPROPI PVDD 电压检测输出有效，当 V_{PVDD} 高于 PVDD UV 阈值且 V_{DVDD} 高于建议的最小工作电压时可用。

如果 V_{PVDD} 高于 PVDD OV 阈值，则仍支持 PVDD 检测输出。但是，在 $V_{PVDD} > 22V$ 以上时，无法验证标称范围 (5V-22V) IPROPI PVDD 检测输出。高范围 IPROPI PVDD 检测输出比为 1/16,500，在 20V 至 32V 范围内有效，但无法在 V_{PVDD} 为 32V 以上的情况下进行验证。

PVDD 检测不可用的故障：

- 电荷泵欠压 (VCP_UV)
- 配置为全局关断时的热关断 (默认)

温度检测输出：IPROPI 输出还提供四个热仪表组温度中任意一个的电流表示。该设计旨在用于测试和评估，但不支持在器件运行时使用。

IPROPI 输出电流可用的最高内部温度为 195°C，此时 IPROPI 输出电流为 1.94mA。IPROPI 电流输出根据 -40°C 至 195°C 的温度范围进行调节。IPROPI 输出电流的计算公式为：

$$I_{IPROPI} = \alpha + \beta \times t$$

其中， α 是大约等于 1.49mA 的失调电压， β 是 2.24 $\mu A/^{\circ}C$ ，“t”是温度。若要转换回温度，求解温度可得：

$$t = (I_{IPROPI} - \alpha) / \beta$$

根据 R_{IPROPI} 上生成的电压：

$$t = ([V_{IPROPI} / R_{IPROPI}] - \alpha) / \beta$$

例如，当仪表组温度为 0°C 时，IPROPI 输出电流为 1.49mA。在 145°C 时，IPROPI 输出电流为 1.81mA。

为了产生比例电压 V_{IPROPI} ，IPROPI 引脚必须通过外部电阻器 (R_{IPROPI}) 接地。这样即可将 IPROPI 电流作为应用中的 R_{IPROPI} 电阻器上的压降进行测量，以利用控制器 ADC 的整个量程。

选择 IPROPI 电阻值时，请注意最大工作 IPROPI 输出电压为 4.7V。该值考虑了 IPROPI 的 10% 输出误差，在最大检测值（例如驱动器的最大负载电流）下，将 IPROPI 输出电压驱动为 5.3V。要保持低于该电压，请使用小于 2.35k Ω 的电阻值，因为 2mA 电流流经 2.35k Ω 电阻时的压降约为 4.7V。考虑到 IPROPI 的 10% 输出误差，如果需要 3.3V 的 MCU 电压，电阻将保持在 MCU 绝对最大电压以下。

7.4.6 保护电路

7.4.6.1 故障复位 (CLR_FLT)

DRV8001-Q1 提供了特定序列来清除驱动器的故障条件并恢复运行。此功能通过 CLR_FLT 寄存器位提供。若要清除故障报告，必须在故障条件消失后对 CLR_FLT 寄存器位进行置位。置位后，驱动器将清除故障并复位 CLR_FLT 寄存器位。

7.4.6.2 DVDD 逻辑电源上电复位 (DVDD_POR)

在任何时候，如果 DVDD 引脚上的输入逻辑电源电压低于 V_{DVDD_POR} 阈值的时间超过 $t_{DVDD_POR_DG}$ 时间，或 nSLEEP 引脚被置为低电平，则器件会进入其非运行状态，从而禁用栅极驱动器，电荷泵、OUTx 输出和保护监控器。当 DVDD 欠压条件消失或 nSLEEP 引脚被置位为高电平后，器件将恢复正常运行。在 DVDD 上电复位 (POR) 之后，POR 寄存器位会被置位，直到发出 CLR_FLT。

7.4.6.3 PVDD 电源欠压监测器 (PVDD_UV)

在任何时候，如果 PVDD 引脚上的电源电压低于 V_{PVDD_UV} 阈值的时间超过 $t_{PVDD_UV_DG}$ 时间，则 DRV8001-Q1 会检测到 PVDD 欠压条件。检测到欠压条件后，将使能栅极驱动器下拉电阻，禁用电荷泵，所有 OUTx 输出被禁用，并且 FAULT 寄存器位和 PVDD_UV 寄存器位会被置位。

PVDD 欠压监控器可以在通过 PVDD_UV_MODE 寄存器设置进行设定的两种不同模式下执行恢复。

- **锁存故障模式：**欠压条件消失后，仍会锁存故障状态且电荷泵保持禁用状态，直到发出 CLR_FLT。
- **自动恢复模式：**欠压条件消失后，FAULT 寄存器位将自动清零，且输出端重新使能。在发出 CLR_FLT 之前，PVDD_UV 寄存器位将保持锁存状态。

7.4.6.4 PVDD 电源过压监测器 (PVDD_OV)

在 DRV8001-Q1 中，有两个 V_{PVDD_OV} 阈值，包括一个低阈值和一个高阈值。过压响应选项取决于配置的驱动器输出（高侧、EC、加热器驱动器、半桥驱动器）。IC_STAT1 中有两个可用的故障状态位 PVDD_OV_22V 和 PVDD_OV_28V。

PVDD 过压监测器可以在通过 PVDD_OV_MODE 寄存器设置进行设定的两种不同模式下进行响应和恢复。

- **锁存故障模式 (0b)**：检测到过压条件后，所有驱动器都会被禁用，并且 FAULT 寄存器位以及 PVDD_OV_22V 或 PVDD_OV_28V 寄存器位会被置位。过压条件消失后，仍会锁存故障状态，直到发出 CLR_FLT。
- **自动恢复模式 (1b)**：检测到过压条件后，所有驱动器都会被禁用，并且 FAULT 寄存器位以及 PVDD_OV_22V 或 PVDD_OV_28V 寄存器位会被置位。过压条件消失后，FAULT 寄存器位将自动清零，且驱动器将自动重新启用。在发出 CLR_FLT 之前，PVDD_OV_22V 或 PVDD_OV_28V 寄存器位将保持锁存状态。

高侧、EC 和加热器驱动器过压故障 (PVDD_OV_22V)：

- 当 $V_{PVDD} >$ 低 V_{PVDD} 阈值电压 (22V) 时，高侧、EC 和加热器驱动器会关断。
- 在高侧、EC 和加热器驱动器 PVDD 过压行为表中定义了 PVDD_OV_22V 故障状态。
- 高侧、EC 和加热器驱动器输出不能使用 PVDD_OV_LVL 设置
- PVDD_OV_MODE 可设置为故障响应锁存故障或自动恢复模式。

表 7-38. 高侧、EC 和加热器驱动器 PVDD 过压行为

PVDD 电压	高侧、EC 和加热器驱动器	PVDD_OV_22V 状态	PVDD_OV_28V	FAULT
$V_{PVDD} < 22V$	正常运行	0b	不适用	0b
$V_{PVDD} > 22V$	关断	1b	不适用	1b

半桥过压故障 (PVDD_OV_22V 或 PVDD_OV_28V)：

- 半桥支持在 $V_{PVDD} >$ 低 V_{PVDD} 阈值电压 (22V) 时发出警告或关断，或在高 V_{PVDD} 阈值电压 (28V) 时触发关断。
- PVDD_OV_22V 具有使用寄存器 PVDD_OV_LVL 设置的可配置警告或故障条件，可用于这些驱动器输出，如半桥和栅极驱动器 PVDD 过压行为表中所定义。
- PVDD_OV_22V 的抗尖峰脉冲时间可通过 PVDD_OV_DG 寄存器设置进行调整。
- PVDD_OV_MODE 可设置为故障响应锁存故障或自动恢复模式。

表 7-39. 半桥和栅极驱动器 PVDD 过压行为

PVDD_OV_LVL	PVDD 电压	半桥和栅极驱动器	高侧、EC 和加热器驱动器	PVDD_OV_22V	PVDD_OV_28V	FAULT
0b	$V_{PVDD} < 22V$	正常运行	正常运行	0b	0b	0b
0b	$V_{PVDD} > 22V$	关断	关断	1b	0b	1b
1b	$V_{PVDD} < 22V$	正常运行	正常运行	0b	0b	0b
1b	$28V > V_{PVDD} > 22V$	正常运行，但有警告	关断	1b	0b	1b
1b	$V_{PVDD} > 28V$	关断	关断	1b	1b	1b

7.4.6.5 VCP 电荷泵欠压锁定 (VCP_UV)

在任何时候，如果 VCP 引脚上的电压低于 V_{VCP_UV} 阈值的时间超过 $t_{VCP_UV_DG}$ 时间，则 DRV8001-Q1 会检测到 VCP 欠压条件。检测到欠压条件后，所有输出均被禁用，并且 FAULT 寄存器位和 VCP_UV 寄存器位会被置位。

VCP 欠压监控器可以在通过 VCP_UV_MODE 寄存器设置进行设定的两种不同模式下执行恢复。

- **锁存故障模式**：此外，会在锁存故障模式下禁用电荷泵。欠压条件消失后，仍会锁存故障状态且电荷泵保持禁用状态，直到发出 CLR_FLT。

- **自动恢复模式：**欠压条件消失后，**FAULT** 寄存器位将自动清零，且驱动器将自动重新使能。在发出 **CLR_FLT** 之前，**VCP_UV** 寄存器位将保持锁存状态。

7.4.6.6 热仪表组

由于该器件上有多个多种类型的驱动器，因此芯片上有多个专用热传感器用于监控芯片上的关键模块温度。这些称为热仪表组的传感器中的每一个都可以测量特定器件模块的本地裸片温度。这些测量值可转换为 IPROPI 引脚上的输出电流，用于触发温度警告或关断超出可接受温度范围的特定仪表组或关断整个器件。

可以使用 IC_CFG1 寄存器中的 OTSD_MODE 位来配置器件对热仪表组警告的响应：

- 默认模式 (OTSD_MODE = 0b)：如果任何仪表组达到热关断阈值的时间超过 t_{OTSD_DG} ，则关断整个器件。
- 仪表组模式 (OTSD_MODE = 1b)：如果仪表组达到热关断阈值的时间超过 t_{OTSD_DG} ，则只关断该仪表组。

如下面的表和图中所示，有四个使用热仪表组定义的区域：

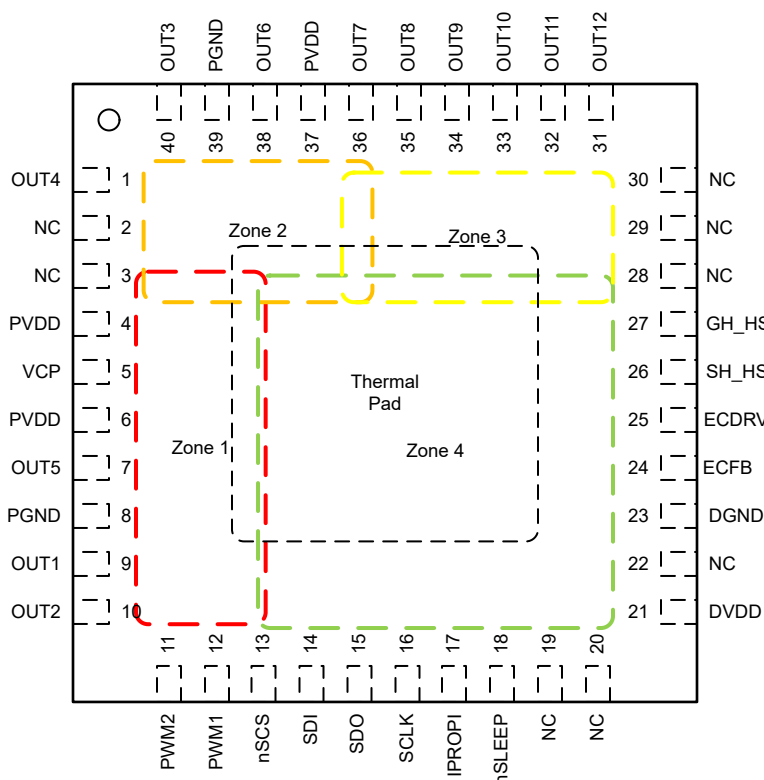


图 7-18. 热传感器区域

表 7-40. 热仪表组位置

热仪表组 1	热仪表组 2	热仪表组 3	热仪表组 4
OUT5、OUT1 和 OUT2	OUT3、OUT4 和 OUT6	高侧驱动器	全局驱动器和剩余驱动器

每个区域都有针对两个温度点的基于比较器的警告，即 120°C (低温) 和 140°C (高温)。位 ZONEX_OTW_X (L 或 H) 会被锁存到寄存器 IC_STAT2 中。每个警告都可以通过寄存器 IC_CNFG2 中的 ZONEX_OTW_X_DIS 位单独禁用。如果发生过热关断，则 ZONEX_OTSD 位会被锁存到寄存器 IC_STAT2 中。

7.4.6.7 看门狗计时器

该器件集成了一个可编程窗口型 **SPI 看门狗** 计时器，以验证外部控制器是否正在工，以及 **SPI 总线完整性** 是否受到监控。**SPI 看门狗** 计时器可通过 **WD_EN** **SPI 寄存器** 位启用。看门狗计时器默认处于禁用状态。看门狗计时器使能后，内部计时器开始递增计数。看门狗计时器通过将 **WD_RST** **SPI 寄存器** 反转来进行复位。此 **WD_RST** 必

须在下窗口时间和上窗口时间之间发出。如果检测到看门狗计时器故障，则器件响应可以配置为仅报告警告，或者报告故障并禁用所有驱动器。可以使用 **CLR_FLT** 命令清除看门狗故障。如果看门狗设置为禁用所有驱动器，则在发送 **CLR_FLT** 命令以消除看门狗故障条件后会启用驱动器。要在清除故障后重新启动看门狗，请使用 **WD_EN** 位禁用并重新启用看门狗。

7.4.6.8 故障检测和响应汇总表

故障事件	条件	模式	数字内核	电荷泵	驱动器	状态位	故障/警告	功能恢复	状态位恢复
SPI 时钟故障	SPI 时钟帧无效	锁存	有效	有效	有效	SPI_OK、SCLK_FLT、拒绝帧 SDO 帧上的 SPI_ERR	不适用	有效 SPI 帧	CLR_FLT
SPI 地址故障	地址超出范围	锁存	有效	有效	有效	SDO 帧中的 SPI_ERR	不适用	有效 SPI 帧	不适用
DVDD 上电复位	DVDD < VD_VDD_POR	不适用	复位	禁用	半有源下拉	POR	不适用	DVDD > VD_VDD_POR	CLR_FLT
PVDD 欠压	PVDD < VPVDD_UV	锁存	有效	禁用	下拉	PVDD_UV SDO 帧上的 OV/UV	FAULT	PVDD > VPVDD_UV 和 CLR_FLT	CLR_FLT
		自动	有效	禁用	下拉	PVDD_UV SDO 帧上的 OV/UV	FAULT	PVDD > VPVDD_UV	CLR_FLT
VCP 欠压	VCP < VVCP_UV	锁存	有效	禁用	下拉	VCP_UV SDO 帧上的 OV/UV	FAULT	VCP > VVCP_UV 和 CLR_FLT	CLR_FLT
		自动	有效	有效	下拉	VCP_UV SDO 帧上的 OV/UV	FAULT	VCP > VVCP_UV	CLR_FLT
PVDD 过压	PVDD_OV_LVL = 0 PVDD > 22V	锁存	有效	有效	下拉	PVDD_OV_22V SDO 帧上的 OV/UV	FAULT	PVDD < VPVDD_OV_LO 和 CLR_FLT	CLR_FLT
		自动	有效	有效	下拉	PVDD_OV_22V SDO 帧上的 OV/UV	FAULT	PVDD < VPVDD_OV_LO	CLR_FLT
	PVDD_OV_LVL = 1 28V > PVDD > 22V	锁存	有效	有效	EC、加热器和 HS 为下拉类型	PVDD_OV_22V SDO 帧上的 OV/UV	FAULT	PVDD < VPVDD_OV_LO 和 CLR_FLT	CLR_FLT
		自动	有效	有效	EC、加热器和 HS 为下拉类型	PVDD_OV_22V SDO 帧上的 OV/UV	FAULT	PVDD < VPVDD_OV_LO	CLR_FLT
	PVDD_OV_LVL = 1 PVDD > 28V	锁存	有效	有效	下拉	PVDD_OV_22V、PVDD_OV_28V SDO 帧上的 OV/UV	FAULT	PVDD < VPVDD_OV_LO 和 CLR_FLT	CLR_FLT
		自动	有效	有效	下拉	PVDD_OV_22V、PVDD_OV_28V SDO 帧上的 OV/UV	FAULT	PVDD < VPVDD_OV_LO	CLR_FLT
半桥过流故障 (OUT1-OUT6)	IOUTx > IOCPx	锁存	有效	有效	受影响的驱动器为 Hi-Z	HB、OUTx_HS_OCP、OUTx_LS_OCP	FAULT	IOUTx < IOCPx 和 CLR_FLT	CLR_FLT
半桥有源开路负载故障 (OUT1-OUT6)	IOUTx < IOLA_OUTx	锁存	有效	有效	有效	HB、OUTx_HS_OLA、OUTx_LS_OLA	WARN	IOUTx > IOLA_OUTx 和 CLR_FLT	CLR_FLT
高侧驱动器过流故障 (OUT7-OUT12)	OUTx_ITRIP_EN = 0 IOUTx > IOCx	锁存	有效	有效	受影响的驱动器为 Hi-Z	HS、ITRIP、OUTx_ITRIP_STAT	FAULT	IOUTx < IOCx 和 CLR_FLT	CLR_FLT
高侧驱动器 OUTx ITRIP (OUT7-OUT12)	OUTx_ITRIP_EN = 1 IOUTx > IOCx	锁存	有效	有效	有效	HS、ITRIP、OUTx_ITRIP_STAT	不适用	IOUTx < IOCx	CLR_FLT

故障事件	条件	模式	数字内核	电荷泵	驱动器	状态位	故障/警告	功能恢复	状态位恢复
高侧驱动器短路故障 (OUT7-12)	VOUTx < VSC_DET	锁存	有效	有效	受影响的驱动器为 Hi-Z	HS、OUTx_OCP	FAULT	VOUTx > VSC_DET 和 CLR_FLT	CLR_FLT
高侧驱动器开路负载故障 (OUT7-OUT12)	IOUTx < IOLDx	锁存	有效	有效	有效	HS、OUTx_OLA	WARN	IOUTx > IOLDx 和 CLR_FLT	CLR_FLT
ECFB 过压	ECFB_OV_MOD E=00b 或 11b VECFB_VECFB_OV_TH	禁用	有效	有效	有效	不适用	不适用	不适用	不适用
	ECFB_OV_MOD E=01b VECFB>VECFB_OV_TH	锁存	有效	有效	有效	EC_HEAT、ECFB_OV	不适用	不适用	CLR_FLT
	ECFB_OV_MOD E=10b VECFB>VECFB_OV_TH	锁存	有效	有效	EC 驱动器 Hiz	EC_HEAT、ECFB_OV	FAULT	VECFB<VECFB_OV_TH 和 CLR_FLT	CLR_FLT
ECFB 短路 (无源)	ECFB_DIAG=01b VECFB<VECFB_SC_TH	自动	有效	有效	不适用	EC_HEAT、ECFB_DIAG_STAT	不适用	VECFB > VECFB_SC_TH	不适用
ECFB 开路负载 (无源)	ECFB_DIAG=10b VECFB > VECFB_OLP_TH	自动	有效	有效	不适用	EC_HEAT、ECFB_DIAG_STAT	不适用	VECFB < VECFB_OLP_TH	不适用
ECFB 高于目标电压	VECFB>VECFB_HI	自动	有效	有效	有效	EC_HEAT、ECFB_HI	不适用	VECFB<VECFB_HI	不适用
ECFB 低于目标电压	VECFB<VECFB_LO	自动	有效	有效	有效	EC_HEAT、ECFB_LO	不适用	VECFB>VECFB_LO	不适用
ECFB 过流 (放电)	EC_FLT_MODE=0b IECFB>IOC_ECFB	锁存	有效	有效	ECFB Hi-Z	EC_HEAT、ECFB_OC	FAULT	IECFB<IOC_ECFB 和 CLR_FLT	CLR_FLT
ECFB 开路负载有源 (放电)	IECFB<IOL_ECFB_LS	锁存	有效	有效	有效	EC_HEAT、ECFB_OL	WARN	IECFB>IOL_ECFB_LS 和 CLR_FLT	CLR_FLT
加热器 VDS 过流故障	VHEAT_VDS > VDS_LVL_HEAT	锁存	有效	有效	加热器为下拉类型	EC_HEAT、HEAT_VDS	FAULT	VHEAT_VDS < VDS_LVL_HEAT 和 CLR_FLT	CLR_FLT
		周期	有效	有效	加热器为下拉类型	EC_HEAT、HEAT_VDS	FAULT	VHEAT_VDS < VDS_LVL_HEAT 且 (CLR_FLT 或 PWM)	CLR_FLT
		警告	有效	有效	有效	EC_HEAT、HEAT_VDS	WARN	不适用	CLR_FLT
		禁用	有效	有效	有效	不适用	不适用	不适用	不适用
加热器 VDS 开路负载故障	VSH_HS > VOL_HEAT	锁存	有效	有效	加热器为下拉类型	EC_HEAT、HEAT_OL	FAULT	VSH_HS < VOL_HEAT 和 CLR_FLT	CLR_FLT
区域 X 热警告	TJ > TOTW1、TOTW2	自动	有效	有效	有效	OTW、ZONEx_OTW_L、ZONEx_OTW_H	不适用	TJ < TOTW1、TOTW2	不适用
区域 X 热关断	TJ > TOTSD	锁存	有效	禁用	半有源下拉, Hi-Z	OTSD、ZONEx_OTSD	FAULT	TJ < TOTSD 且 CLR_FLT	CLR_FLT
看门狗	WD_FLT_M=0b, 无效访问或到期	警告	有效	有效	有效	WD_FLT	WARN	CLR_FLT 和 WD_EN 禁用并重新启用	CLR_FLT
看门狗	WD_FLT_M=1b, 无效访问或到期	锁存	有效	有效	下拉	WD_FLT	FAULT	CLR_FLT 和 WD_EN 禁用并重新启用	CLR_FLT

7.5 编程

7.5.1 串行外设接口 (SPI)

SPI 总线用于为 DRV8001-Q1 器件设置器件配置、工作参数，以及读取诊断信息。SPI 在外设模式下运行，并连接到控制器。SPI 输入数据 (SDI) 字中包含一个 24 位的字 (包括一条 8 位命令和 16 位数据)。用于读取命令的 SPI 输出数据 (SDO) 字中包含状态指示位，然后是正在访问的用于读取命令的寄存器数据。用于写入命令的 SDO 字包含故障状态，后跟写入寄存器中的现有数据。图 7-19 展示了 MCU 和 SPI 外设驱动器之间的数据序列。

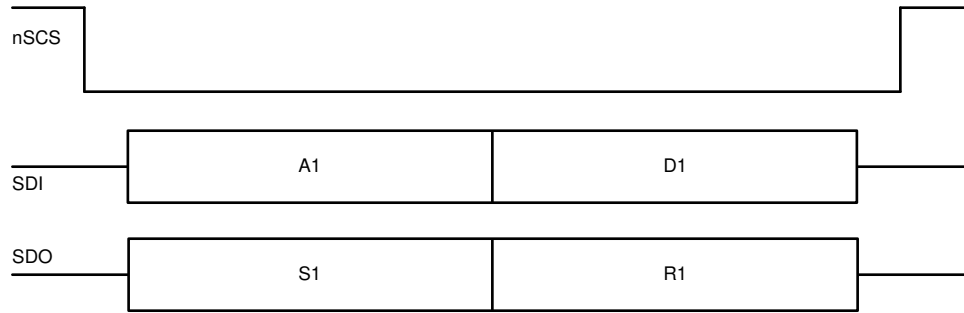


图 7-19. SPI 数据帧

有效帧必须满足以下条件：

- 当 nSCS 引脚从高电平转换为低电平，以及从低电平转换为高电平时，SCLK 引脚被拉至低电平。
- 在字之间，nSCS 引脚被拉至高电平。
- 当 nSCS 引脚被拉为高电平时，SCLK 和 SDI 引脚上的任何信号都将被忽略，并且 SDO 引脚处于高阻态。
- 数据会在 SCLK 下降沿被捕捉，并在 SCLK 上升沿传播。
- 最高有效位 (MSB) 最先移入和移出。
- 必须历经完整的 24 个 SCLK 周期，事务才有效。
- 如果发送到 SDI 引脚的数据字少于或多于 24 位，则会发生帧错误 (SCLK_FLT) 并且数据字会被忽略。
- 对于写命令，在 16 位命令数据之后，寄存器中要写入的现有数据会在 SDO 引脚上移出，先是故障状态字节，然后是 16 位数据。

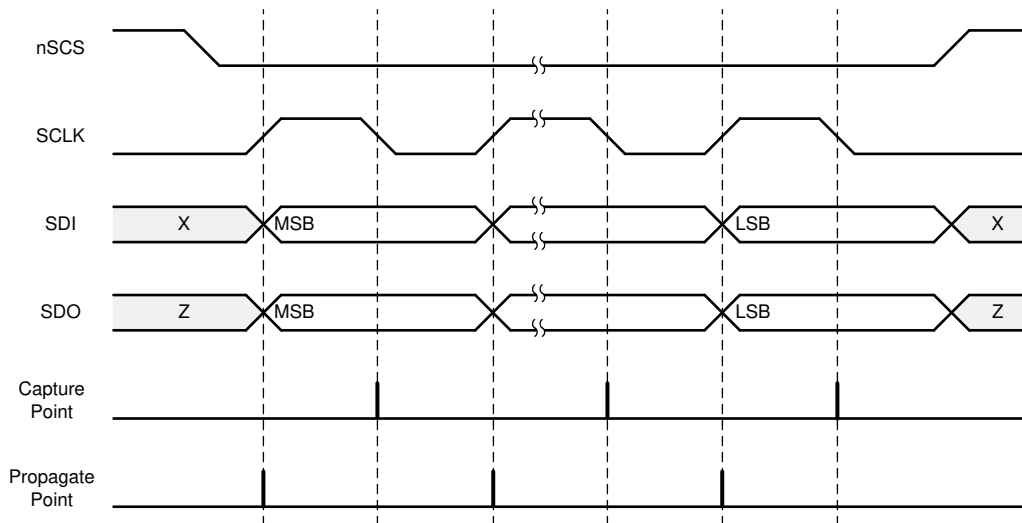


图 7-20. SPI 外设时序图

7.5.2 SPI 格式

SDI 输入数据的字长为 24 位，包含以下格式：

- MSB 位指示帧类型（对于标准帧，位 B23 = 0）。
- 1 个读取或写入位，W（位 B22，读取 = 0，写入 = 1）
- 6 个地址位，A（位 B21 至 B16）
- 16 个数据位，D（位 B15 到 B0）。对于读取操作，这些位通常设置为空值，而对于写入操作，这些位包含用于写入所寻址寄存器的数据值。

表 7-41. SDI 输入数据字格式

		R/W	地址						数据															
位	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
数据	0	W0	A5	A4	A3	A2	A1	A0	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

SDO 输出数据的字长为 24 位，IC 状态寄存器占前 8 位。报告字是所访问的寄存器的内容。

对于写命令 (W0 = 0)，响应字由故障状态指示位及随后寄存器中正在写入到的现有数据组成。

对于读命令 (W0 = 1)，响应字由故障状态指示位及随后寄存器中目前正在读取的数据组成。

表 7-42. SDO 输出数据字格式

	IC 状态								报告							
位	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8
数据	1	1	故障	WARN	OV_UV	DRV	OTSD	SPI_ERR	D15	D14	D13	D12	D11	D10	D9	D8
									D7	D6	D5	D4	D3	D2	D1	D0

- FAULT - 任何器件故障（全局或驱动器）的“或”关系
- WARN - 任何器件警告的“或”关系
- OV_UV - PVDD、VCP 过压和欠压状态的“或”关系
- DRV - 任何驱动器故障的“或”关系
- OTSD - 在发生过热关断时置位
- SPI_ERR - 当接收到错误数量的 SCLK 时置位

7.5.3 时序图

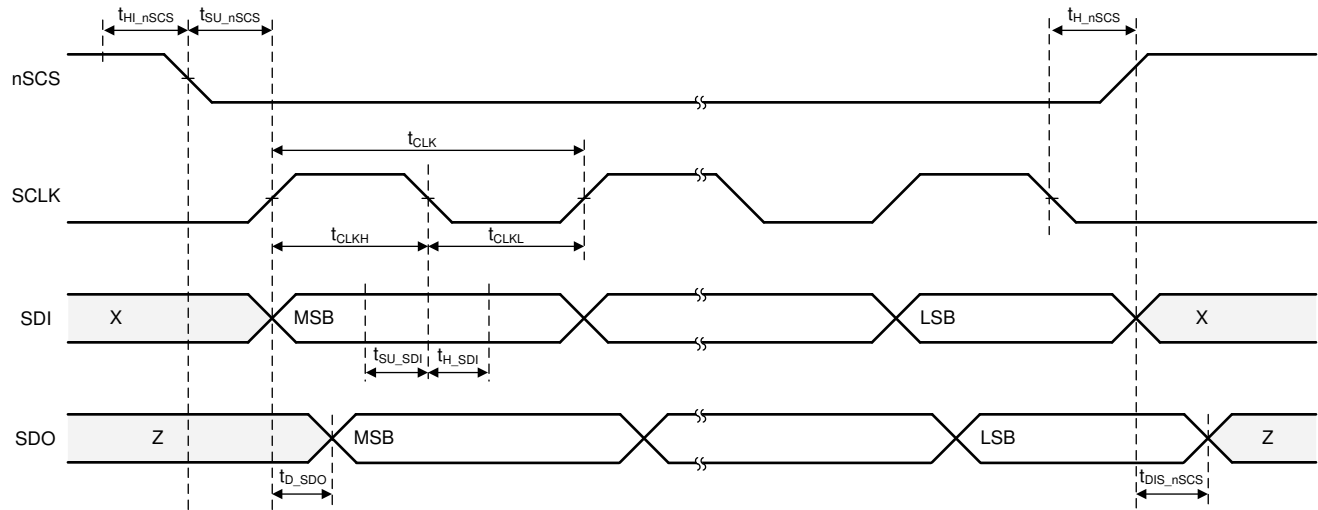


图 7-21. SPI 时序图

8 DRV8001-Q1 寄存器映射

表 8-2 列出了 DRV8001-Q1 的存储器映射寄存器。未列出的所有寄存器地址都被视为保留的存储单元，并且不会修改寄存器内容。关于保留的存储单元的说明仅供参考。器件 ID 表汇总了 DRV800x 器件的器件 ID。

表 8-1. 器件 ID 概要

器件	器件 ID
DRV8000-Q1	寄存器地址 0x8h, DEVICE_ID=0x02
DRV8001-Q1	寄存器地址 0x8h, DEVICE_ID=0x12
DRV8002-Q1	寄存器地址 0x8h, DEVICE_ID=0x22

表 8-2. DRV8001-Q1 寄存器映射

名称	15	14	13	12	11	10	9	8	类型	Addr
	7	6	5	4	3	2	1	0		
IC_STAT1	SPI_OK	POR	FAULT	WARN	RSVD	HB	EC_HEAT	HS	R	00h
	PVDD_UV	PVDD_OV_22V	VCP_UV	OTW	OTSD	WD_FLT	ITRIP	PVDD_OV_28V		
IC_STAT2	DEVICE_ERR	RSVD	SCLK_FLT	RSVD	ZONE4_OTSD	ZONE3_OTSD	ZONE2_OTSD	ZONE1_OTSD	R	01h
	ZONE4_OTW_H	ZONE3_OTW_H	ZONE2_OTW_H	ZONE1_OTW_H	ZONE4_OTW_L	ZONE3_OTW_L	ZONE2_OTW_L	ZONE1_OTW_L		
RSVD									R	02h
HB_STAT1	RSVD		OUT6_LS_OCP	OUT5_LS_OCP	OUT4_LS_OCP	OUT3_LS_OCP	OUT2_LS_OCP	OUT1_LS_OCP	R	03h
	RSVD		OUT6_HS_OCP	OUT5_HS_OCP	OUT4_HS_OCP	OUT3_HS_OCP	OUT2_HS_OCP	OUT1_HS_OCP		
HB_STAT2	RSVD			HB_OLP_STAT	OUT6_LS_OLA	OUT5_LS_OLA	OUT4_LS_OLA	OUT3_LS_OLA	R	04h
	OUT2_LS_OLA	OUT1_LS_OLA	OUT6_HS_OLA	OUT5_HS_OLA	OUT4_HS_OLA	OUT3_HS_OLA	OUT2_HS_OLA	OUT1_HS_OLA		
EC_HEAT_ITRIP_STAT	ECFB_DIAG_STAT	ECFB_OV	ECFB_HI	ECFB_LO	ECFB_OC	ECFB_OL	HEAT_OL	HEAT_VDS	R	05h
	RSVD	OUT7_ITRIP_STAT	OUT6_ITRIP_STAT	OUT5_ITRIP_STAT	OUT4_ITRIP_STAT	OUT3_ITRIP_STAT	OUT2_ITRIP_STAT	OUT1_ITRIP_STAT		
HS_STAT	RSVD		OUT12_OLA	OUT11_OLA	OUT10_OLA	OUT9_OLA	OUT8_OLA	OUT7_OLA	R	06h
	RSVD		OUT12_OCP	OUT11_OCP	OUT10_OCP	OUT9_OCP	OUT8_OCP	OUT7_OCP		
HS_ITRIP_STAT	RSVD								R	07h
	RSVD	ECFB_LS_ITRIP_STAT	RSVD	OUT12_ITRIP_STAT	OUT11_ITRIP_STAT	OUT10_ITRIP_STAT	OUT9_ITRIP_STAT	OUT8_ITRIP_STAT		
SPARE_STAT2	RSVD								R	08h
	DEV_ID									
IC_CNFG1	OTSD_MODE	DIS_CP	RSVD	PVDD_OV_MODE	PVDD_OV_DG		PVDD_OV_LVL	RSVD	R/W	09h
	RSVD		VCP_UV_MODE	PVDD_UV_MODE	WD_EN	WD_FLT_M	WD_WIN	EN_SSC		
IC_CNFG2	RSVD								R/W	0Ah
	ZONE4_OTW_H_DIS	ZONE3_OTW_H_DIS	ZONE2_OTW_H_DIS	ZONE1_OTW_H_DIS	ZONE4_OTW_L_DIS	ZONE3_OTW_L_DIS	ZONE2_OTW_L_DIS	ZONE1_OTW_L_DIS		
RSVD	RSVD								R	0Bh-13h
HB_ITRIP_DG	RSVD				OUT6_ITRIP_DG		OUT5_ITRIP_DG		R/W	14h
	OUT4_ITRIP_DG		OUT3_ITRIP_DG		OUT2_ITRIP_DG		OUT1_ITRIP_DG			
HB_OUT_CNFG1	RSVD	NSR_OUT6_DIS	NSR_OUT5_DIS	NSR_OUT4_DIS	NSR_OUT3_DIS	NSR_OUT2_DIS	NSR_OUT1_DIS	IPROPI_SH_EN	R/W	15h
	RSVD		OUT6_CNFG			OUT5_CNFG				
HB_OUT_CNFG2	RSVD		OUT4_CNFG			OUT3_CNFG			R/W	16h
	OUT2_MODE	OUT1_MODE	OUT2_CNFG			OUT1_CNFG				
HB_OCP_CNFG	RSVD				OUT6_OCP_DG		OUT5_OCP_DG		R/W	17h
	OUT4_OCP_DG		OUT3_OCP_DG		OUT2_OCP_DG		OUT1_OCP_DG			
HB_OL_CNFG1	RSVD		HB_OLP_CNFG		HB_OLP_SEL				R/W	18h
	RSVD		OUT6_OLA_EN	OUT5_OLA_EN	OUT4_OLA_EN	OUT3_OLA_EN	OUT2_OLA_EN	OUT1_OLA_EN		
HB_OL_CNFG2	RSVD				OUT6_OLA_TH		OUT5_OLA_TH		R/W	19h
	OUT4_OLA_TH		OUT3_OLA_TH		OUT2_OLA_TH		OUT1_OLA_TH			
HB_SR_CNFG	RSVD				OUT6_SR		OUT5_SR		R/W	1Ah
	OUT4_SR		OUT3_SR		OUT2_SR		OUT1_SR			

表 8-2. DRV8001-Q1 寄存器映射 (续)

名称	15	14	13	12	11	10	9	8	类型	Addr	
	7	6	5	4	3	2	1	0			
HB_ITRIP_CNFG	OUT6_ITRIP_EN	OUT5_ITRIP_EN	OUT4_ITRIP_EN	OUT3_ITRIP_EN	OUT2_ITRIP_EN	OUT1_ITRIP_EN	OUT6_ITRIP_LVL		R/W	1Bh	
	OUT5_ITRIP_LVL		OUT4_ITRIP_LVL		OUT3_ITRIP_LVL		OUT2_ITRIP_LVL	OUT1_ITRIP_LVL			
HB_ITRIP_FREQ	RSVD		HB_TOFF_SEL		OUT6_ITRIP_FREQ		OUT5_ITRIP_FREQ		R/W	1Ch	
	OUT4_ITRIP_FREQ		OUT3_ITRIP_FREQ		OUT2_ITRIP_PWM_FREQ/ PWM_OUT2_FREQ		OUT1_ITRIP_PWM_FREQ/ PWM_OUT1_FREQ				
HS_HEAT_OUT_CNFG	HEAT_CNFG		RSVD		OUT12_CNFG		OUT11_CNFG		R/W	1Dh	
	OUT10_CNFG		OUT9_CNFG		OUT8_CNFG		OUT7_CNFG				
HS_OC_CNFG	RSVD			OUT11_EC_MODE	RSVD				R/W	1Eh	
	RSVD		OUT12_OC_TH	OUT11_OC_TH	OUT10_OC_TH	OUT9_OC_TH	OUT8_OC_TH	OUT7_RDSON_MODE			
HS_OL_CNFG	RSVD		OUT12_OLA_TH	OUT11_OLA_TH	OUT10_OLA_TH	OUT9_OLA_TH	OUT8_OLA_TH	RSVD	R/W	1Fh	
	RSVD		OUT12_OLA_EN	OUT11_OLA_EN	OUT10_OLA_EN	OUT9_OLA_EN	OUT8_OLA_EN	OUT7_OLA_EN			
HS_REG_CNFG1	RSVD									R/W	20h
	OUT7_ITRIP_EN	RSVD			OUT7_ITRIP_FREQ		OUT7_ITRIP_DG				
HS_REG_CNFG2	RSVD		OUT12_CCM_TO	OUT11_CCM_TO	OUT10_CCM_TO	OUT9_CCM_TO	OUT8_CCM_TO	OUT7_CCM_TO	R/W	21h	
	RSVD		OUT12_CCM_EN	OUT11_CCM_EN	OUT10_CCM_EN	OUT9_CCM_EN	OUT8_CCM_EN	OUT7_CCM_EN			
HS_PWM_FREQ_CNFG	RSVD				PWM_OUT12_FREQ		PWM_OUT11_FREQ		R/W	22h	
	PWM_OUT10_FREQ		PWM_OUT9_FREQ		PWM_OUT8_FREQ		PWM_OUT7_FREQ				
HEAT_CNFG	RSVD				HEAT_VDS_LVL				R/W	23h	
	HEAT_VDS_MODE		HEAT_VDS_BLK		HEAT_VDS_DG		HEAT_OLP_EN	RSVD			
EC_CNFG	ECFB_DIAG		EC_OUT11_OCP_DG		ECFB_SC_RSEL		ECFB_OV_DG		R/W	24h	
	RSVD		ECFB_OV_MODE		EC_FLT_MODE	ECFB_LS_PWM	EC_OLEN	ECFB_MAX			
HS_REG_CNFG3	RSVD				HS_OUT_ITRIP_FREQ		HS_OUT_ITRIP_DG		R/W	25h	
	RSVD			HS_OUT12_ITRIP_EN	HS_OUT11_ITRIP_EN	HS_OUT10_ITRIP_EN	HS_OUT9_ITRIP_EN	HS_OUT8_ITRIP_EN			
SPARE_CNFG2	RSVD									R/W	26h
OUT1_HS_MODE_DC	RSVD						OUT1_DC		R/W	27h	
	OUT1_DC										
OUT2_HS_MODE_DC	RSVD						OUT2_DC		R/W	28h	
	OUT2_DC										
IC_CTRL	RSVD			IPROPI_SEL					R/W	29h	
	CTRL_LOCK			CNFG_LOCK			WD_RST	CLR_FLT			
HB_CTRL	RSVD				OUT6_CTRL		OUT5_CTRL		R/W	2Ah	
	OUT4_CTRL		OUT3_CTRL		OUT2_CTRL		OUT1_CTRL				
HS_EC_HEAT_CTRL	ECFB_LS_EN	EC_ON	EC_V_TAR						R/W	2Bh	
	HEAT_EN	RSVD	OUT12_EN	OUT11_EN	OUT10_EN	OUT9_EN	OUT8_EN	OUT7_EN			
OUT7_PWM_DC	RSVD						OUT7_DC		R/W	2Ch	
	OUT7_DC										
OUT8_PWM_DC	RSVD						OUT8_DC		R/W	2Dh	
	OUT8_DC										
OUT9_PWM_DC	RSVD						OUT9_DC		R/W	2Eh	
	OUT9_DC										
OUT10_PWM_DC	RSVD						OUT10_DC		R/W	2Fh	
	OUT10_DC										
OUT11_PWM_DC	RSVD						OUT11_DC		R/W	30h	
	OUT11_DC										
OUT12_PWM_DC	RSVD						OUT12_DC		R/W	31h	
	OUT12_DC										

8.1 DRV8000-Q1_STATUS 寄存器

表 8-3 列出了 DRV8000-Q1_STATUS 寄存器的存储器映射寄存器。表 8-3 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-3. DRV8000-Q1_STATUS 寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	IC_STAT1	器件状态汇总 1。	节 8.1.1
1h	IC_STAT2	器件状态汇总 2。	节 8.1.2
3h	HB_STAT1	半桥过流状态。	节 8.1.3
4h	HB_STAT2	半桥开路负载状态。	节 8.1.4
5h	EC_HEAT_ITRIP_STAT	电子铬、加热器和 ITRIP 状态。	节 8.1.5
6h	HS_STAT	高侧驱动器状态。	节 8.1.6
7h	HS_ITRIP_STAT	电致变色和高侧 ITRIP 状态	节 8.1.7
8h	SPARE_STAT2	备用状态 2。	节 8.1.8

复杂的位访问类型经过编码可适应小型表单元。表 8-4 展示了适用于此部分中访问类型的代码。

表 8-4. DRV8000-Q1_STATUS 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
复位或默认值		
-n		复位后的值或默认值

8.1.1 IC_STAT1 寄存器 (偏移 = 0h) [复位 = C000h]

IC_STAT1 如表 8-5 所示。

返回到[汇总表](#)。

用于驱动器、电源和过热故障状态的主器件状态寄存器。还包括看门狗和 ITRIP 调节故障状态。

表 8-5. IC_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	SPI_OK	R	1h	指示是否检测到 SPI 通信故障。 0b = 前面的帧中有一个或多个 SCLK_FLT。 1b = 未检测到 SPI 故障。
14	POR	R	1h	表明存在上电复位条件。 0b = 未检测到上电复位条件。 1b = 检测到上电复位条件。
13	FAULT	R	0h	一般故障指示器。表示发生了器件或驱动器故障。 0b = 无故障。 1b = 检测到故障。
12	WARN	R	0h	通用警告指示器。表示存在警告。 0b = 无警告。 1b = 存在警告。
11	RESERVED	R	0h	保留
10	HB	R	0h	半桥过流和开路负载故障指示器的逻辑“或”。
9	EC_HEAT	R	0h	EC 和加热器 EC 过压、过流、开路负载故障指示器的逻辑“或”。
8	HS	R	0h	集成高侧驱动器过流、短路和开路负载故障指示器的逻辑“或”。
7	PVDD_UV	R	0h	表明 PVDD 引脚上存在欠压故障。
6	PVDD_OV_22V	R	0h	指示 PVDD 引脚上的过压故障大于 22V。
5	VCP_UV	R	0h	表明 VCP 引脚上存在欠压故障。
4	OTW	R	0h	表明过热警告。
3	OTSD	R	0h	指示过热关断
2	WD_FLT	R	0h	表示看门狗计时器故障。
1	ITRIP	R	0h	在任何 OUTx 进入 ITRIP 时表示 ITRIP 调节警告。
0	PVDD_OV_28V	R	0h	指示 PVDD 引脚上的过压故障大于 28V。

8.1.2 IC_STAT2 寄存器 (偏移 = 1h) [复位 = 0000h]

IC_STAT2 如表 8-6 所示。

返回到[汇总表](#)。

具有 SPI 故障和特定热仪表组故障/警告状态的第二个器件状态寄存器。

表 8-6. IC_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	DEVICE_ERR	R	0h	指示发生了器件 OTP 存储器错误。
14	RESERVED	R	0h	保留
13	SCLK_FLT	R	0h	当事务帧中的 SCLK 脉冲数不等于 24 位 (1 字节地址 + 2 字节数据) 时, 指示 SPI 时钟 (帧) 故障。在 SPI_ERR 位上报告。
12	RESERVED	R	0h	保留
11	ZONE4_OTSD	R	0h	表示区域 4 中发生了过热关断。
10	ZONE3_OTSD	R	0h	表示区域 3 中发生了过热关断。
9	ZONE2_OTSD	R	0h	表示区域 2 中发生了过热关断。
8	ZONE1_OTSD	R	0h	表示区域 1 中发生了过热关断。
7	ZONE4_OTW_H	R	0h	表示区域 4 中发生了高温警告 (高于 145°C) 。
6	ZONE3_OTW_H	R	0h	表示区域 3 中发生了高温警告 (高于 145°C) 。
5	ZONE2_OTW_H	R	0h	表示区域 2 中发生了高温警告 (高于 145°C) 。
4	ZONE1_OTW_H	R	0h	表示区域 1 中发生了高温警告 (高于 145°C) 。
3	ZONE4_OTW_L	R	0h	指示区域 4 中发生了低温警告 (高于 125°C) 。
2	ZONE3_OTW_L	R	0h	指示区域 3 中发生了低温警告 (高于 125°C) 。
1	ZONE2_OTW_L	R	0h	指示区域 2 中发生了低温警告 (高于 125°C) 。
0	ZONE1_OTW_L	R	0h	指示区域 1 中发生了低温警告 (高于 125°C) 。

8.1.3 HB_STAT1 寄存器 (偏移 = 3h) [复位 = 0000h]

HB_STAT1 如表 8-7 所示。

返回到[汇总表](#)。

每个半桥的高侧或低侧的半桥过流故障。

表 8-7. HB_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	OUT6_LS_OCP	R	0h	表示半桥 OUT6 的低侧上存在过流故障。
12	OUT5_LS_OCP	R	0h	表示半桥 OUT5 的低侧上存在过流故障。
11	OUT4_LS_OCP	R	0h	表示半桥 OUT4 的低侧上存在过流故障。
10	OUT3_LS_OCP	R	0h	表示半桥 OUT3 的低侧上存在过流故障。
9	OUT2_LS_OCP	R	0h	表示半桥 OUT2 的低侧上存在过流故障。
8	OUT1_LS_OCP	R	0h	表示半桥 OUT1 的低侧上存在过流故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT6_HS_OCP	R	0h	表示半桥 OUT6 的高侧上存在过流故障。
4	OUT5_HS_OCP	R	0h	表示半桥 OUT5 的高侧上存在过流故障。
3	OUT4_HS_OCP	R	0h	表示半桥 OUT4 的高侧上存在过流故障。
2	OUT3_HS_OCP	R	0h	表示半桥 OUT3 的高侧上存在过流故障。
1	OUT2_HS_OCP	R	0h	表示半桥 OUT2 的高侧上存在过流故障。
0	OUT1_HS_OCP	R	0h	表示半桥 OUT1 的高侧上存在过流故障。

8.1.4 HB_STAT2 寄存器 (偏移 = 4h) [复位 = 0000h]

HB_STAT2 如表 8-8 所示。

返回到[汇总表](#)。

半桥有源和关断状态开路负载故障。

表 8-8. HB_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	HB_OLP_STAT	R	0h	指示集成半桥 OLP 状态。
11	OUT6_LS_OLA	R	0h	指示半桥 OUT6 低侧上存在有源开路负载故障。
10	OUT5_LS_OLA	R	0h	指示半桥 OUT5 低侧上存在有源开路负载故障。
9	OUT4_LS_OLA	R	0h	指示半桥 OUT4 低侧上存在有源开路负载故障。
8	OUT3_LS_OLA	R	0h	指示半桥 OUT3 低侧上存在有源开路负载故障。
7	OUT2_LS_OLA	R	0h	指示半桥 OUT2 低侧上存在有源开路负载故障。
6	OUT1_LS_OLA	R	0h	指示半桥 OUT1 低侧上存在有源开路负载故障。
5	OUT6_HS_OLA	R	0h	指示半桥 OUT6 高侧上存在有源开路负载故障。
4	OUT5_HS_OLA	R	0h	指示半桥 OUT5 高侧上存在有源开路负载故障。
3	OUT4_HS_OLA	R	0h	指示半桥 OUT4 高侧上存在有源开路负载故障。
2	OUT3_HS_OLA	R	0h	指示半桥 OUT3 高侧上存在有源开路负载故障。
1	OUT2_HS_OLA	R	0h	指示半桥 OUT2 高侧上存在有源开路负载故障。
0	OUT1_HS_OLA	R	0h	指示半桥 OUT1 高侧上存在有源开路负载故障。

8.1.5 EC_HEAT_ITRIP_STAT 寄存器 (偏移 = 5h) [复位 = 0000h]

表 8-9 展示了 EC_HEAT_ITRIP_STAT。

返回到[汇总表](#)。

包括所有电子铬和加热器驱动器故障和警告。还包括 ITRIP 调节状态警告。

表 8-9. EC_HEAT_ITRIP_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	ECFB_DIAG_STAT	R	0h	当 ECFB_DIAG=0x01 时, 指示存在 ECFB_SC 故障。 当 ECFB_DIAG=10b 时, 指示 ECFB OLP 故障。
14	ECFB_OV	R	0h	表示 ECFB 引脚上存在过压 (电池短路) 故障。
13	ECFB_HI	R	0h	表示 ECFB 引脚上存在调节过压故障。
12	ECFB_LO	R	0h	表示 ECFB 引脚上存在调节欠压故障。
11	ECFB_OC	R	0h	表示 ECFB 引脚上存在过流故障。
10	ECFB_OL	R	0h	表示 ECFB 引脚上存在开路负载故障。
9	HEAT_OL	R	0h	表示 SH_HS 引脚上存在开路负载故障。
8	HEAT_VDS	R	0h	表示加热器 MOSFET 上存在过流故障。
7	RESERVED	R	0h	保留
6	OUT7_ITRIP_STAT	R	0h	表示 OUT7 上的 ITRIP 调节警告。
5	OUT6_ITRIP_STAT	R	0h	表示 OUT6 上的 ITRIP 调节警告。
4	OUT5_ITRIP_STAT	R	0h	表示 OUT5 上的 ITRIP 调节警告。
3	OUT4_ITRIP_STAT	R	0h	表示 OUT4 上的 ITRIP 调节警告。
2	OUT3_ITRIP_STAT	R	0h	表示 OUT3 上的 ITRIP 调节警告。
1	OUT2_ITRIP_STAT	R	0h	表示 OUT2 上的 ITRIP 调节警告。
0	OUT1_ITRIP_STAT	R	0h	表示 OUT1 上的 ITRIP 调节警告。

8.1.6 HS_STAT 寄存器 (偏移 = 6h) [复位 = 0000h]

表 8-10 展示了 HS_STAT。

返回到[汇总表](#)。

高侧驱动器过流和开路负载故障状态。

表 8-10. HS_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	OUT12_OLA	R	0h	表示 OUT12 上存在开路负载故障。
12	OUT11_OLA	R	0h	表示 OUT11 上存在开路负载故障。
11	OUT10_OLA	R	0h	表示 OUT10 上存在开路负载故障。
10	OUT9_OLA	R	0h	表示 OUT9 上存在开路负载故障。
9	OUT8_OLA	R	0h	表示 OUT8 上存在开路负载故障。
8	OUT7_OLA	R	0h	表示 OUT7 上存在开路负载故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT12_OCP	R	0h	表示 OUT12 上存在过流故障。
4	OUT11_OCP	R	0h	表示 OUT11 上存在过流故障。
3	OUT10_OCP	R	0h	表示 OUT10 上存在过流故障。
2	OUT9_OCP	R	0h	表示 OUT9 上存在过流故障。
1	OUT8_OCP	R	0h	表示 OUT8 上存在过流故障。
0	OUT7_OCP	R	0h	表示 OUT7 上存在过流故障。

8.1.7 HS_ITRIP_STAT 寄存器 (偏移 = 7h) [复位 = 0000h]

HS_ITRIP_STAT 如表 8-11 所示。

返回到[汇总表](#)。

包括电致变色和高侧 ITRIP 状态寄存器。

表 8-11. HS_ITRIP_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	ECFB_LS_ITRIP_STAT	R	0h	指示是否发生了 ECFB_LS_ITRIP。 仅通过 CLR_FLT 清除。
5	RESERVED	R	0h	保留
4	OUT12_ITRIP_STAT	R	0h	表示 OUT12 上的 ITRIP 调节警告。
3	OUT11_ITRIP_STAT	R	0h	表示 OUT11 上的 ITRIP 调节警告。
2	OUT10_ITRIP_STAT	R	0h	表示 OUT10 上的 ITRIP 调节警告。
1	OUT9_ITRIP_STAT	R	0h	表示 OUT9 上的 ITRIP 调节警告。
0	OUT8_ITRIP_STAT	R	0h	表示 OUT8 上的 ITRIP 调节警告。

8.1.8 SPARE_STAT2 寄存器 (偏移 = 8h) [复位 = 0000h]

SPARE_STAT2 如表 8-12 所示。

返回到[汇总表](#)。

备用状态寄存器。

表 8-12. SPARE_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7-0	DEV_ID	R	0h	0x02= DRV8000 0x21= DRV8001 0x22= DRV8002

8.2 DRV8000-Q1_CNFG 寄存器

表 8-13 列出了 DRV8000-Q1_CNFG 寄存器的存储器映射寄存器。表 8-13 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-13. DRV8000-Q1_CNFG 寄存器

偏移	首字母缩写词	寄存器名称	部分
9h	IC_CNFG1	IC 配置寄存器 1。	节 8.2.1
Ah	IC_CNFG2	IC 配置寄存器 2。	节 8.2.2
14h	HB_ITRIP_DG	半桥 ITRIP 抗尖峰脉冲配置寄存器 2。	节 8.2.3
15h	HB_OUT_CNFG1	半桥输出 5 和 6 配置寄存器。	节 8.2.4
16h	HB_OUT_CNFG2	半桥输出 1-4 配置寄存器。	节 8.2.5
17h	HB_OCP_CNFG	半桥过流抗尖峰脉冲配置寄存器。	节 8.2.6
18h	HB_OL_CNFG1	半桥有源和无源开路负载使能寄存器	节 8.2.7
19h	HB_OL_CNFG2	半桥有源开路负载阈值选择寄存器。	节 8.2.8
1Ah	HB_SR_CNFG	半桥转换率配置寄存器。	节 8.2.9
1Bh	HB_ITRIP_CNFG	半桥 ITRIP 配置寄存器 1。	节 8.2.10
1Ch	HB_ITRIP_FREQ	半桥 ITRIP 频率配置寄存器 2。	节 8.2.11
1Dh	HS_HEAT_OUT_CNFG	高侧和加热器驱动器输出配置寄存器。	节 8.2.12
1Eh	HS_OC_CNFG	高侧驱动器过流阈值配置寄存器。	节 8.2.13
1Fh	HS_OL_CNFG	高侧驱动器开路负载阈值配置寄存器。	节 8.2.14
20h	HS_REG_CNFG1	高侧驱动器调节配置寄存器。	节 8.2.15
21h	HS_REG_CNFG2	高侧驱动器调节配置寄存器。	节 8.2.16
22h	HS_PWM_FREQ_CNFG	高侧驱动器 PWM 发生器频率配置寄存器。	节 8.2.17
23h	HEAT_CNFG	加热器配置寄存器。	节 8.2.18
24h	EC_CNFG	电子铬配置寄存器。	节 8.2.19
25h	HS_REG_CNFG3	高侧驱动器调节配置寄存器。	节 8.2.20
26h	SPARE_CNFG2	备用配置	节 8.2.21
27h	OUT1_HS_MODE_DC	OUT1 的占空比配置。	节 8.2.22
28h	OUT2_HS_MODE_DC	OUT2 的占空比配置。	节 8.2.23

复杂的位访问类型经过编码可适应小型表单元。表 8-14 展示了适用于此部分中访问类型的代码。

表 8-14. DRV8000-Q1_CNFG 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.2.1 IC_CNFG1 寄存器 (偏移 = 9h) [复位 = 0002h]

IC_CNFG1 如表 8-15 所示。

返回到[汇总表](#)。

包括电荷泵和看门狗的配置，以及针对电源、电荷泵、热故障和看门狗故障的故障级别和反应。

表 8-15. IC_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	OTSD_MODE	R/W	0h	设置过热关断行为。如果任何热仪表组达到 OT，器件要么关闭所有驱动器，要么仅关闭受影响的驱动器（例如区域 3 中的驱动器）。 0b = 全局关断。 1b = 仅关断受影响的驱动器。
14	RESERVED	R/W	0h	保留
13	RSVD	R	0h	保留。
12	PVDD_OV_MODE	R/W	0h	PVDD 电源过压监控模式。 0b = 锁存故障。 1b = 自动恢复。
11-10	PVDD_OV_DG	R/W	0h	PVDD 电源过压监控抗尖峰脉冲时间。 00b = 1μs 01b = 2μs 10b = 4μs 11b = 8μs
9	PVDD_OV_LVL	R/W	0h	PVDD 电源过压监控阈值。 0b = 22V 1b = 28V
8	RESERVED	R/W	0h	保留
7-6	CP_MODE	R/W	0h	电荷泵工作模式。 00b = 三倍器和倍频器模式之间自动切换。 01b = 始终为倍频器模式。 10b = 始终为三倍器模式。 11b = RSVD
5	VCP_UV_MODE	R/W	0h	VCP 电荷泵欠压监控模式。 0b = 锁存故障。 1b = 自动恢复。
4	PVDD_UV_MODE	R/W	0h	PVDD 电源欠压监控模式。 0b = 锁存故障。 1b = 自动恢复。
3	WD_EN	R/W	0h	看门狗计时器使能。 0b = 看门狗计时器已禁用。 1b = 看门狗计时器启用。
2	WD_FLT_M	R/W	0h	看门狗故障模式。看门狗故障由 CLR_FLT 清除。 0b = 向 WD_FLT 和 WARN 寄存器位报告看门狗故障。驱动器保持使能状态，并且 FAULT 位不会置位。 1b = 向 WD_FLT 和 FAULT 寄存器位报告看门狗故障。所有驱动器都被禁用以响应看门狗故障。
1	WD_WIN	R/W	1h	看门狗计时器窗口。 0b = 4 至 12ms 1b = 10 至 100ms
0	EN_SSC	R/W	0h	扩频时钟。 0b = 禁用。 1b = 使能。

8.2.2 IC_CNFG2 寄存器 (偏移 = Ah) [复位 = 0000h]

IC_CNFG2 如表 8-16 所示。

返回到[汇总表](#)。

包括热仪表组警告禁用位。

表 8-16. IC_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	ZONE4_OTW_H_DIS	R/W	0h	禁用区域 4 的高温过热警告。 使能 = 0b 禁用 = 1b
6	ZONE3_OTW_H_DIS	R/W	0h	禁用区域 3 的高温过热警告。 使能 = 0b 禁用 = 1b
5	ZONE2_OTW_H_DIS	R/W	0h	禁用区域 2 的高温过热警告。 使能 = 0b 禁用 = 1b
4	ZONE1_OTW_H_DIS	R/W	0h	禁用区域 1 的高温过热警告。 使能 = 0b 禁用 = 1b
3	ZONE4_OTW_L_DIS	R/W	0h	禁用区域 4 的低温过热警告。 使能 = 0b 禁用 = 1b
2	ZONE3_OTW_L_DIS	R/W	0h	禁用区域 3 的低温过热警告。 使能 = 0b 禁用 = 1b
1	ZONE2_OTW_L_DIS	R/W	0h	禁用区域 2 的低温过热警告。 使能 = 0b 禁用 = 1b
0	ZONE1_OTW_L_DIS	R/W	0h	禁用区域 1 的低温过热警告。 使能 = 0b 禁用 = 1b

8.2.3 HB_ITRIP_DG 寄存器 (偏移 = 14h) [复位 = 0000h]

表 8-17 展示了 HB_ITRIP_DG。

返回到[汇总表](#)。

为每个半桥配置 ITRIP 抗尖峰脉冲。ITRIP 定时在半桥对之间共享。

表 8-17. HB_ITRIP_DG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT6_ITRIP_DG	R/W	0h	配置半桥 6 的 ITRIP 抗尖峰脉冲时间。 00b = 2μs 01b = 5μs 10b = 10μs 11b = 20μs
9-8	OUT5_ITRIP_DG	R/W	0h	配置半桥 5 的 ITRIP 抗尖峰脉冲时间。 00b = 2μs 01b = 5μs 10b = 10μs 11b = 20μs
7-6	OUT4_ITRIP_DG	R/W	0h	配置半桥 4 的 ITRIP 抗尖峰脉冲时间。 00b = 2μs 01b = 5μs 10b = 10μs 11b = 20μs
5-4	OUT3_ITRIP_DG	R/W	0h	配置半桥 3 的 ITRIP 抗尖峰脉冲时间。 00b = 2μs 01b = 5μs 10b = 10μs 11b = 20μs
3-2	OUT2_ITRIP_DG	R/W	0h	配置半桥 2 的 ITRIP 抗尖峰脉冲时间。 00b = 2μs 01b = 5μs 10b = 10μs 11b = 20μs
1-0	OUT1_ITRIP_DG	R/W	0h	配置半桥 1 的 ITRIP 抗尖峰脉冲时间。 00b = 2μs 01b = 5μs 10b = 10μs 11b = 20μs

8.2.4 HB_OUT_CNFG1 寄存器 (偏移 = 15h) [复位 = 0000h]

HB_OUT_CNFG1 如表 8-18 所示。

返回到[汇总表](#)。

为每个半桥配置输出模式，设置 IPROPI 采样保持电路和半桥对续流。

表 8-18. HB_OUT_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	NSR_OUT6_DIS	R/W	0h	在半桥 6 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
13	NSR_OUT5_DIS	R/W	0h	在半桥 5 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
12	NSR_OUT4_DIS	R/W	0h	在半桥 4 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
11	NSR_OUT3_DIS	R/W	0h	在半桥 3 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
10	NSR_OUT2_DIS	R/W	0h	在半桥 2 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
9	NSR_OUT1_DIS	R/W	0h	在半桥 1 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
8	IPROPI_SH_EN	R/W	0h	使能 IPROPI 采样保持电路。
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5-3	OUT6_CNFG	R/W	0h	半桥 6 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 LS 控制 111b = PWM2 HS 控制
2-0	OUT5_CNFG	R/W	0h	半桥 5 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 LS 控制 111b = PWM2 HS 控制

8.2.5 HB_OUT_CNFG2 寄存器 (偏移 = 16h) [复位 = 0000h]

HB_OUT_CNFG2 如表 8-19 所示。

返回到[汇总表](#)。

为每个半桥配置输出模式。

表 8-19. HB_OUT_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13-11	OUT4_CNFG	R/W	0h	半桥 4 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 LS 控制 111b = PWM2 HS 控制
10-8	OUT3_CNFG	R/W	0h	半桥 3 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 LS 控制 111b = PWM2 HS 控制
7	OUT2_MODE	R/W	0h	用于通过内部 PWM 将 OUT2 启用为高侧驱动器的位。 OUT2_CNFG 用于启用和禁用驱动器 PWM 设置 - 频率：PWM_OUT2_FREQ，DC：OUT2_DC。
6	OUT1_MODE	R/W	0h	用于通过内部 PWM 将 OUT1 启用为高侧驱动器的位。 OUT1_CNFG 用于启用和禁用驱动器 PWM 设置 - 频率：PWM_OUT1_FREQ，DC：OUT1_DC。
5-3	OUT2_CNFG	R/W	0h	半桥 2 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 LS 控制 111b = PWM2 HS 控制
2-0	OUT1_CNFG	R/W	0h	半桥 1 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 LS 控制 111b = PWM2 HS 控制

8.2.6 HB_OCP_CNFG 寄存器 (偏移 = 17h) [复位 = 0000h]

表 8-20 展示了 HB_OCP_CNFG。

返回到[汇总表](#)。

半桥配置寄存器的过流抗尖峰脉冲。

表 8-20. HB_OCP_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT6_OCP_DG	R/W	0h	半桥 6 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 15μs 11b = 60μs
9-8	OUT5_OCP_DG	R/W	0h	半桥 5 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 15μs 11b = 60μs
7-6	OUT4_OCP_DG	R/W	0h	半桥 4 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 15μs 11b = 60μs
5-4	OUT3_OCP_DG	R/W	0h	半桥 3 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 15μs 11b = 60μs
3-2	OUT2_OCP_DG	R/W	0h	半桥 2 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 15μs 11b = 60μs
1-0	OUT1_OCP_DG	R/W	0h	半桥 1 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 15μs 11b = 60μs

8.2.7 HB_OL_CNFG1 寄存器 (偏移 = 18h) [复位 = 0000h]

HB_OL_CNFG1 如表 8-21 所示。

返回到[汇总表](#)。

配置半桥的有源和关断状态开路负载检测电路。

表 8-21. HB_OL_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13-12	HB_OLP_CNFG	R/W	0h	关断状态诊断配置。 00b = 禁用关断状态 01b = 使能 OUT X 上拉, 使能 OUT Y 下拉, 选择 OUT Y, VREF 低电平 10b = 使能 OUT X 上拉, 使能 OUT Y 下拉, 选择 OUT X, VREF 高电平 11b = 使能 OUT X 下拉, 使能 OUT Y 上拉, 选择 OUT Y, VREF 低电平
11-8	HB_OLP_SEL	R/W	0h	半桥的关断状态开路负载诊断使能。 0000b = 禁用 0001b = OUT1 和 OUT2 0010b = OUT1 和 OUT3 0011b = OUT1 和 OUT4 0100b = OUT1 和 OUT5 0101b = OUT1 和 OUT6 0110b = OUT2 和 OUT3 0111b = OUT2 和 OUT4 1000b = OUT2 和 OUT5 1001b = OUT2 和 OUT6 1010b = OUT3 和 OUT4 1011b = OUT3 和 OUT5 1100b = OUT3 和 OUT6 1101b = OUT4 和 OUT5 1110b = OUT4 和 OUT6 1111b = OUT5 和 OUT6
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	OUT6_OLA_EN	R/W	0h	半桥 6 的有源开路负载诊断使能。 0b = 禁用 1b = 启用
4	OUT5_OLA_EN	R/W	0h	半桥 5 的有源开路负载诊断使能。 0b = 禁用 1b = 启用
3	OUT4_OLA_EN	R/W	0h	半桥 4 的有源开路负载诊断使能。 0b = 禁用 1b = 启用
2	OUT3_OLA_EN	R/W	0h	半桥 3 的有源开路负载诊断使能。 0b = 禁用 1b = 启用
1	OUT2_OLA_EN	R/W	0h	半桥 2 的有源开路负载诊断使能。 0b = 禁用 1b = 启用
0	OUT1_OLA_EN	R/W	0h	半桥 1 的有源开路负载诊断使能。 0b = 禁用 1b = 启用

8.2.8 HB_OL_CNFG2 寄存器 (偏移 = 19h) [复位 = 0000h]

HB_OL_CNFG2 如表 8-22 所示。

返回到[汇总表](#)。

配置半桥有源开路负载检测电路的周期计数阈值。

表 8-22. HB_OL_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT6_OLA_TH	R/W	0h	设置半桥 6 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期 10b - 512 个周期 11b - 1024 个周期
9-8	OUT5_OLA_TH	R/W	0h	设置半桥 5 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期 10b - 512 个周期 11b - 1024 个周期
7-6	OUT4_OLA_TH	R/W	0h	设置半桥 4 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期 10b - 512 个周期 11b - 1024 个周期
5-4	OUT3_OLA_TH	R/W	0h	设置半桥 3 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期 10b - 512 个周期 11b - 1024 个周期
3-2	OUT2_OLA_TH	R/W	0h	设置半桥 2 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期 10b - 512 个周期 11b - 1024 个周期
1-0	OUT1_OLA_TH	R/W	0h	设置半桥 1 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期 10b - 512 个周期 11b - 1024 个周期

8.2.9 HB_SR_CNFG 寄存器 (偏移 = 1Ah) [复位 = 0000h]

表 8-23 展示了 HB_SR_CNFG。

返回到[汇总表](#)。

为每个半桥配置转换率时序。

表 8-23. HB_SR_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT6_SR	R/W	0h	配置半桥 6 的转换率。 00b = 1.6V/μs 01b = 13.5V/μs 10b = 24V/μs
9-8	OUT5_SR	R/W	0h	配置半桥 5 的转换率。 00b = 1.6V/μs 01b = 13.5V/μs 10b = 24V/μs
7-6	OUT4_SR	R/W	0h	配置半桥 4 的转换率。 00b = 1.6V/μs 01b = 13.5V/μs 10b = 24V/μs
5-4	OUT3_SR	R/W	0h	配置半桥 3 的转换率。 00b = 1.6V/μs 01b = 13.5V/μs 10b = 24V/μs
3-2	OUT2_SR	R/W	0h	配置半桥 2 的转换率。 00b = 1.6V/μs 01b = 13.5V/μs 10b = 24V/μs
1-0	OUT1_SR	R/W	0h	配置半桥 1 的转换率。 00b = 1.6V/μs 01b = 13.5V/μs 10b = 24V/μs

8.2.10 HB_ITRIP_CNFG 寄存器 (偏移 = 1Bh) [复位 = 0000h]

表 8-24 展示了 HB_ITRIP_CNFG。

返回到[汇总表](#)。

配置 ITRIP 电平并为每个半桥使能 ITRIP。ITRIP 电平在半桥对之间共享。

表 8-24. HB_ITRIP_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	OUT6_ITRIP_EN	R/W	0h	使能半桥 6 的 ITRIP 调节。
14	OUT5_ITRIP_EN	R/W	0h	使能半桥 5 的 ITRIP 调节。
13	OUT4_ITRIP_EN	R/W	0h	使能半桥 4 的 ITRIP 调节。
12	OUT3_ITRIP_EN	R/W	0h	使能半桥 3 的 ITRIP 调节。
11	OUT2_ITRIP_EN	R/W	0h	使能半桥 2 的 ITRIP 调节。
10	OUT1_ITRIP_EN	R/W	0h	使能半桥 1 的 ITRIP 调节。
9-8	OUT6_ITRIP_LVL	R/W	0h	配置半桥 6 的 ITRIP 电流阈值电平。 00b = 2.3A 01b = 5.4A 10b = 6.2A 11b = 保留。
7-6	OUT5_ITRIP_LVL	R/W	0h	配置半桥 5 的 ITRIP 电流阈值电平。 00b = 2.9A 01b = 6.6A 10b = 7.6A 11b = 保留。
5-4	OUT4_ITRIP_LVL	R/W	0h	配置半桥 4 的 ITRIP 电流阈值电平。 00b = 1.3A 01b = 2.5A 10b = 3.4A 11b = 保留。
3-2	OUT3_ITRIP_LVL	R/W	0h	配置半桥 3 的 ITRIP 电流阈值电平。 00b = 1.3A 01b = 2.5A 10b = 3.4A 11b = 保留。
1	OUT2_ITRIP_LVL	R/W	0h	配置半桥 2 的 ITRIP 电流阈值电平。 0b = 0.7A 1b = 0.875A
0	OUT1_ITRIP_LVL	R/W	0h	配置半桥 1 的 ITRIP 电流阈值电平。 0b = 0.7A 1b = 0.875A

8.2.11 HB_ITRIP_FREQ 寄存器 (偏移 = 1Ch) [复位 = 0000h]

表 8-25 展示了 HB_ITRIP_FREQ。

返回到[汇总表](#)。

为每个半桥配置 ITRIP 频率和抗尖峰脉冲。ITRIP 定时在半桥对之间共享。

表 8-25. HB_ITRIP_FREQ 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13-12	HB_TOFF_SEL	R/W	0h	OUT1-6 半桥驱动器的 Toff 选择。此处 T 由 OUTx_ITRIP_FREQ 决定。 00b - 零, 禁用 01b - Toff = T/2 10b - Toff=T/4 11b - Toff=T
11-10	OUT6_ITRIP_FREQ	R/W	0h	配置半桥 6 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
9-8	OUT5_ITRIP_FREQ	R/W	0h	配置半桥 5 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
7-6	OUT4_ITRIP_FREQ	R/W	0h	配置半桥 4 的 ITRIP 调节频率。00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
5-4	OUT3_ITRIP_FREQ	R/W	0h	配置半桥 3 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
3-2	OUT2_ITRIP_FREQ/ PWM_OUT2_FREQ	R/W	0h	配置半桥 2 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz (当 OUT2_MODE = 1 时)。用于 PWM FREQ 设置 PWM_OUT2_FREQ : 00b - 108Hz 01b - 217Hz 10b - 289Hz 11b - 434Hz
1-0	OUT1_ITRIP_FREQ/ PWM_OUT1_FREQ	R/W	0h	配置半桥 1 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz (当 OUT1_MODE = 1 时)。用于 PWM FREQ 设置 PWM_OUT1_FREQ : 00b - 108Hz 01b - 217Hz 10b - 289Hz 11b - 434Hz

8.2.12 HS_HEAT_OUT_CNFG 寄存器 (偏移 = 1Dh) [复位 = 0000h]

表 8-26 展示了 HS_HEAT_OUT_CNFG。

返回到[汇总表](#)。

为每个高侧驱动器和加热器配置输出模式。

表 8-26. HS_HEAT_OUT_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15-14	HEAT_CNFG	R/W	0h	加热器驱动器的配置。使能或禁用加热器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM1 引脚控制 11b = 保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT12_CNFG	R/W	0h	高侧驱动器 12 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
9-8	OUT11_CNFG	R/W	0h	高侧驱动器 11 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
7-6	OUT10_CNFG	R/W	0h	高侧驱动器 10 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
5-4	OUT9_CNFG	R/W	0h	高侧驱动器 9 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
3-2	OUT8_CNFG	R/W	0h	高侧驱动器 8 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
1-0	OUT7_CNFG	R/W	0h	高侧驱动器 7 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器

8.2.13 HS_OC_CNFG 寄存器 (偏移 = 1Eh) [复位 = 1000h]

表 8-27 展示了 HS_OC_CNFG。

返回到[汇总表](#)。

为每个高侧驱动器配置过流阈值。

表 8-27. HS_OC_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	OUT11_EC_MODE	R/W	1h	该位设置高侧 OUT11 以通过 OUT11_CNFG 位进行独立控制或作为电致变色驱动器的电源。 0b = OUT11 配置为独立的高侧驱动器。EC FET 的漏极连接到 PVDD 1b = OUT11 配置为 EC FET 的电源
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	OUT12_OC_TH	R/W	0h	为高侧驱动器 12 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
4	OUT11_OC_TH	R/W	0h	为高侧驱动器 11 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
3	OUT10_OC_TH	R/W	0h	为高侧驱动器 10 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
2	OUT9_OC_TH	R/W	0h	为高侧驱动器 9 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
1	OUT8_OC_TH	R/W	0h	为高侧驱动器 8 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
0	OUT7_RDSON_MODE	R/W	0h	为高侧驱动器 7 配置高 RDSON 模式或低 RDSON 模式 (适用于灯泡/灯负载)。 0b = 高 RDSON 模式 (LED 驱动器模式) 1b = 低 RDSON 模式 (灯泡/灯驱动器模式)

8.2.14 HS_OL_CNFG 寄存器 (偏移 = 1Fh) [复位 = 0000h]

表 8-28 展示了 HS_OL_CNFG。

返回到[汇总表](#)。

为每个高侧驱动器配置开路负载阈值。

表 8-28. HS_OL_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	OUT12_OLA_TH	R/W	0h	配置高侧驱动器 12 开路负载阈值。 0b = 低阈值 1b = 高阈值
12	OUT11_OLA_TH	R/W	0h	配置高侧驱动器 11 开路负载阈值。 0b = 低阈值 1b = 高阈值
11	OUT10_OLA_TH	R/W	0h	配置高侧驱动器 10 开路负载阈值。 0b = 低阈值 1b = 高阈值
10	OUT9_OLA_TH	R/W	0h	配置高侧驱动器 9 开路负载阈值。 0b = 低阈值 1b = 高阈值
9	OUT8_OLA_TH	R/W	0h	配置高侧驱动器 8 开路负载阈值。 0b = 低阈值 1b = 高阈值
8	RESERVED	R/W	0h	保留
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	OUT12_OLA_EN	R/W	0h	为高侧驱动器 12 使能开路负载检测电路。
4	OUT11_OLA_EN	R/W	0h	为高侧驱动器 11 使能开路负载检测电路。
3	OUT10_OLA_EN	R/W	0h	为高侧驱动器 10 使能开路负载检测电路。
2	OUT9_OLA_EN	R/W	0h	为高侧驱动器 9 使能开路负载检测电路。
1	OUT8_OLA_EN	R/W	0h	为高侧驱动器 8 使能开路负载检测电路。
0	OUT7_OLA_EN	R/W	0h	为高侧驱动器 7 使能开路负载检测电路。

8.2.15 HS_REG_CNFG1 寄存器 (偏移 = 20h) [复位 = 0000h]

HS_REG_CNFG1 如表 8-29 所示。

返回到[汇总表](#)。

配置 OUT7 ITRIP 设置。

表 8-29. HS_REG_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	OUT7_ITRIP_EN	R/W	0h	使能高侧驱动器 7 的 ITRIP 。
6	RESERVED	R/W	0h	保留
5	RESERVED	R/W	0h	保留
4	RESERVED	R/W	0h	保留
3-2	OUT7_ITRIP_FREQ	R/W	0h	配置 OUT7 ITRIP 调节频率。 00b = 1.7kHz 01b = 2.2kHz 10b = 3kHz 11b = 4.4kHz
1-0	OUT7_ITRIP_DG	R/W	0h	配置 OUT7 ITRIP 抗尖峰脉冲时间。 00b = 48μs 01b = 40μs 10b = 32μs 11b = 24μs

8.2.16 HS_REG_CNFG2 寄存器 (偏移 = 21h) [复位 = 0000h]

HS_REG_CNFG2 如表 8-30 所示。

返回到[汇总表](#)。

为每个高侧驱动器配置恒流模式。

表 8-30. HS_REG_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	OUT12_CCM_TO	R/W	0h	配置高侧输出 12 的恒流模式电流限制选项。 0b = 350mA 1b = 450mA
12	OUT11_CCM_TO	R/W	0h	配置高侧输出 11 的恒流模式电流限制选项。 0b = 350mA 1b = 450mA
11	OUT10_CCM_TO	R/W	0h	配置高侧输出 10 的恒流模式电流限制选项。 0b = 350mA 1b = 450mA
10	OUT9_CCM_TO	R/W	0h	配置高侧输出 9 的恒流模式电流限制选项。 0b = 350mA 1b = 450mA
9	OUT8_CCM_TO	R/W	0h	配置高侧输出 8 的恒流模式电流限制选项。 0b = 350mA 1b = 450mA
8	OUT7_CCM_TO	R/W	0h	配置高侧输出 7 的恒流模式电流限制选项。CCM 值基于 OUT7_RDSON_MODE。 如果 OUT7_RDSON_MODE = 0b : 0b = 250mA 1b = 330mA 如果 OUT7_RDSON_MODE = 1b : 0b = 360mA 1b = 450mA
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	OUT12_CCM_EN	R/W	0h	为高侧驱动器 12 使能恒流模式电路。
4	OUT11_CCM_EN	R/W	0h	为高侧驱动器 11 使能恒流模式电路。
3	OUT10_CCM_EN	R/W	0h	为高侧驱动器 10 使能恒流模式电路。
2	OUT9_CCM_EN	R/W	0h	为高侧驱动器 9 使能恒流模式电路。
1	OUT8_CCM_EN	R/W	0h	为高侧驱动器 8 使能恒流模式电路。
0	OUT7_CCM_EN	R/W	0h	为高侧驱动器 7 使能恒流模式电路。

8.2.17 HS_PWM_FREQ_CNFG 寄存器 (偏移 = 22h) [复位 = 0000h]

表 8-31 展示了 HS_PWM_FREQ_CNFG。

返回到[汇总表](#)。

配置每个专用 PWM 发生器的频率。

表 8-31. HS_PWM_FREQ_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	PWM_OUT12_FREQ	R/W	0h	为高侧驱动器 12 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 434Hz
9-8	PWM_OUT11_FREQ	R/W	0h	为高侧驱动器 11 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 434Hz
7-6	PWM_OUT10_FREQ	R/W	0h	为高侧驱动器 10 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 434Hz
5-4	PWM_OUT9_FREQ	R/W	0h	为高侧驱动器 9 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 434Hz
3-2	PWM_OUT8_FREQ	R/W	0h	为高侧驱动器 8 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 434Hz
1-0	PWM_OUT7_FREQ	R/W	0h	为高侧驱动器 7 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 434Hz

8.2.18 HEAT_CNFG 寄存器 (偏移 = 23h) [复位 = 0A3Ch]

表 8-32 展示了 HEAT_CNFG。

返回到[汇总表](#)。

配置加热器驱动器和故障响应。

表 8-32. HEAT_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-8	HEAT_VDS_LVL	R/W	Ah	加热器 MOSFET VDS 监控保护阈值。 0000b = 0.06V 00001b = 0.08V 0010b = 0.10V 0011b = 0.12V 0100b = 0.14V 0101b = 0.16V 0110b = 0.18V 0111b = 0.2V 1000b = 0.24V 1001b = 0.28V 1010b = 0.32V 1011b = 0.36V 1100b = 0.4V 1101b = 0.44V 1110b = 0.56V 1111b = 1V
7-6	HEAT_VDS_MODE	R/W	0h	加热器 MOSFET VDS 过流监控故障模式。 00b = 锁存故障。 01b = 逐周期。 10b = 仅警告报告。 11b = 禁用。
5-4	HEAT_VDS_BLK	R/W	3h	加热器 MOSFET VDS 监控消隐时间。 00b = 4μs 01b = 8μs 10b = 16μs 11b = 32μs
3-2	HEAT_VDS_DG	R/W	3h	加热器 MOSFET VDS 过流监控抗尖峰脉冲时间。 00b = 1μs 01b = 2μs 10b = 4μs 11b = 8μs
1	HEAT_OLP_EN	R/W	0h	使能加热器离线路负载检测电路。
0	RESERVED	R/W	0h	保留

8.2.19 EC_CNFG 寄存器 (偏移 = 24h) [复位 = 0000h]

表 8-33 展示了 EC_CNFG。

返回到[汇总表](#)。

配置电子铬驱动器和故障响应。

表 8-33. EC_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15-14	ECFB_DIAG	R/W	0h	使能 ECFB 上的开路负载检测电路。 00b = 禁用 01b = SC 10b = OLP 11b = 禁用/保留
13-12	EC_OUT11_OCP_DG	R/W	0h	当 EC_MODE=1 时的 OUT11 OCP 抗尖峰脉冲设置 00b = 6μs 01b = 10μs 10b = 15μs 11b = 60μs
11-10	ECFB_SC_RSEL	R/W	0h	ECFB 诊断短路检测选项。 00b = 0.5 Ω 01b = 1.0 Ω 10b = 2.0 Ω 11b = 3.0 Ω
9-8	ECFB_OV_DG	R/W	0h	配置过压故障抗尖峰脉冲时间。00b = 20μs 01b = 50μs 10b = 100μs 11b = 200μs
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5-4	ECFB_OV_MODE	R/W	0h	配置 EC 驱动器的 ECFB OV 故障响应。 0b = 无操作 01b = 如果电压大于 3V 的时间超过 EFB_OV_DG，则报告 ECFB_OV。 10b = 如果电压大于 3V 的时间超过 EFB_OV_DG 时间则报告 ECFB_OV，并通过下拉电阻将 ECDRV 驱动为低电平。
3	EC_FLT_MODE	R/W	0h	配置 EC 驱动器的过流故障响应。 0b = Hi-Z EC 驱动器 1b = 使用 OUT7 ITRIP 设置重试
2	ECFB_LS_PWM	R/W	0h	使能 EC 负载的 LS PWM 放电。 0b = 无 PWM 放电 (快速放电) 1b = 使能 PWM 放电
1	EC_OLEN	R/W	0h	该位在 EC 放电期间使能开路负载检测电路。 0b = 在 EC 放电期间禁用开路负载检测 1b = 在 EC 放电期间使能开路负载检测
0	ECFB_MAX	R/W	0h	配置 EC 的最大目标电压。 0b = 1.2V 1b = 1.5V

8.2.20 HS_REG_CNFG3 寄存器 (偏移 = 25h) [复位 = 0000h]

HS_REG_CNFG3 如表 8-34 所示。

返回到[汇总表](#)。

配置 HS ITRIP 设置。

表 8-34. HS_REG_CNFG3 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	HS_OUT_ITRIP_FREQ	R/W	0h	OUT8-12 的 ITRIP FREQ 设置 00b - 1.7KHz 01b - 2.2KHz 10b - 3KHz 11b - 4.4KHz
9-8	HS_OUT_ITRIP_DG	R/W	0h	OUT8-12 驱动器的常见 ITRIP 抗尖峰脉冲设置 00b - 48μs 01b - 40μs 10b - 32μs 11b - 24μs
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	RESERVED	R/W	0h	保留
4	HS_OUT12_ITRIP_EN	R/W	0h	使能高侧驱动器 12 的 ITRIP 。
3	HS_OUT11_ITRIP_EN	R/W	0h	使能高侧驱动器 11 的 ITRIP 。
2	HS_OUT10_ITRIP_EN	R/W	0h	使能高侧驱动器 10 的 ITRIP 。
1	HS_OUT9_ITRIP_EN	R/W	0h	使能高侧驱动器 9 的 ITRIP 。
0	HS_OUT8_ITRIP_EN	R/W	0h	使能高侧驱动器 8 的 ITRIP 。

8.2.21 SPARE_CNFG2 寄存器 (偏移 = 26h) [复位 = 0000h]

SPARE_CNFG2 如表 8-35 所示。

返回到[汇总表](#)。

备用配置寄存器。

表 8-35. SPARE_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	RESERVED	R/W	0h	保留
4	RESERVED	R/W	0h	保留
3	RESERVED	R/W	0h	保留
2	RESERVED	R/W	0h	保留
1	RESERVED	R/W	0h	保留
0	RESERVED	R/W	0h	保留

8.2.22 OUT1_HS_MODE_DC 寄存器 (偏移 = 27h) [复位 = 0000h]

OUT1_HS_MODE_DC 如表 8-36 所示。

返回到[汇总表](#)。

配置占空比的 10 个位

表 8-36. OUT1_HS_MODE_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT1_DC	R/W	0h	当 OUT1_MODE=1 时，专用 PWM 发生器的 OUT1 占空比的 10 位分辨率控制，最大值为 1022。

8.2.23 OUT2_HS_MODE_DC 寄存器 (偏移 = 28h) [复位 = 0000h]

OUT2_HS_MODE_DC 如表 8-37 所示。

返回到[汇总表](#)。

配置占空比的 10 个位

表 8-37. OUT2_HS_MODE_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT2_DC	R/W	0h	当 OUT2_MODE=1 时，专用 PWM 发生器的 OUT2 占空比的 10 位分辨率控制，最大值为 1022。

8.3 DRV8000-Q1_CTRL 寄存器

表 8-38 列出了 DRV8000-Q1_CTRL 寄存器的存储器映射寄存器。表 8-38 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-38. DRV8000-Q1_CTRL 寄存器

偏移	首字母缩写词	寄存器名称	部分
29h	IC_CTRL	IC 控制寄存器。	节 8.3.1
2Ah	HB_CTRL	栅极驱动器和半桥控制寄存器。	节 8.3.2
2Bh	HS_EC_HEAT_CTRL	高侧驱动器、EC 和加热器驱动器控制寄存器。	节 8.3.3
2Ch	OUT7_PWM_DC	OUT7 PWM 占空比控制寄存器。	节 8.3.4
2Dh	OUT8_PWM_DC	OUT8 PWM 占空比控制寄存器。	节 8.3.5
2Eh	OUT9_PWM_DC	OUT9 PWM 占空比控制寄存器。	节 8.3.6
2Fh	OUT10_PWM_DC	OUT10 PWM 占空比控制寄存器。	节 8.3.7
30h	OUT11_PWM_DC	OUT11 PWM 占空比控制寄存器。	节 8.3.8
31h	OUT12_PWM_DC	OUT12 PWM 占空比控制寄存器。	节 8.3.9

复杂的位访问类型经过编码可适应小型表单元。表 8-39 展示了适用于此部分中访问类型的代码。

表 8-39. DRV8000-Q1_CTRL 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.3.1 IC_CTRL 寄存器 (偏移 = 29h) [复位 = 006Ch]

IC_CTRL 如表 8-40 所示。

返回到[汇总表](#)。

用于锁定和解锁配置或控制寄存器以及清除故障的控制寄存器。

表 8-40. IC_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	IPROPI_MODE	R/W	0h	在输入模式和输出模式之间选择 IPROPI/PWM2 引脚模式。 0b = 输出 (IPROPI 模式) 1b = 输入 (PWM 模式)
12-8	IPROPI_SEL	R/W	0h	控制电流、电压和温度检测输出之间的 IPROPI MUX 输出。 00000b = 无输出 00001b = OUT1 电流检测输出 00010b = OUT2 电流检测输出 00011b = OUT3 电流检测输出 00100b = OUT4 电流检测输出 00101b = OUT5 电流检测输出 00110b = OUT6 电流检测输出 00111b = OUT7 电流检测输出 01000b = OUT8 电流检测输出 01001b = OUT9 电流检测输出 01010b = OUT10 电流检测输出 01011b = OUT11 电流检测输出 01100b = OUT12 电流检测输出 01101b = 保留。 01110b = 保留。 01111b = 保留。 10000b = VPVDD 检测标称范围 (5V -22V) 10001b = 热仪表组 1 输出 10010b = 热仪表组 2 输出 10011b = 热仪表组 3 输出 10100b = 热仪表组 4 输出 10101b = VPVDD 检测高范围 (20V - 32V)
7-5	CTRL_LOCK	R/W	3h	锁定和解锁控制寄存器。未列出的位设置无效。 011b = 解锁所有控制寄存器。 110b = 通过忽略除 IC_CTRL 寄存器之外的后续写入来锁定控制寄存器。
4-2	CNFG_LOCK	R/W	3h	锁定和解锁配置寄存器。未列出的位设置无效。 011b = 解锁所有配置寄存器。 110b = 忽略后续写入以锁定配置寄存器。
1	WD_RST	R/W	0h	看门狗重启。 上电后默认为 0b。 将该位反转以重启看门狗计时器。 写入后, 该位反映新的取反值。
0	CLR_FLT	R/W	0h	清除锁存故障状态信息。 0b = 默认状态。 1b = 清除锁存故障位, 完成后复位为 0b。它还会清除 SPI 故障和看门狗故障状态。

8.3.2 HB_CTRL 寄存器 (偏移 = 2Ah) [复位 = 0000h]

表 8-41 展示了 HB_CTRL。

返回到[汇总表](#)。

半桥输出控制寄存器。

表 8-41. HB_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT6_CTRL	R/W	0h	集成半桥输出 6 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
9-8	OUT5_CTRL	R/W	0h	集成半桥输出 5 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
7-6	OUT4_CTRL	R/W	0h	集成半桥输出 4 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
5-4	OUT3_CTRL	R/W	0h	集成半桥输出 3 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
3-2	OUT2_CTRL	R/W	0h	集成半桥输出 2 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
1-0	OUT1_CTRL	R/W	0h	集成半桥输出 1 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD

8.3.3 HS_EC_HEAT_CTRL 寄存器 (偏移 = 2Bh) [复位 = 0000h]

表 8-42 展示了 HS_EC_HEAT_CTRL。

返回到[汇总表](#)。

高侧驱动器、EC 和加热器驱动器输出控制寄存器。

表 8-42. HS_EC_HEAT_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	ECFB_LS_EN	R/W	0h	当 EC 调节激活时，通过 ECFB 上的 LS MOSFET 使能 EC 放电。
14	EC_ON	R/W	0h	使能 EC 输出。
13-8	EC_V_TAR	R/W	0h	用于控制 ECFB 上的目标电压的 6 位分辨率。0V 至 ECFB 最大值 (1.2 或 1.5V) 。
7	HEAT_EN	R/W	0h	使能加热器输出。
6	RESERVED	R/W	0h	保留
5	OUT12_EN	R/W	0h	使能高侧驱动器 12。
4	OUT11_EN	R/W	0h	使能高侧驱动器 11。
3	OUT10_EN	R/W	0h	使能高侧驱动器 10。
2	OUT9_EN	R/W	0h	使能高侧驱动器 9。
1	OUT8_EN	R/W	0h	使能高侧驱动器 8。
0	OUT7_EN	R/W	0h	使能高侧驱动器 7。

8.3.4 OUT7_PWM_DC 寄存器 (偏移 = 2Ch) [复位 = 0000h]

OUT7_PWM_DC 如表 8-43 所示。

返回到[汇总表](#)。

高侧驱动器 7 的 10 位占空比控制。

表 8-43. OUT7_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT7_DC	R/W	0h	高侧驱动器 7 专用 PWM 发生器占空比的 10 位分辨率控制，最大值为 1022。

8.3.5 OUT8_PWM_DC 寄存器 (偏移 = 2Dh) [复位 = 0000h]

OUT8_PWM_DC 如表 8-44 所示。

返回到[汇总表](#)。

高侧驱动器 8 的 10 位占空比控制。

表 8-44. OUT8_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT8_DC	R/W	0h	高侧驱动器 8 专用 PWM 发生器占空比的 10 位分辨率控制，最大值为 1022。

8.3.6 OUT9_PWM_DC 寄存器 (偏移 = 2Eh) [复位 = 0000h]

OUT9_PWM_DC 如表 8-45 所示。

返回到[汇总表](#)。

高侧驱动器 9 的 10 位占空比控制。

表 8-45. OUT9_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT9_DC	R/W	0h	高侧驱动器 9 专用 PWM 发生器占空比的 10 位分辨率控制，最大值为 1022。

8.3.7 OUT10_PWM_DC 寄存器 (偏移 = 2Fh) [复位 = 0000h]

OUT10_PWM_DC 如表 8-46 所示。

返回到[汇总表](#)。

高侧驱动器 10 的 10 位占空比控制。

表 8-46. OUT10_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT10_DC	R/W	0h	高侧驱动器 10 专用 PWM 发生器占空比的 10 位分辨率控制，最大值为 1022。

8.3.8 OUT11_PWM_DC 寄存器 (偏移 = 30h) [复位 = 0000h]

OUT11_PWM_DC 如表 8-47 所示。

返回到[汇总表](#)。

高侧驱动器 11 的 10 位占空比控制。

表 8-47. OUT11_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT11_DC	R/W	0h	高侧驱动器 11 专用 PWM 发生器占空比的 10 位分辨率控制，最大值为 1022。

8.3.9 OUT12_PWM_DC 寄存器 (偏移 = 31h) [复位 = 0000h]

OUT12_PWM_DC 如表 8-48 所示。

返回到[汇总表](#)。

高侧驱动器 12 的 10 位占空比控制。

表 8-48. OUT12_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT12_DC	R/W	0h	高侧驱动器 12 专用 PWM 发生器占空比的 10 位分辨率控制，最大值为 1022。

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

DRV800x-Q1 是一款高度可配置的多通道集成 H 桥半桥 MOSFET 栅极驱动器，可用于驱动各种不同的输出负载。以下设计示例将重点说明如何针对不同的应用用例来使用和配置该器件。

9.2 典型应用

DRV8001-Q1 的典型应用是控制典型汽车门中的多个负载。其中包括多个集成半桥和高侧驱动器、一个电致变色后视镜驱动器和用于加热元件的外部高侧 MOSFET 驱动器。下面的 [图 9-1](#) 中显示了一个概要原理图示例。



表 9-1 列出了用于系统设计的一组输入参数示例。

参数	值
PVDD 电源电压范围	9 至 18V
PVDD 标称电源电压	13.5V
DVDD 逻辑电源电压范围	3.3V
I _{PROPI} 电阻	2.35k Ω

表 9-1. 设计参数 (续)

参数	值
PWM 频率	20kHz

9.3 初始化设置

9.4 电源相关建议

9.4.1 确定大容量电容器的大小

配备合适的局部大容量电容是电机驱动系统设计中的一项重要因素。使用更多的大容量电容通常是有益的，但缺点在于这会增加成本和物理尺寸。所需的局部电容量取决于多种因素，包括：

- 电机系统所需的最高电流
- 电源的类型、电容和拉电流的能力
- 电源和电机系统之间的寄生电感量
- 可接受的电源电压纹波
- 电机类型（有刷直流、无刷直流、步进电机）
- 电机启动和制动方法

电源和电机驱动系统之间的电感会限制电源的电流速率。如果局部大容量电容太小，系统会响应电机电压变化带来的过大的电流需求或转储。当使用足够大的大容量电容时，电机电压保持稳定，并且可以快速提供大电流。

数据表给出了建议的最小值，但需要进行系统级测试来确定大小适中的大容量电容器。

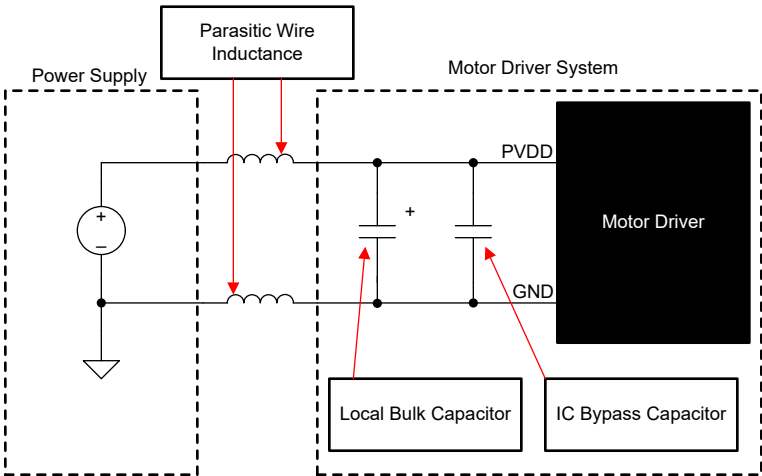


图 9-2. 电机驱动器电源寄生效应示例

9.5 布局

9.5.1 布局指南

使用低 ESR 陶瓷旁路电容器 C_{PVDD1} 将 PVDD 引脚旁路至 GND 引脚。将该电容器放置在尽可能靠近 PVDD 引脚的位置，并通过较宽的引线或通过接地平面连接到 GND 引脚。此外，使用额定电压为 PVDD 的大容量电容器 C_{PVDD2} 旁路 PVDD 引脚。该元件可以是电解电容器。其容值必须至少为 $10\mu\text{F}$ 。可以接受该电容与外部功率 MOSFET 的大容量电容共享。

使用 C_{DVDD} 将 DVDD 引脚旁路至 DGND 引脚。将此电容器尽可能靠近引脚放置，并尽量缩短从电容器到 DGND 引脚的路径。如果这些电源上已经存在靠近器件的本地旁路电容器以更大限度地减少噪声，则无需为 DVDD 使用这些额外元件。

对于 EC 驱动器，将 C_{ECDRV} 和 C_{ECFB} 旁路电容器尽可能靠近各自的引脚放置，并连接到 GND。

9.5.2 布局示例

图 9-3. DRV8001-Q1 元件放置和布局

上面的布局屏幕截图显示了器件的元件以及相对于器件的布局。此布局屏幕截图来自器件评估模块。请注意，所有电源去耦电容器（尤其是较小值的电容器）和电荷泵电容器都尽可能靠近引脚放置，并放置在器件的同一层。评估模块布局设计尽可能遵循了上一节中概述的所有通用指南。

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发设计的工具和软件。

10.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

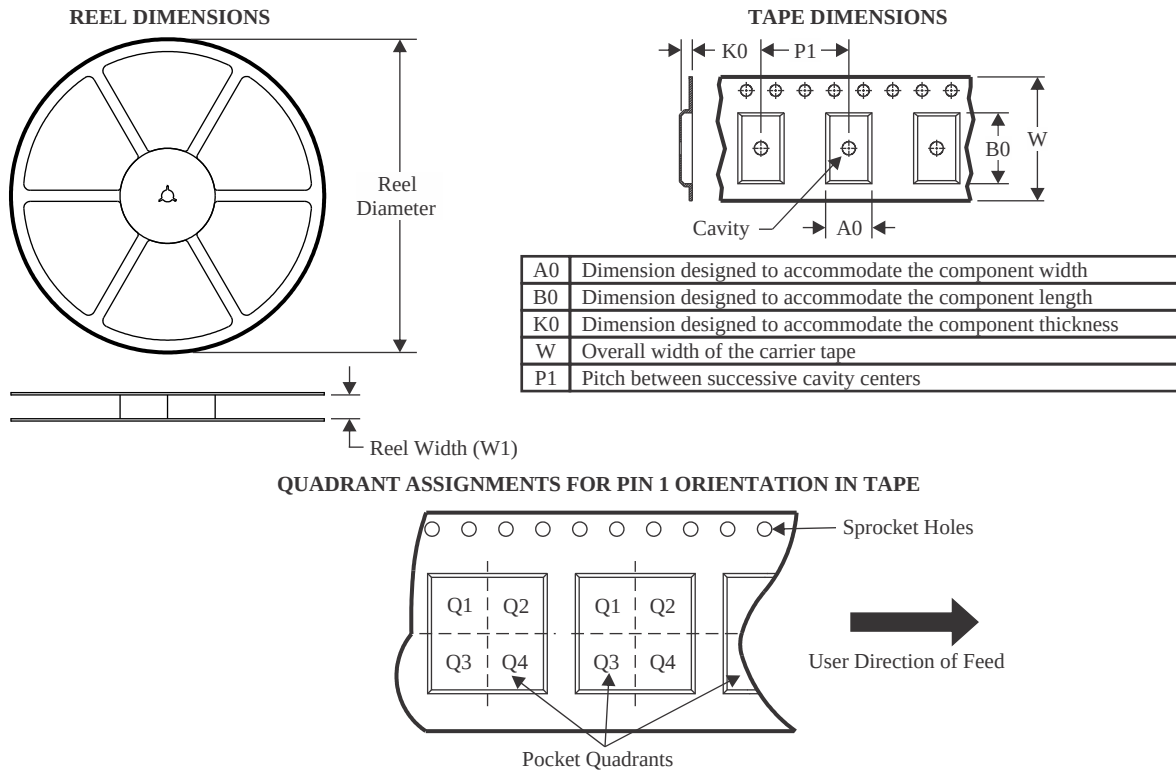
Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV8001QWRHARQ1	Active	Production	VQFN (RHA) 40	2500 LARGE T&R	-	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	DRV8001

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

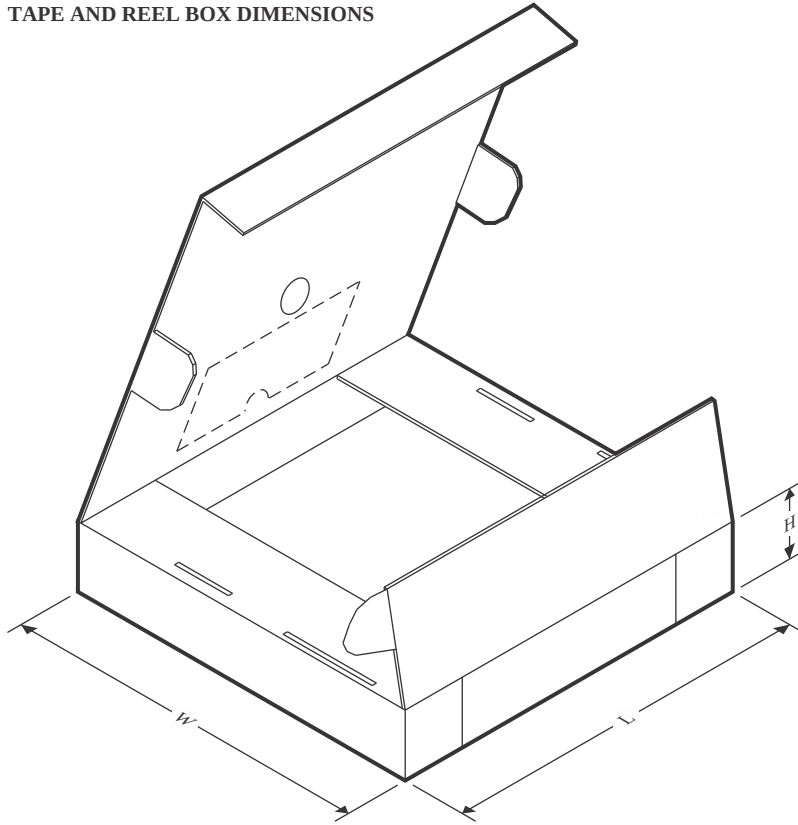
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION


*All dimensions are nominal

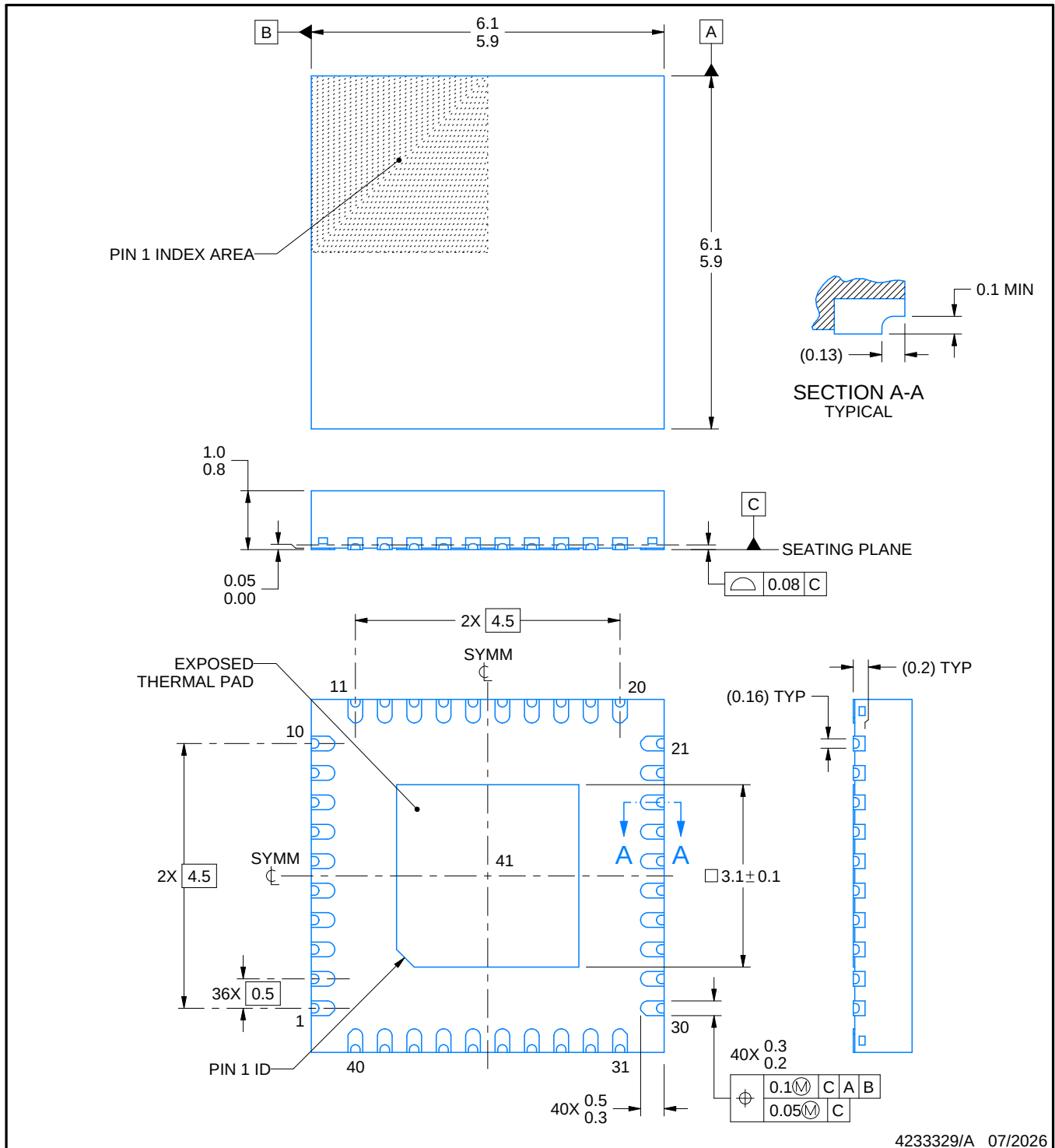
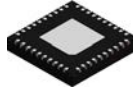
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV8001QWRHARQ1	VQFN	RHA	40	2500	330.0	16.4	6.3	6.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV8001QWRHARQ1	VQFN	RHA	40	2500	360.0	360.0	36.0



NOTES:

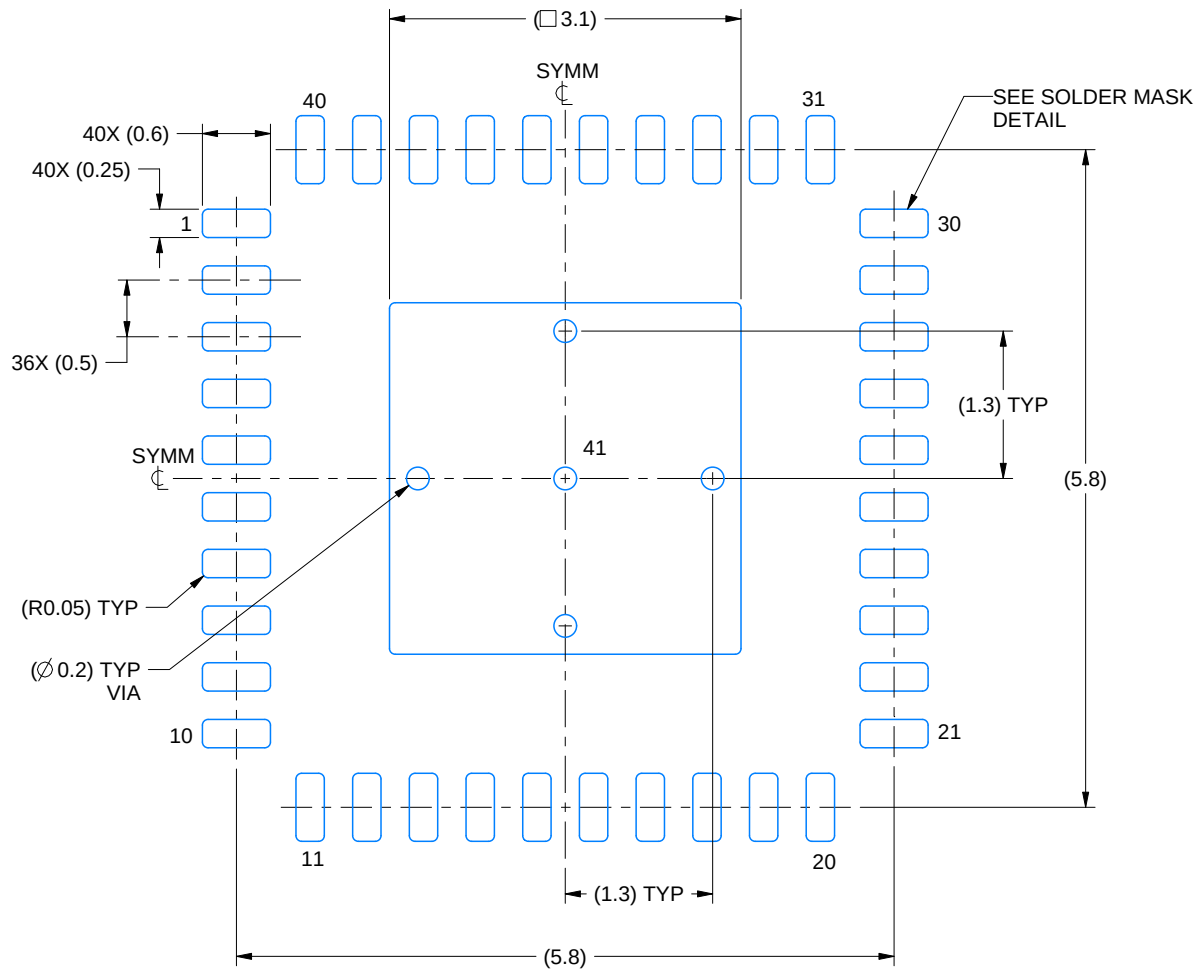
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

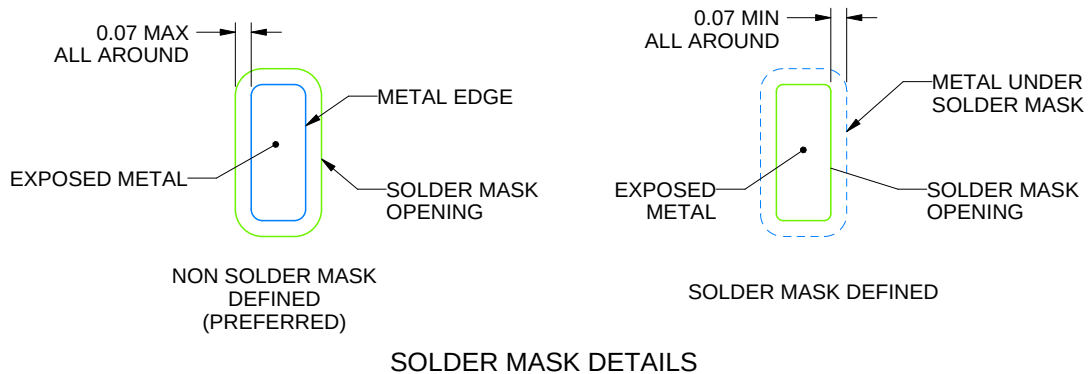
RHA0040Y

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



4233329/A 07/2026

NOTES: (continued)

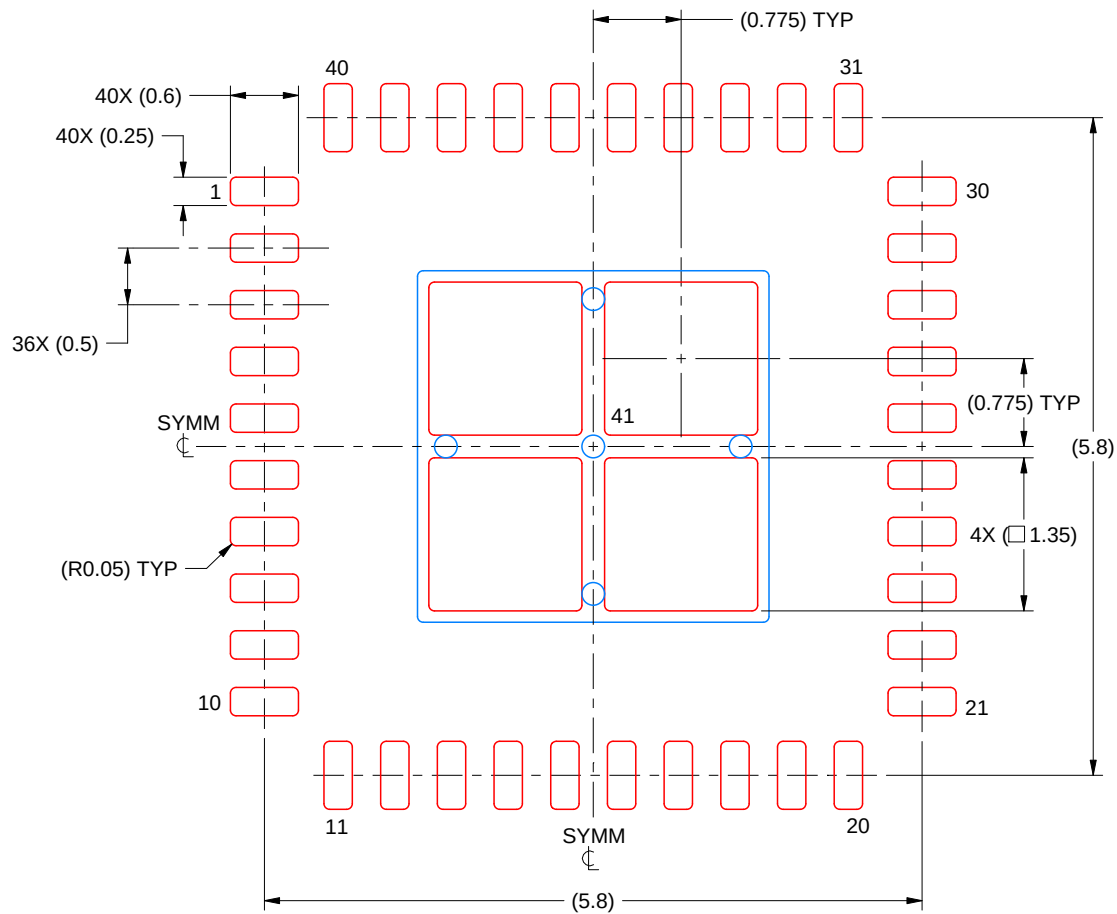
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHA0040Y

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 41
76% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4233329/A 07/2026

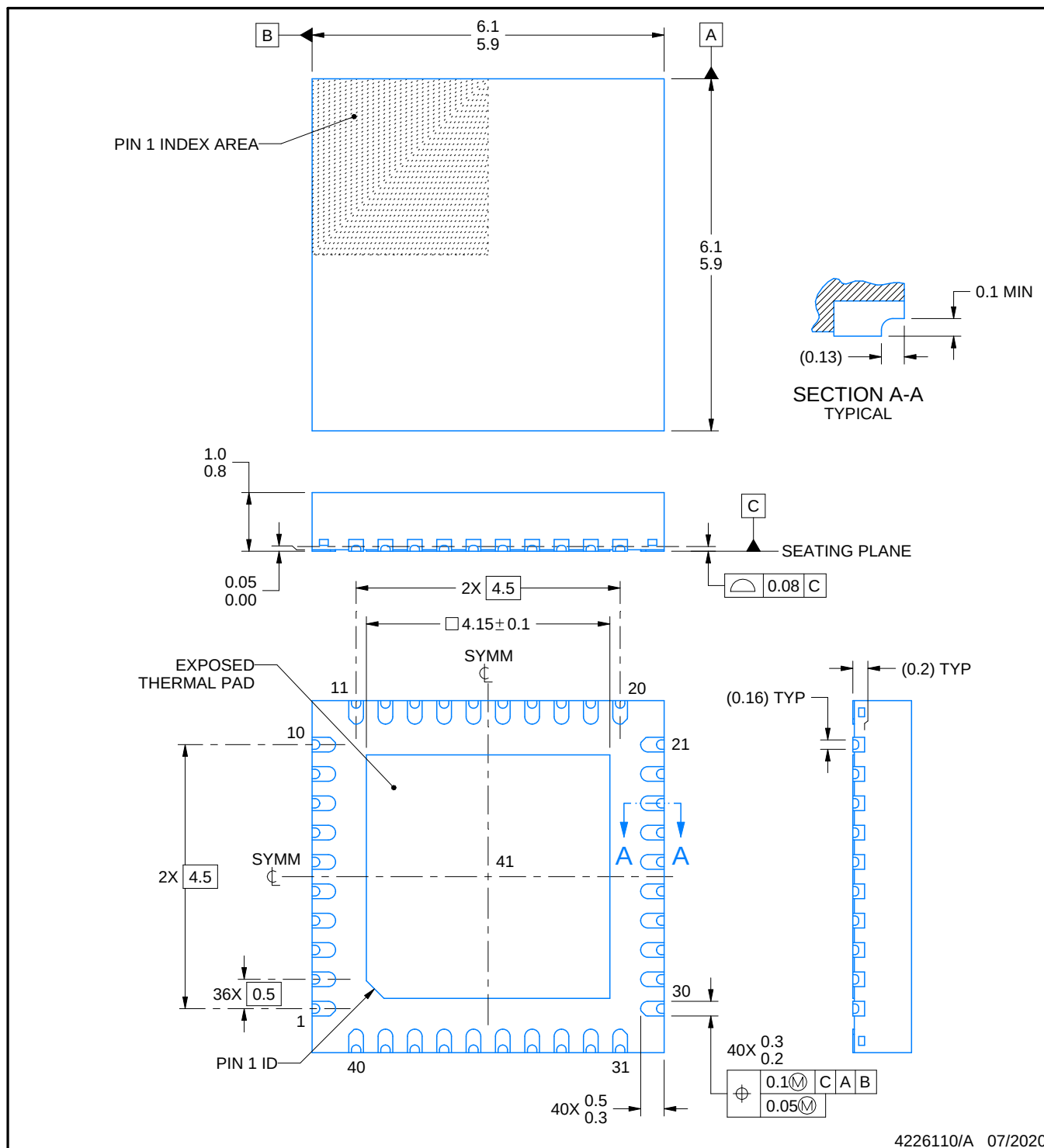
NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

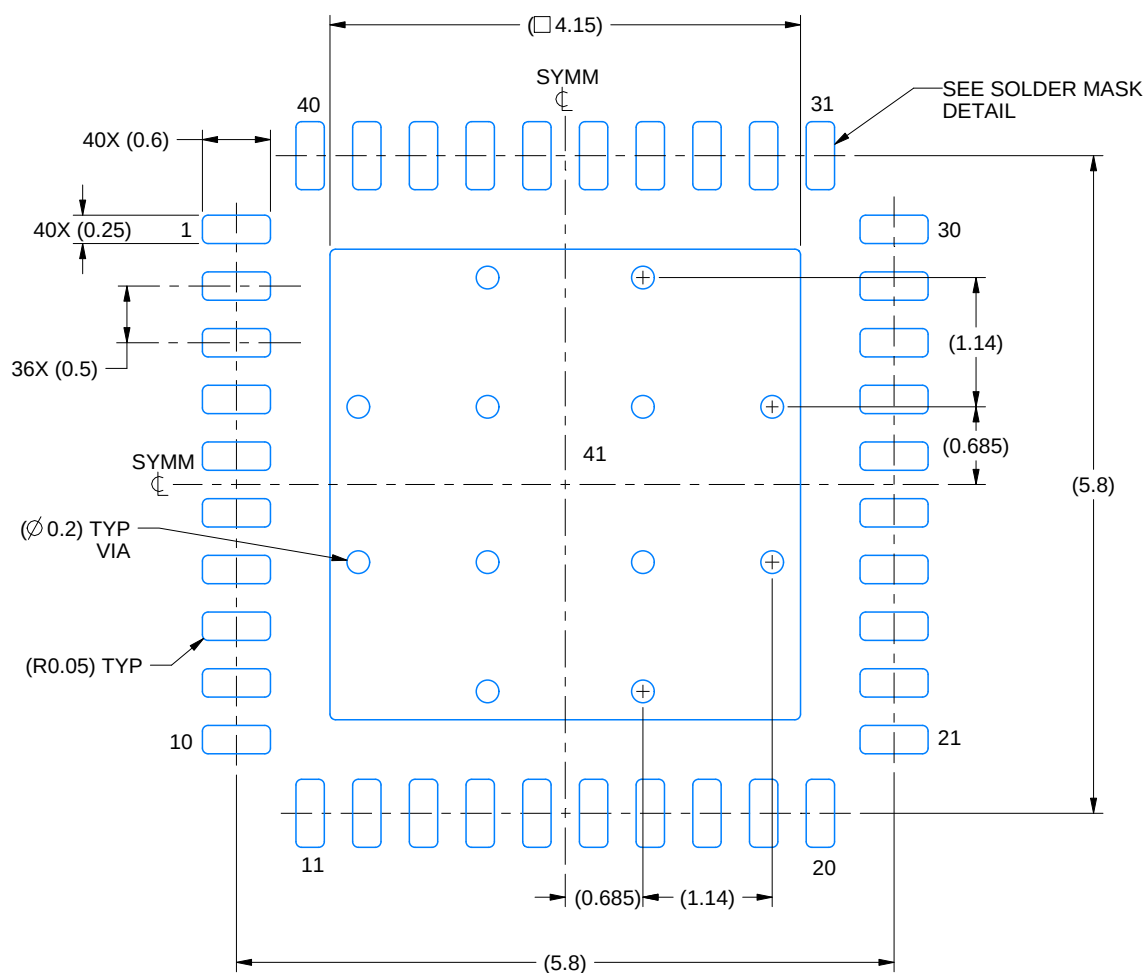
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RHA0040M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



4226110/A 07/2020

NOTES: (continued)

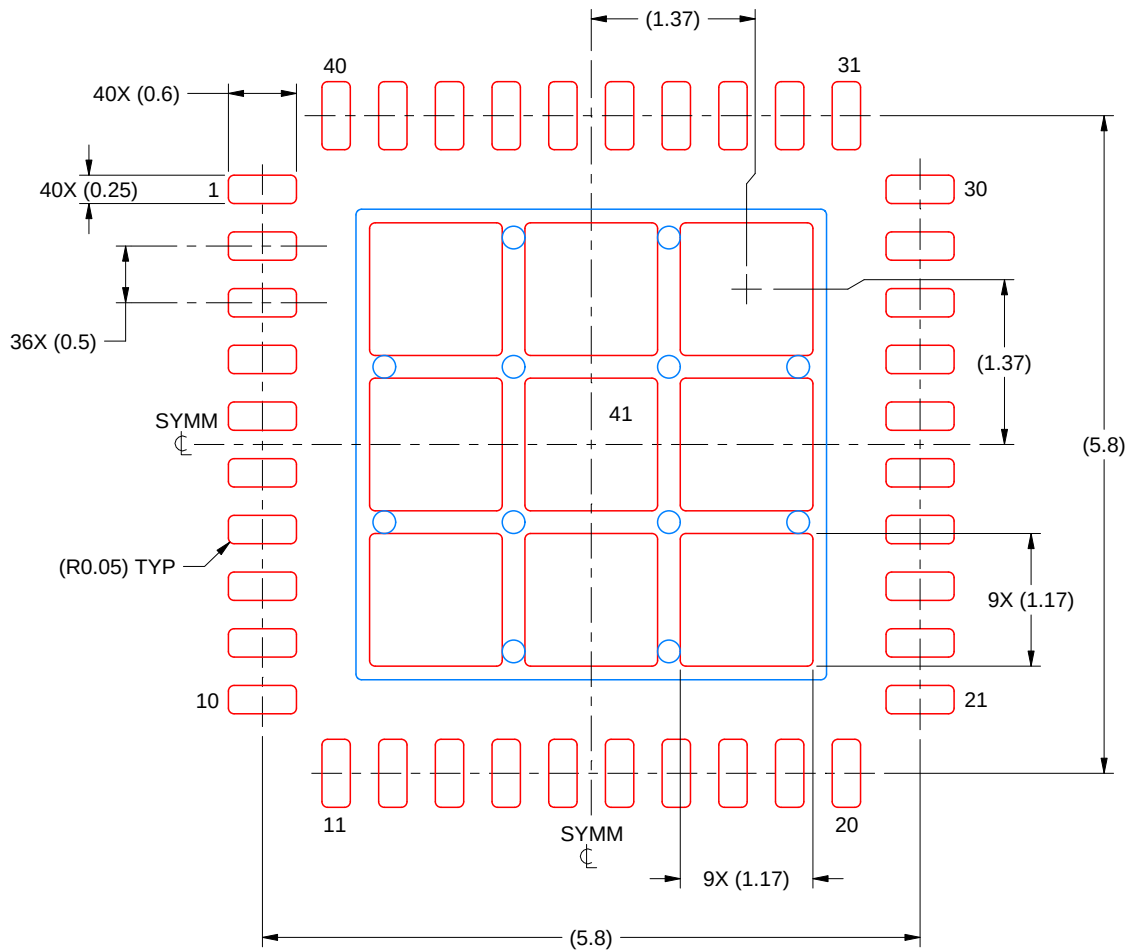
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHA0040M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 41
72% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4226110/A 07/2020

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

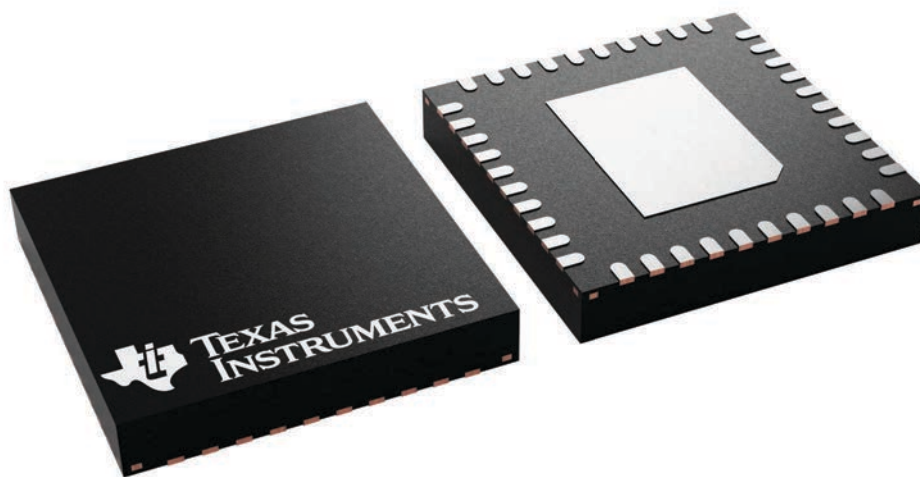
RHA 40

VQFN - 1 mm max height

6 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

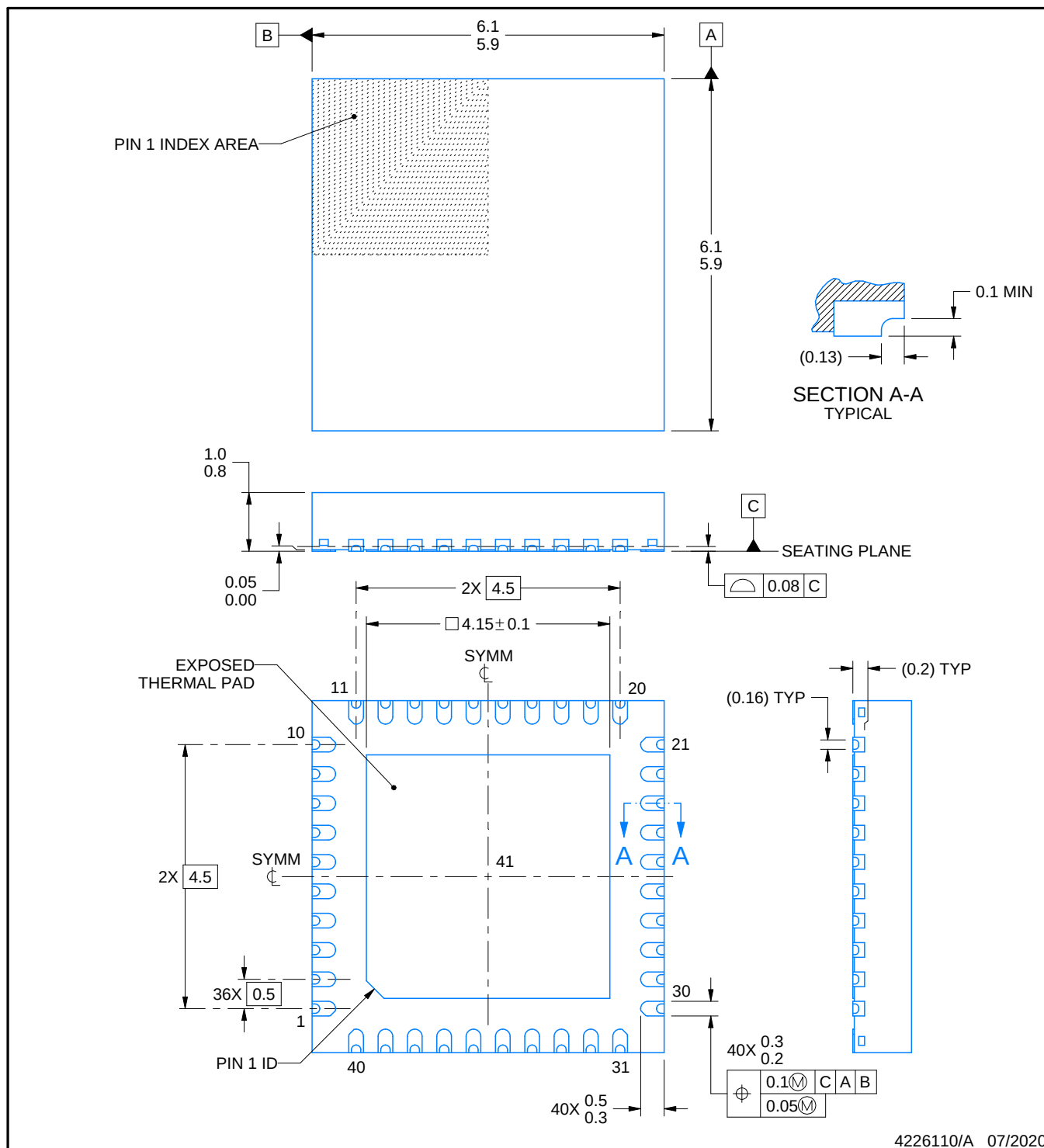
This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



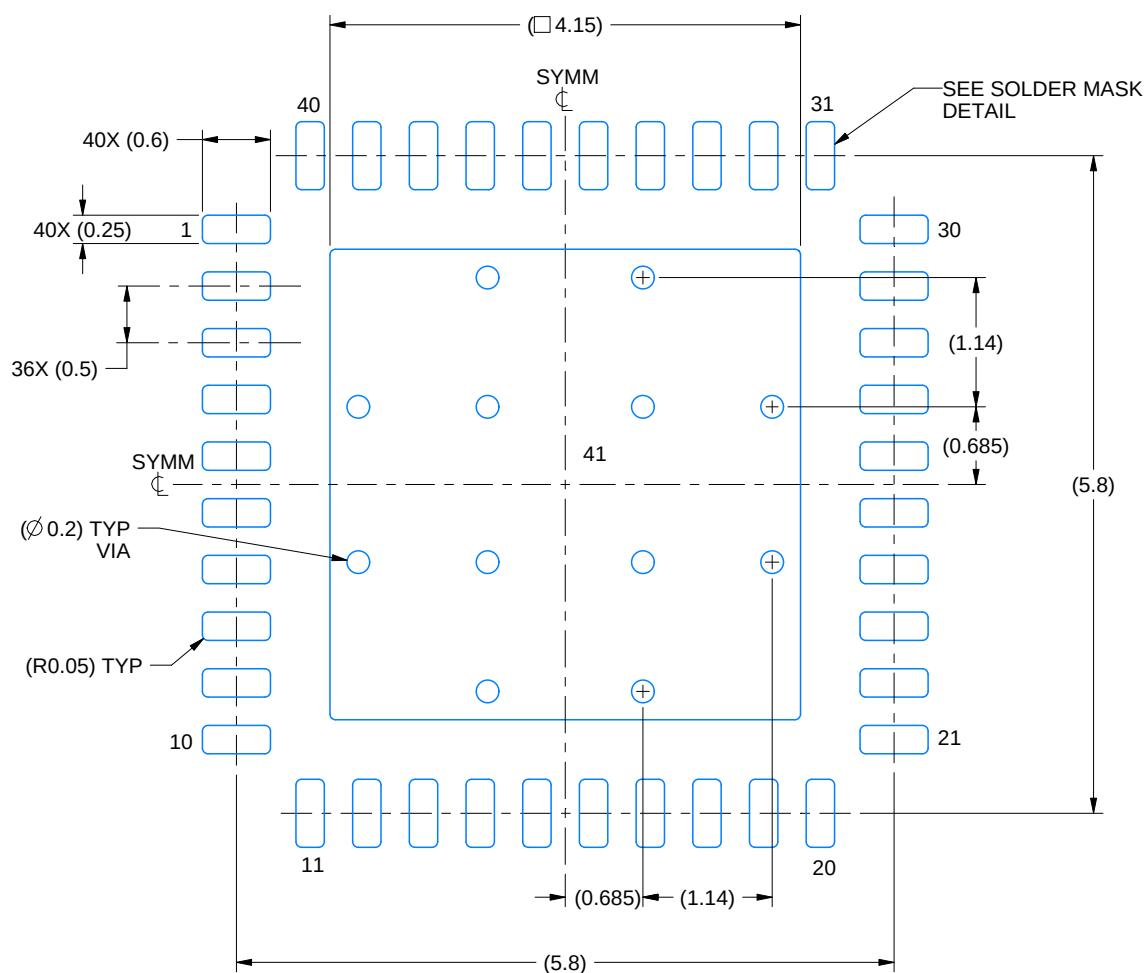
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

RHA0040M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



4226110/A 07/2020

NOTES: (continued)

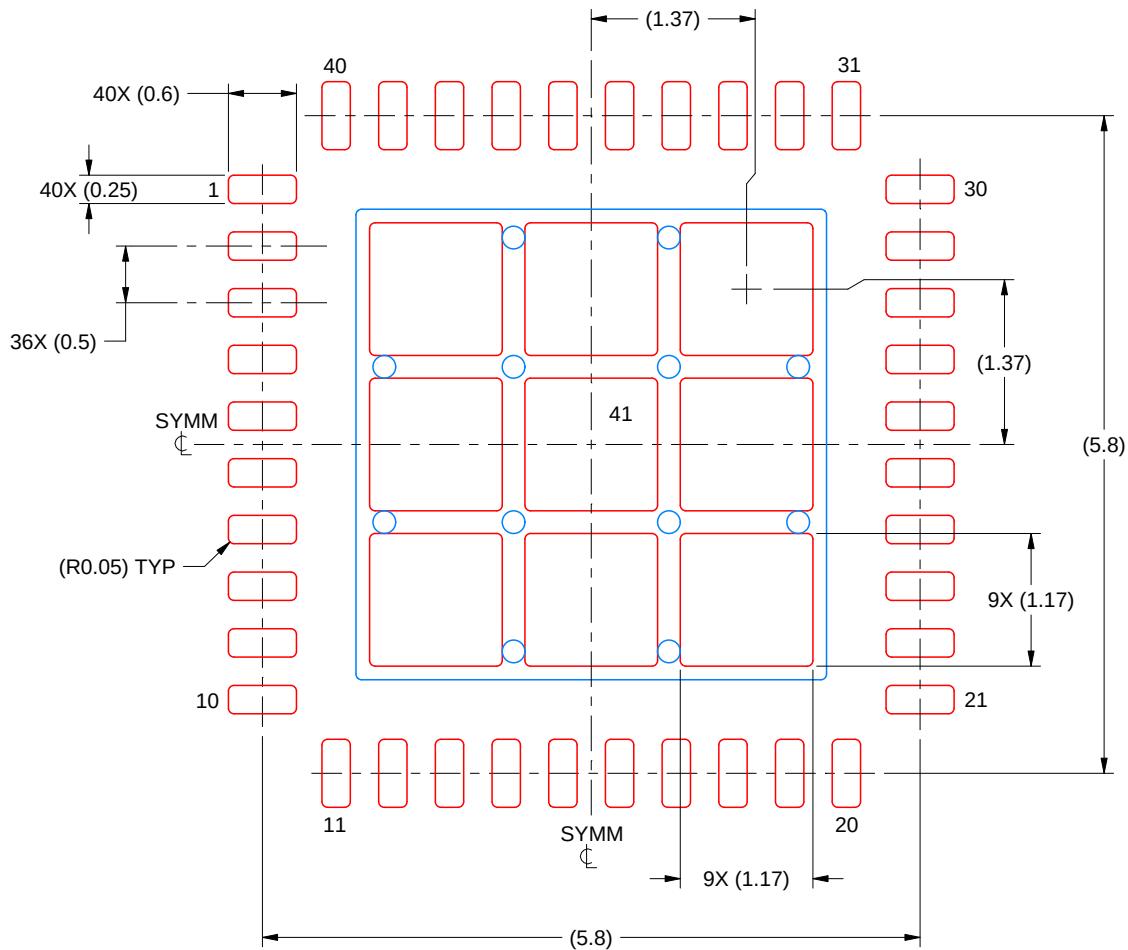
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHA0040M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 MM THICK STENCIL
 SCALE: 15X

EXPOSED PAD 41
 72% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4226110/A 07/2020

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月