AM13E230x 微控制器

ADVANCE INFORMATION

1 特性

- **器件内核**
  - Arm® Cortex®-M33 32 位 CPU，频率高达 250MHz
    - 浮点单元 (FPU)、自定义数据路径扩展 (CDE)、存储器保护单元 (MPU) 和微跟踪缓冲器 (MTB)
    - DSP 扩展和 32 位三角函数运算单元 (TMU) 可加速三角函数计算
    - 250MHz，具有 *400*DMIPS 和 *1,080* CoreMark® (4.32 CoreMark®/MHz)
    - 200MHz，具有 *325*DMIPS 和 *870* CoreMark® (4.36 CoreMark®/MHz)
  - 1 个 TinyEngine™ 神经网络处理单元 (NPU)，针对时间系列边缘 AI 使能进行了优化
- **存储器**
  - 高达 512kB（2 个最高 256kB 的存储体和 2kB 扇区）的非易失性闪存存储器
    - 带有纠错码的 144 位字
    - 存储体交换，以实现双映像固件
  - 高达 128KB 的 0 等待状态 SRAM
    - 硬件奇偶校验和 1KB 指令高速缓存
    - 在低功耗模式下保留 32KB RAM (SRAM0)
  - 支持 SDRAM、ASRAM 或 ASIC/FPGA 外部接口的外部外设接口 (EPI)
- **高性能模拟外设**
  - 3 个 SAR 模数转换器 (ADC)
    - 7.81MSPS，12 位分辨率
    - 每个 ADC 支持多达 32 个单端输入通道
    - 可配置的 1.65V 和 2.5V 内部共享基准电压 (VREF)
    - 支持外部电压基准 (VREF)
    - 硬件过采样和欠采样模式，带累积、均值计算和异常抑制
  - 4 个模拟比较器子系统 (CMPSS)
    - 2 个具有窗口功能的比较器
    - 2 个 10 位有效 DAC 和 2 个数字滤波器
    - CMPSS[2:3] 支持连接到引脚的缓冲 DACL_OUT
  - 3 个 可编程增益放大器 (PGA)
    - 单位增益支持
    - 反相和同相增益模式支持
    - 增益选项：1、2/-1、4/-3、8/-7、16/-15、32/-31、64/-63
    - 支持多达 12 条通道的 4:1 输入多路复用器
    - 可编程输出滤波
  - ADC、PGA、CMPSS 和 DAC 之间的可编程模拟连接
- **经优化的低功耗模式**
  - RUN： 225 µA/MHz (CoreMark)
  - STANDBY：196uA，具有 CPU 执行恢复和 32kB SRAM 保持功能
  - 关断：<5 µA，具有 IO 唤醒能力
- **灵活的系统外设**
  - 12 通道直接存储器存取 (DMA) 控制器
  - 嵌套矢量中断控制器 (NVIC)
  - 多达 107 个 GPIO，具有输入/输出 XBAR 连接
  - 8 个具有关断唤醒功能的 GPIO
  - 1 个窗口化看门狗计时器 (WWDT)
    - 具有可编程分频器的独立 32kHz 时钟
    - 具有可配置计时器周期的 25 位计数器
  - 2 个通用计时器
    - TIMG4（16 位）、TIMG12（32 位）
    - 预分频器、比较/捕捉、影子寄存器
    - 每个多达 2 条个通道
- **实时控制外设**
  - 5 个多通道脉宽调制器 (MCPWM) 模块
    - 每个模块 6 条 PWM 通道，具有 16 位时基
    - 每个模块的 4 次转换启动 (SOC) 可为单分流器或三分流器电流检测模式实现精确的 ADC 采样
    - 支持死区、跳闸事件和时基同步
  - 2 个增强型捕获 (eCAP) 模块
    - 32 位计时器，用于速度、经过时间、周期和占空比测量
    - 每个模块 1 条替代 PWM 通道
  - 3 个增强型正交编码器脉冲 (eQEP)
    - 支持线性或旋转增量编码器接口
    - 边缘捕获单元，可优化低速速度测量
  - 器件交叉开关（INPUTXBAR、OUTPUTXBAR、PWMXBAR）
    - 灵活地将信号从 GPIO 路由到其他模块
    - 例如，INPUTXBAR 用于将信号从 GPIO 路由到其他模块，例如 ADC、CMPSS、MCPWM、eCAP、eQEP、和外部中断
- **增强型串行通信接口**
  - 两个支持 UART (LIN) 或 I²C (SMBus/PMBus) 的可配置串行接口
  - 四个支持 UART、I²C 或 SPI 的可配置串行接口
  - 一个具有灵活数据速率 (CAN FD) 的模块化控制器局域网 (MCAN)
- **时钟系统**
  - 内部 4MHz/32MHz 振荡器 (SYSOSC)

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

ADVANCE INFORMATION

  - 内部 32kHz 振荡器 (LFOSC)
  - 高达 250MHz 的系统锁相环 (SYSPLL)
  - 外部 4MHz 至 25MHz 晶体振荡器 (XTAL)
  - 外部 4MHz 至转 48MHz 时钟输入 (HFCLK)
- **OS 支持**
  - FreeRTOS、Zephyr、裸机
- **安全**
  - 支持 IEC61508 SIL-2 和 SIL-3 系统
- **安全性和加密**
  - 安全引导/FWU/调试/JTAG 锁定
  - 安全密钥存储和管理
  - 特权/非特权资源分区
  - 闪存写入/擦除/隐藏保护
  - 器件生命周期管理
  - 使用 128 或 256 位密钥的 AES 加密
  - 唯一标识号 (UID)
- **内部诊断模块**
  - 循环冗余校验器（CRC-16、CRC-32）
  - 集成温度传感器
  - 集成 BOR/POR 电源监测器
- **开发支持**
  - JTAG（4 引脚）和串行线调试 (SWD)（2 引脚）
  - 微跟踪缓冲器 (MTB)
  - 嵌入式跟踪宏单元 (ETM) (TRACE_DATA[0:3])
    - 支持串行跟踪和并行跟踪
- **封装选项**
  - 128 引脚 PDT 薄型四方扁平封装 (TQFP)（0.4mm 间距）
  - 100 引脚 PZ 薄型四方扁平封装 (LQFP)（0.5mm 间距）
  - 80 引脚 PN 薄型四方扁平封装 (LQFP)（0.5mm 间距）
  - 64 引脚 PM 薄型四方扁平封装 (LQFP)（0.5mm 间距）
  - 48 引脚 PT 薄型四方扁平封装 (LQFP)（0.5mm 间距）
  - 48 引脚 RGZ 超薄型四方扁平无铅封装 (VQFN)（0.5mm 间距）
- **工作特性**
  - 电源电压：3.3V
  - 环境温度范围 (T_A)：–40°C 至 125°C

2 应用

- 双电机驱动 + PFC（功率因数校正）
- 多电机控制
- 三相电机
- 工业驱动器
- 风扇/泵驱动器
- 电动工具
- HVAC
- 空调室外机
- 割草机器人
- 洗衣机和烘干机
- 冰箱和冷冻柜
- 交流逆变器和变频驱动器
- 伺服和步进驱动器
- 现场变送器和传感器
- 人形机器人电机驱动器
- 机器人安全模块
- 协作机器人伺服驱动器
- HVAC 控制器
- HVAC 电机控制
- HVAC 阀门和执行器控制
- 电梯主控板
- 电梯与自动扶梯电机控制
- 无绳电动工具
- 电器
- 工业自动化
- 机器人
- 医疗与保健
- 楼宇自动化
- 测试和测量

Copyright © 2026 Texas Instruments Incorporated

3 说明

AM13E230x 微控制器 (MCU) 属于 AM13x 高度集成的低成本 32 位 MCU 系列，该系列基于 Arm® Cortex®-M33 32 位 CPU，工作频率最高可达 250MHz 或 200MHz。这些经实时控制优化的 MCU 提供高性能模拟、控制和数字外设集成，支持 -40°C 至 125°C 的环境温度范围，并在 3.3V 的电源电压下运行。

AM13E230x MCU 提供具有内置纠错码 (ECC) 且高达 512KB 的嵌入式闪存程序存储器（2 个 256KB 存储体）以及具有硬件奇偶校验且高达 128KB 的 SRAM。提供更小的存储器配置型号。

处理系统包含自定义数据路径扩展 (CDE) 支持、存储器保护单元 (MPU)、微跟踪缓冲器 (MTB)、32 位三角函数加速器 (TMU) 以及 TinyEngine™ 神经网络处理单元 (NPU)。

AM13E230x MCU 具有强大的高性能模拟外设。三个最大采样率为 7.81MSPS 的 12 位 ADC、四个具有内置 10 位基准 DAC 的高速比较器子系统以及三个具有 4：1 多路复用器的可编程增益放大器可提供真正的实时信号链性能。

这些 MCU 还提供实时控制和计时外设，例如 12 通道 DMA 控制器、多通道 PWM 生成、通用计时器、用于捕获和编码器接口的专用计时器以及用于连接 GPIO 的灵活 X-BAR 系统以及控制外设。

独立振荡器和窗口化看门狗计时器以及多种内部和外部时钟选项亦包括其中。提供了多种运行功耗模式，以便灵活地控制功耗与唤醒时间。

数据完整性和加密特性（AES，安全启动）可在 AM13E230x 域内中提供安全性。循环冗余校验器 (CRC) 模块为 AM13E230x MCU 提供内部诊断功能。

通过一个 MCAN 和多达 6 个 UNICOMM 外设支持增强型通信接口，从而支持 UART/LIN、I2C/SMBUS 和 SPI 的组合。为了连接外部器件或存储器，高速外部外设接口 (EPI) 可以连接到 SDRAM 或异步 RAM 器件，例如 FPGA 或 ASIC。

封装选项包括 48 引脚 QFN 以及 48/64/80/100/128 引脚 QFP。所有封装均支持在 -40°C 至 125°C 的环境温度范围内以 250MHz 频率运行。此外，还提供在相同温度范围内支持以 200MHz 频率运行的其他封装。有关详细的可订购器件型号 (OPN)，请参阅“机械、封装和可订购信息”章节。

封装信息

器件型号 (1)	封装 (2)	封装尺寸 (3)	封装尺寸（标称值）	间距
AM13E23019	PDT（TQFP，128）	16mm × 16mm	14mm × 14mm	0.4mm
	PZ（LQFP，100）	16mm × 16mm	14mm × 14mm	0.5mm
	PN（LQFP，80）	14mm × 14mm	12mm × 12mm	0.5mm
	PM（LQFP，64）	12mm × 12mm	10mm × 10mm	0.5mm
	PT（LQFP，48）	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ（VQFN，48）	7mm × 7mm	7mm × 7mm	0.5mm
AM13E23018	PDT（TQFP，128）	16mm × 16mm	14mm × 14mm	0.4mm
	PZ（LQFP，100）	16mm × 16mm	14mm × 14mm	0.5mm
	PN（LQFP，80）	14mm × 14mm	12mm × 12mm	0.5mm
	PM（LQFP，64）	12mm × 12mm	10mm × 10mm	0.5mm
	PT（LQFP，48）	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ（VQFN，48）	7mm × 7mm	7mm × 7mm	0.5mm

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

封装信息（续）

器件型号 (1)	封装 (2)	封装尺寸 (3)	封装尺寸（标称值）	间距
AM13E23017	PDT（TQFP，128）	16mm × 16mm	14mm × 14mm	0.4mm
	PZ（LQFP，100）	16mm × 16mm	14mm × 14mm	0.5mm
	PN（LQFP，80）	14mm × 14mm	12mm × 12mm	0.5mm
	PM（LQFP，64）	12mm × 12mm	10mm × 10mm	0.5mm
	PT（LQFP，48）	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ（VQFN，48）	7mm × 7mm	7mm × 7mm	0.5mm

1. 有关可订购器件型号，请参阅“机械、封装和可订购信息”章节。
2. 如需了解更多信息，请参阅“机械、封装和可订购信息”章节。
3. 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

3.1 功能方框图

图 3-1 显示了 AM13E230x 功能方框图。

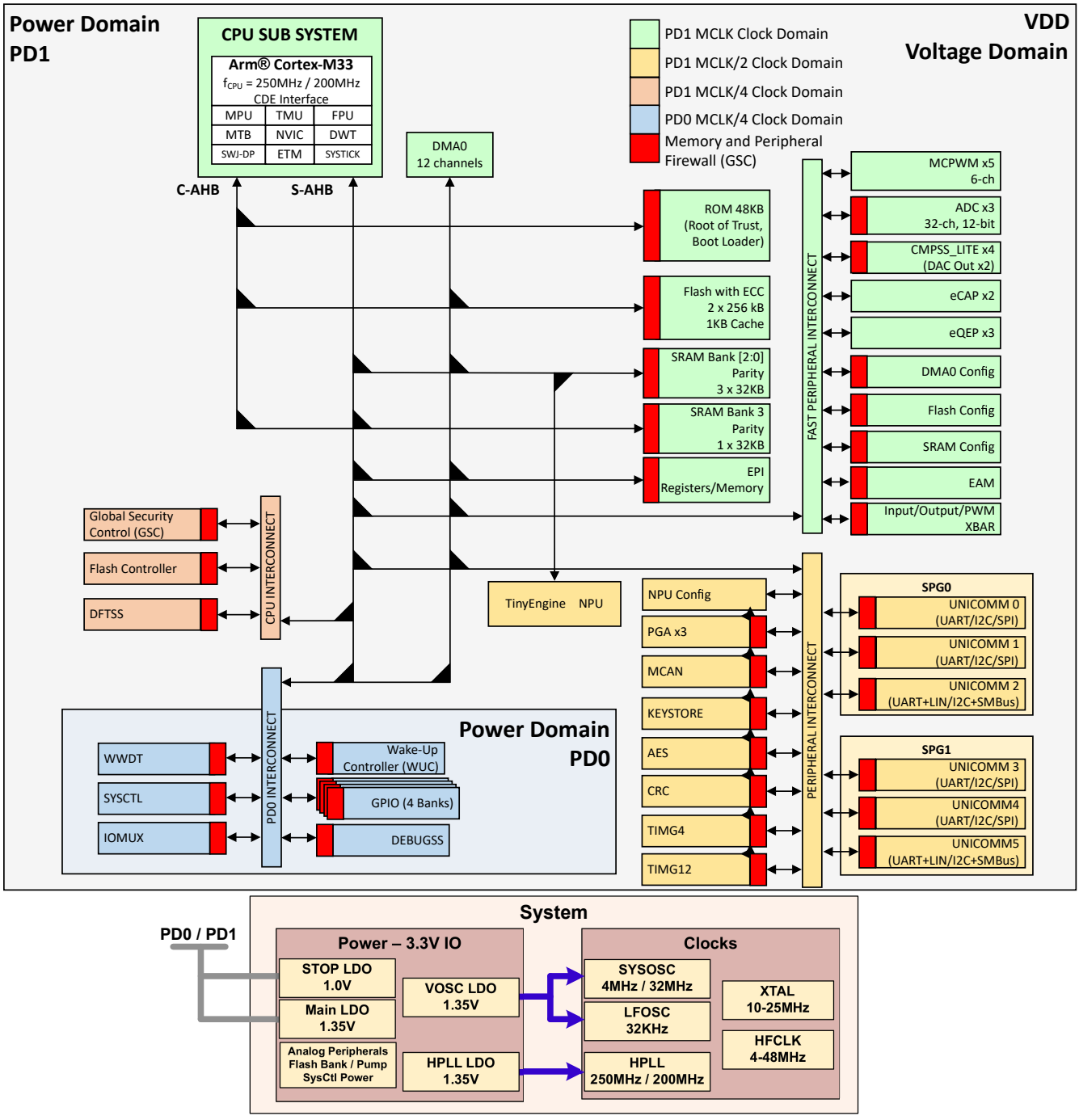


图 3-1. AM13E230x 功能框图

ADVANCE INFORMATION

ADVANCE INFORMATION

内容

1 特性 ... 1
2 应用 ... 2
3 说明 ... 3
3.1 功能方框图 ... 5
4 器件比较 ... 7
5 端子配置和功能 ... 9
5.1 引脚图 ... 9
器件封装选项 ... 9
5.2 AM13E230x 引脚图 ... 10
5.3 引脚属性 ... 17
5.4 信号说明 ... 61
5.5 引脚连接要求 ... 88
6 规格 ... 89
6.1 绝对最大额定值 ... 89
6.2 ESD 等级 - 商用 ... 89
6.3 建议运行条件 ... 90
6.4 电源电流特性 ... 91
6.5 电气特性 ... 95
6.6 数字 IO ... 96
6.7 热性能信息 ... 97
6.8 系统 ... 98
6.9 模拟外设 ... 107
6.10 控制外设 ... 121
6.11 通信外设 ... 129
6.12 外设接口 (EPI) ... 141
6.13 仿真和调试 ... 146
7 详细说明 ... 148
7.1 概述 ... 148
7.2 存储器 ... 149
7.3 标识 ... 152
7.4 Arm® Cortex®-M33 CPU ... 152
7.5 TinyEngine™ 神经网络处理单元 (NPU) ... 154
7.6 DMA ... 154
7.7 错误聚合器模块 (EAM) ... 154
7.8 电源管理和时钟单元 (PMCU) ... 154
7.9 IOMUX ... 159
7.10 串行线调试接口 ... 160
7.11 引导加载程序 (BSL) ... 161
7.12 安全性 ... 162
7.13 计时器 (TIMx) ... 163
7.14 WWDT ... 163
8 应用、实施和布局 ... 164
8.1 JTAG 和跟踪 ... 164
8.2 原理图 ... 164
8.3 典型应用 ... 164
9 器件和文档支持 ... 165
9.1 第三方产品免责声明 ... 165
9.2 器件命名规则 ... 165
9.3 标识 ... 167
9.4 工具与软件 ... 168
9.5 文档支持 ... 169
9.6 支持资源 ... 169
9.7 商标 ... 170
9.8 静电放电警告 ... 170
9.9 术语表 ... 170
10 修订历史记录 ... 170
11 机械、封装和可订购信息 ... 171

Copyright © 2026 Texas Instruments Incorporated

4 器件比较

表 4-1 列出了 AM13E230x 微控制器的特性。

表 4-1. 器件比较

特性		AM13E23019	AM13E23018	AM13E23017
处理器和加速器				
Arm® Cortex®-M33	CPU 内核频率	250MHz/200MHz		
	自定义数据路径扩展 (CDE)	有		
	存储器保护单元 (MPU)	有		
	微跟踪缓冲器 (MTB)	有		
	三角函数加速器 (TMU)	有		
TinyEngine™ 神经网络处理单元 (NPU)		有		
存储器				
闪存 - 具带有纠错码 (ECC)		512KB	256KB	128KB
SRAM - 具有硬件奇偶校验		128KB	128KB	64KB
安全特性		JTAGLOCK，安全引导		
循环冗余校验 (CRC)		CRC-16/CRC-32		
系统				
直接存储器存取 (DMA) 控制器		1x 12 通道		
16 位通用计时器 (TIMG4)		1		
32 位通用计时器 (TIMG12)		1		
窗口化看门狗计时器 (WWDT)		1		
内部 4MHz/32MHz 振荡器 (SYSOSC)		1		
高达 200MHz/250MHz 的锁相环 (SYSPLL)		1		
内部 32kHz 振荡器 (LFOSC)		1		
晶体振荡器 (HFXT)/外部时钟 (HFCLK) 输入		1		
内部 3.3V 至 1.35V LDO		有		
通用输入/输出 (GPIO)		高达 107（取决于封装）		
模拟外设				
模数转换器 (ADC)	ADC	3		
	位	12 位 ADC		
	ADC 通道	高达 32 通道		
温度传感器		1		
具有模拟输入多路复用器的可编程增益放大器 (PGA)		3		
比较器子系统 (CMPSS)	CMPSS（每个包括 2 个 11 位 DAC + 2 个数字滤波器）	4		
	DACL 缓冲输出	2		
控制外设				
电机控制脉宽调制 (MCPWM)		5（6 通道）		
增强型捕获模块 (eCAP)		2		
增强型正交编码器脉冲模块 (eQEP)		3		

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 4-1. 器件比较（续）

特性			AM13E23019	AM13E23018	AM13E23017
通信外设					
UNICOMM	SPGSS0	UART	多达 3 个（2 个 UART、1 个 UART+LIN）		
		I^2C	多达 3 个（2 个 I^2C、1 个 I^2C+SMBUS）		
		SPI	高达 2		
	SPGSS1	UART	多达 3 个（2 个 UART、1 个 UART+LIN）		
		I^2C	多达 3 个（2 个 I^2C、1 个 I^2C+SMBUS）		
		SPI	高达 2		
模块化控制器局域网 (MCAN)			1 个 (CAN/CAN-FD)		
高速外设					
外设接口 (EPI)			1		
封装、温度和资质认证选项					
结温 (T_J)			-40°C 至 140°C		
环境温度 (T_A)			-40°C 至 125°C		

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5 端子配置和功能

5.1 引脚图

备注

在整个文档中，术语“焊球”、“引脚”和“端子”可互换使用。仅在提及物理封装时才尝试使用“焊球”。

本节中的图将与其他“端子配置和功能”表一起用于查找信号名称和球栅编号。在本文档的 HTML 版本中，当光标悬停在焊球上时会显示额外的信息。有关每个封装选项的完整引脚配置和功能，请参阅*引脚属性*和*信号说明*部分。

器件封装选项

封装	类型	尺寸	间距	引脚布局	模拟 IO	数字 IO	引脚数（总计）
LQFP128	PDT (TQFP)	14x14mm^2	0.4mm	32x32	44	107	128 引脚
LQFP100_G	PZ (LQFP)	14x14mm^2	0.5mm	25x25	44	86	100 引脚
LQFP100_H	PZ (LQFP)	14x14mm^2	0.5mm	25x25	43	85	100 引脚
LQFP80	PN (LQFP)	12x12mm^2	0.5mm	20x20	39	66	80 引脚
LQFP64_G	PM (LQFP)	10x10mm^2	0.5mm	16x16	27	52	64 引脚
LQFP64_H	PM (LQFP)	10x10mm^2	0.5mm	16x16	26	52	64 引脚
LQFP48	PT (LQFP)	9x9mm^2	0.5mm	12x12	21	38	48 引脚
QFN48	RGZ (VQFN)	7x7mm^2	0.5mm	12x12	22	42	48 引脚 (PWRPAD)

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5.2 AM13E230x 引脚图

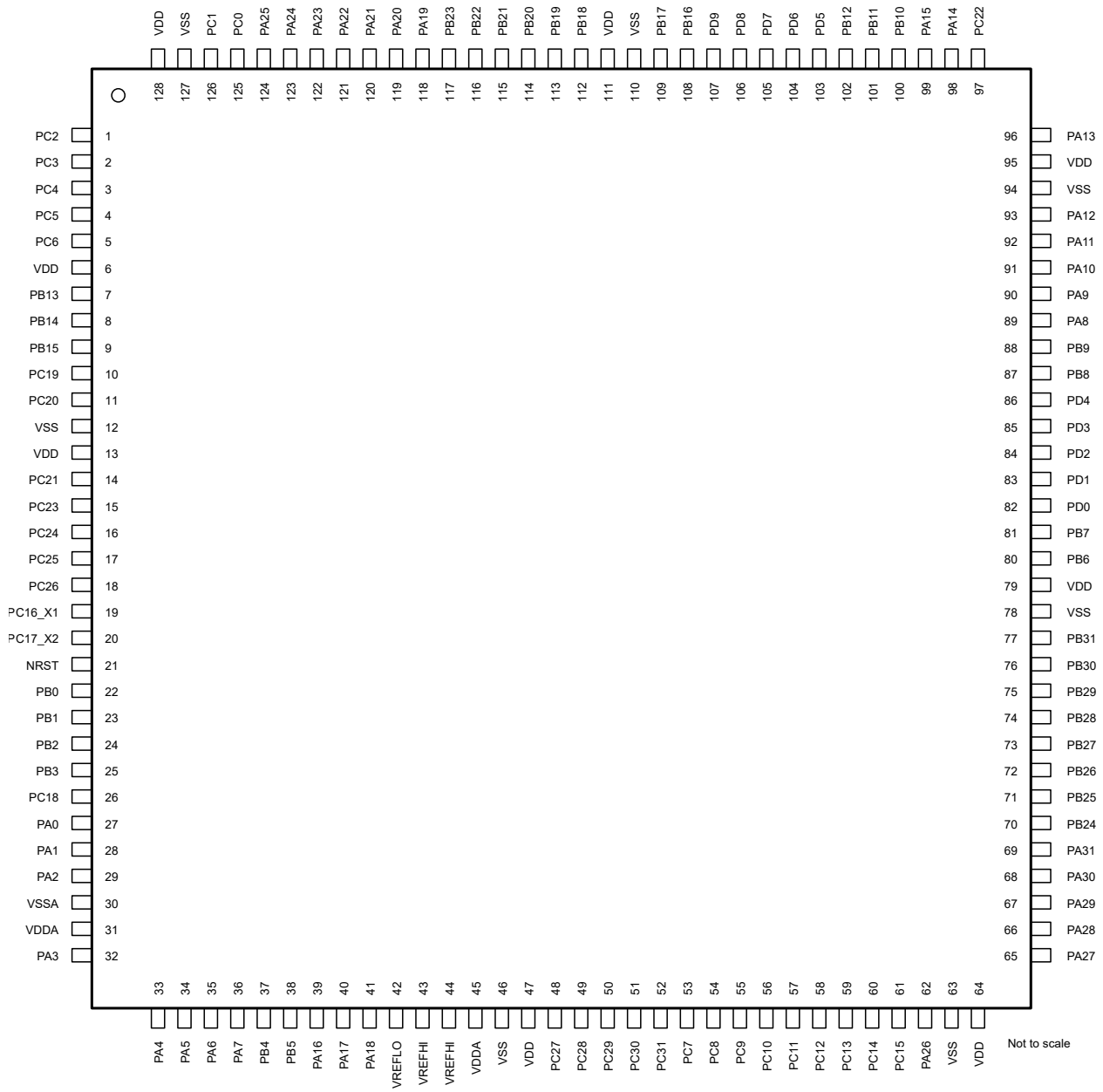


图 5-1. LQFP128 (PDT) 封装

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

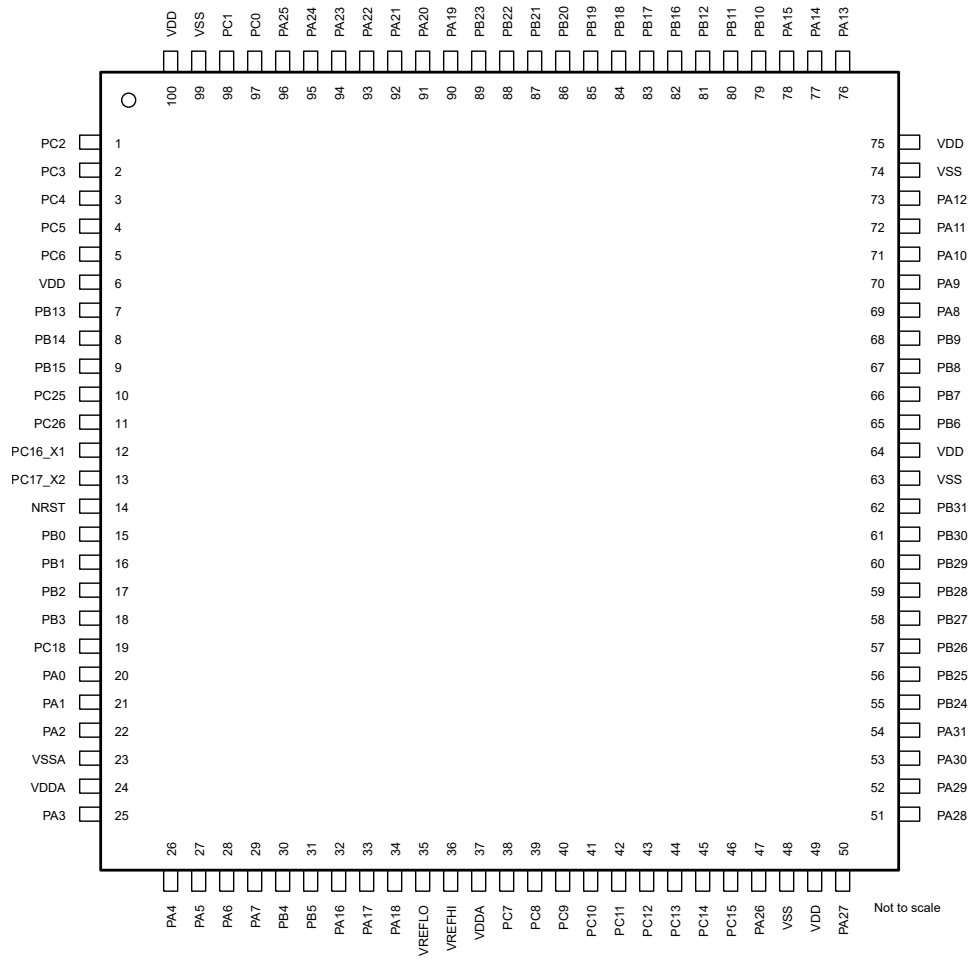


图 5-2. LQFP100_G (PZ) 封装

ADVANCE INFORMATION

ADVANCE INFORMATION

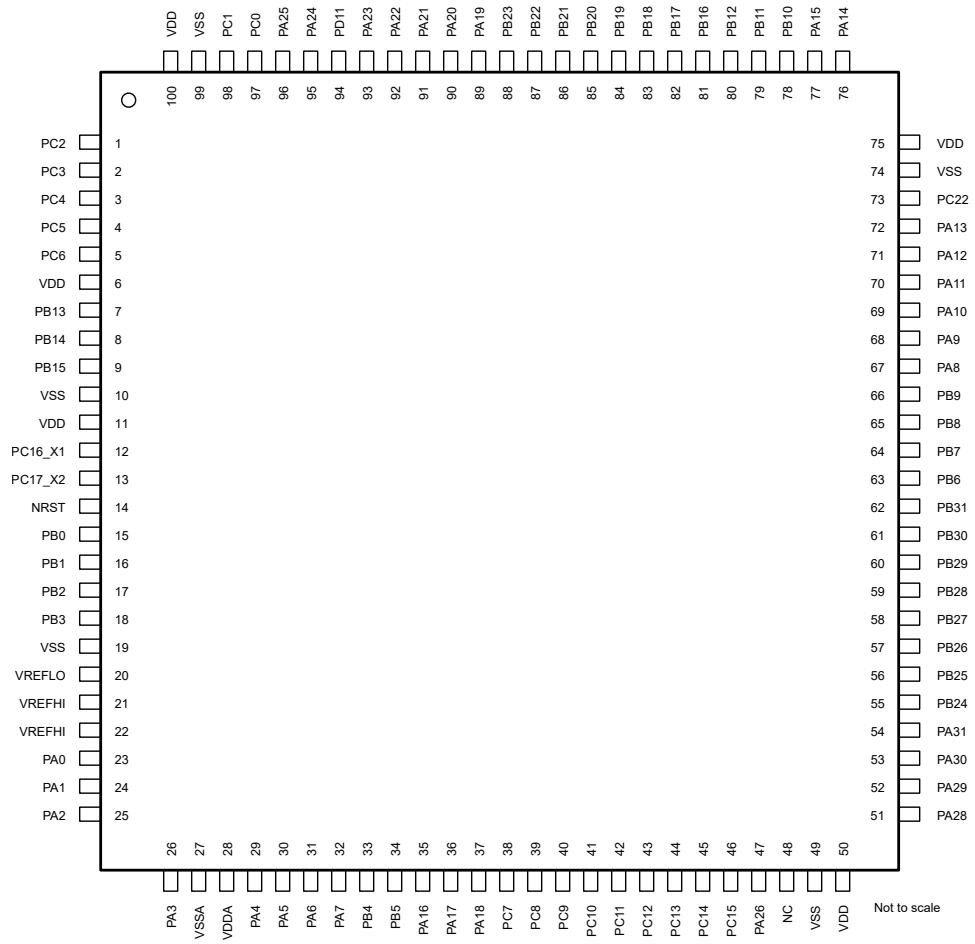


图 5-3. LQFP100_H (PZ) 封装

Copyright © 2026 Texas Instruments Incorporated

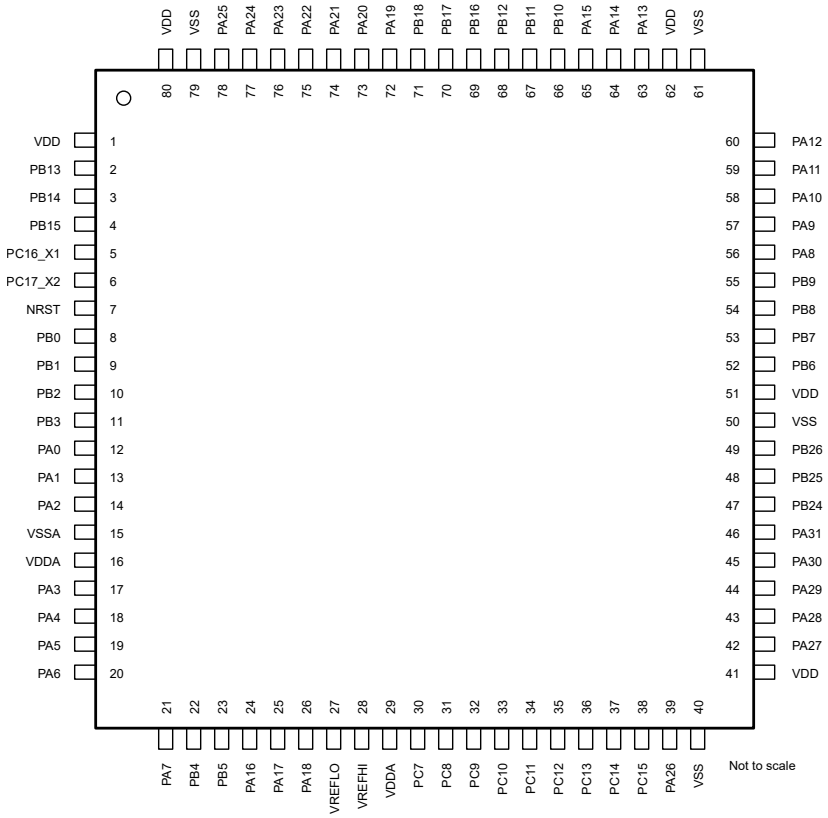


图 5-4. LQFP80 (PN) 封装

ADVANCE INFORMATION

ADVANCE INFORMATION

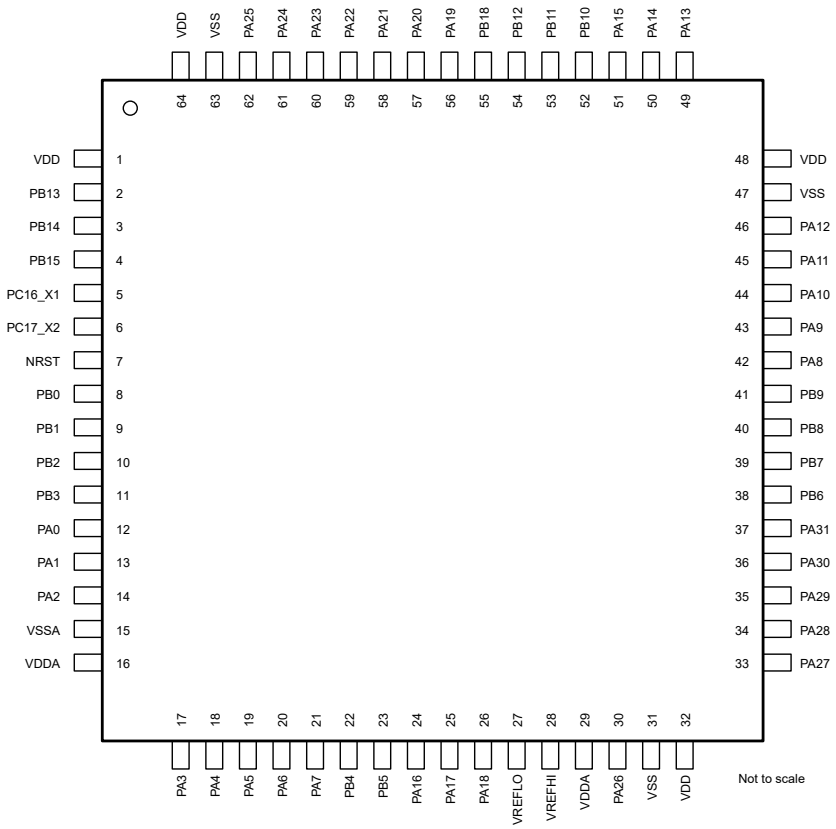


图 5-5. LQFP64_G (PM) 封装

Copyright © 2026 Texas Instruments Incorporated

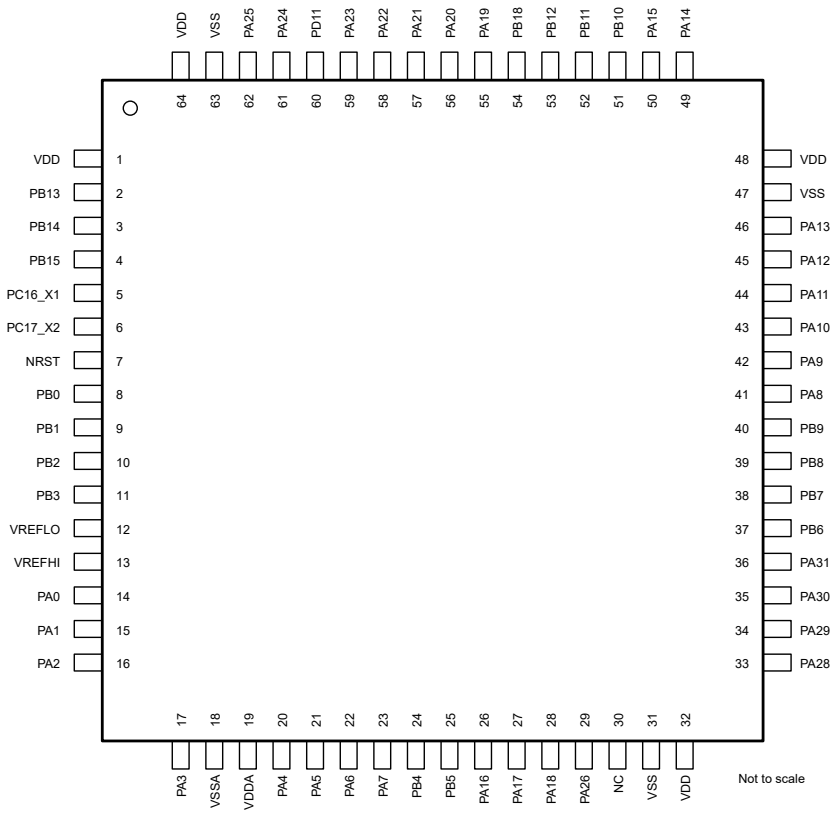


图 5-6. LQFP64_H (PM) 封装

ADVANCE INFORMATION

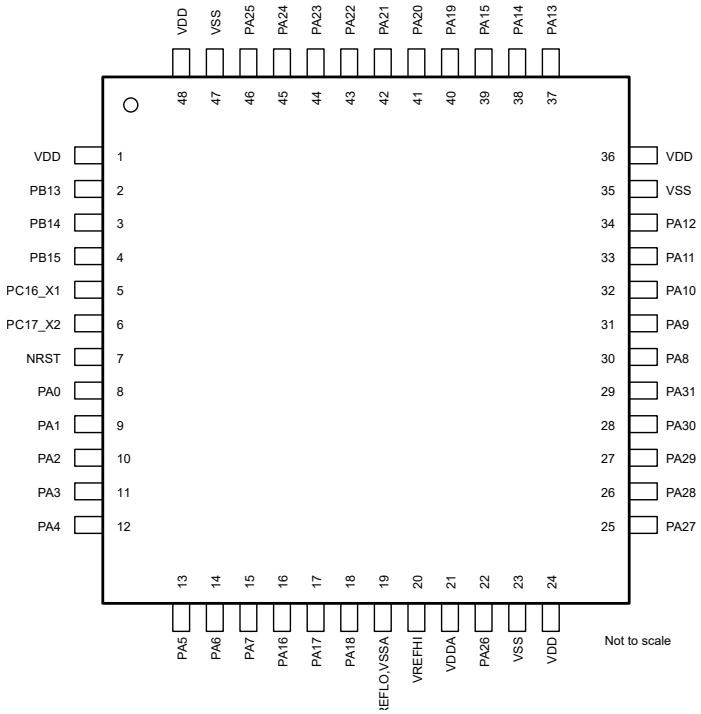


图 5-7. LQFP48 (PT) 封装

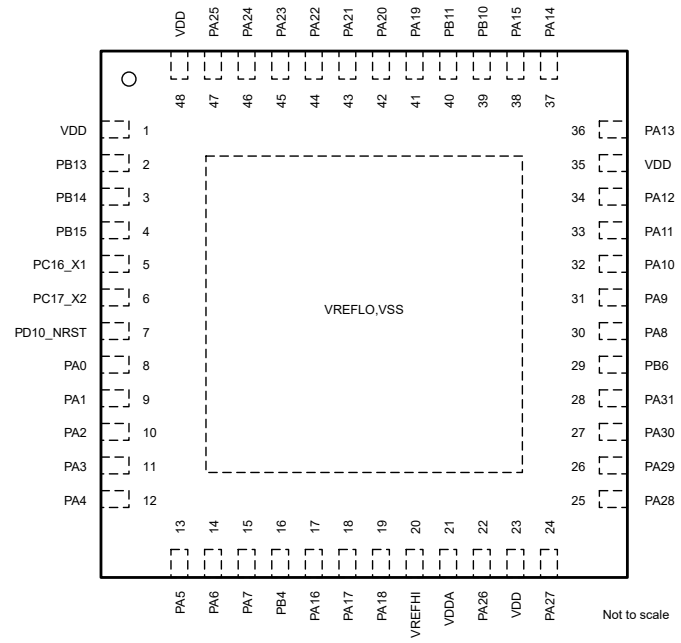


图 5-8. QFN48 (RGZ) 封装

Copyright © 2026 Texas Instruments Incorporated

5.3 引脚属性

下表介绍了每个器件封装中每个引脚上可用的功能。

备注

器件上的每个数字 I/O 均映射到一个特定的引脚控制管理寄存器 (PINCMx)，此寄存器让用户能够使用 PINCM.PF 控制位来配置所需的 *引脚功能* 。IOMUX 仅支持同时将一个 IOMUX 管理的数字功能连接到引脚。当打算在引脚上使用非 IOMUX 管理的功能（例如模拟连接）时，建议将 IOMUX 中的 PINCM.PF 和 PINCM.PC 设置为 0。但是可以在引脚上启用 IOMUX 管理的数字功能的同时在引脚上启用非 IOMUX 管理的信号（例如模拟输入和 WAKE 输入），前提是这些功能之间不存在争用。在这种情况下，设计人员必须确认每个引脚上启用的功能之间不存在争用。

表 5-1. 按 IO 类型分类的数字 IO 功能

IO 类型	反转控制	驱动强度控制	上拉电阻器	下拉电阻器	唤醒逻辑
SD（标准驱动 IO）	Y		Y	Y	
具有低漏电流的 SDL（标准驱动 IO）	Y		Y	Y	
具有唤醒功能的 SDW（标准驱动 IO）	Y		Y	Y	Y
HS（高速 IO）	Y	Y	Y	Y	

5.3.1 引脚属性表头列表

以下列表介绍了 *引脚属性* 表中每一列的内容：

1. **焊球编号：**分配给 Ball Grid Array 封装每个端子的焊球编号。
2. **焊球名称：**分配给 Ball Grid Array 封装每个端子的焊球名称（该名称通常取自主 MUXMODE 0 信号功能）。
3. **信号名称：**与焊球相关的所有专用和引脚多路复用信号功能的信号名称。

备注

引脚属性 表定义了在引脚上实现的 SoC 引脚多路复用信号功能，而**未**定义器件子系统中实现的信号功能的次级多路复用。该表未说明信号功能的次级多路复用。有关辅助多路复用信号功能的更多信息，请参阅器件 TRM 的相应外设章节。

4. **多路复用模式：**与每个引脚多路复用信号功能相关的 MUXMODE 值：
   - MUXMODE 0 是主要引脚多路复用信号功能。然而，主要引脚多路复用信号功能不一定是默认引脚多路复用信号功能。
   - MUXMODE 值 1 至 15 可用于引脚多路复用信号功能。然而，并非所有 MUXMODE 值都已实现。仅有的有效 MUXMODE 值是引脚属性表中定义为引脚多路复用信号功能的值。只能使用 MUXMODE 的定义有效值。
   - 空框或“-”表示不适用。

备注

- “复位之后的多路复用模式”列中的值定义了 PORz 置为无效时选择的默认引脚多路复用信号功能。
- 将两个引脚配置为相同的引脚多路复用信号功能可能会产生意外结果，因此不受支持。适当的软件配置可以防止这种情况发生。
- 将焊盘配置为未定义的多路复用模式会导致未定义的行为，因此必须避免。

5. **焊盘配置寄存器名称：**这是器件焊盘/引脚配置寄存器的名称。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6. **焊盘配置寄存器地址：**这是器件焊盘/引脚配置寄存器的存储器地址。
7. **焊盘配置寄存器默认值**：这是 PORz 置为无效后寄存器器件焊盘/引脚配置寄存器的默认值。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
		48			30			NC		NC	0	NC
21	14	14	7	7	7	7	7	NRST IOMUX_PD10_NRST 0x400C_C1A8		NRST	0	RST
27	20	23	12	12	14	8	8	PA0 IOMUX_PA0 0x400C_C000	SDW	ANALOG_AIN6	A	A
										A0_1	AMUX0	A
										已断开连接	0	不适用
										GPIO00	1	IO
										A1_1	AMUX1	A
										CMP0_HN0	AMUX2	A
										MCPWM4_1A	2	O
										MCPWM3_1A	3	O
										CMP2_HP0_LP0	AMUX3	A
										TIMG12_0_CCP0	4	IO
										TIMG4_0_CCP0	5	IO
										UC5_RX_SCL	6	IO
										UC4_TX_SDA_PICO	7	O
										UC1_CTS_CS0	8	IO
										UC1_TX_SDA_PICO	9	O
										MCPWM4_2A	10	O
										UC2_RX_SCL	11	IO
										UC0_CTS_CS0	13	IO
										OUTPUTXBAR8	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
28	21	24	13	13	15	9	9	PA1 IOMUX_PA1 0x400C_C004	SDL	*已断开连接*	0	不适用
										A0_2	AMUX0	A
										ANALOG_AIN7	A	A
										A1_2	AMUX1	A
										GPIO01	1	IO
										MCPWM4_1B	2	O
										CMP0_HP1_LP1	AMUX2	A
										PGA0_P1	AMUX3	A
										MCPWM3_2A	3	O
										PGA1_M0	AMUX4	A
										TIMG12_0_CCP1	4	IO
										TIMG4_0_CCP1	5	IO
										PGA2_P2	AMUX5	A
										UC5_TX_SDA	6	O
										UC4_RX_SCL_SCLK	7	IO
										UC1_RTS_POCI	8	O
										UC1_RX_SCL_SCLK	9	IO
										MCPWM3_1B	10	O
										UC2_TX_SDA	11	O
										MCPWM4_2B	12	O
										UC0_RTS_POCI	13	O
										OUTPUTXBAR4	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
29	22	25	14	14	16	10	10	PA2 IOMUX_PA2 0x400C_C008	SDW	A0_3	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN8	A	A
										A2_25	AMUX1	A
										GPIO02	1	IO
										MCPWM4_2A	2	O
										CMP1_HN0	AMUX2	A
										PGA0_OUT	AMUX3	A
										MCPWM3_1B	3	O
										MCPWM3_3A	4	O
										MCPWM4_3A	5	O
										MCPWM4_2B	6	O
										UC1_TX_SDA_PICO	8	O
										MCPWM3_1A	10	O
										UC0_TX_SDA_PICO	13	O
										OUTPUTXBAR5	16	O
32	25	26	17	17	17	11	11	PA3 IOMUX_PA3 0x400C_C00C	SDL	A0_4	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN9	A	A
										A2_21	AMUX1	A
										GPIO03	1	IO
										SYSCTL_HFCLKIN	2	A
										CMP1_HP0_LP0	AMUX2	A
										PGA0_M0	AMUX3	A
										MCPWM3_2B	3	O
										PGA0_P2	AMUX4	A
										TIMG4_0_CCP0	4	IO
										TIMG12_0_CCP0	5	IO
										PGA2_M0	AMUX5	A
										MCPWM3_3B	6	O
										MCPWM4_2B	7	O
										UC1_RX_SCL_SCLK	8	IO
										MCPWM3_2A	10	O
										UC0_RX_SCL_SCLK	13	IO
										OUTPUTXBAR6	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
33	26	29	18	18	20	12	12	PA4 IOMUX_PA4 0x400C_C010	SDL	ANALOG_AIN10	A	A
										A1_17	AMUX0	A
										已断开连接	0	不适用
										GPIO04	1	IO
										A2_18	AMUX1	A
										CMP2_DACL	AMUX2	A
										SYSCTL_XCLKOUT	2	O
										MCPWM4_3B	3	O
										CMP0_HN1	AMUX3	A
										TIMG4_0_CCP1	4	IO
										INTERNAL_TESTANA0	AMUX4	内部/A
										TIMG12_0_CCP1	5	IO
										UC0_RTS_POCI	6	O
										UC2_RTS	7	O
										UC3_RTS_POCI	9	O
										UC5_RTS	11	O
										OUTPUTXBAR6	16	O
34	27	30	19	19	21	13	13	PA5 IOMUX_PA5 0x400C_C014	SDL	A1_13	AMUX0	A
										ANALOG_AIN11	A	A
										已断开连接	0	不适用
										A2_19	AMUX1	A
										GPIO05	1	IO
										MCPWM4_1A	2	O
										CMP1_HN1	AMUX2	A
										PGA1_M1	AMUX3	A
										MCPWM2_1B	3	O
										INTERNAL_TESTANA1	AMUX4	内部/A
										MCPWM3_1B	4	O
										UC0_RX_SCL_SCLK	6	IO
										UC3_RX_SCL_SCLK	9	IO
										OUTPUTXBAR7	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
35	28	31	20	20	22	14	14	PA6 IOMUX_PA6 0x400C_C018	SDL	ANALOG_AIN12	A	A
										A0_17	AMUX0	A
										已断开连接	0	不适用
										GPIO06	1	IO
										A1_3	AMUX1	A
										A2_26	AMUX2	A
										MCPWM3_1A	2	O
										MCPWM3_3A	3	O
										CMP3_DACL	AMUX3	A
										MCPWM4_2A	4	O
										PGA1_OUT	AMUX4	A
										ADCCAL_ADCINCAL0	AMUX5	A
										UC0_CTS_CS0	6	IO
										UC3_CTS_CS0	9	IO
										UC3_RTS_POCI	11	O
										UC0_RTS_POCI	13	O
										OUTPUTXBAR8	16	O
36	29	32	21	21	23	15	15	PA7 IOMUX_PA7 0x400C_C01C	SDL	A1_4	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN13	A	A
										A2_22	AMUX1	A
										GPIO07	1	IO
										MCPWM3_3A	2	O
										CMP1_HP1_LP1	AMUX2	A
										PGA0_P3	AMUX3	A
										MCPWM3_3B	3	O
										PGA1_P1	AMUX4	A
										MCPWM4_1A	4	O
										MCPWM1_1B	5	O
										UC0_TX_SDA_PICO	6	O
										MCPWM0_1B	7	O
										MCPWM4_1B	8	O
										UC3_TX_SDA_PICO	9	O
										MCPWM4_3A	10	O
										MCPWM4_2B	11	O
										OUTPUTXBAR1	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
89	69	67	56	42	41	30	30	PA8 IOMUX_PA8 0x400C_C020	SDL	*已断开连接*	0	不适用
										ANALOG_AIN42	A	A
										A1_18	AMUX0	A
										GPIO08	1	IO
										UC0_RX_SCL_SCLK	3	IO
										UC1_TX_SDA_PICO	5	O
										MCPWM4_1A	6	O
										MCPWM0_1A	7	O
										UC3_RX_SCL_SCLK	9	IO
										UC4_TX_SDA_PICO	10	O
										MCAN0_TX	12	O
										MCPWM3_1A	14	O
										MCPWM4_2A	15	O
										OUTPUTXBAR3	16	O
90	70	68	57	43	42	31	31	PA9 IOMUX_PA9 0x400C_C024	SDL	*已断开连接*	0	不适用
										A1_19	AMUX0	A
										ANALOG_AIN43	A	A
										GPIO09	1	IO
										UC1_RX_SCL_SCLK	5	IO
										UC4_RX_SCL_SCLK	6	IO
										MCPWM0_2A	7	O
										UC0_TX_SDA_PICO	8	O
										UC5_RTS	9	O
										UC4_TX_SDA_PICO	10	O
										MCPWM4_2A	11	O
										UC2_RTS	12	O
										MCPWM3_3A	13	O
										MCPWM3_1B	14	O
										MCPWM4_2B	15	O
										OUTPUTXBAR4	16	O

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
91	71	69	58	44	43	32	32	PA10 IOMUX_PA10 0x400C_C028	SDL	*已断开连接*	0	不适用
										GPIO10	1	IO
										MCPWM4_3A	4	O
										UC4_TX_SDA_PICO	5	O
										UC1_TX_SDA_PICO	6	O
										MCPWM0_3A	7	O
										UC0_RX_SCL_SCLK	8	IO
										UC5_RX_SCL	9	IO
										UC4_RX_SCL_SCLK	10	IO
										MCPWM4_2B	11	O
										UC2_RX_SCL	12	IO
										MCPWM3_3B	13	O
										MCPWM3_2A	14	O
										OUTPUTXBAR8	16	O
92	72	70	59	45	44	33	33	PA11 IOMUX_PA11 0x400C_C02C	SDL	*已断开连接*	0	不适用
										GPIO11	1	IO
										MCPWM4_2A	2	O
										UC3_CTS_CS0	3	IO
										UC2_TX_SDA	4	O
										UC4_CTS_CS0	5	IO
										UC1_CTS_CS0	6	IO
										MCPWM0_1B	7	O
										UC0_CTS_CS0	8	IO
										UC5_TX_SDA	9	O
										MCAN0_RX	10	I
										MCPWM2_2A	11	O
										MCPWM0_1A	12	O
										MCPWM4_1B	13	O
										MCPWM3_2B	14	O
										MCPWM4_1A	15	O
										OUTPUTXBAR5	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
93	73	71	60	46	45	34	34	PA12 IOMUX_PA12 0x400C_C030	HS	*已断开连接*	0	不适用
										GPIO12	1	IO
										MCPWM3_1A	2	O
										MCPWM4_2A	3	O
										MCPWM3_2B	6	O
										MCPWM0_2B	7	O
										UC0_RTS_POCI	8	O
										UC3_RTS_POCI	9	O
										MCAN0_TX	10	O
										MCPWM2_2B	11	O
										MCPWM0_1B	12	O
										MCPWM4_2B	13	O
										MCPWM3_3B	14	O
										MCPWM4_1B	15	O
										OUTPUTXBAR6	16	O
96	76	72	63	49	46	37	36	PA13 IOMUX_PA13 0x400C_C034	SDL	*已断开连接*	0	不适用
										GPIO13	1	IO
										DEBUG_TMS_SWDIO	2	IO
										MCPWM3_1B	3	O
										MCPWM4_2B	4	O
										UC0_RX_SCL_SCLK	5	IO
										UC3_RX_SCL_SCLK	6	IO
										UC0_CTS_CS0	8	IO
										SYSCTL_FCC_IN	9	I
										UC3_CTS_CS0	10	IO
										MCPWM2_3A	11	O
										MCPWM3_3A	12	O
										MCPWM4_3A	13	O
										OUTPUTXBAR7	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
98	77	76	64	50	49	38	37	PA14 IOMUX_PA14 0x400C_C038	SDL	*已断开连接*	0	不适用
										GPIO14	1	IO
										DEBUG_JTCK_SWCLK	2	IO
										UC0_TX_SDA_PICO	5	O
										MCPWM1_2A	6	O
										MCPWM3_3A	7	O
										UC1_TX_SDA_PICO	8	O
										UC2_CTS	9	O
										UC5_CTS	10	O
										OUTPUTXBAR8	16	O
99	78	77	65	51	50	39	38	PA15 IOMUX_PA15 0x400C_C03C	HS	*已断开连接*	0	不适用
										GPIO15	1	IO
										DEBUG_JTDI	2	I
										MCPWM3_1A	3	O
										MCPWM1_1A	4	O
										UC0_RX_SCL_SCLK	5	IO
										UC0_RTS_POCI	6	O
										UC3_RTS_POCI	7	O
										UC1_RX_SCL_SCLK	8	IO
										UC2_RTS	9	O
										UC5_RTS	10	O
										MCPWM4_2A	11	O
										MCAN0_RX	12	I
										OUTPUTXBAR1	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
39	32	35	24	24	26	16	17	PA16 IOMUX_PA16 0x400C_C040	SDL	ANALOG_AIN16	A	A
										已断开连接	0	不适用
										A0_15	AMUX0	A
										GPIO16	1	IO
										A2_12	AMUX1	A
										CMP3_HP1_LP1	AMUX2	A
										MCPWM4_1A	3	O
										PGA1_P2	AMUX3	A
										MCPWM4_3B	4	O
										PGA2_P3	AMUX4	A
										MCPWM1_2B	5	O
										MCPWM4_2B	6	O
										MCPWM0_2B	7	O
										MCPWM3_3B	8	O
										SYSCTL_FCC_IN	9	I
										OUTPUTXBAR1	16	O
40	33	36	25	25	27	17	18	PA17 IOMUX_PA17 0x400C_C044	SDL	ANALOG_AIN17	A	A
										A0_12	AMUX0	A
										已断开连接	0	不适用
										GPIO17	1	IO
										A2_1	AMUX1	A
										CMP0_HP0_LP0	AMUX2	A
										MCPWM4_1B	3	O
										PGA1_M3	AMUX3	A
										MCPWM2_1B	4	O
										PGA2_OUT	AMUX4	A
										MCPWM1_3B	5	O
										MCPWM4_3B	6	O
										MCPWM0_3B	7	O
										MCPWM3_1B	8	O
										UC3_RTS_POCI	11	O
										UC0_RTS_POCI	13	O
										OUTPUTXBAR2	16	O

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
41	34	37	26	26	28	18	19	PA18 IOMUX_PA18 0x400C_C048	SDL	A1_12	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN18	A	A
										CMP3_HN0_LN0	AMUX1	A
										GPIO18	1	IO
										PGA2_M1	AMUX2	A
										MCPWM3_1A	3	O
										MCPWM2_1A	4	O
										MCPWM4_2A	5	O
										OUTPUTXBAR3	16	O
118	90	89	72	56	55	40	41	PA19 IOMUX_PA19 0x400C_C04C	HS	*已断开连接*	0	不适用
										GPIO19	1	IO
										DEBUG_JTDO_SWO	2	O
										MCPWM4_1B	3	O
										MCPWM4_2B	4	O
										MCPWM1_1B	5	O
										UC0_RX_SCL_SCLK	6	IO
										UC3_RX_SCL_SCLK	7	IO
										UC1_TX_SDA_PICO	8	O
										UC3_TX_SDA_PICO	9	O
										MCAN0_RX	12	I
										OUTPUTXBAR2	16	O
119	91	90	73	57	56	41	42	PA20 IOMUX_PA20 0x400C_C050	SDL	*已断开连接*	0	不适用
										GPIO20	1	IO
										MCPWM4_2A	2	O
										MCPWM3_1A	3	O
										MCPWM4_3A	4	O
										MCPWM1_2B	5	O
										UC0_CTS_CS0	6	IO
										UC3_CTS_CS0	7	IO
										UC1_RX_SCL_SCLK	8	IO
										UC3_RTS_POCI	9	O
										UC4_RX_SCL_SCLK	10	IO
										UC0_RTS_POCI	11	O
										MCAN0_TX	12	O
										MCPWM4_3B	13	O
										OUTPUTXBAR3	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
120	92	91	74	58	57	42	43	PA21 IOMUX_PA21 0x400C_C054	SDL	*已断开连接*	0	不适用
										GPIO21	1	IO
										MCPWM4_3B	3	O
										MCPWM1_3B	4	O
										MCPWM4_1B	5	O
										UC0_TX_SDA_PICO	6	O
										UC3_TX_SDA_PICO	7	O
										UC0_RX_SCL_SCLK	8	IO
										UC3_RX_SCL_SCLK	9	IO
										MCAN0_RX	10	I
										MCPWM3_3A	11	O
										MCPWM4_3A	12	O
										UC0_CTS_CS0	14	IO
										UC3_CTS_CS0	15	IO
										OUTPUTXBAR4	16	O
121	93	92	75	59	58	43	44	PA22 IOMUX_PA22 0x400C_C058	SDL	*已断开连接*	0	不适用
										GPIO22	1	IO
										MCPWM3_1B	2	O
										MCPWM2_2A	3	O
										UC2_TX_SDA	4	O
										MCPWM4_2B	5	O
										MCPWM1_1A	6	O
										UC5_TX_SDA	7	O
										UC0_TX_SDA_PICO	8	O
										UC3_TX_SDA_PICO	9	O
										MCAN0_TX	10	O
										MCPWM3_3B	11	O
										MCPWM4_3B	12	O
										EPI0_S30	13	IO
										MCPWM4_2A	14	O
										MCPWM3_2A	15	O
										OUTPUTXBAR5	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
122	94	93	76	60	59	44	45	PA23 IOMUX_PA23 0x400C_C05C	SDL	*已断开连接*	0	不适用
										GPIO23	1	IO
										MCPWM3_3B	2	O
										MCPWM2_2B	3	O
										UC2_RX_SCL	4	IO
										UC0_TX_SDA_PICO	5	O
										MCPWM4_3B	6	O
										UC5_RX_SCL	7	IO
										UC0_RX_SCL_SCLK	8	IO
										UC3_RX_SCL_SCLK	9	IO
										UC3_TX_SDA_PICO	10	O
										MCPWM4_1B	11	O
										MCPWM3_2B	12	O
										MCPWM4_2B	13	O
										UC4_CTS_CS0	14	IO
										UC1_CTS_CS0	15	IO
										OUTPUTXBAR6	16	O
123	95	95	77	61	61	45	46	PA24 IOMUX_PA24 0x400C_C060	SDL	*已断开连接*	0	不适用
										GPIO24	1	IO
										MCPWM3_1A	2	O
										MCPWM2_3A	3	O
										MCPWM4_2A	4	O
										UC0_RX_SCL_SCLK	5	IO
										UC3_RX_SCL_SCLK	6	IO
										MCPWM3_3A	7	O
										UC0_TX_SDA_PICO	8	O
										UC3_TX_SDA_PICO	9	O
										MCAN0_RX	10	I
										MCPWM1_2A	11	O
										MCPWM4_3A	12	O
										OUTPUTXBAR7	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
124	96	96	78	62	62	46	47	PA25 IOMUX_PA25 0x400C_C064	SDL	*已断开连接*	0	不适用
										GPIO25	1	IO
										MCPWM3_3A	2	O
										MCPWM2_3B	3	O
										MCPWM4_3A	4	O
										UC0_TX_SDA_PICO	5	O
										UC3_TX_SDA_PICO	6	O
										MCPWM3_3B	7	O
										UC0_RX_SCL_SCLK	8	IO
										UC3_RX_SCL_SCLK	9	IO
										MCAN0_TX	10	O
										MCPWM1_3A	11	O
										MCPWM4_3B	12	O
										MCPWM0_3B	13	O
										MCPWM4_1A	14	O
										OUTPUTXBAR7	16	O
62	47	47	39	30	29	22	22	PA26 IOMUX_PA26 0x400C_C068	SDL	*已断开连接*	0	不适用
										A2_17	AMUX0	A
										ANALOG_AIN28	A	A
										CMP0_LN1	AMUX1	A
										GPIO26	1	IO
										MCPWM4_2A	2	O
										PGA2_M2	AMUX2	A
										PGA0_M2	AMUX3	A
										TIMG4_0_CCP0	3	IO
										TIMG12_0_CCP0	4	IO
										MCPWM3_3A	5	O
										MCPWM4_3A	6	O
										UC0_RX_SCL_SCLK	8	IO
										UC0_TX_SDA_PICO	9	O
										UC3_TX_SDA_PICO	10	O
										UC3_RX_SCL_SCLK	11	IO
										EPI0_S33	13	IO
										OUTPUTXBAR2	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
65	50		42	33		25	24	PA27 IOMUX_PA27 0x400C_C06C	SDL	*已断开连接*	0	不适用
										A0_14	AMUX0	A
										ANALOG_AIN29	A	A
										A1_14	AMUX1	A
										GPIO27	1	IO
										MCPWM4_2B	2	O
										CMP1_HP2_LP2	AMUX2	A
										PGA0_P4	AMUX3	A
										TIMG4_0_CCP1	3	IO
										PGA2_P0	AMUX4	A
										TIMG12_0_CCP1	4	IO
										MCPWM3_3B	5	O
										SYSCTL_XCLKOUT	7	O
										UC0_RX_SCL_SCLK	8	IO
										UC0_TX_SDA_PICO	9	O
										UC3_TX_SDA_PICO	10	O
										UC3_RX_SCL_SCLK	11	IO
										OUTPUTXBAR3	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
66	51	51	43	34	33	26	25	PA28 IOMUX_PA28 0x400C_C070	SDL	ANALOG_AIN30	A	A
										A0_11	AMUX0	A
										已断开连接	0	不适用
										GPIO28	1	IO
										A2_30	AMUX1	A
										CMP2_LN1	AMUX2	A
										TIMG12_0_CCP0	2	IO
										TIMG4_0_CCP0	3	IO
										PGA1_P3	AMUX3	A
										MCAN0_RX	4	I
										PGA0_P7	AMUX4	A
										UC1_RTS_POCI	6	O
										UC0_CTS_CS0	8	IO
										UC0_RTS_POCI	9	O
										UC4_RTS_POCI	10	O
										UC3_CTS_CS0	11	IO
										EPI0_S34	13	IO
										MCPWM3_3A	14	O
										MCPWM4_1A	15	O
										OUTPUTXBAR4	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
67	52	52	44	35	34	27	26	PA29 IOMUX_PA29 0x400C_C074	SDL	ANALOG_AIN31	A	A
										A2_5	AMUX0	A
										已断开连接	0	不适用
										GPIO29	1	IO
										CMP0_HP2_LP2	AMUX1	A
										PGA0_P5	AMUX2	A
										TIMG12_0_CCP1	2	IO
										TIMG4_0_CCP1	3	IO
										PGA1_P4	AMUX3	A
										MCAN0_TX	4	O
										PGA2_P4	AMUX4	A
										MCPWM4_1B	6	O
										MCPWM0_1B	7	O
										SYSCTL_FCC_IN	8	I
										UC0_CTS_CS0	9	IO
										UC3_CTS_CS0	11	IO
										EPI0_S35	13	IO
										MCPWM3_3B	14	O
										MCPWM4_3B	15	O
										OUTPUTXBAR5	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
68	53	53	45	36	35	28	27	PA30 IOMUX_PA30 0x400C_C078	SDL	ANALOG_AIN32	A	A
										A0_5	AMUX0	A
										已断开连接	0	不适用
										GPIO30	1	IO
										A2_27	AMUX1	A
										CMP2_HP3_LP3	AMUX2	A
										MCPWM3_1A	2	O
										MCPWM4_2A	3	O
										PGA1_P5	AMUX3	A
										MCPWM3_3B	4	O
										PGA2_P5	AMUX4	A
										MCPWM4_2B	5	O
										UC1_TX_SDA_PICO	6	O
										MCPWM0_2B	7	O
										UC0_RTS_POCI	8	O
										UC4_RTS_POCI	10	O
										UC4_TX_SDA_PICO	11	O
										MCPWM4_1A	14	O
										OUTPUTXBAR6	16	O
69	54	54	46	37	36	29	28	PA31 IOMUX_PA31 0x400C_C07C	SDL	ANALOG_AIN33	A	A
										A1_15	AMUX0	A
										已断开连接	0	不适用
										GPIO31	1	IO
										A2_28	AMUX1	A
										CMP1_LN1	AMUX2	A
										MCPWM3_2A	2	O
										MCPWM3_1B	3	O
										PGA2_M3	AMUX3	A
										MCPWM4_3B	4	O
										MCPWM0_3B	5	O
										UC1_CTS_CS0	6	IO
										MCPWM4_2B	7	O
										UC4_CTS_CS0	11	IO
										MCPWM4_1B	14	O
										OUTPUTXBAR2	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
22	15	15	8	8	8			PB0 IOMUX_PB0 0x400C_C080	SDL	ANALOG_AIN2	A	A
										已断开连接	0	不适用
										A0_6	AMUX0	A
										A1_6	AMUX1	A
										GPIO32	1	IO
										CMP2_HN1	AMUX2	A
										MCPWM0_1A	3	O
										MCPWM4_1A	4	O
										UC0_RX_SCL_SCLK	9	IO
										UC3_RX_SCL_SCLK	11	IO
										OUTPUTXBAR5	16	O
23	16	16	9	9	9			PB1 IOMUX_PB1 0x400C_C084	SDW	A0_7	AMUX0	A
										ANALOG_AIN3	A	A
										已断开连接	0	不适用
										GPIO33	1	IO
										A1_7	AMUX1	A
										CMP2_HP1_LP1	AMUX2	A
										MCPWM0_2A	3	O
										MCPWM4_2A	4	O
										MCPWM3_3A	5	O
										UC0_TX_SDA_PICO	9	O
										UC3_TX_SDA_PICO	11	O
										OUTPUTXBAR6	16	O
24	17	17	10	10	10			PB2 IOMUX_PB2 0x400C_C088	SDL	A0_8	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN4	A	A
										GPIO34	1	IO
										A1_8	AMUX1	A
										MCPWM0_3A	3	O
										MCPWM4_3A	4	O
										MCPWM4_2A	6	O
										MCPWM2_2A	7	O
										MCPWM3_2A	8	O
										OUTPUTXBAR7	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
25	18	18	11	11	11			PB3 IOMUX_PB3 0x400C_C08C	SDL	*已断开连接*	0	不适用
										ANALOG_AIN5	A	A
										A0_9	AMUX0	A
										GPIO35	1	IO
										A1_9	AMUX1	A
										PGA2_P1	AMUX2	A
										MCPWM0_1A	3	O
										PGA0_P0	AMUX3	A
										MCPWM4_1A	4	O
										PGA1_P0	AMUX4	A
										OUTPUTXBAR8	16	O
37	30	33	22	22	24		16	PB4 IOMUX_PB4 0x400C_C090	SDL	A1_5	AMUX0	A
										ANALOG_AIN14	A	A
										已断开连接	0	不适用
										A2_23	AMUX1	A
										GPIO36	1	IO
										UC1_RX_SCL_SCLK	5	IO
										UC0_TX_SDA_PICO	8	O
										UC3_TX_SDA_PICO	9	O
										MCAN0_RX	10	I
										UC4_RX_SCL_SCLK	11	IO
										OUTPUTXBAR2	16	O
38	31	34	23	23	25			PB5 IOMUX_PB5 0x400C_C094	SDW	*已断开连接*	0	不适用
										ANALOG_AIN15	A	A
										A1_11	AMUX0	A
										A2_24	AMUX1	A
										GPIO37	1	IO
										PGA0_M1	AMUX2	A
										PGA1_M2	AMUX3	A
										MCPWM4_1B	6	O
										MCPWM0_1B	7	O
										UC0_RX_SCL_SCLK	8	IO
										UC3_RX_SCL_SCLK	9	IO
										MCAN0_TX	10	O
										OUTPUTXBAR3	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
80	65	63	52	38	37		29	PB6 IOMUX_PB6 0x400C_C098	SDL	*已断开连接*	0	不适用
										GPIO38	1	IO
										MCPWM3_3A	3	O
										MCPWM1_1A	5	O
										MCPWM4_2A	6	O
										UC5_RX_SCL	8	IO
										UC2_RX_SCL	9	IO
										MCPWM4_3B	14	O
										OUTPUTXBAR3	16	O
81	66	64	53	39	38			PB7 IOMUX_PB7 0x400C_C09C	SDL	*已断开连接*	0	不适用
										GPIO39	1	IO
										MCPWM3_3B	3	O
										MCPWM4_3A	4	O
										MCPWM1_2A	5	O
										UC5_TX_SDA	8	O
										UC2_TX_SDA	9	O
										OUTPUTXBAR4	16	O
87	67	65	54	40	39			PB8 IOMUX_PB8 0x400C_C0A0	SDL	*已断开连接*	0	不适用
										GPIO40	1	IO
										TRACE_DATA1	2	O
										MCPWM3_1A	3	O
										MCPWM4_2A	4	O
										MCPWM1_3A	5	O
										UC2_CTS	6	O
										MCPWM2_3A	7	O
										MCPWM3_3A	8	O
										UC0_RX_SCL_SCLK	9	IO
										UC3_RX_SCL_SCLK	10	IO
										UC5_RTS	11	O
										MCPWM4_3A	13	O
										MCPWM4_3B	14	O
										MCPWM3_3B	15	O
										OUTPUTXBAR2	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
88	68	66	55	41	40			PB9 IOMUX_PB9 0x400C_C0A4	SDL	*已断开连接*	0	不适用
										GPIO41	1	IO
										MCPWM3_1B	3	O
										MCPWM4_2B	4	O
										MCPWM1_1A	5	O
										UC2_RTS	6	O
										MCPWM4_2A	7	O
										MCPWM3_3B	8	O
										UC0_TX_SDA_PICO	9	O
										UC3_TX_SDA_PICO	10	O
										UC5_CTS	11	O
										OUTPUTXBAR3	16	O
100	79	78	66	52	51		39	PB10 IOMUX_PB10 0x400C_C0A8	SDL	*已断开连接*	0	不适用
										GPIO42	1	IO
										UC5_TX_SDA	4	O
										MCPWM1_1B	5	O
										UC2_TX_SDA	6	O
										UC3_RX_SCL_SCLK	7	IO
										UC0_TX_SDA_PICO	8	O
										UC0_RX_SCL_SCLK	9	IO
										UC3_TX_SDA_PICO	10	O
										MCPWM3_2B	11	O
										OUTPUTXBAR2	16	O
101	80	79	67	53	52		40	PB11 IOMUX_PB11 0x400C_C0AC	SDL	*已断开连接*	0	不适用
										GPIO43	1	IO
										TRACE_CLK	2	IO
										UC5_RX_SCL	4	IO
										MCPWM1_2B	5	O
										UC2_RX_SCL	6	IO
										UC3_CTS_CS0	7	IO
										UC0_RX_SCL_SCLK	8	IO
										UC0_TX_SDA_PICO	9	O
										UC0_CTS_CS0	10	IO
										UC3_RX_SCL_SCLK	11	IO
										UC3_TX_SDA_PICO	13	O
										OUTPUTXBAR3	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
102	81	80	68	54	53			PB12 IOMUX_PB12 0x400C_C0B0	SDL	*已断开连接*	0	不适用
										GPIO44	1	IO
										TRACE_DATA3	2	O
										MCPWM3_1B	3	O
										MCPWM4_2B	4	O
										MCPWM1_3B	5	O
										UC3_TX_SDA_PICO	6	O
										UC3_RX_SCL_SCLK	7	IO
										UC0_RX_SCL_SCLK	8	IO
										MCPWM4_1B	9	O
										UC0_TX_SDA_PICO	11	O
										EPI0_S27	13	IO
										OUTPUTXBAR4	16	O
7	7	7	2	2	2	2	2	PB13 IOMUX_PB13 0x400C_C0B4	SDW	*已断开连接*	0	不适用
										GPIO45	1	IO
										SYSCTL_XCLKOUT	2	O
										MCPWM0_1B	5	O
										MCPWM3_1B	6	O
										MCPWM1_1B	7	O
										SYSCTL_FCC_IN	8	I
										MCPWM4_2B	9	O
										OUTPUTXBAR6	16	O
8	8	8	3	3	3	3	3	PB14 IOMUX_PB14 0x400C_C0B8	SDL	*已断开连接*	0	不适用
										GPIO46	1	IO
										SYSCTL_XCLKOUT	2	O
										UC0_TX_SDA_PICO	8	O
										MCAN0_RX	10	I
										UC3_TX_SDA_PICO	11	O
										OUTPUTXBAR1	16	O
9	9	9	4	4	4	4	4	PB15 IOMUX_PB15 0x400C_C0BC	SDL	*已断开连接*	0	不适用
										GPIO47	1	IO
										UC0_RX_SCL_SCLK	8	IO
										MCAN0_TX	10	O
										UC3_RX_SCL_SCLK	11	IO
										OUTPUTXBAR2	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
108	82	81	69					PB16 IOMUX_PB16 0x400C_C0C0	SDL	*已断开连接*	0	不适用
										GPIO48	1	IO
										UC5_TX_SDA	4	O
										MCPWM1_1B	7	O
										MCPWM3_2B	8	O
										MCAN0_TX	10	O
										UC2_TX_SDA	11	O
										EPI0_S2	13	IO
										OUTPUTXBAR2	16	O
109	83	82	70					PB17 IOMUX_PB17 0x400C_C0C4	SDL	*已断开连接*	0	不适用
										GPIO49	1	IO
										UC5_RX_SCL	4	IO
										MCPWM1_1A	5	O
										MCPWM3_2A	6	O
										MCAN0_RX	10	I
										UC2_RX_SCL	11	IO
										EPI0_S3	13	IO
										OUTPUTXBAR3	16	O
112	84	83	71	55	54			PB18 IOMUX_PB18 0x400C_C0C8	HS	*已断开连接*	0	不适用
										GPIO50	1	IO
										TRACE_DATA2	2	O
										UC5_CTS	4	O
										UC3_RX_SCL_SCLK	6	IO
										UC3_TX_SDA_PICO	7	O
										UC0_RX_SCL_SCLK	8	IO
										UC0_TX_SDA_PICO	9	O
										UC2_CTS	11	O
										EPI0_S31	13	IO
										OUTPUTXBAR4	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
113	85	84						PB19 IOMUX_PB19 0x400C_C0CC	SDW	*已断开连接*	0	不适用
										GPIO51	1	IO
										MCPWM4_1A	3	O
										UC5_RTS	4	O
										UC1_CTS_CS0	8	IO
										UC4_CTS_CS0	10	IO
										UC2_RTS	11	O
										EPI0_S28	13	IO
										OUTPUTXBAR5	16	O
114	86	85						PB20 IOMUX_PB20 0x400C_C0D0	SDL	*已断开连接*	0	不适用
										GPIO52	1	IO
										MCPWM4_1B	3	O
										UC1_RTS_POCI	8	O
										UC4_RTS_POCI	10	O
										EPI0_S29	13	IO
										OUTPUTXBAR6	16	O
115	87	86						PB21 IOMUX_PB21 0x400C_C0D4	SDL	*已断开连接*	0	不适用
										GPIO53	1	IO
										UC1_TX_SDA_PICO	8	O
										UC4_TX_SDA_PICO	10	O
										EPI0_S32	13	IO
										OUTPUTXBAR7	16	O
116	88	87						PB22 IOMUX_PB22 0x400C_C0D8	SDL	*已断开连接*	0	不适用
										GPIO54	1	IO
										MCPWM4_2B	3	O
										MCPWM3_3B	4	O
										MCPWM4_3B	5	O
										UC1_RX_SCL_SCLK	8	IO
										UC4_RX_SCL_SCLK	10	IO
										EPI0_S26	13	IO
										OUTPUTXBAR8	16	O
117	89	88						PB23 IOMUX_PB23 0x400C_C0DC	SDL	*已断开连接*	0	不适用
										GPIO55	1	IO
										MCPWM4_2A	3	O
										MCPWM3_3A	4	O
										MCPWM4_3A	5	O
										OUTPUTXBAR1	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
70	55	55	47					PB24 IOMUX_PB24 0x400C_C0E0	SDL	ANALOG_AIN34	A	A
										已断开连接	0	不适用
										A0_21	AMUX0	A
										A1_21	AMUX1	A
										GPIO56	1	IO
										PGA0_M3	AMUX2	A
										UC5_RX_SCL	9	IO
										UC2_RX_SCL	11	IO
										EPI0_S13	13	IO
										OUTPUTXBAR3	16	O
71	56	56	48					PB25 IOMUX_PB25 0x400C_C0E4	SDL	ANALOG_AIN35	A	A
										已断开连接	0	不适用
										A0_22	AMUX0	A
										A1_22	AMUX1	A
										GPIO57	1	IO
										PGA1_P6	AMUX2	A
										PGA2_P7	AMUX3	A
										UC5_TX_SDA	9	O
										UC2_TX_SDA	11	O
										EPI0_S14	13	IO
										OUTPUTXBAR4	16	O
72	57	57	49					PB26 IOMUX_PB26 0x400C_C0E8	SDL	ANALOG_AIN36	A	A
										已断开连接	0	不适用
										A0_26	AMUX0	A
										GPIO58	1	IO
										A1_26	AMUX1	A
										A2_7	AMUX2	A
										TIMG4_0_CCP0	2	IO
										CMP1_LN0	AMUX3	A
										EPI0_S15	13	IO
										OUTPUTXBAR5	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
73	58	58						PB27 IOMUX_PB27 0x400C_C0EC	SDL	ANALOG_AIN37	A	A
										已断开连接	0	不适用
										A0_27	AMUX0	A
										GPIO59	1	IO
										A1_27	AMUX1	A
										A2_8	AMUX2	A
										TIMG4_0_CCP1	2	IO
										CMP1_HP3_LP3	AMUX3	A
										PGA0_P6	AMUX4	A
										PGA1_P8	AMUX5	A
										PGA2_P8	AMUX6	A
										UC0_CTS_CS0	8	IO
										UC5_CTS	9	O
										UC2_CTS	10	O
										UC3_CTS_CS0	11	IO
										EPI0_S16	13	IO
										OUTPUTXBAR6	16	O
74	59	59						PB28 IOMUX_PB28 0x400C_C0F0	SDL	ANALOG_AIN38	A	A
										已断开连接	0	不适用
										A0_28	AMUX0	A
										GPIO60	1	IO
										A1_28	AMUX1	A
										A2_9	AMUX2	A
										TIMG4_0_CCP0	2	IO
										MCPWM2_2A	3	O
										CMP0_HP3_LP3	AMUX3	A
										MCPWM3_2A	4	O
										PGA2_P6	AMUX4	A
										PGA0_P8	AMUX5	A
										MCPWM4_2A	5	O
										UC0_RTS_POCI	8	O
										UC5_RTS	9	O
										UC2_RTS	10	O
										UC3_RTS_POCI	11	O
										EPI0_S17	13	IO
										OUTPUTXBAR7	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
75	60	60						PB29 IOMUX_PB29 0x400C_C0F4	SDL	ANALOG_AIN39	A	A
										A0_29	AMUX0	A
										已断开连接	0	不适用
										GPIO61	1	IO
										A1_29	AMUX1	A
										A2_10	AMUX2	A
										TIMG4_0_CCP1	2	IO
										MCPWM2_2B	3	O
										CMP0_LN0	AMUX3	A
										MCPWM3_2B	4	O
										MCPWM4_2B	5	O
										UC5_RX_SCL	6	IO
										UC5_TX_SDA	8	O
										UC2_RX_SCL	10	IO
										UC2_TX_SDA	11	O
										EPI0_S18	13	IO
										OUTPUTXBAR8	16	O
76	61	61						PB30 IOMUX_PB30 0x400C_C0F8	SDL	A0_30	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN40	A	A
										A1_30	AMUX1	A
										GPIO62	1	IO
										TIMG4_0_CCP0	2	IO
										A2_11	AMUX2	A
										CMP2_HP2_LP2	AMUX3	A
										MCPWM2_3A	3	O
										PGA1_P7	AMUX4	A
										MCPWM3_3A	4	O
										MCPWM4_3A	5	O
										UC5_TX_SDA	6	O
										UC5_RX_SCL	8	IO
										UC2_TX_SDA	10	O
										UC2_RX_SCL	11	IO
										EPI0_S0	13	IO
										OUTPUTXBAR1	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
77	62	62						PB31 IOMUX_PB31 0x400C_C0FC	SDL	A2_29	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN41	A	A
										GPIO63	1	IO
										CMP2_LN0	AMUX1	A
										TIMG4_0_CCP1	2	IO
										MCPWM2_3B	3	O
										MCPWM3_3B	4	O
										MCPWM4_3B	5	O
										UC1_RTS_POCI	7	O
										UC4_RTS_POCI	11	O
										EPI0_S1	13	IO
										OUTPUTXBAR2	16	O
125	97	97						PC0 IOMUX_PC0 0x400C_C100	SDL	*已断开连接*	0	不适用
										GPIO64	1	IO
										MCPWM3_1B	3	O
										MCPWM2_1B	4	O
										MCPWM3_1A	5	O
										MCPWM4_2A	6	O
										UC0_TX_SDA_PICO	8	O
										UC3_TX_SDA_PICO	9	O
										EPI0_S24	13	IO
										OUTPUTXBAR1	16	O
126	98	98						PC1 IOMUX_PC1 0x400C_C104	SDL	*已断开连接*	0	不适用
										GPIO65	1	IO
										TRACE_DATA0	2	O
										MCPWM4_1A	4	O
										MCPWM3_3A	5	O
										MCPWM3_1A	6	O
										MCPWM2_1A	7	O
										UC0_RX_SCL_SCLK	8	IO
										UC3_RX_SCL_SCLK	9	IO
										EPI0_S25	13	IO
										OUTPUTXBAR2	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
1	1	1						PC2 IOMUX_PC2 0x400C_C108	SDL	*已断开连接*	0	不适用
										GPIO66	1	IO
										TRACE_CLK	2	IO
										MCPWM4_3A	3	O
										UC5_RX_SCL	5	IO
										UC3_RX_SCL_SCLK	6	IO
										MCPWM2_1A	7	O
										SYSCTL_FCC_IN	8	I
										MCPWM3_1A	9	O
										UC2_RX_SCL	10	IO
										UC0_RX_SCL_SCLK	11	IO
										EPI0_S23	13	IO
										OUTPUTXBAR1	16	O
2	2	2						PC3 IOMUX_PC3 0x400C_C10C	SDL	*已断开连接*	0	不适用
										GPIO67	1	IO
										TRACE_DATA0	2	O
										MCPWM4_3B	3	O
										MCPWM4_2A	4	O
										UC5_TX_SDA	5	O
										UC3_RTS_POCI	6	O
										MCPWM2_2A	7	O
										MCPWM3_2A	8	O
										UC2_TX_SDA	10	O
										UC0_RTS_POCI	11	O
										EPI0_S19	13	IO
										OUTPUTXBAR2	16	O
3	3	3						PC4 IOMUX_PC4 0x400C_C110	SDL	*已断开连接*	0	不适用
										GPIO68	1	IO
										TRACE_DATA1	2	O
										MCPWM4_1A	3	O
										UC3_RTS_POCI	6	O
										MCPWM2_1B	7	O
										MCPWM3_1B	8	O
										UC0_RTS_POCI	11	O
										EPI0_S20	13	IO
										OUTPUTXBAR3	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
4	4	4						PC5 IOMUX_PC5 0x400C_C114	SDL	*已断开连接*	0	不适用
										GPIO69	1	IO
										TRACE_DATA2	2	O
										MCPWM4_1B	3	O
										MCPWM4_2B	4	O
										UC3_CTS_CS0	6	IO
										MCPWM2_2B	7	O
										MCPWM3_2B	8	O
										UC0_CTS_CS0	11	IO
										EPI0_S21	13	IO
										OUTPUTXBAR4	16	O
5	5	5						PC6 IOMUX_PC6 0x400C_C118	SDW	*已断开连接*	0	不适用
										GPIO70	1	IO
										TRACE_DATA3	2	O
										MCPWM3_3B	4	O
										UC3_TX_SDA_PICO	6	O
										MCPWM2_3B	7	O
										UC0_TX_SDA_PICO	11	O
										EPI0_S22	13	IO
										OUTPUTXBAR5	16	O
53	38	38	30					PC7 IOMUX_PC7 0x400C_C11C	SDL	A2_4	AMUX0	A
										ANALOG_AIN19	A	A
										已断开连接	0	不适用
										CMP3_HP0_LP0	AMUX1	A
										GPIO71	1	IO
										UC0_RTS_POCI	7	O
										UC5_RX_SCL	8	IO
										UC2_RX_SCL	11	IO
										EPI0_S4	13	IO
										OUTPUTXBAR1	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
54	39	39	31					PC8 IOMUX_PC8 0x400C_C120	SDL	A0_23	AMUX0	A
										ANALOG_AIN20	A	A
										已断开连接	0	不适用
										GPIO72	1	IO
										A1_23	AMUX1	A
										MCPWM3_2A	2	O
										A2_6	AMUX2	A
										CMP3_HN1_LN1	AMUX3	A
										MCPWM0_1B	3	O
										MCPWM4_1B	4	O
										MCPWM0_2B	7	O
										UC5_TX_SDA	8	O
										UC2_TX_SDA	11	O
										EPI0_S5	13	IO
										OUTPUTXBAR2	16	O
55	40	40	32					PC9 IOMUX_PC9 0x400C_C124	SDL	A2_2	AMUX0	A
										ANALOG_AIN21	A	A
										已断开连接	0	不适用
										GPIO73	1	IO
										CMP3_HP2_LP2	AMUX1	A
										MCPWM3_2B	2	O
										MCPWM0_1A	3	O
										MCPWM4_1A	4	O
										MCPWM0_3B	7	O
										EPI0_S6	13	IO
										OUTPUTXBAR3	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
56	41	41	33					PC10 IOMUX_PC10 0x400C_C128	SDL	A0_16	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN22	A	A
										GPIO74	1	IO
										A1_16	AMUX1	A
										A2_14	AMUX2	A
										MCPWM0_2B	3	O
										MCPWM4_2B	4	O
										MCPWM3_3B	5	O
										MCPWM0_1B	7	O
										EPI0_S7	13	IO
										OUTPUTXBAR4	16	O
57	42	42	34					PC11 IOMUX_PC11 0x400C_C12C	SDL	ANALOG_AIN23	A	A
										已断开连接	0	不适用
										A0_24	AMUX0	A
										A1_24	AMUX1	A
										GPIO75	1	IO
										A2_15	AMUX2	A
										MCPWM0_2A	3	O
										MCPWM4_2A	4	O
										MCPWM3_3A	5	O
										UC3_RTS_POCI	6	O
										UC0_RTS_POCI	11	O
										EPI0_S8	13	IO
										OUTPUTXBAR5	16	O
58	43	43	35					PC12 IOMUX_PC12 0x400C_C130	SDL	*已断开连接*	0	不适用
										ANALOG_AIN24	A	A
										A0_25	AMUX0	A
										A1_25	AMUX1	A
										GPIO76	1	IO
										A2_16	AMUX2	A
										MCPWM0_3B	3	O
										MCPWM4_3B	4	O
										UC3_RX_SCL_SCLK	6	IO
										UC0_RX_SCL_SCLK	11	IO
										EPI0_S9	13	IO
										OUTPUTXBAR6	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
59	44	44	36					PC13 IOMUX_PC13 0x400C_C134	SDL	*已断开连接*	0	不适用
										ANALOG_AIN25	A	A
										A2_3	AMUX0	A
										GPIO77	1	IO
										MCPWM0_3A	3	O
										MCPWM4_3A	4	O
										UC3_CTS_CS0	6	IO
										UC0_CTS_CS0	11	IO
										EPI0_S26	12	IO
										EPI0_S10	13	IO
										OUTPUTXBAR7	16	O
60	45	45	37					PC14 IOMUX_PC14 0x400C_C138	SDL	A0_18	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN26	A	A
										GPIO78	1	IO
										MCPWM0_1A	3	O
										MCPWM4_1A	4	O
										MCPWM4_1B	5	O
										UC3_TX_SDA_PICO	6	O
										MCPWM0_1B	7	O
										UC0_TX_SDA_PICO	11	O
										EPI0_S11	13	IO
										OUTPUTXBAR8	16	O
61	46	46	38					PC15 IOMUX_PC15 0x400C_C13C	SDL	*已断开连接*	0	不适用
										ANALOG_AIN27	A	A
										A0_19	AMUX0	A
										GPIO79	1	IO
										CMP3_HP3_LP3	AMUX1	A
										MCPWM4_1A	5	O
										MCPWM0_1A	7	O
										UC0_TX_SDA_PICO	8	O
										UC0_RX_SCL_SCLK	9	IO
										UC3_RX_SCL_SCLK	10	IO
										UC3_TX_SDA_PICO	11	O
										EPI0_S12	13	IO
										OUTPUTXBAR1	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
26	19							PC18 IOMUX_PC18 0x400C_C148	SDL	*已断开连接*	0	不适用
										GPIO82	1	IO
										MCPWM2_3A	3	O
										MCPWM3_3A	4	O
										MCPWM4_3A	5	O
										EPI0_S2	13	IO
										OUTPUTXBAR7	16	O
10								PC19 IOMUX_PC19 0x400C_C14C	SDL	*已断开连接*	0	不适用
										GPIO83	1	IO
										MCPWM2_1A	3	O
										MCPWM3_1A	4	O
										UC0_RX_SCL_SCLK	5	IO
										UC5_RX_SCL	6	IO
										UC4_TX_SDA_PICO	7	O
										UC5_CTS	8	O
										SYSCTL_FCC_IN	9	I
										UC1_TX_SDA_PICO	11	O
										EPI0_S3	13	IO
										OUTPUTXBAR3	16	O
19	12	12	5	5	5	5	5	PC16_X1 IOMUX_PC16_X1 0x400C_C140	SDL	A0_10	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN0	A	A
										SYSCTL_HFCLKIN	AMUX1	A
										GPIO80	1	IO
										UC2_TX_SDA	2	O
										SYSCTL_X1	AMUX2	A
										MCPWM3_2B	4	O
										UC1_TX_SDA_PICO	5	O
										UC1_RTS_POCI	6	O
										MCPWM0_3B	7	O
										UC4_RTS_POCI	8	O
										MCPWM4_3B	9	O
										OUTPUTXBAR2	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
20	13	13	6	6	6	6	6	PC17_X2 IOMUX_PC17_X2 0x400C_C144	SDL	A1_10	AMUX0	A
										已断开连接	0	不适用
										ANALOG_AIN1	A	A
										GPIO81	1	IO
										CMP2_HN0	AMUX1	A
										UC2_RX_SCL	2	IO
										SYSCTL_X2	AMUX2	A
										UC1_RX_SCL_SCLK	6	IO
										OUTPUTXBAR3	16	O
11								PC20 IOMUX_PC20 0x400C_C150	SDL	*已断开连接*	0	不适用
										GPIO84	1	IO
										MCPWM3_1B	3	O
										MCPWM2_1B	4	O
										UC0_TX_SDA_PICO	5	O
										UC5_TX_SDA	6	O
										UC4_RX_SCL_SCLK	7	IO
										UC5_RTS	8	O
										UC1_RX_SCL_SCLK	11	IO
										EPI0_S4	13	IO
										OUTPUTXBAR4	16	O
14								PC21 IOMUX_PC21 0x400C_C154	SDL	*已断开连接*	0	不适用
										GPIO85	1	IO
										MCPWM2_2B	3	O
										MCPWM3_2B	4	O
										MCPWM4_2B	6	O
										EPI0_S5	13	IO
										OUTPUTXBAR5	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
97		73						PC22 IOMUX_PC22 0x400C_C158	SDL	*已断开连接*	0	不适用
										GPIO86	1	IO
										MCPWM3_3B	3	O
										MCPWM2_3B	4	O
										UC1_RX_SCL_SCLK	5	IO
										UC4_RX_SCL_SCLK	6	IO
										MCPWM3_1A	7	O
										UC0_RTS_POCI	8	O
										MCPWM4_2A	9	O
										UC3_RTS_POCI	10	O
										MCPWM4_3B	11	O
										OUTPUTXBAR2	16	O
15								PC23 IOMUX_PC23 0x400C_C15C	SDL	*已断开连接*	0	不适用
										GPIO87	1	IO
										UC5_RX_SCL	2	IO
										MCPWM2_2A	3	O
										MCPWM3_2A	4	O
										UC4_RTS_POCI	5	O
										MCPWM4_2A	6	O
										MCPWM3_1B	7	O
										UC1_RTS_POCI	10	O
										UC2_RX_SCL	11	IO
										EPI0_S1	13	IO
										OUTPUTXBAR6	16	O
16								PC24 IOMUX_PC24 0x400C_C160	SDL	*已断开连接*	0	不适用
										GPIO88	1	IO
										UC5_TX_SDA	2	O
										MCPWM3_1B	4	O
										UC4_CTS_CS0	5	IO
										MCPWM3_2A	7	O
										UC1_CTS_CS0	10	IO
										UC2_TX_SDA	11	O
										EPI0_S24	13	IO
										OUTPUTXBAR7	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
17	10							PC25 IOMUX_PC25 0x400C_C164	SDL	*已断开连接*	0	不适用
										GPIO89	1	IO
										UC5_CTS	2	O
										UC2_TX_SDA	3	O
										MCPWM3_1A	4	O
										UC4_TX_SDA_PICO	5	O
										UC1_RX_SCL_SCLK	6	IO
										MCPWM3_2B	7	O
										UC5_RX_SCL	8	IO
										MCPWM4_2A	9	O
										UC2_CTS	11	O
										EPI0_S25	13	IO
										OUTPUTXBAR8	16	O
18	11							PC26 IOMUX_PC26 0x400C_C168	SDL	*已断开连接*	0	不适用
										GPIO90	1	IO
										UC5_RTS	2	O
										UC2_RX_SCL	3	IO
										MCPWM3_2A	4	O
										UC4_RX_SCL_SCLK	5	IO
										UC1_RX_SCL_SCLK	6	IO
										SYSCTL_XCLKOUT	7	O
										UC5_TX_SDA	8	O
										UC2_RTS	11	O
										EPI0_S0	13	IO
										OUTPUTXBAR1	16	O
48								PC27 IOMUX_PC27 0x400C_C16C	SDL	*已断开连接*	0	不适用
										GPIO91	1	IO
										EPI0_S33	13	IO
										OUTPUTXBAR4	16	O
49								PC28 IOMUX_PC28 0x400C_C170	SDL	*已断开连接*	0	不适用
										GPIO92	1	IO
										MCPWM2_1A	3	O
										MCPWM3_1A	4	O
										EPI0_S6	13	IO
										OUTPUTXBAR5	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
50								PC29 IOMUX_PC29 0x400C_C174	SDL	*已断开连接*	0	不适用
										GPIO93	1	IO
										MCPWM2_2A	3	O
										MCPWM3_2A	4	O
										MCPWM4_2A	5	O
										UC0_CTS_CS0	7	IO
										EPI0_S7	13	IO
										OUTPUTXBAR6	16	O
51								PC30 IOMUX_PC30 0x400C_C178	SDL	*已断开连接*	0	不适用
										GPIO94	1	IO
										MCPWM2_3A	3	O
										MCPWM3_3A	4	O
										UC2_RX_SCL	5	IO
										MCPWM4_3A	6	O
										UC0_RX_SCL_SCLK	7	IO
										UC5_RX_SCL	8	IO
										EPI0_S8	13	IO
										OUTPUTXBAR7	16	O
52								PC31 IOMUX_PC31 0x400C_C17C	SDL	*已断开连接*	0	不适用
										GPIO95	1	IO
										MCPWM2_1A	3	O
										MCPWM3_1A	4	O
										UC2_TX_SDA	5	O
										UC0_TX_SDA_PICO	7	O
										UC5_TX_SDA	8	O
										EPI0_S9	13	IO
										OUTPUTXBAR8	16	O
82								PD0 IOMUX_PD0 0x400C_C180	SDL	*已断开连接*	0	不适用
										GPIO96	1	IO
										MCPWM2_1B	3	O
										MCPWM3_1B	4	O
										UC2_RTS	5	O
										UC5_RTS	8	O
										MCPWM4_2A	14	O
										MCPWM3_1A	15	O
										OUTPUTXBAR5	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
83								PD1 IOMUX_PD1 0x400C_C184	SDL	*已断开连接*	0	不适用
										GPIO97	1	IO
										MCPWM2_2B	3	O
										MCPWM3_2B	4	O
										UC2_CTS	5	O
										UC5_CTS	8	O
										MCPWM4_2B	14	O
										MCPWM3_1B	15	O
										OUTPUTXBAR6	16	O
84								PD2 IOMUX_PD2 0x400C_C188	SDL	*已断开连接*	0	不适用
										GPIO98	1	IO
										MCPWM2_3B	3	O
										MCPWM3_3B	4	O
										MCPWM4_3B	5	O
										UC0_RX_SCL_SCLK	6	IO
										UC3_RX_SCL_SCLK	11	IO
										MCPWM3_2A	15	O
										OUTPUTXBAR7	16	O
85								PD3 IOMUX_PD3 0x400C_C18C	SDL	*已断开连接*	0	不适用
										GPIO99	1	IO
										UC2_RX_SCL	5	IO
										UC0_CTS_CS0	6	IO
										MCPWM2_1B	7	O
										MCPWM3_1B	8	O
										UC3_CTS_CS0	10	IO
										UC5_RX_SCL	11	IO
										MCPWM3_2B	15	O
										OUTPUTXBAR8	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
86								PD4 IOMUX_PD4 0x400C_C190	SDL	*已断开连接*	0	不适用
										GPIO100	1	IO
										UC2_TX_SDA	5	O
										UC0_TX_SDA_PICO	6	O
										UC3_TX_SDA_PICO	10	O
										UC5_TX_SDA	11	O
										MCPWM4_1A	13	O
										MCPWM4_3A	14	O
										MCPWM3_3A	15	O
										OUTPUTXBAR1	16	O
103								PD5 IOMUX_PD5 0x400C_C194	SDL	*已断开连接*	0	不适用
										GPIO101	1	IO
										UC0_RTS_POCI	6	O
										UC1_CTS_CS0	8	IO
										UC0_CTS_CS0	9	IO
										OUTPUTXBAR5	16	O
104								PD6 IOMUX_PD6 0x400C_C198	SDL	*已断开连接*	0	不适用
										GPIO102	1	IO
										UC1_RTS_POCI	8	O
										UC0_RTS_POCI	9	O
										OUTPUTXBAR6	16	O
105								PD7 IOMUX_PD7 0x400C_C19C	SDL	*已断开连接*	0	不适用
										GPIO103	1	IO
										UC0_RX_SCL_SCLK	5	IO
										UC1_TX_SDA_PICO	8	O
										UC0_TX_SDA_PICO	9	O
										UC3_RX_SCL_SCLK	11	IO
										EPI0_S35	13	IO
										OUTPUTXBAR7	16	O

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-2. 引脚属性（LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装）（续）

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	IO 类型	信号名称	模式	类型
106								PD8 IOMUX_PD8 0x400C_C1A0	SDL	*已断开连接*	0	不适用
										GPIO104	1	IO
										UC0_TX_SDA_PICO	5	O
										UC1_RX_SCL_SCLK	8	IO
										UC0_RX_SCL_SCLK	9	IO
										UC3_TX_SDA_PICO	11	O
										EPI0_S34	13	IO
										MCPWM4_2A	14	O
										MCPWM3_1A	15	O
										OUTPUTXBAR8	16	O
107								PD9 IOMUX_PD9 0x400C_C1A4	SDL	*已断开连接*	0	不适用
										GPIO105	1	IO
										UC2_RX_SCL	7	IO
										UC0_TX_SDA_PICO	8	O
										UC5_RX_SCL	9	IO
										UC3_TX_SDA_PICO	10	O
										EPI0_S27	13	IO
										MCPWM4_2B	14	O
										MCPWM3_1B	15	O
										OUTPUTXBAR1	16	O
		94			60			PD11 IOMUX_PD11 0x400C_C1AC	SDL	*已断开连接*	0	不适用
										GPIO107	1	IO
										OUTPUTXBAR8	16	O
111、128、13、47、6、64、79、95	100、49、6、64、75	100、11、50、6、75	1、41、51、62、80	1、32、48、64	1、32、48、64	1、24、36、48	1、23、35、48	VDD		VDD	0	PWR
31、45	24、37	28	16、29	16、29	19	21	21	VDDA		VDDA	0	APWR
43、44	36	21、22	28	28	13	20	20	VREFHI		VREFHI	0	AREF
42	35	20	27	27	12	19	PAD	VREFLO		VREFLO	0	AREF
110、12、127、46、63、78、94	48、63、74、99	10、19、49、74、99	40、50、61、79	31、47、63	31、47、63	23、35、47	PAD	VSS		VSS	0	GND
30	23	27	15	15	18	19	PAD	VSSA 无 无		VSSA	0	AGND

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5.4 信号说明

根据引脚多路复用选项的软件配置，许多信号可在多个引脚上使用。

以下列表说明了列标题：

1. **信号名称：**通过引脚的信号的名称。

备注

每个“信号说明”表中提供的信号名称和说明表示在引脚上实现并通过 IOMUX 焊盘配置寄存器选择的引脚多路复用信号功能。某些器件子系统提供信号功能的二次多路复用，这些表中没有说明这些功能。有关辅助多路复用信号功能的更多信息，请参阅 *AM13E230x 微控制器技术参考手册* 的相应外设章节。

2. **信号类型：**信号方向和类型：
   - I = 输入
   - O = 输出
   - IO = 输入、输出或同时输入和输出
   - ID = 输入，具有开漏输出功能
   - OD = 输出，具有开漏输出功能
   -
   -
   -
   - A = 模拟
   - PWR = 电源
   - GND = 接地
3. **说明：**信号说明
4. **焊球：**相关焊球编号

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-3. ADC0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
A0_1	ADC0 输入 1	A	27	20	23	12	12	14	8	8
A0_2	ADC0 输入 2	A	28	21	24	13	13	15	9	9
A0_3	ADC0 输入 3	A	29	22	25	14	14	16	10	10
A0_4	ADC0 输入 4	A	32	25	26	17	17	17	11	11
A0_5	ADC0 输入 5	A	68	53	53	45	36	35	28	27
A0_6	ADC0 输入 6	A	22	15	15	8	8	8		
A0_7	ADC0 输入 7	A	23	16	16	9	9	9		
A0_8	ADC0 输入 8	A	24	17	17	10	10	10		
A0_9	ADC0 输入 9	A	25	18	18	11	11	11		
A0_10	ADC0 输入 10	A	19	12	12	5	5	5	5	5
A0_11	ADC0 输入 11	A	66	51	51	43	34	33	26	25
A0_12	ADC0 输入 12	A	40	33	36	25	25	27	17	18
A0_14	ADC0 输入 14	A	65	50		42	33		25	24
A0_15	ADC0 输入 15	A	39	32	35	24	24	26	16	17
A0_16	ADC0 输入 16	A	56	41	41	33				
A0_17	ADC0 输入 17	A	35	28	31	20	20	22	14	14
A0_18	ADC0 输入 18	A	60	45	45	37				
A0_19	ADC0 输入 19	A	61	46	46	38				
A0_21	ADC0 输入 21	A	70	55	55	47				
A0_22	ADC0 输入 22	A	71	56	56	48				
A0_23	ADC0 输入 23	A	54	39	39	31				
A0_24	ADC0 输入 24	A	57	42	42	34				
A0_25	ADC0 输入 25	A	58	43	43	35				
A0_26	ADC0 输入 26	A	72	57	57	49				
A0_27	ADC0 输入 27	A	73	58	58					
A0_28	ADC0 输入 28	A	74	59	59					
A0_29	ADC0 输入 29	A	75	60	60					
A0_30	ADC0 输入 30	A	76	61	61					

Copyright © 2026 Texas Instruments Incorporated

表 5-4. ADC1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
A1_1	ADC1 输入 1	A	27	20	23	12	12	14	8	8
A1_2	ADC1 输入 2	A	28	21	24	13	13	15	9	9
A1_3	ADC1 输入 3	A	35	28	31	20	20	22	14	14
A1_4	ADC1 输入 4	A	36	29	32	21	21	23	15	15
A1_5	ADC1 输入 5	A	37	30	33	22	22	24		16
A1_6	ADC1 输入 6	A	22	15	15	8	8	8		
A1_7	ADC1 输入 7	A	23	16	16	9	9	9		
A1_8	ADC1 输入 8	A	24	17	17	10	10	10		
A1_9	ADC1 输入 9	A	25	18	18	11	11	11		
A1_10	ADC1 输入 10	A	20	13	13	6	6	6	6	6
A1_11	ADC1 输入 11	A	38	31	34	23	23	25		
A1_12	ADC1 输入 12	A	41	34	37	26	26	28	18	19
A1_13	ADC1 输入 13	A	34	27	30	19	19	21	13	13
A1_14	ADC1 输入 14	A	65	50		42	33		25	24
A1_15	ADC1 输入 15	A	69	54	54	46	37	36	29	28
A1_16	ADC1 输入 16	A	56	41	41	33				
A1_17	ADC1 输入 17	A	33	26	29	18	18	20	12	12
A1_18	ADC1 输入 18	A	89	69	67	56	42	41	30	30
A1_19	ADC1 输入 19	A	90	70	68	57	43	42	31	31
A1_21	ADC1 输入 21	A	70	55	55	47				
A1_22	ADC1 输入 22	A	71	56	56	48				
A1_23	ADC1 输入 23	A	54	39	39	31				
A1_24	ADC1 输入 24	A	57	42	42	34				
A1_25	ADC1 输入 25	A	58	43	43	35				
A1_26	ADC1 输入 26	A	72	57	57	49				
A1_27	ADC1 输入 27	A	73	58	58					
A1_28	ADC1 输入 28	A	74	59	59					
A1_29	ADC1 输入 29	A	75	60	60					
A1_30	ADC1 输入 30	A	76	61	61					

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-5. ADC2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
A2_1	ADC2 输入 1	A	40	33	36	25	25	27	17	18
A2_2	ADC2 输入 2	A	55	40	40	32				
A2_3	ADC2 输入 3	A	59	44	44	36				
A2_4	ADC2 输入 4	A	53	38	38	30				
A2_5	ADC2 输入 5	A	67	52	52	44	35	34	27	26
A2_6	ADC2 输入 6	A	54	39	39	31				
A2_7	ADC2 输入 7	A	72	57	57	49				
A2_8	ADC2 输入 8	A	73	58	58					
A2_9	ADC2 输入 9	A	74	59	59					
A2_10	ADC2 输入 10	A	75	60	60					
A2_11	ADC2 输入 11	A	76	61	61					
A2_12	ADC2 输入 12	A	39	32	35	24	24	26	16	17
A2_14	ADC2 输入 14	A	56	41	41	33				
A2_15	ADC2 输入 15	A	57	42	42	34				
A2_16	ADC2 输入 16	A	58	43	43	35				
A2_17	ADC2 输入 17	A	62	47	47	39	30	29	22	22
A2_18	ADC2 输入 18	A	33	26	29	18	18	20	12	12
A2_19	ADC2 输入 19	A	34	27	30	19	19	21	13	13
A2_21	ADC2 输入 21	A	32	25	26	17	17	17	11	11
A2_22	ADC2 输入 22	A	36	29	32	21	21	23	15	15
A2_23	ADC2 输入 23	A	37	30	33	22	22	24		16
A2_24	ADC2 输入 24	A	38	31	34	23	23	25		
A2_25	ADC2 输入 25	A	29	22	25	14	14	16	10	10
A2_26	ADC2 输入 26	A	35	28	31	20	20	22	14	14
A2_27	ADC2 输入 27	A	68	53	53	45	36	35	28	27
A2_28	ADC2 输入 28	A	69	54	54	46	37	36	29	28
A2_29	ADC2 输入 29	A	77	62	62					
A2_30	ADC2 输入 30	A	66	51	51	43	34	33	26	25

Copyright © 2026 Texas Instruments Incorporated

表 5-6. ADCCAL 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ADCCAL_ADCINCAL0	ADC 校准输入 0	A	35	28	31	20	20	22	14	14

表 5-7. ANALOG 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN0	A0_10 HFCLKIN X1	A	19	12	12	5	5	5	5	5
ANALOG_AIN1	A1_10 CMP2_HN0 X2	A	20	13	13	6	6	6	6	6
ANALOG_AIN2	A0_6 A1_6 CMP2_HN1	A	22	15	15	8	8	8		
ANALOG_AIN3	A0_7 A1_7 CMP2_HP1_LP1	A	23	16	16	9	9	9		
ANALOG_AIN4	A0_8 A1_8	A	24	17	17	10	10	10		
ANALOG_AIN5	A0_9 A1_9 PGA2_P1 PGA0_P0 PGA1_P0	A	25	18	18	11	11	11		
ANALOG_AIN6	A0_1 A1_1 CMP0_HN0 CMP2_HP0_LP0	A	27	20	23	12	12	14	8	8
ANALOG_AIN7	A0_2 A1_2 CMP0_HP1_LP1 PGA0_P1 PGA1_M0 PGA2_P2	A	28	21	24	13	13	15	9	9
ANALOG_AIN8	A0_3 A2_25 CMP1_HN0 PGA0_OUT	A	29	22	25	14	14	16	10	10

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-7. ANALOG 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN9	A0_4 A2_21 CMP1_HP0_LP0 PGA0_M0 PGA0_P2 PGA2_M0	A	32	25	26	17	17	17	11	11
ANALOG_AIN10	A1_17 A2_18 CMP2_DACL CMP0_HN1 TESTANA0	A	33	26	29	18	18	20	12	12
ANALOG_AIN11	A1_13 A2_19 CMP1_HN1 PGA1_M1 TESTANA1	A	34	27	30	19	19	21	13	13
ANALOG_AIN12	A0_17 A1_3 A2_26 CMP3_DACL PGA1_OUT ADCINCAL0	A	35	28	31	20	20	22	14	14
ANALOG_AIN13	A1_4 A2_22 CMP1_HP1_LP1 PGA0_P3 PGA1_P1	A	36	29	32	21	21	23	15	15
ANALOG_AIN14	A1_5 A2_23	A	37	30	33	22	22	24		16
ANALOG_AIN15	A1_11 A2_24 PGA0_M1 PGA1_M2	A	38	31	34	23	23	25		
ANALOG_AIN16	A0_15 A2_12 CMP3_HP1_LP1 PGA1_P2 PGA2_P3	A	39	32	35	24	24	26	16	17
ANALOG_AIN17	A0_12 A2_1 CMP0_HP0_LP0 PGA1_M3 PGA2_OUT	A	40	33	36	25	25	27	17	18
ANALOG_AIN18	A1_12 CMP3_HN0_LN0 PGA2_M1	A	41	34	37	26	26	28	18	19

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-7. ANALOG 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN19	A2_4 CMP3_HP0_LP0	A	53	38	38	30				
ANALOG_AIN20	A0_23 A1_23 A2_6 CMP3_HN1_LN1	A	54	39	39	31				
ANALOG_AIN21	A2_2 CMP3_HP2_LP2	A	55	40	40	32				
ANALOG_AIN22	A0_16 A1_16 A2_14	A	56	41	41	33				
ANALOG_AIN23	A0_24 A1_24 A2_15	A	57	42	42	34				
ANALOG_AIN24	A0_25 A1_25 A2_16	A	58	43	43	35				
ANALOG_AIN25	A2_3	A	59	44	44	36				
ANALOG_AIN26	A0_18	A	60	45	45	37				
ANALOG_AIN27	A0_19 CMP3_HP3_LP3	A	61	46	46	38				
ANALOG_AIN28	A2_17 CMP0_LN1 PGA2_M2 PGA0_M2	A	62	47	47	39	30	29	22	22
ANALOG_AIN29	A0_14 A1_14 CMP1_HP2_LP2 PGA0_P4 PGA2_P0	A	65	50		42	33		25	24
ANALOG_AIN30	A0_11 A2_30 CMP2_LN1 PGA1_P3 PGA0_P7	A	66	51	51	43	34	33	26	25
ANALOG_AIN31	A2_5 CMP0_HP2_LP2 PGA0_P5 PGA1_P4 PGA2_P4	A	67	52	52	44	35	34	27	26
ANALOG_AIN32	A0_5 A2_27 CMP2_HP3_LP3 PGA1_P5 PGA2_P5	A	68	53	53	45	36	35	28	27

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-7. ANALOG 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN33	A1_15 A2_28 CMP1_LN1 PGA2_M3	A	69	54	54	46	37	36	29	28
ANALOG_AIN34	A0_21 A1_21 PGA0_M3	A	70	55	55	47				
ANALOG_AIN35	A0_22 A1_22 PGA1_P6 PGA2_P7	A	71	56	56	48				
ANALOG_AIN36	A0_26 A1_26 A2_7 CMP1_LN0	A	72	57	57	49				
ANALOG_AIN37	A0_27 A1_27 A2_8 CMP1_HP3_LP3 PGA0_P6 PGA1_P8 PGA2_P8	A	73	58	58					
ANALOG_AIN38	A0_28 A1_28 A2_9 CMP0_HP3_LP3 PGA2_P6 PGA0_P8	A	74	59	59					
ANALOG_AIN39	A0_29 A1_29 A2_10 CMP0_LN0	A	75	60	60					
ANALOG_AIN40	A0_30 A1_30 A2_11 CMP2_HP2_LP2 PGA1_P7	A	76	61	61					
ANALOG_AIN41	A2_29 CMP2_LN0	A	77	62	62					
ANALOG_AIN42	A1_18	A	89	69	67	56	42	41	30	30
ANALOG_AIN43	A1_19	A	90	70	68	57	43	42	31	31

Copyright © 2026 Texas Instruments Incorporated

表 5-8. CMP0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP0_HN0	CMPSS0 高电平比较器负输入 0	A	27	20	23	12	12	14	8	8
CMP0_HN1	CMPSS0 高电平比较器负输入 1	A	33	26	29	18	18	20	12	12
CMP0_HP0_LP0	CMPSS0 高/低电平比较器正输入 0	A	40	33	36	25	25	27	17	18
CMP0_HP1_LP1	CMPSS0 高/低电平比较器正输入 1	A	28	21	24	13	13	15	9	9
CMP0_HP2_LP2	CMPSS0 高/低电平比较器正输入 2	A	67	52	52	44	35	34	27	26
CMP0_HP3_LP3	CMPSS0 高/低电平比较器正输入 3	A	74	59	59					
CMP0_LN0	CMPSS0 低电平比较器负输入 0	A	75	60	60					
CMP0_LN1	CMPSS0 低电平比较器负输入 1	A	62	47	47	39	30	29	22	22

表 5-9. CMP1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP1_HN0	CMPSS1 高电平比较器负输入 0	A	29	22	25	14	14	16	10	10
CMP1_HN1	CMPSS1 高电平比较器负输入 1	A	34	27	30	19	19	21	13	13
CMP1_HP0_LP0	CMPSS1 高/低电平比较器正输入 0	A	32	25	26	17	17	17	11	11
CMP1_HP1_LP1	CMPSS1 高/低电平比较器正输入 1	A	36	29	32	21	21	23	15	15
CMP1_HP2_LP2	CMPSS1 高/低电平比较器正输入 2	A	65	50		42	33		25	24
CMP1_HP3_LP3	CMPSS1 高/低电平比较器正输入 3	A	73	58	58					
CMP1_LN0	CMPSS1 低电平比较器负输入 0	A	72	57	57	49				
CMP1_LN1	CMPSS1 低电平比较器负输入 1	A	69	54	54	46	37	36	29	28

表 5-10. CMP2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP2_DACL	CMPSS2 缓冲 DACL 输出	A	33	26	29	18	18	20	12	12
CMP2_HN0	CMPSS2 高电平比较器负输入 0	A	20	13	13	6	6	6	6	6
CMP2_HN1	CMPSS2 高电平比较器负输入 1	A	22	15	15	8	8	8		
CMP2_HP0_LP0	CMPSS2 高/低电平比较器正输入 0	A	27	20	23	12	12	14	8	8
CMP2_HP1_LP1	CMPSS2 高/低电平比较器正输入 1	A	23	16	16	9	9	9		
CMP2_HP2_LP2	CMPSS2 高/低电平比较器正输入 2	A	76	61	61					
CMP2_HP3_LP3	CMPSS2 高/低电平比较器正输入 3	A	68	53	53	45	36	35	28	27
CMP2_LN0	CMPSS2 低电平比较器负输入 0	A	77	62	62					

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-10. CMP2 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP2_LN1	CMPSS2 低电平比较器负输入 1	A	66	51	51	43	34	33	26	25

表 5-11. CMP3 信号说明

信号名称	说明	类型	LQFP48 引脚
CMP3_DACL	CMPSS3 缓冲 DACL 输出	A	14
CMP3_HN0_LN0	CMPSS3 高/低电平比较器负输入 0	A	18
CMP3_HN1_LN1	CMPSS3 高/低电平比较器负输入 1	A	
CMP3_HP0_LP0	CMPSS3 高/低电平比较器正输入 0	A	
CMP3_HP1_LP1	CMPSS3 高/低电平比较器正输入 1	A	16
CMP3_HP2_LP2	CMPSS3 高/低电平比较器正输入 2	A	
CMP3_HP3_LP3	CMPSS3 高/低电平比较器正输入 3	A	

表 5-12. DEBUG 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
DEBUG_JTCK_SWCLK	JTAG 测试时钟/串行线路调试时钟	IO	98	77	76	64	50	49	38	37
DEBUG_JTDI	JTAG 测试数据输入	I	99	78	77	65	51	50	39	38
DEBUG_JTDO_SWO	JTAG 测试数据输出/串行线路调试输出	O	118	90	89	72	56	55	40	41
DEBUG_TMS_SWDIO	JTAG 测试模式选择/串行线路调试输入-输出	IO	96	76	72	63	49	46	37	36

表 5-13. EPI0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
EPI0_S0	外部外设接口信号 0	IO	18、76	11、61	61					
EPI0_S1	外部外设接口信号 1	IO	15、77	62	62					
EPI0_S2	外部外设接口信号 2	IO	108、26	19、82	81	69				
EPI0_S3	外部外设接口信号 3	IO	10、109	83	82	70				
EPI0_S4	外部外设接口信号 4	IO	11、53	38	38	30				
EPI0_S5	外部外设接口信号 5	IO	14、54	39	39	31				
EPI0_S6	外部外设接口信号 6	IO	49、55	40	40	32				
EPI0_S7	外部外设接口信号 7	IO	50、56	41	41	33				
EPI0_S8	外部外设接口信号 8	IO	51、57	42	42	34				

Copyright © 2026 Texas Instruments Incorporated

表 5-13. EPI0 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
EPI0_S9	外部外设接口信号 9	IO	52、58	43	43	35				
EPI0_S10	外部外设接口信号 10	IO	59	44	44	36				
EPI0_S11	外部外设接口信号 11	IO	60	45	45	37				
EPI0_S12	外部外设接口信号 12	IO	61	46	46	38				
EPI0_S13	外部外设接口信号 13	IO	70	55	55	47				
EPI0_S14	外部外设接口信号 14	IO	71	56	56	48				
EPI0_S15	外部外设接口信号 15	IO	72	57	57	49				
EPI0_S16	外部外设接口信号 16	IO	73	58	58					
EPI0_S17	外部外设接口信号 17	IO	74	59	59					
EPI0_S18	外部外设接口信号 18	IO	75	60	60					
EPI0_S19	外部外设接口信号 19	IO	2	2	2					
EPI0_S20	外部外设接口信号 20	IO	3	3	3					
EPI0_S21	外部外设接口信号 21	IO	4	4	4					
EPI0_S22	外部外设接口信号 22	IO	5	5	5					
EPI0_S23	外部外设接口信号 23	IO	1	1	1					
EPI0_S24	外部外设接口信号 24	IO	125、16	97	97					
EPI0_S25	外部外设接口信号 25	IO	126、17	10、98	98					
EPI0_S26	外部外设接口信号 26（芯片选择 0）	IO	116、59	44、88	44、87	36				
EPI0_S27	外部外设接口信号 27（芯片选择 1）	IO	102、107	81	80	68	54	53		
EPI0_S28	外部外设接口信号 28（读取/输出使能）	IO	113	85	84					
EPI0_S29	外部外设接口信号 29（写入使能）	IO	114	86	85					
EPI0_S30	外部外设接口信号 30（地址锁存使能）	IO	121	93	92	75	59	58	43	44
EPI0_S31	外部外设接口信号 31（时钟）	IO	112	84	83	71	55	54		
EPI0_S32	外部外设接口信号 32（输入就绪/nWAIT）	IO	115	87	86					
EPI0_S33	外部外设接口信号 33（芯片选择 3）	IO	48、62	47	47	39	30	29	22	22
EPI0_S34	外部外设接口信号 34（芯片选择 2）	IO	106、66	51	51	43	34	33	26	25
EPI0_S35	外部外设接口信号 35（配置寄存器使能）	IO	105、67	52	52	44	35	34	27	26

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-14. GPIO 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO00	通用输入/输出 0 (Wakeup0)	IO	27	20	23	12	12	14	8	8
GPIO01	通用输入/输出 1	IO	28	21	24	13	13	15	9	9
GPIO02	通用输入/输出 2 (Wakeup3)	IO	29	22	25	14	14	16	10	10
GPIO03	通用输入/输出 3	IO	32	25	26	17	17	17	11	11
GPIO04	通用输入/输出 4	IO	33	26	29	18	18	20	12	12
GPIO05	通用输入/输出 5	IO	34	27	30	19	19	21	13	13
GPIO06	通用输入/输出 6	IO	35	28	31	20	20	22	14	14
GPIO07	通用输入/输出 7	IO	36	29	32	21	21	23	15	15
GPIO08	通用输入/输出 8	IO	89	69	67	56	42	41	30	30
GPIO09	通用输入/输出 9	IO	90	70	68	57	43	42	31	31
GPIO10	通用输入/输出 10	IO	91	71	69	58	44	43	32	32
GPIO11	通用输入/输出 11	IO	92	72	70	59	45	44	33	33
GPIO12	通用输入/输出 12	IO	93	73	71	60	46	45	34	34
GPIO13	通用输入/输出 13	IO	96	76	72	63	49	46	37	36
GPIO14	通用输入/输出 14	IO	98	77	76	64	50	49	38	37
GPIO15	通用输入/输出 15	IO	99	78	77	65	51	50	39	38
GPIO16	通用输入/输出 16	IO	39	32	35	24	24	26	16	17
GPIO17	通用输入/输出 17	IO	40	33	36	25	25	27	17	18
GPIO18	通用输入/输出 18	IO	41	34	37	26	26	28	18	19
GPIO19	通用输入/输出 19	IO	118	90	89	72	56	55	40	41
GPIO100	通用输入/输出 100	IO	86							
GPIO101	通用输入/输出 101	IO	103							
GPIO102	通用输入/输出 102	IO	104							
GPIO103	通用输入/输出 103	IO	105							
GPIO104	通用输入/输出 104	IO	106							
GPIO105	通用输入/输出 105	IO	107							
GPIO107	通用输入/输出 107	IO			94			60		
GPIO20	通用输入/输出 20	IO	119	91	90	73	57	56	41	42
GPIO21	通用输入/输出 21	IO	120	92	91	74	58	57	42	43
GPIO22	通用输入/输出 22	IO	121	93	92	75	59	58	43	44
GPIO23	通用输入/输出 23	IO	122	94	93	76	60	59	44	45
GPIO24	通用输入/输出 24	IO	123	95	95	77	61	61	45	46

Copyright © 2026 Texas Instruments Incorporated

表 5-14. GPIO 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO25	通用输入/输出 25	IO	124	96	96	78	62	62	46	47
GPIO26	通用输入/输出 26	IO	62	47	47	39	30	29	22	22
GPIO27	通用输入/输出 27	IO	65	50		42	33		25	24
GPIO28	通用输入/输出 28	IO	66	51	51	43	34	33	26	25
GPIO29	通用输入/输出 29	IO	67	52	52	44	35	34	27	26
GPIO30	通用输入/输出 30	IO	68	53	53	45	36	35	28	27
GPIO31	通用输入/输出 31	IO	69	54	54	46	37	36	29	28
GPIO32	通用输入/输出 32	IO	22	15	15	8	8	8		
GPIO33	通用输入/输出 33 (Wakeup5)	IO	23	16	16	9	9	9		
GPIO34	通用输入/输出 34	IO	24	17	17	10	10	10		
GPIO35	通用输入/输出 35	IO	25	18	18	11	11	11		
GPIO36	通用输入/输出 36	IO	37	30	33	22	22	24		16
GPIO37	通用输入/输出 37 (Wakeup4)	IO	38	31	34	23	23	25		
GPIO38	通用输入/输出 38	IO	80	65	63	52	38	37		29
GPIO39	通用输入/输出 39	IO	81	66	64	53	39	38		
GPIO40	通用输入/输出 40	IO	87	67	65	54	40	39		
GPIO41	通用输入/输出 41	IO	88	68	66	55	41	40		
GPIO42	通用输入/输出 42	IO	100	79	78	66	52	51		39
GPIO43	通用输入/输出 43	IO	101	80	79	67	53	52		40
GPIO44	通用输入/输出 44	IO	102	81	80	68	54	53		
GPIO45	通用输入/输出 45 (Wakeup1)	IO	7	7	7	2	2	2	2	2
GPIO46	通用输入/输出 46	IO	8	8	8	3	3	3	3	3
GPIO47	通用输入/输出 47	IO	9	9	9	4	4	4	4	4
GPIO48	通用输入/输出 48	IO	108	82	81	69				
GPIO49	通用输入/输出 49	IO	109	83	82	70				
GPIO50	通用输入/输出 50 (Wakeup6)	IO	112	84	83	71	55	54		
GPIO51	通用输入/输出 51 (Wakeup7)	IO	113	85	84					
GPIO52	通用输入/输出 52	IO	114	86	85					
GPIO53	通用输入/输出 53	IO	115	87	86					
GPIO54	通用输入/输出 54	IO	116	88	87					
GPIO55	通用输入/输出 55	IO	117	89	88					
GPIO56	通用输入/输出 56	IO	70	55	55	47				

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-14. GPIO 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO57	通用输入/输出 57	IO	71	56	56	48				
GPIO58	通用输入/输出 58	IO	72	57	57	49				
GPIO59	通用输入/输出 59	IO	73	58	58					
GPIO60	通用输入/输出 60	IO	74	59	59					
GPIO61	通用输入/输出 61	IO	75	60	60					
GPIO62	通用输入/输出 62	IO	76	61	61					
GPIO63	通用输入/输出 63	IO	77	62	62					
GPIO64	通用输入/输出 64	IO	125	97	97					
GPIO65	通用输入/输出 65	IO	126	98	98					
GPIO66	通用输入/输出 66	IO	1	1	1					
GPIO67	通用输入/输出 67	IO	2	2	2					
GPIO68	通用输入/输出 68	IO	3	3	3					
GPIO69	通用输入/输出 69	IO	4	4	4					
GPIO70	通用输入/输出 70 (Wakeup2)	IO	5	5	5					
GPIO71	通用输入/输出 71	IO	53	38	38	30				
GPIO72	通用输入/输出 72	IO	54	39	39	31				
GPIO73	通用输入/输出 73	IO	55	40	40	32				
GPIO74	通用输入/输出 74	IO	56	41	41	33				
GPIO75	通用输入/输出 75	IO	57	42	42	34				
GPIO76	通用输入/输出 76	IO	58	43	43	35				
GPIO77	通用输入/输出 77	IO	59	44	44	36				
GPIO78	通用输入/输出 78	IO	60	45	45	37				
GPIO79	通用输入/输出 79	IO	61	46	46	38				
GPIO80	通用输入/输出 80	IO	19	12	12	5	5	5	5	5
GPIO81	通用输入/输出 81	IO	20	13	13	6	6	6	6	6
GPIO82	通用输入/输出 82	IO	26	19						
GPIO83	通用输入/输出 83	IO	10							
GPIO84	通用输入/输出 84	IO	11							
GPIO85	通用输入/输出 85	IO	14							
GPIO86	通用输入/输出 86	IO	97		73					
GPIO87	通用输入/输出 87	IO	15							
GPIO88	通用输入/输出 88	IO	16							

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-14. GPIO 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO89	通用输入/输出 89	IO	17	10						
GPIO90	通用输入/输出 90	IO	18	11						
GPIO91	通用输入/输出 91	IO	48							
GPIO92	通用输入/输出 92	IO	49							
GPIO93	通用输入/输出 93	IO	50							
GPIO94	通用输入/输出 94	IO	51							
GPIO95	通用输入/输出 95	IO	52							
GPIO96	通用输入/输出 96	IO	82							
GPIO97	通用输入/输出 97	IO	83							
GPIO98	通用输入/输出 98	IO	84							
GPIO99	通用输入/输出 99	IO	85							

表 5-15. GROUND 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
VSS	数字接地	GND	110、12、127、46、63、78、94	48、63、74、99	10、19、49、74、99	40、50、61、79	31、47、63	31、47、63	23、35、47	PAD
VSSA	模拟接地	AGND	30	23	27	15	15	18	19	PAD

表 5-16. MCAN0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCAN0_RX	CAN 接收 (RX) 信号	I	109、118、120、123、37、66、8、92、99	30、51、72、78、8、83、90、92、95	33、51、70、77、8、82、89、91、95	22、3、43、59、65、70、72、74、77	22、3、34、45、51、56、58、61	24、3、33、44、50、55、57、61	26、3、33、39、40、42、45	16、25、3、33、38、41、43、46
MCAN0_TX	CAN 发送 (TX) 信号	O	108、119、121、124、38、67、89、9、93	31、52、69、73、82、9、91、93、96	34、52、67、71、81、9、90、92、96	23、4、44、56、60、69、73、75、78	23、35、4、42、46、57、59、62	25、34、4、41、45、56、58、62	27、30、34、4、41、43、46	26、30、34、4、42、44、47

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-17. MCPWM0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM0_1A	MCPWM0 输出 1A	O	22、25、55、60、61、89、92	15、18、40、45、46、69、72	15、18、40、45、46、67、70	11、32、37、38、56、59、8	11、42、45、8	11、41、44、8	30、33	30、33
MCPWM0_1B	MCPWM0 输出 1B	O	36、38、54、56、60、67、7、92、93	29、31、39、41、45、52、7、72、73	32、34、39、41、45、52、7、70、71	2、21、23、31、33、37、44、59、60	2、21、23、35、45、46	2、23、25、34、44、45	15、2、27、33、34	15、2、26、33、34
MCPWM0_2A	MCPWM0 输出 2A	O	23、57、90	16、42、70	16、42、68	34、57、9	43、9	42、9	31	31
MCPWM0_2B	MCPWM0 输出 2B	O	39、54、56、68、93	32、39、41、53、73	35、39、41、53、71	24、31、33、45、60	24、36、46	26、35、45	16、28、34	17、27、34
MCPWM0_3A	MCPWM0 输出 3A	O	24、59、91	17、44、71	17、44、69	10、36、58	10、44	10、43	32	32
MCPWM0_3B	MCPWM0 输出 3B	O	124、19、40、55、58、69	12、33、40、43、54、96	12、36、40、43、54、96	25、32、35、46、5、78	25、37、5、62	27、36、5、62	17、29、46、5	18、28、47、5

表 5-18. MCPWM1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM1_1A	MCPWM1 输出 1A	O	109、121、80、88、99	65、68、78、83、93	63、66、77、82、92	52、55、65、70、75	38、41、51、59	37、40、50、58	39、43	29、38、44
MCPWM1_1B	MCPWM1 输出 1B	O	100、108、118、36、7	29、7、79、82、90	32、7、78、81、89	2、21、66、69、72	2、21、52、56	2、23、51、55	15、2、40	15、2、39、41
MCPWM1_2A	MCPWM1 输出 2A	O	123、81、98	66、77、95	64、76、95	53、64、77	39、50、61	38、49、61	38、45	37、46
MCPWM1_2B	MCPWM1 输出 2B	O	101、119、39	32、80、91	35、79、90	24、67、73	24、53、57	26、52、56	16、41	17、40、42
MCPWM1_3A	MCPWM1 输出 3A	O	124、87	67、96	65、96	54、78	40、62	39、62	46	47
MCPWM1_3B	MCPWM1 输出 3B	O	102、120、40	33、81、92	36、80、91	25、68、74	25、54、58	27、53、57	17、42	18、43

表 5-19. MCPWM2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM2_1A	MCPWM2 输出 1A	O	1、10、126、41、49、52	1、34、98	1、37、98	26	26	28	18	19
MCPWM2_1B	MCPWM2 输出 1B	O	11、125、3、34、40、82、85	27、3、33、97	3、30、36、97	19、25	19、25	21、27	13、17	13、18
MCPWM2_2A	MCPWM2 输出 2A	O	121、15、2、24、50、74、92	17、2、59、72、93	17、2、59、70、92	10、59、75	10、45、59	10、44、58	33、43	33、44

Copyright © 2026 Texas Instruments Incorporated

表 5-19. MCPWM2 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM2_2B	MCPWM2 输出 2B	O	122、14、4、75、83、93	4、60、73、94	4、60、71、93	60、76	46、60	45、59	34、44	34、45
MCPWM2_3A	MCPWM2 输出 3A	O	123、26、51、76、87、96	19、61、67、76、95	61、65、72、95	54、63、77	40、49、61	39、46、61	37、45	36、46
MCPWM2_3B	MCPWM2 输出 3B	O	124、5、77、84、97	5、62、96	5、62、73、96	78	62	62	46	47

表 5-20. MCPWM3 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM3_1A	MCPWM3 输出 1A	O	1、10、106、119、123、125、126、17、27、29、35、41、49、52、68、82、87、89、93、97、99	1、10、20、22、28、34、53、67、69、73、78、91、95、97、98	1、23、25、31、37、53、65、67、71、73、77、90、95、97、98	12、14、20、26、45、54、56、60、65、73、77	12、14、20、26、36、40、42、46、51、57、61	14、16、22、28、35、39、41、45、50、56、61	10、14、18、28、30、34、39、41、45、8	10、14、19、27、30、34、38、42、46、8
MCPWM3_1B	MCPWM3 输出 1B	O	102、107、11、121、125、15、16、28、29、3、34、40、69、7、82、83、85、88、90、96	21、22、27、3、33、54、68、7、70、76、81、93、97	24、25、3、30、36、54、66、68、7、72、80、92、97	13、14、19、2、25、46、55、57、63、68、75	13、14、19、2、25、37、41、43、49、54、59	15、16、2、21、27、36、40、42、46、53、58	10、13、17、2、29、31、37、43、9	10、13、18、2、28、31、36、44、9
MCPWM3_2A	MCPWM3 输出 2A	O	109、121、15、16、18、2、24、28、32、50、54、69、74、84、91	11、17、2、21、25、39、54、59、71、83、93	17、2、24、26、39、54、59、69、82、92	10、13、17、31、46、58、70、75	10、13、17、37、44、59	10、15、17、36、43、58	11、29、32、43、9	11、28、32、44、9
MCPWM3_2B	MCPWM3 输出 2B	O	100、108、122、14、17、19、32、4、55、75、83、85、92、93	10、12、25、4、40、60、72、73、79、82、94	12、26、4、40、60、70、71、78、81、93	17、32、5、59、60、66、69、76	17、45、46、5、52、60	17、44、45、5、51、59	11、33、34、44、5	11、33、34、39、45、5

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-20. MCPWM3 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM3_3A	MCPWM3 输出 3A	O	117、120、123、124、126、23、26、29、35、36、51、57、62、66、76、80、86、87、90、96、98	16、19、22、28、29、42、47、51、61、65、67、70、76、77、89、92、95、96、98	16、25、31、32、42、47、51、61、63、65、68、72、76、88、91、95、96、98	14、20、21、34、39、43、52、54、57、63、64、74、77、78、9	14、20、21、30、34、38、40、43、49、50、58、61、62、9	16、22、23、29、33、37、39、42、46、49、57、61、62、9	10、14、15、22、26、31、37、38、42、45、46	10、14、15、22、25、29、31、36、37、43、46、47
MCPWM3_3B	MCPWM3 输出 3A	O	116、121、122、124、32、36、39、5、56、65、67、68、77、81、84、87、88、91、93、97	25、29、32、41、5、50、52、53、62、66、67、68、71、73、88、93、94、96	26、32、35、41、5、52、53、62、64、65、66、69、71、73、87、92、93、96	17、21、24、33、42、44、45、53、54、55、58、60、75、76、78	17、21、24、33、35、36、39、40、41、44、46、59、60、62	17、23、26、34、35、38、39、40、43、45、58、59、62	11、15、16、25、27、28、32、34、43、44、46	11、15、17、24、26、27、32、34、44、45、47

表 5-21. MCPWM4 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM4_1A	MCPWM4 输出 1A	O	113、124、126、22、25、27、3、34、36、39、55、60、61、66、68、86、89、92	15、18、20、27、29、3、32、40、45、46、51、53、69、72、85、96、98	15、18、23、3、30、32、35、40、45、46、51、53、67、70、84、96、98	11、12、19、21、24、32、37、38、43、45、56、59、78、8	11、12、19、21、24、34、36、42、45、62、8	11、14、21、23、26、33、35、41、44、62、8	13、15、16、26、28、30、33、46、8	13、15、17、25、27、30、33、47、8
MCPWM4_1B	MCPWM4 输出 1B	O	102、114、118、120、122、28、36、38、4、40、54、60、67、69、92、93	21、29、31、33、39、4、45、52、54、72、73、81、86、90、92、94	24、32、34、36、39、4、45、52、54、70、71、80、85、89、91、93	13、21、23、25、31、37、44、46、59、60、68、72、74、76	13、21、23、25、35、37、45、46、54、56、58、60	15、23、25、27、34、36、44、45、53、55、57、59	15、17、27、29、33、34、40、42、44、9	15、18、26、28、33、34、41、43、45、9

Copyright © 2026 Texas Instruments Incorporated

表 5-21. MCPWM4 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM4_2A	MCPWM4 输出 2A	O	106、117、119、121、123、125、15、17、2、23、24、27、29、35、41、50、57、62、68、74、80、82、87、88、89、90、92、93、97、99	10、16、17、2、20、22、28、34、42、47、53、59、65、67、68、69、70、72、73、78、89、91、93、95、97	16、17、2、23、25、31、37、42、47、53、59、63、65、66、67、68、70、71、73、77、88、90、92、95、97	10、12、14、20、26、34、39、45、52、54、55、56、57、59、60、65、73、75、77、9	10、12、14、20、26、30、36、38、40、41、42、43、45、46、51、57、59、61、9	10、14、16、22、28、29、35、37、39、40、41、42、44、45、50、56、58、61、9	10、14、18、22、28、30、31、33、34、39、41、43、45、8	10、14、19、22、27、29、30、31、33、34、38、42、44、46、8
MCPWM4_2B	MCPWM4 输出 2B	O	102、107、116、118、121、122、14、28、29、32、36、39、4、56、65、68、69、7、75、83、88、90、91、93、96	21、22、25、29、32、4、41、50、53、54、60、68、7、70、71、73、76、81、88、90、93、94	24、25、26、32、35、4、41、53、54、60、66、68、69、7、71、72、80、87、89、92、93	13、14、17、2、21、24、33、42、45、46、55、57、58、60、63、68、72、75、76	13、14、17、2、21、24、33、36、37、41、43、44、46、49、54、56、59、60	15、16、17、2、23、26、35、36、40、42、43、45、46、53、55、58、59	10、11、15、16、2、25、28、29、31、32、34、37、40、43、44、9	10、11、15、17、2、24、27、28、31、32、34、36、41、44、45、9
MCPWM4_3A	MCPWM4 输出 3A	O	1、117、119、120、123、124、24、26、29、36、51、59、62、76、81、86、87、91、96	1、17、19、22、29、44、47、61、66、67、71、76、89、91、92、95、96	1、17、25、32、44、47、61、64、65、69、72、88、90、91、95、96	10、14、21、36、39、53、54、58、63、73、74、77、78	10、14、21、30、39、40、44、49、57、58、61、62	10、16、23、29、38、39、43、46、56、57、61、62	10、15、22、32、37、41、42、45、46	10、15、22、32、36、42、43、46、47
MCPWM4_3B	MCPWM4 输出 3B	O	116、119、120、121、122、124、19、2、33、39、40、58、67、69、77、80、84、87、97	12、2、26、32、33、43、52、54、62、65、67、88、91、92、93、94、96	12、2、29、35、36、43、52、54、62、63、65、73、87、90、91、92、93、96	18、24、25、35、44、46、5、52、54、73、74、75、76、78	18、24、25、35、37、38、40、5、57、58、59、60、62	20、26、27、34、36、37、39、5、56、57、58、59、62	12、16、17、27、29、41、42、43、44、46、5	12、17、18、26、28、29、42、43、44、45、47、5

表 5-22. NC 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
NC	无连接	NC			48			30		

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 5-23. OUTPUTXBAR 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
OUTPUTXBAR1	输出 X-BAR 输出 (组 1)	O	1、107、117、125、18、36、39、53、61、76、8、86、99	1、11、29、32、38、46、61、78、8、89、97	1、32、35、38、46、61、77、8、88、97	21、24、3、30、38、65	21、24、3、51	23、26、3、50	15、16、3、39	15、17、3、38
OUTPUTXBAR2	输出 X-BAR 输出 (组 2)	O	100、108、118、126、19、2、37、40、54、62、69、77、87、9、97	12、2、30、33、39、47、54、62、67、79、82、9、90、98	12、2、33、36、39、47、54、62、65、73、78、81、89、9、98	22、25、31、39、4、46、5、54、66、69、72	22、25、30、37、4、40、5、52、56	24、27、29、36、39、4、5、51、55	17、22、29、4、40、5	16、18、22、28、39、4、41、5
OUTPUTXBAR3	输出 X-BAR 输出 (组 3)	O	10、101、109、119、20、3、38、41、55、65、70、80、88、89	13、3、31、34、40、50、55、65、68、69、80、83、91	13、3、34、37、40、55、63、66、67、79、82、90	23、26、32、42、47、52、55、56、6、67、70、73	23、26、33、38、41、42、53、57、6	25、28、37、40、41、52、56、6	18、25、30、41、6	19、24、29、30、40、42、6
OUTPUTXBAR4	输出 X-BAR 输出 (组 4)	O	102、11、112、120、28、4、48、56、66、71、81、90	21、4、41、51、56、66、70、81、84、92	24、4、41、51、56、64、68、80、83、91	13、33、43、48、53、57、68、71、74	13、34、39、43、54、55、58	15、33、38、42、53、54、57	26、31、42、9	25、31、43、9
OUTPUTXBAR5	输出 X-BAR 输出 (组 5)	O	103、113、121、14、22、29、49、5、57、67、72、82、92	15、22、42、5、52、57、72、85、93	15、25、42、5、52、57、70、84、92	14、34、44、49、59、75、8	14、35、45、59、8	16、34、44、58、8	10、27、33、43	10、26、33、44
OUTPUTXBAR6	输出 X-BAR 输出 (组 6)	O	104、114、122、15、23、32、33、50、58、68、7、73、83、93	16、25、26、43、53、58、7、73、86、94	16、26、29、43、53、58、7、71、85、93	17、18、2、35、45、60、76、9	17、18、2、36、46、60、9	17、2、20、35、45、59、9	11、12、2、28、34、44	11、12、2、27、34、45
OUTPUTXBAR7	输出 X-BAR 输出 (组 7)	O	105、115、123、124、16、24、26、34、51、59、74、84、96	17、19、27、44、59、76、87、95、96	17、30、44、59、72、86、95、96	10、19、36、63、77、78	10、19、49、61、62	10、21、46、61、62	13、37、45、46	13、36、46、47
OUTPUTXBAR8	输出 X-BAR 输出 (组 8)	O	106、116、17、25、27、35、52、60、75、85、91、98	10、18、20、28、45、60、71、77、88	18、23、31、45、60、69、76、87、94	11、12、20、37、58、64	11、12、20、44、50	11、14、22、43、49、60	14、32、38、8	14、32、37、8

Copyright © 2026 Texas Instruments Incorporated

表 5-24. PGA0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA0_OUT	PGA0 输出	A	29	22	25	14	14	16	10	10
PGA0_M0	PGA0 负 (-) 输入 0	A	32	25	26	17	17	17	11	11
PGA0_M1	PGA0 负 (-) 输入 1	A	38	31	34	23	23	25		
PGA0_M2	PGA0 负 (-) 输入 2	A	62	47	47	39	30	29	22	22
PGA0_M3	PGA0 负 (-) 输入 3	A	70	55	55	47				
PGA0_P0	PGA0 正 (+) 输入 0	A	25	18	18	11	11	11		
PGA0_P1	PGA0 正 (+) 输入 1	A	28	21	24	13	13	15	9	9
PGA0_P2	PGA0 正 (+) 输入 2	A	32	25	26	17	17	17	11	11
PGA0_P3	PGA0 正 (+) 输入 3	A	36	29	32	21	21	23	15	15
PGA0_P4	PGA0 正 (+) 输入 4	A	65	50		42	33		25	24
PGA0_P5	PGA0 正 (+) 输入 5	A	67	52	52	44	35	34	27	26
PGA0_P6	PGA0 正 (+) 输入 6	A	73	58	58					
PGA0_P7	PGA0 正 (+) 输入 7	A	66	51	51	43	34	33	26	25
PGA0_P8	PGA0 正 (+) 输入 8	A	74	59	59					

表 5-25. PGA1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA1_OUT	PGA1 输出	A	35	28	31	20	20	22	14	14
PGA1_M0	PGA1 负 (-) 输入 0	A	28	21	24	13	13	15	9	9
PGA1_M1	PGA1 负 (-) 输入 1	A	34	27	30	19	19	21	13	13
PGA1_M2	PGA1 负 (-) 输入 2	A	38	31	34	23	23	25		
PGA1_M3	PGA1 负 (-) 输入 3	A	40	33	36	25	25	27	17	18
PGA1_P0	PGA1 正 (+) 输入 0	A	25	18	18	11	11	11		
PGA1_P1	PGA1 正 (+) 输入 1	A	36	29	32	21	21	23	15	15
PGA1_P2	PGA1 正 (+) 输入 2	A	39	32	35	24	24	26	16	17
PGA1_P3	PGA1 正 (+) 输入 3	A	66	51	51	43	34	33	26	25
PGA1_P4	PGA1 正 (+) 输入 4	A	67	52	52	44	35	34	27	26
PGA1_P5	PGA1 正 (+) 输入 5	A	68	53	53	45	36	35	28	27
PGA1_P6	PGA1 正 (+) 输入 6	A	71	56	56	48				
PGA1_P7	PGA1 正 (+) 输入 7	A	76	61	61					

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-25. PGA1 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA1_P8	PGA1 正 (+) 输入 8	A	73	58	58					

表 5-26. PGA2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA2_OUT	PGA2 输出	A	40	33	36	25	25	27	17	18
PGA2_M0	PGA2 负 (-) 输入 0	A	32	25	26	17	17	17	11	11
PGA2_M1	PGA2 负 (-) 输入 1	A	41	34	37	26	26	28	18	19
PGA2_M2	PGA2 负 (-) 输入 2	A	62	47	47	39	30	29	22	22
PGA2_M3	PGA2 负 (-) 输入 3	A	69	54	54	46	37	36	29	28
PGA2_P0	PGA2 正 (+) 输入 0	A	65	50		42	33		25	24
PGA2_P1	PGA2 正 (+) 输入 1	A	25	18	18	11	11	11		
PGA2_P2	PGA2 正 (+) 输入 2	A	28	21	24	13	13	15	9	9
PGA2_P3	PGA2 正 (+) 输入 3	A	39	32	35	24	24	26	16	17
PGA2_P4	PGA2 正 (+) 输入 4	A	67	52	52	44	35	34	27	26
PGA2_P5	PGA2 正 (+) 输入 5	A	68	53	53	45	36	35	28	27
PGA2_P6	PGA2 正 (+) 输入 6	A	74	59	59					
PGA2_P7	PGA2 正 (+) 输入 7	A	71	56	56	48				
PGA2_P8	PGA2 正 (+) 输入 8	A	73	58	58					

表 5-27. POWER 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
VDD	3.3V 数字电源引脚	PWR	111、128、13、47、6、64、79、95	100、49、6、64、75	100、11、50、6、75	1、41、51、62、80	1、32、48、64	1、32、48、64	1、24、36、48	1、23、35、48
VDDA	3.3V 模拟电源引脚	APWR	31、45	24、37	28	16、29	16、29	19	21	21

表 5-28. SYSCTL 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
NRST	器件复位 (NRST)	RST	21	14	14	7	7	7	7	7
SYSCTL_FCC_IN	频率时钟计数器 (FCC) 输入信号	I	1、10、39、67、7、96	1、32、52、7、76	1、35、52、7、72	2、24、44、63	2、24、35、49	2、26、34、46	16、2、27、37	17、2、26、36

Copyright © 2026 Texas Instruments Incorporated

表 5-28. SYSCTL 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
SYSCTL_HFCLKIN	外部时钟输入	A	19、32	12、25	12、26	17、5	17、5	17、5	11、5	11、5
SYSCTL_X1	晶体 (XTAL) 输入 (X1) 或单端时钟输入	A	19	12	12	5	5	5	5	5
SYSCTL_X2	晶体 (XTAL) 输出 (X2)	A	20	13	13	6	6	6	6	6
SYSCTL_XCLKOUT	外部时钟输出。 此引脚（可选地）从器件中输出所选时钟信号的分频版本。	O	18、33、65、7、8	11、26、50、7、8	29、7、8	18、2、3、42	18、2、3、33	2、20、3	12、2、25、3	12、2、24、3

表 5-29. 计时器信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
TIMG12_0_CCP0	TIMG12_0 捕捉/比较 0 信号	IO	27、32、62、66	20、25、47、51	23、26、47、51	12、17、39、43	12、17、30、34	14、17、29、33	11、22、26、8	11、22、25、8
TIMG12_0_CCP1	TIMG12_0 捕捉/比较 1 信号	IO	28、33、65、67	21、26、50、52	24、29、52	13、18、42、44	13、18、33、35	15、20、34	12、25、27、9	12、24、26、9
TIMG4_0_CCP0	TIMG4_0 捕捉/比较 0 信号	IO	27、32、62、66、72、74、76	20、25、47、51、57、59、61	23、26、47、51、57、59、61	12、17、39、43、49	12、17、30、34	14、17、29、33	11、22、26、8	11、22、25、8
TIMG4_0_CCP1	TIMG4_0 捕捉/比较 1 信号	IO	28、33、65、67、73、75、77	21、26、50、52、58、60、62	24、29、52、58、60、62	13、18、42、44	13、18、33、35	15、20、34	12、25、27、9	12、24、26、9

表 5-30. TRACE 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
TRACE_CLK	跟踪时钟	IO	1、101	1、80	1、79	67	53	52		40
TRACE_DATA0	跟踪数据 0	O	126、2	2、98	2、98					
TRACE_DATA1	跟踪数据 1	O	3、87	3、67	3、65	54	40	39		
TRACE_DATA2	跟踪数据 2	O	112、4	4、84	4、83	71	55	54		
TRACE_DATA3	跟踪数据 3	O	102、5	5、81	5、80	68	54	53		

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-31. UC0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC0_RTS_POCI	UNICOMM0 RTS：UART 放行至发送 POCI：SPI 外设输出 - 控制器输入	O	103、104、119、2、28、3、33、35、40、53、57、66、68、74、93、97、99	2、21、26、28、3、33、38、42、51、53、59、73、78、91	2、24、29、3、31、36、38、42、51、53、59、71、73、77、90	13、18、20、25、30、34、43、45、60、65、73	13、18、20、25、34、36、46、51、57	15、20、22、27、33、35、45、50、56	12、14、17、26、28、34、39、41、9	12、14、18、25、27、34、38、42、9
UC0_RX_SCL_SCLK	UNICOMM0 RX：UART 接收 SCL：I2C 时钟 SCLK：SPI 时钟	IO	1、10、100、101、102、105、106、112、118、120、122、123、124、126、22、32、34、38、51、58、61、62、65、84、87、89、9、91、96、99	1、15、25、27、31、43、46、47、50、67、69、71、76、78、79、80、81、84、9、90、92、94、95、96、98	1、15、26、30、34、43、46、47、65、67、69、72、77、78、79、80、83、89、9、91、93、95、96、98	17、19、23、35、38、39、4、42、54、56、58、63、65、66、67、68、71、72、74、76、77、78、8	17、19、23、30、33、4、40、42、44、49、51、52、53、54、55、56、58、60、61、62、8	17、21、25、29、39、4、41、43、46、50、51、52、53、54、55、57、59、61、62、8	11、13、22、25、30、32、37、39、4、40、42、44、45、46	11、13、22、24、30、32、36、38、39、4、40、41、43、45、46、47
UC0_TX_SDA_PICO	UNICOMM0 TX：UART 传输 SDA：I2C 数据 PICO：SPI 外设输入 - 控制器输出	O	100、101、102、105、106、107、11、112、120、121、122、123、124、125、23、29、36、37、5、52、60、61、62、65、8、86、88、90、98	16、22、29、30、45、46、47、5、50、68、70、77、79、8、80、81、84、92、93、94、95、96、97	16、25、32、33、45、46、47、5、66、68、76、78、79、8、80、83、91、92、93、95、96、97	14、21、22、3、37、38、39、42、55、57、64、66、67、68、71、74、75、76、77、78、9	14、21、22、3、30、33、41、43、50、52、53、54、55、58、59、60、61、62、9	16、23、24、29、3、40、42、49、51、52、53、54、57、58、59、61、62、9	10、15、22、25、3、31、38、42、43、44、45、46	10、15、16、22、24、3、31、37、39、40、43、44、45、46、47
UC0_CTS_CS0	UNICOMM0 CTS：UART 允许发送 CS0：SPI 片选 0	IO	101、103、119、120、27、35、4、50、59、66、67、73、85、92、96	20、28、4、44、51、52、58、72、76、80、91、92	23、31、4、44、51、52、58、70、72、79、90、91	12、20、36、43、44、59、63、67、73、74	12、20、34、35、45、49、53、57、58	14、22、33、34、44、46、52、56、57	14、26、27、33、37、41、42、8	14、25、26、33、36、40、42、43、8

表 5-32. UC1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC1_RTS_POCI	UNICOMM1 RTS：UART 放行至发送 POCI：SPI 外设输出 - 控制器输入	O	104、114、15、19、28、66、77	12、21、51、62、86	12、24、51、62、85	13、43、5	13、34、5	15、33、5	26、5、9	25、5、9

Copyright © 2026 Texas Instruments Incorporated

表 5-32. UC1 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC1_RX_SCL_SCLK	UNICOMM1 RX：UART 接收 SCL：I2C 时钟 SCLK：SPI 时钟	IO	106、11、116、119、17、18、20、28、32、37、90、97、99	10、11、13、21、25、30、70、78、88、91	13、24、26、33、68、73、77、87、90	13、17、22、57、6、65、73	13、17、22、43、51、57、6	15、17、24、42、50、56、6	11、31、39、41、6、9	11、16、31、38、42、6、9
UC1_TX_SDA_PICO	UNICOMM1 TX：UART 传输 SDA：I2C 数据 PICO：SPI 外设输入 - 控制器输出	O	10、105、115、118、19、27、29、68、89、91、98	12、20、22、53、69、71、77、87、90	12、23、25、53、67、69、76、86、89	12、14、45、5、56、58、64、72	12、14、36、42、44、5、50、56	14、16、35、41、43、49、5、55	10、28、30、32、38、40、5、8	10、27、30、32、37、41、5、8
UC1_CTS_CS0	UNICOMM1 CTS：UART 允许发送 CS0：SPI 片选 0	IO	103、113、122、16、27、69、92	20、54、72、85、94	23、54、70、84、93	12、46、59、76	12、37、45、60	14、36、44、59	29、33、44、8	28、33、45、8

表 5-33. UC2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC2_CTS	UNICOMM2 CTS：UART 允许发送	O	112、17、73、83、87、98	10、58、67、77、84	58、65、76、83	54、64、71	40、50、55	39、49、54	38	37
UC2_RTS	UNICOMM2 RTS：UART 放行至发送	O	113、18、33、74、82、88、90、99	11、26、59、68、70、78、85	29、59、66、68、77、84	18、55、57、65	18、41、43、51	20、40、42、50	12、31、39	12、31、38
UC2_RX_SCL	UNICOMM2 RX：UART 接收 SCL：I2C 时钟	IO	1、101、107、109、122、15、18、20、27、51、53、70、75、76、80、85、91	1、11、13、20、38、55、60、61、65、71、80、83、94	1、13、23、38、55、60、61、63、69、79、82、93	12、30、47、52、58、6、67、70、76	12、38、44、53、6、60	14、37、43、52、59、6	32、44、6、8	29、32、40、45、6、8
UC2_TX_SDA	UNICOMM2 TX：UART 传输 SDA：I2C 数据	O	100、108、121、16、17、19、2、28、52、54、71、75、76、81、86、92	10、12、2、21、39、56、60、61、66、72、79、82、93	12、2、24、39、56、60、61、64、70、78、81、92	13、31、48、5、53、59、66、69、75	13、39、45、5、52、59	15、38、44、5、51、58	33、43、5、9	33、39、44、5、9

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

表 5-34. UC3 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC3_RTS_POCI	UNICOMM3 RTS：UART 放行至发送 POCI：SPI 外设输出 - 控制器输入	O	119、2、3、33、35、40、57、74、93、97、99	2、26、28、3、33、42、59、73、78、91	2、29、3、31、36、42、59、71、73、77、90	18、20、25、34、60、65、73	18、20、25、46、51、57	20、22、27、45、50、56	12、14、17、34、39、41	12、14、18、34、38、42
UC3_RX_SCL_SCLK	UNICOMM3 RX：UART 接收 SCL：I2C 时钟 SCLK：SPI 时钟	IO	1、100、101、102、105、112、118、120、122、123、124、126、22、34、38、58、61、62、65、84、87、89、9、96	1、15、27、31、43、46、47、50、67、69、76、79、80、81、84、9、90、92、94、95、96、98	1、15、30、34、43、46、47、65、67、72、78、79、80、83、89、9、91、93、95、96、98	19、23、35、38、39、4、42、54、56、63、66、67、68、71、72、74、76、77、78、8	19、23、30、33、4、40、42、49、52、53、54、55、56、58、60、61、62、8	21、25、29、39、4、41、46、51、52、53、54、55、57、59、61、62、8	13、22、25、30、37、4、40、42、44、45、46	13、22、24、30、36、39、4、40、41、43、45、46、47
UC3_TX_SDA_PICO	UNICOMM3 TX：UART 传输 SDA：I2C 数据 PICO：SPI 外设输入 - 控制器输出	O	100、101、102、106、107、112、118、120、121、122、123、124、125、23、36、37、5、60、61、62、65、8、86、88	16、29、30、45、46、47、5、50、68、79、8、80、81、84、90、92、93、94、95、96、97	16、32、33、45、46、47、5、66、78、79、8、80、83、89、91、92、93、95、96、97	21、22、3、37、38、39、42、55、66、67、68、71、72、74、75、76、77、78、9	21、22、3、30、33、41、52、53、54、55、56、58、59、60、61、62、9	23、24、29、3、40、51、52、53、54、55、57、58、59、61、62、9	15、22、25、3、40、42、43、44、45、46	15、16、22、24、3、39、40、41、43、44、45、46、47
UC3_CTS_CS0	UNICOMM3 CTS：UART 允许发送 CS0：SPI 片选 0	IO	101、119、120、35、4、59、66、67、73、85、92、96	28、4、44、51、52、58、72、76、80、91、92	31、4、44、51、52、58、70、72、79、90、91	20、36、43、44、59、63、67、73、74	20、34、35、45、49、53、57、58	22、33、34、44、46、52、56、57	14、26、27、33、37、41、42	14、25、26、33、36、40、42、43

表 5-35. UC4 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC4_RTS_POCI	UNICOMM4 RTS：UART 放行至发送 POCI：SPI 外设输出 - 控制器输入	O	114、15、19、66、68、77	12、51、53、62、86	12、51、53、62、85	43、45、5	34、36、5	33、35、5	26、28、5	25、27、5
UC4_RX_SCL_SCLK	UNICOMM4 RX：UART 接收 SCL：I2C 时钟 SCLK：SPI 时钟	IO	11、116、119、18、28、37、90、91、97	11、21、30、70、71、88、91	24、33、68、69、73、87、90	13、22、57、58、73	13、22、43、44、57	15、24、42、43、56	31、32、41、9	16、31、32、42、9

Copyright © 2026 Texas Instruments Incorporated

表 5-35. UC4 信号说明（续）

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC4_TX_SDA_PICO	UNICOMM4 TX：UART 传输 SDA：I2C 数据 PICO：SPI 外设输入 - 控制器输出	O	10、115、17、27、68、89、90、91	10、20、53、69、70、71、87	23、53、67、68、69、86	12、45、56、57、58	12、36、42、43、44	14、35、41、42、43	28、30、31、32、8	27、30、31、32、8
UC4_CTS_CS0	UNICOMM4 CTS：UART 允许发送 CS0：SPI 片选 0	IO	113、122、16、69、92	54、72、85、94	54、70、84、93	46、59、76	37、45、60	36、44、59	29、33、44	28、33、45

表 5-36. UC5 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC5_CTS	UNICOMM5 CTS：UART 允许发送	O	10、112、17、73、83、88、98	10、58、68、77、84	58、66、76、83	55、64、71	41、50、55	40、49、54	38	37
UC5_RTS	UNICOMM5 RTS：UART 放行至发送	O	11、113、18、33、74、82、87、90、99	11、26、59、67、70、78、85	29、59、65、68、77、84	18、54、57、65	18、40、43、51	20、39、42、50	12、31、39	12、31、38
UC5_RX_SCL	UNICOMM5 RX：UART 接收 SCL：I2C 时钟	IO	1、10、101、107、109、122、15、17、27、51、53、70、75、76、80、85、91	1、10、20、38、55、60、61、65、71、80、83、94	1、23、38、55、60、61、63、69、79、82、93	12、30、47、52、58、67、70、76	12、38、44、53、60	14、37、43、52、59	32、44、8	29、32、40、45、8
UC5_TX_SDA	UNICOMM5 TX：UART 传输 SDA：I2C 数据	O	100、108、11、121、16、18、2、28、52、54、71、75、76、81、86、92	11、2、21、39、56、60、61、66、72、79、82、93	2、24、39、56、60、61、64、70、78、81、92	13、31、48、53、59、66、69、75	13、39、45、52、59	15、38、44、51、58	33、43、9	33、39、44、9

表 5-37. VREF 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
VREFHI	正 ADC 电压基准	AREF	43、44	36	21、22	28	28	13	20	20
VREFLO	负 ADC 电压基准	AREF	42	35	20	27	27	12	19	PAD

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5.5 引脚连接要求

引脚编号	引脚名称	引脚连接要求
请参阅“DEBUG 信号说明表”	DEBUG_JTCK_SWCLK DEBUG_JTDI DEBUG_JTDO_SWO	这些引脚均必须通过单独的外部拉电阻器连接到相应的电源，以确保如果 PCB 信号布线已连接并且未由连接的器件主动驱动，则这些焊球保持为有效的逻辑高电平。如果没有 PCB 信号布线连接到焊球，则可以使用内部上拉来保持有效的逻辑高电平。
请参阅“ADCCAL 信号说明表”	ADCINCAL0	如果所有 ADC 实例 (ADC[0:2]_AIN[0:31]) 的所有 Ax_y 输入都未使用，必须将 ADCINCAL0 模拟引脚直接连接（短接）至接地 (VSS)。
ADC 引脚	A[0:2]_[0:31]	必须将任何 ADC 实例 (ADC[0:2]_AIN[0:31]) 的任何未使用 Ax_y 输入引脚直接连接（短接）至接地 (VSS)。
LVCMOS 引脚	任何 LVCMOS 电压缓冲器引脚	如果给定引脚存在相关的 IOMUX 焊盘配置寄存器，则它可能保持未连接状态。在 NRST 之后，LVCMOS 电压缓冲器配置为与未连接引脚兼容的默认状态。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2)

参数		最小值	最大值	单位
电源电压	VDD，以 VSS 为基准	-0.3	4.6	V
	VDDA，以 VSSA 为基准	-0.3	4.6	
输入电压 (3)	V_{IN} (3.3V)	-0.3	4.6	V
输出电压	V_O	-0.3	4.6	V
输入钳位电流 - 每引脚 (4) (5)	I_{IK} - V_{IN} < VSS/VSSA - V_{IN} > VDD/VDDA	-20	20	mA
输入钳位电流 - 所有输入总计 (4) (5)	$I_{IKTOTAL}$ - V_{IN} < VSS/VSSA - V_{IN} > VDD/VDDA	-20	20	mA
SDIO 引脚的电流(6)	I_{IO_SD}		4	mA
HSIO 引脚的电流(6)	I_{IO_HS}		6	mA
输出电流	数字输出（每引脚），I_{OUT}	-20	20	mA
环境温度	T_A	-40	125	°C
工作结温	T_J	-40	150	°C
贮存温度(7)	T_{stg}	-65	150	°C

(1) 超出*绝对最大额定值*的运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在上述条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 除非另有说明，否则所有电压值均以 VSS 为基准。
(3) 还必须观察输入钳位电流。
(4) 每个引脚的连续钳位电流为 ±2mA。请勿在此条件下连续工作，因为 V_{DD}/V_{DDA} 电压可能会在内部上升并影响其他电气规格。
(5) 施加大于 VDD/VDDA 或小于 VSS/VSSA 的 V_{IN} 将导通 ESD 电流钳位二极管，从而导致额外的电流流向相应的电源轨。如果发生这种情况，电流必须保持在列出的最小/最大值范围内，以防止对器件造成永久损坏。
(6) 参考“引脚属性”部分中“各 IO 类型的数字 IO 特性”表，SDIO 包括 SD、SDL 和 SDW IO，HSIO 包括 HS IO。
(7) 长期高温贮存或在最大温度条件下超期使用可能会导致器件总体使用寿命缩短。有关更多信息，请参阅*“半导体和 IC 封装热指标”应用报告*。

6.2 ESD 等级 - 商用

			值	单位
AM13E23019、AM13E23018、AM13E23017 采用 128 引脚 PDT TQFP 封装				
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)		±2000	V
	充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 (2)	除转角引脚以外的所有引脚	±500	
		128 引脚 PDT 上的转角引脚：1、32、33、64、65、96、97、128	±750	
AM13E23019、AM13E23018、AM13E23017 采用 100 引脚 PZ LQFP 封装				
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)		±2000	V
	充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 (2)	除转角引脚以外的所有引脚	±500	
		100 引脚 PZ 上的转角引脚：1、25、26、50、51、75、76、100	±750	
AM13E23019、AM13E23018、AM13E23017 采用 80 引脚 PN LQFP 封装				

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

			值	单位
$V_{(ESD)}$	静电放电 (ESD)	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2) 除转角引脚以外的所有引脚	±500	
		80 引脚 PN 上的转角引脚：1、20、21、40、41、60、61、80	±750	
AM13E23019、AM13E23018、AM13E23017 采用 64 引脚 PM LQFP 封装				
$V_{(ESD)}$	静电放电 (ESD)	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2) 除转角引脚以外的所有引脚	±500	
		64 引脚 PM 上的转角引脚：1、16、17、32、33、48、49、64	±750	
AM13E23019、AM13E23018、AM13E23017 采用 48 引脚 PT LQFP 封装				
$V_{(ESD)}$	静电放电 (ESD)	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2) 除转角引脚以外的所有引脚	±500	
		48 引脚 PT 上的转角引脚：1、12、13、24、25、36、37、48	±750	
AM13E23019、AM13E23018、AM13E23017 采用 48 引脚 RGZ VQFN 封装				
$V_{(ESD)}$	静电放电 (ESD)	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2) 除转角引脚以外的所有引脚	±500	
		48 引脚 RGZ 上的转角引脚：1、12、13、24、25、36、37、48	±750	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全地进行生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

参数		最小值	标称值	最大值	单位
器件电源电压，VDD 和 VDDA	启用内部 BOR(1)	3.1	3.3	3.63	V
	禁用内部 BOR	2.8	3.3	3.63	
器件接地，VSS			0		V
模拟接地，VSSA			0		V
V_{IN}	数字输入电压 (2)	VSS – 0.3		VDD + 0.3	V
	模拟输入电压 (2)	VSSA – 0.3		VDDA + 0.3	V
VDD 和 VSS 之间连接的电容器 C_{VDD}	滤波电容器(3)		10		µF
结温，T_J	T 系列	-40		140	°C
自然通风温度，T_A	T 系列	-40		125	°C

(1) 默认情况下会启用内部 BOR。
(2) 施加大于 VDD/VDDA 或小于 VSS/VSSA 电压的 VIN 会在内部上升，并可能影响其他电气特性。
(3) 在 VDD 和 VSS 之间连接 C_{VDD}，尽可能靠近器件引脚。C_{VDD} 需要一个至少具有指定值和 ±20% 或更高容差的低 ESR 电容器

Copyright © 2026 Texas Instruments Incorporated

6.4 电源电流特性

本小节中列出的电流值仅代表给定的测试条件下的值，而不是可能的绝对最大值。应用中的实际器件电流将随应用代码和引脚配置的不同而变化。

6.4.1 运行/睡眠模式

VDD=3.3V。所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。所有外设均禁用（除非另有说明）。

参数		测试条件			25°C		55°C		85°C		105°C		125°C		单位
		V_{DD}	V_{DDC}	MCLK	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
RUN 模式															
I_{DD}（运行）(1) (4)	MCLK = SYSPLL，CoreMark，从 RAM 执行 (SRAM3)(2)	3.3V	1.35V	250MHz	56.8										mA
				200MHz	45.6										
				170MHz											
				135MHz											
			1.30V	180MHz	41.4										
			1.25V	170MHz	37.1										
			1.20V	160MHz	33.7										
				150MHz	32.0										
				135MHz	29.2										
				120MHz	26.4										
				100MHz	22.7										
				80MHz	19.0										
				50MHz	13.4										mA
	MCLK = SYSOSC，CoreMark，从 RAM 执行 (SRAM3)(2)	3.3V	1.20V	32MHz	8.3										mA
I_{DD}（运行）(1) (4)	MCLK = SYSPLL，CoreMark，从闪存执行 (2)	3.3V	1.35V	250MHz	58.9										mA
				200MHz	47.6										
				170MHz											
				135MHz											
			1.30V	180MHz	42.7										
			1.25V	170MHz	38.0										
			1.20V	160MHz	34.7										
				150MHz	33.0										
				135MHz	30.1										
				120MHz	27.2										
				80MHz	19.5										
				50MHz	13.7										
	MCLK=SYSOSC、CoreMark，从闪存执行	3.3V	1.20V	32MHz	11.8										

ADVANCE INFORMATION

ADVANCE INFORMATION

VDD=3.3V。所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。所有外设均禁用（除非另有说明）。

参数		测试条件			25°C		55°C		85°C		105°C		125°C		单位
		V_{DD}	V_{DDC}	MCLK	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
I_{DD}（运行），带电机控制 (3) (4)	MCLK = SYSPLL，CoreMark，从闪存执行 (2)	3.3V	1.35V	250MHz											mA
				200MHz	57.9										
				170MHz											
				135MHz											
			1.30V	180MHz											
			1.25V	170MHz	46.5										
			1.20V	160MHz											
				150MHz	40.0										
				135MHz											
				120MHz	32.9										
				100MHz	28.2										
SLEEP 模式															
I_{DD}（睡眠）	MCLK = SYSPLL，SYSPLLREF = SYSOSC，CPU 暂停	3.3V	1.35V	250MHz											μA
				200MHz											
				170MHz											
				135MHz											
			1.30V	180MHz											
			1.25V	170MHz											
			1.20V	135MHz											
				100MHz											
				32MHz											μA
I_{DD}（睡眠）	MCLK = SYSOSC，PLL 禁用，CPU 停止	3.3V	1.20V	32MHz											μA

(1) 典型重负载应用的电流。实际电流会因系统活动、I/O 电气负载和开关频率而异
(2) V_{DDC}（内核电压）可以根据所需运行频率 (MCLK) 设置为合适的值，以降低电流消耗
(3) 电机控制应用 - 3 个 PWM 以 10KHz 运行（所有 PWM 输出均映射到 GPIO），ADC 转换由 PWM 触发，DMA 已初始化，3 个 SPI 实例已初始化并等待 GPIO 数据，CPU 在闪存中使能缓存和 3ws 访问的条件下持续执行 while(1)
(4) 除非另有说明，否则由表征结果保证。

6.4.2 STOP/STANDBY 模式

VDD=3.3V。VDD 域中的所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。所有未注明的外设均被禁用。

参数		ULPCLK	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
STOP 模式													
I_{DD}（停止）	SYSOSC=32MHz，USE4MHZSTOP=1，DISABLESTOP=0	4MHz			240								uA
STANDBY0 模式													
I_{DD} (Standby 0)	GPIOA 使能，RAM 保持，PD0 全部由时钟控制	32kHz			196								uA
STANDBY1 模式													

Copyright © 2026 Texas Instruments Incorporated

VDD=3.3V。VDD 域中的所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。所有未注明的外设均被禁用。

参数		ULPCLK	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
I_{DD} (Standby 1)	GPIOA 使能，RAM 保持，PD0 全部由时钟选通	OFF			196								uA

6.4.3 SHUTDOWN 模式

VDD 域中的所有输入都连接至 0V 或 VDD。内核稳压器关断。

参数		VDD	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
I_{DD}（关断）	SHUTDOWN 模式下的电源电流	3.3V			2.5								uA

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.4.4 减少电流消耗

AM13E23x 器件提供了一些减少器件电流消耗的方法：

- 在应用的空闲期间，可以进入三种低功耗模式中的任何一种：SLEEP、STOP 或 STANDBY。
- 如果代码从 RAM 中运行，闪存模块可能会断电。
- 禁用配置为输出功能的引脚上的上拉和下拉电阻。
- 每个外设都有一个单独的电源使能位（PWREN_MCPERIPH 或 PWREN_SYSPERIPH）。通过禁用给定应用中未使用的任何外设的电源，可以减少电流消耗。“*每个禁用外设的典型电流降低*”表列出了通过使用 PWREN_MCPERIPH 或 PWREN_SYSPERIPH 寄存器禁用电源可以实现的典型电流降低，请参阅 *AM13E230x 微控制器技术参考手册* 中的*电源管理和时钟单元 (PMCU)* 一章。
- 为了在 LPM 模式下实现最低的 VDDA 电流消耗，请参阅 *AM13E230x 微控制器技术参考手册* 中的*模数转换器 (ADC)* 一章，以确保每个 ADC 模块也断电。

6.4.4.1 每个禁用外设的典型电流降低

所有 I/O 引脚均配置为模拟或输入模式。所有外设均时钟门控/断电，只有一个外设处于活动状态以测量其电流消耗。标称环境温度 (25°C) 和电源电压 (3.3V)。

外设	I_{DD}（典型值）	单位
ADC(1) (2)		mA
XBAR(3)		mA
CMPSS (0~3)(3)		mA
CMPSS_DACL		mA
MCPWM (0~4)(3)		mA
eCAP (0~1)(3)	0.12	mA
eQEP (0~2)(3)	0.18	mA
EPI(3)		mA
PGA (0~2)(3)		mA
TINIE(3)		mA
TIMERG12		mA
TIMERG4		mA
UNICOMM (0~5)		mA
MCAN (CAN-FD)		mA
DMA		mA
FCC		mA
EAM		mA
CRC		mA
KEYSTORE		mA
AES		mA

(1) 此电流代表了每个模块的数字部分汲取的电流。
(2) 复位时 ADC 模块断电。使用 ADCCTL1 对 ADC 进行断电或上电。
(3) 复位时，所有外设均禁用。使用 PWREN_MCPERIPH 或 PWREN_SYSPERIPH 寄存器单独关闭或开启外设的电源。对于具有多个实例的外设，针对单个模块引用电流。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性

在建议运行条件下测得（除非另有说明）

参数			测试条件	最小值	典型值	最大值	单位
数字和模拟 IO							
V_{OH}	高电平输出电压		I_{OH} = I_{OH} 最小值，	VDD * 0.8			V
			I_{OH} = –100 µA	VDD – 0.2			
V_{OL}	低电平输出电压		I_{OL} = I_{OL} 最大值			0.4	V
			I_{OL} = 100µA			0.2	
I_{OH}	所有输出引脚的高电平输出源电流			-4			mA
I_{OL}	所有输出引脚的低电平输出灌电流					4	mA
R_{OH}	所有输出引脚的高电平输出阻抗		VOH=VDDS-0.4V		66		Ω
R_{OL}	所有输出引脚的低电平输出阻抗		VOL = 0.4V		60		Ω
V_{IH}	高电平输入电压			2.0			V
V_{IL}	低电平输入电压					0.8	V
$V_{HYSTERESIS}$	输入迟滞 (AIO)			125			mV
	输入迟滞 (GPIO)			125			
$I_{PULLDOWN}$	输入电流	带有下拉的引脚	VDD = 3.3V V_{IN} = VDD		120		µA
I_{PULLUP}	输入电流	启用上拉的数字输入(1)	VDD = 3.3V V_{IN} = 0 V		160		µA
$R_{PULLDOWN}$	弱下拉电阻				40		kΩ
R_{PULLUP}	弱上拉电阻				40		kΩ
I_{LEAK}	引脚漏电流	数字输入	上拉和输出禁用 0V ≤ V_{IN} ≤ VDD			0.1	µA
I_{LEAK}	引脚漏电流	模拟引脚	模拟驱动器禁用 0V ≤ V_{IN} ≤ VDDA			0.1	µA
C_I	输入电容	数字输入			2		pF
		模拟引脚(2)					
POR 和 BOR							
POR、BOR(3)							

(1) 有关带有上拉或下拉的引脚列表，请参阅“带有内部上拉和下拉的引脚”表。
(2) 模拟引脚是单独指定的；请参阅“ADC 输入模型”部分中的“每通道寄生电容”表。
(3) 请参阅 *电源管理模块 (PMM)* 部分。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

6.6 数字 IO

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
电气特性							
V_{IH}	高电平输入电压	除复位以外的所有 I/O	2.8 ≤ VDD ≤ 3.6	0.7*VDD		VDD+0.3	V
		复位引脚	2.8 ≤ VDD ≤ 3.6	0.85*VDD		VDD+0.3	
V_{IL}	低电平输入电压	除复位以外的所有 I/O	2.8 ≤ VDD ≤ 3.6	-0.3		0.3*VDD	
		复位引脚	2.8 ≤ VDD ≤ 3.6	-0.3		0.15*VDD	V
V_{HYS}	迟滞	除复位以外的所有 I/O	2.8 ≤ VDD ≤ 3.6	0.1*VDD			
		复位引脚	2.8 ≤ VDD ≤ 3.6	0.3*VDD			
I_{lkg}	高阻态泄漏电流(1) (2)	SDIO	2.8 ≤ VDD ≤ 3.6			50	nA
		HSIO	2.8 ≤ VDD ≤ 3.6			200	nA
R_{PU}	上拉电阻		VIN = VSS		40		kΩ
R_{PD}	下拉电阻		VIN = VDD		40		kΩ
C_I	输入电容		VDD = 3.3V		5		pF
V_{OH}	高电平输出电压	SDIO	VDD ≥ 2.7V，I_{IO} = –4mA	VDD-0.4			V
		HSIO	VDD ≥ 2.7V，DRV = 1，I_{IO} = –6mA	VDD-0.4			
			VDD ≥ 2.7V，DRV = 0，I_{IO} = –4mA	VDD-0.4			
V_{OL}	低电平输出电压	SDIO	VDD ≥ 2.7V，I_{IO} = 4mA			0.4	V
		HSIO	VDD ≥ 2.7V，DRV = 1，I_{IO} = 6mA			0.4	
			VDD ≥ 2.7V，DRV = 0，I_{IO} = 4mA			0.4	
开关特性							
f_{max}	端口输出频率	SDIO (3)	VDD ≥ 2.7V，C_L= 20pF			32	MHz
		HSIO	VDD ≥ 2.7V，DRV = 1，C_L = 20pF			50	
			VDD ≥ 2.7V，DRV = 0，C_L = 20pF			32	
t_r，t_f	输出上升/下降时间	SDIO	VDD ≥ 2.7V，C_L = 20pF			3.5	ns
		HSIO	VDD ≥ 2.7V，DRV = 1，C_L = 20pF			1.8	
			VDD ≥ 2.7V，DRV = 0，C_L = 20pF			5.9	

(1) 除非另有说明，否则漏电流是在将 VSS 或 VDD 施加到相应引脚的情况下测量的。
(2) 数字端口引脚的漏电流单独测量。为输入选择端口引脚，而且上拉/下拉电阻器被禁用。
(3) 器件输出或吸入的 $|I_{IO}|$ 电流总和必须始终符合绝对最大额定值的规定

Copyright © 2026 Texas Instruments Incorporated

6.7 热性能信息

本节提供了该器件上使用的热阻特性。出于可靠性和可操作性方面的考虑，器件的最高结温必须达到或低于建议运行条件中确定的 T_J 值。

ADVANCE INFORMATION

6.8 系统

6.8.1 电源时序

6.8.1.1 电源斜坡

图 6-1 显示了上电和下电期间 POR-、POR+、BOR0- 和 BOR0+ 之间的关系。

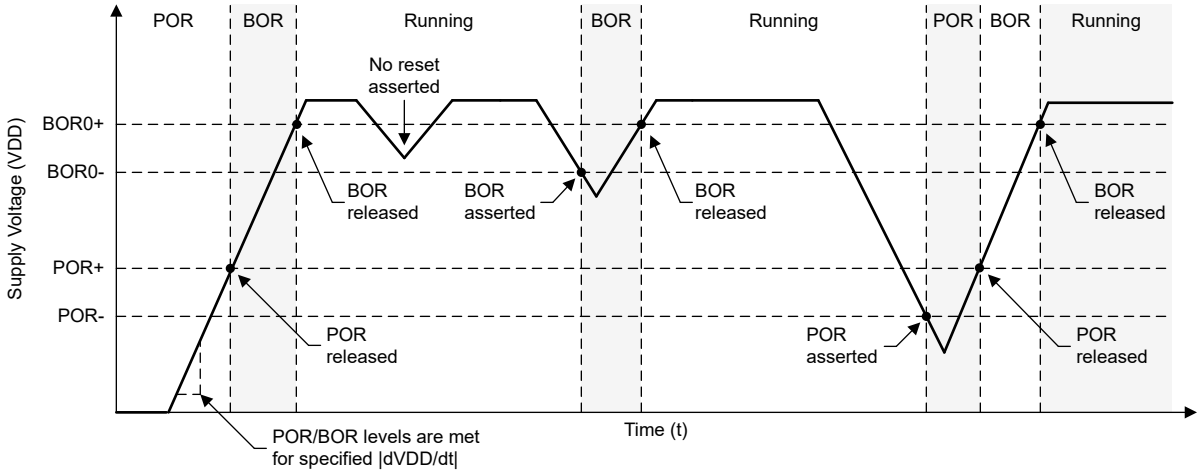


图 6-1. 下电上电 POR 和 BOR 条件

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.8.1.2 POR 和 BOR

两个电压监视器（POR 和 BOR）都必须在器件开始运行（即 NRST 变为高电平）之前解除各自的输出。但是，如果任一电压监视器触发，NRST 将被驱动为低电平。当任何电压监视器跳闸时，I/O 保持高阻抗。

POR 监视器可监控 VDD 电源轨。在上电期间，这是第一个在 VDD 上释放的监视器（即第一个要解除跳闸的监视器）。

BOR 监视器还会监控 VDD 电源轨。在上电期间，这是第二个在 VDD 上释放的监视器（即第二个要解除跳闸的监视器）。与 POR 相比，该监视器具有更严格的容差。

只要电压降至低于建议工作电压，都会导致 BOR 触发并复位器件，但可以通过将 VMONCTL.bit.BORLVMONDIS 设置为 1 来禁用该功能。只有在器件完全启动后，才能禁用 BOR。如果 BOR 被禁用，POR 将在电压下降时复位器件。

6.8.1.2.1 POR 和 BOR

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
VDD	电源电压范围		3.1	3.3	3.6	V
VDD	电源电压范围	BOR 旁路	2.8	3.3	3.6	V
dVDD/dt	VDD（电源电压）压摆率	上升			0.1	V/us
dVDD/dt	VDD（电源电压）压摆率	下降(1)			0.01	V/us
dVDD/dt	VDD（电源电压）压摆率	下降，待机			0.1	V/ms
V_{POR+}	上电复位电压电平	上升	0.95	1.30	1.59	V
V_{POR-}	上电复位电压电平	下降	0.9	1.25	1.54	V
$V_{HYS, POR}$	POR 迟滞			50		mV
$V_{BOR+, COLD}$	欠压复位电压（默认电平）	冷启动，上升	2.45	2.7	2.97	V
V_{BOR+}	欠压复位电压（默认电平）	上升(1)	2.8	2.885	2.97	V
V_{BOR-}	欠压复位电压（默认电平）	下降(1)	2.8	2.85	2.97	V
$V_{BOR, STBY}$	欠压复位电压（默认电平）	待机模式	2.73	2.84	2.97	V
$V_{HYS,BOR}$	欠压复位迟滞			35		mV
$t_{PD:BOR}$	BOR 传播延迟	RUN/SLEEP/STOP 模式			10	us
$t_{PD:BOR}$	BOR 传播延迟	待机模式			100	us
C_{VDD} (2) (3)	每个引脚的 VDD 电容		0.1			µF
C_{VDDA} (2) (3)	每个引脚的 VDDA 电容		2.2			µF
$V_{BOR-VDD-GB}$ (4)	VDD 欠压复位电压保护带			0.1		V
$I_{VREG(Run)-LOAD}$	运行稳压器负载电流				175	mA
$I_{VREG(Stop)-LOAD}$	停止稳压器负载电流				5	mA

(1) 器件在运行、睡眠或停止模式下工作。
(2) 去耦电容的确切值取决于为这些引脚供电的系统电压调节解决方案。
(3) 建议将 3.3V 电压轨（VDD、VDDA）连接在一起并由单电源供电。
(4) TI 建议使用 $V_{BOR-VDDIO-GB}$，避免由于正常电源噪声或 3.3V VDD 系统稳压器上的负载瞬态事件而导致 BOR-VDD 复位。要防止在器件正常运行期间激活 BOR-VDD，良好的系统稳压器设计和去耦电容（符合系统稳压器规格）非常重要。$V_{BOR-VDD-GB}$ 的值是一个系统级设计注意事项；此处列出的电压是许多应用的典型值。

ADVANCE INFORMATION

6.8.1.3 计时特点

6.8.1.3.1 计时特点

在建议运行条件下，VDD = 3.3V，T_a = 25℃（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
唤醒时间						
$t_{WAKE:SLEEP}$	从休眠到运行的唤醒时间 (1)					µs
$t_{WAKE:STOP}$	从 STOP 到 RUN 的唤醒时间（SYSOSC 启用）(1)			68		µs
$t_{WAKE:STBY}$	从 STANDBY0 到运行的唤醒时间 (1)			120		µs
	从 STANDBY1 到运行的唤醒时间 (1)			121		µs
$t_{WAKEUP:SHDN}$	从关断到运行的唤醒时间			1040		µs
异步快速时钟请求时序						
t_{DELAY}	从异步请求的边沿到第一个 32MHz MCLK 边沿的延迟时间	模式为 STOP				µs
	从异步请求的边沿到第一个 32MHz MCLK 边沿的延迟时间	模式为 STANDBY0				
	从异步请求的边沿到第一个 32MHz MCLK 边沿的延迟时间	模式为 STANDBY1				
启动时序						
$t_{START:RESET}$	器件从复位/上电开始的冷启动时间 (2)					µs
NRST 时序						
$t_{RST:BOOTRST}$	NRST 引脚上用于生成 BOOTRST 的脉冲长度	ULPCLK≥4MHz				µs
		ULPCLK=32kHz				
$t_{RST:POR}$	NRST 引脚上用于生成 POR 的脉冲长度					s

(1) 唤醒时间是指从外部唤醒信号（IOMUX 唤醒事件）的边沿到执行用户程序第一条指令的时间。
(2) 启动时间是指从 VDD 超过 VBOR0-（冷启动）到执行用户程序第一条指令所需的时间。

Copyright © 2026 Texas Instruments Incorporated

6.8.2 时钟模块 (CKM)

时钟模块提供以下振荡器：

- **LFOSC**：内部低频振荡器 (32kHz)
- **SYSOSC**：内部高频振荡器（4MHz 或 32MHz，带出厂校准）
- **LFXT/LFCKIN**：低频外部晶体振荡器或数字时钟输入 (32kHz)
- **HFXT/HFCKIN**：高频外部晶体振荡器或数字时钟输入（4MHz 至 48MHz）
- **SYSPLL**：具有 3 个输出的系统锁相环（32MHz 至 250MHz）

6.8.2.1 系统振荡器 (SYSOSC)

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SYSOSC}	出厂修整的 SYSOSC 频率	SYSOSCCFG.FREQ=0 (BASE)		32		MHz
		SYSOSCCFG.FREQ=1		4		
f_{SYSOSC}	使能 FCL 时的 SYSOSC 频率精度(1) (2)	-40℃ ≤ Ta ≤ 70℃	-1.0		1.0	%
		-40℃ ≤ Ta ≤ 90℃(3) (4)	-1.0		1.0	%
		-40℃ ≤ Ta ≤ 105℃(3) (4)	1.4		1	%
		-40℃ ≤ Ta ≤ 125℃(3) (4)	-2.0		1	%
		–20℃ ≤ Ta ≤ 90℃ 持续 10 年(4)				%
		–40℃ ≤ Ta ≤ 105℃ 持续 10 年(4)				%
	FCL 禁用时的 SYSOSC 原始频率精度，32MHz(5)	SYSOSCCFG.FREQ = 0，-40℃ ≤ T_a ≤ 105℃				%
	FCL 禁用时的 SYSOSC 频率精度，4MHz	SYSOSCCFG.FREQ = 1，-40℃ ≤ T_a ≤ 105℃				%
$t_{settle, SYSOSC}$	达到目标精度的趋稳时间(6)	SETUSEFCL=1				us
$f_{settle, SYSOSC}$	t_{settle} 期间的 f_{SYSOSC} 精度(6)	SETUSEFCL=1	-11			%

(1) 由于回流焊的热应力和机械应力，f_{SYSOSC} 可能会发生偏移。回流焊后烘烤可以使器件恢复到原始数据表性能。
(2) 使用 FCL 时，SYSOSC 频率校正环路 (FCL) 可通过内部基准电阻器实现高 SYSOSC 精度。有关计算 SYSOSC 精度的详细信息，请参阅技术参考手册的“SYSOSC”部分。
(3) 数据为初步数据，源自表征和设计，未经生产测试验证。
(4) 假设功耗为 0.25W。
(5) SYSOSC 精度的测量条件为：默认通电状态，MCLK = SYSOSC，CPU 持续运行 while(1) 循环，SYSPLL 禁用。
(6) SYSOSC 被唤醒（例如，退出低功耗模式时）并且 FCL 已启用时，SYSOSC 最初将下冲目标频率 f_{SYSOSC}，额外的误差最高为 $f_{settle,SYSOSC}$，时间为 $t_{settle,SYSOSC}$，之后可达到目标精度。

6.8.2.2 高频晶体/时钟

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
高频外部晶体振荡器 (XTAL)						
f_{XTAL}	XTAL 频率	USEHSCLK = 1，USEEXTHFCLK = 0	4		48	MHz
DC_{XTAL}	XTAL 占空比	USEHSCLK = 1，USEEXTHFCLK = 0		50		%
OA_{XTAL}	XTAL 晶体振荡容差	4 至 48MHz 范围		2		kΩ
$C_{L, eff}$	集成的有效负载电容(1)	USEHSCLK = 1，USEEXTHFCLK = 0		1		pF
$t_{start, XTAL}$	XTAL 启动时间(2)	32MHz 晶振		0.5		ms
I_{HFXT}	XTAL 电流消耗	f_{HFXT}=4MHz，R_m=300Ω，C_L=12pF		75		uA
		f_{HFXT}=32MHz，R_m=30Ω，C_L=12pF，C_m=6.26fF，L_m=1.76mH		600		
高频数字时钟输入 (HFCLK_IN)						

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{HFIN}	HFCLK_IN 频率 (3)	USEHSCLK = 1，USEEXTHFCLK = 1	4		48	MHz
DC_{HFIN}	HFCLK_IN 占空比 (3)	USEEXTHFCLK=1	40		60	%

(1) 这包括寄生键合和封装电容（每个引脚约为 2pF），计算公式为 $C_{X1}×C_{X2}/(C_{X1}+C_{X2})$，其中 C_{X1} 和 C_{X2} 分别是 SYSCTL_X1 和 SYSCTL_X2 上的总电容。
(2) 高频外部晶体振荡器 (XTAL) 启动时间 ($t_{start, XTAL}$) 是指从启用 XTAL 到典型晶体稳定振荡的时间。启动时间取决于晶体频率和晶体规格。请参阅 AM13E230x 微控制器技术参考手册中的“外部晶体振荡器 (XTAL)”一节
(3) 数字时钟输入 (SYSCTL_HFCLKIN) 接受逻辑电平方波时钟。

6.8.2.3 系统锁相环 (SYSPLL)

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$f_{SYSPLLREF}$	SYSPLL 基准频率范围		4		48	MHz
f_{VCO}	VCO 输出频率	BIASRANGEFIX 应为高电平，默认情况下此为建议的运行模式。	160		800	MHz
f_{SYSPLL}	SYSPLL 输出频率范围(1)	SYSPLLCLK0、SYSPLLCLK1	5		400	MHz
		SYSPLLCLK2X	20		400	
DC_{PLL}	SYSPLL 输出占空比	$f_{SYSPLLREF}$ = 32MHz，f_{VCO} = 400MHz；SYSPLLCLK2X	30		70	%
		$f_{SYSPLLREF}$ = 32MHz，f_{VCO} = 400MHz，SYSPLLCLK0/1	45		55	%
$Jitter_{SYSPLL}$	SYSPLL RMS 周期间抖动	$f_{SYSPLLREF}$ = 32MHz，fINTCLK = 8MHz		待定		%
	SYSPLL RMS 周期抖动		-2.5		2.5	
I_{SYSPLL}	SYSPLL 电流消耗	$f_{SYSPLLREF}$ = 32MHz，f_{VCO} = 400MHz，PDIV = 2；SYSPLL = 400MHz			1.35	mA
$t_{start, SYSPLL}$	SYSPLL 启动时间	$f_{SYSPLLREF}$ = 32MHz，f_{VCO} = 400MHz，PDIV = 2；SYSPLL = 200MHz，±1% 精度			24.5	us

(1) SYSPLL 可以支持比器件时钟系统所支持更高的输出频率。 在配置 SYSPLL 输出频率时，请确保不违反器件最大频率规格。

6.8.2.4 低频振荡器 (LFOSC)

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{LFOSC}	LFOSC 频率			32768		Hz
	LFOSC 精度	-40℃ ≤ T_a ≤ 125℃	-5		5	%
		-40℃ ≤ T_a ≤ 85℃	-3		3	%
I_{LFOSC}	LFOSC 电流消耗			300		nA
$t_{start, LFOSC}$	LFOSC 启动时间			1.7		ms

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.8.3 闪存存储器特性

片上闪存存储器与 CPU 紧密集成，允许通过 256 位宽的预取读取、流水线缓冲器和代码块高速缓存直接从闪存执行代码。序列代码的闪存性能等同于从 RAM 中执行。考虑到不连续性，相对于从 RAM 中执行的代码，大多数应用的运行效率约为 80%。

该器件还具有用于安全配置和闪存管理的 SECCFG 扇区。

表 6-1 列出了不同频率下 AM13E230 闪存所需的最低等待状态。

表 6-1. 不同时钟频率下所需的最低 AM13E230 闪存等待状态

CPUCLK (MHz)	等待状态 (FRDCNTL[RWAIT][1])
200 < CPUCLK ≤ 250	4
150 < CPUCLK ≤ 200	3
100 < CPUCLK ≤ 150	2
0 < CPUCLK ≤ 100	1

(1) 所需的最小 FRDCNTL[RWAIT] 为 1，不支持 RWAIT=0。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

6.8.3.1 闪存存储器特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源						
$VDD_{PGM/ERASE}$	编程及擦除电源电压		3.1		3.6	V
IDD_{ERASE}	擦除操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
IDD_{PGM}	编程操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
耐久性						
N_{WEC}	写入/擦除周期耐久性		20			k 个周期
N_{WEC}	整个器件的写入/擦除周期数（受限于闪存电荷泵的耐久性）		20			k 个周期
保持						
t_{RET_85}	闪存存储器数据保留	-40°C <= Tj <= 85°C	20			年
编程和擦除时序						
$t_{PROG\ (WORD,\ 128)}$	闪存字的编程时间 (1) (3)			40		µs
$t_{PROG\ (SEC,\ 128)}$	2kB 扇区的编程时间(2) (3)			5.1		ms
t_{ERASE} (4) (5)	2KB（扇区）擦除时间	少于 25 个擦除/编程周期		15	55	ms
	64KB 擦除时间			17	61	ms
	128KB 擦除时间			18	66	ms
	256KB 擦除时间			21	78	ms
t_{ERASE}	2KB（扇区）擦除时间	1,000 个擦除/编程周期		25	130	ms
	64KB 擦除时间			28	143	ms
	128KB 擦除时间			30	157	ms
	256KB 擦除时间			35	183	ms
t_{ERASE}	2KB（扇区）擦除时间	2000 个擦除/编程周期		30	221	ms
	64KB 擦除时间			33	243	ms
	128KB 擦除时间			36	265	ms
	256KB 擦除时间			42	310	ms
t_{ERASE}	2KB（扇区）擦除时间	20K 个擦除/编程周期		120	1003	ms
	64KB 擦除时间			132	1102	ms
	128KB 擦除时间			145	1205	ms
	256KB 擦除时间			169	1410	ms
F_{CLK}	闪存时钟频率				50	MHz

(1) 编程时间是最大器件频率下的值。编程时间包括闪存状态机的开销，但不包括将以下内容传输到 RAM 的时间：
- 使用闪存 API 对闪存进行编程的代码
- 闪存 API 本身
- 要编程的闪存数据

换言之，此表中显示的时间是指器件 RAM 中的所有必需代码/数据都变为可用状态并准备好进行编程时的相应时间。所用 JTAG 调试探头的速度对传输时间有显著影响。
编程时间的计算以在指定的工作频率下一次编程 144 位为基础。编程时间包含 CPU 对编程的验证。写入/擦除 (W/E) 循环不会缩短编程时间，但会缩短擦除时间。
擦除时间包括由 CPU 对编程的验证，不涉及任何数据传输。

(2) 扇区编程时间定义为从第一个字编程命令被触发到最后一个字编程命令完成并且在闪存控制器中设置中断标志所需的时间。 该时间包括在扇区编程期间软件将每个闪存字（在第一个闪存字之后）加载到闪存控制器所需的时间。

(3) 闪存字大小为 128 个数据位（16 个字节）。在具有 ECC 的器件上，总闪存字大小为 144 位（128 个数据位加 16 个 ECC 位）。

(4) 擦除时间包含 CPU 对擦除的验证。

Copyright © 2026 Texas Instruments Incorporated

(5) 当器件从 TI 出货时，片上闪存存储器处于一个被擦除状态。这样，当首次编辑器件时，在编程前无需擦除闪存存储器。然而，对于所有随后的编程操作，需要执行擦除操作。

ADVANCE INFORMATION

6.8.4 RAM 规格

该器件配备 128kB SRAM，分布于四个存储体，均采用硬件奇偶校验实现全面保护。SRAM 存储器可用于存储易失性信息，例如调用栈、堆、全局数据和代码。

- SRAM0 (32kB) 存储器在 STOP 与 STANDBY 低功耗工作模式下可完全保持数据。

表 6-2 介绍了器件上多个 SRAM 组的工作条件。

表 6-2. SRAM 组属性

	SRAM0	SRAM1/2/3
0 - 等待状态频率	200MHz/250MHz	200MHz/250MHz
安全	奇偶校验	奇偶校验
安全性	基于 GSC	基于 GSC
RUN 模式状态	ACTIVE	ACTIVE
SLEEP 模式状态	ACTIVE	ACTIVE
STOP 模式状态	RETAINED	OFF
STANDBY 0 模式状态	RETAINED	OFF
STANDBY 1 模式状态	RETAINED	OFF
SHUTDOWN 模式状态	OFF	OFF

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“SRAM”一章。

6.8.5 ROM 规格

表 6-3. ROM 参数

ROM 块	每个的大小	ECC/奇偶校验	受安全保护	等待状态	主机访问列表
CPU 引导 ROM	48KB	否	否	在 200MHz/250MHz 下为 1	CPU1

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.9 模拟外设

本节介绍了模拟子系统模块。

该器件上的模拟模块包括 3 个模数转换器 (ADC)、1 个温度传感器、3 个可编程增益放大器 (PGA) 和 4 个比较器子系统 (CMPSS)。

模拟子系统具有以下特性：

- 灵活的电压基准
  - ADC 以 VREFHI 和 VREFLO 引脚为基准。
    - VREFHI 引脚电压可由外部驱动或由内部带隙电压基准生成。
    - 内部电压基准范围可选为 0V 至 2.5V
  - 比较器 DAC 以 VDDA 和 VSSA 为基准
- 灵活地使用引脚
  - 低比较器 DAC (COMPDACOUT) 可选择性输出到多路复用 ADC 引脚供外部使用（不能与 CMPSS 比较功能同时使用，仅在某些 CMPSS 实例中可用）
  - 内部连接到 ADC 上的 VREFLO，用于偏移量自校准

6.9.1 模数转换器 (ADC)

此处描述的 ADC 模块是分辨率为 12 位的逐次逼近 (SAR) 型 ADC。本节将转换器的模拟电路称为“内核”，包括通道选择多路复用器、采样保持 (S/H) 电路、逐次逼近电路、电压基准电路和其他模拟支持电路。转换器的数字电路被称为“包装器”，包括用于可编程转换的逻辑、结果寄存器、模拟电路接口、外设总线接口、后处理电路以及其他片上模块接口。

每个 ADC 模块都包含一个采样保持 (S/H) 电路。ADC 模块被设计成在同一个芯片上重复多次，从而实现多个 ADC 的同步采样或独立运行。ADC 包装器基于转换启动 (SOC)。

每个 ADC 具有以下特性：

- 分辨率：12 位
- 由 VREFHI/VREFLO 设定的比例式外部基准
- 2.5V 或 3.3V 的可选内部基准电压
- 单端信号模式
- 多达 32 个通道的输入多路复用器
- 由序列发生器 (SEQ[0:3]) 控制的 16 个可配置 SOC
- 16 个可单独寻址的结果寄存器
- 示例电容器复位功能可降低存储器串扰
- 多个触发源
  - 软件立即启动
  - 所有 MCPWM：ADCSOC A 或 B
  - GPIO（外部 SOC）
  - GP 计时器 0/1
  - ADCINT1/2
  - 捕获模式（CEVT1、CEVT2、CEVT3 和 CEVT4）和 APWM 模式（周期匹配、比较匹配或两者）下的 eCAP 事件。
  - 对多个 ADC 采用全局软件触发器
- 四个灵活的中断
- 突发模式触发选项
- 高达 128 倍的硬件过采样模式，具有可配置的触发器扩展延迟
- 硬件欠采样模式
- 触发器相位延迟功能
- 四个后处理块，每块具有：

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

- 饱和偏移量校准
- 设定点计算的误差
- 具有中断和 MCPWM 跳变功能的高电平、低电平和过零比较
- 使用可配置的数字滤波器进行上限/下限/过零比较
- 触发至采样延迟采集
- 绝对值计算
- 使用 24 位累加寄存器进行过采样，具有可配置的二进制移位
- 计算最小/最大值以抑制异常值

6.9.1.1 ADC 电气数据和时序

备注

ADC 输入应保持低于 VDDA + 0.3V。如果 ADC 输入高于此电平，则 ADC 可能会通过两种机制对其他通道产生干扰：

- ADC 输入过压将过驱 CMPSS 多路复用器，从而干扰所有其他共用一个公共 CMPSS 多路复用器的通道。无论 ADC 是否对过压输入进行采样，这种干扰都会持续存在
- 当 ADC 对过压 ADC 输入进行采样时，VREFHI 将被上拉至更高的电平。这将干扰任何通道上的后续 ADC 转换，直到 V_{REF} 稳定下来

VREFHI 引脚必须保持低于 VDDA + 0.3V，以确保正常工作。如果 VREFHI 引脚超过此电平，可能会激活阻塞电路，并且 VREFHI 的内部值可能会在内部浮动至 0V，从而导致 ADC 转换不正确。

6.9.1.1.1 ADC 运行条件

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
ADCCLK（源自 MCLK）	200MHz MCLK	5		100	MHz
	250MHz MCLK	5		125	MHz
采样率(4) (5)	100MHz ADCCLK，SAMPCAPRESETSEL = 0			6.25	MSPS
	100MHz ADCCLK，SAMPCAPRESETSEL = 1			6.67	MSPS
	125MHz ADCCLK，SAMPCAPRESETSEL = 0			7.35	MSPS
	125MHz ADCCLK，SAMPCAPRESETSEL = 1			7.81	MSPS
采样窗口持续时间（由 ACQPS 和 MCLK 设置）(1)	使用 50Ω 或更小的 R_s	40			ns
	内部 VREFLO 连接	40			
VREFHI	外部基准	2.4	2.5 或 3.0	VDDA	V
VREFHI(2)	内部基准电压 = 3.3V 范围		1.65		V
	内部基准电压 = 2.5V 范围		2.5		V
VREFLO		VSSA		VSSA	V
VREFHI - VREFLO		2.4		VDDA	V
转换范围	内部基准电压 = 3.3V 范围	0		3.3	V
	内部基准电压 = 2.5V 范围	0		2.5	
	外部基准	VREFLO		VREFHI	
转换范围	封装 = QFN48	0		VDDA(3)	V

(1) 采样窗口还必须至少达到 1 个 ADCCLK 周期的长度，才能确保 ADC 正确运行。
(2) 在内部基准模式下，基准电压由器件从 VREFHI 引脚驱动。在此模式下，用户不应将电压驱动到引脚中。
(3) 在 QFN48 封装中，VREFHI 在内部连接至 VDDA，而 VREFLO 在内部连接至 VSSA。QFN48 封装不支持内部基准模式。
(4) 不支持非整数 ADC 时钟分频器：ADCCTL2.PRESCALE 应仅使用偶数值

Copyright © 2026 Texas Instruments Incorporated

(5) 必须启用采样保持电容器复位特性；SAMPCAPRESETSEL = 0

ADVANCE INFORMATION

6.9.1.1.2 ADC 特性

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
通用					
ADCCLK 转换循环(1)				11	ADCCLK
上电时间	外部基准模式			500	µs
	内部基准模式			5000	µs
	在 2.5V 和 3.3V 范围之间切换时采用内部基准模式。			5000	µs
VREFHI 输入电流(2)			200		µA
内部基准电容值(3)		2.2			µF
外部基准电容值(3)		2.2			µF
直流特性					
增益误差	内部基准电压		±45		LSB
	外部基准		±5		
偏移量误差			±2		LSB
通道间增益误差(5)			2		LSB
通道间偏移量误差(5)			2		LSB
ADC 间增益误差(6)	所有 ADC 的 VREFHI 和 VREFLO 都相同		4		LSB
ADC 间偏移量误差(6)	所有 ADC 的 VREFHI 和 VREFLO 都相同		2		LSB
DNL 误差			±1.0		LSB
INL 误差			±2.0		LSB
ADC 间隔离	VREFHI = 2.5V，同步 ADC	-1		1	LSB
交流特性					
SNR(4)	VREFHI = 2.5V，fin = 100kHz，MCLK 源自 X1		67.08		dB
	VREFHI = 2.5V，fin = 100kHz，MCLK 源自 SYSOSC		待定		
THD(4)	VREFHI = 2.5V，fin = 100kHz		-77		dB
SFDR(4)	VREFHI = 2.5V，fin = 100kHz		82		dB
SINAD(4)	VREFHI = 2.5V，fin = 100kHz，MCLK 源自 X1		67.08		dB
	VREFHI = 2.5V，fin = 100kHz，MCLK 源自 SYSOSC		62.3		
ENOB(4)	VREFHI = 2.5V，fin = 100kHz，MCLK 源自 X1，单个 ADC		10.8		位
PSRR	VDDA = 3.3V DC + 200mV 直流至正弦（1kHz 时）		60		dB
	VDDA = 3.3V DC + 200mV 正弦（900kHz 时）		57		

(1) 使用 SAMPCAPRESET 特性；在相应的 ADCSOCxCTL 寄存器内，SAMPCAPRESETSEL = 1 且 SAMPCAPRESETDISABLE = 0。
(2) 当 ADC 输入大于 VDDA 时，VREFHI 上的负载电流会增加。 这会导致转换不准确。
(3) 最好使用封装尺寸为 0805 或更小的陶瓷电容器。可接受高达 ±20% 的容差。
(4) 作为减少电容耦合和串扰的最佳实践的一部分，与 ADC 输入和 VREFHI 引脚相邻的引脚上的 IO 活动已尽可能减少。
(5) 同一 ADC 模块的所有通道之间的差异。
(6) 与其他 ADC 模块相比的最坏情况变化。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.9.1.1.3 ADC 输入模型

图 6-2 和节 ADC 输入模型 给出了 ADC 输入特性。

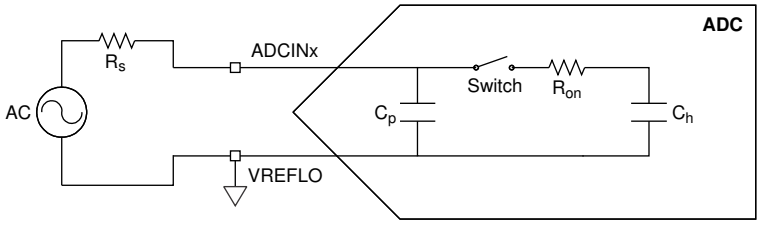


图 6-2. ADC 输入模型

应将此输入模型与实际信号源阻抗配合使用，以确定采集窗口持续时间。有关更多信息，请参阅 *AM13E230x 微控制器技术参考手册* 中“模数转换器 (ADC)”一章的*选择采集窗口持续时间*一节。有关改进 ADC 输入电路的建议，请参阅 *C2000 MCU 的 ADC 输入电路评估* 应用手册。

ADC 输入模型

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	说明	基准模式	典型值	单位
C_p	寄生输入电容	所有模式		
R_{on}	采样开关电阻	外部基准、2.5V 内部基准	400	Ω
		3.3V 内部基准	500	Ω
C_h	采样电容	外部基准、2.5V 内部基准	10	ρ F
		3.3V 内部基准	8	ρ F
R_s	标称源阻抗	所有模式	50	Ω

6.9.1.1.4 ADC 时序要求

		最小值	最大值	单位
$t_{su(ADCCHSEL-SOC)}$	在 ADCSOC 高电平之前的 ADCCHSEL 有效时间	0.5		ns
$t_{su(ADCSOC)}$	在 ADCCLK 高电平之前的 ADCSOC 低电平时间	1		ns
$t_{w(ADCCLK)}$	ADCCLK 的宽度	0.8		ns
$t_{w(ADCSOC)}$	ADCSOC 的宽度	0.6		ns

6.9.1.1.5 外部 ADC 转换启动开关特性

在建议运行条件下测得（除非另有说明）

参数		最小值	最大值	单位
$t_{w(ADCSOCL)}$	脉冲持续时间，$\overline{ADCSOCxO}$ 低电平的时间	$32t_{c(SYSCLK)}$		周期

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.9.2 比较器子系统 (CMPSS)

比较器子系统 (CMPSS) 由模拟比较器和支持电路组成，这些电路对于峰值电流模式控制、开关模式电源、功率因数校正、电压跳闸监控等电源应用非常有用。

比较器子系统基于多个模块构建而成。每个子系统包含两个比较器、两个参考 8 位 DAC 和两个数字滤波器。比较器在每个模块中用“H”或“L”表示，其中“H”代表高电平，“L”代表低电平。每个比较器都会生成一个数字输出，指示正输入端的电压是否大于负输入端的电压。比较器的正输入由外部引脚驱动。负输入可由外部引脚或可编程基准 10 位 DAC 驱动。每个比较器输出都会通过一个可编程的数字滤波器，该滤波器可以去除伪跳变信号。如果不需要滤波，也可以使用未滤波的输出。

每个 CMPSS 包含：

- 两个模拟比较器
- 两个（CMPSS_LITE 实例上的 10 位有效 DAC）
- 两个数字滤波器，65536 最大滤波器时钟预分频
- 能够将各个子模块与 EPWMSYNCPER 同步
- 能够将输出与 MCLK 同步
- 能够锁存输出
- 能够反转输出
- 可选择在输入端使用迟滞
- 可选择通过外部信号或基准 DAC 驱动比较器的负输入
- 可选择通过外部信号或 PGA 驱动比较器的正输入
- 可选择在外部引脚上使用低电平比较器 DAC 输出 CMPx_DACL（仅限部分实例，不能与比较功能同时使用）

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.9.2.1 CMPSS 电气数据和时序

6.9.2.1.1 CMPSS_LITE 比较器电气特性

在建议运行条件下测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
TPU	上电时间	带隙未启用			500	µs
比较器输入 (CMPINxx) 范围			0		VDDA	V
以输入为基准的失调电压误差		通过 AIO/AGPIO，输入共模 = VDDA 的 5% 至 95%	-20		20	mV
迟滞(1)	迟滞(1)	0x	-6	0	6	mV
迟滞(1)		1x	1	10	19	mV
		2x	7	20	34	
		3x	14	30	51	
		4x	19	41	70	
		5x	25	52	88	
		6x	31	64	109	
		7x	37	77	131	
响应时间（从 CMPINx 输入更改到 MCPWM X-BAR 输出或 X-BAR 输出的延迟）		阶跃响应		21	40	ns
		斜坡响应 (1.65V/µs)		26		
		斜坡响应 (8.25mV/µs)		30		
VDDA	模拟电源		2.8	3.3	3.63	V
VDD	内核电源		1.08	1.2	1.32	V
Tj	温度		-40	27	155	°C
分辨率				12		位
输入时钟 (SYSCLK) 频率			1		100	MHz
输入时钟 (SYSCLK) 脉冲宽度				TSYSCLK/2		
转换范围		VDAC	0		VDAC	V
转换范围		VDDA	0		VDDA	V
VDAC	VDAC 范围		2.4	3.3	VDDA	V
DNL	微分非线性		-1		4	LSB
INL	静态积分非线性		-16		16	LSB
斜坡线性度	动态斜坡误差	每 60MHz SYSCLK 20 个 DAC 输入阶跃。响应必须是单调的。	-64		64	LSB
满量程阶跃响应稳定时间					1	µs
比较器跳闸干扰			-512	+/-120	512	LSB
比较器跳闸干扰稳定时间					200	ns
增益	增益误差		-2		2	FSR 百分比
基准输入阻抗	基准输入阻抗			8		kΩ
PSRR	电源抑制比	高达 250kHz		46		dB
斜坡响应时间				26		ns
慢速斜坡响应时间				30		ns
阶跃响应时间		AIO			50	ns
输入偏移量误差	输入失调电压误差	具有抖动干扰源	-20	5	20	mV
偏离理想值的输入迟滞			-5	0	5	mV
CMRR	共模抑制比		40			dB
IVDDA	运行电流（模拟电源）	CMPSS			120	µA
IVDD	运行电流（内核电源）	CMPSS			6	µA
IVDDA(leak)	漏电流（模拟电源）	CMPSS				µA
IVDD(leak)	漏电流（内核电源）	CMPSS				µA
IVDDA	运行电流（模拟电源）	DAC		400		µA
IVDD	运行电流（内核电源）	DAC		0		µA

ADVANCE INFORMATION

在建议运行条件下测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
IVDDA(leak)	漏电流（模拟电源）	DAC				μA
IVDD(leak)	漏电流（内核电源）	DAC				μA
dvt	瞬态 vt 漂移			5		mV

(1) 迟滞适用于所有比较器输入源配置。

6.9.2.1.2 CMPSS_LITE DAC 静态电气特性

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
CMPSS_LITE DAC 输出范围		0		VDDA	V
静态失调电压误差(1)		-25		25	mV
静态增益误差(1)		-0.5		0.5	FSR 百分比
静态 DNL	已更正端点	-5		5	LSB（12 位）
静态 INL	已更正端点	-5		5	LSB（12 位）
静态 TUE（总体未调整误差）				35	mV
趋稳时间	满量程输出变化后稳定到 1LSB		1		μs
分辨率(2)			12		位

(1) 包含以比较器输入为基准的误差。
(2) 单调响应时为 9.5 位有效分辨率

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.9.3 可编程增益放大器 (PGA)

可编程增益放大器 (PGA) 用于放大输入电压，以提高下游 ADC 和 CMPSS 模块的有效分辨率。

集成的 PGA 有助于使传统上需要外部独立放大器的许多控制应用降低成本和设计工作量。通过片上集成可确保 PGA 与下游 ADC 及 CMPSS 模块兼容。软件可选增益和滤波器设置使 PGA 能够满足各种性能需求。

该 PGA 具有以下特性：

- VDDA 和 VSSA 范围内的轨到轨输入和输出电压
- 可编程增益模式，包括单位增益和 2X - 64X 范围内的其他值
- 独立增益模式使用片外无源器件
- 使用片上电阻器进行后增益滤波
- 差分输入支持
- 硬件辅助斩波可减少失调电压
- 支持使用 PGA_INM 引脚实现开尔文接地

PGA 中的有源器件是一个嵌入式运算放大器，通过内部反馈电阻配置为同相或反相放大器。这些内部反馈电阻值经过配对以产生软件可选的电压增益。

器件引脚上有三个 PGA 信号：

- PGA_INP 是 PGA 运算放大器的正输入。
- PGA_INM 是 PGA 运算放大器的负输入。更多信息请参阅器件数据手册。
- PGA_OUT 支持使用 RC 元件进行运算放大器输出滤波。经滤波后的信号可由片上 ADC 和 CMPSS 模块进行采样和监控。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

6.9.3.1 PGA 电气数据和时序

6.9.3.1.1 PGA 运行条件

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
VDDA		2.8	3.3	3.6	V
VDD		1.08	1.2	1.32	V
TEMP	T_J	-40	27	155	C
时钟频率		SYSCLK		150	MHz
时钟占空比		40	50	60	%
PGA 输出范围(1)		VSSA+0.025		VDDA – 0.025	V
PGA 输入范围		-0.05		VDDA	V
最小 ADC S+H	带滤波器	75			ns
最小 ADC S+H（无滤波器，电平转换）		220			ns
PGA 输出上的电容负载			40		pF

(1) 这是 PGA 的线性输出范围。PGA 可以输出此范围以外的电压，但电压将不呈线性。

6.9.3.1.2 PGA 特性

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
通用					
ADC S+H 稳定在 ±1 ADC LSB 精度范围内的最短时间（无滤波器；所有增益设置；单个 ADC 驱动）(5)	增益 = 1	125			ns
	增益 = 2/-1	146			
	增益 = 4/-3	125			
	增益 = 8/-7	154			
	增益 = 16/-15	227			
	增益 = 32/-31	322			
	增益 = 64/-63	420			
增益设置			1		
			2、4、8、16、32、64		
			-1、-3、-7、-15、-31、-63		
短路电流 (6)			41		mA
满量程阶跃响应（无滤波器）稳定在 0.05% 精度范围内(5)	G < 64			420	ns
	G = 64/-63			500	ns
稳定时间：增益开关				10	µs
压摆率	裸心 OPA 模式		12		V/µs
压摆率	增益 = 1		12		V/µs
	增益 = 2/-1		24		V/µs
	增益 = 4/-3		43		V/µs
	增益 = 8/-7		67		V/µs
	增益 = 16/-15		35		V/µs
	增益 = 32/-31		29		V/µs
	增益 = 64/-63		26		V/µs

Copyright © 2026 Texas Instruments Incorporated

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
过载恢复时间	稳定至 0.1%		.400		µs
R_{ia}	增益 = 1		256		kΩ
	增益 = 2/-1		14		kΩ
	增益 = 4/-3		7		kΩ
	增益 = 8/-7		8		kΩ
	增益 = 16/-15		8		kΩ
	增益 = 32/-31		8		kΩ
	增益 = 64/-63		4		kΩ
R_{ib}	增益 = 1		0		kΩ
	增益 = 2/-1		14		kΩ
	增益 = 4/-3		21		kΩ
	增益 = 8/-7		56		kΩ
	增益 = 16/-15		120		kΩ
	增益 = 32/-31		248		kΩ
	增益 = 64/-63		252		kΩ
滤波电阻目标	R_{FILT} = 800 Ω		800		Ω
	R_{FILT} = 400 Ω		400		Ω
	R_{FILT} = 200 Ω		200		Ω
	R_{FILT} = 100 Ω		100		Ω
	R_{FILT} = 50 Ω		50	62	Ω
工作电流	不带滤波器的 VDDA		1.3	1.7	mA
	带滤波器的 VDDA		1.3	1.9	mA
	不带滤波器的 VDD		10	200	uA
	带滤波器的 VDD		10	200	uA
漏电流	VDDA		.02		µA
	VDD		.03		µA
增益带宽积（裸运算放大器模式）	增益=1		7		MHz
闭环 -3bd BW	增益=1		15		MHz
	增益 = 2/-1		14		MHz
	增益 = 4/-3		13.5		MHz
	增益 = 8/-7		12		MHz
	增益 = 16/-15		11		MHz
	增益 = 32/-31		5.5		MHz
	增益 = 64/-63		5.0		MHz
直流特性					
增益误差(1)	增益 = 1	-0.18		0.18	%
	增益 = 2、-1	-0.37		0.37	%
	增益 = 4、-3	-0.6		0.6	%
	增益 = 8、-7	-0.73		0.73	%
	增益 = 16、-15	-0.81		0.81	%
	增益 = 32、-31	-1.0		1.0	%
	增益 = 64、-63	-1.82		1.82	%

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
失调电压误差（未修整）	以输入为基准	-8		8	mV
失调电压误差(2)	以输入为基准	-3.0	+/-1.0	3.0	mV
失调温度系数	以输入为基准	-7.0		7.0	µV/C
失调电压误差 - 斩波		-0.8		0.8	mV
失调温度系数 - 斩波			0.3		µV/C
失调修整范围	最小值			-8	mV
	8			mV	
长期温漂	以输入为基准		3		mV
INL	带 ADC	-3		3	12b LSB
直流代码扩展	G < 64		2.5		12b LSB
	G = 64/-63		4		12b LSB
交流特性					
相位裕度 裸 OPA	C_{load} = 40pF G=1		45		度
Aol（开环电压增益） 裸 OPA	R_L = 7.5kΩ 至 GND 0.3V < V_O < VDDA-0.3V		94		dB
THD + 噪声 (THD + N) 裸 OPA	f_{in} = 1kHz G = 1		82		dB
带宽(3)	所有增益模式		7		MHz
SNR 10kHz（带 ADC）	增益 = 1		68		dB
	增益 = 2、-1		68		
	增益 = 4、-3		66		
	增益 = 8、-7		62		
	增益 = 16、-15		58		
	增益 = 32、-31		55		
	增益 = 64、-63		51		
THD(4)	DC		-78		dB
THD（高达 100kHz）(4)	增益 = 1		-58		dB
	增益 = 2、-1		-70		
	增益 = 4、-3		-70		
	增益 = 8、-7		-70		
	增益 = 16、-15		-70		
	增益 = 32、-31		-58		
	增益 = 64、-63		-58		
CMRR	直流：V_{IN} <= 1.5V		-86		dB
	直流：满量程输入范围		-77		dB
	高达 100kHz		-50		dB
PSRR(4)	DC		-75		dB
	高达 10kHz		-60		dB
	高达 100kHz		-40		dB
噪声 PSD(4)	1kHz		200		nV/sqrt(Hz)
	10kHz		100		nV/sqrt(Hz)

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

在建议运行条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
集成噪声（以输入为基准）(4)	3Hz 至 30MHz		100		μV

(1) 包含 ADC 增益误差。
(2) 包含 ADC 失调电压误差。
(3) 3dB 带宽。
(4) PGA 单独的表现。
(5) 采用滤波器的阶跃响应时间 = tS + H + 7.6*R_{filt}* C_{filt}
(6) 假定无滤波器电路

6.9.4 温度传感器

温度传感器提供随器件温度呈线性变化 (-2 mV/°C) 的电压输出。温度传感器输出在内部连接到其中一个 ADC 输入通道，以实现温度数字转换。

有关如何通过出厂校准值估算器件温度的指导，请参阅 *AM13E230x 微控制器技术参考手册* 中的“温度传感器”一节。

6.9.4.1 温度传感器电气数据和时序

温度传感器可用于测量器件结温，并提供随器件结温线性变化 (-2mV/°C) 的电压输出。温度传感器通过与 ADC 的内部连接进行采样，并通过 TI 在 MCU SDK 中提供的软件转换为温度。在对温度传感器进行采样时，ADC 必须满足*温度传感器特性*表中的采集时间要求。

请参阅 *AM13E230x 微控制器技术参考手册* 中的“温度传感器”一节，

获取有关通过出厂校准值计算器件温度的指导。

6.9.4.2 温度传感器特性

在建议运行条件下测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
T_{acc}	温度精度	内部基准		±15		°C
T_{acc}	温度精度	外部基准		±15		°C
T_{TRIM}	出厂校准温度	外部基准	27	30	33	°C
T_c	温度系数	-40℃ ≤ T_j ≤ 130℃，外部基准	-2.1	-2	-1.9	mV/°C
dVout/dT	温度敏感性		3.3	3.8	4.3	mV/°C
t_{pu}	上电时间				500	μs
t_{SET}	温度传感器趋稳时间				10	μs
t_{OS}	输出电压稳定时间				450	ns
PSR	电源抑制				40	dB
IDDA	运行电流（模拟电源）			210	296	μA
IDD	运行电流（内核电源）					μA
IDDA(leak)	漏电流（模拟电源）			17	147	nA
IDD(leak)	漏电流（内核电源）				400	nA

6.9.5 内部模拟连接

在自然通风条件下的工作温度范围内测得（除非另有说明）

内部信号	连接
TEMPSENSOR	A0_13/A2_13
PGA0_OUT（内部）	A0_31
PGA1_OUT（内部）	A1_31

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得 (除非另有说明)

内部信号	连接
PGA2_OUT (内部)	A2_31

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.10 控制外设

6.10.1 多通道脉宽调制器 (MCPWM)

MCPWM 外设是控制商业和工业设备中的许多电力电子系统的关键元件。通过从具备独立资源（这些独立资源可以一起运行形成一个系统）的较小模块构建外设， MCPWM 模块能够以最小的 CPU 开销生成复杂的脉冲宽度波形。 MCPWM 模块的一些亮点包括复杂波形生成、死区生成、灵活的同步方案、高级跳变区功能和全局寄存器重载功能。

借助 MCPWM 和 eCAP 同步方案，可灵活地划分 MCPWM 和 eCAP 模块，并可在这些模块内进行局部同步。

图 6-3 展示了 MCPWM 模块。

ADVANCE INFORMATION

ADVANCE INFORMATION

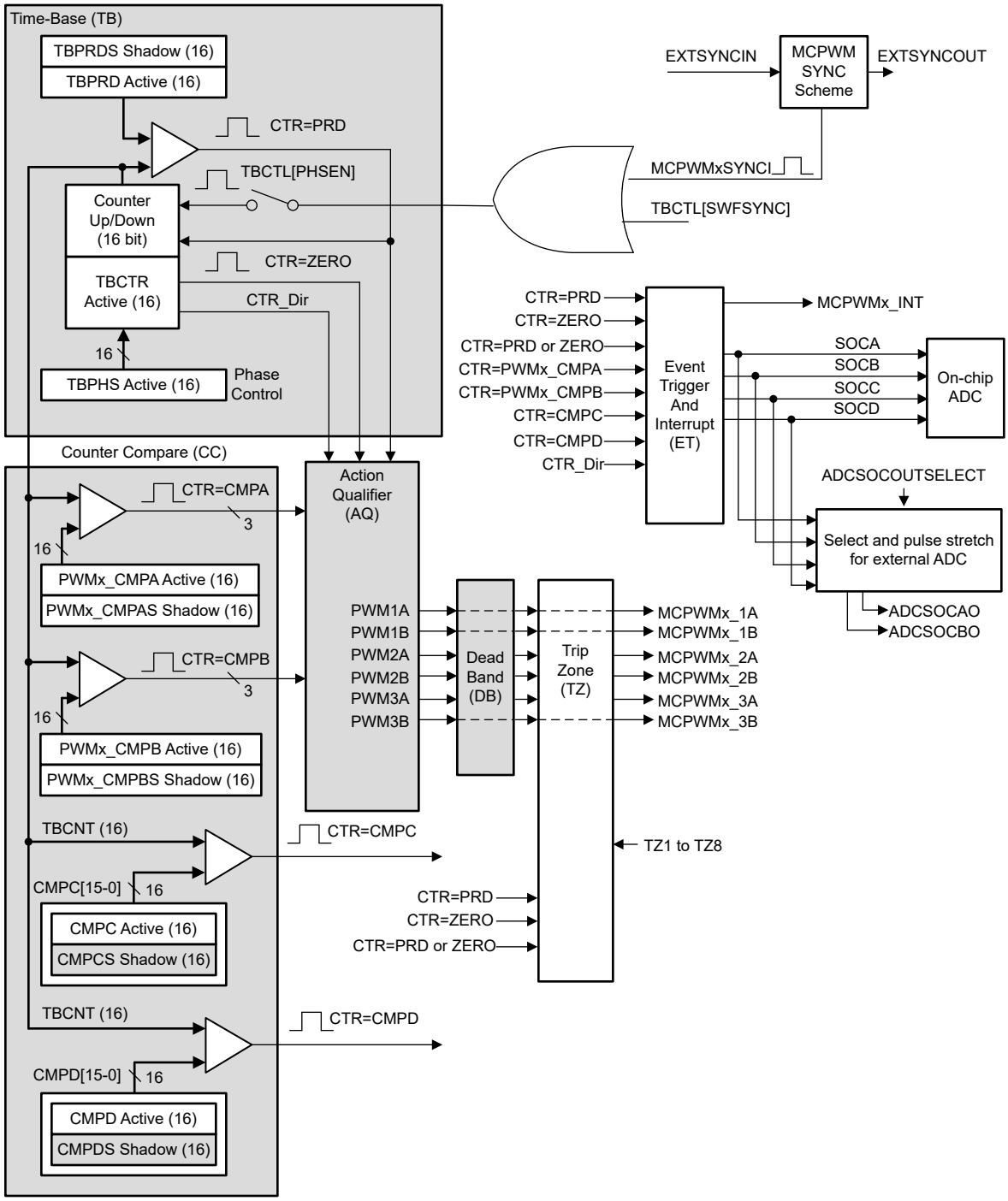


图 6-3. MCPWM 子模块和关键内部信号互连

Copyright © 2026 Texas Instruments Incorporated

6.10.2 控制外设同步

借助 MCPWM 和 eCAP 同步方案，可灵活地划分 MCPWM 和 eCAP 模块，并可在这些模块内进行局部同步。图 6-4 展示了同步方案。

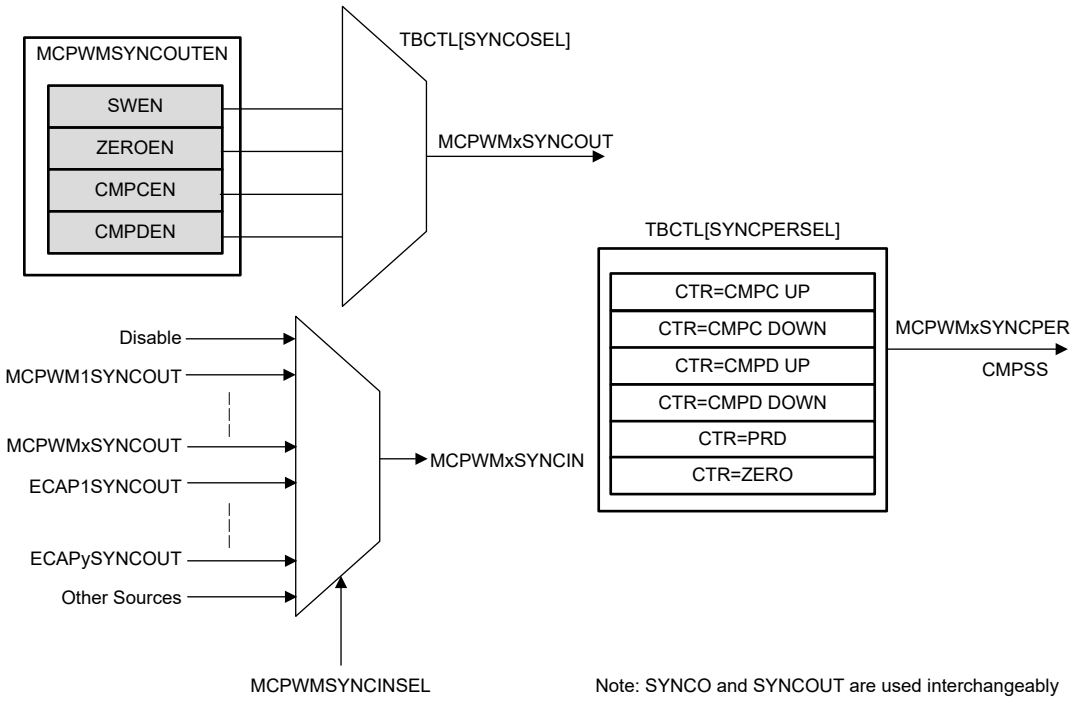


图 6-4. 同步链架构

6.10.3 MCPWM 电气数据和时序

6.10.3.1 MCPWM 时序要求

参数			最小值	最大值	单位
$t_{w(SYNCIN)}$	同步输入脉冲宽度	异步	$2t_{c(EPWMCLK)}$		周期
		同步	$2t_{c(EPWMCLK)}$		
		带输入限定器	$1t_{c(EPWMCLK)} + t_{w(IQSW)}$		

6.10.3.2 MCPWM 开关特性

在建议运行条件下测得（除非另有说明）

参数		最小值	最大值	单位
$t_{w(PWM)}$	脉冲持续时间，PWMx 输出高电平/低电平	20		ns
$t_{w(SYNCOUT)}$	同步输出脉冲宽度	$8t_{c(SYSCLK)}$		周期
$t_{d(TZ-PWM)}$	延迟时间，跳变输入激活到 PWM 强制高电平 延迟时间，跳变输入激活到 PWM 强制低电平 延迟时间，跳变输入激活到 PWM 高阻抗		30	ns
tskew	所有 MCPWM 输出的偏斜（最短路径）(1)		5.1	ns
tskew	所有 MCPWM 输出的偏斜（最长路径）(1)		8.9	ns

(1) 各个 MCPWM 具有类似的配置。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

6.10.4 增强型捕获 eCAP

eCAP 模块的特性包括：

- 测量旋转机械的速度（例如，通过霍尔传感器感应齿状链轮）
- 位置传感器脉冲之间的持续时间测量
- 脉冲序列信号的周期和占空比测量
- 解码来自占空比编码电流/电压传感器的电流或电压振幅

本节介绍的 eCAP 模块特性包括：

- 4 事件时间戳寄存器（每个 32 位）
- 边缘极性选择，最多选择四个序列时间戳捕获事件
- 对 4 个事件中的任何一个事件进行中断
- 单次采集多达 4 个事件时间戳
- 在深度为 4 的循环缓冲器中以连续模式采集时间戳
- 绝对时间戳采集
- 差分 (Δ) 模式时间戳采集
- 当未用于采集模式时，eCAP 模块可配置为单通道 PWM 输出

1 类 eCAP 的捕捉功能通过 0 类 eCAP 得到增强，增加了以下特性：

- 事件过滤器复位位
  - 向 ECCTL2[CTRFILTRESET] 写入 1 会清零事件过滤器、模数计数器和任何挂起的中断标志。复位该位对于初始化和调试很有用。
- 模数计数器状态位。
  - 模数计数器 (ECCTL2 [MODCNTRSTS]) 指示接下来加载哪个捕捉寄存器。在 0 类 eCAP 中，无法了解模数计数器的当前状态。
- DMA 触发源
  - eCAPxDMA 被添加为一个 DMA 触发器。CEVT[1-4] 可以配置为 eCAPxDMA 的源。
- 输入多路复用器
  - ECCTL0 [INPUTSEL] 选择 128 个输入信号之一，详情请参阅 TRM 的“增强型捕获 (eCAP)”一章的“为 *eCAP* 配置器件引脚”部分。
- EALLOW 保护
  - EALLOW 保护已添加到关键寄存器。为了维持与 0 类的软件兼容性，请配置 DEV_CFG_REGS.ECAPTYPE 以使这些寄存器不受保护。

2 类 eCAP 的捕捉功能通过 1 类 eCAP 得到增强，增加了以下特性：

- 添加了 ECAPxSYNCINSEL 寄存器
  - 为每个 eCAP 添加了 ECAPxSYNCINSEL 寄存器以选择外部 SYNCIN。每个 eCAP 可以有一个单独的 SYNCIN 信号。

Copyright © 2026 Texas Instruments Incorporated

6.10.5 eCAP 方框图

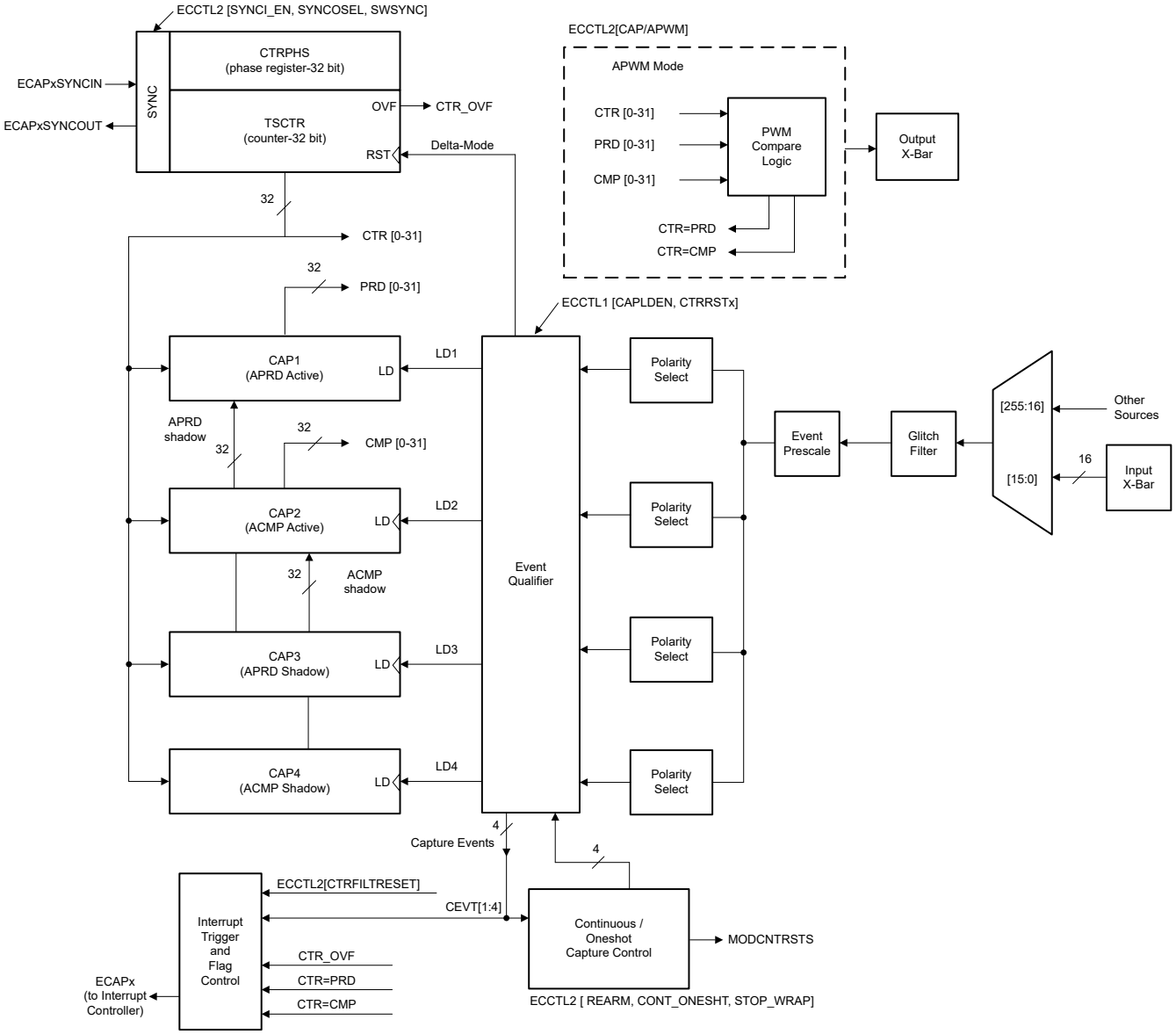


图 6-5. eCAP 方框图

ADVANCE INFORMATION

ADVANCE INFORMATION

6.10.6 eCAP 同步

通过选择一个公共的 SYNCIN 源，eCAP 模块可以互相同步。eCAP 的 SYNCIN 源可以是软件同步输入或外部同步输入。外部同步输入信号可来自 PWM、eCAP 或 X-Bar。如下图所示，SYNC 信号由 ECAPx 的 ECAPxSYNCINSEL[SEL] 位中的选择定义。

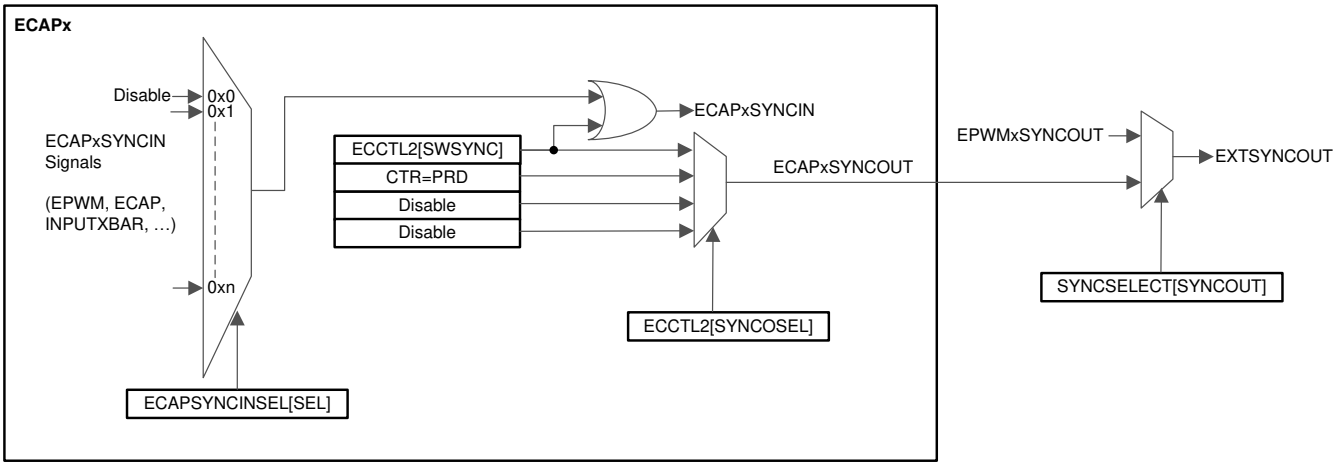


图 6-6. eCAP 同步方案

6.10.7 eCAP 电气数据和时序

6.10.7.1 eCAP 时序要求

			最小值	标称值	最大值	单位
$t_{w(CAP)}$	采集输入脉冲宽度	异步	$2t_{c(SYSCLK)}$			ns
		同步	$2t_{c(SYSCLK)}$			
		带输入限定器	$1t_{c(SYSCLK)} + t_{w_(IQSW)}$			

6.10.7.2 eCAP 开关特性

在建议运行条件下测得（除非另有说明）

参数		最小值	典型值	最大值	单位
$t_{w(APWM)}$	脉冲持续时间，APWMx 输出高电平/低电平	20			ns

Copyright © 2026 Texas Instruments Incorporated

6.10.8 增强型正交编码器脉冲 (eQEP)

该器件上的 eQEP 模块为 2 类。eQEP 直接与线性或旋转增量编码器相连，以便从高性能运动和位置控制系统中使用的旋转机器中获得位置、方向和速度信息。

该 eQEP 外设包含以下主要功能单元：

- 针对每个引脚的可编程输入鉴定（GPIO MUX 的一部分）
- 正交解码器单元 (QDU)
- 用于位置测量的位置计数器和控制单元 (PCCU)
- 用于低速测量的正交边沿捕捉单元 (QCAP)
- 用于速度/频率测量的单位时基 (UTIME)
- 用于检测失速的看门狗计时器 (QWDOG)
- 正交模式适配器 (QMA)

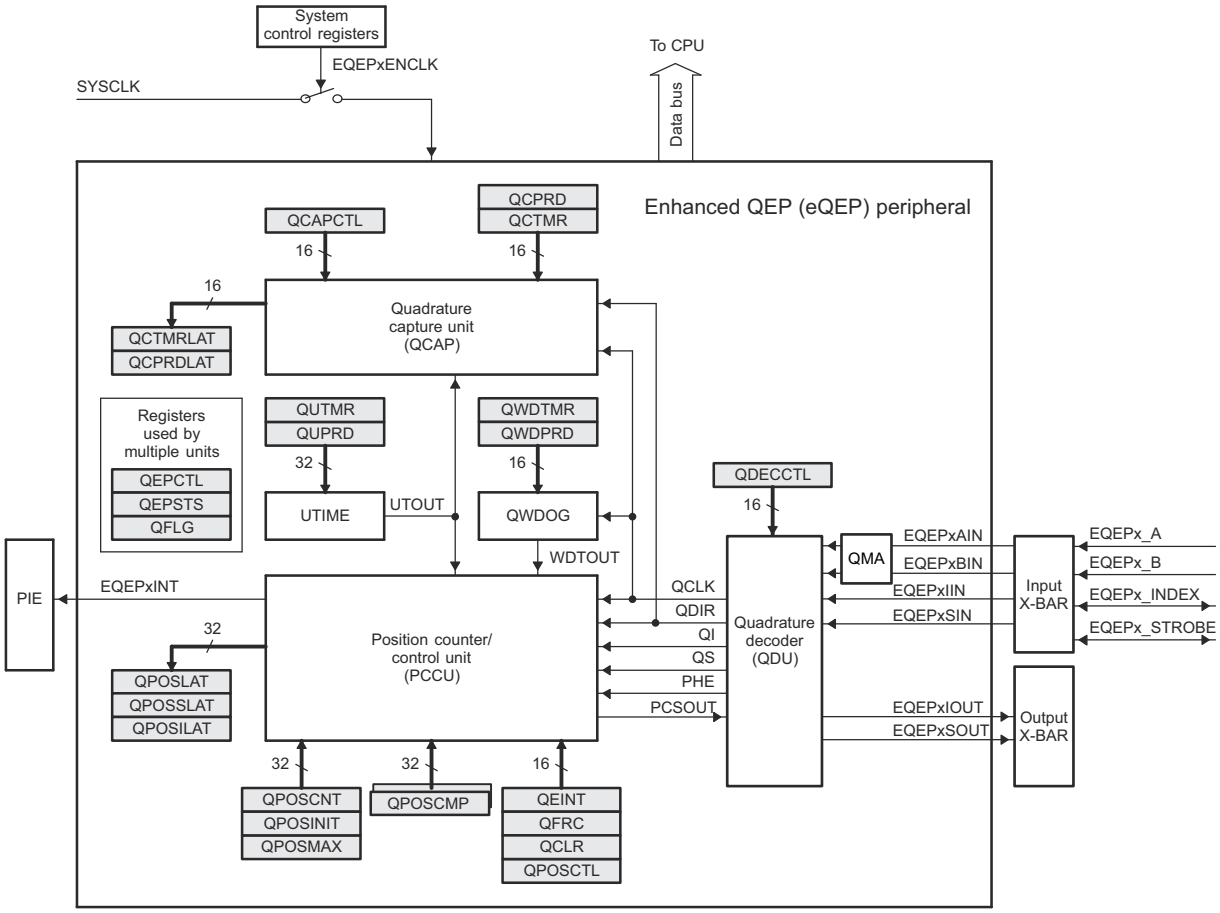


图 6-7. eQEP 方框图

ADVANCE INFORMATION

6.10.9 eQEP 电气数据和时序

6.10.9.1 eQEP 时序要求

			最小值 最大值	单位
$t_{w(QEPP)}$	QEP 输入周期	同步(1)	$2t_{c(SYSCLK)}$	周期
$t_{w(QEPP)}$	QEP 输入周期	与输入限定符同步	$2[1t_{c(SYSCLK)} + t_{w(IQSW)}]$	周期
$t_{w(INDEXH)}$	QEP 索引输入高电平时间	同步(1)	$2t_{c(SYSCLK)}$	周期
$t_{w(INDEXH)}$	QEP 索引输入高电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$	周期
$t_{w(INDEXL)}$	QEP 索引输入低电平时间	同步(1)	$2t_{c(SYSCLK)}$	周期
$t_{w(INDEXL)}$	QEP 索引输入低电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$	周期
$t_{w(STROBH)}$	QEP 选通高电平时间	同步(1)	$2t_{c(SYSCLK)}$	周期
$t_{w(STROBH)}$	QEP 选通高电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$	周期
$t_{w(STROBL)}$	QEP 选通输入低电平时间	同步(1)	$2t_{c(SYSCLK)}$	周期
$t_{w(STROBL)}$	QEP 选通输入低电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$	周期

(1) GPIO GPxQSELn 异步模式不得用于 eQEP 模块输入引脚。

6.10.9.2 eQEP 开关特性

在建议运行条件下测得（除非另有说明）

参数		最小值 最大值	单位
$t_{d(CNTR)xin}$	延迟时间，外部时钟到计数器增量	$5t_{c(SYSCLK)}$	周期
$t_{d(PCS-OUT)QEP}$	延迟时间，QEP 输入边沿到位置比较同步输出	$7t_{c(SYSCLK)}$	周期

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.11 通信外设

6.11.1 UNICOMM (UART/I²C/SPI)

UNICOMM 是一种高度灵活的外设，可配置为在运行时使用 UART、SPI、I²C 控制器或 I²C 目标器件协议。在初始化期间，用户可以选择其中一个串行接口。外设在每个 UCx 实例中使用共享 16 位深 FIFO，以便更大限度地提高器件功能。可扩展外设组 (SPG) 将一个或多个 UNICOMM 实例组合在一起，以于实现模块间内部环回和 I2C 配对等特殊功能。表 6-4 介绍了每个 UNICOMM 实例上可用的外设串行接口，以及如何将这些接口分组到器件上的 SPG 组中。

表 6-4. UNICOMM (UCx) 串行接口

SPG 实例	UNICOMM 实例	支持的串行协议	可用的外设类型
SPG0 (PD1)	UC0	UART、SPI、I2C	基本 UART、基本 SPI、基本 I2C 控制器/目标
	UC1	UART、SPI、I2C	基本 UART、基本 SPI、基本 I2C 控制器/目标
	UC2	UART、LIN、I2C、SMBUS	基本+ UART、高级 I2C 控制器/目标
SPG1 (PD1)	UC3	UART、SPI、I2C	基本 UART、基本 SPI、基本 I2C 控制器/目标
	UC4	UART、SPI、I2C	基本 UART、基本 SPI、基本 I2C 控制器/目标
	UC5	UART、LIN、I2C、SMBUS	基本+ UART、高级 I2C 控制器/目标

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

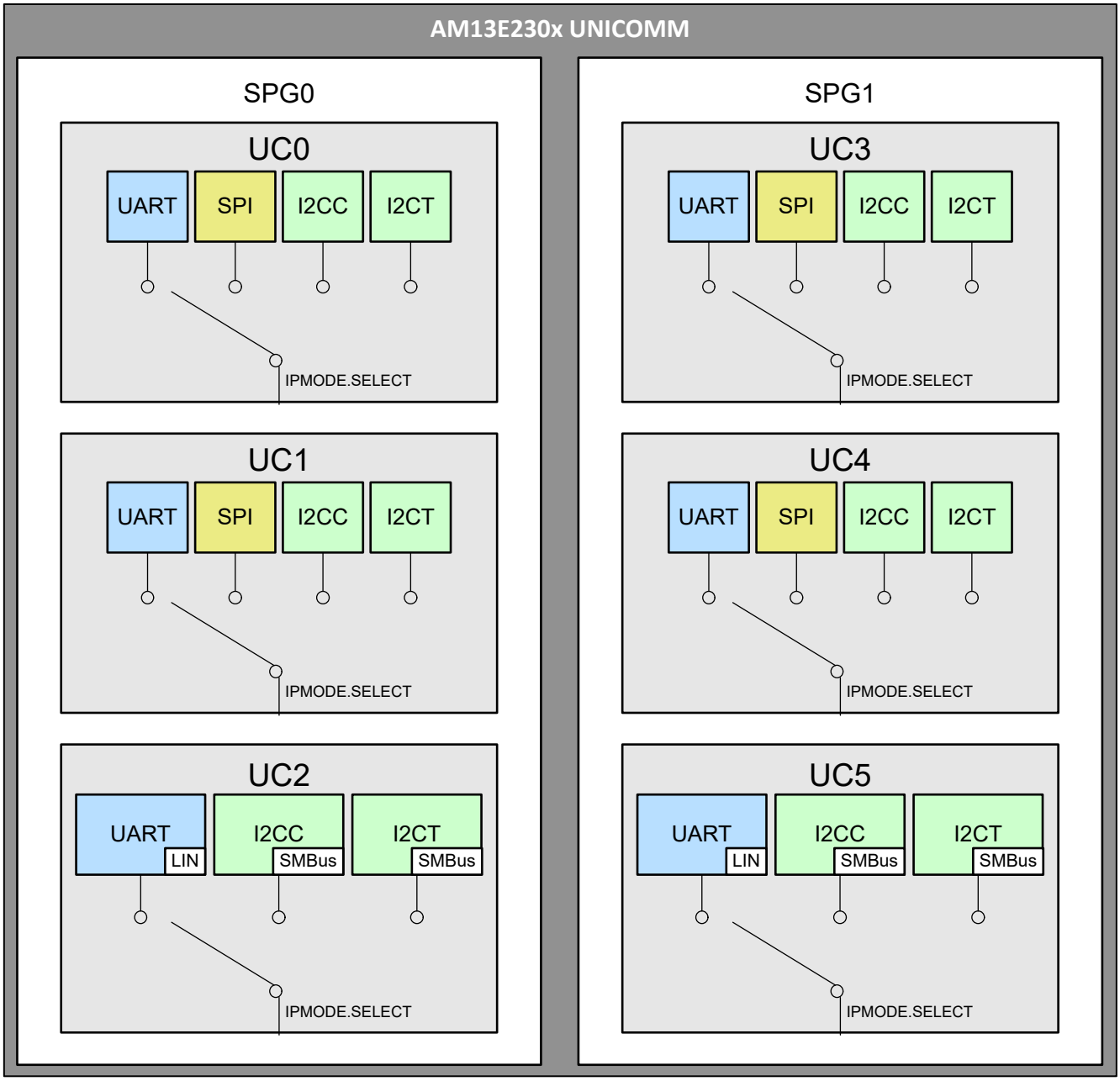


图 6-8. Unicomm 方框图

6.11.1.1 通用异步接收器/发送器 (UART)

通用异步接收器/发送器 (UART) UNICOMM 外设模式支持以下主要特性：

- 完全可编程串行接口：
  - 5、6、7 或 8 个数据位
  - 偶校验、奇校验、固定校验或无奇偶校验位生成与检测
  - 可产生 1 或 2 个停止位
  - 最低有效位或最高有效位数据最先传送和接收
  - 线路中断检测
  - 可编程波特率生成，过采样率为 16、8 或 3 倍

Copyright © 2026 Texas Instruments Incorporated

- 单独的 16 位深发送 (TX) 和接收 (RX) FIFO
- 直接存储器存取 (DMA) 支持
- 本地互连网络 (LIN) 硬件支持（基础型 + 实例）
- 发送至接收环回模式操作
- 硬件流控制 (CTS/RTS)
- RS485 流控制支持
- 空闲线路多处理器模式
- 9 位 UART 模式
- ISO7816 智能卡支持（基本实例）

有关单个 UCx 实例所支持特性的更多详细信息，请参阅表 6-5。

表 6-5. UART (UNICOMM) 功能

支持的功能	基本实例：UC0.UART，UC1.UART，UC3.UART，UC4.UART	基础型 + 实例：UC2.UART、UC5.UART
在停止和待机模式下处于运行状态	是	是
硬件流控制 (CTS/RTS)	是	是
9 位模式	是	是
LIN 模式	否	是
ISO7816 智能卡	是	否
DMA 存取/支持	是	是
内部环回支持	是	是
空闲线路多处理器模式	是	是
RS485 流控制支持模式	是	是

ADVANCE INFORMATION

ADVANCE INFORMATION

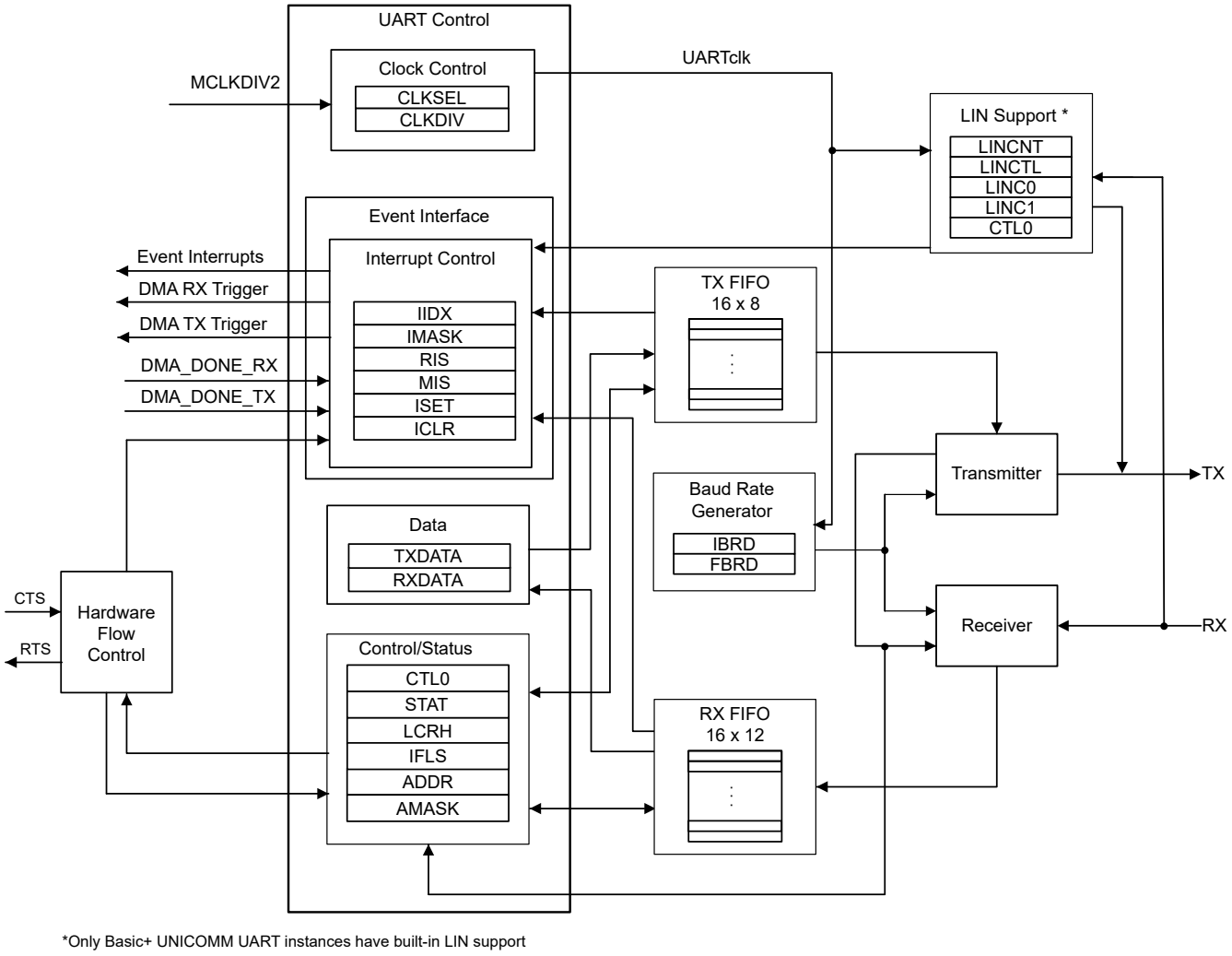


图 6-9. UART 功能方框图

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 的“UART (UNICOMM)”一章。

6.11.1.1.1 UART 时序和特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{UART}	UART 输入时钟频率	电源域 1 中的 UART			100	MHz
f_{BITCLK}	BITCLK 时钟频率（等于波特率，单位为 MBaud）	电源域 1 中的 UART			12.5	Mbps
t_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 0		6		ns
		AGFSELx = 1		14	35	ns
		AGFSELx = 2		22	60	ns
		AGFSELx = 3		35	90	ns

6.11.1.2 内部集成电路 (I2C)

内部集成电路 (I2C) UNICOMM 外设模式（I2C 控制器和 I2C 目标器件）支持以下主要特性：

- 7 位和 10 位寻址模式
- 双寻址支持

Copyright © 2026 Texas Instruments Incorporated

- 标准模式 (SM) 支持，比特率高达 100kbit/s
- 快速模式 (FM) 支持，比特率高达 400kbit/s
- 超快速模式 (FM+) 支持，比特率高达 1Mbit/s
  - 仅在开漏 IO (ODIO) 和高驱动 (HDIO) IO 上受支持
- 单独的 16 位深发送 (TX) 和接收 (RX) FIFO
- 直接存储器存取 (DMA) 支持
- SMBus 3.0 支持
  - 数据包错误检查 (PEC)
  - 超时检测
  - 增强型帧确认：手动或自动
  - 默认器件/主机/警报响应地址
  - 目标仲裁
- 模拟和数字干扰抑制

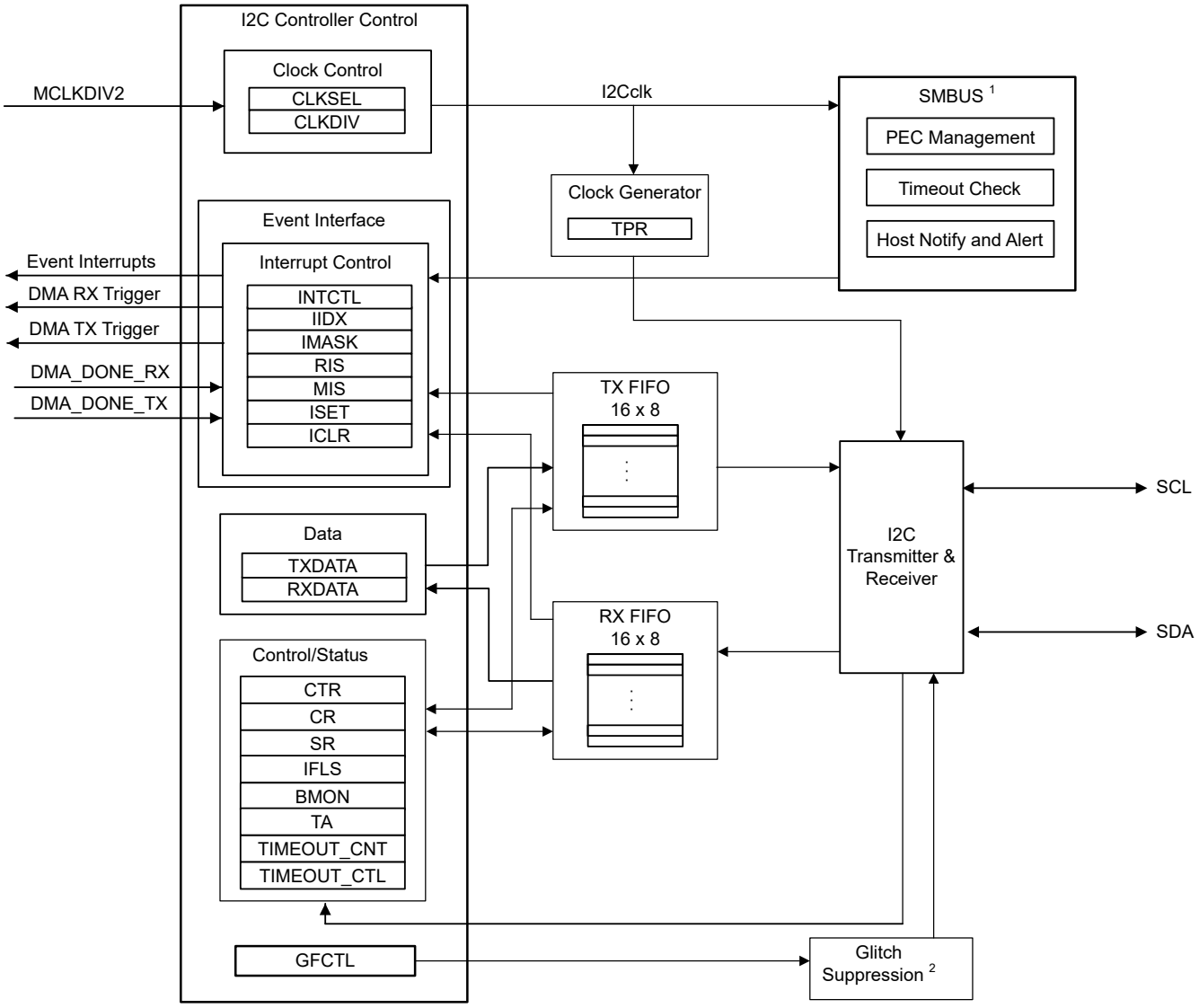
有关单个 UCx 实例和 I2C 工作模式（I2C 控制器和 I2C 目标器件）所支持特性的更多详细信息，请参阅表 6-6。

表 6-6. I2C 控制器和目标器件 (UNICOMM) 特性

支持的功能	I2C 控制器		I2C 目标	
	基本实例：UC0.I2CC、UC1.I2CC、UC3.I2CC、UC4.I2CC	高级实例：UC2.I2CC、UC5.I2CC	基本实例：UC0.I2CT、UC1.I2CT、UC3.I2CT、UC4.I2CT	高级实例：UC2.I2CT、UC5.I2CT
标准模式 (Sm) 支持	是	是	是	是
快速模式 (Fm) 支持	是	是	是	是
超快速模式 (Fm+) 支持	是	是	是	是
模拟干扰滤波	否	是	否	是
数字干扰滤波	是	否	是	否
突发模式	否	是	-	-
SMBus v3.0 支持	否	是		
双寻址	-	-	否	是

ADVANCE INFORMATION

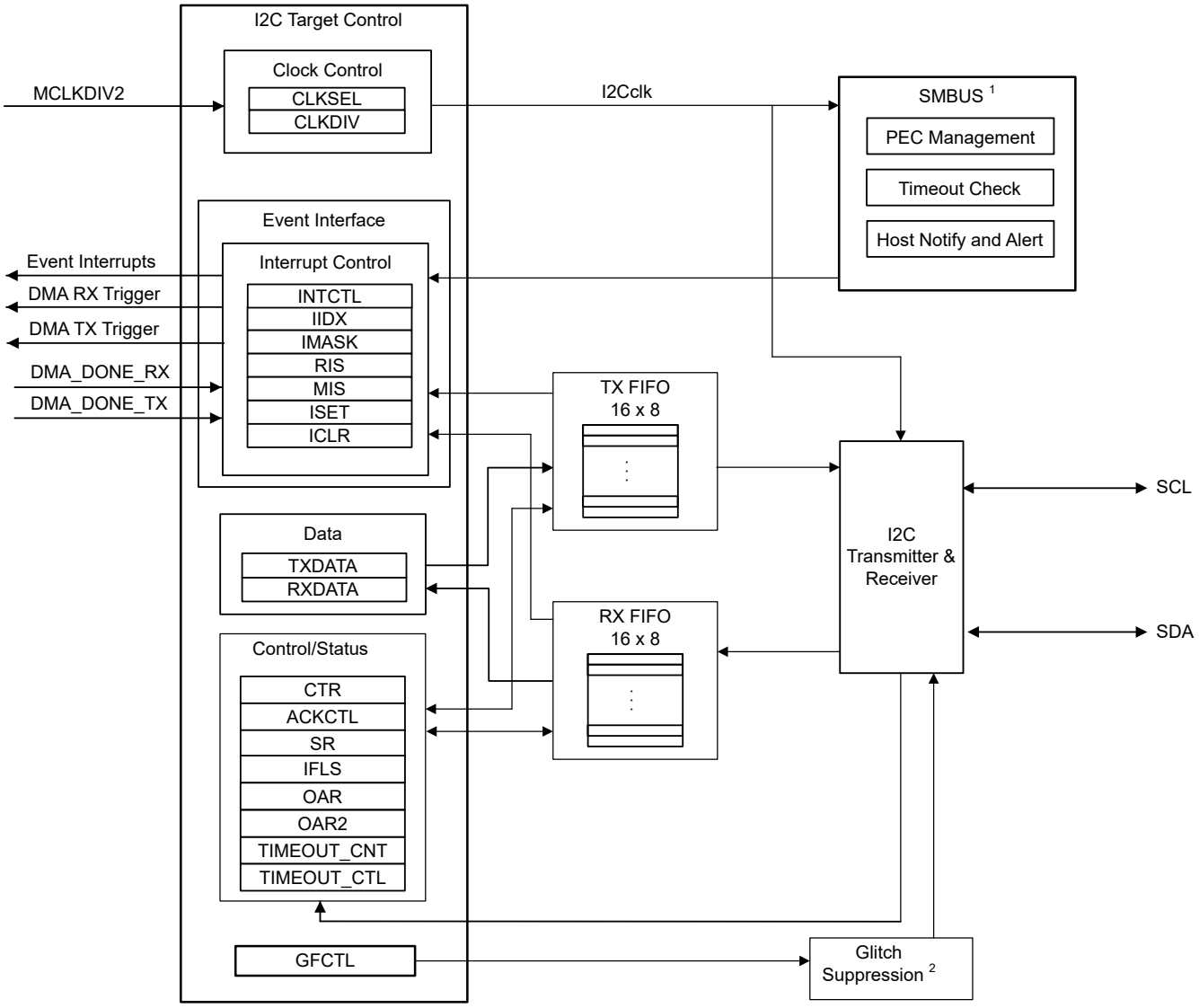
ADVANCE INFORMATION



[1] Only Advanced I2CC instances have built-in SMBUS support
[2] Basic I2CC instances have only digital glitch support and Advanced I2CC instances have only analog glitch support

图 6-10. I2C 控制器 (I2CC) 功能方框图

Copyright © 2026 Texas Instruments Incorporated



[1] Only Advanced I2CT instances have built-in SMBUS support
[2] Basic I2CT instances have only digital glitch support and Advanced I2CT instances have only analog glitch support

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“I2C (UNICOMM)”一章。

图 6-11. I2C 目标器件 (I2CT) 功能方框图

6.11.1.2.1 I2C 时序和特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	标准模式		快速模式		快速模式 +		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
f_{I2C}	I2C 输入时钟频率	电源域 1 中的 I2C，MCLK = 200MHz		100		100		100	MHz
		电源域 1 中的 I2C，MCLK = 250MHz		125		125		125	MHz
f_{SCL}	SCL 时钟频率			0.1		0.4		1	MHz
$t_{HD,STA}$	保持时间（重复）启动		4		0.6		0.26		us

ADVANCE INFORMATION

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	标准模式		快速模式		快速模式 +		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
t_{LOW}	SCL 时钟的低电平周期		4.7		1.3		0.5		us
t_{HIGH}	SCL 时钟的高电平周期		4		0.6		0.26		us
$t_{SU,STA}$	一个针对重复启动的建立时间		4.7		0.6		0.26		us
$t_{HD,DAT}$	数据保持时间		0		0		0		ns
$t_{SU,DAT}$	数据设置时间		250		100		50		ns
$t_{SU,STO}$	停止的建立时间		4		0.6		0.26		us
t_{BUF}	停止与启动状态之间的总线空闲时间		4.7		1.3		0.5		us
$t_{VD;DAT}$	数据有效时间			3.45		0.9		0.45	us
$t_{VD;ACK}$	数据有效确认时间			3.45		0.9		0.45	us

6.11.1.2.2 I2C 滤波器时序

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 0		6		ns
		AGFSELx = 1		14	35	ns
		AGFSELx = 2		22	60	ns
		AGFSELx = 3		35	90	ns

6.11.1.2.3 I²C 时序图

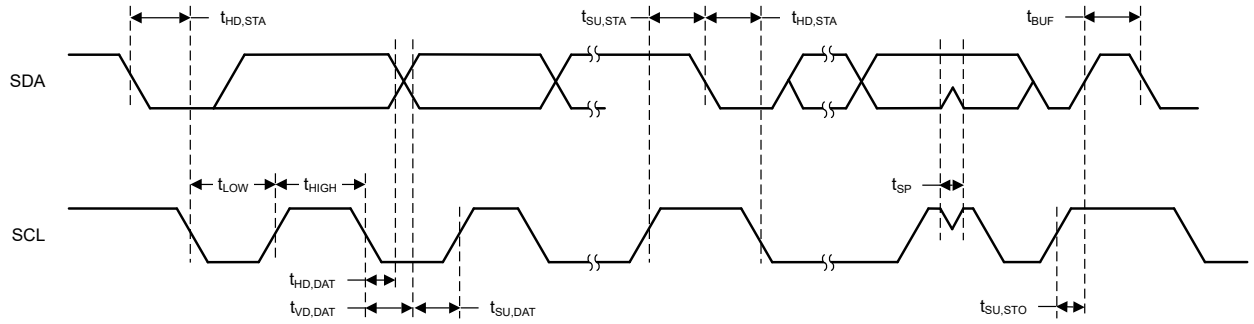


图 6-12. I2C 时序图

6.11.1.3 串行外设接口 (SPI)

串行外设接口 (SPI) UNICOMM 外设模式支持以下主要特性：

- 在控制器和外设模式下支持高达 40Mbit/s 的速率 [1]
- 控制器或外设模式
- 单独的 16 位深发送 (TX) 和接收 (RX) FIFO
- 直接存储器存取 (DMA) 支持
- 用于发送和接收的单一奇偶校验
- 可编程时钟预分频器和比特率
- 可编程数据帧大小从 4 位到 16 位（控制器模式）和 7 位到 16 位（外设模式）
- 德州仪器 (TI) 同步串行格式和 Motorola SPI 帧格式支持

[1] 仅 HSIO 引脚上的 SPI 信号支持高达 40Mbit/s 的数据速率；有关 HSIO 引脚的信息，请参阅*引脚图*一节。

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

此器件上可用的 SPI 外设模式的所有 UCx 实例（UC0.SPI、UC1.SPI、UC3.SPI 和 UC4.SPI）都支持上述所有特性。

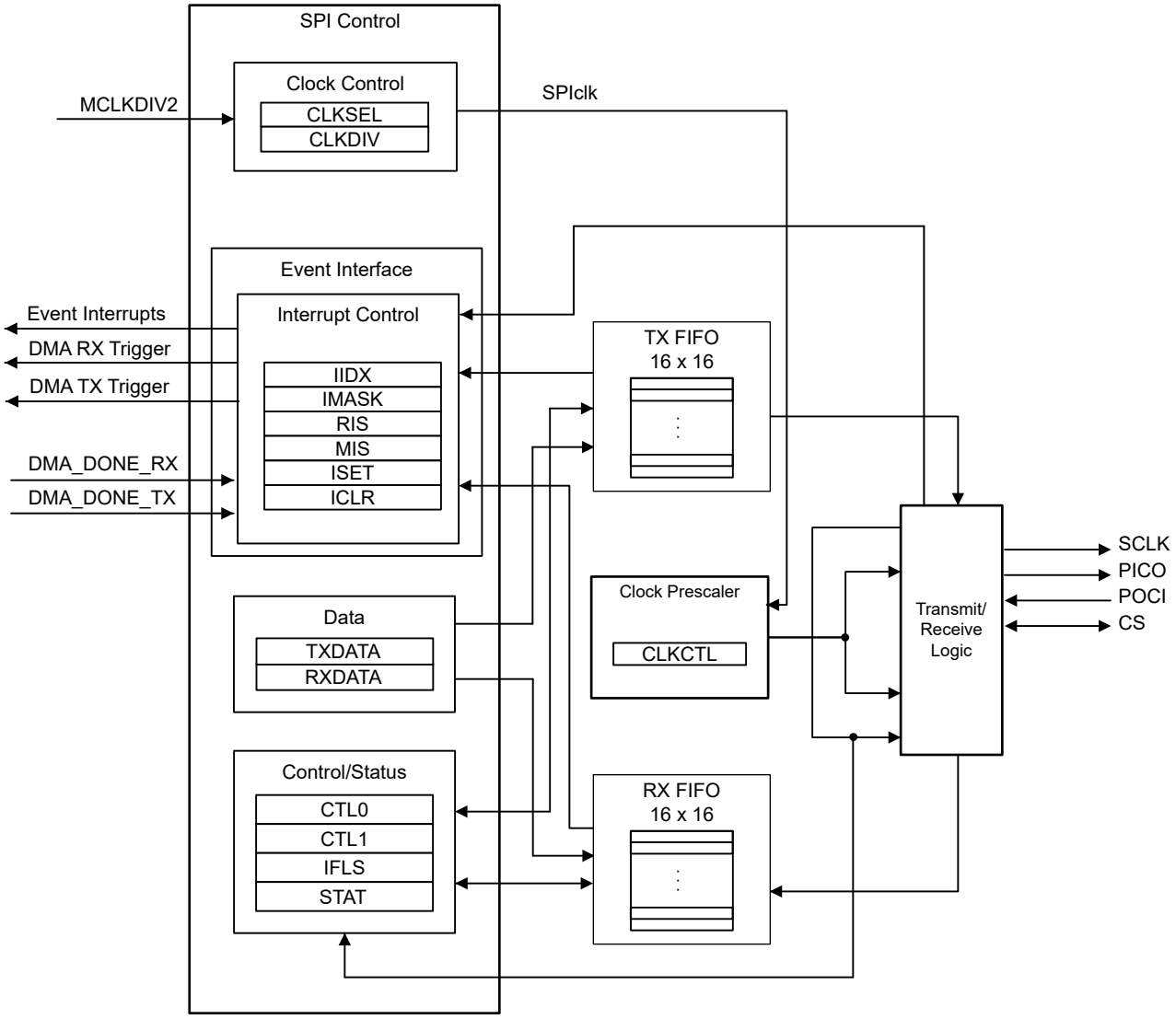


图 6-13. SPI 功能方框图

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“SPI (UNICOMM)”一章。

6.11.1.3.1 SPI 时序和特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		最小值	典型值	最大值	单位
SPI					
f_{SPI}	SPI 时钟频率，MCLK = 200MHz			25	MHz
	SPI 时钟频率，MCLK = 250MHz			31.25	MHz
DC_{SCK}	SCK 占空比	40	50	60	%
控制器					
$t_{SCLK_H/L}$	SCLK 高电平或低电平时间	(tSPI/2) - 1	tSPI/2	(tSPI/2) + 1	ns

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		最小值	典型值	最大值	单位
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟	1 个 SPI 时钟 - 3	1 个 SPI 时钟		ns
		1/2 个 SPI 时钟 - 3	1/2 个 SPI 时钟		ns
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效	1 个 SPI 时钟 - 3	1 个 SPI 时钟		ns
$t_{CS.ACC}$	CS 访问时间，CS 有效到 PICO 数据输出		1/2 个 SPI 时钟	1/2 个 SPI 时钟 + 3	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 PICO 高阻抗		1 个 SPI 时钟	1 个 SPI 时钟 + 3	ns
$t_{SU.CI}$	POCI 输入数据设置时间(1)	1			ns
$t_{HD.CI}$	POCI 输入数据保持时间	20			ns
$t_{SU.CI}$	POCI 输入数据设置时间(1)	18			ns
$t_{HD.CI}$	POCI 输入数据保持时间	0			ns
$t_{VALID.CO}$	PICO 输出数据有效时间(2)			3	ns
$t_{HD.CO}$	PICO 输出数据保持时间(3)	-3			ns
外设					
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟	19			ns
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效	1			ns
$t_{CS.ACC}$	CS 访问时间，CS 有效到 POCI 数据输出			25	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 POCI 高阻抗			39	ns
$t_{SU.PI}$	PICO 输入数据设置时间	7			ns
$t_{HD.PI}$	PICO 输入数据保持时间	0			ns
$t_{VALID.PO}$	POCI 输出数据有效时间(2)			19	ns
$t_{HD.PO}$	POCI 输出数据保持时间(3)	3			ns

(1) 启用延迟采样功能后，POCI 输入数据设置时间可得到完全补偿。
(2) 指定输出更改 SCLK 时钟边沿后将下一个有效数据驱动到输出所需的时间。
(3) 指定输出更改 SCLK 脉冲边沿后输出上数据保持有效的时长。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.11.1.3.2 SPI 时序图

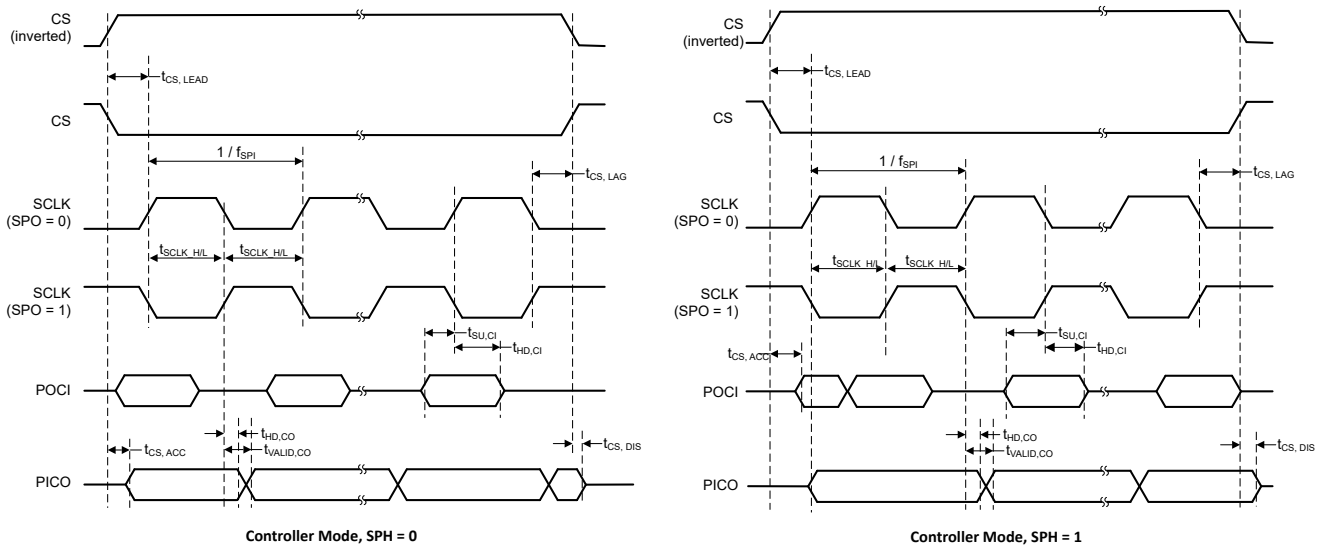


图 6-14. SPI 时序图 - 控制器模式

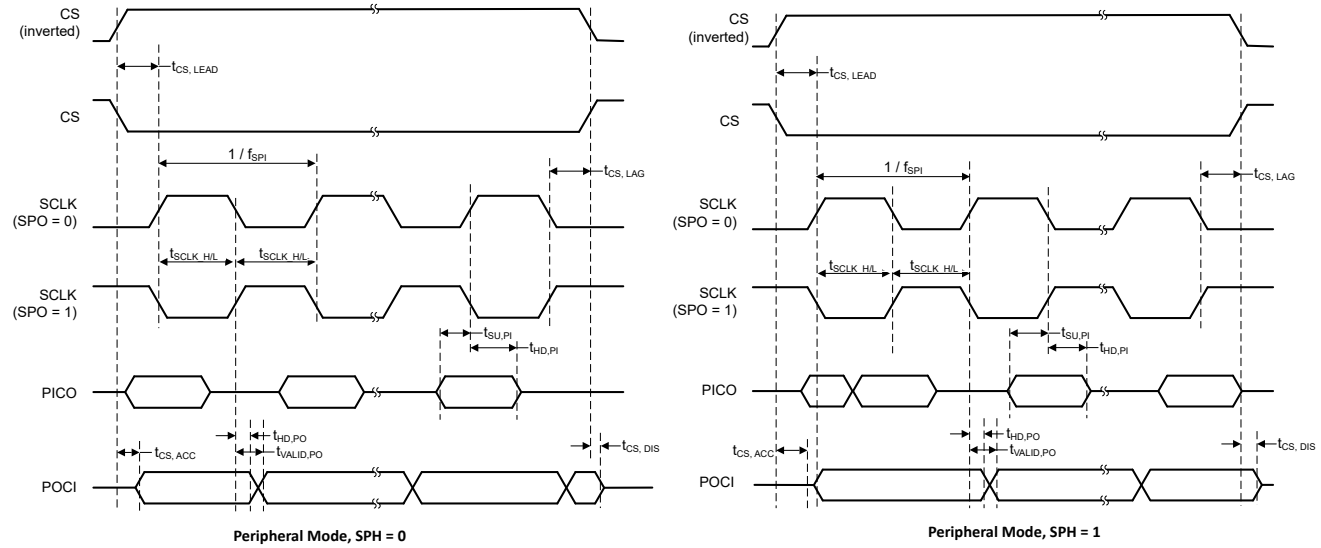


图 6-15. SPI 时序图 - 外设模式

6.11.2 模块化控制器局域网 (MCAN)

模块化控制器局域网 (MCAN) 控制器可实现与 CAN2.0A、CAN2.0B 或 CAN-FD 总线的通信，并且符合 ISO 11898-1:2015 标准，最高支持 1Mbps 标称比特率和 8Mbps 数据比特率。CAN-FD 外设的主要特性包括：

- 完全支持 64 字节 CAN-FD 帧
- 具有 ECC 的专用 1KB 消息 SRAM
- 可配置的发送 FIFO、发送队列和事件 FIFO（最多 32 个元素）
- 多达 32 个专用发送缓冲器和 64 个专用接收缓冲器
- 两个可配置的接收 FIFO（每个 FIFO 最多 64 个元素）
- 多达 128 个滤波器元素
- 2 条中断线路
- 断电和唤醒支持
- 时间戳计数器

ADVANCE INFORMATION

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“模块化控制器局域网 (MCAN)”一章。

6.11.2.1 CAN 时序和特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{CANCLK}	CAN 输入时钟频率	MCLK=250MHz			125	MHZ
		MCLK=200MHz			100	
f_{BAUD}	CAN 波特率				8	Mbps

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.12 外设接口 (EPI)

外部外设接口 (EPI) 是一种用于连接外部外设或存储器的高速并行总线。该模块具有多种工作模式，可无缝连接到多种类型的外部器件。EPI 类似于标准微处理器地址/数据总线，不同之处在于它通常必须仅连接到一种类型的外部器件。增强功能包括 DMA 支持、时钟控制和外部 FIFO 缓冲器支持。

该 EPI 具有以下特性：

- 8/16/32 位专用并行总线，用于连接外部外设和存储器
- 存储器接口支持连续存储存取，不受数据总线宽度的影响，从而能够直接从 SDRAM、SRAM 和闪存存储器执行代码
- 阻塞和非阻塞读取
- 通过使用内部写入 FIFO 将处理器与时序详细信息分开
- 用直接存储器存取 (DMA) 控制器进行的高效传输
  - 独立的读取和写入通道
  - 由内部非阻塞读取 FIFO (NBRFIFO) 上的可编程电平置为有效的读取通道请求
  - 由内部写入 FIFO (WFIFO) 上的空置置为有效的写入通道请求

EPI 支持三种主要功能模式：同步动态随机存取存储器 (SDRAM)、传统主机总线模式和通用模式。EPI 模块还提供定制 GPIO；但是，与常规 GPIO 不同，EPI 模块使用 FIFO 的方式与通信机制相同，并使用时钟进行速度控制。

- 同步动态随机存取存储器 (SDRAM) 模式
  - 支持 x16（单数据速率）SDRAM，最大时钟频率 50MHz
  - 支持高达 64MB（512 兆位）的低成本 SDRAM
  - 包括对所有存储体/行的自动刷新和存取
  - 包括睡眠/待机模式，以使内容保持活动状态且功耗极低
  - 多路复用地址/数据接口，以减少引脚数
- 主机总线模式
  - 传统的 x8 和 x16 MCU 总线接口功能
  - 器件兼容性选项与 PIC、ATmega、8051 等类似
  - 存取 SRAM、NOR 闪存存储器和其他器件，在非多路复用模式下寻址高达 1MB，在多路复用模式下寻址高达 256MB（主机总线 16 模式下为 512MB 且不使用字节选择）
  - 支持多路复用和多路信号分离的地址和数据
  - 存取支持非地址 FIFO x8 和 x16 接口型号的各种器件，并支持外部 FIFO (XFIFO) 空信号和全信号
  - 由速度控制，带有写入和读取数据等待状态计数器
  - 支持主机总线的读取/写入突发模式
  - 多种芯片选择模式，包括单芯片、双芯片和四芯片选择，带有和不带 ALE
  - 提供外部 iRDY 信号，用于读取和写入停顿功能
  - 手动芯片使能（或使用额外地址引脚）
- 通用模式
  - 宽并行接口，可实现与 CPLD 和 FPGA 的快速通信
  - 32 位数据宽度
  - 125MB/秒 数据速率
  - 4 位至 20 位可选“地址”大小
  - 可选时钟输出、读取/写入选通、成帧（使用基于计数器的大小）和时钟使能输入
- 通用并行 GPIO 模式
  - 1 至 32 位采用 FIFO 的速度控制
  - 可用于定制外设或数字数据采集和执行器控制

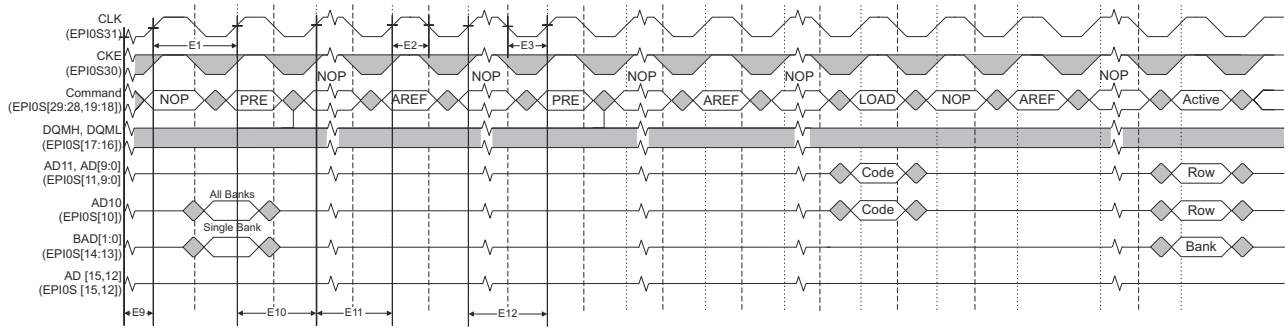
ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.12.1 EPI SDRAM 接口开关特性

编号	参数		最小值	典型值	最大值	单位
编号	参数		最小值	典型值	最大值	单位
E1	$t_{c(CK)}$	周期时间，SDRAM 时钟	19	20	21	ns
E2	$t_{w(CKH)}$	脉冲持续时间，SDRAM 时钟高电平	9	10	11	ns
E3	$t_{w(CKL)}$	脉冲持续时间，SDRAM 时钟低电平	9	10	11	ns
E4	$t_{d(CK-OV)}$	延迟时间，时钟到输出有效	-5		5	ns
E5	$t_{d(CK-OIV)}$	延迟时间，时钟到输出无效	-5		5	ns
E6	$t_{d(CK-OZ)}$	延迟时间，时钟到输出高阻抗	-5		5	ns
E7	$t_{su(AD-CK)}$	建立时间，时钟前的输入	12			ns
E8	$t_{h(CK-AD)}$	保持时间，时钟后的输入	0			ns
E9	t_{PU}	上电时间	100			µs
E10	t_{pc}	预充电时间，所有存储体	20			ns
E11	t_{rf}	自动刷新	66			ns
E12	t_{MRD}	对模式寄存器进行编程	40			ns

6.12.2 EPI SDRAM 时序示意图



A. 如果 $\overline{CS}$ 在时钟高电平期间处于高电平，则所有施加的命令都为 NOP。
B. 如果需要，可以在自动刷新周期之前加载模式寄存器。
C. JEDEC 和 PC100 指定三个时钟。
D. 发出命令后，可确保输出为高阻态。

图 6-16. SDRAM 初始化和加载模式寄存器时序

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

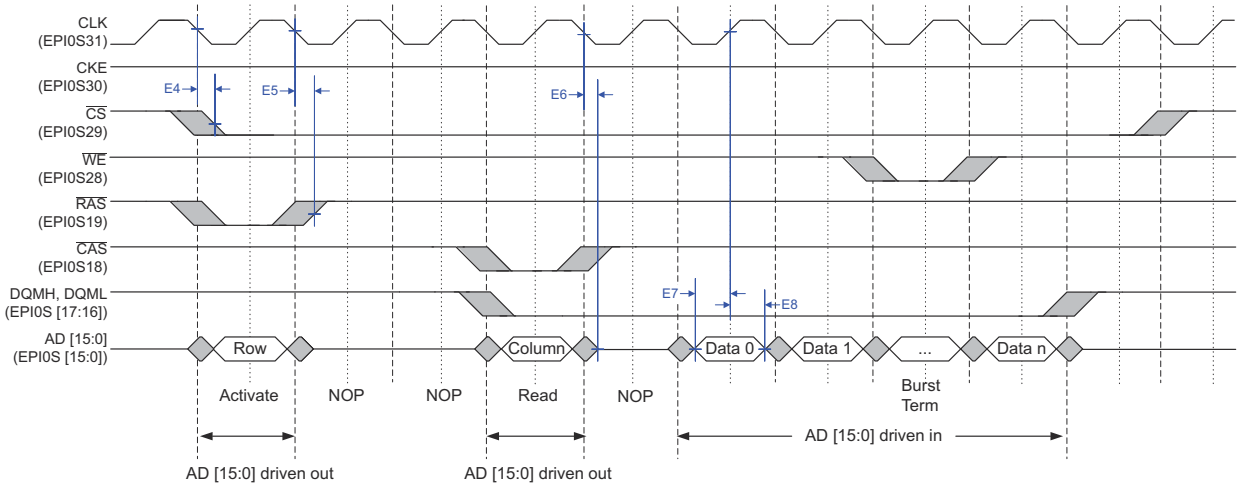


图 6-17. SDRAM 读取时序

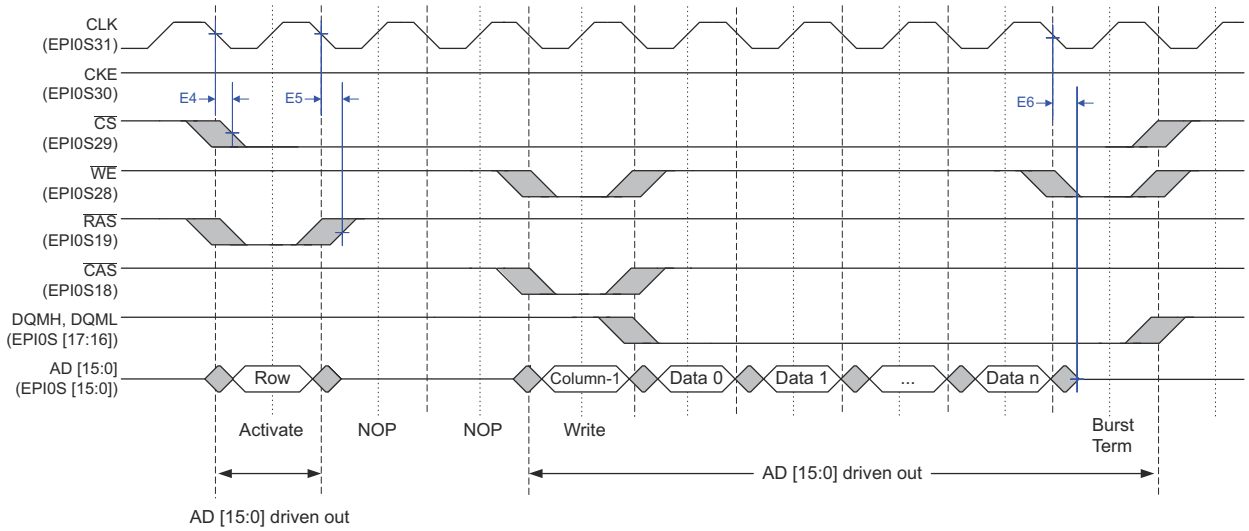


图 6-18. SDRAM 写入时序

6.12.3 EPI 主机总线 8 和主机总线 16 接口开关特性

编号	参数		最小值	典型值	最大值	单位
E16	td(WR-WDATAV)	延迟时间，WR 到写入数据有效			5	ns
E17	td(WRIV-DATA)	延迟时间，WR 无效到数据	2*E - 2	2*E		ns
E18	td(CS-OV)	延迟时间，CS 到输出有效	-5		5	ns
E19	td(CS-OIV)	延迟时间，CS 到输出无效	-5		5	ns
E20	tw(STL)	脉冲持续时间，WR/ RD 选通低电平	2*E - 2	2*E		ns
E22	tw(ALEH)	脉冲持续时间，ALE 高电平	1*E - 2	1*E		ns
E23	tw(CSL)	脉冲持续时间，CS 低电平	4*E - 2	4*E		ns
E24	td(ALE-ST)	延迟时间，ALE 上升到 WR/ RD 选通下降	2*E - 2	2*E		ns

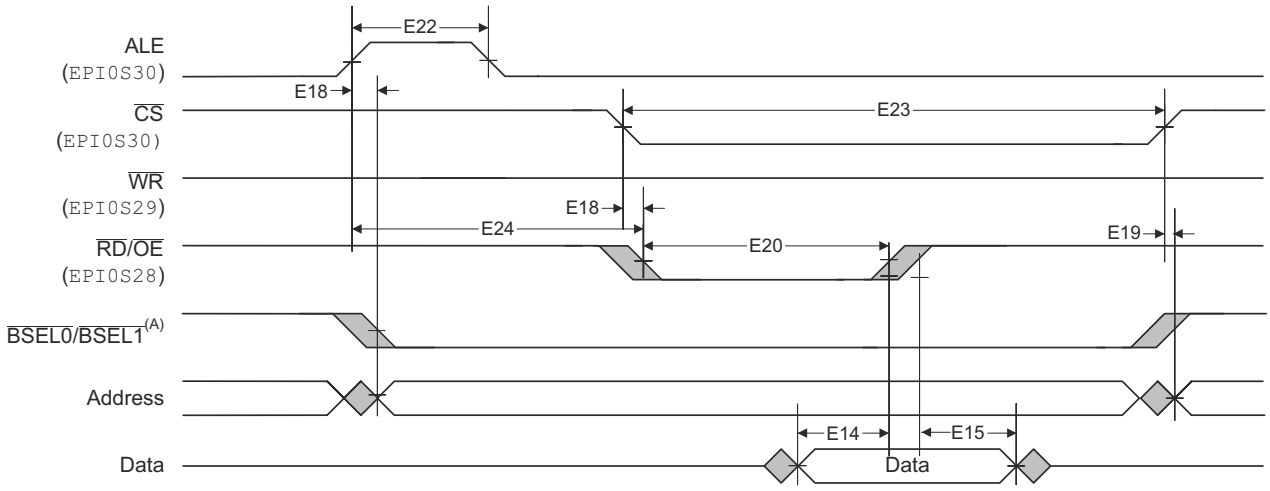
ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.12.4 EPI 主机总线 8 和主机总线 16 接口时序要求

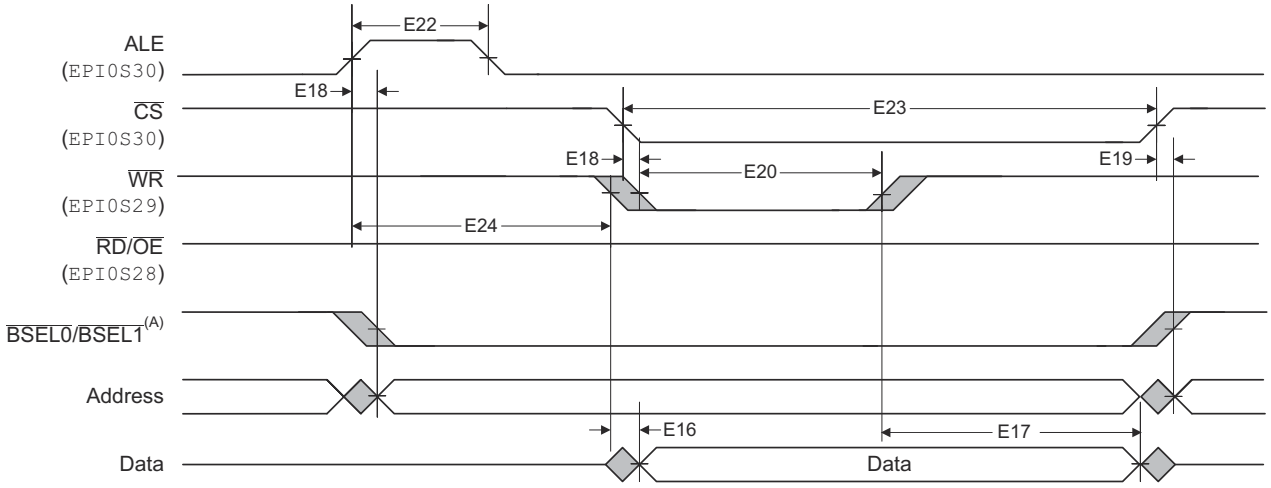
否	参数		最小值	最大值	单位
E14	tsu(RDATA)	建立时间，读取数据	12		ns
E15	th(RDATA)	保持时间，读取数据	0		ns

6.12.5 EPI 主机总线 8/16 模式时序示意图



A. BSEL0 和 BSEL1 仅在主机总线 16 模式下可用。

图 6-19. 主机总线 8/16 模式读取时序



A. BSEL0 和 BSEL1 仅在主机总线 16 模式下可用。

图 6-20. 主机总线 8/16 模式写入时序

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

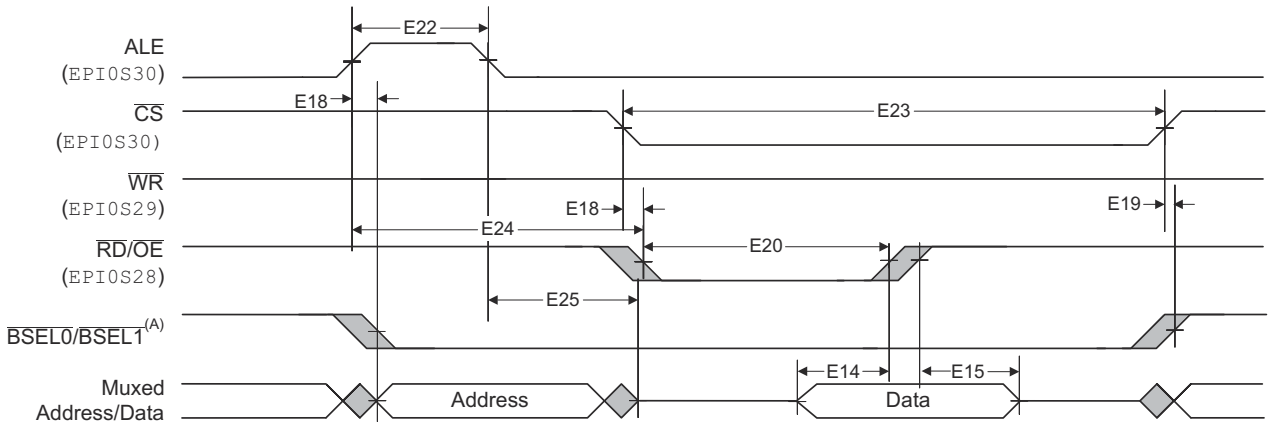


图 6-21. 主机总线 8/16 模式多路复用读取时序

6.12.6 EPI 通用接口切换特性

编号	参数		最小值	最大值	单位
E26	tw(CKH)	脉冲持续时间，通用时钟高电平	10		ns
E27	tw(CKL)	脉冲持续时间，通用时钟低电平	10		ns
E30	td(CK-OV)	延迟时间，时钟下降沿到输出有效	-5	5	ns
E31	td(CK-OIV)	延迟时间，时钟下降沿到输出无效	-5	5	ns
E33	tc(CK)	周期时间，通用时钟	20		ns

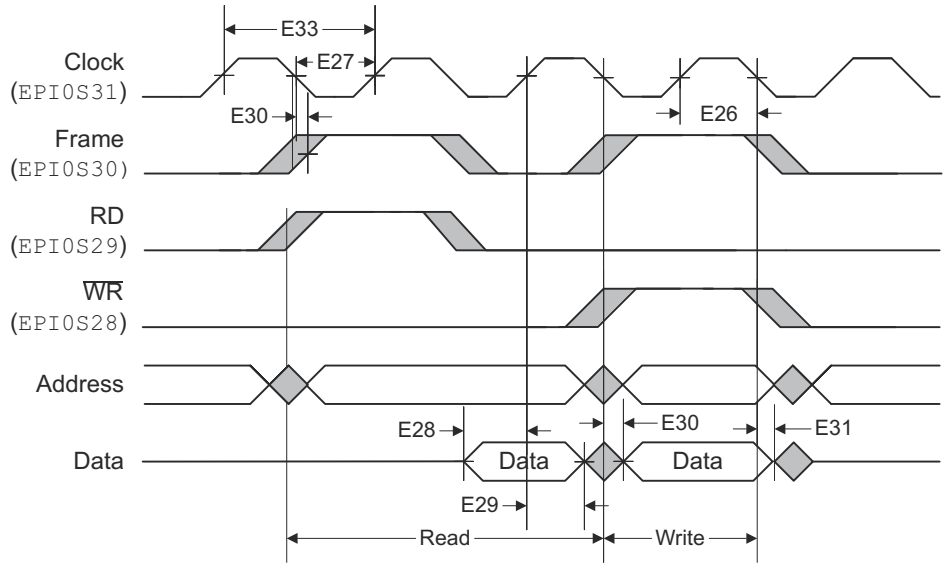
ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.12.7 EPI 通用接口时序要求

编号	参数		最小值	最大值	单位
E28	tsu(IN-CK)	建立时间，时钟上升沿之前的输入信号	12		ns
E29	th(CK-IN)	保持时间，时钟上升沿之后的输入信号	0		ns
E32	tsu(IRDY-CK)	建立时间，时钟下降沿之前 iRDY 置为有效或置为无效	12		ns

6.12.8 EPI 通用模式时序示意图



A. 该图说明了 FRM50 位已清除、FRMCNT 字段为 0x0、RD2CYC 位已清除以及 WR2CYC 位已清除时的访问。

图 6-22. 通用模式读取和写入时序

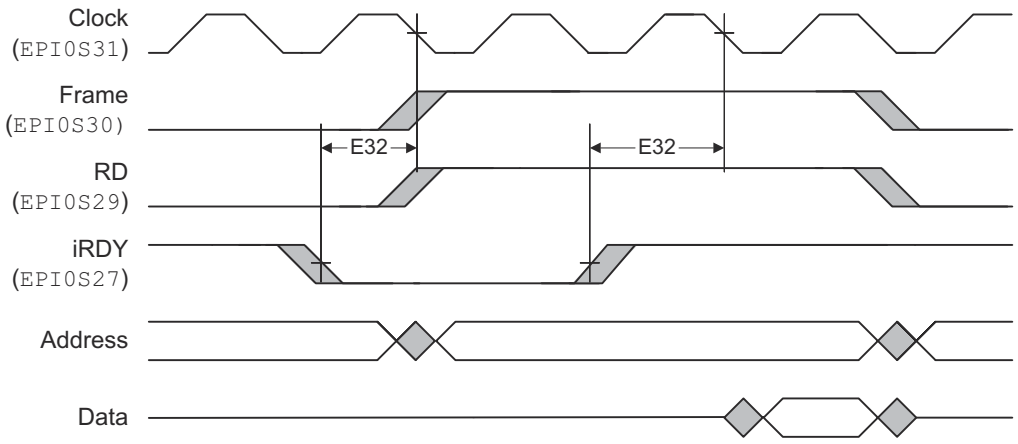


图 6-23. 通用模式 iRDY 时序

6.13 仿真和调试

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6.13.1 SWD 时序

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SWD}	SWD 频率				10	MHz
t_{setup}	SWDIO 设置时间		1.5			ns
t_{hold}	SWDIO 保持时间		1.6			ns
t_{ovalid}	SWDIO 输出有效时间				15.5	ns
t_{ohold}	SWDIO 输出保持时间		5			ns

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

7 详细说明

7.1 概述

AM13E230x 系列微控制器 (MCU) 是成本优化型 32 位器件，专为电机控制等复杂实时控制应用打造。AM13E230x MCU 包含运行频率高达 200MHz 或 250MHz 的高性能 Arm® Cortex®-M33 内核，该内核通过自定义数据路径扩展 (CDE) 集成了用于三角函数运算的专有数学加速器 (TMU)；结合 TinyEngineTM 神经网络处理单元 (NPU) 人工智能 (AI) 引擎，可实现电机控制和 AI 模型同时执行。其丰富的模拟集成可提供业界领先的速度、精度并降低系统成本。AM13E230x MCU 上提供的数字外设专为电机控制而设计，包括针对电器和工业电机驱动终端设备定制的通信接口。

AM13E230x 系列微控制器 (MCU) 提供具有内置纠错码 (ECC) 且高达 512KB 的嵌入式闪存程序存储器（2 个 256KB 存储体）以及具有硬件奇偶校验且高达 128KB 的 SRAM（4 个 32KB 存储体）。

AM13E230x 系列微控制器 (MCU) 提供各种存储器、外设和封装配置选项，使客户能够找到满足其特定项目需求的、更合适的解决方案。AM13E230x MCU 平台将 Arm® Cortex®-M33 平台与低功耗整体系统架构相结合，使系统设计人员能够在降低能耗的同时提高性能。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

7.2 存储器

7.2.1 存储器映射

表 7-1. 存储器映射

存储器	尺寸	起始地址	结束地址	ECC/奇偶校验	访问保护	安全性
闪存组 0	256K x 16	0x0000 0000	0x0003 FFFF	ECC	有	有 (2)
闪存组 1	256K x 16	0x0004 0000	0x0007 FFFF	ECC	有	有 (2)
ROM(1)	48K x 16	0x0100 0000	0x0100 BFFF	奇偶校验	否	否
SRAM0	32K x 16	0x2000 0000	0x2000 7FFF	奇偶校验	有	有(2)
SRAM1	32K x 16	0x2000 8000	0x2000 FFFF	奇偶校验	有	有 (2)
SRAM2	32K x 16	0x2001 0000	0x2001 7FFF	奇偶校验	有	有 (2)
SRAM3	32K x 16	0x2001 8000	0x2001 FFFF	奇偶校验	有	有 (2)

(1) ROM 仅供 TI 内部使用。
(2) 基于全局安全控制器 (GSC) 的安全保护。

7.2.2 外设寄存器内存映射

表 7-2. 外设寄存器内存映射

结构	DriverLib 名称	基址
MCLK/2 域		
EPI_REGS_GPCFG、 EPI_REGS_SDRAMCFG、 EPI_REGS_HB8CFG、 EPI_REGS_HB16CFG	EPI0_BASE、 EPI0SDRAM_BASE、 PI0HB8_BASE、 EPI0HB16_BASE	0x4001_A000
PGA_REGS	PGA0_BASE	0x400F_C000
PGA_REGS	PGA1_BASE	0x400F_D000
PGA_REGS	PGA2_BASE	0x400F_E000
MCAN_REGS	MCAN0_BASE	0x4011_0000
TIMG4_REGS	TIMG4_BASE	0x4018_0000
TIMG12_REGS	TIMG12_BASE	0x4018_8000
AES_REGS	AES_BASE	0x401B_0000
CRCP_REGS	CRC_BASE	0x401B_2000
KEYSTORE_REGS	KEYSTORE_BASE	0x401B_6000
UNICOMMUART_REGS	UC0_UART_BASE	0x4060_0000
UNICOMMUART_REGS	UC1_UART_BASE	0x4060_1000
UNICOMMUART_REGS	UC2_UART_BASE	0x4060_2000
UNICOMMI2CC_REGS	UC0_I2CC_BASE	0x4060_8000
UNICOMMI2CC_REGS	UC1_I2CC_BASE	0x4060_9000
UNICOMMI2CC_REGS	UC2_I2CC_BASE	0x4060_A000
UNICOMMI2CT_REGS	UC0_I2CT_BASE	0x4061_0000
UNICOMMI2CT_REGS	UC1_I2CT_BASE	0x4061_1000
UNICOMMI2CT_REGS	UC2_I2CT_BASE	0x4061_2000
UNICOMMSPI_REGS	UC0_SPI_BASE	0x4061_8000
UNICOMMSPI_REGS	UC1_SPI_BASE	0x4061_9000
UNICOMM_REGS	UNICOMM0_BASE	0x4063_0000
UNICOMM_REGS	UNICOMM1_BASE	0x4063_2000
UNICOMM_REGS	UNICOMM2_BASE	0x4063_4000
SPG_REGS	SPG0_BASE	0x4063_F000
UNICOMMUART_REGS	UC3_UART_BASE	0x4064_0000
UNICOMMUART_REGS	UC4_UART_BASE	0x4064_1000
UNICOMMUART_REGS	UC5_UART_BASE	0x4064_2000
UNICOMMI2CC_REGS	UC3_I2CC_BASE	0x4064_8000

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 7-2. 外设寄存器内存映射（续）

结构	DriverLib 名称	基址
UNICOMMI2CC_REGS	UC4_I2CC_BASE	0x4064_9000
UNICOMMI2CC_REGS	UC5_I2CC_BASE	0x4064_A000
UNICOMMI2CT_REGS	UC3_I2CT_BASE	0x4065_0000
UNICOMMI2CT_REGS	UC4_I2CT_BASE	0x4065_1000
UNICOMMI2CT_REGS	UC5_I2CT_BASE	0x4065_2000
UNICOMMSPI_REGS	UC3_SPI_BASE	0x4065_8000
UNICOMMSPI_REGS	UC4_SPI_BASE	0x4065_9000
UNICOMM_REGS	UNICOMM3_BASE	0x4067_0000
UNICOMM_REGS	UNICOMM4_BASE	0x4067_2000
UNICOMM_REGS	UNICOMM5_BASE	0x4067_4000
SPG_REGS	SPG1_BASE	0x4067_F000
MCLK/1 域		
ADC_LITE_REGS	ADC0_BASE	0x4000_0000
ADC_LITE_REGS	ADC1_BASE	0x4000_2000
ADC_LITE_REGS	ADC2_BASE	0x4000_4000
ADC_LITE_RESULT_REGS	ADC0RESULT_BASE	0x4000_A000
ADC_LITE_RESULT_REGS	ADC1RESULT_BASE	0x4000_B000
ADC_LITE_RESULT_REGS	ADC2RESULT_BASE	0x4000_C000
MCPWM_6CH_REGS	MCPWM0_BASE	0x4001_0000
MCPWM_6CH_REGS	MCPWM1_BASE	0x4001_1000
MCPWM_6CH_REGS	MCPWM2_BASE	0x4001_2000
MCPWM_6CH_REGS	MCPWM3_BASE	0x4001_3000
MCPWM_6CH_REGS	MCPWM4_BASE	0x4001_4000
DMA_REGS	DMA0_BASE	0x4002_0000
FLASH_CTRL_REGS	FLASH_BASE	0x4002_8000
MEM_CFG_REGS	MEMCFG_BASE	0x4002_A000
EAM_REGS	EAM_BASE	0x4002_C000
ECAP_REGS	ECAP0_BASE	0x4044_0000
ECAP_REGS	ECAP1_BASE	0x4044_1000
EQEP_REGS	EQEP0_BASE	0x4044_8000
EQEP_REGS	EQEP1_BASE	0x4044_9000
EQEP_REGS	EQEP2_BASE	0x4044_A000
CMPSS_LITE_REGS	CMPSS0_BASE	0x4046_0000
CMPSS_LITE_REGS	CMPSS1_BASE	0x4046_1000
CMPSS_LITE_REGS	CMPSS2_BASE	0x4046_2000
CMPSS_LITE_REGS	CMPSS3_BASE	0x4046_3000
INPUT_XBAR_REGS	INPUTXBAR_BASE	0x4046_8000
EPWM_XBAR_REGS	PWMXBAR_BASE	0x4046_9000
OUTPUTXBAR_REGS	OUTPUTXBAR_BASE	0x4046_A000
SYNC_SOC_REGS	SYNC_BASE	0x4046_B000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR0_FLAGS_BASE	0x4047_0000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR1_FLAGS_BASE	0x4047_1000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR2_FLAGS_BASE	0x4047_2000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR3_FLAGS_BASE	0x4047_3000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR4_FLAGS_BASE	0x4047_4000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR5_FLAGS_BASE	0x4047_5000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR6_FLAGS_BASE	0x4047_6000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR7_FLAGS_BASE	0x4047_7000
INPUT_FLAG_XBAR_REGS	INPUTXBAR_FLAGS_BASE	0x4049_0000

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 7-2. 外设寄存器内存映射（续）

结构	DriverLib 名称	基址
电源域 0（常开）		
SYSCTL_REGS	SYSCTL_BASE	0x400A_F000
DEBUGSS_REGS	DEBUGSS_BASE	0x400C_7000
IOMUX_REGS	IOMUX_BASE	0x400C_C000
WWDT_REGS	WWDT_BASE	0x400D_0000
GPIO_REGS	GPIO0_BASE	0x400F_0000
GPIO_REGS	GPIO1_BASE	0x400F_2000
GPIO_REGS	GPIO2_BASE	0x400F_4000
GPIO_REGS	GPIO3_BASE	0x400F_6000
MCLK/4 域		
NVMNW_REGS	NVMNW_BASE	0x4004_2000
GSC_REGS	GSC_BASE	0x4004_6000

7.2.3 静态 RAM

CPU 子系统有一个配备硬件奇偶校验功能的专用静态 RAM 块，其 SRAM 高达 128KB。

7.2.4 闪存存储器

AM13E230x 微控制器上两个各为 256KB 的闪存存储体。每个闪存存储体由 2KB 的物理扇区组成。对闪存进行编程的代码应在 RAM 之外执行，在进行擦除或编程操作时，不应以任何形式存取闪存存储体。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

7.3 标识

所有器件都包含一个存储器映射**出厂区域**，该区域提供描述器件功能的只读数据以及任何出厂提供的修整信息，供应用软件使用。有关更多信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的*出厂常量*一章。

表 7-3 列出了 DEVICEID 寄存器，其地址为 0x60111004，PARTNUM 为位 12 至 27，MANUFACTURER 为位 1 至 11。

表 7-3. DEVICEID 寄存器

器件	PARTNUM	制造商
AM13E23019	0x0BBE	0x17
AM13E23018		
AM13E23017		

表 7-4 列出了 USERID 寄存器，其地址为 0x60111008，PART 为位 0 至 15，VARIANT 为位 16 至 23。

表 7-4. USERID 寄存器

OPN	USERID.PART	USERID.VARIANT
AM13E23019GTPDTR	0x5377	0x01
AM13E23019GTPZR	0x5377	0x02
AM13E23019GTPNR	0x5377	0x03
AM13E23019GTPMR	0x5377	0x04
AM13E23019GTPTR	0x5377	0x05
AM13E23019GTRGZR	0x5377	0x06
AM13E23019HTPZR	0x5377	0x07
AM13E23019HTPMR	0x5377	0x08
AM13E23018GTPDTR	0x6174	0x09
AM13E23018GTPZR	0x6174	0x0A
AM13E23018GTPNR	0x6174	0x0B
AM13E23018GTPMR	0x6174	0x0C
AM13E23018GTPTR	0x6174	0x0D
AM13E23018GTRGZR	0x6174	0x0E
AM13E23018HTPZR	0x6174	0x0F
AM13E23018HTPMR	0x6174	0x10
AM13E23017GTPDTR	0x6879	0x11
AM13E23017GTPZR	0x6879	0x12
AM13E23017GTPNR	0x6879	0x13
AM13E23017GTPMR	0x6879	0x14

7.4 Arm® Cortex®-M33 CPU

Arm® Cortex®-M33 CPU 是一款 32 位处理器，非常适合需要高效安全性或数字信号控制的嵌入式应用。此 CPU 内核具备支持此类嵌入式应用的特性，包括存储器保护单元、浮点单元、自定义数据路径指令以及用于指令跟踪功能的微跟踪缓冲器。

Copyright © 2026 Texas Instruments Incorporated

7.4.1 三角函数运算单元 (TMU)

三角函数运算单元 (TMU) 利用指令来加快表 7-5 中列出的常见三角函数和算术运算，从而扩展了 Arm® Cortex®-M33 CPU 的功能。

表 7-5. TMU 支持的指令

指令	说明
SINPUF32	返回输入值的正弦
COSPUF32	返回输入值的余弦
ATANPUF32	返回输入值的正切
DIVF32	返回两个输入值的 DIV 值
QUADF32	返回 X 和 Y 输入的象限值和比率，都以标幺值形式提供
SQRTF32	返回输入值的平方根
IEXP2F32	返回输入值的反指数
LOG2F32	返回输入值以 2 为底的对数
ISQRTF32	返回输入值的平方根倒数
RSCTFLG	读取/设置/清除 TMU CDE 内维护的 LUF 和 LVF 标志

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

7.4.2 调试子系统

AM13E230x 调试子系统集成了 JTAG 接口，并通过调试访问端口 (DAP) 访问 Cortex®-M33 CPU 调试寄存器。Cortex®-M33 DAP 可配置为 JTAG 调试端口 (JTAG-DP)、串行线调试端口 (SW-DP) 或串行线/JTAG 调试端口 (SWJ-DP)。

备注

MCLK (CPUCLK) 必须达到 100MHz 才能使用 ETM 跟踪。

微跟踪缓冲器

AM13E230x MCU 上的微跟踪缓冲器 (MTB) 为 CPU 内核提供了基本的执行跟踪功能。启用后，MTB 会记录程序流中的变化，由 Cortex®-M33 处理器通过执行跟踪接口报告。此信息作为跟踪数据包存储在 MTB 存储器中。外部调试器可以使用 DAP 来提取跟踪信息。然后调试器可以使用从此信息重建程序流。

7.5 TinyEngine™ 神经网络处理单元 (NPU)

TinyEngine™ 神经网络处理单元 (NPU) 支持运行预先训练的模型的智能推理。TinyEngine™ NPU 能够提供 600-1200MOPS（兆次运算/秒）的速度，与仅使用软件的实施相比，可提供高达 10 倍的神经网络 (NN) 推理周期改进。使用 TI 提供的工具加载和训练模型，以获得高级功能集。

7.6 DMA

直接存储器存取 (DMA) 控制器支持将数据从一个存储器地址移到另一个存储器地址，而无需 CPU 干预。例如，DMA 可用于将数据从 ADC 转换存储器移动到 SRAM。通过使 CPU 保持在低功耗模式，而无需将其唤醒来在外设之间移动数据，DMA 降低了系统功耗。

- DMA0：12 个独立的 DMA 传输通道
  - 6 个全功能通道，支持重复传输模式
  - 6 个基本通道，支持单次传输模式和分散模式
- 可配置的 DMA 通道的优先级
- 字节（8 位）、短字（16 位）、字（32 位）和长字（64 位）或混合字节和字传输能力
- 传输计数器块大小支持传输高达 64k 的任何类型数据
- 可配置的 DMA 传输触发器选择
- 为其他通道提供服务的活动通道中断
- 乒乓缓冲器架构的提前中断生成
- 在另一个通道上的活动完成时级联通道
- 支持数据重组的跨步模式，例如三相计量应用

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“DMA”一章。

7.7 错误聚合器模块 (EAM)

错误聚合器模块 (EAM) 汇总了一些错误，包括但不限于系统内存的单比特纠错 (SEC) 和双比特检错 (DED)，以及各项安全错误。EAM 将错误锁存到相应寄存器中，该寄存器被转发到 SYSCTL，以根据错误的优先级生成 NMI 或中断 CPU。EAM 模块可由基于 GSC 设置的安全防火墙进行保护，允许应用程序安全模式下的客户关键代码以上下文安全的方式处理错误。

该 EAM 支持以下特性：

- 来自闪存和 SRAM 的 SEC 和 DED 的 ECC 错误记录
- 用于对内存和外设的防火墙区域进行非安全访问的安全错误记录
- 用于记录对闪存中隐藏受保护区域的安全访问错误
- 记录首个错误，并记录启动器和访问错误类型

7.8 电源管理和时钟单元 (PMCU)

Copyright © 2026 Texas Instruments Incorporated

7.8.1 电源管理单元 (PMU)

电源管理单元 (PMU) 为器件生成内部稳压内核电源，并对外部电源 (VDD) 进行监控。PMU 还包含 PMU 本身以及模拟外设所使用的带隙电压基准。PMU 的主要特性包括：

- 上电复位 (POR) 电源监测器
- 欠压复位 (BOR) 电源监测器，具有使用三个可设定阈值的预警功能
- 支持运行、睡眠、停止和待机工作模式的内核稳压器，可在性能与功耗之间实现动态平衡
- 受奇偶校验保护的修整，可在电源管理修整损坏时立即生成上电复位 (POR)

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“PMU”一章。

7.8.2 工作模式

AM13E230x MCU 提供五种主要工作模式（电源模式），可根据应用要求优化器件功耗。这些模式按照功耗从高到低排列如下：RUN、SLEEP、STOP、STANDBY 和 SHUTDOWN。CPU 会在运行模式中执行代码。外设中断事件可将器件从睡眠、停止或待机模式唤醒至运行模式。关断模式会完全禁用内部内核稳压器，以更大限度地降低功耗，并且只能通过 NRST、SWD/JTAG 接口、某些 IO 上的逻辑电平匹配或来自低频子系统 (LFSS) 的中断来实现唤醒。

为了进一步平衡性能和功耗，AM13E230x 器件实现了两个电源域：PD1、PD0。PD1 包含 CPU、内存和高性能外设。PD1 在运行和睡眠模式下始终通电，但在所有其他模式下会禁用。PD0 包含低速、低功耗外设，这些外设在运行、睡眠、停止和待机模式下始终通电。PD1 和 PD0 在关断模式下都会禁用。

7.8.2.1 不同工作模式下的功能

表 7-6 提供了每种工作模式下支持的功能。

功能键：

- **EN**：该功能会在指定的模式下启用。
- **DIS**：该功能会在指定的模式下被禁用（时钟或电源门控），但该功能的配置会保留。
- **RET**：该功能的内存和配置被保留。
- **OPT**：该功能在指定的模式下是可选的，如果配置为启用，则保持启用状态。
- **NS**：该功能在指定的模式下不会自动禁用，但不受支持。
- **OFF**：该功能在指定的模式下会完全断电，不会保留任何配置信息。从关闭状态唤醒时，所有模块寄存器必须由应用软件重新配置为所需的设置。

表 7-6. 不同工作模式下支持的功能

工作模式		RUN	SLEEP	STOP	STANDBY0	STANDBY1	关断
电源状态	VDD	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V
	VDDC	1.35V	1.35V	1.0V	1.0V	1.0V	0V
PMU	POR 监测器	EN					OFF
	BOR 监测器	EN					OFF
	主 LDO	EN		OFF			
	STOP LDO	EN					OFF
	VOSC LDO	EN					OFF
振荡器	SYSOSC	EN，32MHz		EN，4MHz	OFF		
	LFOSC	EN					
	XTAL	OPT		DIS			OFF
	HPLL	OPT		DIS			OFF

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 7-6. 不同工作模式下支持的功能（续）

工作模式		RUN	SLEEP	STOP	STANDBY0	STANDBY1	关断
时钟	MCLK	200MHz/250MHz		DIS			OFF
	MCLK/2	100MHz/125MHz		DIS			OFF
	MCLK/4	50MHz/62.5MHz		DIS			OFF
	CPUCLK	200MHz/250MHz	DIS				OFF
	LFCLK	32kHz					OFF
	ULPCLK	50MHz/62.5MHz		4MHz	32kHz	OFF	OFF
	HFCLK	OPT		DIS			OFF
	CANCLK	OPT		DIS			OFF
	ADCCLK	100MHz/125MHz		DIS			OFF
	LFCLK 监测器	OPT					OPT
	MCLK 监测器	OPT			DIS		OFF
核心功能	CPU	EN	DIS				OFF
	闪存	EN		DIS			OFF
	SRAM0	EN		DIS + RET			OFF
	SRAM1/2/3	EN		DIS			OFF
PD1 外设	ADC[0:2]	OPT		DIS + RET			OFF
	PGA[0:2]	OPT		DIS + RET			OFF
	CMPSS[0:3]	OPT		DIS + RET			OFF
	ECAP[0:1]	OPT		DIS + RET			OFF
	EQEP[0:2]	OPT		DIS + RET			OFF
	MCPWM[0:4]	OPT		DIS + RET			OFF
	UC[0:5]	OPT		DIS + RET			OFF
	MCAN0	OPT		DIS			OFF
	NPU	OPT		DIS			OFF
	EPI	OPT		DIS			OFF
	TIMG12_0	OPT		DIS + RET			OFF
	TIMG4_0	OPT		DIS + RET			OFF
	AES	OPT		DIS			OFF
	DMA0	OPT		DIS + RET			OFF
	XBAR	OPT		DIS			OFF
	EAM	OPT		DIS			OFF
	GSC	OPT		DIS + RET			OFF
	KEYSTORE	OPT		DIS + RET			OFF
	CRC	OPT		DIS + RET			OFF
	VREF	EN		EN（采样值）			OFF
PD0 外设	GPIO[0:3]	OPT					OFF
	SYSCTL	EN					OFF
	WWDT	OPT					OFF
IOMUX		EN		EN（采样值）			OFF
IO 唤醒		EN		EN + RET			OFF

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

表 7-6. 不同工作模式下支持的功能（续）

工作模式	RUN	SLEEP	STOP	STANDBY0	STANDBY1	关断
唤醒源	不适用	• IRQ • IO • DMA 请求 • 调试请求 • WWDT	• IO • 调试请求 • WWD		• IO • 调试请求	• IO（子集）[1] • 调试请求

1. 选择 WAKEUP GPIO。请参阅特定于器件的数据表。

ADVANCE INFORMATION

ADVANCE INFORMATION

7.8.3 时钟模块 (CKM)

时钟模块提供以下振荡器：

- **LFOSC**：内部低频振荡器 (32kHz)
- **SYSOSC**：内部高频振荡器（采用出厂调整时为 4MHz 或 32MHz，采用用户调整时为 16MHz 或 24MHz）
- **HFXT/HFCKIN**：高频外部晶体振荡器或数字时钟输入（4MHz 至 48MHz）
- **SYSPLL**：具有 3 个输出的系统锁相环（32MHz 至 200MHz）

以下时钟由时钟模块分配，供处理器、总线和外设使用：

- **MCLK**：MCLK 域中 PD1 外设的主系统时钟，源自 SYSOSC、LFCLK 或 HSCLK，在运行和睡眠模式下有效
- **MCLK/2**：MCLK/2 域中 PD1 外设的主系统时钟，源自 MCLK 并经 2 分频得到
- **MCLK/4**：MCLK/4 域中 PD1 外设的主系统时钟，源自 MCLK 并经 4 分频得到
- **CPUCLK**：处理器的时钟（源自 MCLK），在运行模式下有效
- **ULPCLK**：PD0 外设的超低功耗时钟，在运行、睡眠、停止和待机模式下有效
- **LFCLK**：外设或 MCLK 的 32kHz 固定低频时钟，在运行、睡眠、停止和待机模式下有效
- **XCLKOUT**：用于在外部输出时钟，在运行、睡眠、停止和待机模式下可用
- **HFCLK**：源自 HFXT 或 HFCLK_IN 的高频时钟，在运行和睡眠模式下可用
- **HSCLK**：源自 HFCLK 或 SYSPLL 的高速时钟，在运行和睡眠模式下可用
- **CANCLK**：CAN 功能时钟，源自 HFCLK 或 SYSPLL

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“CKM”一章。

Copyright © 2026 Texas Instruments Incorporated

7.9 IOMUX

IOMUX 外设支持 IO 焊盘配置并控制进出器件引脚的数字数据流。IOMUX 的主要特性包括：

- IO 焊盘配置寄存器支持可编程驱动强度、速度、上拉或下拉等
- 数字引脚多路复用允许将多个外设信号路由到同一个 IO 焊盘
- 引脚功能和能力由用户使用 PINCM 寄存器进行配置
- 具有唤醒功能且采用标准驱动的 GPIO 引脚可以将器件从 SHUTDOWN 模式唤醒

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 的“IOMUX”一章

ADVANCE INFORMATION

ADVANCE INFORMATION

7.9.1 输入/输出图

IOMUX 用于管理要在数字 IO 上使用的外设函数的选择。它还为输出驱动器、输入路径和从 SHUTDOWN 模式唤醒的唤醒逻辑提供控制。有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“IOMUX”一节

全功能 IO 引脚的混合信号 IO 引脚切片图如图 7-1 所示。并非所有引脚都具有模拟功能、唤醒逻辑、驱动强度控制以及上拉或下拉电阻器。有关特定引脚支持哪些功能的详细信息，请参阅特定于器件的数据表。

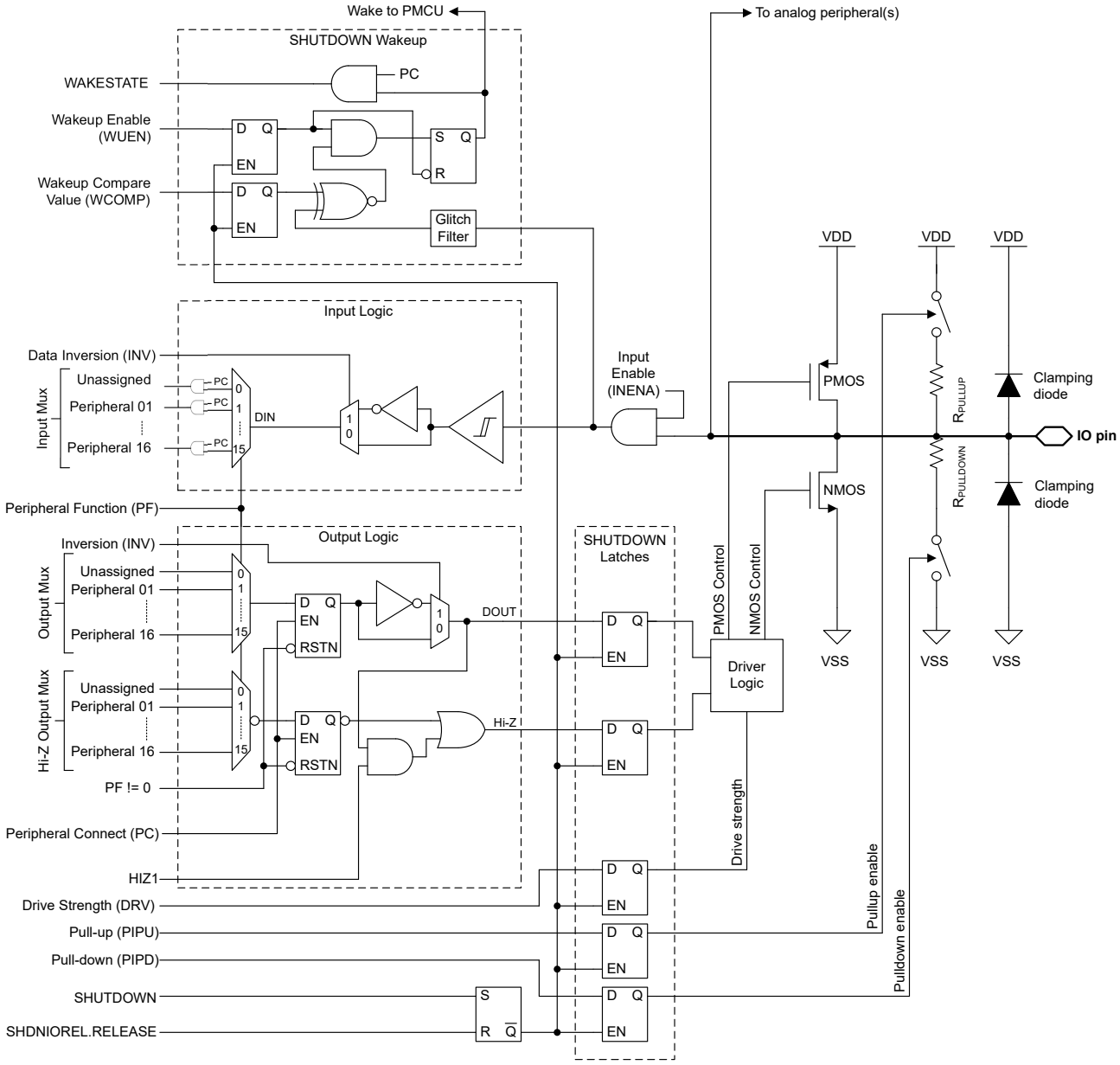


图 7-1. 超集输入/输出图

7.10 串行线调试接口

一个串行线调试 (SWD) 两线制接口由一个与 Arm 兼容的串行线调试端口 (SW-DP) 提供，用于访问器件内的多个调试功能。有关调试功能的完整说明，请参阅 *AM13E230x 微控制器技术参考手册* 的“调试”一章。

Copyright © 2026 Texas Instruments Incorporated

表 7-7. 串行线调试引脚要求和功能

器件信号	方向	SWD 功能
SWCLK	输入	来自调试探针的串行线时钟
SWDIO	输入/输出	双向（共享）串行线数据

7.11 引导加载程序 (BSL)

引导加载程序 (BSL) 支持进行器件配置以及通过 UART、I2C 或 MCAN 串行接口对器件存储器进行编程。通过 BSL 访问器件存储器和配置时受到 256 位用户定义 HASH 密码的保护。如果需要，可以在器件配置中完全禁用 BSL。TI 默认会启用 BSL，以支持将 BSL 用于生产编程。

使用 BSL 至少需要两个引脚：BSL_UART_RX 和 BSL_UART_TX 信号（用于 UART）、BSL_I^{2}C_SCL 和 BSL_I^{2}C_SDA 信号（用于 I^{2}C）或 BSL_CAN_RX 和 BSL_CAN_TX 信号（用于 MCAN）。此外，可以使用一个或两个额外引脚（BSL_INVOKE 和 NRST）来通过外部主机对引导加载程序进行受控调用。

如果启用，则可通过以下方式调用（启动）BSL：

- 如果 BSL_invoke 引脚状态与定义的 BSL_invoke 逻辑电平匹配，则会在引导过程中调用 BSL。如果启用了器件快速引导模式，则会跳过此调用检查。外部主机可以通过置位调用条件并向 NRST 引脚施加复位脉冲来触发 BOOTRST，从而强制器件进入 BSL。之后，器件会在重启过程中验证调用条件，如果调用条件与预期的逻辑电平匹配，则启动 BSL。
- 如果复位矢量和堆栈指针未编程，则在启动过程中会自动调用 BSL。因此，TI 的空白器件会在引导过程中调用 BSL，而无需在 BSL_invoke 引脚上提供硬件调用条件。这使得只使用串行接口信号即可进行生产编程。
- 可在运行时通过使用 BSL 进入命令发出 SYSRST 从应用软件调用 BSL。

表 7-8. BSL 引脚要求和功能

器件信号	连接	BSL 功能
BSL_UART_RX	UART 所需	UART 接收信号 (RX)，输入
BSL_UART_TX	UART 所需	UART 发送信号 (TX)，输出
BSL_I2C_SCL	I2C 所需	I^{2}C BSL 时钟信号 (SCL)
BSL_I2C_SDA	I2C 所需	I^{2}C BSL 数据信号 (SDA)
BSL_CAN_RX	CAN 所需	MCAN 接收信号 (RX)，输入
BSL_CAN_TX	CAN 所需	MCAN 接收信号 (TX)，输出
BSL_INVOKE	可选	用于在引导期间启动 BSL 的高电平有效数字输入
NRST	可选	用于触发调用信号复位和后续检查 (BSL_invoke) 的低电平有效复位引脚

有关 BSL 功能和命令集的完整说明，请参阅 AM13E230x 引导加载程序用户指南。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

7.12 安全性

安全功能由全局安全控制器 (GSC) 强制执行。AM13E230x 微控制器组合使用硬件模块、BootROM 软件和可编程到闪存扇区中的客户安全代码 (CSC) 支持以下安全功能：

- 安全启动
- 安全调试
- 安全固件更新
- 安全密钥存储
- 安全密钥管理
- 片上资源（闪存扇区、RAM 块、外设）的特权/非特权分区

除了 GSC 外，AM13E230x 在 MCU 上还有两个其他安全硬件 IP：AESADV 和密钥库控制器。

7.12.1 全局安全控制器 (GSC)

全局安全控制器 (GSC) 在 AM13E230x 微控制器上实现，以支持以下特性：

- 提供特权和非特权上下文信息以访问片上存储器和外设
- 监控来自多个启动器的总线事务，以确保维持访问目标器件的上下文
- 记录总线上的不正确事务的错误
- 当违反上下文时，生成中断或复位
- 提供用于处理安全模块的静态和动态配置的机制
- 提供用于管理器件生命周期的机制。

GSC 包含以下模块：

- SRAM 保护控制器 (SPC)：控制 SRAM 的上下文
- 闪存保护控制器 (FPC)：控制片上闪存的上下文
- 外设保护控制器 (PPC)：控制外设的上下文
- 安全例外控制器 (SEC)：记录并提供针对安全例外的操作

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“全局安全控制器 (GSC)”一章

7.12.2 AESADV

AES 高级 (AESADV) 加速器模块根据高级加密标准 (AES) 在硬件中使用 128 位或 256 位密钥对 128 位数据块进行加密和解密。AES 是 FIPS PUB 197 中指定的对称密钥块加密算法。

AESADV 加速器的特性包括：

- 使用 128 或 256 位密钥的 AES 操作
- 硬件中的密钥调度
- 仅加密/解密模式：CBC、CFB-1、CFB-8、CFB-128、OFB-128、CTR/ICM
- 仅身份验证模式：CBC-MAC、CMAC
- 支持 AES-CCM 和 AES-GCM 模式
- AES-CCM 和 AES-GCM 模式支持持续保持/恢复有效载荷数据
- 32 位字访问，提供关键数据、输入数据和输出数据
- AESADV 就绪中断
- 用于输入/输出数据的 DMA 触发器
- 在 RUN 和 SLEEP 模式下受支持（请参阅 *AM13E230x 微控制器技术参考手册* 中的“工作模式”一节）

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“AESADV”一章

7.12.3 密钥库控制器

AM13E230x MCU 上的密钥库控制器提供对高级加密引擎 (AES) 密钥的安全管理。在执行安全客户代码期间，密钥安全地存放到密钥库控制器中。然后，AES 引擎可以安全地存取密钥，而不会向观测器泄漏任何密钥数据。

128 位和 256 位密钥都可以存储在密钥库的密钥槽中。

Copyright © 2026 Texas Instruments Incorporated

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“KEYSTORE”一章

7.12.4 CRC 加速器

循环冗余校验 (CRC) 模块为输入数据序列提供签名。CRC 模块的主要特性包括：

- 支持基于 CRC16-CCITT 的 16 位 CRC
- 支持基于 CRC32-ISO3309 的 32 位 CRC
- 支持位反转
- 支持自定义多项式

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“CRC”一章

7.13 计时器 (TIMx)

这些器件中的计时器外设支持以下关键特性。有关具体的配置，请参阅表 7-9：

通用计时器 (TIMGx) 的具体特性包括：

- 16 位和 32 位递增、递减或递增/递减计数模式计时器，具有重复重新加载模式
- 可选和可配置的时钟源
- 用于对计数器时钟频率进行分频的 8 位可编程预分频器
- 两个独立 CC 通道，用于：
  - 输出比较
  - 输入捕捉
  - PWM 输出
  - 单次触发模式
- 影子 CC/加载寄存器可用
- 支持中断/DMA 触发生成以及跨外设（例如 ADC）触发功能

表 7-9. TIMx 配置

计时器名称	电源域	分辨率	预分频器	重复计数器	捕捉/比较通道	相负载	影子负载	影子 CC	死区	FAULT	QEI
TIMG4_0	PD1	16 位	8 位	–	2	–	是	是	–	–	–
TIMG12_0	PD1	32 位	–	–	2	–	–	是	–	–	–

7.14 WWDT

窗口化看门狗计时器 (WWDT) 可用于监控器件的运行，特别是代码执行。如果应用软件在一个指定的时间窗口内没有成功地复位看门狗，WWDT 可用来生成一个复位或者中断。WWDT 的主要特性包括：

- 25 位计数器
- 可编程时钟分频器
- 八个软件可选看门狗计时器周期
- 八种软件可选窗口大小
- 支持在进入睡眠模式时自动停止 WWDT
- 提供间隔计时器模式，适用于不需要看门狗功能的应用

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

8 应用、实施和布局

8.1 JTAG 和跟踪

德州仪器 (TI) 支持各种扩展开发系统 (XDS™) JTAG 控制器，除了 JTAG 支持之外，还提供各种调试功能。XDS 目标连接指南中提供了有关此信息的摘要。

有关 JTAG 和跟踪布线的建议，请参阅仿真和跟踪接头技术参考手册

8.2 原理图

TI 建议在 VDD 和 VSS 引脚之间以及 VDDA 和 VSSA 引脚之间连接大容量去耦电容器 (C_{VDD}) 和小容值低 ESR 陶瓷去耦电容器 (C_{DEC}) 的组合，并将这些电容器尽可能靠近其去耦的电源引脚放置（几毫米以内），以实现最小的环路面积。C_{VDD} 大容量去耦电容器具有数据表规格部分给出的标准值，但可以根据 PCB 设计和应用要求，在需要时进行调整。例如，可以使用容量更大的电容器，但会影响电源轨斜升时间。

必须将 $\overline{NRST}$ 复位引脚上拉至 VDD（电源电平），器件才能解除复位状态，开始引导过程。TI 建议在大多数应用中，将外部上拉电阻 (Rpu_{NRST}) 与下拉电容 (C_{NRST}) 连接，以确保默认 $\overline{NRST}$ 状态为逻辑高电平（不会触发 MCU 复位），同时允许 $\overline{NRST}$ 引脚由其他器件或调试探针控制。

备注

有关详细的应用设计指导（例如建议的硬件连接和外部无源器件选型），请参阅 *AM13E230x 硬件设计指南*。

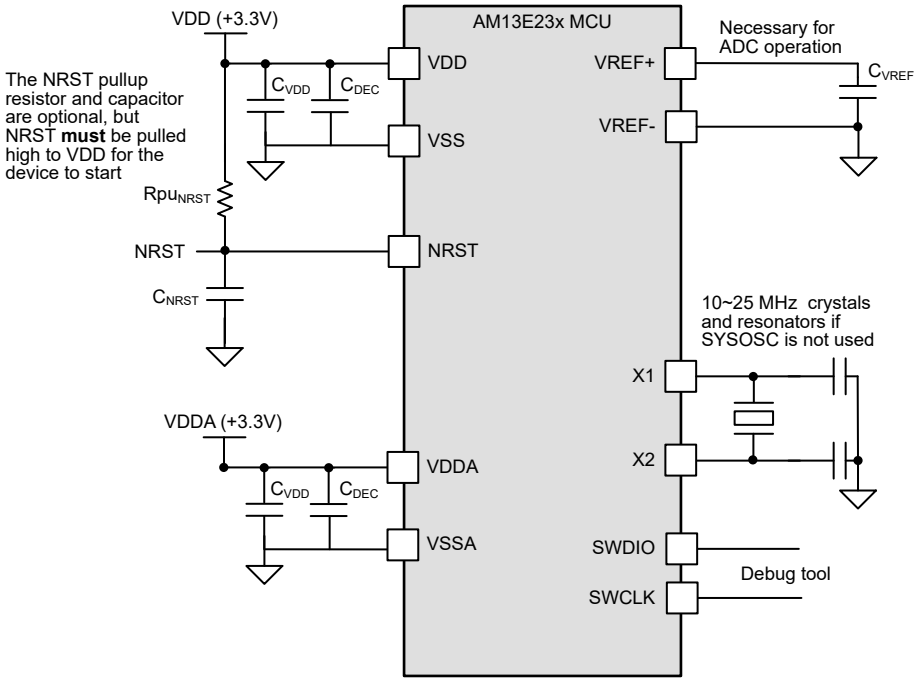


图 8-1. 基本应用原理图

8.3 典型应用

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 器件命名规则

为了指出产品开发周期所处的阶段，TI 为所有 ASM MCU 器件和支持工具的器件型号分配了前缀。.每个 ASM MCU 商用系列产品都具有以下两个前缀之一：ASM 或 X。这些前缀代表了产品开发的发展阶段，即从工程原型 (X) 直到完全合格的生产器件 (ASM)。

X – 实验器件，不一定代表最终器件的电气规格

ASM - 完全合格的生产器件

X 器件在供货时附带如下免责声明：

“开发中的产品用于内部评估用途。”ASM 器件的特性已经全部明确，并且器件的质量和可靠性已经完全论证。TI 的标准保修证书对该器件适用。预测显示原型器件 (X) 的故障率大于标准生产器件。由于这些器件的预计最终使用故障率尚不确定，德州仪器 (TI) 建议不要将它们用于任何生产系统。请仅使用合格的生产器件。

TI 的器件命名规则还包含具有器件产品系列名称的后缀。此后缀表示温度范围、封装类型和配送形式。器件命名规则 提供了解读完整器件名称的图例。

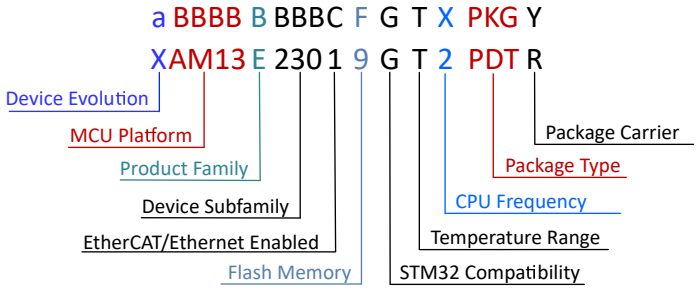


图 9-1. 器件命名规则

命名规则部分	器件/平台子系列	描述符	器件选项
器件演变		a	X = 原型 P = 预量产（无可靠性数据） 空白 = 量产
MCU 平台	平台	B	AM1 = AM1x 系列 MCU
	CPU 类型		3 = Cortex M33 CPU
产品/系列/类型		B	E = 入门级电机控制器件
器件子系列	频率等级	B	2 = 200/250MHz 等级器件
	电压	B	3 = 3.3V 设计
	型号	B	0 = 该系列中的型号 0
启用 EtherCAT/以太网		C	1 = 单 CPU、无 EtherCAT 或以太网 N = 启用 EtherCAT 或以太网
闪存存储器		F	7 = 128KB 闪存 8 = 256KB 闪存 9 = 512KB 闪存

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

命名规则部分	器件/平台子系列	描述符	器件选项
STM32 兼容性		G	G = STM32G4 引脚兼容 H = STM32H5 引脚兼容
温度范围		T	T = –40℃ 至 125℃（环境温度）
CPU 频率		X	BLANK = 250MHz 2 = 200MHz
封装类型		封装	PDT = LQFP128 PZ = LQFP100_G/H PN = LQFP80 PM = LQFP64_G/H PT = LQFP48 RGZ = QFN48
封装包装		Y	R = 卷带包装

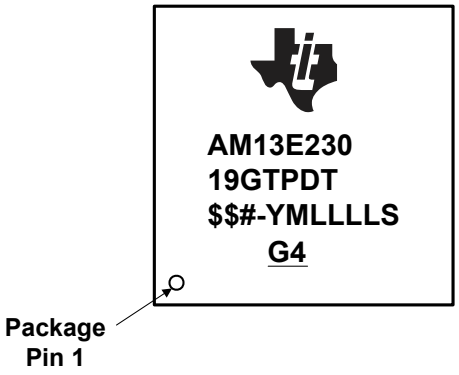
如需 ASM 器件不同封装类型的可订购器件型号，请参阅本文的“封装选项附录”，浏览 ti.com，或联系您的 TI 销售代表。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

9.3 标识

PDT 封装的封装标识法、*PZ 封装的封装标识法*、*PNA 封装的封装标识法*、*PM 封装的封装标识法*、*PT 封装的封装标识法*以及 *RGZ 封装的封装标识法*展示了封装标识法。



19GTPDT or 19GT2PDT

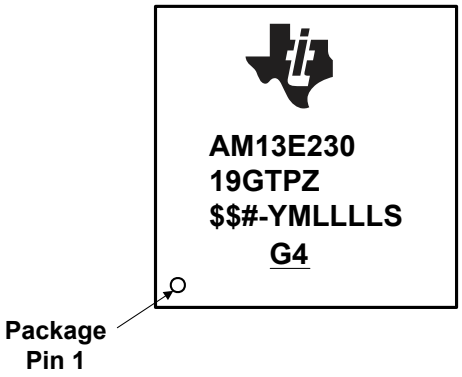
- BLANK = 250MHz, 2 = 200 MHz
- G = STM32G4 Pin Compatible, H = STM32H5 Pin Compatible

YMLLLLS = Lot Trace Code

- YM = 2-digit Year/Month Code
- LLLL = Assembly Lot Code
- S = Assembly Site Code
- $$ = Wafer Fab Code (one or two characters) as applicable
- # = Silicon Revision Code

G4 = Green (Low Halogen and RoHS-compliant)

图 9-2. PDT 封装的封装编号法



19GTPZ or 19GT2PZ

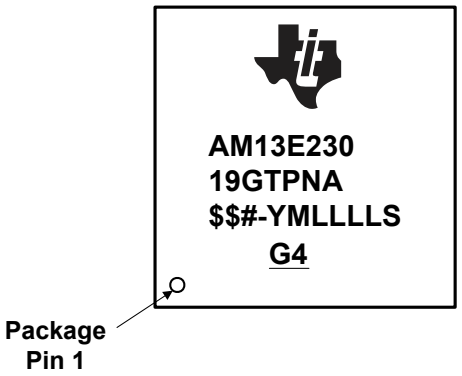
- BLANK = 250MHz, 2 = 200 MHz
- G = STM32G4 Pin Compatible, H = STM32H5 Pin Compatible

YMLLLLS = Lot Trace Code

- YM = 2-digit Year/Month Code
- LLLL = Assembly Lot Code
- S = Assembly Site Code
- $$ = Wafer Fab Code (one or two characters) as applicable
- # = Silicon Revision Code

G4 = Green (Low Halogen and RoHS-compliant)

图 9-3. PZ 封装的封装编号法



19GTPNA or 19GT2PNA

- BLANK = 250MHz, 2 = 200 MHz
- G = STM32G4 Pin Compatible, H = STM32H5 Pin Compatible

YMLLLLS = Lot Trace Code

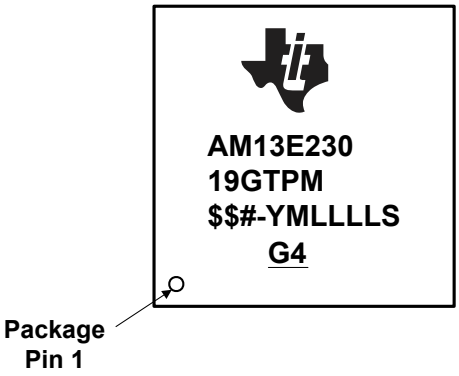
- YM = 2-digit Year/Month Code
- LLLL = Assembly Lot Code
- S = Assembly Site Code
- $$ = Wafer Fab Code (one or two characters) as applicable
- # = Silicon Revision Code

G4 = Green (Low Halogen and RoHS-compliant)

图 9-4. PNA 封装的封装编号法

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated



19GTPM or 19GT2PM

BLANK = 250MHz, 2 = 200 MHz

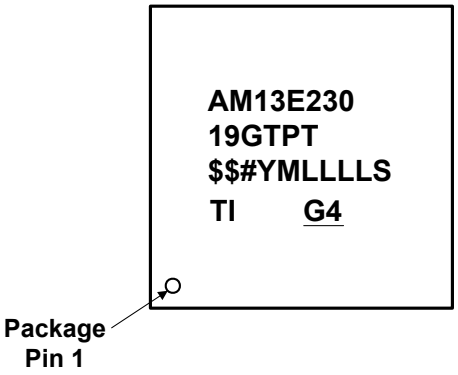
G = STM32G4 Pin Compatible, H = STM32H5 Pin Compatible

YMLLLLS = Lot Trace Code

YM = 2-digit Year/Month Code
LLLL = Assembly Lot Code
S = Assembly Site Code
$$ = Wafer Fab Code (one or two characters) as applicable
= Silicon Revision Code

G4 = Green (Low Halogen and RoHS-compliant)

图 9-5. PM 封装的封装编号法



19GTPT or 19GT2PT

BLANK = 250MHz, 2 = 200 MHz

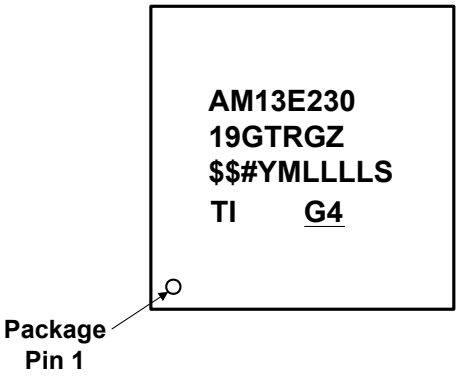
G = STM32G4 Pin Compatible, H = STM32H5 Pin Compatible

YMLLLLS = Lot Trace Code

YM = 2-digit Year/Month Code
LLLL = Assembly Lot Code
S = Assembly Site Code
$$ = Wafer Fab Code (one or two characters) as applicable
= Silicon Revision Code

G4 = Green (Low Halogen and RoHS-compliant)

图 9-6. PT 封装的封装编号法



19GTRGZ or 19GT2RGZ

BLANK = 250MHz, 2 = 200 MHz

G = STM32G4 Pin Compatible, H = STM32H5 Pin Compatible

YMLLLLS = Lot Trace Code

YM = 2-digit Year/Month Code
LLLL = Assembly Lot Code
S = Assembly Site Code
$$ = Wafer Fab Code (one or two characters) as applicable
= Silicon Revision Code

G4 = Green (Low Halogen and RoHS-compliant)

图 9-7. RGZ 封装的封装编号法

9.4 工具与软件

设计套件与评估模块

AM13E230LaunchPad (LP) 板：LP-AM13E230 *更新链接*

支持立即在业内出色的集成式模拟和低成本通用 ASM MCU 系列上开始进行开发。展示了所有器件引脚和功能；包括一些内置电路、开箱即用软件演示，以及用于编程/调试的板载 XDS110 调试探针。

LP 生态系统包括数十个用于扩展功能的 BoosterPack 可堆叠插件模块。

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

嵌入式软件

AM13 软件开发套件 (SDK) (更新链接)	包含软件驱动程序、中间件库、文档、工具和代码示例，可为所有 AM13 器件提供熟悉且简单的用户体验。

软件开发工具

TI 开发人员专区	在网络浏览器上开始评估和开发，无需进行任何安装。云工具还具有可下载的离线版本。
TI Resource Explorer	TI SDK 的在线门户。可在 CCS IDE 或 TI 云工具中访问。
SysConfig	直观的 GUI，可用于配置器件和外设、解决系统冲突、生成配置代码，以及自动进行引脚多路复用设置。可在 CCS IDE、TI 云工具或独立版本中访问。(离线版)
ASM Academy (更新链接)	所有开发人员了解 ASM MCU 平台的良好起点，其中包含涵盖各种主题的培训模块。TIRex 的一部分。
GUI Composer	简化评估某些 ASM MCU 功能的 GUI，例如无需任何代码即可配置和监测完全集成的模拟信号链。

IDE 和编译器工具链

Code Composer Studio™ (CCS)	Code Composer Studio 是适用于 TI 微控制器和处理器的集成开发环境 (IDE)。它包含一整套用于开发和调试嵌入式应用的工具。CCS 完全免费，可在 Eclipse 和 Theia 框架上使用。
IAR Embedded Workbench® IDE	IAR Embedded Workbench for Arm 提供了一个完整的开发工具链，用于为 ASM AM13 构建和调试嵌入式应用。随附的 IAR C/C++ 编译器可为您的应用生成高度优化的代码，而 C-SPY 调试器是一个完全集成的调试器，用于源代码级调试和反汇编级调试，并支持复杂代码和数据断点。
Keil® MDK IDE	Arm Keil MDK 是一个完整的调试器和 C/C++ 编译器工具链，用于为 ASM AM13 构建和调试嵌入式应用。Keil MDK 包含一个完全集成的调试器，用于源代码级调试和反汇编级调试。MDK 完全符合 CMSIS 标准。
TI Arm-Clang	TI Arm Clang 包含在 Code Composer Studio IDE 中。
GNU Arm 嵌入式工具链	ASM AM13 SDK 支持使用开源 Arm GNU 工具链进行开发。Code Composer Studio IDE (CCS) 支持 Arm GCC。

9.5 文档支持

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

以下文档介绍了 AM13E230x MCU。www.ti.com 网站上提供了这些文档的副本。

技术参考手册

AM13E230x 微控制器技术参考手册	本手册介绍了 AM13E230x 系列器件的模块和外设。每个说明都给出了一般意义上的模块或外设。目前所展示的并没有涵盖器件上所有模块或外围设备的所有特性和功能。此外，模块或外设在不同器件上的具体实现可能有所不同。引脚功能、内部信号连接和操作参数都因器件不同而各异。

9.6 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.7 商标

XDS™ and TI E2E™ are trademarks of Texas Instruments.
Arm®, Cortex®, and CoreMark® are registered trademarks of Arm Limited (or its subsidiaries or affiliates) in the US and/or elsewhere.
are registered trademarks of Arm Limited.
所有商标均为其各自所有者的财产。

9.8 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.9 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from FEBRUARY 28, 2026 to AUGUST 30, 2026 (from Revision * (February 2026) to Revision A (August 2026)) **Page**

- （信号说明）：将本文档内所有“信号说明”表的“引脚类型”列名更新为“信号类型” 61
- *器件标识寄存器* 表：将 PARTIDL 位 14-13 从“INSTASPIN”更改为“保留”。为修订版 C 芯片添加了器件修订版本号 (REVID)..... 152

ADVANCE INFORMATION

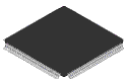
Copyright © 2026 Texas Instruments Incorporated

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

ADVANCE INFORMATION

ADVANCE INFORMATION

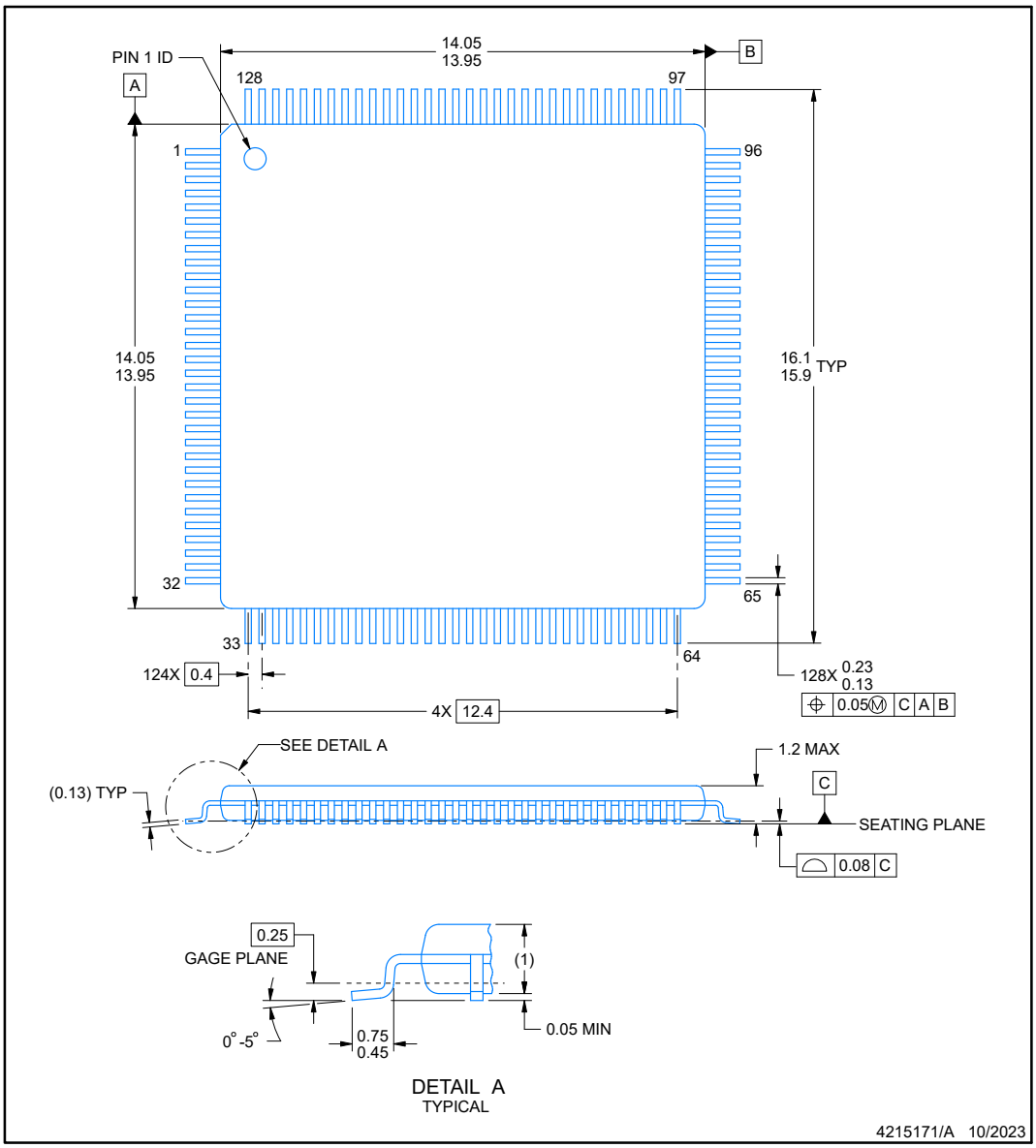


PACKAGE OUTLINE

PDT0128A

TQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES:

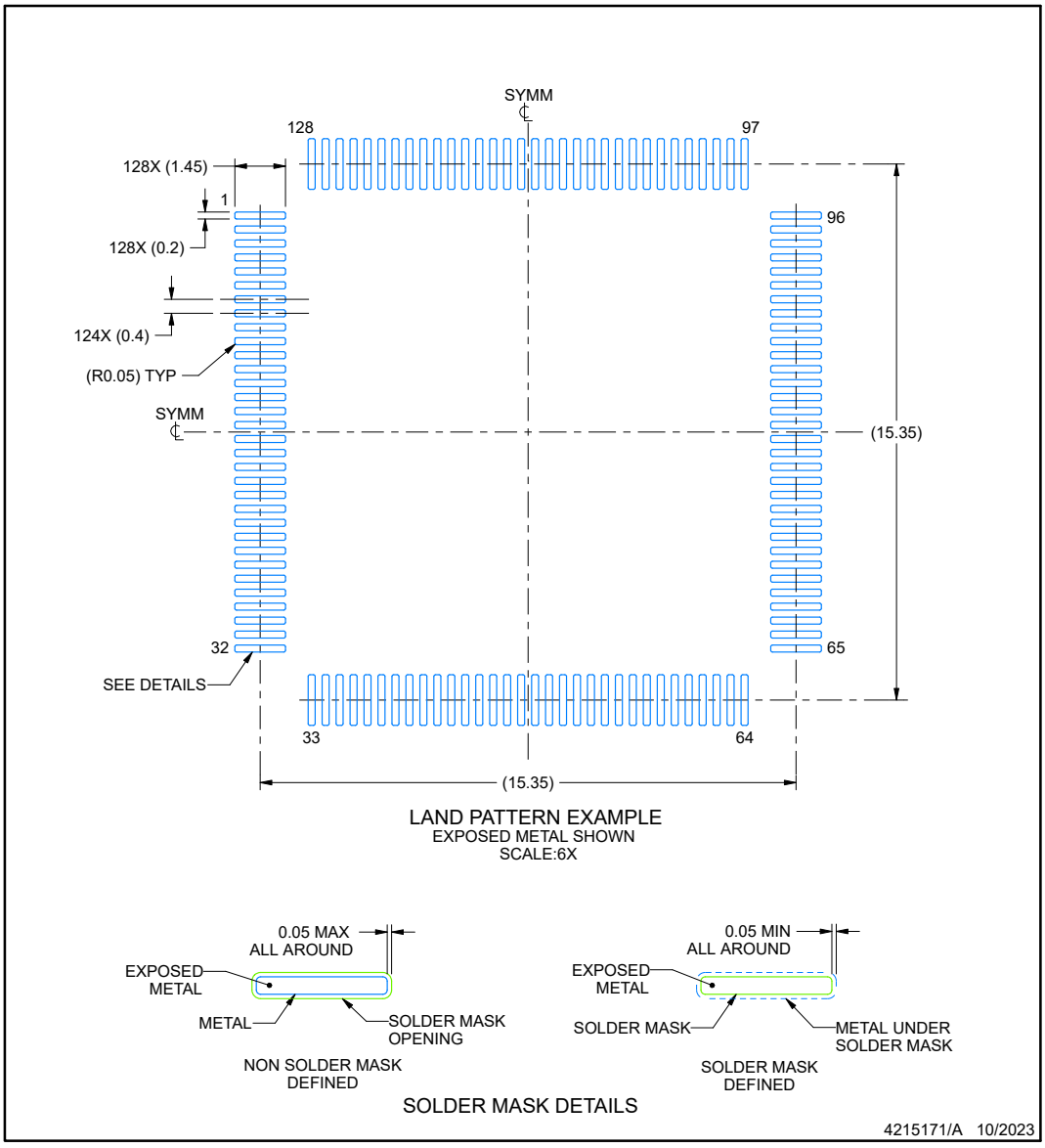
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

PDT0128A — **TQFP - 1.2 mm max height**

PLASTIC QUAD FLATPACK



NOTES: (continued)

3. Publication IPC-7351 may have alternate designs.
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
5. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).

ADVANCE INFORMATION

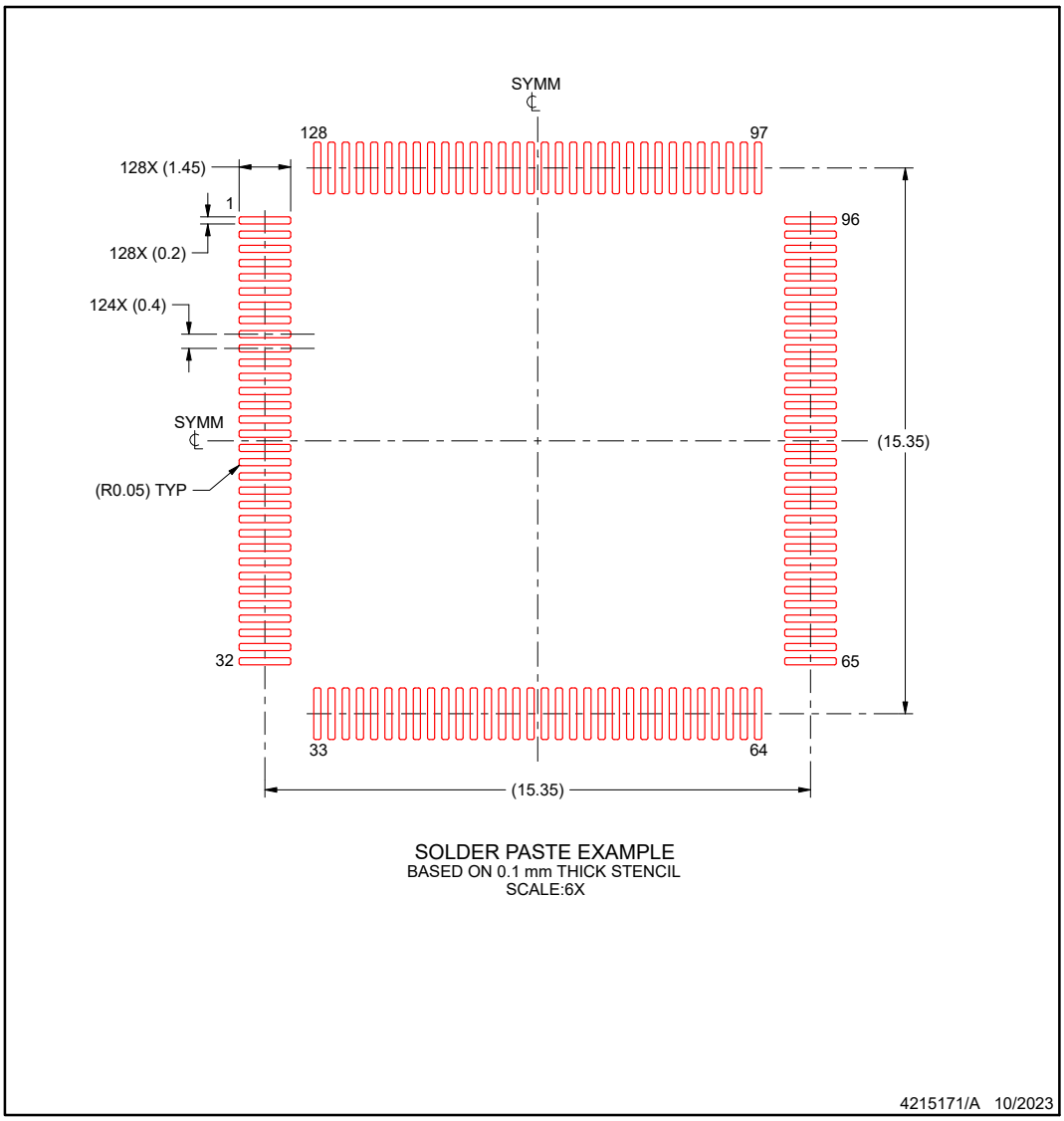
Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

PDT0128A — **TQFP - 1.2 mm max height**

PLASTIC QUAD FLATPACK



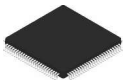
SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:6X

4215171/A 10/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

Copyright © 2026 Texas Instruments Incorporated

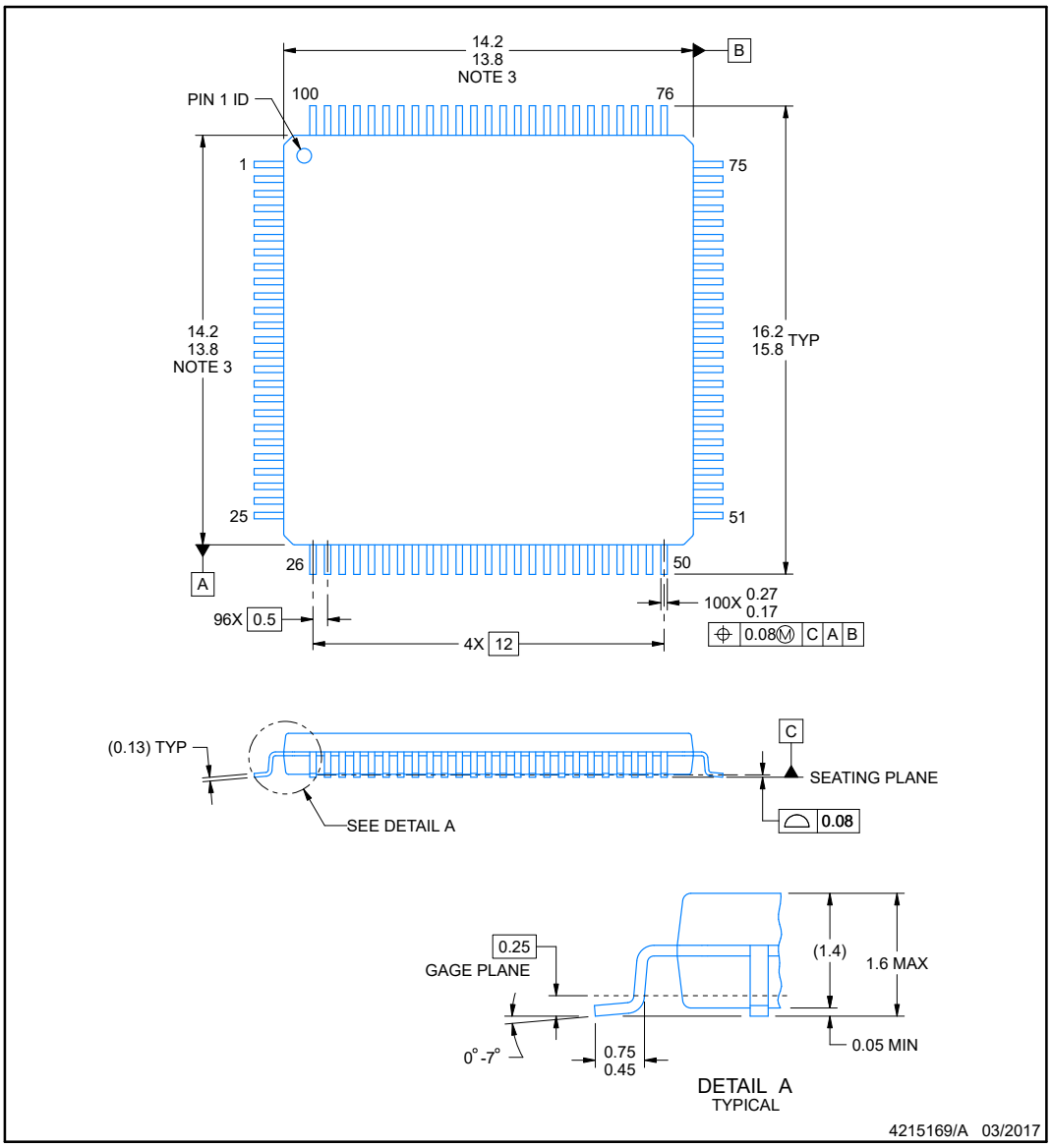


PACKAGE OUTLINE

PZ0100A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.

Texas Instruments
www.ti.com

ADVANCE INFORMATION

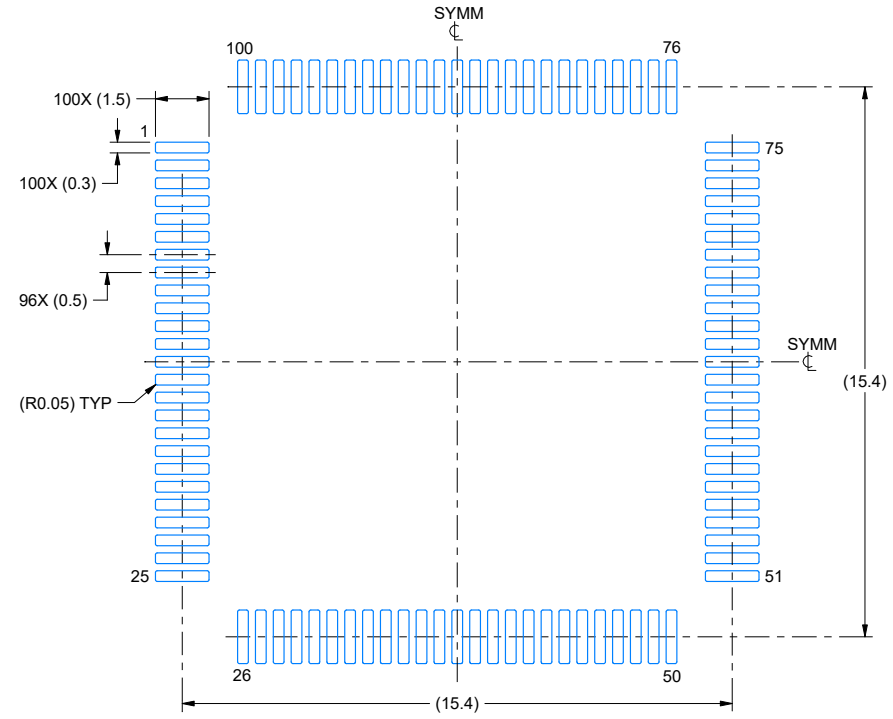
Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

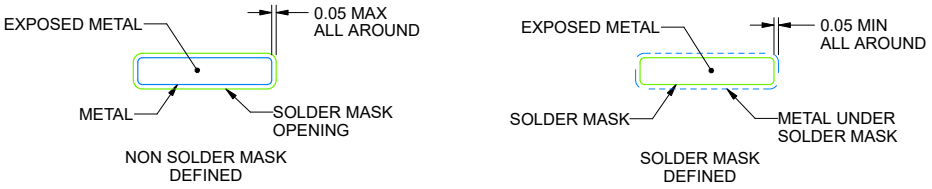
EXAMPLE BOARD LAYOUT

PZ0100A — **LQFP - 1.6 mm max height**

PLASTIC QUAD FLATPACK



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



SOLDER MASK DETAILS

4215169/A 03/2017

NOTES: (continued)

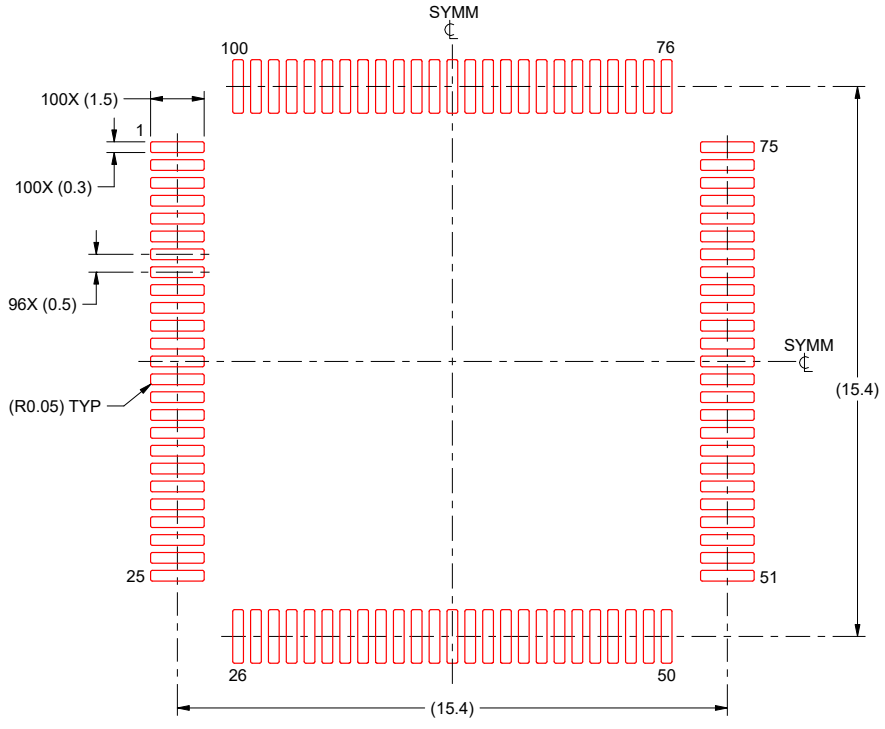
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

PZ0100A — **LQFP - 1.6 mm max height**

PLASTIC QUAD FLATPACK



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4215169/A 03/2017

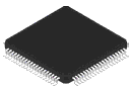
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

ADVANCE INFORMATION

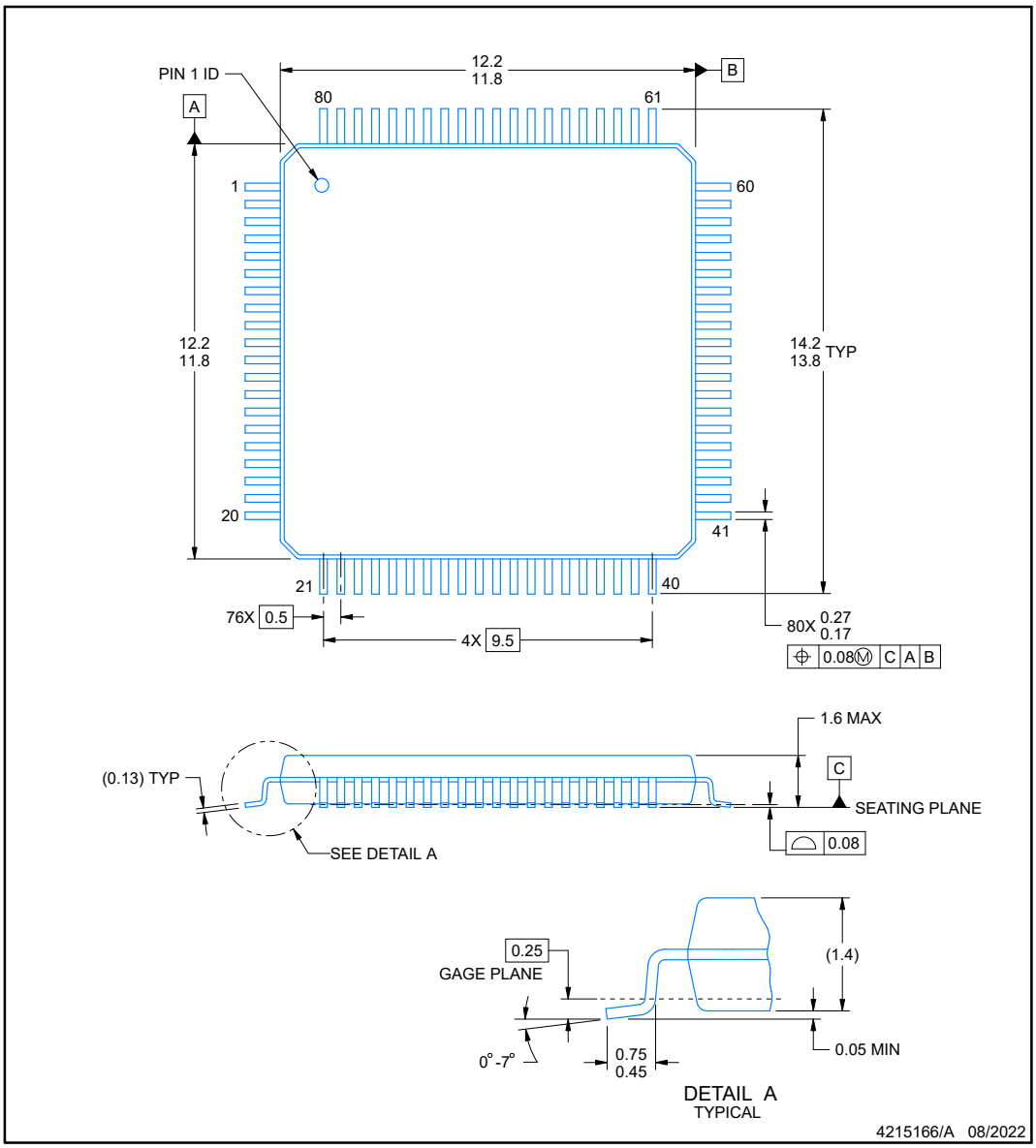


PACKAGE OUTLINE

PN0080A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.

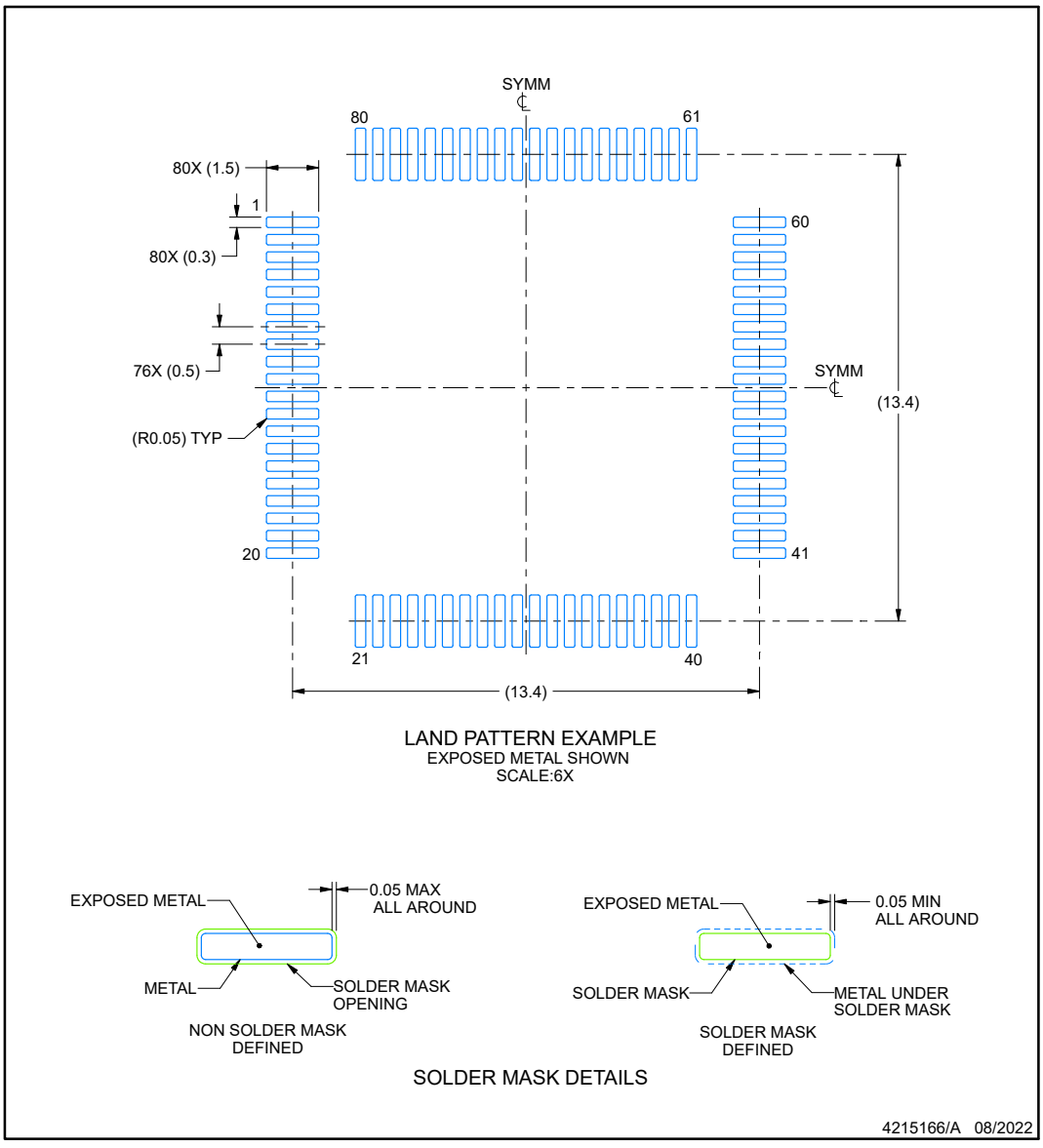
Texas Instruments
www.ti.com

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

PN0080A — **LQFP - 1.6 mm max height**

PLASTIC QUAD FLATPACK



NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
6. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).

Copyright © 2026 Texas Instruments Incorporated

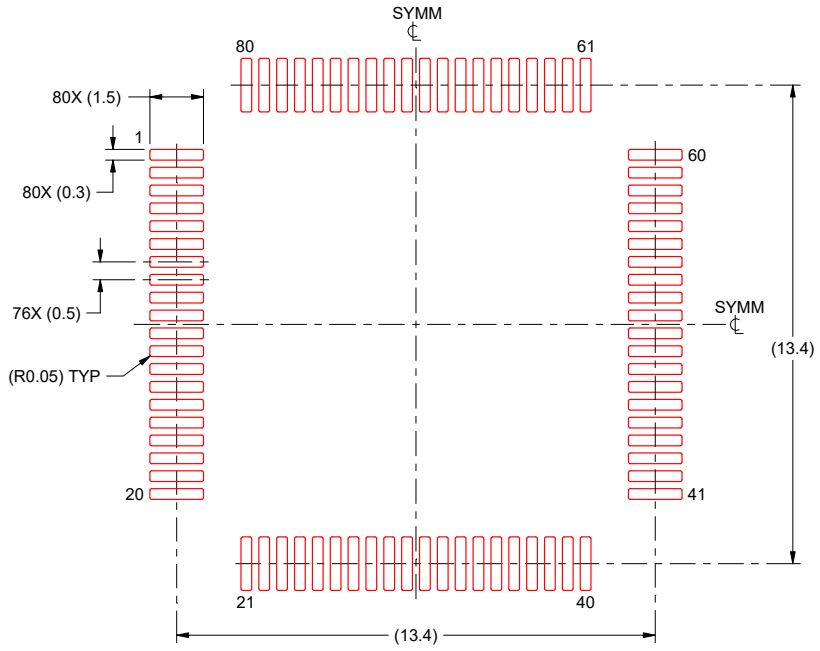
ADVANCE INFORMATION

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

PN0080A — **LQFP - 1.6 mm max height**

PLASTIC QUAD FLATPACK



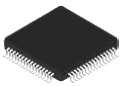
SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:6X

4215166/A 08/2022

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

Copyright © 2026 Texas Instruments Incorporated

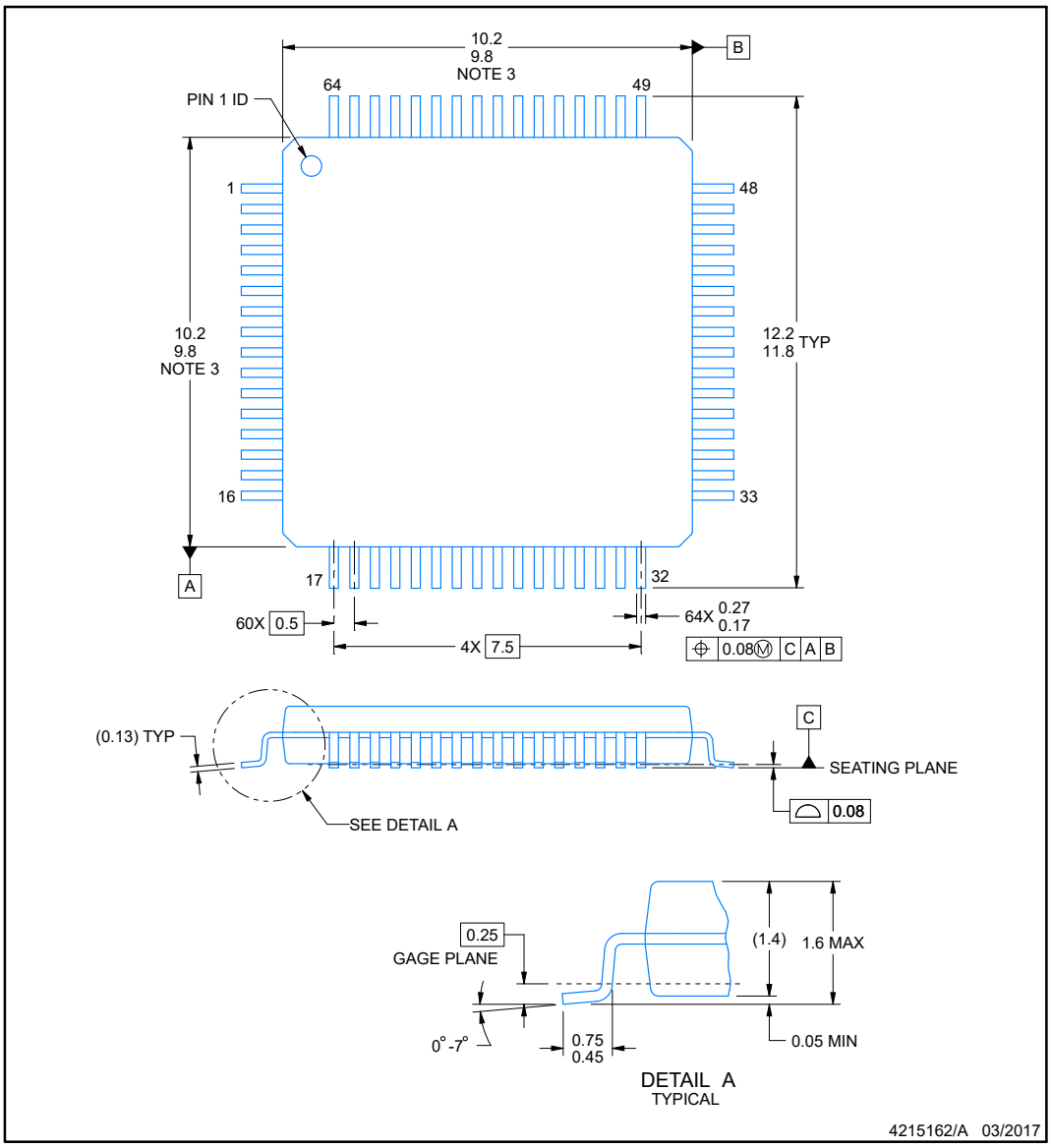


PACKAGE OUTLINE

PM0064A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.

www.ti.com

ADVANCE INFORMATION

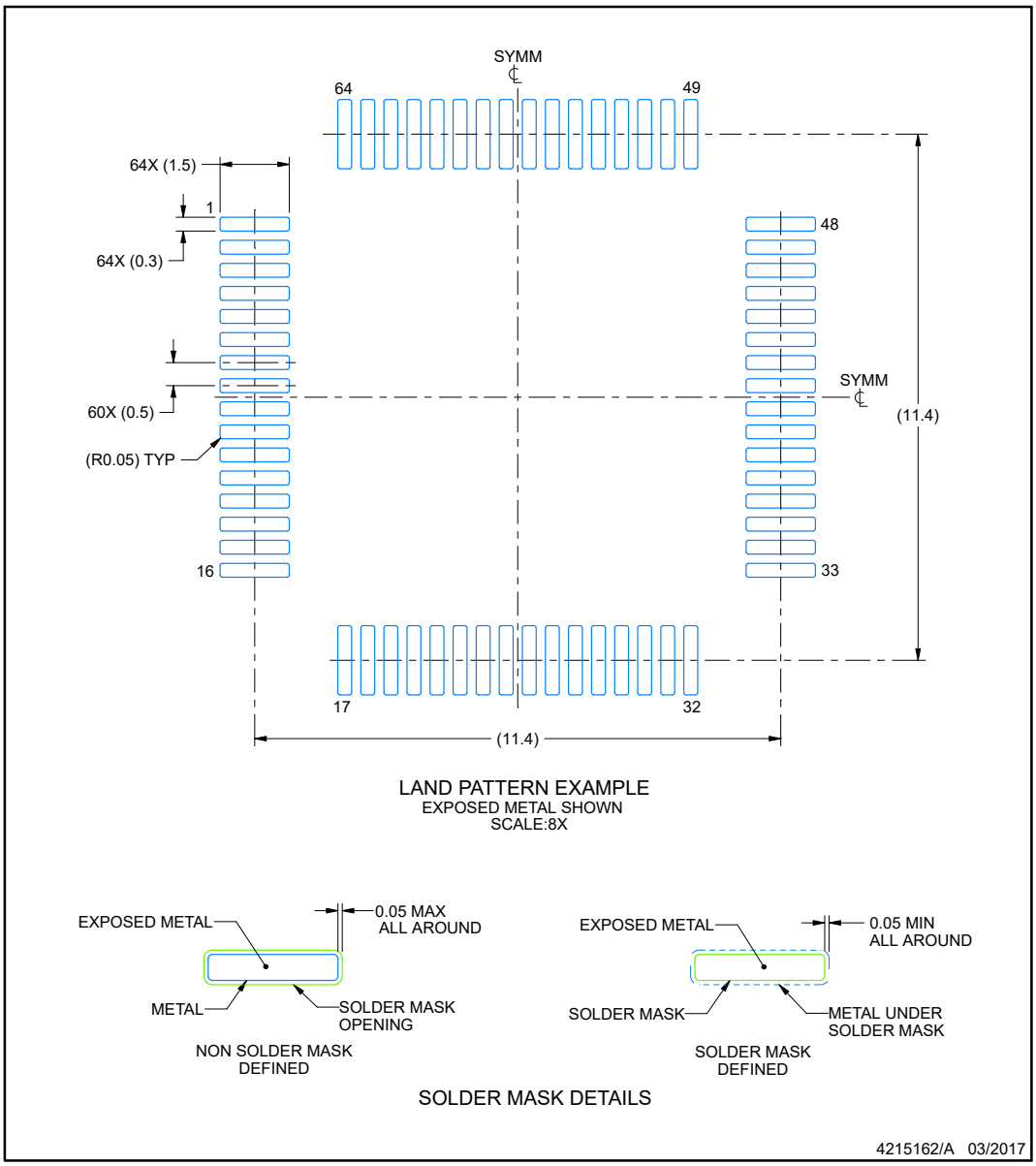
Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE BOARD LAYOUT

PM0064A — **LQFP - 1.6 mm max height**

PLASTIC QUAD FLATPACK



NOTES: (continued)

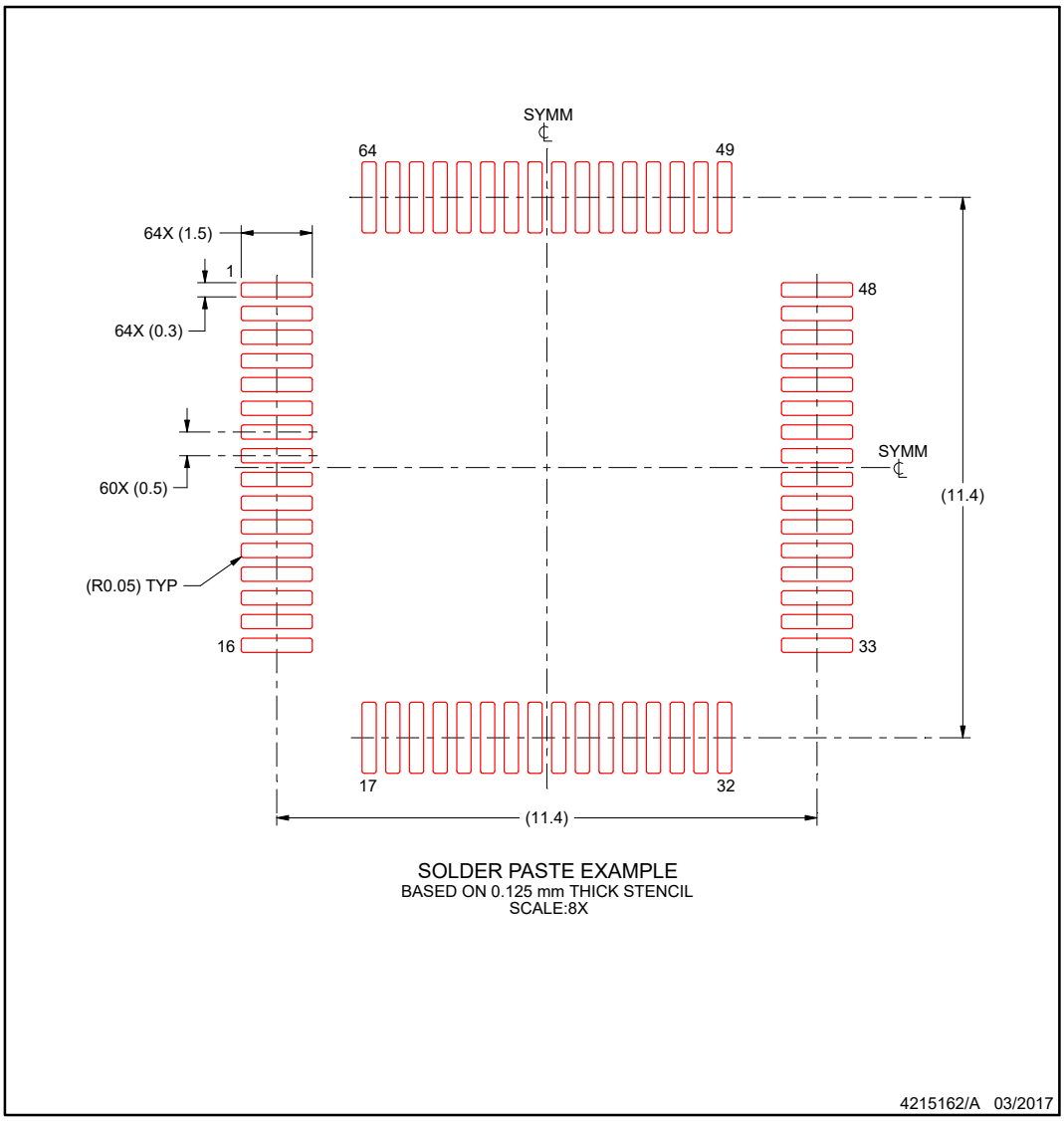
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

PM0064A — **LQFP - 1.6 mm max height**

PLASTIC QUAD FLATPACK



NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

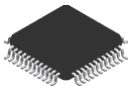
Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

ADVANCE INFORMATION

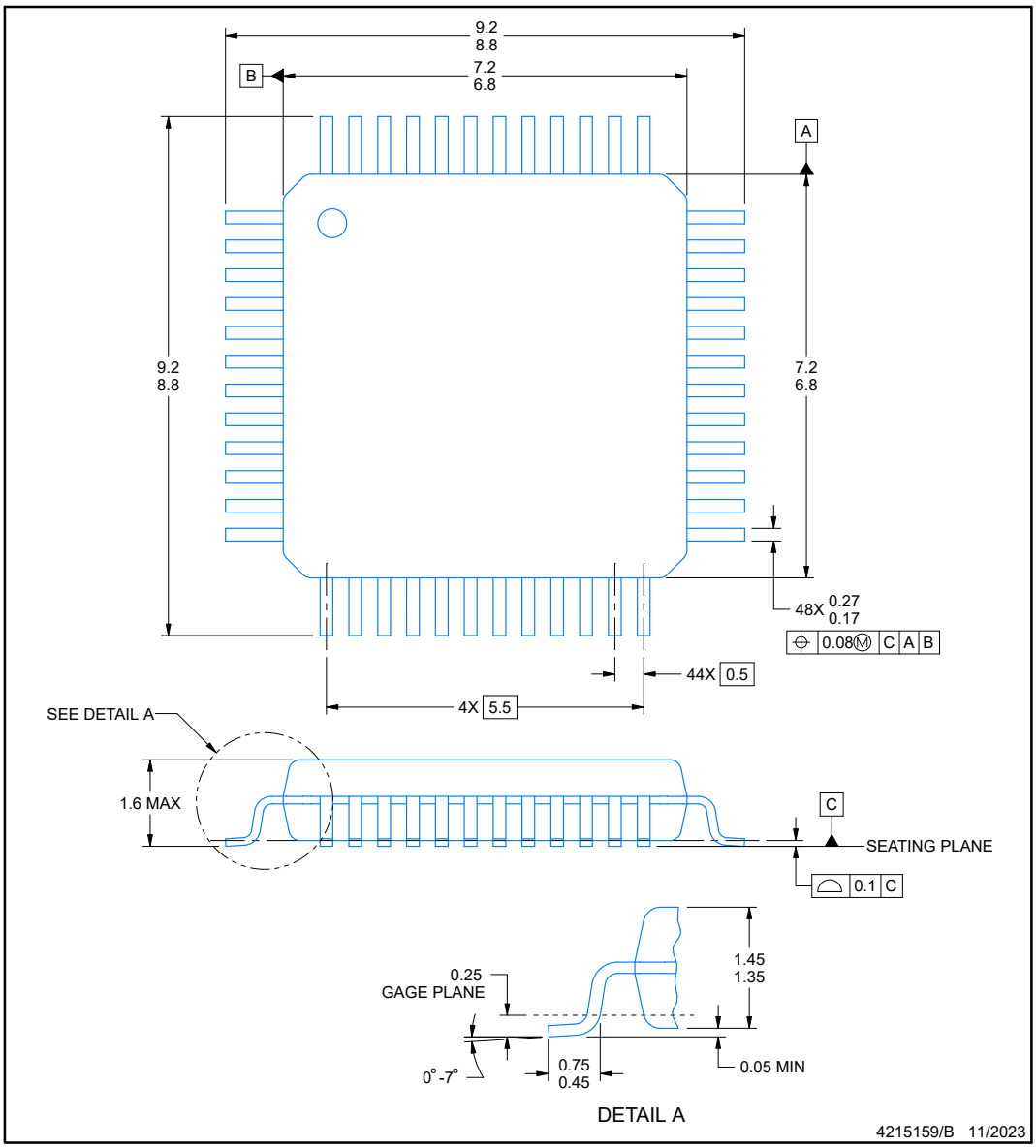
PACKAGE OUTLINE

PT0048A



LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads conected to the die pads.

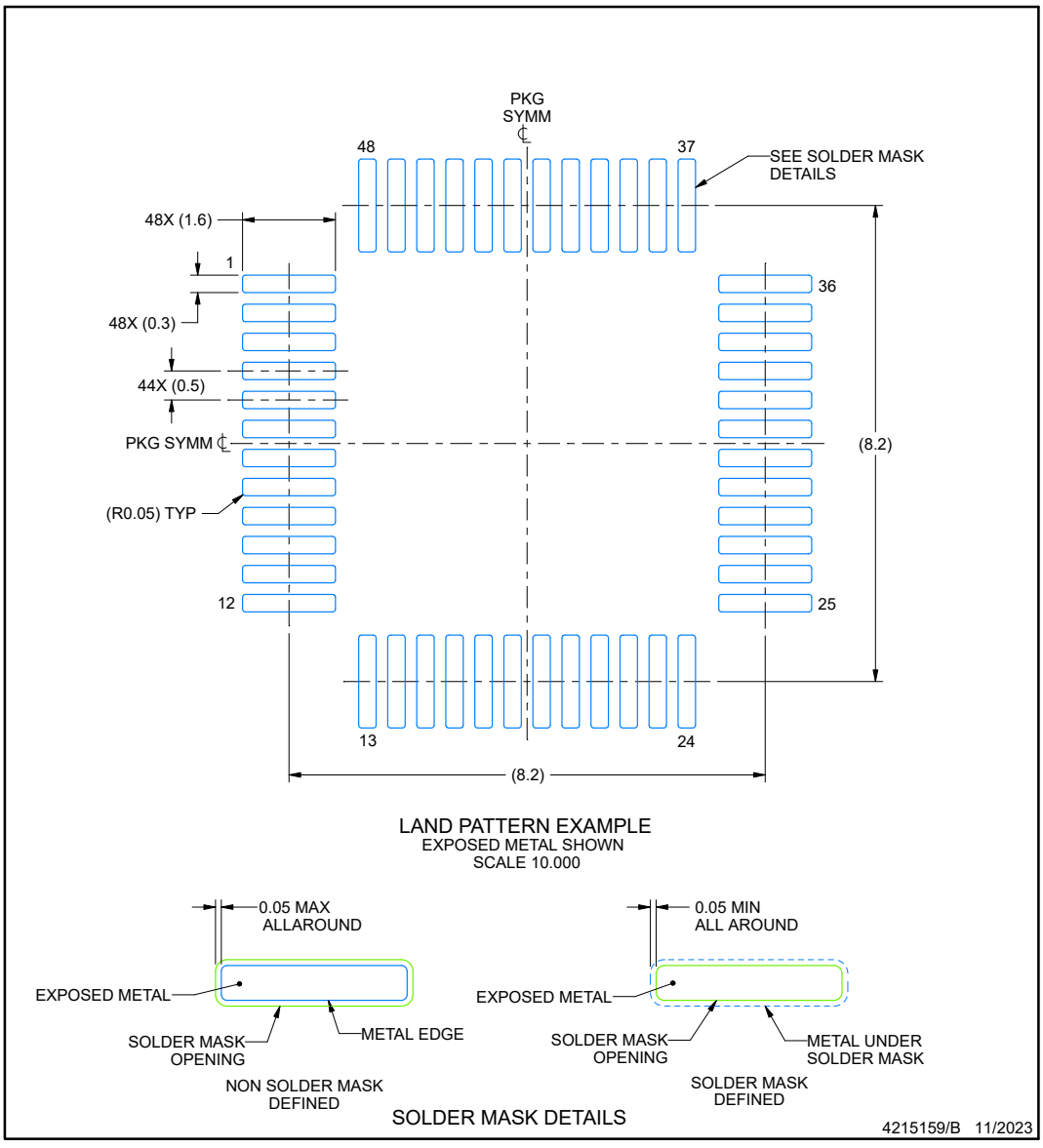
Texas Instruments
www.ti.com

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

PT0048A **LQFP - 1.6 mm max height**

LOW PROFILE QUAD FLATPACK



NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

Copyright © 2026 Texas Instruments Incorporated

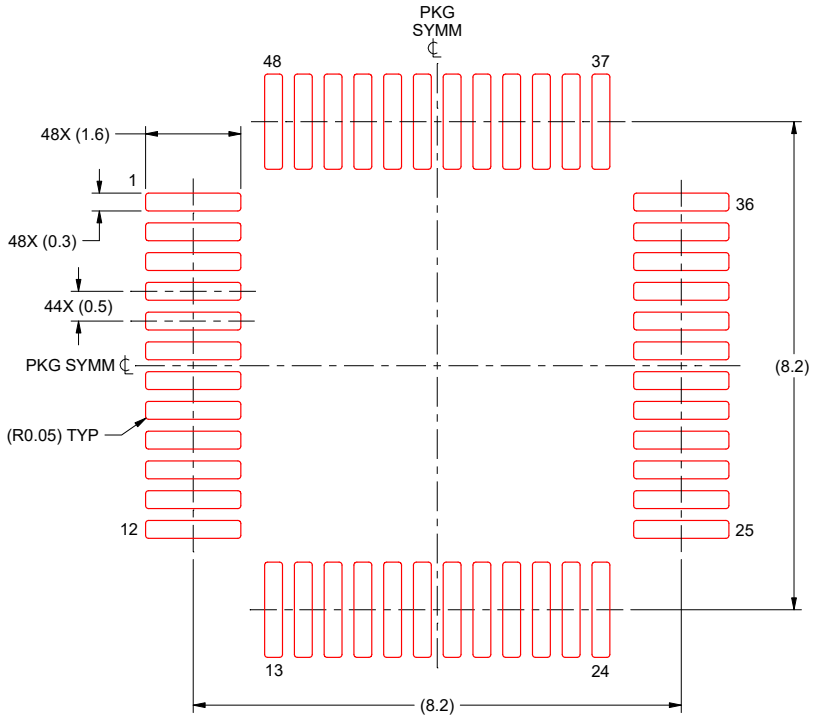
ADVANCE INFORMATION

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

PT0048A — **LQFP - 1.6 mm max height**

LOW PROFILE QUAD FLATPACK



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

4215159/B 11/2023

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

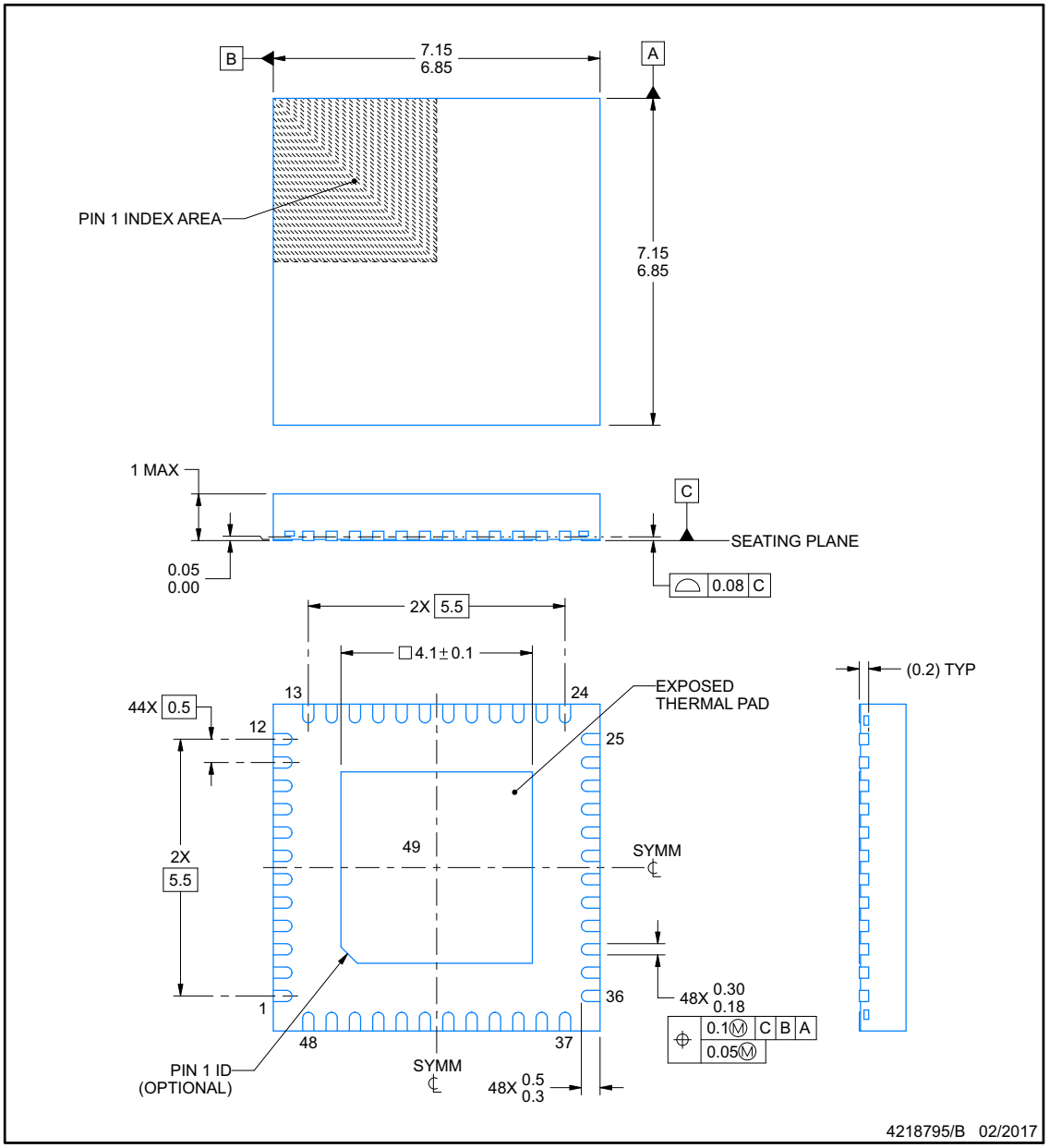
Copyright © 2026 Texas Instruments Incorporated

PACKAGE OUTLINE

RGZ0048B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

Copyright © 2026 Texas Instruments Incorporated

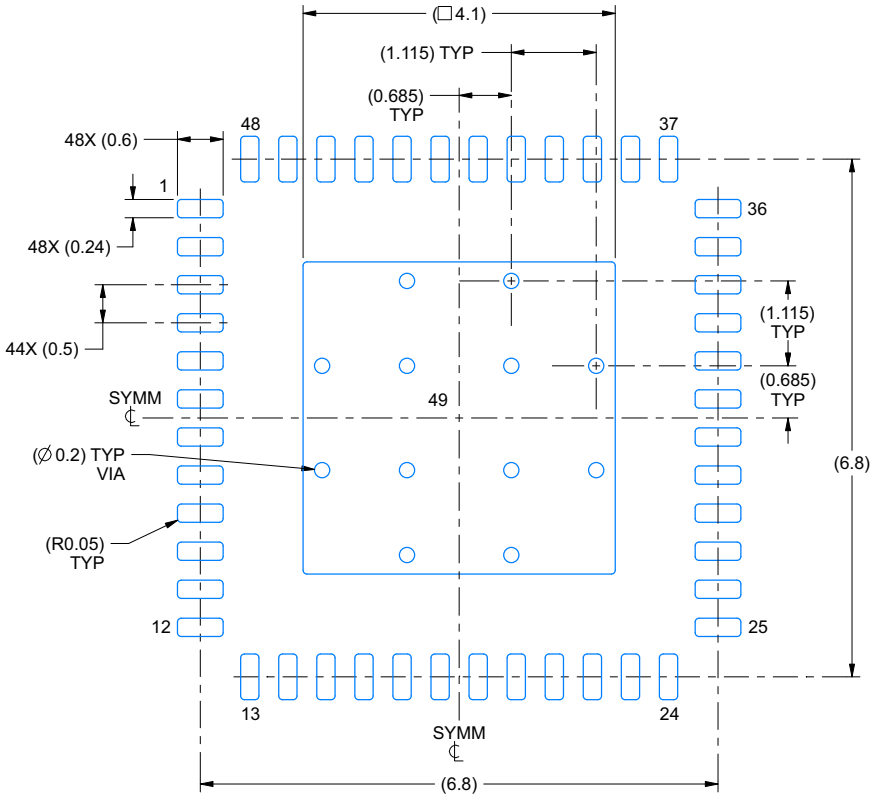
ADVANCE INFORMATION

ADVANCE INFORMATION

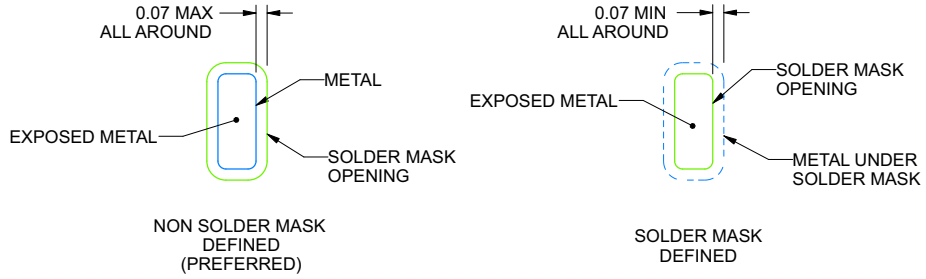
EXAMPLE BOARD LAYOUT

RGZ0048B — **VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:12X



SOLDER MASK DETAILS

4218795/B 02/2017

NOTES: (continued)

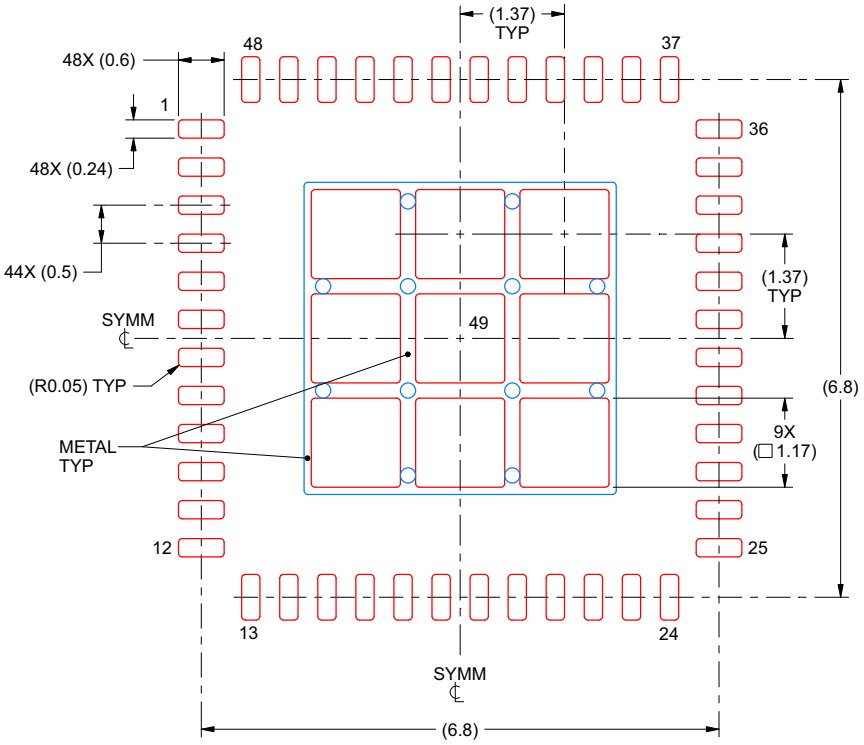
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

RGZ0048B — **VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 49
73% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:12X

4218795/B 02/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

封装选项附录

封装信息

可订购器件型号	状态	材料类型	封装 | 引脚	包装数量 | 包装	RoHS	引脚镀层/焊球材料	MSL 等级/回流焊峰值温度	工作温度 (°C)	器件标识
XAM13E23019GTPDT	有效	预量产	TQFP (PDT) | 128	90 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19GTPDT
XAM13E23019GTPZ	有效	预量产	LQFP (PZ) | 100	90 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19GTPZ
XAM13E23019GTPN	有效	预量产	LQFP (PN) | 80	190 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19GTPN
XAM13E23019GTPM	有效	预量产	LQFP (PM) | 64	160 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19GTPM
XAM13E23019GTPT	有效	预量产	LQFP (PT) | 48	1,000 | LARGE T&R	有	致电 TI	致电 TI	-40 至 125	19GTPT
XAM13E23019GTRGZR	有效	预量产	VQFN (RGZ) | 48	4,000 | LARGE T&R	有	致电 TI	致电 TI	-40 至 125	19GTRGZ
XAM13E23019HTPZ	有效	预量产	LQFP (PZ) | 100	90 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19HTPZ
XAM13E23019HTPM	有效	预量产	LQFP (PM) | 64	160 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19HTPM
XAM13E23019GT2PDT	有效	预量产	TQFP (PDT) | 128	90 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19GT2PDT
XAM13E23019GT2PZ	有效	预量产	LQFP (PZ) | 100	90 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19GT2PZ
XAM13E23019GT2PM	有效	预量产	LQFP (PM) | 64	160 | JEDEC TRAY (10+1)	有	致电 TI	致电 TI	-40 至 125	19GT2PM
XAM13E23019GT2PT	有效	预量产	LQFP (PT) | 48	1,000 | LARGE T&R	有	致电 TI	致电 TI	-40 至 125	19GT2PT

重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
XAM13E23019GTPDT	Active	Preproduction	TQFP (PDT) | 128	90 | JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	
XAM13E23019GTPM	Active	Preproduction	LQFP (PM) | 64	160 | JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	
XAM13E23019GTPN	Active	Preproduction	LQFP (PN) | 80	190 | JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	
XAM13E23019GTPT	Active	Preproduction	LQFP (PT) | 48	1000 | LARGE T&R	-	Call TI	Call TI	-40 to 105	
XAM13E23019GTPZ	Active	Preproduction	LQFP (PZ) | 100	90 | JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	
XAM13E23019GTRGZR	Active	Preproduction	VQFN (RGZ) | 48	4000 | LARGE T&R	-	Call TI	Call TI	-40 to 105	
XAM13E23019HTPM	Active	Preproduction	LQFP (PM) | 64	160 | JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	
XAM13E23019HTPZ	Active	Preproduction	LQFP (PZ) | 100	90 | JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

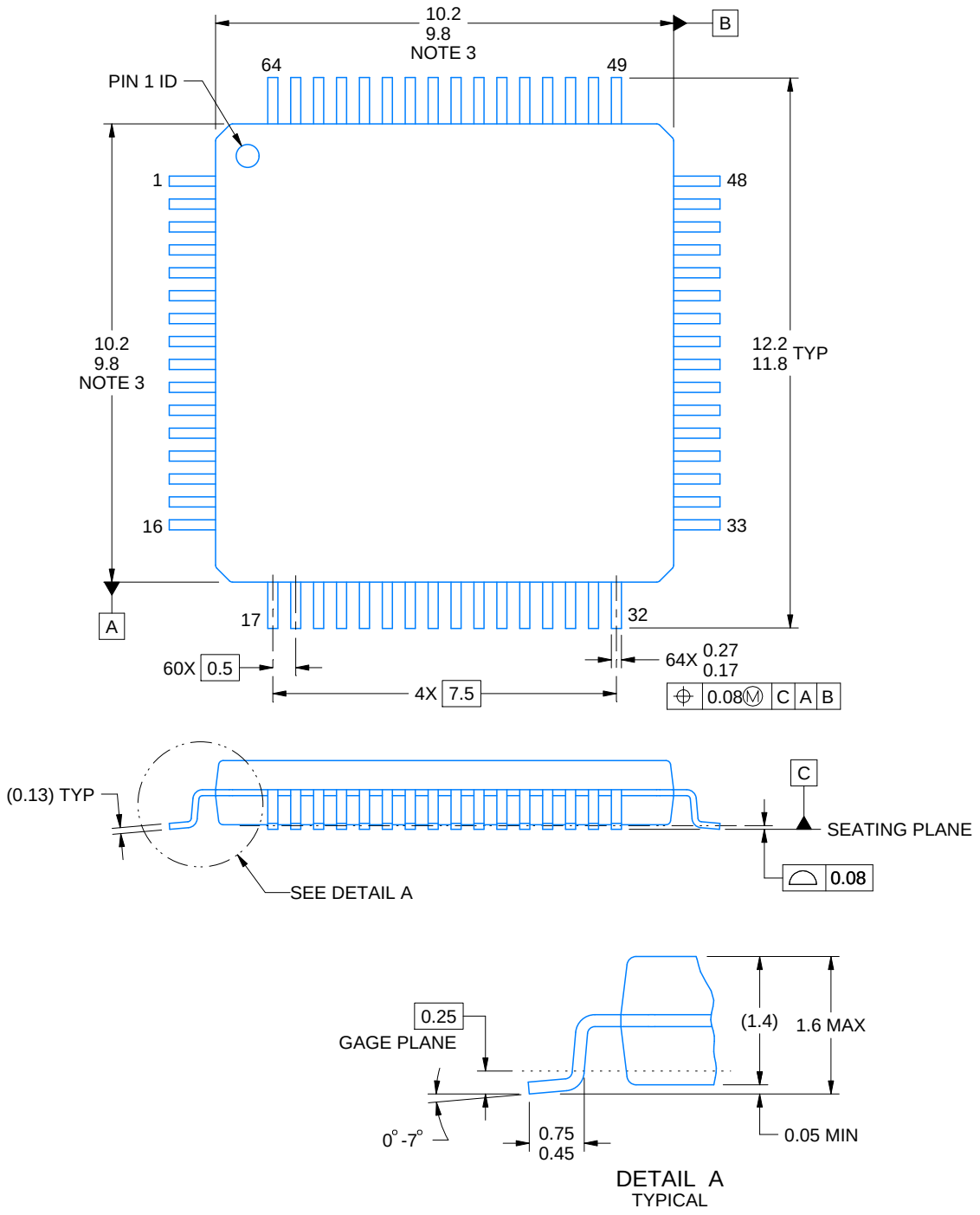
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

PM0064A

LQFP - 1.6 mm max height

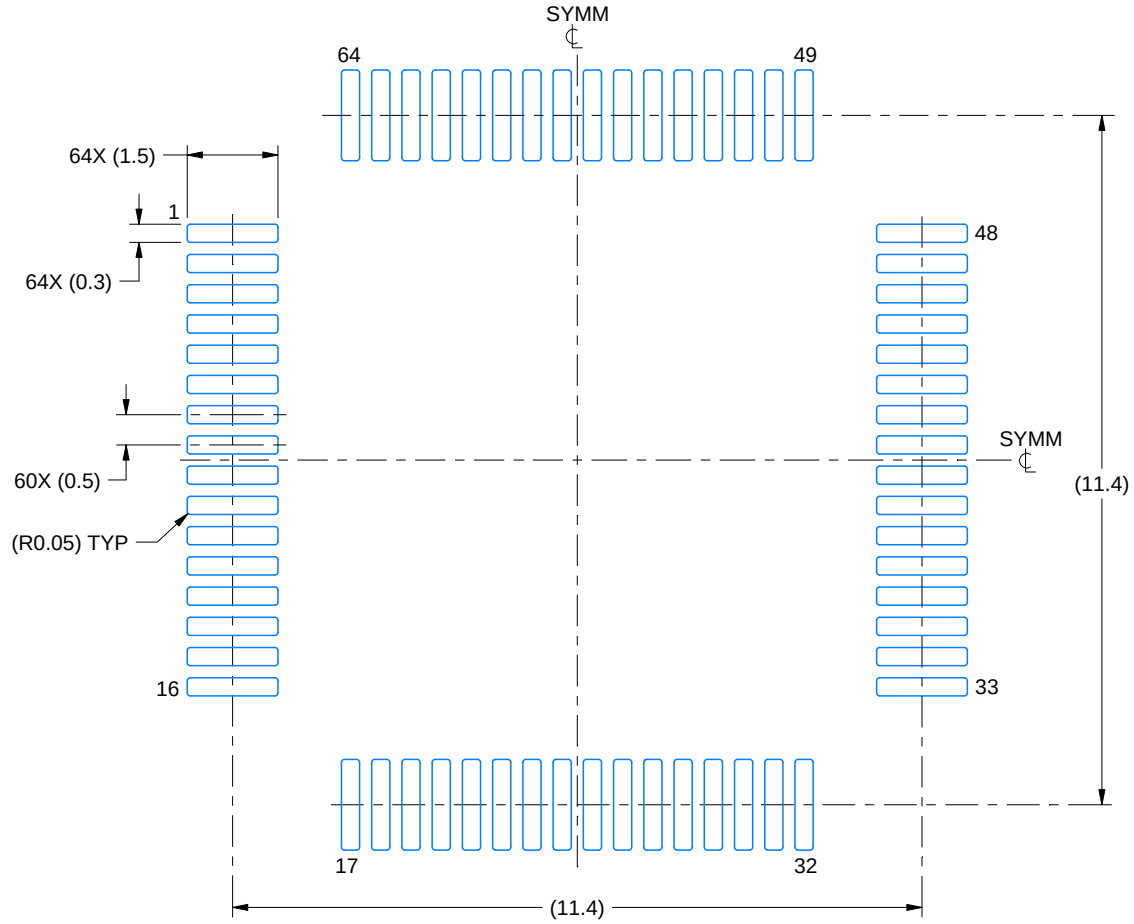
PLASTIC QUAD FLATPACK



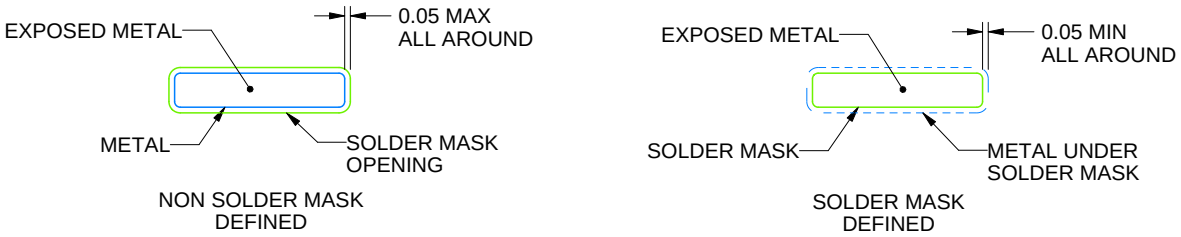
4215162/A 03/2017

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

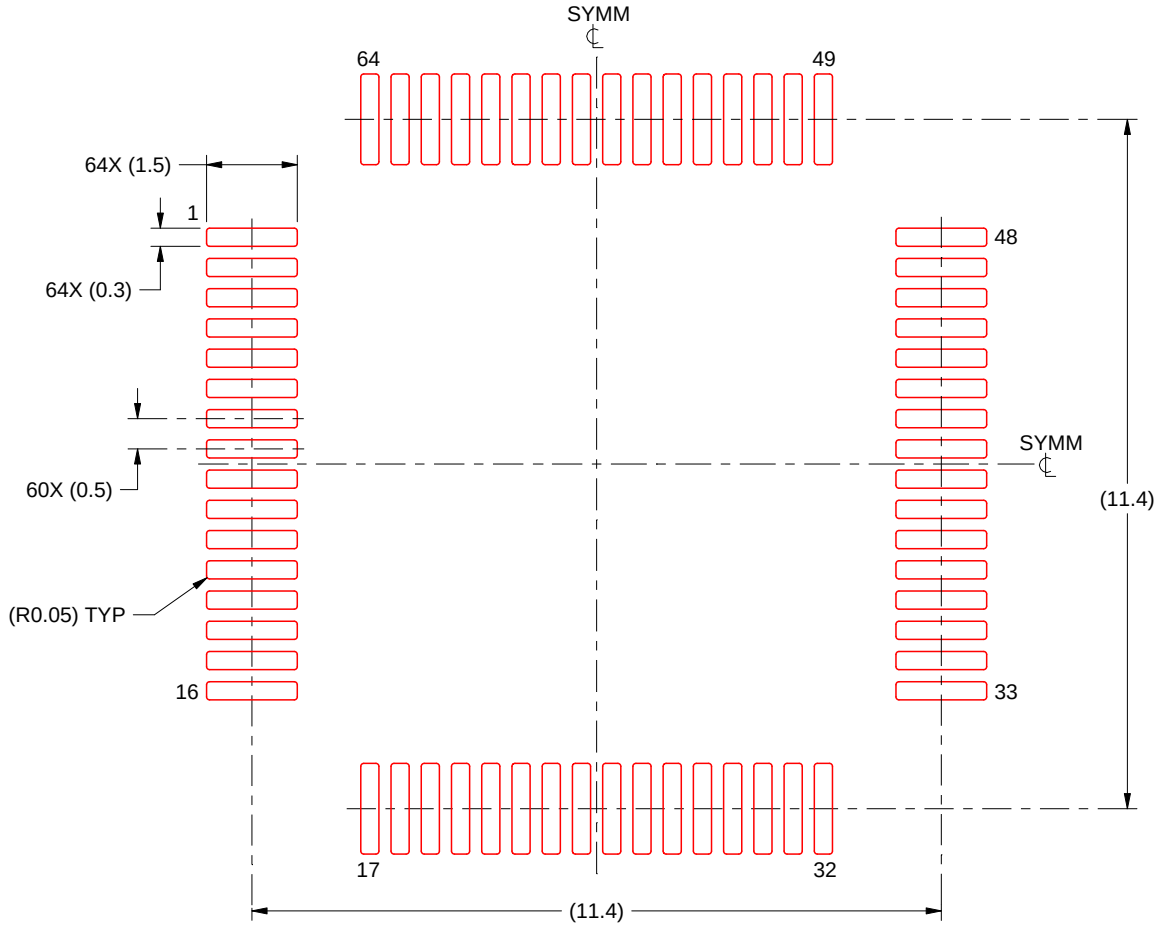


SOLDER MASK DETAILS

4215162/A 03/2017

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4215162/A 03/2017

NOTES: (continued)

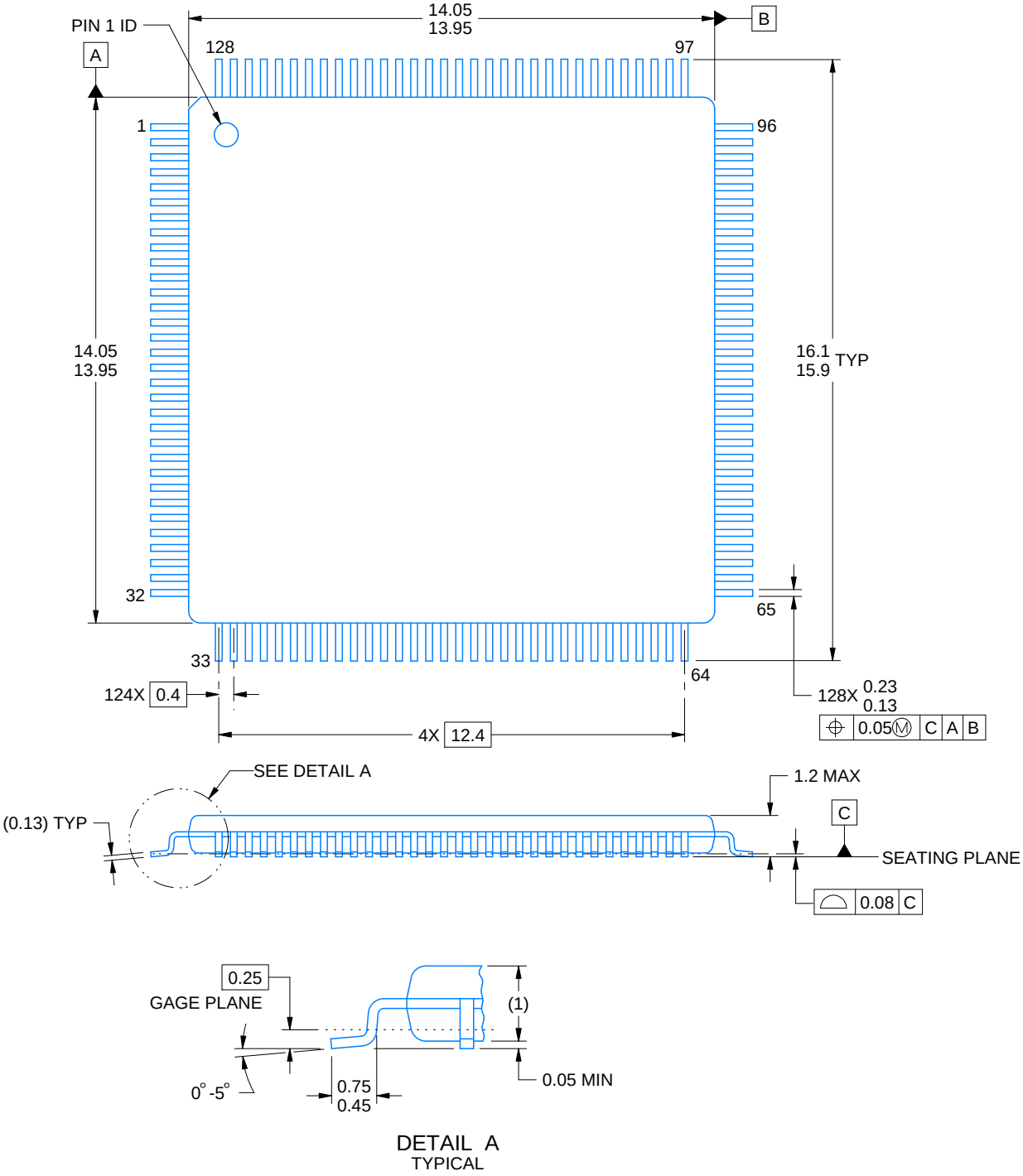
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PDT0128A

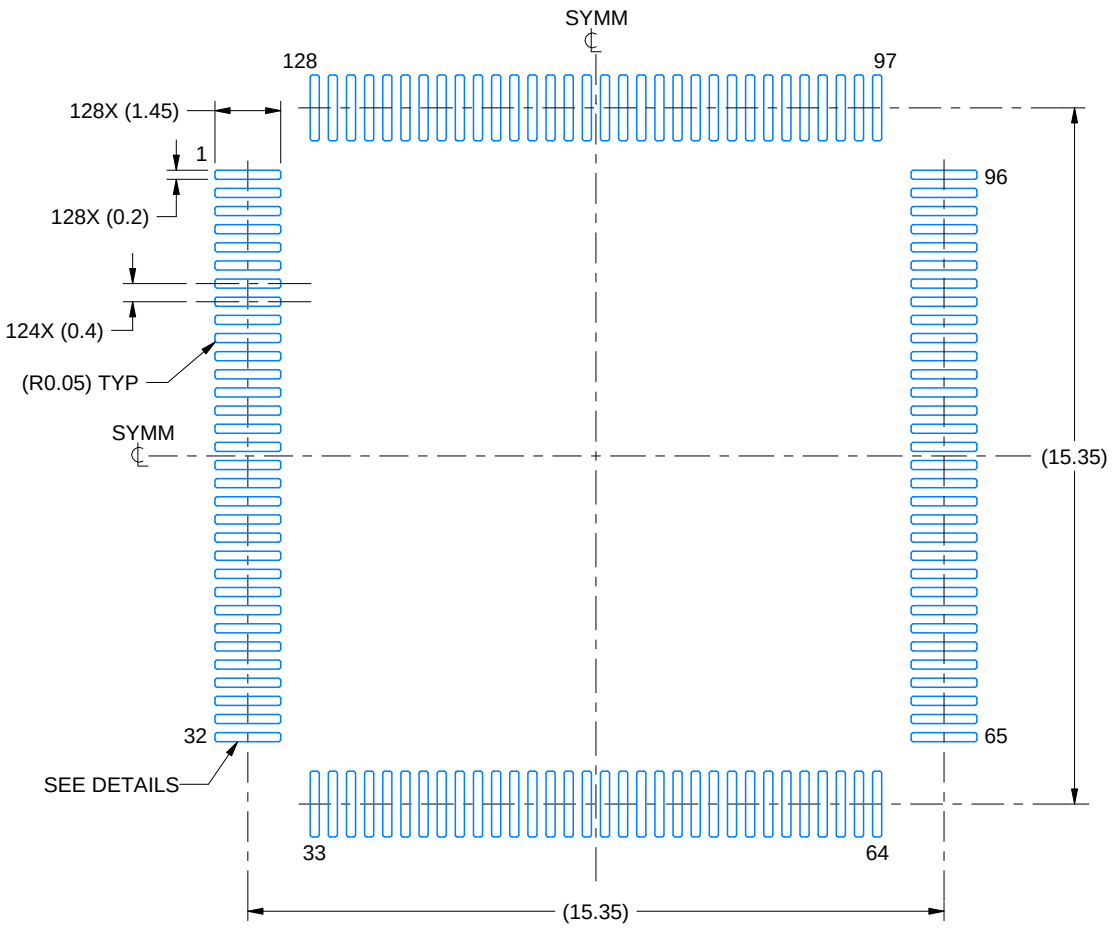
TQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK

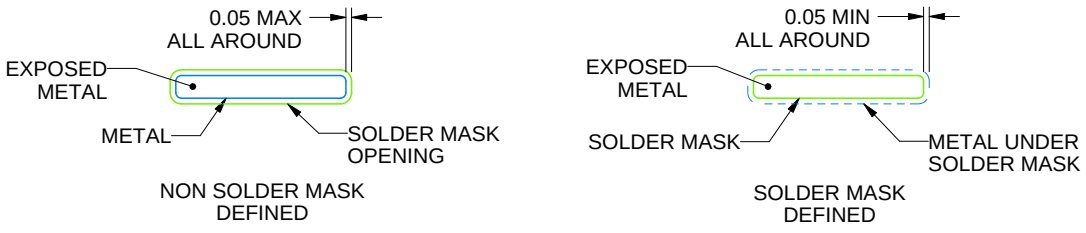


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X

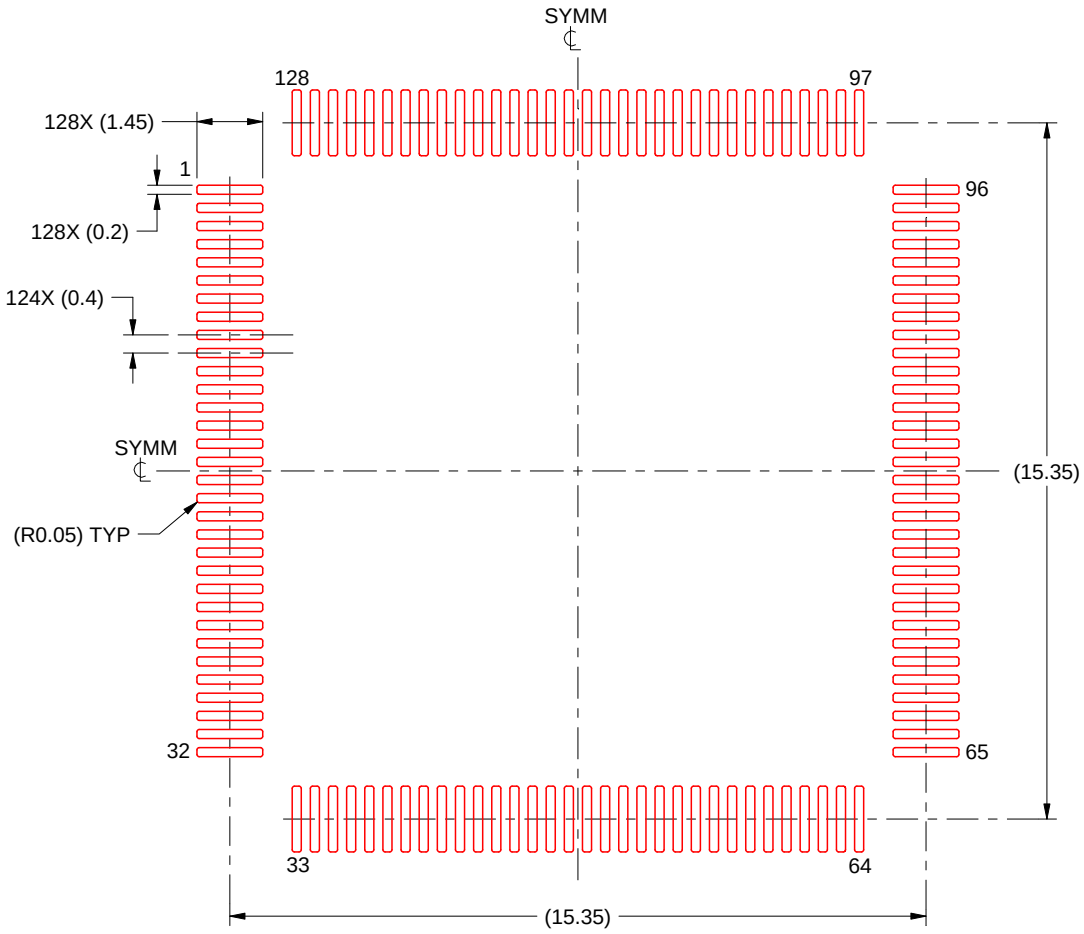


SOLDER MASK DETAILS

4215171/A 10/2023

NOTES: (continued)

3. Publication IPC-7351 may have alternate designs.
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
5. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:6X

4215171/A 10/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

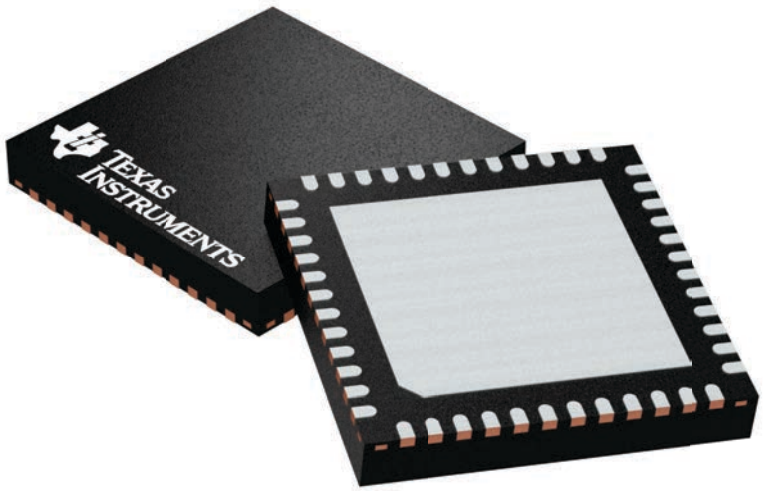
GENERIC PACKAGE VIEW

RGZ 48

VQFN - 1 mm max height

7 x 7, 0.5 mm pitch

PLASTIC QUADFLAT PACK- NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

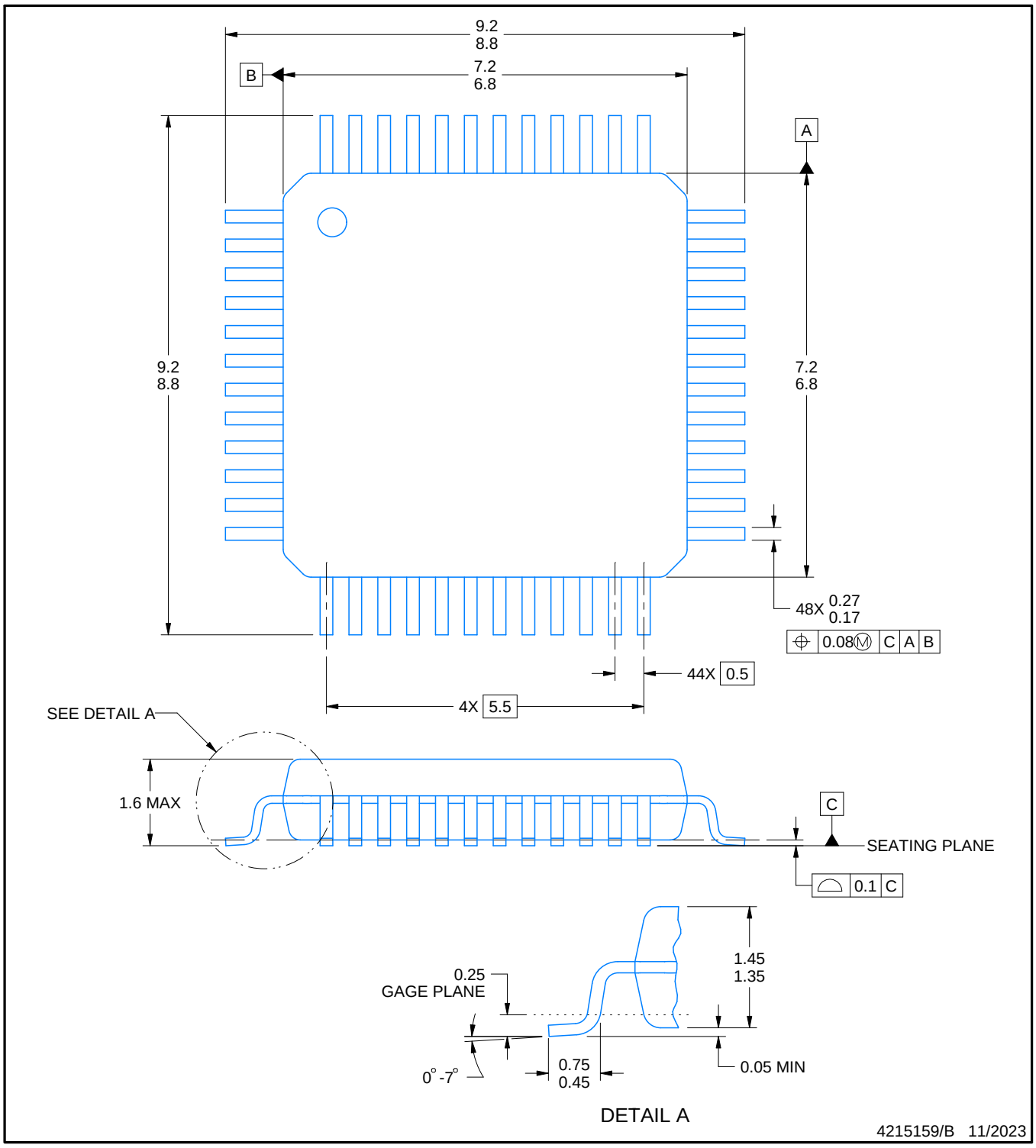
4224671/A

PACKAGE OUTLINE

PT0048A

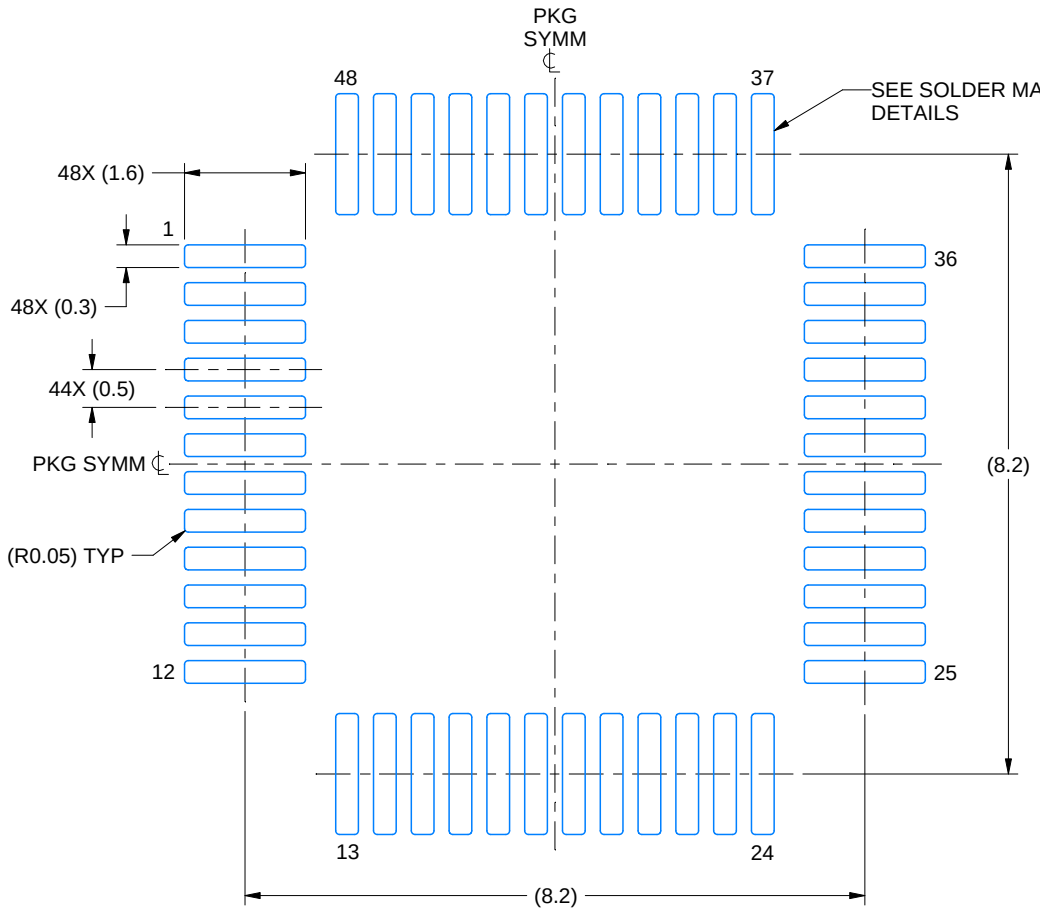
LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK

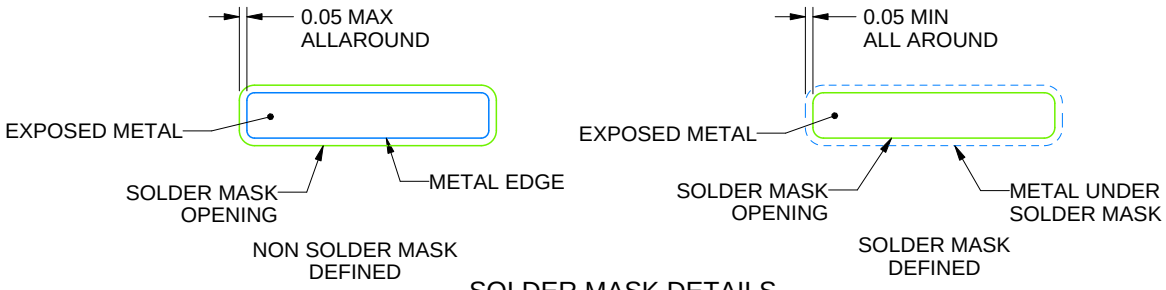


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads conected to the die pads.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE 10.000

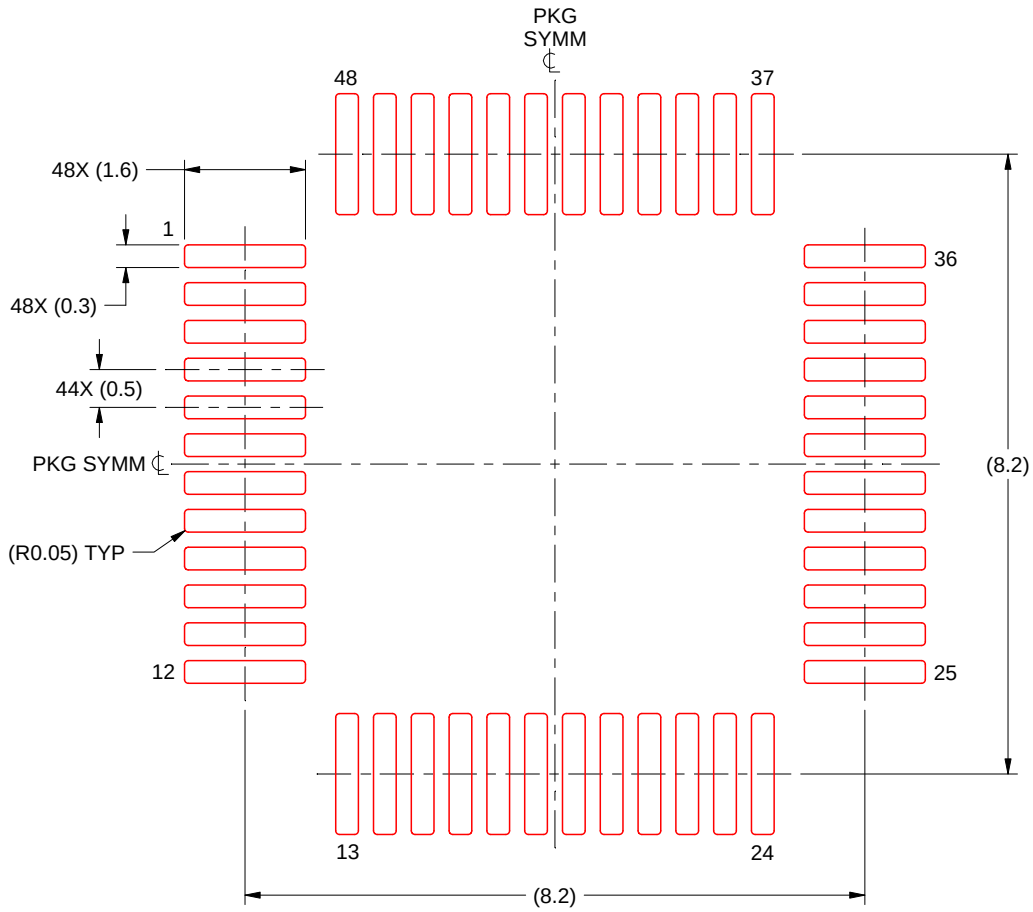


SOLDER MASK DETAILS

4215159/B 11/2023

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

4215159/B 11/2023

NOTES: (continued)

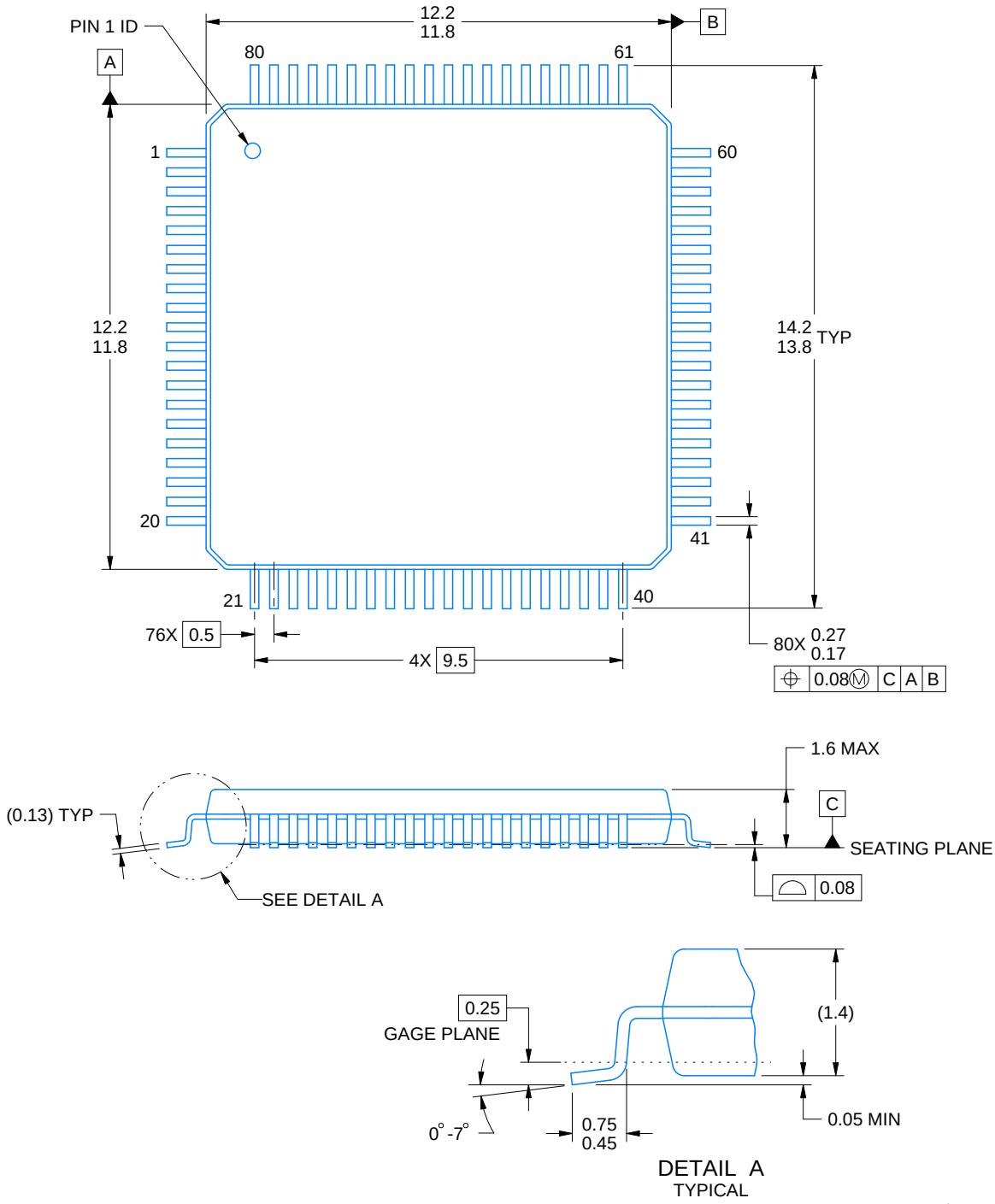
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PN0080A

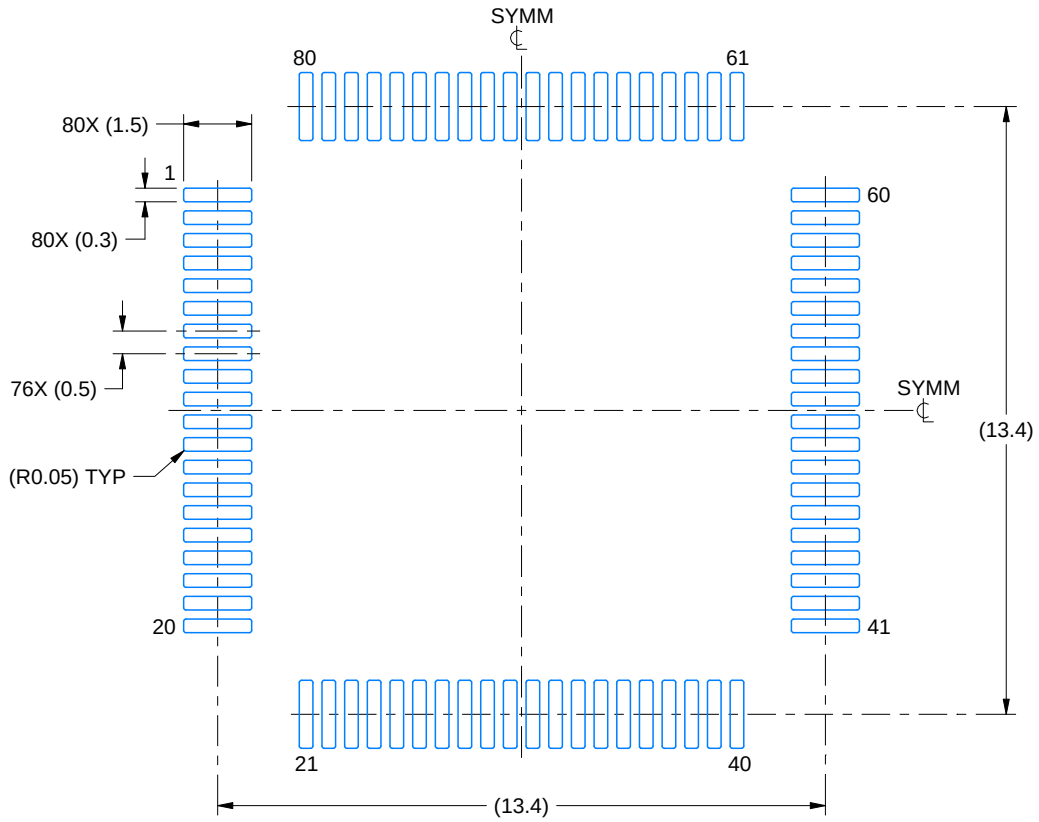
LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK

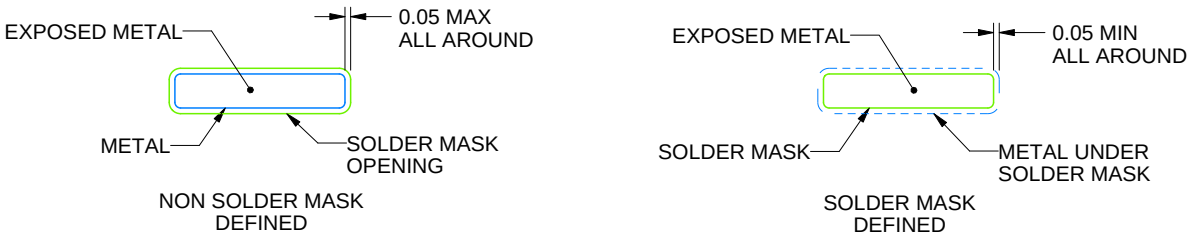


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X

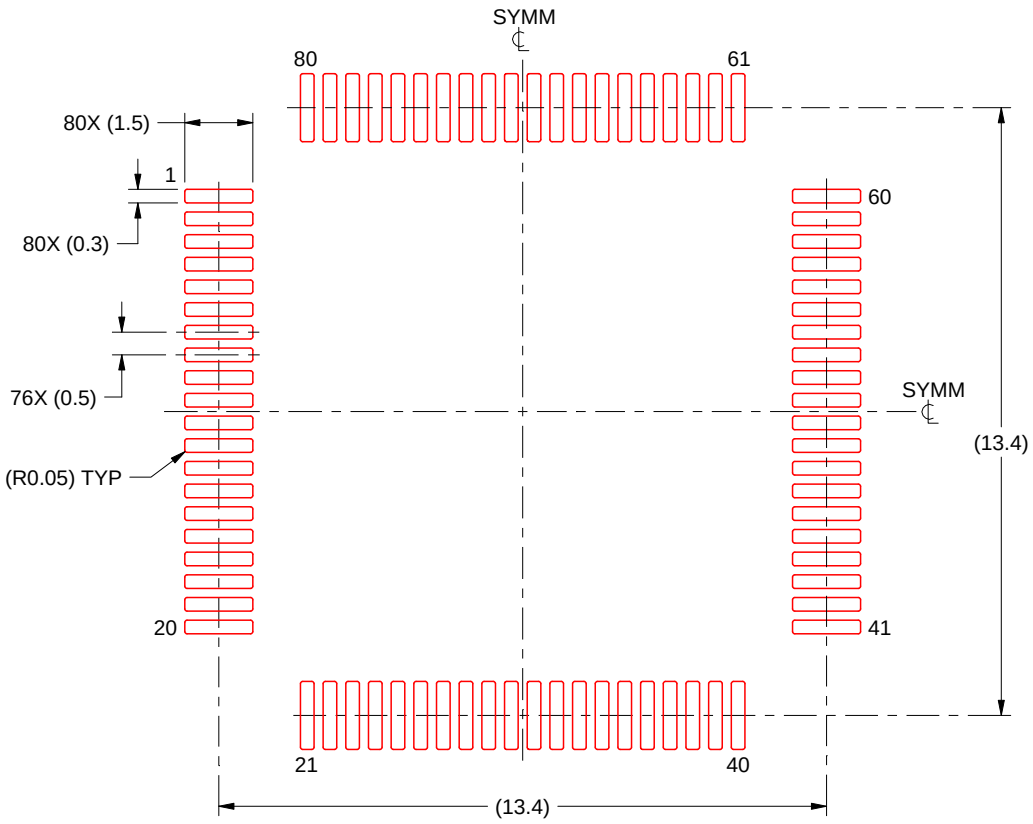


SOLDER MASK DETAILS

4215166/A 08/2022

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
6. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:6X

4215166/A 08/2022

NOTES: (continued)

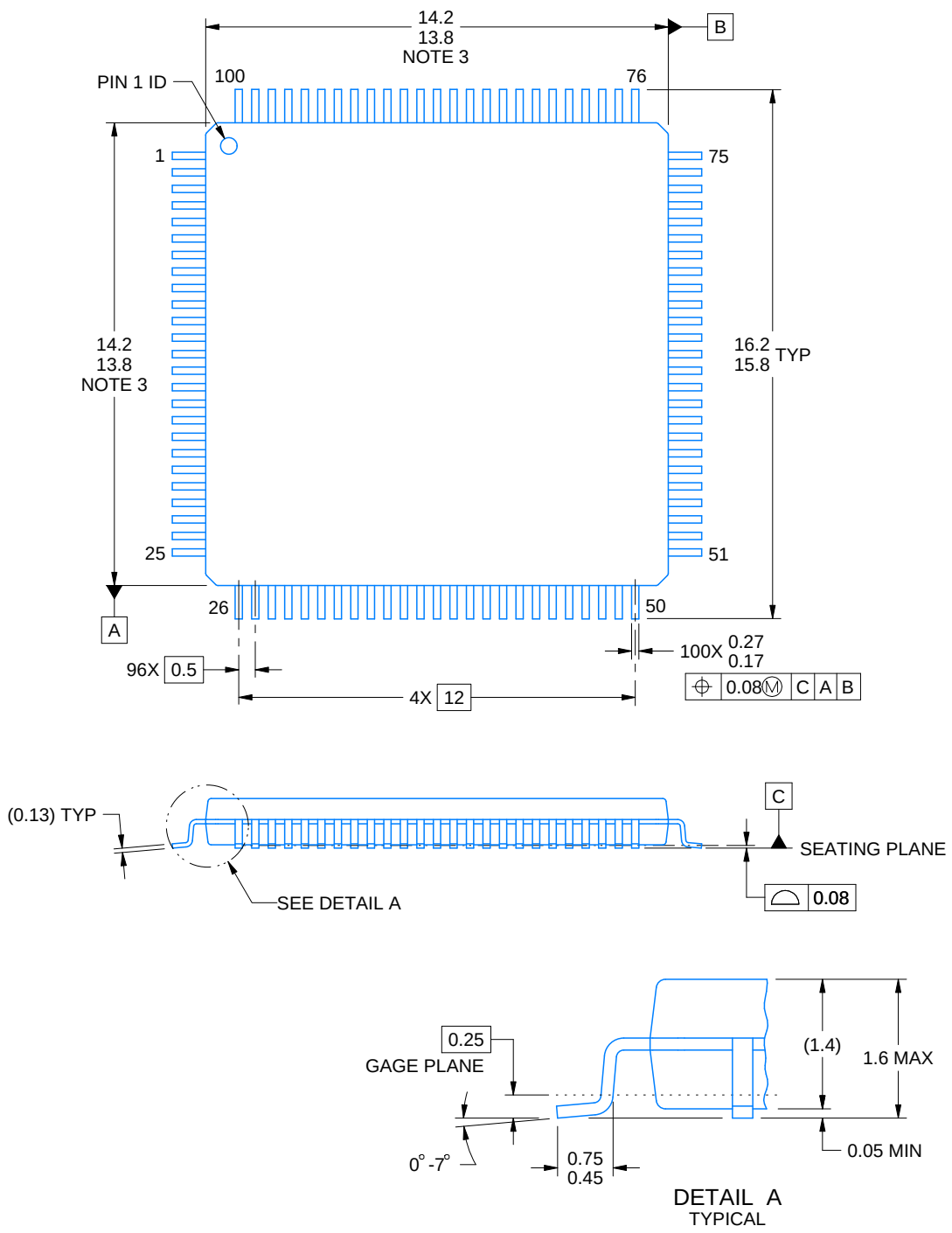
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PZ0100A

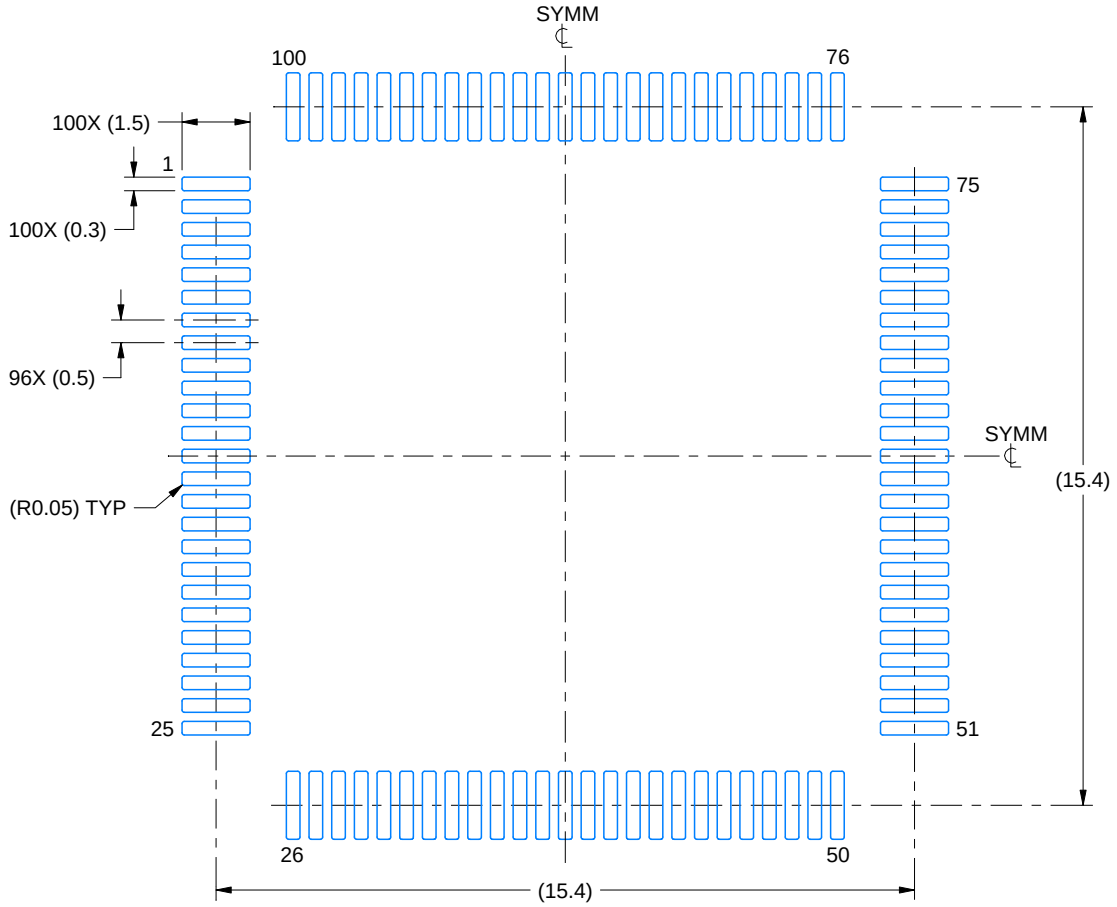
LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK

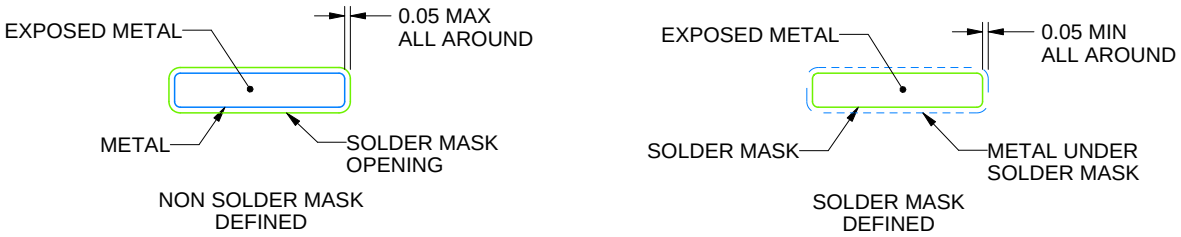


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X

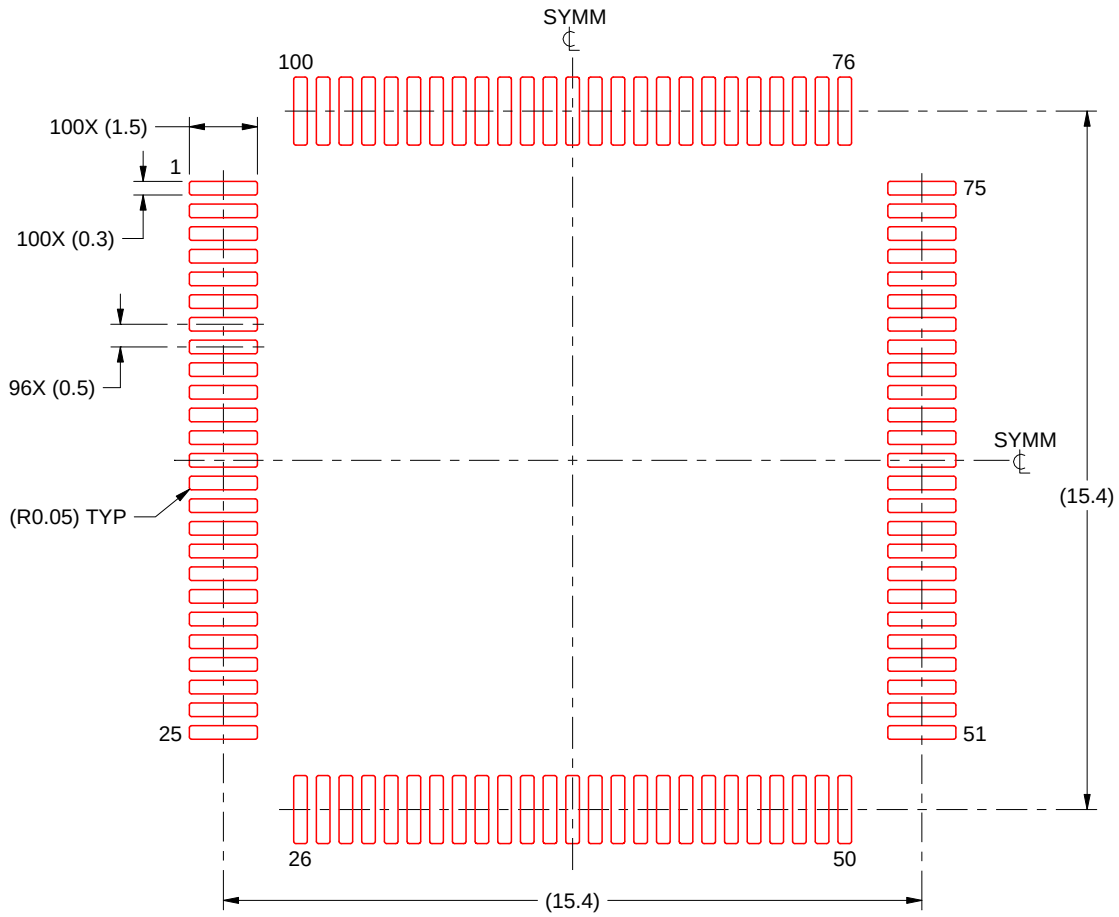


SOLDER MASK DETAILS

4215169/A 03/2017

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4215169/A 03/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月