AFE7955 具有 12GSPS DAC 和 3GSPS ADC 的 2T3R 射频采样 AFE

1 特性

- 申请完整数据表
- 双通道射频采样 12GSPS 发送 DAC
- 三通道射频采样 3GSPS 接收 ADC
- 最大射频信号带宽：1200MHz
- 射频频率范围：600MHz 至 12GHz
- 数字步进衰减器 (DSA)：
  - TX：40dB 范围，0.125dB 步长
  - RX：25dB 范围，0.5dB 步长
- 单频带或双频带 DUC 或 DDC
- 每个 TX 或 RX 16 个 NCO
- 可选内部 PLL/VCO，提供 DAC 或 ADC 采样率下的 DAC/ADC 时钟或外部时钟
- 串行器/解串器数据接口：
  - 可兼容 JESD204B 和 JESD204C
  - 8 个高达 29.5Gbps 的串行器/解串器收发器
  - 子类 1 多器件同步
- 封装：17mm × 17mm FCBGA，间距为 0.8mm

2 应用

- 雷达
- 导引头前端
- 国防无线电
- 战术通信基础设施
- 无线通信测试

3 说明

AFE7955 是一款高性能、宽带宽、多通道收发器，集成了 3 个射频采样发送链和两个射频采样接收链。此器件具有高达 12GHz 的工作频率，支持直接在 L、S、C 和 X 带频率范围内进行射频采样，无需额外的频率转换级。密度和灵活性提高后可支持高通道数、多任务系统。

TX 信号路径支持插值和数字上变频选项，提供每 TX 通道高达 1200 MHz 的信号带宽。DUC 的输出驱动 12GSPS DAC（数模转换器），通过混合模式输出选项增强在第二奈奎斯特区的运行。DAC 输出包括一个具有 40dB 范围以及 1dB 模拟和 0.125dB 数字步进的可变增益放大器 (TX DSA)。

两个接收链均包含一个 25dB 范围的 DSA（数字步进衰减器），后跟一个 3GSPS ADC（模数转换器）。两个接收器通道都有模拟峰值功耗检测器和各种数字功耗检测器，可辅助进行外部或内部自主自动增益控制器，另外还具有射频过载检测器，用于提供器件可靠性保护。灵活的抽取选项可以优化信号带宽，使每个 RX 通道高达 1200 MHz。

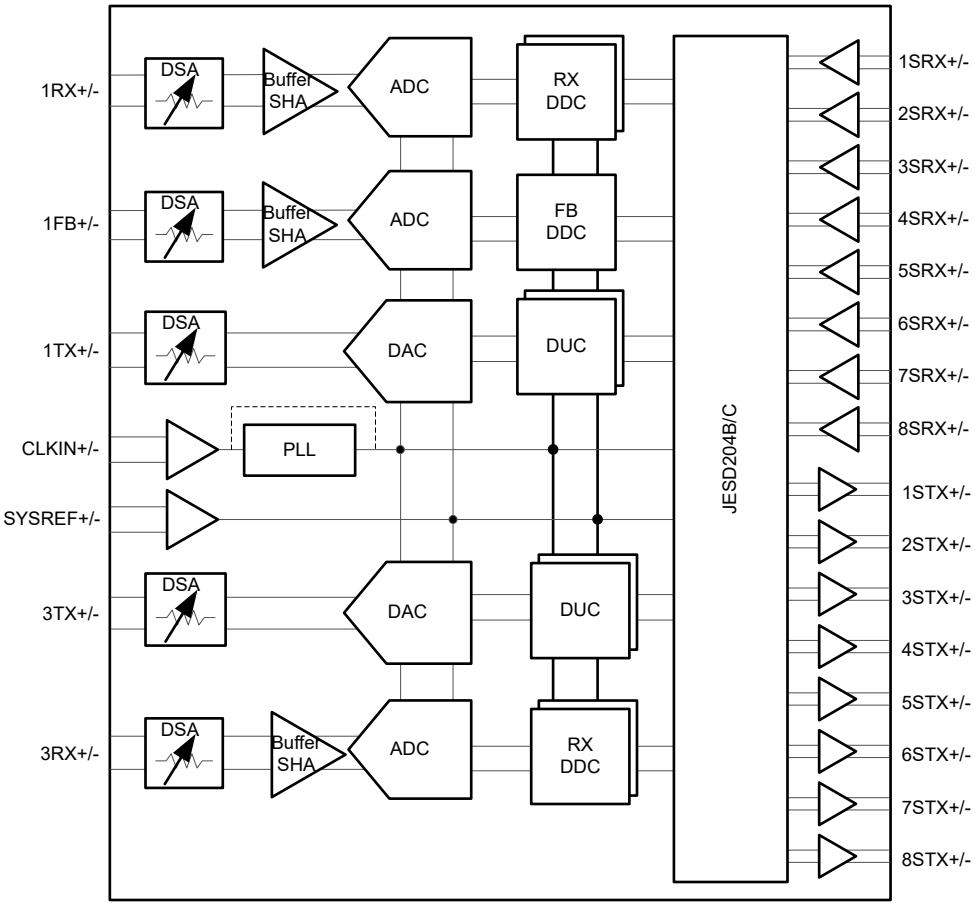
附加的接收器通道具有支持高达 1200MHz 带宽的单个宽带 DDC。

封装信息

器件型号	封装(1)	封装尺寸(2)
AFE7955	FC-BGA	17mm × 17mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



功能方框图

Copyright © 2025 Texas Instruments Incorporated

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 规格.....4
4.1 绝对最大额定值.....4
4.2 ESD 等级.....4
4.3 建议运行条件.....5
4.4 AFE79xx 热性能信息.....5
4.5 发送器电气特性.....6
4.6 射频 ADC 电气特性.....12
4.7 PLL/VCO/时钟电气特性.....16
4.8 数字电气特性.....18
4.9 电源电气特性.....19
4.10 时序要求.....25
4.11 开关特性.....26
4.12 典型特性.....27
5 器件和文档支持.....121
5.1 接收文档更新通知.....121
5.2 支持资源.....121
5.3 商标.....121
5.4 静电放电警告.....121
5.5 术语表.....121
6 修订历史记录.....121
7 机械、封装和可订购信息.....121

Copyright © 2025 Texas Instruments Incorporated

4 规格

4.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电源电压范围	DVDD0P9、VDDT0P9	-0.3	1.2	V
	VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2PLL、VDD1P2PLLCLKREF、VDD1P2FB、VDD1P2FBCML、VDD1P2RXCML	-0.3	1.4	V
	VDD1P8RX、VDD1P8RXCLK、VDD1P8TX、VDD1P8TXDAC、VDD1P8TXENC、VDD1P8PLL、VDD1P8PLLVCO、VDD1P8FB、VDD1P8FBCLK、VDD1P8GPIO、VDDA1P8	-0.5	2.1	V
引脚电压范围	{1/3}RXIN+/-	-0.5	VDDRX1P8+0.3	V
	1FBIN+/-、2FB+/-	-0.5	VDDFB1P8+0.3	V
	{1/3}TXOUT+/-	-0.5	VDDTX1P8+0.3	V
	REFCLK+/-、SYSREF+/-	-0.3	1.4	V
	{1:8}SRX+/-	-0.3	1.4	V
	{1:8}STX+/-	-0.3	1.4	V
	GPIO{B/C/D/E}x、SPICLK、SPISDIO、SPISDO、SPISEN、RESETZ、BISTB0、BISTB1	-0.5	VDD1P8GPIO + 0.3	V
	IFORCE、VSENSE	-0.3	VDDCLK1P8 + 0.3	V
	SRDAMUX1、SRDAMUX2	-0.3	VDDA1P8+0.3	V
P_{MAX}(xRXIN+/-)	器件引脚上的峰值差动射频输入功率，f_{IN} = 830MHz，DSA = 20dB		16.7	dBm
	器件引脚上的峰值差动射频输入功率，f_{IN} = 1760MHz，DSA = 20dB		17.0	dBm
	器件引脚上的峰值差动射频输入功率，f_{IN} = 2610MHz，DSA = 20dB		18	dBm
	器件引脚上的峰值差动射频输入功率，f_{IN} = 3610MHz，DSA = 20dB		18.5	dBm
	器件引脚处的峰值差动射频输入功率，f_{IN} = 4910MHz，DSA = 20dB		19.3	dBm
	器件引脚处的峰值差动射频输入功率，f_{IN} = 8150MHz，DSA = 20dB		21.3	dBm
	器件引脚处的峰值差动射频输入功率，f_{IN} = 9610MHz，DSA = 20dB		23.5	dBm
峰值输入电流	任意输入		20	mA
T_J	结温		150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出*绝对最大额定值*下列出的应力可能会对器件造成永久性损坏。这些仅为应力等级，并不意味着器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

4.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	1000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚	150	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

Copyright © 2025 Texas Instruments Incorporated

4.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
DVDD0P9、VDDT0P9	电源电压 0.9V	0.9	0.925	0.95	V
VDD1P2{RX/TXCLK/TXENC/FB/PLL/PLLCLKREF/FBCML/RXCML}	电源电压 1.2V	1.15	1.2	1.25	V
VDD1P8{RX/RXCLK/TX/TXDAC/TXENC/PLL/PLLVCO/FB/FBCLK/GPIO}、VDDA1P8	电源电压 1.8V	1.75	1.8	1.85	V
T_A	环境温度	-40		85	°C
T_J	工作结温			110(1)	°C
	最高工作结温	125			°C

(1) 长时间等于或高于此结温使用可能会增加器件的时基故障 (FIT) 率。有关更多详细信息，请参阅 SBAA403 应用手册

4.4 AFE79xx 热性能信息

热指标(1)		17mmx17mm FC-BGA	单位
		400 引脚	
$R_{\theta JA}$	结至环境热阻	16.2	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	0.42	°C/W
$R_{\theta JB}$	结至电路板热阻	4.85	°C/W
Ψ_{JT}	结至顶部特征参数	0.12	°C/W
Ψ_{JB}	结至电路板特征参数	4.6	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2025 Texas Instruments Incorporated

4.5 发送器电气特性

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 时 TX 输入速率 = 491.52MSPS，高于 6GHz 时为 1474.56MSPS，f_{DAC} = 11796.48MSPS；低于 6GHz 输出频率时为 PLL 时钟模式，高于 6GHz 输出频率时为外部时钟模式；第一奈奎斯特区域为交错模式，第二奈奎斯特区域为非交错混合模式，标称电源；单频幅度为 -1dBFS；DSA 衰减 = 0dB；除非另有说明，否则串行器/解串器速率 = 16.22Gbps。

参数		测试条件	最小值	典型值	最大值	单位
DAC_{RES}	DAC 分辨率			14		位
f_{RFout}	RF 输出频率范围	f_{DAC} = 12GSPS，第一奈奎斯特区域	600		6000	MHz
		f_{DAC} = 12GSPS，第二奈奎斯特区域	6000		12000	
		f_{DAC} = 9GSPS，第一奈奎斯特区域	600		4500	
		f_{DAC} = 9GSPS，第二奈奎斯特区域	4500		9000	
		f_{DAC} = 6GSPS，第一奈奎斯特区域	600		3000	
		f_{DAC} = 6GSPS，第二奈奎斯特区域	3000		6000	
P_{max_FS}	器件引脚上的最大满量程输出功率，单音最大增益	f_{out} = 850MHz，f_{DAC} = 5898.24MSPS，-0.5dBFS		4.2		dBm
		f_{out} = 1800MHz，f_{DAC} = 5898.24MSPS，-0.5dBFS		4.6		dBm
		f_{out} = 2600MHz，f_{DAC} = 8847.36MSPS，-0.5dBFS		4.0		dBm
		f_{out} = 3500MHz，-0.5dBFS		3.9		dBm
		fout = 4900MHz，-0.5dBFS		3.1		dBm
		f_{out} = 3500MHz，f_{DAC} = 5898.24MSPS，-0.5dBFS，直接模式		1.0		dBm
		f_{out} = 4900MHz，f_{DAC} = 5898.24MSPS，-0.5dBFS，直接模式		0.1		dBm
		f_{out} = 4900MHz，f_{DAC} = 8847.36MSPS，-0.5dBFS，直接模式		-0.7		dBm
		f_{out} = 8100MHz，-0.1dBFS，混合模式		-2.8		dBm
		f_{out} = 9600MHz，-0.1dBFS，混合模式		-4.3		dBm
R_{TERM}	输出端接电阻器	默认设置		50		Ω
ATT_{range}	DSA 衰减范围			40		dB
ATT_{step}	DSA 模拟衰减步长			1.0		dB
	DSA 衰减步长精度 (DNL)	校准前 0 < Atten < 40dB		±0.2		dB
	DSA 衰减步长精度 (DNL)	校准后 0 < Atten < 40dB		±0.1		dB
$ATT_{phase-err}$	DSA 增益步长相位精度，任何 8dB 范围	f_{out} = 850MHz(1)		±1		度
		f_{out} = 1800MHz(1)		±1		度
		f_{out} =2600MHz(1)		±1		度
		f_{out} = 3500MHz(1)		±1		
		f_{out} = 4900MHz(1)		±1		度
		f_{out} = 8100MHz(1)		±2		度
		f_{out} = 9600MHz(1)		±2		度
G_{flat}	增益平坦度	任何 20MHz		0.1		dB
		600MHz 带宽，F_{out} < 4.9G		1.2		

Copyright © 2025 Texas Instruments Incorporated

4.5 发送器电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 时 TX 输入速率 = 491.52MSPS，高于 6GHz 时为 1474.56MSPS，f_{DAC} = 11796.48MSPS；低于 6GHz 输出频率时为 PLL 时钟模式，高于 6GHz 输出频率时为外部时钟模式；第一奈奎斯特区域为交错模式，第二奈奎斯特区域为非交错混合模式，标称电源；单频幅度为 -1dBFS；DSA 衰减 = 0dB；除非另有说明，否则串行器/解串器速率 = 16.22Gbps。

参数		测试条件	最小值	典型值	最大值	单位
IMD3	三阶双音互调失真，f_{IF}±10MHz	f_{out} = 850MHz，单音幅度为 -7dBFS		-66		dBc
		f_{out} = 1800MHz，单音幅度为 -7dBFS		-63		dBc
		f_{out} = 2600MHz，单音幅度为 -7dBFS		-62		dBc
		f_{out} = 3500MHz，单音幅度为 -7dBFS		-61		dBc
		f_{out} = 4900MHz，单音幅度为 -7dBFS		-57		dBc
		f_{out} = 8100MHz，单音幅度为 -7dBFS		-55		dBc
		f_{out} = 9600MHz，单音幅度为 -7dBFS		-52		dBc
		f_{out} = 850MHz，单音幅度为 -13dBFS		-74.4		dBc
		f_{out} = 1800MHz，单音幅度为 -13dBFS		-71.1		dBc
		f_{out} = 2600MHz，单音幅度为 -13dBFS		-73		dBc
		f_{out} = 3500MHz，单音幅度为 -13dBFS		-72		dBc
		f_{out} = 4900MHz，单音幅度为 -13dBFS		-67.8		dBc
		f_{out} = 8100MHz，单音幅度为 -13dBFS		-64		dBc
		f_{out} = 9600MHz，单音幅度为 -13dBFS		-68		dBc
SFDR	无杂散动态范围（在奈奎斯特区域内）	f_{out} = 850MHz		50.8		dBc
		f_{out} = 1800MHz		51.9		dBc
		f_{out} = 2600MHz		42		dBc
		f_{out} = 3500MHz		44		dBc
		f_{out}= 4900MHz		46.1		dBc
$f_S/2 - f_{OUT}$	交错图像	f_{DAC} = 5898.24MSPS，交错模式		-51.9		dBc
		f_{DAC} = 8847.36MSPS，交错模式		-46.0		dBc
		f_{DAC} = 11796.48MSPS，交错模式		-41		dBc
HD2	二次谐波失真（在奈奎斯特区域内）	f_{out} = 850MHz		-49		dBc
		f_{out} = 1800MHz		-53		dBc
		f_{out} = 2600MHz		-50		dBc
		f_{out} = 3500MHz		-48		dBc
		f_{out}= 4900MHz		-47		dBc
		f_{out}= 8100MHz		-50		dBc
		f_{out}= 9600MHz		-53		dBc
		f_{out} = 850MHz，A_{OUT}= -12dBFS		-60		dBc
		f_{out} = 1800MHz，A_{OUT}= -12dBFS		-64		dBc
		f_{out} = 2600MHz，A_{OUT}= -12dBFS		-45		dBc
		f_{out} = 3500MHz，A_{OUT}= -12dBFS		-57		dBc
		f_{out}= 4900MHz，A_{OUT}= -12dBFS		-58		dBc
		f_{out}= 8100MHz，A_{OUT}= -12dBFS		-60		dBc
		f_{out}= 9600MHz，A_{OUT}= -12dBFS		-62		dBc

Copyright © 2025 Texas Instruments Incorporated

4.5 发送器电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 时 TX 输入速率 = 491.52MSPS，高于 6GHz 时为 1474.56MSPS，f_{DAC} = 11796.48MSPS；低于 6GHz 输出频率时为 PLL 时钟模式，高于 6GHz 输出频率时为外部时钟模式；第一奈奎斯特区域为交错模式，第二奈奎斯特区域为非交错混合模式，标称电源；单频幅度为 -1dBFS；DSA 衰减 = 0dB；除非另有说明，否则串行器/解串器速率 = 16.22Gbps。

参数		测试条件	最小值	典型值	最大值	单位
HD3	三次谐波失真（在奈奎斯特区域内）	f_{out} = 850MHz		-62		dBc
		f_{out} = 1800MHz		-55		dBc
		f_{out} = 2600MHz		-57		dBc
		f_{out} = 3500MHz		-60		dBc
		f_{out}= 4900MHz		-54		dBc
		f_{out}= 8100MHz		-54		dBc
		f_{out}= 9600MHz		-56		dBc
		f_{out} = 850MHz，A_{OUT}= -12dBFS		-80		dBc
		f_{out} = 1800MHz，A_{OUT}= -12dBFS		-79		dBc
		f_{out} = 2600MHz，A_{OUT}= -12dBFS		-77		dBc
		f_{out} = 3500MHz，A_{OUT}= -12dBFS		-77		dBc
		f_{out}= 4900MHz，A_{OUT}= -12dBFS		-78		dBc
		f_{out}= 8100MHz，A_{OUT}= -12dBFS		-82		dBc
		f_{out}= 9600MHz，A_{OUT}= -12dBFS		-80		dBc
HDn，n >= 4	谐波失真 n >= 4（在奈奎斯特区域内）	f_{out} = 850MHz		-81		dBc
		f_{out} = 1800MHz		-88		dBc
		f_{out} = 2600MHz		-86		dBc
		f_{out} = 3500MHz		-79		dBc
		f_{out}= 4900MHz		-86		dBc
		f_{out}= 8100MHz		-87		dBc
		f_{out}= 9600MHz		-85		dBc
		f_{out} = 850MHz，A_{OUT}= -12dBFS		-93		dBc
		f_{out} = 1800MHz，A_{OUT}= -12dBFS		-98		dBc
		f_{out} = 2600MHz，A_{OUT}= -12dBFS		-84		dBc
		f_{out} = 3500MHz，A_{OUT}= -12dBFS		-87		dBc
		f_{out}= 4900MHz，A_{OUT}= -12dBFS		-87		dBc
		f_{out}= 8100MHz，A_{OUT}= -12dBFS		-87		dBc
		f_{out}= 9600MHz，A_{OUT}= -12dBFS		-87		dBc
SFDR +/- 250MHz	+/- 250MHz 范围内的无杂散动态范围	f_{out} = 850MHz		68.5		dBc
		f_{out} = 1800MHz		79.4		dBc
		f_{out} = 2600MHz		77		dBc
		f_{out} = 3500MHz		75		dBc
		f_{out}= 4900MHz		76		dBc
		f_{out}= 8100MHz		61		dBc
		f_{out}= 9600MHz		64		dBc
$f_S/4$	固定杂散	f_{DAC} = 5898.24MSPS		-64		dBFS
		f_{DAC} = 8847.36MSPS		-75		dBFS
		f_{DAC} = 11796.48MSPS		-67		dBFS
$f_S/2$	固定杂散	f_{DAC} = 5898.24MSPS		-49		dBFS
		f_{DAC} = 8847.36MSPS		-48		dBFS
		f_{DAC} = 11796.48MSPS		-48		dBFS

Copyright © 2025 Texas Instruments Incorporated

4.5 发送器电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 时 TX 输入速率 = 491.52MSPS，高于 6GHz 时为 1474.56MSPS，f_{DAC} = 11796.48MSPS；低于 6GHz 输出频率时为 PLL 时钟模式，高于 6GHz 输出频率时为外部时钟模式；第一奈奎斯特区域为交错模式，第二奈奎斯特区域为非交错混合模式，标称电源；单频幅度为 -1dBFS；DSA 衰减 = 0dB；除非另有说明，否则串行器/解串器速率 = 16.22Gbps。

参数		测试条件	最小值	典型值	最大值	单位
3*f_S/4	固定杂散	第二奈奎斯特，f_{DAC} = 5898.24MSPS		-76		dBFS
		第二奈奎斯特，f_{DAC} = 8847.36MSPS		-89		dBFS
		第二奈奎斯特，f_{DAC} = 11796.48MSPS		-63		dBFS
$ACPR_{1xcarr}$	ACPR（单载波），LTE 20MHz E-TM1.1 载波 f_{out} = 0.85GHz	Atten=0dB，Pout= -13dBFs		-68.5		dBc
		Atten=20dB，Pout= -13dBFs		-67.2		dBc
		Atten=28dB，Pout= -13dBFs		-64.5		dBc
		Atten=39dB，Pout= -13dBFs		-53.9		dBc
$ACPR_{1xcarr}$	ACPR（单载波），LTE 20MHz E-TM1.1 载波 f_{out} = 1.8425GHz	Atten=0dB，Pout= -13dBFs		-70.7		dBc
		Atten=20dB，Pout= -13dBFs		-68.3		dBc
		Atten=28dB，Pout= -13dBFs		-62.9		dBc
		Atten=39dB，Pout= -13dBFs		-52.0		dBc
$ACPR_{1xcarr}$	ACPR（单载波），LTE 20MHz E-TM1.1 载波 f_{out} = 2.6GHz	Atten=0dB，Pout= -13dBFs		-71		dBc
		Atten=20dB，Pout= -13dBFs		-68		dBc
		Atten=28dB，Pout= -13dBFs		-62		dBc
		Atten=39dB，Pout= -13dBFs		-51.3		dBc
$ACPR_{1xcarr}$	ACPR（单载波），LTE 20MHz E-TM1.1 载波 f_{out} = 3.5GHz	Atten=0dB，Pout= -13dBFs		-70		dBc
		Atten=20dB，Pout= -13dBFs		-67		dBc
		Atten=28dB，Pout= -13dBFs		-60		dBc
		Atten=39dB，Pout= -13dBFs		-49.8		dBc
$ACPR_{1xcarr}$	ACPR（单载波），LTE 20MHz E-TM1.1 载波 f_{out} = 4.9GHz	Atten=0dB，Pout= -13dBFs		-68.8		dBc
		Atten=20dB，Pout= -13dBFs		-65.9		dBc
		Atten=28dB，Pout= -13dBFs		-60.6		dBc
		Atten=39dB，Pout= -13dBFs		-49.5		dBc
$ACPR_{1xcarr}$	ACPR（单载波），NR 100MHz E-TM1.1 载波 f_{out} = 2.6GHz	Atten=0dB，Pout= -13dBFs		-65		dBc
		Atten=20dB，Pout= -13dBFs		-62		dBc
		Atten=20dB，Pout= -13dBFs		-55		dBc
		Atten=39dB，Pout= -13dBFs		-44.3		dBc
$ACPR_{1xcarr}$	ACPR（单载波），NR 100MHz E-TM1.1 载波 f_{out} = 3.5GHz	Atten=0dB，Pout= -13dBFs		-64		dBc
		Atten=20dB，Pout= -13dBFs		-59		dBc
		Atten=28dB，Pout= -13dBFs		-52		dBc
		Atten=39dB，Pout= -13dBFs		-41.1		dBc
$ACPR_{1xcarr}$	ACPR（单载波），NR 100MHz E-TM1.1 载波 f_{out} = 4.9GHz	Atten=0dB，Pout= -13dBFs		-64.1		dBc
		Atten=20dB，Pout= -13dBFs		-60.4		dBc
		Atten=28dB，Pout= -13dBFs		-53.5		dBc
		Atten=39dB，Pout= -13dBFs		-42.5		dBc
$ACPR_{1xcarr}$	ACPR（单载波），NR 100MHz E-TM1.1 载波 f_{out} = 8.1GHz	Atten=0dB，Pout= -13dBFs		-58		dBc
		Atten=20dB，Pout= -13dBFs		-53		dBc
		Atten=28dB，Pout= -13dBFs		-46		dBc
		Atten=39dB，Pout= -13dBFs		-36		dBc

Copyright © 2025 Texas Instruments Incorporated

4.5 发送器电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 时 TX 输入速率 = 491.52MSPS，高于 6GHz 时为 1474.56MSPS，f_{DAC} = 11796.48MSPS；低于 6GHz 输出频率时为 PLL 时钟模式，高于 6GHz 输出频率时为外部时钟模式；第一奈奎斯特区域为交错模式，第二奈奎斯特区域为非交错混合模式，标称电源；单频幅度为 -1dBFS；DSA 衰减 = 0dB；除非另有说明，否则串行器/解串器速率 = 16.22Gbps。

参数		测试条件	最小值	典型值	最大值	单位
$ACPR_{1xcarr}$	ACPR（单载波），NR 100MHz E-TM1.1 载波 f_{out} = 9.6GHz	Atten=0dB，Pout= -13dBFs		-57		dBc
		Atten=20dB，Pout= -13dBFs		-50		dBc
		Atten=28dB，Pout= -13dBFs		-42		dBc
		Atten=39dB，Pout= -13dBFs		-31		dBc
EVM	误差矢量幅度，1x 20MHz E-TM3.1/3.1a，无参考时钟噪声	F_{out} =0.85GHz，P_{OUT}= -13dBFs		0.2		%
		F_{out} =1.8425GHz，P_{OUT}= -13dBFs		0.3		%
		F_{out} =2.6GHz，P_{OUT}= -13dBFs		0.28		%
		F_{out} =3.5GHz，P_{OUT}= -13dBFs		0.38		%
		F_{out} =4.9GHz，P_{OUT}= -13dBFs		0.4		%
NSD_{dBFS}	噪声频谱密度 20MHz 偏移 f_{OUT} = 0.85GHz	Atten=0dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-157.6		dBFS/Hz
		Atten=20dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-153.3		dBFS/Hz
		Atten=28dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-147.9		dBFS/Hz
		Atten=39dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-136.9		dBFS/Hz
NSD_{dBFS}	噪声频谱密度 20MHz 偏移 f_{OUT} = 1.8GHz	Atten=0dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-158.4		dBFS/Hz
		Atten=20dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-152.2		dBFS/Hz
		Atten=28dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-145.6		dBFS/Hz
		Atten=39dB，f_{DAC} = 5898.24MSPS，Pout= -13dBFs		-134.6		dBFS/Hz
NSD_{dBFS}	噪声频谱密度 20MHz 偏移 f_{OUT} = 2.6GHz	Atten=0dB，f_{DAC} = 8847.36MSPS，Pout= -13dBFs		-157		dBFS/Hz
		Atten=20dB，f_{DAC} = 8847.36MSPS，Pout= -13dBFs		-151		dBFS/Hz
		Atten=28dB，f_{DAC} = 8847.36MSPS，Pout= -13dBFs		-144		dBFS/Hz
		Atten=39dB，f_{DAC} = 8847.36MSPS，Pout= -13dBFs		-133.0		dBFS/Hz
NSD_{dBFS}	噪声频谱密度 20MHz 偏移 F_{out} =3.5GHz	Atten=0dB，Pout= -13dBFs		-158		dBFS/Hz
		Atten=20dB，Pout= -13dBFs		-150		dBFS/Hz
		Atten=28dB，Pout= -13dBFs		-143		dBFS/Hz
		Atten=39dB，Pout= -13dBFs		-131.8		dBFS/Hz

Copyright © 2025 Texas Instruments Incorporated

4.5 发送器电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 时 TX 输入速率 = 491.52MSPS，高于 6GHz 时为 1474.56MSPS，f_{DAC} = 11796.48MSPS；低于 6GHz 输出频率时为 PLL 时钟模式，高于 6GHz 输出频率时为外部时钟模式；第一奈奎斯特区域为交错模式，第二奈奎斯特区域为非交错混合模式，标称电源；单频幅度为 -1dBFS；DSA 衰减 = 0dB；除非另有说明，否则串行器/解串器速率 = 16.22Gbps。

参数		测试条件	最小值	典型值	最大值	单位
NSD_{dBFS}	噪声频谱密度 20MHz 偏移 F_{out} =4.9GHz	Atten=0dB，Pout= -13dBFs		-155.5		dBFS/Hz
		Atten=20dB，Pout= -13dBFs		-147.8		dBFS/Hz
		Atten=28dB，Pout= -13dBFs		-140.8		dBFS/Hz
		Atten=39dB，Pout= -13dBFs		-129.6		dBFS/Hz
NSD_{dBFS}	噪声频谱密度 50MHz 偏移 F_{out} =8.1GHz	Atten=0dB，Pout= -13dBFs		-153		dBFS/Hz
		Atten=20dB，Pout= -13dBFs		-147		dBFS/Hz
		Atten=28dB，Pout= -13dBFs		-140		dBFS/Hz
		Atten=39dB，Pout= -13dBFs		-129		dBFS/Hz
NSD_{dBFS}	噪声频谱密度 50MHz 偏移 F_{out} =9.6GHz	Atten=0dB，Pout= -13dBFs		-152		dBFS/Hz
		Atten=20dB，Pout= -13dBFs		-147		dBFS/Hz
		Atten=28dB，Pout= -13dBFs		-140		dBFS/Hz
		Atten=39dB，Pout= -13dBFs		-129		dBFS/Hz
S22	输出回波损耗，<6GHz，+/- fc * 10%	含匹配		-17		dB
	输出回波损耗，>8GHz，+/- fc * 10%	含匹配		-10		dB
PN_{TXADD}	附加相位噪声外部时钟模式(2)	f_{out} = 9.6GHz，f_{OFFSET} = 100Hz		-88		dBc/Hz
		f_{out} = 9.6GHz，f_{OFFSET} = 1kHz		-102		dBc/Hz
		f_{out} = 9.6GHz，f_{OFFSET} = 10kHz		-110		dBc/Hz
		f_{out} = 9.6GHz，f_{OFFSET} = 100kHz		-123		dBc/Hz
		f_{out} = 9.6GHz，f_{OFFSET} = 1MHz		-136		dBc/Hz
		f_{out} = 9.6GHz，f_{OFFSET} = 10MHz		-143		dBc/Hz
		f_{out} = 9.6GHz，f_{OFFSET} = 100MHz		-146		dBc/Hz

(1) 执行 DSA 已校准程序后
(2) 单边带，减去输入时钟相位噪声。

Copyright © 2025 Texas Instruments Incorporated

4.6 射频 ADC 电气特性

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 输入频率时 RX 输出速率 = 491.52MSPS，高于 6GHz 输入频率时为 1474.56MSPS，f_{ADC} = 2949.12MSPS；低于 6GHz 输入频率时为 PLL 时钟模式，f_{REF} = 491.52MHz；高于 6GHz 输入频率时为外部时钟模式，f_{CLK} = 11796.48MHz；标称电源；DSA 设置 = 4dB（低于 6GHz 时）或 3dB（高于 6GHz 时）；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
ADC_{RES}	ADC 分辨率			14		位
F_{RFin}	RF 输入频率范围		600		12000	MHz
$P_{FS_CW,min}$	器件引脚上的最小满量程输入功率(1)	f_{IN} = 830MHz，DSA=0dB		-2.9		dBm
		f_{IN} = 1760MHz，DSA=0dB		-2.8		dBm
		f_{IN} = 2610MHz，DSA=0dB		-1.8		dBm
		f_{IN} = 3610MHz，DSA=0dB		-0.4		dBm
		f_{IN} = 4910MHz，DSA=0dB		0.1		dBm
		f_{IN} = 8150MHz，DSA=0dB		2.1		dBm
		f_{IN} = 9610MHz，DSA=0dB		4.3		dBm
S11	输入回波损耗	使用匹配网络		-12.0		dB
ATT_{range}	DSA 衰减范围			25.0		dB
ATT_{step}	DSA 衰减步长			0.5		dB
	DSA 衰减步长精度	校准后 Delta=Gatt(X)-Gatt(X-1)，F_{in}=3610MHz		±0.1		dB
	DSA 增益步长相位精度 任何 8dB 范围	校准后 F_{in}=3610MHz		±0.9		度
	DSA 增益步长相位精度 任何 8dB 范围	校准后 F_{in}=4910MHz		±1.8		度
NSD	噪声密度 （小信号）	f_{IN} = 830MHz，DSA = 3dB(3)		-155.2		dBFS/Hz
		f_{IN} = 1760MHz，DSA = 3dB(3)		-155.0		dBFS/Hz
		f_{IN} = 2610MHz，DSA = 3dB(3)		-154.4		dBFS/Hz
		f_{IN} = 3610MHz，DSA = 3dB(3)		-154.1		dBFS/Hz
		f_{IN} = 4910MHz，DSA = 3dB(3)		-155.1		dBFS/Hz
		f_{IN} = 8150MHz，DSA = 3dB(3)		-150		dBFS/Hz
		f_{IN} = 9610MHz，DSA = 3dB(3)		-151		dBFS/Hz
		f_{IN} = 830MHz，3<=Atten<=22		-156.0		dBFS/Hz
		f_{IN} = 1760MHz，3<=Atten<=25		-155.8		dBFS/Hz
		f_{IN} = 2610MHz，3<=Atten<=25		-155.7		dBFS/Hz
		f_{IN} = 3610MHz，3<=Atten<=25		-155.4		dBFS/Hz
		f_{IN} = 4910MHz，3<=Atten<=25		-155.8		dBFS/Hz
		f_{IN} = 8150MHz，3<=Atten<=25		-152.5		dBFS/Hz
		f_{IN} = 9610MHz，3<=Atten<=25		-152.5		dBFS/Hz
NF_{min}	最小噪声系数 DSA Atten=0 - 3dB	f_{IN} = 830MHz		19.1		dB
		f_{IN} = 1760MHz		19.0		dB
		f_{IN} = 2610MHz		20.9		dB
		f_{IN} = 3610MHz		22.8		dB
		f_{IN} = 4910MHz		22.4		dB
		f_{IN} = 8150MHz		27.3		dB
		f_{IN} = 9610MHz		30		dB

Copyright © 2025 Texas Instruments Incorporated

4.6 射频 ADC 电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 输入频率时 RX 输出速率 = 491.52MSPS，高于 6GHz 输入频率时为 1474.56MSPS，f_{ADC} = 2949.12MSPS；低于 6GHz 输入频率时为 PLL 时钟模式，f_{REF} = 491.52MHz；高于 6GHz 输入频率时为外部时钟模式，f_{CLK} = 11796.48MHz；标称电源；DSA 设置 = 4dB（低于 6GHz 时）或 3dB（高于 6GHz 时）；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
NF	噪声系数 DSA Atten=4dB	f_{IN} = 830MHz(4)		20.0		dB
		f_{IN} = 1760MHz(4)		20.6		dB
		f_{IN} = 2610MHz(4)		21.9		dB
		f_{IN} = 3610MHz(4)		23.5		dB
		f_{IN} = 4910MHz(4)		22.3		dB
		f_{IN} = 8150MHz(4)		27.9		dB
		f_{IN} = 9610MHz(4)		30.7		dB
NF_{max}	噪声系数 DSA Atten=20dB	f_{IN} = 830MHz		34.7		dB
		f_{IN} = 1760MHz		35.2		dB
		f_{IN} = 2610MHz		36.0		dB
		f_{IN} = 3610MHz		37.3		dB
		f_{IN} = 4910MHz		37.6		dB
		f_{IN} = 8150MHz		42.8		dB
		f_{IN} = 9610MHz		45		dB
IMD3	f_{IN} ± 10MHz 时三阶双音互调 单音幅度为 -7dBFS	f_{IN} = 840MHz，3<=Atten<=12		-82.4		dBc
		f_{IN} = 1770MHz，3<=Atten<=12		-84.1		dBc
		f_{IN} = 2610MHz，3<=Atten<=12		-74		dBc
		f_{IN} = 3610MHz，3<=Atten<=12		-77		dBc
		f_{IN} = 4920MHz，3<=Atten<=12		-75.9		dBc
		f_{IN} = 8150MHz，3<=Atten<=12， 25MHz 频率间隔		-55		dBc
		f_{IN} = 9610MHz，3<=Atten<=12， 25MHz 频率间隔		-60		dBc
SFDR	无杂散动态范围 在输出带宽范围内，A_{IN} = -3dBFS	f_{IN} = 830MHz		88.2		dBFS
		f_{IN} = 1760MHz		80.6		dBFS
		f_{IN} = 2610MHz		88		dBFS
		f_{IN} = 3610MHz		84		dBFS
		f_{IN} = 4910MHz		78.9		dBFS
		f_{IN} = 8150MHz		78		dBFS
		f_{IN} = 9610MHz		71		dBFS
HD2	二次谐波失真 A_{IN} = -3dBFS(2)	f_{IN} = 830MHz		-85.5		dBFS
		f_{IN} = 1760MHz		-90.5		dBFS
		f_{IN} = 2610MHz		-88		dBFS
		f_{IN} = 3610MHz		-87		dBFS
		f_{IN} = 4910MHz		-84.2		dBFS
		f_{IN} = 8150MHz		-70		dBFS
		f_{IN} = 9610MHz		-70		dBFS

Copyright © 2025 Texas Instruments Incorporated

4.6 射频 ADC 电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 输入频率时 RX 输出速率 = 491.52MSPS，高于 6GHz 输入频率时为 1474.56MSPS，f_{ADC} = 2949.12MSPS；低于 6GHz 输入频率时为 PLL 时钟模式，f_{REF} = 491.52MHz；高于 6GHz 输入频率时为外部时钟模式，f_{CLK} = 11796.48MHz；标称电源；DSA 设置 = 4dB（低于 6GHz 时）或 3dB（高于 6GHz 时）；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
HD3	三次谐波失真 A_{IN} = -3dBFS	f_{IN} = 830MHz		-80.2		dBFS
		f_{IN} = 1760MHz		-85.3		dBFS
		f_{IN} = 2610MHz		-86		dBFS
		f_{IN} = 3610MHz		-78		dBFS
		f_{IN} = 4910MHz		-75.4		dBFS
		f_{IN} = 8150MHz		-70		dBFS
		f_{IN} = 9610MHz		-70		dBFS
HDn，n>3	SFDR（不包括 HD2 和 HD3） A_{IN} = -3dBFS	f_{IN} = 830MHz		-88.2		dBFS
		f_{IN} = 1760MHz		-80.6		dBFS
		f_{IN} = 2610MHz		-88		dBFS
		f_{IN} = 3610MHz		-84		dBFS
		f_{IN} = 4910MHz		-81.7		dBFS
		f_{IN} = 8150MHz		-78		dBFS
		f_{IN} = 9610MHz		-78		dBFS
SFDR	无杂散动态范围 A_{IN} = -13dBFS 0<=Atten<=16	f_{IN} = 830MHz		89.2		dBFS
		f_{IN} = 1760MHz		88.8		dBFS
		f_{IN} = 2610MHz		95		dBFS
		f_{IN} = 3610MHz		90		dBFS
		f_{IN} = 4910MHz		89.8		dBFS
		f_{IN} = 8150MHz		83		dBFS
		f_{IN} = 9610MHz		80		dBFS
HD2	二次谐波失真 A_{IN} = -13dBFS 0<=Atten<=16	f_{IN} = 830MHz，含电路板修整		-79.0		dBFS
		f_{IN} = 1760MHz，含电路板修整		-101.6		dBFS
		f_{IN} = 2610MHz，含电路板修整		-100		dBFS
		f_{IN} = 3610MHz，含电路板修整		-101		dBFS
		f_{IN} = 4910MHz，含电路板修整		-99.1		dBFS
		f_{IN} = 8150MHz，含电路板修整		-107		dBFS
		f_{IN} = 9610MHz，含电路板修整		-107		dBFS
HD3	三次谐波失真 A_{IN} = -13dBFS 0<=Atten<=16	f_{IN} = 830MHz		-95.4		dBFS
		f_{IN} = 1760MHz		-95.2		dBFS
		f_{IN} = 2610MHz		-98		dBFS
		f_{IN} = 3610MHz		-97		dBFS
		f_{IN} = 4910MHz		-94		dBFS
		f_{IN} = 8150MHz		-100		dBFS
		f_{IN} = 9610MHz		-102		dBFS

Copyright © 2025 Texas Instruments Incorporated

4.6 射频 ADC 电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；低于 6GHz 输入频率时 RX 输出速率 = 491.52MSPS，高于 6GHz 输入频率时为 1474.56MSPS，f_{ADC} = 2949.12MSPS；低于 6GHz 输入频率时为 PLL 时钟模式，f_{REF} = 491.52MHz；高于 6GHz 输入频率时为外部时钟模式，f_{CLK} = 11796.48MHz；标称电源；DSA 设置 = 4dB（低于 6GHz 时）或 3dB（高于 6GHz 时）；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
HDn，n>3	SFDR（不包括 HD2 和 HD3） A_{IN} = -13dBFS 0<=Atten<=16	f_{IN} = 830MHz		-89.2		dBFS
		f_{IN} = 1760MHz		-88.8		dBFS
		f_{IN} = 2610MHz		-95		dBFS
		f_{IN} = 3610MHz		-90		dBFS
		f_{IN} = 4910MHz		-90		dBFS
		f_{IN} = 8150MHz		-83		dBFS
		f_{IN} = 9610MHz		-80		dBFS
TX-FB 隔离	1TXOUT 至 1FBIN	f_{IN} = 830MHz		-84		dBc
		f_{IN} = 1760MHz		-88		dBc
		f_{IN} = 2610MHz		-85		dBc
		f_{IN} = 3610MHz		-75		dBc
		f_{IN} = 4910MHz		-82		dBc
		f_{IN} = 8150MHz		-71		dBc
		f_{IN} = 9610MHz		-69		dBc
TX-RX 隔离	1TXOUT 至 1RXIN 3TXOUT 至 3RXIN	f_{IN} = 830MHz		-86		dBc
		f_{IN} = 1760MHz		-87		dBc
		f_{IN} = 2610MHz		-91		dBc
		f_{IN} = 3610MHz		-83		dBc
		f_{IN} = 4910MHz		-82		dBc
		f_{IN} = 8150MHz		-68		dBc
		f_{IN} = 9610MHz		-68		dBc

(1) 通过向 DSA 添加数字增益范围，可以降低最小衰减时的输入满量程，从而扩展 DSA 的有用范围。噪声系数在数字增益范围内保持恒定。
(2) HD2 的 NLE 校正
(3) 在 DSA = 3dB 至 0dB 范围内，DSA 每降低 1dB，NSD 增加 1dB
(4) DSA 大于 3dB 时，每增加 1dB，NF 增加 1dB

Copyright © 2025 Texas Instruments Incorporated

4.7 PLL/VCO/时钟电气特性

TA = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；参考时钟输入频率 491.52MHz（除非另有说明），$f_{DAC} = f_{VCO}$，$f_{OUT} = f_{DAC}/4$，归一化为 f_{VCO}。

参数		测试条件	最小值	典型值	最大值	单位
f_{VCO1}	VCO1 最小频率				7.2	GHz
	VCO1 最大频率		7.68			GHz
f_{VCO2}	VCO2 最小频率				8.8	GHz
	VCO2 最大频率		9.1			GHz
f_{VCO3}	VCO3 最小频率				9.7	GHz
	VCO3 最大频率		10.24			GHz
f_{VCO4}	VCO4 最小频率				11.6	GHz
	VCO4 最大频率		12.08			GHz
DIV_{DAC}	DAC 采样率分频器			1、2 或 3 个		
DIV_{FBADC}	基于 DAC 采样率的 ADC 采样率分频器			1、2、3、4、6 或 8		
DIV_{RXADC}	ADC 采样率分频器			1、2、3、4、6 或 8		
PN_{VCO}	闭环相位噪声 F_{PLL} = 11.79848GHz F_{REF}=491.52MHz	600kHz		-113		dBc/Hz
		800kHz		-116		dBc/Hz
		1MHz		-119		dBc/Hz
		1.8MHz		-125		dBc/Hz
		5MHz		-133		dBc/Hz
		50MHz		-141		dBc/Hz
	闭环相位噪声 F_{PLL}=8.84736GHz F_{REF}=491.52MHz	600kHz		-114		dBc/Hz
		800kHz		-118		dBc/Hz
		1MHz		-120		dBc/Hz
		1.8MHz		-127		dBc/Hz
		5MHz		-135		dBc/Hz
		50MHz		-142		dBc/Hz
	闭环相位噪声 F_{PLL}= 9.8403GHz F_{REF}=491.52MHz	600kHz		-113		dBc/Hz
		800kHz		-116		dBc/Hz
		1MHz		-119		dBc/Hz
		1.8MHz		-125		dBc/Hz
		5MHz		-134		dBc/Hz
		50MHz		-140		dBc/Hz
	闭环相位噪声 F_{PLL}= 7.86432GHz F_{REF}=491.52MHz	600kHz		-116		dBc/Hz
		800kHz		-119		dBc/Hz
		1MHz		-122		dBc/Hz
		1.8MHz		-127		dBc/Hz
		5MHz		-136		dBc/Hz
		50MHz		-143		dBc/Hz
F_{rms}	时钟 PLL 集成相位误差(1)	f_{PLL}=11.79848GHz、[1KHz、100MHz]		-43.4		dBc/Hz
		f_{PLL}=8.8536GHz、[1KHz、100MHz]		-47.6		dBc/Hz
		f_{PLL}=9.8304GHz、[1KHz、100MHz]		-46.2		dBc/Hz

Copyright © 2025 Texas Instruments Incorporated

4.7 PLL/VCO/时钟电气特性（续）

TA = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；参考时钟输入频率 491.52MHz（除非另有说明），$f_{DAC} = f_{VCO}$，$f_{OUT} = f_{DAC}/4$，归一化为 f_{VCO}。

参数		测试条件	最小值	典型值	最大值	单位
f_{PFD}	PFD 频率		100		500	MHz
PN_{pll_flat}	归一化 PLL 平坦噪声	f_{VCO} = 11796.48MHz		-226.5		dBc/Hz
F_{REF}	输入时钟频率		0.1		12	GHz
V_{SS}	输入时钟电平		0.6		1.8	Vppdiff
耦合				仅交流耦合		
	REFCLK 输入阻抗(2)	并联电阻		100		Ω
		并联电容		0.5		pF

(1) 单边带，不包括参考时钟贡献
(2) 有关阻抗与频率间的关系，请参阅 TI 提供的 S11 数据

Copyright © 2025 Texas Instruments Incorporated

4.8 数字电气特性

TA = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
CML 串行器/解串器输入 [8:1]SRX+/-						
V_{SRDIFF}	串行器/解串器接收器输入振幅	差分	100		1200	mVpp
V_{SRCOM}	串行器/解串器输入共模		0.4	0.5	0.6	V
Z_{SRdiff}	串行器/解串器内部差分终端(1)			100		Ω
F_{SerDes}	串行器/解串器比特率	全速率模式	19		29.5	Gbps
		半速率模式	9.5		16.25	Gbps
		四分之一速率模式	4.75		8.125	Gbps
	插入损耗容差(2)	串行器/解串器电源 = 1.8V		25		dB
TJ	总抖动容差				0.42	UI
CML 串行器/解串器输出 [8:1]STX+/-						
V_{STDIFF}	串行器/解串器发送器输出振幅	差分	500		1000	mVpp
V_{STCOM}	串行器/解串器输出共模		0.4	0.45	0.55	V
Z_{STdiff}	串行器/解串器输出阻抗			100		Ω
TRF	输出上升和下降时间	20-80%	8			ps
TEQS	均衡范围				7	dB
TTJ	输出总抖动				0.21	UI
CMOS I/O：GPIO{B/C/D/E}x、SPICLK、SPISDIO、SPISDO、SPISEN、RESETZ、BISTB0、BISTB1						
V_{IH}	高电平输入电压		0.6×VDD1 P8GPIO			V
V_{IL}	低电平输入电压				0.4×VDD1 P8GPIO	V
I_{IH}	高电平输入电流		-250		250	µA
I_{IL}	低电平输入电流		-250		250	µA
C_L	CMOS 输入电容			2		pF
V_{OH}	高电平输出电压		VDD1P8G PIO-0.2			V
V_{OL}	低电平输出电压				0.2	V
差分输入：SYSREF+/- 模式 A						
时钟模式				仅 PLL 时钟模式		
$F_{SYSREFMAX}$	SYSREF 输入频率最大值			40		MHz
$V_{SWINGSRMAX}$	SYSREF 输入摆幅最大值			1.8		Vppdiff(3)
$V_{SWINGSRMIN}$	SYSREF 输入摆幅最小值	f_{REF} < 500MHz		0.3		Vppdiff(3)
$V_{SWINGSRMIN}$	SYSREF 输入摆幅最小值	f_{REF} > 500MHz		0.6		Vppdiff(3)
$V_{COMSRMAX}$	SYSREF 输入共模电压最大值			0.8		V
$V_{COMSRMIN}$	SYSREF 输入共模电压最小值			0.6		V
Z_T	输入端接	差分		100 (1)		Ω
C_L	输入电容	每个引脚端接至 GND		0.5		pF
LVDS 输入：0SYNCIN+/- 和 1SYNCIN+/-						
V_{ICOM}	输入共模电压			1.2		V
V_{ID}	差分输入电压摆幅			450		Vppdiff(3)
Z_T	输入端接	差分		100		Ω
LVDS 输出：0SYNCOUT+/- 和 1SYNCOUT+/-						

Copyright © 2025 Texas Instruments Incorporated

4.8 数字电气特性（续）

TA = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{OCOM}	输出共模电压			1.2		V
V_{OD}	差分输出电压摆幅			500		Vppdiff(3)
Z_T	内部端接			100		Ω

(1) SYSREF 端接可在 100Ω、150Ω 和 300Ω 之间进行编程
(2) 损耗容差为从 STX 到 SRX 的凸点间容差
(3) Vppdiff 是最大差分电压（正值）与最小差分电压（负值）之间的差值。

4.9 电源电气特性

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS 交错模式；f_{ADC} = 2949.12MSPS；标称电源；-1dBFS 时为 1 个子载波；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 1：2T1F - FDD FB 100% 开启，无 RX TX/FB 速率：491.52Msps 单频带：12 倍插值，FB 6 倍抽取 f_{DAC} = 5898.24SPS f_{ADC} = 2949.12MSPS f_{TX} = 1.85GHz 64/66 编码，16.22Gbps TX：2-4-4-1，FB： 1-2-4-1		460		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			338		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			71.3		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			734		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1273		mA
P_{diss}	功率耗散			3623		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 2：2T2R - TDD 1F 与 RX TX 75%、RX 25%、FB 75% TX 双频带共享 18 倍插值，FB 6 倍抽取、RX 双频带 24 倍抽取，TX/FB 速率 491.52Msps RX 速率 122.88Msps f_{DAC} = 8847.36MSPS f_{ADC} = 2949.12MSPS f_{OUT}=f_{IN}= 1.9、2.6GHz 64/66 编码，16.22Gbps TX：4-8-4-1，FB：1-2-4-1，RX：1-8-16-1		461		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			528		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			69.1		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			780		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1671		mA
P_{diss}	功率耗散			4387		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 3：2T2R1F - TX 双频带上的 FDD FB 100% 18 倍插值，FB 6 倍抽取 RX 双频带 RX 24 倍 TX/FB 速率 491.52Msps RX 速率 122.88Msps f_{DAC} = 11796.48MSPS f_{ADC} = 2949.12MSPS f_{TX} = 1.85 + 2.15GHz f_{RX} = 1.75 + 1.88GHz 64/66 编码，16.22Gbps TX：4-8-4-1，FB：1-2-4-1，RX：1-8-16-1		801		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			606		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			71.6		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1261		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			2409		mA
P_{diss}	功率耗散			6402		mW

Copyright © 2025 Texas Instruments Incorporated

4.9 电源电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS 交错模式；f_{ADC} = 2949.12MSPS；标称电源；-1dBFS 时为 1 个子载波；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 4：2T2R1F - 7.3728GSPS DAC、2.4576GSPS ADC 上的 FDD FB 100%。TX 双频带 15 倍插值，FB 5 倍抽取，RX 双频带 20 倍抽取。TX/FB 速率 491.52Msps，RX 速率 122.88Msps f_{TX} = 1.85 + 2.15GHz f_{RX} = 1.75 + 1.88GHz 64/66 编码，16.22Gbps TX：4-8-4-1，FB：1-2-4-1，RX：1-8-16-1		780		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			581		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			67		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1192		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			2203		mA
P_{diss}	功率耗散			6037		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 5：2T2R - TDD 1F 与 RX TX 75%、RX 25%、FB 75% 单频带共享：12 倍插值，FB 3 倍抽取，RX 6 倍抽取 TX/FB 速率 = 983.04Msps RX 速率 491.52Msps f_{DAC} = 11796.48MSPS f_{ADC} = 2949.12MSPS f_{TX} = 3.5GHz f_{RX} =3.5GHz 64/66 编码，16.22Gbps TX：4-4-2-1，FB：2-2-4-2，RX： 2-4-4-1		459		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			548		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			71		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			877		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1754		mA
P_{diss}	功率耗散			4616		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 6a：TDD 2T1FB（RX 处于待机模式）TX 9G 和 FB 3G - 16 位：368.64M；DSA = 6dB，非交错模式 RX 3G：368.64M。16 位，待机 串行器/解串器：25gbps -> 2 个通道用于 Rx/FB（通道共享）、2 个通道用于 Tx		388		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			372		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			69		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1066		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1677		mA
P_{diss}	功率耗散			4323		mW

Copyright © 2025 Texas Instruments Incorporated

4.9 电源电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS 交错模式；f_{ADC} = 2949.12MSPS；标称电源；-1dBFS 时为 1 个子载波；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 6b：TDD 2R（TX 处于待机模式） TX 9G 和 FB 3G - 16 位：368.64M；DSA = 6dB，非交错模式，待机 RX 3G：368.64M。16 位 串行器/解串器：25gbps -> 2 个通道用于 Rx/FB（通道共享）、2 个通道用于 Tx		374		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			391		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			68.3		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			597		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1233		mA
P_{diss}	功率耗散			3356		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 6c：TDD 2T2R1FB TX 9G 和 FB 3G - 16 位：368.64M；DSA = 6dB，非交错模式， RX 3G 上 75%：368.64M。串行器/解串器上 16 位 25%：25gbps -> 2 个通道用于 Rx/FB（通道共享）、2 个通道用于 Tx		385		mA
I_{VDD1P8}	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			376		mA
I_{VDD1P8}	3C 组：VDD1P8PLL + VDD1P8PLLVCO			69		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			949		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1566		mA
P_{diss}	功率耗散			4081		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 6d：FDD 2T2R1FB TX 9G 和 FB 3G - 16 位：368.64M；DSA = 6dB，非交错模式， RX 3G：368.64M。16 位 串行器/解串器：25gbps -> 2 个通道用于 Rx/FB（通道共享）、2 个通道用于 Tx		534		mA
I_{VDD1P8}	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			413		mA
I_{VDD1P8}	3C 组：VDD1P8PLL + VDD1P8PLLVCO			69		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1208		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1947		mA
P_{diss}	功率耗散			5078		mW

Copyright © 2025 Texas Instruments Incorporated

4.9 电源电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS 交错模式；f_{ADC} = 2949.12MSPS；标称电源；-1dBFS 时为 1 个子载波；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 7：配置与模式 7“睡眠模式”相同。SLEEP 引脚上拉为高电平。		20		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			244		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			16		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			51		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			249		mA
P_{diss}	功率耗散			795		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 8：2T2R1F - TX 单频带上 FDD FB 100%：24 倍插值，FB 12 倍抽取 RX 单频带：RX 24x TX/FB 速率 245.76MSPS RX 速率 122.88MSPS f_{DAC} = 5898.24MSPS f_{ADC} = 2949.12MSPS f_{TX} = 0.85GHz f_{RX} = 0.8GHz 8/10 编码，9.8304Gbps TX：2-4-4-1，FB：1-2-4-1，RX：1-4-8-1		798		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			432		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			72		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1041		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1637		mA
P_{diss}	功率耗散			5106		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 9：2T2R1F - TX 单频带上 FDD FB 100%：18 倍插值，FB 6 倍抽取 RX 单频带：RX 12x TX/FB 速率 491.52Msps RX 速率 245.76Msps f_{DAC} = 8847.36MSPS f_{ADC} = 2949.12MSPS f_{TX} = 1.85GHz f_{RX} = 1.75GHz 8/10 编码，9.8304Gbps TX：4-4-2-1，FB：2-2-2-1，RX：2-4-4-1		798		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			541		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			69		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1139		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			2065		mA
P_{diss}	功率耗散			5811		mW

Copyright © 2025 Texas Instruments Incorporated

4.9 电源电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS 交错模式；f_{ADC} = 2949.12MSPS；标称电源；-1dBFS 时为 1 个子载波；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 10a：TDD 2T1FB（RX 处于待机模式） 单频带：8 倍插值，FB 2 倍抽取，RX 使用 FB TX/FB/RX 速率= 1474.56Msps f_{DAC} = 11796.48MSPS f_{ADC} = 2949.12MSPS f_{TX} = f_{RX} = 8GHz 64/66 编码，24.33Gbps TX：4-4-2-1，FB/RX：2-2-4-2		484		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			489		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			71.3		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1256		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			2038		mA
P_{diss}	功率耗散			5272		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 10b：TDD 2R（TX 处于待机模式） 单频带：8 倍插值，FB 2 倍抽取，RX 使用 FB TX/FB/RX 速率= 1474.56Msps f_{DAC} = 11796.48MSPS f_{ADC} = 2949.12MSPS f_{TX} = f_{RX} = 8GHz 64/66 编码，24.33Gbps TX：4-4-2-1，FB/RX：2-2-4-2		377		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			507		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			71		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			625		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1452		mA
P_{diss}	功率耗散			3813		mW

Copyright © 2025 Texas Instruments Incorporated

4.9 电源电气特性（续）

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS 交错模式；f_{ADC} = 2949.12MSPS；标称电源；-1dBFS 时为 1 个子载波；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 10c：TDD 2T2R1FB 平均 TX/FB：75%，RX 25% 单频带：8 倍插值，FB 2 倍抽取，RX 使用 FB TX/FB/RX 速率= 1474.56Msps f_{DAC} = 11796.48MSPS f_{ADC} = 2949.12MSPS f_{TX} = f_{RX} = 8GHz 64/66 编码，24.33Gbps TX：4-4-2-1，FB/RX：2-2-4-2		457		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			494		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			71		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1098		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			1891		mA
P_{diss}	功率耗散			4907		mW
I_{VDD1P8}	3A 组：VDD1P8FB + VDD1P8RX + VDD1P8TX	模式 10d：FDD 2T2R 单频带：8 倍插值，RX 使用 FB TX/FB/RX 速率 = 1474.56Msps f_{DAC} = 11796.48MSPS，混合模式，f_{ADC} = 2949.12MSPS f_{TX} = f_{RX} = 8GHz 64/66 编码，24.33Gbps TX：4-4-2-1，FB/RX：2-2-2-1		642		mA
	3B 组：VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC+ VDD1P8GPIO + VDDA1P8			527		mA
	3C 组：VDD1P8PLL + VDD1P8PLLVCO			72		mA
I_{VDD1P2}	组 2：VDD1P2FB、VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2FBCML、VDD1P2RXCML 和 VDD1P2PLLCLKREF			1418		mA
I_{VDD0P9}	1A 组：DVDD0P9 + VDDT0P9			2364		mA
P_{diss}	功率耗散			6120		mW

Copyright © 2025 Texas Instruments Incorporated

4.10 时序要求

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS；f_{ADC} = 2949.12MSPS；标称电源；单音幅度为 -1dBFS；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

		最小值	标称值	最大值	单位
定时：SYSREF+/-					
$t_{s(SYSREF)}$	建立时间，SYSREF+/- 有效至 CLK+/- 上升沿		50		ps
$t_{h(SYSREF)}$	保持时间，CLK+/- 上升沿之后 SYSREF+/- 有效		50		ps
定时：串行端口					
$t_{s(SENB)}$	建立时间，SENB 至 SCLK 上升沿			15	ns
$t_{h(SENB)}$	保持时间，SCLK 最后一个上升沿之后的 SENB(1)			5 + t_{SCLK}	ns
$t_{s(SDIO)}$	建立时间，SDIO 有效至 SCLK 上升沿			15	ns
$t_{h(SDIO)}$	保持时间，SCLK 上升沿之后 SDIO 有效			5	ns
$t_{(SCLK)_W}$	最小 SCLK 周期：寄存器写入			25	ns
$t_{(SCLK)_R}$	最小 SCLK 周期：寄存器读取			50	ns
$t_{d(data_out)}$	SCLK 下降沿之后的最小数据输出延迟			0	ns
	SCLK 下降沿之后的最大数据输出延迟			15	ns
t_{RESET}	最小 RESETZ 脉冲宽度		1		ms

(1) SDEN\\需要在最后一个 SCLK 边沿再保持一个额外的时钟周期

Copyright © 2025 Texas Instruments Incorporated

4.11 开关特性

T_A = +25°C 时的典型值，整个温度范围为 $T_{A,MIN}$ = -40°C 至 $T_{J,MAX}$ = +110°C；TX 输入速率 = 491.52MSPS，f_{DAC} = 8847.36MSPS；f_{ADC} = 2949.12MSPS；标称电源；单音幅度为 -1dBFS；DSA 衰减 =0dB；串行器/解串器速率 = 24.33Gbps；除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
TX 通道延迟						
	串行器/解串器接收器模拟延迟	全速率		2.8		ns
t_{JESDTX}	JESD 到 TX 输出延迟	LMFSHd=2-8-8-1，368.64MSPS 输入速率，24 倍插值，串行器/解串器速率 = 16.22Gbps (JESD204C)		152		接口时钟周期(1)
		LMFSHd=8-16-4-1，491.52MSPS 24 倍插值，串行器/解串器速率 = 16.22Gbps (JESD204C)		176		
		LMFSHd=4-16-8-1，245.76MSPS 48 倍插值，串行器/解串器速率 = 16.22Gbps (JESD204C)		124		
		LMFSHd=2-16-16-1，122.88MSPS 96 倍插值，串行器/解串器速率 = 16.22Gbps (JESD204C)		97		
RX 通道延迟						
	串行器/解串器发送器模拟延迟			3.6		ns
t_{JESDRX}	RX 输入至 JESD 输出延迟	LMFS=2-16-16-1，122.88MSPS，24 倍抽取，串行器/解串器速率 = 16.22Gbps (JESD204C)		92		接口时钟周期(1)
		LMFS=4-16-8-1，245.76MSPS，12 倍抽取，串行器/解串器速率 = 16.22Gbps (JESD204C)		108		
		LMFS=4-8-4-1，491.52MSPS，6 倍抽取，串行器/解串器速率 = 16.22Gbps (JESD204C)		153		
FB 通道延迟						
	串行器/解串器发送器模拟延迟			3.6		ns
t_{JESDFB}	FB 输入至 JESD 输出延迟	LMFS=1-2-8-1，368.64MSPS，8 倍抽取		151		接口时钟周期(1)
		LMFS=2-4-4-1，491.52MSPS，6 倍抽取		177		

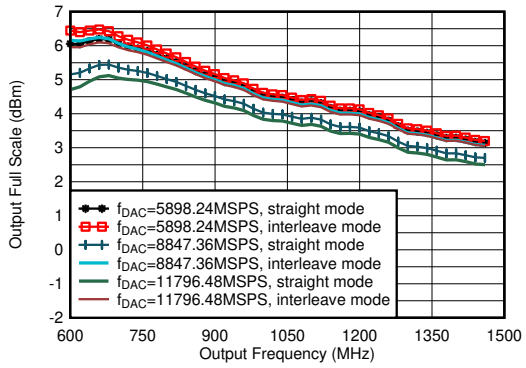
(1) 接口时钟周期是数字接口采样率的时段，例如 1GSPS = 1ns。

Copyright © 2025 Texas Instruments Incorporated

4.12 典型特性

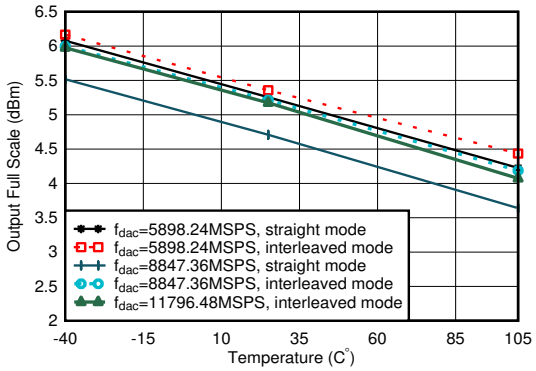
4.12.1 800 MHz 下的 TX 典型特性

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



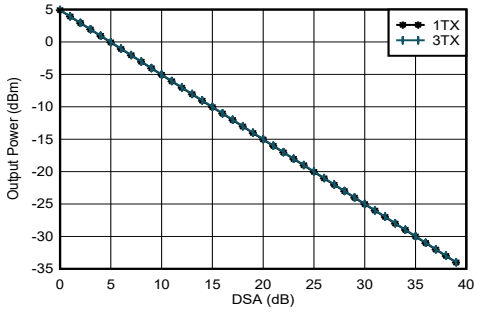
包括 PCB 和电缆损耗，A_{out} = -0.5dBFS，DSA = 0，0.8GHz 匹配

图 4-1. TX 输出满量程与输出频率间的关系



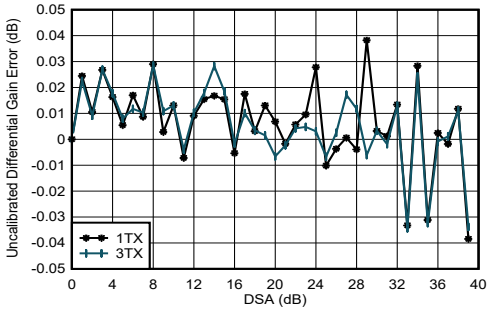
包括 PCB 和电缆损耗，A_{out} = -0.5dBFS，DSA = 0，0.8GHz 匹配

图 4-2. TX 输出满量程与温度间的关系



f_{DAC} = 11796.48MSPS，交错模式，A_{out} = -0.5dBFS，匹配 0.8GHz

图 4-3. 0.85GHz 条件下 TX 输出功率与 DSA 设置和通道间的关系



f_{DAC}=5898.24MSPS，交错模式，在 0.8GHz 下匹配

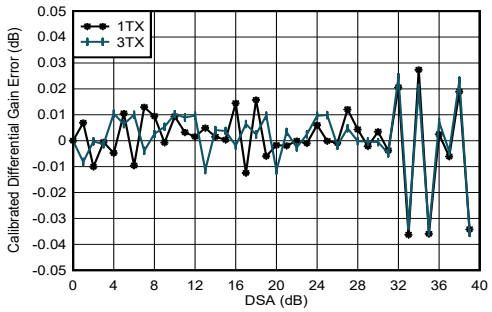
差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

图 4-4. 0.85GHz 条件下 TX 未校准差分增益误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

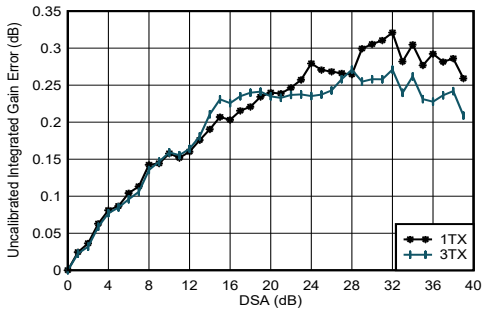
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



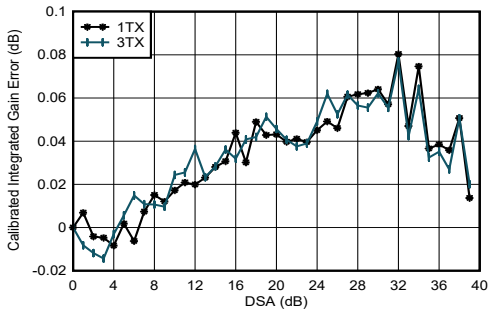
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

图 4-5. 0.85GHz 条件下 TX 校准差分增益误差与 DSA 设置和通道间的关系



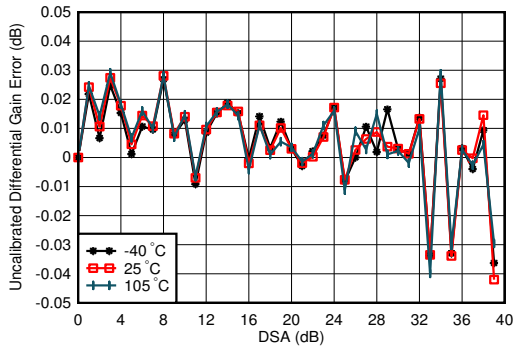
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+ DSA 设置

图 4-6. 0.85GHz 条件下 TX 未校准积分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+ DSA 设置

图 4-7. 0.85GHz 条件下 TX 校准积分增益误差与 DSA 设置和通道间的关系



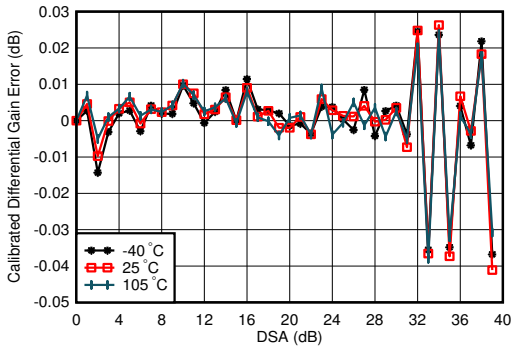
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

图 4-8. 0.85GHz 条件下 TX 未校准差分增益误差与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

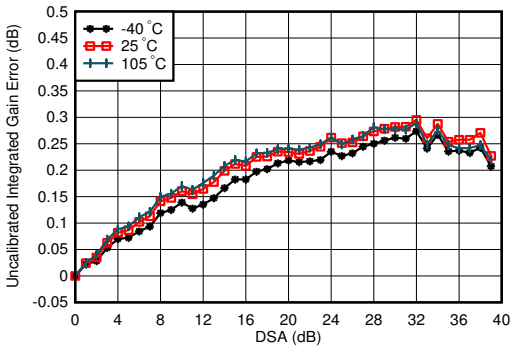
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



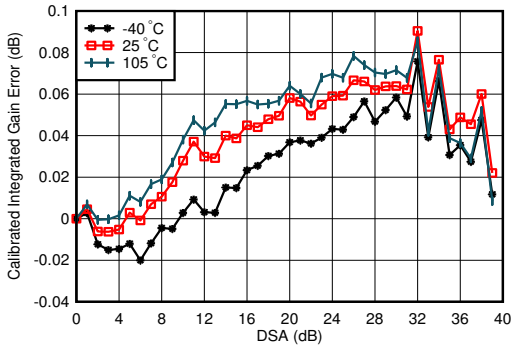
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

图 4-9. 0.85GHz 条件下 TX 校准差分增益误差与 DSA 设置和温度间的关系



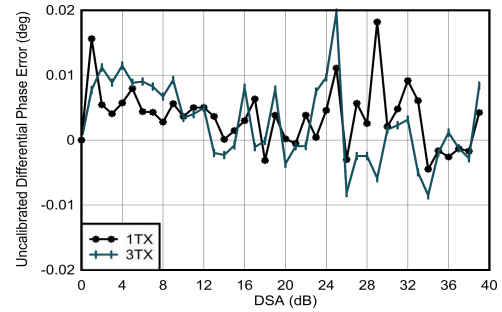
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+ DSA 设置

图 4-10. 0.85GHz 条件下 TX 未校准积分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+ DSA 设置

图 4-11. 0.85GHz 条件下 TX 校准积分增益误差与 DSA 设置和温度间的关系



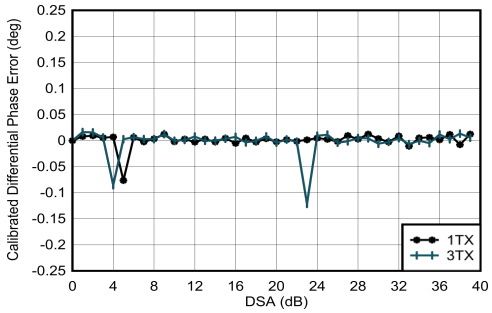
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-12. 0.85GHz 条件下 TX 未校准差分相位误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

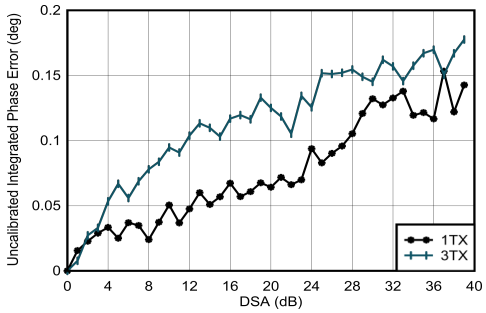
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



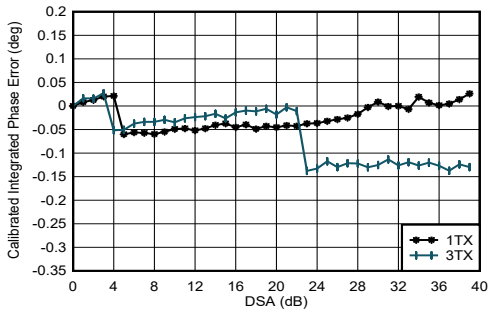
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）
任何 DSA 设置下都可能出现相位 DNL 峰值。

图 4-13. 0.85GHz 条件下 TX 校准差分相位误差与 DSA 设置和通道间的关系



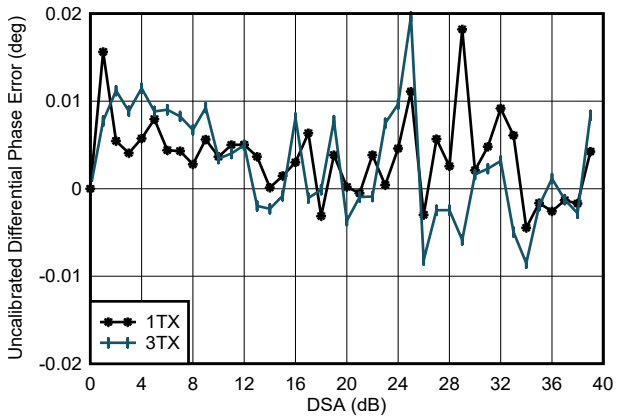
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分相位误差 = $Phase_{OUT}$（DSA 设置）- $Phase_{OUT}$（DSA 设置 = 0）

图 4-14. 0.85GHz 条件下 TX 未校准积分相位误差与 DSA 设置和通道间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分相位误差 = $Phase_{OUT}$（DSA 设置）- $Phase_{OUT}$（DSA 设置 = 0）

图 4-15. 0.85GHz 条件下 TX 校准积分相位误差与 DSA 设置和通道间的关系



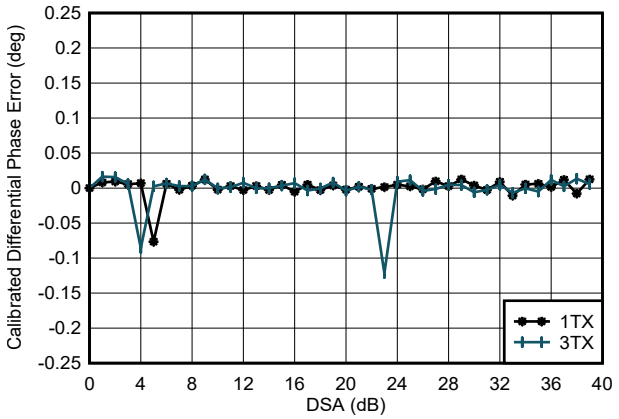
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）+ 1

图 4-16. 0.85GHz 条件下 TX 未校准差分相位误差与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

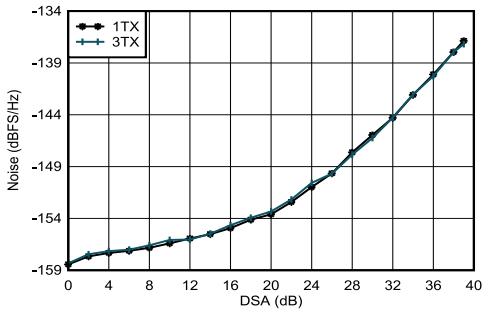
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



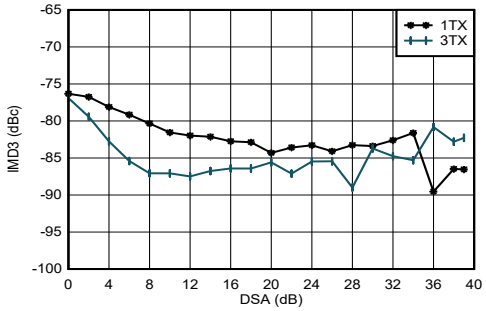
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）+ 1

图 4-17. 0.85GHz 条件下 TX 校准差分相位误差与 DSA 设置和温度间的关系



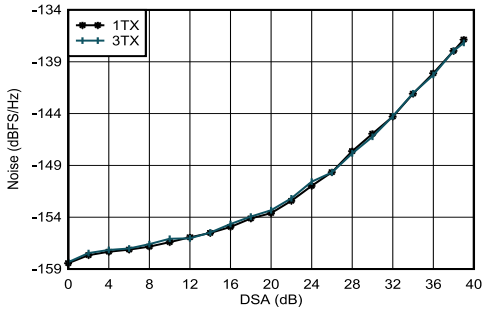
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分相位误差 = $Phase_{OUT}$（DSA 设置）- $Phase_{OUT}$（DSA 设置 = 0）

图 4-18. 0.85GHz 条件下 TX 未校准积分相位误差与 DSA 设置和温度间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 下匹配
积分相位误差 = $Phase_{OUT}$（DSA 设置）- $Phase_{OUT}$（DSA 设置 = 0）

图 4-19. 0.85GHz 条件下 TX 校准积分相位误差与 DSA 设置和温度间的关系



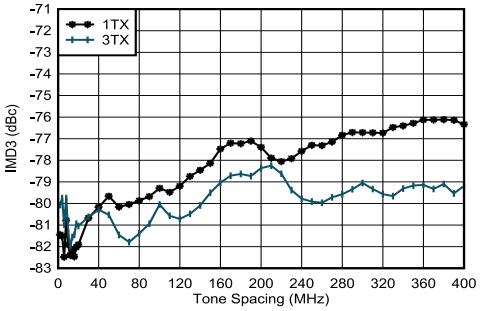
f_{DAC} = 5898.24MSPS，交错模式，在 0.8GHz 条件下匹配，P_{OUT} = -13dBFS

图 4-20. 0.85GHz 条件下 TX 输出噪声与通道和衰减间的关系

Copyright © 2025 Texas Instruments Incorporated

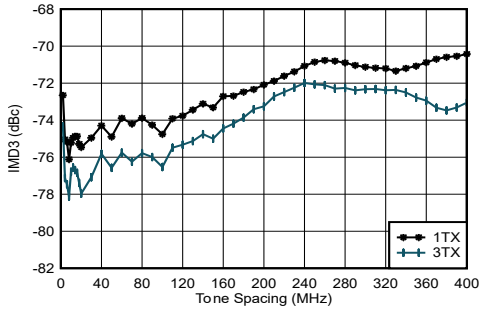
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



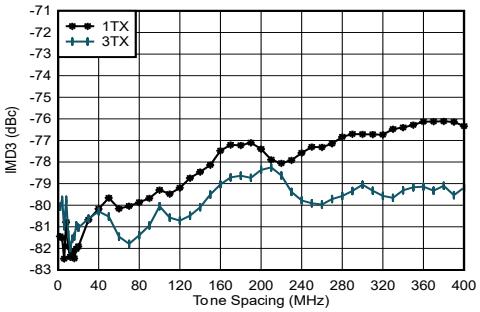
f_{DAC} = 11796.48MSPS，交错模式，f_{CENTER} = 0.85GHz，在 0.8GHz 条件下匹配，单音幅度为 -13dBFS

图 4-21. 0.85GHz 条件下 TX IMD3 与 DSA 设置间的关系



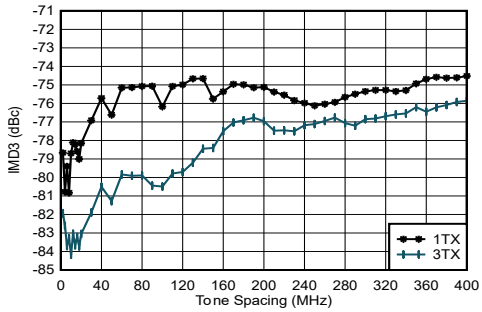
f_{DAC} = 5898.24MSPS，直接模式，f_{CENTER} = 0.85GHz，在 0.8GHz 条件下匹配，单音幅度为 -13dBFS

图 4-22. 0.85GHz 条件下 TX IMD3 与频率间隔和通道间的关系



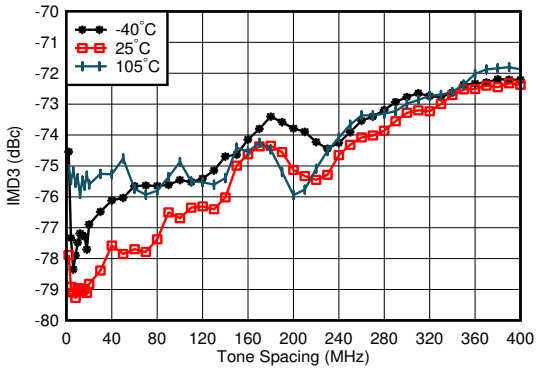
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 0.85GHz，在 0.8GHz 条件下匹配，单音幅度为 -13dBFS

图 4-23. 0.85GHz 条件下 TX IMD3 与频率间隔和通道间的关系



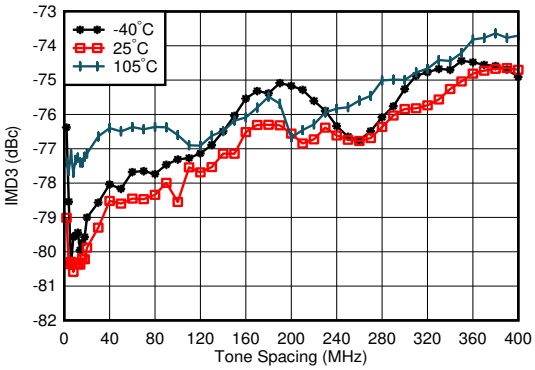
f_{DAC} = 11796.48MSPS，交错模式，f_{CENTER} = 0.85GHz，在 0.8GHz 条件下匹配，单音幅度为 -13dBFS

图 4-24. 0.85GHz 条件下 TX IMD3 与频率间隔和通道间的关系



f_{DAC} = 5898.24MSPS，直接模式，f_{CENTER} = 0.85GHz，在 0.8GHz 条件下匹配，单音幅度为 -13dBFS，最差通道

图 4-25. 0.85GHz 条件下 TX IMD3 与频率间隔和温度间的关系



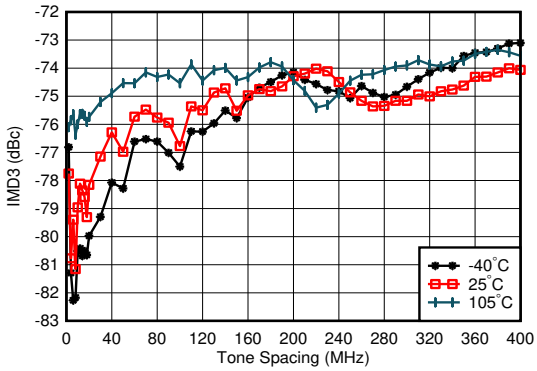
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 0.85GHz，在 0.8GHz 条件下匹配，单音幅度为 -13dBFS，最差通道

图 4-26. 0.85GHz 条件下 TX IMD3 与频率间隔和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

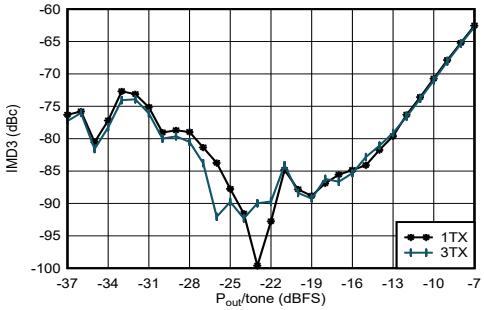
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



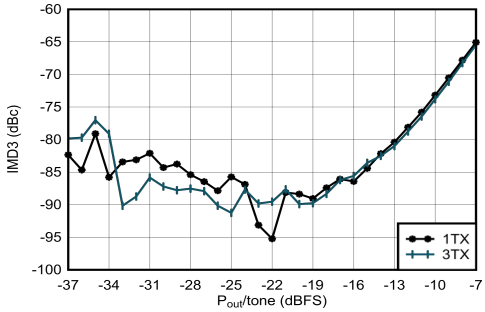
f_{DAC} = 11796.48MSPS，直接模式，f_{CENTER} = 0.85GHz，在 0.8GHz 条件下匹配，单音幅度为 -13dBFS，最差通道

图 4-27. 0.85GHz 条件下 TX IMD3 与频率间隔和温度间的关系



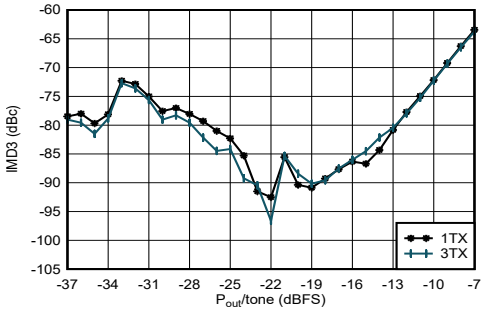
f_{DAC} = 5898.24MSPS，直接模式，f_{CENTER} = 0.85GHz，$f_{SPACING}$ = 20MHz，在 0.8GHz 条件下匹配

图 4-28. 0.85GHz 条件下 TX IMD3 与数字电平间的关系



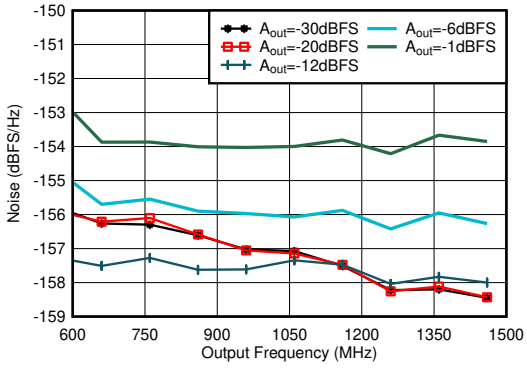
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 0.85GHz，$f_{SPACING}$ = 20MHz，在 0.8GHz 条件下匹配

图 4-29. 0.85GHz 条件下 TX IMD3 与数字电平间的关系



f_{DAC} = 11796.48MSPS，交错模式，f_{CENTER} = 0.85GHz，$f_{SPACING}$ = 20MHz，在 0.8GHz 条件下匹配

图 4-30. 0.85GHz 条件下 TX IMD3 与数字电平间的关系



在 2.6 GHz 条件下匹配，单音，f_{DAC} = 11.79648GSPS，交错模式，40MHz 偏移，DSA = 0dB

图 4-31. 0.85GHz 条件下 TX 单音输出噪声与频率和振幅间的关系

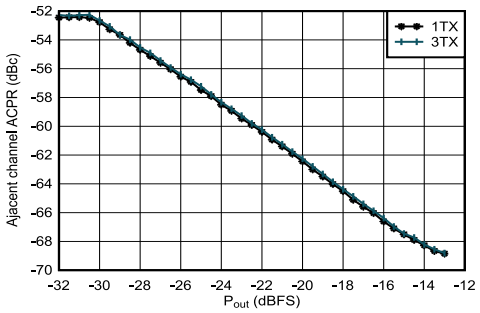


TM1.1，P_{OUT_RMS} = -13dBFS

图 4-32. 0.85GHz 条件下的 TX 20MHz LTE 输出频谱

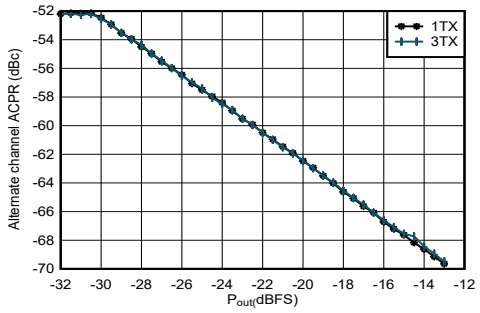
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



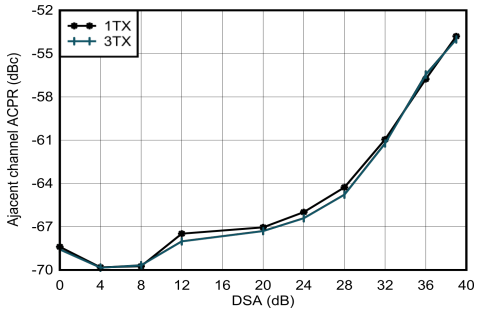
在 0.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-33. 0.85GHz 条件下 TX 20MHz LTE ACPR 与数字电平间的关系



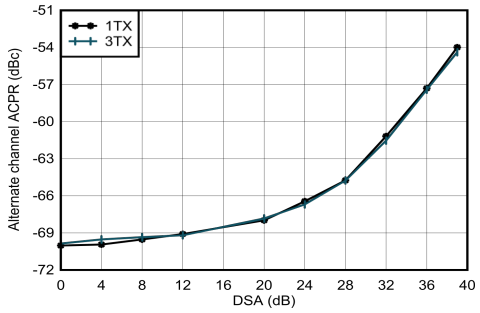
在 0.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-34. 0.85GHz 条件下 TX 20MHz LTE alt-ACPR 与数字电平间的关系



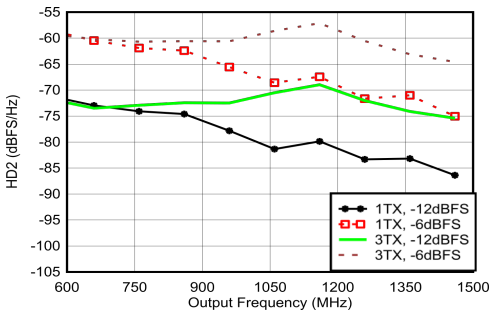
在 0.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-35. 0.85GHz 条件下 TX 20MHz LTE ACPR 与 DSA 间的关系



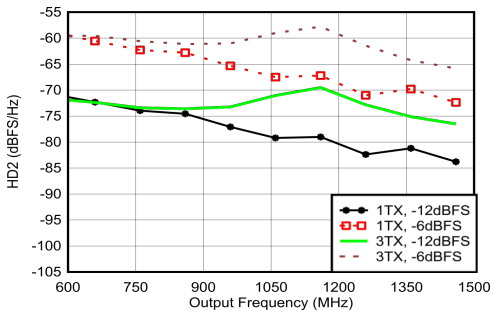
在 0.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-36. 0.85GHz 条件下 TX 20MHz LTE alt-ACPR 与 DSA 间的关系



在 0.8GHz 条件下匹配，f_{DAC} = 5898.24G SPS，直接模式

图 4-37. 0.85GHz 条件下 TX HD2 与数字振幅和输出频率间的关系



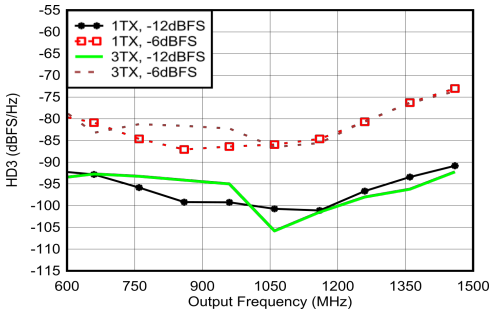
在 0.8GHz 条件下匹配，f_{DAC} = 8847.36GSPS，直接模式

图 4-38. 0.85GHz 条件下 TX HD2 与数字振幅和输出频率间的关系

Copyright © 2025 Texas Instruments Incorporated

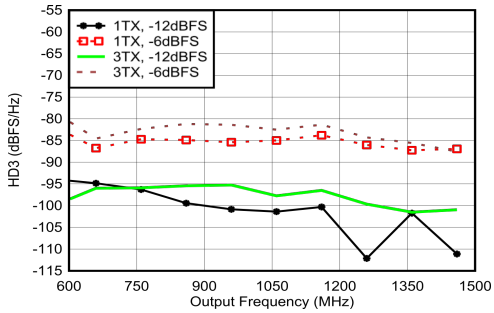
4.12.1 800 MHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



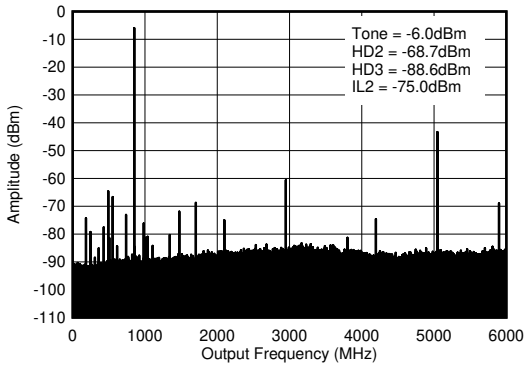
在 0.8GHz 条件下匹配，f_{DAC} = 5898.24MSPS，直接模式，标准化为谐波频率下的输出功率

图 4-39. 0.85GHz 条件下 TX HD3 与数字振幅和输出频率间的关系



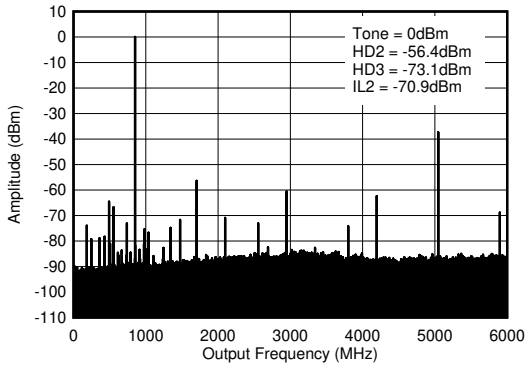
在 0.8GHz 条件下匹配，f_{DAC} = 8847.36MSPS，直接模式，标准化为谐波频率下的输出功率

图 4-40. 0.85GHz 条件下 TX HD3 与数字振幅和输出频率间的关系



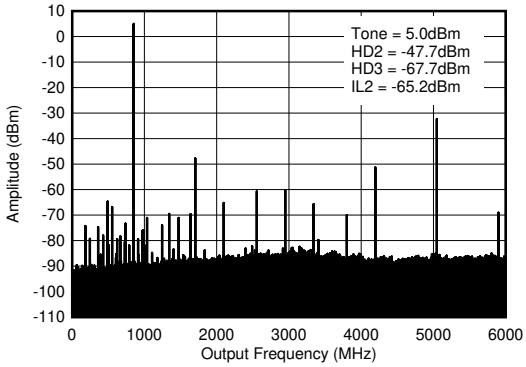
f_{DAC} = 5898.24MSPS，交错模式，0.8GHz 匹配，包括 PCB 和电缆损耗 ILn = $f_S/n \pm f_{OUT}$。

图 4-41. 0.85GHz (0-f_{DAC}) 条件下的 TX 单音 (-12dBFS) 输出频谱



f_{DAC} = 5898.24MSPS，交错模式，0.8GHz 匹配，包括 PCB 和电缆损耗 ILn = $f_S/n \pm f_{OUT}$。

图 4-42. 0.85GHz (0-f_{DAC}) 条件下的 TX 单频 (-6dBFS) 输出频谱



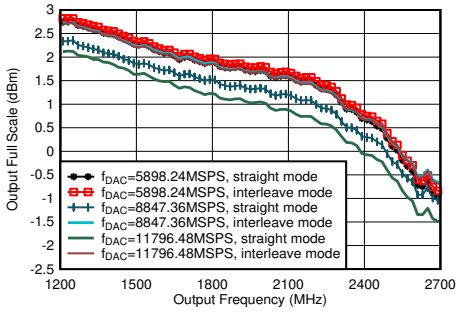
f_{DAC} = 5898.24MSPS，交错模式，0.8GHz 匹配，包括 PCB 和电缆损耗 ILn = $f_S/n \pm f_{OUT}$。

图 4-43. 0.85GHz (0-f_{DAC}) 条件下的 TX 单频 (-1dBFS) 输出频谱

Copyright © 2025 Texas Instruments Incorporated

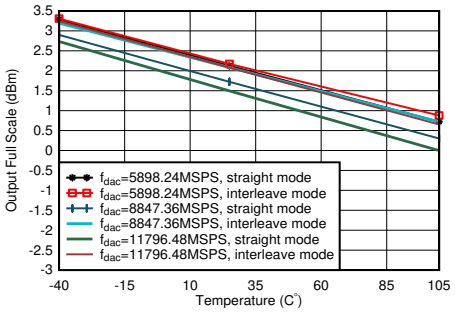
4.12.2 1.8 GHz 下的 TX 典型特性

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



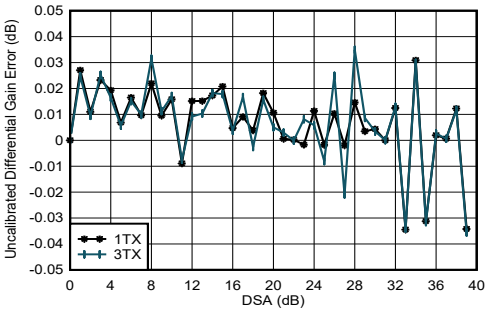
包括 PCB 和电缆损耗，A_{out} = -0.5dBFS，DSA = 0，1.8 GHz 匹配

图 4-44. TX 输出满量程与输出频率间的关系



A_{out} = -0.5dBFS，匹配 1.8GHz

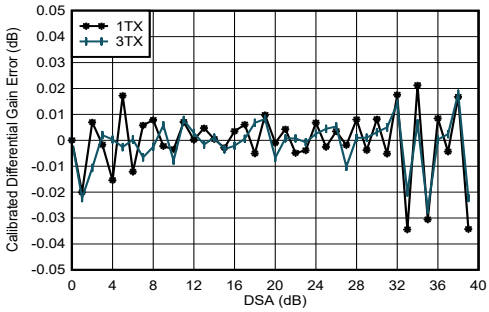
图 4-45. 1.8GHz 条件下 TX 输出功率与温度间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

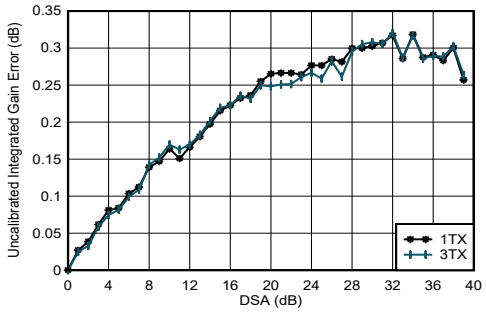
图 4-46. 1.8 GHz 条件下 TX 未校准差分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

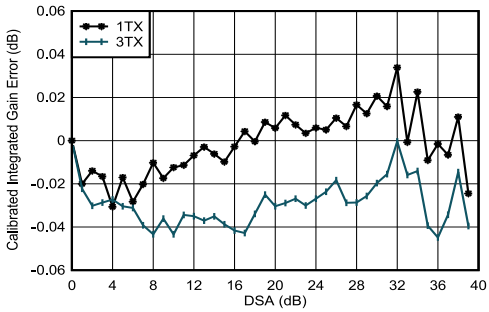
图 4-47. 1.8 GHz 条件下 TX 校准差分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-48. 1.8 GHz 条件下 TX 未校准积分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

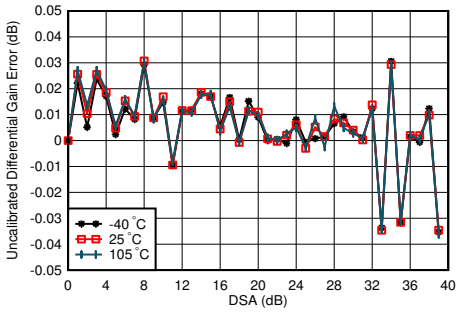
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-49. 1.8 GHz 条件下 TX 校准积分增益误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.2 1.8 GHz 下的 TX 典型特性（续）

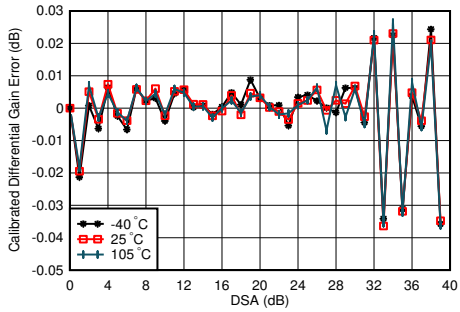
T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

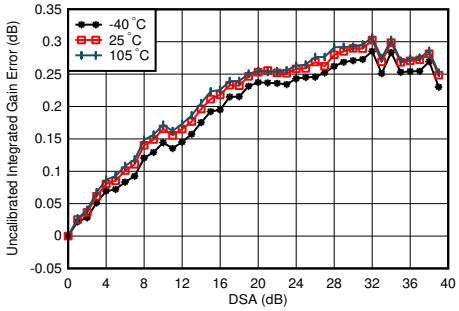
图 4-50. 1.8 GHz 条件下 TX 未校准差分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

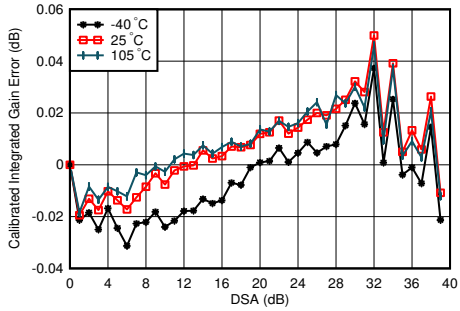
图 4-51. 1.8 GHz 条件下 TX 校准差分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-52. 1.8 GHz 条件下 TX 未校准积分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

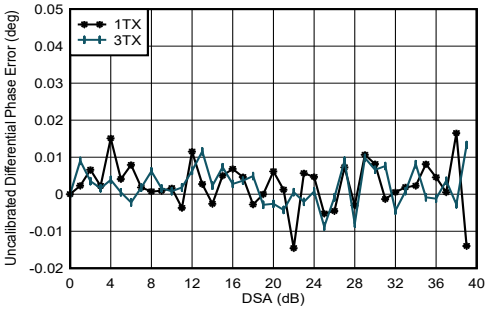
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-53. 1.8 GHz 条件下 TX 校准积分增益误差与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.2 1.8 GHz 下的 TX 典型特性（续）

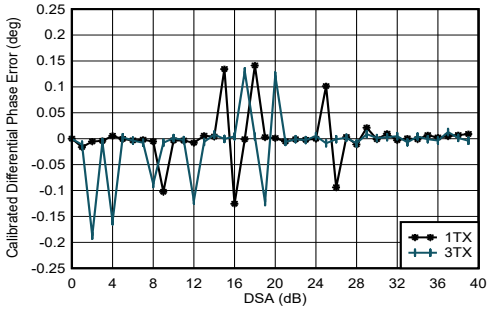
T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-54. 1.8 GHz 条件下 TX 未校准差分相位误差与 DSA 设置和通道间的关系

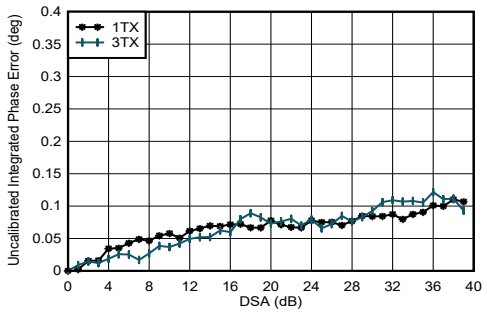


f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配

差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

任何 DSA 设置下都可能出现相位 DNL 峰值。

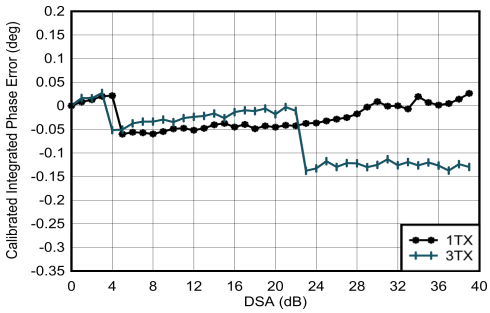
图 4-55. 1.8 GHz 条件下 TX 校准差分相位误差与 DSA 设置和通道间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-56. 1.8 GHz 条件下 TX 未校准积分相位误差与 DSA 设置和通道间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配

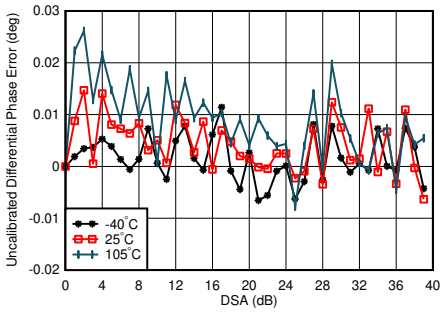
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-57. 1.8 GHz 条件下 TX 校准积分相位误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

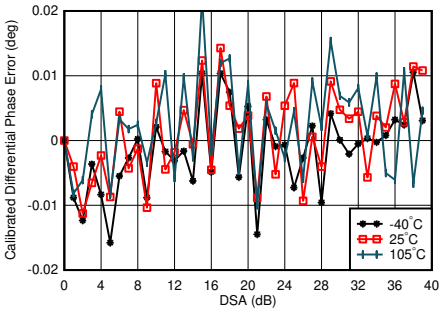
4.12.2 1.8 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



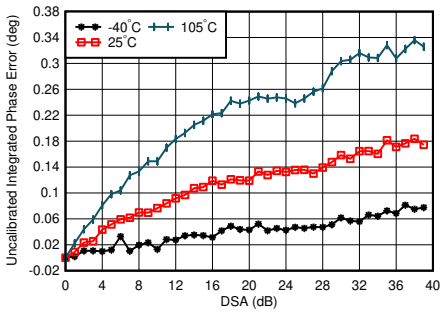
f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-58. 1.8 GHz 条件下 TX 未校准差分相位误差与 DSA 设置和温度间的关系



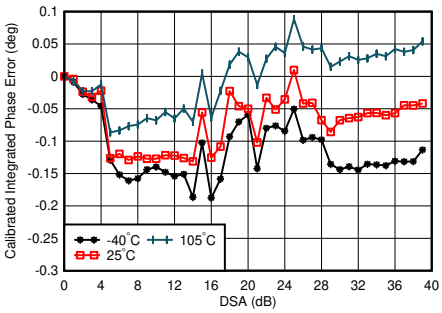
f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-59. 1.8 GHz 条件下 TX 校准差分相位误差与 DSA 设置和温度间的关系



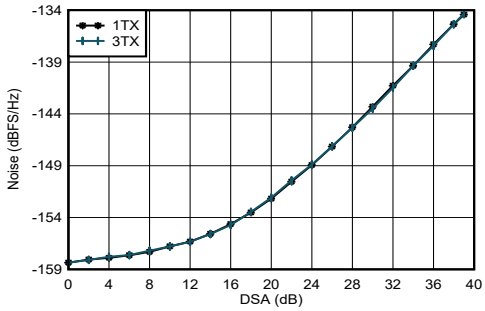
f_{DAC} = 5898.24MSPS，交错模式，在 1.8GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-60. 1.8 GHz 条件下 TX 未校准积分相位误差与 DSA 设置和温度间的关系



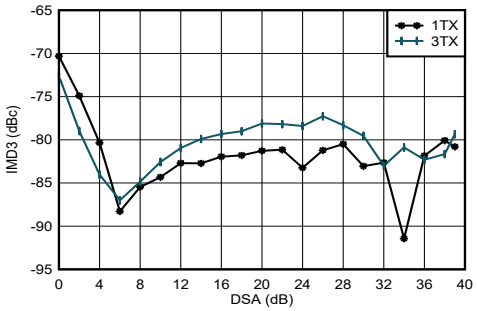
f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-61. 1.8 GHz 条件下 TX 校准积分相位误差与 DSA 设置和温度间的关系



f_{DAC} = 5898.24MSPS，交错模式，在 1.8 GHz 条件下匹配，P_{OUT} = -13dBFS

图 4-62. 1.8 GHz 条件下 TX 输出噪声与通道和衰减间的关系



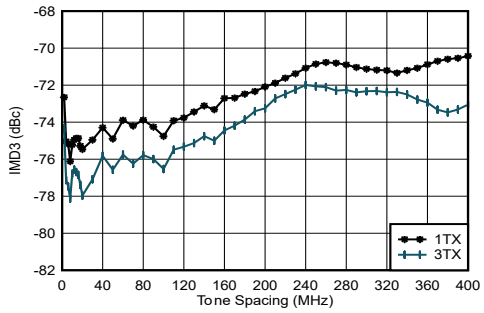
f_{DAC} = 11796.48MSPS，交错模式，f_{CENTER} = 1.8 GHz，在 1.8 GHz 条件下匹配，单音幅度为 -13dBFS

图 4-63. 1.8 GHz 条件下 TX IMD3 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

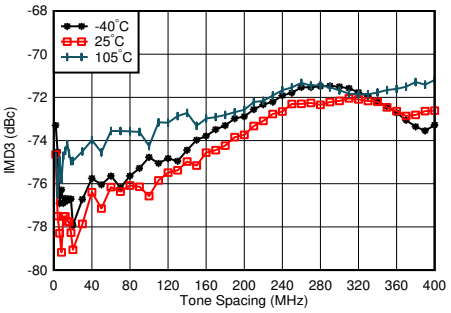
4.12.2 1.8 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



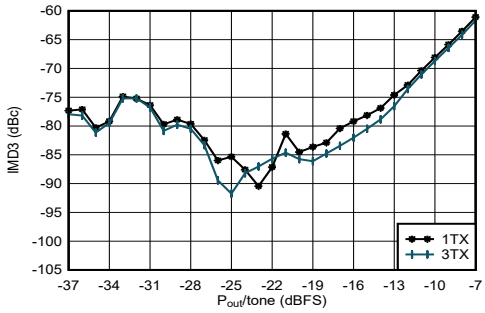
f_{DAC} = 11796.48MSPS，交错模式，f_{CENTER} = 1.8 GHz，在 1.8 GHz 条件下匹配，单音幅度为 -13dBFS

图 4-64. 1.8 GHz 条件下 TX IMD3 与频率间隔和通道间的关系



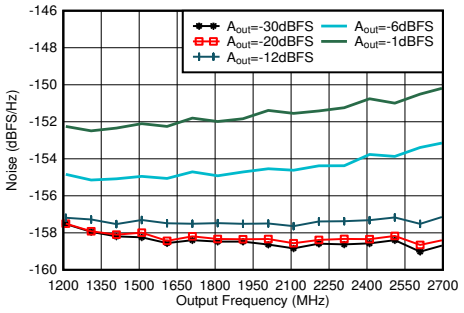
f_{DAC} = 11796.48MSPS，交错模式，f_{CENTER} = 1.8GHz，在 1.8GHz 条件下匹配，单音幅度为 -13dBFS，最差通道

图 4-65. 1.8 GHz 条件下 TX IMD3 与频率间隔和温度间的关系



f_{DAC} = 11796.48MSPS，交错模式，f_{CENTER} = 1.8GHz，$f_{SPACING}$ = 20MHz，在 1.8GHz 条件下匹配

图 4-66. 1.8 GHz 条件下 TX IMD3 与数字电平间的关系



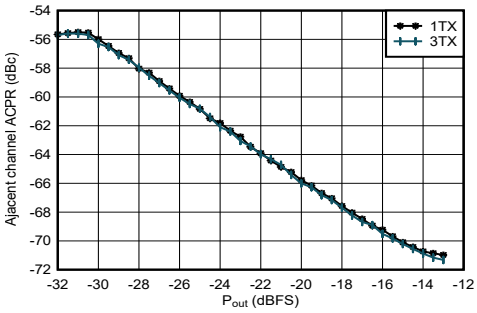
在 2.6GHz 条件下匹配，单频，f_{DAC} = 11.79648GSPS，交错模式，40MHz 偏移

图 4-67. 1.8GHz 条件下 TX 单频输出噪声与频率和振幅间的关系



TM1.1，P_{OUT_RMS} = -13dBFS

图 4-68. 1.8425GHz 条件下的 TX 20MHz LTE 输出频谱



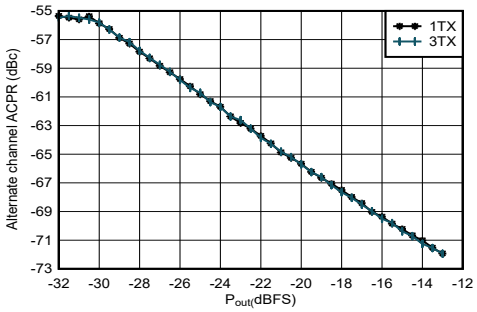
在 1.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-69. 1.8425GHz 条件下 TX 20MHz LTE ACPR 与数字电平间的关系

Copyright © 2025 Texas Instruments Incorporated

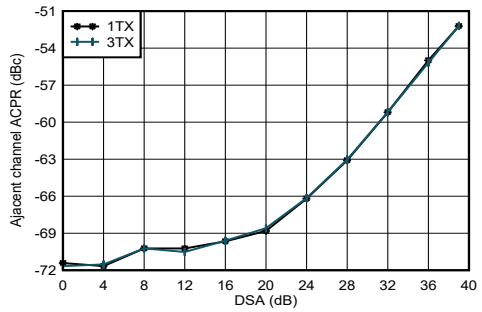
4.12.2 1.8 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



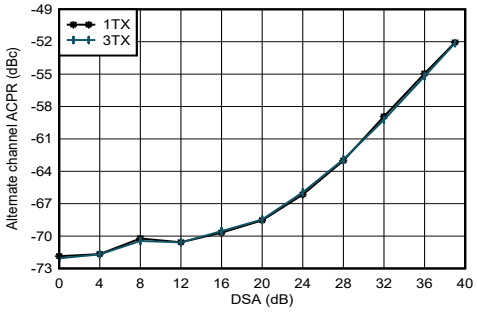
在 1.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-70. 1.8425GHz 条件下 TX 20MHz LTE alt-ACPR 与数字电平间的关系



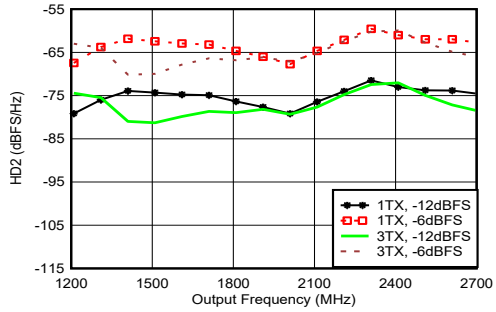
在 1.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-71. 1.8GHz 条件下 TX 20MHz LTE ACPR 与 DSA 间的关系



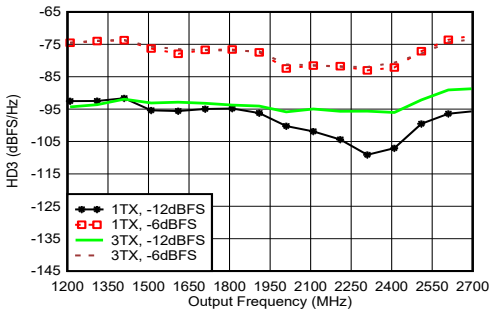
在 1.8GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-72. 1.8GHz 条件下 TX 20MHz LTE alt-ACPR 与 DSA 间的关系



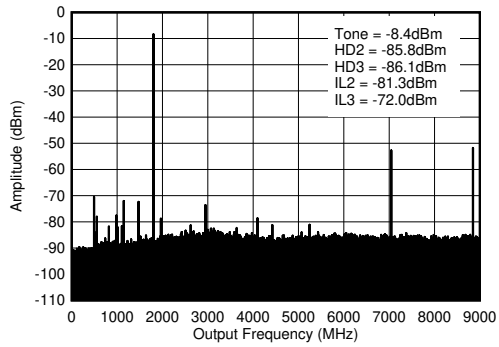
在 1.8GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率

图 4-73. 1.8GHz 条件下 TX HD2 与数字振幅和输出频率间的关系



在 1.8GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率

图 4-74. 1.8GHz 条件下 TX HD3 与数字振幅和输出频率间的关系



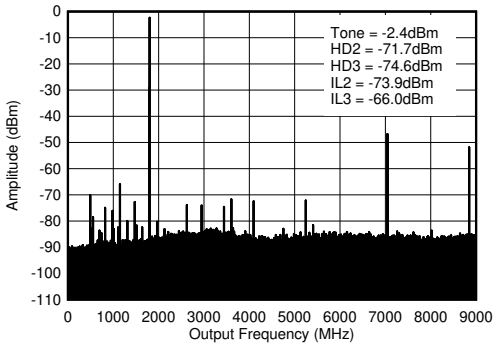
f_{DAC} = 8847.36MSPS，直接模式，1.8GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$，并且是由于与数字时钟混合而导致此结果。

图 4-75. 1.8GHz (0 - f_{DAC}) 条件下的 TX 单音 (-12dBFS) 输出频谱

Copyright © 2025 Texas Instruments Incorporated

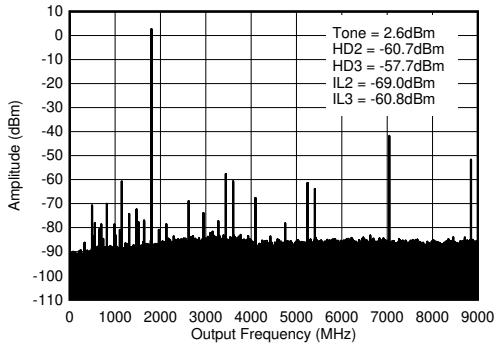
4.12.2 1.8 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



f_{DAC} = 8847.36MSPS，直接模式，1.8GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$，并且是由于与数字时钟混合而导致此结果。

图 4-76. 1.8GHz (0 - f_{DAC}) 条件下的 TX 单频 (-6dBFS) 输出频谱



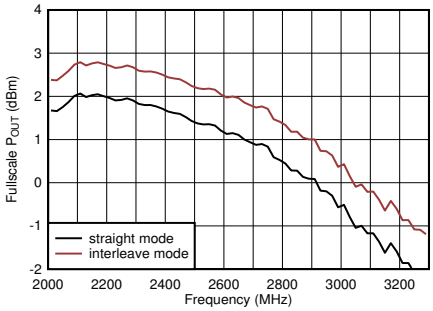
f_{DAC} = 8847.36MSPS，直接模式，1.8GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$，并且是由于与数字时钟混合而导致此结果。

图 4-77. 1.8GHz (0 - f_{DAC}) 条件下的 TX 单频 (-1dBFS) 输出频谱

Copyright © 2025 Texas Instruments Incorporated

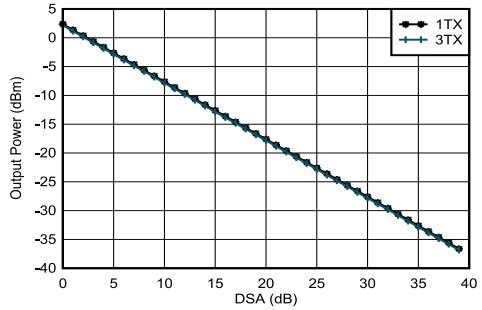
4.12.3 2.6 GHz 下的 TX 典型特性

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



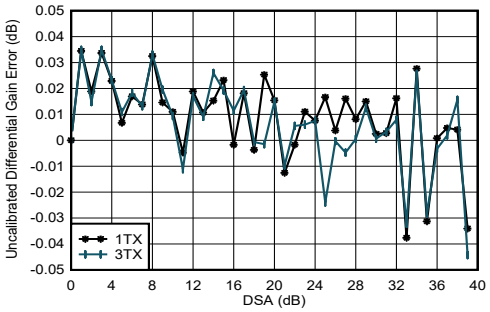
包括 PCB 和电缆损耗，A_{out} = -0.5dBFS，DSA = 0，2.6GHz 匹配

图 4-78. 11796.48MSPS 条件下 TX 满量程与射频频率间的关系



f_{DAC} = 8847.36MSPS，A_{out} = -0.5dBFS，匹配 2.6GHz

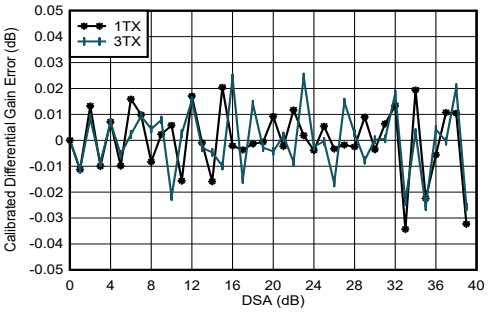
图 4-79. 2.6GHz 条件下 TX 输出功率与 DSA 设置和通道间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

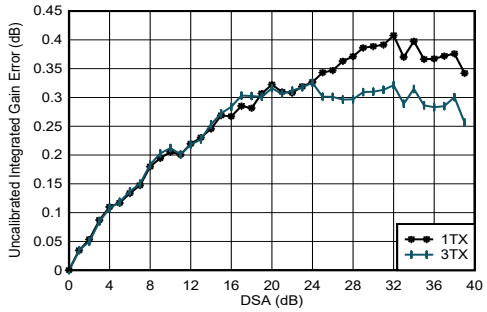
图 4-80. 2.6GHz 条件下 TX 未校准差分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

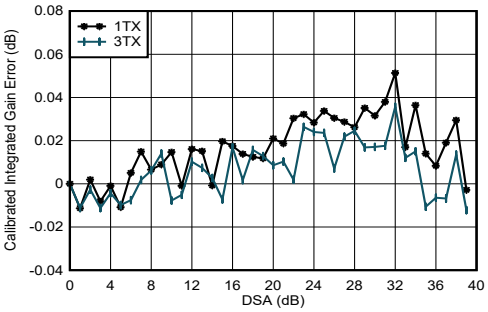
图 4-81. 2.6GHz 条件下 TX 校准差分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配

积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-82. 2.6GHz 条件下 TX 未校准积分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配

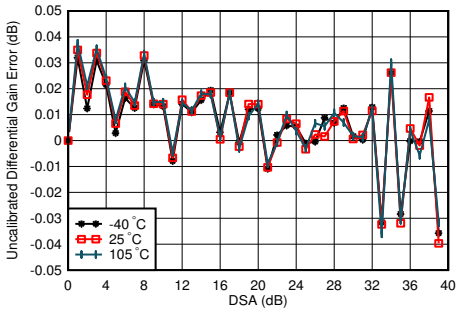
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-83. 2.6GHz 条件下 TX 校准积分增益误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.3 2.6 GHz 下的 TX 典型特性（续）

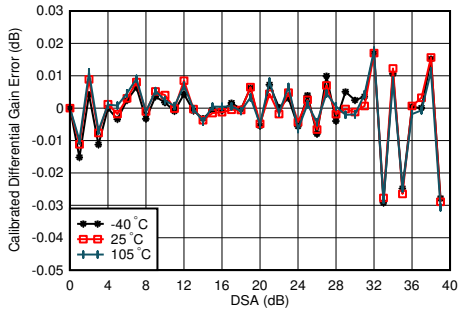
T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

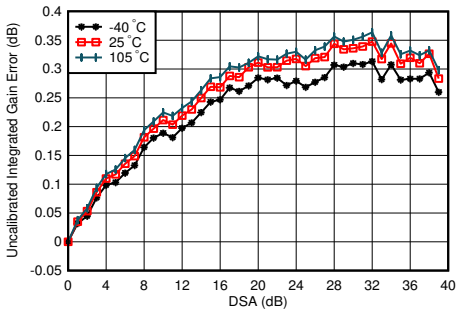
图 4-84. 2.6GHz 条件下 TX 未校准差分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

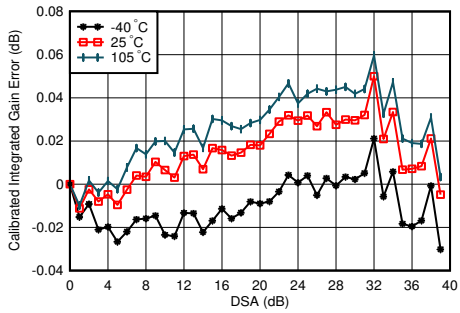
图 4-85. 2.6GHz 条件下 TX 校准差分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变

积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-86. 2.6GHz 条件下 TX 未校准积分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变

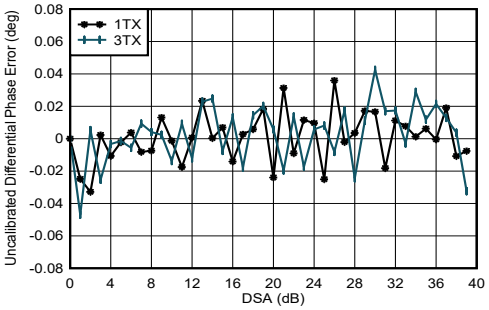
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-87. 2.6GHz 条件下 TX 校准积分增益误差与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

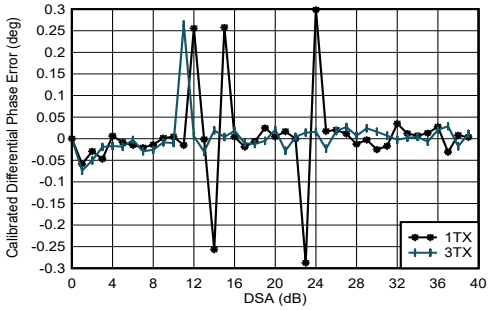
4.12.3 2.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



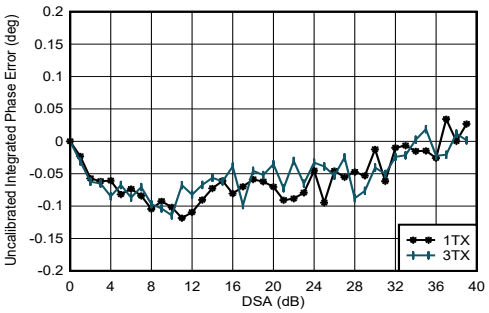
f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-88. 2.6GHz 条件下 TX 未校准差分相位误差与 DSA 设置和通道间的关系



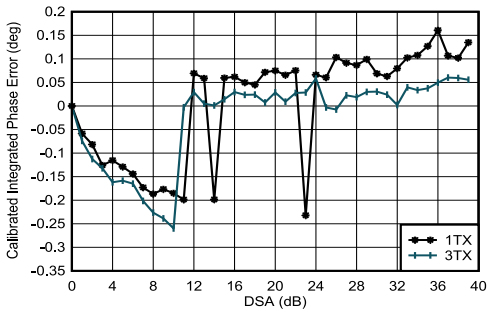
f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）
任何 DSA 设置下都可能出现相位 DNL 峰值。

图 4-89. 2.6GHz 条件下 TX 校准差分相位误差与 DSA 设置和通道间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-90. 2.6GHz 条件下 TX 未校准积分相位误差与 DSA 设置和通道间的关系



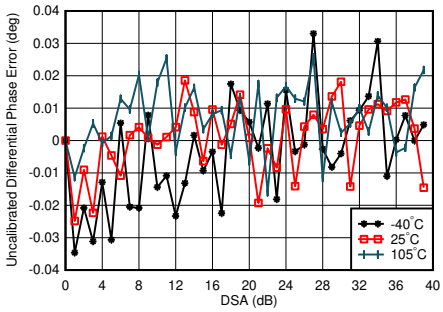
f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-91. 2.6GHz 条件下 TX 校准积分相位误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

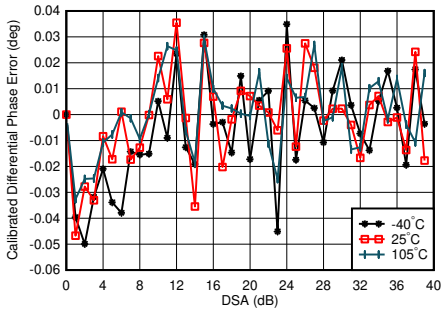
4.12.3 2.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



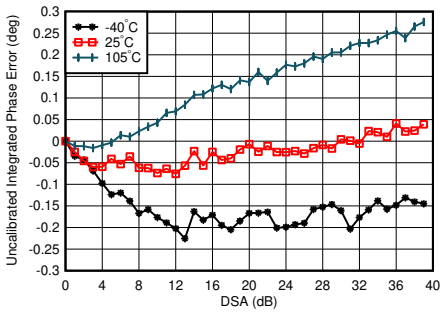
f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-92. 2.6GHz 条件下 TX 未校准差分相位误差与 DSA 设置和温度间的关系



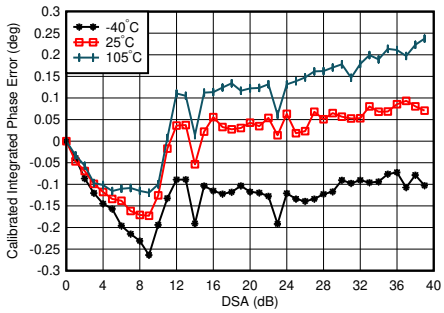
f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-93. 2.6GHz 条件下 TX 校准差分相位误差与 DSA 设置和温度间的关系



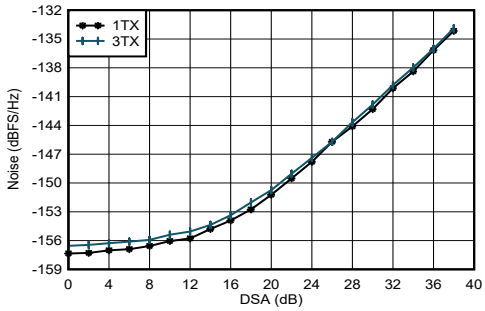
f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-94. 2.6GHz 条件下 TX 未校准积分相位误差与 DSA 设置和温度间的关系



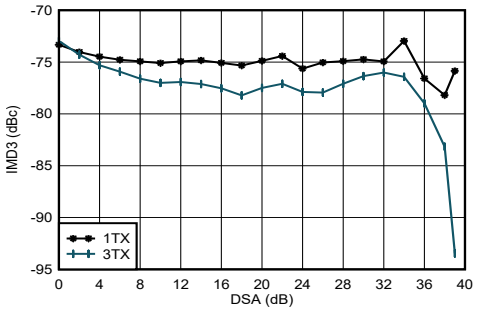
f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-95. 2.6GHz 条件下 TX 校准积分相位误差与 DSA 设置和温度间的关系



f_{DAC} = 8847.36MSPS，直接模式，在 2.6GHz 条件下匹配，P_{OUT} = -13dBFS

图 4-96. 2.6GHz 条件下 TX 输出噪声与通道和衰减间的关系



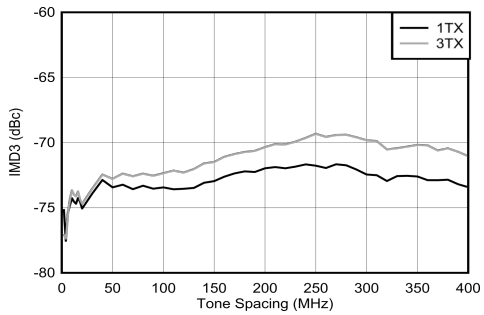
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 2.6GHz，在 2.6GHz 条件下匹配，单音幅度为 -13dBFS

图 4-97. 2.6GHz 条件下 TX IMD3 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

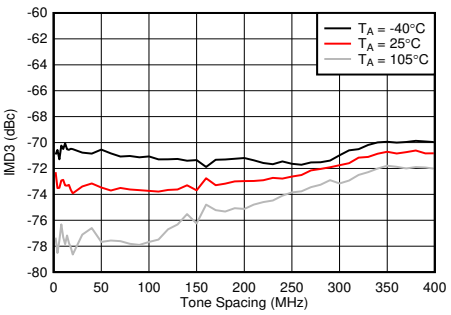
4.12.3 2.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



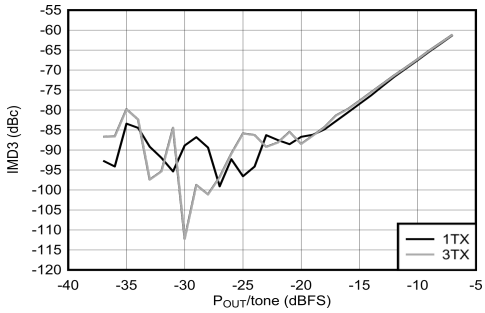
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 2.6GHz，在 2.6GHz 条件下匹配，单音幅度为 -13dBFS

图 4-98. 2.6GHz 条件下 TX IMD3 与频率间隔和通道间的关系



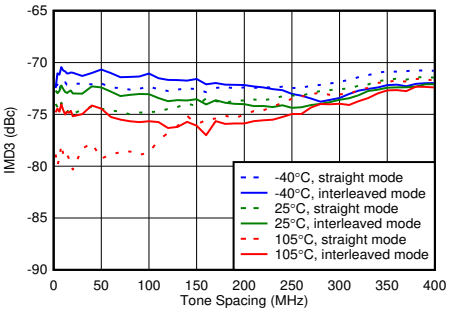
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 2.6GHz，在 2.6GHz 条件下匹配，单音幅度为 -13dBFS，最差通道。

图 4-99. 2.6GHz 条件下 TX IMD3 与频率间隔和温度间的关系



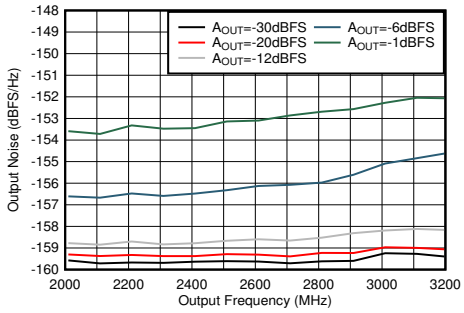
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 2.6GHz，$f_{SPACING}$ = 20MHz，在 2.6GHz 条件下匹配

图 4-100. 2.6GHz 条件下 TX IMD3 与数字电平间的关系



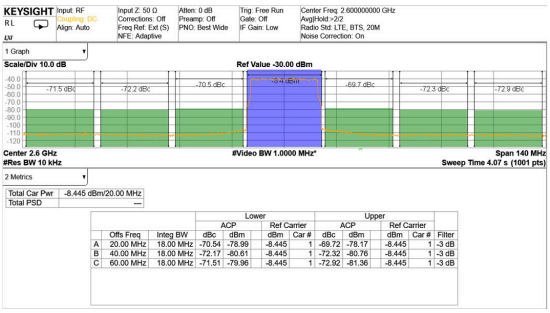
f_{DAC} = 8847.36MSPS，直接模式，f_{CENTER} = 2.6GHz，在 2.6GHz 条件下匹配，单音幅度为 -13dBFS

图 4-101. TX IMD3 与频率间隔和温度间的关系



在 2.6GHz 条件下匹配，单频，f_{DAC} = 11.79648GSPS，交错模式，40MHz 偏移

图 4-102. 2.6GHz 条件下 TX 单音输出噪声与频率和振幅间的关系



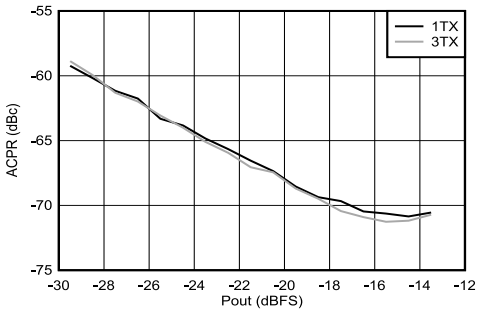
TM1.1，P_{OUT_RMS} = -13dBFS

图 4-103. 2.6GHz（频带 41）条件下的 TX 20MHz LTE 输出频谱

Copyright © 2025 Texas Instruments Incorporated

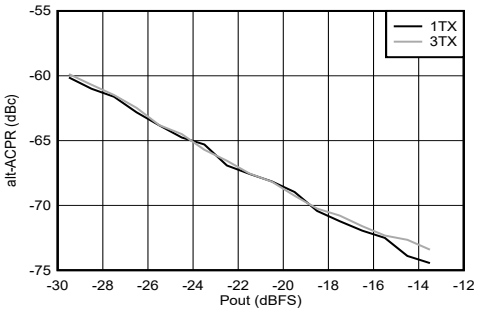
4.12.3 2.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



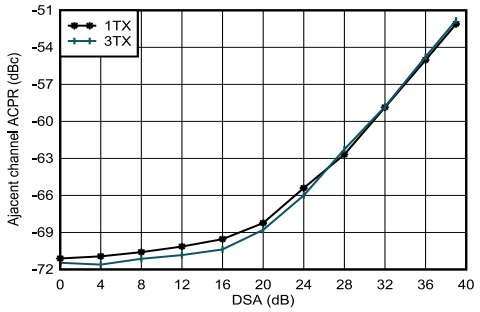
在 2.6GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-104. 2.6GHz 条件下 TX 20MHz LTE ACPR 与数字电平间的关系



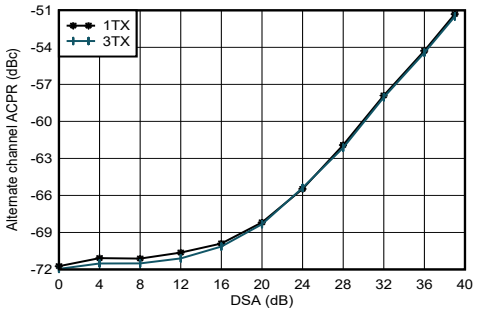
在 2.6GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-105. 2.6GHz 条件下 TX 20MHz LTE alt-ACPR 与数字电平间的关系



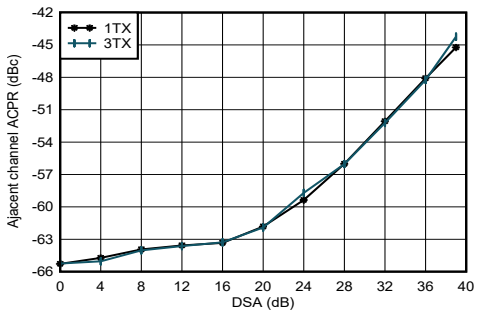
在 2.6GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-106. 2.6GHz 条件下 TX 20MHz LTE ACPR 与 DSA 间的关系



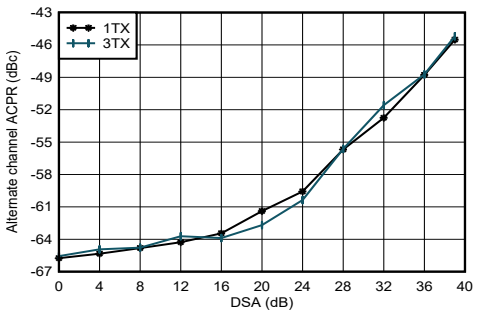
在 2.6GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-107. 2.6GHz 条件下 TX 20MHz LTE alt-ACPR 与 DSA 间的关系



在 2.6GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-108. 2.6GHz 条件下 TX 20MHz LTE ACPR 与 DSA 间的关系



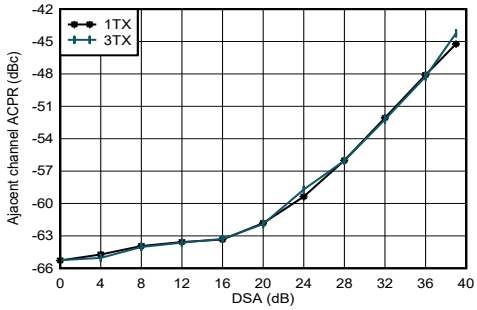
在 2.6GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-109. 2.6GHz 条件下 TX 20MHz LTE alt-ACPR 与 DSA 间的关系

Copyright © 2025 Texas Instruments Incorporated

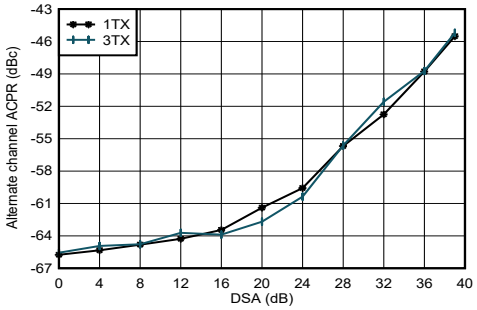
4.12.3 2.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



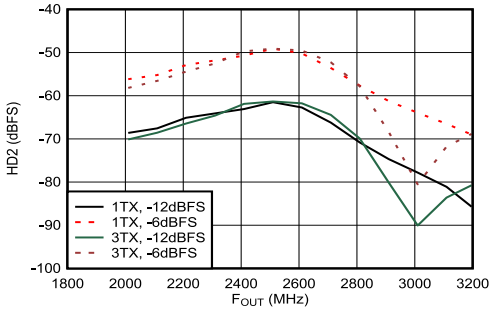
在 2.6GHz 条件下匹配，单载波 100MHz BW TM1.1 NR

图 4-110. 2.6GHz 条件下 TX 100MHz NR ACPR 与 DSA 间的关系



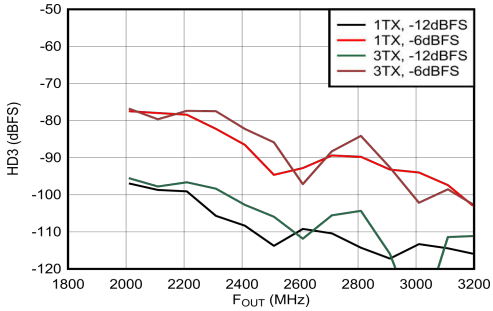
在 2.6GHz 条件下匹配，单载波 100MHz BW TM1.1 NR

图 4-111. 2.6GHz 条件下 TX 100MHz NR alt-ACPR 与 DSA 间的关系



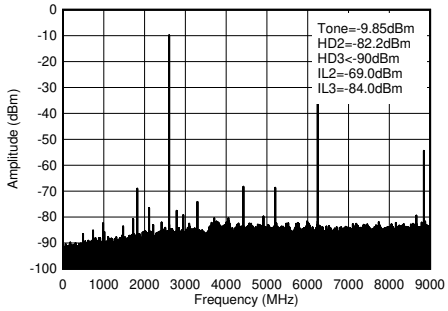
在 2.6GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率

图 4-112. 2.6GHz 条件下 TX HD2 与数字振幅和输出频率间的关系



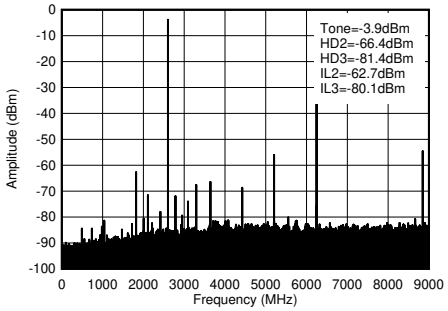
在 2.6GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率

图 4-113. 2.6GHz 条件下 TX HD3 与数字振幅和输出频率间的关系



f_{DAC} = 8847.36MSPS，直接模式，2.6GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$，并且是由于与数字时钟混合而导致此结果。

图 4-114. 2.6GHz (0 - f_{DAC}) 条件下的 TX 单音 (-12dBFS) 输出频谱



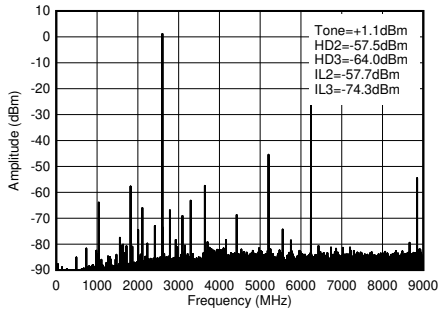
f_{DAC} = 8847.36MSPS，直接模式，2.6GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$，并且是由于与数字时钟混合而导致此结果。

图 4-115. 2.6GHz (0 - f_{DAC}) 条件下的 TX 单频 (-6dBFS) 输出频谱

Copyright © 2025 Texas Instruments Incorporated

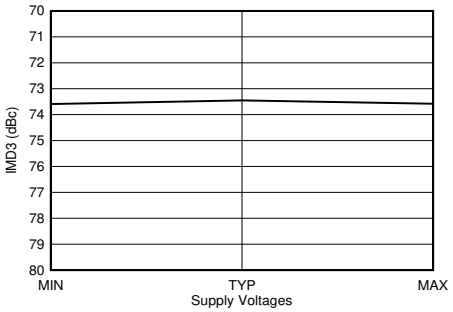
4.12.3 2.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



f_{DAC} = 8847.36MSPS，直接模式，2.6GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$，并且是由于与数字时钟混合而导致此结果。

图 4-116. 2.6GHz (0-f_{DAC}) 条件下的 TX 单频 (-1dBFS) 输出频谱



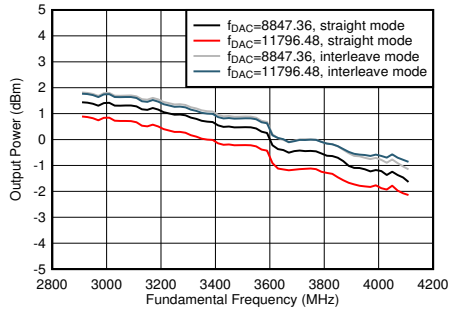
f_{DAC} = 11796.48MSPS，交错模式，2.6GHz 匹配。偏移频率为 40MHz。输出功率 = -13dBFS。所有电源同时处于 MIN、TYP 或 MAX 电压。

图 4-117. 2.6GHz 条件下 TX IMD3 与电源电压间的关系

Copyright © 2025 Texas Instruments Incorporated

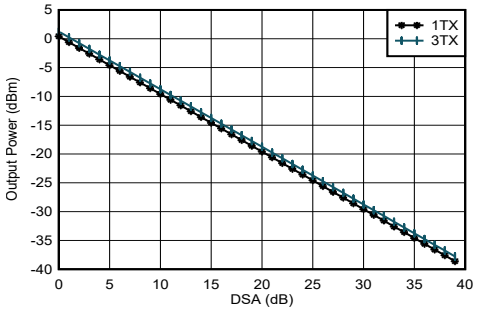
4.12.4 3.5 GHz 下的 TX 典型特性

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



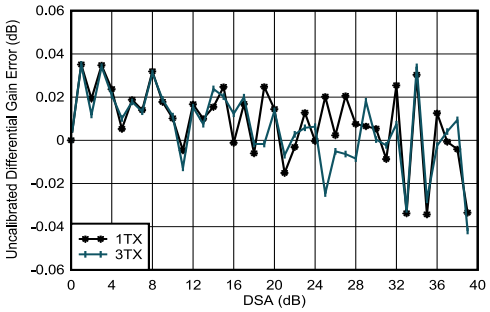
A_{out} = -0.5dBFS，3.5GHz 匹配，包括 PCB 和电缆损耗

图 4-118. TX 输出功率与频率间的关系



A_{out} = -0.5dBFS，3.5GHz 匹配，包括 PCB 和电缆损耗

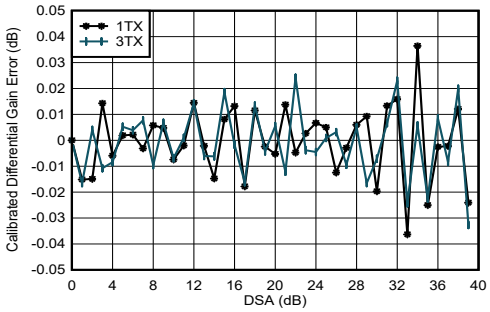
图 4-119. 3.5GHz 条件下 TX 输出功率与 DSA 设置间的关系



3.5GHz 匹配，包括 PCB 和电缆损耗

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

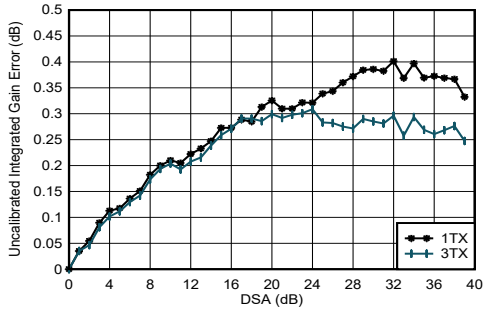
图 4-120. 3.5GHz 条件下 TX 未校准差分增益误差与 DSA 设置和通道间的关系



3.5GHz 匹配，包括 PCB 和电缆损耗

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

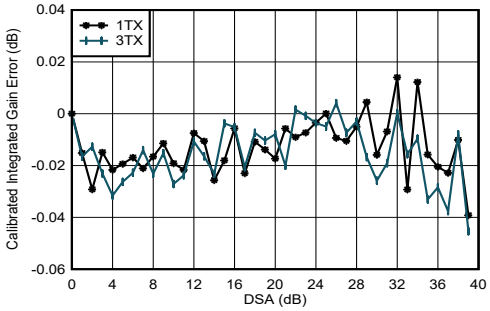
图 4-121. 3.5GHz 条件下 TX 校准差分增益误差与 DSA 设置和通道间的关系



3.5GHz 匹配，包括 PCB 和电缆损耗

积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-122. 3.5GHz 条件下 TX 未校准积分增益误差与 DSA 设置和通道间的关系



3.5GHz 匹配，包括 PCB 和电缆损耗

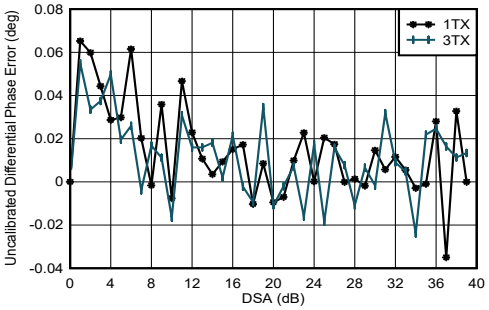
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-123. 3.5GHz 条件下 TX 校准积分增益误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

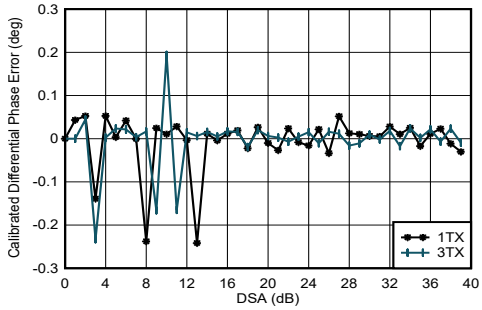
4.12.4 3.5 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



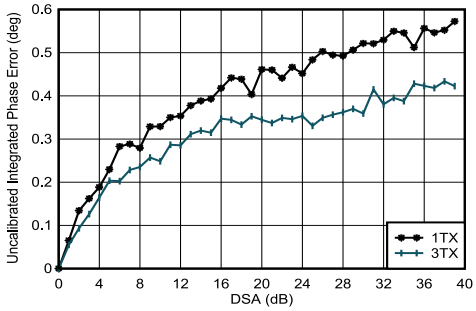
3.5GHz 匹配，包括 PCB 和电缆损耗

图 4-124. 3.5GHz 条件下 TX 未校准差分相位误差与 DSA 设置和通道间的关系



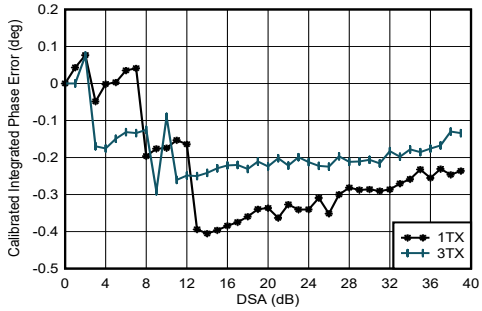
3.5GHz 匹配，包括 PCB 和电缆损耗
任何 DSA 设置下都可能出现相位 DNL 峰值。

图 4-125. 3.5GHz 条件下 TX 校准差分相位误差与 DSA 设置和通道间的关系



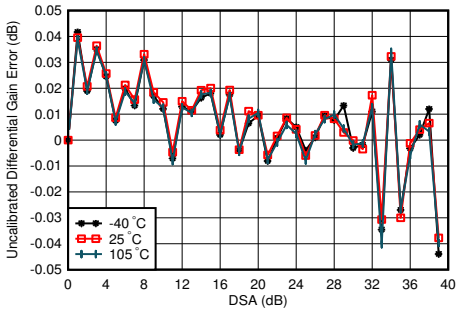
3.5GHz 匹配，包括 PCB 和电缆损耗

图 4-126. 3.5GHz 条件下 TX 未校准积分相位误差与 DSA 设置和通道间的关系



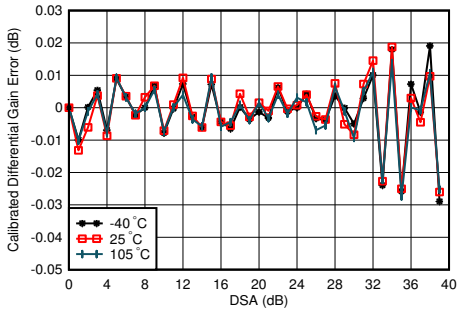
3.5GHz 匹配，包括 PCB 和电缆损耗

图 4-127. 3.5GHz 条件下 TX 校准积分相位误差与 DSA 设置和通道间的关系



3.5GHz 匹配，1TX

图 4-128. 3.5GHz 条件下 TX 未校准差分增益误差与 DSA 设置和温度间的关系



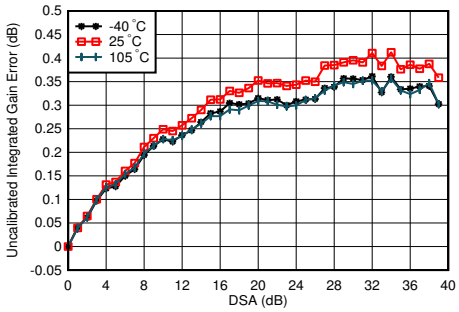
3.5GHz 匹配，1TX，在 25°C 下校准

图 4-129. 3.5GHz 条件下 TX 校准差分增益误差与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

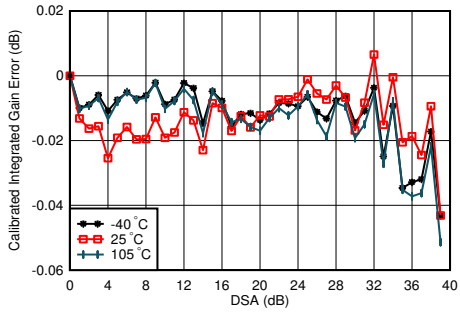
4.12.4 3.5 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



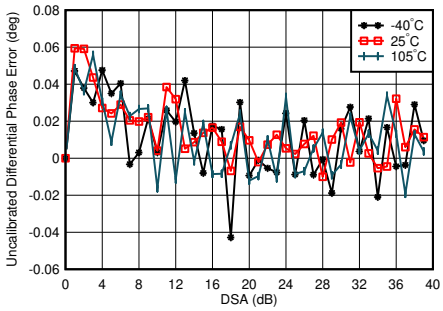
3.5GHz 匹配，1TX

图 4-130. 3.5GHz 条件下 TX 未校准积分增益误差与 DSA 设置和温度间的关系



3.5GHz 匹配，1TX，在 25°C 下校准

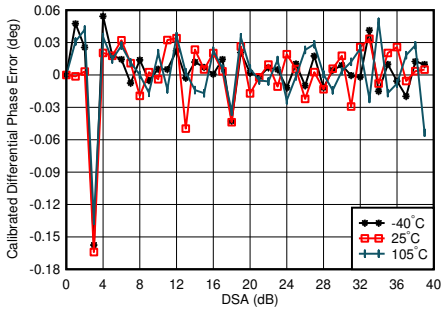
图 4-131. 3.5GHz 条件下 TX 校准积分增益误差与 DSA 设置和温度间的关系



3.5GHz 匹配，1TX

差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

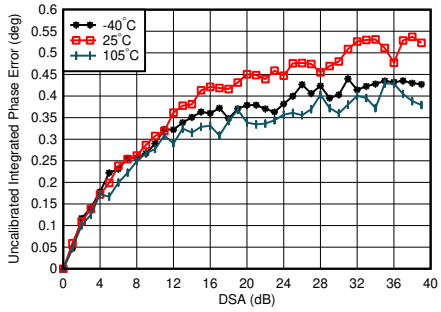
图 4-132. 3.5GHz 条件下 TX 未校准差分相位误差与 DSA 设置和温度间的关系



3.5GHz 匹配，1TX，在 25°C 下校准

差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

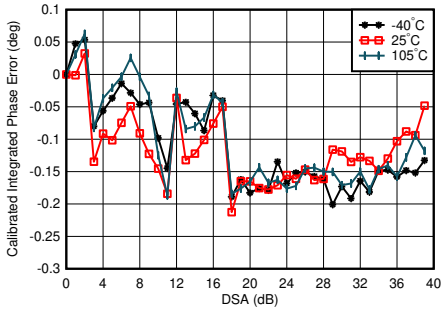
图 4-133. 3.5GHz 条件下 TX 校准差分相位误差与 DSA 设置和温度间的关系



3.5GHz 匹配，1TX

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-134. 3.5GHz 条件下 TX 未校准积分相位误差与 DSA 设置和温度间的关系



3.5GHz 匹配，1TX，在 25°C 下校准

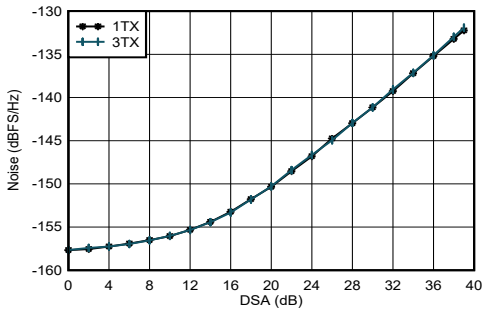
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-135. 3.5GHz 条件下 TX 校准积分相位误差与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

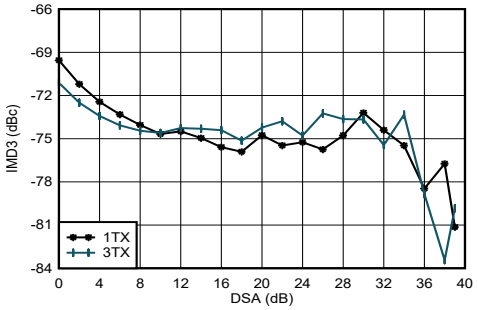
4.12.4 3.5 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



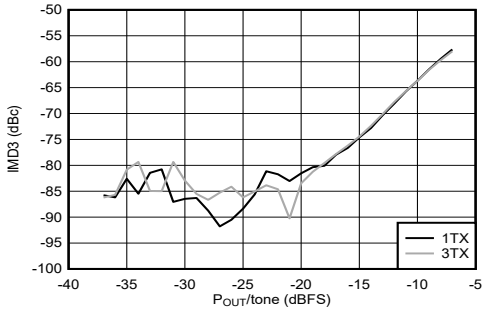
A. f_{DAC} = 11796.48MSPS，交错模式，在 3.5 GHz 条件下匹配，A_{out} = -13dBFS。

图 4-136. 3.5GHz 条件下 TX NSD 与 DSA 设置间的关系



20MHz 频率间隔，3.5GHz 匹配，单音幅度为 -13dBFS，包括 PCB 和电缆损耗

图 4-137. 3.5GHz 条件下 TX IMD3 与 DSA 设置间的关系



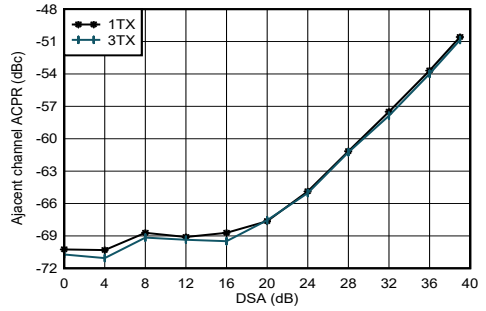
20MHz 频率间隔，3.5GHz 匹配

图 4-138. 3.5GHz 条件下 TX IMD3 与数字振幅和通道间的关系



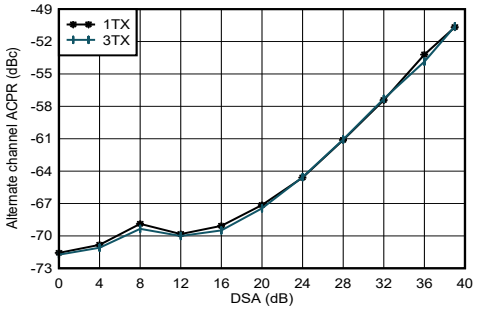
3.5GHz 匹配，单载波 20MHz BW TM1.1 LTE

图 4-139. 3.5GHz（频带 42）条件下的 TX 20MHz LTE 输出频谱



3.5GHz 匹配，单载波 20MHz BW TM1.1 LTE

图 4-140. 3.5GHz 条件下的 TX 20MHz LTE ACPR 与 DSA 设置间的关系



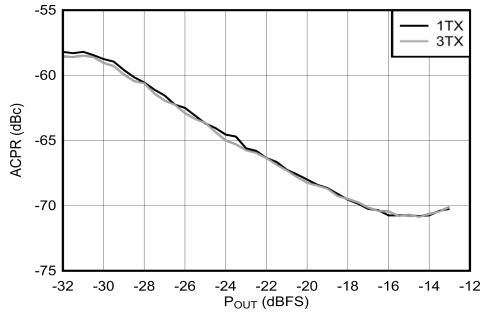
3.5GHz 匹配，单载波 20MHz BW TM1.1 LTE

图 4-141. 3.5GHz 条件下的 TX 20MHz LTE alt-ACPR 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

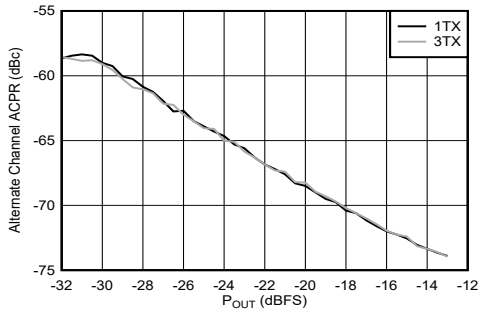
4.12.4 3.5 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



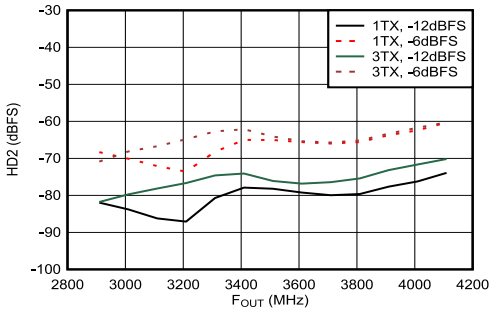
3.5GHz 匹配，单载波 20MHz BW TM1.1 LTE

图 4-142. 3.5GHz 条件下 TX 20MHz LTE ACPR 与数字电平间的关系



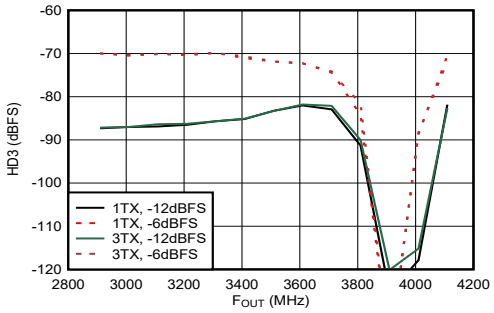
3.5GHz 匹配，单载波 20MHz BW TM1.1 LTE

图 4-143. 3.5GHz 条件下 TX 20MHz LTE alt-ACPR 与数字电平间的关系



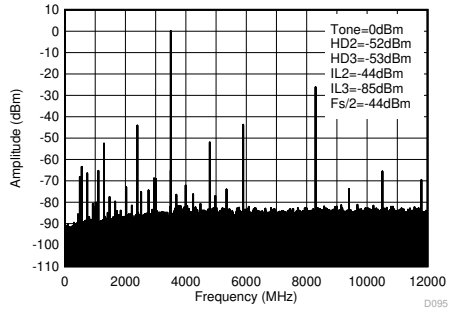
在 3.5GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率

图 4-144. 3.5GHz 条件下 TX 单频 HD2 与频率和数字电平间的关系



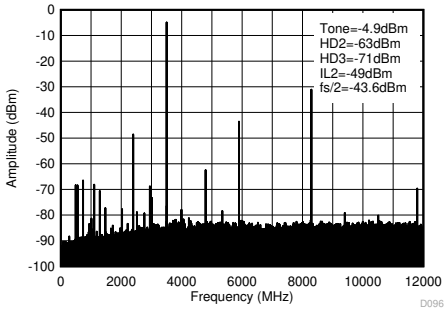
在 3.5GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率。低谷是由于 HD3 下降至接近直流。

图 4-145. 3.5GHz 条件下 TX 单音 HD3 与频率和数字电平间的关系



在 3.5GHz 下匹配，f_{DAC} = 11.79648GSPS，交错模式。

图 4-146. 3.5GHz (0 - f_{DAC}) 条件下的 TX 单音 (-1dBFS) 输出频谱



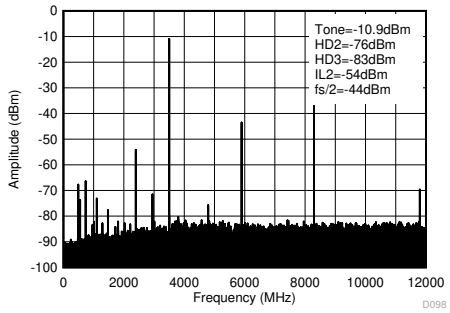
在 3.5GHz 下匹配，f_{DAC} = 11.79648GSPS，交错模式。

图 4-147. 3.5GHz (0 - f_{DAC}) 条件下的 TX 单音 (-6dBFS) 输出频谱

Copyright © 2025 Texas Instruments Incorporated

4.12.4 3.5 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



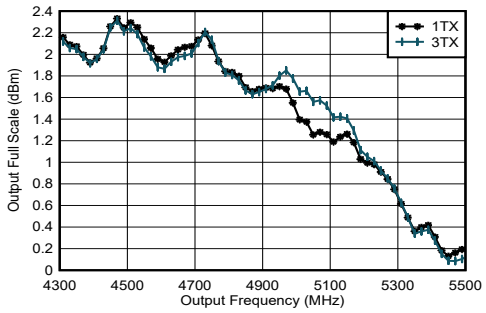
在 3.5GHz 下匹配，f_{DAC} = 11.79648GSPS，交错模式。

图 4-148. 3.5GHz (0 - f_{DAC}) 条件下的 TX 单音 (-12dBFS) 输出频谱

Copyright © 2025 Texas Instruments Incorporated

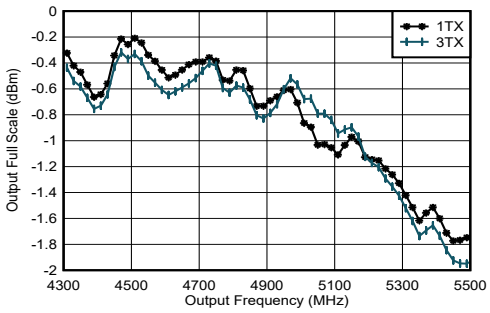
4.12.5 4.9 GHz 下的 TX 典型特性

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



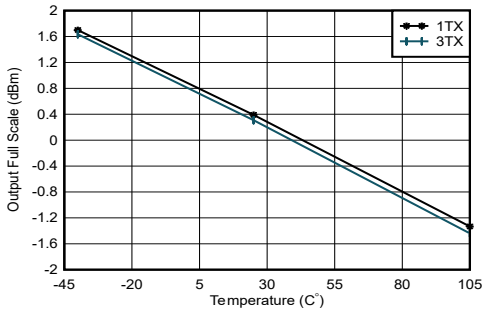
不包括 PCB 和电缆损耗，A_{out} = -0.5dBFS，DSA = 0，4.9GHz 匹配

图 4-149. 11796.48MSPS 条件下的 TX 满量程与射频频率和通道间的关系



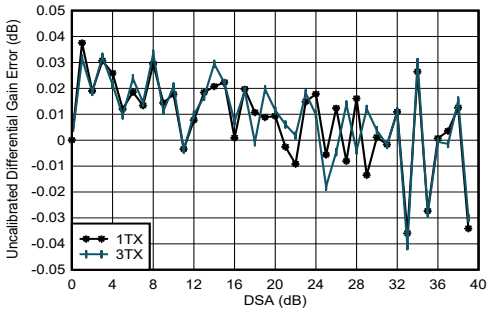
不包括 PCB 和电缆损耗，A_{out} = -0.5dBFS，DSA = 0，4.9GHz 匹配

图 4-150. 5898.24MSPS、直接模式、第二奈奎斯特区域条件下的 TX 满量程与射频频率和通道间的关系



f_{DAC} = 11796.48MSPS，A_{out} = -0.5dBFS，匹配 4.9GHz

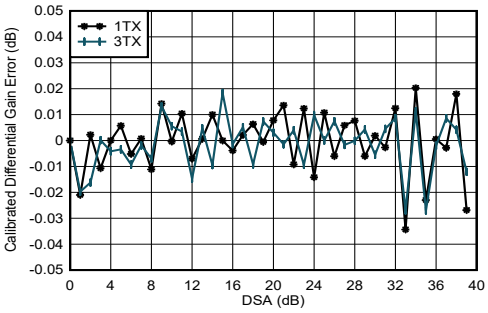
图 4-151. 4.9GHz 条件下 TX 输出功率与 DSA 设置和通道间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

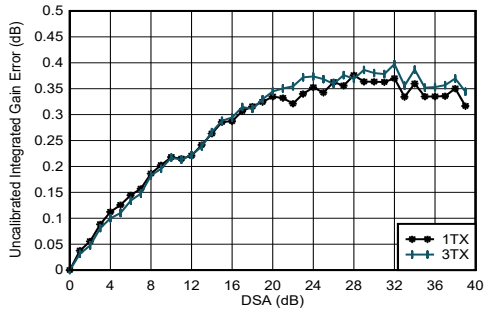
图 4-152. 4.9GHz 条件下 TX 未校准差分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配

差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

图 4-153. 4.9GHz 条件下 TX 校准差分增益误差与 DSA 设置和通道间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配

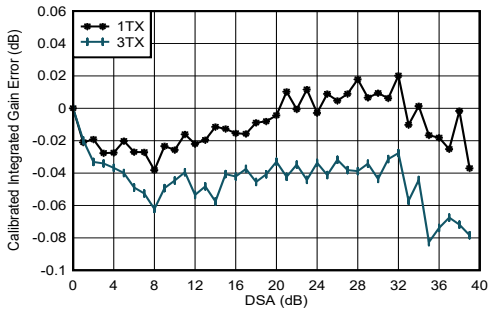
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-154. 4.9GHz 条件下 TX 未校准积分增益误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

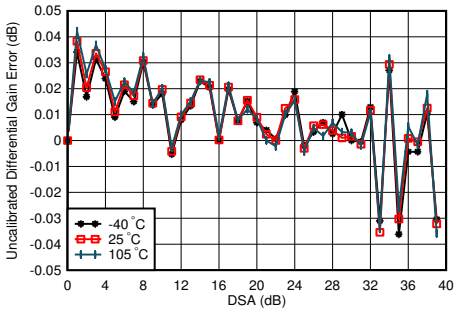
4.12.5 4.9 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



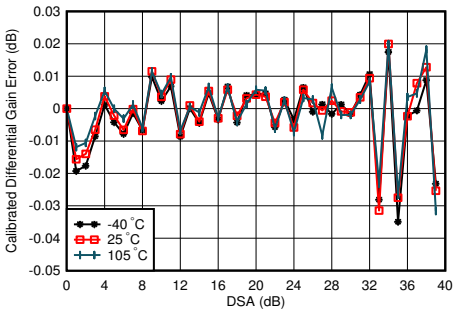
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-155. 4.9GHz 条件下 TX 校准积分增益误差与 DSA 设置和通道间的关系



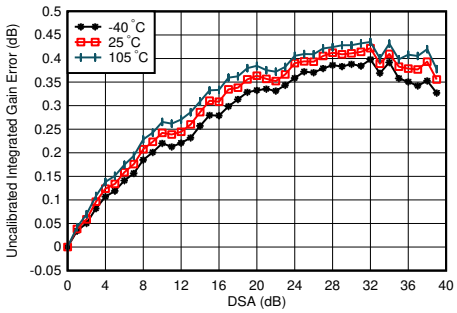
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配
差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

图 4-156. 4.9GHz 条件下 TX 未校准差分增益误差与 DSA 设置和温度间的关系



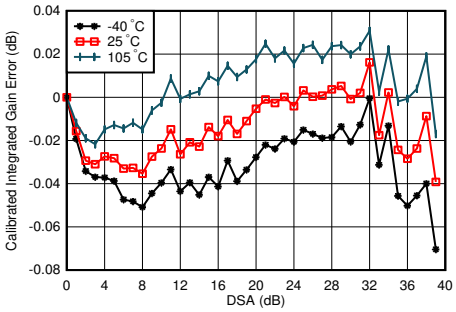
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配
差分增益误差 = P_{OUT}（DSA 设置 - 1）- P_{OUT}（DSA 设置）+ 1

图 4-157. 4.9GHz 条件下 TX 校准差分增益误差与 DSA 设置和温度间的关系



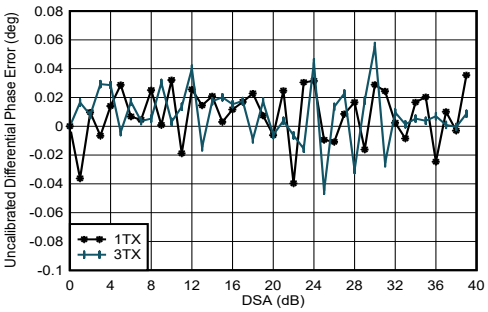
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-158. 4.9GHz 条件下 TX 未校准积分增益误差与 DSA 设置和温度间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配
积分增益误差 = P_{OUT}（DSA 设置）- P_{OUT}（DSA 设置 = 0）+（DSA 设置）

图 4-159. 4.9GHz 条件下 TX 校准积分增益误差与 DSA 设置和温度间的关系



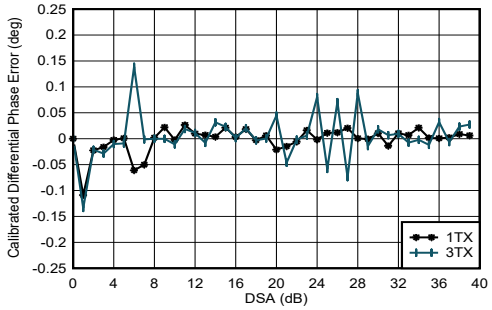
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-160. 4.9GHz 条件下 TX 未校准差分相位误差与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.5 4.9 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准

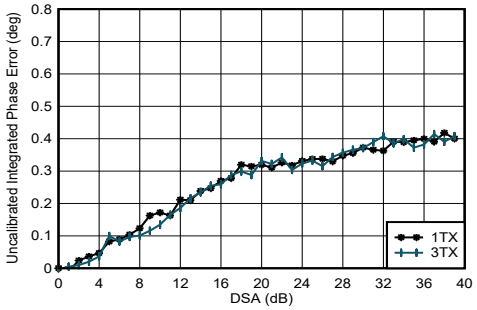


f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配

差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

任何 DSA 设置下都可能出现相位 DNL 峰值。

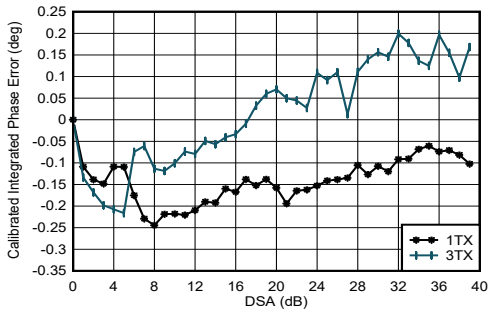
图 4-161. 4.9GHz 条件下 TX 校准差分相位误差与 DSA 设置和通道间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

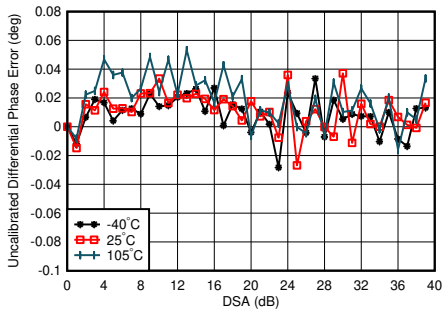
图 4-162. 4.9GHz 条件下 TX 未校准积分相位误差与 DSA 设置和通道间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-163. 4.9GHz 条件下 TX 校准积分相位误差与 DSA 设置和通道间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配

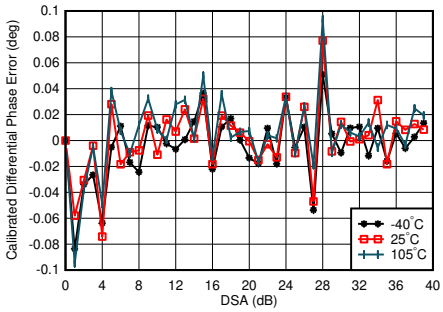
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-164. 4.9GHz 条件下 TX 未校准差分相位误差与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

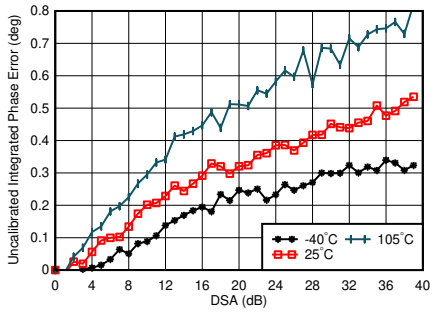
4.12.5 4.9 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



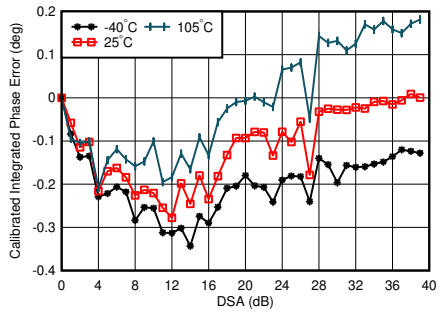
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配
差分相位误差 = $Phase_{OUT}$（DSA 设置-1）- $Phase_{OUT}$（DSA 设置）

图 4-165. 4.9GHz 条件下 TX 校准差分相位误差与 DSA 设置和温度间的关系



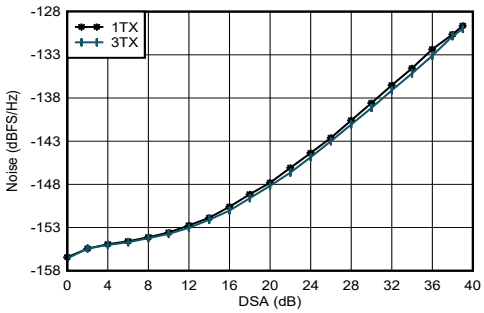
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 下匹配
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-166. 4.9GHz 条件下 TX 未校准积分相位误差与 DSA 设置和温度间的关系



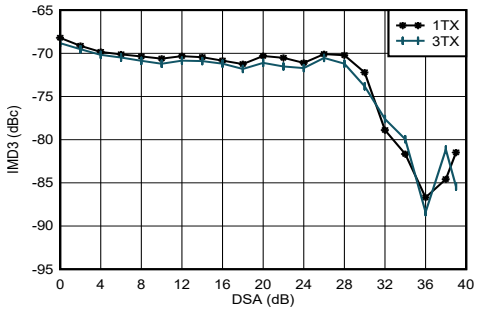
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配，在 25°C 下，随着 DSA 设置的变化，通道中位数改变
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-167. 4.9GHz 条件下 TX 校准积分相位误差与 DSA 设置和温度间的关系



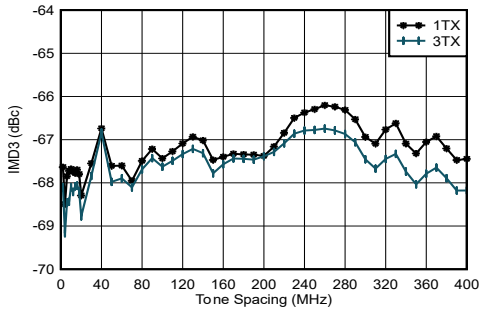
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配，P_{OUT} = -13dBFS

图 4-168. 2.6GHz 条件下 TX 输出噪声与通道和衰减间的关系



f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配，f_{CENTER} = 4.9GHz，单音幅度为 -13dBFS

图 4-169. 4.9GHz 条件下 TX IMD3 与 DSA 设置间的关系



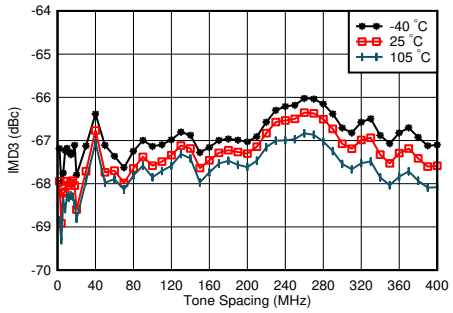
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配，f_{CENTER} = 4.9GHz，单音幅度为 -13dBFS

图 4-170. 4.9GHz 条件下 TX IMD3 与频率间隔和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

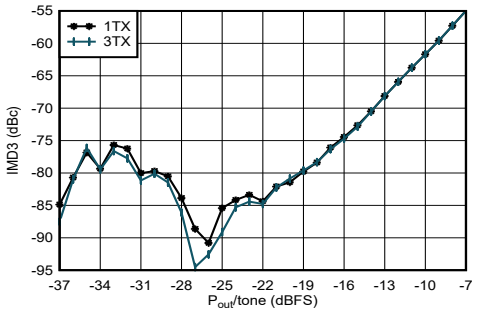
4.12.5 4.9 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



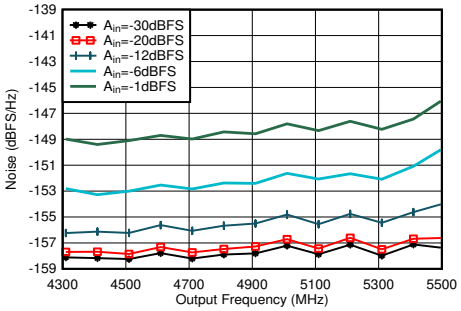
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配，f_{CENTER} = 4.9GHz，单音幅度为 -13dBFS，最差通道

图 4-171. 4.9GHz 条件下 TX IMD3 与频率间隔和温度间的关系



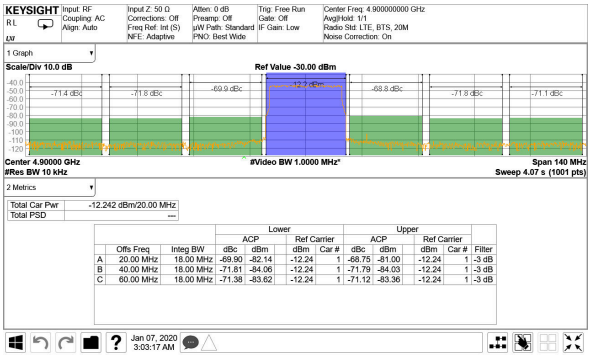
f_{DAC} = 11796.48MSPS，交错模式，在 4.9GHz 条件下匹配，f_{CENTER} = 4.9GHz，$f_{SPACING}$ = 20MHz

图 4-172. 4.9GHz 条件下 TX IMD3 与数字电平间的关系



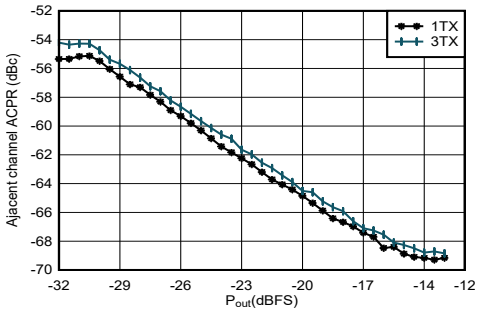
在 4.9GHz 条件下匹配，单频，f_{DAC} = 11.79648GSPS，交错模式，40MHz 偏移，DSA=0dB

图 4-173. 4.9 GHz 条件下 TX 单频输出噪声与频率和振幅间的关系



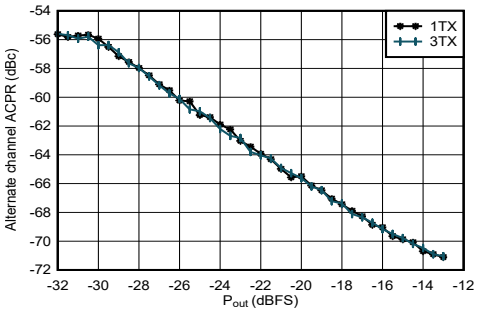
TM1.1，P_{OUT_RMS} = -13dBFS

图 4-174. 4.9GHz 条件下的 TX 20MHz LTE 输出频谱



在 4.9GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-175. 4.9GHz 条件下 TX 20MHz LTE ACPR 与数字电平间的关系



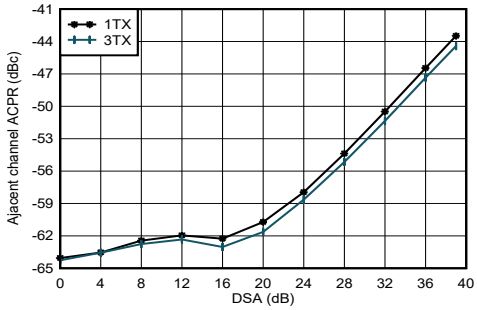
在 4.9GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-176. 4.9GHz 条件下 TX 20MHz LTE alt-ACPR 与数字电平间的关系

Copyright © 2025 Texas Instruments Incorporated

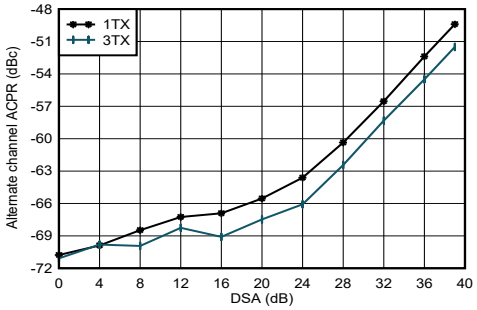
4.12.5 4.9 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准



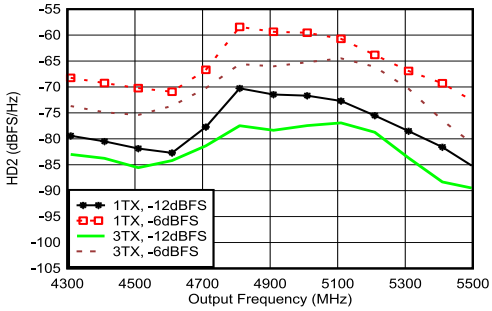
在 4.9GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-177. 4.9GHz 条件下 TX 20MHz LTE ACPR 与 DSA 间的关系



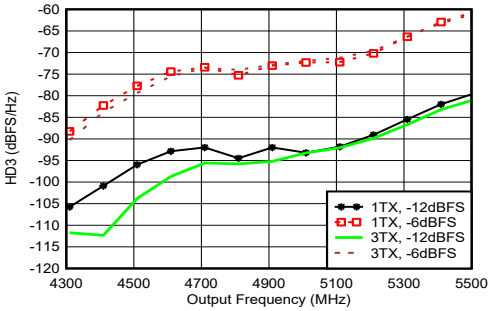
在 4.9GHz 条件下匹配，单载波 20MHz BW TM1.1 LTE

图 4-178. 4.9GHz 条件下 TX 20MHz LTE alt-ACPR 与 DSA 间的关系



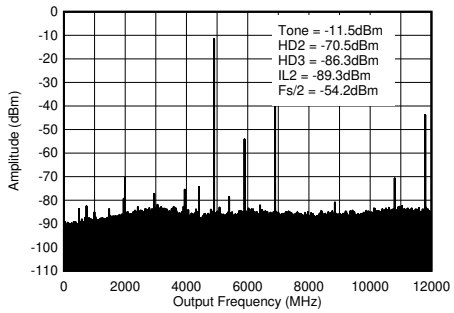
在 4.9GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率

图 4-179. 4.9GHz 条件下 TX HD2 与数字振幅和输出频率间的关系



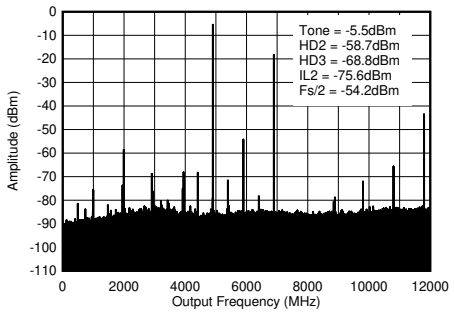
在 4.9GHz 条件下匹配，f_{DAC} = 11.79648GSPS，交错模式，标准化为谐波频率下的输出功率

图 4-180. 4.9GHz 条件下 TX HD3 与数字振幅和输出频率间的关系



f_{DAC} = 11796.48MSPS，交错模式，4.9GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$。

图 4-181. 4.9GHz (0 - f_{DAC}) 条件下的 TX 单频 (-12dBFS) 输出频谱



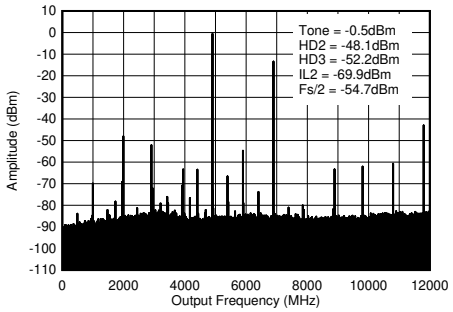
f_{DAC} = 11796.48MSPS，交错模式，4.9GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$。

图 4-182. 4.9GHz (0 - f_{DAC}) 条件下的 TX 单频 (-6dBFS) 输出频谱

Copyright © 2025 Texas Instruments Incorporated

4.12.5 4.9 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），交错模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准

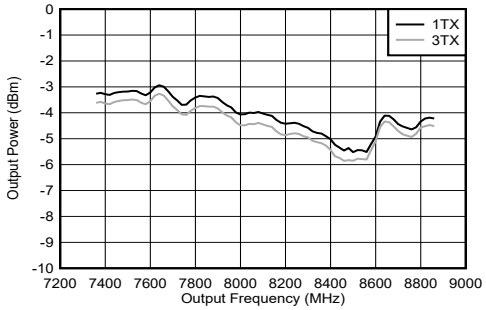


f_{DAC} = 11796.48MSPS，交错模式，4.9GHz 匹配，包括 PCB 和电缆损耗。ILn = $f_S/n \pm f_{OUT}$。

图 4-183. 4.9GHz (0 - f_{DAC}) 条件下的 TX 单频 (-1dBFS) 输出频谱

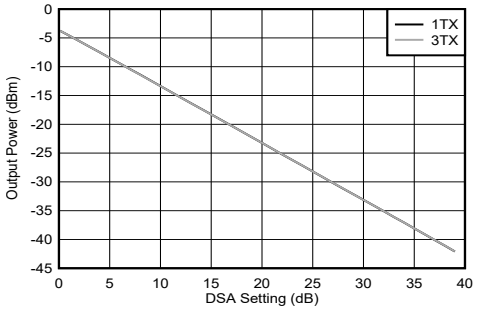
4.12.6 8.1 GHz 下的 TX 典型特性

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配



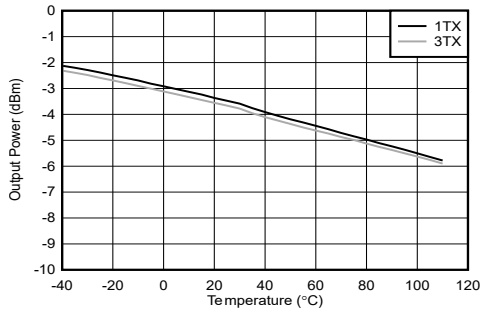
包括 PCB 和电缆损耗。

图 4-184. 8.11GHz 条件下 TX 输出功率与频率间的关系



包括 PCB 和电缆损耗。

图 4-185. 8.11 GHz 条件下 TX 输出功率与 DSA 设置间的关系



包括 PCB 和电缆损耗。

图 4-186. 8.11GHz 条件下 TX 输出功率与温度间的关系

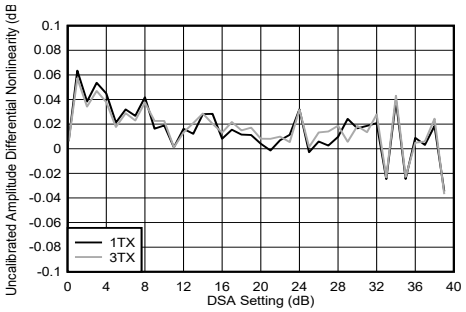


图 4-187. 8.11GHz 条件下 TX DSA 未校准振幅微分非线性

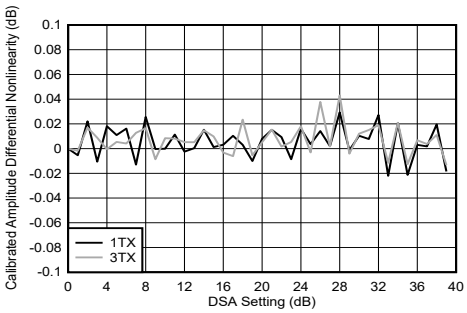


图 4-188. 8.11GHz 条件下 TX DSA 已校准振幅微分非线性

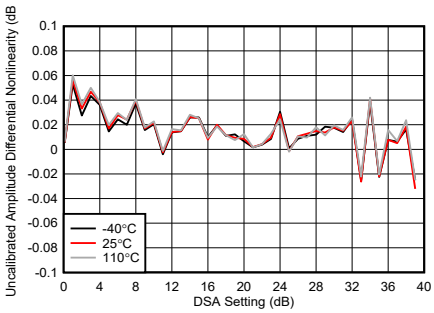


图 4-189. 8.11GHz 条件下 TX DSA 未校准振幅微分非线性

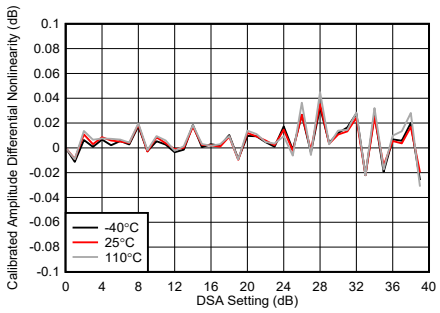


图 4-190. 8.11GHz 条件下 TX DSA 已校准振幅微分非线性

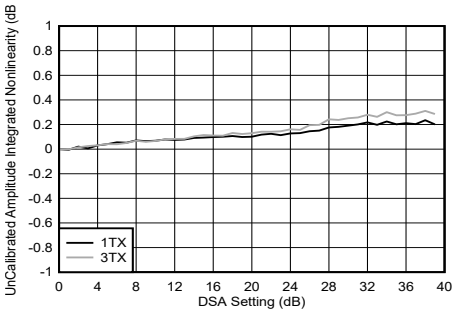


图 4-191. 8.11GHz 条件下 TX DSA 未校准振幅积分非线性

Copyright © 2025 Texas Instruments Incorporated

4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配

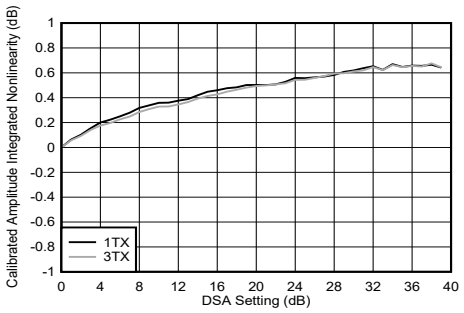


图 4-192. 8.11GHz 条件下 TX DSA 已校准振幅积分非线性

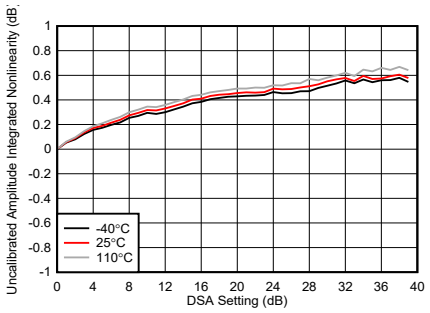


图 4-193. 8.11GHz 条件下 TX DSA 未校准振幅积分非线性

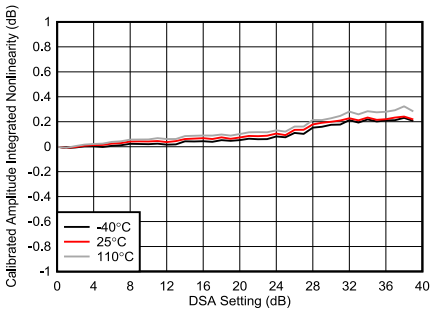


图 4-194. 8.11GHz 条件下 TX DSA 已校准振幅积分非线性

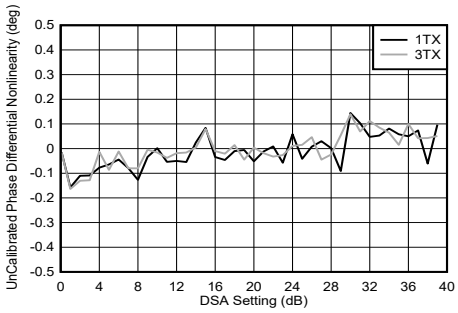


图 4-195. 8.11GHz 条件下 TX DSA 未校准相位微分非线性

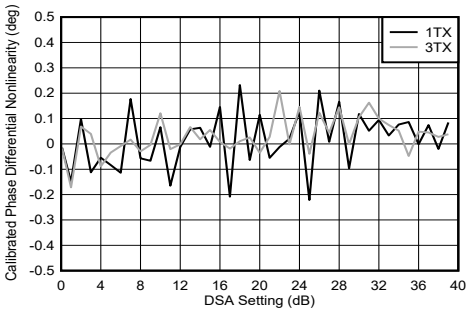


图 4-196. 8.11GHz 条件下 TX DSA 已校准相位微分非线性

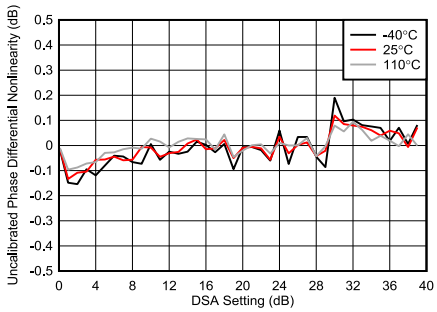


图 4-197. 8.11GHz 条件下 TX DSA 未校准相位微分非线性

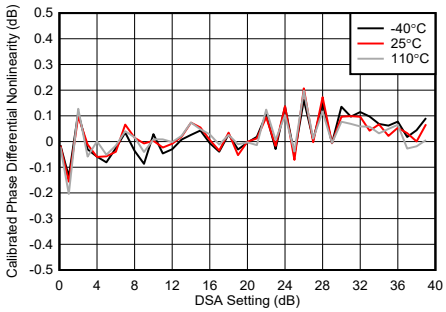


图 4-198. 8.11GHz 条件下 TX DSA 已校准相位微分非线性

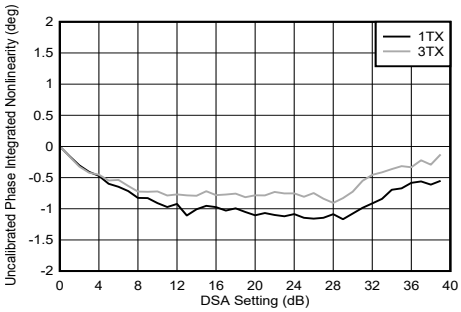


图 4-199. 8.11GHz 条件下 TX DSA 未校准相位积分非线性

Copyright © 2025 Texas Instruments Incorporated

4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配

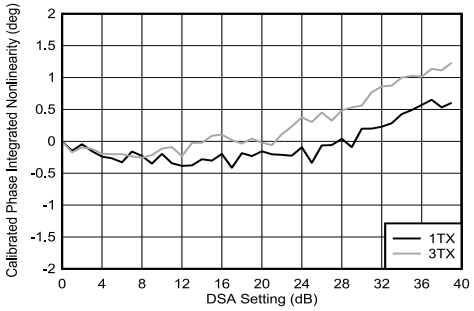


图 4-200. 8.11GHz 条件下 TX DSA 已校准相位积分非线性

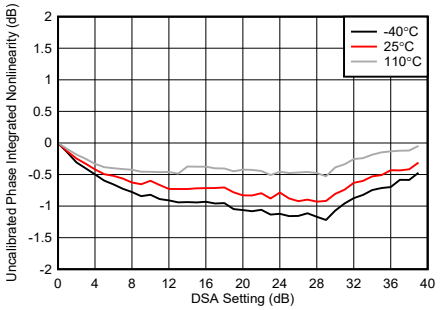


图 4-201. 8.11GHz 条件下 TX DSA 未校准相位积分非线性

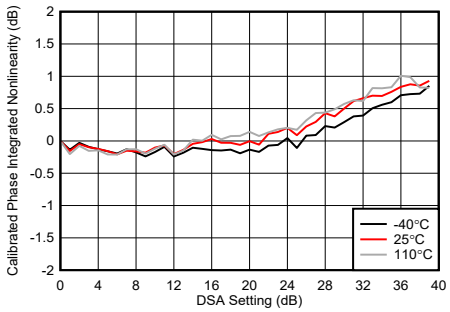
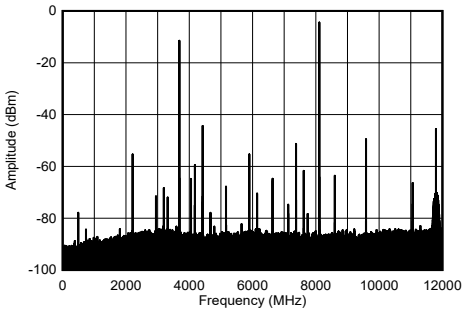
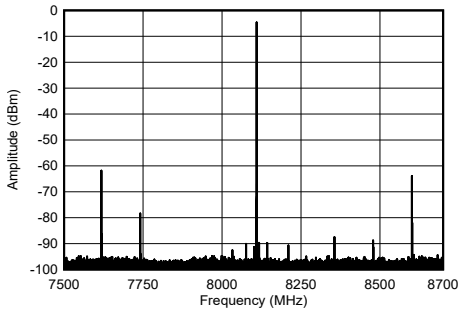


图 4-202. 8.11GHz 条件下 TX DSA 已校准相位积分非线性



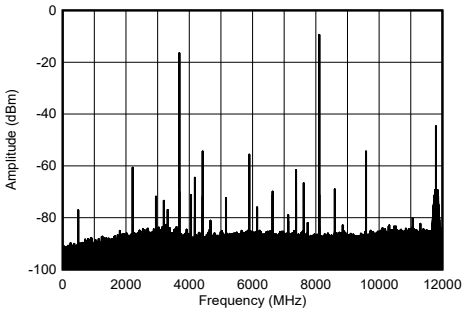
-1dBFS

图 4-203. 8.11GHz 条件下 TX 单音输出频谱



-1dBFS

图 4-204. 8.11GHz 条件下 TX 单音输出频谱



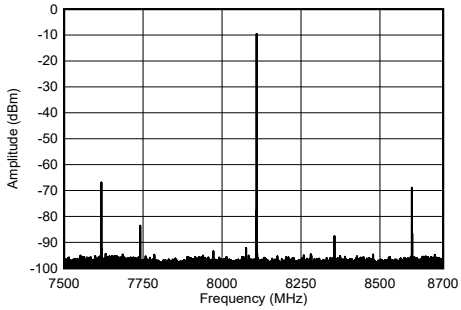
-6dBFS

图 4-205. 8.11GHz 条件下 TX 单音输出频谱

Copyright © 2025 Texas Instruments Incorporated

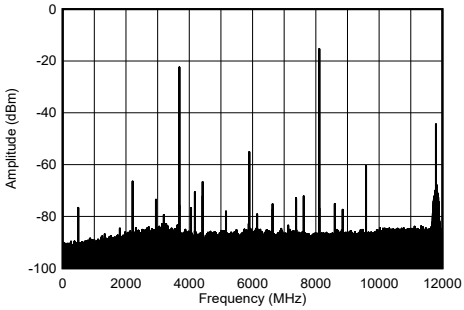
4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配



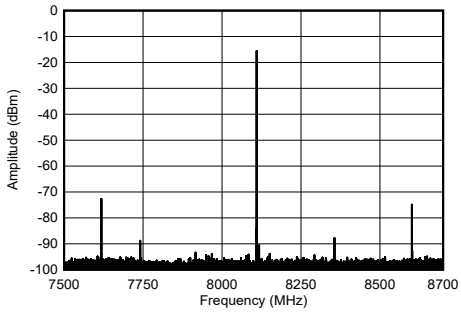
-6dBFS

图 4-206. 8.11GHz 条件下 TX 单音输出频谱



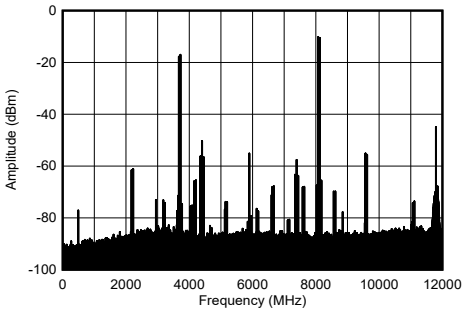
-12dBFS

图 4-207. 8.11GHz 条件下 TX 单音输出频谱



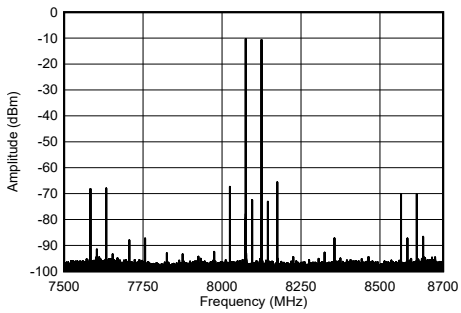
-12dBFS

图 4-208. 8.11GHz 条件下 TX 单音输出频谱



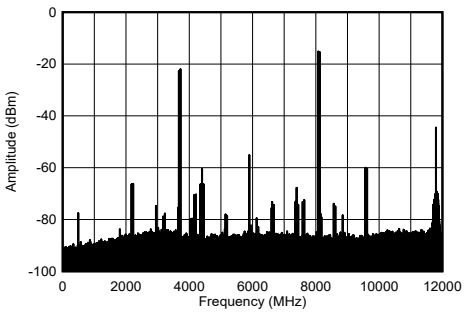
50MHz 频率间隔，单音幅度为 -7dBFS

图 4-209. 8.11GHz 条件下 TX 双音输出频谱



50MHz 频率间隔，单音幅度为 -7dBFS

图 4-210. 8.11GHz 条件下 TX 双音输出频谱



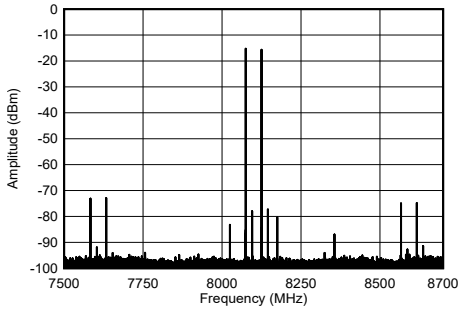
50MHz 频率间隔，单音幅度为 -12dBFS

图 4-211. 8.11GHz 条件下 TX 双音输出频谱

Copyright © 2025 Texas Instruments Incorporated

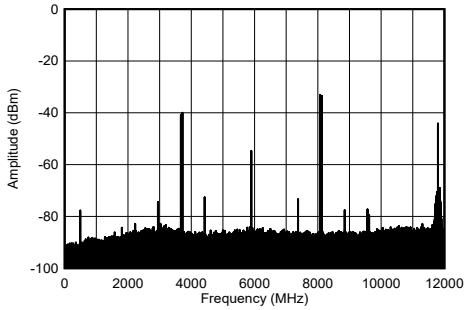
4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配



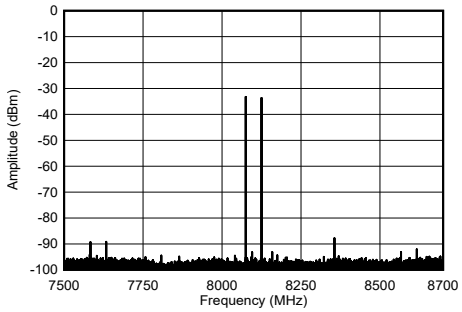
50MHz 频率间隔，单音幅度为 -12dBFS

图 4-212. 8.11GHz 条件下 TX 双音输出频谱



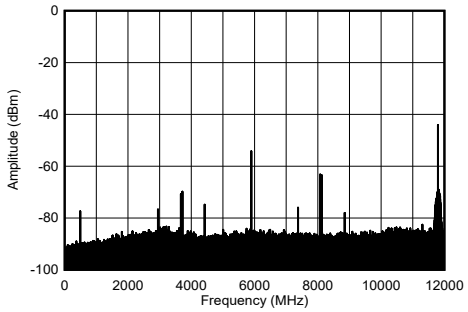
50MHz 频率间隔，单音幅度为 -30dBFS

图 4-213. 8.11GHz 条件下 TX 双音输出频谱



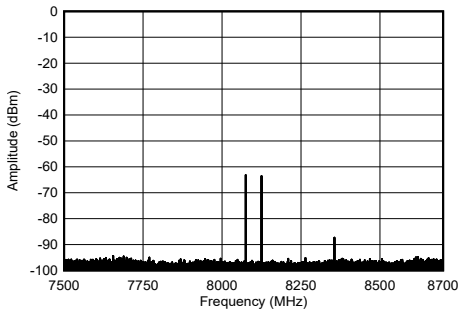
50MHz 频率间隔，单音幅度为 -30dBFS

图 4-214. 8.11GHz 条件下 TX 双音输出频谱



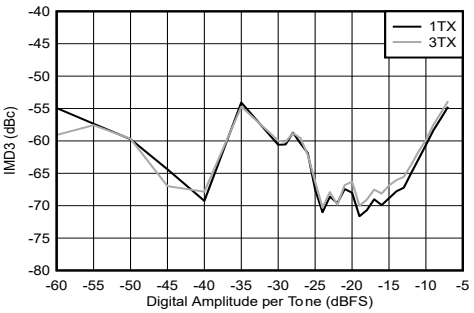
50MHz 频率间隔，单音幅度为 -60dBFS

图 4-215. 8.11GHz 条件下 TX 双音输出频谱



50MHz 频率间隔，单音幅度为 -60dBFS

图 4-216. 8.11GHz 条件下 TX 双音输出频谱



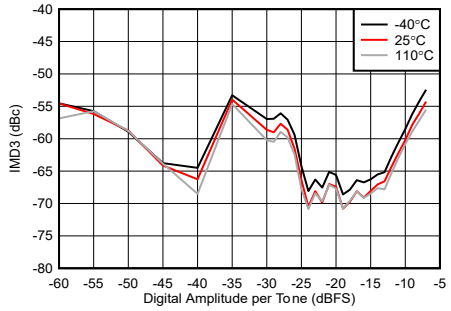
单音幅度为 -7dBFS，50MHz 频率间隔

图 4-217. 8.11GHz 条件下 TX IMD3 与数字振幅间的关系

Copyright © 2025 Texas Instruments Incorporated

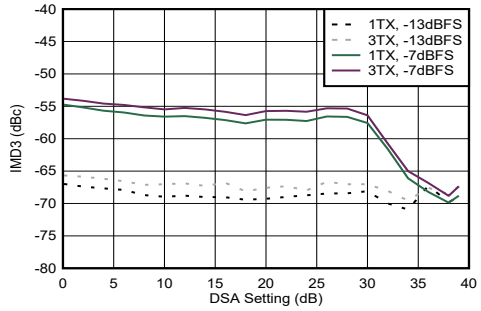
4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配



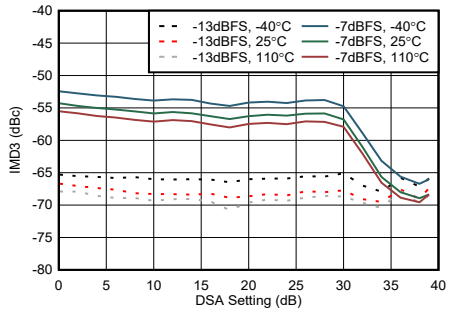
单音幅度为 -7dBFS，50MHz 频率间隔

图 4-218. 8.11GHz 条件下 TX IMD3 与数字振幅间的关系



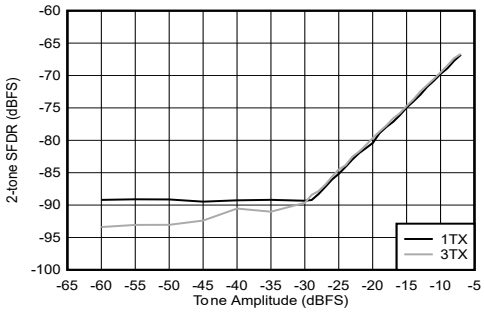
50MHz 频率间隔

图 4-219. 8.11 GHz 条件下 TX IMD3 与 DSA 设置间的关系



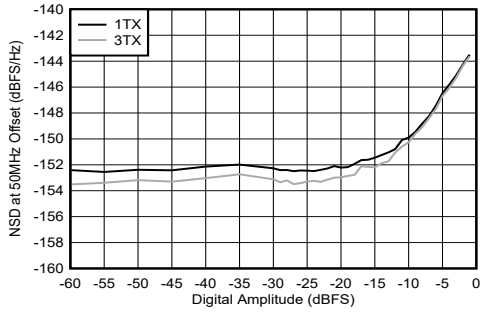
50MHz 频率间隔

图 4-220. 8.11 GHz 条件下 TX IMD3 与 DSA 设置间的关系



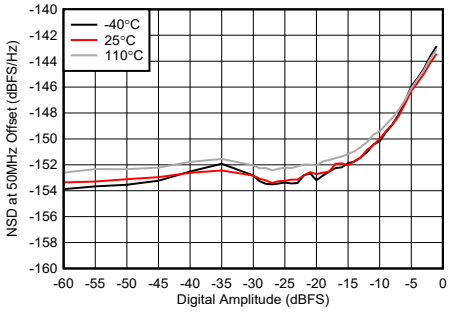
50MHz 频率间隔

图 4-221. 8.11GHz 条件下 TX 双音 SFDR 与数字振幅间的关系



50MHz 偏移

图 4-222. 8.11GHz 条件下 TX NSD 与数字振幅间的关系



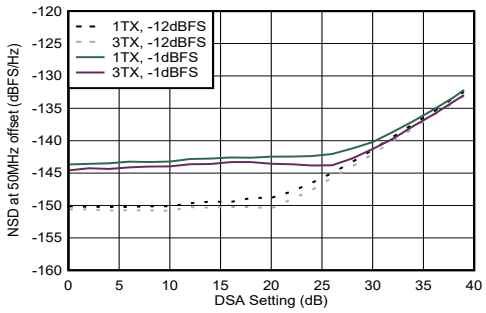
50MHz 偏移

图 4-223. 8.11GHz 条件下 TX NSD 与数字振幅间的关系

Copyright © 2025 Texas Instruments Incorporated

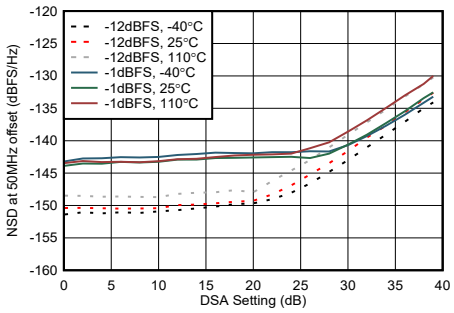
4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配



50MHz 偏移

图 4-224. 8.11 GHz 条件下 TX NSD 与 DSA 设置间的关系



50MHz 偏移

图 4-225. 8.11 GHz 条件下 TX NSD 与 DSA 设置间的关系

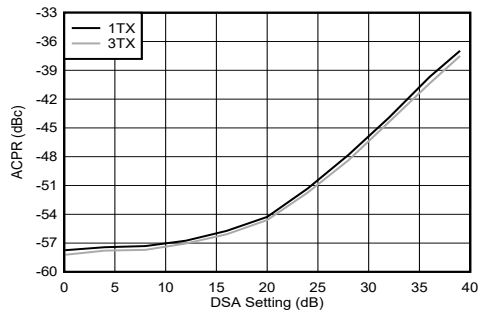


图 4-226. 8.11GHz 条件下 TX NR100MHz ACPR 与 DSA 设置间的关系

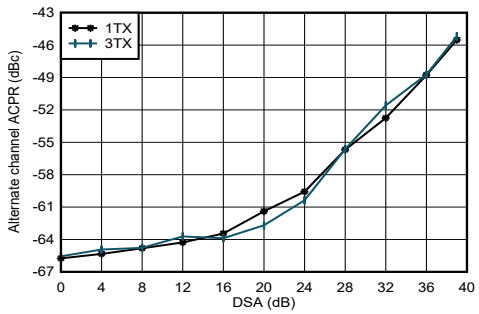


图 4-227. 8.11GHz 条件下 TX NR100MHz alt-ACPR 与 DSA 设置间的关系

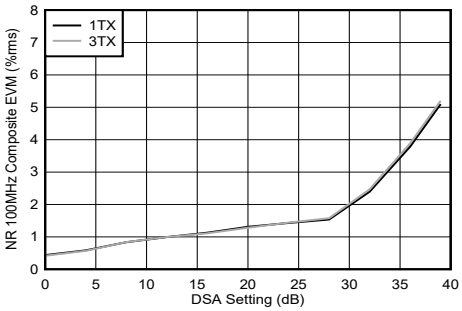


图 4-228. 8.11GHz 条件下 TX NR100MHz EVM 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配

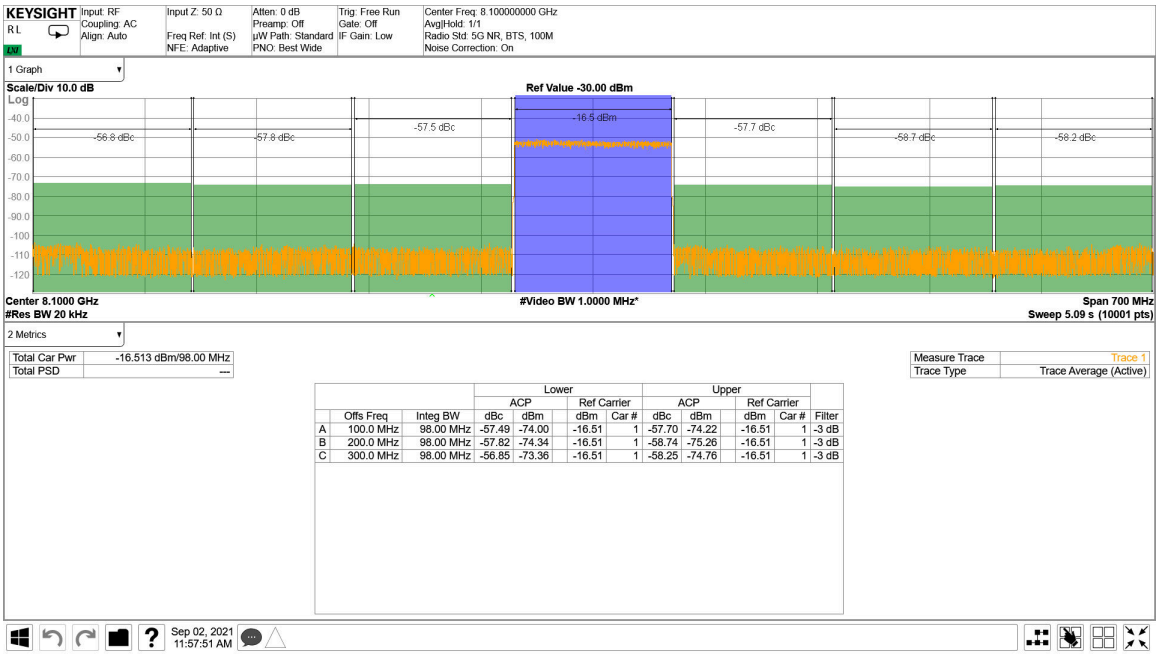


图 4-229. 8.11GHz 条件下 TX 100MHz NR 输出频谱

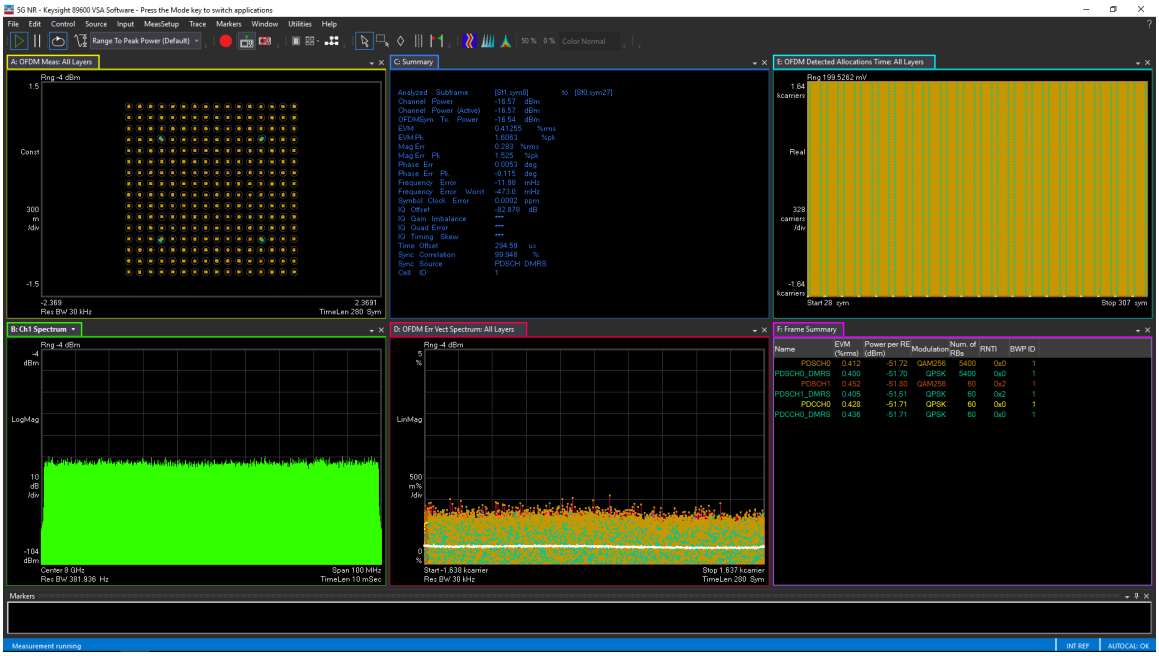


图 4-230. 8.11GHz 条件下 TX 100MHz NR EVM

4.12.6 8.1 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（24 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，8.1GHz 匹配

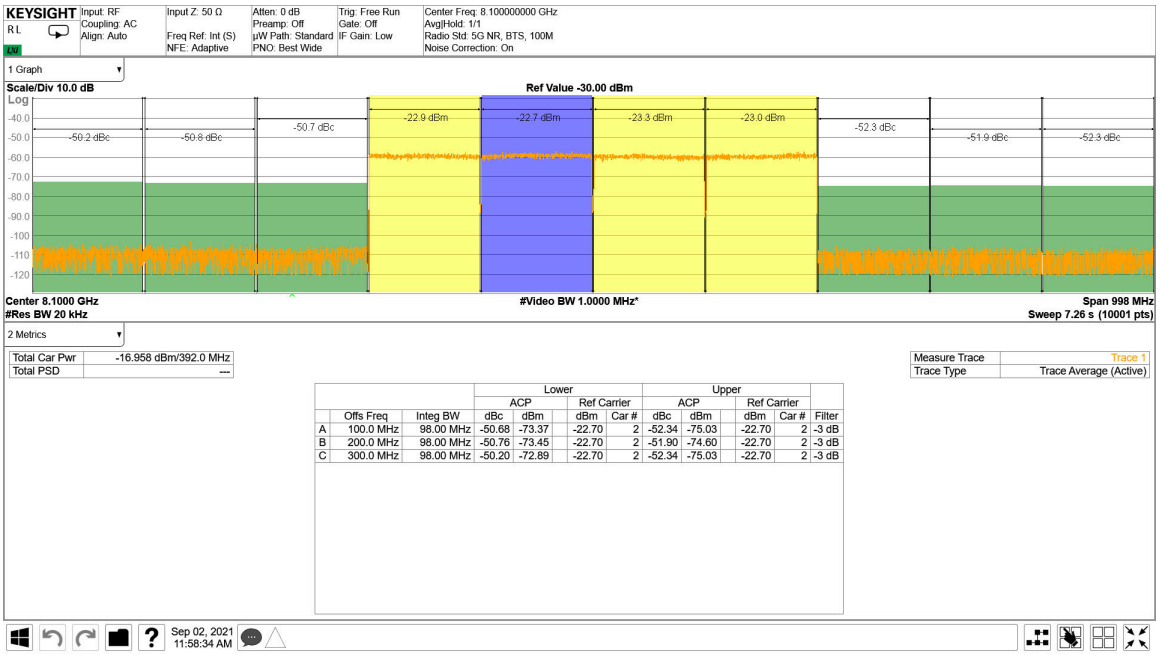


图 4-231. 8.11GHz 条件下 TX 4x100MHz NR 输出频谱

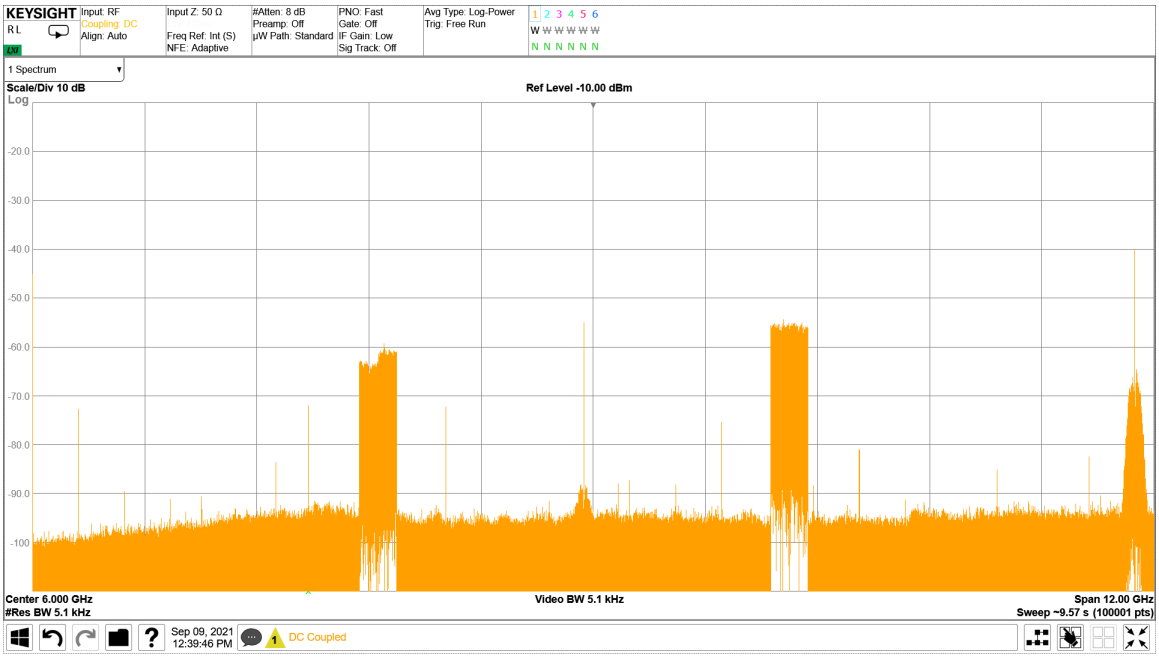
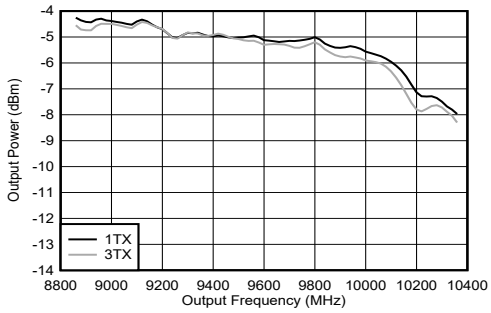


图 4-232. 8.11GHz 条件下 TX 4x100MHz NR 输出频谱

Copyright © 2025 Texas Instruments Incorporated

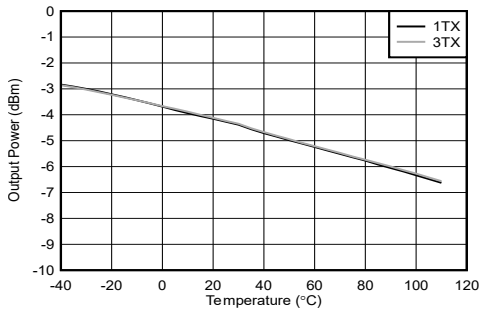
4.12.7 9.6 GHz 下的 TX 典型特性

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配



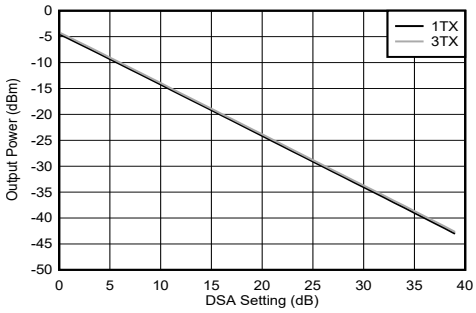
包括 PCB 和电缆损耗。

图 4-233. 9.61GHz 条件下 TX 输出功率与频率间的关系



包括 PCB 和电缆损耗。

图 4-234. 9.61GHz 条件下 TX 输出功率与频率间的关系



包括 PCB 和电缆损耗。

图 4-235. 9.61 GHz 条件下 TX 输出功率与 DSA 设置间的关系

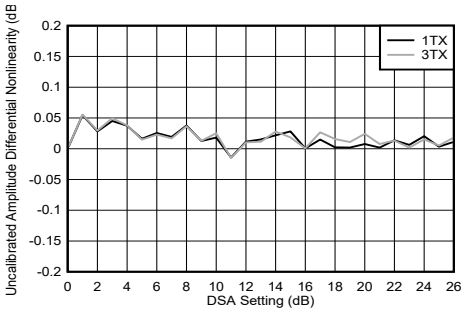


图 4-236. TX DSA 未校准振幅微分非线性

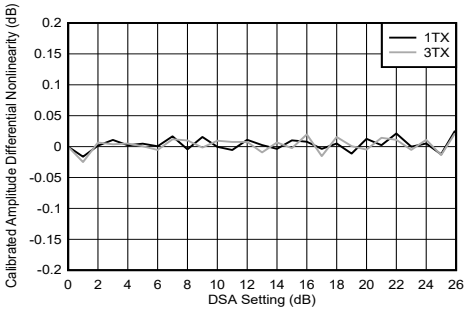


图 4-237. TX DSA 已校准振幅微分非线性

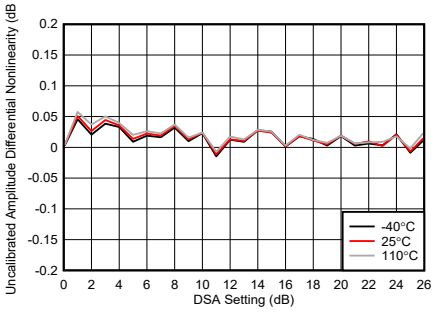


图 4-238. TX DSA 未校准振幅微分非线性

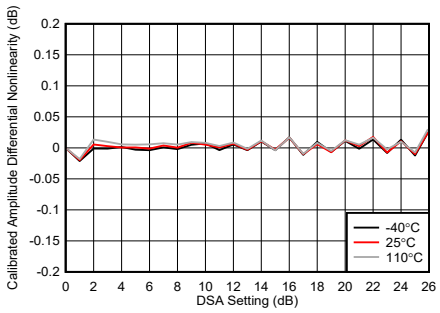


图 4-239. TX DSA 已校准振幅微分非线性

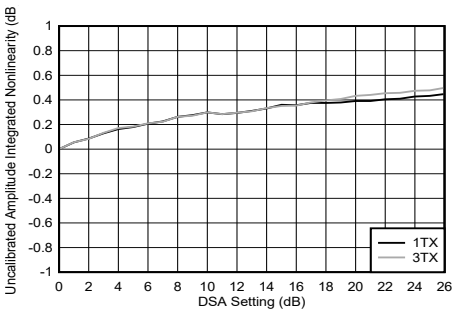


图 4-240. TX DSA 未校准振幅积分非线性

Copyright © 2025 Texas Instruments Incorporated

4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配

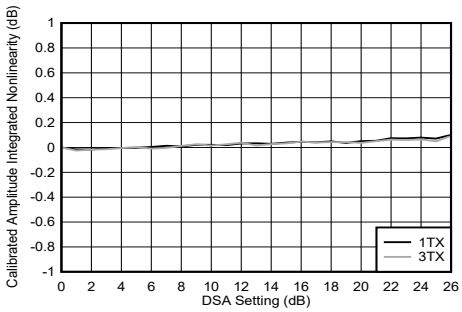


图 4-241. TX DSA 已校准振幅积分非线性

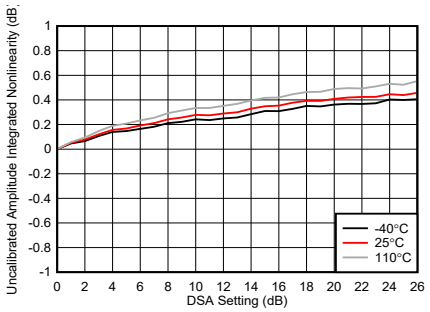


图 4-242. TX DSA 未校准振幅积分非线性

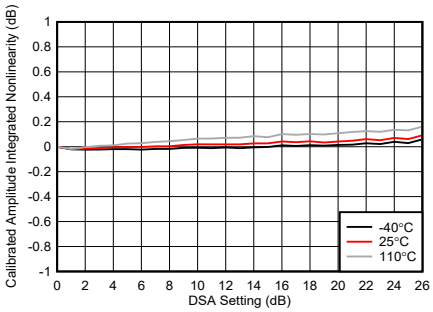


图 4-243. TX DSA 已校准振幅积分非线性

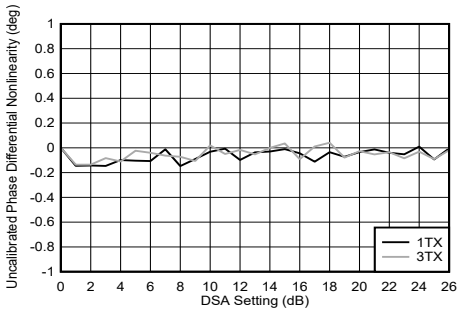


图 4-244. TX DSA 未校准相位微分非线性

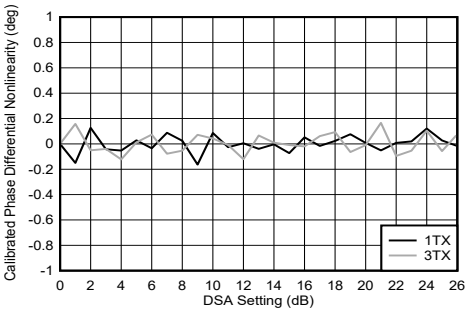


图 4-245. TX DSA 已校准相位微分非线性

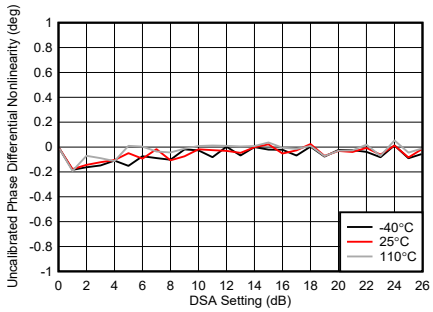


图 4-246. TX DSA 未校准相位微分非线性

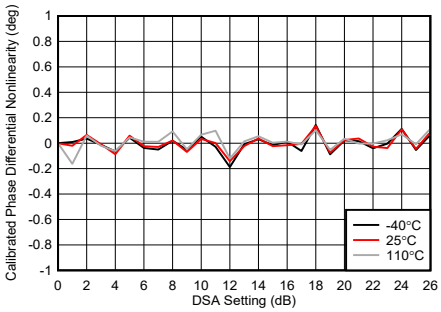


图 4-247. TX DSA 已校准相位微分非线性

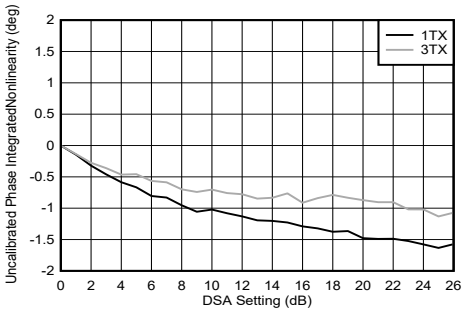


图 4-248. TX DSA 未校准相位积分非线性

Copyright © 2025 Texas Instruments Incorporated

4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配

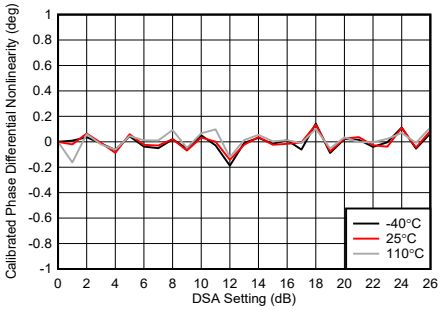


图 4-249. TX DSA 已校准相位积分非线性

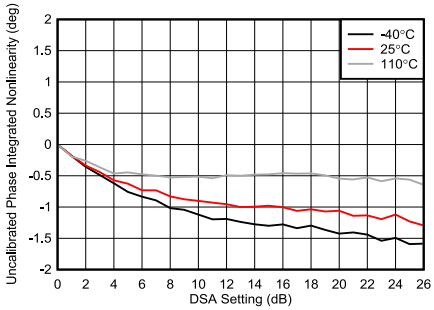


图 4-250. TX DSA 未校准相位积分非线性

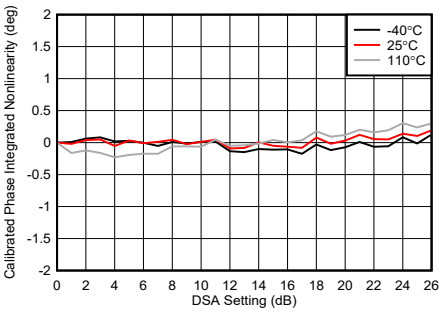
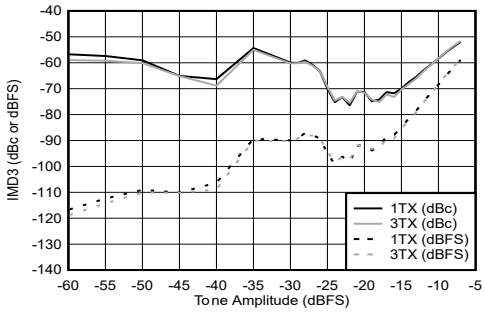
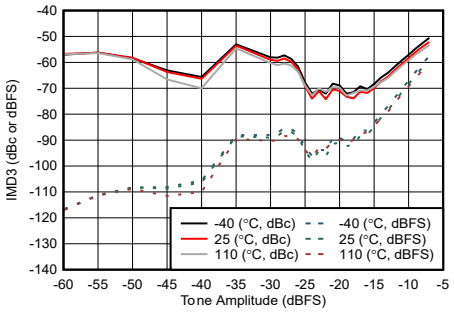


图 4-251. TX DSA 已校准振幅积分非线性



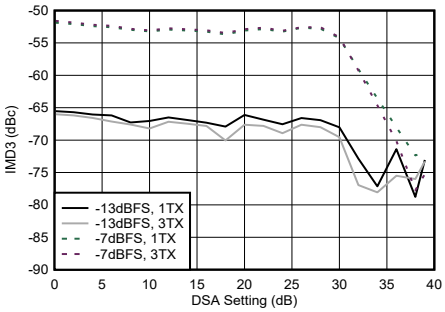
50MHz 频率间隔

图 4-252. 9.61GHz 条件下 TX IMD3 与数字振幅间的关系



50MHz 频率间隔

图 4-253. 9.61GHz 条件下 TX IMD3 与数字振幅间的关系



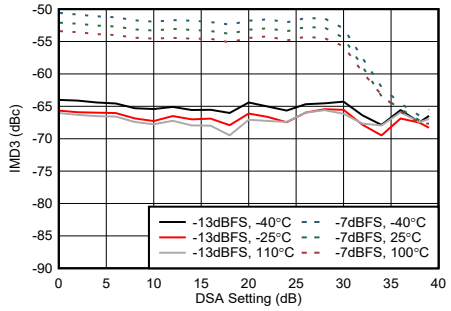
50MHz 频率间隔

图 4-254. 9.61 GHz 条件下 TX IMD3 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配



50MHz 频率间隔

图 4-255. 9.61 GHz 条件下 TX IMD3 与 DSA 设置间的关系

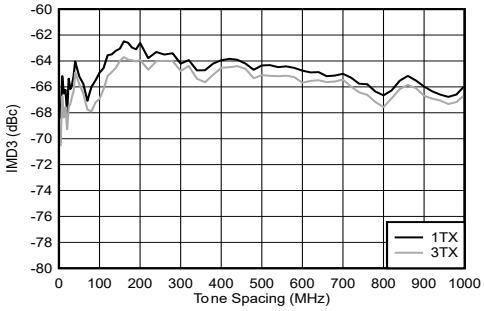


图 4-256. 9.61GHz 条件下 TX IMD3 与频率间隔间的关系

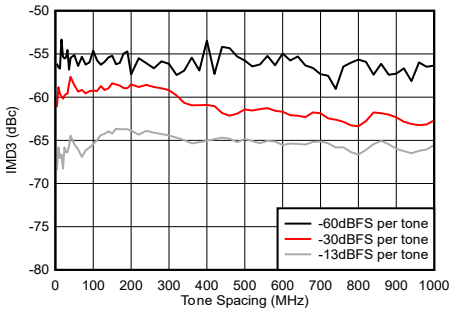


图 4-257. 9.61GHz 条件下 TX IMD3 与频率间隔间的关系

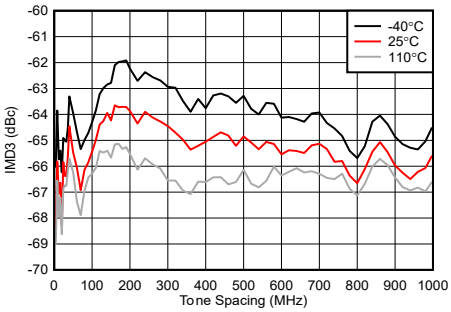


图 4-258. 9.61GHz 条件下 TX IMD3 与频率间隔间的关系

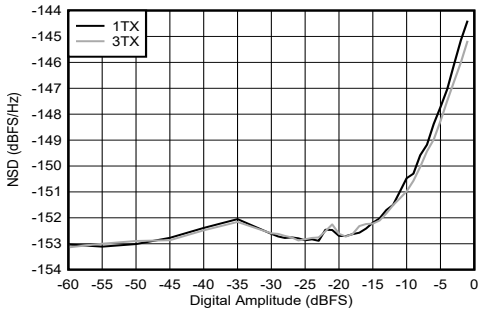


图 4-259. 9.61GHz 条件下 TX NSD 与数字振幅间的关系

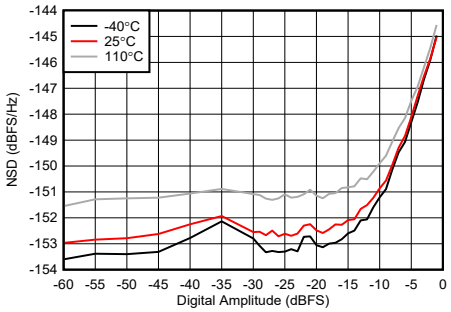


图 4-260. 9.61GHz 条件下 TX NSD 与数字振幅间的关系

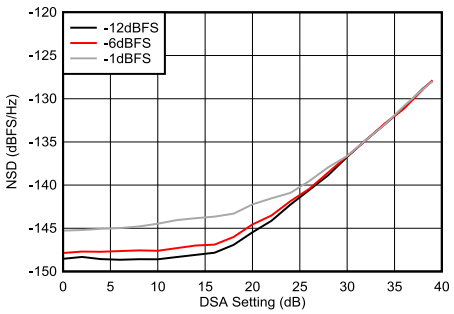


图 4-261. 9.61 GHz 条件下 TX NSD 与 DSA 设置间的关系

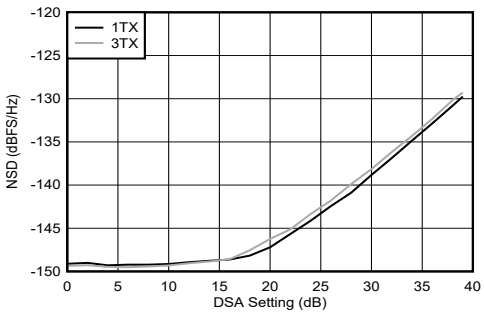


图 4-262. 9.61 GHz 条件下 TX NSD 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配

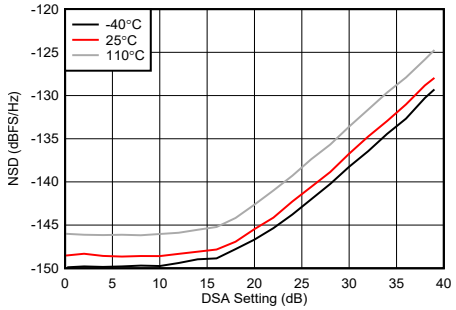
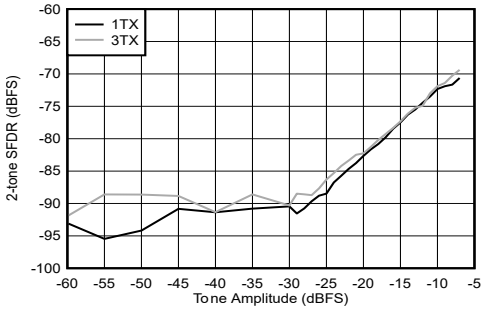
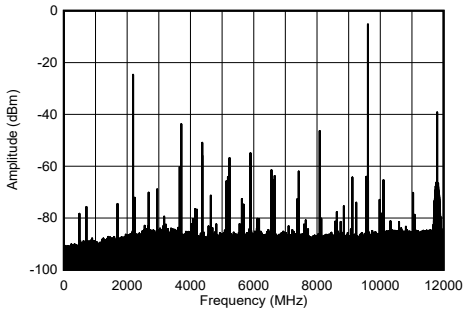


图 4-263. 9.61 GHz 条件下 TX NSD 与 DSA 设置间的关系



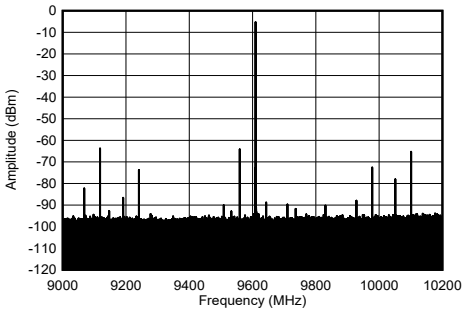
50MHz 频率间隔

图 4-264. 9.61GHz 条件下 TX 双音 SFDR 与数字振幅间的关系



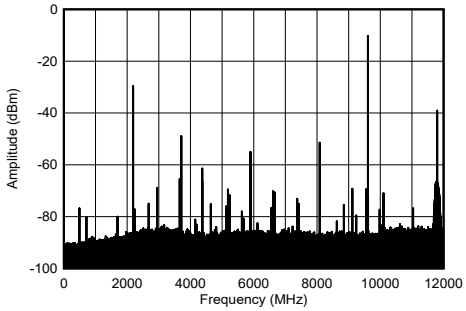
包括 PCB 和电缆损耗。

图 4-265. 9.61GHz 和 -1dBFS（宽带）条件下 TX 单音频谱



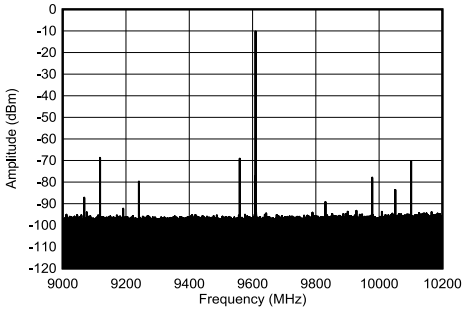
包括 PCB 和电缆损耗。

图 4-266. 9.61GHz 和 -1dBFS（1.2 GHz 带宽）条件下 TX 单音频谱



包括 PCB 和电缆损耗。

图 4-267. 9.61GHz 和 -6dBFS（宽带）条件下 TX 单音频谱



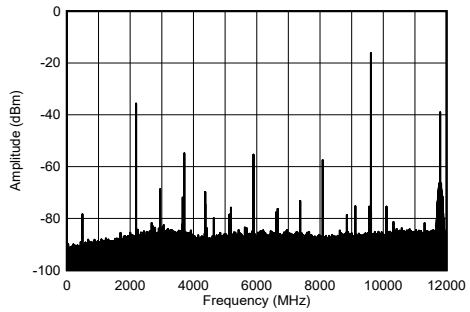
包括 PCB 和电缆损耗。

图 4-268. 9.61GHz 和 -6dBFS（1.2 GHz 带宽）条件下 TX 单音频谱

Copyright © 2025 Texas Instruments Incorporated

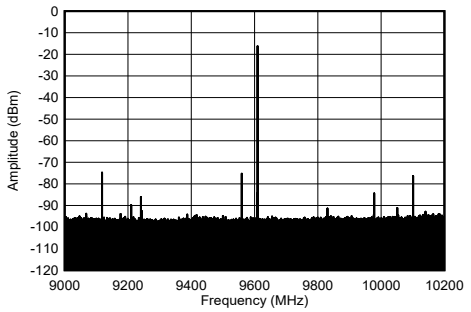
4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配



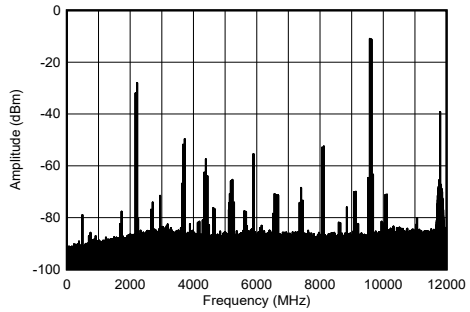
包括 PCB 和电缆损耗。

图 4-269. 9.61GHz 和 -12dBFS（宽带）条件下 TX 单音频谱



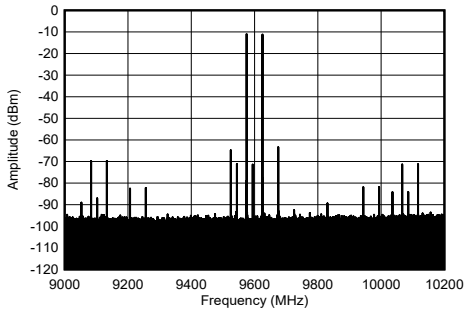
包括 PCB 和电缆损耗。

图 4-270. 9.61GHz 和 -12dBFS（1.2GHz 带宽）条件下 TX 单音频谱



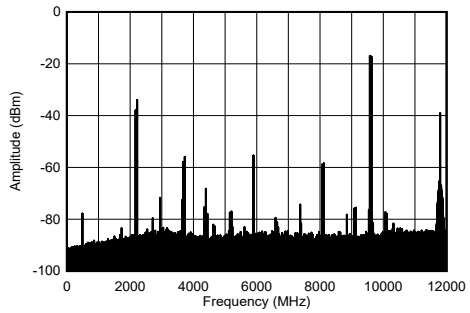
包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-271. 9.61GHz 和 -7dBFS（宽带）条件下 TX 双音频谱



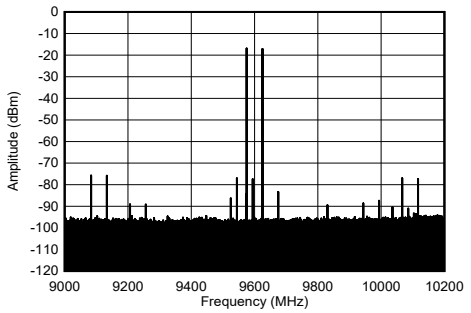
包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-272. 9.61GHz 和 -7dBFS（1.2 GHz 带宽）条件下 TX 双音频谱



包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-273. 9.61GHz 和 -13dBFS（宽带）条件下 TX 双音频谱



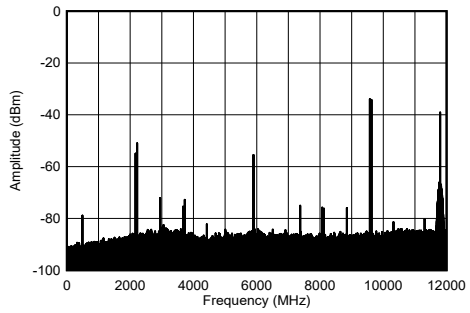
包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-274. 9.61GHz 和 -13dBFS（1.2 GHz 带宽）条件下 TX 双音频谱

Copyright © 2025 Texas Instruments Incorporated

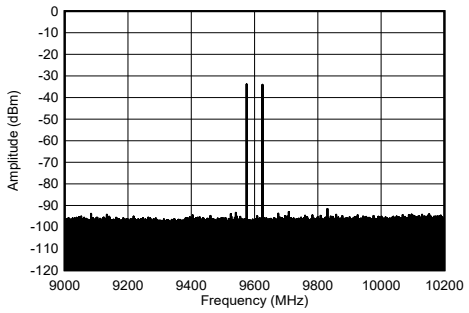
4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配



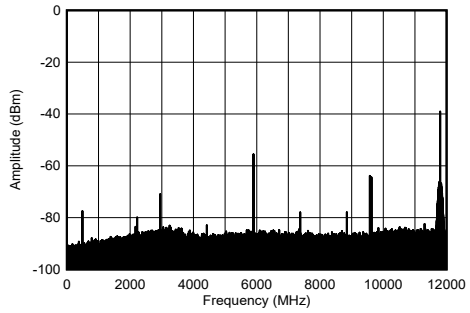
包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-275. 9.61GHz 和单频 -30dBFS（宽带）条件下 TX 双频频谱



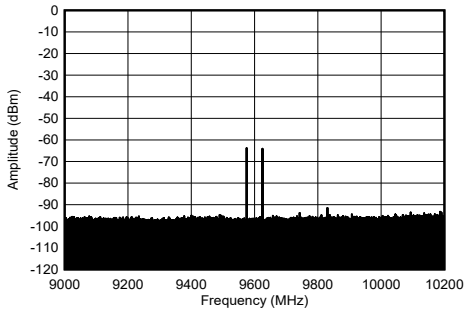
包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-276. 9.61GHz 和单频 -30dBFS（1.2GHz 带宽）条件下 TX 双频频谱



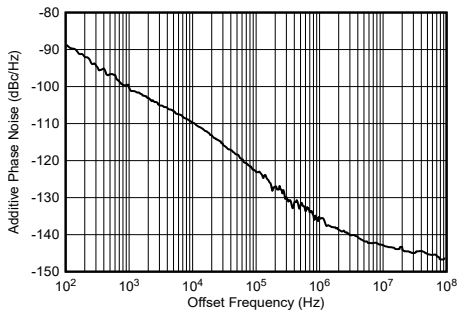
包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-277. 9.61GHz 和单频 -60dBFS（宽带）条件下 TX 双频频谱



包括 PCB 和电缆损耗、50MHz 频率间隔。

图 4-278. 9.61GHz 和单频 -60dBFS（1.2GHz 带宽）条件下 TX 双频频谱



单边带，外部时钟模式，减去输入时钟相位噪声

图 4-279. 9.61GHz 条件下 TX 附加相位噪声与偏移频率间的关系

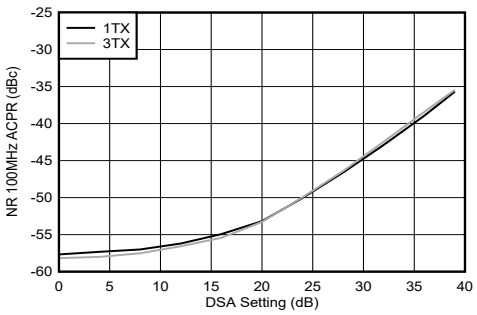


图 4-280. 9.61GHz 条件下 TX NR100 MHz ACPR 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配

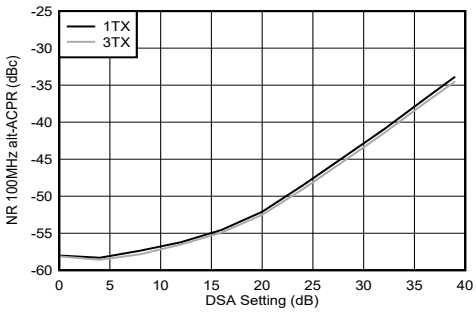


图 4-281. 9.61GHz 条件下 TX NR100MHz alt-ACPR 与 DSA 设置间的关系

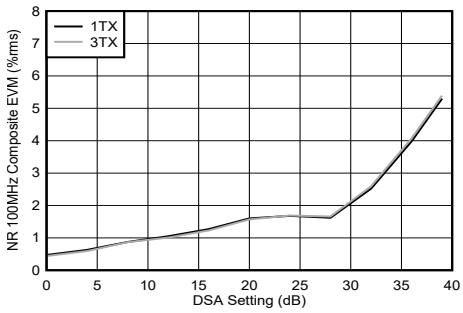
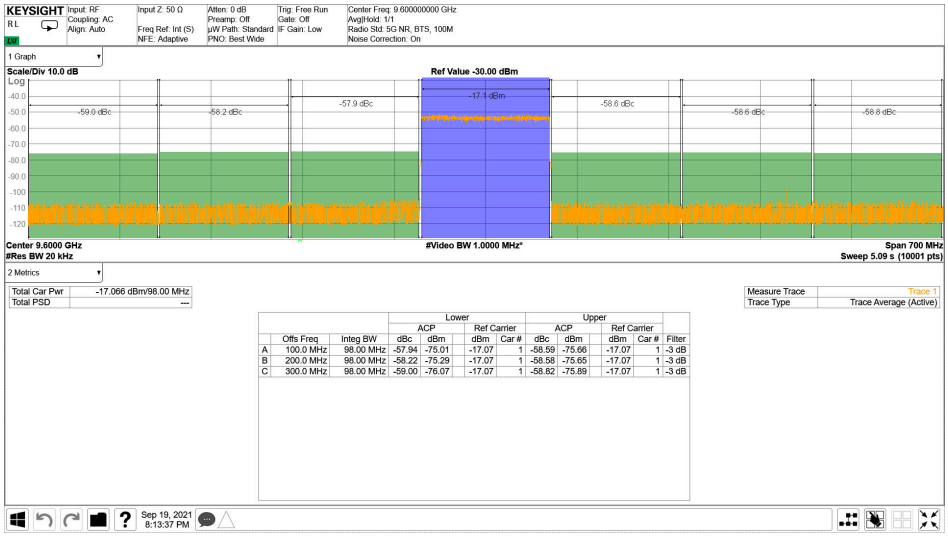


图 4-282. 9.61GHz 条件下 TX NR100MHz EVM 与 DSA 设置间的关系



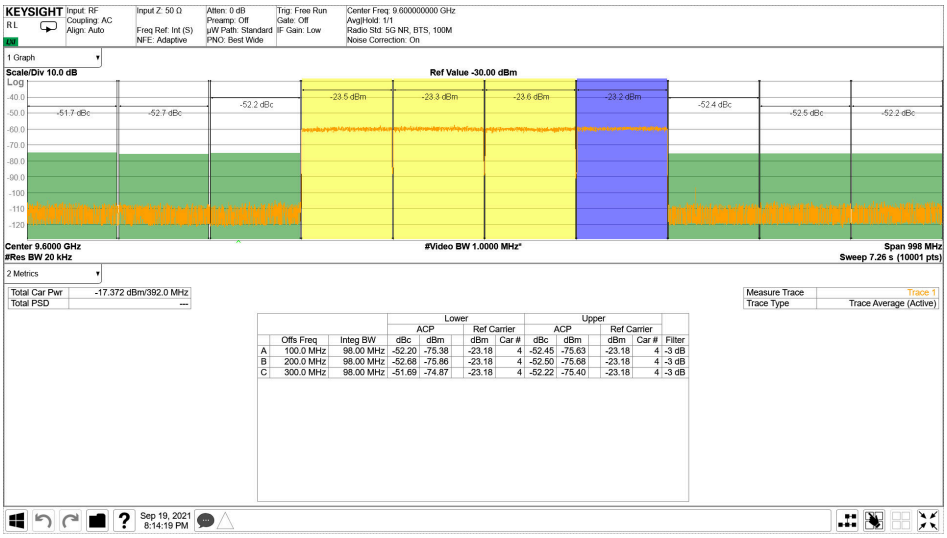
包括 PCB 和电缆损耗。

图 4-283. 9.61GHz 条件下 TX NR100MHz 输出频谱

Copyright © 2025 Texas Instruments Incorporated

4.12.7 9.6 GHz 下的 TX 典型特性（续）

T_A = +25°C 时的典型值，使用标称电源。默认条件：TX 输入数据速率 = 491.52MSPS，f_{DAC} = 11796.48MSPS（8 倍插值），混合模式，第一奈奎斯特区域输出，PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{OUT} = -1dBFS，DSA = 0dB，Sin(x)/x 已启用，DSA 已校准，9.6GHz 匹配

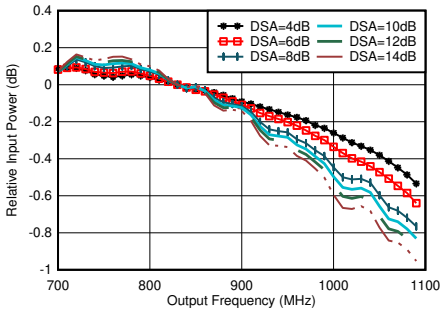


包括 PCB 和电缆损耗。

图 4-284. 9.61GHz 条件下 TX 4xNR100MHz 输出频谱

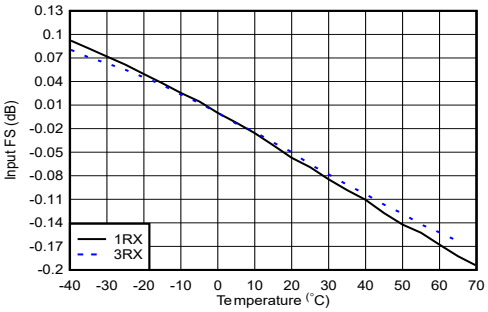
4.12.8 800 MHz 下的 RX 典型特性

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



使用 0.8GHz 匹配时，标准化为 830MHz

图 4-285. 通道 1RX 的 RX 带内增益平坦度，f_{IN} = 830MHz



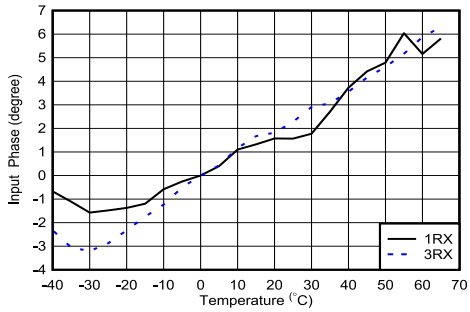
使用 0.8GHz 匹配时，为每个通道标准化为 25°C 时的满量程

图 4-286. 800MHz 条件下 RX 输入满量程与温度和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

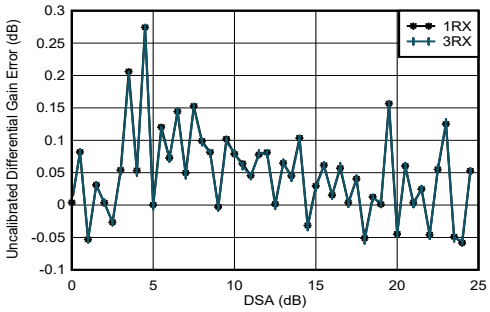
4.12.8 800 MHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



使用 0.8GHz 匹配时，标准化为 25°C 时的相位

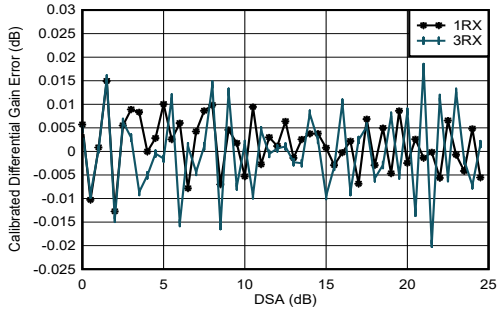
图 4-287. f_{OUT} = 0.8GHz 时 RX 输入相位与温度和 DSA 间的关系



使用 0.8GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

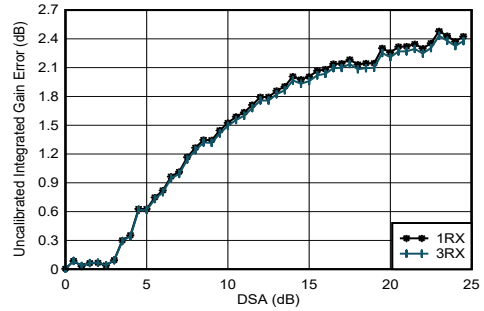
图 4-288. 0.8GHz 条件下 RX 未校准差分振幅误差与 DSA 设置间的关系



使用 0.8GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

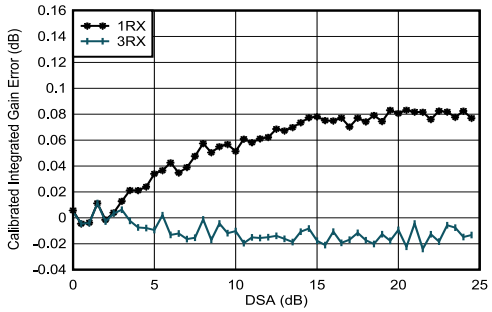
图 4-289. 0.8GHz 条件下 RX 校准差分振幅误差与 DSA 设置间的关系



使用 0.8GHz 匹配

积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

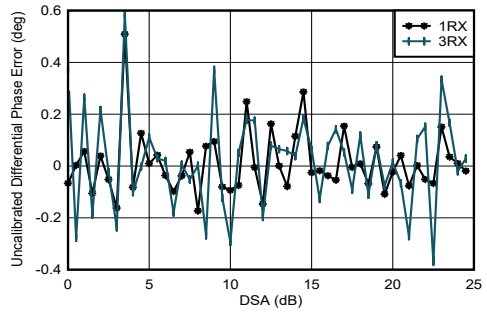
图 4-290. 0.8GHz 条件下 RX 未校准积分振幅误差与 DSA 设置间的关系



使用 0.8GHz 匹配

积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

图 4-291. 2.6GHz 条件下 RX 校准积分振幅误差与 DSA 设置间的关系



使用 0.8GHz 匹配

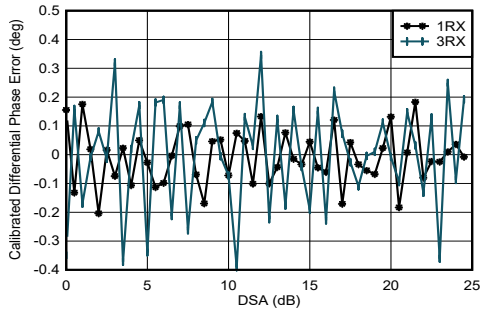
差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

图 4-292. 0.8GHz 条件下 RX 未校准差分相位误差与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.8 800 MHz 下的 RX 典型特性（续）

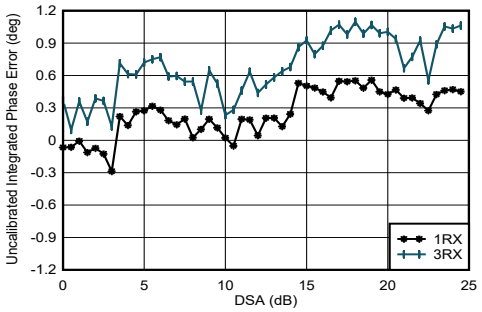
T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



使用 0.8GHz 匹配

差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

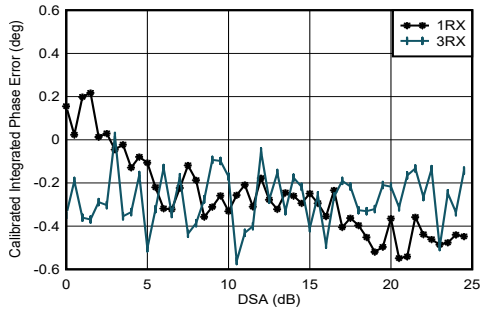
图 4-293. 0.8GHz 条件下 RX 校准差分相位误差与 DSA 设置间的关系



使用 0.8GHz 匹配

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

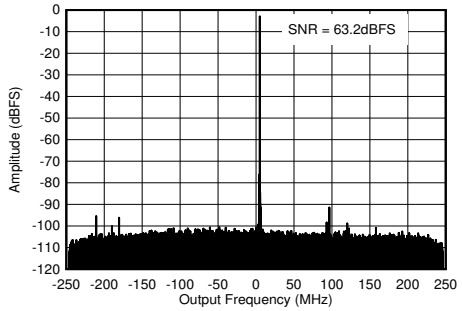
图 4-294. 0.8GHz 条件下 RX 未校准积分相位误差与 DSA 设置间的关系



使用 0.8GHz 匹配

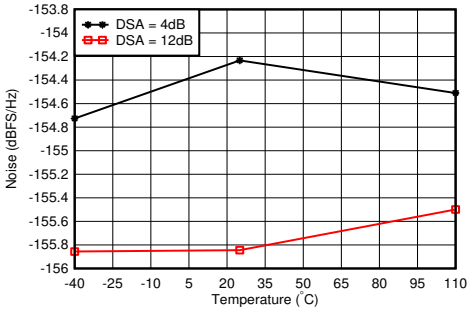
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-295. 0.8GHz 条件下 RX 校准积分相位误差与 DSA 设置间的关系



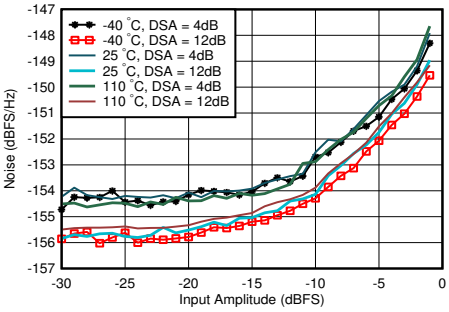
使用 0.8GHz 匹配时，f_{IN} = 840MHz，A_{IN} = -3dBFS

图 4-296. 0.8GHz 条件下的 RX 输出 FFT



使用 0.8GHz 匹配时，偏移频率为 12.5MHz

图 4-297. 0.8GHz 条件下 RX 噪声频谱密度与温度间的关系



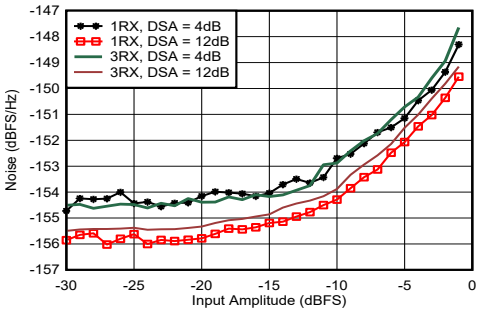
使用 0.8GHz 匹配时，DSA 设置 = 12dB，偏移频率为 12.5MHz

图 4-298. 0.8GHz 条件下 RX 噪声频谱密度与输入振幅和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

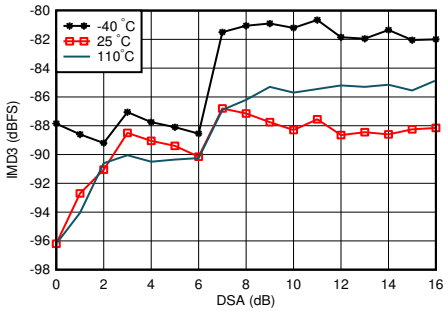
4.12.8 800 MHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



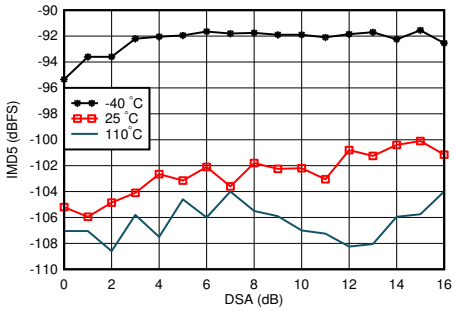
使用 0.8GHz 匹配时，偏移频率为 12.5MHz

图 4-299. 0.8GHz 条件下 RX 噪声频谱密度与输入振幅和通道间的关系



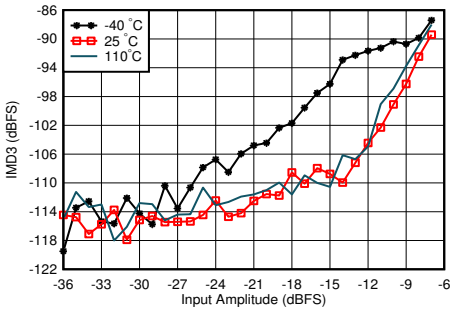
A. 使用 0.8GHz 匹配时，单音幅度为 -7dBFS，频率间隔 = 20MHz

图 4-300. 0.8GHz 条件下 RX IMD3 与 DSA 设置和温度间的关系



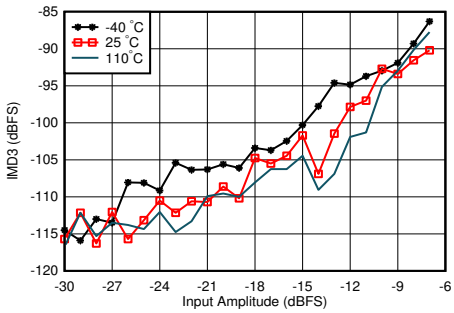
使用 0.8GHz 匹配时，单音幅度为 -7dBFS，频率间隔 = 20MHz

图 4-301. 0.8GHz 条件下 RX IMD5 与 DSA 设置和温度间的关系



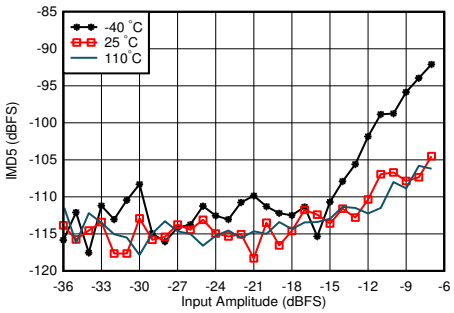
使用 0.8GHz 匹配时，频率间隔 = 20MHz，DSA = 4dB

图 4-302. 0.8GHz 条件下 RX IMD3 与输入电平和温度间的关系



使用 0.8GHz 匹配时，频率间隔 = 20MHz，DSA = 12dB

图 4-303. 0.8GHz 条件下 RX IMD3 与输入电平和温度间的关系



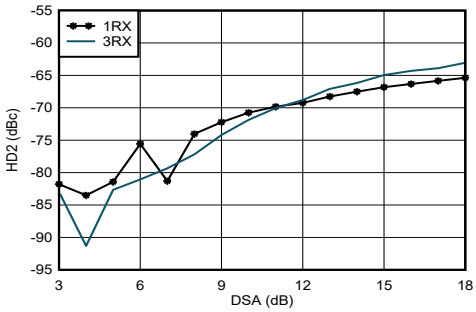
使用 0.8GHz 匹配时，频率间隔 = 20MHz，DSA = 12dB

图 4-304. 0.8GHz 条件下 Rx IMD5 与输入电平和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

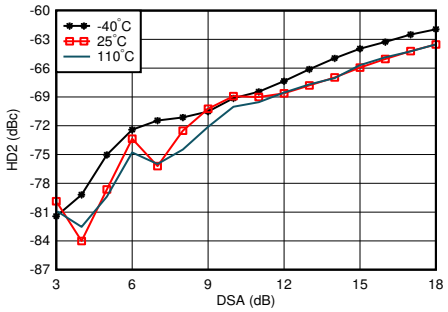
4.12.8 800 MHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



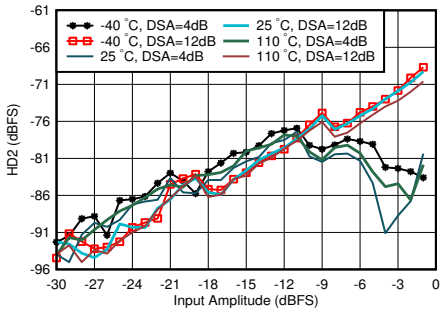
使用 0.8GHz 匹配时，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-305. 0.8GHz 条件下 RX HD2 与 DSA 设置和通道间的关系



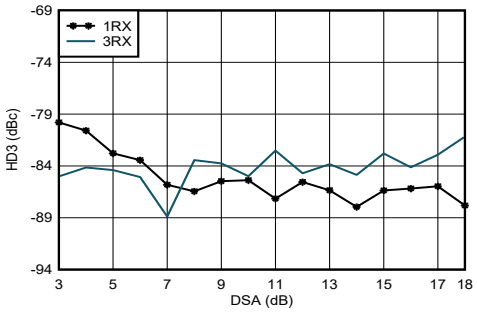
使用 0.8GHz 匹配时，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-306. 0.8GHz 条件下 RX HD2 与 DSA 设置和温度间的关系



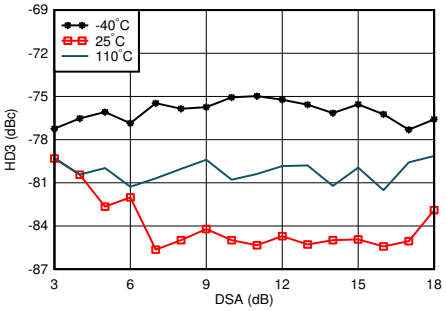
使用 0.8GHz 匹配时，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-307. 0.8GHz 条件下 RX HD2 与输入电平和温度间的关系



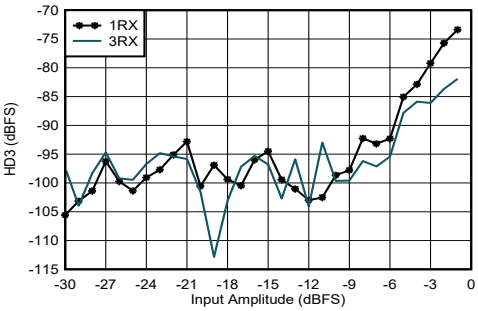
使用 0.8GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-308. 0.8GHz 条件下 RX HD3 与 DSA 设置和通道间的关系



使用 0.8GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-309. 0.8GHz 条件下 RX HD3 与 DSA 设置和温度间的关系



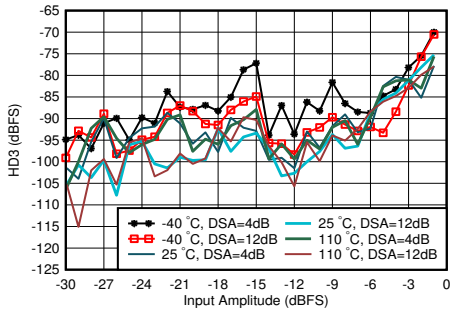
使用 0.8GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-310. 0.8GHz 条件下 RX HD3 与输入电平和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

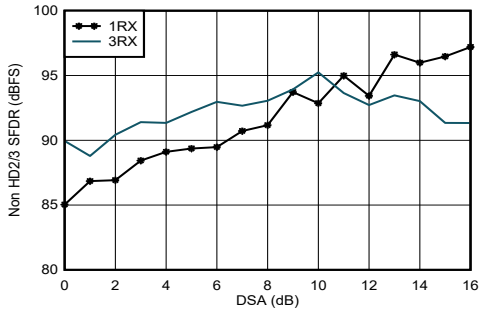
4.12.8 800 MHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



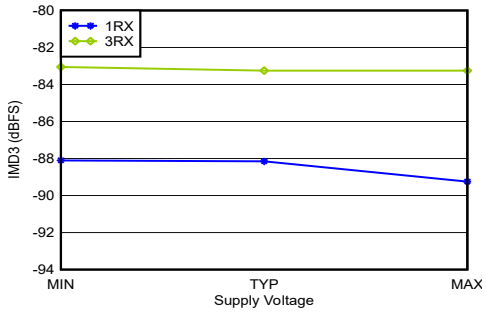
使用 0.8GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-311. 0.8GHz 条件下 RX HD3 与输入电平和温度间的关系



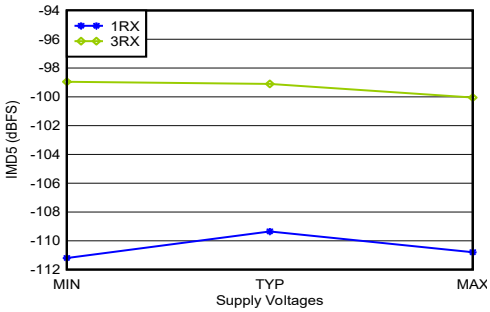
使用 0.8GHz 匹配

图 4-312. 0.8GHz 条件下 RX 非 HD2/3 与 DSA 设置间的关系



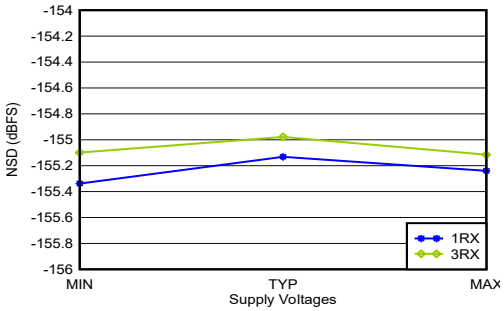
使用 0.8GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-313. 0.8GHz 条件下 RX IMD3 与电源和通道间的关系



使用 0.8GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-314. 0.8GHz 条件下 RX IMD5 与电源和通道间的关系



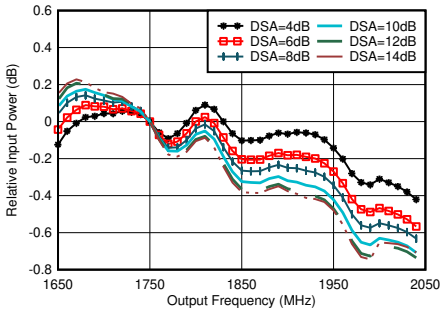
使用 0.8GHz 匹配时，偏移为 12.5MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-315. 0.8GHz 条件下 RX 噪声频谱密度与电源和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

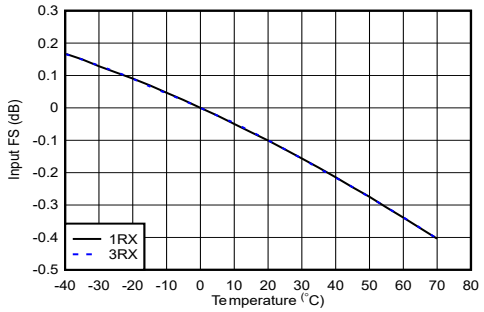
4.12.9 1.75-1.9 GHz 下的 RX 典型特性

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



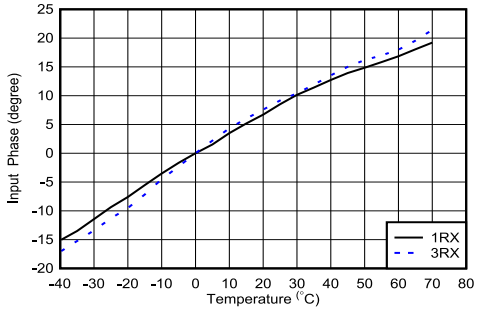
使用 1.8GHz 匹配时，标准化为 1.75GHz

图 4-316. RX 带内增益平坦度，f_{IN} = 1750MHz



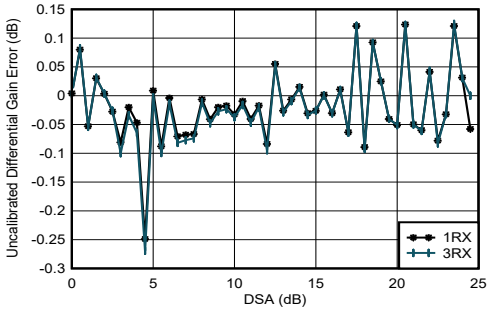
使用 1.8GHz 匹配时，为每个通道标准化为 25°C 时的满量程

图 4-317. 1.75GHz 条件下 RX 输入满量程与温度和通道间的关系



使用 2.6GHz 匹配时，标准化为 25°C 时的相位

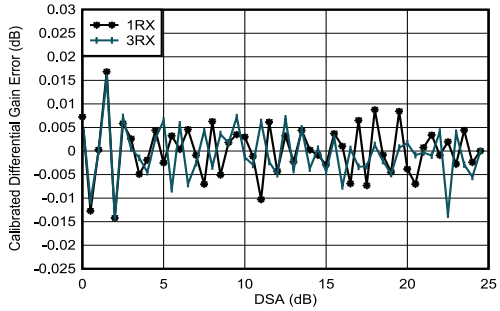
图 4-318. f_{IN} = 1.75GHz 时 RX 输入相位与温度和 DSA 间的关系



使用 1.8GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

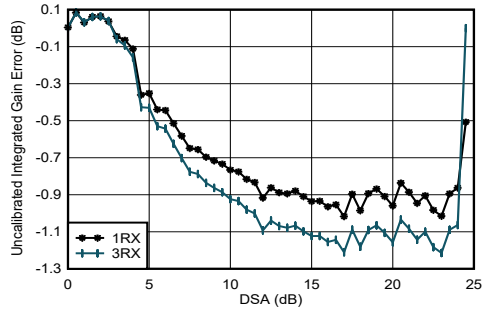
图 4-319. 1.75GHz 条件下 RX 未校准差分振幅误差与 DSA 设置间的关系



使用 1.8GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

图 4-320. 1.75GHz 条件下 RX 校准差分振幅误差与 DSA 设置间的关系



使用 1.8GHz 匹配

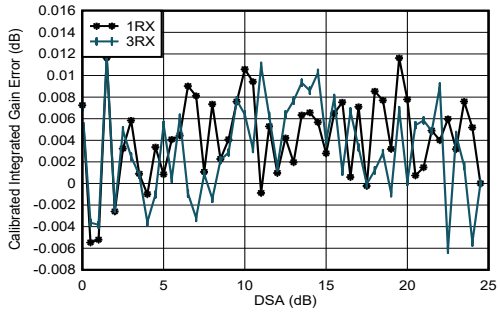
积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

图 4-321. 1.75GHz 条件下 RX 未校准积分振幅误差与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.9 1.75-1.9 GHz 下的 RX 典型特性（续）

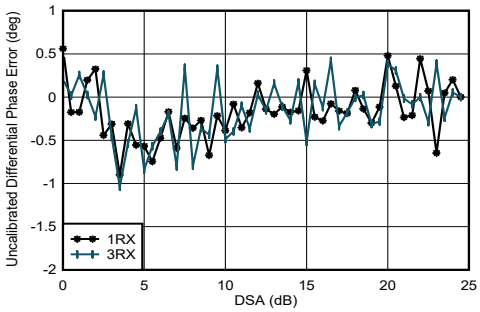
T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



使用 1.8GHz 匹配

积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

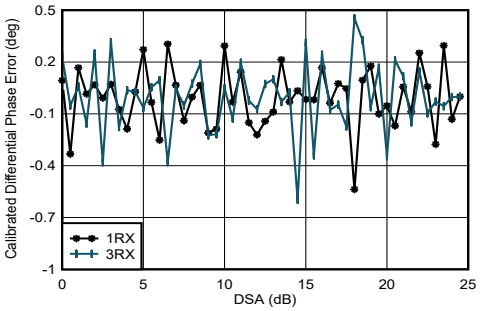
图 4-322. 1.75GHz 条件下 RX 校准积分振幅误差与 DSA 设置间的关系



使用 1.8GHz 匹配

差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

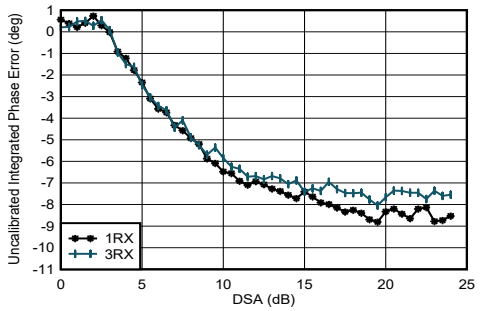
图 4-323. 1.75GHz 条件下 RX 未校准差分相位误差与 DSA 设置间的关系



使用 1.8GHz 匹配

差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

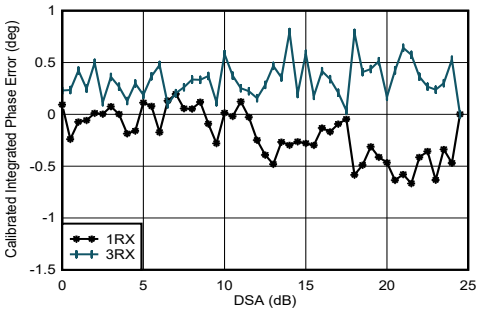
图 4-324. 1.75GHz 条件下 RX 校准差分相位误差与 DSA 设置间的关系



使用 1.8GHz 匹配

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

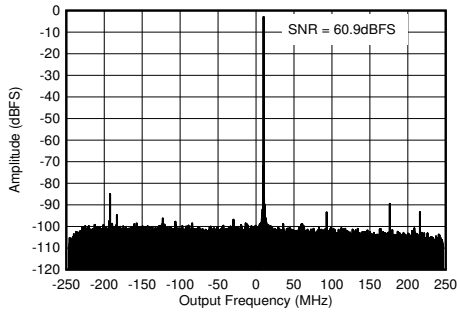
图 4-325. 1.75GHz 条件下 RX 未校准积分相位误差与 DSA 设置间的关系



使用 1.8GHz 匹配

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-326. 1.75GHz 条件下 RX 校准积分相位误差与 DSA 设置间的关系



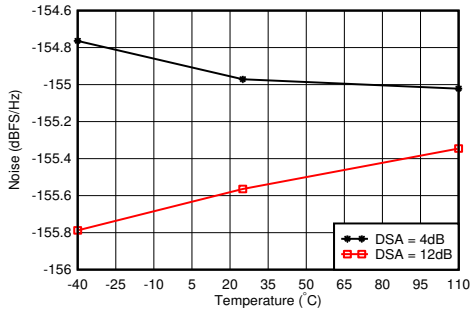
使用 1.8GHz 匹配时，f_{IN} = 2610MHz，A_{IN} = -3dBFS

图 4-327. 1.75GHz 条件下的 RX 输出 FFT

Copyright © 2025 Texas Instruments Incorporated

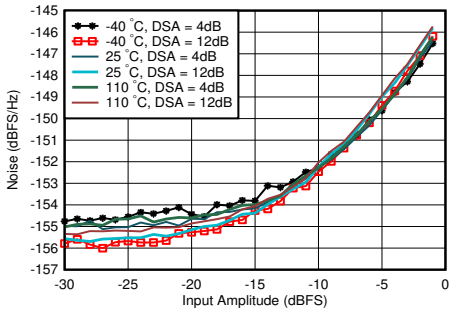
4.12.9 1.75-1.9 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



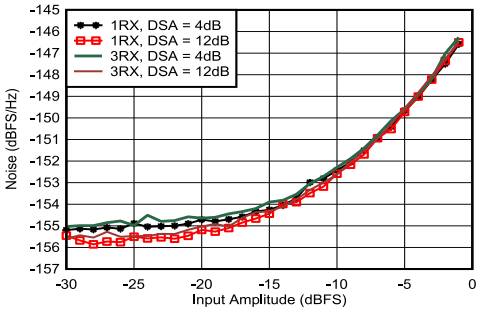
使用 1.8GHz 匹配时，偏移频率为 12.5MHz

图 4-328. 1.75GHz 条件下 RX 噪声频谱密度与温度间的关系



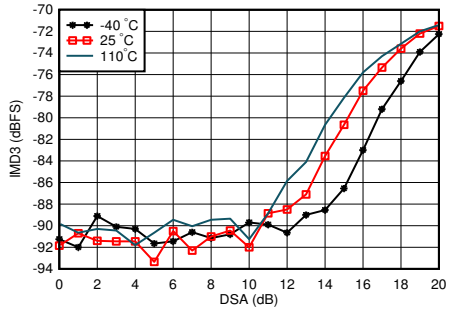
使用 1.8GHz 匹配时，DSA 设置 = 12dB，偏移频率为 12.5MHz

图 4-329. 1.75GHz 条件下 RX 噪声频谱密度与输入振幅和温度间的关系



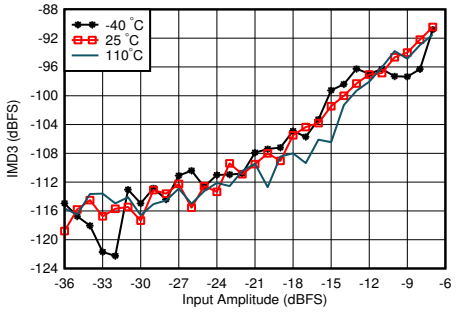
使用 1.8GHz 匹配时，偏移频率为 12.5MHz

图 4-330. 1.75GHz 条件下 RX 噪声频谱密度与输入振幅和通道间的关系



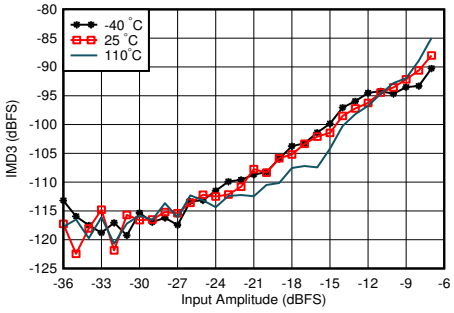
使用 1.8GHz 匹配时，单音幅度为 -7dBFS，频率间隔 = 20MHz

图 4-331. 1.75GHz 条件下 RX IMD3 与 DSA 设置和温度间的关系



使用 1.8GHz 匹配时，频率间隔 = 20MHz，DSA = 4dB

图 4-332. 1.75GHz 条件下 RX IMD3 与输入电平和温度间的关系



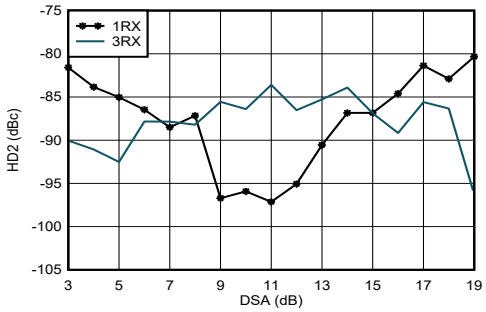
使用 1.8GHz 匹配时，频率间隔 = 20MHz，DSA = 12dB

图 4-333. 1.75GHz 条件下 RX IMD3 与输入电平和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

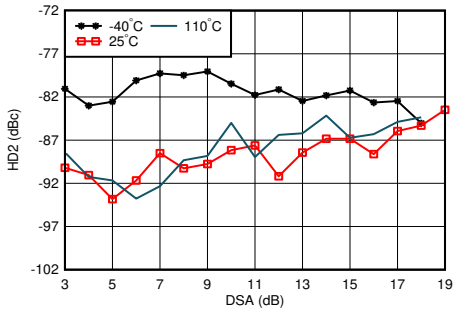
4.12.9 1.75-1.9 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



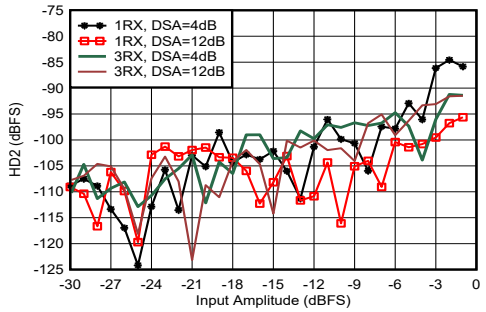
使用 1.8GHz 匹配时，f_{in} = 1900MHz，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-334. 1.9GHz 条件下 RX HD2 与 DSA 设置和通道间的关系



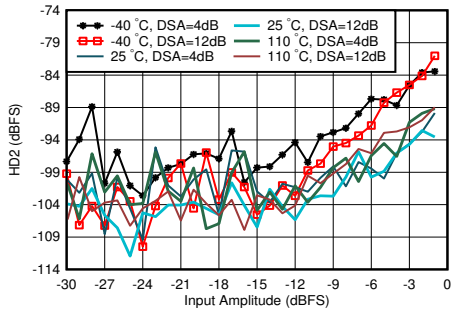
使用 1.8GHz 匹配时，f_{in} = 1900MHz，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-335. 1.9GHz 条件下 RX HD2 与 DSA 设置和温度间的关系



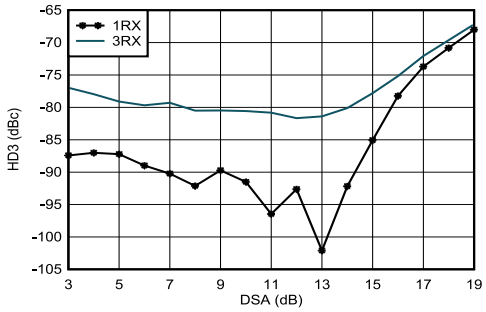
使用 1.8GHz 匹配时，f_{in} = 1900MHz，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-336. 1.9GHz 条件下 RX HD2 与输入振幅和通道间的关系



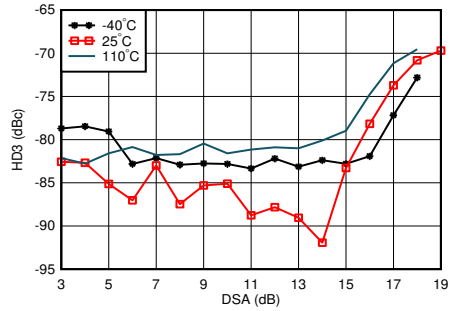
使用 1.8GHz 匹配时，f_{in} = 1900MHz，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-337. 1.9GHz 条件下 RX HD2 与输入振幅和温度间的关系



使用 1.8GHz 匹配时，f_{in} = 1900MHz，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-338. 1.9GHz 条件下 RX HD3 与 DSA 设置和通道间的关系



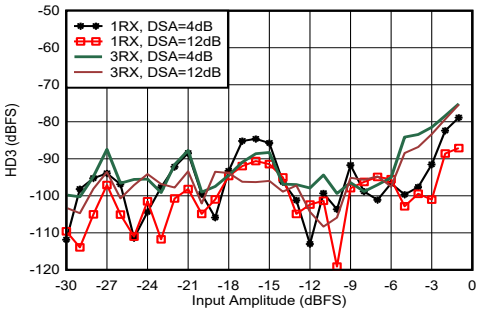
使用 1.8GHz 匹配时，f_{in} = 1900MHz，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-339. 1.9GHz 条件下 RX HD3 与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

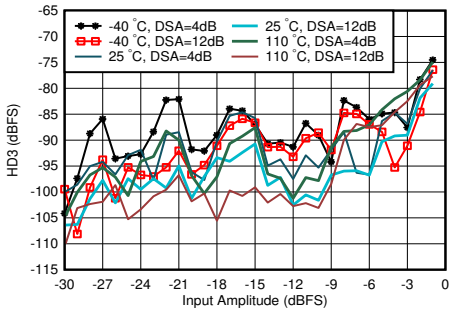
4.12.9 1.75-1.9 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



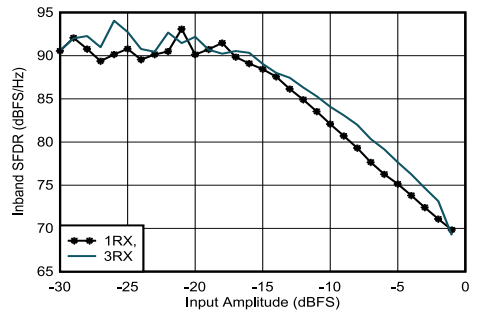
使用 1.8GHz 匹配时，f_{in} = 1900MHz，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-340. 1.9GHz 条件下 RX HD3 与输入电平和通道间的关系



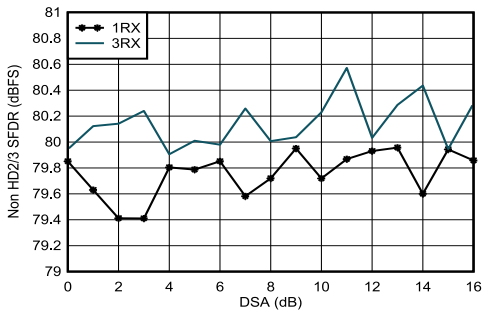
使用 1.8GHz 匹配时，f_{in} = 1900MHz，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-341. 1.9GHz 条件下 RX HD3 与输入电平和温度间的关系



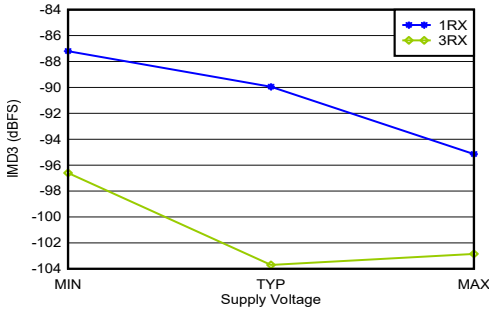
使用 1.8GHz 匹配时，抽取因子为 3

图 4-342. 1.75GHz 条件下 RX 带内 SFDR (±400MHz) 与输入振幅间的关系



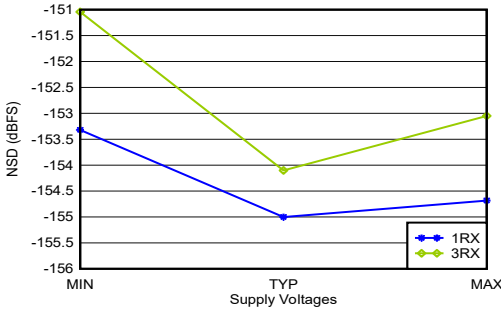
使用 1.8GHz 匹配

图 4-343. 1.75GHz 条件下 RX 非 HD2/3 与 DSA 设置间的关系



使用 1.8GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-344. 1.75GHz 条件下 RX IMD3 与电源和通道间的关系



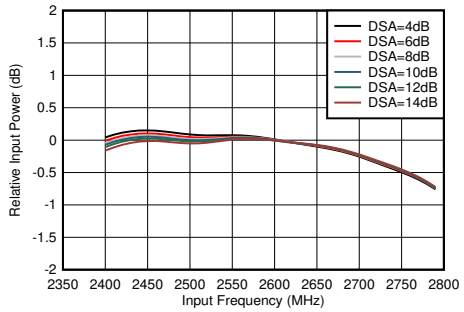
使用 1.8GHz 匹配时，偏移为 12.5MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-345. 1.75GHz 条件下 RX 噪声频谱密度与电源和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

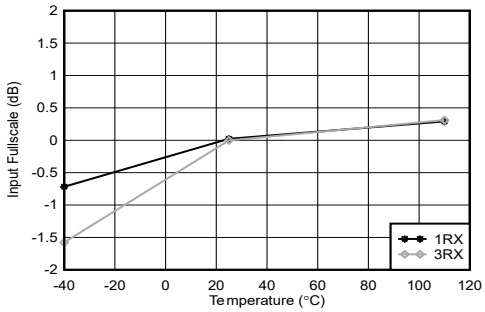
4.12.10 2.6 GHz 下的 RX 典型特性

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



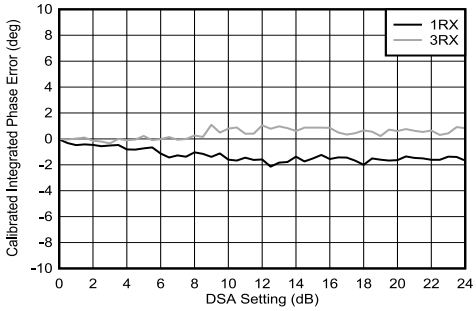
通过匹配，为每个 DSA 设置标准化为 2.6GHz 下的功率

图 4-346. RX 带内增益平坦度，f_{IN} = 2600MHz



使用 2.6GHz 匹配时，为每个通道标准化为 25°C 时的满量程

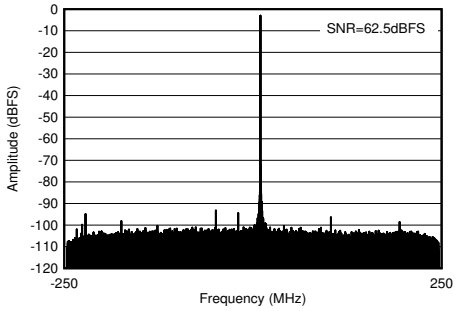
图 4-347. 2.6GHz 条件下 RX 输入满量程与温度和通道间的关系



使用 2.6GHz 匹配

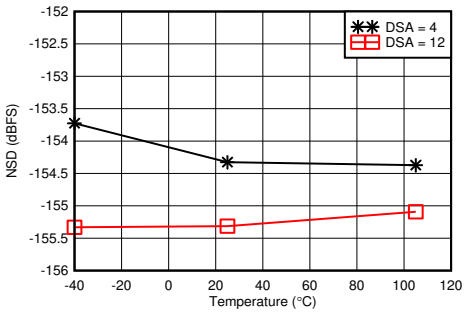
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-348. 2.6GHz 条件下 RX 校准积分相位误差与 DSA 设置间的关系



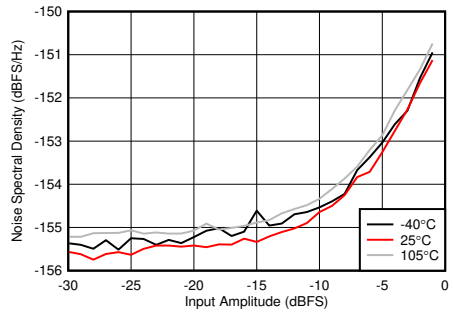
使用 2.6GHz 匹配时，f_{IN} = 2610MHz，A_{IN} = -3dBFS

图 4-349. 2.6GHz 条件下的 RX 输出 FFT



使用 2.6GHz 匹配时，偏移频率为 12.5MHz

图 4-350. 2.6GHz 条件下 RX 噪声频谱密度与温度间的关系



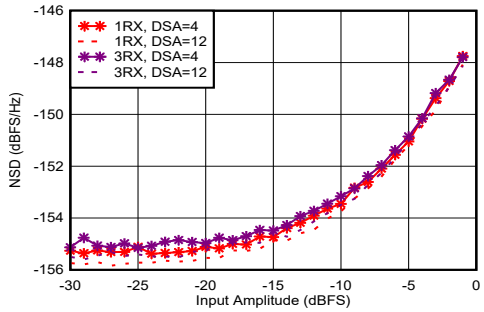
使用 2.6GHz 匹配时，DSA 设置 = 12dB，偏移频率为 12.5MHz

图 4-351. 2.6GHz 条件下 RX 噪声频谱密度与输入振幅和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

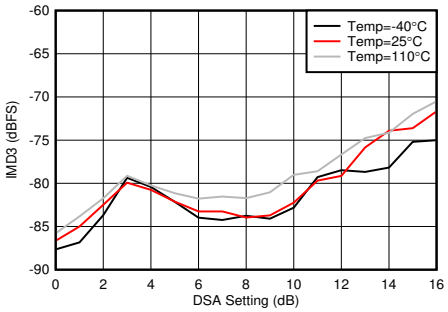
4.12.10 2.6 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



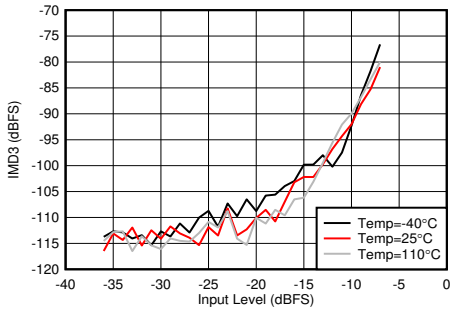
使用 2.6GHz 匹配时，偏移频率为 12.5MHz

图 4-352. 2.6GHz 条件下 RX 噪声频谱密度与输入振幅和通道间的关系



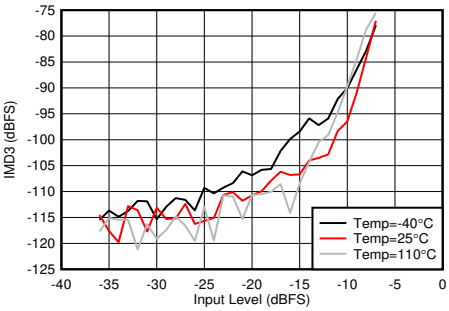
使用 2.6GHz 匹配时，单音幅度为 -7dBFS，频率间隔 = 20MHz

图 4-353. 2.6GHz 条件下 RX IMD3 与 DSA 设置和温度间的关系



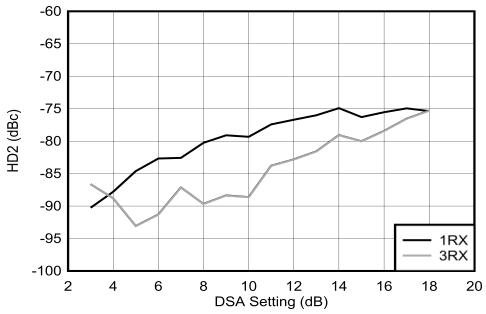
使用 2.6GHz 匹配时，频率间隔 = 20MHz，DSA = 4dB

图 4-354. 2.6GHz 条件下 RX IMD3 与输入电平和温度间的关系



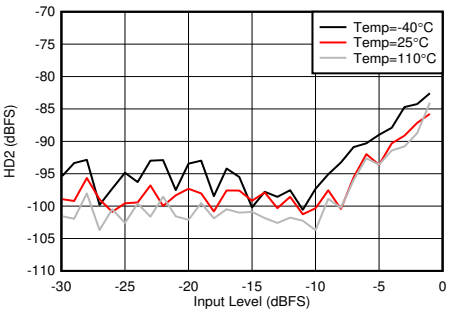
使用 2.6GHz 匹配时，频率间隔 = 20MHz，DSA = 12dB

图 4-355. 2.6GHz 条件下 RX IMD3 与输入电平和温度间的关系



使用 2.6GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-356. 2.6GHz 条件下 RX HD2 与 DSA 设置和通道间的关系



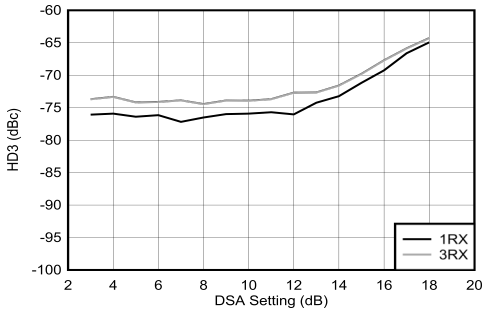
使用 2.6GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-357. 2.6GHz 条件下 RX HD2 与输入电平和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

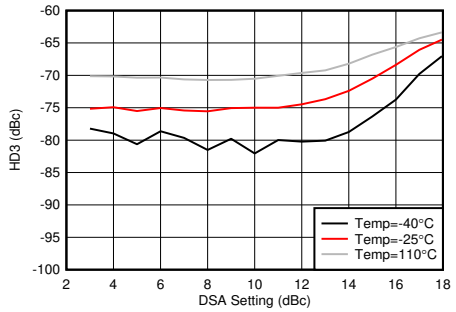
4.12.10 2.6 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



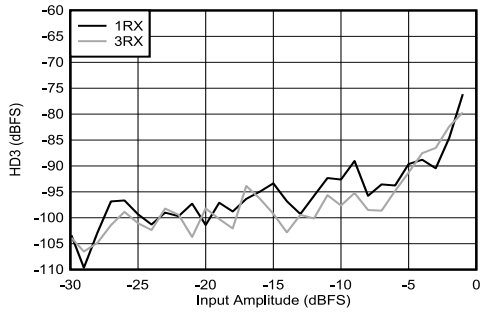
使用 2.6GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-358. 2.6GHz 条件下 RX HD3 与 DSA 设置和通道间的关系



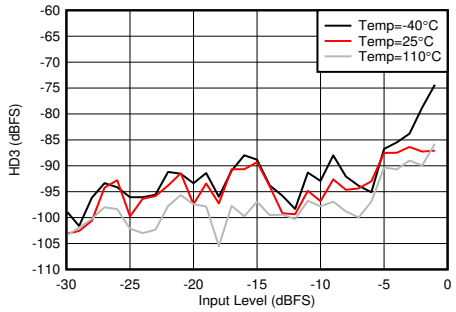
使用 2.6GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-359. 2.6GHz 条件下 RX HD3 与 DSA 设置和温度间的关系



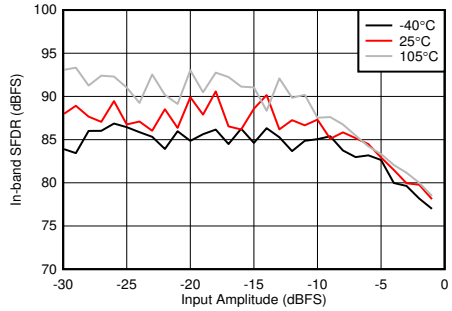
使用 2.6GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-360. 2.6GHz 条件下 RX HD3 与输入电平和通道间的关系



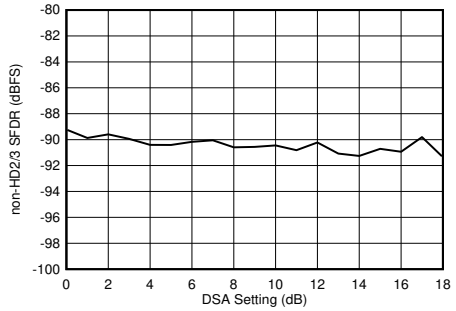
使用 2.6GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-361. 2.6GHz 条件下 RX HD3 与输入电平和温度间的关系



使用 2.6GHz 匹配时，抽取因子为 4

图 4-362. 2.6GHz 条件下 RX 带内 SFDR (±300MHz) 与输入振幅和温度间的关系



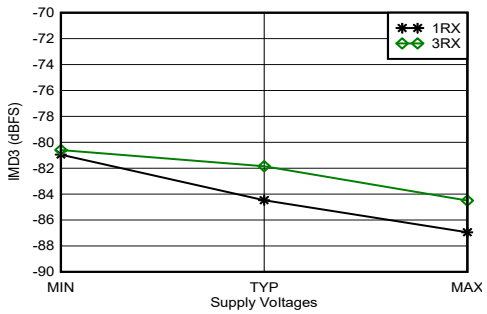
使用 2.6GHz 匹配

图 4-363. 2.6GHz 条件下 Rx 非 HD2/3 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

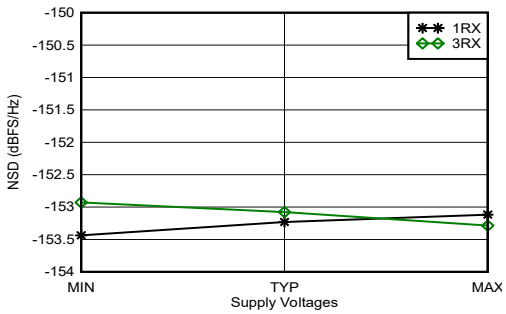
4.12.10 2.6 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



使用 2.6GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-364. 2.6GHz 条件下 RX IMD3 与电源和通道间的关系

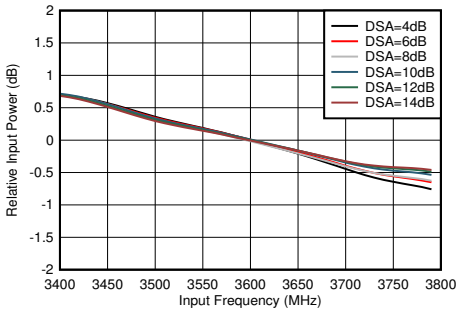


使用 2.6GHz 匹配时，偏移为 12.5MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-365. 2.6GHz 条件下 RX 噪声频谱密度与电源和通道间的关系

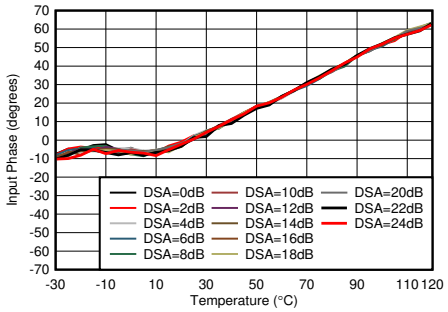
4.12.11 3.5 GHz 下的 RX 典型特性

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



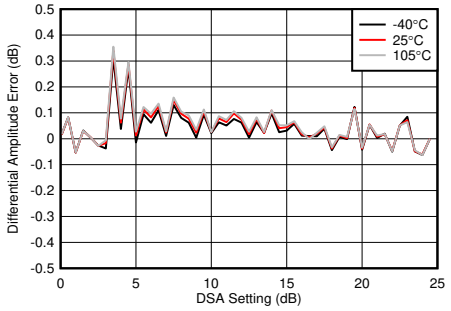
使用 3.6GHz 匹配时，标准化为 3.6GHz

图 4-366. RX 带内增益平坦度，f_{IN} = 3600MHz



使用 3.6GHz 匹配时，标准化为 25°C 时的相位

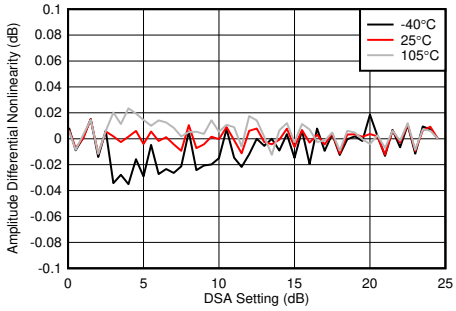
图 4-367. 3.6GHz 条件下 RX 输入相位与温度间的关系



使用 3.6GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

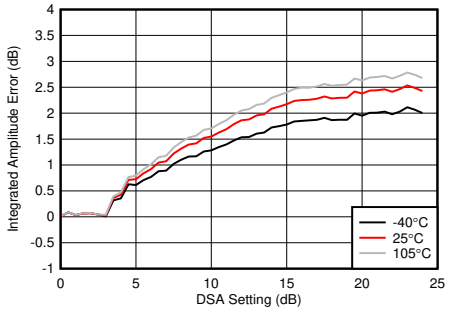
图 4-368. 3.6GHz 条件下 RX 未校准差分振幅误差与 DSA 设置间的关系



使用 3.6GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

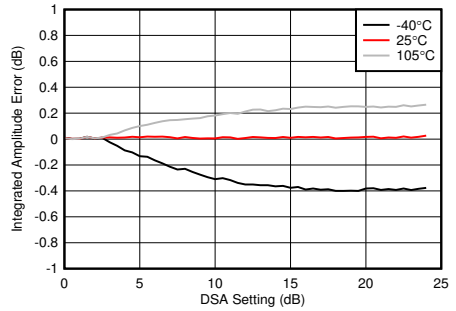
图 4-369. 3.6GHz 条件下 RX 校准差分振幅误差与 DSA 设置间的关系



使用 3.6GHz 匹配

积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

图 4-370. 3.6GHz 条件下 RX 未校准积分振幅误差与 DSA 设置间的关系



使用 3.6GHz 匹配

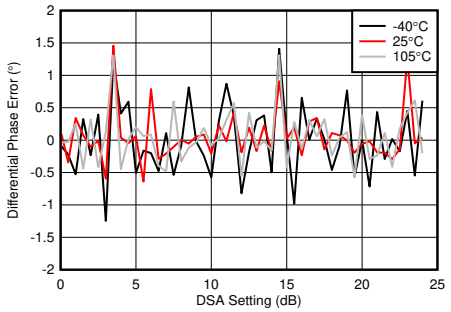
积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

图 4-371. 3.6GHz 条件下 RX 校准积分振幅误差与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.11 3.5 GHz 下的 RX 典型特性（续）

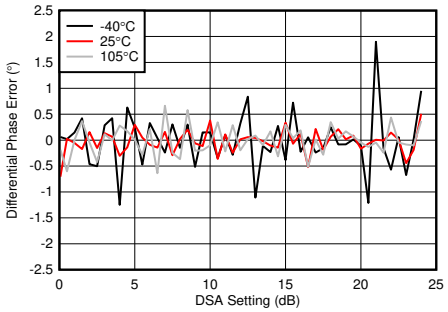
T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



使用 3.6GHz 匹配

差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

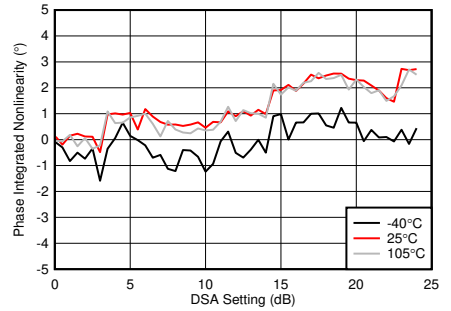
图 4-372. 3.6GHz 条件下 RX 未校准相位误差与 DSA 设置间的关系



使用 3.6GHz 匹配

差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

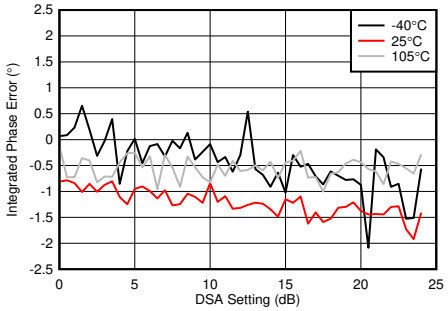
图 4-373. 3.6GHz 条件下 RX 校准差分相位误差与 DSA 设置间的关系



使用 3.6GHz 匹配

积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

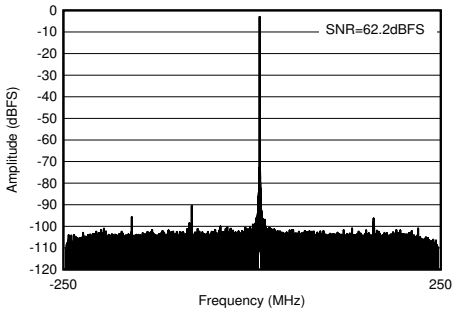
图 4-374. 3.6GHz 条件下 RX 未校准积分相位误差与 DSA 设置间的关系



使用 3.6GHz 匹配

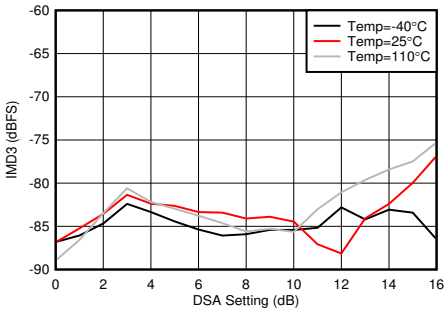
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-375. 3.6GHz 条件下 RX 校准积分相位误差与 DSA 设置间的关系



使用 3.6GHz 匹配时，f_{IN} = 3610MHz，A_{IN} = -3dBFS

图 4-376. 3.6GHz 条件下的 RX 输出 FFT



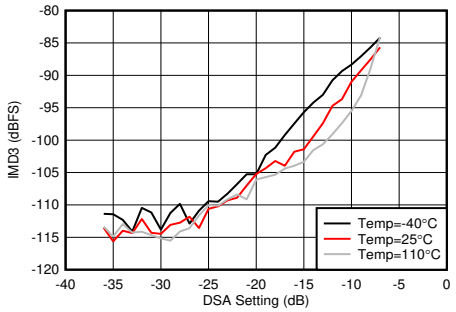
使用 3.5GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz

图 4-377. 3.6GHz 条件下 RX IMD3 与 DSA 设置和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

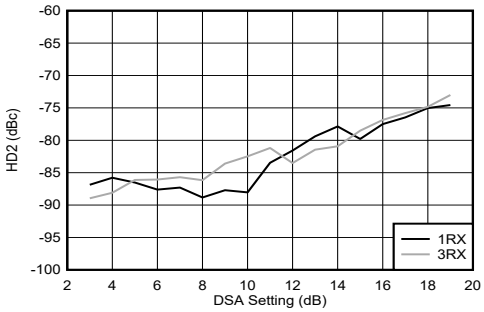
4.12.11 3.5 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



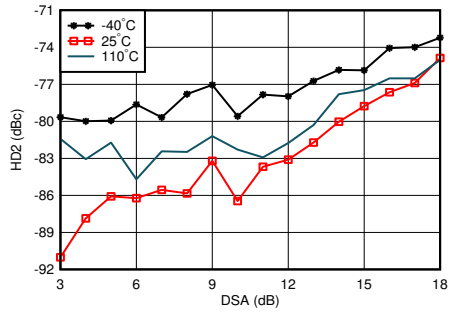
使用 3.5GHz 匹配时，频率间隔为 20MHz

图 4-378. 3.6GHz 条件下 RX IMD3 与输入电平和温度间的关系



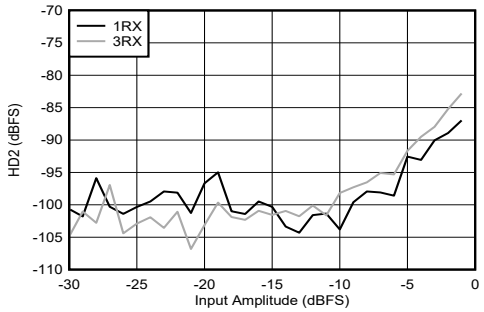
使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-379. 3.6GHz 条件下 RX HD2 与 DSA 设置和通道间的关系



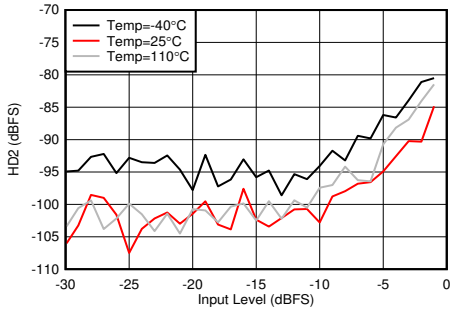
使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-380. 3.6GHz 条件下 RX HD2 与 DSA 设置和温度间的关系



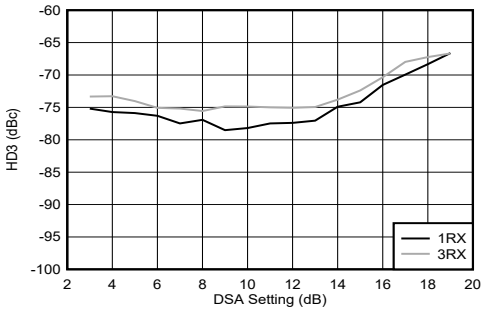
使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-381. 3.6GHz 条件下 Rx HD2 与输入电平和通道间的关系



使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-382. 3.6GHz 条件下 RX HD2 与输入电平和温度间的关系



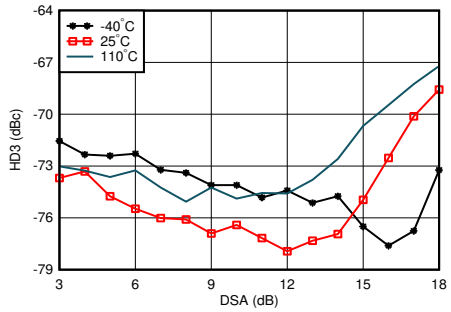
使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-383. 3.6GHz 条件下 RX HD3 与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

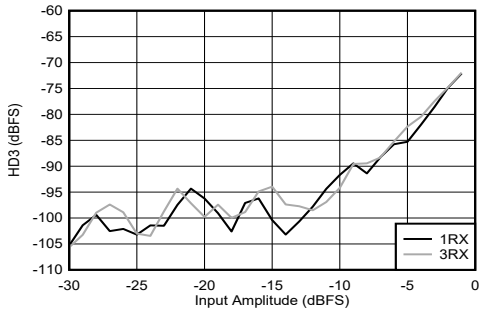
4.12.11 3.5 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



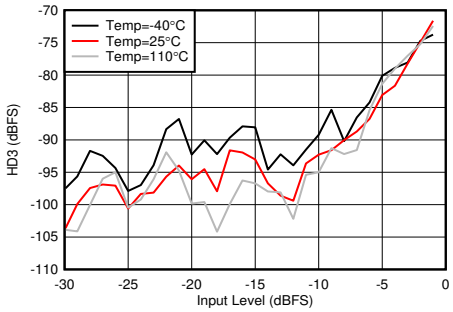
使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-384. 3.6GHz 条件下 RX HD3 与 DSA 设置和温度间的关系



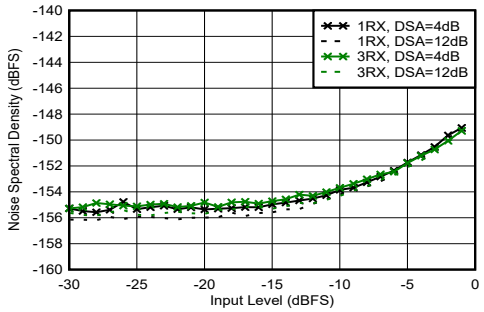
使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-385. 3.6GHz 条件下 RX HD3 与输入电平和通道间的关系



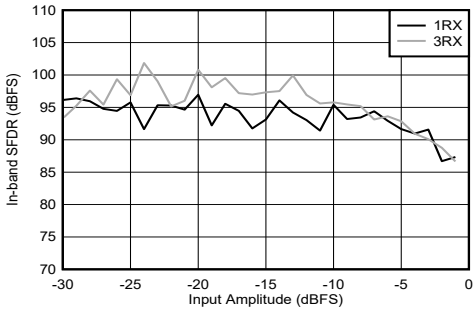
使用 3.5GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-386. 3.6GHz 条件下 RX HD3 与输入电平和温度间的关系



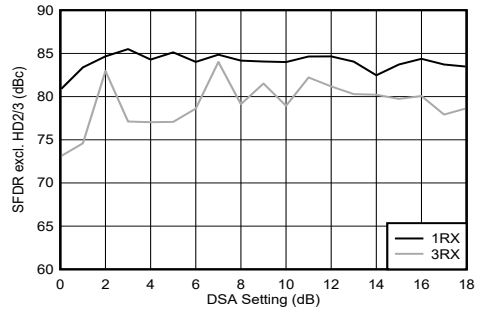
使用 3.5GHz 匹配时，偏移频率为 12.5MHz

图 4-387. 3.6GHz 条件下 RX 噪声频谱密度与输入电平和 DSA 设置间的关系



使用 3.5GHz 匹配

图 4-388. 3.6GHz 条件下 RX 带内 SFDR (±200MHz) 与输入电平和通道间的关系



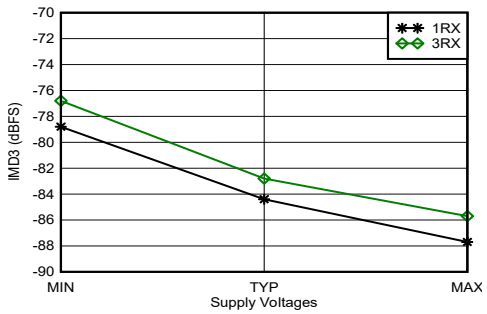
使用 3.5GHz 匹配

图 4-389. RX SFDR，在 3.6GHz 时不包括 HD2/3 与 DSA 设置和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

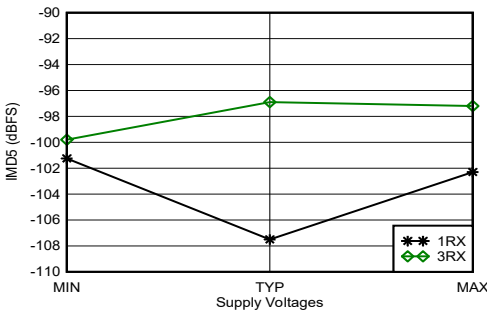
4.12.11 3.5 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



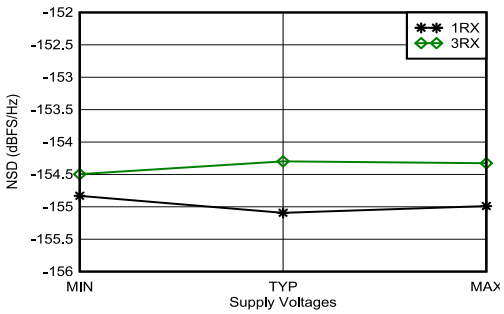
使用 3.6GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-390. 3.6GHz 条件下 RX IMD3 与电源电压和通道间的关系



使用 3.6GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-391. 3.6GHz 条件下 RX IMD5 与电源电压和通道间的关系



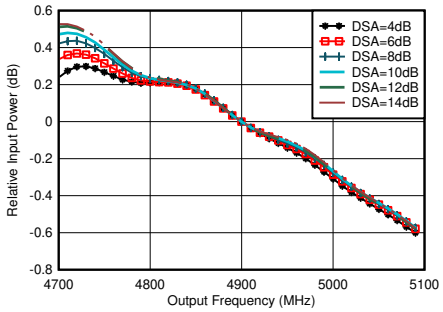
使用 3.6GHz 匹配时，单音幅度为 -20dBFS，偏移频率为 12.5MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-392. 3.6GHz 条件下 RX 噪声频谱密度与电源电压和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

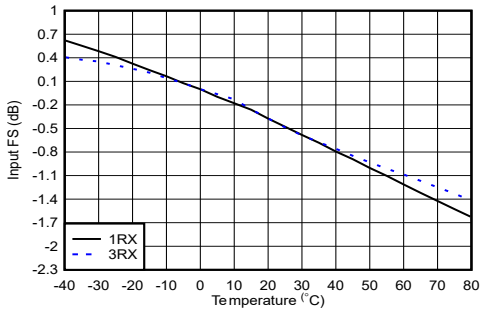
4.12.12 4.9 GHz 下的 RX 典型特性

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



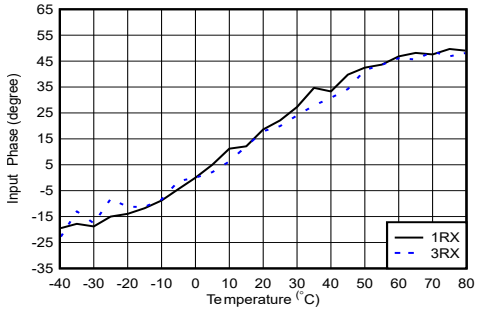
通过匹配，为每个 DSA 设置标准化为 4.9GHz 下的功率

图 4-393. RX 带内增益平坦度，f_{IN} = 4900MHz



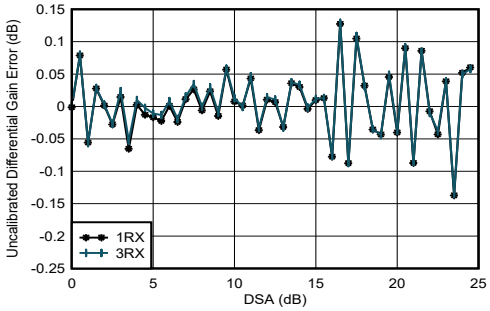
使用 4.9GHz 匹配时，为每个通道标准化为 25°C 时的满量程

图 4-394. 4.9GHz 条件下 RX 输入满量程与温度和通道间的关系



使用 4.9GHz 匹配时，标准化为 25°C 时的相位

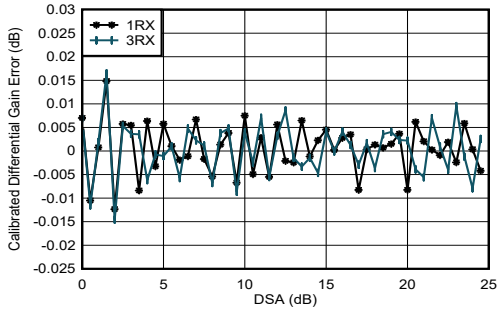
图 4-395. f_{OUT} = 4.9GHz 时 RX 输入相位与温度和 DSA 间的关系



使用 4.9GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

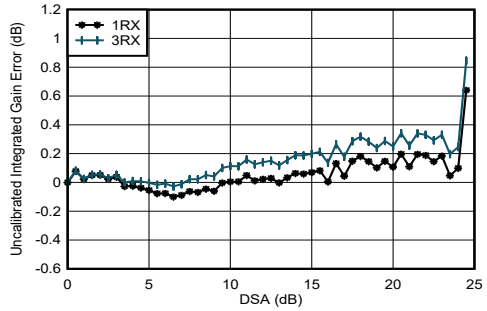
图 4-396. 4.9GHz 条件下 RX 未校准差分振幅误差与 DSA 设置间的关系



使用 4.9GHz 匹配

差分振幅误差 = P_{IN}（DSA 设置 - 1）- P_{IN}（DSA 设置）+ 1

图 4-397. 4.9GHz 条件下 RX 校准差分振幅误差与 DSA 设置间的关系



使用 4.9GHz 匹配

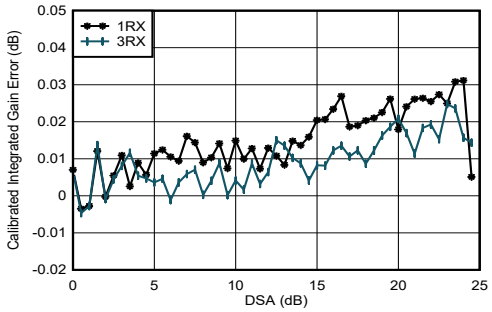
积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

图 4-398. 4.9GHz 条件下 RX 未校准积分振幅误差与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

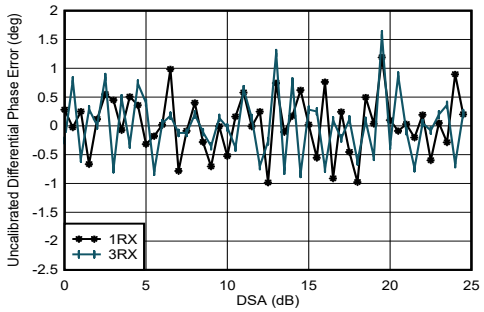
4.12.12 4.9 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



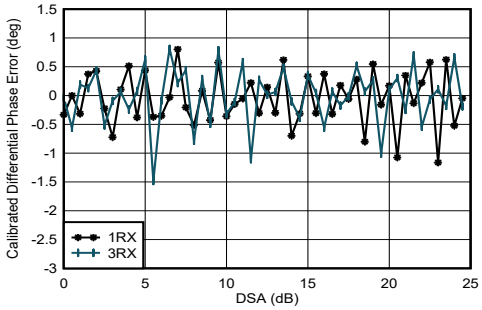
使用 4.9GHz 匹配
积分振幅误差 = P_{IN}（DSA 设置）- P_{IN}（DSA 设置 = 0）+（DSA 设置）

图 4-399. 4.9GHz 条件下 RX 校准积分振幅误差与 DSA 设置间的关系



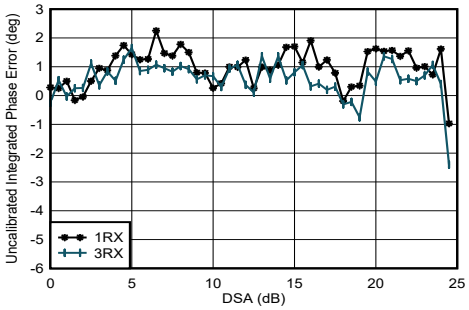
使用 4.9GHz 匹配
差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

图 4-400. 4.9GHz 条件下 RX 未校准差分相位误差与 DSA 设置间的关系



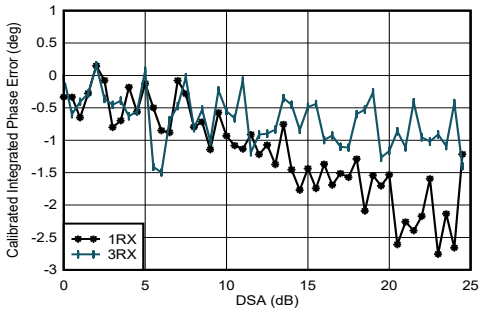
使用 4.9GHz 匹配
差分相位误差 = $Phase_{IN}$（DSA 设置 - 1）- $Phase_{IN}$（DSA 设置）

图 4-401. 4.9GHz 条件下 RX 校准差分相位误差与 DSA 设置间的关系



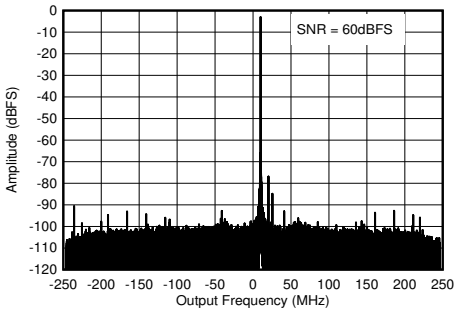
使用 4.9GHz 匹配
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-402. 4.9GHz 条件下 RX 未校准积分相位误差与 DSA 设置间的关系



使用 4.9GHz 匹配
积分相位误差 = Phase（DSA 设置）- Phase（DSA 设置 = 0）

图 4-403. 4.9GHz 条件下 RX 校准积分相位误差与 DSA 设置间的关系



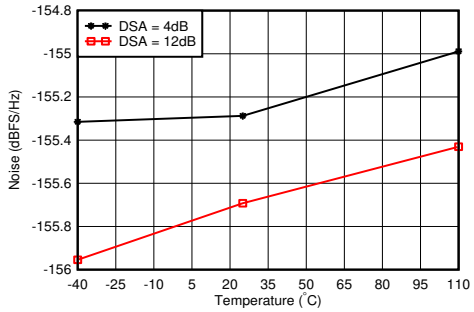
使用 4.9GHz 匹配时，f_{IN} = 4910MHz，A_{IN} = -3dBFS

图 4-404. 4.9GHz 条件下的 RX 输出 FFT

Copyright © 2025 Texas Instruments Incorporated

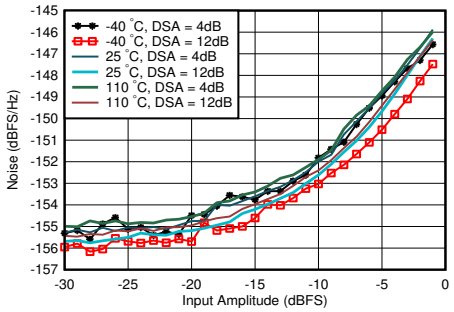
4.12.12 4.9 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



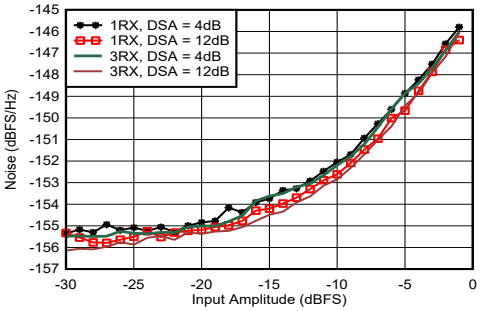
使用 4.9GHz 匹配时，偏移频率为 12.5MHz

图 4-405. 4.9GHz 条件下 RX 噪声频谱密度与温度间的关系



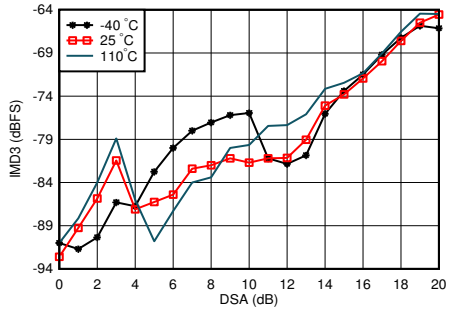
使用 4.9GHz 匹配时，DSA 设置 = 12dB，偏移频率为 12.5MHz

图 4-406. 4.9GHz 条件下 RX 噪声频谱密度与输入振幅和温度间的关系



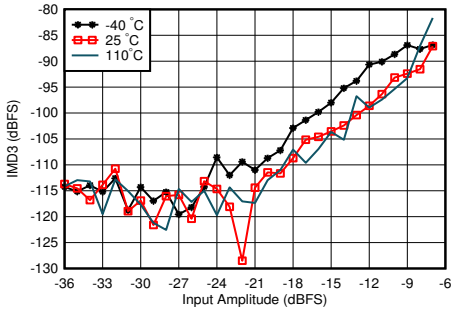
使用 4.9GHz 匹配时，偏移频率为 12.5MHz

图 4-407. 4.9GHz 条件下 RX 噪声频谱密度与输入振幅和通道间的关系



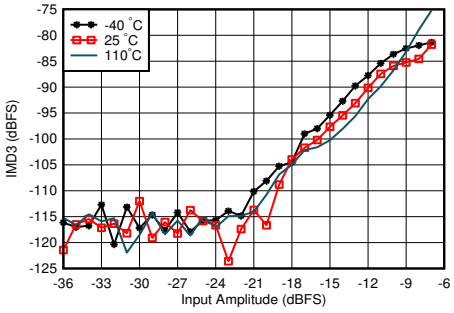
使用 4.9GHz 匹配时，单音幅度为 -7dBFS，频率间隔 = 20MHz

图 4-408. 4.9GHz 条件下 RX IMD3 与 DSA 设置和温度间的关系



使用 4.9GHz 匹配时，频率间隔 = 20MHz，DSA = 4dB

图 4-409. 4.9GHz 条件下 RX IMD3 与输入电平和温度间的关系



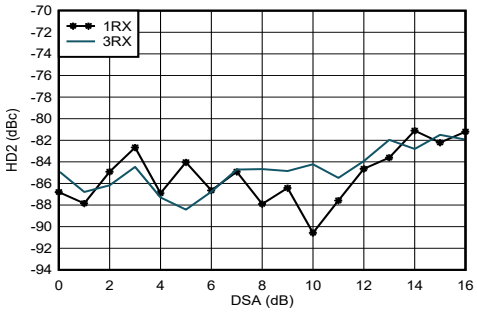
使用 4.9GHz 匹配时，频率间隔 = 20MHz，DSA = 12dB

图 4-410. 4.9GHz 条件下 RX IMD3 与输入电平和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

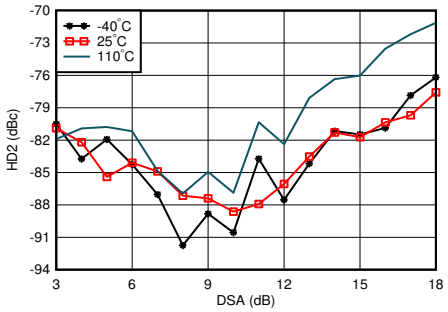
4.12.12 4.9 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



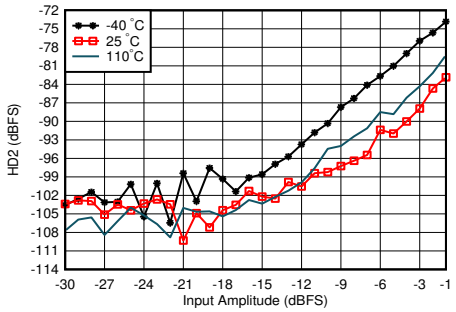
使用 4.9GHz 匹配时，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-411. 4.9GHz 条件下 RX HD2 与 DSA 设置和通道间的关系



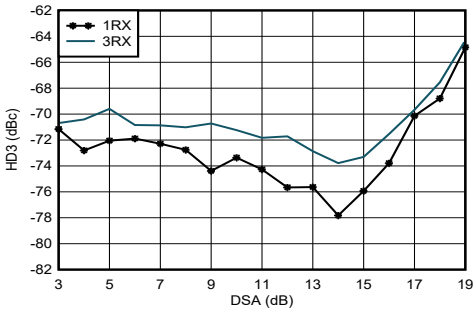
使用 4.9GHz 匹配时，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-412. 4.9GHz 条件下 RX HD2 与 DSA 和温度间的关系



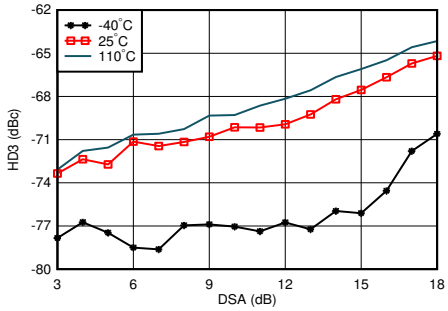
使用 4.9GHz 匹配时，在 HD2 修整后测量，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-413. 4.9GHz 条件下 RX HD2 与输入电平和温度间的关系



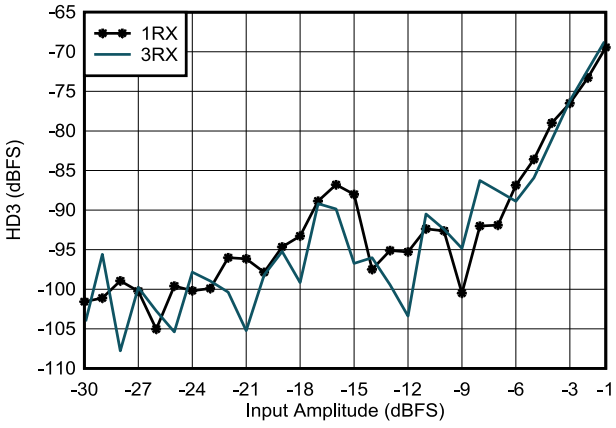
使用 4.9GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-414. 4.9GHz 条件下 RX HD3 与 DSA 设置和通道间的关系



使用 4.9GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-415. 4.9GHz 条件下 RX HD3 与 DSA 设置和温度间的关系



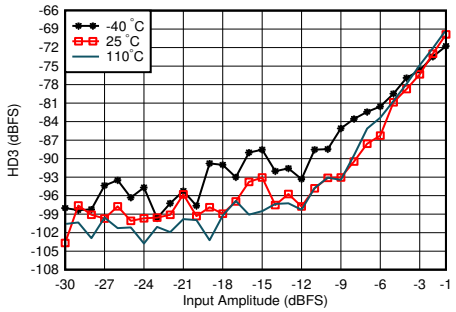
使用 4.9GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-416. 4.9GHz 条件下 RX HD3 与输入电平和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

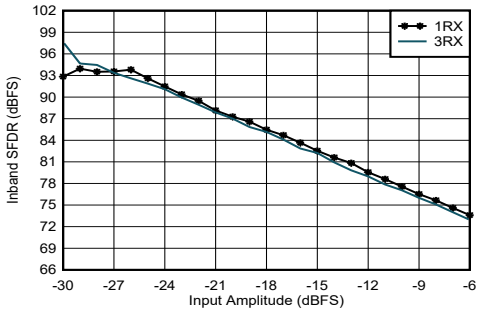
4.12.12 4.9 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 491.52MSPS（抽取因子为 6），PLL 时钟模式，其中 f_{REF} = 491.52MHz，A_{IN} = -3dBFS，DSA 设置= 4dB。



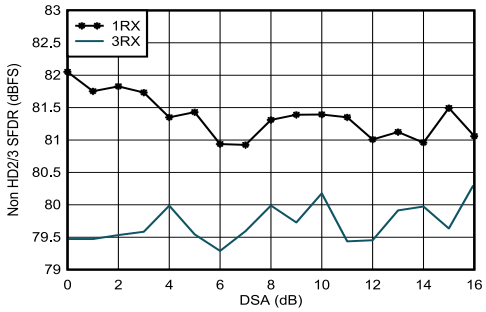
使用 4.9GHz 匹配时，DDC 旁路模式（对于表征，仅 TI 模式）

图 4-417. 4.9GHz 条件下 RX HD3 与输入电平和温度间的关系



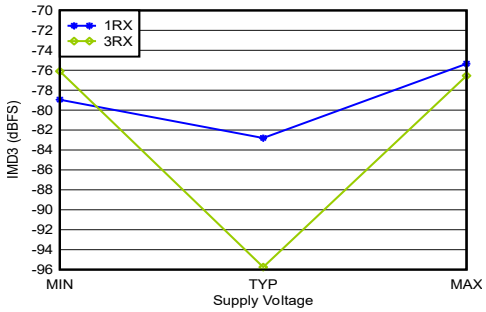
使用 4.9GHz 匹配时，抽取因子为 3

图 4-418. 4.9GHz 条件下 RX 带内 SFDR (±400MHz) 与输入振幅和通道间的关系



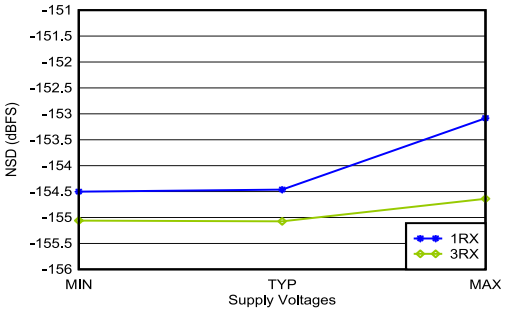
使用 4.9GHz 匹配

图 4-419. 4.9GHz 条件下 RX 非 HD2/3 与 DSA 设置间的关系



使用 4.9GHz 匹配时，单音幅度为 -7dBFS，频率间隔为 20MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-420. 4.9GHz 条件下 RX IMD3 与电源和通道间的关系



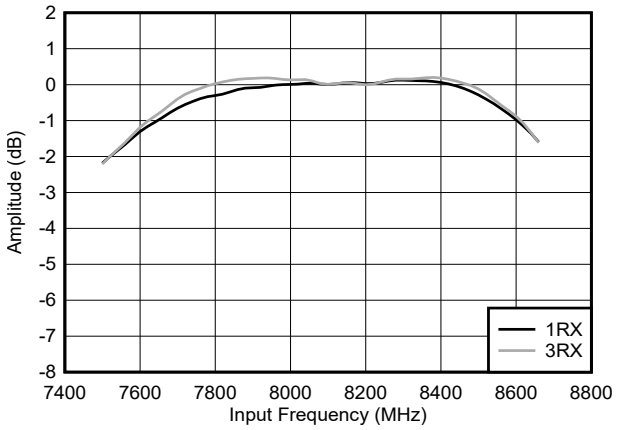
使用 4.9GHz 匹配时，偏移为 12.5MHz，所有电源均处于 MIN、TYP 或 MAX 推荐工作电压

图 4-421. 4.9GHz 条件下 RX 噪声频谱密度与电源和通道间的关系

Copyright © 2025 Texas Instruments Incorporated

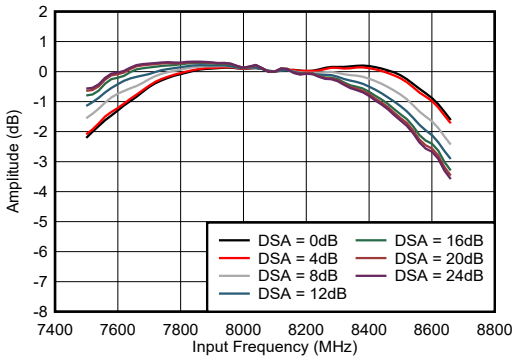
4.12.13 8.1GHz 下的 RX 典型特性

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，8.1GHz 匹配。



标准化为 8.11GHz

图 4-422. RX 振幅与频率和通道间的关系



1RX 和 3RX，标准化为 8.11GHz

图 4-423. RX 振幅与频率和 DSA 设置间的关系

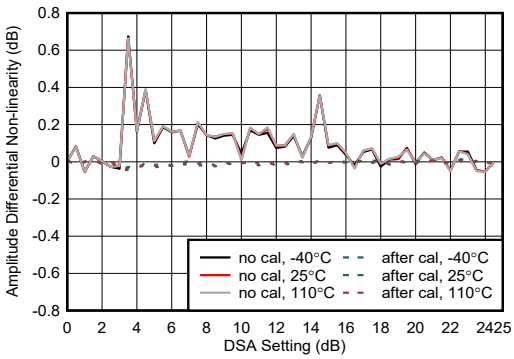


图 4-424. 8.11GHz 条件下 RX 振幅微分非线性

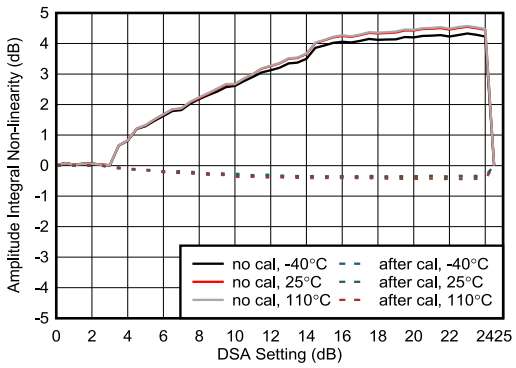


图 4-425. 8.11GHz 条件下 RX 振幅积分非线性

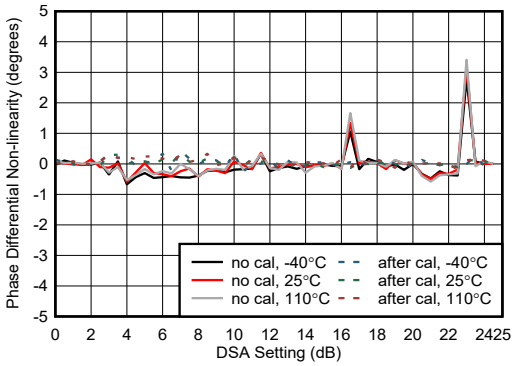


图 4-426. 8.11GHz 条件下 RX 相位微分非线性

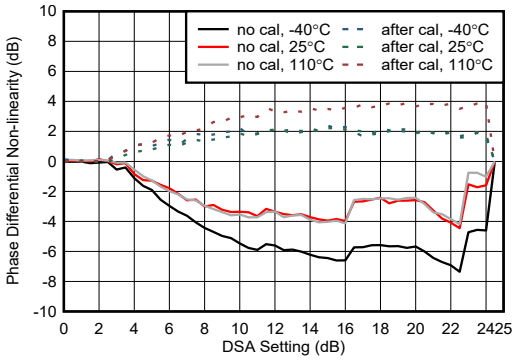
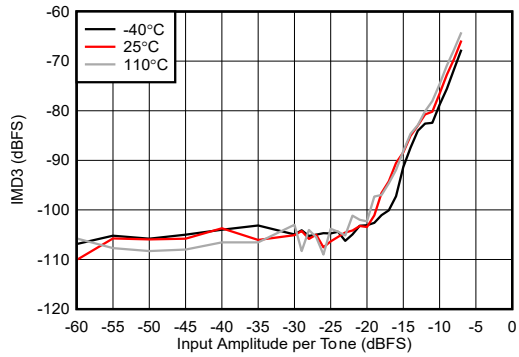


图 4-427. 8.11GHz 条件下 RX 相位微分非线性

Copyright © 2025 Texas Instruments Incorporated

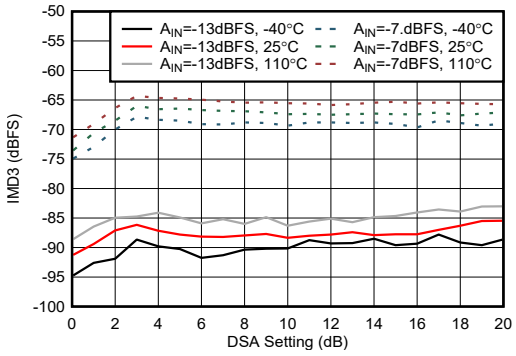
4.12.13 8.1GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，8.1GHz 匹配。



50MHz 频率间隔

图 4-428. 8.11GHz 条件下 RX IMD3 与输入振幅间的关系



50MHz 频率间隔

图 4-429. 8.11GHz 条件下 RX IMD3 与 DSA 设置间的关系

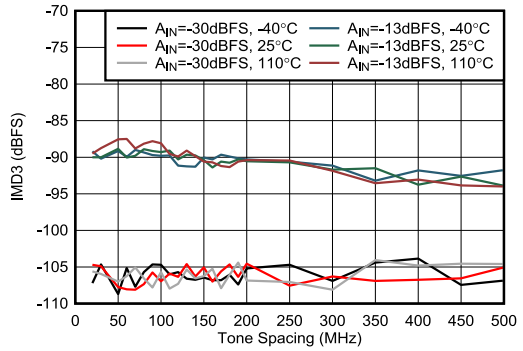


图 4-430. 8.11GHz 条件下 RX IMD3 与频率间隔间的关系

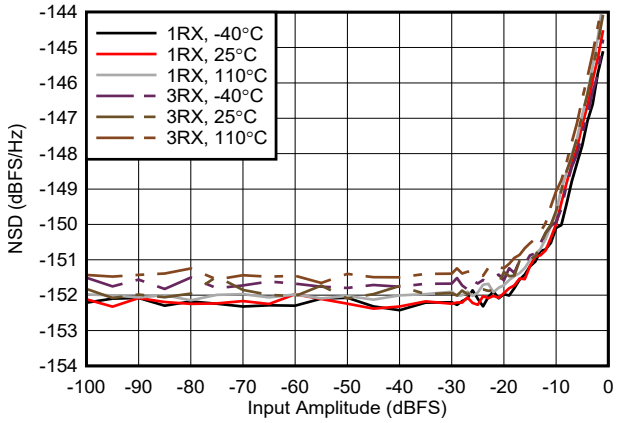


图 4-431. 8.11GHz 条件下 RX NSD 与数字振幅间的关系

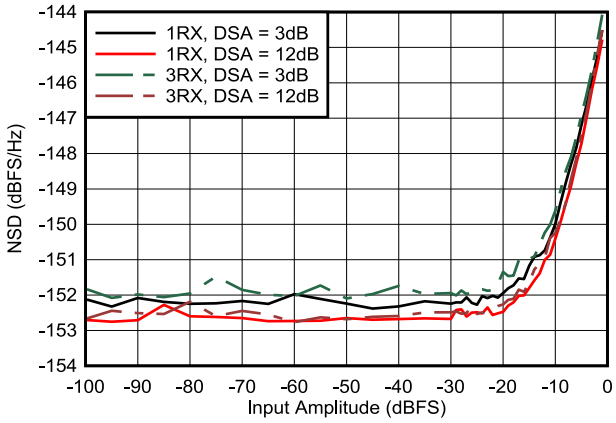


图 4-432. 8.11GHz 条件下 RX NSD 与数字振幅间的关系

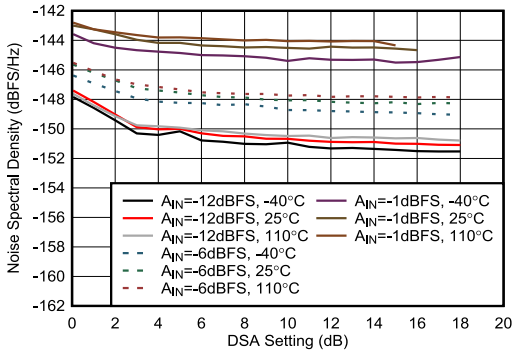
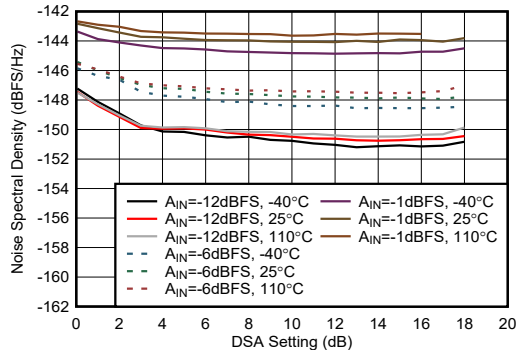


图 4-433. 8.11GHz 条件下 RX NSD 与 DSA 设置间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.13 8.1GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，8.1GHz 匹配。



外部时钟模式

图 4-434. 8.11GHz 条件下 RX NSD 与 DSA 设置间的关系

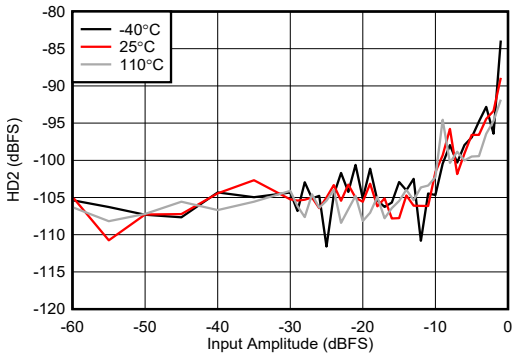


图 4-435. 8.11GHz 条件下 RX HD2 与数字振幅间的关系

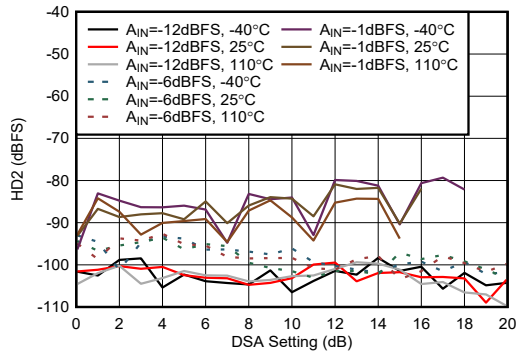


图 4-436. 8.11GHz 条件下 RX HD2 与 DSA 设置间的关系

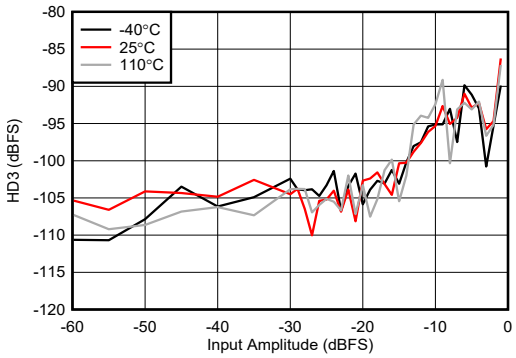


图 4-437. 8.11GHz 条件下 RX HD3 与数字振幅间的关系

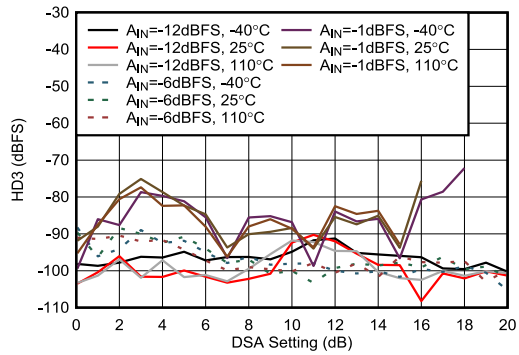
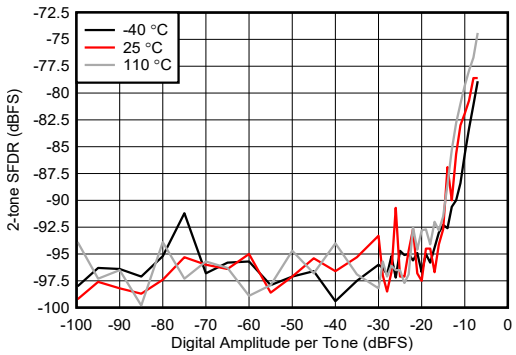


图 4-438. 8.11GHz 条件下 RX HD3 与 DSA 设置间的关系



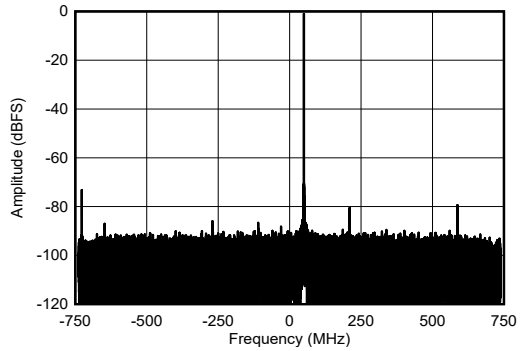
50MHz 频率间隔

图 4-439. 8.11GHz 条件下 RX 双音 SFDR 与数字振幅间的关系

Copyright © 2025 Texas Instruments Incorporated

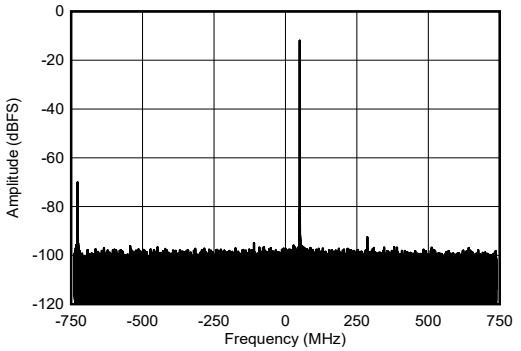
4.12.13 8.1GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，8.1GHz 匹配。



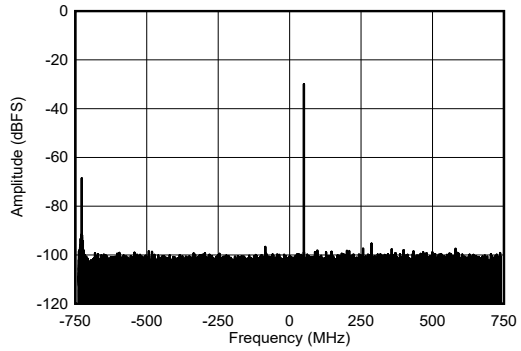
外部时钟模式

图 4-440. 8.11GHz 条件下 RX 单频输出 FFT，-1dBFS



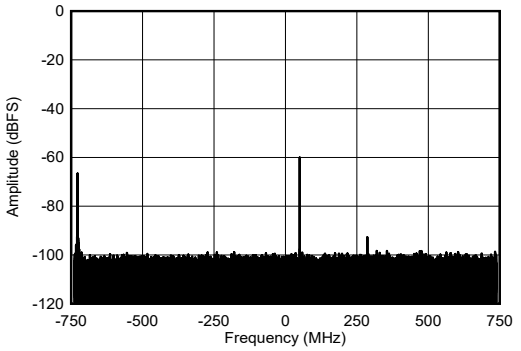
外部时钟模式

图 4-441. 8.11GHz 条件下 RX 单频输出 FFT，-12dBFS



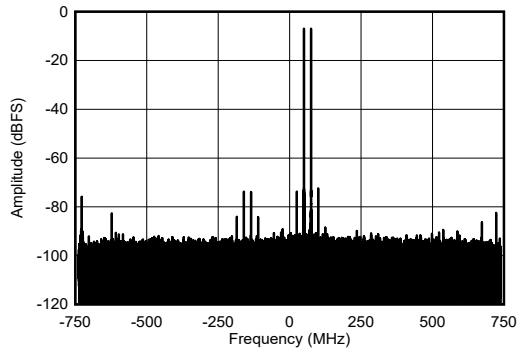
外部时钟模式

图 4-442. 8.11GHz 条件下 RX 单频输出 FFT，-30dBFS



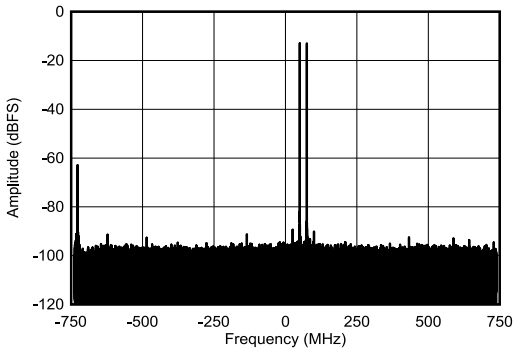
外部时钟模式

图 4-443. 8.11GHz 条件下 RX 单频输出 FFT，-60dBFS



外部时钟模式，单频幅度为 7dBFS

图 4-444. 8.11GHz 条件下 RX 双音输出 FFT



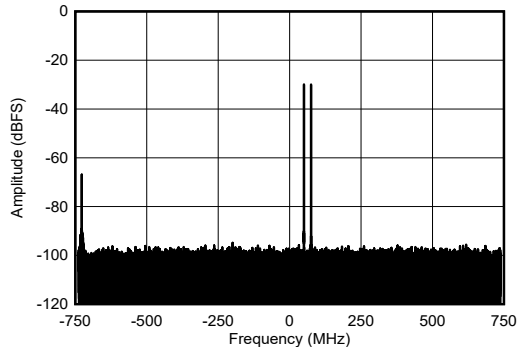
外部时钟模式，单频幅度为 -13dBFS

图 4-445. 8.11GHz 条件下 RX 双音输出 FFT

Copyright © 2025 Texas Instruments Incorporated

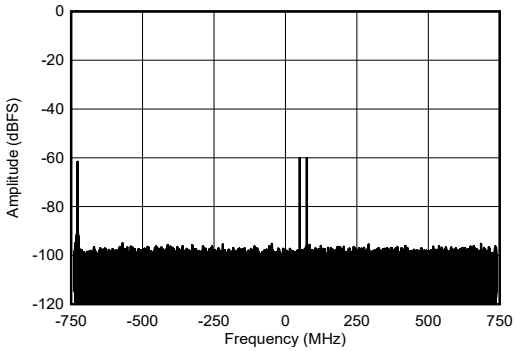
4.12.13 8.1GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，8.1GHz 匹配。



外部时钟模式，单频幅度为 -30dBFS

图 4-446. 8.11GHz 条件下 RX 双音输出 FFT

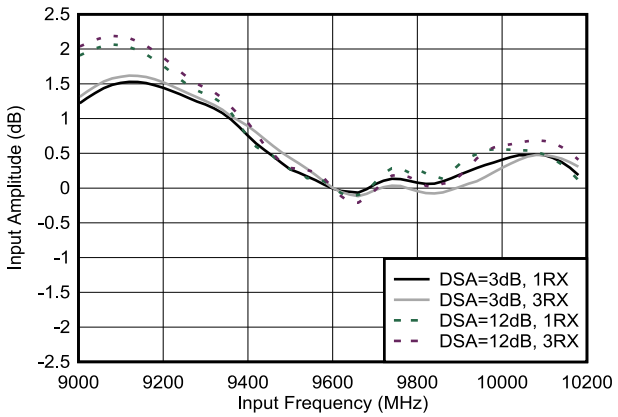


外部时钟模式，单频幅度为 -60dBFS

图 4-447. 8.11GHz 条件下 RX 双音输出 FFT

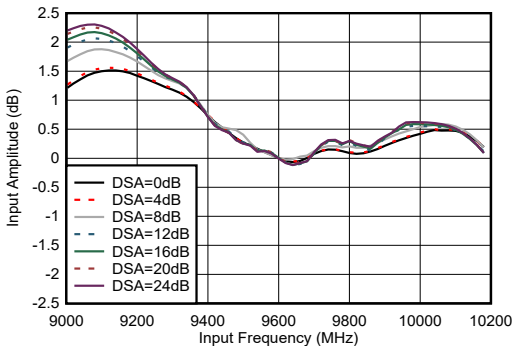
4.12.14 9.6 GHz 下的 RX 典型特性

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，9.6GHz 匹配。



标准化为 9.6 GHz

图 4-448. RX 输入振幅与频率间的关系



标准化为 9.6 GHz

图 4-449. 9.6GHz 条件下 RX 输入振幅与频率间的关系

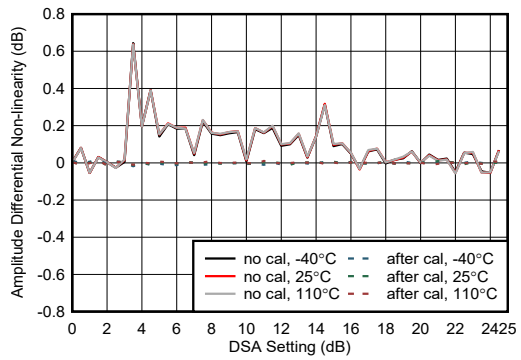


图 4-450. 9.6GHz 条件下 RX 振幅微分非线性

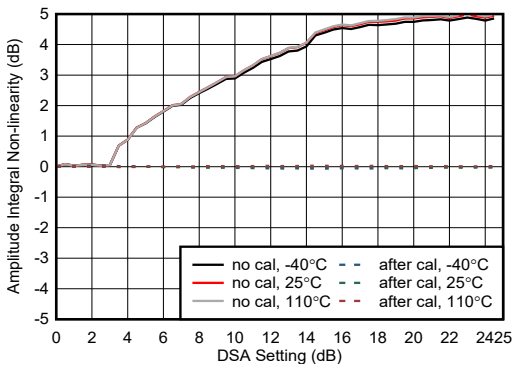


图 4-451. 9.6GHz 条件下 RX 振幅积分非线性

Copyright © 2025 Texas Instruments Incorporated

4.12.14 9.6 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，9.6GHz 匹配。

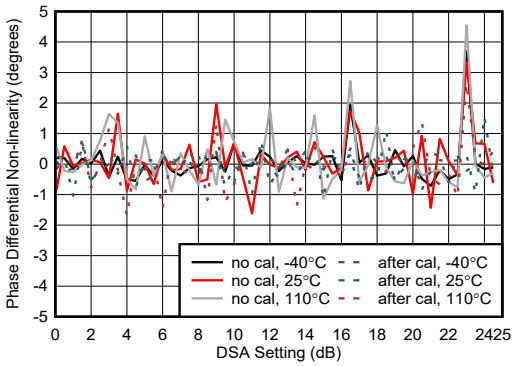


图 4-452. 9.6GHz 条件下 RX 相位微分非线性

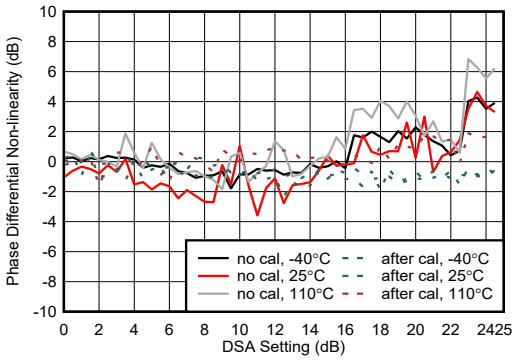


图 4-453. 9.6GHz 条件下 RX 相位微分非线性

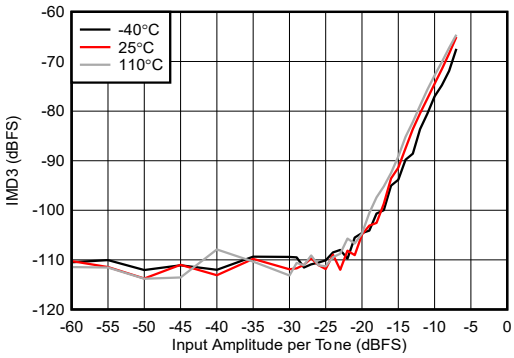
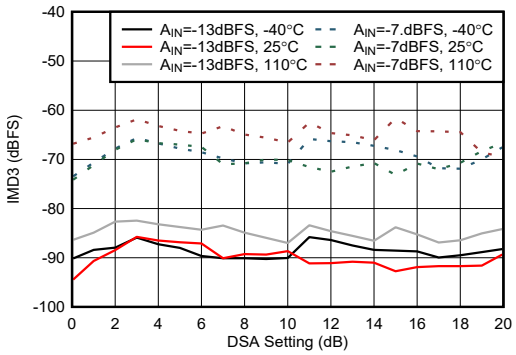
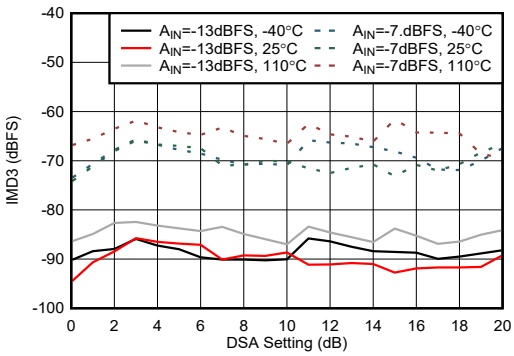


图 4-454. 9.6GHz 条件下 RX IMD3 与数字振幅间的关系



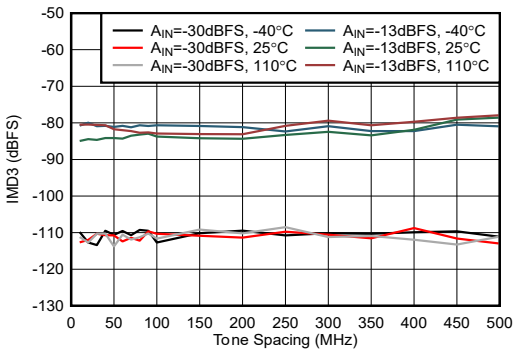
50MHz 频率间隔

图 4-455. 9.6 GHz 条件下 RX IMD3 与 DSA 设置间的关系



50MHz 频率间隔

图 4-456. 9.6 GHz 条件下 RX IMD3 与 DSA 设置间的关系



50MHz 频率间隔

图 4-457. 9.6 GHz 条件下 RX IMD3 与频率间隔间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.14 9.6 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，9.6GHz 匹配。

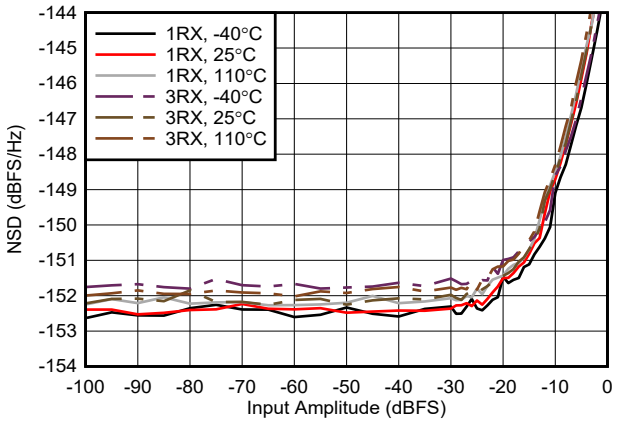


图 4-458. 9.6GHz 条件下 RX NSD 与数字振幅间的关系

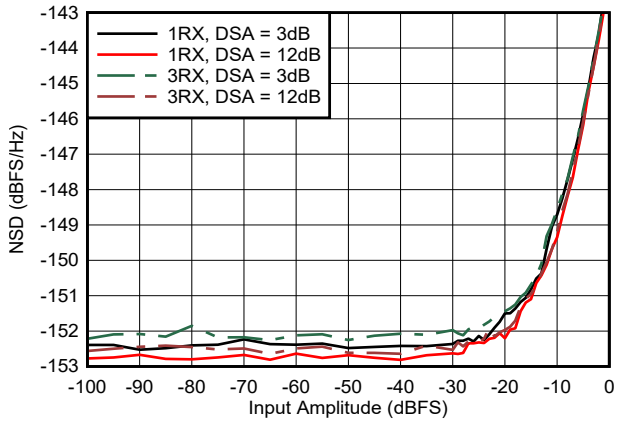


图 4-459. 9.6GHz 条件下 RX NSD 与数字振幅间的关系

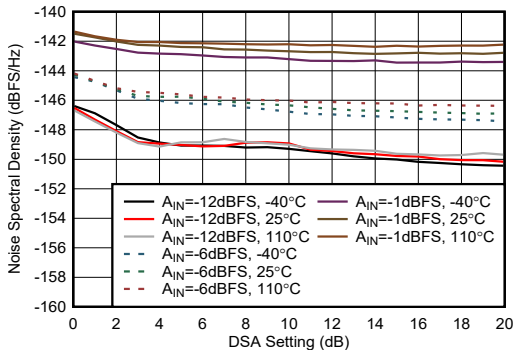


图 4-460. 9.6 GHz 条件下 RX NSD 与 DSA 设置间的关系

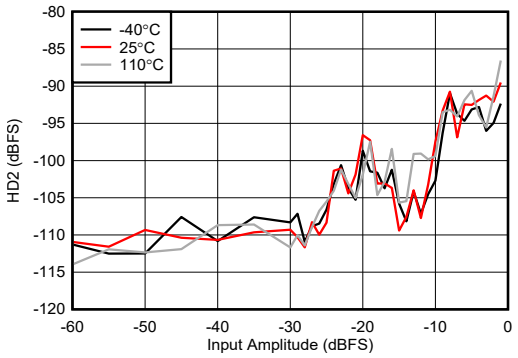


图 4-461. 9.6GHz 条件下 RX HD2 与数字电平间的关系

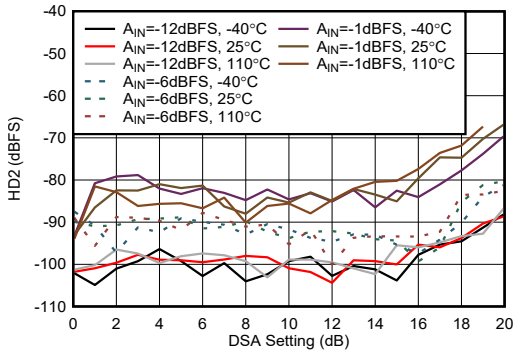


图 4-462. 9.6 GHz 条件下 RX HD2 与 DSA 设置间的关系

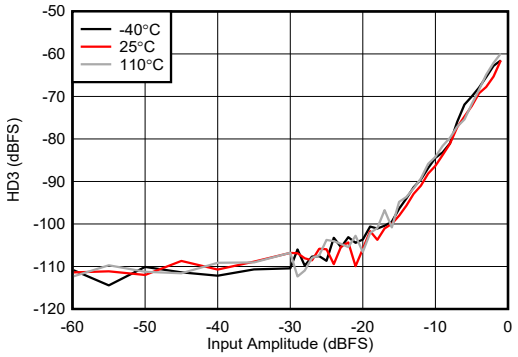


图 4-463. 9.6GHz 条件下 RX HD3 与数字电平间的关系

Copyright © 2025 Texas Instruments Incorporated

4.12.14 9.6 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，9.6GHz 匹配。

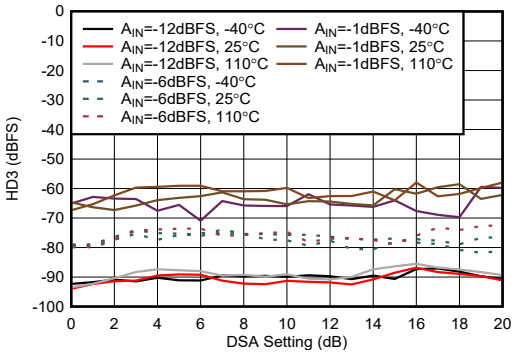
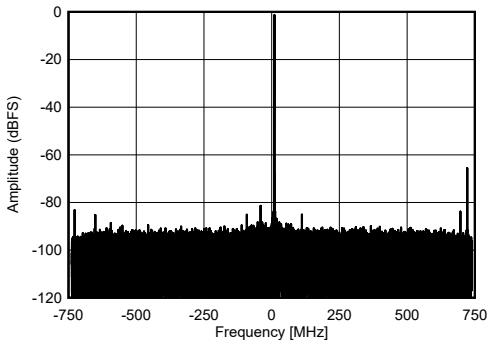
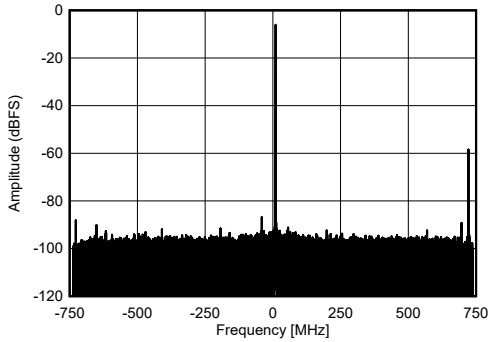


图 4-464. 9.6 GHz 条件下 RX HD3 与 DSA 设置间的关系



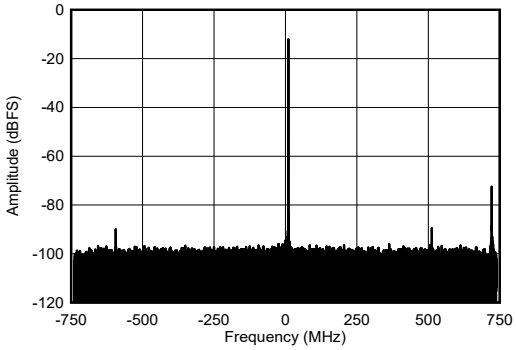
-1dBFS

图 4-465. 9.61GHz 条件下 RX 单音输出 FFT



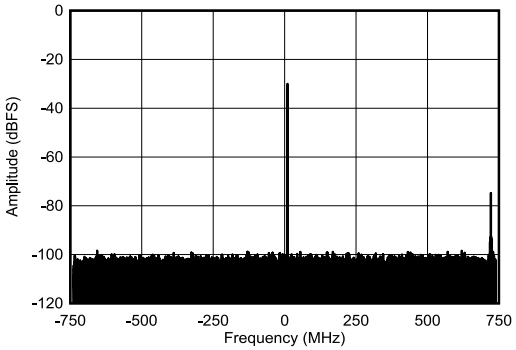
-6dBFS

图 4-466. 9.61GHz 条件下 RX 单音输出 FFT



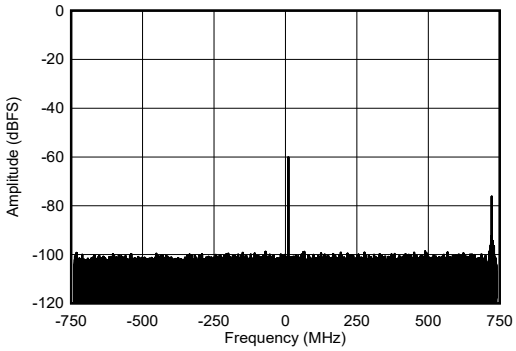
-12dBFS。

图 4-467. 9.61GHz 条件下 RX 单音输出 FFT



-30dBFS

图 4-468. 9.61GHz 条件下 RX 单音输出 FFT



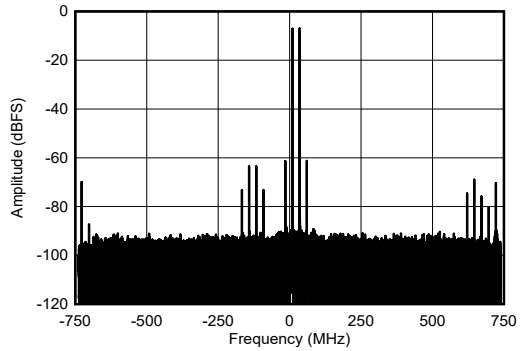
-60dBFS

图 4-469. 9.61GHz 条件下 RX 单音输出 FFT

Copyright © 2025 Texas Instruments Incorporated

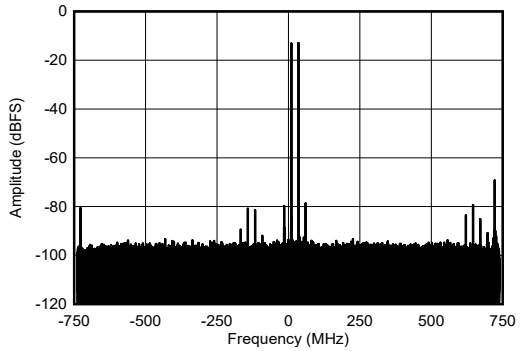
4.12.14 9.6 GHz 下的 RX 典型特性（续）

T_A = +25°C 且 ADC 采样率 = 2949.12GHz 时的典型值。默认条件：输出采样率 = 1474.56MSPS（抽取因子为 2），外部时钟模式，其中 f_{CLK} = 11796.48MHz，A_{IN} = -3dBFS，DSA 设置 = 3dB，9.6GHz 匹配。



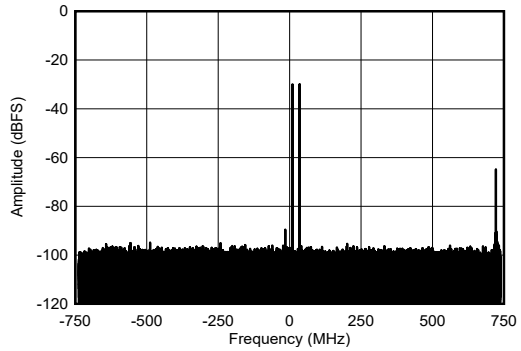
9.61GHz 和 9.635GHz，单频幅度为 -7dBFS

图 4-470. 9.61GHz 条件下 RX 双音输出 FFT



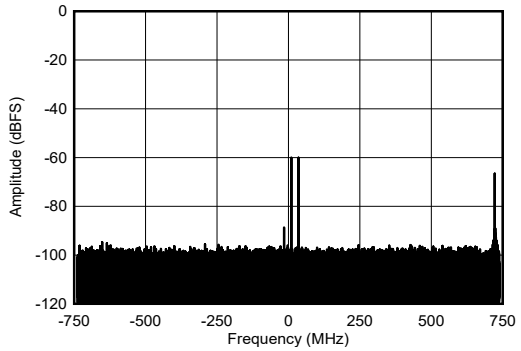
9.61GHz 和 9.635GHz，单频幅度为 -13dBFS

图 4-471. 9.61GHz 条件下 RX 双音输出 FFT



9.61GHz 和 9.635GHz，单频幅度为 -30dBFS

图 4-472. 9.61GHz 条件下 RX 双音输出 FFT



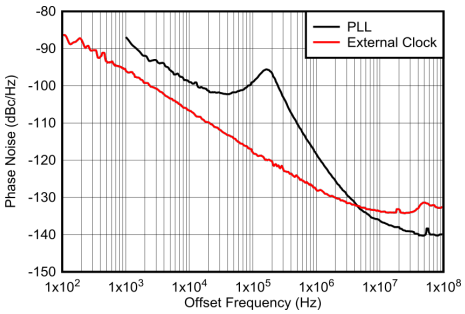
9.61GHz 和 9.635GHz，单频幅度为 -60dBFS

图 4-473. 9.61GHz 条件下 RX 双音输出 FFT

Copyright © 2025 Texas Instruments Incorporated

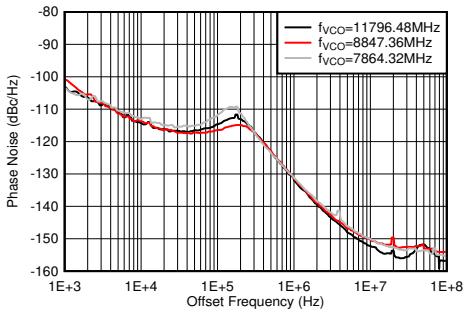
4.12.15 PLL 和时钟典型特性

T_A = +25°C 时的典型值，使用标称电源。除非另有说明，否则 f_{REF} = 491.52MHz，在 TX 输出端测量的相位噪声



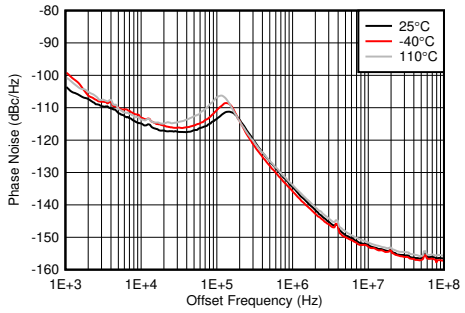
在 TX 输出端测量，通过 20 x log10 (12GHz/F_{OUT}) 标准化为 12GHz

图 4-474. 12GHz 条件下 PLL 和外部时钟的相位噪声与偏移频率间的关系



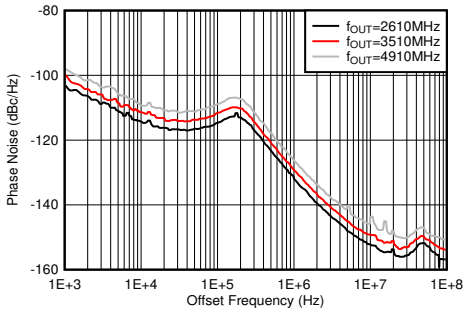
PLL 启用，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-475. f_{OUT} = 2610MHz 时相位噪声与偏移频率和 f_{VCO} 间的关系



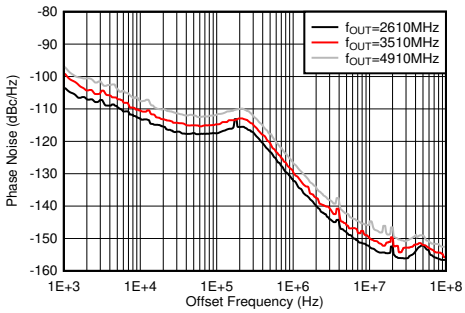
PLL 启用，f_{VCO} = 11796.48MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-476. f_{OUT} = 1910MHz 时 12GHz VCO 相位噪声与偏移频率和温度间的关系



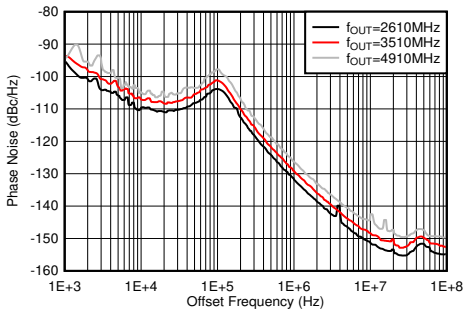
PLL 启用，f_{VCO} = 11796.48MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-477. 25°C 条件下 12GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系



PLL 启用，f_{VCO} = 11796.48MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

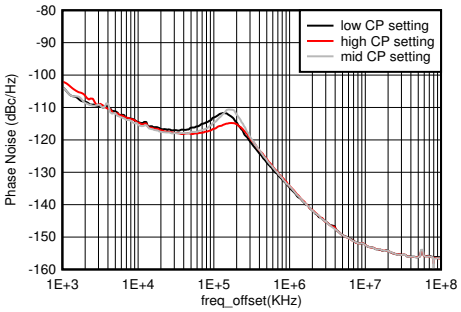
图 4-478. -40°C 条件下 12GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系



PLL 启用，f_{VCO} = 11796.48MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

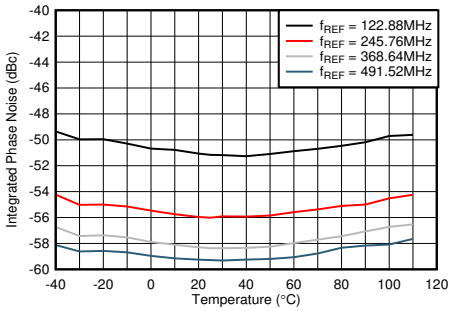
图 4-479. 110°C 条件下 12GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系

Copyright © 2025 Texas Instruments Incorporated



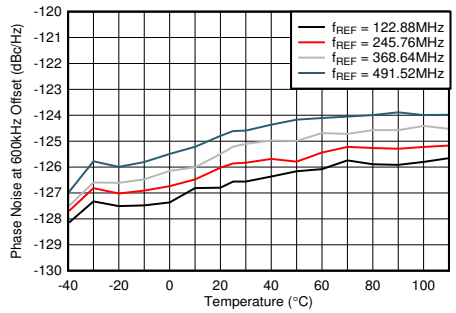
PLL 启用，f_{VCO} = 11796.48MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-480. f_{OUT} = 2.6GHz 时 12GHz VCO 相位噪声与偏移频率和 CP 设置间的关系



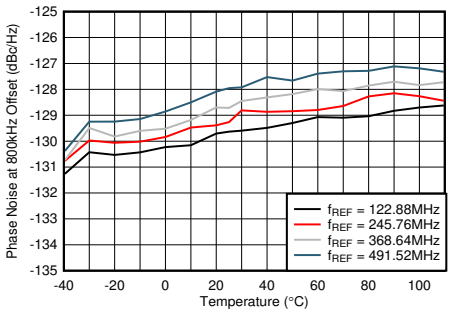
PLL 启用，f_{VCO} = 11796.48MHz，1kHz 至 100MHz，单侧集成带宽，在 TX 输出端测量

图 4-481. f_{OUT} = 2.6GHz 时 12GHz VCO 积分相位噪声与温度和 f_{REF} 间的关系



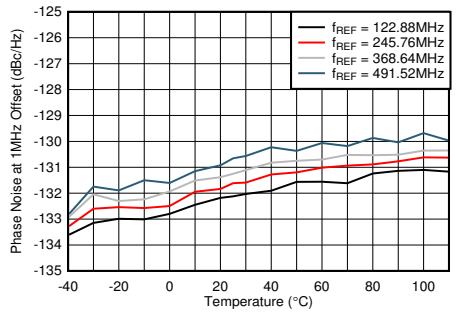
PLL 启用，f_{VCO} = 11796.48MHz，在 TX 输出端测量

图 4-482. f_{OUT} = 2.6GHz 时 12GHz VCO 相位噪声（600kHz 偏移条件下）与温度和 f_{REF} 间的关系



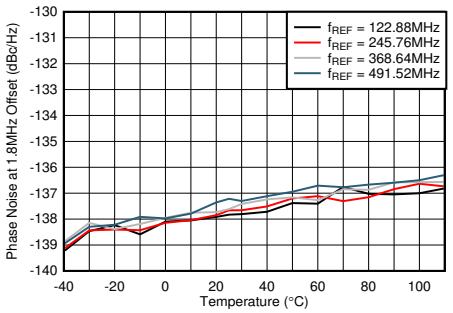
A. PLL 启用，f_{VCO} = 11796.48MHz，在 TX 输出端测量

图 4-483. f_{OUT} = 2.6GHz 时 12GHz VCO 相位噪声（800kHz 偏移条件下）与温度和 f_{REF} 间的关系



PLL 启用，f_{VCO} = 11796.48MHz，在 TX 输出端测量

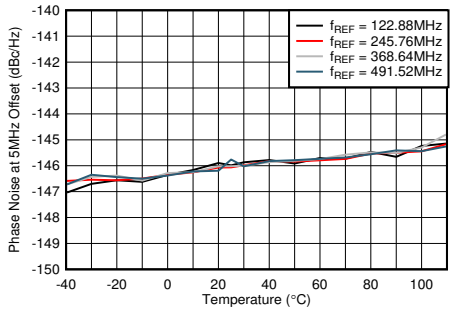
图 4-484. f_{OUT} = 2.6GHz 时 12GHz VCO 相位噪声（1MHz 偏移条件下）与温度和 f_{REF} 间的关系



PLL 启用，f_{VCO} = 11796.48MHz，在 TX 输出端测量

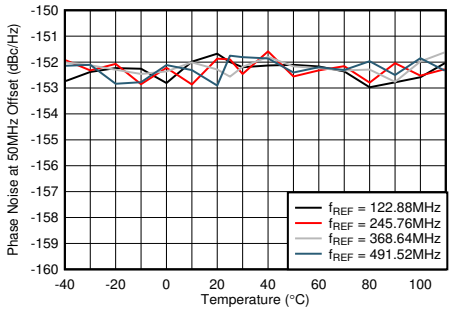
图 4-485. f_{OUT} = 2.6GHz 时 12GHz VCO 相位噪声（1.8MHz 偏移条件下）与温度和 f_{REF} 间的关系

Copyright © 2025 Texas Instruments Incorporated



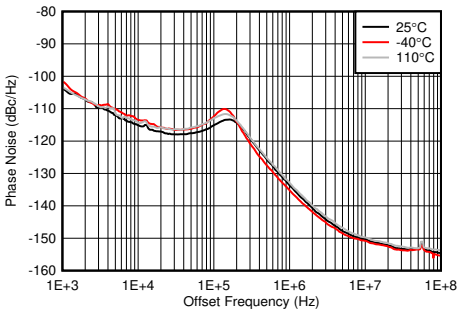
PLL 启用，f_{VCO} = 11796.48MHz，在 TX 输出端测量

图 4-486. f_{OUT} = 2.6GHz 时 12GHz VCO 相位噪声（5MHz 偏移条件下）与温度和 f_{REF} 间的关系



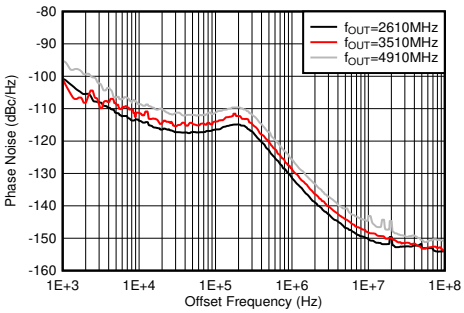
PLL 启用，f_{VCO} = 11796.48MHz，在 TX 输出端测量

图 4-487. f_{OUT} = 2.6GHz 时 12GHz VCO 相位噪声（50MHz 偏移条件下）与温度和 f_{REF} 间的关系



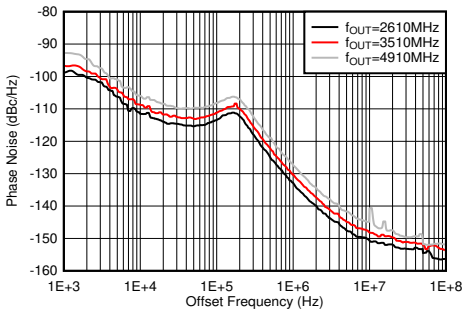
PLL 启用，f_{VCO} = 9830.4MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-488. f_{OUT} = 1910MHz 时 10GHz VCO 相位噪声与偏移频率和温度间的关系



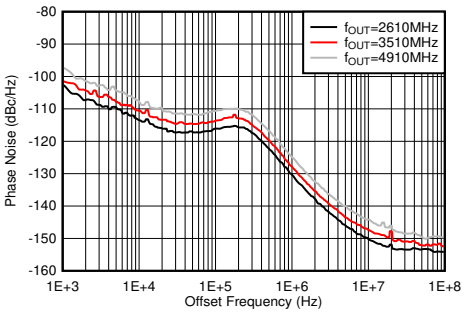
PLL 启用，f_{VCO} = 9830.4MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-489. 25°C 条件下的 10GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系



PLL 启用，f_{VCO} = 9830.4MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

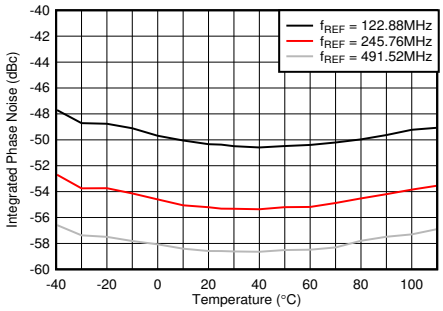
图 4-490. -40°C 条件下 10GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系



PLL 启用，f_{VCO} = 9830.4MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

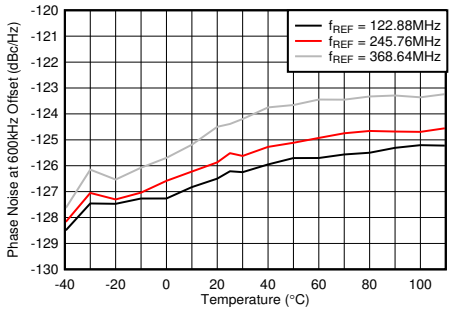
图 4-491. 110°C 条件下 10GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系

Copyright © 2025 Texas Instruments Incorporated



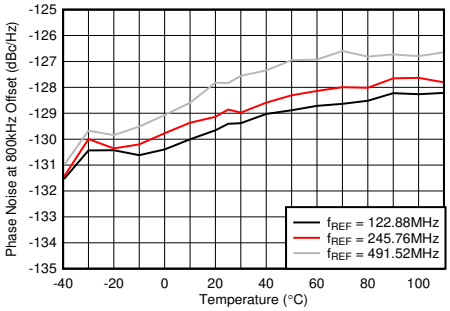
PLL 启用，f_{VCO} = 9830.4MHz，1kHz 至 100MHz，单侧集成带宽，在 TX 输出端测量

图 4-492. f_{OUT} = 2.6GHz 时 10GHz VCO 积分相位噪声与温度和 f_{REF} 间的关系



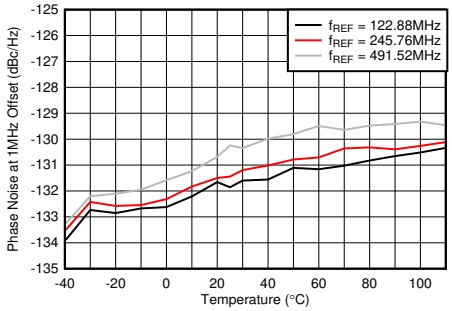
PLL 启用，f_{VCO} = 9830.4MHz，在 TX 输出端测量

图 4-493. f_{OUT} = 2.6GHz 时 10GHz VCO 相位噪声（600kHz 条件下）与温度和 f_{REF} 间的关系



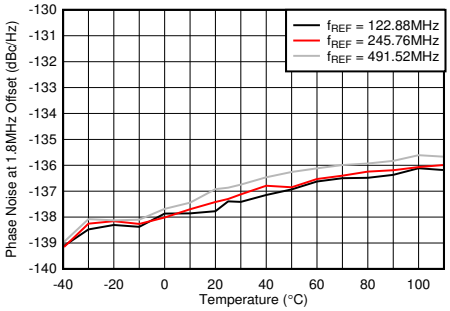
PLL 启用，f_{VCO} = 9830.4MHz，在 TX 输出端测量

图 4-494. f_{OUT} = 2.6GHz 时 10GHz VCO 相位噪声（800kHz 条件下）与温度和 f_{REF} 间的关系



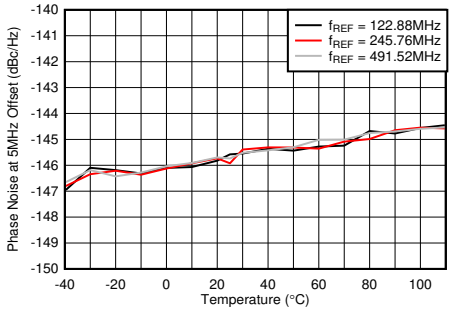
PLL 启用，f_{VCO} = 9830.4MHz，在 TX 输出端测量

图 4-495. f_{OUT} = 2.6GHz 时 10GHz VCO 相位噪声（1MHz 条件下）与温度和 f_{REF} 间的关系



PLL 启用，f_{VCO} = 9830.4MHz，在 TX 输出端测量

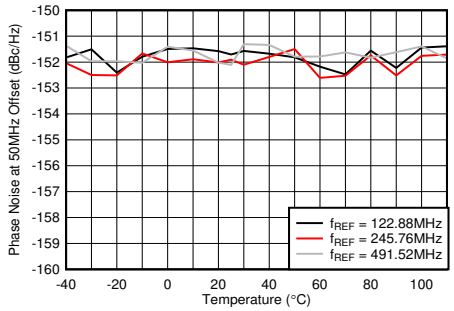
图 4-496. f_{OUT} = 2.6GHz 时 10GHz VCO 相位噪声（1.8MHz 条件下）与温度和 f_{REF} 间的关系



PLL 启用，f_{VCO} = 9830.4MHz，在 TX 输出端测量

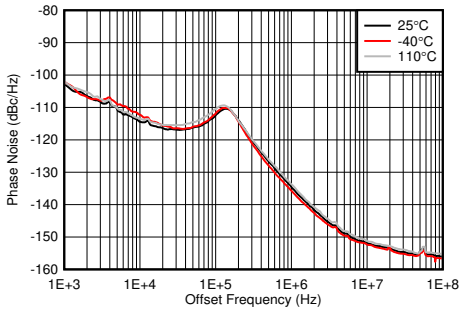
图 4-497. f_{OUT} = 2.6GHz 时 10GHz VCO 相位噪声（5MHz 条件下）与温度和 f_{REF} 间的关系

Copyright © 2025 Texas Instruments Incorporated



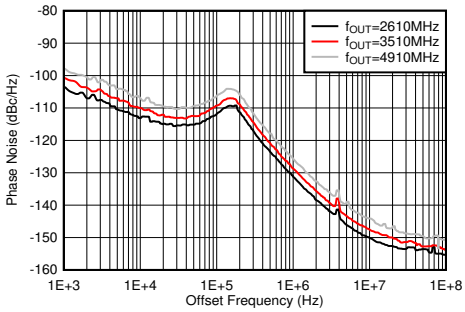
PLL 启用，f_{VCO} = 9830.4MHz，在 TX 输出端测量

图 4-498. f_{OUT} = 2.6GHz 时 10GHz VCO 相位噪声（50MHz 条件下）与温度和 f_{REF} 间的关系



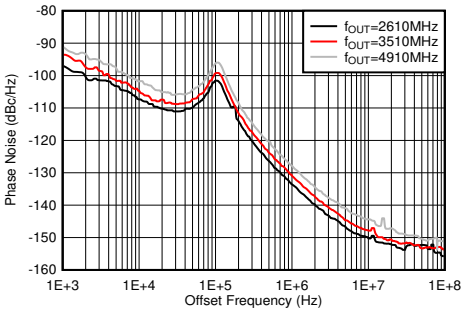
PLL 启用，f_{VCO} = 8847.36MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-499. f_{OUT} = 1910MHz 时 9GHz VCO 相位噪声与偏移频率和温度间的关系



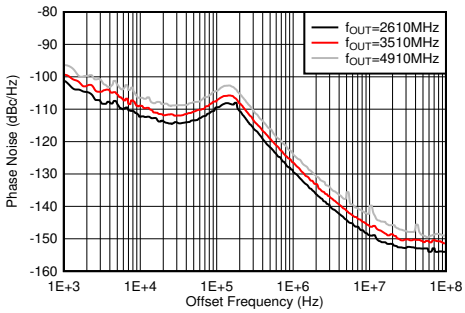
PLL 启用，f_{VCO} = 8847.36MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-500. 25°C 条件下 9GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系



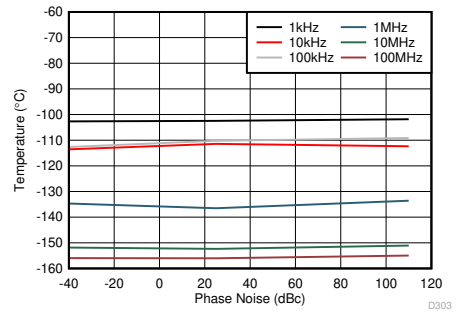
PLL 启用，f_{VCO} = 8847.36MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-501. -40°C 条件下 9GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系



PLL 启用，f_{VCO} = 8847.36MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

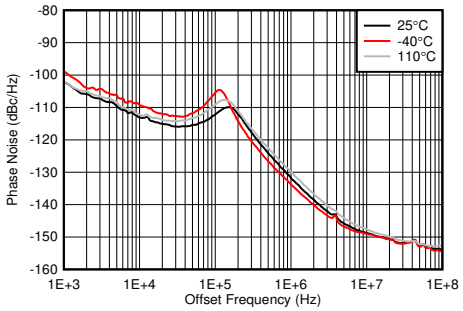
图 4-502. 110°C 条件下 9GHz VCO 相位噪声与偏移频率和 f_{OUT} 间的关系



PLL 启用，f_{VCO} = 8847.36MHz，f_{REF} = 491.52MSPS，最小 LPF 带宽，在 TX 输出端测量

图 4-503. f_{OUT} = 2.6GHz 时 9GHz VCO 相位噪声与温度和偏移频率间的关系

Copyright © 2025 Texas Instruments Incorporated



PLL 启用，f_{VCO} = 7864.32MHz，f_{REF} = 491.52MSPS，在 TX 输出端测量

图 4-504. f_{OUT} = 1910MHz 时 8GHz VCO 相位噪声与偏移频率和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5 器件和文档支持

5.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

5.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

5.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

5.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

5.5 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

6 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from JULY 21, 2023 to MAY 1, 2025 (from Revision * (July 2023) to Revision A (May 2025))	Page
• RX 输入最大功率已从射频 ADC 电气特性移至绝对最大额定值	4

7 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AFE7955IABJ	Active	Production	FCBGA (ABJ) | 400	90 | JEDEC TRAY (5+1)	Yes	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE7955I
AFE7955IALK	Active	Production	FCBGA (ALK) | 400	90 | JEDEC TRAY (5+1)	No	SNPB	Level-3-220C-168 HR	-40 to 85	AFE7955 SNPB

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

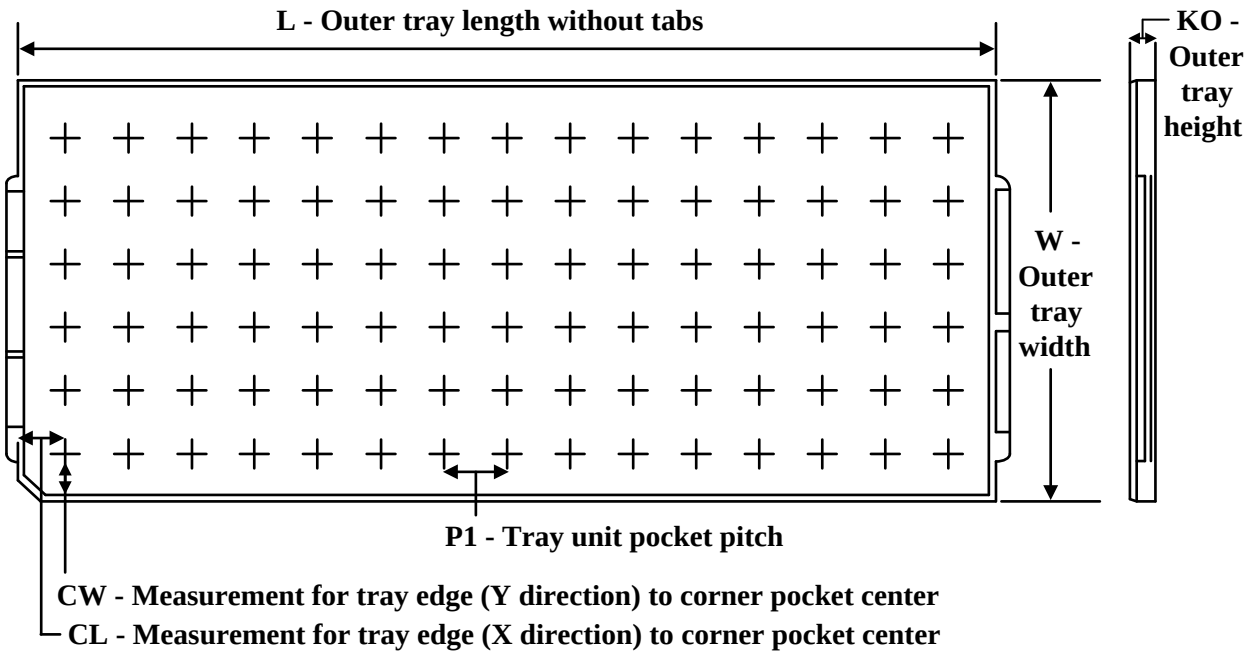
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TRAY



Chamfer on Tray corner indicates Pin 1 orientation of packed units.

*All dimensions are nominal

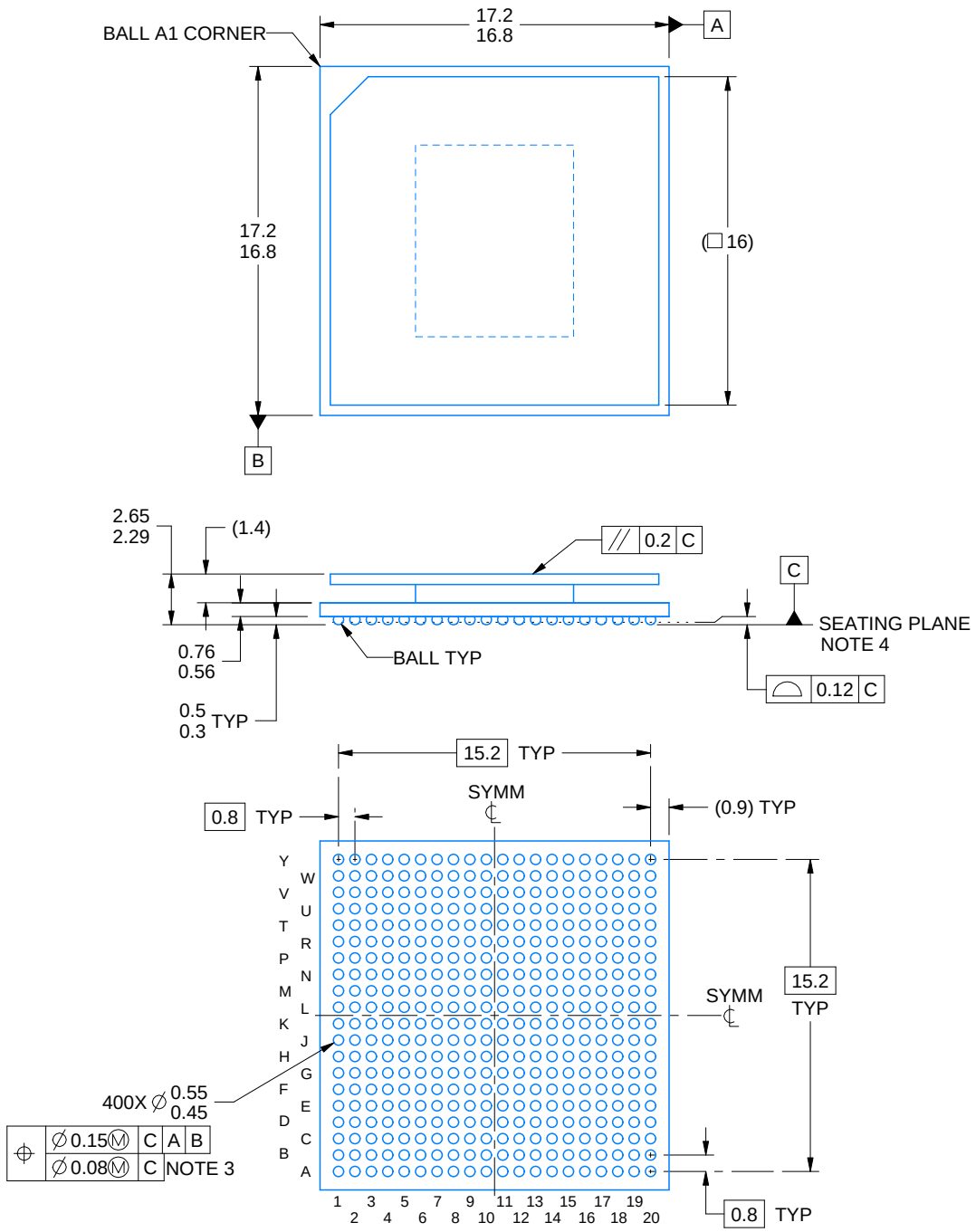
Device	Package Name	Package Type	Pins	SPQ	Unit array matrix	Max temperature (°C)	L (mm)	W (mm)	K0 (µm)	P1 (mm)	CL (mm)	CW (mm)
AFE7955IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7955IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7955IALK	ALK	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7955IALK	ALK	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2

PACKAGE OUTLINE

ABJ0400A

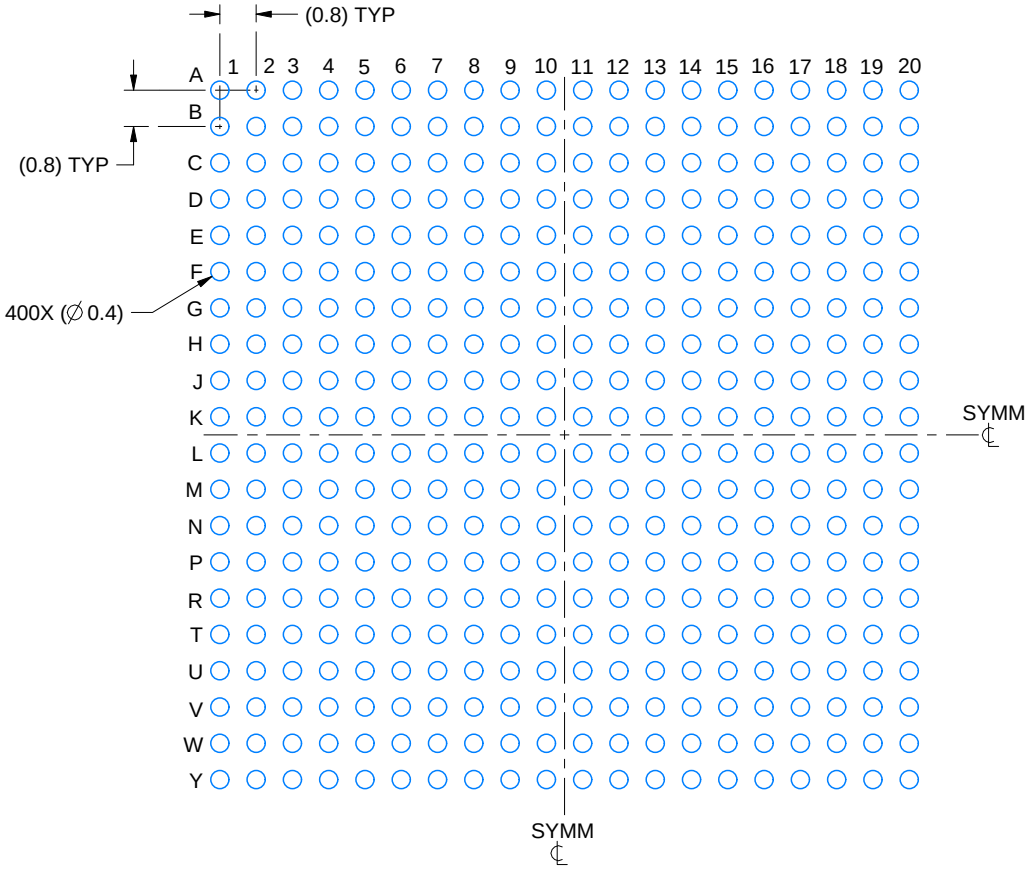
FCBGA - 2.65 mm max height

BALL GRID ARRAY

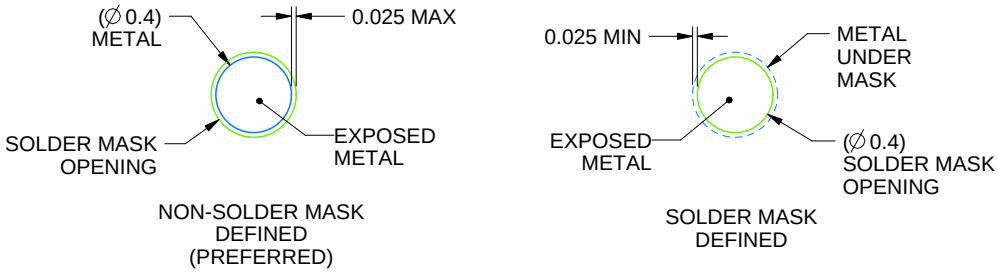


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Dimension is measured at the maximum solder ball diameter, parallel to primary datum C.
4. Primary datum C and seating plane are defined by the spherical crowns of the solder balls.
5. The lids are electrically floating (e.g. not tied to GND).



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X

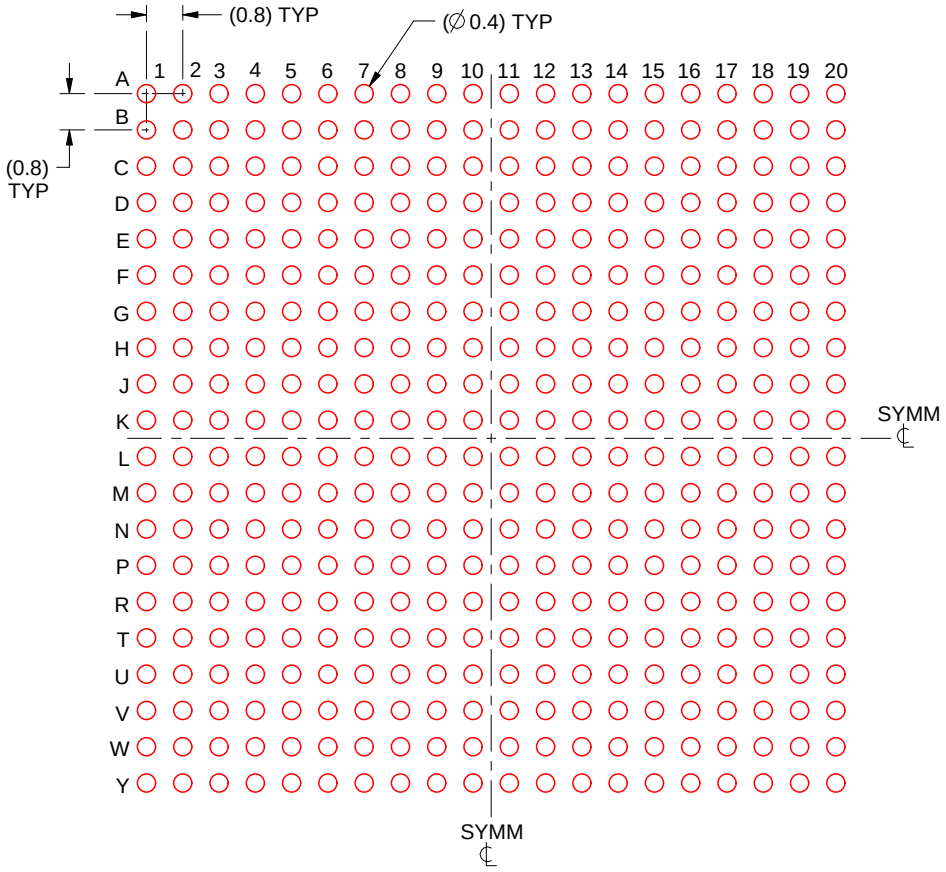


SOLDER MASK DETAILS
NOT TO SCALE

4221311/D 03/2023

NOTES: (continued)

6. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SPRU811 (www.ti.com/lit/spru811).



SOLDER PASTE EXAMPLE
BASED ON 0.15 mm THICK STENCIL
SCALE:6X

4221311/D 03/2023

NOTES: (continued)

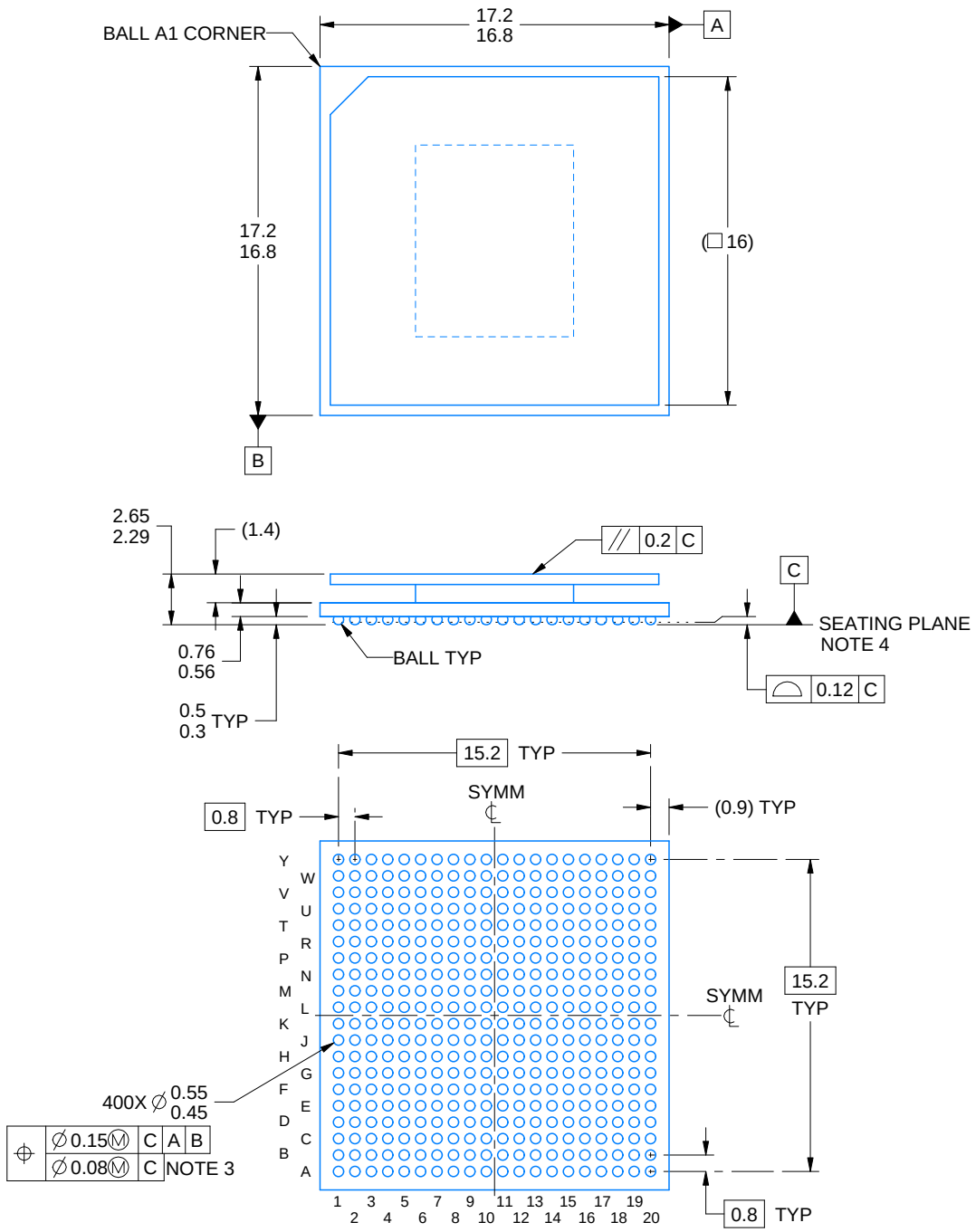
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

ALK0400A

PACKAGE OUTLINE

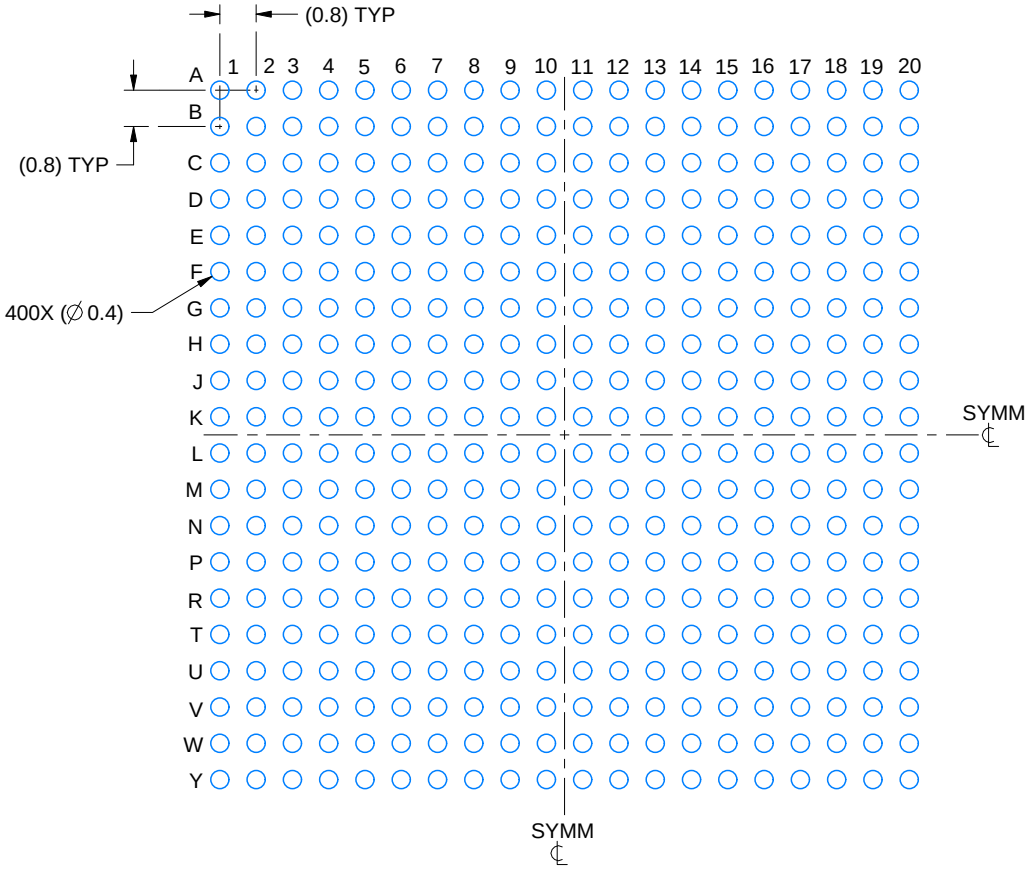
FCBGA - 2.65 mm max height

BALL GRID ARRAY

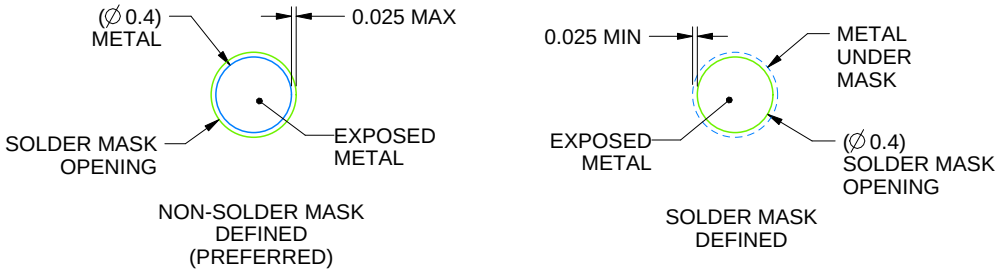


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Dimension is measured at the maximum solder ball diameter, parallel to primary datum C.
4. Primary datum C and seating plane are defined by the spherical crowns of the solder balls.
5. Pb-Free die bump and SnPb solder ball.
6. The lids are electrically floating (e.g. not tied to GND).



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X

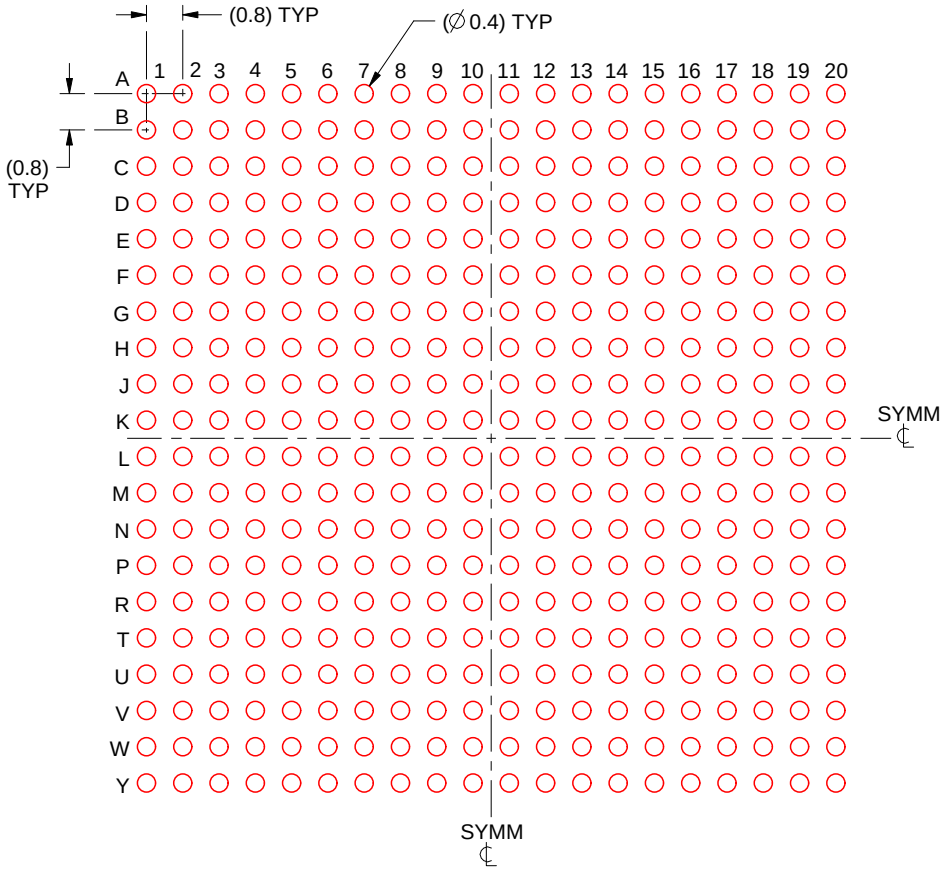


SOLDER MASK DETAILS
NOT TO SCALE

4225930/C 03/2023

NOTES: (continued)

7. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SPRU811 (www.ti.com/lit/spru811).



SOLDER PASTE EXAMPLE
BASED ON 0.15 mm THICK STENCIL
SCALE:6X

4225930/C 03/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月