ADC810-Q1 具有 I²C 接口的汽车级 12 位 8 通道 3.3kSPS SAR ADC 和 10 通道 I/O 扩展器

1 特性

- 组合式串行 ADC + IO 扩展器
  - 可定制 ADC 或数字 I/O 引脚功能
- 宽电源电压范围：1.62V 至 3.6V
- I²C 至并行端口扩展器
- ADC 分辨率：12 位
- 可编程数据速率：
  128SPS 至 3.3kSPS
- 可配置内部电压基准
- 内部振荡器
- I²C 接口：两个引脚可选地址
  - 5V 耐压
- 多达 10 个数字 I/O
- 400kHz 快速 I2C 总线
- 内部上电复位
- ESD 人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准和充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101
- 工作温度范围：
  -40°C 至 +125°C

2 应用

- 不具有处理功能的摄像头模块
- 汽车中心信息显示屏
- 汽车仪表组显示屏
- 通用电压和电流监测

3 说明

ADC810-Q1 是一款 I/O 扩展器器件，包含一个 12 位、与 I²C 兼容的模数转换器 (ADC)，并提供采用 SOT-16 封装的 8 位通用并行输入/输出。ADC810-Q1 包含一个内部电压基准和一个振荡器。ADC810-Q1 还包含一个可编程内部电压基准和一个数字比较器。除了这些特性，这些器件还具有宽工作电源电压范围，因而非常适用于功率受限型和空间受限型传感器测量应用。

该器件可在数据速率高达每秒 3300 次采样 (SPS) 的情况下执行转换。VREF 提供的值为 1.4V、2.5V 和 VDD。ADC810-Q1 具有一个输入多路复用器 (MUX)，可实现八路单端输入测量。AC810 中的数字比较器可进行欠压和过压检测。

ADC810-Q1 可在连续转换模式下工作，也可在单次模式下工作。数据通过兼容 I²C 的串行接口进行传输。

封装信息

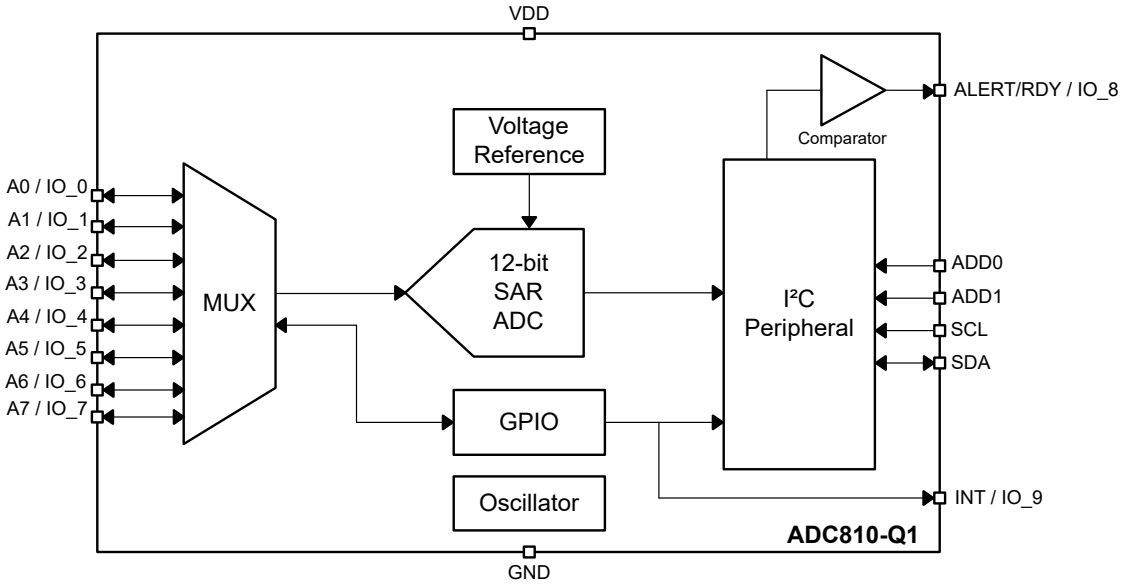
器件型号	封装(1)	封装尺寸(2)
ADC810-Q1	DYY（SOT，16）	4.2mm × 3.26mm

(1) 如需更多信息，请参阅*机械、封装和可订购信息*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

器件信息

器件型号	输入通道 /IO 数	特性
ADC810QDYYRQ1	8 A / 10 IO	VREF、比较器、IO 控制

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



简化版方框图

Copyright © 2026 Texas Instruments Incorporated

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....5
5.1 绝对最大额定值.....5
5.2 ESD 等级.....5
5.3 建议运行条件.....5
5.4 热性能信息.....6
5.5 **POR**.....6
5.6 时序特性.....6
5.7 模拟/数字 IO.....6
5.8 ADC.....7
5.9 VREF.....8
5.10 I2C.....8
6 详细说明.....10
6.1 概述.....10
6.2 功能方框图.....10
6.3 特性说明.....11
6.4 器件功能模式.....16
6.5 编程.....17
7 寄存器映射.....22
8 应用和实施.....29
8.1 典型应用.....29
9 器件和文档支持.....33
9.1 器件命名规则.....33
9.2 文档支持.....33
9.3 支持资源.....33
9.4 商标.....33
9.5 静电放电警告.....33
9.6 术语表.....33
10 修订历史记录.....33
11 机械、封装和可订购信息.....34

4 引脚配置和功能

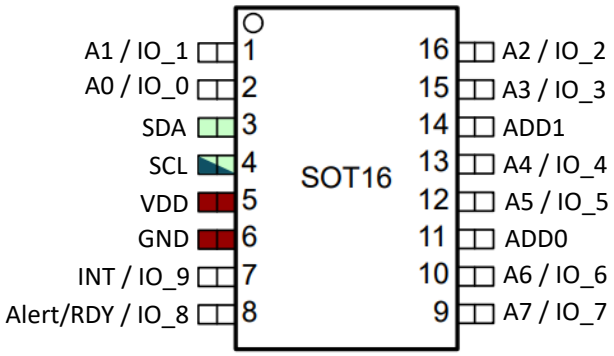


图 4-1. SOT 封装，16 引脚（顶视图）

表 4-1. 引脚功能：SOT 封装

引脚		类型	说明
名称	ADC810-Q1		
A1/IO_1	1	模拟输入/数字 I/O	模拟输入 1/数字 I/O 1
A0/IO_0	2	模拟输入/数字 I/O	模拟输入 0/数字 I/O 0
SDA	3	数字 I/O	串行数据输入和输出。使用上拉电阻器连接到 VDD。
SCL	4	数字输入	串行时钟输入。使用上拉电阻器连接到 VDD。
VDD	5	模拟	电源。将一个 10 µ F 电源电容器和一个 0.1 µ F 电源去耦电容器连接到 GND。
GND	6	模拟	接地
INT/IO_9	7	数字输出/数字 I/O	中断输出/数字 I/O 9 开漏输出。使用上拉电阻器连接到 VDD。
ALERT/RDY/ IO_8	8	数字输出/数字 I/O	比较器输出或转换就绪/数字 I/O 8 开漏输出。使用上拉电阻器连接到 VDD。
A7/IO_7	9	模拟输入/数字 I/O	模拟输入 7/数字 I/O 7

Copyright © 2026 Texas Instruments Incorporated

表 4-1. 引脚功能：SOT 封装（续）

引脚		类型	说明
名称	ADC810-Q1		
A6/IO_6	10	模拟输入/数字 I/O	模拟输入 6/数字 I/O 6
ADD0	11	数字输入	I^2C 目标地址选择 0
A5/IO_5	12	模拟输入/数字 I/O	模拟输入 5/数字 I/O 5
A4/IO_4	13	模拟输入/数字 I/O	模拟输入 4/数字 I/O 4
ADD1	14	数字输入	I^2C 目标地址选择 1
A3/IO_3	15	模拟输入/数字 I/O	模拟输入 3/数字 I/O 3
A2/IO_2	16	模拟输入/数字 I/O	模拟输入 2/数字 I/O 2

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
VDD	电源电压	在 VDD 引脚处	-0.3	4.1	V
V_I	输入电压	施加到 5V 耐压的 I2C 开漏引脚	-0.3	5.5	V
V_I	输入电压	施加到任何常见容限引脚	-0.3	V_{DD} + 0.3（最大值为 4.1）	V
I_{VDD}	VDD 引脚的电流	流入 VDD 引脚的电流（拉电流），-40 ℃ ≤ T_a ≤ 85 ℃		80	mA
I_{VSS}	VSS 引脚的电流	流出 VSS 引脚的电流（灌电流），-40 ℃ ≤ T_a ≤ 85 ℃		80	mA
I_{VDD}	VDD 引脚的电流	流入 VDD 引脚的电流（拉电流），-40 ℃ ≤ T_a ≤ 125 ℃		48	mA
I_{VSS}	VSS 引脚的电流	流出 VSS 引脚的电流（灌电流），-40 ℃ ≤ T_a ≤ 125 ℃		48	mA
I_{IO}	SDIO 引脚的电流	SDIO 引脚灌入或拉出的电流		6	mA
I_{IO}	I2CIO 引脚的电流	I2CIO 引脚灌入的电流		20	mA
I_D	受支持的二极管电流	任一器件引脚（除 A3/IO_3 外）上的二极管电流		±2 (2)	mA
T_{stg}		贮存温度	-40	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，该器件可能不会完全正常运行，这可能影响其可靠性、功能和性能并缩短其寿命。

(2) 开漏 IO I2C_SDA 和 I2C_SCL 没有高侧钳位，而 A3/IO_3 有用于测试目的的内部连接，这些引脚上不允许注入电流。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准，所有引脚(1)	±2000	V
$V_{(ESD)}$	静电放电	充电设备模型 (CDM)，符合 AEC Q100-011，所有引脚	±500	V
$V_{(ESD)}$	静电放电	充电器件模型 (CDM)，符合 AEC-Q100-011，转角引脚	±750	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
VDD	电源电压	1.62		3.6	V
IDD	工作电流 — 25 °C		1.2		mA
	工作电流 — 125 °C		1.6	4	
C_{VDD}	VDD 和 VSS 之间放置的电容器(1)		10		µF
T_A	环境温度	-40		125	°C
T_J	最大结温			130	°C

(1) 在 VDD/VSS 之间连接 C_{VDD}，尽可能靠近器件引脚。C_{VDD} 需要一个至少具有该额定值和 ±20% 或更高容差的低 ESR 电容器。

Copyright © 2026 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		封装	值	单位
$R_{\theta JA}$	结至环境热阻	SOT-16 (DYY)	117.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		54.5	°C/W
$R_{\theta JB}$	结至电路板热阻		54.6	°C/W
Ψ_{JT}	结至顶部特征参数		3.0	°C/W
Ψ_{JB}	结至电路板特征参数		54.5	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

5.5 POR

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
dVDD/dt	VDD（电源电压）压摆率	上升			0.1	V/us
		下降			0.01	
V_{POR}	上电复位电压电平	冷启动，上升(1)	1.48	1.54	1.615	V
$V_{HYS,POR}$	POR 复位迟滞			34	41	mV

(1) |dVDD/dt| ≤ 3V/s

5.6 时序特性

VDD=3.3V，T_a=25℃（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
启动时序						
$t_{START,RESET}$	器件从复位/上电开始的冷启动时间 (1)			780		us

(1) 启动时间是从 VDD 超过 VBOR0+（冷启动）到执行用户程序的第一条指令所需的时间。

5.7 模拟/数字 IO

5.7.1 电气特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
V_{IH}	高电平输入电压	I2CIO(1)	VDD≥1.62V	0.7*VDD		5.5	V
		I2CIO(1)	VDD≥2.7V	2		5.5	V
		除 I2CIO 以外的所有 I/O	VDD≥1.62V	0.7*VDD		VDD+0.3	V
V_{IL}	低电平输入电压	I2CIO	VDD≥1.62V	-0.3		0.3*VDD	V
		I2CIO	VDD≥2.7V	-0.3		0.8	V
		除 I2CIO 以外的所有 I/O	VDD≥1.62V	-0.3		0.3*VDD	V
V_{HYS}	迟滞	I2CIO		0.05*VDD			V
		除 I2CIO 以外的所有 I/O		0.1*VDD			V
I_{lkg}	高阻态漏电流	SDIO(2) (3)	VDD = 3V			50	nA
C_I	输入电容		VDD = 3.3V		5		pF

Copyright © 2026 Texas Instruments Incorporated

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	SDIO	VDD ≥ 2.7V，$\|I_{IO}\|_{,max}$=6mA	VDD-0.5			V
V_{OH}	高电平输出电压	SDIO	VDD ≥ 1.71V，$\|I_{IO}\|_{,max}$ = 2mA	VDD-0.4			V
V_{OL}	低电平输出电压	SDIO	VDD≥2.7V，$\|I_{IO}\|_{,max}$=6mA VDD≥1.71V，$\|I_{IO}\|_{,max}$=2mA			0.4	V
V_{OL}	低电平输出电压	I2CIO	VDD ≥ 2.7V，$I_{OL,max}$ = 8mA VDD ≥ 1.71V，$I_{OL,max}$ = 4mA			0.5	V

(1) I/O 类型：I2CIO = I2C 5V 耐压开漏，SDIO = 标准驱动（包含 ADD 引脚）
(2) 除非另有说明，否则漏电流是在将 VSS 或 VDD 施加到相应引脚的情况下测量的。
(3) 模拟/数字引脚的漏电流单独测量。为输入选择端口引脚，且上拉/下拉电阻器被禁用。

5.7.2 开关特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
f_{max}	端口输出频率	I2CIO	VDD ≥ 1.71V，FM，CL= 20pF - 100pF			400	kHz
t_r，t_f	输出上升/下降时间	除 I2CIO 以外的所有输出端口	VDD ≥ 1.71V			1/(0.3*24MHz)	s
t_f	输出下降时间	I2CIO	VDD ≥ 1.71V，FM，CL= 20pF-100pF	20*VDD/5.5		120	ns

5.8 ADC

5.8.1 电气特性

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有精度参数均使用 12 位分辨率模式测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$Vin_{(ADC)}$	模拟输入电压范围(1)	适用于所有 ADC 模拟输入引脚	0		VDD	V
V_{R+}	ADC 正基准电压	来自 VDD 的 V_{R+}		VDD		V
		来自内部基准的 V_{R+} (VREF)		VREF		V
V_{R-}	ADC 负基准电压			0		V
Fs	ADC 采样频率	VDD 基准	.128		3.3	ksps
		内部基准（1.4V 和 2.5V）	.128		3.3	ksps
$C_{S/H}$	ADC 采样保持电容			0.22		pF
Rin	ADC 开关电阻			25		kΩ
ENOB	有效位数	VDD 基准 (2)	9.3	10.4		位
		内部基准，V_{R+} = VREF = 2.5V	9.4	9.8		位
SNR	信噪比	VDD 基准 (2)		64		dB
		内部基准，V_{R+} = VREF = 2.5V		61		dB
$PSRR_{DC}$	电源抑制比（直流）	VDD = $VDD_{(min)}$ 至 $VDD_{(max)}$ 内部基准，V_{R+} = VREF = 2.5V		61		dB

(1) 模拟输入电压范围必须位于所选的 ADC 基准电压范围 V_{R+} 至 V_{R-} 内，才能获得有效的转换结果。
(2) VDD 基准规格都是在 V_{R+} = VDD = 3.3V 且 V_{R-} = VSS = 0V 的条件下测得

Copyright © 2026 Texas Instruments Incorporated

5.8.2 线性参数

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有线性参数均使用 12 位分辨率模式测得（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
E_I	积分线性误差 (INL)	VDD 基准，12 位 (2)	-4.0		+4.0	LSB
		内部基准，12 位，V_{R+} = VREF = 2.5V	-4.0		+4.0	LSB
E_D	微分线性误差 (DNL)	VDD 基准，12 位 (2)	-1.0		+4.0	LSB
		内部基准，12 位，V_{R+} = VREF = 2.5V	-1.0		+4.0	LSB
E_O	偏移误差	VDD 基准，12 位(2)	-3		3	mV
		内部基准，12 位，V_{R+} = VREF = 2.5V	-5		5	mV
E_G	增益误差	VDD 基准，12 位 (2)	-25		25	LSB
		内部基准，12 位，V_{R+} = VREF = 2.5V	-75		75	LSB

(1) 总体未调整误差 (TUE) 可以通过以下公式使用 E_I、E_O 和 E_G 来计算得出：$TUE = \sqrt{(E_I^2 + |E_O|^2 + E_G^2)}$
注意：您必须将所有误差转换为相同的单位，通常为 LSB，以上公式才能进行准确计算
(2) VDD 基准规格都是在 V_{R+} = VDD 且 V_{R-} = VSS = 0V 的条件下测得。

5.8.3 开关特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
t_{Sample_period}	输入的采样时间			125		µs

5.9 VREF

5.9.1 电气特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
TC_{VREF}	VREF 的温度系数	1.4V 或 2.5V	1.4V 或 2.5V			75	ppm/°C
TC_{drift}	长期 VREF 漂移	时间 = 1000 小时，1.4V 或 2.5V，T = 25℃	时间 = 1000 小时，1.4V 或 2.5V，T = 25℃			300	ppm

5.9.2 电压特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
VDD_{min}	VREF 运行所需的最小电源电压	Vref = 1.4 V	1.62			V
		Vref = 2.5 V	2.7			
VREF	电压基准输出电压	Vref = 1.4V	1.378	1.4	1.421	V
		Vref = 2.5V	2.462	2.5	2.541	

5.10 I2C

5.10.1 I2C 特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	快速模式		单位
			最小值	最大值	
f_{SCL}	SCL 时钟频率			400	kHz
$t_{HD,STA}$	保持时间（重复）启动		0.6		us

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	快速模式		单位
			最小值	最大值	
t_{LOW}	SCL 时钟的低电平周期		1.3		us
t_{HIGH}	SCL 时钟的高电平周期		0.6		us
$t_{SU,STA}$	一个针对重复启动的建立时间		0.6		us
$t_{HD，DAT}$	数据保持时间		0		ns
$t_{SU，DAT}$	数据设置时间		100		ns
$t_{SU，STO}$	停止的建立时间		0.6		us
t_{BUF}	停止与启动状态之间的总线空闲时间		1.3		us
$t_{VD;DAT}$	数据有效时间			0.9	us
$t_{VD;ACK}$	数据有效确认时间			0.9	us

Copyright © 2026 Texas Instruments Incorporated

6 详细说明

6.1 概述

ADC810-Q1 是一款 12 位 SAR 模数转换器 (ADC) 和 10 位 I/O 扩展器。该器件由一个具有内部电压基准的 SAR ADC 内核、一个时钟振荡器、一个可编程数字比较器、I/O 扩展器功能以及一个 I²C 接口组成。图 6-1 展示了 ADC810-Q1 的功能方框图。上电时，I/O 引脚（I/O 8 和 I/O 9 除外）将默认设为模拟引脚，并且 ADC 结果将采用二进制补码格式。

ADC810-Q1 提供两种可用的 ADC 转换模式：单次和连续转换。在单次模式下，ADC 根据请求对输入信号执行一次转换，并将转换值存储到内部转换寄存器中。在连续转换模式下，ADC 在上一次转换完成后立即自动开始输入信号的转换。连续转换速率等于通过编程设定的数据速率。数据可以随时读取，并且始终反映最近完成的转换。

ADC810-Q1 I/O 扩展器模块可通过 I/O 寄存器进行控制。其功能范围涵盖从输出控制到反转输入控制。当任何输入状态与其对应的输入端口寄存器状态不同时，开漏中断 (INT) 输出将被激活，并用于向系统控制器指示输入状态已更改。INT 可连接至微控制器的中断输入。通过在这条线路上发送一个中断信号，远程 I/O 可通知微控制器在其端口上是否存在输入数据，而无须通过 I2C 总线进行通信。

6.2 功能方框图

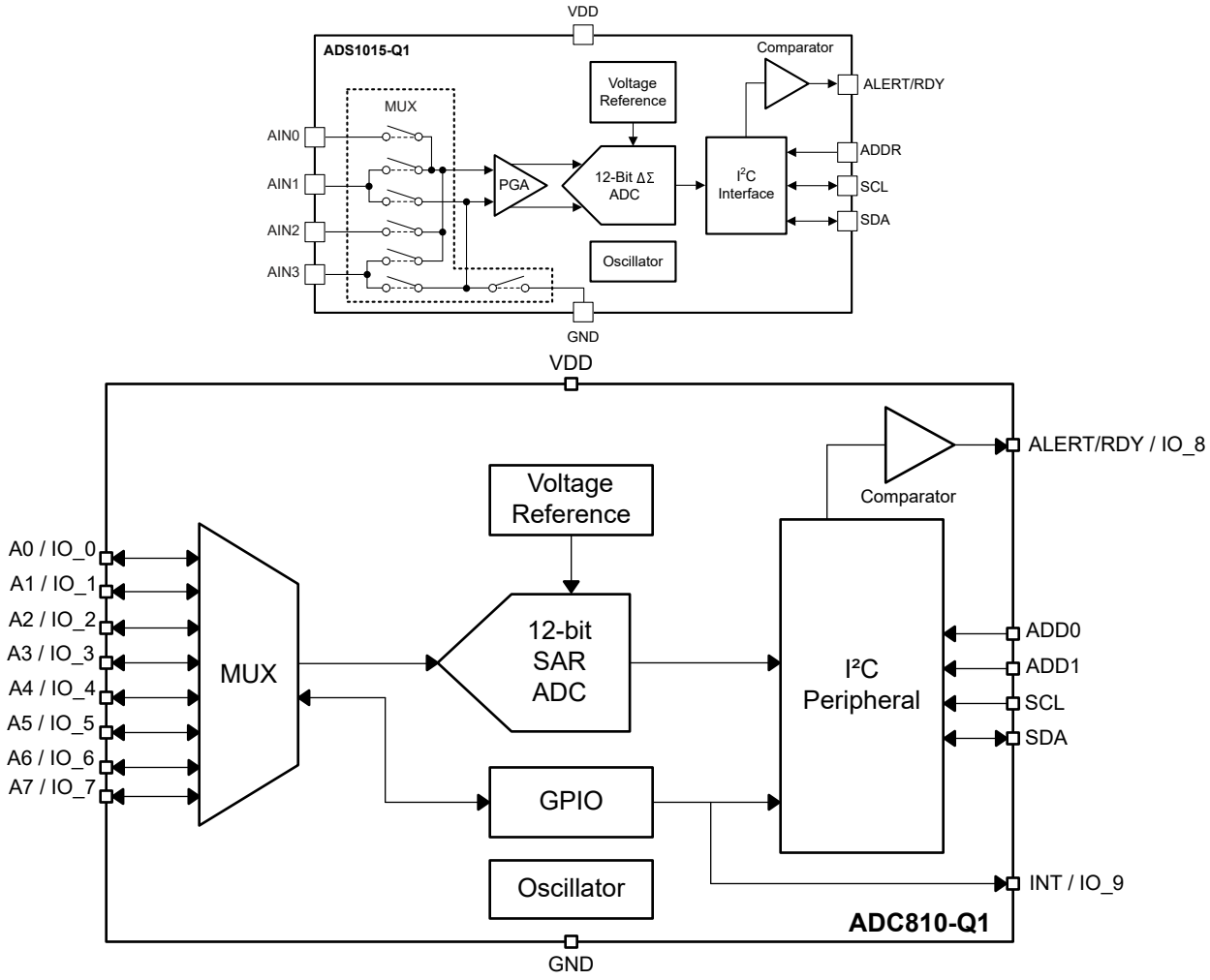


图 6-1. ADC810-Q1 方框图

Copyright © 2026 Texas Instruments Incorporated

6.3 特性说明

6.3.1 多路复用器

ADC810-Q1 包含一个输入多路复用器，可跟踪引脚是设置为模拟引脚还是数字引脚。引脚功能寄存器用于配置多路复用器寄存器。如果某个引脚要作为模拟引脚，则该引脚将连接到 ADC 并可用于分析模拟信号。可以通过 ADC 配置寄存器中的 MUX[2:0] 位配置所选通道。

Copyright © 2026 Texas Instruments Incorporated

如果设置为数字引脚，则该引脚将连接到 GPIO 模块。当 I/O 配置为输入时，该引脚将保持为高阻抗输入。连接到 VDD 和 GND 的静电放电 (ESD) 二极管可保护 ADC810-Q1 输入。对于 IO8 和 IO9，模拟模式不可用。相反，这些引脚被设置为各自的警报功能（分别为 ALERT/RDY 和 INT）。不过，这些引脚可以设置为数字引脚。

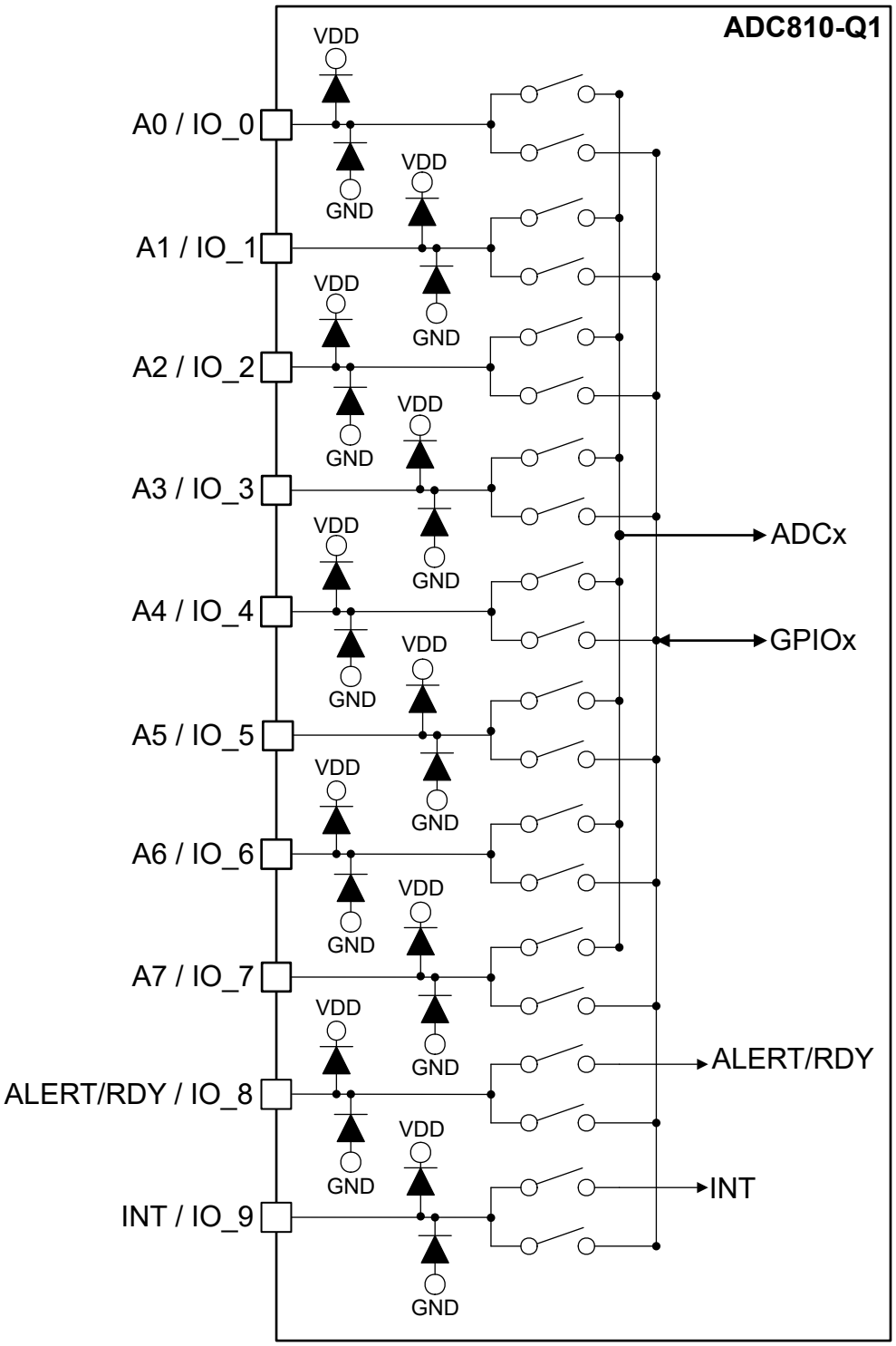


图 6-2. 输入多路复用器

Copyright © 2026 Texas Instruments Incorporated

6.3.2 电压基准

ADC810-Q1 具有集成的电压基准。这些器件无法使用外部基准。可以通过 ADC 配置寄存器内部的 VREF 位来配置 ADC810-Q1 内部电压基准。

6.3.3 振荡器

ADC810-Q1 具有一个以 24MHz 频率运行的集成振荡器。不能应用外部时钟来运行这些器件。内部振荡器会随着温度和时间的变化而漂移。输出数据速率与振荡器频率成正比。

6.3.4 输出数据速率和转换时间

ADC810-Q1 提供可编程输出数据速率。使用 ADC 配置寄存器中的 DR[2:0] 位选择 128SPS、250SPS、490SPS、920SPS、1600SPS、2400SPS 或 3300SPS 的输出数据速率。

ADC810-Q1 中的转换在单个周期内实现稳定；因此，转换时间等于 1/DR。

Copyright © 2026 Texas Instruments Incorporated

6.3.5 数字比较器

ADC810-Q1 具有一个可在 ALERT/RDY 引脚上发出警报的可编程数字比较器。ADC 配置寄存器中的 COMP_MODE 位将比较器配置为传统比较器或窗口比较器。在传统比较器模式下，当转换数据超过上限阈值寄存器 (High_thresh) 中设置的限值时，ALERT/RDY 引脚置为有效（默认低电平有效）。然后，仅当转换数据低于下限阈值寄存器 (Low_thresh) 中设置的限值时，比较器才会置为无效。在窗口比较器模式下，当转换数据超过 High_thresh 寄存器值或低于 Low_thresh 寄存器值时，ALERT/RDY 引脚置为有效。

在窗口比较器模式或传统比较器模式下，比较器可以配置为由 ADC 配置寄存器中的 COMP_LAT 位置为有效后锁存。即使输入信号未超出阈值寄存器的范围，该设置也会使置为有效保持不变。该锁存的置为有效只能通过读取 ADC 转换寄存器来清除。ALERT/RDY 引脚可通过 ADC 配置寄存器中的 COMP_POL 位配置为高电平有效或低电平有效。两种比较器模式的操作图如图 6-3 所示。

还可以将比较器配置为仅在设定的连续读取次数超过阈值寄存器（High_thresh 和 Low_thresh）中设置的阈值后才激活 ALERT/RDY 引脚。ADC 配置寄存器中的 COMP_QUE[1:0] 位将比较器配置为在激活 ALERT/RDY 引脚之前等待读取次数比阈值多一、二或四。COMP_QUE[1:0] 位还可以禁用比较器功能并将 ALERT/RDY 引脚置于高阻抗状态。

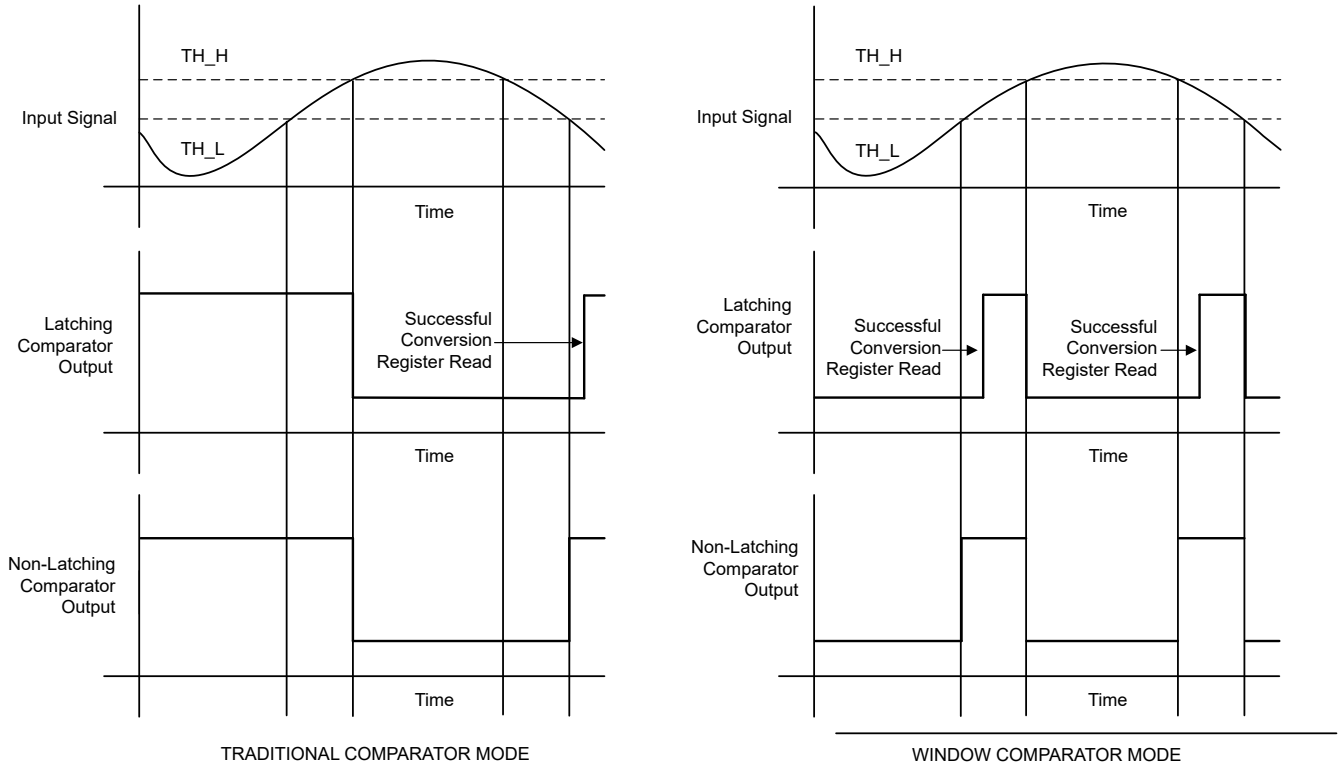


图 6-3. ALERT 引脚时序图

Copyright © 2026 Texas Instruments Incorporated

6.3.6 转换就绪引脚

ALERT/RDY 引脚也可以配置为转换就绪引脚。通过将 High_thresh 寄存器的最高有效位置为 1b，将 Low_thresh 寄存器的最高有效位置为 0b，可以使该引脚用作转换就绪引脚。COMP_POL 位继续按预期工作。通过将 COMP_QUE[1:0] 位置为 11b 以外的任何 2 位值，可以使 ALERT/RDY 引脚保持使能状态，并允许转换就绪信号出现在 ALERT/RDY 引脚输出端。COMP_MODE 和 COMP_LAT 位不再控制任何功能。当配置为转换就绪引脚时，ALERT/RDY 仍然需要上拉电阻器。在连续转换模式下，每次转换结束时，ADC810-Q1 在 ALERT/RDY 引脚上提供约 8μs 的转换就绪脉冲，如图 6-4 所示。在单次模式下，如果 COMP_POL 位设置为 0b，则 ALERT/RDY 引脚会在转换结束时被置为低电平。

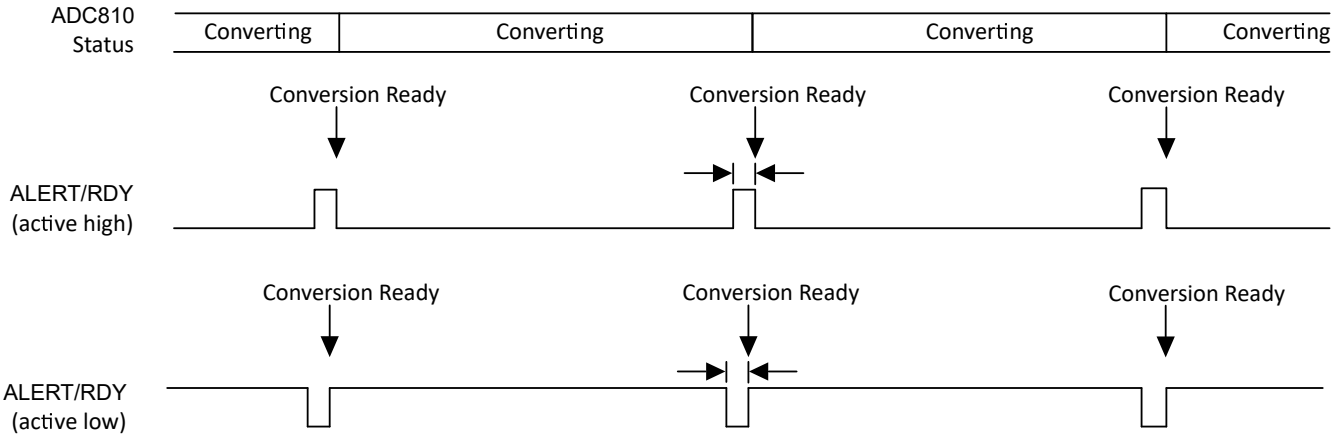


图 6-4. 连续转换模式下的转换就绪脉冲

6.3.7 中断输出 (INT)

在输入模式中，端口输入的任何上升沿或下降沿都会生成中断。当端口上的数据更改为原始设置或从生成中断的端口读取数据时，即可实现中断输出的复位。复位发生在读取模式下 SCL 信号上升沿之后的应答 (ACK) 或未应答 (NACK) 位。由于在 ACK 或 NACK 时钟脉冲期间发生的中断进行了复位，因此在该脉冲期间发生的中断可能会丢失（或非常短）。复位后，I/O 的每次变化（如果其设置为数字模式）都会被检测到并作为 INT 发送。对另一个器件进行读取或写入不会影响中断电路，并且配置为数字输出的引脚不会导致中断。将 I/O 从输出更改为输入时，如果引脚的状态与输入端口寄存器的内容不匹配，可能会导致伪中断。INT 输出具有开漏结构，需要上拉电阻器连接到 VCC，具体取决于应用。INT 应连接到需要中断信息的器件的电压源。

Copyright © 2026 Texas Instruments Incorporated

6.4 器件功能模式

6.4.1 复位和上电

ADC810-Q1 在上电时复位并将所有寄存器中的所有位均置为各自的默认值。ADC810-Q1 有一个内部看门狗计时器；如果器件停止超过 500ms，将会触发该计时器。看门狗复位将反映在器件状态寄存器 (0xEF) 中，并将寄存器复位为各自的默认值。

ADC810-Q1 对 I^2C 通用广播复位命令作出响应。当 ADC810-Q1 接收到通用广播复位命令 (06h) 时，就会像器件上电一样执行内部复位。

6.4.2 工作模式

ADC810-Q1 ADC 以两种模式之一运行：连续转换或单次。ADC 配置寄存器中的 MODE 位用于选择相应的工作模式。

6.4.2.1 单次触发模式

当 ADC 配置寄存器中的 MODE 位被置为 1b 时，ADC810-Q1 以单次模式运行。ADC810-Q1 将等待，直到 ADC 配置寄存器中的运行状态 (OS) 位被写入 1b。当 OS 位被置为有效时，该 OS 位将复位为 0b，并开始单次转换。当转换正在进行时向 OS 位写入 1b 无效。要切换到连续转换模式，请向 ADC 配置寄存器中的 MODE 位写入 0b。

6.4.2.2 连续转换模式

在连续转换模式（MODE 位设置为 0b）下，ADC810-Q1 连续执行转换。转换完成后，ADC810-Q1 将结果放入 ADC 转换寄存器中并立即开始另一次转换。写入新的配置设置时，当前正在进行的转换将使用先前的配置设置完成。此后，开始使用新配置设置进行连续转换。要切换至单次转换模式，请将 1b 写入配置寄存器中的 MODE 位或复位该器件。

Copyright © 2026 Texas Instruments Incorporated

6.5 编程

6.5.1 I²C 接口

ADC810-Q1 通过 I²C 接口进行通信。I²C 是一种两线制开漏接口，支持单个总线上的多个器件和控制器。I²C 总线上的器件仅通过将总线接地来将总线驱动为低电平；这些器件永远不会将总线驱动为高电平。相反，总线被上拉电阻器拉至高电平，因此当没有器件将总线驱动为低电平时，总线始终为高电平。由于该配置，两个器件不可能发生冲突。如果两个器件同时驱动总线，则不会发生驱动器争用。

I²C 总线上的通信始终在两个器件之间进行，一个器件用作控制器，另一个器件用作目标。控制器和目标都可以进行读取和写入，但目标只能在控制器的指示下执行上述操作。一些 I²C 器件可用作控制器或目标，但 ADC810-Q1 只能用作目标器件。

I²C 总线由两条线组成：SDA 和 SCL。SDA 传输数据；SCL 提供时钟。所有数据以八位一组的形式通过 I²C 总线进行传输。要在 I²C 总线上发送一个位，应将 SDA 线驱动至适当的电平，同时 SCL 为低电平（SDA 为低电平表示该位为零，高电平表示该位为一）。SDA 线稳定后，SCL 线变为高电平，然后变为低电平。SCL 上的该脉冲会在时钟的控制下将 SDA 位输入到接收器移位寄存器中。如果 I²C 总线保持空闲状态的时间超过 30ms，则总线超时。

I²C 总线是双向的；即 SDA 线同时用于发送和接收数据。当控制器从目标读取数据时，目标驱动数据线；当控制器向目标写入数据时，控制器驱动数据线。控制器始终驱动时钟线。ADC810-Q1 无法用作控制器，因此永远无法驱动 SCL。

大多数时候，总线处于空闲状态；没有通信发生，两条线均处于高电平。当进行通信时，总线处于运行状态。只有控制器器件可以启动通信并在总线上发起 START 条件。通常，仅当时钟线为低电平时才允许数据线改变状态。如果数据线在时钟线为高电平时改变状态，则该改变是 START 条件或 STOP 条件。当时钟线为高电平且数据线从高电平变为低电平时，产生启动条件。当时钟线为高电平且数据线从低电平变为高电平时，产生停止条件。

控制器发出 START 条件后，该控制器会发送一个字节来指示要与哪个目标器件进行通信。此字节称为*地址字节*。I²C 总线上的每个器件都具有一个器件要响应的唯一 7 位地址。控制器在地址字节中发送地址，并一同发送一个位以表明控制器是否希望对目标器件进行读取或写入。

在 I²C 总线上发送的每个字节（地址和数据）都会通过一个*响应*位进行响应。当控制器完成向目标发送一个字节（八个数据位）时，控制器停止驱动 SDA 并等待目标响应该字节。目标通过拉将 SDA 拉至低电平来响应该字节。控制器随后发送一个时钟脉冲对响应位计时。同样，当控制器完成读取一个字节时，控制器将 SDA 拉至低电平以向目标响应此完成。控制器随后发送一个时钟脉冲对该位计时。控制器始终驱动时钟线。

如果总线上没有器件，而控制器尝试对器件进行寻址，则控制器会收到*无应答*，因为该地址上没有器件将线路拉至低电平。只需在确认周期内将 SDA 保持为高电平即可执行无应答。

当控制器完成与目标的通信时，控制器可以发出停止条件。发出停止条件时，总线再次变为空闲状态。控制器还可以发出另一个启动条件。当在总线处于运行状态下发出 START 条件时，该条件称为重复启动条件。

*时序要求*部分提供 ADC810-Q1 I²C 通信的时序图。

Copyright © 2026 Texas Instruments Incorporated

6.5.1.1 I²C 地址选择

ADC810-Q1 有两个地址引脚（ADDR0 和 ADDR1），用于配置器件的 I2C 地址。ADDR 引脚可以连接到 GND 或 VDD（表 6-1），从而允许通过一个引脚选择四个不同的地址。

表 6-1. ADDR 引脚连接和相应的目标地址

ADDR0 引脚连接	ADDR1 引脚连接	目标地址
GND	GND	0b1001001 | 0x49
GND	VDD	0b1001011 | 0x4B
VDD	GND	0b1110110 | 0x76
VDD	VDD	0b1110111 | 0x77

6.5.1.2 I²C 通用广播

如果第八位是 0b，则 ADC810-Q1 会对 I2C 通用广播地址 (0000000b) 作出响应。该器件应答通用广播地址，并对第二个字节中的命令作出响应。如果第二个字节为 00000110b (06h)，则 ADC810-Q1 会复位内部寄存器。

6.5.1.3 I²C 速度模式

I2C 总线以两种速度之一运行。标准模式允许高达 100kHz 的时钟频率；快速模式允许高达 400kHz 的时钟频率。ADC810-Q1 与这两种模式完全兼容。在标准或快速模式下使用 ADC810-Q1 无需任何特殊操作。

6.5.2 目标模式运行

ADC810-Q1 作为目标接收器或目标发送器运行。ADC810-Q1 无法将 SCL 线驱动为目标器件。

6.5.2.1 接收模式

在目标接收模式下，从控制器传输到目标的第一个字节包含 7 位器件地址，后跟一个低电平 R/$\overline{W}$ 位。控制器发送的下一个字节是 Address Pointer 寄存器。然后，AC810-Q1 应答接收的地址指针寄存器字节。接下来的两个字节被写入寄存器地址指针位 P[1:0] 指定的地址。ADC810-Q1 应答发送的每个字节。首先发送的寄存器字节为最高有效字节，之后是最低有效字节。

6.5.2.2 传送模式

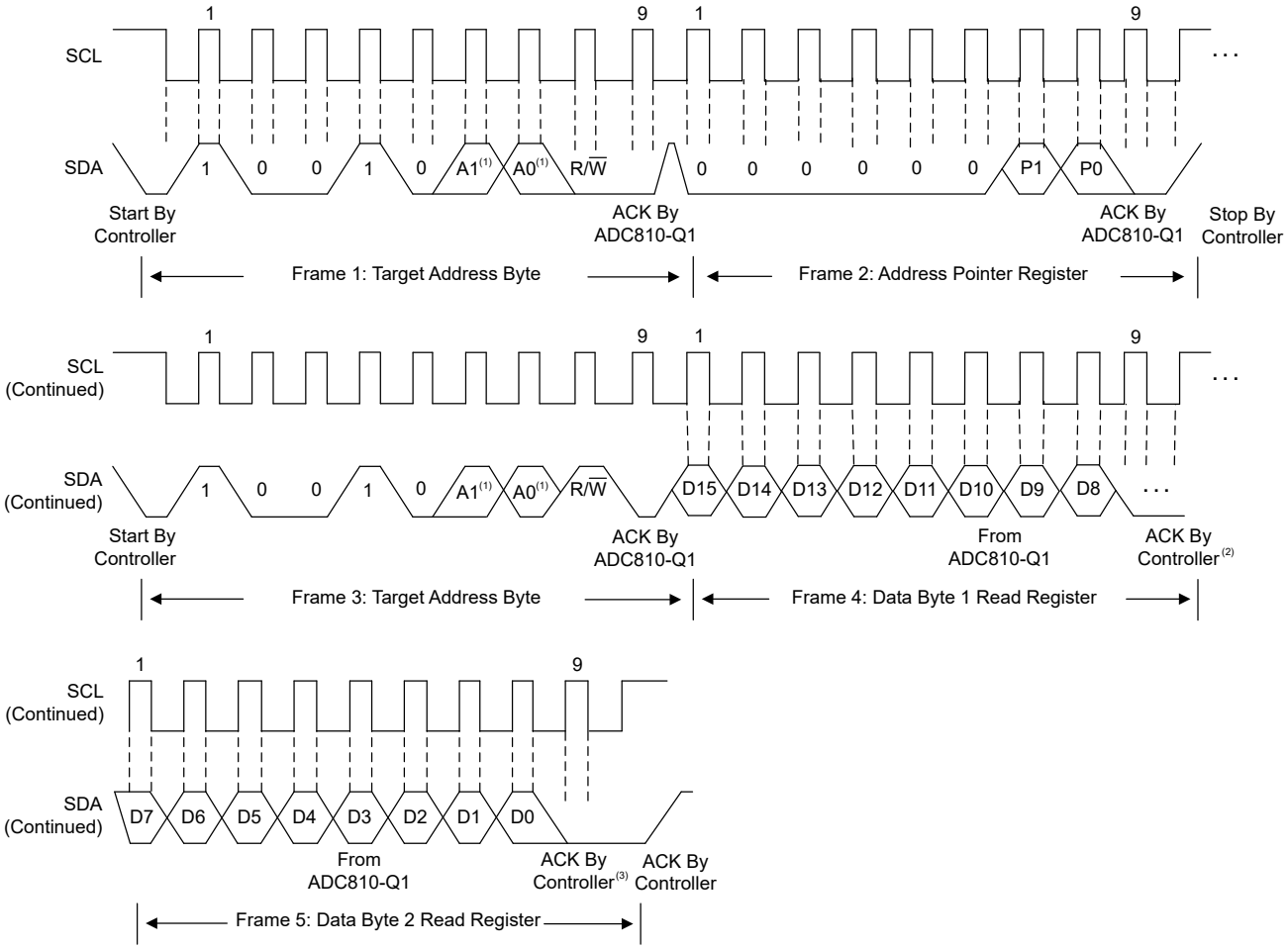
在目标发送模式下，控制器发送的第一个字节是 7 位目标地址，后跟高电平 R/W 位。该字节将目标置于发送模式并指示正在对 ADC810-Q1 进行读取。目标发送的下一个字节是寄存器的最高有效字节，由寄存器地址指针位 P[1:0] 指示。该字节后跟控制器的响应。然后，目标发送剩余的最低有效字节，后跟控制器的响应。控制器可以在任何字节后通过无应答或发出启动或停止条件来终止传输。

Copyright © 2026 Texas Instruments Incorporated

6.5.3 对寄存器进行写入和读取

要访问 ADC810-Q1 的特定寄存器，控制器必须首先将相应的值写入地址指针寄存器中的寄存器地址指针位 P[1:0]。在目标地址字节、低电平 R/W 位和成功目标应答之后直接对地址指针寄存器进行写入。对 Address Pointer 寄存器进行写入后，目标进行响应，控制器发出停止或重复启动条件。

从 ADC810-Q1 读取时，前一个写入 P[1:0] 位的值决定了要读取的寄存器。要更改读取的寄存器，必须向 P[1] 写入一个新值。为了将新值写入 P[1:0]，控制器在 R/W 位为低电平的情况下发出目标地址字节，后跟地址指针寄存器字节。无需发送额外的数据，控制器可以发出 STOP 条件。控制器现在可以发出 START 条件并在 R/W 位为高电平的情况下发送目标地址字节以开始读取。如果需要重复读取同一寄存器，则无需连续发送地址指针寄存器，因为 ADC810-Q1 会存储 P[1:0] 的值，直到被写入操作修改为止。然而，对于每个写操作，必须向 Address Pointer 寄存器写入相应的值。



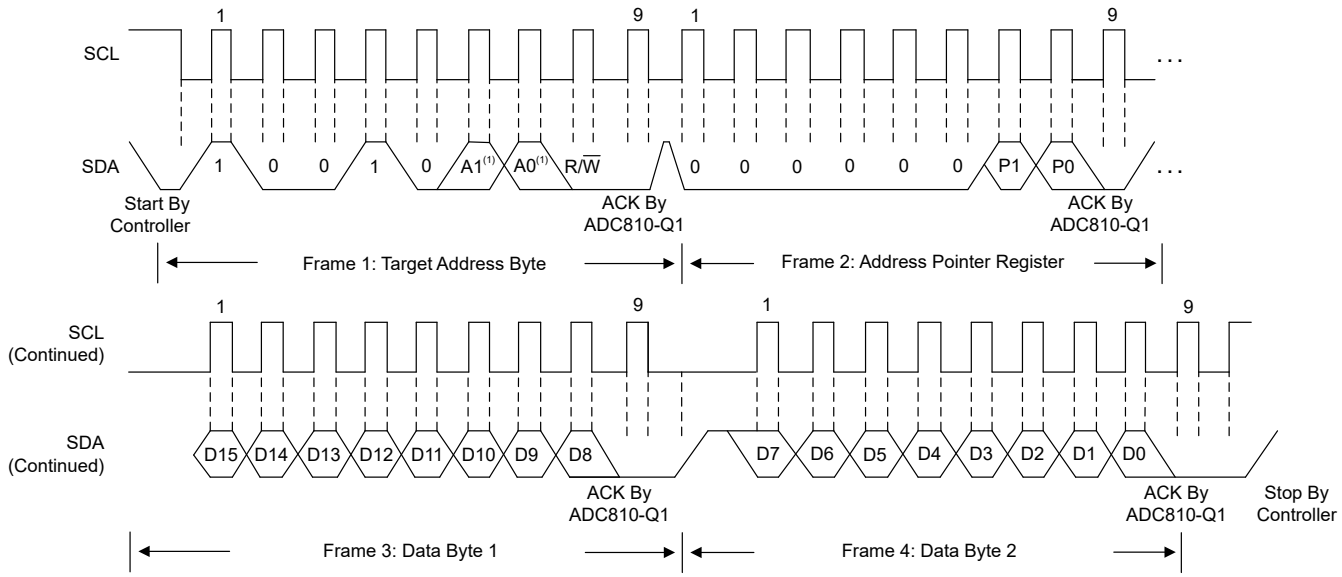
A. The values of A0 and A1 are determined by the ADDR pin

B. The controller can leave SDA high to terminate a single-byte read operation

C. The controller can leave SDA high to terminate a two-byte read operation

图 6-5. 时序图：读取 ADC810-Q1

Copyright © 2026 Texas Instruments Incorporated



A. The values of A0 and A1 are determined by the ADDR pin

图 6-6. 时序图：写入 ADC810-Q1

Copyright © 2026 Texas Instruments Incorporated

6.5.4 数据格式

ADC810-Q1 以二进制补码和无符号格式提供 12 位数据，该数据在 16 位 ADC 配置寄存器中左对齐。ADC801-Q1 提供正满量程输入，如果选择二进制补码格式，则可生成高达 7FFh 的输出代码。对于超出满量程的信号，输出会在这些代码处进行截断。“输入信号与输出代码”表总结了不同输入信号对应的理想输出代码选择。图 6-7 展示了每种格式的代码转换与输入电压。

表 6-2. 输入信号与输出代码（二进制补码）

输入信号 $V_{IN} = (V_{AINP} - V_{AINN})$	输出代码
⩾ +FS (2^{11} – 1) / 2^{11}	7FFh
+FS / 2^{11}	001h
0	000h

表 6-3. 输入信号与输出代码（无符号）

输入信号 $V_{IN} = (V_{AINP} - V_{AINN})$	输出代码
⩾ +FS (2^{12} – 1) / 2^{12}	FFFFh
+FS / 2^{12}	0001h
0	0000h

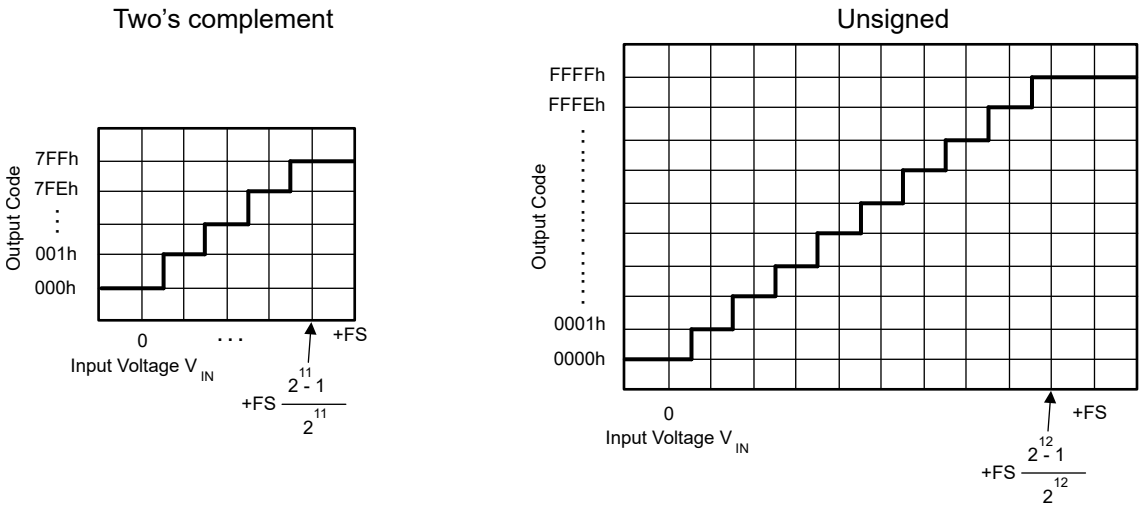


图 6-7. 代码转换图

7 寄存器映射

ADC810-Q1 具有十个可使用地址指针寄存器通过 I²C 接口访问的寄存器。ADC 转换寄存器包含上次转换的结果。ADC 配置寄存器用于更改 ADC810-Q1 运行模式和查询 ADC 状态。ADC Comp Low_Thresh 寄存器和 High_Thresh 寄存器可设置用于比较器功能的阈值。I/O 输入端口寄存器反映引脚的输入逻辑电平。I/O 输出端口寄存器 显示由 I/O 方向寄存器定义为输出的引脚的输出逻辑电平，前提是该引脚已使能数字功能。I/O 极性反转寄存器 使能由 I/O 方向寄存器指定为数字输入的引脚的极性反转。I/O 方向寄存器配置 I/O 引脚的方向，并确定引脚使能数字还是模拟功能。引脚功能寄存器选择 I/O 的功能，确定引脚是模拟引脚还是数字引脚，并控制警报引脚是 I/O 还是警报。最后，器件状态寄存器包含器件当前运行的状态。

表 7-1 列出了 ADC810-Q1 寄存器的访问代码。

表 7-1. 寄存器段/块访问类型代码

访问类型	代码	说明
R	R	只读
R/W	R/W	读取或写入
W	W	只写入
复位或默认值		
-n		复位后的值或默认值

Address Pointer 寄存器 (地址 = 不适用) [复位 = 不适用]

通过对地址指针寄存器进行写入可访问全部九个寄存器。

图 7-1. Address Pointer 寄存器

7	6	5	4	3	2	1	0
RESERVED				P[3:0]			
W-0h				W-0h			

表 7-2. Address Pointer 寄存器字段说明

位	字段	类型	复位	说明
7:4	保留	W	0h	始终写入 0h
3:0	P[3:0]	W	0h	**寄存器地址指针** 0000b：ADC 转换寄存器 0001b：ADC 配置寄存器 0010b：ADC Comp Low_thresh 寄存器 0011b：ADC Comp High_thresh 寄存器 0100b：I/O 输入端口寄存器 0101b：I/O 输出端口寄存器 0110b：极性反转寄存器 0111b：I/O 方向寄存器 1000b：引脚功能寄存器 1001b：器件状态寄存器

ADC 配置寄存器 (P[1:0] = 00b) [复位 = 0000h]

16 位 ADC 转换寄存器包含上次转换的结果，以二进制补码格式表示 (可以通过引脚配置寄存器中的 DATA_FORMAT 位更改为无符号格式)。上电后，ADC 转换寄存器被清除为 0000h，并在第一次转换完成之前一直保持为 0000h。

图 7-2. ADC 转换寄存器

15	14	13	12	11	10	9	8

Copyright © 2026 Texas Instruments Incorporated

图 7-2. ADC 转换寄存器（续）

D[11:4]							
R-00h							
7	6	5	4	3	2	1	0
D[3:0]				RESERVED			
R-0h				R-0h			

表 7-3. ADC 转换寄存器字段说明

位	字段	类型	复位	说明
15:4	D[11:0]	R	000h	12 位转换结果
3:0	保留	R	0h	始终读回 0h

ADC 配置寄存器 (P[1:0] = 01b) [复位 = C183h]

16 位 ADC 配置寄存器用于控制运行模式、通道选择、数据速率、电压基准配置和比较器模式。注意：一次只能使用一条 ADC 通道

图 7-3. ADC 配置寄存器

15	14	13	12	11	10	9	8
OS	MUX[2:0]			VREF[2:0]			模式
R/W-1b	R/W-100b			R/W-000b			R/W-1b
7	6	5	4	3	2	1	0
DR[2:0]			COMP_MODE	COMP_POL	COMP_LAT	COMP_QUE[1:0]	
R/W-100b			R/W-0b	R/W-0b	R/W-0b	R/W-11b	

表 7-4. 配置寄存器字段说明

位	字段	类型	复位	说明
15	OS	R/W	1b	**运行状态或单次转换开始** 该位决定器件的运行状态。OS 只能在断电状态下写入，在转换正在进行时无效。 如果写入： 0b：无效 1b：开始单次转换（当处于断电模式时） 如果读取： 0b：器件当前正在执行转换 1b：器件当前未执行转换
14:12	MUX[2:0]	R/W	100b	**输入多路复用器配置** 这些位配置用于采集数据的 ADC 通道。 000b：A4 001b：A5 010b：A6 011b：A7 100b：A0（默认值） 101b：A1 110b：A2 111b：A3
11:9	VREF[2:0]	R/W	000b	**可编程 VREF 配置** 这些位设置 ADC Vref 电压。 000b：VDD（默认值） 001b：VDD 010b：2.5V 011b：2.5V 100b：1.4V 101b：1.4V 110b：1.4V 111b：1.4V

Copyright © 2026 Texas Instruments Incorporated

表 7-4. 配置寄存器字段说明（续）

位	字段	类型	复位	说明
8	模式	R/W	1b	**器件运行模式** 该位控制运行模式。 0b：连续转换模式 1b：单次模式或断电状态（默认值）
7:5	DR[2:0]	R/W	100b	**数据速率** 这些位控制数据速率设置。 000b：128SPS 001b：250SPS 010b：490SPS 011b：920SPS 100b：1600SPS（默认值） 101b：2400SPS 110b：3300SPS 111b：3300SPS
4	COMP_MODE	R/W	0b	**比较器模式** 该位配置比较器运行模式。 0b：传统比较器（默认值） 1b：窗口比较器
3	COMP_POL	R/W	0b	**比较器极性** 该位控制 ALERT/RDY 引脚的极性。 0b：低电平有效（默认值） 1b：高电平有效
2	COMP_LAT	R/W	0b	**锁存比较器** 该位控制 ALERT/RDY 引脚是在被置为有效后锁存还是在转换处于上限阈值和下限阈值的裕度内后清除。 0b：非锁存比较器。ALERT/RDY 引脚在被置为有效时不锁存（默认值） 1b：锁存比较器。被置为有效的 ALERT/RDY 引脚保持锁存状态，直到控制器读取转换数据。器件以一个地址进行响应，该地址是当前将 ALERT/RDY 总线置为有效的最低地址。
1:0	COMP_QUE[1:0]	R/W	11b	**比较器队列和禁用** 这些位执行两项功能。设置为 11 时，比较器被禁用，并且 ALERT/RDY 引脚被置为高阻抗状态。设置为任何其他值时，将使能 ALERT/RDY 引脚和比较器功能，设定值确定在将 ALERT/RDY 引脚置为有效之前所需的超过上限或下限阈值的连续转换次数。 00b：在一次转换后置为有效 01b：在两次转换后置为有效 10b：在四次转换后置为有效 11b：禁用比较器并将 ALERT/RDY 引脚置为高阻抗（默认值）

ADC Low_thresh (P[1:0] = 10b) [复位 = 8000h] 和 ADC High_thresh (P[1:0] = 11b) [复位 = 7FFFh] 寄存器

比较器使用的 ADC 比较器上限阈值和下限阈值以二进制补码格式存储在两个 16 位寄存器中（可在引脚配置寄存器中进行更改。用户必须根据 ADC 结果当前所采用的格式写入正确的值。）比较器作为数字比较器实现。

可以通过将 High_thresh 寄存器 MSB 置为 1b 并将 Low_thresh 寄存器 MSB 置为 0b 来使能 ALERT/RDY 引脚的转换就绪功能。要使用 ALERT/RDY 引脚的比较器功能，High_thresh 寄存器值必须始终大于 Low_thresh 寄存器值。ADC Low_thresh 寄存器展示了阈值寄存器格式。当设置为 RDY 模式时，ALERT/RDY 引脚在单次模式下输出 OS 位，在连续转换模式下提供连续转换就绪脉冲。

Copyright © 2026 Texas Instruments Incorporated

图 7-4. Low_thresh 寄存器

15	14	13	12	11	10	9	8
Lo_thresh[11:4]							
R/W-80h							
7	6	5	4	3	2	1	0
Lo_thresh[3:0]				RESERVED			
R/W-0h				R-0h			

图 7-5. High_thresh 寄存器

15	14	13	12	11	10	9	8
Hi_thresh[11:4]							
R/W-7Fh							
7	6	5	4	3	2	1	0
Hi_thresh[3:0]				RESERVED			
R/W-Fh				R-Fh			

表 7-5. Low_thresh 和 High_thresh 寄存器字段说明

位	字段	类型	复位	说明
15:4	Lo_thresh[11:0]	R/W	800h	**下限阈值**
15:4	Hi_thresh[11:0]	R/W	7FFh	**上限阈值**

I/O 输入端口 (P[3:0] = 0100b) [复位 = 0000h] 寄存器

I/O 输入端口寄存器反映引脚的输入逻辑电平，无论引脚是由引脚功能寄存器定义为模拟引脚或数字引脚，还是由 I/O 方向寄存器定义为数字输入或数字输出。它们仅在读取操作时起作用。写入此寄存器时将不起作用。默认值由外部施加的逻辑电平决定。在执行读取操作之前，系统将连同命令字节发送写入传输，以指示 I2C 器件接下来将访问输入端口寄存器。IN_READ 的 MSB 位控制 I/O_9，然后拉低直至控制 I/O_0 的 LSB 位。

图 7-6. I/O 输入端口寄存器

15	14	13	12	11	10	9	8
RESERVED						IN_READ[9:8]	
R-000000b						R-00b	
7	6	5	4	3	2	1	0
IN_READ[7:0]							
R-00h							

表 7-6. I/O 输入端口状态寄存器字段说明

位	字段	类型	复位	说明
15:10	保留	R	000000b	始终为 000000b
9:0	IN_READ[9:0]	R	0000000000b	**10 位 I/O 输入结果**。 读取所有 I/O 输入值，无论其功能如何。

I/O 输出端口 (P[3:0] = 0101b) [复位 = 03FFh] 寄存器

I/O 输出设置寄存器显示由 I/O 方向寄存器定义为输出的引脚的输出逻辑电平。如果将任何 OUT_LEVEL 位中的某个位置位 (1)，则分配给该位的 I/O 的输出值将为高电平；如果将某个位清除 (0)，则输出值将为低电平。该寄存器中的位值对定义为输入的引脚没有影响。反过来，从该寄存器读取的值反映了控制输出选择的触发器中的值，

Copyright © 2026 Texas Instruments Incorporated

而不是实际的引脚值。如果 I/O 未使能为数字输入，则当前并非数字 IO 输入的该 I/O 的占位符值将是在方向从输入更改为输出之前寄存的上一个 IO 值，且 IO 值不会受此寄存器的影响。

图 7-7. I/O 输出端口寄存器

15	14	13	12	11	10	9	8
RESERVED						IN_READ[9:8]	
R/W-000000b						R/W-00b	
7	6	5	4	3	2	1	0
OUT_LEVEL[7:0]							
R/W-00h							

表 7-7. I/O 输出端口状态寄存器字段说明

位	字段	类型	复位	说明
15:10	保留	R/W	000000b	始终为 000000b
9:0	OUT_LEVEL[9:0]	R/W	1111111111b	**10 位 I/O 输出电平控制** 0：指定 I/O 的 IO 输出将为低电平。 1：指定 I/O 的 IO 输出将为高电平。（默认）

I/O 极性反转 (P[3:0] = 0110b) [复位 = 0000h] 寄存器

极性反转寄存器允许对 I/O 方向寄存器定义为输入的引脚进行极性反转。如果该寄存器中的 I/O 位未设置为输入，则此寄存器不会影响该 I/O 位。如果该寄存器中的某个位置位（写入 1），则相应端口引脚的极性会反转。如果该寄存器中的某个位被清除（写入 0），则相应端口引脚的原始极性会保留。

图 7-8. I/O 极性反转寄存器

15	14	13	12	11	10	9	8
RESERVED						POL_SEL[9:8]	
R/W-000000b						R/W-00b	
7	6	5	4	3	2	1	0
POL_SEL[7:0]							
R/W-00h							

表 7-8. I/O 极性反转寄存器字段说明

位	字段	类型	复位	说明
15:10	保留	R/W	000000b	始终为 000000b
9:0	POL_SEL[9:0]	R/W	0000000000b	**10 位 I/O 极性控制** 0：IO 输入引脚未反转。（默认值） 1：IO 输入引脚反转。 注意：仅在引脚 I 设置为数字输入时才有效。

I/O 方向 (P[3:0] = 0111b) [复位 = 00FFh] 寄存器

I/O 方向寄存器配置 I/O 引脚的方向。如果该寄存器中的任何 CONFIG_IO 位置为 1，则相应的端口引脚使能为输入 I/O。如果该寄存器中的任何 CONFIG_IO 位被清除为 0，则相应的端口引脚使能为输出 I/O。如果警报引脚未设置为 I/O_8 和 I/O_9，即警报引脚未配置为数字 I/O，则该寄存器不影响这些引脚。

图 7-9. I/O 方向寄存器

15	14	13	12	11	10	9	8

Copyright © 2026 Texas Instruments Incorporated

图 7-9. I/O 方向寄存器（续）

RESERVED						CONFIG_IO[9:8]	
R/W-000000b						R/W-00b	
7	6	5	4	3	2	1	0
CONFIG_IO[7:0]							
R/W-FFh							

表 7-9. I/O 方向寄存器字段说明

位	字段	类型	复位	说明
15:10	保留	R/W	000000b	始终为 000000b
9:0	IN_READ[9:0]	R/W	0011111111b	**10 位 I/O 方向选择** 0：IO 引脚设置为输出。（IO8 和 IO9 的默认值） 1：IO 引脚设置为输入。（除 IO8 和 IO9 外的默认值）

引脚功能 (P[3:0] = 1000b) [复位 = 07FFh] 寄存器

引脚功能寄存器选择器件中 I/O 的功能：从 I/O_0 到 I/O_9。低字节控制 I/O_7 至 I/O_0 中的任何引脚是被选为数字引脚还是模拟引脚。如果低字节中的某个位置为 1，则该引脚将为模拟引脚；如果置为 0，则该引脚将为数字引脚。此外，如果任何 AL_CONFIG 引脚置为 0，则该引脚配置为数字输入；否则会设置为其各自的警报引脚。如果某个引脚配置为模拟引脚，则 INT 警报引脚将无法识别进入该引脚的输入的任何“变化”。最后，Data_Format 位决定从 ADC 收集的数据是设置为二进制补码（如果该位置为 1）还是无符号（如果该位置为 0）

图 7-10. 引脚功能寄存器

15	14	13	12	11	10	9	8
RESERVED					DATA_FORMAT	ADC_AL_CONF	INT_AL_CONF
R-00000b					R/W-1b	R/W-1b	R/W-1b
7	6	5	4	3	2	1	0
CONFIG_AD_PIN[7:0]							
R/W-FFh							

表 7-10. 引脚功能寄存器字段说明

位	字段	类型	复位	说明
15:11	保留	R/W	00000b	始终为 00000b
10	DATA_FORMAT	R/W	1b	**ADC 转换数据格式** 0：无符号数据格式。 1：二进制补码数据格式。（默认）
9	ADC_AL_CONF	R/W	1b	**ADC 警报配置** 0：ADC ALERT/RDY 引脚设置为 IO8，即配置为数字引脚。 1：ADC ALERT/RDY 引脚设置为 ALERT/RDY 功能，即逻辑。（默认）
8	INT_AL_CONF	R/W	1b	**INT 警报配置** 0：INT 引脚设置为 IO9，即配置为数字引脚。 1：INT 引脚设置为 INT 功能，即逻辑。（默认）
7:0	CONFIG_AD_PIN[7:0]	R/W	FFh	**I/O 模拟或数字配置字节** 0：指定的引脚设置为数字引脚，即 IOX。 1：指定的引脚设置为模拟引脚，即 AX。（默认）

Copyright © 2026 Texas Instruments Incorporated

器件状态 (P[3:0] = 1001b) [复位 = 0011h] 寄存器

16 位器件状态寄存器包含读取时器件的最新状态。用户从中读取后，状态寄存器就会清除为其默认值。

图 7-11. 器件状态寄存器

15	14	13	12	11	10	9	8
RESERVED							
R-00h							
7	6	5	4	3	2	1	0
RESERVED				D_STATUS[3:0]			
R-0h				R-0h			

表 7-11. 器件状态寄存器字段说明

位	字段	类型	复位	说明
15:4	RESERVED	R	000h	始终为 000h
3:0	D_STATUS[3:0]	R	0h	**器件状态** 11h：器件正常工作。（默认值） EFh：发生看门狗复位。 77h：ADC 采集遇到错误。 88h：检测到寄存器更新错误。 99h：检测到寄存器读取错误。 AAh：检测到 I2C 错误。 BBh：检测到 ADC 转换错误。 CCh：检测到 ADC 连续模式错误。 DDh：检测到内部时钟错误。 EEh：检测到 I2C 超时错误。 66h：检测到未知错误。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 典型应用

8.1.1 原理图

TI 建议将 10μF 和 0.1μF 的低 ESR 陶瓷去耦电容组合连接至 VDD 和 VSS 引脚。可以使用值更大的电容，但它们可能会影响电源轨斜升时间。去耦电容必须尽可能靠近引脚（几毫米范围内）。

由于 I2C 总线驱动器是开漏驱动器，因此 SDA 和 SCL 线上都需要上拉电阻器。此外，由于 INT 和 ALERT/RDY 引脚均为开漏引脚，因此这两个引脚都需要上拉电阻器。

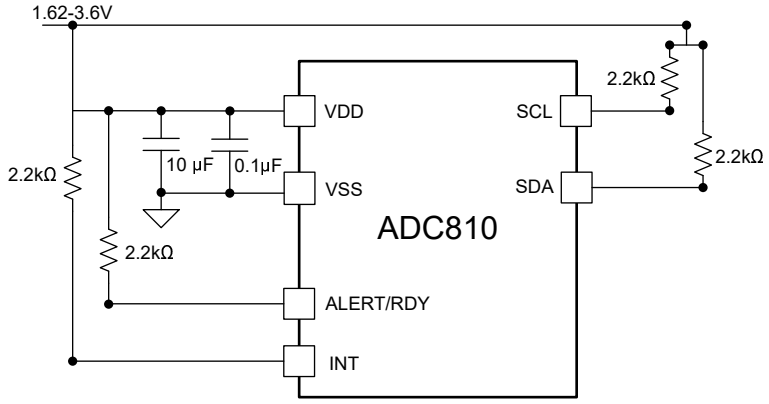


图 8-1. 典型应用原理图

8.1.2 ADC 配置示例

ADC810 可配置用作 ADC，在 ADC 寄存器内提及的不同模式下运行。

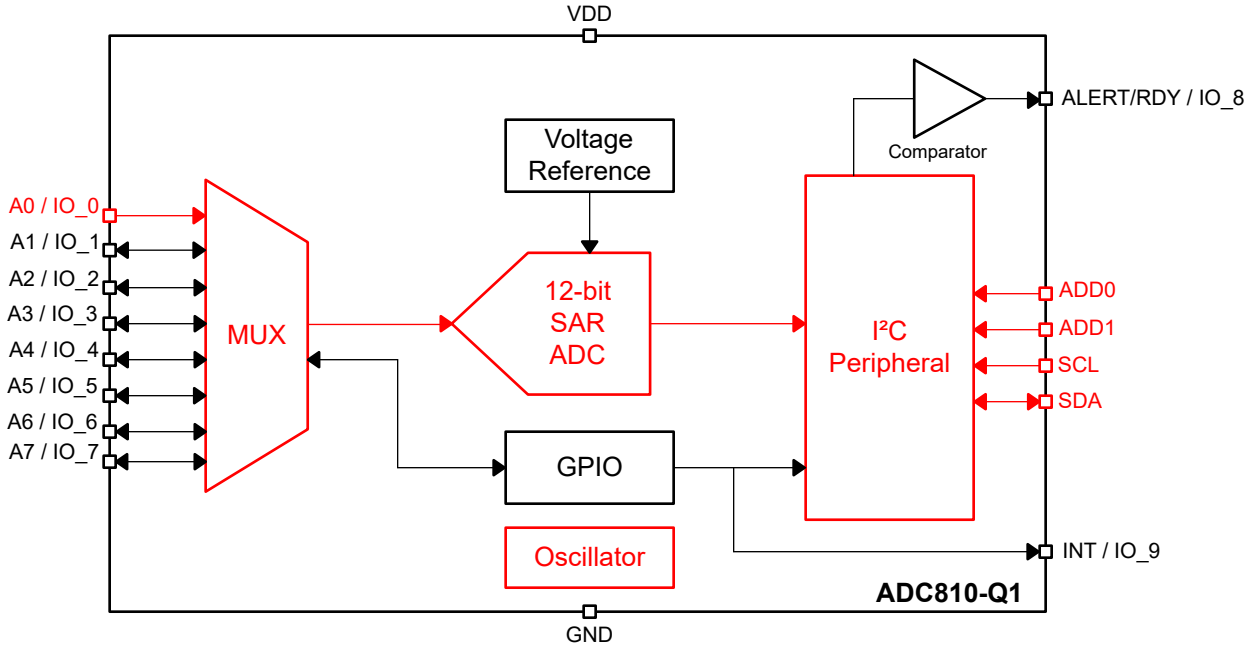


图 8-2. ADC 单次采集和连续配置要点

ADC 单次模式

该器件配置为：启动单次转换，将输入通道设置为 A0，将 VREF 设置为 VDD，将 ADC 设置为单次模式，将 SPS 设置为 128，并禁用比较器。

I2C 控制器向 ADC 配置寄存器发送写入，目标为 ADC810 的正确 I2C 地址。可发送以下消息：

1. I2C 控制器消息 = {0x01,0xC1, 0x83}

转换就绪引脚功能可通过以下配置与单次模式一起设置：

1. I2C 控制器数据消息 #1 = {0x02,0x00, 0x00}
2. I2C 控制器数据消息 #2 = {0x03,0x80, 0x00}
3. I2C 控制器数据消息 #3 = {0x01,0xC1, 0x83}

上述配置将 ADC 阈值寄存器设置为其相应的值，从而使能 ADC 警报 RDY 功能（请参阅“转换就绪引脚”部分）。ADC 配置保持与之前相同。

ADC 连续模式

该器件配置为：ADC 启动单次转换，将输入通道设置为 A0，将 VREF 设置为 VDD，将 ADC 设置为连续模式，将 SPS 设置为 1600，并禁用比较器。

I2C 控制器向 ADC 配置寄存器发送写入，目标为 ADC810 的正确 I2C 地址。可发送以下消息：

1. I2C 控制器消息 = {0x01,0xC0, 0x83}

转换就绪引脚功能可通过以下配置与连续模式一起设置：

1. I2C 控制器数据消息 #1 = {0x02,0x00, 0x00}

Copyright © 2026 Texas Instruments Incorporated

2. I2C 控制器数据消息 #2 = {0x03,0x80, 0x00}
3. I2C 控制器数据消息 #3 = {0x01,0xC0, 0x83}

上述配置将 ADC 阈值寄存器设置为其相应的值，从而使能 ADC 警报 RDY 功能（请参阅“转换就绪引脚”部分）。ADC 配置保持与之前相同。

ADC 连续比较器模式

该器件配置为：ADC 启动单次转换；将输入通道设置为 A0；将 VREF 设置为 VDD；将 ADC 设置为连续模式；将 SPS 设置为 1600；将比较器设置为传统模式；将 ALERT/RDY 引脚极性设置为低电平有效；禁用 ALERT/RDY 引脚上的锁存功能；并在一次转换后使 ALERT/RDY 引脚置为有效。在设置 ADC 配置之前，我们需要将下限阈值和上限阈值寄存器设置为所需的值。在这种情况下，我们将下限阈值设置为 900 (0x384)，将上限阈值设置为 1800 (0x3E8)。

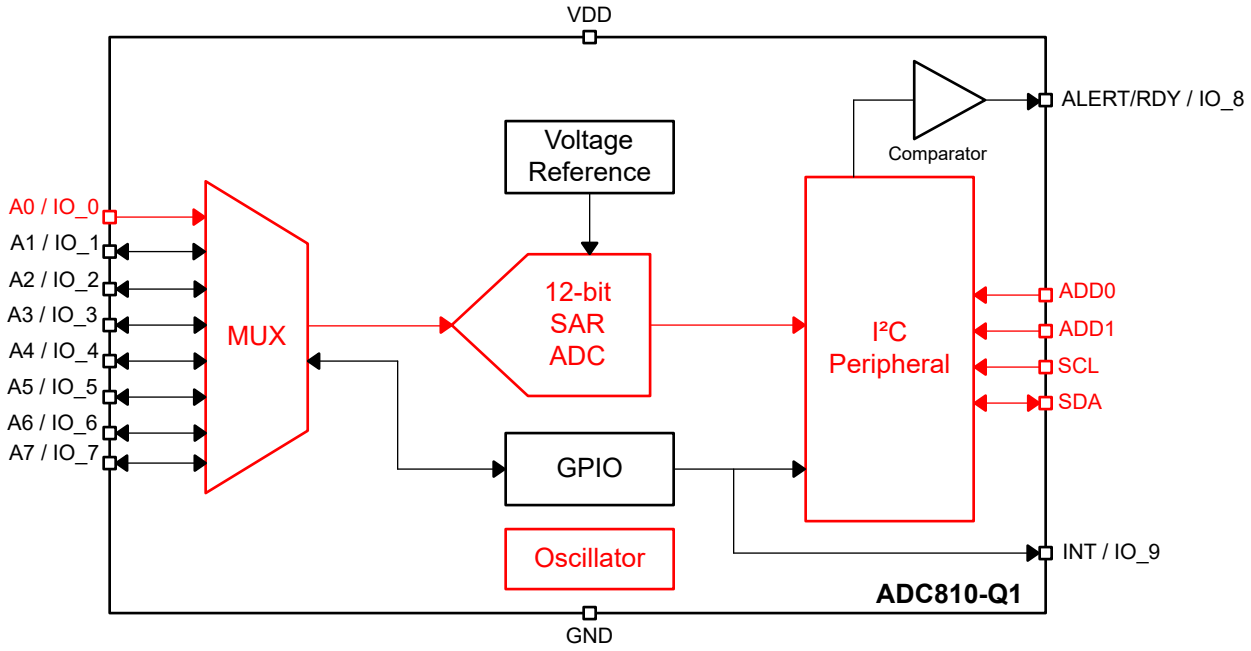


图 8-3. ADC 比较器配置要点

I2C 控制器向 ADC 配置寄存器发送写入，目标为 ADC810 的正确 I2C 地址。可发送以下消息：

1. I2C 控制器数据消息 #1 = {0x02,0x38,0x40}
2. I2C 控制器数据消息 #2 = {0x03,0x3E,0x80}
3. I2C 控制器数据消息 #3 = {0x01,0xC1, 0x80}

比较器模式也可以设置为窗口比较器模式。为此，必须将以下配置写入 ADC 配置寄存器：

1. I2C 控制器数据消息 #3 = {0x01,0xC1, 0xE0}

此外，如果用户需要使 ALERT/RDY 引脚锁存，可以使用以下配置：

1. I2C 控制器数据消息 #3 = {0x01,0xC1, 0xE4}

Copyright © 2026 Texas Instruments Incorporated

8.1.3 GPIO 配置示例

ADC810 可配置用作 IO 扩展器，在 IO 寄存器中指定的不同模式下运行。

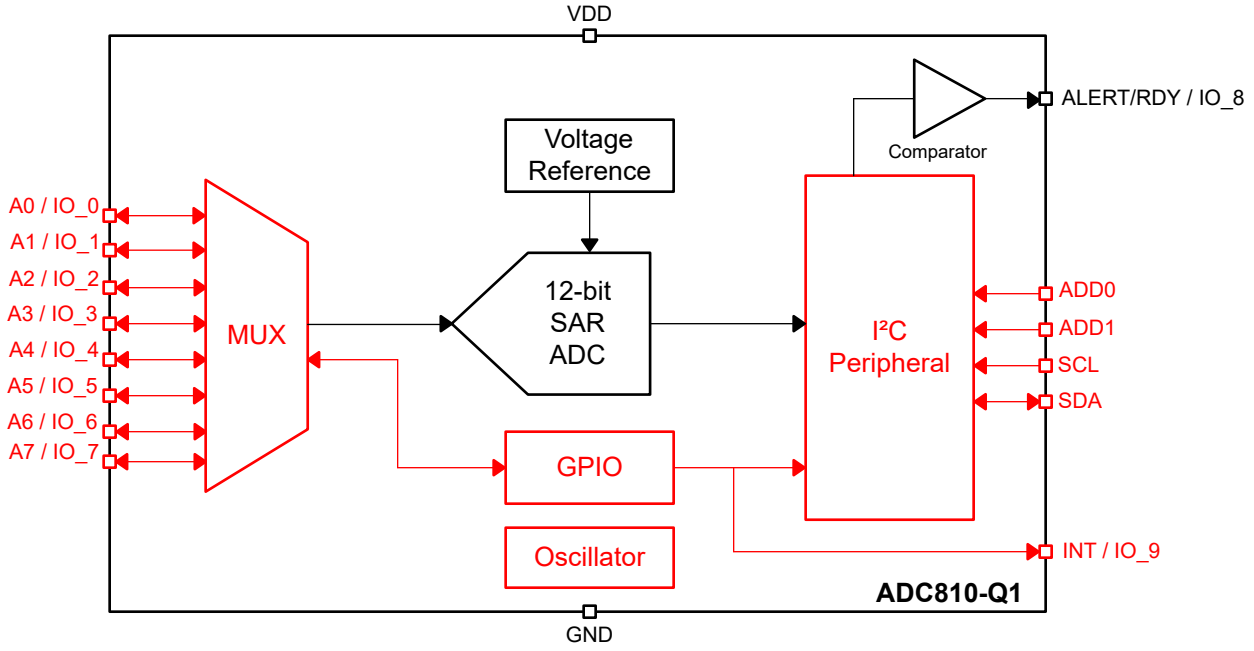


图 8-4. GPIO 输入和输出配置要点

GPIO 所有引脚（INT 引脚除外）均配置为输入

该器件配置为：除 INT 引脚外的所有引脚均为输入。

为此，我们将写入引脚功能寄存器，以将引脚设置为 GPIO 功能，然后写入 I/O 方向寄存器，以将引脚设置为输入：

1. I2C 控制器数据消息 #1 = {0x08,0x05,0x00}
2. I2C 控制器数据消息 #2 = {0x07,0x02,0xFF}

当 GPIO 从其原始状态变为新读数时，INT 引脚将指示变化。要复位/更新 IO 输入状态（复位 INT 引脚），用户需要从输入寄存器中读取。

如果用户希望更改输入引脚的输入极性，可以将额外的消息写入 I/O 极性反转寄存器：

1. I2C 控制器数据消息 #3 = {0x06,0x02,0xFF}

GPIO 所有引脚均配置为输出

该器件配置为：所有引脚均输出高电平信号。

为此，我们将写入引脚功能寄存器，以将引脚设置为 GPIO 模式，然后写入 I/O 方向寄存器，以将引脚设置为输出模式。最后，我们将 I/O 输出端口寄存器设置为所需的值，在本例中为高电平：

1. I2C 控制器数据消息 #1 = {0x08,0x04,0x00}
2. I2C 控制器数据消息 #2 = {0x07,0x00,0x00}
3. I2C 控制器数据消息 #2 = {0x05,0x03,0xFF}

Copyright © 2026 Texas Instruments Incorporated

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能和开发解决方案的工具和软件。

9.1 器件命名规则

为了标示产品开发周期所处的阶段，TI 为所有 ADC810 器件和支持工具的器件型号分配了前缀。每个 ADC810 商用产品系列成员都有一个前缀：ADC。该前缀代表完全合格的生产器件 (ADC)。

ADC — 完全合格的生产器件

TI 的器件命名规则还包含具有器件产品系列名称的后缀。该后缀表示 ADC 器件拥有的 ADC 通道数量和 I/O 数量。表 9-1 提供了读取完整器件名称的说明。

图 9-1. 器件命名规则

表 9-1. 器件命名规则

器件系列	ADC = 模数转换器 + I/O 扩展器
ADC 通道数量	8 = ADC 通道数
可用 I/O 数量	10 = I/O 数
温度范围	
封装类型	请参阅 www.ti.com/packaging
配送形式	R = 大卷带

如需不同封装类型的可订购器件型号，请参阅本文的“封装选项附录”、浏览 ti.com 或联系您的 TI 销售代表。

9.2 文档支持

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Copyright © 2026 Texas Instruments Incorporated

日期	修订版本	注释
June 2025	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ADC810QDYYRQ1	Active	Production	SOT-23-THIN (DYY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	ADC810Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

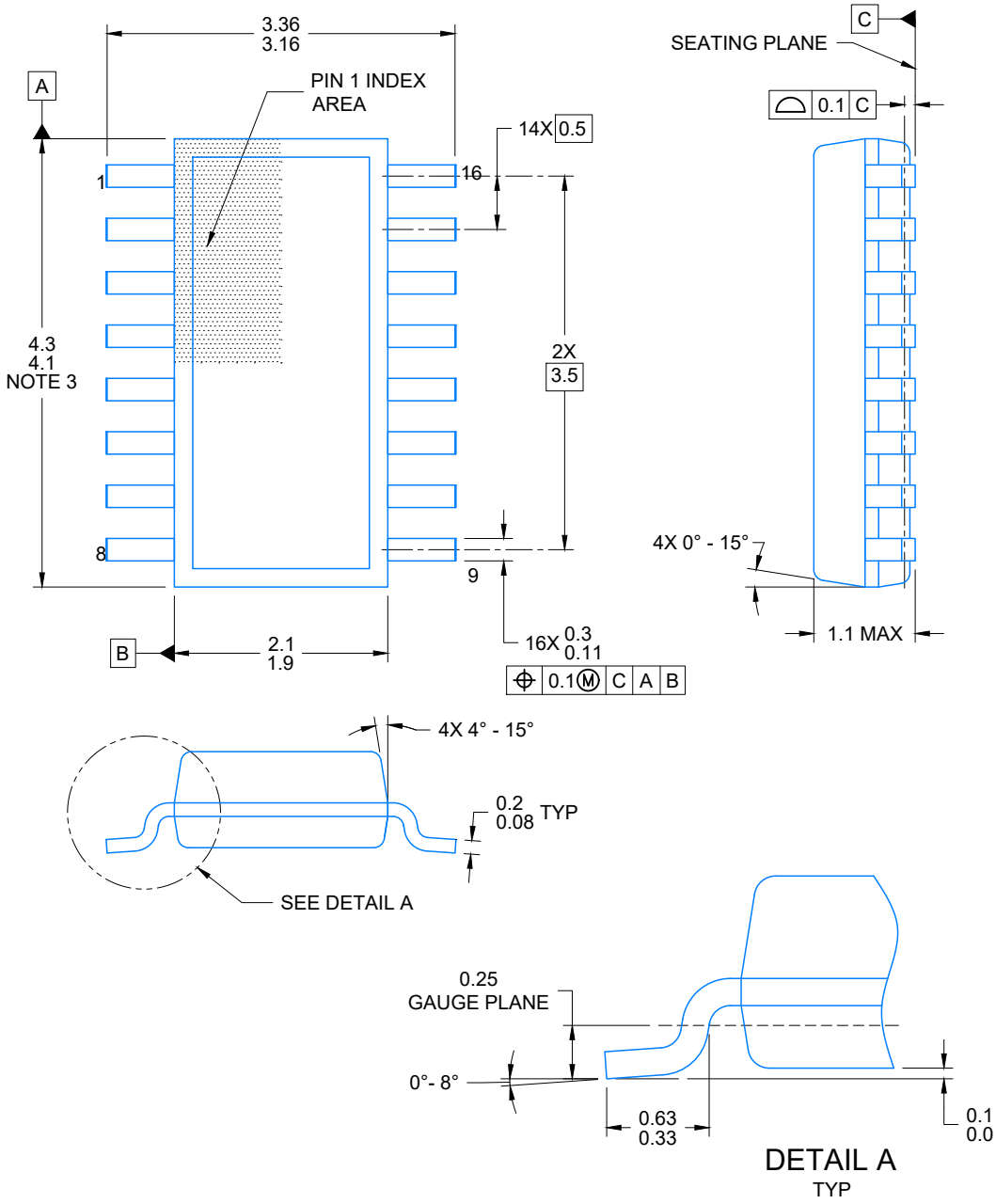
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

DYY0016A

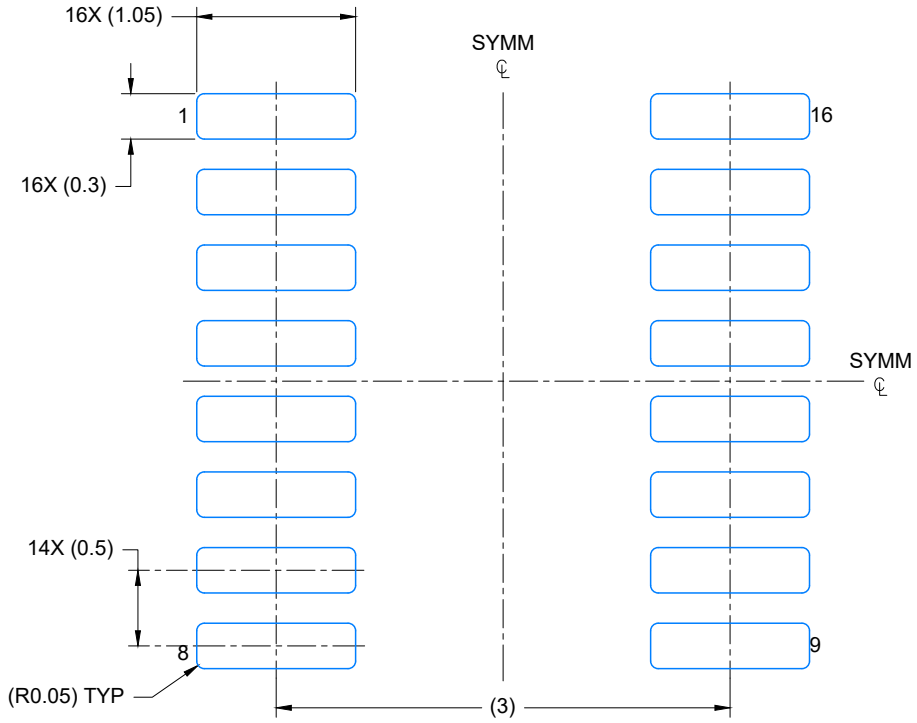
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

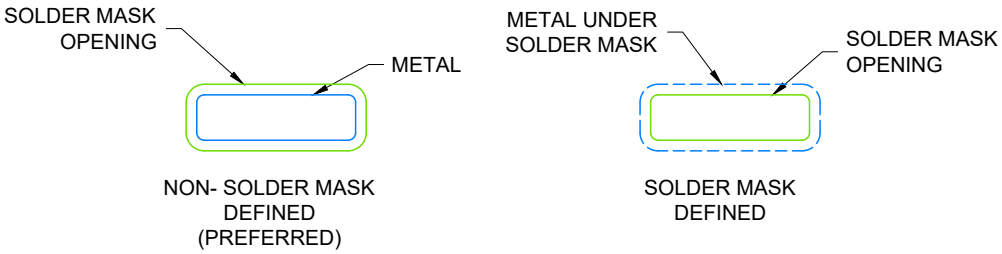


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AA



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4224642/D 07/2024

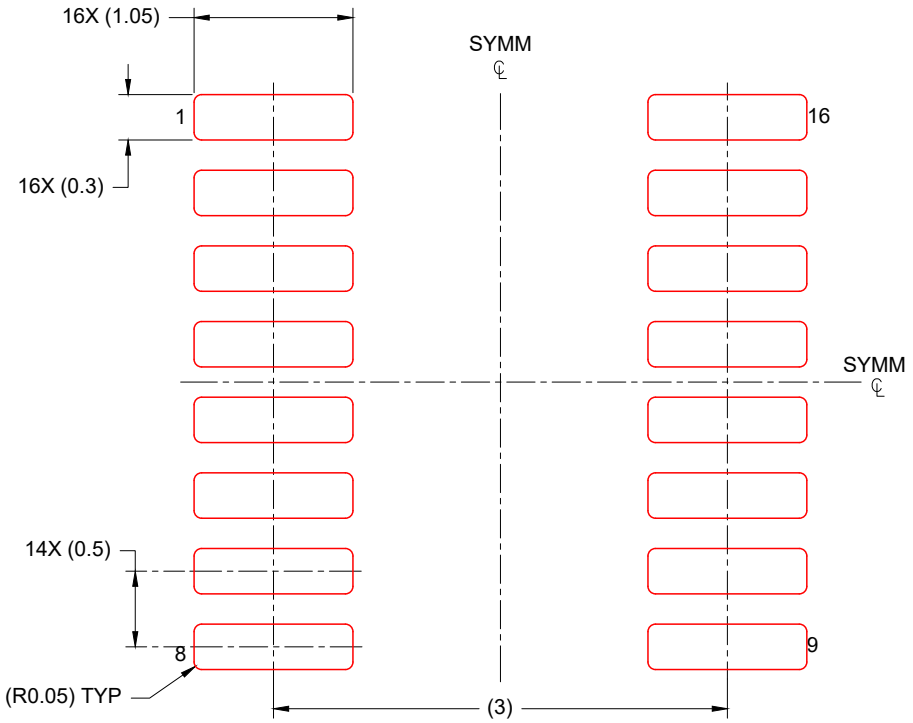
NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224642/D 07/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月