

TPIC6A595 电源逻辑 8 位移位寄存器

1 特性

- 低 $r_{DS(on)}$: $1\ \Omega$ (典型值)
- 输出短路保护
- 雪崩能量 : 75mJ
- 8 路 350mA DMOS 输出
- 50V 开关能力
- 器件可级联
- 低功耗

2 应用

- 仪表组
- 指示警示灯
- LED 照明和控制
- 汽车继电器或螺线管驱动器

3 说明

TPIC6A595 是一款集成化的高压高电流功率逻辑 8 位移位寄存器，专为在需要相对较大负载功率的系统中使用而设计。该器件包含内置的输出钳位电压，用于提供电感瞬态保护。电源驱动器应用包括继电器、螺线管和其他中等电流或高电压负载。每个开漏 DMOS 晶体管都具有独立的斩波限流电路，以防止在短路情况下损坏。

该器件包含一个 8 位串入并出移位寄存器，用于驱动一个 8 位 D 型存储寄存器。数据分别在移位寄存器时钟 (SRCK) 和寄存器时钟 (RCK) 的上升沿，通过移位寄存器和存储寄存器进行传输。当移位寄存器清零信号 (SRCLR) 为高电平时，存储寄存器将数据传输到输出缓冲器。只有当 RCK 为低电平时，写入数据和读取数据才有效。当 SRCLR 为低电平时，输入移位寄存器将清零。当输出使能 (\bar{G}) 保持高电平时，输出缓冲器中的所有数据将保持低电平，并且所有漏极输出将关闭。当 \bar{G} 保持低电平时，来自存储寄存器中的数据对输出缓冲器透明。串行输出 (SER OUT) 允许将数据从移位寄存器级联到其他器件。

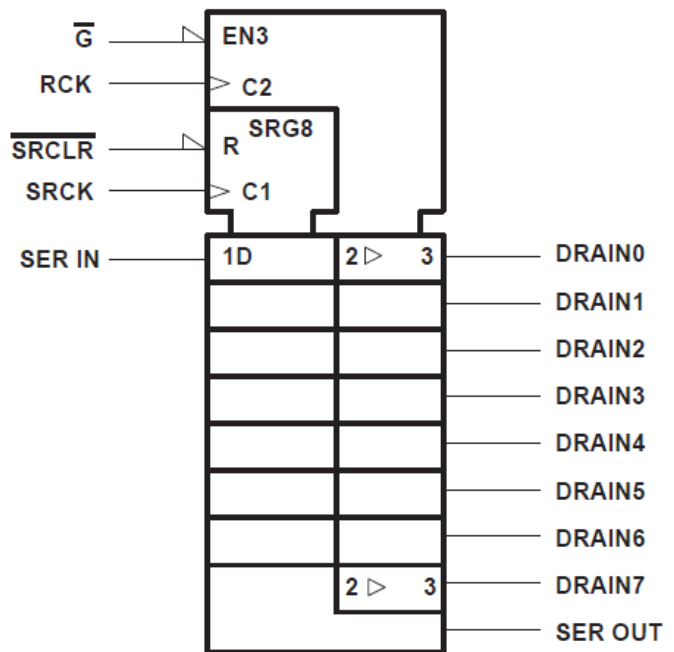
输出端采用低侧漏极开路 DMOS 晶体管，额定输出电压为 50V，持续灌电流能力为 350mA。当输出缓冲器中的数据较低时，DMOS 晶体管的输出被关闭。当数据较高时，DMOS 晶体管输出具有灌电流能力。

器件提供单独的电源接地 (PGND) 和逻辑接地 (LGND) 端子，实现最大的系统灵活性。所有 PGND 端子在内部已连接，每个 PGND 端子必须外部连接至电源系统接地，最小化寄生阻抗。LGND 和 PGND 之间必须在外部进行单点连接，其连接方式应能减少逻辑电路与负载电路之间的串扰。

TPIC6A595 提供热强化型双列直插式 (NE) 封装和宽体表面贴装 (DW) 封装两种封装形式。TPIC6A595 的工作壳温范围为 -40°C 至 125°C 。

表 3-1. 器件信息

部件号	封装	封装尺寸 (标称值)
TPIC6A595	PDIP(20)	24.00mm × 6.86mm
	SOIC(24)	15.40mm × 7.50mm



此符号符合 ANSI/IEEE 标准 91-1984 和 IEC 出版物 617-12。

逻辑符号



内容

1 特性.....	1	7.2 功能方框图.....	12
2 应用.....	1	7.3 特性说明.....	13
3 说明.....	1	8 器件功能模式.....	14
4 引脚配置和功能.....	2	8.1 在 $V_{CC} < 4.5V$ 条件下运行.....	14
5 规格.....	4	8.2 工作电压范围 $5.5V < V_{CC} \leq 7V$	14
5.1 绝对最大额定值.....	4	9 器件和文档支持.....	15
5.2 功耗等级表.....	4	9.1 文档支持.....	15
5.3 建议运行条件.....	4	9.2 接收文档更新通知.....	15
5.4 电气特性.....	5	9.3 支持资源.....	15
5.5 开关特性.....	6	9.4 商标.....	15
5.6 热阻.....	6	9.5 静电放电警告.....	15
5.7 典型特性.....	6	9.6 术语表.....	15
6 测量信息.....	8	10 修订历史记录.....	15
7 详细说明.....	12	11 机械、封装和可订购信息.....	15
7.1 概述.....	12		

4 引脚配置和功能

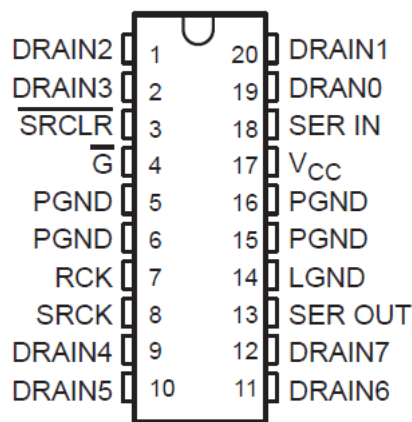


图 4-1. NE 封装 20 引脚 PDIP 顶视图

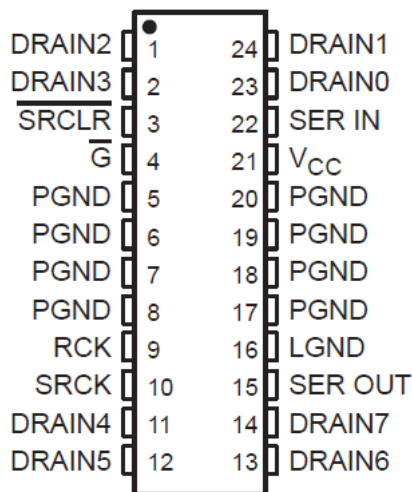


图 4-2. DW 封装 24 引脚 SOIC 顶视图

引脚功能

表 4-1. PDIP 引脚功能

引脚		I/O	说明
名称	编号		
DRAIN0	19	O	漏极开路输出
DRAIN1	20		
DRAIN2	1		
DRAIN3	2		
DRAIN4	9		
DRAIN5	10		
DRAIN6	11		
DRAIN7	12		
\bar{G}	4	I	输出使能，低电平有效
PGND	5、6、15、16	-	电源地
LGND	14	-	线接地
RCK	7	I	寄存器时钟
SERIN	18	I	串行数据输入
SEROUT	13	O	串行数据输出
SRCK	8	I	移位寄存器时钟
SRCLR	3	I	移位寄存器清零，低电平有效
VCC	17	I	电源

表 4-2. SOIC 引脚功能

引脚		I/O	说明
名称	编号		
DRAIN0	23	O	漏极开路输出
DRAIN1	24		
DRAIN2	1		
DRAIN3	2		
DRAIN4	11		
DRAIN5	12		
DRAIN6	13		
DRAIN7	14		
\bar{G}	4	I	输出使能，低电平有效
PGND	5、6、7、8、17、18、19、20	-	电源地
LGND	16	-	线接地
RCK	9	I	寄存器时钟
SERIN	22	I	串行数据输入
SEROUT	15	O	串行数据输出
SRCK	10	I	移位寄存器时钟
SRCLR	3	I	移位寄存器清零，低电平有效
VCC	21	I	电源

5 规格

5.1 绝对最大额定值

在建议的工作管壳温度范围内 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V _{CC}	逻辑电源电压 ⁽²⁾		7	V
V _I	逻辑输入电压范围	-0.3	7	V
V _{DS}	功率 DMOS 漏源电压 ⁽³⁾		50	V
	漏源二极管阳极持续电流		1	A
	源漏二极管阳极脉冲电流 ⁽⁴⁾		2	A
I _{DN}	每路输出的漏极脉冲电流 (所有输出开启) ⁽⁴⁾	T _A = 25°C	1.1	A
I _{DN}	每路输出的持续漏极电流 (所有输出开启)	T _A = 25°C	350	A
	单输出的峰值漏极电流 ⁽⁴⁾	T _A = 25°C	1.1	A
E _{AS}	单脉冲雪崩能量 (参阅图 6-6)		75	mJ
I _{AS}	雪崩电流 ⁽⁵⁾		600	mA
	持续总功耗	请参阅 节 5.2		
T _C	工作管壳温度范围	-40	125	°C
T _J	工作等效结温范围	-40	150	°C
T _{stg}	贮存温度范围	-65	150	°C
	10 秒内距离外壳 1.6mm (1/16 英寸) 的引线温度		260	°C

- 应力超出“绝对最大额定值”下列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- 所有电压值均相对于 LGND 和 PGND。
- 每个功率 DMOS 的源在内部连接至 PGND。
- 脉冲持续时间 ≤ 100μs，占空比 ≤ 2%。
- 漏极电源电压 = 15V、初始结温 (T_{JS}) = 25°C、L = 210mH、I_{AS} = 600mA (参阅图 6-6)。

5.2 功耗等级表

封装	T _C ≤ 25°C 额定功率	降额因子 高于 T _C = 25°C	T _C = 125°C 额定功率
DW	1750mW	14mW/°C	350mW
NE	2500mW	20mW/°C	500mW

5.3 建议运行条件

		最小值	最大值	单位
V _{CC}	逻辑电源电压	4.5	5.5	V
V _{IH}	高电平输入电压	0.85V _{CC}	V _{CC}	V
V _{IL}	低电平输入电压	0	0.15V _{CC}	V
	脉冲漏极输出电流, T _C = 25°C、V _{CC} = 5V ⁽¹⁾ (2)	-1.8	0.6	A
t _{su}	建立时间, SRCK 上升前 SER IN 保持高电平 (参阅图 6-2)	10		ns
t _h	保持时间, SRCK 上升前 SER IN 保持高电平 (参阅图 6-2)	10		ns
t _w	脉冲持续时间 (参阅图 6-2)	20		ns
T _C	工作外壳温度	-40	125	°C

- 脉冲持续时间 ≤ 100μs，占空比 ≤ 2%。
- 应用技术手段将 T_J - T_C 差值限制在 10°C 以内。

5.4 电气特性

$V_{CC} = 5V$, $T_C = 25^\circ C$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
$V_{(BR)DSX}$	漏源击穿电压	$I_D = 1mA$		50			V
V_{SD}	源漏二极管正向电压	$I_F = 350mA$	请参阅(1)		0.8	1.1	V
V_{OH}	串行输出高电平输出电压	$I_{OH} = -20\mu A$		$V_{CC} - 0.1$	V_{CC}		V
		$I_{OH} = -4mA$		$V_{CC} - 0.5$	$V_{CC} - 0.2$		
V_{OL}	串行输出低电平输出电压	$I_{OL} = 20\mu A$			0	0.1	V
		$I_{OL} = 4mA$			0.2	0.5	
I_{IH}	高电平输入电流	$V_I = V_{CC}$				1	μA
I_{IL}	低电平输入电流	$V_I = 0$				-1	μA
$I_{O(chop)}$	斩波开始时的输出电流	$T_C = 25^\circ C$, 请参阅图 6-3 和图 6-4 (2)		0.6	0.8	1.1	A
I_{CC}	逻辑电源电流	$I_O = 0$	$V_I = V_{CC}$ 或 0		0.5	5	mA
$I_{CC(FRQ)}$	频率下的逻辑电源电流	$f_{SRCK} = 5MHz$, $V_I = V_{CC}$ 或 0	$I_O = 0$, $V_{CC} = 5V$	$C_L = 30pF$, 请参阅图 5-1		1.3	mA
$I_{(nom)}$	标称电流	$V_{DS(on)} = 0.5V$, $V_{CC} = 5V$	$I_{(nom)} = I_D$ 请参阅(2) (3) (4)	$T_C = 85^\circ C$		350	mA
I_D	关断状态漏极电流	$V_{DS} = 40V$	$T_C = 25^\circ C$		0.1	1	μA
		$V_{DS} = 40V$	$T_C = 125^\circ C$		0.2	5	
$r_{DS(on)}$	静态漏源导通电阻	$I_D = 350mA$	$T_C = 25^\circ C$	请参阅图 5-4 和 图 5-5 (2) (3)	1	1.5	Ω
		$I_D = 350mA$	$T_C = 125^\circ C$		1.7	2.5	
		$I_D = 350mA$	$T_C = 40^\circ C$				

(1) 脉冲持续时间 $\leq 100\mu s$, 占空比 $\leq 2\%$

(2) 应用技术手段将 $T_J - T_C$ 差值限制在 $10^\circ C$ 以内。

(3) 这些参数是通过将电压检测触点与载流触点分开的方式进行测量的。

(4) 定义标称电流是为了在不同来源的器件之间进行一致的比较。它是在 $T_C = 85^\circ C$ 时产生 0.5V 压降的电流。

5.5 开关特性

$V_{CC} = 5V$, $T_C = 25^\circ C$

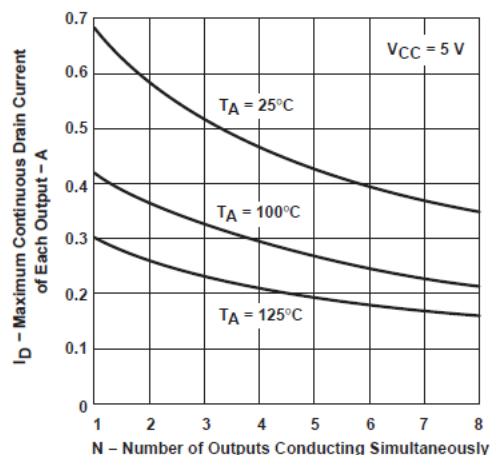
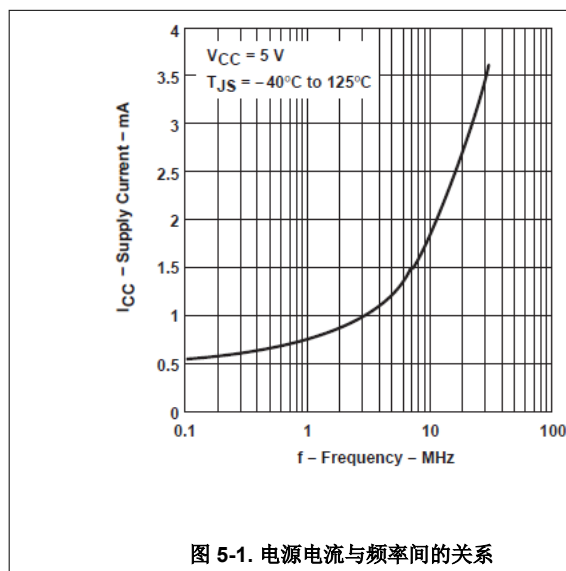
参数		测试条件		最小值	典型值	最大值	单位
t_{PHL}	从 \overline{G} 输出的高电平到低电平传输延迟时间	$C_L = 30pF$	$I_D = 350mA$		30		ns
t_{PLH}	从 \overline{G} 输出的低电平到高电平传输延迟时间	请参阅图 6-1、图 6-2 和图 5-6。			125		ns
t_r	漏极输出的上升时间				60		ns
t_f	漏极输出的下降时间				30		ns
t_a	反向恢复电流上升时间	$I_F = 350mA$	$di/dt = 20A/\mu s$		100		ns
t_{rr}	反向恢复时间	请参阅图 6-5 (1) (2)			300		ns

- 应用技术手段将 $T_J - T_C$ 差值限制在 $10^\circ C$ 以内。
- 这些参数是通过将电压检测触点与载流触点分开的方式进行测量的。

5.6 热阻

参数		测试条件		最小值	最大值	单位
$R_{\theta JC}$	结至外壳热阻	DW	8 路输出功率均等		10	$^\circ C/W$
		NE		10		
$R_{\theta JA}$	结至环境热阻	DW	8 路输出功率均等		50	$^\circ C/W$
		NE		50		

5.7 典型特性



5.7 典型特性 (续)

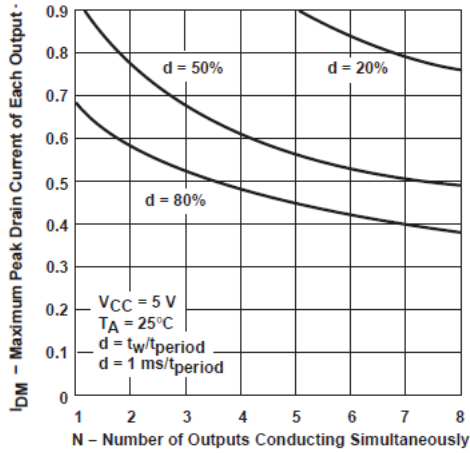


图 5-3. 每路输出最大峰值漏极电流与同时导通输出数量的关系

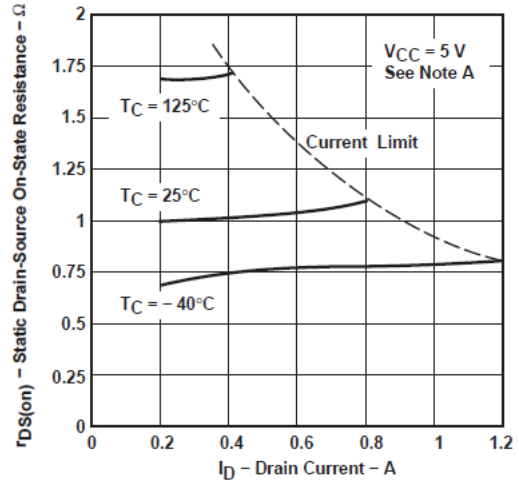


图 5-4. 静态漏源导通电阻与漏极电流的关系

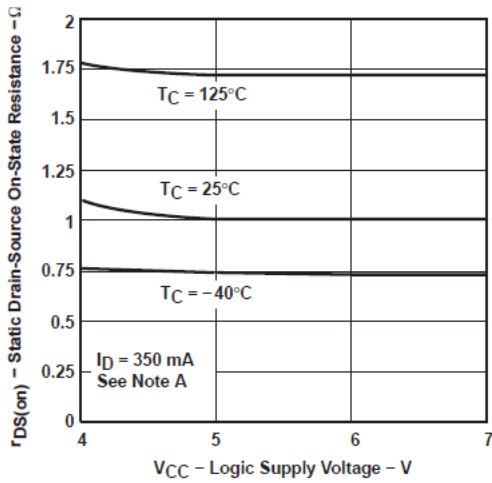


图 5-5. 静态漏源导通电阻与逻辑供电电压的关系

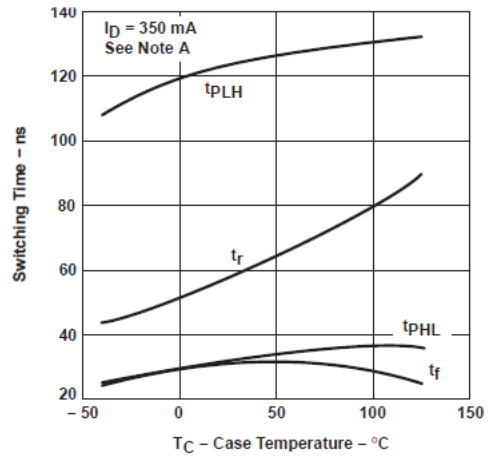
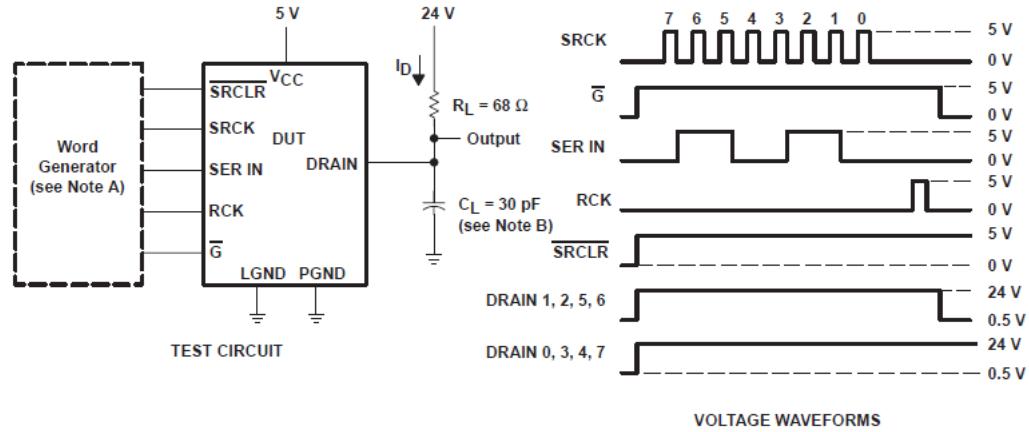


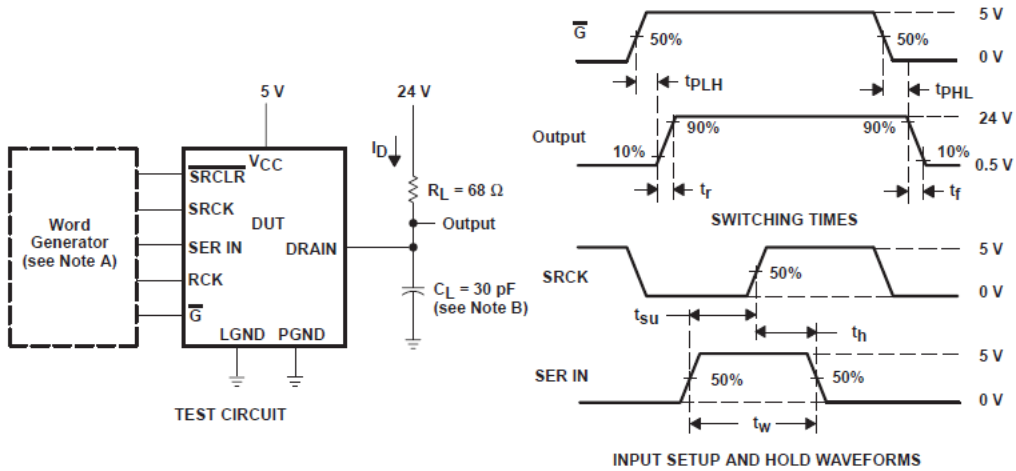
图 5-6. 开关时间与管壳温度的关系

6 测量信息



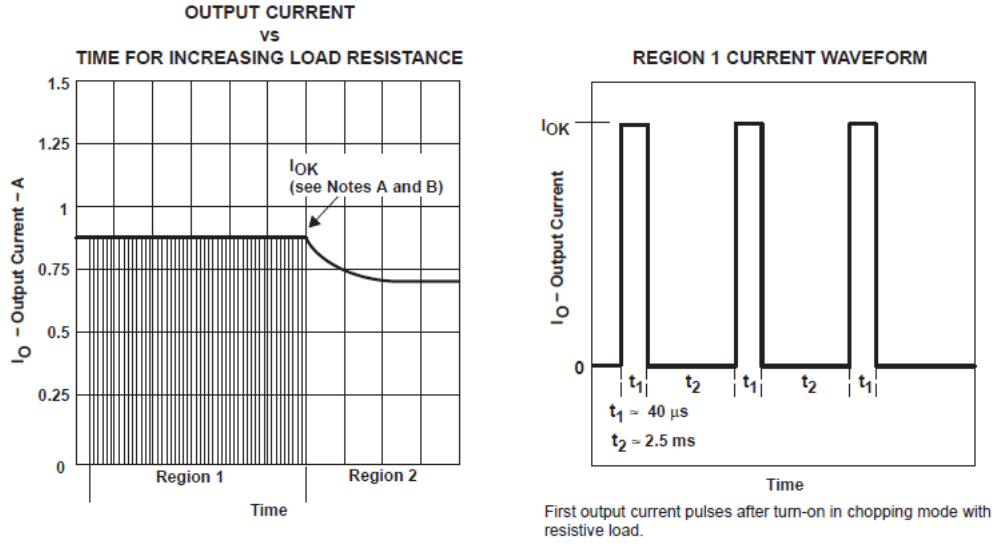
- A. 该数字信号发生器具有以下特性： $t_r \leq 10\text{ns}$ 、 $t_f \leq 10\text{ns}$ 、 $t_w = 300\text{ns}$ 、脉冲重复率 (PRR) = 5kHz、 $Z_0 = 50 \Omega$ 。
- B. C_L 包括探针和夹具电容。
- C. 写入数据和读取数据仅在 RCK 为低电平时有效

图 6-1. 电阻负载操作



- A. 该数字信号发生器具有以下特性： $t_r \leq 10\text{ns}$ 、 $t_f \leq 10\text{ns}$ 、 $t_w = 300\text{ns}$ 、脉冲重复率 (PRR) = 5kHz、 $Z_0 = 50 \Omega$ 。
- B. C_L 包括探针和夹具电容。

图 6-2. 测试电路、开关时间和电压波形



First output current pulses after turn-on in chopping mode with resistive load.

- A. 图 6-4 展示了该器件在为初始阻值低且阻值递增的负载（例如白炽灯）供电时的输出电流特性。在区域 1 中，发生斩波、峰值电流限制为 I_{OK} 。在区域 2 中，输出电流为连续状态。当器件为初始阻值高且阻值递减的负载供电时，上述特性会按相反顺序出现。
- B. 区域 1 的占空比约为 2%。

图 6-3. 斩波模式特征

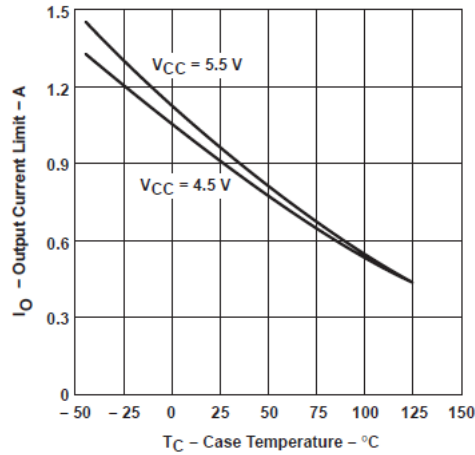
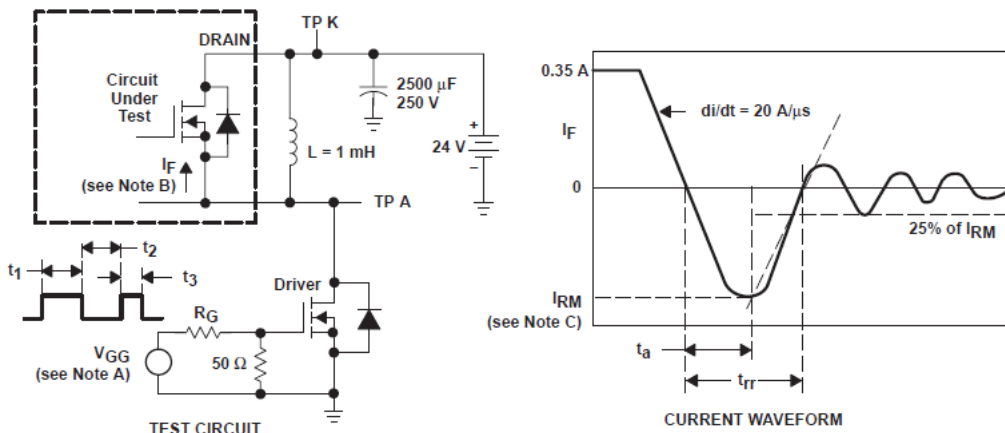
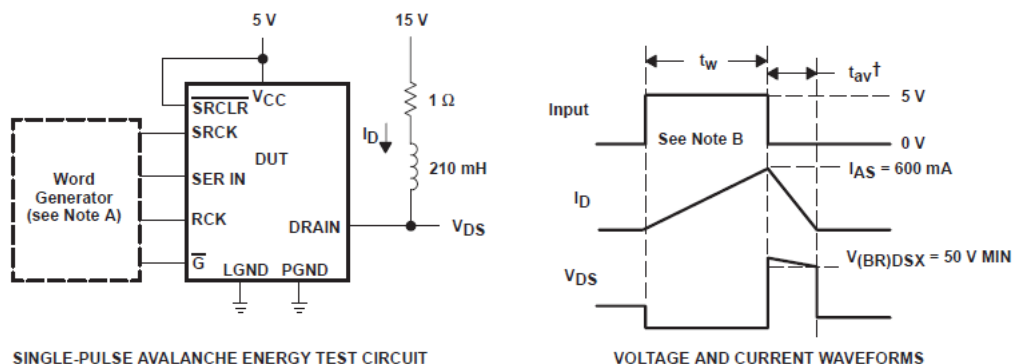


图 6-4. 输出电流限制与管壳温度的关系



- A. 当 $di/dt = 20A/\mu s$ 时, 可以调节 V_{GG} 振幅和 R_G 。采用 V_{GG} 双脉冲序列设置 $I_F = 0.35A$, 其中 $t_1 = 10\mu s$ 、 $t_2 = 7\mu s$ 且 $t_3 = 3\mu s$ 。
- B. 被测漏极终端连接至 TP K 测试点。所有其他终端均连接在一起并连接至 TP A 测试点。
- C. I_{RM} = 最大恢复电流。

图 6-5. 源漏二极管的反向恢复电流测试电路和波形



- A. † 非 JEDEC 标准的雪崩时间符号。
- B. 该数字信号发生器具有以下特性： $t_r \leq 10ns$ 、 $t_f \leq 10ns$ 、 $Z_0 = 50\Omega$ 。
- C. 输入脉冲持续时间 t_w 增加直至峰值电流 $I_{AS} = 600mA$ 。能量测试水平定义为 $E_{AS} = (I_{AS} \times V_{(BR)DSX} \times t_{av})/2 = 75mJ$ 。

图 6-6. 单脉冲雪崩能量测试电路和波形

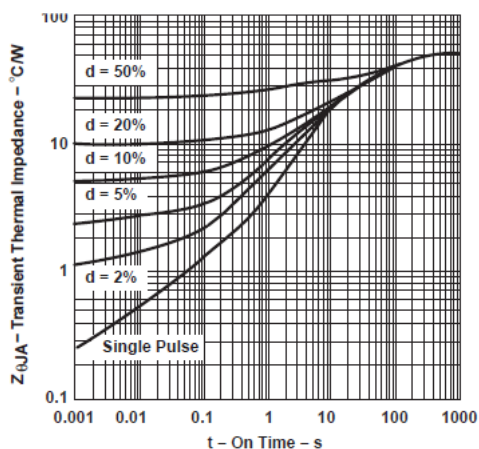


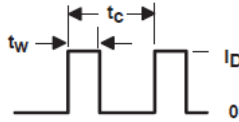
图 6-7. NE 封装瞬态热阻抗与导通时间之间的关系

单脉冲曲线表示测量数据。不同脉冲持续时间的曲线基于以下公式：

$$Z_{\theta JA} = \left| \frac{t_w}{t_c} \right| R_{\theta JA} + \left| 1 - \frac{t_w}{t_c} \right| Z_{\theta}(t_w + t_c) + Z_{\theta}(t_w) - Z_{\theta}(t_c) \quad (1)$$

其中：

- $Z_{\theta}(t_w)$ = 单脉冲热阻抗持续时间 $t = t_w$ 秒
- $Z_{\theta}(t_c)$ = 单脉冲热阻抗持续时间 $t = t_c$ 秒
- $Z_{\theta}(t_w+t_c)$ = 单脉冲热阻抗持续时间 $t = t_w + t_c$ 秒
- $d = t_w/t_c$

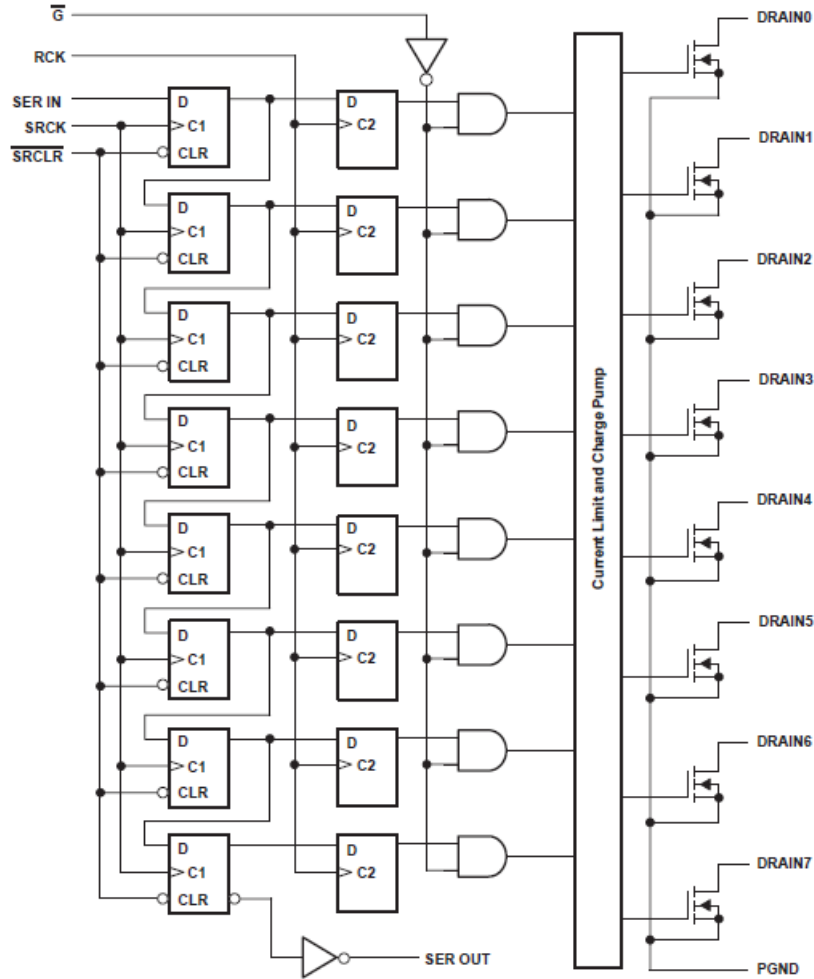


7 详细说明

7.1 概述

TPIC6A595 是一款集成式、高压、中电流功率 8 位移位寄存器，专为在需要相对较高负载功率的系统中使用而设计。该器件的输出端内置电压钳位用于电感瞬态保护，因此也可驱动继电器、螺线管和其他中电流或高压负载。

7.2 功能方框图



功能方框图

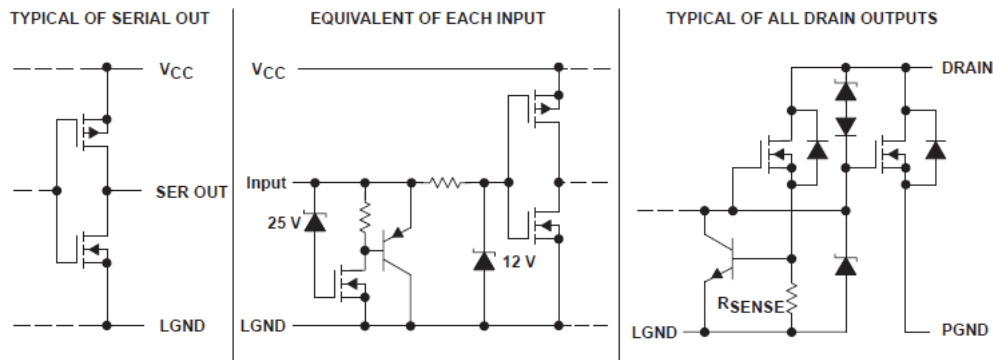


图 7-1. 功能方框图 (续)

7.3 特性说明

7.3.1 串行输入接口

该器件包含一个可对 8 位 D 类存储寄存器进行馈送的 8 位串行输入、并行输出移位寄存器。数据分别在移位寄存器时钟 (SRCK) 和寄存器时钟 (RCK) 的上升沿，通过移位寄存器和存储寄存器进行传输。只有当 RCK 为低电平时，写入数据和读取数据才有效。当移位寄存器清零 ($\overline{\text{SRCLR}}$) 为高电平时，存储寄存器将数据传输到输出缓冲器。

7.3.2 清零寄存器

($\overline{\text{SRCLR}}$) 为逻辑低电平将清除器件中的所有寄存器。TI 建议在上电或初始化期间对器件进行清零操作。

7.3.3 输出控制

当输出使能端 ($\overline{\text{G}}$) 保持高电平时，输出缓冲器中的所有数据将保持低电平，且所有漏极输出将关闭。当输出使能端 ($\overline{\text{G}}$) 保持低电平时，存储寄存器中的数据将对输出缓冲器透明。当输出缓冲器中的数据为低电平时，DMOS 晶体管输出将关闭。当数据为高电平时，DMOS 晶体管输出具有灌电流能力。该引脚还可用于全局 PWM 调光。

7.3.4 级联应用

串行输出 (SER OUT) 允许将数据从移位寄存器级联到其他器件。将本器件的 (SER OUT) 引脚连接到下一个器件的 (SER IN) 引脚，即可实现菊花链连接。

7.3.5 电流限制功能

输出端采用低侧漏极开路 DMOS 晶体管，额定输出电压为 50V，持续灌电流能力为 350mA。每个开漏 DMOS 晶体管都具有独立的斩波限流电路，以防止在短路情况下损坏。

8 器件功能模式

8.1 在 $V_{CC} < 4.5V$ 条件下运行

该器件工作电压范围为 $4.5V \leq V_{CC} \leq 5.5V$ 时可正常工作。当工作电压低于 $4.5V$ 时，将无法保证器件的正常工作，包括通信接口功能和电流输出能力。

8.2 工作电压范围 $5.5V < V_{CC} \leq 7V$

器件在此电压范围内可正常工作，但如果器件长期在此电压范围内运行，可能会出现可靠性问题。

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 文档支持

9.1.1 相关文档

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (May 2005) to Revision C (March 2025)	Page
--	-------------

• 添加了“应用”	1
-----------------	---

Changes from Revision A (January 1995) to Revision B (May 2005)	Page
--	-------------

• 更改了 SRCLR 计时示意图并更改了 图 6-1 中漏极计时示意图的标题	8
---	---

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPIC6A595DW	OBSOLETE	SOIC	DW	24		TBD	Call TI	Call TI	-40 to 125	TPIC6A595	
TPIC6A595DWG4	OBSOLETE	SOIC	DW	24		TBD	Call TI	Call TI	-40 to 125	TPIC6A595	
TPIC6A595DWR	ACTIVE	SOIC	DW	24	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TPIC6A595	Samples
TPIC6A595NE	ACTIVE	PDIP	NE	20	20	RoHS & Green	NIPDAU	N / A for Pkg Type	-40 to 125	TPIC6A595NE	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) **MSL, Peak Temp.** - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) **Lead finish/Ball material** - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPIC6A595DWR	SOIC	DW	24	2000	330.0	24.4	10.75	15.7	2.7	12.0	24.0	Q1
TPIC6A595DWR	SOIC	DW	24	2000	330.0	24.4	10.75	15.7	2.7	12.0	24.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPIC6A595DWR	SOIC	DW	24	2000	350.0	350.0	43.0
TPIC6A595DWR	SOIC	DW	24	2000	350.0	350.0	43.0

DW (R-PDSO-G24)

PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in inches (millimeters). Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15).
 - D. Falls within JEDEC MS-013 variation AD.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司