SN74AVC2T45-Q1 具有可配置电压转换和三态输出的汽车类 2 位双电源总线收发器

1 特性

- 符合汽车应用要求
- 控制输入 V_{IH}/V_{IL} 电平以 V_{CCA} 电压为基准
- 完全可配置的双轨设计，支持各个端口在 1.2V 至 3.6V 的整个电源电压范围内运行
- 工作温度范围为 –40°C 至 105°C
- I/O 可耐受 4.6V 电压
- I_{off} 支持局部省电模式下运行
- 最大数据速率
  - 500Mbps（1.8V 至 3.3V 转换）
  - 320Mbps（<1.8V 至 3.3V 转换）
  - 320Mbps（转换至 2.5V 或 1.8V）
  - 280Mbps（转换至 1.5V）
  - 240Mbps（转换至 1.2V）
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求
  - 8000V 人体放电模型 (A114-A)
  - 200V 机器放电模型 (A115-A)
  - 1000V 充电器件模型 (C101)

2 应用

- 智能手机
- 服务器
- 台式计算机和笔记本电脑
- 其他便携式设备

3 说明

这款 2 位同相总线收发器使用两个独立的可配置电源轨。A 端口旨在跟踪 V_{CCA}。V_{CCA} 电源电压为 1.2V 至 3.6V。B 端口旨在跟踪 V_{CCB}。V_{CCB} 电源电压为 1.2V 至 3.6V。因此可在 1.2V、1.5V、1.8V、2.5V 和 3.3V 电压节点之间进行通用的低电压双向转换。

SN74AVC2T45 旨在实现两条数据总线间的异步通信。方向控制 (DIR) 输入的逻辑电平将会激活 B 端口或 A 端口输出。当 B 端口输出被激活时，此器件将数据从 A 总线发送到 B 总线，而当 A 端口输出被激活时，此器件将数据从 B 总线发送到 A 总线。A 端口和 B 端口上的输入电路一直处于激活状态并且必须施加一个逻辑高或低电平，从而防止过大的 I_{CC} 和 I_{CCZ}。

SN74AVC2T45 旨在实现通过 V_{CCA} 对 DIR 输入电路供电。

该器件专用于使用 I_{off} 的局部断电应用。I_{off} 电路禁用输出，从而可防止其断电时破坏性电流从该器件回流。

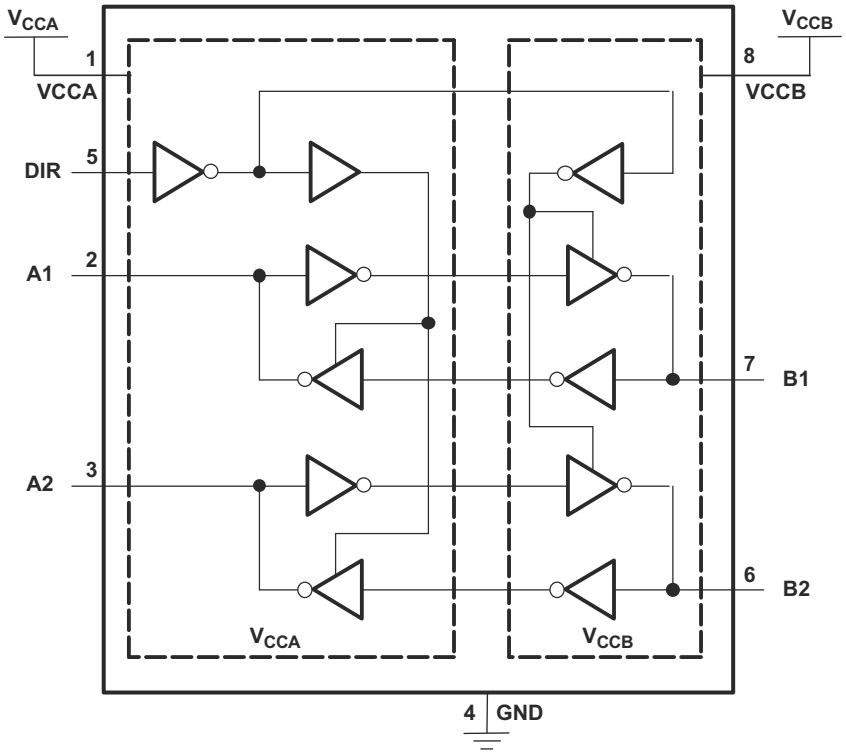
V_{CC} 隔离特性可确保只要有任何一个 V_{CC} 输入接地 (GND)，则两个端口均处于高阻抗状态。

封装信息

器件型号	封装(1)	封装尺寸(2)
SN74AVC2T45DCU	DCU（VSSOP，8）	2mm × 3.1mm
SN74AVC2T45DTT	DTT（SON，8）	1.95mm × 1.00mm

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



逻辑图（正逻辑）

Copyright © 2025 Texas Instruments Incorporated

内容

1 特性.... 1
2 应用.... 1
3 说明.... 1
4 引脚配置和功能.... 4
5 规格.... 5
5.1 绝对最大额定值.... 5
5.2 ESD 等级.... 5
5.3 建议运行条件.... 6
5.4 热性能信息.... 7
5.5 电气特性.... 8
5.6 开关特性：VCCA = 1.2V.... 9
5.7 开关特性：V_{CCA} = 1.5V.... 9
5.8 开关特性：V_{CCA} = 1.8V.... 10
5.9 开关特性：V_{CCA} = 2.5V.... 10
5.10 开关特性：V_{CCA} = 3.3V.... 11
5.11 工作特性.... 11
5.12 典型特性.... 12
6 参数测量信息.... 14
7 详细说明.... 15
7.1 概述.... 15
7.2 功能方框图.... 15
7.3 特性说明.... 16
7.4 器件功能模式.... 16
8 应用和实施.... 17
8.1 应用信息.... 17
8.2 典型应用.... 17
8.3 电源相关建议.... 19
8.4 布局.... 20
9 器件和文档支持.... 21
9.1 接收文档更新通知.... 21
9.2 支持资源.... 21
9.3 商标.... 21
9.4 静电放电警告.... 21
9.5 术语表.... 21
10 修订历史记录.... 21
11 机械、封装和可订购信息.... 22

4 引脚配置和功能

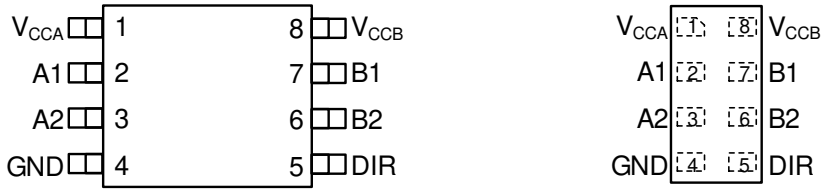


图 4-1. DCU（8 引脚 VSSOP）和 DTT（8 引脚 SON）封装（顶视图）

引脚		类型[(1)]	说明
名称	编号		
VCCA	1	—	电源电压 A
VCCB	8	—	电源电压 B
GND	4	—	接地
A1	2	I/O	输出或输入，具体取决于 DIR 的状态。输出电平取决于 V_{CCA}。
A2	3	I/O	输出或输入，具体取决于 DIR 的状态。输出电平取决于 V_{CCA}。
B1	7	I/O	输出或输入，具体取决于 DIR 的状态。输出电平取决于 V_{CCB}。
B2	6	I/O	输出或输入，具体取决于 DIR 的状态。输出电平取决于 V_{CCB}。
DIR	5	I	方向引脚，连接至 GND 或 VCCA

(1) I = 输入，O = 输出

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)]

			最小值	最大值	单位
V_{CCA} V_{CCB}	电源电压范围		-0.5	4.6	V
V_I	输入电压范围 [(2)]	I/O 端口（A 端口）	-0.5	4.6	V
		I/O 端口（B 端口）	-0.5	4.6	
		控制输入	-0.5	4.6	
V_O	在高阻抗或断电状态对任一输出施加的电压范围[(2)]	A 端口	-0.5	4.6	V
		B 端口	-0.5	4.6	
V_O	应用到任一处于高电平或低电平状态输出的电压范围 [(2)] [(3)]	A 端口	-0.5	V_{CCA} + 0.5	V
		B 端口	-0.5	V_{CCB} + 0.5	
I_{IK}	输入钳位电流	V_I < 0		-50	mA
I_{OK}	输出钳位电流	V_O < 0		-50	mA
I_O	持续输出电流			±50	mA
	通过 V_{CCA}、V_{CCB} 或 GND 的连续电流			±100	mA
θ_{JA}	封装热阻[(4)]	DCU 封装		227	°C/W
T_{stg}	贮存温度范围		-65	150	°C

(1) 超出“最大绝对额定值”下列出的值可能会对器件造成永久损坏。这些仅为在额定值下的工作情况，对于额定值下或者在超出“推荐的操作条件”下的任何其它情况下的器件功能性操作，在此并未说明。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 如果遵守输入和输出电流额定值，有可能超过输入负电压和输出电压额定值。
(3) 如果遵守输出电流额定值，则输出正电压额定值可能超过最大 4.6V。
(4) 封装热阻抗根据 JESD 51-7 计算。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)]	±8000	V
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101[(2)]	±1000	
	机器模型 (MM)，符合 JEDEC 规范 JESD22-A115-A	±200	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

请参阅(1) (2) (3) (4) (5)

			V_{CCI}	V_{CCO}	最小值	最大值	单位
V_{CCA}	电源电压				1.2	3.6	V
V_{CCB}	电源电压				1.2	3.6	V
V_{IH}	高电平输入电压	数据输入 (4)	1.2V 至 1.95V		V_{CCI} × 0.65		V
			1.95V 至 2.7V		1.6		
			2.7V 至 3.6V		2		
V_{IL}	低电平输入电压	数据输入 (4)	1.2V 至 1.95V			V_{CCI} × 0.35	V
			1.95V 至 2.7V			0.7	
			2.7V 至 3.6V			0.8	
V_{IH}	高电平输入电压	DIR（以 V_{CCA} 为基准）(5)	1.2V 至 1.95V		V_{CCA} × 0.65		V
			1.95V 至 2.7V		1.6		
			2.7V 至 3.6V		2		
V_{IL}	低电平输入电压	DIR（以 V_{CCA} 为基准）(5)	1.2V 至 1.95V			V_{CCA} × 0.35	V
			1.95V 至 2.7V			0.7	
			2.7V 至 3.6V			0.8	
V_I	输入电压				0	3.6	V
V_O	输出电压	有效状态			0	V_{CCO}	V
		三态			0	3.6	
I_{OH}	高电平输出电流			1.2V		-3	mA
				1.4V 至 1.6V		-6	
				1.65V 至 1.95V		-8	
				2.3V 至 2.7V		-9	
				3V 至 3.6V		-12	
I_{OL}	低电平输出电流			1.2V		3	mA
				1.4V 至 1.6V		6	
				1.65V 至 1.95V		8	
				2.3V 至 2.7V		9	
				3V 至 3.6V		12	
$\Delta t/\Delta v$	输入转换上升或下降速率					5	ns/V
T_A	自然通风条件下的工作温度范围				-40	105	°C

(1) V_{CCI} 是与输入端口相关的 V_{CC}。
(2) V_{CCO} 是与输出端口相关的 V_{CC}。
(3) 器件所有的未使用数据输入必须保持在 V_{CCI} 或 GND，以确保器件正常运行。请参阅 TI 应用报告 *CMOS 输入缓慢或悬空的影响*。
(4) 对于数据表中未指定的 V_{CCI} 值，V_{IH} min = V_{CCI} × 0.7V，V_{IL} max = V_{CCI} × 0.3V。
(5) 对于数据表中未指定的 V_{CCI} 值，V_{IH} min = V_{CCA} × 0.7V，V_{IL} max = V_{CCA} × 0.3V。

Copyright © 2025 Texas Instruments Incorporated

5.4 热性能信息

热指标[1]		SN74AVC2T45-Q1		单位
		DCU (VSSOP)	DTT (QFN)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	246.9	216.6	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	95.2	149.5	°C/W
$R_{\theta JB}$	结至电路板热阻	158.4	114.6	°C/W
ψ_{JT}	结至顶部特征参数	34.1	21.1	°C/W
ψ_{JB}	结至电路板特征参数	157.5	114.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.5 电气特性

在推荐的自然通风条件下的工作温度范围内测得（除非另有说明）[(1) (2)]

参数		测试条件		V_{CCA}	V_{CCB}	T_A = 25°C			-40°C 至 105°C		单位
						最小值	典型值	最大值	最小值	最大值	
V_{OH}		I_{OH} = –100 μA	$V_I = V_{IH}$	1.2V 至 3.6V	1.2V 至 3.6V				V_{CCO} – 0.2V		V
		I_{OH} = -3mA		1.2V	1.2V		0.95				
		I_{OH} = -6mA		1.4V	1.4V				1.05		
		I_{OH} = -8mA		1.65V	1.65V				1.2		
		I_{OH} = -9mA		2.3V	2.3V				1.75		
		I_{OH} = -12mA		3V	3V				2.3		
V_{OL}		I_{OL} = 100 μA	$V_I = V_{IL}$	1.2V 至 3.6V	1.2V 至 3.6V					0.2	V
		I_{OL} = 3mA		1.2V	1.2V		0.25				
		I_{OL} = 6mA		1.4V	1.4V					0.35	
		I_{OL} = 8mA		1.65V	1.65V					0.45	
		I_{OL} = 9mA		2.3V	2.3V					0.55	
		I_{OL} = 12mA		3V	3V					0.7	
I_I	DIR	$V_I = V_{CCA}$ 或 GND		1.2V 至 3.6V	1.2V 至 3.6V		±0.025	±0.25		±1	μA
I_{off}	A 端口	V_I 或 V_O = 0V 至 3.6V		0V	0V 至 3.6V		±0.1	±1		±5	μA
	B 端口			0V 至 3.6V	0V		±0.1	±1		±5	
I_{OZ}	B 端口	$V_O = V_{CCO}$ 或 GND，$V_I = V_{CCI}$ 或 GND		0V	3.6V		±0.5	±2.5		±5	μA
	A 端口			3.6V	0V		±0.5	±2.5		±5	
I_{CCA}		$V_I = V_{CCI}$ 或 GND，I_O = 0		1.2V 至 3.6V	1.2V 至 3.6V					10	μA
				0V	3.6V					-2	
				3.6V	0V					10	
I_{CCB}		$V_I = V_{CCI}$ 或 GND，I_O = 0		1.2V 至 3.6V	1.2V 至 3.6V					10	μA
				0V	3.6V					10	
				3.6V	0V					-2	
I_{CCA} + I_{CCB}（请参阅表 8-3）		$V_I = V_{CCI}$ 或 GND，I_O = 0		1.2V 至 3.6V	1.2V 至 3.6V					20	μA
C_I	控制输入	V_I=3.3 V 或 GND		3.3V	3.3V		2.5				pF
C_{io}	A 端口或 B 端口	V_O = 3.3V 或 GND		3.3V	3.3V		6				pF

(1) V_{CCO} 是与输出端口相关的 V_{CC}。
(2) V_{CCI} 是与输入端口相关的 V_{CC}。

Copyright © 2025 Texas Instruments Incorporated

5.6 开关特性：VCCA = 1.2V

在建议的自然通风条件下的工作温度范围内测得，V_{CCA} = 1.2V（请参阅图 6-1）

参数	从（输入）	至（输出）	V_{CCB} = 1.2V	V_{CCB} = 1.5V	V_{CCB} = 1.8V	V_{CCB} = 2.5V	V_{CCB} = 3.3V	单位
			典型值	典型值	典型值	典型值	典型值	
t_{PLH}	A	B	3.1	2.6	2.4	2.2	2.2	ns
t_{PHL}			3.1	2.6	2.4	2.2	2.2	
t_{PLH}	B	A	3.4	3.1	3	2.9	2.9	ns
t_{PHL}			3.4	3.1	3	2.9	2.9	
t_{PHZ}	DIR	A	5.2	5.2	5.1	5	4.8	ns
t_{PLZ}			5.2	5.2	5.1	5	4.8	
t_{PHZ}	DIR	B	5	4	3.8	2.8	3.2	ns
t_{PLZ}			5	4	3.8	2.8	3.2	
t_{PZH} (1)	DIR	A	8.4	7.1	6.8	5.7	6.1	ns
t_{PZL} (1)			8.4	7.1	6.8	5.7	6.1	
t_{PZH} (1)	DIR	B	8.3	7.8	7.5	7.2	7	ns
t_{PZL} (1)			8.3	7.8	7.5	7.2	7	

(1) 启用时间是计算得出的值，使用“节 8.2.2.2.1”部分中显示的公式推导得出。

5.7 开关特性：V_{CCA} = 1.5V

在建议的自然通风条件下的工作温度范围内测得，V_{CCA} = 1.5V ± 0.1 V（请参阅图 6-1）

参数	从（输入）	至（输出）	V_{CCB} = 1.2V	V_{CCB} = 1.5V ± 0.1V		V_{CCB} = 1.8V ± 0.15V		V_{CCB} = 2.5V ± 0.2V		V_{CCB} = 3.3V ± 0.3V		单位
			典型值	最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	2.8	0.7	5.6	0.5	4.8	0.4	3.9	0.3	3.7	ns
t_{PHL}			2.8	0.7	5.6	0.5	4.8	0.4	3.9	0.3	3.7	
t_{PLH}	B	A	2.7	0.8	5.6	0.7	5.4	0.6	5.1	0.5	4.9	ns
t_{PHL}			2.7	0.8	5.6	0.7	5.4	0.6	5.1	0.5	4.9	
t_{PHZ}	DIR	A	3.9	1.3	8.7	1.3	8	1.1	7.9	1.4	7.8	ns
t_{PLZ}			3.9	1.3	8.7	1.3	8	1.1	7.9	1.4	7.8	
t_{PHZ}	DIR	B	4.7	1.1	7.2	1.4	7.1	1.2	7.1	1.7	7.3	ns
t_{PLZ}			4.7	1.1	7.2	1.4	7.1	1.2	7.1	1.7	7.3	
t_{PZH} (1)	DIR	A	7.4		12.6		12.3		12		12	ns
t_{PZL} (1)			7.4		12.6		12.3		12		12	
t_{PZH} (1)	DIR	B	6.7		14.1		12.6		11.6		11.3	ns
t_{PZL} (1)			6.7		14.1		12.6		11.6		11.3	

(1) 启用时间是计算得出的值，使用“节 8.2.2.2.1”部分中显示的公式推导得出。

5.8 开关特性：V_{CCA} = 1.8V

在建议的自然通风条件下的工作温度范围内测得，V_{CCA} = 1.8V ± 0.15 V（请参阅图 6-1）

参数	从（输入）	至（输出）	V_{CCB} = 1.2V	V_{CCB} = 1.5V ± 0.1V		V_{CCB} = 1.8V ± 0.15V		V_{CCB} = 2.5V ± 0.2V		V_{CCB} = 3.3V ± 0.3V		单位
			典型值	最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	2.7	0.5	5.4	0.4	4.5	0.2	3.6	0.2	3.3	ns
t_{PHL}			2.7	0.5	5.4	0.4	4.5	0.2	3.6	0.2	3.3	
t_{PLH}	B	A	2.4	0.7	4.9	0.5	4.6	0.5	4.2	0.4	4	ns
t_{PHL}			2.4	0.7	4.9	0.5	4.6	0.5	4.2	0.4	4	
t_{PHZ}	DIR	A	3.7	1.3	8.3	0.7	7.1	1.4	5.5	1.1	5.4	ns
t_{PLZ}			3.7	1.3	8.3	0.7	7.1	1.4	5.5	1.1	5.4	
t_{PHZ}	DIR	B	4.4	1.3	6	1.3	6.1	0.8	5.9	1.5	6.1	ns
t_{PLZ}			4.4	1.3	6	1.3	6.1	0.8	5.9	1.5	6.1	
t_{PZH} (1)	DIR	A	6.8		10.7		10.5		9.9		9.9	ns
t_{PZL} (1)			6.8		10.7		10.5		9.9		9.9	
t_{PZH} (1)	DIR	B	6.4		13.5		11.4		8.9		8.5	ns
t_{PZL} (1)			6.4		13.5		11.4		8.9		8.5	

(1) 启用时间是计算得出的值，使用“节 8.2.2.2.1”部分中显示的公式推导得出。

5.9 开关特性：V_{CCA} = 2.5V

在建议的自然通风条件下的工作温度范围内测得，V_{CCA} = 2.5V ± 0.2V（请参阅图 6-1）

参数	从（输入）	至（输出）	V_{CCB} = 1.2V	V_{CCB} = 1.5V ± 0.1V		V_{CCB} = 1.8V ± 0.15V		V_{CCB} = 2.5V ± 0.2V		V_{CCB} = 3.3V ± 0.3V		单位
			典型值	最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	2.6	0.4	5.1	0.2	4.2	0.2	3.2	0.2	2.8	ns
t_{PHL}			2.6	0.4	5.1	0.2	4.2	0.2	3.2	0.2	2.8	
t_{PLH}	B	A	2.1	0.6	4	0.5	3.6	0.4	3.2	0.3	3	ns
t_{PHL}			2.1	0.6	4	0.5	3.6	0.4	3.2	0.3	3	
t_{PHZ}	DIR	A	2.4	0.7	8.1	0.8	6.6	0.8	5.2	0.5	4.5	ns
t_{PLZ}			2.4	0.7	8.1	0.8	6.6	0.8	5.2	0.5	4.5	
t_{PHZ}	DIR	B	3.8	1	4.5	0.6	4.5	0.5	4.4	1.1	4.3	ns
t_{PLZ}			3.8	1	4.5	0.6	4.5	0.5	4.4	1.1	4.3	
t_{PZH} (1)	DIR	A	5.9		8.7		7.9		7.4		7.1	ns
t_{PZL} (1)			5.9		8.7		7.9		7.4		7.1	
t_{PZH} (1)	DIR	B	5		13		10.6		8.2		7.1	ns
t_{PZL} (1)			5		13		10.6		8.2		7.1	

(1) 启用时间是计算得出的值，使用“节 8.2.2.2.1”部分中显示的公式推导得出。

Copyright © 2025 Texas Instruments Incorporated

5.10 开关特性：V_{CCA} = 3.3V

在建议的自然通风条件下的工作温度范围内测得，V_{CCA} = 3.3V ± 0.3 V（请参阅图 6-1）

参数	从（输入）	至（输出）	V_{CCB} = 1.2V	V_{CCB} = 1.5V ± 0.1V		V_{CCB} = 1.8V ± 0.15V		V_{CCB} = 2.5V ± 0.2V		V_{CCB} = 3.3V ± 0.3V		单位
			典型值	最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t_{PLH}	A	B	2.5	0.3	4.9	0.2	4	0.2	3	0.2	2.6	ns
t_{PHL}			2.5	0.3	4.9	0.2	4	0.2	3	0.2	2.6	
t_{PLH}	B	A	2.1	0.6	3.8	0.4	3.3	0.3	2.8	0.3	2.6	ns
t_{PHL}			2.1	0.6	3.8	0.4	3.3	0.3	2.8	0.3	2.6	
t_{PHZ}	DIR	A	2.9	1.1	8.2	1	6.7	1.3	4.9	1.2	4.2	ns
t_{PLZ}			2.9	1.1	8.2	1	6.7	1.3	4.9	1.2	4.2	
t_{PHZ}	DIR	B	3.4	0.5	6.8	0.3	5.8	0.3	4.8	1.1	4.4	ns
t_{PLZ}			3.4	0.5	6.8	0.3	5.8	0.3	4.8	1.1	4.4	
t_{PZH} (1)	DIR	A	5.5		10.4		8.9		7.4		6.8	ns
t_{PZL} (1)			5.5		10.4		8.9		7.4		6.8	
t_{PZH} (1)	DIR	B	5.4		12.9		10.5		7.7		6.6	ns
t_{PZL} (1)			5.4		12.9		10.5		7.7		6.6	

(1) 启用时间是计算得出的值，使用“节 8.2.2.2.1”部分中显示的公式推导得出。

5.11 工作特性

T_A = 25°C

参数		测试条件	V_{CCA} = V_{CCB} = 1.2V	V_{CCA} = V_{CCB} = 1.5V	V_{CCA} = V_{CCB} = 1.8V	V_{CCA} = V_{CCB} = 2.5V	V_{CCA} = V_{CCB} = 3.3V	单位
			典型值	典型值	典型值	典型值	典型值	
C_{pdA} (1)	A 端口输入，B 端口输出	C_L = 0，f = 10MHz，t_r = t_f = 1ns	3	3	3	3	4	pF
	B 端口输入，A 端口输出		12	13	13	14	15	
C_{pdB} (1)	A 端口输入，B 端口输出	C_L = 0，f = 10MHz，t_r = t_f = 1ns	12	13	13	14	15	pF
	B 端口输入，A 端口输出		3	3	3	3	4	

(1) 每个收发器的功率耗散电容

5.12 典型特性

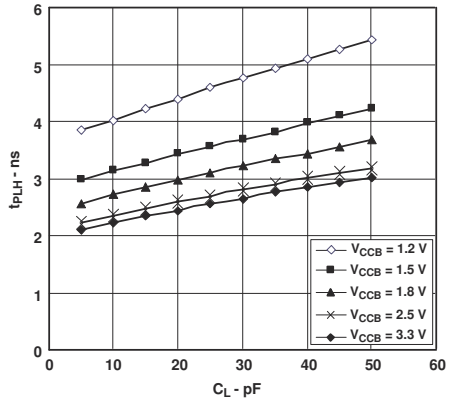


图 5-1. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 1.2V

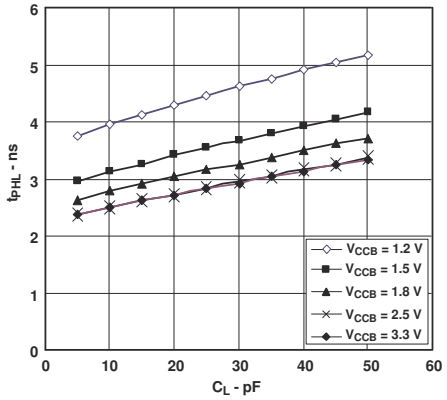


图 5-2. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 1.2V

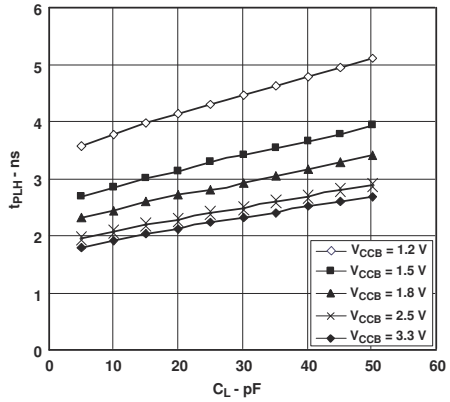


图 5-3. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 1.5V

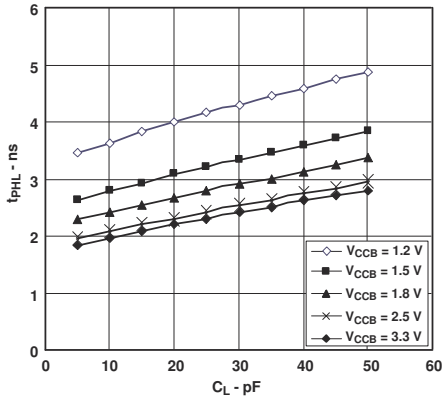


图 5-4. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 1.5V

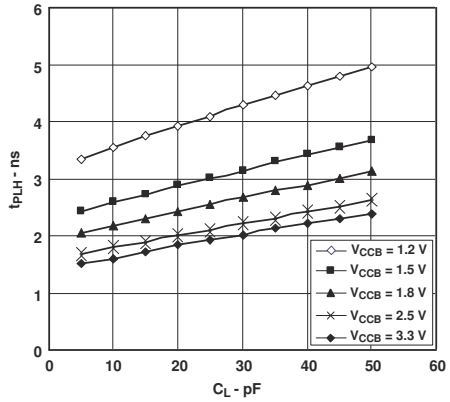


图 5-5. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 1.8V

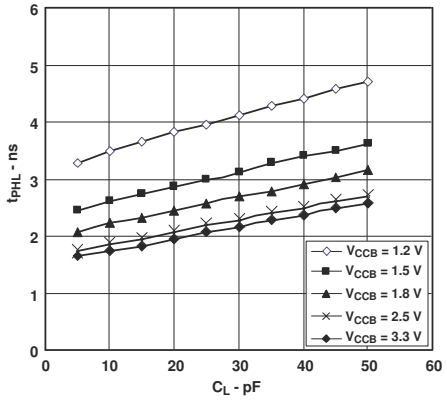


图 5-6. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 1.8V

Copyright © 2025 Texas Instruments Incorporated

5.12 典型特性（续）

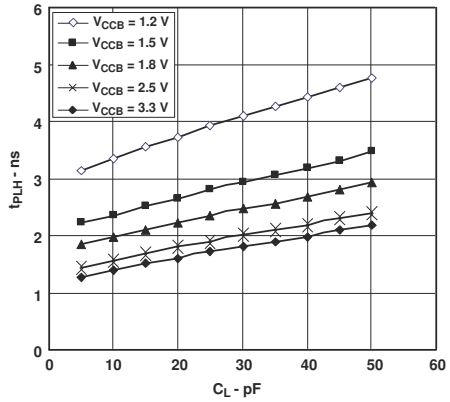


图 5-7. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 2.5V

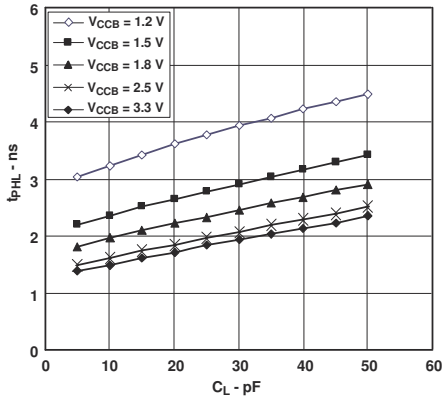


图 5-8. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 2.5V

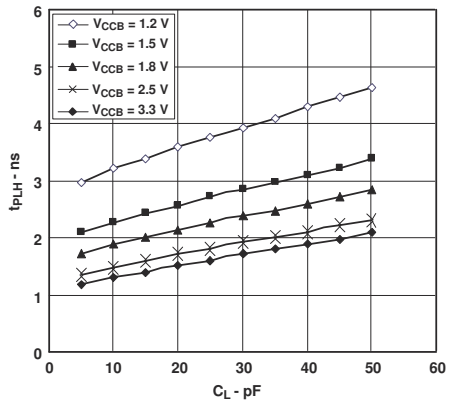


图 5-9. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 3.3V

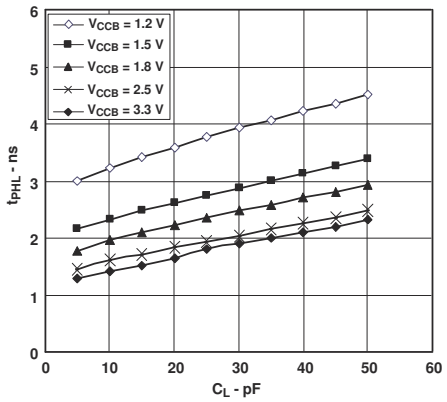
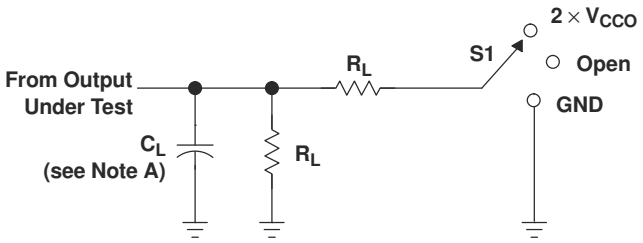


图 5-10. 典型传播延迟（A 到 B）与负载电容间的关系，T_A = 25°C、V_{CCA} = 3.3V

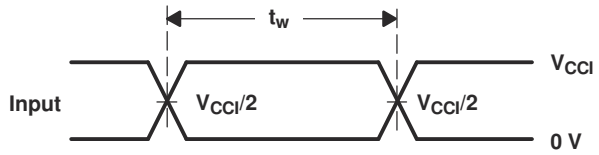
6 参数测量信息



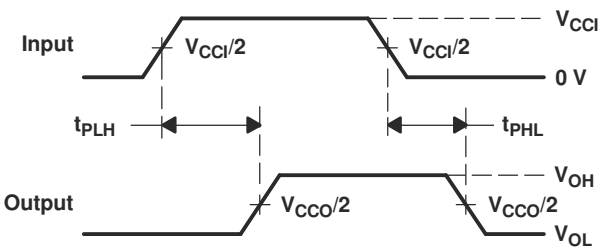
LOAD CIRCUIT

TEST	S1
t_{pd}	Open
t_{PLZ}/t_{PZL}	$2 \times V_{CCO}$
t_{PHZ}/t_{PZH}	GND

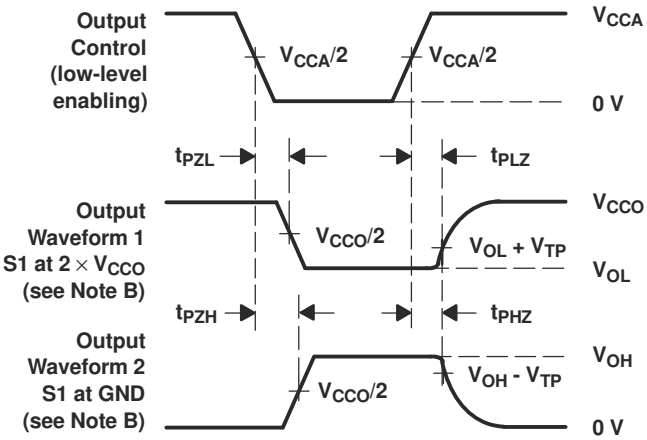
V_{CCO}	C_L	R_L	V_{TP}
1.2 V	15 pF	2 kΩ	0.1 V
1.5 V ± 0.1 V	15 pF	2 kΩ	0.1 V
1.8 V ± 0.15 V	15 pF	2 kΩ	0.15 V
2.5 V ± 0.2 V	15 pF	2 kΩ	0.15 V
3.3 V ± 0.3 V	15 pF	2 kΩ	0.3 V



VOLTAGE WAVEFORMS
PULSE DURATION



VOLTAGE WAVEFORMS
PROPAGATION DELAY TIMES



VOLTAGE WAVEFORMS
ENABLE AND DISABLE TIMES

NOTES:
A. C_L includes probe and jig capacitance.
B. Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
C. All input pulses are supplied by generators having the following characteristics: PRR ≤ 10 MHz, Z_O = 50 Ω, dv/dt ≥ 1 V/ns.
D. The outputs are measured one at a time, with one transition per measurement.
E. t_{PLZ} and t_{PHZ} are the same as t_{dis}.
F. t_{PZL} and t_{PZH} are the same as t_{en}.
G. t_{PLH} and t_{PHL} are the same as t_{pd}.
H. V_{CCI} is the V_{CC} associated with the input port.
I. V_{CCO} is the V_{CC} associated with the output port.

图 6-1. 负载电路和电压波形

Copyright © 2025 Texas Instruments Incorporated

7 详细说明

7.1 概述

这款 2 位同相总线收发器使用两个独立的可配置电源轨。A 端口用于跟踪 V_{CCA}，可支持 1.2V 至 3.6V 范围内的任何电源电压。B 端口用于跟踪 V_{CCB}，可支持 1.2V 至 3.6V 范围内的任何电源电压。因此可在 1.2V、1.5V、1.8V、2.5V 和 3.3V 电压节点之间进行通用的低压双向转换和电平转换。

器件旨在实现两条数据总线间的异步通信。方向控制 (DIR) 输入的逻辑电平将会激活 B 端口或 A 端口输出。当 B 端口输出被激活时，此器件将数据从 A 总线发送到 B 总线，而当 A 端口输出被激活时，此器件将数据从 B 总线发送到 A 总线。A 端口和 B 端口上的输入电路一直处于运行状态，并且必须施加一个逻辑高或低电平，从而防止发生过大的 CMOS 内部漏电。

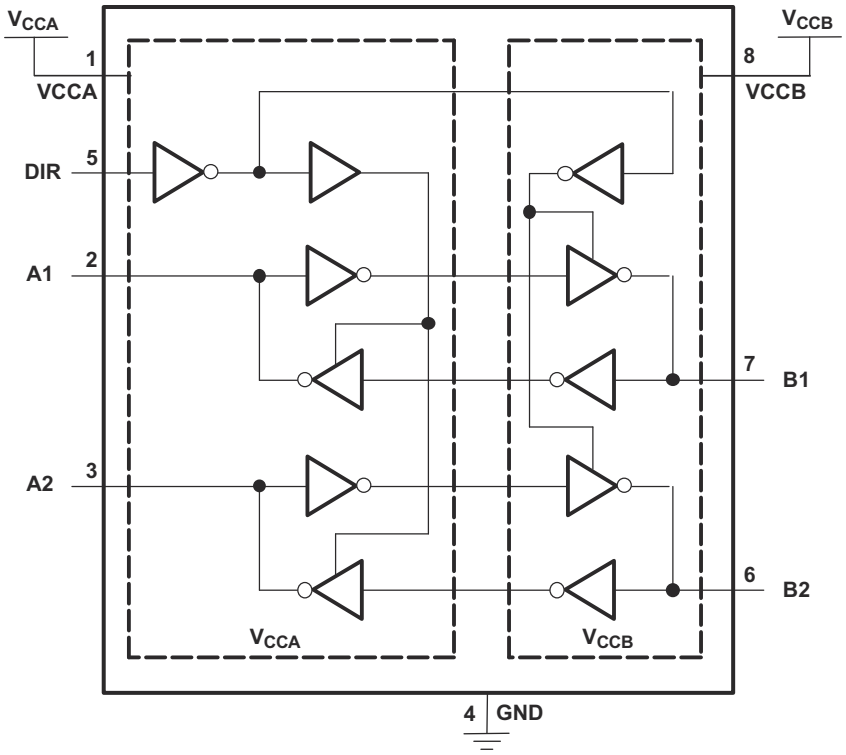
器件旨在实现通过 VCCA 电源电压对 DIR 输入供电。

该器件完全适合使用关断输出电流 (I_{off}) 的局部省电应用。I_{off} 电路禁用输出，从而可防止其断电时破坏性电流从该器件回流。

V_{CC} 隔离特性可确保只要有任何一个 VCC 输入接地 (GND)，则两个端口均置于高阻抗状态。此操作可防止输出端出现高电平或低电平逻辑错误。

NanoFree 封装技术是 IC 封装概念的一项重大突破，它将硅晶片用作封装。

7.2 功能方框图



引脚编号仅适用于 DCT 和 DCU 封装。

7.3 特性说明

7.3.1 VCC 隔离

V_{CC} 隔离特性可确保当 V_{CCA} 或 V_{CCB} 接地时，两个端口都处于高阻抗状态（I_{OZ} 如 *节 5.5* 中所示）。该操作可以防止错误逻辑电平出现在任一总线上。

7.3.2 2 轨设计

完全可配置的 2 轨设计，支持各个端口在 1.2V 至 3.6V 的整个电源电压范围内运行。

7.3.3 IO 端口可耐受 4.6V 电压

IO 端口最高可耐受 4.6V。

7.3.4 局部断电模式

该器件完全适合使用关断输出电流 (I_{off}) 的局部省电应用。I_{off} 电路可禁用输出，以防在器件掉电时电流回流损坏器件。

7.4 器件功能模式

表 7-1 列出了 SN74AVC2T45-Q1 的功能模式。

表 7-1. 功能表
（每个收发器）

输入 DIR	操作
L	B 数据到 A 总线
H	A 数据到 B 总线

Copyright © 2025 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

SN74AVC2T45 用于将 IO 电压电平从一个电压域转到另一个电压域。总线 A 和总线 B 具有独立电源，并且方向引脚用于控制数据流的方向。未使用的数据端口不得悬空；将未使用的端口输入和输出直接接地。

8.2 典型应用

8.2.1 单向逻辑电平转换应用

图 8-1 展示了单向逻辑电平转换应用中所用的 SN74AVC2T45 电路示例。

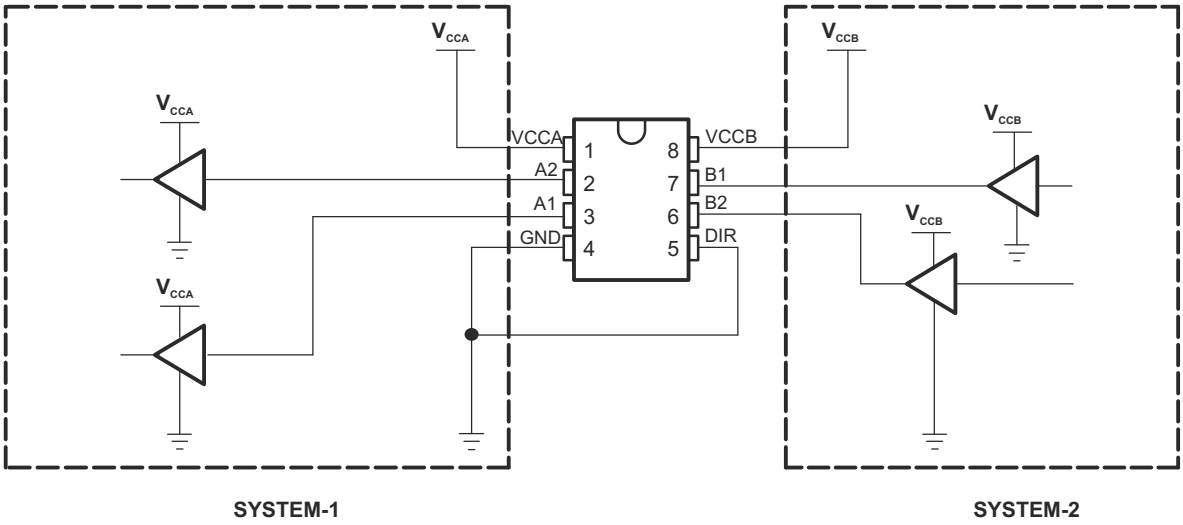


图 8-1. 单向逻辑电平转换应用

8.2.1.1 设计要求

表 8-1 列出了与 SYSTEM-1 和 SYSTEM-2 相连的 SN74AVC2T45 引脚及引脚说明。

表 8-1. 与 SYSTEM-1 和 SYSTEM-2 相连的 SN74AVC2T45 引脚

引脚	名称	说明
1	VCCA	SYSTEM-1 电源电压（1.2V 至 3.6V）
2	A1	输出电平取决于 V_{CCA}。
3	A2	输出电平取决于 V_{CCA}。
4	GND	器件 GND
5	DIR	GND（低电平）决定 B 端口至 A 端口方向。
6	B2	输入阈值取决于 V_{CCB}。
7	B1	输入阈值取决于 V_{CCB}。
8	VCCB	SYSTEM-2 电源电压（1.2V 至 3.6V）

8.2.1.2 详细设计过程

该器件使用根据 DIR 引脚的状态启用的驱动器。设计人员必须了解预期的数据流，并注意不要违反任何高或低逻辑电平。未使用的数据输入不得悬空，因为这会导致输入 CMOS 结构上出现过多的内部泄漏。务必将任何未使用的输入和输出端口直接接地。

8.2.1.3 应用曲线

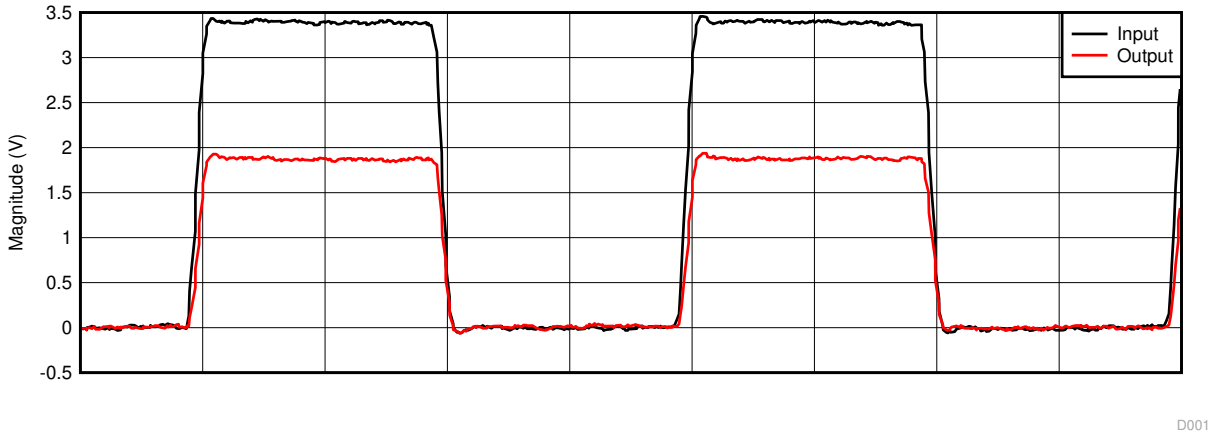


图 8-2. 通过 1MHz 方波实现 3.3V 至 1.8V 电平转换

8.2.2 双向逻辑电平转换应用

图 8-3 展示了双向逻辑电平转换应用中所用的 SN74AVC2T45。

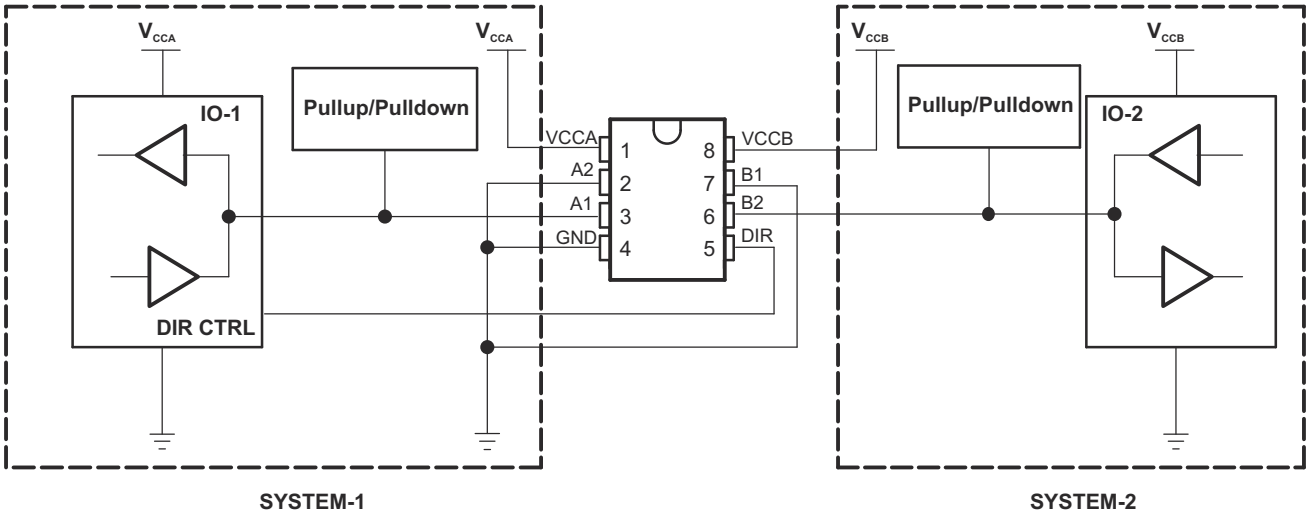


图 8-3. 双向逻辑电平转换应用

Copyright © 2025 Texas Instruments Incorporated

8.2.2.1 设计要求

SN74AVC2T45 没有输出使能 (OE) 引脚，因此系统设计人员在改变方向时必须采取预防措施，避免 SYSTEM-1 和 SYSTEM-2 之间发生总线争用。

8.2.2.2 详细设计过程

表 8-2 展示了从 SYSTEM-1 到 SYSTEM-2，然后从 SYSTEM-2 到 SYSTEM-1 的数据传输顺序。

表 8-2. 数据传输序列

状态	方向控制	IO-1	IO-2	说明
1	H	输出	输入	将 SYSTEM-1 数据发送到 SYSTEM-2
2	H	高阻态	高阻态	SYSTEM-2 已准备好向 SYSTEM-1 发送数据。IO-1 和 IO-2 被禁用。 总线状态取决于上拉或下拉。(1)
3	L	高阻态	高阻态	DIR 位被翻转。IO-1 和 IO-2 仍被禁用。 总线状态取决于上拉或下拉。(1)
4	L	输入	输出	将 SYSTEM-2 数据发送到 SYSTEM-1

(1) SYSTEM-1 和 SYSTEM-2 必须使用相同的条件，即同时上拉或同时下拉。

8.2.2.2.1 启用时间

使用以下公式计算 SN74AVC2T45 的启用时间：

- t_{PZH} (DIR 至 A) = t_{PLZ} (DIR 至 B) + t_{PLH} (B 至 A)
- t_{PZL} (DIR 至 A) = t_{PHZ} (DIR 至 B) + t_{PHL} (B 至 A)
- t_{PZH} (DIR 至 B) = t_{PLZ} (DIR 至 A) + t_{PLH} (A 至 B)
- t_{PZL} (DIR 至 B) = t_{PHZ} (DIR 至 A) + t_{PHL} (A 至 B)

在双向应用中，这些启用时间提供了从切换 DIR 位直至获得预期输出的最大延迟。例如，如果 SN74AVC2T45 最初是从 A 传输到 B，则切换 DIR 位；必须先禁用器件的 B 端口，然后才能为器件提供输入。在 B 端口被禁用后，施加到端口的输入信号会在指定的传播延迟后出现在相应的 A 端口上。

8.3 电源相关建议

遵循适当的上电序列，避免出现电源电流过大、总线争用、振荡或其他异常。为了防止出现此类上电问题，请采取以下预防措施：

1. 在施加任何电源电压之前先接地。
2. 为 V_{CCA} 上电。
3. V_{CCB} 可以随 V_{CCA} 一起或在其之后斜升。

表 8-3. 典型总静态功耗 (I_{CCA} + I_{CCB})

V_{CCB}	V_{CCA}						单位
	0V	1.2V	1.5V	1.8V	2.5V	3.3V	
0V	0	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	μA
1.2V	< 0.5	< 1	< 1	< 1	< 1	1	
1.5V	< 0.5	< 1	< 1	< 1	< 1	1	
1.8V	< 0.5	< 1	< 1	< 1	<1	< 1	
2.5V	< 0.5	1	< 1	< 1	<1	< 1	
3.3V	< 0.5	1	< 1	< 1	<1	< 1	

8.4 布局

8.4.1 布局指南

为验证器件的可靠性，请遵循以下常见的印刷电路板布局布线指南操作。

- 可以在电源上使用旁路电容器。尽可能靠近 VCCA、VCCB 引脚和 GND 引脚放置电容器。
- 为了避免过多负载，可以使用短布线。

8.4.2 布局示例

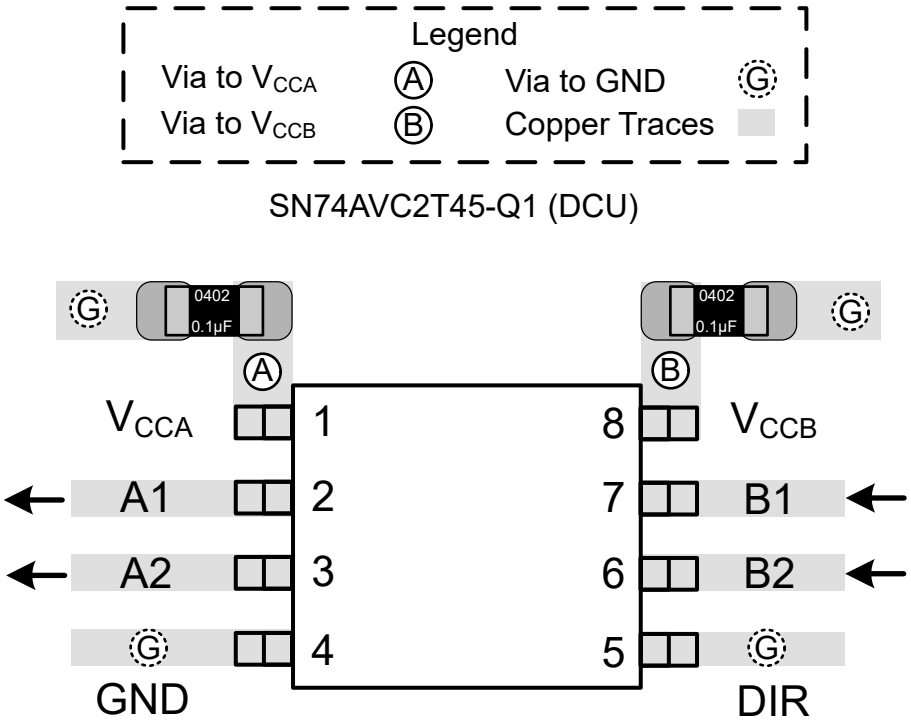


图 8-4. SN74AVC2T45-Q1 (DCU) 布局示例

Copyright © 2025 Texas Instruments Incorporated

9 器件和文档支持

9.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (June 2010) to Revision A (February 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 已将文档更新为当前 TI 格式	1
• 向数据表添加了 DTT 封装选项	1
• 更新了 DCU 热性能信息	7

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
CAVC2T45QDTTRQ1	Active	Production	X1SON (DTT) | 8	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	1TK
CAVC2T45TDCURQ1	Active	Production	VSSOP (DCU) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	(E52T45TDCURQ1-HFT FAT, SBUI)
CAVC2T45TDCURQ1.A	Active	Production	VSSOP (DCU) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	(E52T45TDCURQ1-HFT FAT, SBUI)
CAVC2T45TDCURQ1.B	Active	Production	VSSOP (DCU) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	(E52T45TDCURQ1-HFT FAT, SBUI)

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74AVC2T45-Q1 :

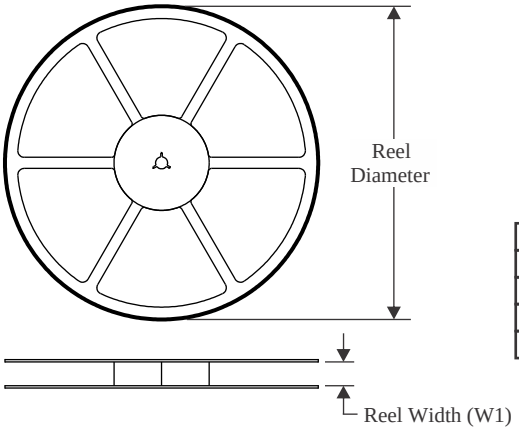
- Catalog : SN74AVC2T45

NOTE: Qualified Version Definitions:

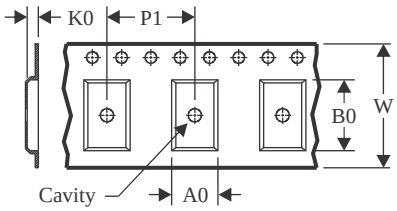
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

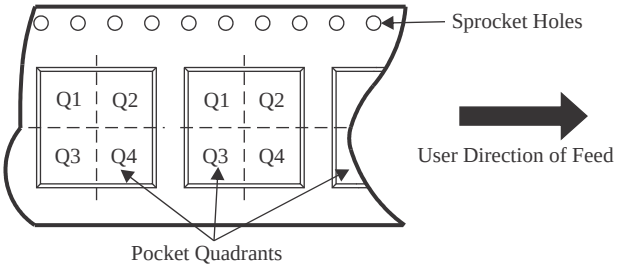


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

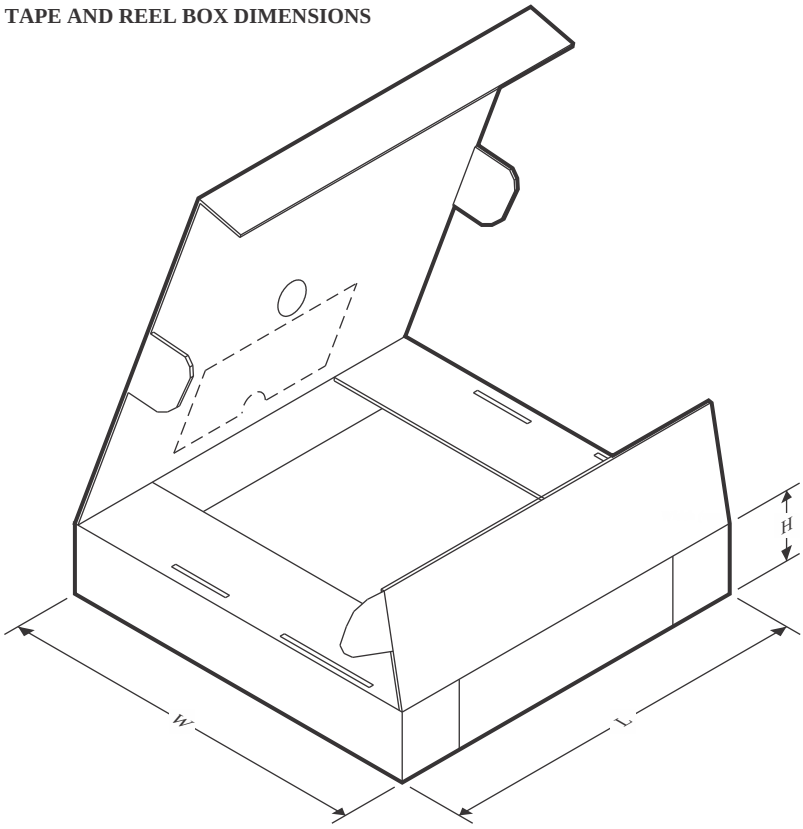
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CAVC2T45QDTTRQ1	X1SON	DTT	8	5000	180.0	8.4	1.15	2.1	0.48	4.0	8.0	Q1
CAVC2T45TDCURQ1	VSSOP	DCU	8	3000	178.0	9.0	2.25	3.35	1.05	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

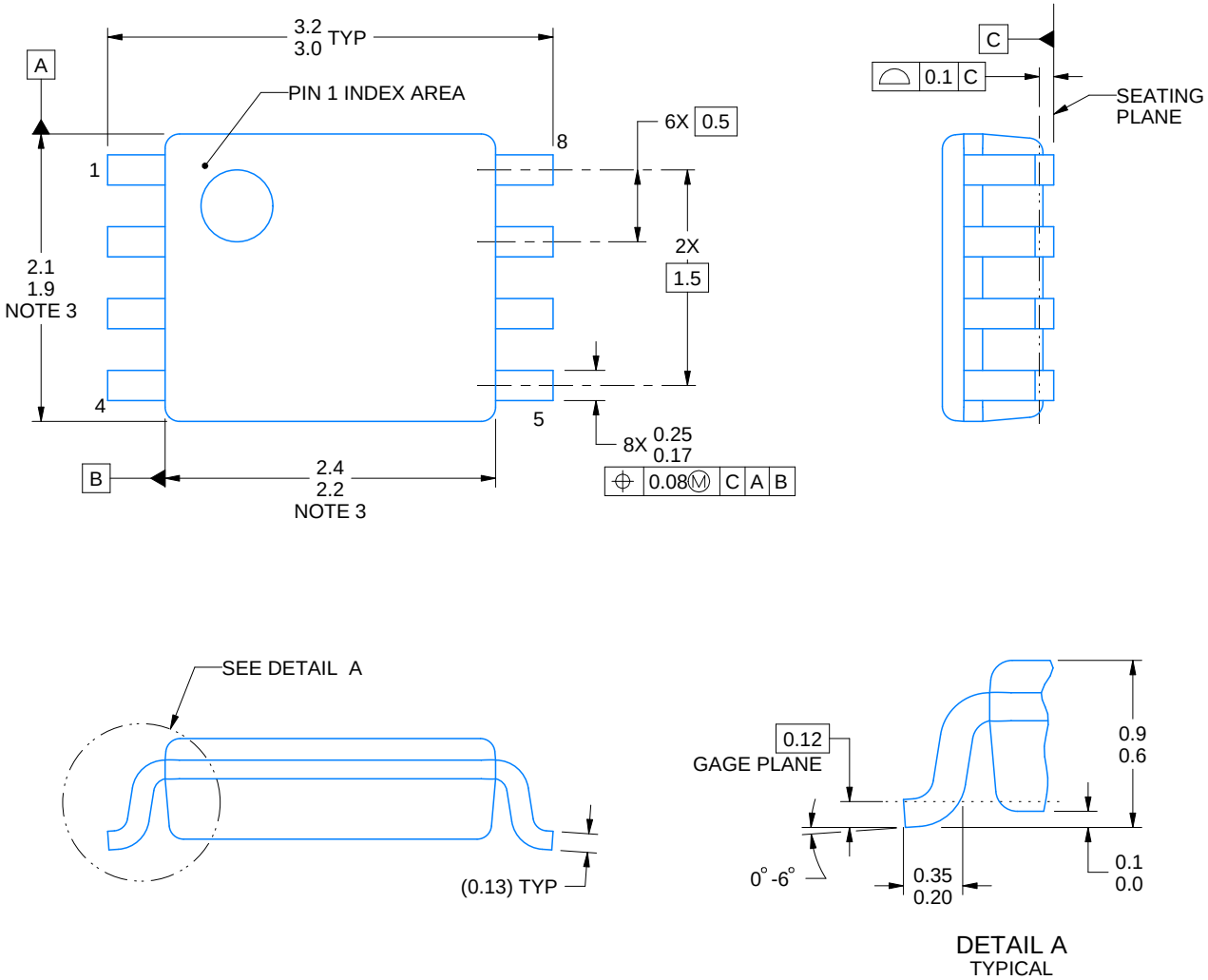
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
CAVC2T45QDTTRQ1	X1SON	DTT	8	5000	210.0	185.0	35.0
CAVC2T45TDCURQ1	VSSOP	DCU	8	3000	180.0	180.0	18.0

DCU0008A

PACKAGE OUTLINE

VSSOP - 0.9 mm max height

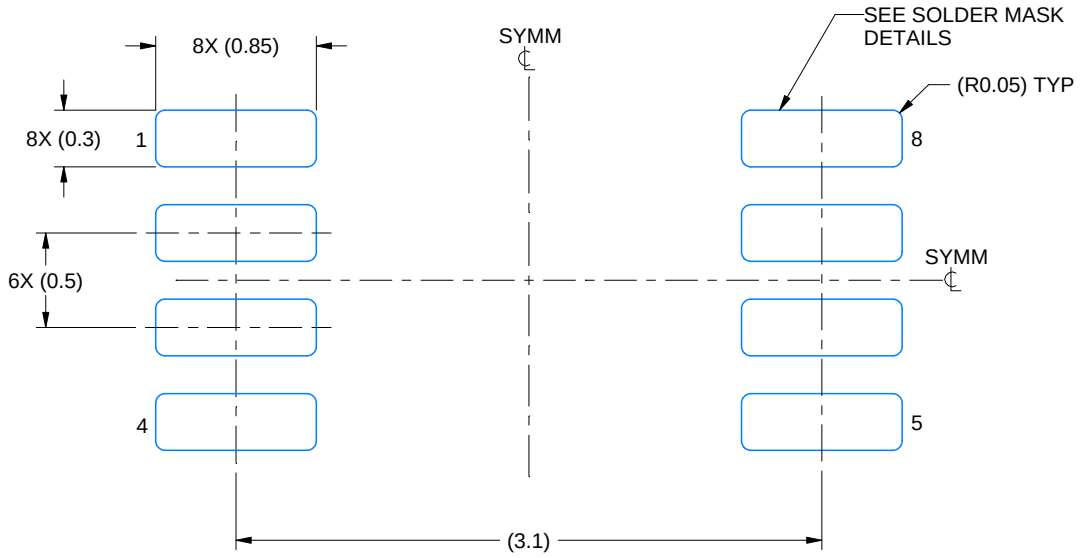
SMALL OUTLINE PACKAGE



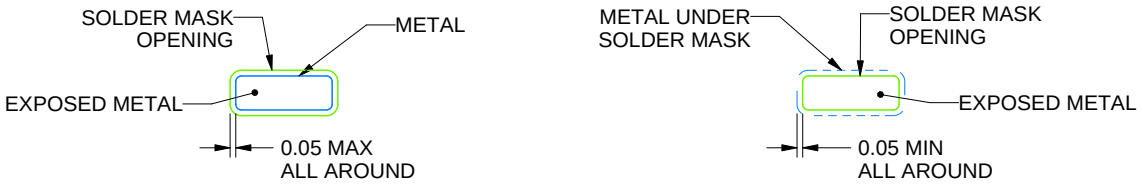
4225266/A 09/2014

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-187 variation CA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 25X

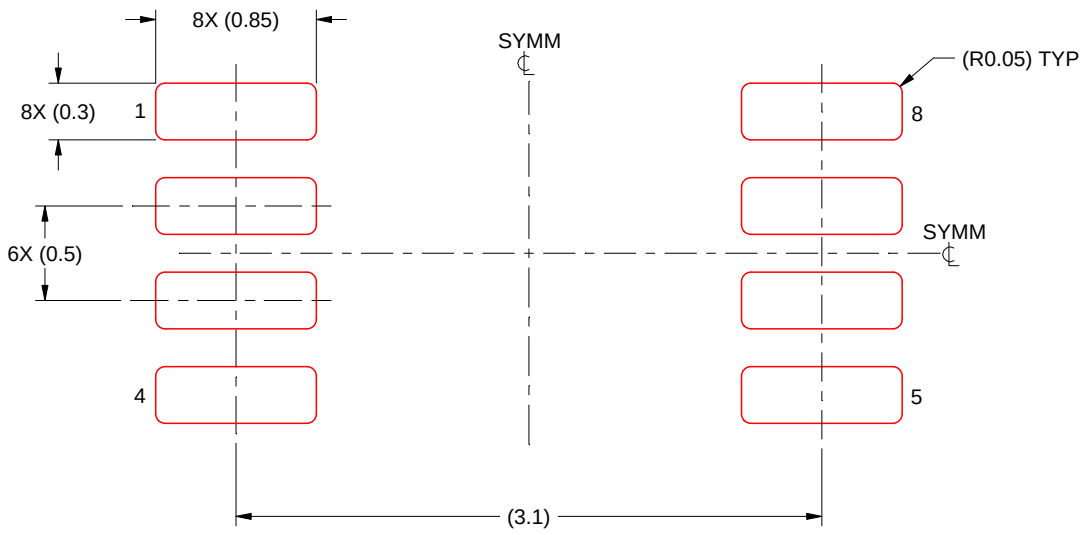


SOLDER MASK DETAILS

4225266/A 09/2014

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

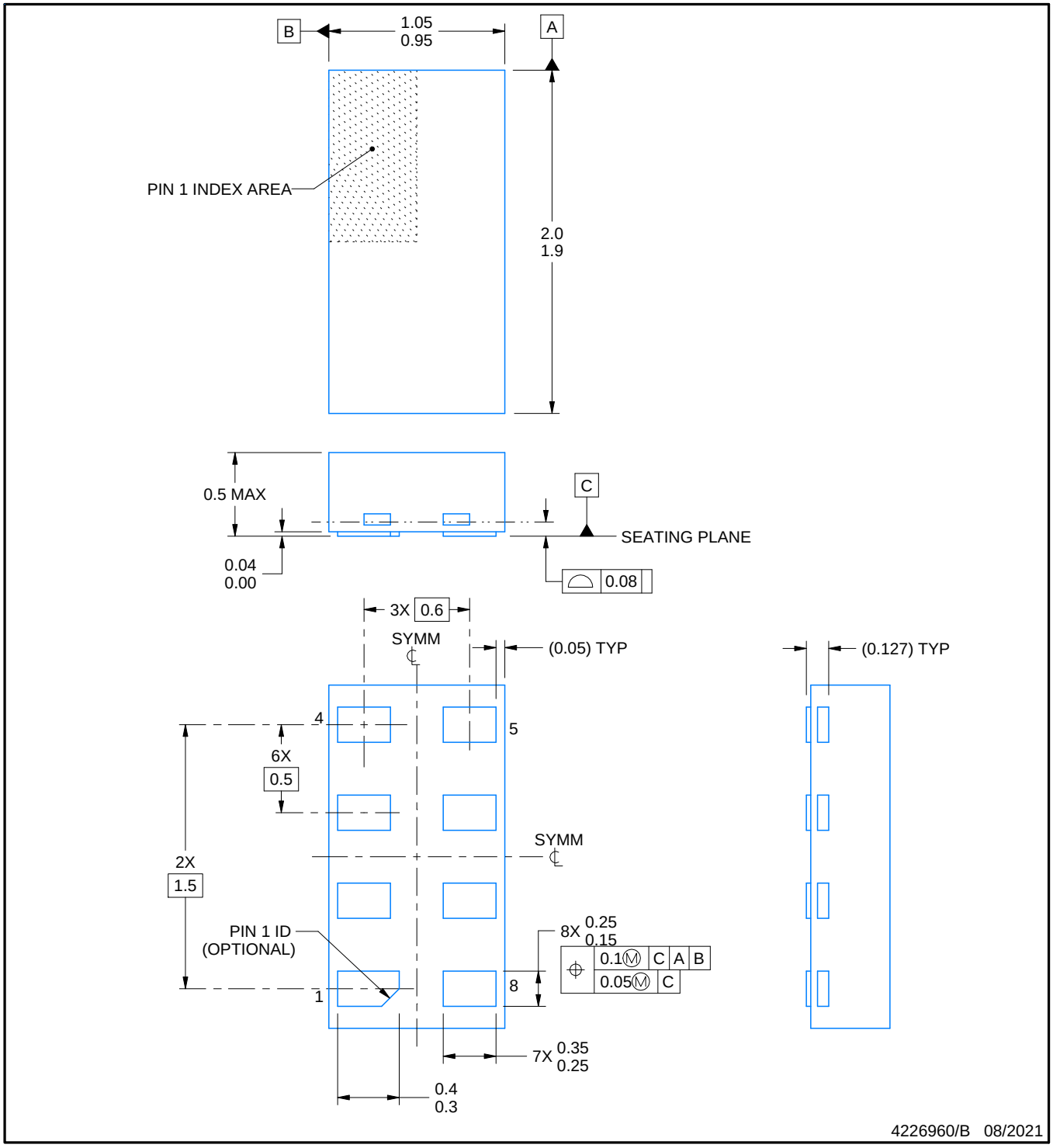


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 25X

4225266/A 09/2014

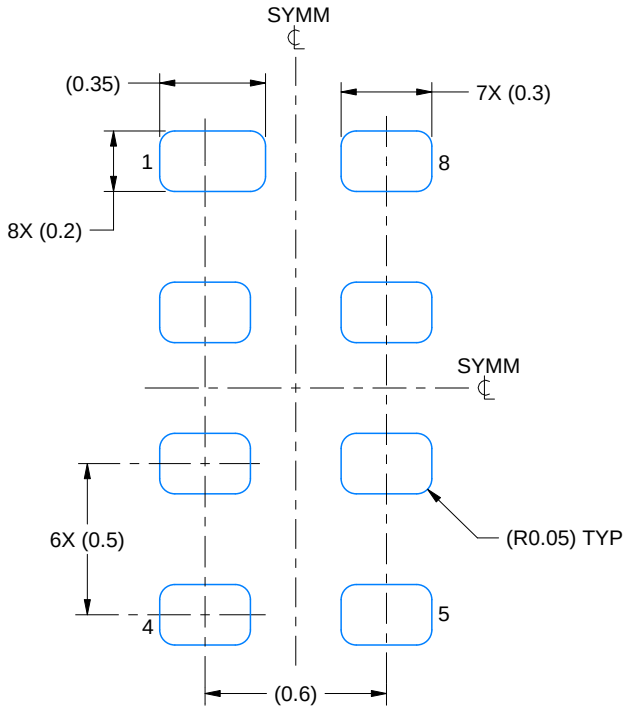
NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

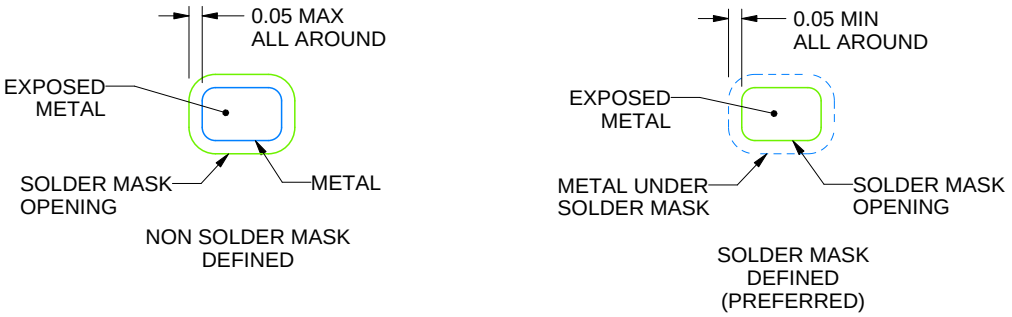


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
1:1 RATIO WITH PKG SOLDER PADS
EXPOSED METAL SHOWN
SCALE:40X

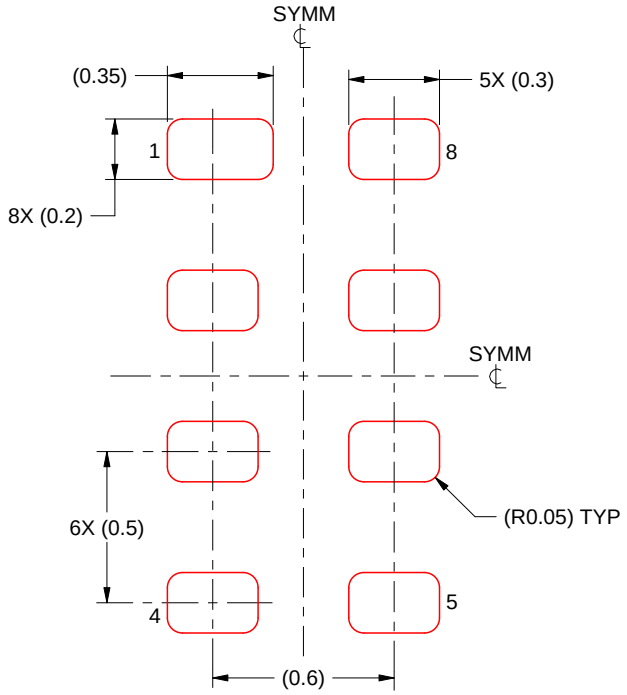


SOLDER MASK DETAILS

4226960/B 08/2021

NOTES: (continued)

3. For more information, see QFN/SON PCB application report in literature No. SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE
BASED ON 0.075 - 0.1 mm THICK STENCIL
SCALE:40X

4226960/B 08/2021

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月