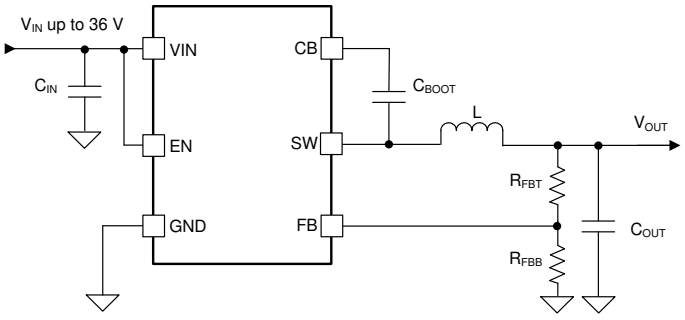
LMR544xx 采用 SOT-23 封装的 SIMPLE SWITCHER® 电源转换器 4V 至 45V、0.6A/1A 降压转换器

1 特性

- 功能安全型
  - 可提供用于功能安全系统设计的文档
- 专用于条件严苛的工业应用
  - 输入电压范围为 4V 至 36V
  - 可承受高达 50V 短路 V_{IN} 瞬态电压
  - 0.6A/1A 持续输出电流
  - 60ns 最短导通时间
  - 1.1MHz 固定开关频率
  - -40°C 至 150°C 的结温范围
  - 98% 最大占空比
  - 具有预偏置输出的单调启动
  - 断续模式短路保护
  - 精密使能端
  - ±1% 容差电压基准
- 设计小巧且易于使用
  - 集成同步整流
  - 内置补偿功能，便于使用
  - SOT-23 封装
- 与 LMR14010A、LMR50410 和 TPS560430 引脚对引脚兼容
- 采用引脚到引脚兼容封装的各种选项
  - PFM 和强制 PWM (FPWM) 选项

2 应用

- 大型电器
- PLC、DCS 和 PAC
- 智能电表
- 通用宽输入电压电源



简化版原理图

3 说明

LMR544xx 是一款简单易用的宽 V_{IN} 同步降压转换器，能够驱动高达 1A 和 0.6A 的负载电流。该器件具有 4V 至 36V 的宽输入范围，适用于从非稳压源进行电源调节的各种工业应用。

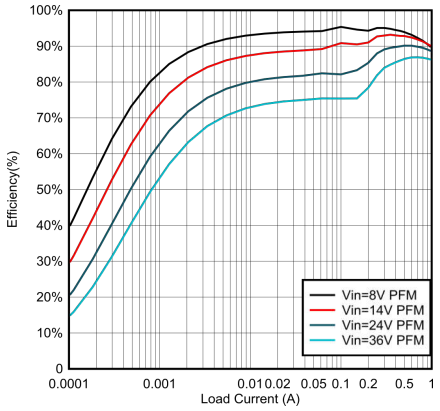
LMR544xx 以 1.1MHz 的开关频率运行，支持使用相对较小的电感器，以实现经优化的设计尺寸。此类器件具有可在轻负载时实现高效率的 PFM 版本和实现恒定频率的 FPWM 版本，并可在整个负载范围内实现低输出电压纹波。在内部实现了软启动和补偿电路，从而更大限度地减少了器件所用的外部元件。

该器件内置保护功能，例如逐周期电流限制、断续模式短路保护以及功耗过大的情况下的热关断功能。

器件信息

器件型号(3)	封装(1)	封装尺寸(2)
LMR54410	DBV（SOT-23，6）	2.90mm × 2.80mm
LMR54406		

(1) 有关更多信息，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。
(3) 请参阅*器件比较表*。



效率与输出电流间的关系；V_{OUT} = 5V，1100kHz

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较表 3
5 引脚配置和功能 3
6 规格 4
6.1 绝对最大额定值 4
6.2 ESD Ratings 4
6.3 建议运行条件 4
6.4 热性能信息 5
6.5 电气特性 5
6.6 时序要求 7
6.7 系统特性 7
6.8 典型特性 8
7 详细说明 11
7.1 概述 11
7.2 功能方框图 11
7.3 特性说明 12
7.4 器件功能模式 16
8 应用和实施 17
8.1 应用信息 17
8.2 典型应用 17
8.3 电源相关建议 23
8.4 布局 23
9 器件和文档支持 26
9.1 器件支持 26
9.2 文档支持 26
9.3 接收文档更新通知 26
9.4 支持资源 26
9.5 商标 26
9.6 静电放电警告 26
9.7 术语表 26
10 修订历史记录 27
11 机械、封装和可订购信息 27

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

可订购器件型号	输出电流	频率	PFM 或 FPWM	输出
LMR54410DBVR	1A	1100kHz	PFM	可调节
LMR54410FDBVR	1A	1100kHz	FPWM	可调节
LMR54406DBVR	0.6A	1100kHz	PFM	可调节
LMR54406FDBVR	0.6A	1100kHz	FPWM	可调节

5 引脚配置和功能

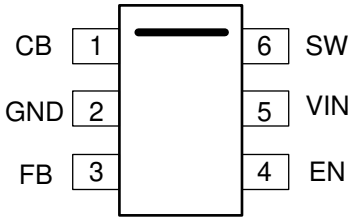


图 5-1. 6 引脚 SOT-23 DBV 封装（顶视图）

表 5-1. 引脚功能

引脚		类型(1)	说明
名称	否		
CB	1	P	高侧 FET 驱动器的自举电容连接。在该引脚与 SW 引脚之间连接一个 100nF 优质电容器。
GND	2	G	电源接地引脚。在内部连接到低侧 FET 的源极。连接到系统地，以及 C_{IN} 和 C_{OUT} 的接地侧。尽量缩短到 C_{IN} 的距离。
FB	3	A	转换器的反馈输入。连接电阻分压器以设置输出电压。在运行期间，请勿使该端子发生接地短路。
EN	4	A	转换器的精密使能输入。不能悬空。高电平 = 开启，低电平 = 关闭。可连接至 VIN。精密使能输入允许通过外部电阻分压器实现可调节 UVLO。
VIN	5	P	内部偏置 LDO 和高侧 FET 的电源输入引脚。连接到输入电源和输入旁路电容器 C_{IN}。输入旁路电容器必须直接连接到此引脚和 GND。
SW	6	P	转换器的开关输出。在内部连接到高侧 FET 的源极和低侧 FET 的漏极。连接到功率电感器。

(1) A = 模拟，P = 电源，G = 地

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在 -40°C 至 150°C 结温范围内测得（除非另外说明）(1)

		最小值	最大值	单位
输入电压	VIN 至 GND(2)	-0.3	45(3)	V
	EN 到 GND(2)	-0.3	V_{IN}+0.3	V
	FB 至 GND	-0.3	5.5	V
输出电压	SW 至 GND(2)	-0.3	V_{IN}+0.3	V
输出电压	SW 至 PGND（瞬变小于 10ns）	-5.0	V_{IN}+0.3	V
	CBOOT 至 SW	-0.3	5.5	V
结温 T_J		-40	150	°C
贮存温度，T_{stg}		-65	150	°C

(1) 超出*绝对最大额定值*范围操作可能会导致器件永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果在*建议运行条件之外*但又在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。
(2) 绝对最大额定值是在典型室温条件下的额定值。应力超出*绝对最大额定值*中列出的值时可能会对器件造成永久损坏。
(3) 器件上的直流最大值为 45V。在 ≤ 0.01% 的占空比下，室温时此引脚可维持最大 50V 的持续时间 ≤1s。室温下短接 100 µ S µ A VIN 瞬态。

6.2 ESD Ratings

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2500	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在推荐的 -40°C 到 150°C 工作结温范围内测得（除非另外说明）

		最小值	最大值	单位
输入电压	VIN 至 GND	4	36	V
	EN 到 GND(1)	0	VIN	V
输出电压	V_{OUT} (2)	0.8	28	V
输出电流	LMR54410	0	1	A
输出电流	LMR54406	0	0.6	A

(1) 此引脚上的电压比 VIN 引脚上的电压高出的幅度不得超过 0.3V。
(2) 在任何情况下，输出电压都不应降至零伏以下。

Copyright © 2026 Texas Instruments Incorporated

6.4 热性能信息

热指标(1)		LMR544XX DBV(SOT-23-6) 6 引脚	单位
$R_{\theta JA}$ (2)	结至环境热阻	173	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	116	°C/W
$R_{\theta JB}$	结至电路板热阻	31	°C/W
Ψ_{JT}	结至顶部特征参数	20	°C/W
Ψ_{JB}	结至电路板特征参数	30	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。
(2) 此表中给出的 R θ JA 值仅用于与其他封装的比较，不能用于设计目的。这些值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。它们并不代表在实际应用中获得的性能。例如，使用 2 层 PCB，可以实现 R θ JA = 80℃/W。有关设计信息请参阅“最高输出电流与环境温度间的关系”。

6.5 电气特性

限值适用于 -40°C 至 +150°C 工作结温范围 (T_J)（除非另外说明）。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 4V 至 36V。

参数		测试条件	最小值	典型值	最大值	单位
电源电压（VIN 引脚）						
V_{IN_UVLO}	欠压锁定阈值	上升阈值	3.55	3.75	4	V
		下降阈值	3.25	3.45	3.65	V
		迟滞		0.3		V
$I_{Q-nonSW}$	工作静态电流（非开关）(1)	V_{EN} = 3.3V、VFB=1.1V（仅限 PFM 型号）		80	120	μA
I_{SD}	关断静态电流；在 VIN 引脚处测得	V_{EN} = 0V		3	10	μA
使能（EN 引脚）						
$V_{EN-VOUT-H}$	V_{OUT} 的使能输入高电平	V_{ENABLE} 上升	1.1	1.23	1.36	V
$V_{EN-VOUT-L}$	V_{OUT} 的使能输入低电平	V_{ENABLE} 下降	0.95	1.1	1.22	V
$V_{EN-VOUT-HYS}$	V_{OUT} 的使能输入迟滞	迟滞		130		mV
I_{LKG-EN}	使能输入漏电流	V_{EN} = 3.3V		10	200	nA
电压基准（FB 引脚）						
V_{FB}	反馈电压		0.79	0.8	0.81	V
I_{LKG-FB}	反馈漏电流	FB = 1.2V		0.2		nA
开关频率						
F_{OSC}	内部振荡器频率		0.935	1.1	1.265	MHz
电流限值和断续						
I_{SC}	高侧电流限值(2)	LMR54410	1.25	1.6	1.9	A
$I_{LS-LIMIT}$	低侧电流限值(2)	LMR54410	.9	1.1	1.3	A
I_{SC}	高侧电流限值(2)	LMR54406	.85	1.1	1.3	A
$I_{LS-LIMIT}$	低侧电流限值(2)	LMR54406	.65	0.8	.95	A
I_{L-ZC}	过零检测器阈值	仅限 PFM 型号		0.02		A
MOSFET						
$R_{DS-ON-HS}$	高侧 MOSFET 导通电阻	T_J=25 ℃、V_{IN} = 12V		450		mΩ
$R_{DS-ON-LS}$	低侧 MOSFET 导通电阻	T_J=25 ℃、V_{IN} = 12V		240		mΩ
热关断						
$T_{SD-Rising}$	热关断	关断阈值		170		°C

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性（续）

限值适用于 -40°C 至 +150°C 工作结温范围 (T_J)（除非另外说明）。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 4V 至 36V。

参数		测试条件	最小值	典型值	最大值	单位
$T_{SD-Falling}$	热关断	恢复阈值		158		°C

(1) 这是器件开环使用的电流，并不代表稳压时系统的总输入电流。
(2) 此表中的电流限制值在生产中经过开环测试。可能不同于闭环应用中的那些值。

Copyright © 2026 Texas Instruments Incorporated

6.6 时序要求

限值适用于 -40°C 至 +150°C 工作结温范围 (T_J) (除非另外说明) 。最小和最大限值(1)经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用： V_{IN} = 4V- 36V.

参数		测试条件	最小值	典型值	最大值	单位
t_{ON-MIN}	最短开关导通时间	I_{OUT} = 1A		60		ns
$t_{OFF-MIN}$	最短开关关断时间	I_{OUT} = 1A		110		ns
t_{ON-MAX}	最大开关导通时间			7.5		µs
t_{SS}	内部软启动时间			1.8		ms

(1) 最小值和最大值限值在 25°C 下经过完整的生产测试。使用统计质量控制 (SQC) 方法通过相关性验证了工作温度范围内的限值。这些限值用于计算平均出厂质量水平 (AOQL)。

6.7 系统特性

以下规格适用于具有标称元件值的典型应用电路。典型值 (TYP) 列中的规格仅适用于 TJ = 25°C 的情况。最小值 (MIN) 和最大值 (MAX) 列中的规格适用于典型元件在 TJ = –40°C 至 150°C 温度范围内的情况。上述规格不通过生产测试保证。

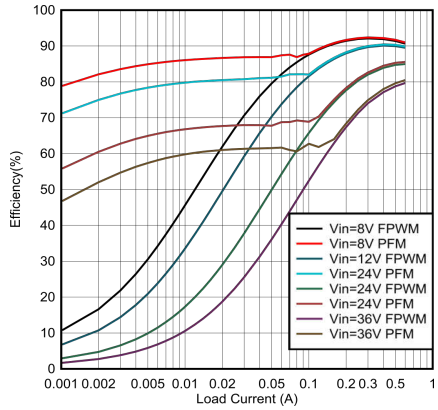
参数		测试条件	最小值	典型值	最大值	单位
V_{IN}	工作输入电压范围		4		36	V
V_{OUT}	可调输出电压调节(1)	PFM 运行	-1.5%		2.5%	
V_{OUT}	可调输出电压调节(1)	FPWM 运行	-1.5%		1.5%	
I_{SUPPLY}	稳压时的输入电源电流	V_{IN} = 12V，V_{OUT} = 3.3V，I_{OUT} = 0A，R_{FBT} = 1MΩ，PFM 型号		90		µA
D_{MAX}	最大开关占空比(2)			98%		
V_{HC}	触发短路断续模式所需的 FB 引脚电压			0.325		V
t_D	开关电压死区时间			2		ns
T_{SD}	热关断温度	关断温度		170		°C
T_{SD}	热关断温度	恢复温度		158		°C

(1) V_{IN} = 24V、I_{OUT} = 0A 至满载时 V_{OUT} 与标称输出电压值的偏差
(2) 在压降运行中，通过降低开关频率来增加实际占空比。最低频率被钳位在大约：F_{MIN} = 1 / (t_{ON-MAX} + $t_{OFF-MIN}$)。D_{MAX} = t_{ON-MAX} / (t_{ON-MAX} + $t_{OFF-MIN}$)。

Copyright © 2026 Texas Instruments Incorporated

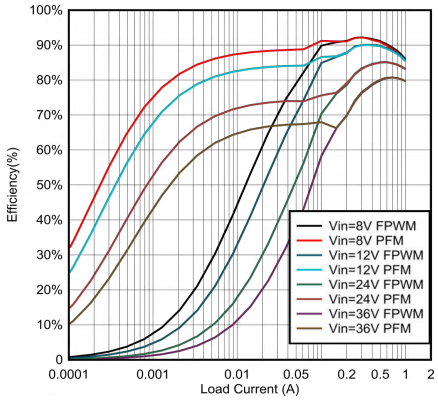
6.8 典型特性

V_{IN} = 12V，f_{SW} = 1100kHz，T_A = 25°C（除非另有说明）。



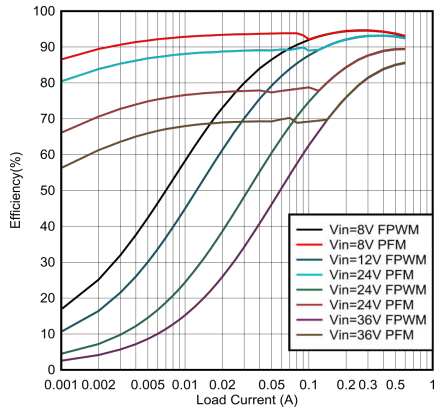
f_{SW} = 1100kHz　　V_{OUT} = 3.3V　　LMR54406

图 6-1. 效率与负载电流间的关系 (3.3V)



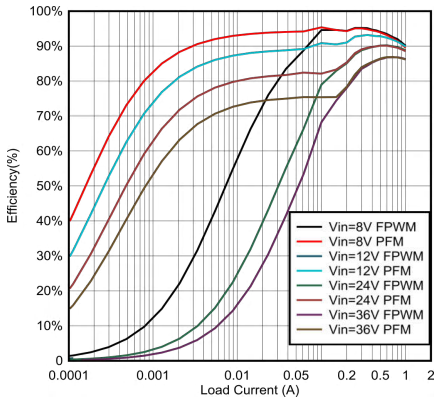
f_{SW} = 1100kHz　　V_{OUT} = 3.3V　　LMR54410

图 6-2. 效率与负载电流间的关系 (3.3V)



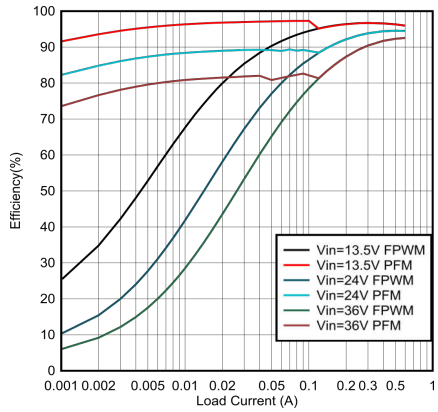
f_{SW} = 1100kHz　　V_{OUT} = 5V　　LMR54406

图 6-3. 效率与负载电流间的关系 (5V)



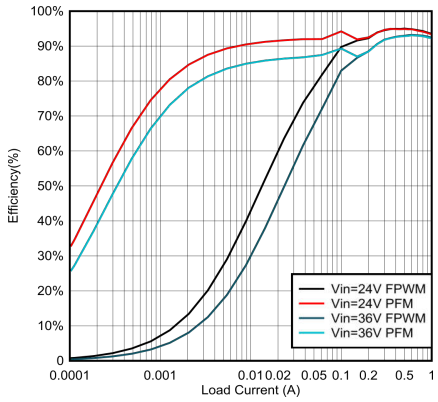
f_{SW} = 1100kHz　　V_{OUT} = 5V　　LMR54410

图 6-4. 效率与负载电流间的关系 (5V)



f_{SW} = 1100kHz　　V_{OUT} = 12V　　LMR54406

图 6-5. 效率与负载电流间的关系 (12V)



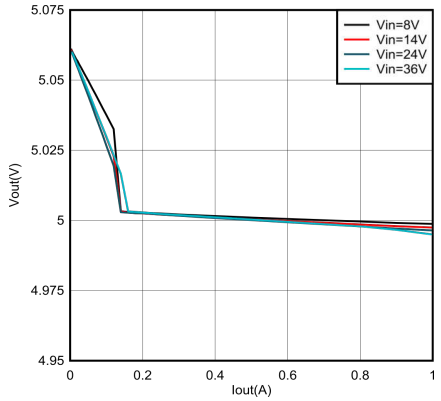
f_{SW} = 1100kHz　　V_{OUT} = 12V　　LMR54410

图 6-6. 效率与负载电流间的关系 (12V)

Copyright © 2026 Texas Instruments Incorporated

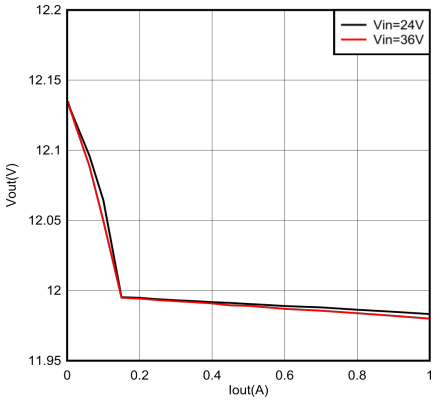
6.8 典型特性（续）

V_{IN} = 12V，f_{SW} = 1100kHz，T_A = 25°C（除非另有说明）。



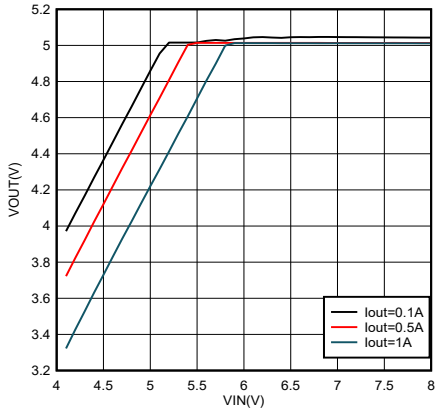
f_{SW} = 1100kHz　　V_{OUT} = 5V　　LMR54410

图 6-7. 5V 负载调节



f_{SW} = 1100kHz　　V_{OUT} = 12V　　LMR54410

图 6-8. 12V 负载调节



f_{SW} = 1100kHz　　V_{OUT} = 5V　　LMR54410

图 6-9. 5V 压降

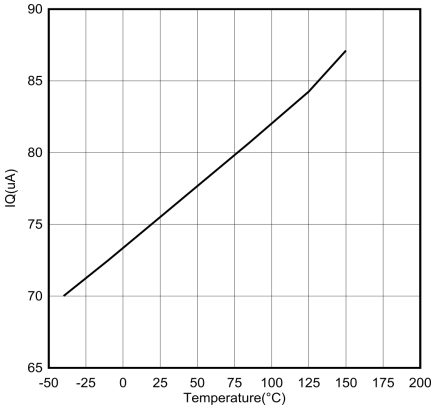


图 6-10. I_Q 与温度间的关系

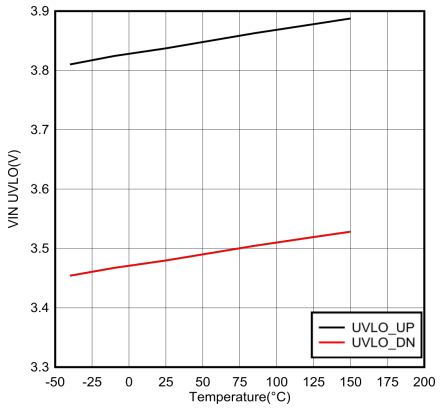


图 6-11. V_{IN} UVLO 与温度间的关系

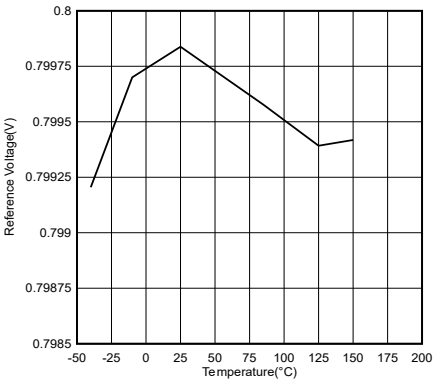


图 6-12. 基准电压与温度间的关系

6.8 典型特性（续）

V_{IN} = 12V，f_{SW} = 1100kHz，T_A = 25°C（除非另有说明）。

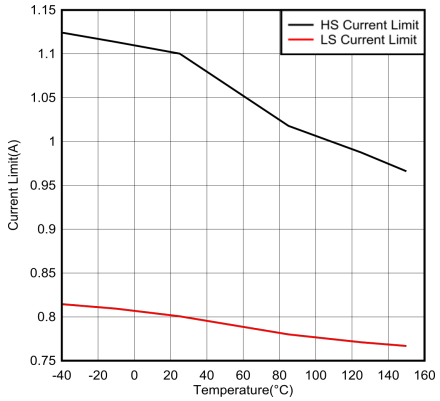


图 6-13. HS 和 LS 电流限制与温度间的关系-LMR54406

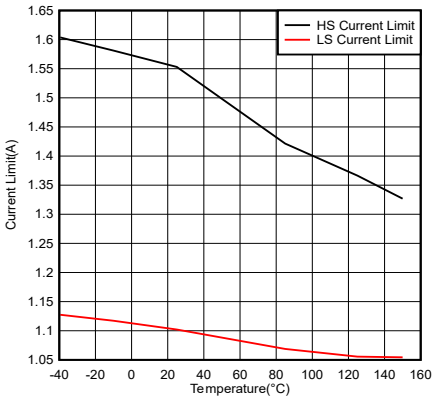


图 6-14. HS 和 LS 电流限制与温度间的关系-LMR54410

Copyright © 2026 Texas Instruments Incorporated

7 详细说明

7.1 概述

LMR544xx 转换器是一款简单易用的同步直流/直流降压转换器，工作电源电压为 4V 至 36V。LMR54410 能够以非常小的设计尺寸提供高达 1A 的直流负载电流，而 LMR54406 能够提供高达 0.6A 的负载电流。该系列具有适用于各种应用的多个版本。有关详细信息，请参阅节 4。

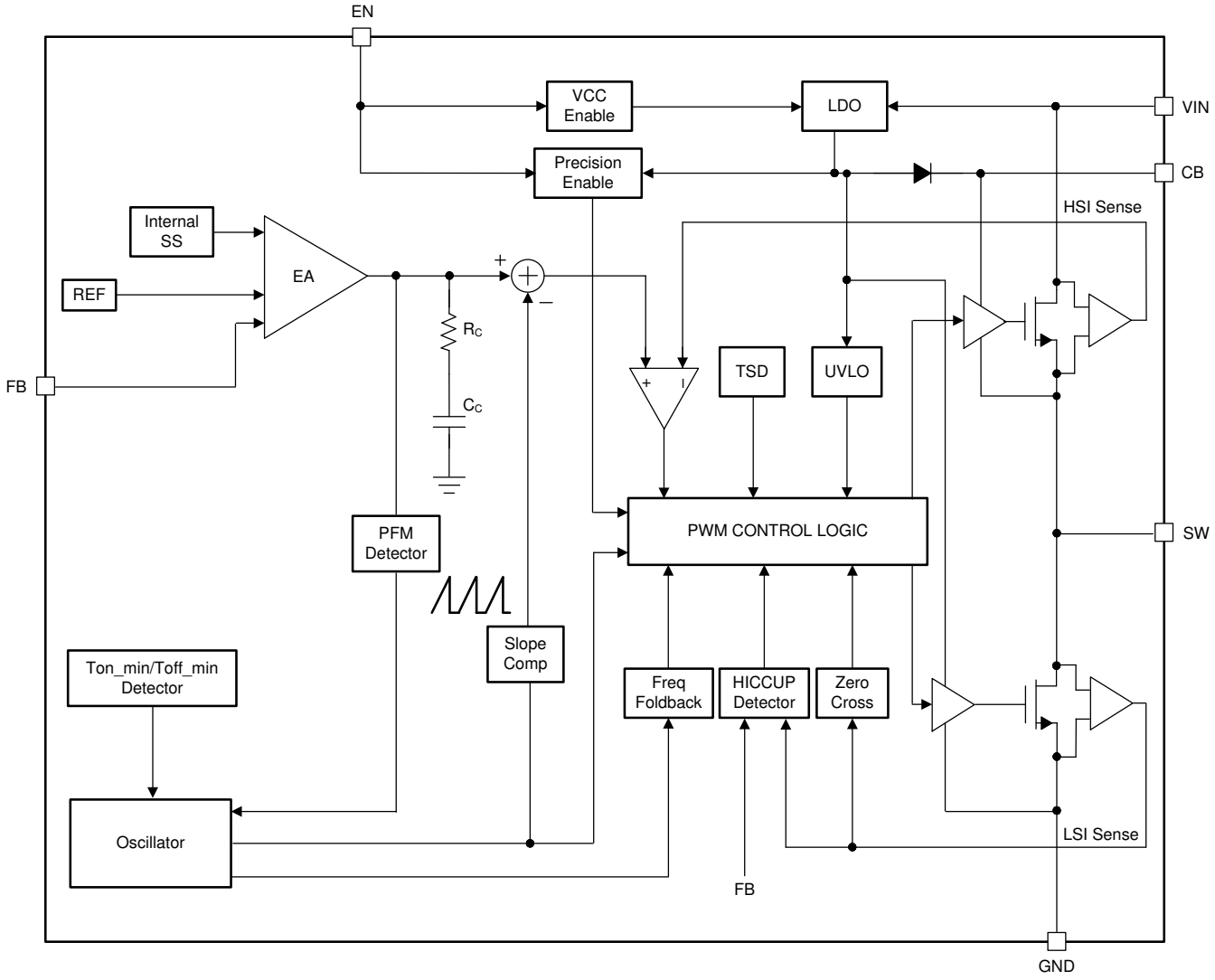
LMR544xx 采用固定频率峰值电流模式控制。PFM 版本在轻负载时会进入 PFM 模式来实现高效率。FPWM 版本可在轻负载条件下实现低输出电压纹波、严格的输出电压调节和恒定开关频率。该器件具有内部补偿功能，可节约设计时间并只需少量外部元件。

精密使能和内部软启动等其他特性为各种应用提供了灵活且易于使用的设计。保护特性包括以下几项：

- 热关断
- V_{IN} 欠压锁定
- 逐周期电流限制
- 断续模式短路保护

该系列器件需要极少外部元件，引脚排列的设计可实现简单且优化的 PCB 布局。

7.2 功能方框图



7.3 特性说明

7.3.1 固定频率峰值电流模式控制

有关 LMR544xx 的以下运行说明，请参阅节 7.2 和图 7-1 中的波形。LMR544xx 是一款同步降压转换器，具有集成式高侧 (HS) 和低侧 (LS) 开关（同步整流器）。LMR544xx 通过使用受控的占空比打开高侧和低侧 NMOS 开关，来提供稳定的输出电压。高侧开关导通期间，SW 引脚电压上升至约 V_{IN}，电感器电流 i_L 以线性斜率 (V_{IN} – V_{OUT})/L 增加。当高侧开关被控制逻辑关闭时，低侧开关在经过反击穿死区时间后将会导通。电感电流通过低侧开关以斜率 V_{OUT}/L 放电。降压转换器的控制参数为占空比 $D = t_{ON}/T_{SW}$，其中 t_{ON} 是高侧开关导通时间，T_{SW} 是开关周期。转换器控制环路通过调整占空比 D 来维持恒定的输出电压。在可忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比：$D = V_{OUT}/V_{IN}$。

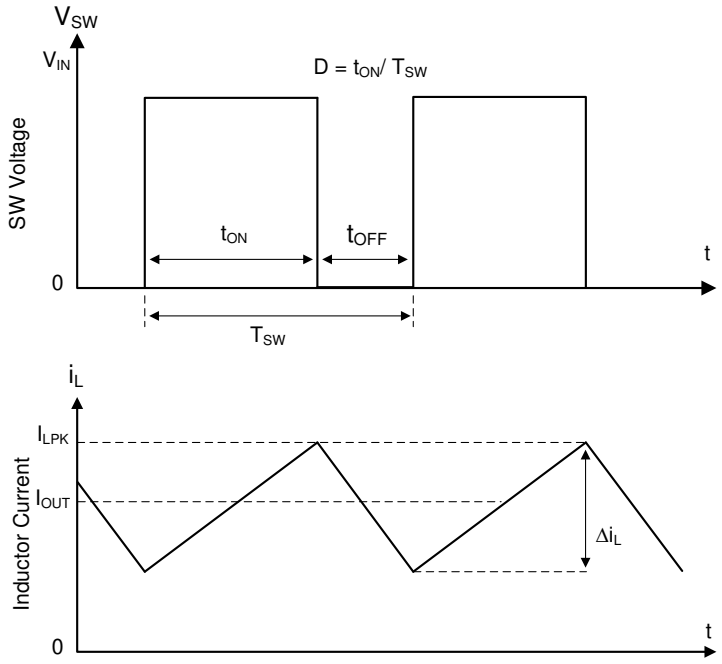


图 7-1. 连续导通模式 (CCM) 下的 SW 节点和电感器电流波形

LMR544xx 采用固定频率峰值电流模式控制。它使用电压反馈环路并基于电压偏移量调节峰值电流命令来实现精确的直流电压调节。通过检测高侧开关的峰值电感电流，并与峰值电流阈值进行比较来控制高侧开关的导通时间。电压反馈环路具有内部补偿功能，需要较少外部元件，设计简单，并且可以在采用各种输出电容器的情况下稳定地工作。正常负载条件下，转换器以固定开关频率工作。在轻负载条件下，LMR544xx 将以 PFM 模式工作来维持高效率（PFM 版本），或以 FPWM 模式工作来实现低输出电压纹波、严密输出电压调节和恒定的开关频率（FPWM 版本）。

Copyright © 2026 Texas Instruments Incorporated

7.3.2 可调节输出电压

为在整个工作温度范围内保持严格的稳压输出电压，设计中使用了一个 0.8V 的精密基准电压 (V_{REF})。输出电压可通过 V_{OUT} 和 FB 引脚间的电阻分压器进行设置。TI 建议使用容差为 1% 且温度系数低的电阻器作为 FB 分压器。根据所需的分压器电流选择合适的低侧电阻值 R_{FBB}，并使用方程式 1 来计算高侧 R_{FBT}。R_{FBT} 的建议范围为 10kΩ 至 100kΩ。在 PFM 运行模式下，如果需要预加载来降低 V_{OUT} 失调电压，则可选用较低的 R_{FBT} 值。在极轻负载条件下，R_{FBT} 值越小，效率越低。R_{FBT} 越大，流过的静态电流越小，因此当轻负载效率极为关键时，这一点尤其有用。但是，不建议 R_{FBT} 值大于 1MΩ，因为这样会使反馈路径更容易受到噪声的影响。R_{FBT} 值越大，就越需要仔细地设计从反馈电阻器到器件反馈引脚的反馈路径布线。电阻分压器网络的容差和温度变化将影响输出电压调节。

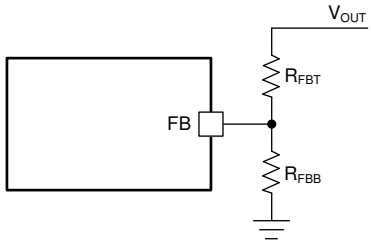


图 7-2. 输出电压设置

$$R_{FBT} = \frac{V_{OUT} - V_{REF}}{V_{REF}} \times R_{FBB} \quad (1)$$

7.3.3 启用

EN 引脚上的电压控制 LMR544xx 的开/关操作。当电压低于 0.95V 时，器件将关断；而要启动转换器，电压需要高于 1.36V。EN 引脚是输入，不能处于开路或悬空状态。使 LMR544xx 工作的最简单方法是将 EN 连接到 VIN。当 V_{IN} 处于工作范围内时，这允许 LMR544xx 自启动。

许多应用都受益于采用使能分压器 R_{ENT} 和 R_{ENB} (图 7-3) 来为转换器建立精密的系统 UVLO 电平。系统 UVLO 可用于由市电和电池供电运行的电源。它可用于时序控制，从而确保可靠运行或实现电源保护（例如电池放电水平）。此外，还可使用外部逻辑信号来驱动 EN 输入实现系统时序控制和保护。

备注

EN 引脚电压不得高于 V_{IN} + 0.3V。TI 不建议在 V_{IN} 为 0V 时施加 EN 电压。

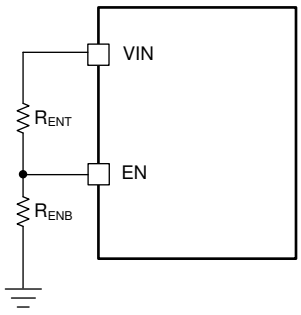


图 7-3. 由使能分压器实施的系统 UVLO

Copyright © 2026 Texas Instruments Incorporated

7.3.4 最短导通时间、最短关断时间和频率折返

最短导通时间 (T_{ON_MIN}) 是指高侧开关可导通的最短时间。LMR544xx 的 T_{ON_MIN} 典型值为 60ns。最短关断时间 (T_{OFF_MIN}) 是指高侧开关可关断的最短时间。T_{OFF_MIN} 通常为 110ns。在 CCM 运行模式下，T_{ON_MIN} 和 T_{OFF_MIN} 将限制电压转换范围，而没有开关频率折返。

不允许频率折返的最小占空比为：

$$D_{MIN} = T_{ON_MIN} \times f_{SW} \quad (2)$$

不允许频率折返的最大占空比为：

$$D_{MAX} = 1 - T_{OFF_MIN} \times f_{SW} \quad (3)$$

给定所需的输出电压时，无频率折返的最大 V_{IN} 可通过以下公式得出：

$$V_{IN_MAX} = \frac{V_{OUT}}{f_{SW} \times T_{ON_MIN}} \quad (4)$$

不考虑频率折返时，可由下式计算得出最小 V_{IN}：

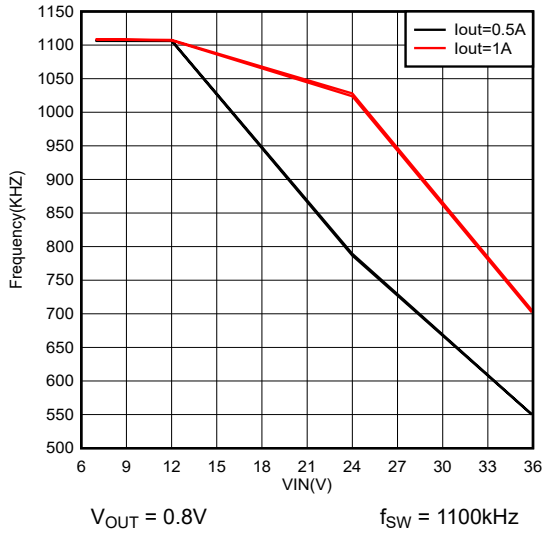
$$V_{IN_MIN} = \frac{V_{OUT}}{1 - f_{SW} \times T_{OFF_MIN}} \quad (5)$$

在 LMR544xx 中，T_{ON_MIN} 或 T_{OFF_MIN} 触发后，就会采用频率折返方案，这可以提高最大占空比或降低最小占空比。

导通时间会随着 V_{IN} 电压的增加而减少。在导通时间降至 T_{ON_MIN} 后，开关频率就会开始降低，同时 V_{IN} 继续升高，这进一步降低了占空比，从而使 V_{OUT} 保持在符合方程式 2 的稳压范围内。

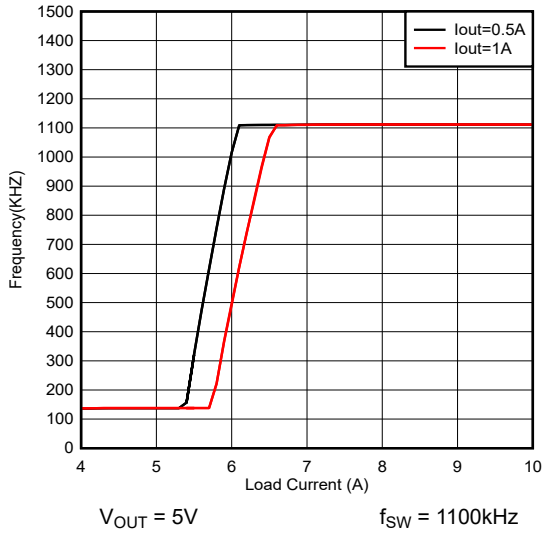
当在低 V_{IN} 条件下需要更大的占空比时，频率折返方案也适用。在器件达到其 T_{OFF_MIN} 后，频率就会降低，从而根据方程式 3 延长最大占空比。在这种情况下，频率可以低至大约 133kHz。宽频率折返范围使 LMR544xx 输出电压能够在电源电压 V_{IN} 大幅降低的情况下保持稳定，从而实现更低的有效压降。

在发生频率折返并保持稳定输出电压的情况下，f_{SW} 减小时，V_{IN_MAX} 将升高，而 V_{IN_MIN} 将会降低。



V_{OUT} = 0.8V f_{SW} = 1100kHz

图 7-4. T_{ON_MIN} 处的频率折返



V_{OUT} = 5V f_{SW} = 1100kHz

图 7-5. T_{OFF_MIN} 处的频率折返

Copyright © 2026 Texas Instruments Incorporated

7.3.5 自举电压

LMR544xx 具有集成的自举稳压器。CB 引脚和 SW 引脚之间的小电容器为高侧 MOSFET 提供栅极驱动电压。当高侧 MOSFET 关闭而且低侧开关导通时，自举电容器充电。建议使用 0.1µF 的自举电容器。推荐使用电介质等级为 X7R 或 X5R，额定电压为 16 V 或更高的陶瓷电容器，以保证稳定的温度和电压特性。

7.3.6 过流和短路保护

LMR544xx 整合了峰值和谷值电感器电流限值，可为器件提供过载和短路保护，并限制最大输出电流。谷值电流限值可防止电感器电流在输出短路期间失控，而峰值和谷值限值则协同工作，以限制转换器的最大输出电流。逐周期电流限制用于过载，而断续模式用于持续短路。

高侧 MOSFET 过流保护是通过峰值电流模式控制的特性来实现的。当高侧开关在既定消隐时间后接通时，会检测到高侧开关电流。每个开关周期内，高侧开关电流会与误差放大器 (EA) 减去斜坡补偿的输出进行比较。有关更多详细信息，请参阅节 7.2。高侧开关的电流峰值受最大钳位峰值电流阈值 I_{sc}（恒定值）限制（请参阅节 6.5）。

此外，还会对流经低侧 MOSFET 的电流进行检测和监控。当低侧开关导通时，电感电流开始下降。如果低侧开关的电流在开关周期结束时高于低侧电流限制 I_{LS_LIMIT}，将不会关闭（请参阅节 6.5）。低侧开关保持导通，从而使电感器电流不断下降，直到电感器电流低于低侧电流限值 I_{LS_LIMIT}。然后，低侧开关断开，高侧开关在经过死区时间之后接通。达到 I_{LS_LIMIT} 后，峰值和谷值电流限制控制提供的最大电流，并可以通过方程式 6 计算得出。

$$I_{OUT}\big|_{max} = \frac{I_{LS_LIMIT} + I_{SC}}{2} \tag{6}$$

如果反馈电压低于 V_{REF} 的 40%，低侧开关的电流将连续 256 个周期触发 I_{LS_LIMIT}，并且断续电流保护模式会激活。在断续模式下，转换器会关闭并会在断续时间 T_{HICCUP}（典型值为 135ms）内一直保持关闭状态，然后 LMR544x 会尝试再次启动。如果过流或短路故障情况仍然存在，则断续模式会重复，直到故障情况消失。断续模式会降低严重过流条件下的功耗，从而防止器件过热和受到潜在的损害。

对于 FPWM 版本，电感器电流可以是负值。当该电流超过低侧负电流限值 I_{LS_NEG} 时，低侧开关将断开，高侧开关将立即接通。由此可保护低侧开关不受过大负向电流的影响。

7.3.7 软启动

集成软启动电路可防止输入浪涌电流影响 LMR544xx 和输入电源。软启动是通过在器件首次启用或上电时缓慢升高内部基准电压来实现的。典型软启动时间为 1.8ms。

LMR544xx 还在上电开始时采用过流保护消隐时间 T_{OCP_BLK}（典型值为 33ms）。如果没有此特性，在具有大输出电容和高 V_{OUT} 的应用中，浪涌电流会大到足以触发限流保护，这可能会在器件进入断续模式时导致错误启动。这会导致在不升高至编程输出电压的情况下持续进行软启动循环。LMR544xx 能够通过在启动序列期间的消隐时间 T_{OCP_BLK} 内控制平均电感器电流来将输出电容器充电至编程设定的 V_{OUT}。

7.3.8 热关断

LMR544xx 提供内部热关断功能，以便在结温超过 170°C 时保护器件。高侧和低侧 FET 在热关断时都停止开关。在裸片温度降至 158°C 以下后，器件将重新启动由内部软启动电路控制的上电序列。

Copyright © 2026 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 关断模式

EN 引脚为 LMR544xx 提供电气开/关控制功能。当 V_{EN} 低于 0.95V 时，器件处于关断模式。LMR544xx 还采用 V_{IN} 欠压锁定保护 (UVLO)。如果 V_{IN} 电压低于 3.25V 的 UVLO 阈值电平，转换器会关闭。

7.4.2 工作模式

当 V_{EN} 和 V_{IN} 均高于各自的工作阈值时，LMR544xx 处于运行模式。启用 LMR544xx 的最简单方式是将 EN 引脚连接至 VIN 引脚。当输入电压在 4.0V 至 36V 的工作范围内时，可实现自启动。有关设置这些工作电平的详细信息，请参阅节 7.3.3。

在运行模式下，根据负载电流不同，LMR544xx 将采取以下四种模式之一：

1. 连续导通模式 (CCM)：开关频率固定，负载电流大于峰峰值电感电流纹波的一半（适用于 PFM 和 FPWM 版本）
2. 不连续导通模式 (DCM)：当负载电流小于峰峰值电感电流纹波一半时，开关频率固定（仅适用于 PFM 版本）
3. 脉冲频率调制模式 (PFM)：轻负载条件下，开关频率下降（仅适用于 PFM 版本）
4. 强制脉冲宽度调制模式 (FPWM)：在包括轻负载在内的任何条件下，开关频率固定（仅适用于 FPWM 版本）

7.4.3 CCM 模式

当负载电流大于峰峰值电感器电流的一半时，LMR544xx 将采用连续导通模式 (CCM) 运行。在 CCM 模式下，运行频率固定，输出电压纹波最小，LMR54410 或 LMR54406 的最大输出电流分别为 1A 或 0.6A。

7.4.4 轻负载运行（PFM 版本）

对于 PFM 版本，当负载电流小于 CCM 模式下的峰峰值电感器电流的一半时，LMR544xx 将以断续导通模式 (DCM)（也称二极管仿真模式 (DEM)）下运行。在 DCM 运行模式下，当电感器电流降至 I_{LS_ZC}（典型值为 20mA）时，低侧开关会关断，以便提高效率。与轻负载下的强制 PWM 模式运行相比，DCM 模式可减少开关损耗和导通损耗。

在轻负载运行期间，会触发脉冲频率调制 (PFM) 模式以维持高效率运行。当达到最短高侧开关导通时间 t_{ON_MIN} 或者最小峰值电感电流 I_{PEAK_MIN}（典型值为 300mA）时，器件将会降低开关频率以保持电压稳定。在 PFM 模式下，当负载电流下降时，控制环路会降低开关频率，以便保持输出电压稳定。由于有效开关频率显著下降，PFM 运行模式下的开关损耗会进一步降低。

7.4.5 轻负载运行（FPWM 版本）

对于 FPWM 版本，LMR544xx 在整个负载范围内锁定在 PWM 模式。即使在空载条件下，通过允许电感器电流反转其正常方向，器件也会保持该模式运行。该模式平衡了低输出电压纹波的轻负载效率降低，精密输出电压调节和恒定开关频率之间的关系。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

LMR544xx 是一款直流/直流降压转换器。LMR54410 通常将较高的输入电压转换为较低的直流输出电压，输出电流最高可达 1A。LMR54406 通常将较高的输入电压转换为较低的直流输出电压，输出电流最高可达 0.6A。可按照以下设计过程为 LMR544xx 选择元件。

8.2 典型应用

LMR54410 只需很少的外部元件，即可实现将宽范围的电源电压转换成固定输出电压。图 8-1 展示了基本原理图。

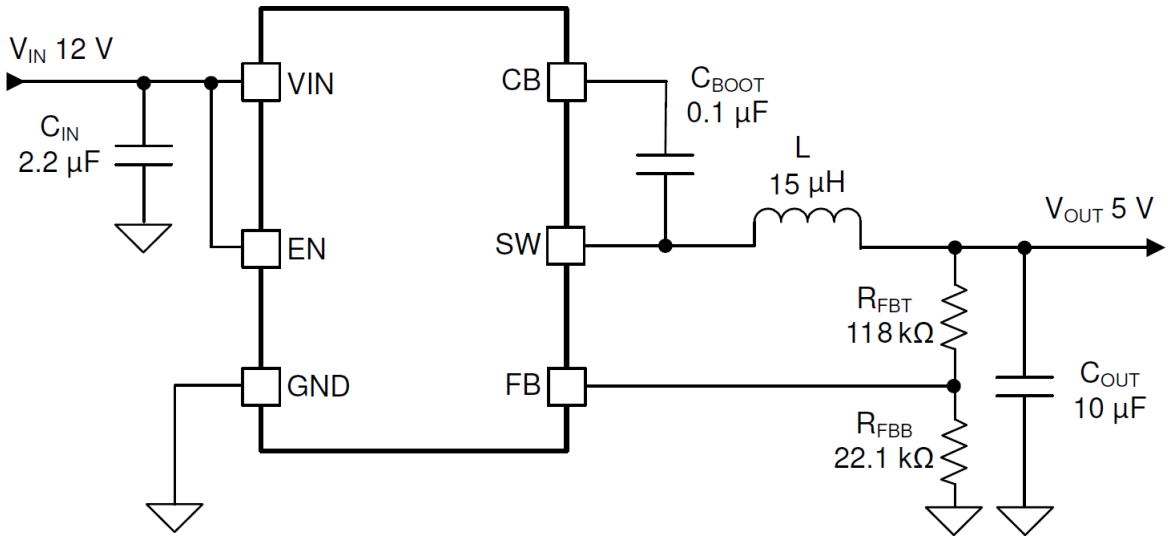


图 8-1. 应用电路

外部元件必须满足应用的需求，以及器件控制环路的稳定性标准。表 8-1 可以用来快速地选择输出滤波器元件。

表 8-1. L 和 C_{OUT} 典型值

f_{SW} (kHz)	V_{OUT} (V)	L (µH)	C_{OUT} (µF) (1)	R_{FBT} (kΩ)	R_{FBB} (kΩ)
1100	3.3	10	22µF/10V	69.8	22.1
	5	15	22µF/10V	118	22.1
	12	33	22µF / 25V + 10µF / 25V	309	22.1

(1) 该表中使用了陶瓷电容器。

Copyright © 2026 Texas Instruments Incorporated

8.2.1 设计要求

下文基于设计示例给出了详细的设计步骤。本设计示例使用表 8-2 中所列的参数作为输入参数。

表 8-2. 设计示例参数

参数	值
输入电压，V_{IN}	5V 典型值，6V - 36V 的工作范围
输出电压，V_{OUT}	5V ±3%
最大输出电流，I_{OUT_MAX}	1A
输出过冲/下冲（0A 至 1A）	5%
输出电压纹波	0.5%
工作频率	1100kHz

8.2.2 详细设计过程

8.2.2.1 输出电压设定点

LMR54410 器件的输出电压可从外部通过电阻分压器网络进行调节。分压器网络由上反馈电阻 R_{FBT} 和下反馈电阻 R_{FBB} 组成。方程式 7 用于确定转换器的输出电压：

$$R_{FBT} = \frac{V_{OUT} - V_{REF}}{V_{REF}} \times R_{FBB} \tag{7}$$

选择 R_{FBB} 值为 22.1kΩ。当预期的输出电压设置为 5V 并且 V_{REF} = 0.8V 时，R_{FBT} 的值可通过方程式 7 计算得出。通过该公式可以得出值为 116kΩ，因此选择了标准值 118kΩ。

8.2.2.2 开关频率

当开关频率较高时，可以使用更小的电感器和更小的输出电容器，因此设计尺寸更小，元件成本会更低。但是，较高的开关频率会带来更多的开关损耗，从而降低设计的效率并产生更多的热量。开关频率还受限于集成电源开关的最短导通时间、输入电压、输出电压和移频限制，如节 7.3.4 中所述。此示例中选择的开关频率为 1100kHz。

8.2.2.3 电感器选型

电感器最关键的参数是电感、饱和电流和 RMS 电流。电感值由预期的纹波电流峰峰值 Δi_L 确定。纹波电流随着输入电压的增加而增加，因此始终使用最大输入电压来计算最小电感 L_{MIN}。可使用方程式 9 来计算输出电感的最小值。K_{IND} 是表示电感纹波电流值相对于器件最大输出电流的系数。K_{IND} 的合理值必须是转换器支持的最大 I_{OUT} 的 20% 至 60%。在瞬时过流操作事件期间，RMS 和峰值电感器电流可能很高。电感器饱和电流必须大于峰值电流限制水平。

$$\Delta i_L = \frac{V_{OUT} \times \left(V_{IN_MAX} - V_{OUT} \right)}{V_{IN_MAX} \times L \times f_{SW}} \tag{8}$$

$$L_{MIN} = \frac{V_{IN_MAX} - V_{OUT}}{I_{OUT} \times K_{IND}} \times \frac{V_{OUT}}{V_{IN_MAX} \times f_{SW}} \tag{9}$$

一般来说，开关电源中最好选择低电感值，这样可以提高瞬态响应速度，选用 DCR 小，尺寸小的电感，可实现更为紧凑的设计。过低的电感会产生过大的电感电流纹波，从而会错误地触发满载时的过流保护。由于电流纹波较大，该器件还会产生更多的电感磁芯损耗。在同一个输出电容中，更大的电感电流纹波同样意味着更大的输出电压纹波。对于峰值电流模式控制，TI 建议使用足够大的电感器纹波电流。较大的电感器纹波电流可提高比较器的信噪比。

Copyright © 2026 Texas Instruments Incorporated

此设计示例中选择 K_{IND} = 0.4，I_{OUT} =1A。计算出的最小电感值为 9.8 µ H。选择使用最接近标准 10µH、RMS 电流为 1.5A、饱和电流为 2.5A 的铁氧体电感器。

8.2.2.4 输出电容器选型

该器件旨在与多种 LC 滤波器搭配使用。通常需要尽可能地减小输出电容，以降低成本和减小尺寸。必须谨慎选择输出电容器 C_{OUT}，因为它直接影响稳态输出电压纹波、环路稳定性以及负载电流瞬态期间的输出电压过冲与下冲。输出电压纹波基本上由两部分组成。一部分由电感纹波电流经过输出电容的等效串联电阻 (ESR) 造成：

$$\Delta V_{OUT_ESR} = \Delta i_L \times ESR = K_{IND} \times I_{OUT} \times ESR \tag{10}$$

另一部分由电感电流纹波对输出电容充放电造成：

$$\Delta V_{OUT_C} = \frac{\Delta i_L}{8 \times f_{SW} \times C_{OUT}} = \frac{K_{IND} \times I_{OUT}}{8 \times f_{SW} \times C_{OUT}} \tag{11}$$

电压纹波中的两个分量不是同相的，因此实际峰峰值纹波小于两个峰值之和。

如果系统需要严格的电压调节并存在大电流阶跃和快速压摆率，则输出电容通常受瞬态性能规格的限制。当发生大负载阶跃时，输出电容器在电感器电流上升到适当的水平之前为其提供需要的电荷。转换器的控制环路通常需要八个或更多时钟周期来将电感器电流调节至与此期间的新负载水平相等。输出电容必须足够大，才能提供八个时钟周期的电流差，从而将输出电压保持在指定范围内。方程式 12 展示了指定 V_{OUT} 过冲和下冲所需的最小输出电容。

$$C_{OUT} > \frac{1}{2} \times \frac{8 \times \left(I_{OH} - I_{OL}\right)}{f_{SW} \times \Delta V_{OUT_SHOOT}} \tag{12}$$

其中

- K_{IND} = 电感纹波电流的纹波系数 ($\Delta i_L / I_{OUT}$)
- I_{OL} = 负载瞬态过程中的低电平输出电流
- I_{OH} = 负载瞬态过程中的高电平输出电流
- V_{OUT_SHOOT} = 目标输出电压过冲或下冲

此设计示例中，目标输出纹波是 30mV。假设 ΔV_{OUT_ESR} = ΔV_{OUT_C} = 30mV，选择 K_{IND} = 0.4。通过方程式 10 可得出不大于 75mΩ 的 ESR，通过方程式 11 可得出不小于 2.38µF 的 C_{OUT}。对于此设计的目标过冲和下冲限制，ΔV_{OUT_SHOOT} = 8% × V_{OUT} = 400mV。可以通过方程式 12 计算出 C_{OUT} 不小于 14.3µF。综上所述，输出电容的最严格标准是 14.3 µ F。考虑到降额，应使用 ESR 为 10mΩ 的一个 22µF、16V、X7R 陶瓷电容器。

Copyright © 2026 Texas Instruments Incorporated

8.2.2.5 输入电容器选型

LMR54410 器件需要一个高频输入去耦电容器或其他电容器。高频去耦电容器的典型建议值为 2.2μF 或更高。建议使用有足够额定电压的 X5R 或 X7R 类高品质陶瓷电容。额定电压必须大于最大输入电压。为补偿陶瓷电容的容值下降，通常建议使用额定电压为最大输入电压两倍的电容器。此设计使用一个额定电压为 50V 的 2.2μF、X7R 电介质电容器作为输入去耦电容器。等效串联电阻 (ESR) 约为 10mΩ，额定电流为 1A。此设计还包含一个值为 0.1μF 的电容器，用于高频滤波，并且应尽可能靠近器件引脚放置。

8.2.2.6 自举电容器

每个 LMR54410 设计都需要自举电容器 C_{BOOT}。建议使用额定电压为 16V 或更高的 0.1μF 自举电容器。自举电容器放在 SW 引脚和 CB 引脚之间。为了确保温度稳定性，自举电容器必须是具有 X7R 或 X5R 等级电介质的高品质陶瓷型电容器。

8.2.2.7 欠压锁定设定点

系统的欠压锁定 (UVLO) 通过 R_{ENT} 和 R_{ENB} 的外部分压网络来调节。UVLO 有两个阈值，一个适用于输入电压由小变大的上电期间，另一个适用于输入电压由大变小的断电期间。方程式 13 可用于确定 V_{IN} UVLO 电平。

$$V_{IN_RISING} = V_{ENH} \times \frac{R_{ENT} + R_{ENB}}{R_{ENB}} \tag{13}$$

LMR54410 的 EN 上升阈值 (V_{ENH}) 设置为 1.23V（典型值）。选择 R_{ENB} 为 200kΩ，更大程度减小来自电源的输入电流。如果所需的 V_{IN} UVLO 电平为 6.0V，则可以使用方程式 14 计算 R_{ENT} 的值：

$$R_{ENT} = \left(\frac{V_{IN_RISING}}{V_{ENH}} - 1 \right) \times R_{ENB} \tag{14}$$

通过上述公式可以得出值为 775.6kΩ，因此选择 768kΩ 的标准值。产生的下降 UVLO 阈值等于 5.3V，可通过方程式 15 计算得出，其中 EN 迟滞电压 (V_{EN_HYS}) 为 0.13V（典型值）。

$$V_{IN_FALLING} = \left(V_{ENH} - V_{EN_HYS} \right) \times \frac{R_{ENT} + R_{ENB}}{R_{ENB}} \tag{15}$$

8.2.2.8 替代非同步转换器

LMR54410 还可用于替代异步转换器，后者在应用电路中需要一个整流二极管。该设计在 LMR54410 的开关节点上连接或未连接整流二极管的情况下都可以正常工作，如图 8-2 所示。

Copyright © 2026 Texas Instruments Incorporated

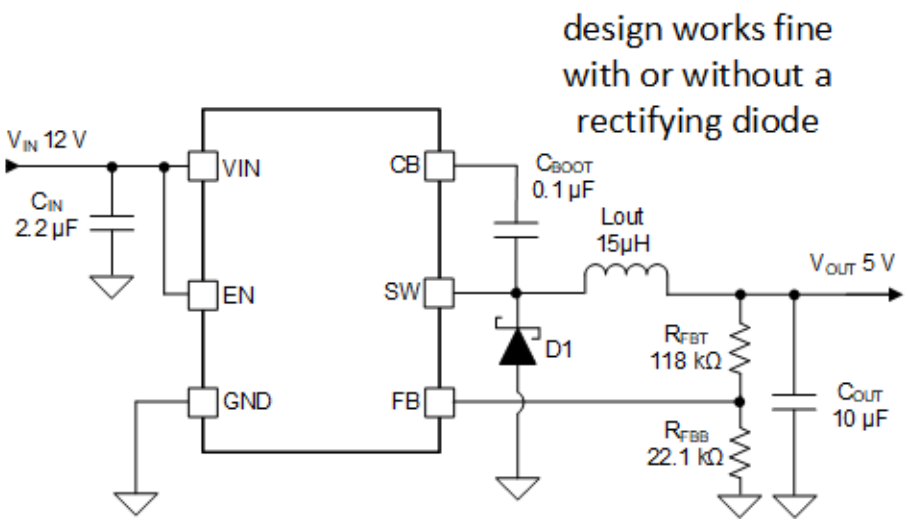


图 8-2. 替代非同步转换器

8.2.3 应用曲线

除非另有说明，否则以下条件适用：V_{IN} = 12V，V_{OUT} = 5V，f_{SW} = 1100kHz，L = 15µH，C_{OUT} = 22µF，T_A = 25°C。

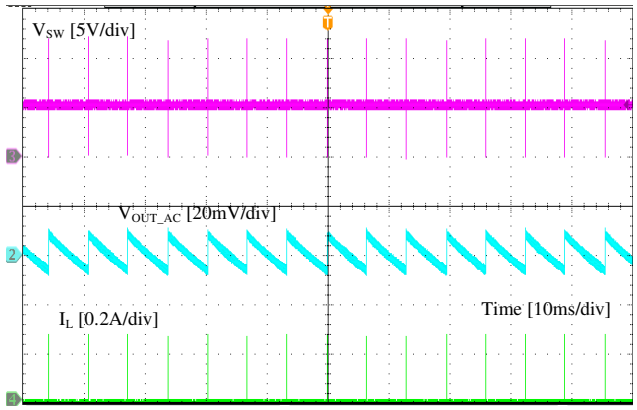


图 8-3. 空载时的纹波

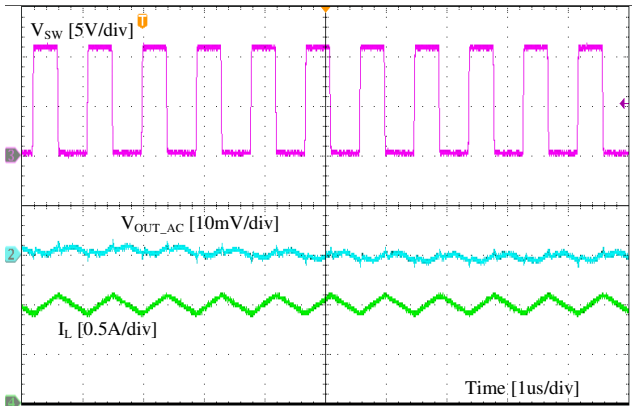


图 8-4. 满载时的纹波

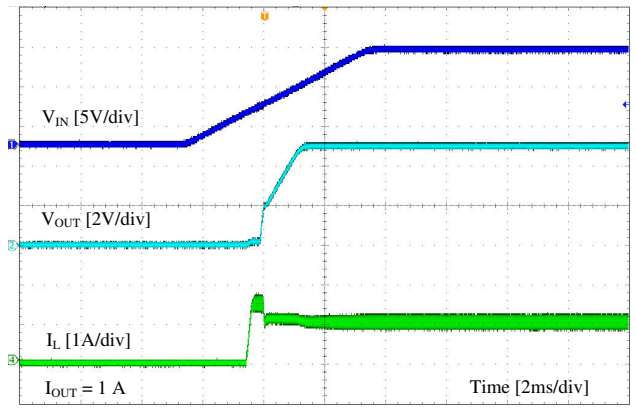


图 8-5. 由 V_{IN} 启动

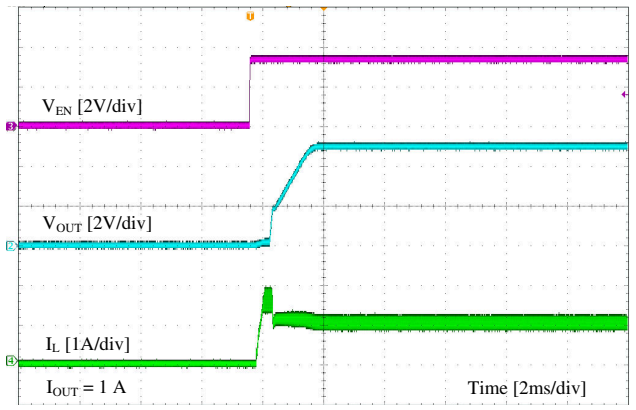


图 8-6. 由 EN 启动

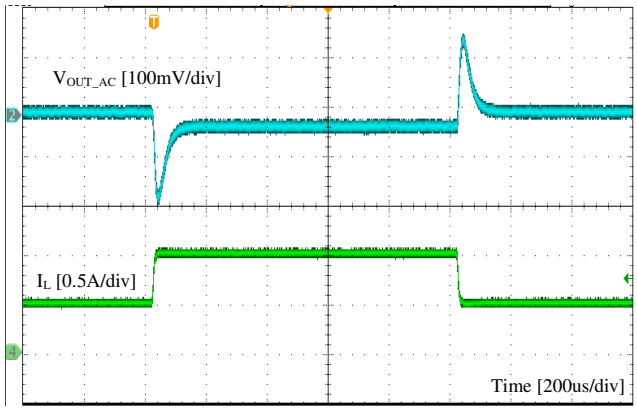


图 8-7. 负载瞬态

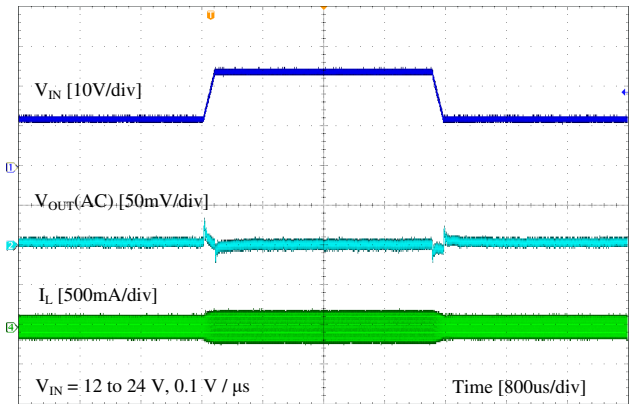


图 8-8. 线路瞬态

Copyright © 2026 Texas Instruments Incorporated

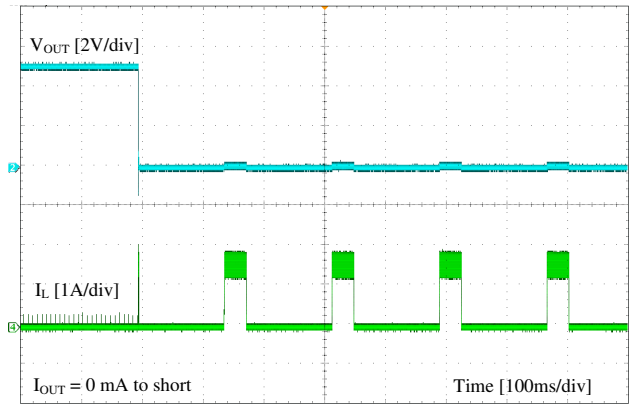


图 8-9. 短路保护

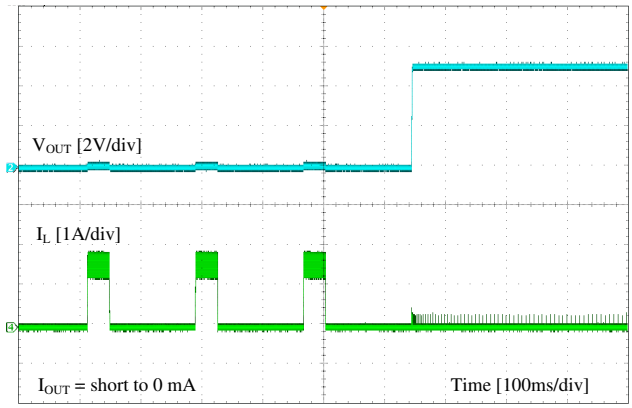


图 8-10. 短路恢复

8.3 电源相关建议

LMR544xx 设计为在 4.0V 至 36V 的输入电源电压范围内运行。输入电源必须具有良好的调节能力，能够承受最大输入电流并保持稳定的电压。输入电源轨的电阻必须足够低，以使输入电流瞬态不会在 LMR544xx 电源电压上造成足够高的压降，从而避免导致错误的 UVLO 故障触发和系统复位。如果输入电源距离 LMR544xx 超过几英寸，那么除了陶瓷旁路电容器外，还可能需要额外的大容量电容。大容量电容器的容值并不重要，但一般选择 10µF 或 22µF 电解电容器。

8.4 布局

8.4.1 布局指南

好的布局是衡量电源设计的一个重要部分。用户可根据下面的指南设计一个 PCB，实现出色的功率转换和热性能，并更大限度地减小不必要的 EMI。

- 将输入旁路电容器 C_{IN} 尽可能靠近 VIN 引脚和 GND 引脚放置。输入电容器和输出电容器的接地必须包含连接到 GND 引脚的局部顶层平面。
- FB 引脚网的走线越短越好。反馈电阻器 R_{FBT} 和 R_{FBB} 必须靠近 FB 引脚。如果负载端 V_{OUT} 的精度要求很高，则需对负载端的 V_{OUT} 进行检测。V_{OUT} 检测路径远离噪声节点，最好从屏蔽层另外一面的一层中经过。
- 如果可能，在中间任一层中添加接地平面作为噪声屏蔽和散热路径。
- V_{IN}、V_{OUT} 和接地总线连接越宽越好。该操作可减小转换器输入或输出路径上的任何电压降，并最大限度地提高效率。
- 提供充分的器件散热。GND、VIN 和 SW 引脚提供主要散热路径，因此 GND、VIN 和 SW 平面面积应尽可能大。使用矩阵式散热过孔将顶层接地平面连接到 PCB 底层上的接地平面。如果 PCB 具有多个覆铜层，那么这些散热过孔还可以连接到内层散热接地平面。确保用于散热的覆铜区足够大，使器件的结温保持在 125°C 以下。

8.4.1.1 专为降低 EMI 设计的紧凑型布局

EMI 辐射是由高电流变化率组件在开关转换器中的脉冲电流中生成。脉冲电流环路的面积越大，EMI 辐射越强。在靠近输入端的位置放一个高频陶瓷旁路电容可为脉冲电流的高电流变化率组件提供基本路径。尽可能靠近 VIN 引脚和 GND 引脚放置一个或多个陶瓷旁路电容器，是降低 EMI 的关键所在。

连接到电感器的 SW 引脚必须尽可能短，并且宽度应足以承载负载电流而不会出现过热现象。必须为高电流传导路径使用短而厚的布线或覆铜（形状），以尽可能减小寄生电阻。输出电容器必须靠近电感器的 V_{OUT} 端放置，并牢固地接地至 GND 引脚。

8.4.1.2 反馈电阻器

要降低输出电压反馈路径的噪声敏感度，务必将电阻分压器靠近 FB 引脚而不是靠近负载放置。FB 引脚是误差放大器的输入端，因此，它属于高阻抗节点，对噪声非常敏感。因此，在更靠近 FB 引脚的位置放置电阻分压器可减

Copyright © 2026 Texas Instruments Incorporated

小 FB 信号的布线长度，从而降低噪声耦合。输出节点是低阻抗节点，因此如果无法减小走线长度，从 V_{OUT} 到电阻分压器的走线可以长一点。

如果对负载端的电压精度要求很高，需对负载端的电压进行检测。由此可校正走线上的压降并提供更高的输出精度。从负载到反馈电阻分压器的电压检测走线必须远离 SW 节点路径和电感，以免被带有开关噪声的反馈信号干扰，同时还能减小布线长度。当使用高值电阻器来设置输出电压时，这一点尤为重要。TI 建议将电压检测走线和电阻分压器布置在与电感器和 SW 节点路径不同的另一个层，以便在反馈走线和电感器/SW 节点多边形之间形成一个接地平面。这将为电压反馈路径进一步屏蔽 EMI 噪声。

Copyright © 2026 Texas Instruments Incorporated

8.4.2 布局示例

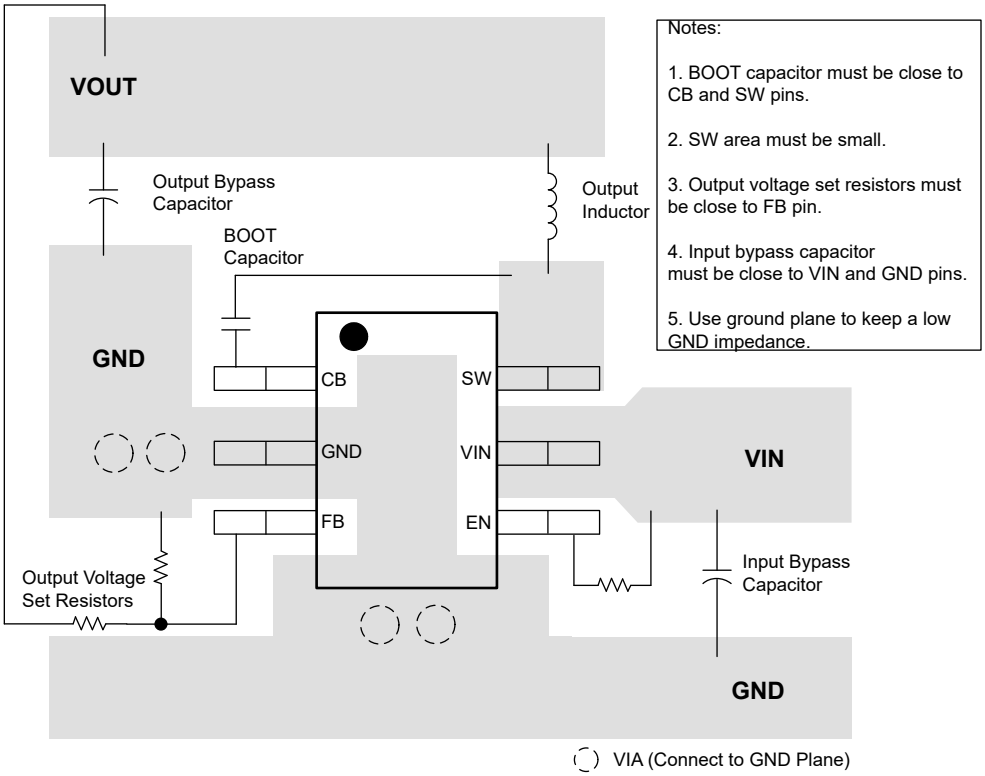


图 8-11. 布局

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

德州仪器 (TI)，*AN-1149 开关电源布局指南* 应用报告

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.
SIMPLE SWITCHER® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

Copyright © 2026 Texas Instruments Incorporated

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (April 2024) to Revision E (January 2026) **Page**

- 针对 SW 至 GND（瞬变小于 10ns）添加了规格 4

Changes from Revision C (February 2024) to Revision D (April 2024) **Page**

- 将 CDM 从 ±750V 更改为 ±1000V 4

Changes from Revision B (February 2022) to Revision C (February 2024) **Page**

- 将*器件信息*表中的“BODY SIZE”更改为“PACKAGE SIZE” 1
- 更新的商标信息 1
- 将图 6-1 从 1.1M 更改为 1100K 8
- 将图 6-5 和图 6-6 位置从右改为左 8
- 将图 6-4 注释从 2.1MHz 更改为 1100KHz 8
- 更新了*替换非同步转换器*中的 SCH GND 连接 20

Changes from Revision A (November 2021) to Revision B (February 2022) **Page**

- 更改了数据表标题 1
- 添加了节 8.2.2.8 20

Changes from Revision * (October 2021) to Revision A (November 2021) **Page**

- 将器件状态从“预告信息”更改为“量产数据” 1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMR54406DBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	5406
LMR54406DBVR.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	5406
LMR54406FDBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	546F
LMR54406FDBVR.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	546F
LMR54410DBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	5410
LMR54410DBVR.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	5410
LMR54410DBVRG4	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	5410
LMR54410DBVRG4.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	5410
LMR54410FDBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	541F
LMR54410FDBVR.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	541F

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

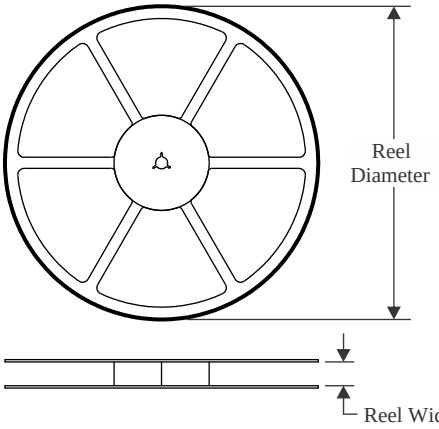
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

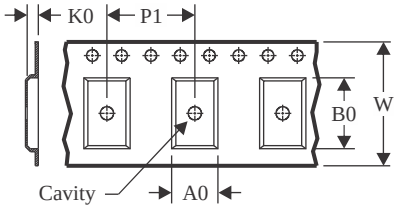
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

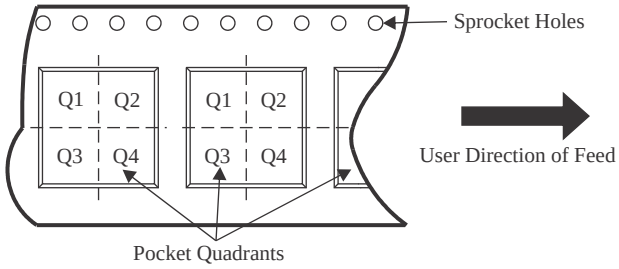


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

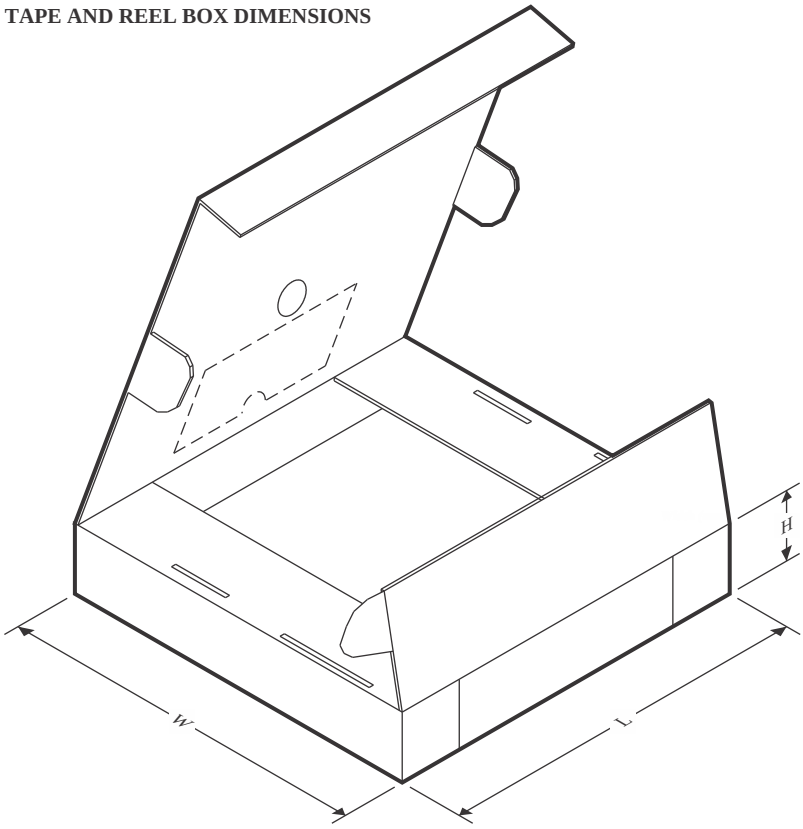
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMR54406DBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LMR54406FDBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LMR54410DBVR	SOT-23	DBV	6	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LMR54410DBVRG4	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LMR54410FDBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

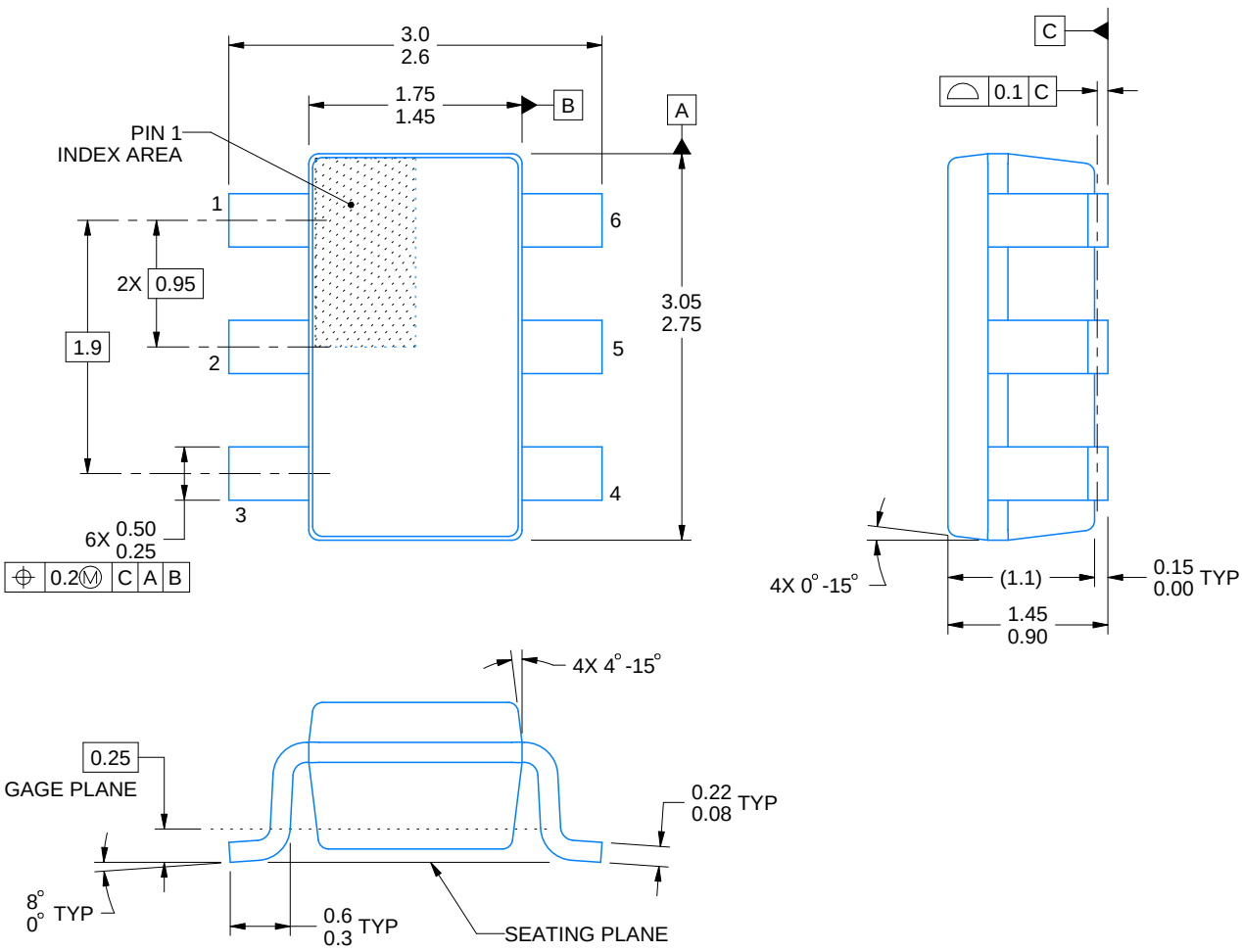
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMR54406DBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
LMR54406FDBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
LMR54410DBVR	SOT-23	DBV	6	3000	208.0	191.0	35.0
LMR54410DBVRG4	SOT-23	DBV	6	3000	210.0	185.0	35.0
LMR54410FDBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0

PACKAGE OUTLINE

DBV0006A

SOT-23 - 1.45 mm max height

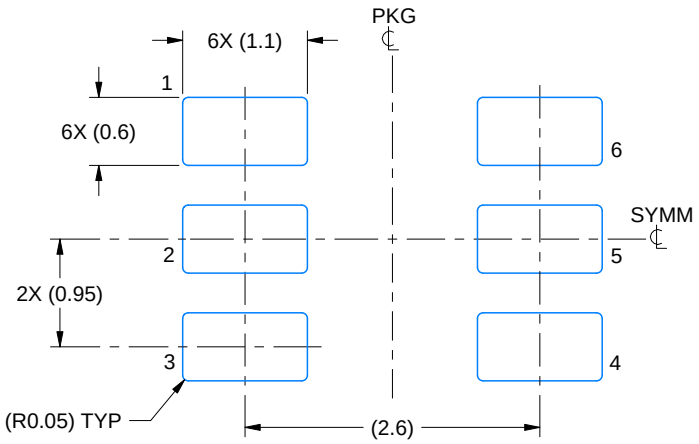
SMALL OUTLINE TRANSISTOR



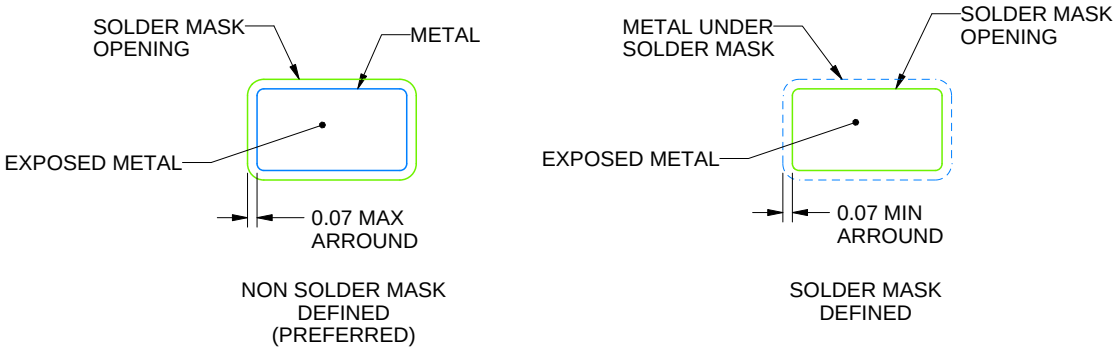
4214840/G 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Refernce JEDEC MO-178.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

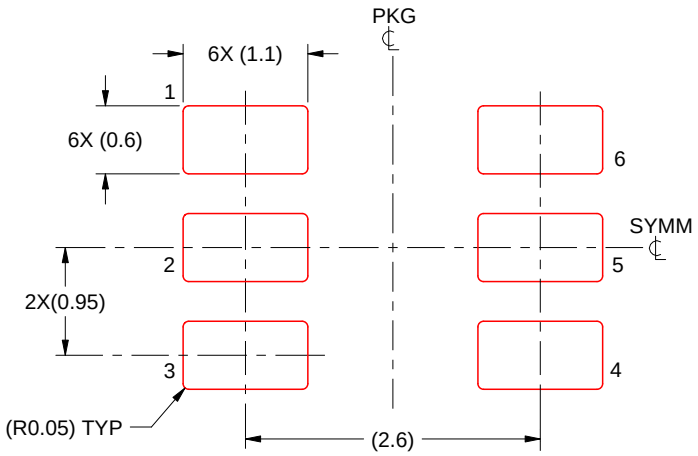


SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月