

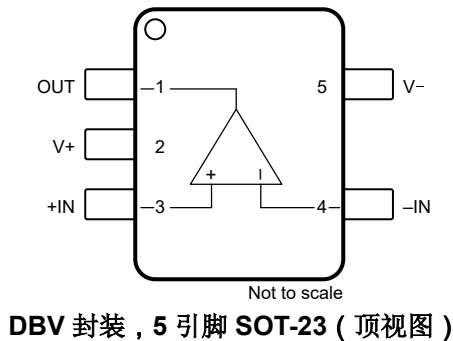
具有轨到轨输入和输出的 LMC7111 超小型 CMOS 运算放大器

1 特性

- 超小型 5 引脚 SOT-23 封装可节省空间
- 非常宽的共模输入范围
- 在 2.7V、5V 和 10V 电压下指定
- 5V 时的典型电源电流为 25 μ A
- 5V 时的增益带宽为 50kHz
- 类似于常用 LMC6462
- 输出为 20mV 电源导轨以内，负载为 100k Ω
- 出色的电容负载驱动

2 应用

- 移动通信
- 便携式计算
- 电池充电器的电流检测
- 电压基准缓冲
- 传感器接口
- GaAs RF 放大器的稳定偏置



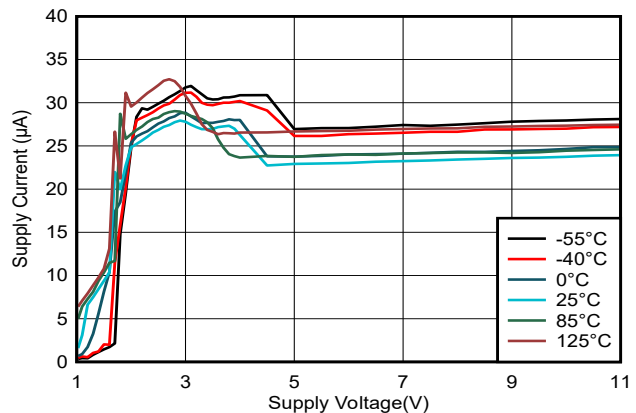
3 说明

LMC7111 是一款低功耗 CMOS 运算放大器，采用节省空间的 SOT-23 封装。此封装让 LMC7111 非常适合需要考虑空间和重量参数的设计。凭借宽共模输入范围，设计出可检测高于 V+ 电源的信号 的电池监控电路。超小型封装的主要优势在小型便携式电子设备（如手机、寻呼机和便携式计算机）中尤为明显。可以根据需要将超小型放大器放置在板上，从而简化板布局。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LM7111	DBV (SOT-23, 5)	2.9mm × 2.8mm

- (1) 有关更多信息，请参阅节 10。
 (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



电源电流与电源电压间的关系



内容

1 特性.....	1	5.12 典型特性：10V.....	13
2 应用.....	1	6 详细说明.....	15
3 说明.....	1	6.1 特性说明.....	15
4 引脚配置和功能.....	2	7 应用和实施.....	16
5 规格.....	3	7.1 应用信息.....	16
5.1 绝对最大额定值.....	3	7.2 典型应用.....	18
5.2 ESD 等级.....	3	8 器件和文档支持.....	19
5.3 建议运行条件.....	3	8.1 器件支持.....	19
5.4 热性能信息.....	3	8.2 接收文档更新通知.....	19
5.5 $V_S = 2.7V$ 或 $\pm 1.35V$ 时的电气特性.....	4	8.3 支持资源.....	19
5.6 $V_S = 5V$ 或 $\pm 2.5V$ 时的电气特性.....	5	8.4 商标.....	19
5.7 $V_S = 10V$ 或 $\pm 5V$ 时的电气特性.....	6	8.5 静电放电警告.....	19
5.8 典型特性.....	7	8.6 术语表.....	19
5.9 典型特性：2.7V.....	7	9 修订历史记录.....	19
5.10 典型特性：3V.....	8	10 机械、封装和可订购信息.....	20
5.11 典型特性：5V.....	9		

4 引脚配置和功能

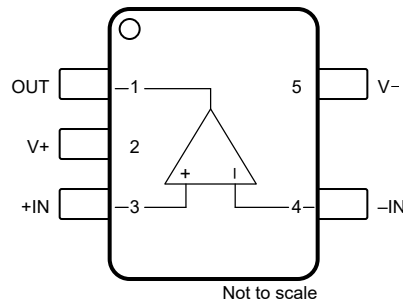


图 4-1. DBV 封装，5 引脚 SOT-23 (顶视图)

表 4-1. 引脚功能

引脚		类型	说明
编号	名称		
1	OUT	输出	输出
2	V+	电源	正电源
3	+IN	输入	同相输入
4	-IN	输入	反相输入
5	V-	电源	负电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
	差分输入电压		正负电源电压	V
V _S	电源电压, V _S = (V+) - (V-)		11	V
	输入/输出引脚电压	(V-) - 0.3	(V+) + 0.3	V
	输入引脚处的电流		±5	mA
I _{SC}	输出短路 ⁽²⁾		±30	mA
	电源引脚电流		30	mA
	引线温度 (焊接, 10s)		260	°C
T _{stg}	贮存温度	-65	150	°C
T _J	结温 ⁽³⁾		150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下, 持续短路运行可能会导致超过允许的最大结温 (150°C)。
- (3) 最大功耗是与 T_{J(MAX)}、R_{θJA} 和 T_A 相关的函数。任何环境温度下允许的最大功耗为 P_D = (T_{J(MAX)} - T_A)/R_{θJA}。所有数字均适用于直接焊接到印刷电路板 (PCB) 的封装。

5.2 ESD 等级

		值	单位
V _(ESD)	静电放电 人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±1000	V

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _S	电源电压, V _S = (V+) - (V-)	2.5		11	V
T _J	结温	-40		85	°C

5.4 热性能信息

热指标 ⁽¹⁾		LMC7111	单位
		DBV (SOT-23)	
		5 引脚	
R _{θJA}	结至环境热阻	325	°C/W

- (1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.5 $V_S = 2.7V$ 或 $\pm 1.35V$ 时的电气特性

在 $T_A = +25^\circ C$ 、 $V_+ = 2.7V$ 、 $V_- = 0V$ 、 $V_{CM} = V_O = V_+ / 2$ 和 $R_L > 1M\Omega$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位		
失调电压								
V_{OS}	输入失调电压			± 0.9	± 7	mV		
		$T_J = -40^\circ C$ 至 $+85^\circ C$			± 9			
dV_{OS}/dT	输入失调电压温漂			± 10		$\mu V/^\circ C$		
PSRR	电源抑制比	正极, $2.7V < V_+ < 5V$, $V_- = 0V$		55	60	dB		
			$T_J = -40^\circ C$ 至 $+85^\circ C$		50			
		负极, $2.7V < V_+ < 5V$, $V_+ = 0V$		55	60			
			$T_J = -40^\circ C$ 至 $+85^\circ C$		50			
输入偏置电流								
I_B	输入偏置电流 ⁽¹⁾			± 0.1	± 1	pA		
		$T_J = -40^\circ C$ 至 $+85^\circ C$					± 20	
I_{OS}	输入失调电流 ⁽¹⁾			± 0.01	± 0.5	pA		
		$T_J = -40^\circ C$ 至 $+85^\circ C$					± 10	
输入电压								
V_{CM}	输入共模电压	当 $CMRR \geq 47dB$ 时, 至正电源轨		2.7	2.8	V		
			$T_J = -40^\circ C$ 至 $+85^\circ C$		2.25			
		当 $CMRR \geq 41dB$ 时, 至负电源轨			-0.10		0.0	
			$T_J = -40^\circ C$ 至 $+85^\circ C$				0.40	
		当 $CMRR \geq 47dB$ 、 $V_+ = 3V$ 时, 至正电源轨		3.0	3.2			
			$T_J = -40^\circ C$ 至 $+85^\circ C$		2.8			
		当 $CMRR > 47dB$ 、 $V_+ = 3V$ 时, 至负电源轨					-0.25	0.0
		当 $CMRR \geq 47dB$ 、 $V_+ = 3.3V$ 时, 至正电源轨		3.4	3.5			
$T_J = -40^\circ C$ 至 $+85^\circ C$			3.2					
当 $CMRR \geq 47dB$ 、 $V_+ = 3.3V$ 时, 至负电源轨				-0.25	-0.10			
	$T_J = -40^\circ C$ 至 $+85^\circ C$				0.0			
输入阻抗								
R_{IN}	输入电阻			> 10		$T\Omega$		
C_{IN}	输入电容	共模		3		pF		
开环增益								
A_{OL}	开环电压增益	拉电流		400		V/mV		
		灌电流		150				
频率响应								
GBW	增益带宽积			40		kHz		
SR	压摆率			0.015		V/ μs		
输出								
V_O	电源轨的电压输出摆幅	正电源轨 $R_L = 100k\Omega$		2.68	2.69	V		
			$T_J = -40^\circ C$ 至 $+85^\circ C$		2.40			
		负电源轨 $R_L = 100k\Omega$			0.10		0.20	
			$T_J = -40^\circ C$ 至 $+85^\circ C$				0.08	
		正电源轨 $R_L = 10k\Omega$		2.60	2.65			
			$T_J = -40^\circ C$ 至 $+85^\circ C$		2.40			
		负电源轨 $R_L = 10k\Omega$					0.03	0.10
			$T_J = -40^\circ C$ 至 $+85^\circ C$					0.3
I_{SC}	短路电流	拉电流 ($V_O = 0V$) 和灌电流 ($V_O = 2.7V$)		1	7	mA		
			$T_J = -40^\circ C$ 至 $+85^\circ C$		0.7			
电源								
I_Q	每个放大器的静态电流			20	50	μA		
		$T_J = -40^\circ C$ 至 $+85^\circ C$					65	

(1) 由设计和处理指定的输入偏置电流。

5.6 $V_S = 5V$ 或 $\pm 2.5V$ 时的电气特性

在 $T_A = +25^\circ C$ 、 $V_+ = 5V$ 、 $V_- = 0V$ 、 $V_{CM} = V_O = V_S / 2$ 和 $R_L > 1M\Omega$ 条件下 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位	
失调电压							
V_{OS}	输入失调电压			± 0.9		mV	
dV_{OS}/dT	输入失调电压温漂	$T_J = -40^\circ C$ 至 $+85^\circ C$		2		$\mu V/^\circ C$	
PSRR	电源抑制比	正极, $5V < V_+ < 10V$, $V_- = 0V$	60	85		dB	
		负极, $-5V < V_- < -10V$, $V_+ = 0V$	60	85			
输入偏置电流							
I_B	输入偏置电流 (1)			± 0.1	± 1	pA	
		$T_J = -40^\circ C$ 至 $+85^\circ C$					± 20
I_{OS}	输入失调电流 (1)			± 0.01	± 0.5	pA	
		$T_J = -40^\circ C$ 至 $+85^\circ C$					± 10
噪声							
输入电压							
V_{CM}	共模电压范围	当 $CMRR \geq 50dB$ 时, 至正电源轨		5.20	5.25	V	
			$T_J = -40^\circ C$ 至 $+85^\circ C$	5.0			
		当 $CMRR \geq 50dB$ 时, 至负电源轨			-0.3		-0.2
			$T_J = -40^\circ C$ 至 $+85^\circ C$				0.0
CMRR	共模抑制比	$0V < V_{CM} < 5V$	60	85		dB	
输入阻抗							
R_{IN}	输入电阻			> 10		$T\Omega$	
C_{IN}	共模输入电容			3		pF	
开环增益							
A_{OL}	开环电压增益	拉电流		500		V/mV	
		灌电流		200			
频率响应							
GBW	增益带宽积			50		kHz	
SR	转换率	具有 1V 阶跃输入的电压输出器, $R_L = 100k\Omega$ 至 $1.5V$, $f = 1kHz$, $V_O = 1V_{PP}$	0.010	0.027		V/ μs	
输出							
V_O	电源轨的电压输出摆幅	$R_L = 100k\Omega$	正电源轨	4.98	4.99	V	
			负电源轨		0.01		0.02
		$R_L = 10k\Omega$	正电源轨	4.9	4.98		
			负电源轨		0.02		0.1
I_{SC}	短路电流	拉电流, $V_O = 0V$		5	7	mA	
			$T_J = -40^\circ C$ 至 $+85^\circ C$	3.5			
		灌电流, $V_O = 3V$		5	7		
			$T_J = -40^\circ C$ 至 $+85^\circ C$	3.5			
电源							
I_Q	每个放大器的静态电流			25		μA	

(1) 由设计和处理指定的输入偏置电流。

5.7 $V_S = 10V$ 或 $\pm 5V$ 时的电气特性

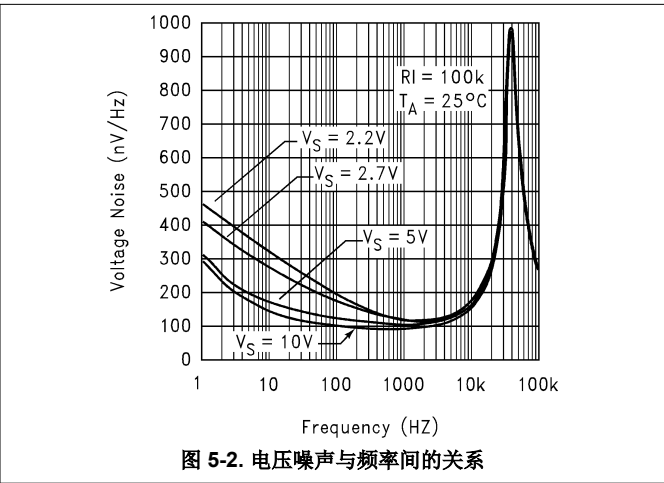
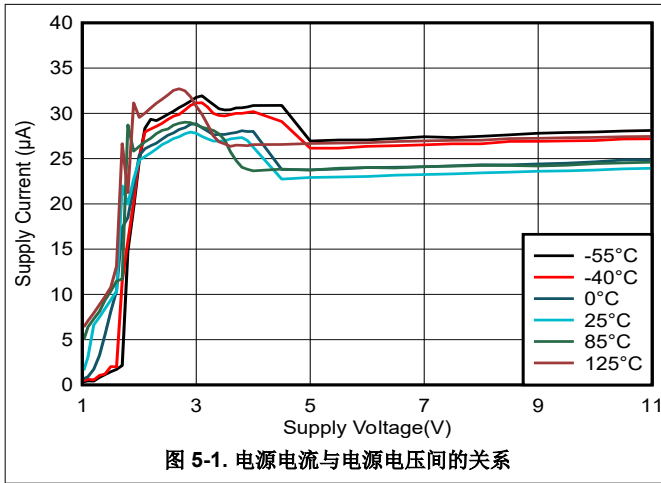
在 $T_A = +25^\circ\text{C}$ 、 $V_+ = 10V$ 、 $V_- = 0V$ 、 $V_{CM} = V_O = V_+ / 2$ 和 $R_L > 1M\Omega$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位	
失调电压							
V_{OS}	输入偏移电压			± 0.9	± 7	mV	
		$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			± 9		
dV_{OS}/dT	输入失调电压温漂	$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$		2		$\mu\text{V}/^\circ\text{C}$	
PSRR	电源抑制比	正极, $5V < V_S < 10V$, $V_- = 0V$, $V_O = 2.5V$		80		dB	
		负极, $-5V < V_S < -10V$, $V_+ = 0V$, $V_O = 2.5V$		80			
输入偏置电流							
I_B	输入偏置电流 (1)			± 0.1	± 1	pA	
		$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			± 20		
I_{OS}	输入失调电流 (1)			± 0.01	± 0.5	pA	
		$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			± 10		
噪声							
e_n	输入电压噪声密度	$f = 1\text{kHz}$ 、 $V_{CM} = 1V$		110		$\text{nV}/\sqrt{\text{Hz}}$	
i_n	输入电流噪声密度	$f = 1\text{kHz}$		0.03		$\text{pA}/\sqrt{\text{Hz}}$	
输入电压							
V_{CM}	共模电压范围	当 $\text{CMRR} \geq 50\text{dB}$ 时, 至正电源轨	$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	10.15	10.2	V	
				10.0			
		当 $\text{CMRR} \geq 50\text{dB}$ 时, 至负电源轨			-0.2		-0.15
			$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$				0.0
输入阻抗							
R_{IN}	输入电阻			>10		$T\Omega$	
C_{IN}	共模输入电容			3		pF	
开环增益							
A_{OL}	开环电压增益	$R_L = 100\text{k}\Omega$	拉电流		500	V/mV	
			灌电流		200		
频率响应							
GBW	增益带宽积			50		kHz	
SR	压摆率	具有 1V 阶跃输入的电压输出器, $R_L = 100\text{k}\Omega$ 至 $5V$, $f = 1\text{kHz}$, $V_O = 2V_{PP}$		0.03		$\text{V}/\mu\text{s}$	
G_M	增益裕度			15		dB	
θ_m	相位裕度			50		$^\circ$	
输出							
V_O	电源轨的电压输出摆幅	$R_L = 100\text{k}\Omega$	正电源轨,	9.98	9.99	V	
			负电源轨		0.01		0.02
		$R_L = 10\text{k}\Omega$	正电源轨	9.90	9.98		
			负电源轨		0.02		0.1
I_{SC}	短路电流	拉电流, $V_O = 0V$	$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	25	20	mA	
				7			
		灌电流, $V_O = 10V$		30	20		
			$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	7			
电源							
I_Q	每个放大器的静态电流			25	60	μA	
		$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$					75

(1) 由设计和处理指定的输入偏置电流。

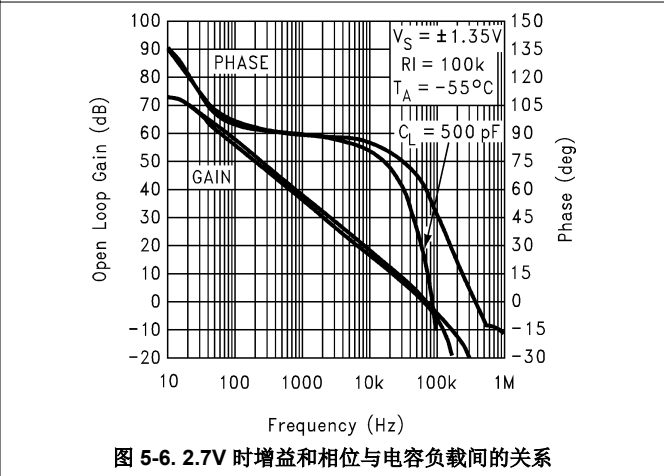
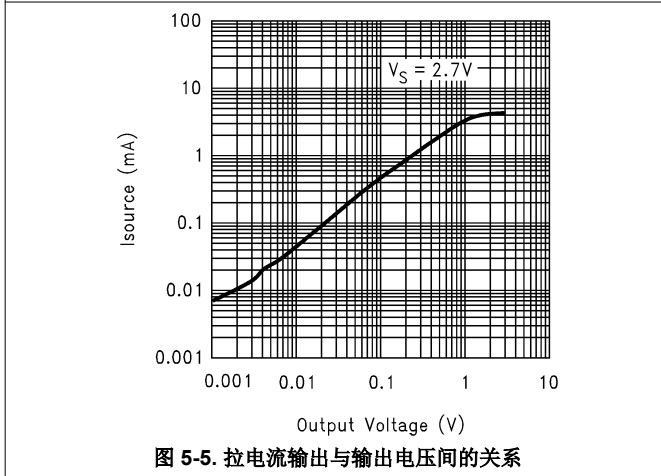
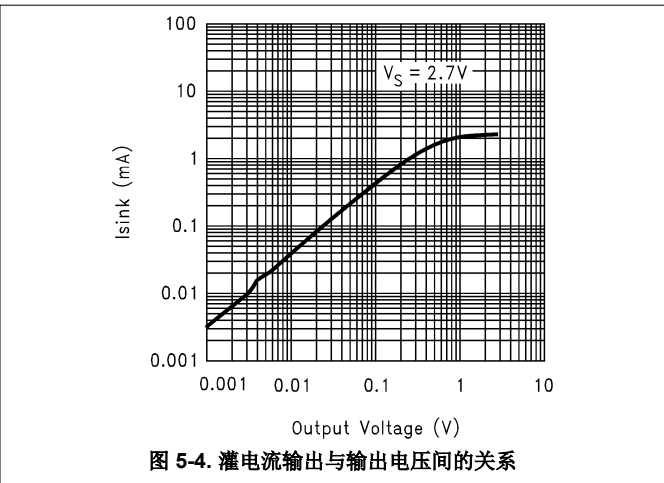
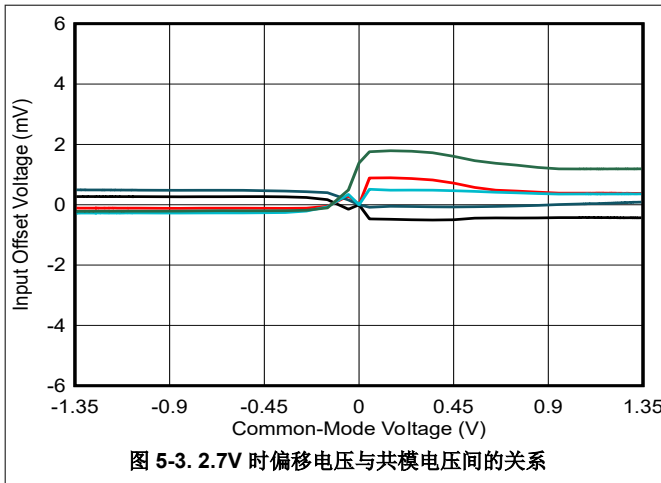
5.8 典型特性

$T_A = 25^\circ\text{C}$ (除非另有规定)



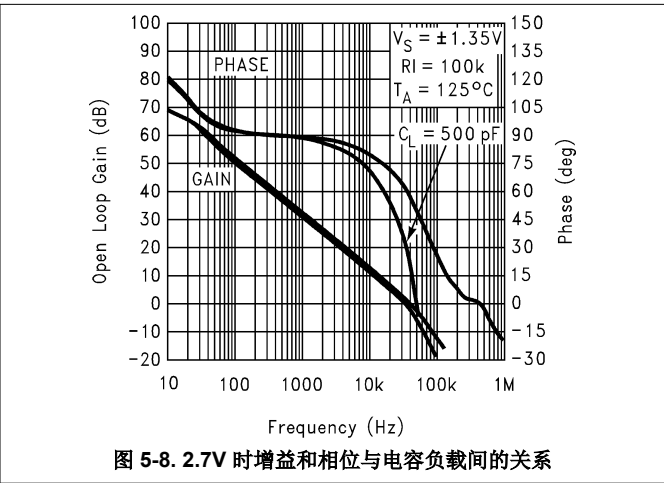
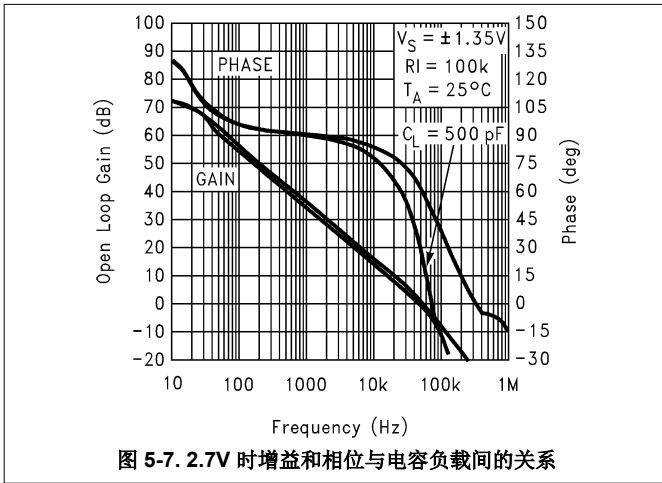
5.9 典型特性 : 2.7V

$T_A = 25^\circ\text{C}$ (除非另行指定)



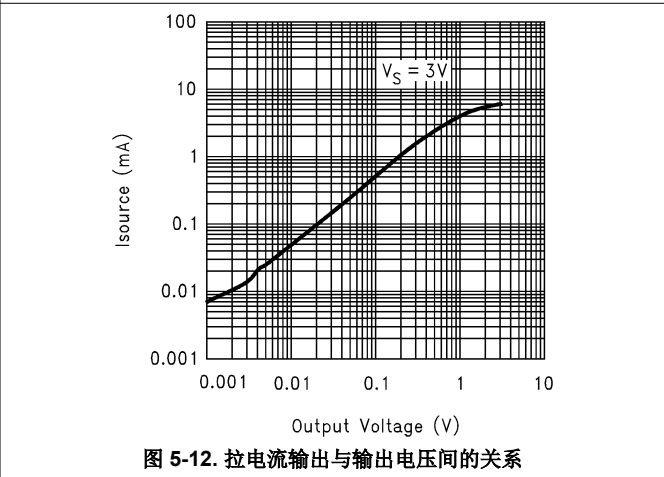
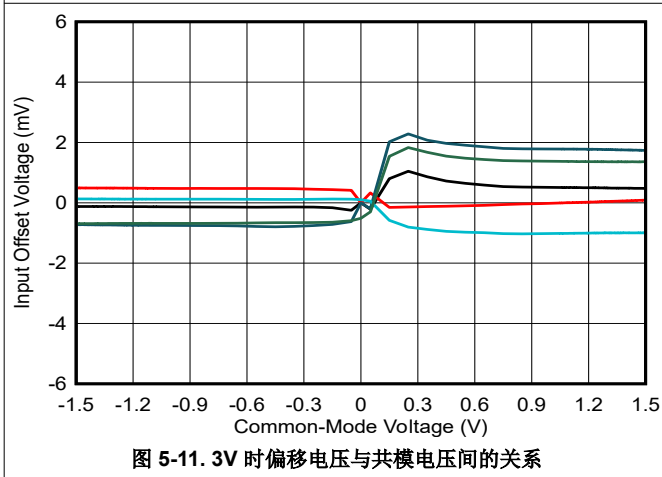
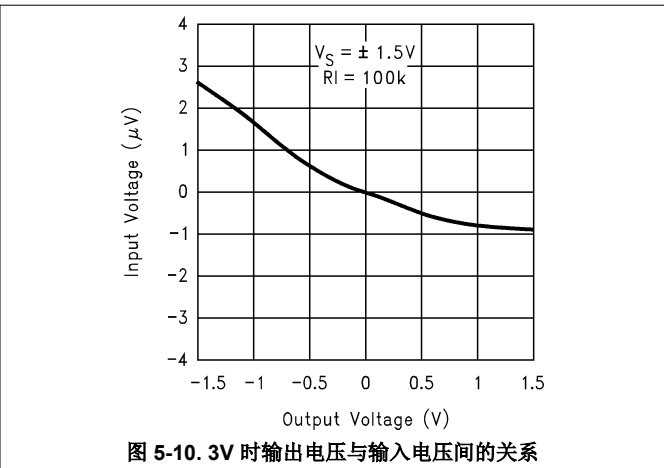
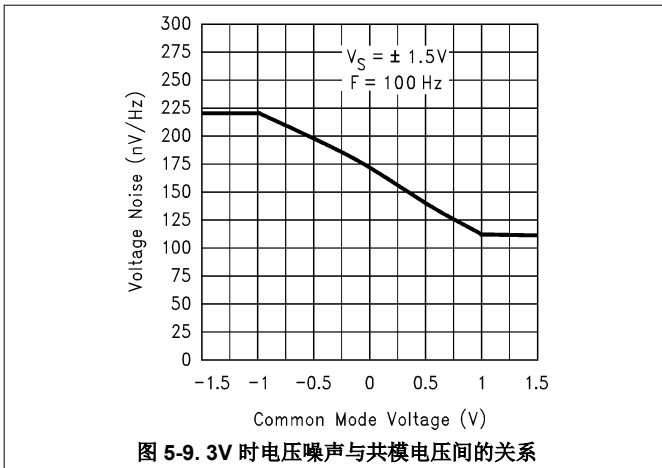
5.9 典型特性：2.7V (续)

$T_A = 25^\circ\text{C}$ (除非另行指定)



5.10 典型特性：3V

$T_A = 25^\circ\text{C}$ (除非另行指定)



5.10 典型特性：3V (续)

$T_A = 25^\circ\text{C}$ (除非另行指定)

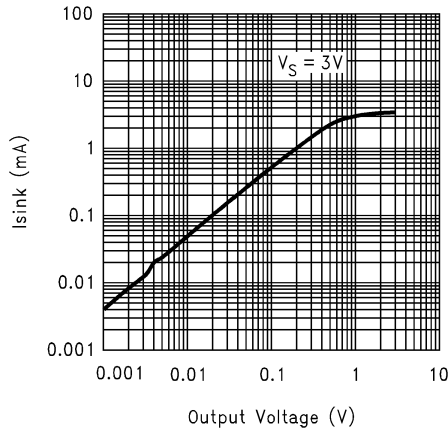


图 5-13. 灌电流输出与输出电压间的关系

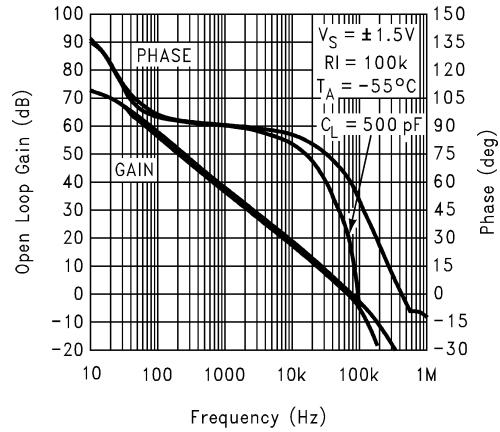


图 5-14. 3V 时增益和相位与容性负载间的关系

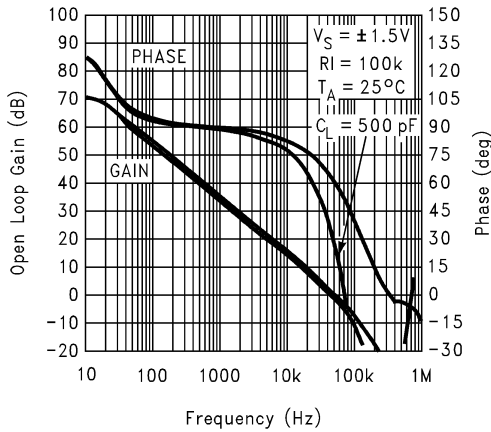


图 5-15. 3V 时增益和相位与容性负载间的关系

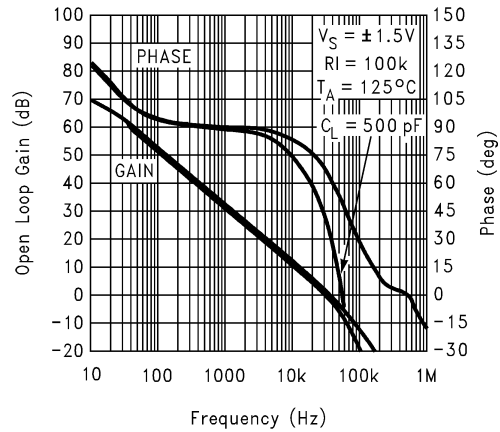


图 5-16. 3V 时增益和相位与容性负载间的关系

5.11 典型特性：5V

$T_A = 25^\circ\text{C}$ (除非另行指定)

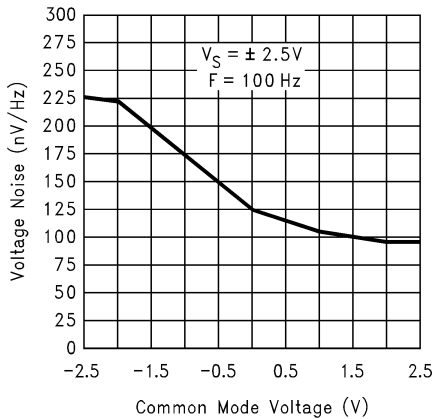


图 5-17. 5V 时电压噪声与共模电压间的关系

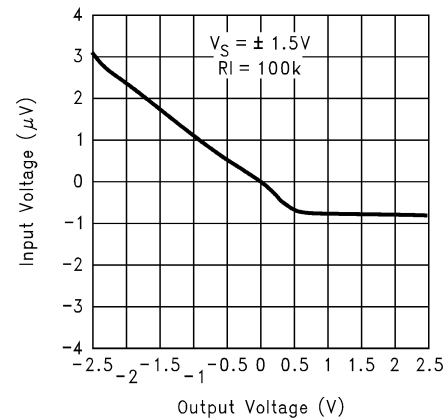


图 5-18. 5V 时输出电压与输入电压间的关系

5.11 典型特性：5V（续）

$T_A = 25^\circ\text{C}$ （除非另行指定）

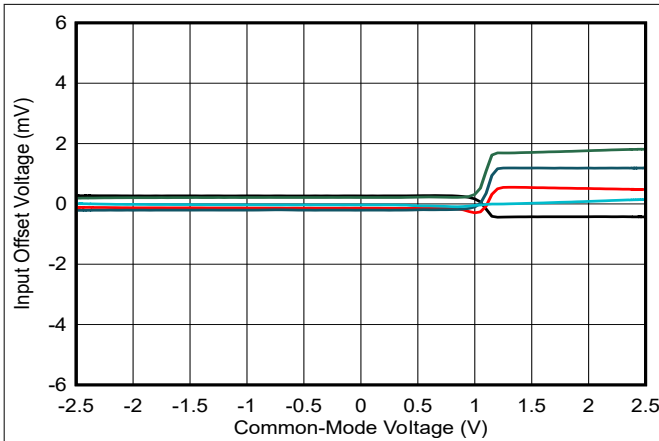


图 5-19. 5V 时偏移电压与共模电压间的关系

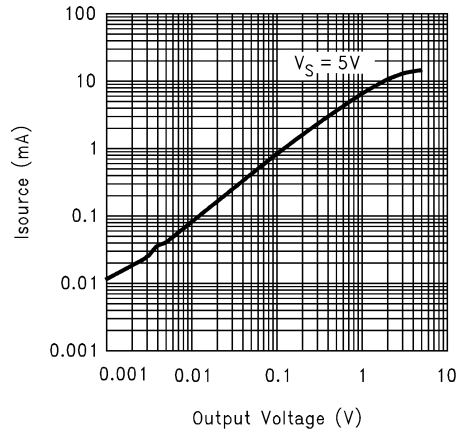


图 5-20. 拉电流输出与输出电压间的关系

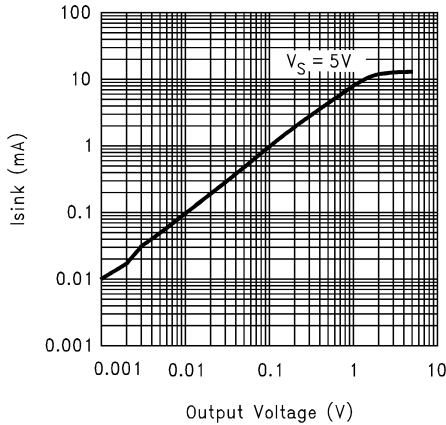


图 5-21. 灌电流输出与输出电压间的关系

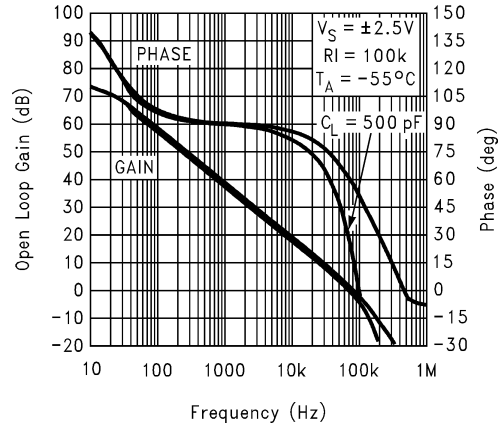


图 5-22. 5V 时增益和相位与容性负载间的关系

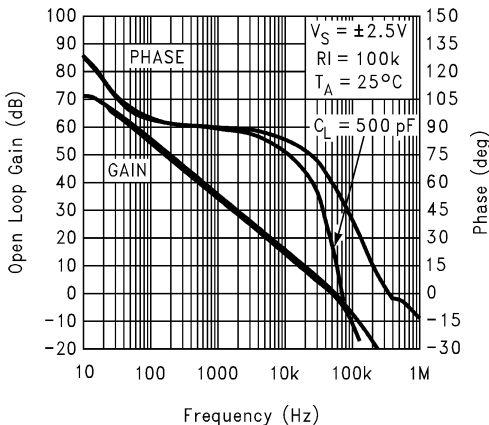


图 5-23. 5V 时增益和相位与容性负载间的关系

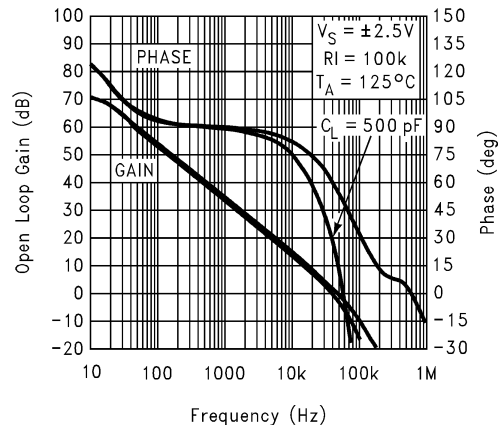


图 5-24. 5V 时增益和相位与容性负载间的关系

5.11 典型特性：5V（续）

$T_A = 25^\circ\text{C}$ （除非另行指定）

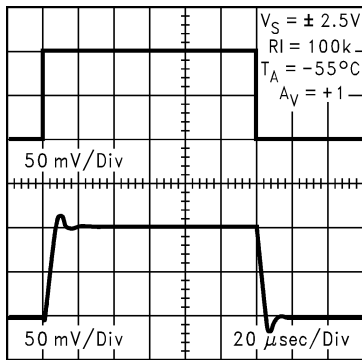


图 5-25. 5V 时的同相小信号脉冲响应

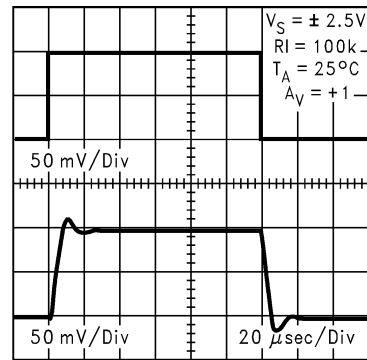


图 5-26. 5V 时的同相小信号脉冲响应

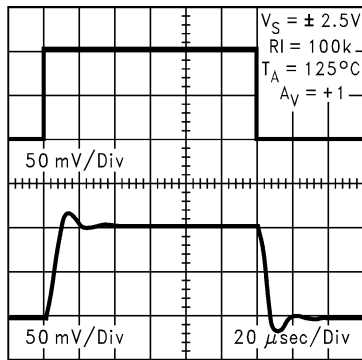


图 5-27. 5V 时的同相小信号脉冲响应

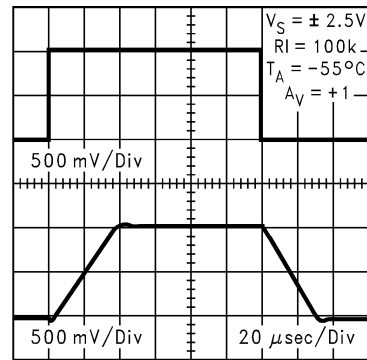


图 5-28. 5V 时的同相大信号脉冲响应

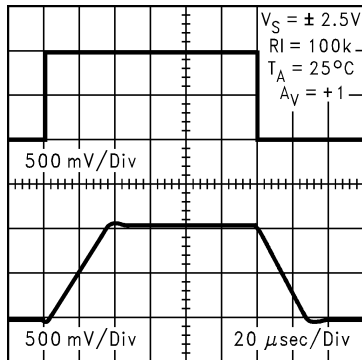


图 5-29. 5V 时的同相大信号脉冲响应

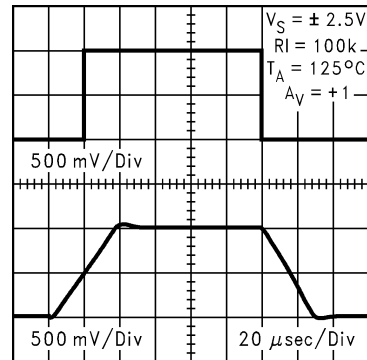


图 5-30. 5V 时的同相大信号脉冲响应

5.11 典型特性：5V（续）

$T_A = 25^\circ\text{C}$ （除非另行指定）

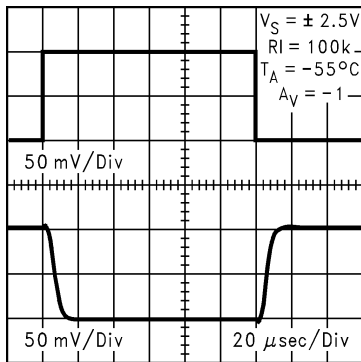


图 5-31. 5V 时的反相小信号脉冲响应

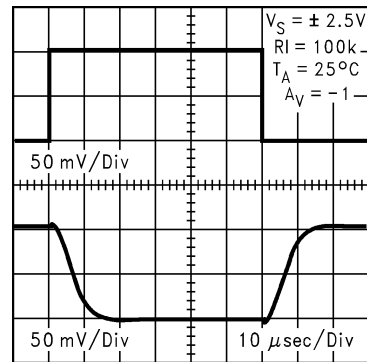


图 5-32. 5V 时的反相小信号脉冲响应

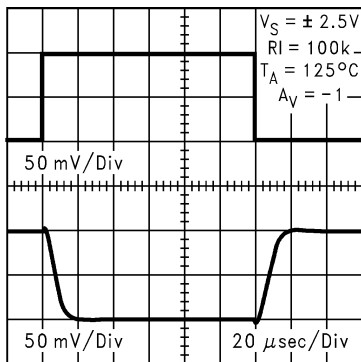


图 5-33. 5V 时的反相小信号脉冲响应

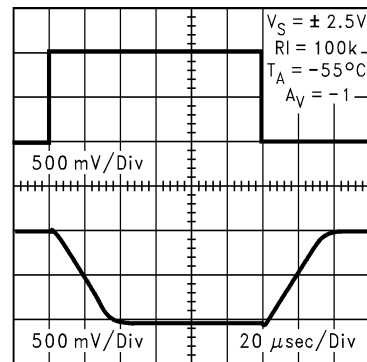


图 5-34. 5V 时反相大信号脉冲响应

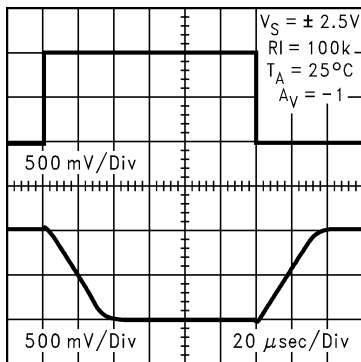


图 5-35. 5V 时反相大信号脉冲响应

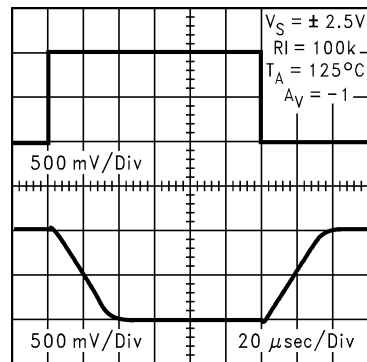


图 5-36. 5V 时反相大信号脉冲响应

5.12 典型特性 : 10V

$T_A = 25^\circ\text{C}$ (除非另行指定)

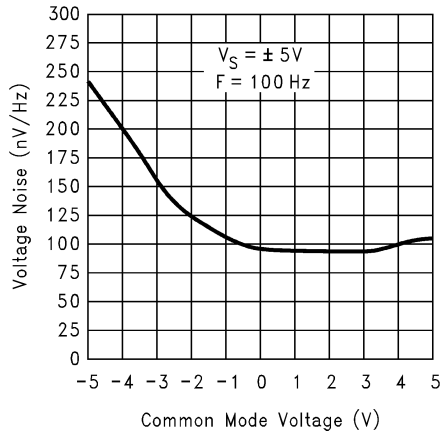


图 5-37. 10V 时电压噪声与共模电压间的关系

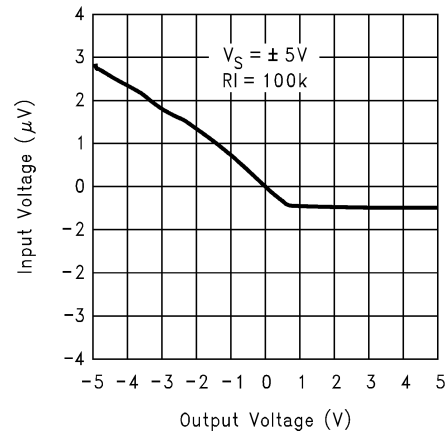


图 5-38. 10V 时输出电压与输入电压间的关系

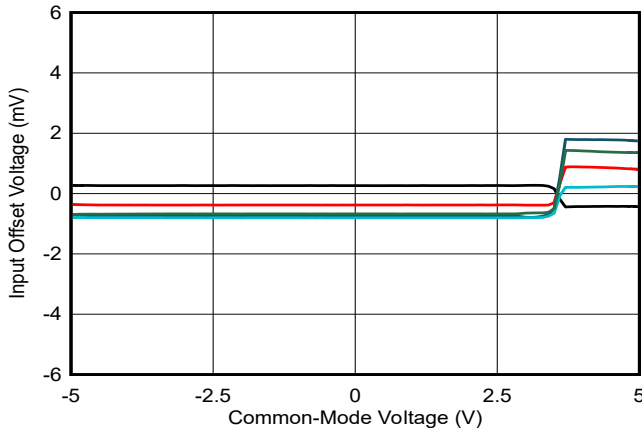


图 5-39. 10V 时偏移电压与共模电压间的关系

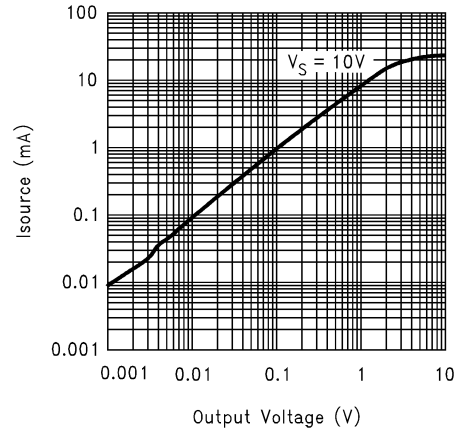


图 5-40. 拉电流输出与输出电压间的关系

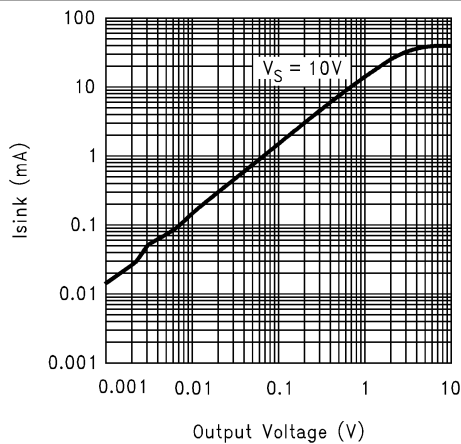


图 5-41. 灌电流输出与输出电压间的关系

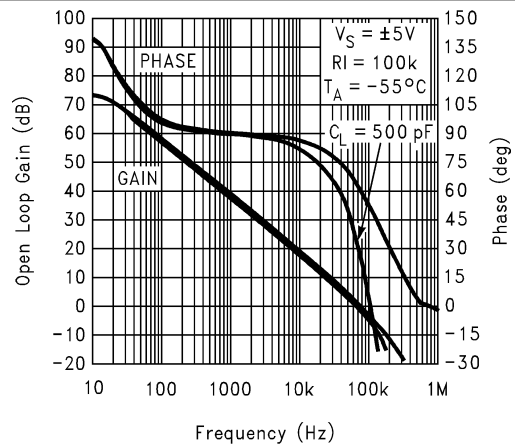


图 5-42. 10V 时增益和相位与容性负载间的关系

5.12 典型特性：10V（续）

$T_A = 25^\circ\text{C}$ （除非另行指定）

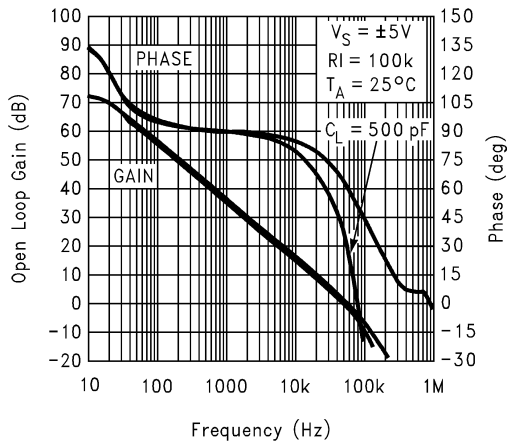


图 5-43. 10V 时增益和相位与容性负载间的关系

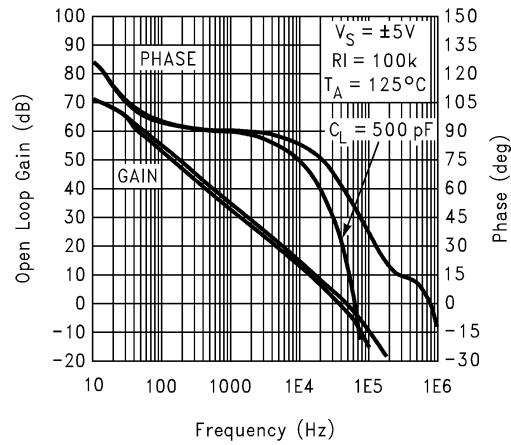


图 5-44. 10V 时增益和相位与容性负载间的关系

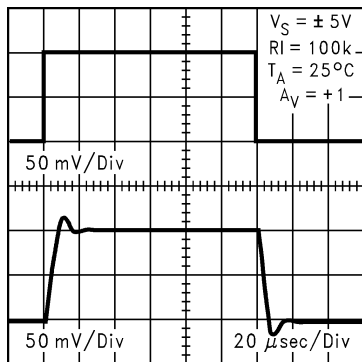


图 5-45. 10V 时的同相微小信号脉冲响应

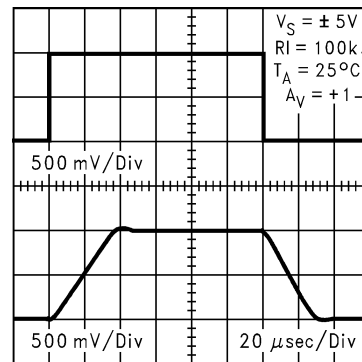


图 5-46. 10V 时的同相大信号脉冲响应

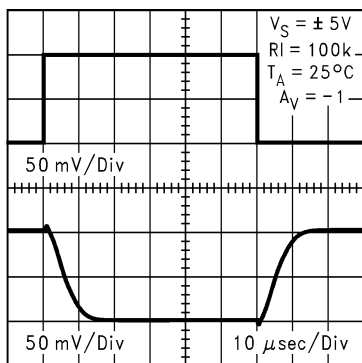


图 5-47. 10V 时的反相微小信号脉冲响应

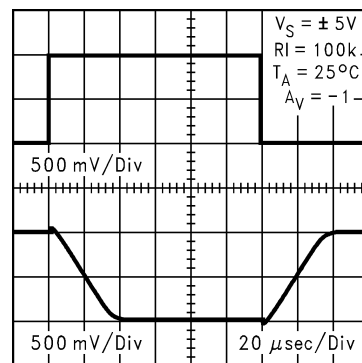


图 5-48. 10V 时反相大信号脉冲响应

6 详细说明

6.1 特性说明

6.1.1 LMC7111 超小型放大器的优势

6.1.1.1 尺寸

SOT-23-5 封装的微型放大器占用空格小 (0.12in × 0.118in, 3.05mm × 3mm)，节省了印刷电路板的空间，可设计更小的电子产品。许多客户喜欢更小和更轻的产品，因为此类设计有助于减少应用的总重量。

6.1.1.2 高度

超小型放大器的高度 (0.056 英寸, 1.43mm) 让该器件非常适合需要薄型封装的各种电路板。

6.1.1.3 信号完整性

信号可以拾取信号源和放大器之间的噪声。通过使用尺寸更小的放大器封装，可以将该超小型放大器放置在更靠近信号源的位置，从而减噪声拾取并提高信号完整性。还可以将该超小型放大器放置在靠近信号目标 (如缓冲器) 的位置，以用作模数转换器的基准。

6.1.1.4 简化的电路板布局

超小型放大器可通过多种方式简化电路板布局。通过正确放置放大器，而不是将信号路由至双路或四路器件，来避免铺设较长的 PCB 迹线。通过使用多个微型放大器，而不是使用双路或四路放大器，可以减少复杂的信号路由和可能的串扰。

6.1.1.5 低电源电流

LMC7111 的典型 25 μ A 电源电流可延长便携式应用中的电池寿命，并可在某些应用中减小电池尺寸。

6.1.1.6 宽电压范围

LMC7111 的额定电压为 2.7V、3V、3.3V、5V 和 10V。提供这些常见电压条件下的性能数据。该宽电压范围让 LMC7111 非常适合电压可能在电池生命周期内发生变化的器件。

6.1.2 输入共模电压范围

在输入电压超过负电源电压时，LMC7111 不会出现相位转换。

室温下，绝对最大输入电压在任一电源轨基础上向外扩展了 300mV。如果电压远远超过此最大额定值，则可能会导致流入或流出输入引脚的电流过大，从而对可靠性产生负面影响。

超出此额定值的应用必须使用输入电阻器从外部将最大输入电流限制为 ± 5 mA，如图 6-1 所示。

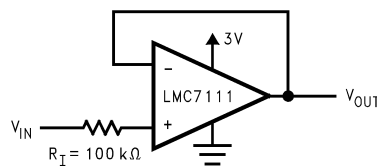


图 6-1. 在电压超过电源电压的情况下，提供 R_I 输入电流保护

6.1.3 输出摆幅

对于 10k Ω 负载，LMC7111 输出至电源轨的 100mV 范围内；对于 100k Ω 负载，输出至电源轨的 20mV 范围内。这一特性让 LMC7111 非常适合驱动连接到同一电源的晶体管。可通过让 LMC7111 非常接近电源，一直开启或关闭晶体管。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

7.1.1 容性负载容差

当 $V_S = 10V$ 时，LMC7111 在单位增益下通常可直接驱动 300pF 的负载，而不会出现振荡。单位增益跟随器是最敏感的配置。直接容性负载可减小运算放大器的相补角。运算放大器输出抗阻和电容负载的组合会引起相位滞后。这会导致欠阻尼的脉冲响应或振荡。

可以使用电阻式隔离实现容性负载补偿，如图 7-1 所示。这种简单易行的技术有助于隔离多路复用器和模数转换器的电容输入。

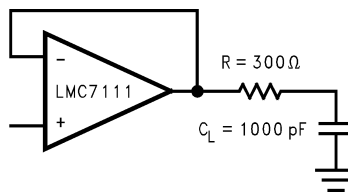


图 7-1. 330pF 电容负载的电阻式隔离

7.1.2 使用高阻值反馈电阻器时的输入电容补偿

在使用极高阻值的反馈电阻器时（通常大于 500kΩ），由于传感器、光电二极管和电路板寄生效应，大反馈电阻可能会与输入电容发生反应，从而减小相位裕度。

可通过添加反馈电容器来抵消输入电容的影响。反馈电容器（如图 7-2 所示） C_f 首先通过以下公式估算：

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f} \quad (1)$$

或

$$R_1 C_{IN} \leq R_2 C_f \quad (2)$$

通常会导致严重过度补偿。

印刷电路板杂散电容可能大于或小于试验电路板的杂散电容，因此 C_f 的实际最佳值可能不同。检查实际电路上的 C_f 值。（有关更多详细介绍，请参阅 LMC660 四通道 CMOS 放大器数据表。）

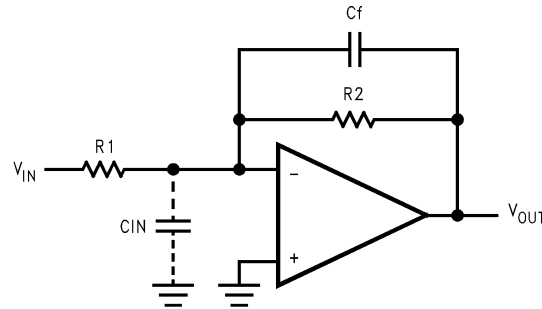


图 7-2. 抵消输入电容的影响

7.1.3 性能相似的双通道和四通道器件

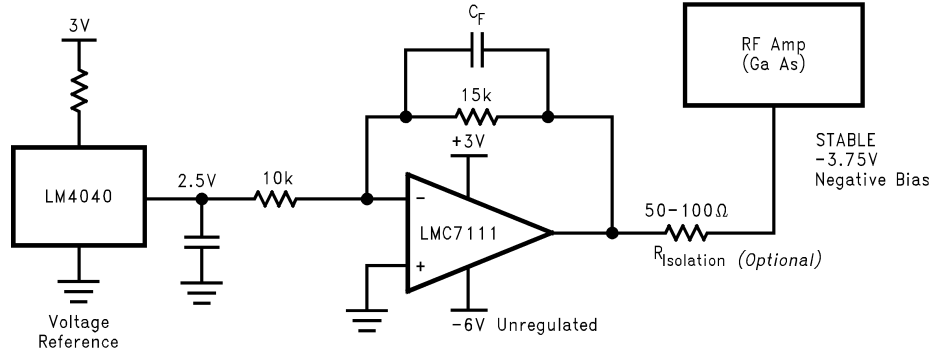
双通道 LMC6462 和四通道 LMC6464 器件可实现与 LMC7111 类似的性能。这两款器件均采用传统穿孔封装和表面贴装封装。有关详细信息，请参阅 [LMC646x 数据表](#)。

7.2 典型应用

7.2.1 偏置 GaAs RF 放大器

SOT-23 LMC7111 具有电容负载能力、低电流消耗和小尺寸特性，这让该器件非常适合为其他集成电路提供稳定的负偏置。

LMC7111 和 LM4040 基准的尺寸极小，所占用的布板空间非常小。



注意： C_F 和 $R_{\text{isolation}}$ 可防止在驱动容性负载时出现振荡。

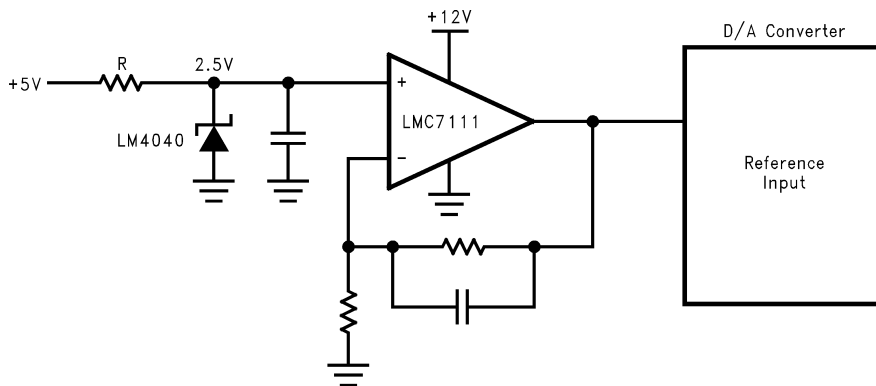
图 7-3. 稳定负偏置

7.2.2 适用于模数转换器的基准缓冲器

LMC7111 可用作模数转换器 (ADC) 的电压基准缓冲器。此配置最适合基准输入为静态负载的 ADC，例如双斜率积分 ADC。具有动态负载 (基准电流随时间变化) 基准输入的转换器可能需要更快的器件，例如 LMC7101 或 LMC7131。

LMC7111 器件的小尺寸让该器件可置于基准输入周围。该器件电源电流低 (典型值为 $25 \mu\text{A}$)，可省电。

有关需要更高精度和更低偏移电压的 ADC 基准输入，请参阅 [LMC646x 数据表](#)。LMC6462 的性能与 LMC7111 类似。LMC6462 提供输入电压偏移降低的两个等级。



8 器件和文档支持

8.1 器件支持

8.1.1 Spice 精简模型

LMC7111 提供了一个 SPICE 精简模型。此模型包括以下仿真：

- 输入共模电压范围
- 频率和瞬态响应
- 静态和动态电源电流
- 输出摆幅取决于负载条件以及宏模型磁盘中列出的更多特性。有关 spice 模型，请访问 <http://www.ti.com> 上的 LMC7111 产品页面。

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (March 2013) to Revision F (January 2025)	Page
• 更新了 引脚配置和功能 中 SOT-23 的引脚图和引脚名称.....	2
• 删除了 引脚配置和功能 中的 PDIP 封装信息.....	2
• 更新了所有 电气特性 中的参数名称和表格式.....	4
• 删除了所有 电气特性 中对 AI 版本的引用.....	4
• 已将 dV_{OS}/dT 从 $2\mu V/^\circ C$ 更新为 $10\mu V/^\circ C$	4
• 已将 V_{CM} 测试条件从 $CMRR \geq 50dB$ 更改为 $CMRR \geq 47dB$	4
• 已将 $V_S = 2.7V$ 时负电源轨的 V_{CM} 测试条件从 $CMRR \geq 50dB$ 更改为 $CMRR \geq 41dB$	4
• 已将 I_{SC} MIN 从 30mA 更改为 25mA.....	6

Changes from Revision D (March 2013) to Revision E (March 2013)

Page

- 将美国国家通用数据表的版面布局更改为 TI 格式..... [1](#)
-

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMC7111BIM5/NOPB	Obsolete	Production	SOT-23 (DBV) 5	-	-	Call TI	Call TI	-40 to 85	A01B
LMC7111BIM5X/NOPB	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	A01B

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMC7111BIM5X/NOPB	SOT-23	DBV	5	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LMC7111BIM5X/NOPB	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMC7111BIM5X/NOPB	SOT-23	DBV	5	3000	208.0	191.0	35.0
LMC7111BIM5X/NOPB	SOT-23	DBV	5	3000	210.0	185.0	35.0

DBV0005A



PACKAGE OUTLINE

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.

4214839/K 08/2024

EXAMPLE BOARD LAYOUT

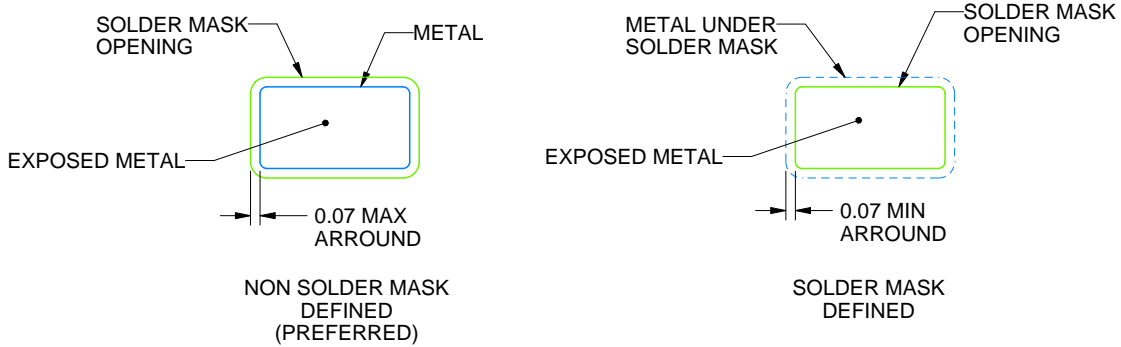
DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

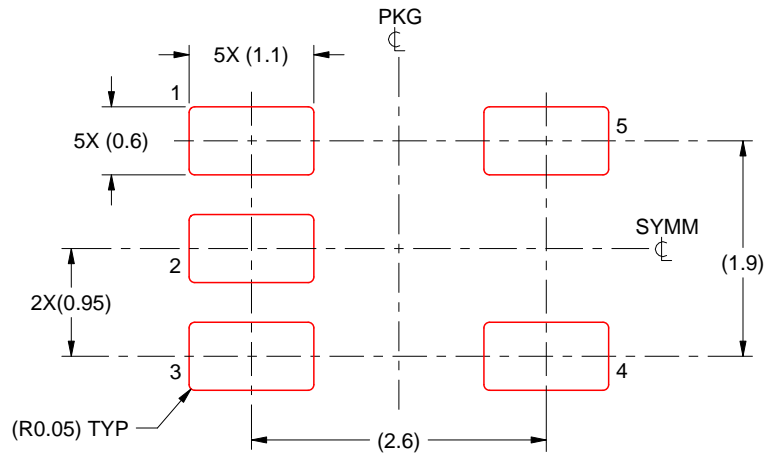
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司