

CSD18510KTT 40V N 沟道 NexFET™ 功率金属氧化物半导体场效应晶体管 (MOSFET)

1 特性

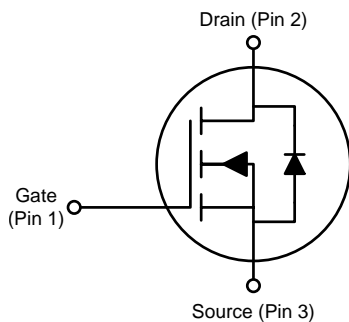
- 超低 Q_g 和 Q_{gd}
- 低热阻
- 雪崩额定值
- 无铅引脚镀层
- 符合 RoHS 环保标准
- 无卤素
- D²PAK 塑料封装

2 应用

- 次级侧同步整流器
- 电机控制

3 说明

这款 40V、1.4mΩ、D²PAK (TO-263) NexFET™ 功率 MOSFET 被设计成在功率转换应用中大大降低 损耗。



产品概要

$T_A = 25^\circ\text{C}$		典型值		单位
V_{DS}	漏源电压	40		V
Q_g	栅极电荷总量 (10V)	119		nC
Q_{gd}	栅极电荷 (栅极到漏极)	21		nC
$R_{DS(on)}$	漏源导通电阻	$V_{GS} = 4.5\text{V}$	2.0	mΩ
		$V_{GS} = 10\text{V}$	1.4	
$V_{GS(th)}$	阈值电压	1.7		V

器件信息(1)

器件	数量	包装介质	封装	运输
CSD18510KTT	500	13 英寸卷带	D ² PAK 塑料封装	卷带封装
CSD18510KTTT	50			

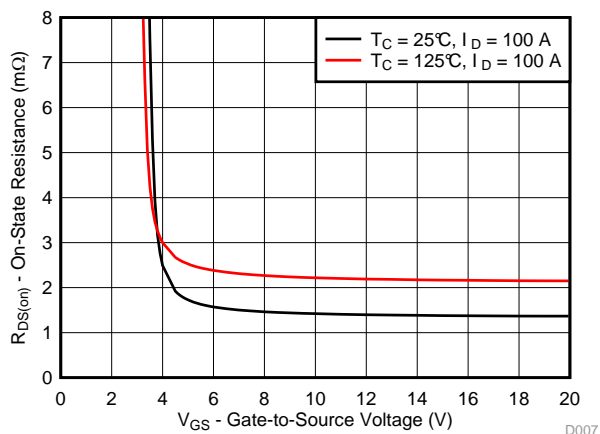
(1) 要了解所有可用封装，请见数据表末尾的可订购产品附录。

绝对最大额定值

$T_A = 25^\circ\text{C}$		值	单位
V_{DS}	漏源电压	40	V
V_{GS}	栅源电压	± 20	V
I_D	持续漏极电流 (受封装限制)	200	A
	持续漏极电流 (受芯片限制), $T_C = 25^\circ\text{C}$ 时测得	274	
	持续漏极电流 (受芯片限制), $T_C = 100^\circ\text{C}$ 时测得	193	
I_{DM}	脉冲漏极电流 ⁽¹⁾	400	A
P_D	功率耗散	250	W
T_J, T_{stg}	工作结温, 储存温度	-55 至 175	$^\circ\text{C}$
E_{AS}	雪崩能量, 单一脉冲 $I_D = 81\text{A}, L = 0.1\text{mH}, R_G = 25\Omega$	328	mJ

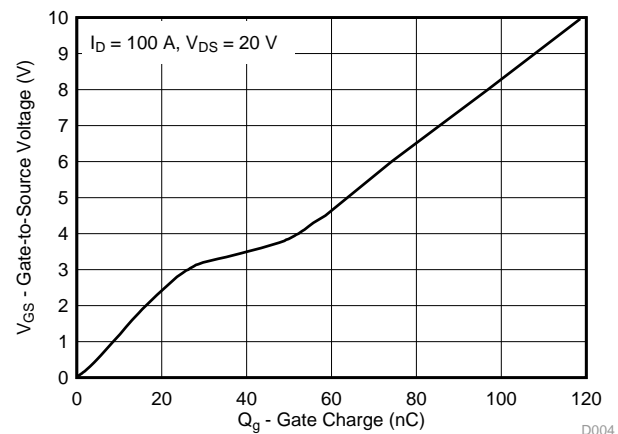
(1) 最大 $R_{\theta JC} = 0.6^\circ\text{C/W}$, 脉冲持续时间 $\leq 100\mu\text{s}$, 占空比 $\leq 1\%$ 。

$R_{DS(on)}$ 与 V_{GS} 间的关系



D007

栅极电荷



D004



目录

1	特性	1	6.1	接收文档更新通知	7
2	应用	1	6.2	社区资源	7
3	说明	1	6.3	商标	7
4	修订历史记录	2	6.4	静电放电警告	7
5	Specifications	3	6.5	Glossary	7
	5.1 Electrical Characteristics	3	7	机械、封装和可订购信息	8
	5.2 Thermal Information	3	7.1	KTT 封装尺寸	8
	5.3 Typical MOSFET Characteristics	4	7.2	推荐的 PCB 布局	9
6	器件和文档支持	7	7.3	建议模板开口 (模板厚度为 0.125mm)	9

4 修订历史记录

Changes from Original (November 2016) to Revision A

Page

•	已更改 $T_C = 25^\circ\text{C}$ 时的芯片电流限制, 从 237A 更改为 274A (绝对最大额定值表)	1
•	已更改 $T_C = 100^\circ\text{C}$ 时的芯片电流限制, 从 167A 更改为 193A (绝对最大额定值表)	1
•	已更改 最大功耗, 从 188W 更改为 250W (绝对最大额定值表)	1
•	Changed the charge values in the Dynamic Characteristics section of the <i>Electrical Characteristics</i> table	3
•	Changed max $R_{\theta\text{JC}}$ from 0.8°C/W : to 0.6°C/W in the <i>Thermal Information</i> table	3
•	Changed Figure 4 in the <i>Typical MOSFET Characteristics</i> section to reflect updated gate charges	4

5 Specifications

5.1 Electrical Characteristics

 $T_A = 25^\circ\text{C}$ (unless otherwise stated)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
STATIC CHARACTERISTICS						
V_{DSS}	Drain-to-source voltage	$V_{GS} = 0\text{ V}, I_D = 250\ \mu\text{A}$	40			V
I_{DSS}	Drain-to-source leakage current	$V_{GS} = 0\text{ V}, V_{DS} = 32\text{ V}$			1	μA
I_{GSS}	Gate-to-source leakage current	$V_{DS} = 0\text{ V}, V_{GS} = 20\text{ V}$			100	nA
$V_{GS(th)}$	Gate-to-source threshold voltage	$V_{DS} = V_{GS}, I_D = 250\ \mu\text{A}$	1.4	1.7	2.3	V
$R_{DS(on)}$	Drain-to-source on resistance	$V_{GS} = 4.5\text{ V}, I_D = 100\text{ A}$		2.0	2.6	m Ω
		$V_{GS} = 10\text{ V}, I_D = 100\text{ A}$		1.4	1.7	
g_{fs}	Transconductance	$V_{DS} = 4\text{ V}, I_D = 100\text{ A}$		330		S
DYNAMIC CHARACTERISTICS						
C_{iss}	Input capacitance	$V_{GS} = 0\text{ V}, V_{DS} = 20\text{ V}, f = 1\text{ MHz}$		8770	11400	pF
C_{oss}	Output capacitance			832	1080	pF
C_{rss}	Reverse transfer capacitance			424	551	pF
R_G	Series gate resistance		0.9	1.8		Ω
Q_g	Gate charge total (4.5 V)	$V_{DS} = 20\text{ V}, I_D = 100\text{ A}$		58	75	nC
Q_g	Gate charge total (10 V)			118	153	nC
Q_{gd}	Gate charge gate-to-drain			21		nC
Q_{gs}	Gate charge gate-to-source			28		nC
$Q_{g(th)}$	Gate charge at V_{th}			15		nC
Q_{oss}	Output charge		$V_{DS} = 20\text{ V}, V_{GS} = 0\text{ V}$		35	
$t_{d(on)}$	Turnon delay time	$V_{DS} = 20\text{ V}, V_{GS} = 10\text{ V}, I_{DS} = 100\text{ A}, R_G = 0\ \Omega$		10		ns
t_r	Rise time			8		ns
$t_{d(off)}$	Turnoff delay time			29		ns
t_f	Fall time			8		ns
DIODE CHARACTERISTICS						
V_{SD}	Diode forward voltage	$I_{SD} = 100\text{ A}, V_{GS} = 0\text{ V}$		0.85	1.0	V
Q_{rr}	Reverse recovery charge	$V_{DS} = 20\text{ V}, I_F = 100\text{ A}, di/dt = 300\text{ A}/\mu\text{s}$		70		nC
t_{rr}	Reverse recovery time			41		ns

5.2 Thermal Information

 $T_A = 25^\circ\text{C}$ (unless otherwise stated)

THERMAL METRIC		MIN	TYP	MAX	UNIT
$R_{\theta JC}$	Junction-to-case thermal resistance			0.6	$^\circ\text{C}/\text{W}$
$R_{\theta JA}$	Junction-to-ambient thermal resistance			62	$^\circ\text{C}/\text{W}$

5.3 Typical MOSFET Characteristics

$T_A = 25^\circ\text{C}$ (unless otherwise stated)

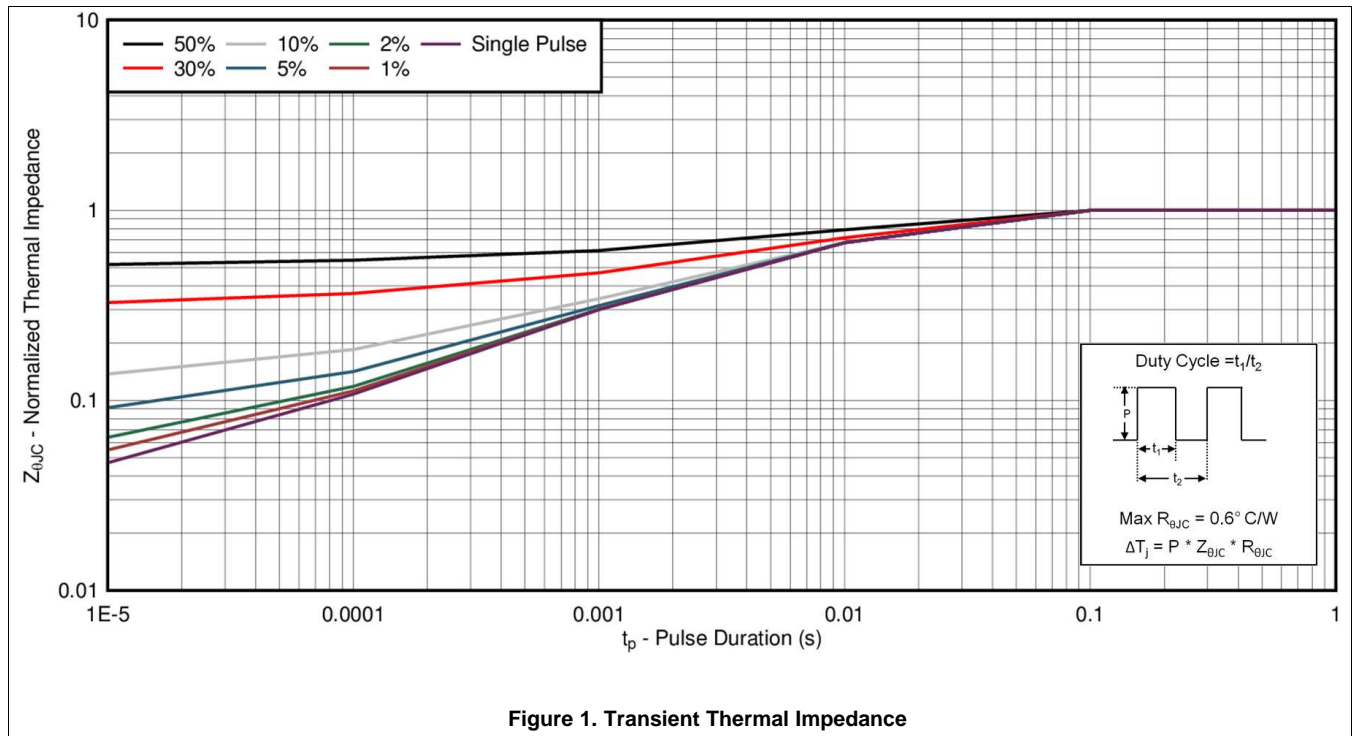


Figure 1. Transient Thermal Impedance

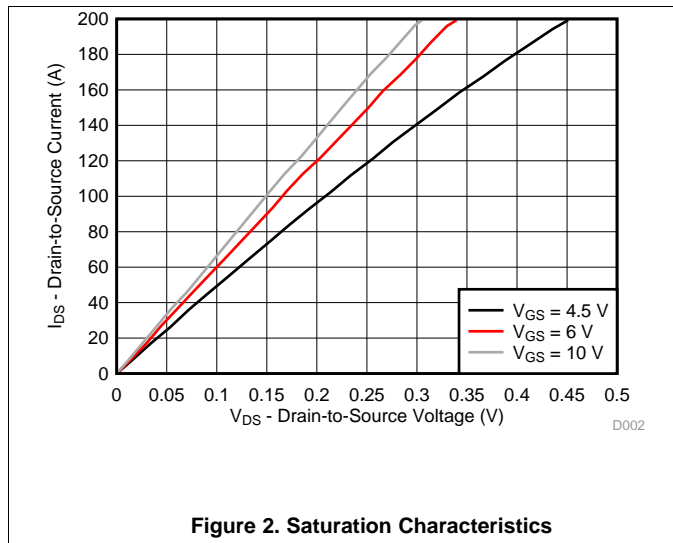


Figure 2. Saturation Characteristics

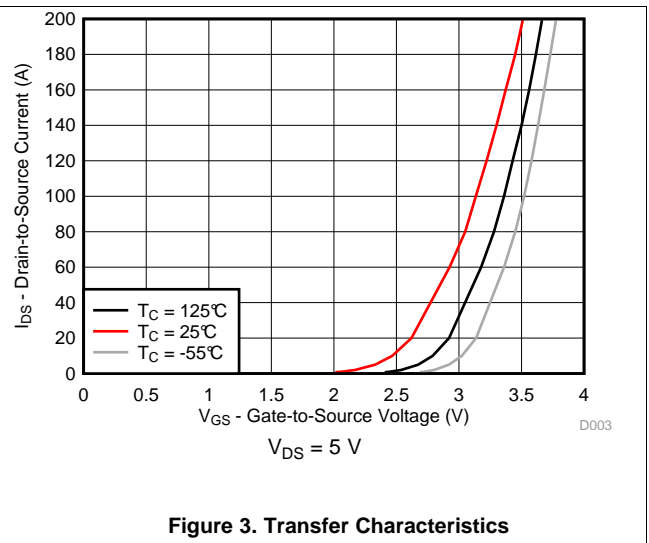
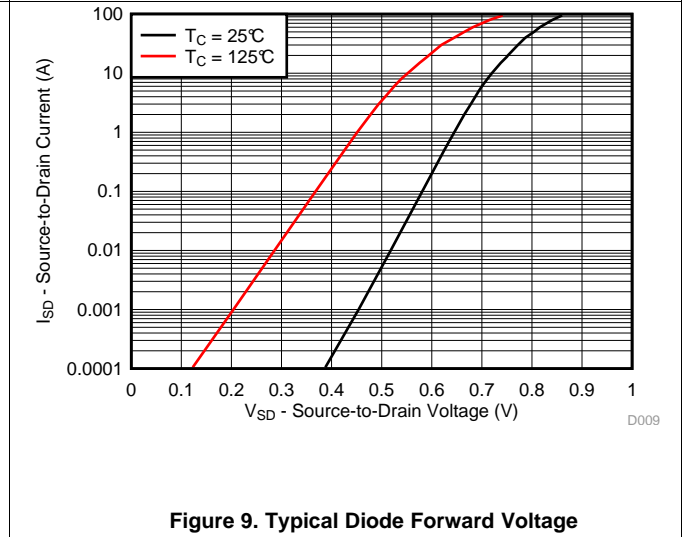
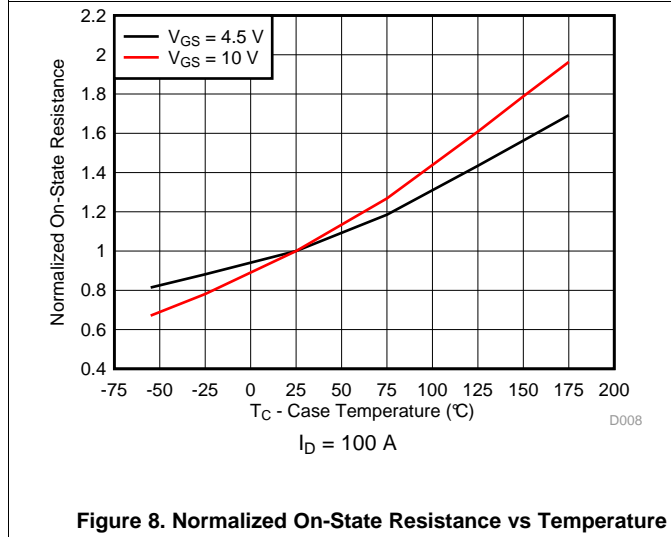
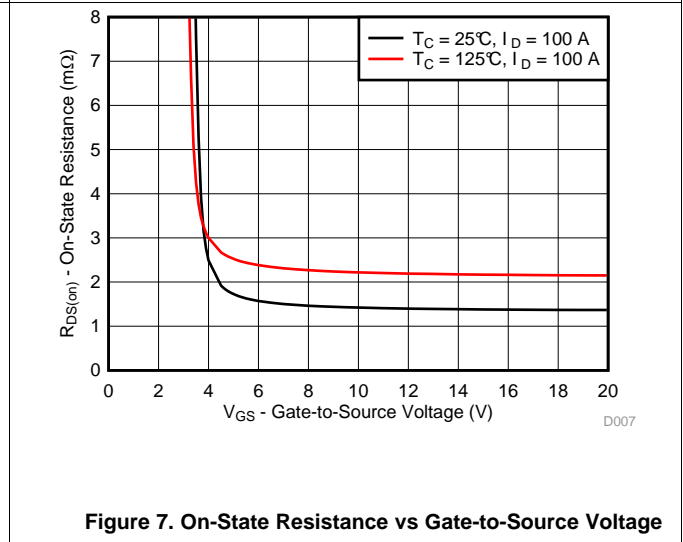
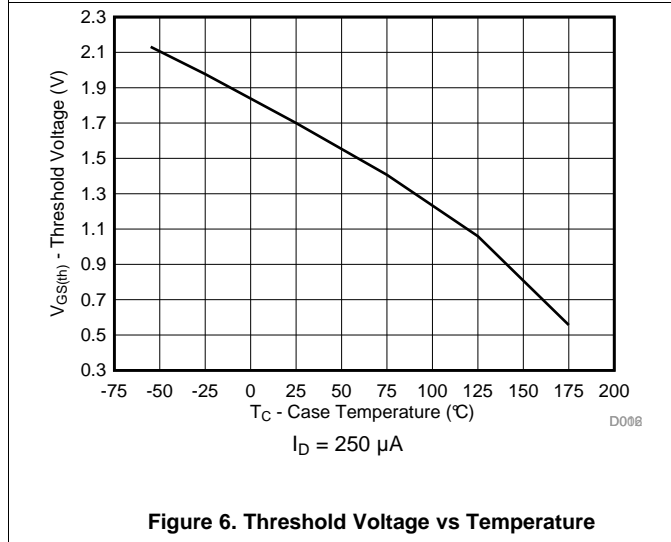
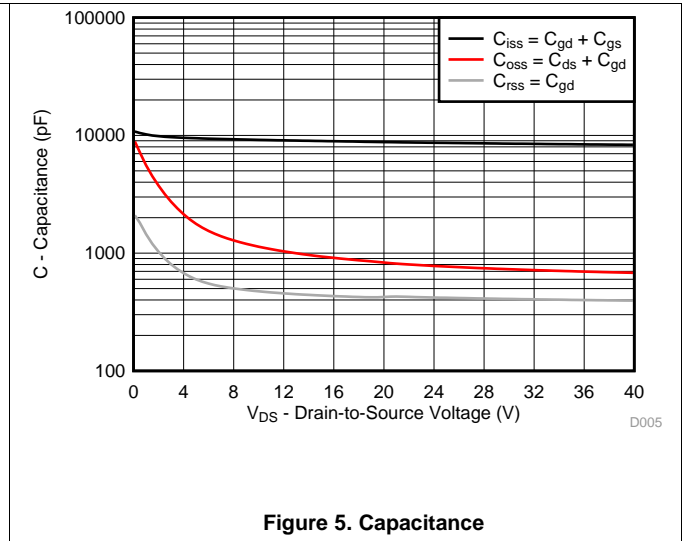
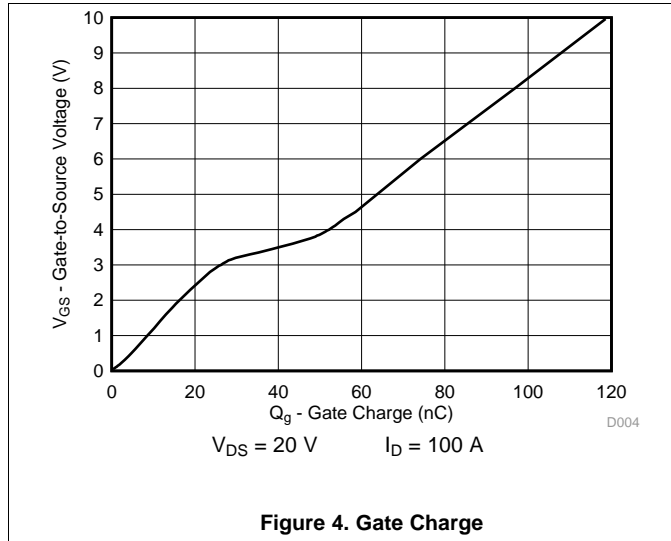


Figure 3. Transfer Characteristics

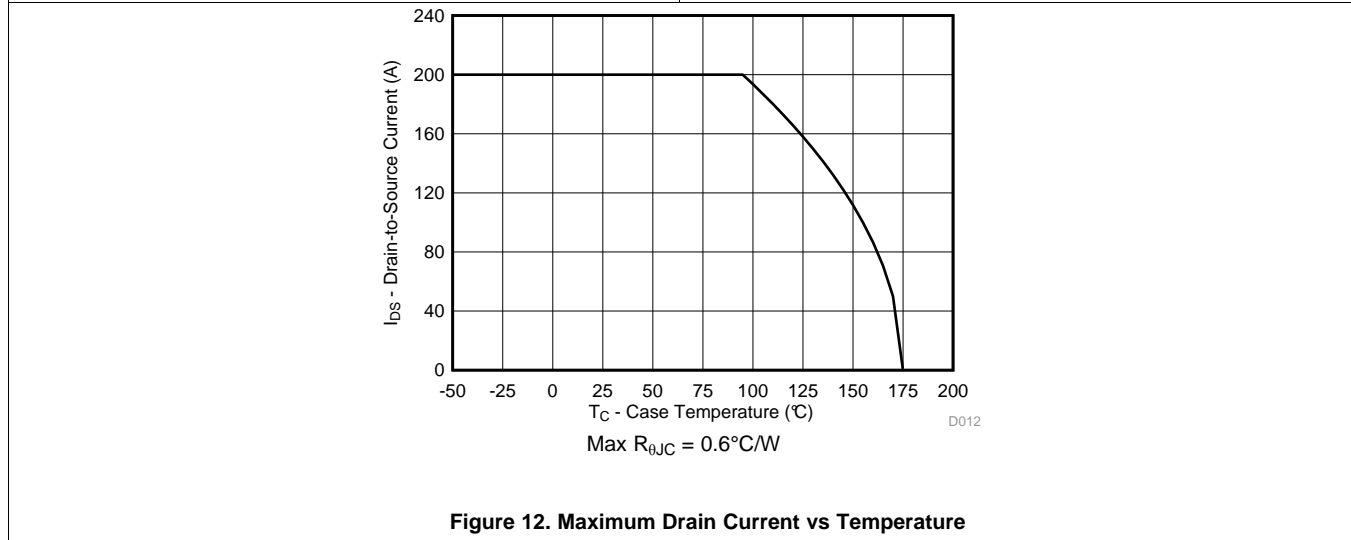
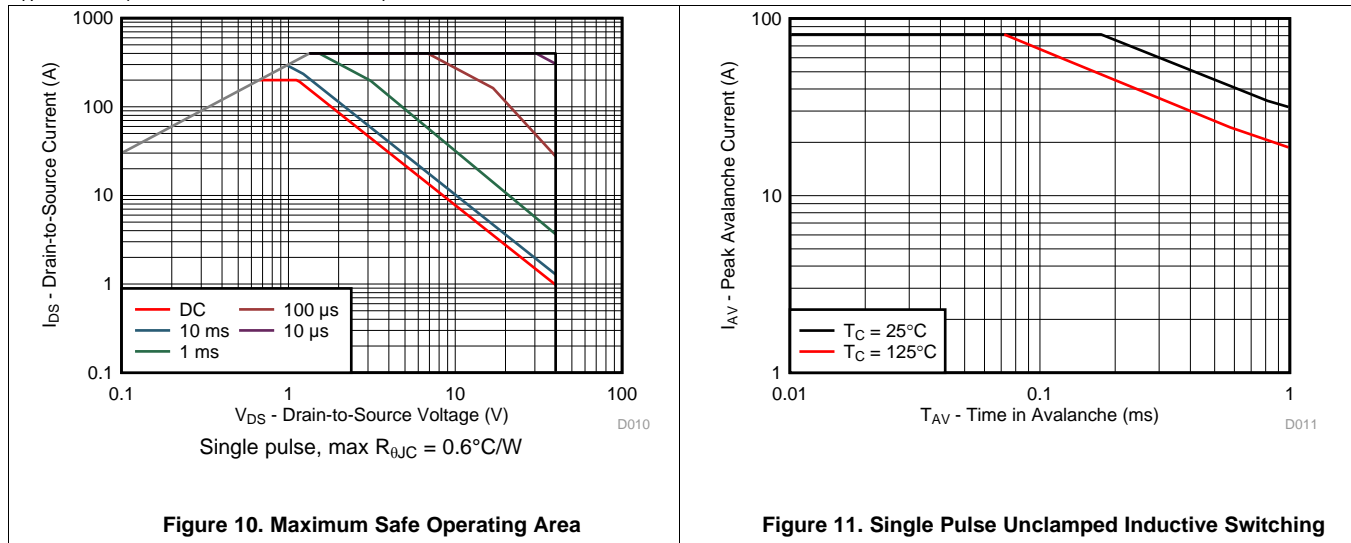
Typical MOSFET Characteristics (continued)

T_A = 25°C (unless otherwise stated)



Typical MOSFET Characteristics (continued)

T_A = 25°C (unless otherwise stated)



6 器件和文档支持

6.1 接收文档更新通知

如需接收文档更新通知，请访问 www.ti.com.cn 网站上的器件产品文件夹。点击右上角的提醒我 (Alert me) 注册后，即可每周定期收到已更改的产品信息。有关更改的详细信息，请查阅已修订文档中包含的修订历史记录。

6.2 社区资源

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

TI E2E™ Online Community *TI's Engineer-to-Engineer (E2E) Community*. Created to foster collaboration among engineers. At e2e.ti.com, you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

Design Support *TI's Design Support* Quickly find helpful E2E forums along with design support tools and contact information for technical support.

6.3 商标

NexFET, E2E, 《PowerPAD are trademarks of Texas Instruments.
All other trademarks are the property of their respective owners.

6.4 静电放电警告



这些装置包含有限的内置 ESD 保护。存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

6.5 Glossary

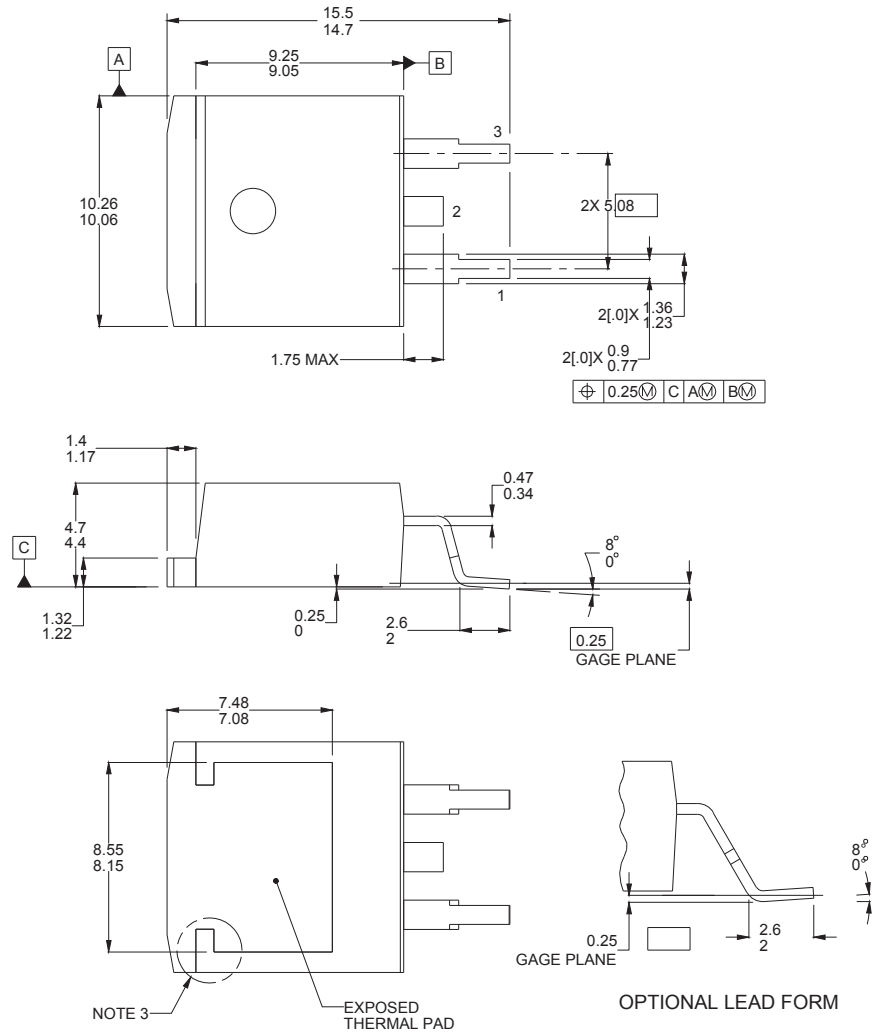
[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

7 机械、封装和可订购信息

以下页中包括机械、封装和可订购信息。这些信息是针对指定器件可提供的最新数据。这些数据会在无通知且不对本文档进行修订的情况下发生改变。要获得这份数据表的浏览器版本，请查阅左侧的导航栏。

7.1 KTT 封装尺寸



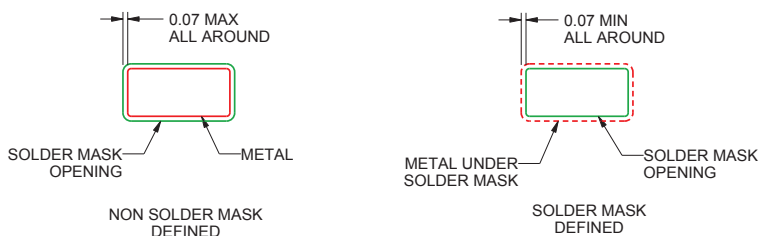
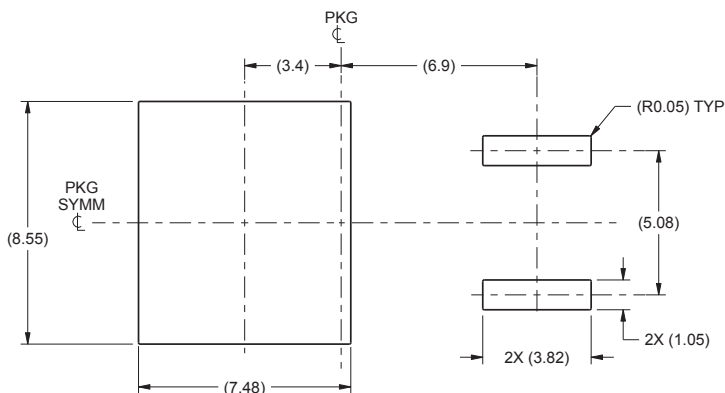
注：

1. 所有线性尺寸的单位均为毫米。括号中的任何尺寸仅供参考。尺寸和容限值遵循 ASME Y14.5M。
2. 本图纸如有变更，恕不通知。
3. 来自不同装配现场的产品可能不具备某些特性，形状也可能有所不同。

表 1. 引脚配置

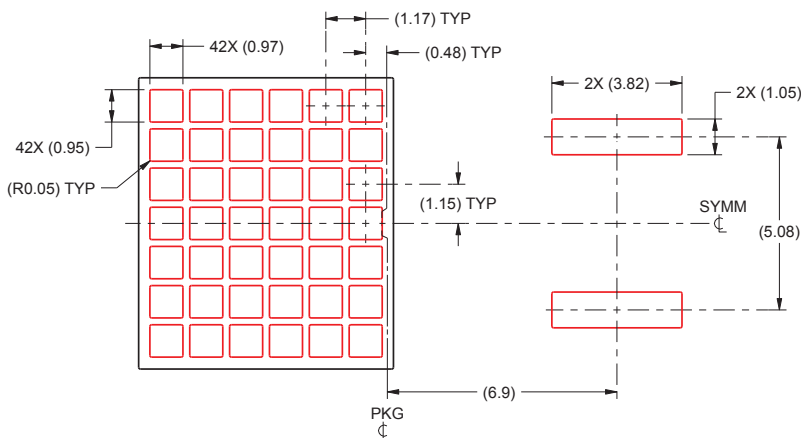
位置	名称
引脚 1	栅极
引脚 2 / 标签	漏极
引脚 3	源极

7.2 推荐的 PCB 布局



有关针对 PCB 设计的建议电路布局布线，请参见《通过 PCB 布局布线技巧来减少振铃》（文献编号：SLPA005）。

7.3 建议模板开口（模板厚度为 0.125mm）



注：

1. 此封装设计用于焊接到电路板的散热焊盘上。更多相关信息，请参见《PowerPAD™ 耐热增强型封装》（文献编号：SLMA002）以及《PowerPAD™ 速成》（文献编号：SLMA004）。
2. 具有漏斗形壁和圆角的激光切割窗孔将提供更佳的焊锡膏脱离。IPC-7525 可能提供其他替代性设计建议。
3. 在电路板装配现场，对于模板设计可能有不同的建议。

重要声明

德州仪器 (TI) 公司有权按照最新发布的 JESD46 对其半导体产品和服务进行纠正、增强、改进和其他修改, 并不再按最新发布的 JESD48 提供任何产品和服务。买方在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。

TI 公布的半导体产品销售条款 (<http://www.ti.com/sc/docs/stdterms.htm>) 适用于 TI 已认证和批准上市的已封装集成电路产品的销售。另有其他条款可能适用于其他类型 TI 产品及服务的使用或销售。

复制 TI 数据表上 TI 信息的重要部分时, 不得变更该等信息, 且必须随附所有相关保证、条件、限制和通知, 否则不得复制。TI 对该等复制文件不承担任何责任。第三方信息可能受到其它限制条件的制约。在转售 TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关 TI 产品或服务的明示或暗示保证, 且构成不公平的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

买方和在系统中整合 TI 产品的其他开发人员 (总称“设计人员”) 理解并同意, 设计人员在设计应用时应自行实施独立的分析、评价和判断, 且应全权负责并确保应用的安全性, 及设计人员的应用 (包括应用中使用的 TI 产品) 应符合所有适用的法律法规及其他相关要求。设计人员就自己设计的应用声明, 其具备制订和实施下列保障措施所需的一切必要专业知识, 能够 (1) 预见故障的危险后果, (2) 监视故障及其后果, 以及 (3) 降低可能导致危险的故障几率并采取适当措施。设计人员同意, 在使用或分发包含 TI 产品的任何应用前, 将彻底测试该等应用和该等应用中所用 TI 产品的功能。

TI 提供技术、应用或其他设计建议、质量特点、可靠性数据或其他服务或信息, 包括但不限于与评估模块有关的参考设计和材料 (总称“TI 资源”), 旨在帮助设计人员开发整合了 TI 产品的应用, 如果设计人员 (个人, 或如果是代表公司, 则为设计人员的公司) 以任何方式下载、访问或使用任何特定的 TI 资源, 即表示其同意仅为该等目标, 按照本通知的条款使用任何特定 TI 资源。

TI 所提供的 TI 资源, 并未扩大或以其他方式修改 TI 对 TI 产品的公开适用的质保及质保免责声明; 也未导致 TI 承担任何额外的义务或责任。TI 有权对其 TI 资源进行纠正、增强、改进和其他修改。除特定 TI 资源的公开文档中明确列出的测试外, TI 未进行任何其他测试。

设计人员只有在开发包含该等 TI 资源所列 TI 产品的应用时, 才被授权使用、复制和修改任何相关 TI 资源。但并未依据禁止反言原则或其他法律授予您任何 TI 知识产权的任何其他明示或默示的许可, 也未授予您 TI 或第三方的任何技术或知识产权的许可, 该等产权包括但不限于任何专利权、版权、屏蔽作品权或使用 TI 产品或服务的任何整合、机器制作、流程相关的其他知识产权。涉及或参考了第三方产品或服务的信息不构成使用此类产品或服务的许可或与其相关的保证或认可。使用 TI 资源可能需要您向第三方获得对该等第三方专利或其他知识产权的许可。

TI 资源系“按原样”提供。TI 兹免除对资源及其使用作出所有其他明确或默示的保证或陈述, 包括但不限于对准确性或完整性、产权保证、无屡发故障保证, 以及适销性、适合特定用途和不侵犯任何第三方知识产权的任何默认保证。TI 不负责任何申索, 包括但不限于因组合产品所致或与之有关的申索, 也不为或对设计人员进行辩护或赔偿, 即使该等产品组合已列于 TI 资源或其他地方。对因 TI 资源或其使用引起或与之有关的任何实际的、直接的、特殊的、附带的、间接的、惩罚性的、偶发的、从属或惩戒性损害赔偿, 不管 TI 是否获悉可能会产生上述损害赔偿, TI 概不负责。

除 TI 已明确指出特定产品已达到特定行业标准 (例如 ISO/TS 16949 和 ISO 26262) 的要求外, TI 不对未达到任何该等行业标准要求而承担任何责任。

如果 TI 明确宣称产品有助于功能安全或符合行业功能安全标准, 则该等产品旨在帮助客户设计和创作自己的符合相关功能安全标准和要求的的应用。在应用内使用产品的行为本身不会配有任何安全特性。设计人员必须确保遵守适用于其应用的相关安全要求和标准。设计人员不可将任何 TI 产品用于关乎性命的医疗设备, 除非已由各方获得授权的管理人员签署专门的合同对此类应用专门作出规定。关乎性命的医疗设备是指出现故障会导致严重身体伤害或死亡的医疗设备 (例如生命保障设备、心脏起搏器、心脏除颤器、人工心脏泵、神经刺激器以及植入设备)。此类设备包括但不限于, 美国食品药品监督管理局认定为 III 类设备的设备, 以及在美国以外的其他国家或地区认定为同等类别设备的所有医疗设备。

TI 可能明确指定某些产品具备某些特定资格 (例如 Q100、军用级或增强型产品)。设计人员同意, 其具备一切必要专业知识, 可以为自己的应用选择适合的产品, 并且正确选择产品的风险由设计人员承担。设计人员单方面负责遵守与该等选择有关的所有法律或监管要求。

设计人员同意向 TI 及其代表全额赔偿因其不遵守本通知条款和条件而引起的任何损害、费用、损失和/或责任。

邮寄地址: 上海市浦东新区世纪大道 1568 号中建大厦 32 楼, 邮政编码: 200122
Copyright © 2017 德州仪器半导体技术 (上海) 有限公司

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
CSD18510KTT	ACTIVE	DDPAK/ TO-263	KTT	3	500	RoHS-Exempt & Green	SN	Level-2-260C-1 YEAR	-55 to 175	CSD18510KTT	Samples
CSD18510KTTT	ACTIVE	DDPAK/ TO-263	KTT	3	50	RoHS-Exempt & Green	SN	Level-2-260C-1 YEAR	-55 to 175	CSD18510KTT	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

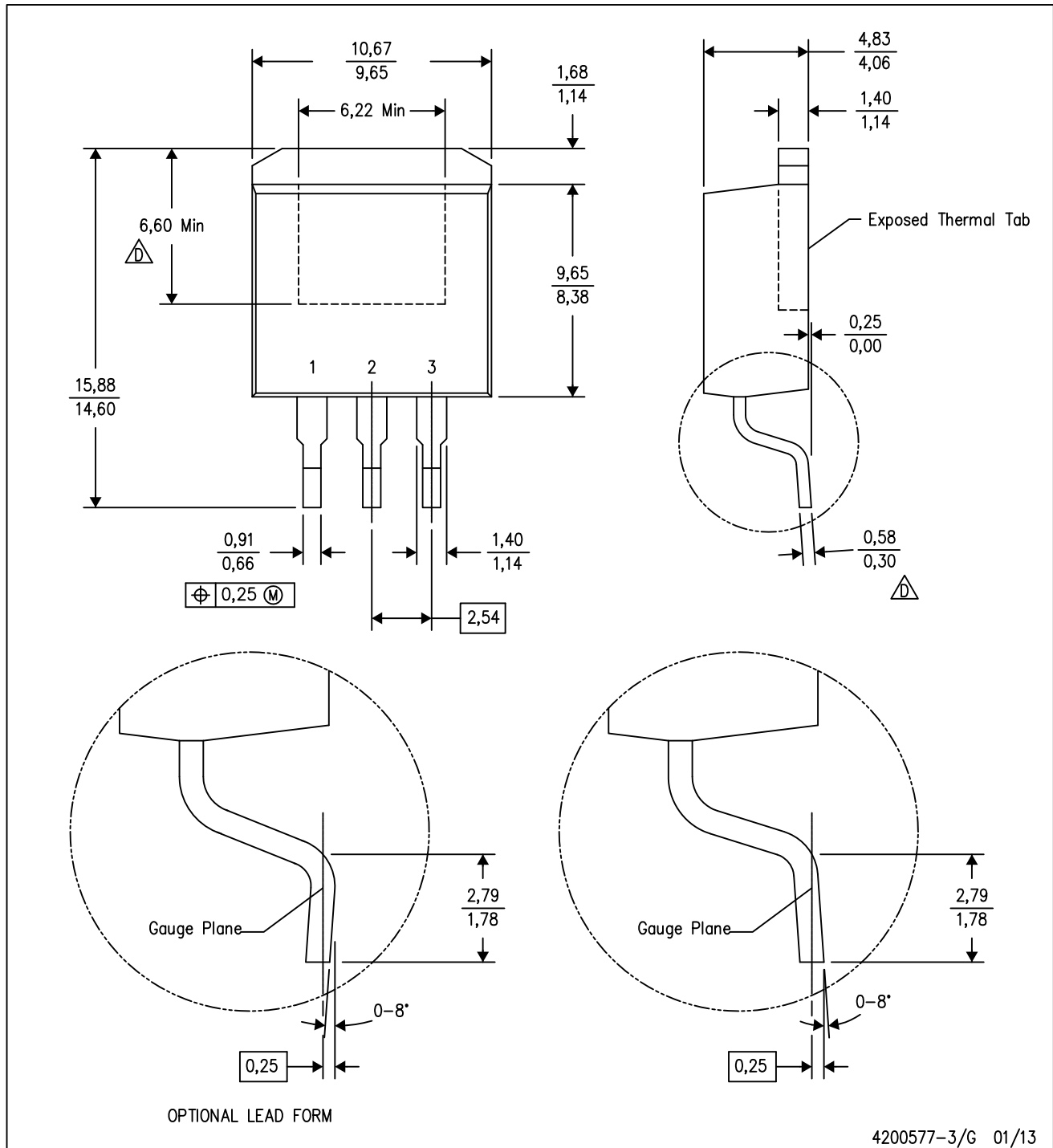
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.


In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

KTT (R-PSFM-G3)

PLASTIC FLANGE-MOUNT PACKAGE



4200577-3/G 01/13

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion. Mold flash or protrusion not to exceed 0.005 (0,13) per side.
-  Falls within JEDEC TO-263 variation AA, except minimum lead thickness and minimum exposed pad length.

重要声明和免责声明

TI 均以“原样”提供技术性及其可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2020 德州仪器半导体技术（上海）有限公司