

深入理解 FPD-LINK III ADAS 解串器 HUB 产品

Jiawei Hu

Sales and Marketing/China Auto

ABSTRACT

FPD-LINK III 作为 TI 汽车级高速 SER-DES 产品，广泛应用于车载娱乐系统（IVI）和自动驾驶应用（ADAS）中。FPD-LINK III 具有不同的产品来匹配不同的应用，分辨率和接口，在自动驾驶应用（ADAS）中，主要接口包括并行数据（DVP）接口和 DPHY CSI-2 接口，其中后者在实际应用中更加广泛。本应用手册主要帮助用户了解 DPHY CSI-2 接口相关知识，相对应解串器 HUB 产品，其基本工作原理以及相关调试经验。

Contents

1	FPD-LINK III ADAS 解串器 HUB 产品介绍	2
2	DPHY CSI-2 基本介绍	2
	2.1 单帧 DPHY CSI-2 接口信号.....	2
	2.2 DPHY CSI-2 额外开销.....	3
3	FPD-LINK III ADAS 解串器 HUB 产品 DPHY CSI-2 生成介绍	4
4	调试经验	6
	4.1 寄存器检查.....	6
	4.2 GPIO 信号检查.....	6
	4.3 FrameValid (FV)信号与 LineValid (LV)信号时间间隔检查.....	7
	4.4 CSI-2 同步传输模式配置检查	7
	4.5 输出 CSI-2 信号 Timing 检查	8
5	示例代码	8
6	参考文献	10

Figures

Figure 1.	DPHY CSI-2 协议层 Packets 分布.....	3
Figure 2.	DPHY CSI-2 信号传输图解.....	3
Figure 3.	FPD-LINK III ADAS 解串器输出 CSI-2 流程	4
Figure 4.	FV 与 LV 信号间隔.....	7

Tables

Table 1.	FPD-LINK III ADAS 解串器 HUB 产品可选型号	2
Table 2.	解串器 HUB 产品输出 CSI-2 模式介绍.....	5
Table 3.	解串器 HUB 产品调试寄存器介绍	6
Table 4.	解串器 HUB 产品 GPIO 调试信号映射	6
Table 5.	输出 CSI-2 Data Rate.....	8

1 FPD-LINK III ADAS 解串器 HUB 产品介绍

在汽车自动驾驶应用（ADAS）中，摄像头输出接口通常为 DVP 或者 DPHY CSI-2 接口，TI 目前 FPD-LINK III 产品也主要支持这两种接口。通常来说，低分辨率（低数据量）摄像头会根据需求采用不同的接口，但高分辨率（高数据量）摄像头由于数据量的关系通常会选用 DPHY CSI-2 接口，因此目前 TI FPD-LINK III ADAS 解串器 HUB 产品都是 DPHY CSI-2 接口输出。

TI FPD-LINK III ADAS 解串器 HUB 产品目前支持两路或者四路串化器输入，单路或者双路 DPHY CSI-2 信号输出，可选型号如下表所示。

Table 1. FPD-LINK III ADAS 解串器 HUB 产品可选型号

解串器 HUB 产品	CSI-2 Lane 最大速率	CSI-2 Port 数量	最大输出 CSI-2 带宽	每 Port 最大输入 CSI-2 带宽
DS90UB936-Q1	1.664Gbps	1*4 Lane	6.656Gbps	2.528Gbps
		2*2 Lane		
DS90UB954-Q1	1.664Gbps	1*4 Lane	6.656Gbps	3.328Gbps
		2*2 Lane		
DS90UB964-Q1	1.6Gbps	2*4 Lane	12.8Gbps	1.330Gbps
DS90UB962-Q1	1.664Gbps	1*4 Lane	6.656Gbps	2.528Gbps
DS90UB662-Q1	1.664Gbps	1*4 Lane	6.656Gbps	2.528Gbps
DS90UB960-Q1	1.664Gbps	2*4 Lane	13.312Gbps	3.328Gbps

关于以上器件如何选型请参考参考文献 3，参考文献 3 详细介绍了不同应用，不同接口搭配下器件如何选型，本文不再赘述。

2 DPHY CSI-2 基本介绍

2.1 单帧 DPHY CSI-2 接口信号

FPD-LINK III ADAS 解串器 HUB 产品将串化器输入 FPD-LINK III 信号解串成 CSI-2 接口信号，其输出单帧 CSI-2 接口信号可以拆分为：

- Frame Start – 32bits 短包（short packets），主要用来传递 CSI-2 信号行场同步信号。
- 低功耗模式（LPS）
- 第一行有效视频数据 – 长包（long packets），长包又拆分为：
 - 32 bits 包头（PACKET HEADER）
 - 有效数据，比如对于 RAW12 来说，其中两个像素有 24bits
 - 16 bits 包尾（PACKET FOOTER）

- 低功耗模式 (LPS)
- 第二行有效视频数据
- 低功耗模式 (LPS)
- 第三行有效视频数据
-
- Frame End – 32bits 短包 (short packets)

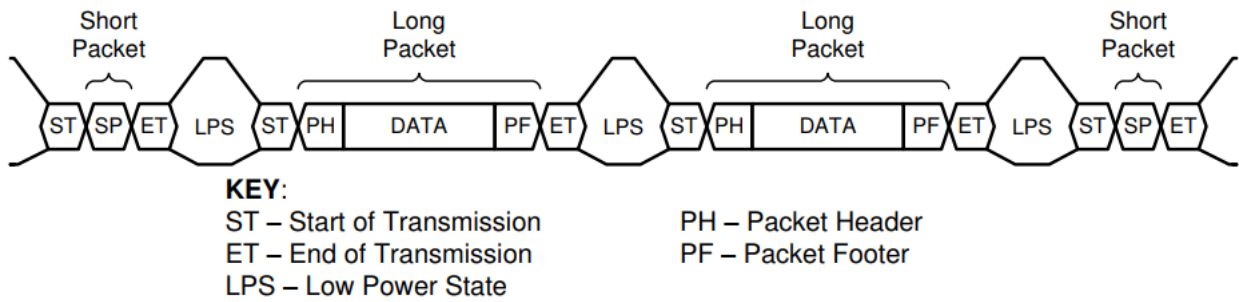


Figure 1. DPHY CSI-2 协议层 Packets 分布

2.2 DPHY CSI-2 额外开销

DPHY CSI-2 短包与长包传输之间会进入低功耗模式 (LPS)，低功耗模式 LP11 到高速传输模式也会经历 LP01 以及 LP00 等其他转化时间，该转换时间可以拆分成 TLPX, THS-PREPARE, THS-ZERO, THS-SYNC, THS-TRAIL 和 THS-EXIT，如图 2 所示。

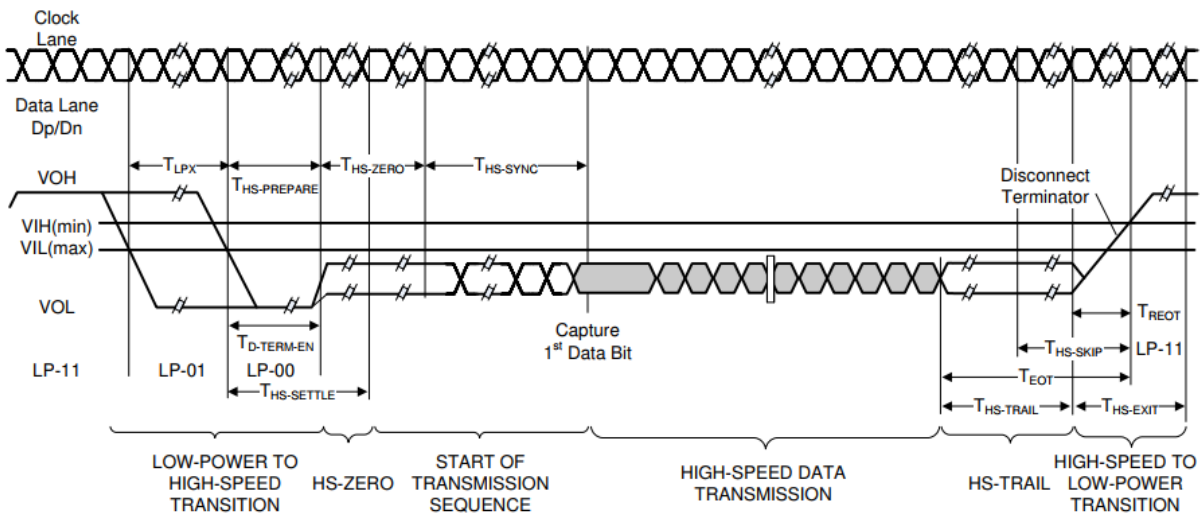


Figure 2. DPHY CSI-2 信号传输图解

关于 TLPX, THS-PREPARE, THS-ZERO, THS-SYNC, THS-TRAIL 和 THS-EXIT, DPHY 物理层有明确定义并且对于不同速率有明确的上下限制。对于不同 DPHY CSI-2 source, 这些参数可能会有点出入, 但都应在 DPHY 物理层标准要求内 (可查询 DPHY 相关资料, 本文不再赘述)。

3 FPD-LINK III ADAS 解串器 HUB 产品 DPHY CSI-2 生成介绍

对于 FPD-LINK III ADAS CSI-2 解串器 HUB 产品，从 FPD-LINK III 信号接收到 CSI-2 信号输出，其过程大同小异，如图 3 所示。

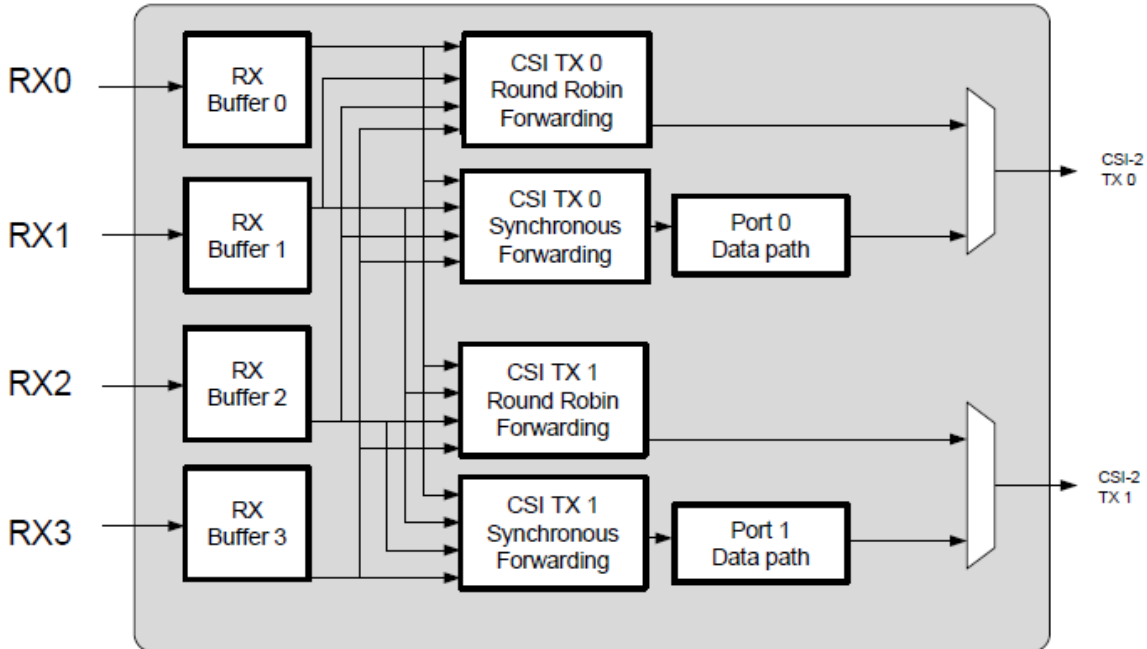


Figure 3. FPD-LINK III ADAS 解串器输出 CSI-2 流程

从图 3 可以看到其基本过程为：

- 第一，每个 RX port 接收到的数据存在每个 port 的缓存区域（RX Buffer）中。
- 第二，CSI-2 发生器会根据寄存器配置查询使能 port 的数据是否 ready。
- 第三，CSI-2 发生器调取存放在缓存区域中的数据按照 CSI-2 信号输出配置输出到相应的 CSI 端口。

注意：FPD-LINK III ADAS CSI-2 解串器仅含有行缓存（line buffer），并不是帧缓存（frame buffer），根据行数据量大小，RX Buffer 中只能缓存 1-2 行数据，并且 CSI-2 发生器调取完之后会自动清除。

CSI-2 输出具有两种配置模式，一种为 Round-Robin 传输模式，另一种为同步模式，而其中同步模式又分为以下三种：

- Basic synchronized CSI-2 forwarding
- Line-Interleave forwarding
- Line-Concatenated forwarding

Round-Robin 传输模式为最简单的传输模式，解串器 HUB 产品根据接收到每路视频信号中的虚拟通道（VC）ID 和数据类型（Data Type）来辨别每一路视频信号，并且根据视频信号先到先走的顺序送出使能的 CSI-2 端口。同步模式相比于 Round-Robin 传输模式会复杂一些，需要对每一 RX port 输入信号进行同步，并且对使能 RX port 的信号进行重组生成 CSI-2 信号送出使能的 CSI-2 端口。

表 2 描述了以上几种模式的特点以及不同。

Table 2. 解串器 HUB 产品输出 CSI-2 模式介绍

模式	分类	特点
Round-Robin 模式		每个 RX port 的数据类型（DT），分辨率可以不同；输出 CSI-2 信号每个 port 的 VC ID 不同，并且每个 RX port 数据不会有任何重组，先到先走。
同步模式	Basic synchronized CSI-2 forwarding	每个 RX port 的数据类型（DT），分辨率必须相同；输出 CSI-2 信号每个 port 的 VC ID 不同，并且保留每个 RX port 的 CSI-2 帧头帧尾信号，每个 RX port 数据按行重组。
	Line-Interleave forwarding	每个 RX port 的数据类型（DT），分辨率必须相同；输出 CSI-2 信号每个 port 的 VC ID 相同，数据类型（DT）和分辨率必须相同，并且只有一个帧头帧尾信号，每个 RX port 数据按行重组。
	Line-Concatenated forwarding	每个 RX Port 的数据类型（DT），分辨率必须相同；输出 CSI-2 信号每个 port 的 VC ID 相同，只有一个帧头帧尾信号，每个 RX port 数据按帧重组。

4 调试经验

4.1 寄存器检查

TI ADAS FPD-LINK III 解串器 HUB 产品对前端输入信号具有丰富的诊断功能，用户可以利用其寄存器快速定位问题，表 3 是调试过程中常用来检验输入信号是否满足预期的寄存器以及说明。

Table 3. 解串器 HUB 产品调试寄存器介绍

寄存器地址以及名字	说明
0x4D - RX_PORT_STS1	解串器的 Lock 状态以及 Lock 状态是否发生变化，正常情况下 Lock 应该保持恒高。
0x4E - RX_PORT_STS2	解串器接收到视频行数和列数是否发生变化，正常情况下行数与列数不应发生变化。
0x73 - LINE_COUNT_1	解串器接收到最近一帧视频的行数（Vactive），正常情况下与摄像头 Vactive 保持一致。
0x74 - LINE_COUNT_0	
0x75 - LINE_LEN_1	解串器接收到最近一帧视频的列数（Hactive），正常情况下与摄像头 Hactive 保持一致。
0x76 - LINE_LEN_0	

4.2 GPIO 信号检查

除去寄存器，解串器 HUB 产品的 GPIO 也可以通过软件配置映射器件状态，比如 Lock 信号，Pass 信号，Frame Valid 信号等，以下是调试过程中常用的几个状态信号。

Table 4. 解串器 HUB 产品 GPIO 调试信号映射

状态信号	说明
RX Port Lock Indication	解串器的 Lock 状态
Frame Valid Signal	解串器接收到视频信号的场有效信号
Line Valid Signal	解串器接收到视频信号的行有效信号
FrameSync Signal	解串器发送给串化器的帧同步信号
Frame Valid (sending video frame)	解串器发送的视频信号的场有效信号
Line Valid (sending video frame)	解串器发送的视频信号的行有效信号

如何配置请参考解串器 HUB 产品相应规格书 GPIO 寄存器说明。

4.3 FrameValid (FV)信号与 LineValid (LV)信号时间间隔检查

解串器 HUB 产品可以根据搭配的串化器选择工作在 RAW 或者 CSI 模式，当工作在 RAW 模式时，由于解串器 HUB 产品需要将 DVP 输入信号转换成 CSI-2 信号（在有效行数据到来之前生成 FrameStart 包），所以 FrameValid (FV)信号需要在有效 LineValid (LV) 信号之前建立。

对于工作在不同 RAW 模式下，解串器 HUB 产品对该间隔有不同的要求。

- RAW12 LF 最小时间为 2 PCLKs，解串器默认配置为 130 PCLKs。
- RAW12 HF 最小时间为 3 PCLKs，解串器默认配置为 195 PCLKs。
- RAW10 最小时间为 5 PCLKs，解串器默认配置为 261 PCLKs。

解串器可以通过 0xBC 寄存器修改最小时间间隔。用户可以通过测量摄像头 sensor 输出给串化器的 HSYNC (LV) 与 VSYNC (HV) 信号之间间隔确认是否满足解串器配置最小时间间隔要求。

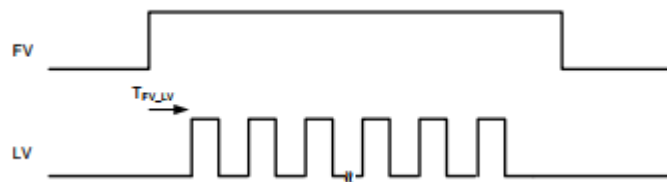


Figure 4. FV 与 LV 信号间隔

4.4 CSI-2 同步传输模式配置检查

解串器 HUB 产品输出 CSI-2 接口信号有两种传输模式，分别为 Round Robin 模式和同步模式。相较于 Round Robin 模式（先到先走模式），同步模式会有如下几点要求。

- 第一，每个 RX port 送过来的视频信号需要同步在一行数据误差之内。
- 第二，所有使能的 RX port 必须有有效的视频信号，如果不用的 RX port 需要关闭。
- 第三，每个 RX port 信号中必须有相同的数据类型 (DT) 和分辨率。

由于同步模式中的 Line-Interleave forwarding 和 Line-Concatenated forwarding 输出 CSI-2 信号中 4 个 Port 虚拟通道 (VC) ID 为同一 ID，所以每个 Port 的 0x70 或者 0x71 虚拟通道 (VC) ID 配置需保持一致，而 Basic Synchronized CSI-2 Forwarding 模式输出的 CSI-2 信号中 4 个 Port 的虚拟通道 (VC) ID 不同，所以每个 Port 0x70 或者 0x71 配置需按照不同虚拟通道 (VC) ID 配置。以下为 4*DS90UB933-Q1 搭配 DS90UB964-Q1 使用 Basic Synchronized CSI-2 Forwarding 模式时的示例代码：

```
board.WriteI2C(TI964, 0x4C, 0x01) # RX0
board.WriteI2C(TI964, 0x70, 0x1F) # Port0 VC ID 0, RAW10_datatype_yuv422b10
board.WriteI2C(TI964, 0x4C, 0x12) # RX1
board.WriteI2C(TI964, 0x70, 0x5F) # Port1 VC ID 1, RAW10_datatype_yuv422b10
board.WriteI2C(TI964, 0x4C, 0x24) # RX2
board.WriteI2C(TI964, 0x70, 0x9F) # Port2 VC ID 2, RAW10_datatype_yuv422b10
board.WriteI2C(TI964, 0x4C, 0x38) # RX3
```



```
board.WriteI2C(TI964, 0x70, 0xDF) # Port3 VC ID 3, RAW10_datatype_yuv422b10
board.WriteI2C(TI964, 0x32, 0x01) # select CSI0 Port
board.WriteI2C(TI964, 0x33, 0x1) # enable CSI-2
board.WriteI2C(TI964, 0x21, 0x14) # select Basic Synchronized CSI-2 Forwarding
board.WriteI2C(TI964, 0x20, 0x00) # enable RX0-3 Port to CSI0 Port
```

另外两种同步模式参考配置请参考相应解串器 HUB 产品规格书。

4.5 输出 CSI-2 信号 Timing 检查

解串器 HUB 产品输出为固定速率 CSI-2 信号，其速率与解串器使用参考时钟频率与 CSI_PLL_CTL 0x1F 寄存器配置有关，如下表所示。

Table 5. 输出 CSI-2 Data Rate

参考时钟速率	CSI_PLL_CTL[1:0]	输出 CSI-2 Data Rate
26 MHz	00	1.664 Gbps
25 MHz		1.6 Gbps
23 MHz		1.472 Gbps
25 MHz	01	1.2 Gbps
25 MHz	10	800 Mbps
25 MHz	11	400 Mbps

当解串器输出 CSI-2 信号每条 Lane 配置成 800Mbps, 1.2Gbps 或者 1.6Gbps 时，解串器会自动配置 CSI-2 timing，无需用户配置。当输出 CSI-2 信号每条 Lane 配置成 400Mbps 时，解串器输出 CSI-2 信号需要手动配置相关 timing 参数，4*DS90UB933-Q1 搭配 DS90UB964-Q1 输出 CSI-2 配置代码如下所示。

```
board.WriteI2C(TI964, 0xB0, 0x2) # set auto-increment, page 0
board.WriteI2C(TI964, 0xB1, 0x40) # CSI-2 Port 0
board.WriteI2C(TI964, 0xB2, 0x83) # TCK Prep
board.WriteI2C(TI964, 0xB2, 0x8D) # TCK Zero
board.WriteI2C(TI964, 0xB2, 0x87) # TCK Trail
board.WriteI2C(TI964, 0xB2, 0x87) # TCK Post
board.WriteI2C(TI964, 0xB2, 0x83) # THS Prep
board.WriteI2C(TI964, 0xB2, 0x86) # THS Zero
board.WriteI2C(TI964, 0xB2, 0x84) # THS Trail
board.WriteI2C(TI964, 0xB2, 0x86) # THS Exit
board.WriteI2C(TI964, 0xB2, 0x84) # TLPX
```

5 示例代码

为加快用户设计，本节给出了基于 4*DS90UB933-Q1 搭配 DS90UB964-Q1 的示例代码，用户可根据实际应用场景进行相应修改。


```
board.WriteI2C(TI964, 0x01, 0x02); //reset all digital part
time.sleep(0.5)

## Internally generated framesync configuration
board.WriteI2C(TI964, 0x0C, 0x0F); //enable RX0-3
board.WriteI2C(TI964, 0x4C, 0x0F); //write enable for RX0-4 registers
board.WriteI2C(TI964, 0x0F, 0x00); //disable GPIO input
board.WriteI2C(TI964, 0x4C, 0x01); //page to port RX0
board.WriteI2C(TI964, 0x6E, 0xAA); //set RX0 SER GPIO1 output framesync signal
board.WriteI2C(TI964, 0x4C, 0x12); //page to port RX1
board.WriteI2C(TI964, 0x6E, 0xAA); //set RX1 SER GPIO1 output framesync signal
board.WriteI2C(TI964, 0x4C, 0x24); //page to port RX2
board.WriteI2C(TI964, 0x6E, 0xAA); //set RX2 SER GPIO1 output framesync signal
board.WriteI2C(TI964, 0x4C, 0x38); //page to port RX3
board.WriteI2C(TI964, 0x6E, 0xAA); //set RX3 SER GPIO1 output framesync signal
board.WriteI2C(TI964, 0x19, 0x01); //FS_HIGH_TIME_1
board.WriteI2C(TI964, 0x1A, 0x15); //FS_HIGH_TIME_0
board.WriteI2C(TI964, 0x1B, 0x09); //FS_LOW_TIME_1
board.WriteI2C(TI964, 0x1C, 0xC3); //FS_LOW_TIME_0
board.WriteI2C(TI964, 0x18, 0x01); //enable framesync

## RX0-3 I2C pass through and slave ID configuration
board.WriteI2C(TI964, 0x4C, 0x01); //page to port RX0
board.WriteI2C(TI964, 0x58, 0x58); //enable passthrough
board.WriteI2C(TI964, 0x5D, snrID); //imager slave ID = 0x30
board.WriteI2C(TI964, 0x65, aliasID0); //imager slave alias, port0
board.WriteI2C(TI964, 0x6D, 0x7E); //'set input FPD-LINK mode
board.WriteI2C(TI964, 0x7C, 0x01); //set frame valid polarity to active high

board.WriteI2C(TI964, 0x4C, 0x12); //page to port RX1
board.WriteI2C(TI964, 0x58, 0x58); //enable passthrough
board.WriteI2C(TI964, 0x5D, snrID); //imager slave ID = 0x30
board.WriteI2C(TI964, 0x65, aliasID1); //imager slave alias, port1
board.WriteI2C(TI964, 0x6D, 0x7E); //'set input FPD-LINK mode
board.WriteI2C(TI964, 0x7C, 0x01); //set frame valid polarity to active high

board.WriteI2C(TI964, 0x4C, 0x24); //page to port RX2
board.WriteI2C(TI964, 0x58, 0x58); //enable passthrough
board.WriteI2C(TI964, 0x5D, snrID); //imager slave ID = 0x30
board.WriteI2C(TI964, 0x65, aliasID2); //imager slave alias, port2
board.WriteI2C(TI964, 0x6D, 0x7E); //'set input FPD-LINK mode
board.WriteI2C(TI964, 0x7C, 0x01); //set frame valid polarity to active high

board.WriteI2C(TI964, 0x4C, 0x38); //page to port RX3
board.WriteI2C(TI964, 0x58, 0x58); //enable passthrough
board.WriteI2C(TI964, 0x5D, snrID); //imager slave ID = 0x30
board.WriteI2C(TI964, 0x65, aliasID3); //imager slave alias, port3
board.WriteI2C(TI964, 0x6D, 0x7E); //'set input FPD-LINK mode
board.WriteI2C(TI964, 0x7C, 0x01); //set frame valid polarity to active high

## CSI output configuration for basic synchronized forwarding
board.WriteI2C(TI964, 0x4C, 0x01); //page to port RX0
```

```
board.WriteI2C(TI964, 0x70, 0x1F); //RAW10_datatype_yuv422b10_VC0
board.WriteI2C(TI964, 0x4C, 0x12); //page to port RX1
board.WriteI2C(TI964, 0x70, 0x5F); //RAW10_datatype_yuv422b10_VC1
board.WriteI2C(TI964, 0x4C, 0x24); //page to port RX2
board.WriteI2C(TI964, 0x70, 0x9F); //RAW10_datatype_yuv422b10_VC2
board.WriteI2C(TI964, 0x4C, 0x38); //page to port RX3
board.WriteI2C(TI964, 0x70, 0xDF); //RAW10_datatype_yuv422b10_VC3
board.WriteI2C(TI964, 0x32, 0x01); //read from CSI port0, write to CSI port0
board.WriteI2C(TI964, 0x33, 0x03); //enable CSI port0
board.WriteI2C(TI964, 0x32, 0x12); //read from CSI port1, write to CSI port1
board.WriteI2C(TI964, 0x33, 0x03); //enable CSI port1
board.WriteI2C(TI964, 0x20, 0x0C); //[3:0]: 0: CSI-2 port 0; 1: CSI-2 port 1;
board.WriteI2C(TI964, 0x21, 0x03); //enable round robin forwarding for CSI port 0&1
```

6 参考文献

1. *DS90UB960-Q1 datasheet (SNLS589C)*
2. *DS90UB964-Q1 datasheet (SNLS500)*
3. *深入理解 FPD-LINK 产品的速率评估方法 (ZHCAA76)*

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司