

Kristen Mogensen

## 摘要

此文档介绍了如何将以太网 PHY 连接到 EtherCAT® ESC。

## 内容

1 引言.....	1
2 EtherCAT® 规格要求.....	2
3 设置 PHY 的不同方法.....	4
3.1 使用串行管理接口设置 DP83826 PHY.....	5
3.2 使用 Strap 配置为 EtherCAT® 设置 DP83826 PHY.....	9
4 参考文献.....	10
5 修订历史记录.....	10

## 插图清单

图 3-1. SMI 地址为 0x01 的 PHY1.....	5
图 3-2. SMI 地址为 0x07 的 PHY1.....	6
图 3-3. Strap 配置连接示例.....	9

## 表格清单

表 2-1. DP83826 数据表中支持 strap 配置功能的引脚.....	2
表 3-1. 有效 EtherCAT® 配置中的 DP83826 寄存器转储.....	7
表 3-2. 用于 EtherCAT® 的 DP83826 引脚 Strap 配置.....	9

## 商标

EtherCAT® is a registered trademark of Beckhoff Automation GmbH.

所有商标均为其各自所有者的财产。

## 1 引言

在开始 EtherCAT® 设计时，首先请查看 [第 I 部分 - 技术：EtherCAT® 协议、物理层、EtherCAT® 处理单元、FMMU、SyncManager、SII EEPROM、分布式时钟数据表](#)。此文档介绍了如何将以太网 PHY 连接到 EtherCAT® ESC。此文档描述了 ESC 和以太网 PHY 之间所需的 PHY 管理 (PHY MI) 和 EtherCAT 接口，这些接口在前文引用的数据表图 1 中进行了说明。第 4 章 (物理层通用功能) 和第 5 章 (以太网物理层) 介绍了 ESC 和 PHY 之间的接口。此处要探讨的一些关键点包括：

- 处于复位状态的 ESC 必须使 PHY 处于禁用状态 (直到激活 ESC 才能建立链路连接)。
- MII 接口具有特殊用途引脚 TX\_CLK、COL、CRS、TX\_ER。有关详细信息，请参阅表 14 (特殊/未使用的 MII 接口信号)。
  - EtherCAT® 具有特殊的设置，可以通过多个步骤确定“链路检测”。请参阅第 5.6 节。
- LINK\_MII 信号，这通常是 LED 输出信号，指示 100Mbit/s 全双工链路
- 增强的链路检测功能，可确保每隔大约 10µs 检查一次链路信号。请参阅第 5.6.2 节了解详情。

要研究的另一部分是 EtherCAT PHY 规格文档。内容详见 EtherCAT® 主页的 [应用手册 - PHY 选择指南](#)。该文档记录了以太网 PHY 性能的规格和建议，以下列表是从该文档版本 2.6 (2017-10-04) 复制粘贴过来的。

此文档比较了关于新款 TI PHY DP83826 的 EtherCAT® 规格和建议。第一个要点是 EtherCAT® PHY 规格要求，第二个要点是 DP83826 对要求的符合情况。

## 2 EtherCAT® 规格要求

- PHY 必须符合 IEEE 802.3 100BaseTX 或 100BaseFX。
  - DP83826 是符合 IEEE 802.3 的 100BASE-TX 以太网 PHY，请参阅数据表中的第 9.1 节。
- PHY 必须支持 100Mbit/s 全双工链路。
  - DP83826 支持 10Mbit/s 和 100Mbit/s 的全双工工作模式，请参阅 9.5.1 节：寄存器 BMSR (地址 0x1)。
- PHY 必须提供 MII (或 RMII/RGMII1) 接口。
  - DP83826 提供 MII 和 RMII 接口连接 (请参阅数据表中的第 9.1 节)。
  - 请注意，RMII 接口的典型延迟 (通常) 高于 EtherCAT® 规定的延迟要求。
- PHY 必须在 100BaseTX 模式下使用自动协商。
  - 具有自动协商功能，可通过 strap 配置选项启用或禁用。请参阅数据表中的第 9.3.1 节。
- PHY 必须支持 MII 管理接口。
  - 支持时钟频率最高可达 24MHz 的串行管理接口 (MII 管理接口)。请参阅数据表中的第 9.3.9 节。
- PHY 必须支持 100BaseTX 模式下的 MDI/MDI-X 自动交叉。
  - 支持 MDI/MDI-X 自动交叉接收，请参阅数据表中的第 9.3.2 节。
- PHY 链路中断反应时间 (链路中断到链路信号/LED 输出变化的时间) 必须小于 15 μs，才能实现冗余操作。
  - 被称为 FLD 的快速链路中断功能，可在启用链路丢失指示之前将观察窗口时间缩短至 10 μs，请参阅数据表中的第 8.6 节“快速链路脉冲计时”以及 9.3.14.2。
- PHY 不得修改前导码长度。
  - DP83826 不修改前导码长度。
- PHY 不得使用 IEEE802.3az 节能以太网。
  - DP83826 支持 IEEE802.3az 标准，默认情况下会禁用此功能。
- PHY 必须提供 RX\_ER 信号 (MII/RMII) 或 RX\_ER 作为 RX\_CTL 信号的一部分 (RGMII)。
  - DP83826 通过标准接口 (包括 RX\_ER 信号) 支持 MII/RMII。
- PHY 必须提供一个信号来指示 100Mbit/s (全双工) 链路，通常是可配置的 LED 输出。信号极性为低电平有效或针对某些 ESC 可配置。
  - 四个可编程的 LED 输出，每个输出可显示 100Mbit/s (全双工) 链路。请参阅第 9.5.1 节：寄存器 BMSR (地址 MLEDCR (0x25)、LEDCFG (0x460))。
- PHY 地址应等于逻辑端口号 (0 - 3)。某些 ESC 还支持固定偏移量 (例如，偏移量 16，PHY 地址为逻辑端口号加 16：16-19)、任意偏移量，甚至是可单独配置的 PHY 地址。如果这些情况都不可行，PHY 地址应配置为逻辑端口号加 1 (1 - 4)，但在这种情况下无法使用某些功能 (例如，增强型链路检测)，因为除了可选的可配置 PHY 地址偏移量外，PHY 地址已在 ESC 内部完成硬编码。
  - 串行管理接口具有 8 个 PHY 地址 (可通过应用 strap 配置后的电阻器设置)，请参阅数据表中的第 9.3.9 节和第 9.4.1 节。
- PHY 配置不得依赖于通过 MII 管理接口进行的配置，也就是说，必须在上电后启用所需的功能，例如，采用默认设置或 strap 配置选项。PHY 的启动不应依赖 MII 管理交互，即 MDC 时钟，因为除非 EtherCAT® 主站要求，否则许多 ESC 都不通过管理接口与 PHY 进行通信 (只有具有 MI 链路检测功能和配置的 EtherCAT® IP 内核才能在没有主站交互的情况下进行通信)。
  - 自动加载 (bootstrap) 配置将 PHY 设置为某个允许实现 EtherCAT® 通信的特定模式，重要自动加载 (bootstrap) 引脚的简表见 表 2-1。更多详细信息，请参阅数据表中的第 9.4.1.2 节。

**表 2-1. DP83826 数据表中支持 strap 配置功能的引脚**

功能	引脚名称 (编号)	上拉或下拉
自动协商/强制模式	LED0 (30)	上拉至使能
PHY 地址	RX_D3 (13)、RX_D2 (14)、 RX_D1 (15)	默认值 0001

- 连接到同一个 ESC 的所有 PHY 以及 ESC 本身必须共享相同的时钟源，因此可省略 TX FIFO。为实现这一目的，可让 PHY 的时钟源来自 ESC 时钟输出或让 PHY 和 ESC 的时钟源来自同一个石英振荡器。ESC10/20 使用 TX\_CLK 作为时钟源，两个 PHY 必须共享相同的石英振荡器。
  - 可使用 DP83826 的外部时钟源解决此问题，有关此时钟源的规格说明，请参阅第 8.6 节：25MHz 输入时钟容差。
  - DP83826 PHY 具有一个时钟输出选项，可为第二个 PHY 计时。
- TX\_CLK 和 PHY 的时钟输入之间的相位偏移可在 ESC 内部通过手动配置或自动方式进行补偿。PHY 和 ESC 必须共享相同的时钟源，因此时钟周期无法在器件之间改变。
  - 此要求与 PHY 无关，而是针对 MAC 接口的要求。
- 手动 TX 移位补偿：ET1100、ET1200 和 IP 内核提供了 TX 移位配置选项（可配置的 TX\_EN/TXD 信号延迟 0/10/20/30ns），该选项可用于所有 MII 端口。因此，连接到同一个 ESC 的所有 PHY 必须在 TX\_CLK 与 PHY 的时钟输入之间具有相同的固定相位关系，且容差为  $\pm 5\text{ns}$ 。每次 PHY 上电或建立链路时，相位关系必须相同。ESC10/20 使用 TX\_CLK 作为器件时钟源，因此无需进行配置，但必须满足手动 TX 移位补偿的要求。
  - 在 DP83826 上，此容差为  $\pm 2\text{ns}$ ，并在第 8.6 节“延迟计时”中进行了介绍。
- 自动 TX 移位补偿：IP 内核分别针对每个端口支持自动 TX 移位补偿。借助自动 TX 移位补偿，不需要在每次 PHY 上电或建立链路时使 PHY 具有相同的固定相位关系。
  - 此要求与 PHY 无关，而是针对 MAC 接口的要求。

针对用于 EtherCAT® 的以太网 PHY 的建议：

- 接收和发送延迟应是确定性的，并且应尽可能小。
  - 在 DP83826 上，基于 MII 接口针对 RX 和 TX 信号的这一延迟时间为  $\pm 2\text{ns}$ ，并在第 8.6 节“延迟计时”中进行了介绍。
- 如果使用标准最大长度为 100m 的电缆，为保持安全裕度，最大电缆长度应  $\geq 120\text{m}$ 。
  - DP83826 已通过长达 150m 的测试，请参阅数据表中的第 1 节。
- ESD 容差应尽可能高（4kV 或更佳）。
  - 已在采取外部保护措施的情况下对 DP83826 进行了测试，根据 ESD (HBM)，对于 MDI 引脚，可承受的 ESD 等级为  $\pm 5\text{kV}$ ，对于除 MDI 引脚外的所有引脚，可承受  $\pm 2\text{kV}$ ，而根据 ESD (CDM)，可承受  $\pm 0.7\text{kV}$ ，请参阅第 8.2 节“ESD 等级”。
  - 采取外部保护措施时，IEC 61000-4-2 ESD： $\pm 8\text{kV}$  接触、 $\pm 15\text{kV}$  空气，IEC 61000-4-4 EFT： $\pm 4\text{kV}$  @ 5kHz 和 100kHz - 使用 EVM (DP83826EVM)。请参阅数据表中的第 1 节。
- 基线漂移应得到补偿（为了在最大电缆长度下进行基线漂移测量，PHY 应符合 ANSI X3.263 DDJ 测试模式）。
  - 已对该参数进行了测试，DP83826 在补偿基线漂移方面表现出色。
  - 建议将寄存器 0xB 的位 0 设置为 0，否则基线漂移测试将失败，因为 PHY 由于能量检测问题会丢弃链路，该测试模式将视为一次链路丢弃。
- 如果只有 RX+ 和 RX- 线路之一断开连接，PHY 还应在 15  $\mu\text{s}$  的链路中断反应时间内检测到链路中断。
  - 被称为 FLD 的快速链路中断功能，可在启用链路丢失指示之前将观察窗口时间缩短至 10  $\mu\text{s}$ ，请参阅数据表中的第 8.6 节“快速链路脉冲计时”以及 9.3.14.2。
- 无论接收到的符号如何，只要这些符号有效，PHY 都应保持链路状态。
  - 快速链路中断功能 FLD，请参阅 [快速链路中断功能](#)。
- 用于 100BaseFX 的以太网 PHY 应完全具备远端故障 (FEF)（生成和检测）功能。
  - 仅针对光纤连接，DP83826 支持 100baseTX。
- MDC 不应包含上拉、下拉电阻器，因为某些 ESC 会将此信号用作配置输入信号。
  - MDC 具有内部下拉电阻器 (10k  $\Omega$ )，在定义上拉电阻时必须考虑到这一点，请参阅“8.5 电气特性”和“7 引脚配置和功能（BASIC 模式）”。
- 理想情况是将自动协商通告限制为 100Mbit/s（全双工）（通过硬件使用 strap 配置选项）。
  - 可通过 strap 配置来设置通告，请参阅数据表中的第 9.4.1 节。
- 功耗应尽可能低。
  - 在 3.3V Vdda 和 Vddio 时，最坏情况下与 MII 连接的 100Base TX 的功耗总计为 67mA，请参阅第 8.5 节“功耗（工作模式最坏情况，……）”。

- I/O 电压：当前的 ASIC 和 FPGA ESC 应支持 3.3V 电压，对于最新的 FPGA ESC，还建议支持 2.5V、1.8V I/O。
  - DP83826 支持 3.3V 和 1.8V I/O 电压，请参阅数据表中的第 9.1 节。
- 根据 I/O 电压，采用单电源。
  - 支持 3.3V 单电源，请参阅数据表中的第 9.1 节。
- PHY 应使用 25MHz 的时钟源（石英振荡器或 ESC 输出）。
  - DP83826 支持晶体和振荡器输入，有关详细信息，请参阅第 10.2.2.1 节“时钟要求”。
- 应支持工业温度范围。
  - DP83826 支持 -40°C 至 105°C 的工业温度范围，请参阅数据表中的第 8.3 节。

### 3 设置 PHY 的不同方法

为了将 PHY 设置为正确的模式以使其能够在 EtherCAT® 环境中工作，必须使用串行管理接口或搭接配置来进行一些设置。此设置就像将 PHY 编程为以特定模式进行设置一样。接下来的两节说明了如何设置 PHY。



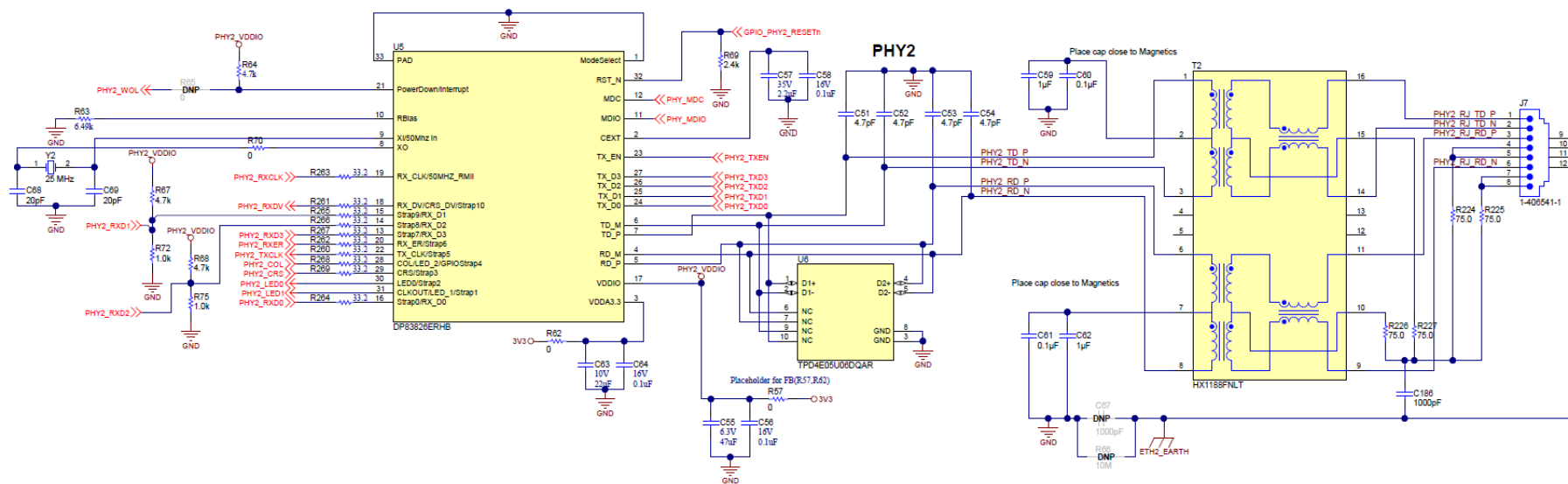


图 3-2. SMI 地址为 0x07 的 PHY1

在以太网 PHY 的建议部分中更新了基线漂移测试要点

焊接自举电阻器：R67 和 R68（这会将地址更改为 0x7），并禁用自动协商功能以确保在正确初始化 EtherCAT® 协议栈之前不会进行通信。

### DP83826 寄存器设置

在设置 DP83826 PHY 以用于 EtherCAT® 时，以下寄存器的写入值如下。

#### LED 配置

##### LED 0

向 PHY 寄存器 0x19 写入值 0x8020 (启用自动 MDIX 并启用 LED0 配置)  
向 PHY 寄存器 0x18 写入值 0x0080 (高电平有效极性)

##### LED 1

向 PHY 寄存器 0x460 写入值 0x0005 (100Mbit 速度)  
向 PHY 寄存器 0x469 写入值 0x0004 (高电平有效极性)  
向 PHY 寄存器 0x304 写入值 0x0008 (将引脚 31 功能设置为 LED1)

##### 自动协商启用配置

向 PHY 寄存器 0x04 写入值 0x01E1 (通告 PHY 支持的模式)  
向 PHY 寄存器 0x09 写入值 0x0020 (启用强大的自动 MDIX)  
向 PHY 寄存器 0x00 写入值 0x3300 (启用自动协商并重新启动过程)

##### 奇半字节检测禁用配置

向 PHY 寄存器 0x0A 写入值 0x0001 (禁用奇半字节检测)

##### 启用快速链路中断

向 PHY 寄存器 0x0B 写入值 0x0008 (使用正确的 FLD 功能 RX 错误计数启用 FLD)

利用前面的写入功能，现在可从两个 PHY 中读出以下寄存器设置。

表 3-1. 有效 EtherCAT® 配置中的 DP83826 寄存器转储

MDIO PHY 地址 0x01	MDIO PHY 地址 0x07
DP83826 寄存器转储 [地址: 数据]	DP83826 寄存器转储 [地址: 数据]
寄存器 0x0000 : 0x3100	寄存器 0x0000 : 0x3100
寄存器 0x0000 : 0x3100	寄存器 0x0000 : 0x3100
寄存器 0x0001 : 0x786d	寄存器 0x0001 : 0x7849
寄存器 0x0001 : 0x786d	寄存器 0x0001 : 0x7849
寄存器 0x0002 : 0x2000	寄存器 0x0002 : 0x2000
寄存器 0x0002 : 0x2000	寄存器 0x0002 : 0x2000
寄存器 0x0003 : 0xa110	寄存器 0x0003 : 0xa110
寄存器 0x0003 : 0xa110	寄存器 0x0003 : 0xa110
寄存器 0x0004 : 0x01e1	寄存器 0x0004 : 0x01e1
寄存器 0x0004 : 0x01e1	寄存器 0x0004 : 0x01e1
寄存器 0x0005 : 0xcde1	寄存器 0x0005 : 0x0000
寄存器 0x0005 : 0xcde1	寄存器 0x0005 : 0x0000
寄存器 0x0006 : 0x000f	寄存器 0x0006 : 0x0004
寄存器 0x0006 : 0x000d	寄存器 0x0006 : 0x0004
寄存器 0x0007 : 0x2001	寄存器 0x0007 : 0x2001
寄存器 0x0007 : 0x2001	寄存器 0x0007 : 0x2001
寄存器 0x0008 : 0x0000	寄存器 0x0008 : 0x0000
寄存器 0x0008 : 0x0000	寄存器 0x0008 : 0x0000
寄存器 0x0009 : 0x0024	寄存器 0x0009 : 0x0024
寄存器 0x0009 : 0x0024	寄存器 0x0009 : 0x0024
寄存器 0x000a : 0x0100	寄存器 0x000a : 0x0100
寄存器 0x000a : 0x0100	寄存器 0x000a : 0x0100
寄存器 0x000b : 0x0000	寄存器 0x000b : 0x0000
寄存器 0x000b : 0x0000	寄存器 0x000b : 0x0000

**表 3-1. 有效 EtherCAT® 配置中的 DP83826 寄存器转储 (continued)**

MDIO PHY 地址 0x01	MDIO PHY 地址 0x07
寄存器 0x000c : 0x0000	寄存器 0x000c : 0x0000
寄存器 0x000c : 0x0000	寄存器 0x000c : 0x0000
寄存器 0x000d : 0x401f	寄存器 0x000d : 0x401f
寄存器 0x000d : 0x401f	寄存器 0x000d : 0x401f
寄存器 0x000e : 0x0008	寄存器 0x000e : 0x0008
寄存器 0x000e : 0x0008	寄存器 0x000e : 0x0008
寄存器 0x000f : 0x0000	寄存器 0x000f : 0x0000
寄存器 0x000f : 0x0000	寄存器 0x000f : 0x0000
扩展寄存器	扩展寄存器
扩展寄存器 0x0010 : 0x4215	扩展寄存器 0x0010 : 0x0002
扩展寄存器 0x0010 : 0x4615	扩展寄存器 0x0010 : 0x0002
扩展寄存器 0x0011 : 0x010b	扩展寄存器 0x0011 : 0x010b
扩展寄存器 0x0011 : 0x010b	扩展寄存器 0x0011 : 0x010b
扩展寄存器 0x0012 : 0x6400	扩展寄存器 0x0012 : 0x0000
扩展寄存器 0x0012 : 0x0000	扩展寄存器 0x0012 : 0x0000
扩展寄存器 0x0013 : 0x2800	扩展寄存器 0x0013 : 0x0800
扩展寄存器 0x0013 : 0x0000	扩展寄存器 0x0013 : 0x0000
扩展寄存器 0x0014 : 0x0000	扩展寄存器 0x0014 : 0x0000
扩展寄存器 0x0014 : 0x0000	扩展寄存器 0x0014 : 0x0000
扩展寄存器 0x0015 : 0x0000	扩展寄存器 0x0015 : 0x0000
扩展寄存器 0x0015 : 0x0000	扩展寄存器 0x0015 : 0x0000
扩展寄存器 0x0016 : 0x0100	扩展寄存器 0x0016 : 0x0100
扩展寄存器 0x0016 : 0x0100	扩展寄存器 0x0016 : 0x0100
扩展寄存器 0x0017 : 0x0049	扩展寄存器 0x0017 : 0x0041
扩展寄存器 0x0017 : 0x0049	扩展寄存器 0x0017 : 0x0041
扩展寄存器 0x0018 : 0x0480	扩展寄存器 0x0018 : 0x0480
扩展寄存器 0x0018 : 0x0480	扩展寄存器 0x0018 : 0x0480
扩展寄存器 0x0019 : 0x8c21	扩展寄存器 0x0019 : 0x8027
扩展寄存器 0x0019 : 0x8c21	扩展寄存器 0x0019 : 0x8027
扩展寄存器 0x001a : 0x0000	扩展寄存器 0x001a : 0x0000
扩展寄存器 0x001a : 0x0000	扩展寄存器 0x001a : 0x0000
扩展寄存器 0x001b : 0x007d	扩展寄存器 0x001b : 0x007d
扩展寄存器 0x001b : 0x007d	扩展寄存器 0x001b : 0x007d
扩展寄存器 0x001c : 0x05ee	扩展寄存器 0x001c : 0x05ee
扩展寄存器 0x001c : 0x05ee	扩展寄存器 0x001c : 0x05ee
扩展寄存器 0x001d : 0x0000	扩展寄存器 0x001d : 0x0000
扩展寄存器 0x001d : 0x0000	扩展寄存器 0x001d : 0x0000
扩展寄存器 0x001e : 0x0102	扩展寄存器 0x001e : 0x0102
扩展寄存器 0x001e : 0x0102	扩展寄存器 0x001e : 0x0102
扩展寄存器 0x001f : 0x0000	扩展寄存器 0x001f : 0x0000
扩展寄存器 0x001f : 0x0000	扩展寄存器 0x001f : 0x0000
寄存器转储模式已完成。	寄存器转储模式已完成。
扩展寄存器 [地址: 数据] 0x0025:0x0041	扩展寄存器 [地址: 数据] 0x0025:0x0041
扩展寄存器 [地址: 数据] 0x0304:0x0008	扩展寄存器 [地址: 数据] 0x0304:0x0008



表 3-1. 有效 EtherCAT® 配置中的 DP83826 寄存器转储 (continued)

MDIO PHY 地址 0x01	MDIO PHY 地址 0x07
扩展寄存器 [地址: 数据] 0x0460:0x0005	扩展寄存器 [地址: 数据] 0x0460:0x0005
扩展寄存器 [地址: 数据] 0x0469:0x0004	扩展寄存器 [地址: 数据] 0x0469:0x0004

### 3.2 使用 Strap 配置为 EtherCAT® 设置 DP83826 PHY

DP83826 确定性、低延迟、低功耗、10/100Mbps、工业以太网 PHY 数据表中描述硬件自动加载 (bootstrap) 配置的部分描述了如何在不使用串行管理接口 (SMI) 的情况下配置器件。数据表的这一部分提供了两个配置选项：增强型模式和基础型模式。

将 PHY 设置为在 EtherCAT® 系统中工作时，需要注意 PHY 具备一个 LED，该 LED 设置为显示 100Mbit 全双工，并且信号极性为低电平有效或可针对某些 ESC 进行配置。

如果不使用 SMI 对 PHY 进行编程，则必须在硬件中设置 DP83826 为支持增强型功能，从而启用 EtherCAT 功能。

要定义 LED 极性，可使用以下电路进行高极性或低极性配置。PHY 有一个内部电路，可测量所需的极性并根据输入信号自动配置。图 3-3 显示了该内部电路。

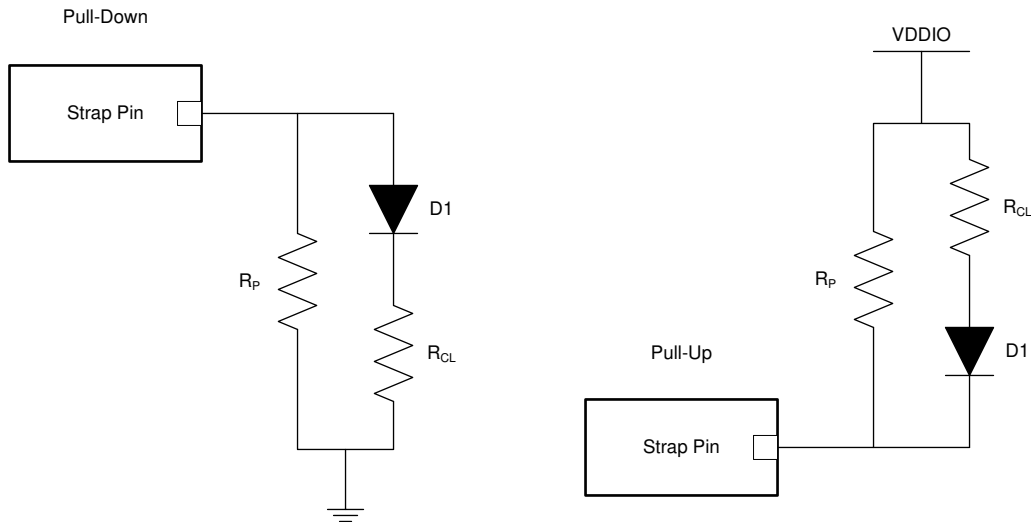


图 3-3. Strap 配置连接示例

在某些情况下，在设置 strap 配置之前，该自动 LED 功能已被禁用。有关更多详细信息，请参阅数据表的硬件自动加载 (bootstrap) 配置部分。

将 DP83826 器件设置为在没有 SMI 的 EtherCAT 系统中工作时，请使用表 3-2 中提供的配置。

表 3-2. 用于 EtherCAT® 的 DP83826 引脚 Strap 配置

Strap 配置编号   引脚	增强型功能	默认值	Strap 配置设置
Strap 配置 0   引脚 16	禁用自动协商功能。 启用强制模式 (100M)	0 (启用)	0 (启用)
Strap 配置 1   引脚 31	禁用奇半字节检测功能。	1 (启用)	0 (禁用) 如果 Strap 配置 7 = 1，则只会为 FLD 启用 RX_Error 和信号能量检测功能。
Strap 配置 2   引脚 30	PHY_ADD0	0 (下拉)	使用上拉定义地址。
Strap 配置 3   引脚 29	PHY_ADD1	0 (下拉)	使用上拉定义地址。
Strap 配置 4   引脚 28	PHY_ADD2	0 (下拉)	使用上拉定义地址。

表 3-2. 用于 EtherCAT® 的 DP83826 引脚 Strap 配置 (continued)

Strap 配置编号   引脚	增强型功能	默认值	Strap 配置设置
Strap 配置 5   引脚 22	RMII 模式	0 (主模式)	0 (主模式) 由于选择了 MII 模式，因此不需要。
Strap 配置 6   引脚 20	引脚 31 上的功能	0 (CLKOUT 25MHz)	1 (LED1)
Strap 配置 7   引脚 13	启用快速链路丢弃功能 将启用除 MLT3_Error 外的 所有可用机制。	0 (禁用)	1 (启用) 如果 Strap 配置 1 = 0，则只会为 FLD 启用 RX_Error 和信号 能量检测功能。
Strap 配置 8   引脚 14	MII MAC 模式 ALT。功能：当 Strap 配置 1 = 0 且 Strap 配置 7 = 1 时，启用信号能 量检测功能。	0 (MII 模式)	1 (禁用信号能量检测功能)
Strap 配置 9   引脚 15	自动 MDIX	0 (启用)	0 (启用)
Strap 配置 10   引脚 18	仅在禁用自动 MDIX 功能时适 用。 增强型功能	0 (MDIX)	0 (MDIX) 由于启用了自动 MDIX 功能，因 此不需要。
引脚 1		1 (上拉)	NC (启用增强型模式)

该表中的信息表明必须以特殊方式启用快速链路断开功能。仅启用快速链路断开功能，该功能使用 RX 错误计数进行检测。

## 4 参考文献

- 德州仪器 (TI)，《DP83826 低功耗 10/100 以太网 PHY 数据表》
- 德州仪器 (TI)，《KSZ8081 至 DP83826E 系统更换应用报告》
- Beckhoff，《应用手册 - PHY 选择指南》
- Beckhoff，第 I 部分 - 技术：EtherCAT® 协议、物理层、EtherCAT® 处理单元、FMMU、SyncManager、SII EEPROM、分布式时钟数据表

## 5 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (March 2021) to Revision B (March 2022)	Page
• 基于新数据添加了 节 3.2 .....	9

Changes from Revision * (June 2020) to Revision A (March 2021)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式。 .....	1
• 全局更改了提及 EtherCAT 的旧术语实例.....	1
• 在以太网 PHY 的建议部分中更新了基线漂移测试要点.....	7

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司