

由于全球在努力开发更高效的电动汽车并减少温室气体排放，因此当今的汽车设计正在朝着 48V 电气化趋势发展。带式起动发电机 (BSG) 和电动发电机等 48V 传动系统组件可能需要非常高的功率输出，有些甚至需要高达 30kW 或更高的功率。DRV3255-Q1 专为满足此类需求而设计，因此非常适合这些应用。这些大功率半桥设计面临的一项严峻挑战是，如何通过优化来避免外部 MOSFET 的热损失导致不必要的 PCB 发热。一种优化方法是降低 MOSFET 处于导通状态时的漏源极电阻（通常称为 $R_{DS(on)}$ ）。本文讨论了使用 DRV3255-Q1 进行大功率电桥设计时的原理图和布局优化最佳做法。这一概念也适用于具有高拉电流和灌电流能力的其他驱动器。

原理

$R_{DS(on)}$ 越低，半桥电路的电流传导能力越高，因此功耗有所减少，不易发热。设计人员通常并联使用多个 FET，因为并联的 FET 可以有效降低 $R_{DS(on)}$ （仍然可以由一个栅极输出驱动）。从理论上讲，上述多个并联的 FET 可以视为一个组件，如图 1 所示。

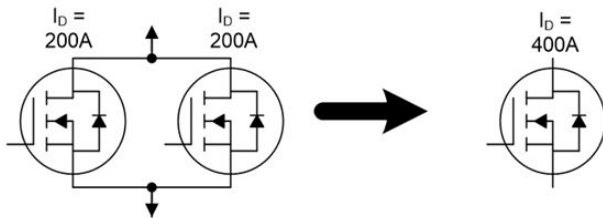


图 1. 并联的 MOSFET 建模为单个 FET

实际上，不会有两个 MOSFET 完全相同。这意味着，由于 $R_{DS(on)}$ 的差异，一个 MOSFET 最终可能比另一个 MOSFET 更快地导通以及承载更多电流。尽可能减小这种差异对于系统运行至关重要。当多个 MOSFET 开启并正常导通时，承载最大电流的 MOSFET 发热严重，与其他 MOSFET 相比将提高 $R_{DS(on)}$ 。这样会形成一个负反馈环路，该环路最终将平衡 MOSFET 之间的功率耗散。但是，当 MOSFET 通过体二极管反向导通时（由于电机以发电机模式或异步 PWM 模式在外部旋转），情况恰恰相反。体二极管的正向电压随温度降低，这可能使 MOSFET 随后吸收更多的电流。这种正反馈环路会导致热失控并损坏 PCB 或 MOSFET。因此，在选择 MOSFET 时，请务必注意体二极管的特性和预期的反向电流。

原理图注意事项

第一个 MOSFET 开启时，它会在开始导通时在源极节点引起快速电压摆幅。该电压可能通过另一个 MOSFET 的寄生栅漏极电容进行耦合，并在共享栅极连接时引起电压尖峰。因此，当 MOSFET 快速导通和关断时，可能在栅极节点上引起振荡，并最终损坏栅极驱动器或 MOSFET。为了抑制这种耦合，每个 MOSFET 应该在栅极与栅极驱动器的共享连接处之间放置一个单独的电阻器。这样可以防止电压脉冲耦合回输入端。

图 2 显示了可能不必要的耦合路径。图 3 显示了改进的单个电阻器原理图。

请注意，由于现在为每个 MOSFET 并联了限流电阻器，因此必须增大单个电阻以保持相同的等效电阻。例如，如果在单个栅极上使用单个 10Ω 电阻器，则双 MOSFET 配置中的每个栅极都需要 20Ω 电阻器，因此等效电阻仍为 $20 \parallel 20 = 10$ 。

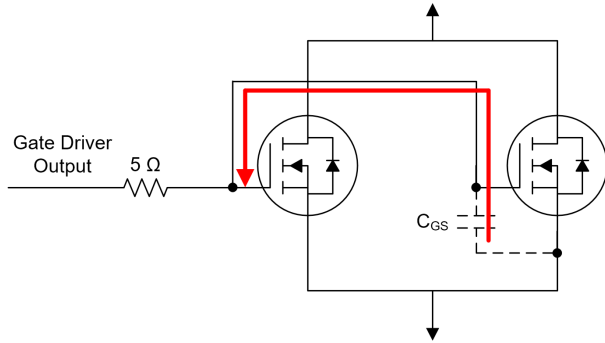


图 2. 单栅极电阻器

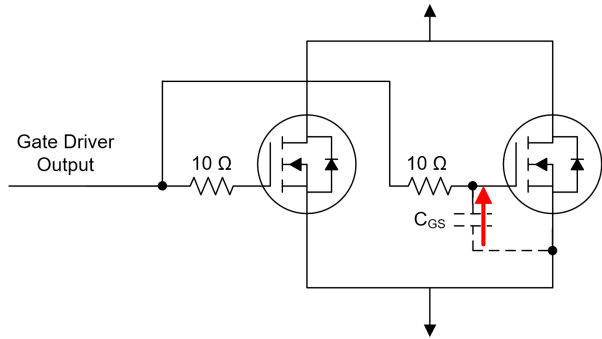


图 3. 每个栅极一个电阻器

栅极布局注意事项

遵循以下指导原则有助于发挥 MOSFET 栅极的出色性能：

- 为了尽可能同时开关 MOSFET 并更大限度降低功率损耗，请尝试将 MOSFET 彼此靠近放置。
- 保持栅极走线统一，直到靠近 MOSFET。这一做法将更大限度降低外部信号耦合对 MOSFET 产生不同影响的可能性
- 尽管通常不需要精确的长度匹配，但应使各个栅极走线的长度保持合理接近。
- 各个栅极电阻器的放置位置并不重要，但建议在可能的情况下将它们靠近 MOSFET 放置，以便限制信号在 MOSFET 栅极内外耦合的可能性。

图 4 显示了一个错误的栅极布局示例，而图 5 显示了一个推荐的栅极布局示例：

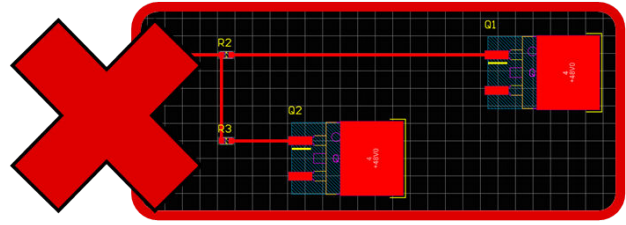


图 4. 错误的栅极布局示例

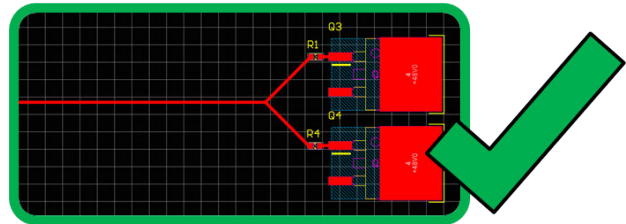


图 5. 推荐的栅极布局示例

漏极和源极布局注意事项

遵循以下指导原则有助于发挥 MOSFET 漏极和源极连接的出色性能：

- 为了尽可能同时开关 MOSFET 并更大限度降低功率损耗，请尝试使 MOSFET 漏极和源极连接尽可能相似。
- 确保两个 MOSFET 的源极和漏极均连接牢固（强烈建议使用多边形铺铜而不是走线），以便使电流相对均匀。如果流过其中一个 MOSFET 的电流受到源极或漏极连接的限制，则会导致另一个 MOSFET 吸收不成比例的电流，从而可能引起发热问题。
- 不建议通过焊盘散热，因为这种做法会降低载流能力并增加热阻，进而会降低 MOSFET 散热到 PCB 的能力。

图 6 显示了一个错误的漏极和源极布局示例，而图 7 显示了一个推荐的漏极和源极布局示例：

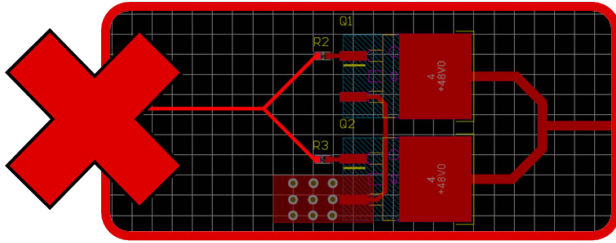


图 6. 错误的漏极和源极布局示例

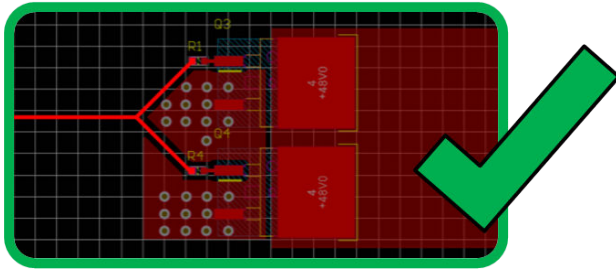


图 7. 推荐的漏极和源极布局示例

结语

本应用简报讨论了在大功率应用中使用两个并联 MOSFET 的情况，本简报中的概念方法也适用于使用三个、四个或更多个并联 MOSFET 的电路板。

高效散热的 PCB 会向电机提供更多的系统功率，而不是因 MOSFET $R_{DS(on)}$ 低效产热而浪费能源。运用本文以及《电机驱动器电路板布局布线的最佳实践》应用报告中分享的技术，可以确保您的下一个设计在保持效率的同时增加可靠性并减少系统功率损耗。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司