

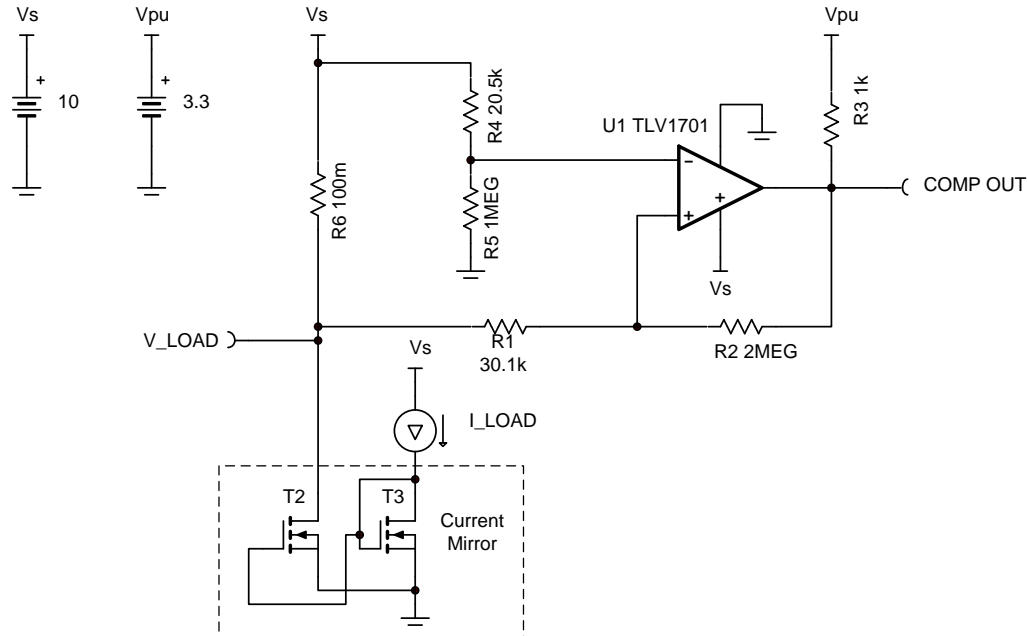
## 采用比较器的高侧电流检测电路

### 设计目标

负载电流 ( $I_L$ )		系统电源 ( $V_S$ )	比较器输出状态	
过流 ( $I_{OC}$ )	恢复电流 ( $I_{RC}$ )	典型值	过流	正常运行
1A	0.5A	10V	$V_{OL} < 0.4V$	$V_{OH} = V_{PU} = 3.3V$

### 设计说明

该高侧电流检测解决方案使用一个具有轨至轨输入共模范围的比较器，如果负载电流上升至超过 1A，则在比较器输出端 (COMP OUT) 产生过流警报 (OC-Alert) 信号。该实现中的 OC-Alert 信号低电平有效。因此，当超过 1A 阈值后，比较器输出变为低电平。实现了迟滞，使得当负载电流减小至 0.5A (减少 50%) 时，OC-Alert 将返回到逻辑高电平状态。该电路使用漏极开路输出比较器，从而对输出高逻辑电平进行电平转换，以控制数字逻辑输入引脚。对于需要驱动 MOSFET 开关栅极的应用，最好使用具有推挽输出的比较器。



### 设计说明

1. 选择具有轨至轨输入共模范围的比较器，以实现高侧电流检测。
2. 选择具有漏极开路输出级的比较器，以进行电平转换。
3. 选择具有低输入偏移电压的比较器，以优化精度。
4. 计算分流电阻器 ( $R_6$ ) 的值，使分流电压 ( $V_{SHUNT}$ ) 至少比较器偏移电压 ( $V_{IO}$ ) 大十倍。

### 设计步骤

1. 选择  $R_6$  的值, 使  $V_{SHUNT}$  至少比较器输入偏移电压 ( $V_{IO}$ ) 大 10 倍。请注意, 如果使  $R_6$  非常大, 则会提高 OC 检测精度, 但会降低电源余量。

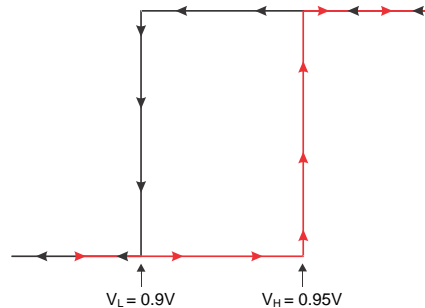
$$V_{SHUNT} = (I_{OC} \times R_6) \geq 10 \times V_{IO} = 55mV$$

$$\text{set } R_6 = 100m\Omega \text{ for } I_{OC} = 1A \text{ \& } V_{IO} = 5.5mV$$

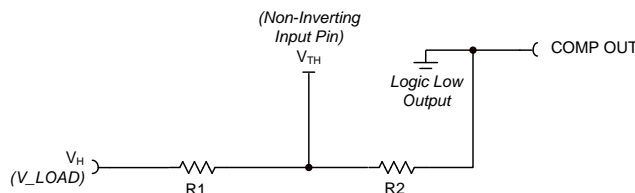
2. 确定当比较器输出从高电平转换为低电平 ( $V_L$ ) 和从低电平转换为高电平 ( $V_H$ ) 时所需的开关阈值。  $V_L$  表示负载电流超过 OC 水平的阈值, 而  $V_H$  表示负载电流恢复至的正常工作水平的阈值。

$$V_L = V_S - (I_{OC} \times R_6) = 10 - (1 \times 0.1) = 0.9V$$

$$V_H = V_S - (I_{RC} \times R_6) = 10 - (0.5 \times 0.1) = 0.95V$$

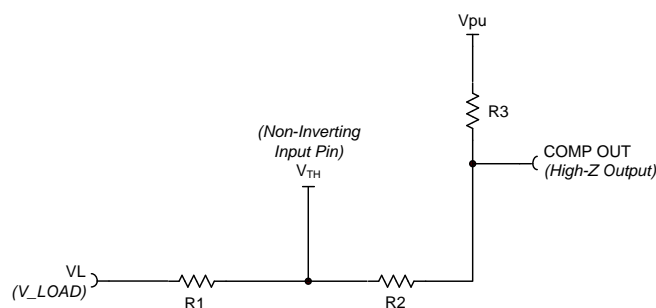


3. 在将比较器的同相输入引脚标记为  $V_{TH}$  且比较器输出处于逻辑低电平状态 (接地) 的情况下, 推导出  $V_{TH}$  的计算公式, 其中  $V_H$  表示当比较器输出从低电平转换为高电平时的负载电压 ( $V_{LOAD}$ )。请注意, 用于推导出该公式的简化图显示比较器输出为接地 (逻辑低电平)。



$$V_{TH} = V_H \times \left( \frac{R_2}{R_1 + R_2} \right)$$

4. 在将比较器的同相输入引脚标记为  $V_{TH}$  且比较器输出处于高阻抗状态的情况下, 推导出  $V_{TH}$  的计算公式, 其中  $V_L$  表示当比较器输出从高电平转换为低电平时的负载电压 ( $V_{LOAD}$ )。建议应用“叠加”理论来求解  $V_{TH}$ 。



$$V_{TH} = V_L \times \left( \frac{R_2 + R_3}{R_1 + R_2 + R_3} \right) + V_{PU} \times \left( \frac{R_1}{R_1 + R_2 + R_3} \right)$$

5. 通过将两个方程设置为彼此相等来消除变量  $V_{TH}$  并求解  $R_1$ 。结果为以下二次方程。对  $R_2$  的求解是不太理想的, 因为小电阻器值的标准值比较大的电阻器值更多。

$$0 = (V_{PU}) \times R_1^2 + (V_{PU} \times R_2 + V_L \times (R_3 + R_2) - V_H \times R_2) \times R_1 + (V_L - V_H) \times (R_2^2 + R_2 \times R_3)$$

6. 在对  $V_{PU}$ 、 $R_2$ 、 $V_L$ 、 $V_H$  和  $R_3$  代入数值之后, 计算  $R_1$ 。对于该设计, 设置  $V_{PU}=3.3$ 、 $R_2=2M$ 、 $V_L=9.9$ 、 $V_H=9.95$  以及  $R_3=1k$ 。请注意,  $R_3$  远小于  $R_2$  ( $R_3 \ll R_2$ )。增大  $R_3$  会导致比较器逻辑高输出电平增大至超过  $V_{PU}$ , 应避免出现这种情况。例如, 将  $R_3$  增大到值 100k 可能会导致逻辑高电平输出为 3.6V。

$$0 = (3.3) \times R_1^2 + (6.591\text{M}) \times R_1 - (200.1\text{G})$$

the positive root for  $R_1 = 29.9\text{k}\Omega$

using standard 1% resistor values,  $R_1 = 30.1\text{k}\Omega$

7. 使用设计步骤 3 中导出的公式计算  $V_{\text{TH}}$ : 使用  $R_1$  的计算值。请注意,  $V_{\text{TH}}$  小于  $V_{\text{L}}$ , 因为  $V_{\text{PU}}$  小于  $V_{\text{L}}$ 。

$$V_{\text{TH}} = V_{\text{H}} \times \left( \frac{R_2}{R_1 + R_2} \right) = 9.802\text{V}$$

8. 在反相端子标记为  $V_{\text{TH}}$  的情况下, 导出根据  $R_4$ 、 $R_5$  和  $V_{\text{S}}$  计算  $V_{\text{TH}}$  的公式。

$$V_{\text{TH}} = V_{\text{S}} \times \left( \frac{R_5}{R_4 + R_5} \right)$$

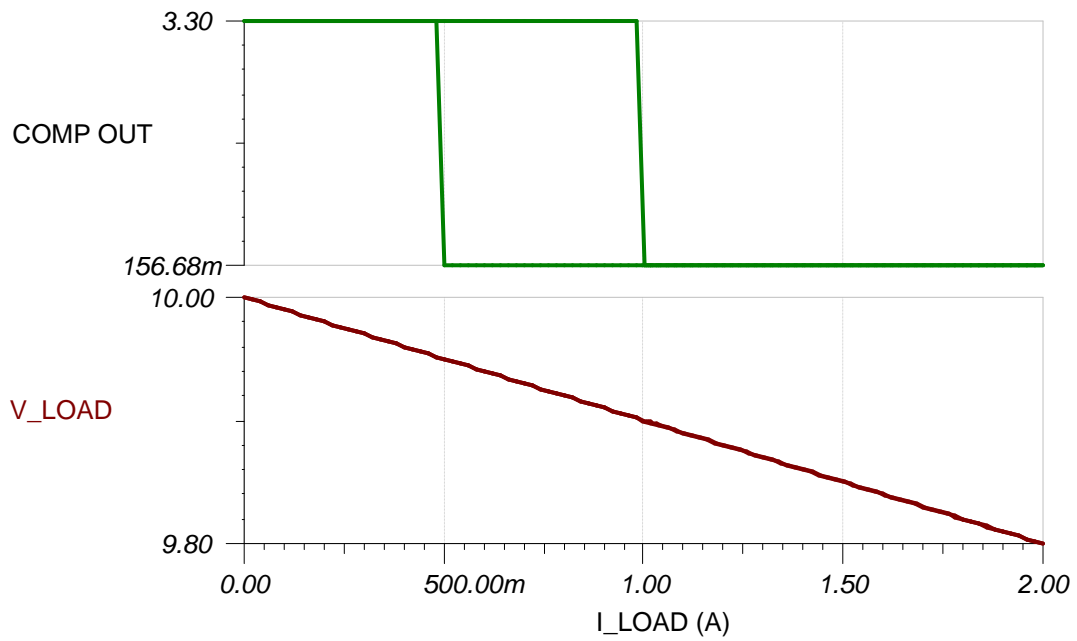
9. 在代入数值, 使  $R_5=1\text{M}$ 、 $V_{\text{S}}=10$ , 并代入  $V_{\text{TH}}$  的计算值之后, 计算  $R_4$ 。

$$R_4 = \left( \frac{R_5 \times (V_{\text{S}} - V_{\text{TH}})}{V_{\text{TH}}} \right) = 20.15\text{k}\Omega$$

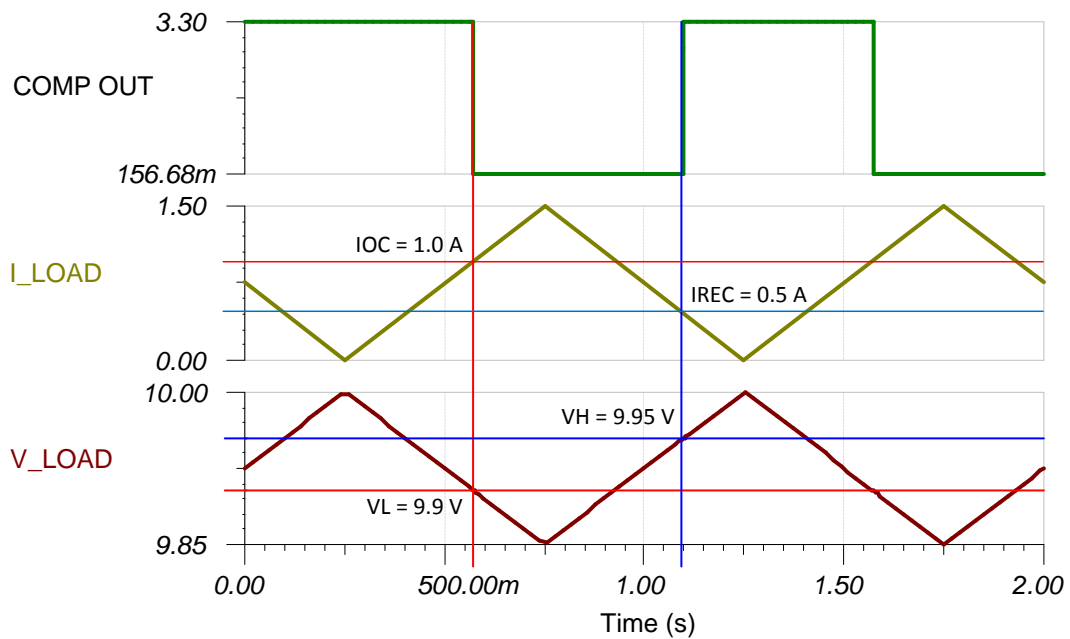
using standard 1% resistor values,  $R_4 = 20.5\text{k}\Omega$

设计仿真

直流仿真结果



瞬态仿真结果



### 设计参考资料

请参阅《模拟工程师电路说明书》，了解有关 TI 综合电路库的信息。

请参阅电路 SPICE 仿真文件 SLOM456 <http://www.ti.com.cn/lit/zip/slom456>。

### 设计采用的比较器

TLV170x-Q1、TLV170x	
$V_s$	2.2V 至 36V
$V_{inCM}$	轨至轨
$V_{OUT}$	漏极开路，轨至轨
$V_{OS}$	500 $\mu$ V
$I_q$	55 $\mu$ A/通道
$t_{PD(HL)}$	460ns
通道数	1、2、4
<a href="http://www.ti.com.cn/product/cn/tlv1701-q1">www.ti.com.cn/product/cn/tlv1701-q1</a>	

### 设计替代比较器

	TLV7021	TLV370x-Q1、TLV340x
$V_s$	1.6V 至 5.5V	2.7V 至 16V
$V_{inCM}$	轨至轨	轨至轨
$V_{OUT}$	漏极开路，轨至轨	推挽，轨至轨
$V_{OS}$	500 $\mu$ V	250 $\mu$ V
$I_q$	5 $\mu$ A	560 $\mu$ A/通道
$t_{PD(HL)}$	260ns	36 $\mu$ s
通道数	1	1、2、4
	<a href="http://www.ti.com.cn/product/cn/tlv7021">www.ti.com.cn/product/cn/tlv7021</a>	<a href="http://www.ti.com.cn/product/cn/tlv3701-q1">www.ti.com.cn/product/cn/tlv3701-q1</a>

## 重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122  
Copyright © 2019 德州仪器半导体技术（上海）有限公司

## 重要声明和免责声明

TI 均以“原样”提供技术性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn上或随附TI产品提供的其他可适用条款的约束。TI提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122  
Copyright © 2019 德州仪器半导体技术（上海）有限公司