

从 MSP430F2xx 和 MSP430G2xx 系列向 MSP430FR4xx 和 MSP430FR2xx 系列迁移

Lixin Chen, Darren Lu 和 Xiaodong Li

MSP430 应用

摘要

本应用报告将帮助您轻松地基于 MSP430F2xx 的闪存的 MCU 向 MSP430FR4xx/FR2xx 系列基于 FRAM 的 MCU 迁移。文中探讨了编程、系统、硬件、核心架构和外设考虑事项。本文旨在强调两大系列产品之间的主要区别。如需更多关于使用 MSP430FR4xx 和 MSP430FR2xx 器件的详细信息，请参考 [MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)。尽管 MSP430F2xx 和 MSP430G2xx 系列被用作比较的基础，但类似的考虑事项也适用于从 MSP430F1xx 和 MSP430F4xx 系列进行的迁移。如需了解 MSP430FR57xx 迁移指南，请参考从 [MSP430F2xx 系列向 MSP430FR57xx 系列迁移](#)。

目录

1	前言	2
2	MSP430FR4xx和MSP430FR2xx器件的对比.....	3
3	非易失性内存的系统内编程.....	4
	3.1 铁电型RAM (FRAM)概述.....	4
	3.2 FRAM单元.....	5
	3.3 通过内存写保护位来保护FRAM.....	5
	3.4 FRAM内存等待状态.....	6
	3.5 引导加载程序 (Bootloader (BSL))	6
	3.6 JTAG与安全性.....	6
	3.7 生产编程.....	7
4	硬件迁移考虑事项.....	7
5	器件校准信息.....	8
6	重要器件规格.....	8
7	核心架构考虑事项.....	9
	7.1 电源管理模块(PMM).....	9
	7.2 时钟系统.....	10
	7.3 操作模式、唤醒时间和重置.....	13
	7.4 中断向量.....	14
	7.5 FRAM和FRAM控制器.....	15
8	外设考虑事项.....	16
	8.1 看门狗计时器.....	16
	8.2 端口.....	16
	8.3 模数转换器.....	18
	8.4 通信模块.....	19
	8.5 计时器和IR调制逻辑.....	21
	8.6 备用内存.....	21
	8.7 硬件乘法器(MPY32).....	21
	8.8 RTC计数器.....	22
	8.9 中断比较控制器(ICC).....	22
	8.10 LCD.....	22

8.11	运算放大器.....	23
8.12	比较器.....	23
9	ROM库.....	24
10	结论.....	24
11	参考文献.....	24

图片列表

图 1.	PMM框图.....	9
图 2.	VREF发生器模块框图.....	10

表格列表

表 1.	特性比较.....	3
表 2.	内存映射的比较.....	4
表 3.	FRAM保护特性.....	5
表 4.	FR4xx器件密码、BSL标识和JTAG/SBW标识.....	7
表 5.	器件规格.....	8
表 6.	FR4xx和F2xx时钟系统的比较.....	12
表 7.	操作模式和唤醒时间的比较.....	13
表 8.	MSP430 MCU上闪存与FRAM的比较.....	15
表 9.	MSP430FR413x和MSP430FR203x封装的未外合引脚.....	17
表 10.	USCI和eUSCI模块的比较.....	19
表 11.	FR4xx eUSCI引脚配置.....	20
表 12.	LCD_E和LCD_C的比较.....	22

商标

MSP430、CapTIvate 和 E2E 是德州仪器的商标。
所有其它商标是其各自所有者的财产。

1 前言

本应用报告旨在重点介绍 MSP430F2xx/MSP430G2xx 系列与 MSP430FR4xx/MSP430FR2xx 系列之间的主要区别，确保更顺利地完成迁移。本报告分为以下几个部分：

- 处理非易失性内存时的不同之处
- 系统级考虑事项，如电源管理和硬件
- 外设修改

就指令集而言，MSP430FR4xx 系列完全向后兼容所有其它 MSP430™系列产品。因此，任何代码迁移仅受寄存器或外设功能变化的影响，在指令周期上有稍许不同，而指令集保持不变。如需了解任何具体信息，请参考器件特定的数据表和勘误表。

注： 在本应用报告中，术语 *F2xx* 是指 *MSP430F2xx* 和 *MSP430G2xx* 系列，术语 *FR4xx* 是指 *MSP430FR4xx* 和 *MSP430FR2xx* 系列。

2 MSP430FR4xx 和 MSP430FR2xx 器件的对比

表 1 总结了 MSP430FR4xx 和 MSP430FR2xx 系列的 MCU 的主要差别。

表 1. 特性比较

特性或模块	FR413x, FR203x	FR2433, FR263x, FR253x	FR231x	FR21xx, FR2000	FR235x, FR215x
CPU	16-MHz MSP430	16-MHz MSP430	16-MHz MSP430	16-MHz MSP430	24-MHz MSP430
程序 FRAM	15.5KB 或 8KB	15.5KB 或 8KB	3.75KB 或 2KB	3.75KB、2KB、1KB 或 0.5KB	32KB 或 16KB
信息 FRAM	512 字节	512 字节	N/A	N/A	512 字节
SRAM	2KB 或 1KB	4KB、2KB 或 1KB	1KB	1KB 或 0.5KB	4KB 或 2KB
最多支持的 GPIO 数	60	19	16	12	44
中断引脚	16 (P1 和 P2)	16 (P1 和 P2)	12 (P1 的 8 个引脚 和 P2 的 4 个引脚)	8 (P1 和 P2 各 4 个引 脚)	32 (P1、P2、P3 和 P4)
USCI	1 eUSCI_A, 1 eUSCI_B	2 eUSCI_A, 1 eUSCI_B	1 eUSCI_A, 1 eUSCI_B	1 eUSCI_A	2 eUSCI_A, 2 eUSCI_B
ADC	ADC10 (10 通道)	ADC10 (8 通道)	ADC10 (8 通道)	ADC10 (8 通道)	ADC12 (12 通道)
比较器	N/A(1)	N/A	1	1	1 LP eCOMP, 1 HS eCOMP
模拟特性	N/A	N/A	1 SAC-L1/OA, 1 TIA	N/A	4 SAC-L3
定时器	2 Timer_A with 3CC ⁽²⁾ , RTC 计数器, WDT	2 Timer_A with 3CC, 2 Timer_A with 2CC, RTC 计数 器, WDT	2 Timer_B with 3CC, RTC 计数器, WDT	1 Timer_B with 3CC, RTC 计数器, WDT	3 Timer_B with 3CC, 1 Timer_B with 7CC, RTC 计 数器, WDT
其它特性	温度传感器、欠压 锁定复位、电容式 触控 I/O 和 FR4133 中的 LCD 驱动	温度传感器、欠压锁 定复位、MPY32 和 仅 FR2633 中具有 的 CapTIvate™ 技术	温度传感器、欠压锁 定复位、电容式触控 I/O	温度传感器、欠压锁 定复位、电容式触控 I/O	ADC 和 DAC 的共 享参考电压、 eCOMP、可选低功 率 REFO、温度传 感器、欠压锁定复 位、电容式触控 I/O
BSL	UART	I2C, UART	I2C, UART	UART	I2C, UART
VCC	1.8 V 至 3.6 V	1.8 V 至 3.6 V	1.8 V 至 3.6 V	1.8 V 至 3.6 V	1.8 V 至 3.6 V
工作功率	126 μA/MHz	126 μA/MHz	126 μA/MHz	126 μA/MHz	126 μA/MHz
工作温度	-40°C 到 85°C	-40°C 到 85°C	-40°C 到 85°C	-40°C 到 85°C	-40°C 到 85°C
封装	LQFP64, TSSOP56, TSSOP48	VQFN24	TSSOP20, TSSOP16, QFN16	TSSOP16, QFN24	LQFP48, QFN40, TSSOP38, DSBGA28

(1) N/A = 不适用

(2) CC = 捕获/比较寄存器

表 2 总结了 MSP430FR4xx 和 MSP430FR2xx 系列中典型 MCU 的内存映射。

表 2.内存映射的比较

	存取	FR2033	FR2433	FR2311	FR2111	FR2355
内存(FRAM)	R/W 可选写入保护	15KB	15KB	3.75KB	3.75KB	32 KB
主要：中断向量和特征		FFFFh 到 FF80h	FFFFh 到 FF80h	FFFFh 到 FF80h	FFFFh 到 FF80h	FFFFh 到 FF80h
主要：代码内存		FFFFh 到 C400h	FFFFh 到 C400h	FFFFh 到 F100h	FFFFh 到 F100h	FFFFh 到 8000h
信息内存(FRAM)	R/W 可选写入保护	512B 19FFh 到 1800h	512B 19FFh 到 1800h	N/A	N/A	512B 19FFh 到 1800h
RAM	R/W	2KB 27FFh 到 2000h	4KB 2FFFh 到 2000h	1KB 23FFh 到 2000h	1KB 23FFh 到 2000h	4 KB 2FFFh 到 2000h
ROM BSL	R	1KB 13FFh 到 1000h	2KB 17FFh 到 1000h 1KB FFFFh 到 FFC00h	2KB 17FFh 到 1000h 1KB FFFFh 到 FFC00h	1KB 13FFh 到 1000h	2 KB 17FFh 到 1000h
ROM 库	R	N/A	N/A	N/A	N/A	20KB FAC00h 到 FFBFFh
外围设备	R/W	4KB 0FFFh 到 0000h	4KB 0FFFh 到 0000h	4KB 0FFFh 到 0000h	4KB 0FFFh 到 0000h	4 KB 0FFFh 到 0000h

SYS 模块的寄存器视设备而不同。如需了解详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列用户指南。

3 非易失性内存的系统内编程

3.1 铁电型 RAM (FRAM)概述

与集成 Flash 的 F2xx 系列不同，FR4xx 系列器件采用的是 FRAM 非易失性内存。使用 FRAM 与使用静态 RAM (SRAM)非常相似。FRAM 是作为通用型超低功耗 MCU 的嵌入式内存而推出的，用于 TI 16 位 MSP430 产品线中的 MSP430FRxx 系列。

FRAM 的部分关键属性包括：

- FRAM 是非易失性内存，也就是说它会在掉电时保留其相关内容。
- MSP430 器件上的嵌入式 FRAM 具有高达 8 MHz 的速度存取（读或写）速度。超过 8 MHz 后，存取 FRAM 时需要加入等待状态。
- 写入 FRAM 和从 FRAM 读取不需要设置或准备，例如在写入前擦除或解锁控制寄存器（除非启用了写保护位，用于防止写入 FRAM）。
- FRAM 未分段，每一个位都可以单独擦除、写入和寻址。
- FRAM 不要求在写入前擦除。
- FRAM 写入的功耗较低，因为写入 FRAM 时不需要电荷泵。
- 在器件的完整电压范围内都可以执行 FRAM 写入。
- FRAM 写入速度最高可达 8 MBps，一般来讲，写入速度约为 2 MBps。高速写入是这项技术固有的特点，因消除了与其它非易失性内存技术中普遍存在的擦除瓶颈[6]。相比之下，包括擦除时间在内的典型 MSP430 闪存写入速度约为 14 kBps [6]。
- 与闪存相比，FRAM 的写入耐用性高得多：实际上 FRAM 的写入寿命可达 10^{15} 个周期，而闪存的写入寿命仅为 10^5 个周期。

3.2 FRAM 单元

单一 FRAM 单元可被视作由两个电极板之间铁电材料薄膜（铁电晶体）构成的偶极电容。存储一个 1 或 0（写入 FRAM）只需要通过电场在特定方向上极化晶体即可。因此，FRAM 可以非常快捷而又轻松地写入，并能够满足高耐用性需求。

从 FRAM 读取要求把电场加到类似于写入的电容器上。视晶体状态而定，它可能被重新极化，从而放出大量感应电荷。这种放电会被拿来与已知的参考相比较，以此估计晶体的状态。存储的数据位 1 或 0 是基于感应电荷而来。在读取数据的过程中，施加电场后在特定方向上极化的晶体会丢失它当前的状态。因此，每次读取必须伴随一次回写以便恢复该内存位置的状态。回写机制也受到保护，不会损耗电力，且在所有电源故障事件下都能安全完成。

如果出现电源故障，通过将 FRAM 电源轨与器件供电轨隔离开，FR4xx 电源管理系统可以保证绝对安全。FRAM 电源电路还利用内置的低压差稳压器(LDO)和一个存储足够电荷的电容器，在发生电源故障的情况下，完成当前的回写。

如需了解有关 FRAM 和 FRAM 控制器的详细信息，请参考第 7.5 节。

3.3 通过内存写保护位来保护 FRAM

由于 FRAM 非常容易重新编程，因此也容易在无意中覆写应用程序代码而发生代码执行错误，与从 RAM 执行代码发生错误时一样。

为防止对 FRAM 产生错误覆写，提供内存写保护。FR4xx 提供两个独立的写保护位：

- SYSCFG0.PFWP – 用户程序 FRAM 保护
- SYSCFG0.DFWP – 用户数据 FRAM（信息内存 1800h 到 19FFh）保护

当向 SYSCFG0 寄存器写入时，将保护密码(SYSCFG0.FRWPW = 0xA5)和其它位一起写入。

表 3 总结了 MSP430FR4xx 和 MSP430FR2xx 系列典型器件的 FRAM 保护特性。

表 3.FRAM 保护特性

特性	FR2033	FR4133	FR2433	FR2311	FR2111	FR2355
保护密码 (SYSCFG0.FRWPW)	N	N	Y	Y	Y	Y
程序 FRAM 写保护 (SYSCFG0.PFWP)	Y	Y	Y	Y	Y	Y
数据 FRAM 保护 (SYSCFG0.DFWP)	Y	Y	Y	N	N	Y
程序 FRAM 写保护偏移地址 (SYSCFG0.FRWPPOA)	N	N	N	N	N	Y

设置了写保护位后，任何向受保护 FRAM 写入的行为都将被阻止，但不会造成中断或重置。

注： 应始终启用 FRAM 写保护，除非需要执行写操作时。TI 建议写入 FRAM 时通过禁用中断降低意外写操作的风险。完成写操作后，TI 建议再次立即启用 FRAM 写保护，以降低意外写操作的风险。

当向 FRAM 写入数据时，TI 建议通过 `__persistent` 属性来定义 FRAM 内存中的变量。关于如何写入 FRAM 的代码示例，请参考各 FR4xx 产品文件夹中的“工具和软件”选项卡（例如，[MSP430FR4133](#) 或 [MSP430FR2433](#)）。如需从软件开发的角度的了解有关 MSP430 MCU 中 FRAM 技术的详细信息，请参考 [MSP430 FRAM 技术 – 操作方法和最佳实践](#)。

3.4 FRAM 内存等待状态

FRAM 内存存取最大速度为 8 MHz。如果 MCLK 的运行速度快于 8 MHz 且需要存取 FRAM，则必须设置等待状态以确保可靠的 FRAM 存取。如果使用的 MCLK \geq 8 MHz，请在配置 MCLK 的频率之前，首先通过软件将 FRAM 配置为等待状态。

1. 配置相应的等待状态。
`FRCTL0 = FRCTLPW | NWAITS_x`
2. 配置 MCLK \geq 8 MHz。

如需了解详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列用户指南“FRAM 控制器 (FRCTRL)”一章中的“等待状态控制”一节。

3.5 引导加载程序 (Bootloader (BSL))

BSL 是用于对 MCU 重新编程的软件，例如，用于现场固件更新。在 F2xx 系列器件上，BSL 采用基于 Timer_A 的 UART，并且 BSL 位于 ROM 中。BSL 不可由用户擦除或自定义。

FR4xx 系列遵循类似的方法，它的 BSL 软件也驻留在 ROM 中。不可擦除和重新编程。关于 BSL 的地址范围，请参考器件特定的数据表。关于通信接口，与 F2xx 器件类似，FR4xx 也基于 UART 协议。

然而，它利用了硬件 eUSCI_A 模块来实施 UART 通信，而非利用 Timer_A。因此，该模块的引脚 UCA0TXD 和 UCA0RXD 用于进行 BSL 通信。RST/NMI/SBWDIO 引脚和 TEST/SBWTCK 引脚用于 BSL 进入序列。

MSP430FR2x 器件（MSP430FR203x 除外）上的 BSL 同时支持 UART 与 I²C 通信。该 BSL 可扫描 UART 和 I²C 外围设备，以检测主机编程器使用哪个接口。当在某个外围设备上检测到传输后，该接口将被 BSL 选中，另一个接口将被禁用。在 F2xx 系列器件上，仅可使用 UART BSL。如需了解详细信息，请参考 [MSP430 FRAM 器件 Bootloader \(BSL\) 用户指南](#)。

通过按照 BSL 标识位置对特定标识进行编程，可禁用 FR4xx 系列设备上的 BSL。如需了解详细设置信息，请参考表 4。请注意 BSL 标识的位置和长度，其与 F2xx 系列不同。

该过程记录在 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列用户指南的 SYS 一章中。

3.6 JTAG 与安全性

在 F2xx 器件上，通过特殊程序使其中一条 JTAG 线路上的物理熔断器承受高压而发生熔断，从而来保护 JTAG 端口。此操作是不可逆的，其它对器件的存取将只能通过 BSL 进行。

在 FR4xx 器件上，没有物理熔断器。借助在器件 FRAM 内存中的 JTAG/SBW 标识地址 FF80h 到 FF83h 进行特定标识的编程，可锁定 JTAG/SBW。

通过对 JTAG/SBW 标识编程来锁定 JTAG/SBW 后，只能通过 BSL（使用 BSL 密码）来访问器件。但是，如果没有禁用 BSL 并提供 BSL 密码，用户可以清除 JTAG/SBW 标识，再次启用 JTAG 通信。因此，在 FR4xx 器件上，如果已知 BSL 密码且并未禁用 BSL，则锁定 JTAG/SBW 是可逆的。

表 4 介绍了 FR4xx 器件密码、BSL 标识和 JTAG/SBW 标识。

表 4.FR4xx 器件密码、BSL 标识和 JTAG/SBW 标识

名称	地址	值	器件安全性	重置后的 BSL/SBW 行为
器件密码	FFE0h 到 FFFFh	取决于向量表配置		该值用于保护 BSL。
BSL 标识	FF84h 到 FF87h	5555_5555h	不需要安全密码	弃用 BSL。立即启动用户代码。
		任何其他值	需要安全密码以使用 BSL	如果触发了 BSL，则在启动用户代码之前调用 BSL。
JTAG/SBW 标识	FF80h 到 FF83h	FFFF_FFFFh	不安全	未锁定 JTAG/SBW。
		0000_0000h		
		任何其他值	安全	锁定了 JTAG/SBW。

3.7 生产编程

MSP-GANG430 不支持 FR4xx。这类生产编程人员已经被 [MSP- GANG](#) 取代。

4 硬件迁移考虑事项

- 如需了解 FR4xx 器件上的 JTAG 和 SBW 连接，请参考 [MSP430 硬件工具用户指南](#)。请注意，当使用 SBW 进行调试或下载固件时，引脚 RST/NMI/SBWDIO 上的电容应小于 1.1 nF。
- FR4xx 器件在复位脚上提供内部上拉电阻，因此无需使用外接复位电阻。默认情况下会启用内部上拉电阻。如需了解详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列用户指南中的“复位引脚(RST/NMI)配置”一节。
- FR4xx 器件与 F2xx 系列不同，不提供 LFXT 振荡器上的内部负载电容。因此，如果使用 LFXT 振荡器，则需要具有外部负载电容。在元件布局方面，外部晶体应尽可能靠近 FR4xx 的引脚 XIN/XOUT。负载电容应靠近晶体引脚。此外，电容值应与晶体规格和 PCB 布局匹配。如需了解有关晶体选择、布局问题和晶体振荡器测试的详细指导信息，请参考 [应用手册 MSP430 32-kHz 晶体振荡器](#)。
- 相较于 F2xx 系列，FR4xx 时钟系统大为不同。FR4xx 器件中具有一个 FLL 和一个内部修整过的基准振荡器(REFO)，能够以 32.768 kHz 的频率生成 REFO 时钟，精度为±3.5%。如需了解详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列用户指南的第 7.2.2 节和“时钟系统”一章。
- 在 FR4xx 系列中，仅 MSP430FR231x MCU 支持 XT1 振荡器上的高频时钟源。仅当器件支持 XT1 HF 模式时，FLL 参考分频器 FLLREFDIV 才可用。
- 与 F2xx 器件中具有模拟电压供电引脚(AVCC 和 AVSS)和数字电压供电引脚(DVCC 和 DVSS)不同，FR4xx 器件中仅有一对电源引脚(DVCC 和 DVSS)。

5 器件校准信息

部分 F2xx 设备具有 TLV 结构，可为 DCO 频率、ADC 参考和内部温度传感器提供校准值。TLV 结构存储在信息内存 A 段(Info A)中，用户可以擦除它。如果使用了错误的 BSL 密码就会引发器件的全擦除，从而导致工厂校准值被擦除。

为防止发生这种情况，FR4xx 器件上的 TLV 信息存储在受保护的 FRAM 区域中，意外的写操作不会擦除其中存储的内容。如需了解 TLV 位置和存取的信息，请参考设备特定的数据手册。

注： FR4xx 器件（MSP430FR231x 和 MSP430FR211x 除外）上另一个彻底对应用开放的信息内存区是 1800h 到 19FFh，带有写保护位 SYSCFG0.DFWP（请参考第 3.3 节）。

TLV 结构包含校准值，可用于提高各种功能的测量精度。给定器件上的可用校准值显示在器件特定数据手册的 TLV 结构中。FR4xx 数据手册中提供了 ADC 偏移、增益校准数据和温度传感器校准数据。如需了解有关使用 FR4xx 设备中 TLV 的详细信息，请参考 MSP430FR4xx 和 MSP430FR2xx 系列用户指南中的“器件描述表”一节。

6 重要器件规格

表 5 说明了器件级电气规格的重要差异[3][4]。

表 5. 器件规格

参数	FR4xx	F2xx
电源电压范围	1.8 V 到 3.6 V ^{(1) (2)}	1.8 或 2.2 V 到 3.6 V
最大系统频率，fSYSTEM ⁽³⁾	16 MHz @ VCC = 1.8 V	4 MHz @ VCC = 1.8 V 8 到 12 MHz @ VCC = 2.7 V 8 到 16 MHz @ VCC = 3.3 V
用于非易失性内存编程的最低电源电压	1.8 V	2.2 V
用于 ADC 操作的最低模拟电源电压	2.0 V	2.2 V

⁽¹⁾ 最低工作电压取决于 SVSH 电压电平。

⁽²⁾ 电源电压变化快于 0.2 V/μs 时，即使在建议的电源电压范围内，也能触发 BOR 重置。

⁽³⁾ 请参考器件特定数据手册，了解规定的工作条件。

向 FR4xx 器件迁移的最重大影响，在于您系统的功耗。在典型工作条件下和器件全电压与温度范围内，FR4xx 都表现出不管是工作，还是待机功耗方面有显著改进。对于 FR4xx 系列的外围设备也是如此，例如，与 F2xx ADC 相比，FR4xx 的 ADC 功耗大幅下降。如需了解工作或待机模式下有关每个外设和器件功耗的详细信息，请参考器件特定的数据手册。

7 核心架构考虑事项

7.1 电源管理模块(PMM)

7.1.1 内核 LDO 与 LPM3.5 LDO

F2xx 系列器件采用单一电源轨为芯片供电，也就是说，单个电源轨同时为模拟外设和芯片上的数字内核供电。FR4xx 系列也使用单一电源。但与 F2xx 不同的是，FR4xx 没有 AVCC 和 AVSS 引脚，而只有 DVCC 和 DVSS 引脚。DVCC 引脚上的外接电源电压，供给内部低压线性差稳压器(LDO)（请参考图 1）。

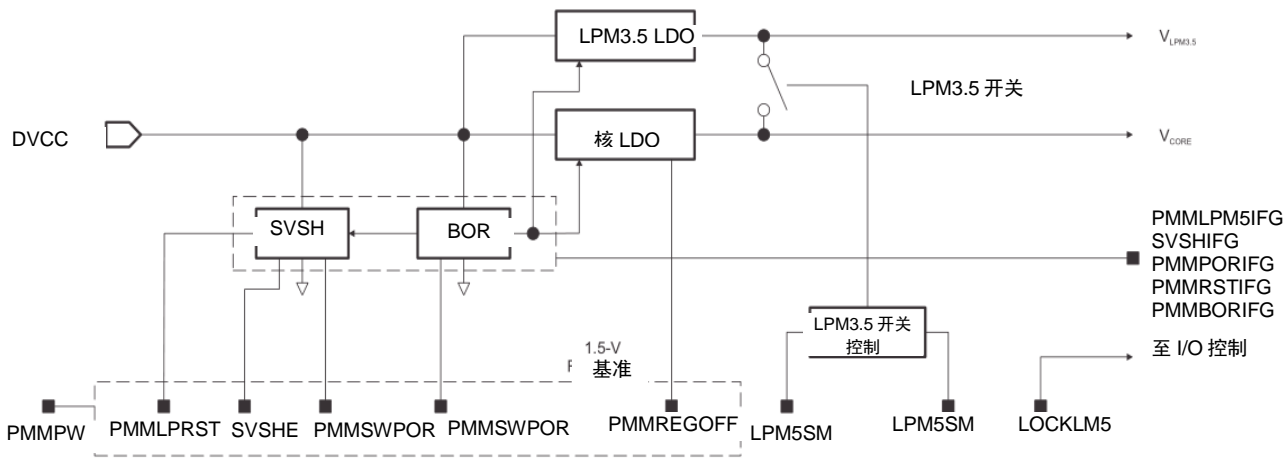


图 1. PMM 框图

PMM 管理与内核电压及其管理相关的所有功能。它的主要功能包括：首先，为内核逻辑生成一个电源电压；其次，提供管理器件供电电压(DVCC)以及生成内核电压(VCORE)的多种机制。

PMM 具有显著的优势，因为它允许内核以较低的电压运行，可显著地节约功耗。另外，它还能确保内核在较宽的电源范围内获得稳定、可控的电压。

因此，FR4xx 器件可以在最大器件频率 16 MHz 下在器件的整个电压范围内运行。对比之下，F2xx 器件的系统频率与电源电压具有相关性，必须遵守这种相关性才能确保器件正常运行（请参考表 5）。

FR4xx 中集成了第二个 LDO，即 LPM3.5 LDO。该 LDO 为包含 RTC 和 LCD 模块的 LPM3.5 电源主逻辑供应电流（仅 MSP430FR4xx MCU 具有 LCD 模块）。在 LPMx.5 低功耗模式下，内核 LDO 会关闭。进入 LPM3.5 低功耗模式时，LPM3.5 开关会关闭以节省功耗；退出 LPM3.5 低功耗模式时，LPM3.5 开关会打开，让内核 LDO 为 LPM3.5 主逻辑供电，以支持高频率运行（请参考图 1）。

7.1.2 SVS

因为电源电压监控(SVS)是提供稳定供电的一个重要因素，或者说在发生电源故障时会发出通知，FR4xx 提供高侧电源电压监控(SVSH)模块。SVSH 可监控外部芯片电源(DVCC)，内部则由 PMM 监控供给给内核的低侧电源。

在 FR4xx 器件中，SVS 阈值直接跟踪 1.8 V 器件最低电压，F2xx 系列不必对 SVS 高侧电压值进行编程（仅可在选定器件上使用 SVS 功能）。此外，FR4xx 上的 SVSH 模块高度简化。根据默认设置，在通电时该模块即开启和保持运行。当电源电压降至 SVS 水平以下时，它将触发 BOR 复位。在 LPM3、LPM4 和 LPMx.5 模式下，可通过设置 SVSHE = 0（如有必要）将其关闭。

7.1.3 VREF

与F2xx不同的是，FR4xx包括一个VREF生成模块及用于低功耗应用的集成在PMM模块中的高精度带隙。将生成两个参考电压，分别供内部使用(1.5-V V_{REF})和外部使用(1.2-V V_{REF})（请参考图2）。

1.5-V V_{REF} 连接至ADC模块，可用作ADC的参考电压。同时，它在内部连接至ADC通道 13。因此，用户可以通过ADC采样 1.5-V V_{REF} （将DVCC设为ADC参考）来监控DVCC电压，而无需任何外部元件的支持。如需了解详细信息，请参考相应器件数据表中的“电源管理模块(PMM)”及“片上参考电压”部分。

如果选择了引脚上的ADC通道功能，则可以将 1.2-V V_{REF} 缓冲和输出到该引脚。如需了解 1.2-V可以输出到的引脚，请参考相应器件的数据表。1.2-V V_{REF} 只有 1-mA驱动能力（请参考图2）。如需了解更多详细信息，请参考MSP430FR4xx和MSP430FR2xx系列用户指南中的PMM和ADC章节。

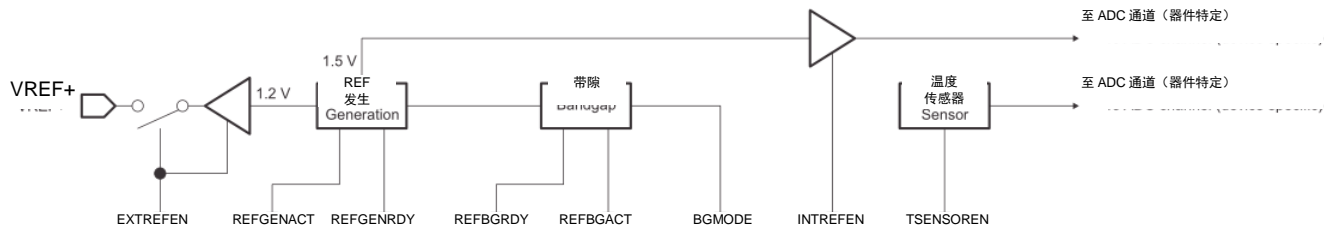


图 2.VREF 生成器模块框图

7.1.4 低功耗模式下的调试

我们注意到，调试时两个系列产品之间的主要差别之一在于 PMM 模块。在 FR4xx 系列中，V CORE 稳压器具有两种模式以节约功耗：高性能模式（用在 active 和 LPM0 模式中）及低功耗模式（用在 LPM3 和 LPM4 中）。当将 FR4xx 器件连接到调试工具上时，它将自动强制 LDO 进入高性能模式，不管此时应用程序代码设置的运行模式为何种（active 或 LPM）。这样会影响应用的电流消耗和唤醒时间，进而导致器件在独立运行模式与调试工具模式之间的行为产生差异。当在任何一种低功耗模式（LPM3 和 LPM4）下调试时，请确保断开调试工具的连接，以准确观察器件的性能。

对于 LPMx.5，调试工具模式不支持，这是因为内核 LDO 已关闭。如需了解关于 LPMx.5 低功耗模式的详细信息，请参考第 7.3.1 节。

7.2 时钟系统

7.2.1 DCO 频率

F2xx 基础时钟系统(BCS)使用内部的数字控制振荡器(DCO)来提供预校准的频率。不同于 F2xx 的是，FR4xx 时钟系统(CS)采用内部数字控制振荡器(DCO)加上锁频环(FLL)提供频率。

FR4xx DCO+FLL 与 F2xx DCO 的主要差别在于它仅能配置为出厂提供的频率，而不能像 F2xx DCO 一样提供中间的频率。

当使用 FR4xx MCU 时，如果需要中间频率，那么通过结合在用户代码中使用 DCOFTRIMEN 和 DCOFTRIM 位的方法获得中间频率。如需了解详细信息，请在 [MSP E2E™论坛](#)上发帖，并标记为 MSP430FR4xx 和 SLAA649。

FR4xx 还提供与 F2xx 系列相同的所有时钟源选项和系统时钟。但其时钟分配系统得到了简化。例如，SMCLK 由 MCLK 派生而来。在 MCLK 与 SMCLK 之间有 SMCLK 分频器(DIVS)。但 MCLK 分频器 DIVM 还会影响 SMCLK。如需了解更多详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx 系列用户指南](#)的“时钟系统”一章。每个 FR4xx 器件的时钟分配系统都可能有所不同（请参考相应器件数数据表中的时钟分配表了解详细信息）。

7.2.2 FLL、REFO 和 DCO 选择

FR4xx CS 模块所具有的另一个主要区别在于它具有锁频环(FLL)和内部校准的低频参考振荡器(REFO)，而 F2xx BCS 模块中未集成这两项功能。

FLL 可以将 DCO 频率稳定在可编程倍数于 FLL 的参考频率 $FLLREFCLK/n$ 。FLL 参考频率可以是 XT1CLK（外部晶体加上内部 XT1 振荡器），也可以是内部 32-kHz 参考振荡器 REFOCLK。n 值由 FLLREFDIV 位定义（ $n = 1, 2, 4, 8, 12$ 或 16 ）。根据默认设置 $n = 1$ 。在仅支持低频 XT1 的器件上，FLLREFDIV 始终读和写为 0 ($n = 1$)。

对于需要精确频率的应用，应检查 FLL 以确定其是否锁定。通过读取 FLLUNLOCK 位，可以检测 FLL 锁定状态。如果改变时钟频率或改变 FLL 参考时钟，在未禁用 FLL 的情况下它将再次锁定。

有两类 DCO 校准值。如果选择 DCO 范围为最大有效值，则适用 DCO 出场校准值（默认）。如果 DCO 范围为非最大有效值的任何其他值，则需要进行 DCO 软件校准处理。反之，FLLUNLOCK 位可能永远为 1。在 DCO 软件校准处理过程中，软件会调整 DCOFTRIMEN 和 DCOFTRIM 从而获得合适的 DCO 校准值，FLLUNLOCK 被设为 0 则 FLL 锁定。如需了解执行 DCO 软件校准的详细说明，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx 系列用户指南](#)“时钟系统”一章中的 DCO 部分。

如需了解关于如何检查 FLL 锁定状态的详细指南，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx 系列用户指南](#)中的 FLL 锁定检测部分。如需了解说明如何设置时钟频率和检查 FLL 锁定状态的代码示例，请访问 www.ti.com 上的相应器件的产品文件夹。

9 个积分器位（CSCTL0 位 8 到 0）可设置 DCO 频率阶。9 个 DCOx 位将根据 DCORSEL 位选定的 DCO 范围划分为 512 个频率阶，各阶相隔约 0.1%（F2xx 仅具有 3 个 DCOx 位，用于将基于 RSELx 位选定的 DCO 范围划分为 8 个频率阶，各阶相隔约 10%）。9 个 DCOx 位的一大优点在于 DCOCLK 的抖动性能大幅提升。请参考相应的数据表，了解详细规格。

两个毗邻的 DCO 频率可通过调制器混合在一起，产生分数阶。在启用 FLL 操作后，调制器设置和 DCOx 将由 FLL 硬件控制。在不需要进行 FLL 操作时，可通过软件配置调制器设置和 DCOx 控制。当设置 DISMOD 时，会禁用 DCO 调制器。如果禁用了 DCO 调制器，DCOCLK 将被调整为根据 DCOx 位选定的 DCO 阶。

7.2.3 FRAM 存取 (@16 MHz)、ADC 时钟和时钟请求

虽然 FR4xx 能够将 MCLK 时钟源设置为 16 MHz，但 FRAM 存取被 FRAM 控制器限制为 8 MHz，因此当 MCLK 大于 8 MHz 时 FR4xx 要求有等待状态。如需了解如何配置等待状态，请参考第 3.4 节。在 16 MHz 频率下，可以在 RAM 上执行代码以及访问外设。

F2xx 系列上的 ADC 模块内部振荡器，在 FR4xx 系列上改名为 MODOSC（类似于 F5xx 系列）。

FR4xx CS 支持“时钟请求”功能。在 F2xx 系列中，进入低功率模式会影响系统时钟的可用性。例如，在 LPM3 模式下会关闭 SMCLK，因此在此模式下，使用 SMCLK 的任何外设，如计时器，都将不可用。相反，FR4xx 则允许根据时钟请求覆盖 LPM 设置。只要有来自外设的有效时钟请求，时钟就会保持打开状态，不受 LPM 设置的影响。当在两个系列产品之间移植代码而导致功耗增大时，这一点就会看得很明白。这就需要用户禁用任何请求时钟源以防止器件进入所需的 LPM 模式的模块。作为一个可选项，通过 Clock System Control 8 (CSCTL8) 的寄存器位 MODOSCREQEN、SMCLKREQEN、MCLKREQEN 和 ACLKREQEN 可以禁用此功能。

表 6 列出了时钟系统之间的重要差异。

表 6.FR4xx 和 F2xx 时钟系统的比较

参数	FR4xx	F2xx
最大系统频率, f_{SYSTEM}	16 MHz 或 24 MHz	16 MHz
XT1 振荡器	支持 LF 或 LF + HF 模式 ⁽¹⁾	支持 LF 和 HF 模式
XT2 振荡器	不可用	最高支持 16 MHz
DCO 范围	仅工厂提供的频率	0.06 到 26 MHz
FLL	可用	不可用
REFO	可用, 低功耗模式	不可用
LFMODCLK (MODOSC/128)	不可用	不可用
VLO 控制	借助 VLOAUTOOFF 可用	借助 LPM4 中的 OSCOFF 可用
出场校准的频率	无	1 MHz、8 MHz、12 MHz 和 16 MHz
MCLK 时钟源	DCOCLKDIV、XT1CLK、REFOCLK 和 VLOCLK	DCOCLK、VLOCLK、LFXT1CLK 或 XT2CLK ⁽²⁾
SMCLK 时钟源	MCLK	DCOCLK、(LFXT1CLK 和 VLOCLK) 或 XT2CLK ⁽²⁾
ACLK 时钟源	XT1CLK、REFOCLK 和 VLO ⁽³⁾	LFXT1CLK 和 VLOCLK ⁽²⁾
外部晶体失效安全保护操作	XT1 和 LF: 默认为 REFOCLK、 XT1 和 HF: 默认为 DCOCLKDIV	对于任何晶体故障: 设置了 OFIFG, 源自晶体的 MCLK 默认为 DCO。 其它时钟源不具有失效保护选项。
在失效保护操作中重置 OFIE	不自动重置	自动重置
寄存器	CSCTL0 到 CSCTL8	DCOCTL, BCSCTL1 到 BCSCTL3
DCO 位	9	3
用于 XT1 振荡器的内部负载电容	不可用	可用

⁽¹⁾ 部分 FR4xx MCU 支持 XT1 HF 模式。请参阅器件相应数据表了解更多详情。

⁽²⁾ 请参考器件相应数据表, 了解时钟源。

⁽³⁾ 与 F2xx 器件不同, 在大部分 FR4xx 器件上 VLOCLK 不能被选定为 ACLK 的时钟源。F2xx 和 FR4xx 器件之间的 VLO 校准方法不同 (如需了解详细信息, 请参考 MSP430FR4xx 和 MSP430FR2xx 系列的 VLO 校准)。

如需了解关于 FR4xx 器件中时钟系统的详细信息, 请参考 MSP430FR4xx 和 MSP430FR2xx 系列用户指南。

7.3 操作模式、唤醒时间和复位

表 7 对可用的操作模式以及从 LPM 唤醒时间做出了比较。

表 7. 操作模式和唤醒时间的比较

参数或功能	FR4xx ⁽¹⁾	F2xx ⁽¹⁾
LPM0, LPM1, LPM2, LPM3, LPM4	除 LPM1 和 LPM2 外可用	可用
LPM3.5, LPM4.5	可用	不可用
LPM0 的唤醒时间	$0.2 + 2.5 / f_{DCO} \approx 2.7 \mu\text{s}$ ($f_{DCO} = 1 \text{ MHz}$) (最大)	2 μs
LPM1 或 LPM2 的唤醒时间	不可用	2 μs
LPM3 或 LPM4 的唤醒时间	10 μs	2 μs
LPM3.5 的唤醒时间	350 μs	不可用
LPM4.5 的唤醒时间	350 μs (SVSHE = 1) 1 ms (SVSHE = 0)	不可用
BOR 事件的唤醒时间	1 ms	2 ms (最大)

⁽¹⁾ 本表中的值均为近似值。要确定具体器件的值，请参考数据表。

FR4xx 系列进入或退出低功耗模式 LPM0 到 LPM4 的代码流程与 F2xx 系列相同。F2xx 低功耗模式与 FR4xx 设备低功耗模式的功能有所不同。这些差异在 [MSP430FR4xx](#) 和 [MSP430FR2xx 系列用户指南](#) 的 SYS 一章中有相应描述。

7.3.1 LPMx.5

- FR4xx 系列推出了两个新的低功耗模式 LPM3.5 和 LPM4.5。在这两种模式下，VCORE LDO 已关闭，数字内核、RAM 和外设的电源中断。要在 LPM3.5 模式下唤醒，需要 RTC 中断、LCD 中断、振荡器故障或端口中断，所有其他系统中断均不可用。FR4xx 器件上的 RTC 模块和 LCD 模块从 LPM3.5 LDO 轨获得供电，因此，即使关闭了核心 LDO 它们也能正常运行。在 LPM4.5 模式下，只有端口中断可用于唤醒器件。
- 对用户来说，了解这样一点很重要：LPMx.5 模式天生与普通的 LPM 模式（LPM0 到 LPM4）不同，因为从这些模式唤醒会导致器件复位。因为未保留 RAM（除 LPM3.5 中的备用内存和 LCD 内存外），所以丢失了应用程序（如果存储在 RAM 的变量中）和寄存器初始化的状态。
- LPM3.5 在进入低功耗模式和 RAM 保留上与 LPM4.5 有所不同。
 - 进入 LPM3.5 和 LPM4.5 的寄存器设置相同。如果 RTC 或 LCD 工作，则 FR4xx 会进入 LPM3.5 模式。如果 RTC 或 LCD 关闭，则 FR4xx 会进入 LPM4.5 模式。可以检查电源电流，来确定当前的 FR4xx 电源模式。
 - 在 LPM3.5 中，会保留备份内存（32 字节）和 LCD 内存（40 字节）。如果应用程序要求在从 LPM3.5 唤醒后保留某些数据，则可以使用这 72 字节内存。另外，FRAM 也可用于存储数据，这是因为 FRAM 是非易失性内存（请参考第 3.1 节了解 FRAM 的特性）。

这些 LPMx.5 模式适合长时间处于“深度睡眠”下且唤醒时间并不重要的应用程序。要确定哪种电源模式适合哪种应用，需要考虑唤醒频率，因为唤醒的时间也会消耗功耗。

- 例如，从 LPM3 模式下每 1ms 唤醒一次以进行信号采样的 F2xx 应用程序，移植到 FR4xx 中的 LPM3 模式会更高效而不是 LPM3.5 模式。这是因为 LPM3.5 需要大约 350 μs 才能唤醒，意味着应用程序的唤醒时间将占用其 35% 的占空比，这显著影响了从 LPM3 转换到 LPM3.5 时所能获得的功耗改善。
- 让我们来思考一个不同的应用程序，它每分钟唤醒一次以更新时间戳。在这个例子中，LPM3.5 可以更好地最大程度上节约功耗，因为 LPM3.5 导通时间内的平均功耗是 LPM3 的 50%。因此，在移植时选择 LPM 取决于应用程序和所需的开/关占空比。

7.3.2 复位

7.3.2.1 POR 和 BOR 的行为

两大系列之间的一个重要区别就在于复位的行为。所有MSP430 系列具有多个复位级别，例如PUC、POR和BOR。在F2xx系列中，程序计数器（PC）在执行PUC时会重新初始化为复位向量位置。在电源周期（POR）中，将于 t_{DBOR} 结束后重新初始化PC [3]。在FR4xx系列中，执行PUC的行为与F2xx系列重新初始化PC和特定外设寄存器的行为相同。

不过，像 POR 或 BOR 等更高级别的复位会执行存储在受保护 ROM 中的引导代码。该引导代码能够设置器件，加载实现器件功能所必须的校准设置。因此，FR4xx 系列器件的 POR 或 BOR 启动的时间，与 F2xx 系列的启动时间不同。请参阅器件相应数据表了解更多详情。

7.3.2.2 触发复位

F2xx 与 FR4xx 器件之间在事件触发 BOR、POR 和 PUC 时也具有一些差异。有关详细信息，请参考 [MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#) 的 SYS 一章。

FR4xx 可以在软件中触发所有级别的复位（在 F2xx 系列中，只有 PUC 可以由软件触发）。通过设置 PMMCTL0 控制寄存器中的 PMMSWBOR 或 PMMSWPOR 位来触发复位。

7.3.2.3 确定复位原因

在 F2xx 器件中，PUC 可以由多个源触发，例如 WDT 定时器超时、WDT 密钥违规或闪存密钥违规。为了确定复位的原因，需要查看多个寄存器，因为需要通过不同的中断标志和寄存器跟踪每个复位源。

而在 FR4xx 器件中，所有复位源都合并在一个系统复位向量（SYSRSTIV）寄存器，因此不再需要检查多个寄存器来确定复位原因。该寄存器在调试时非常有用，可以列出各级复位（PUC、POR 和 BOR）的所有复位源。请参考器件相应数据表，了解不同复位源的 SYSRSTIV 值列表。

7.4 中断向量

FR4xx 器件对通过多个标志获得的任何中断服务程序，均使用中断向量（IV）结构。

例如，在 F2xx 系列中，USCI TX 中断指向 RX 和 TX 中断标志，USCI RX 中断则指向全部状态标志。而 FR4xx 系列将会通过单一中断向量 UCBxIV 来捕获所有这些中断标志。这就使得中断服务更高效，确保了所有中断都具有相同的预定义的时延。

7.5 FRAM 和 FRAM 控制器

7.5.1 闪存和 FRAM 概述比较

F2xx 系列闪存控制器被 FR4xx 系列中的 FRAM 控制器所取代。
使用 FRAM 和闪存之间最明显的区别在于 (1) 时序和 (2) 功耗要求 (请参考表 8)

表 8.MSP430 MCU 上闪存与 FRAM 的比较

参数	FRAM (FR4133) ⁽¹⁾	闪存(F2274) ⁽¹⁾
字节或字的编程时间 (最大)	120 ns	116 μs (近似)
段的擦除时间 (最大)	不适用 (不需要预擦除)	18 ms
编程期间的供电电流 (最大)	写入期间无额外电流 (包含在运行功耗规格中)	5 mA
擦除期间的供电电流 (最大)	不适用 (不需要预擦除)	7 mA
非易失性内存最大读取频率	8 MHz	16 MHz

⁽¹⁾ 该表中的值为近似值；如需查找相应器件的值，请参阅数据表。

因为对 FRAM 的每次读取即是写入，所以不会因写入或擦除而产生额外的电流损失。因此，向 FRAM 模块写入的功耗与读取的功耗相同。这与闪存不同，由于器件内部电荷泵的操作使得写入过程消耗过多的功耗。相类似的是，FRAM 不要求在写入前进行预擦除，并且不像闪存那样被分段。所以，向 FRAM 写入不会增加擦除电流 (或擦除时间)。

说到写入时间，FRAM 在四字块中写入，写入时间包含于每个读取周期中。因此，1 个 FRAM 字节、1 个字或 4 个字块的读取和写入时间相同。FRAM 存取 (同时读和写) 的最高频率为 8 MHz，这也是它的最大读取频率。但闪存读取能够以器件许可的最大速率 (f_{SYSTEM}) 进行，在 F2xx 设备中为 16 MHz。请注意，在基于 FRAM 的系统中的指令执行速率受到架构的影响。FR4xx 采用基于缓存的架构，当从非易失性内存执行指令时，将结合运用寄存器和 FRAM 存取功能。这使得系统吞吐量高于最大许可读取频率 8 MHz。

7.5.2 缓存架构

FRAM 控制器采用具有 64 位行大小的双向关联缓存。该缓存可存储预取指令。FRAM 控制器的功能是根据当前 PC 位置预取四个指令字。这些指令实际是在高速缓存中执行的。当达到缓存缓冲区的末尾时，FRAM 控制器会保留同一缓存行中的四个当前字，并预取接下来的四个字。如果在双向关联缓存行的末尾遇到代码不连续，则刷新缓存并从 FRAM 检索后续四个指令字。但是，在达到缓存中的最后一条指令后，如果应用程序代码返回至缓存中的已有位置，则直接从缓存执行相关指令，而不是再次从 FRAM 预取代码。

请注意，只有 FRAM 存取受到 8-MHz 存取限制。当从缓存执行指令时，可使用高达 16 MHz 的系统时钟。因此，高速缓在以下两个方面有用：(1) 克服 8-MHz 限制并提高系统平均吞吐量，以及 (2) 通过确保从中执行大多数指令来降低总运行功耗。请注意，这是一个仅用于执行指令的缓存；所有数据都是直接从 FRAM 获取的，不会被缓存。

FR4xx 系列中缓存的指令执行不同于 F2xx 系列，F2xx 系列中每条指令都直接从闪存执行，没有预取或缓存，因此在 MCLK 和指令执行之间是 1:1 的关系。例如，MCLK = 16 MHz 时，可基于 16 个时钟执行 8 个双周期指令。对于 FR4xx 系列，这种关系依赖于应用程序。1:1 的关系仅在 MCLK 小于等于 8 MHz 时成立。如果 MCLK > 8 MHz，插入的等待状态数量（与存取 FRAM 的次数成正比）将决定 MCLK 指令的执行速率。

再举另一个应用程序示例，MCLK = 16 MHz，JMP \$指令（单周期）可在两种器件上以相同速率执行。这是因为 FR4xx 一次性预取此指令并将其存储在缓存中，因此能够以最大 MCLK 速度执行。但是，具有超过 8 个指令字的循环，会要求每次存取 FRAM 时必须刷新缓存。这些 FRAM 存取发生在 MCLK / 2 = 8 MHz 的条件下，从而与 F2xx 器件相比降低了系统的总吞吐量。

8 外设考虑事项

FR4xx 系列中的某些外设具有新功能或以不同方式实现原有功能。本节重点介绍外设的差异。

8.1 看门狗计时器

这两个系列产品的区别主要在于失效安全保护操作。

在 F2xx 系列中，在 F2xx 系列中，WDT 通常由 ACLK 驱动计时，ACLK 的时钟源为晶振或 VLO。如果 ACLK 或 SMCLK 发生故障，则 WDT 默认为 MCLK。如果 MCLK 的时钟源也是晶振，并且晶振发生故障，则自动激活 DCO。

在 FR4xx 系列中，如果作为 WDT_A 时钟源的 SMCLK 或 ACLK 发生故障，则 WDT_A 失效安全保护机制将默认采用 VLOCLK 时钟源。

8.2 端口

8.2.1 数字输入/输出

FR4xx 通用 I/O (GPIO) 引脚的主要差异包括：

- FR4xx 器件中的 P1 和 P2 端口支持中断输入，这与 F2xx 器件相同。此外，P1 和 P2 中断可用于从 LPMx.5 低功耗模式唤醒 FR4xx 器件。在 MSP430FR231x 器件中，P2.2、P2.3、P2.4 和 P2.5 不支持中断。在 MSPFR211x 器件中，P1.4、P1.5、P1.6 和 P1.7 不支持中断。在 MSPFR235x 器件中，P1、P2、P3 和 P4 全部支持中断。
- MSP430FR413x 和 MSP430FR203x 器件中的外设功能选择，会使用一个用于选择端口 x 功能的寄存器：PxSEL0。其它 FR2xx 器件使用两个用于选择端口 x 功能的寄存器：PxSEL0 和 PxSEL1。FR2xx 也使用两个用于选择端口 x 功能的寄存器：PxSEL 和 PxSEL2。请参阅器件特定数据表了解更多详情。
- 在 F2xx 中，高阻抗漏电流为 ±50 nA。在 FR4xx 中，此规格为 ±20 nA。
- BOR 复位后数字 I/O 的配置
 为了防止器件启动期间出现任何串扰电流，所有端口引脚均为带有施密特触发器的高阻抗状态，模块功能被禁用。要在 BOR 复位后启用 I/O 功能，首先需要配置端口，然后清除 LOCKLPM5 位。有关详细信息，请参考 [MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#) 中“数字 I/O”一章中的“复位后配置”一节。
- 配置 LPMx.5 功率模式
 在 LPMx.5 模式下，I/O 引脚的状态会保持和锁定在进入 LPMx.5 之前的设定，不管 I/O 寄存器的默认设定。请注意仅保留引脚状态。所有端口配置寄存器设置（如 PxDIR、PxREN、PxOUT、PxIES 和 PxIE 内容）都将丢失，必须在退出 LPMx.5 后重新配置。从 LPMx.5 模式下唤醒后，可以清除 LOCKLPM5 位以释放 I/O 引脚状态和 I/O 中断配置。有关详细信息，请参考 [MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#) 中“数字 I/O”一章中的“LPMx.5 低功耗模式配置”一节。
- 未用端口引脚的配置

为了防止浮动输入并降低功耗，未使用的 I/O 引脚应配置为 I/O 功能、输出方向，并在 PCB 上保持未连接状态。或者，可以通过设置未使用引脚的 PxREN 位来启用集成上拉或下拉电阻，以防止出现浮动输入。

●● 未绑定引脚的配置

在 MSP430FR413x 和 MSP430FR203x MCU 中，与 64 引脚的 PM 封装相比，引脚数量较少的封装中的某些引脚没有绑定。将这些未绑定引脚配置为未用端口引脚。请参考表 9，了解不同 MSP430FR413x 和 MSP430FR203x 封装的未绑定引脚。

表 9.MSP430FR413x 和 MSP430FR203x 封装的未绑定引脚

FR413x 和 FR203x 封装 G56 的未绑定引脚 ⁽¹⁾	FR413x 和 FR203x 封装 G48 的未绑定引脚 ⁽¹⁾
P5.6/L38	P5.6/L38
P5.7/L39	P5.7/L39
P6.6/L22	P6.6/L22
P6.7/L23	P6.7/L23
P7.6/L6	P7.6/L6
P7.7/L7	P7.7/L7
P8.0/SMCLK/A8	P8.0/SMCLK/A8
P8.1/ACLK/A9	P8.1/ACLK/A9
	P8.2/TA1CLK
	P8.3/TA1.2
	P5.4/L36
	P5.5/L37
	P6.4/L20
	P6.5/L21
	P7.4/L4
	P7.5/L5

⁽¹⁾ 请参考器件特定数据表了解更多详情。

8.2.2 电容式触控 I/O

G2xx 和 FR4xx 之间电容式触控实现的主要区别在于端口引脚的选择和电容式触控 I/O 与计时器的内部接线。

在具有引脚振荡器功能的 F2xx 和 G2xx 器件中，通过 PxSEL 和 PxSEL2 寄存器启用引脚振荡器的选择。而在 FR4xx 器件中，有一个寄存器 CAPTIO0CTL 用于选择用作电容式触控 I/O 的端口和该端口的特定引脚。

例如，电容式触控 IO x 控制 (CAPTIO0CTL) 寄存器中的 CAPTIOPOSELx 字段可以选择端口 1。相同寄存器中的 CAPTIOPISELx 字段可以选择引脚 5。因此，引脚 1.5 被指定为电容式触控 I/O。

对 CAPTIO0CTL 寄存器而言，所选的电容式触控 I/O 是通过硬接线（内部连接）的方式连接到器件专用计时器的。

注： 在 FR4xx 系列中，某些 MCU 在 GPIO 引脚上没有共享电容触摸功能。请参阅器件特定数据表了解更多详情。

8.3 模数转换器

8.3.1 ADC10 到 ADC

与 F2xx 的 ADC10 相比，FR4xx 中的 ADC 模块为了低功耗被重新设计，并且还包括某些新功能。其中的一些重大差异包括：

- FR4xx 器件中的 ADC 模块支持 10 位 ADC 和 12 位 ADC 配置。
- ADC10 内部参考不再是 FR4xx 中 ADC 模块的一部分。VREF 产生模块位于 PMM 模块中（请参考第 7.1.3 节）。
- 如果参考电压缓冲器用于 ADC 参考电压，并且转换速率低于 50 kbps，则设置 ADCSR = 1 可将缓冲器的电流消耗降低约 50%。
- 在 F2xx 系列中，数据传输控制器（DTC）用于自动存储转换结果。在 FR4xx 系列中，DTC 不受支持。
- 在 FR4xx 中，最多可支持 10 个外部输入通道，2 个内部输入通道。1.2-V V_{REF} 可以输出至器件特定的外部通道。片上温度传感器可内部连接至通道 A12。1.5-V V_{REF} 可内部连接至通道 A13。有关详细的连接信息，请参考器件特定数据表中的“10 位模数转换器(ADC)”部分。
- 在 FR4xx 中，新增的窗口比较器模块允许 ADC 模块在没有 CPU 干预的情况下监控模拟信号。当达到特定阈值后，它可以生成中断。
- 中断向量寄存器 ADCIV 有 6 个中断标志源，其中 3 个来自窗口比较器功能。
- 增加了 ADC 时钟分频器及控制 FR4xx 中采样速率的选项。
- 在 FR4xx 系列中，ADC10OSC 更名为 MODOSC。
- 在 MSP430FR413x 和 MSP430FR203x 器件中，ADC 引脚选择在 SYSCFG2 寄存器中设置。对其它 FR2xx 器件而言，是在 PxSEL0 和 PxSEL1 寄存器中设置 ADC 引脚选择。
- 由于 FR4xx 器件中只有一对电源引脚（DVCC 和 DVSS），为了获得良好的 ADC 性能，电路板设计应避免系统噪声：
 - 解耦电容器应尽量靠近 DVCC。
 - 仔细选择参考电压。
 - 不要将高频切换数字信号布置在靠近电源线或 ADC 输入信号的位置。
 - 不要在 ADC 工作时翻转 I/O 引脚输出。
 - 关于 ADC 的详细设计指南，请访问 www.ti.com。

某些寄存器名称已经更改，以囊括新增功能。如需了解移植固件的详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列用户指南。

8.4 通信模块

8.4.1 USI 到 eUSCI

某些 F2xx 器件上可用的 USI 模块的架构与 eUSCI 模块不同。USI 模块主要基于移位寄存器构建，该移位寄存器与计数器结合使用可移出数据位。SPI 或 I²C 通信的任何协议特定因素，都在软件中实现。因此，可以说 USI 模块的实现是等效部件固件和硬件相组合的结果。

与此相反，eUSCI 模块则几乎完全基于硬件。应用程序固件仅需要根据所使用的协议配置模块，然后访问中断以接收或传输数据。因此，当将固件从 USI 迁移到 eUSCI 时，代码不能被重用。建议在器件产品文件夹中查看在线提供的代码示例，以便轻松设置 eUSCI 模块和处理中断。此外，MSP430 驱动程序库 API 作为 MSPWare 的一部分提供，这有助于简化模块配置和使用。

eUSCI 模块可处理硬件中所有与通信相关的实现细节，从而使应用程序能够更好地进行功耗优化，并更高效地为数据传输和接收提供服务。请注意，USI 模块支持 SPI 和 I²C 协议，而 eUSCI 模块支持 SPI、I²C 和 UART 协议。

8.4.2 USCI 到 eUSCI

FR4xx 系列中 eUSCI 的架构和内部状态机与 F2xx 系列中的 USCI 模块非常相似。但是，eUSCI 中新增了许多功能，对原有功能也做了更改。尽管大部分代码仍然兼容，但 TI 建议审查寄存器名称。

表 10 显示了两个系列之间的大部分主要差异。如需了解更多详情，请参考从 [USCI 向 eUSCI 模块迁移 \[5\]](#)。

表 10. USCI 和 eUSCI 模块的比较

参数或功能	USCI (F2xx)	eUSCI (FR4xx)
UART		
增强的波特率生成功能	否	是
TXEPT 中断（与 USART 相似）	否	是
启动边缘中断	否	是
可选择的干扰过滤器	否	是
中断向量发生器	否	是
SPI		
增强的波特率生成功能	否	是
最大波特率	4 到 6 MHz	5 MHz ⁽¹⁾
中断向量发生器	否	是
I²C		
传输缓冲器预加载	否	是
时钟低超时	否	是
字节计数器	否	是
多个从设备寻址	否	是
地址位掩码	否	是
硬件清除中断标志	是	否
中断向量发生器	否	是

(1) 借助从模式下另一个 MSP430FR4133 器件根据 SPI 时序计算得出。关于计算最大波特率的公式，请参考器件特定的数据表。

eUSCI_A 模块为 SPI (3 或 4 个引脚)、UART、增强 UART 及 IrDA 提供支持。eUSCI_B 模块为 SPI (3 或 4 个引脚) 和 I2C 提供支持。

大部分 FR4xx 器件 (除 MSP430FR231x、MSP430FR211x、MSP430FR231x、MSP430FR235x 和 MSP430FR215x 外) 中 eUSCI 模块的另一个主要区别在于不支持 ACLK 作为时钟源。如果 eUSCI 时钟源不支持 ACLK, 则 eUSCI 无法在 LPM3 模式下工作。请参考器件特定数据表中的时钟分配表了解详情。使 UART 或 I2C 能够在 LPM3 模式下工作的一种变通方法是, 将 ACLK 输出从外部路由至 UCA0CLK 或 UCB0CLK 引脚。这种变通方法需要占用两个 GPIO 引脚, 并且仅通过包括 ACLK 信号输出的封装才能实现。在 MSP430FR231x 器件中, 时钟分配经过更改后, eUSCI 模块可以使用 ACLK。

FR4xx 器件具有 eUSCI_A 和 eUSCI_B 模块。请参考器件特定数据表, 了解每个模块的实例数量。

表 11 总结了通信接口的引脚配置。

在 MSP430FR231x 器件中, 针对 eUSCI_B0 可以使用引脚重映射功能。SYSCFG2 寄存器中的 USCIBRMP 位可控制 eUSCI_B0 引脚, 将其从 P1.0–P1.3 重映射为 P2.2–P2.5。一次只能选择一个端口且仅有一个端口有效。

在 MSP430FR211x 器件中, 针对 eUSCI_A 和计时器_B 可使用引脚重映射功能。SYSCFG3 寄存器中的 USCIBRMP 位可控制 eUSCI_A 引脚, 将其从 P1.4–P1.7 重映射为 P1.0–P1.3。SYSCFG3 寄存器中的 TBRMP 位可控制计时器_B 输出引脚, 将其从 P1.6–P1.7 重映射为 P2.0–P2.1。一次只能选择一个端口且仅有一个端口有效。

表 11.FR4xx eUSCI 引脚配置

	FR413x 或 FR203x 的引脚	FR2433、 FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	UART	串行外设接口 (SPI)
eUSCI_A0	P1.0	P1.4	P1.7	P1.7, P1.3	P1.7	TXD	SIMO
	P1.1	P1.5	P1.6	P1.6, P1.2	P1.6	RXD	SOMI
	P1.2	P1.6	P1.5	P1.5, P1.1	P1.5	–	SCLK
	P1.3	P1.7	P1.4	P1.4, P1.0	P1.4	–	STE
eUSCI_A1	FR413x 或 FR203x 的引脚	FR2433、 FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	UART	串行外设接口 (SPI)
	不可用	P2.6	不可用	不可用	P4.3	TXD	SIMO
		P2.5			P4.2	RXD	SOMI
		P2.4			P4.1	–	SCLK
	P3.1			P4.0	–	STE	
eUSCI_B0	FR413x 或 FR203x 的引脚	FR2433、 FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	I ² C	串行外设接口 (SPI)
	P5.0	P1.0	P1.0, P2.2	不可用	P1.0	–	STE
	P5.1	P1.1	P1.1, P2.3		P1.1	–	SCLK
	P5.2	P1.2	P1.2, P2.4		P1.2	SDA	SIMO
P5.3	P1.3	P1.3, P2.5	P1.3		SCL	SOMI	
eUSCI_B1	FR413x 或 FR203x 的引脚	FR2433、 FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	I ² C	串行外设接口 (SPI)
	不可用	不可用	不可用	不可用	P4.4	–	STE
					P4.5	–	SCLK
					P4.6	SDA	SIMO
				P4.7	SCL	SOMI	

8.5 计时器和 IR 调制逻辑

除以下段落中介绍的时钟源差异外，F2xx 和 FR4xx 系列的计时器模块也有一些区别。与大多数采用 Timer_A 的 FR4xx 器件不同，MSP430FR231x、MSP430FR21xx、MSP430FR2000、MSP430FR235x 和 MSP430FR215x 器件

采用 Timer_B。对这些器件中的 Timer_B 来说，在 TBxOUTH 触发器源选择中增加了控制位 TBxTRGSEL。TI 建议在修改计时器操作之前，首先停止计时器。如果计时器时钟源与 MCLK 不同步，那么在重新启动计时器之前为了重新同步，需要至少延迟 1.5 倍计时器时钟。

VLO 不是 FR4xx 器件（除了 FR235X 和 FR215x）中 ACLK 的时钟源，VLO 不能充当 FR4xx 器件计时器模块的时钟源和捕获输入。这是 FR4xx 与 F2xx 之间 Timer_A 时钟源和捕获输入的一项重大差异。因此，正如使用 VLO 库中介绍的那样，VLO 无法校准，也不能用于输出准确的脉冲。由于 FR4xx 器件具有接至计时器捕获输入的 RTC 输出，因此可以灵活地在 FR4xx 器件中部署相同功能：

1. 将 VLO 设为 RTC 的时钟源。RTC 基于 VLO 频率输出脉冲。
2. 将 RTC 输出配置为计时器捕获输入。
3. 将计时器时钟设置为具有高精确性的 ACLK 或 SMCLK。
4. 借助准确的 ACLK 或 SMCLK 来测量 VLO 频率。
5. 调整 RTCMOD 寄存器，以便触发准确的周期中断，从而 MCU 在 GPIO 上生成准确的脉冲。

有关详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列的 [VLO 校准](#)。

FR4xx 系列的 SYS 模块中已经增加了新的 IR 调制逻辑。该逻辑结合了两个计时器的输出，可轻松准确地生成经过调制的 IR 波形，并可实现 ASK 和 FSK 调制。该逻辑的其它两个输入是 UCA0TXD/UCA0SIMO，以及 SYSCFG1 寄存器的 IRDATA 位。因此，可以通过使用 eUSCI_A 的硬件或通过使用 IRDATA 的软件来生成调制数据。

更多详细信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx](#) 系列用户指南中的“红外调制功能”一节以及应用手册 [通过 MSP430FR4xx 实施红外遥控](#)。

8.6 备用内存

除 MSP430FR203x 外的 FR4xx 系列器件都具有备用内存模块。备用内存可提供多达 256 个字节，这些字节在 LPM3.5 模式下保留。备用内存的大小视器件而定（请参考器件特定的数据表了解更多详情。）当应用使用 LPM3.5 电源模式时，备用内存可用于数据存储。在 MSP430FR4xx 器件中，LPM3.5 模式下也会保留 LCD 内存的数据。如果应用程序需要更多可保留的内存，则可将它视为额外的备用内存。请参考 [第 7.3.1 节](#) 了解详情。

8.7 硬件乘法器(MPY32)

MSP430FR26xx 与 MSP430FR24xx MCU 中具有硬件乘法器模块(MPY32)。MPY32 模块支持 8 位、16 位、24 位和 32 位运算。C-编译器将在构建代码的过程中充分利用此模块。此模块还支持分数模式和饱和模式；必须通过直接操控硬件乘法器内存映射的控制寄存器或通过使用合适的软件库才能使用这些功能。

[MSPMATHLIB](#) 是加速浮点数学库。该库为最常用的数据函数提供更快速的计算。如需了解详情，请参考 [MSPMATHLIB：浮点标量数学函数的优化 MSP430 库](#)。

8.8 RTC 计数器

FR4xx 系列器件具有一个实时时钟(RTC)计数器模块。RTC 计数器是 16 位的计数器，可在激活模式 (AM)、LPM0、LPM3 和 LPM3.5 低功耗模式下运行。RTC 计数器通过控制寄存器设置进行选择，可使用多种时钟源来生成从不足 1 μ s 到长达数小时的计时。使用 RTC 计数器模块的一个示例是软件日历。

当与 LFXT 时钟和 LPM3.5 结合使用时，可实现超低功率 RTC 应用。FR413x 和 FR203x 器件的 RTC 寄存器基准地址，与其他 FR4xx 器件不同。请参阅器件特定数据手册了解更多详情。

MSP430FR231x、MSP430FR21xx、MSP430FR2000、MSP430FR235x 和 MSP430FR215x 器件支持 SYSCFG2 寄存器中的控制位 RTCKSEL。这一位在其它 FR4xx 器件中不可用。RTCKSEL 位可选择 ACLK 或者 SMCLK 作为 RTC 的时钟源。

8.9 中断比较控制器(ICC)

在 FR4xx 系列中，FR235x 器件包括 ICC 模块。ICC 模块支持基于硬件的嵌套中断机制。ICC 允许根据软件配置的优先级和向量表优先级来维护所有可屏蔽中断。

ICC 模块的功能包括：

- 针对每个可屏蔽中断源具有 4 个可配置优先级
- 实时硬件嵌套中断功能
 - 优先级较低的中断请求无法抢先优先级较高的中断
 - 优先级较高的中断可以抢先优先级较低的中断
- 减少设计工作量，利于将精力用于开发抢先式调度程序或 RTOS
- 可在 SYS 模块的控制寄存器中启用或禁用

8.10 LCD

LCD_E 模块受 FR4xx 系列的支持，LCD_C 模块受 FR6xx 系列的支持。关于 MSP430 器件中 LCD 模块的设计差异，请参考[通过 MSP430™ MCU 和段式 LCD 进行设计](#)。

[表 12](#)总结了 LCD_E 和 LCD_C 模块之间的主要差异。

表 12.LCD_E 和 LCD_C 的比较

特性	LCD_E (FR4xx)	LCD_C (FR59xx)
支持的 LCD 类型	静态, 2-, 3-, 4-, 5-, 6-, 7, 8-mux	静态, 2-, 3-, 4-, 5-, 6-, 7, 8-mux
LCD 偏置模式	1/3 偏置	1/2 偏置和 1/3 偏置
用于 COM 和段引脚的灵活配置	是	否
LCD 时钟选择	ACLK, XT1, VLO	ACLK, VLO
中断功能	是 (3 个来源)	是 (4 个来源)
双内存显示器	是	是
带外部电压参考的电荷泵电压	可编程 (15 级)	可编程 (15 级)
低功耗波形模式	是	是
LCD 闪烁用内存	是	是
外部引脚	R13, R23, R33, LCDCAP0, LCDCAP1	R03, R13, R23, R33
LPM3.5	支持	不支持
最大 LCD 电压 (V_{LCD} , 典型)	3.44 V	3.44 V
LCD 引脚数量	最多 4x60 或 8x56	最多 4x50 或 8x46

8.11 运算放大器和数模转换器

FR4xx 系列的 MSP430FR231x 器件中有两种可用的运算放大器。一个位于智能模拟组合(SAC)模块中，另一个是跨阻放大器(TIA)。

SAC 模块从低到高具有四种不同配置：根据功能集分为从最低到最高的 SAC-L1（OA: 运算放大器）、SAC-L2（PGA: 可编程增益放大器）、和 SAC-L3（DAC: 数模转换器）。

MSP430FR231x 器件支持仅包含一个运算放大器的 SAC-L1。与 F2xx 不同，MSP430FR231x 器件中没有反馈电阻，因此必须在放大器电路中增加外部电阻。SAC 同时支持轨到轨输入和轨到轨输出。

TIA 是将电流转换为电压的放大器。与 SAC-L1 相类似，TIA 没有集成反馈电阻。所以在电流-电压转换电路中需要接一个外部反馈电阻。TIA 支持 1/2-轨输入和轨到轨输出。对带有 PW16 封装的 MSP430FR231x 器件来说，有一个专用的低漏电引脚。该引脚支持皮安级（典型值 5pA）低漏电输入，可提高电流转换的精度。

MSP430FR235x 器件集成了高阶 SAC 配置 SAC-L3，并且在 MSP430FR235x 中有 4 个 SAC-L3 模块。每个 SAC-L3 模块可以配置成 OA, PGA, 或 DAC+OA。结合器件内部模块 SAC-L3, ADC-12bit, eCOMP, and Timer_B 之间丰富的互连，MSP430FR235x 器件可以用来实现众多的信号链应用。关于内部互连以及 SAC-L3 的详细信息，请参考 MSP430FR235x 器件数据手册和用户指南。另外，以下几篇应用手册可以帮助更深入地理解 SAC 模块及其应用：

- [How to use the Smart Analog Combo in MSP430](#)
- [How to use the Integrated Operational Amplifiers on MSP430FR2311](#)
- [BGM and Oximeter with MSP430FR2355 blog](#)
- [Smoke Detector with MSP430 Smart Analog Combo blog](#)

不同于 F2xx，MSP430FR231x 器件中没有专用模拟电源或接地引脚。如果 GPIO 需要驱动高电流，TI 建议您不要同时使用 SAC 或 TIA 模块。同时使用将会影响对 SAC 和 TIA 的供电，造成性能降低。关于 SAC 和 TIA 的布线，请保持较短的走线且避免出现过孔。时钟信号和有高速切换信号的引脚应远离 SAC 和 TIA 引脚。

不同模块之间具有丰富的内部连接，还有助于优化布线和减少引脚的使用。关于内部模块连接，请参考特定器件的数据手册。

8.12 比较器

与 F2xx 的 Comparator_A+相比，FR4xx 中的增强比较器(eCOMP)模块针对低功耗经过了重新设计，并且还包含某些新功能。其中的一些重大差异包括：

- eCOMP 模块集成了一个 6 位的 DAC，用作参考电压输入。该 DAC 具有双缓冲器片上参考电压选择。双缓冲器可设置不同的值，即具有两个不同的 DAC 输出电压来作为 eCOMP 的参考输入。在 F2xx 中，参考电压发生器能够生成器件 V_{CC} 的比例值，或是约为 0.55 V 的固定晶体管阈值电压。
 - eCOMP 根据电源模式的选择，能够以高功耗模式（高速）或低功耗模式（低速）运行。此模块还具有不同的磁滞配置，因此提高了比较性能。
 - 输入短路开关可用于使 Comparator_A+ 的输入发生短路。这样可用于为比较器构建简单的采样保持电路。在 eCOMP 不支持此输入短路开关功能。
 - 对于 Comparator_A+，可以通过软件来控制引脚输入和输出缓冲器使之变成高阻。eCOMP 不支持此功能。
 - 在 eCOMP 中有两个中断标志，而在 Comparator_A+ 中只有一个中断标志。由于多出一个标志，所以 eCOMP 能够支持另外一种中断模式 - 双边缘模式（可触发上升沿或下降沿）。
 - 通过写入 1 即可清除 eCOMP 中断标志。Comparator_A+ 中断标志可通过写入 0 予以清除。
- eCOMP 模块只在某些 FR4xx 器件上有。请参阅器件特定数据表了解更多详情。

9 ROM 库

FR4xx 系列中 FR235x 和 FR215x 器件的 ROM 中储存有 MSP430 驱动程序库和 FFT 库。ROM 中的 MSP430 软件库经过测试，可与 CCS 和 IAR 工具链配套使用。

- 关于 CCS 和 IAR 工具链之间兼容的 ROM 映像，存在某些项目属性限制。如需了解更多详细信息，请参考 [TI.com 属性指南](#)。
- 要使用 ROM 中的驱动程序库，请在程序中包含 `#include "rom_driverlib.h"`。在用户应用程序符合 `__cc_rom` 之前，头文件检查可持续提供有用的提示信息。
- 要使用 ROM 中的 FFT 库，请在程序中包含 `#include "rom_driverlib.h"`。FFT 库是 MSP 软件库 DSPLib 的子集。
- 如需了解更多详细信息，请参考 MSP430Ware 中 MSP430FR2xx_4xx ROM 自述文件和 MSP DSP 库 ROM 自述文件。

库 ROM 映像储存于 64KB 内存地址中，使用 ROM 的应用程序代码必须是大代码模型（使用 20 位地址指针，而非 16 位地址指针）。

使用 ROM 库的优点包括：

- ROM 中执行代码可以用超过 8 MHz 的时钟速率执行代码，快于从 FRAM 执行代码。在没有 FRAM 等待状态的情况下，代码执行性能仅受处理器时钟的限制，而处理器始终通常快于其它子系统。从 RAM 执行代码可与之相媲美，但可用的 RAM 大小通常受到更大的限制。
- 更多的非易失性存储 (FRAM) 空间可用于应用程序代码。

10 结论

本应用报告介绍了与 MSP430F2xx 系列相比较的情况下 MSP430FR4xx 系列中具有许多关键功能更改和新增模块。虽然本文档力图综合全面，但难免疏漏，有可能漏掉 F2xx 与 FR4xx 系列之间某些微小区别。如需了解某特定器件的详细信息，器件的数据表始终是最佳信息来源。如需了解详细的模块功能和使用信息，请参考 [MSP430FR4xx](#) 和 [MSP430FR2xx 系列用户指南](#)。关于 FR4xx 系列器件的任何漏洞和变通方法，请参考特定器件的勘误表。

11 参考文献

1. [MSP430FR4xx and MSP430FR2xx Family User's Guide](#)
2. [MSP430x2xx Family User's Guide](#)
3. [MSP430F22x2, MSP430F22x4 Mixed-Signal Microcontrollers](#)
4. [MSP430FR413x Mixed-Signal Microcontrollers](#)
5. [MSP430FR231x Mixed-Signal Microcontrollers](#)
6. [MSP430FR211x Mixed-Signal Microcontrollers](#)
7. [MSP430FR235x Mixed-Signal Microcontrollers](#)
8. [Migrating from the USCI Module to the eUSCI Module](#)
9. [Maximizing FRAM Write Speed on the MSP430FR573x](#)
10. [Migrating From the MSP430F2xx Family to the MSP430FR57xx Family](#)
11. [Migrating From the MSP430F2xx and MSP430G2xx Families to the MSP430FR58xx, FR59xx, 68xx, 69xx Family](#)
12. [Code Composer Studio™ IDE for MSP430™ User's Guide](#)
13. [MSP430 Hardware Tools User's Guide](#)
14. [MSP430 32-kHz Crystal Oscillators](#)
15. [MSP430 FRAM Quality and Reliability](#)
16. [MSPMATHLIB: An Optimized MSP430 Library of Floating-Point Scalar Math Functions](#)

修订历史

注：之前版本的页码可能与当前版本中的页码有所不同。

从 2016 年 8 月 2 日至 2018 年 5 月 4 日的变更

页码

-
- 更新了表 1, 特性比较.....
 - 更改了表 2, 内存映射的比较.....
 - 用表 3 FRAM 保护功能替换了原来的文字说明.....
 - 在表 6 FR4xx和F2xx时钟系统的比较的FR4xx列中：增加了 24 MHz作为f_{系统}的选项；在REFO行增加了“低功耗模式”；在“ACLK的时钟源”行增加了VLO；更新了注(3).....
 - 在第 8.2.1 节的第一个列表项中增加了最后一句话.....
 - 在第 8.3.1 节 ADC10 到 ADC 中添加了首个列表项.....
 - 在第 8.4.2 节 USCI 到 eUSCI 以“eUSCI 模块的另一个显著差异.....”开头的段落中增加了 MSP430FR231x、MSP430FR235x 和 MSP430FR215x.....
 - 更新了表 11 FR4xx eUSCI 引脚配置.....
 - 更新了第 8.8 节 RTC 计数器第二段中的器件列表.....
 - 增加了第 8.9 节 中断比较控制器(ICC).....
 - 增加了第 8.10 节 LCD.....
 - 增加了第 9 节 ROM 库.....
 - 在第 11 节 参考文献中增加了 MSP430FR235x 数据表.....
-

重要声明和免责声明

TI 均以“原样”提供技术性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn上或随附TI产品提供的其他可适用条款的约束。TI提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2019 德州仪器半导体技术（上海）有限公司