

基于 LM5067 热插拔电路的浪涌测试问题分析和解决方案

Leon Liang

China Telecom Application Team

摘 要

本文主要介绍 LM5067 热插拔芯片的工作原理以及相关应用，重点讨论了在浪涌测试条件下的常见问题分析。并结合例子，提供了一套基于浪涌测试条件的设计思路和方法，以解决热插拔电路在通信单板所常见的浪涌复位问题。

目 录

1	引言.....	2
2	热插拔控制电路原理和发展趋势	Error! Bookmark not defined.
	2.1 热插拔控制的目的, 原理	Error! Bookmark not defined.
	2.2 分立式热插拔电路工作原理.....	Error! Bookmark not defined.
	2.3 早期的集成热插拔电路工作原理.....	Error! Bookmark not defined.
	2.4 LM5067 集成功率限制与电流限制的高性能热插拔方案	5
3	LM5067 热插拔电路的浪涌问题分析与解决方案.....	Error! Bookmark not defined.
	3.1 浪涌测试与设备介绍	Error! Bookmark not defined.
	3.2 浪涌常见问题与波形分析	9
	3.3 基于浪涌问题的解决思路与方案.....	9
4	结论.....	13
5	参考资料.....	13

1 引言

LM5067 是 TI 公司新一代集成功率限制和电流限制的热插拔控制器。它可实现通信功率端口的过压, 欠压, 断路保护和 Power Good 功能, 同时支持单板对系统的热插拔, 实现通过功率限制和电流限制方式的可靠热插拔接入。LM5067 内部具有两个电流门限, 分别为 25mV 的电流限制和 50mV 的短路电流限制, 短路电流限制具有 1 μ s 以下的响应时间, 同时芯片内部提供了 110mA 的下拉电流以确保具有快速的关断响应速度。同时 LM5067 具有端口电压防震控制, 用以确保在热插拔时候芯片不会由于输入震铃而产生误动作。

本文以 1000W 热插拔电路为例, 就如何可靠、稳定地设计 LM5067 热插拔电路进行较详细的分析、讨论, 同时对热插拔电路在浪涌测试条件下的设计问题也作了详细描述。本文提供了如何根据浪涌条件与客户实际应用条件选择合适的 MOSFET 的安全区域, 并设置合适的功率限制和定时时间来优化电路成本的体积。

2 热插拔控制的目的与原理

热插拔控制电路是指在系统带电的情况下, 将模组, 板卡插到系统槽位上, 控制系统对模组, 板卡的瞬态充电浪涌电流在一个合适的水平, 防止瞬态浪涌电流对系统电源的影响和防止大的浪涌电流对电流路径上的导体与电容的损坏。

在电路上主要通过控制系统到模组, 板卡的电流大小来实现, 主要实现方式有缓起加恒流方式, 恒功率恒流方式和集成监控与数据传输的恒功率恒流方式。主要电路形式有分立式电路与集成电路。本文重点将讨论恒功率恒流方式的集成电路应用。

2.1 分立式热插拔电路工作原理

分立式热插拔电路的工作原理如图 1 所示, 包括 Q5 主开关和 Q1, Q4, R3, R4, R9 组成的电流限制电路, R1, C1, R2 组成的缓起电路, R8, Q3 组成的使能电路。当具有这个分立式热插拔电路的模组, 板卡与系统连接时, 在经过一定的防抖时间后通过 R8 把 Q3 打开, 这个时间 C1 通过 R2 充电, C1 的电压逐渐升高, R2 的电压逐渐减小, 当达到 Q5 的开启门槛时候, 输入电压开始对输出电容 C2 充电, 这个时候 Q5 的驱动电压逐渐降低, 输入到输出的充电电流逐渐增加, 实现一个充电电流的缓慢增加, 也就是缓起功能, 当流过 R3 的电流达到 Q1 的导通门槛的时候, Q1 通过 R9 给 Q4 提供驱动电流, Q4 会抬高 Q5 的驱动电压, 实现电流限制的功能, 从而通过这个电路实现一个热插拔的过程。

从这个电路原理我们可以看到, 分立式热插拔电路由较多的外围器件所组成, 至少需要 3 个晶体管来完成这个电路设计, 从而对长期可靠性带来一定的影响。同时这个端口电路也不提供端口电压的异常保护, 如过压和欠压保护, 从而影响后极电路一定的设计资源。对于 MOSFET 的安全操作区域也没有专门保护, 在大电流应用下, 为了达到高可靠性不得不选用较多的开关管。

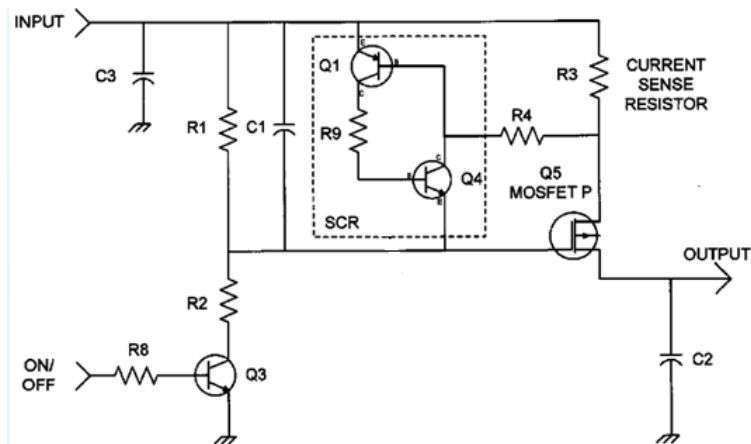


图 1 分立式热插拔电路框图

2.2 早期的集成热插拔电路工作原理

早期的集成热插拔电路的工作原理如图 2 所示，集成芯片内部包含了端口电压的过压保护，欠压保护，和电流限制功能，C2,R3 组成了一个反馈网络用以控制浪涌电流的大小，R3,C1 组成了防抖电路，R1 为电流采样电阻。当具有这个热插拔电路的模组，板卡与系统连接时，C2,R3 网络会把 Q1 的门极电压控制在一个恒定的电压上，这个电压用以控制浪涌电流的大小，R3,C1 可以预防在模组，板卡刚连接系统时候产生的抖动影响。以此来完成一个缓启动过程。

从这个电路原理上看，由于集成了相关的保护功能，外围电路明显相较于分立电路少，电路简洁很多，但是对于防抖等相关保护，并无专门的时间控制，设计的灵活性受到一定限制。同时并无对 MOS 的 SOA 保护，MOS 器件的选择依赖于 R3, C2 对浪涌电流的限制能力，SOA 选择是以最高 VDS 电压为输入电压，所以所需要的 SOA 区域相对来说非常大。由于依然没有 SOA 保护，在输出短路时候，需要把芯片锁死，或者通过外围电路设定一个复位时间，复位时间内芯片 GATE 需要完全拉低。整体电路性能会有所限制。

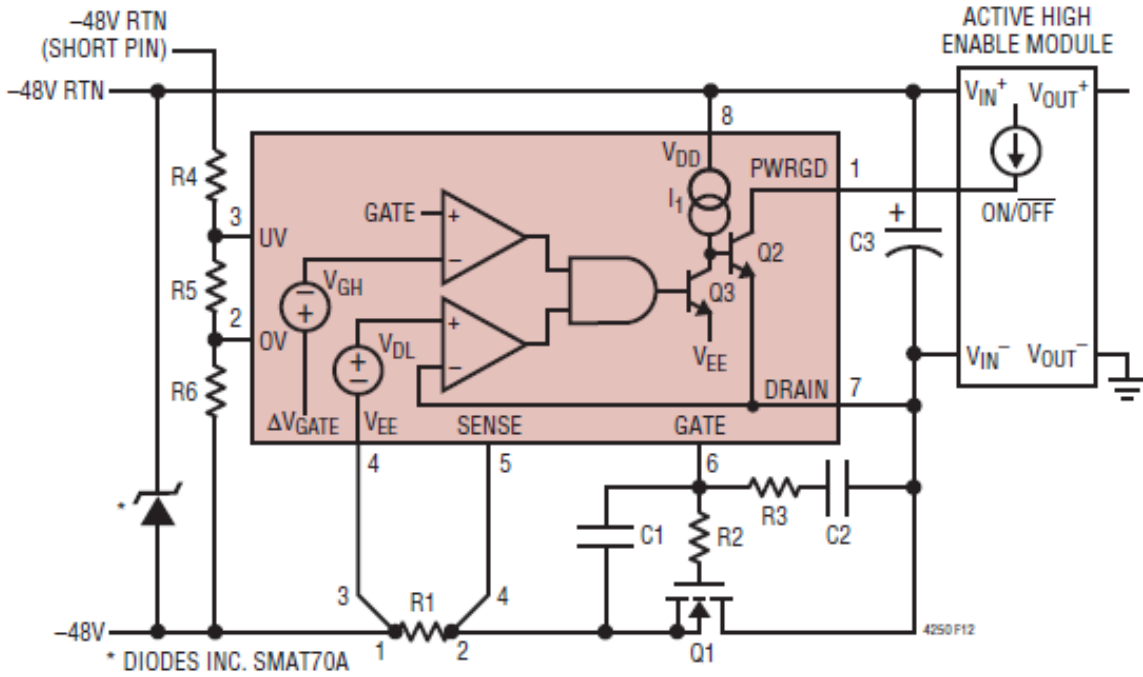


图2 早期集成热插拔电路方框图

2.3 LM5067 集成功率限制与电流限制的高性能热插拔方案

TI 新型的高性能热插拔电路如图 3 所示：

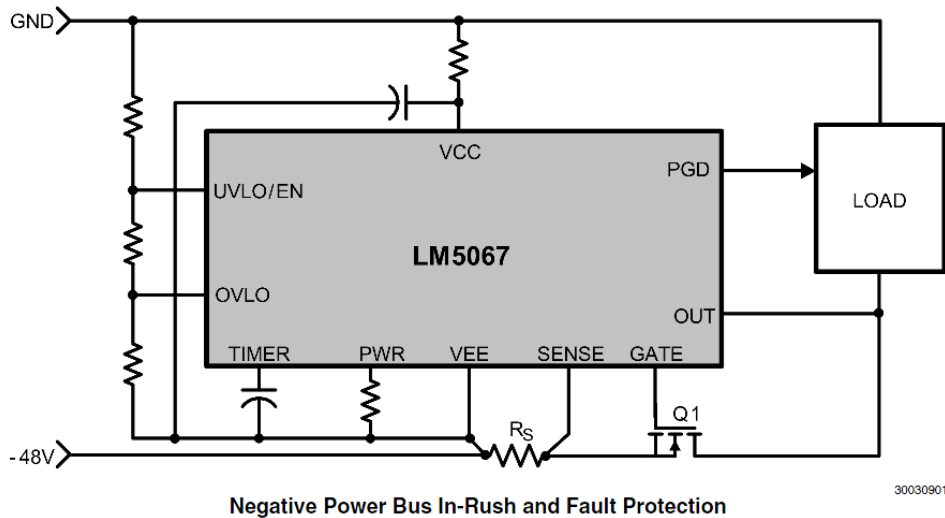


图3 LM5067 电路方框图

此电路包含了输入的过欠压保护，并通过芯片内部设定两个电流阈值来实现过流限制和短路保护。同时提供了一个 Q1 的功率限制功能来精确的控制 Q1 在热插拔时候的 MOS 的功率，同时专门的定时器功能

可以设定过流和功率限制的持续时间，可以非常灵活的根据选择的MOS来设计合适的安全工作区域，可以得到性能与成本的最佳结合。同时定时器也执行开机防抖功能和失效打嗝时间设定功能。在模组，板卡连接系统的时候，定时器开始一个防抖定时，在经过以6uA充电到4V的时间后，Gate电压开始被内部恒流源驱动，在达到最小的MOS开启门槛电压以后，输入开始对输出电容充电，流过MOS的电流开始增加，同时在刚开始充电瞬间，MOS的VDS电压等于输入电压，在MOS的VDS电压乘以流过的电流达到功率设置点的时候，内部的功率限制控制会根据VDS的电压变化来调节Gate电压，以使流过的电流与VDS的乘积保持为一个常数，图4可以看到紫色的功率线几乎是一个恒定的值。当VDS持续下降的时候，电流会持续增加，当电流达到电流限制点的时候，功率限制会退出并由电流限制来接管控制Gate电压，最终完成热插拔的过程。期间，定时器一直是在持续充电的，定时器的设定是最恶劣的充电状况来设置的，如果热插拔的建立时间超过定时器时间，芯片会进入打嗝保护。因此合适的时间设置是很重要的，同时也要考虑到持续短路的条件，定时器时间如果设置过长，那么MOS的SOA区域会受到很大的限制。因此定时器的时间设定对电路的设计可靠性和MOS的选择非常关键。在后面的讨论中我们会以一个实际的案例来具体了解如何设计一个性价比好，高可靠性的热插拔电路。

综上所述，LM5067的热插拔方案提供了功率限制功能和多功能定时器选择，相比较于以上的两种方案具有更大的设计灵活性，可靠性，同时由于可以通过合理的功率限制设定，可以用更加便宜的MOS来完成同样要求的设计。

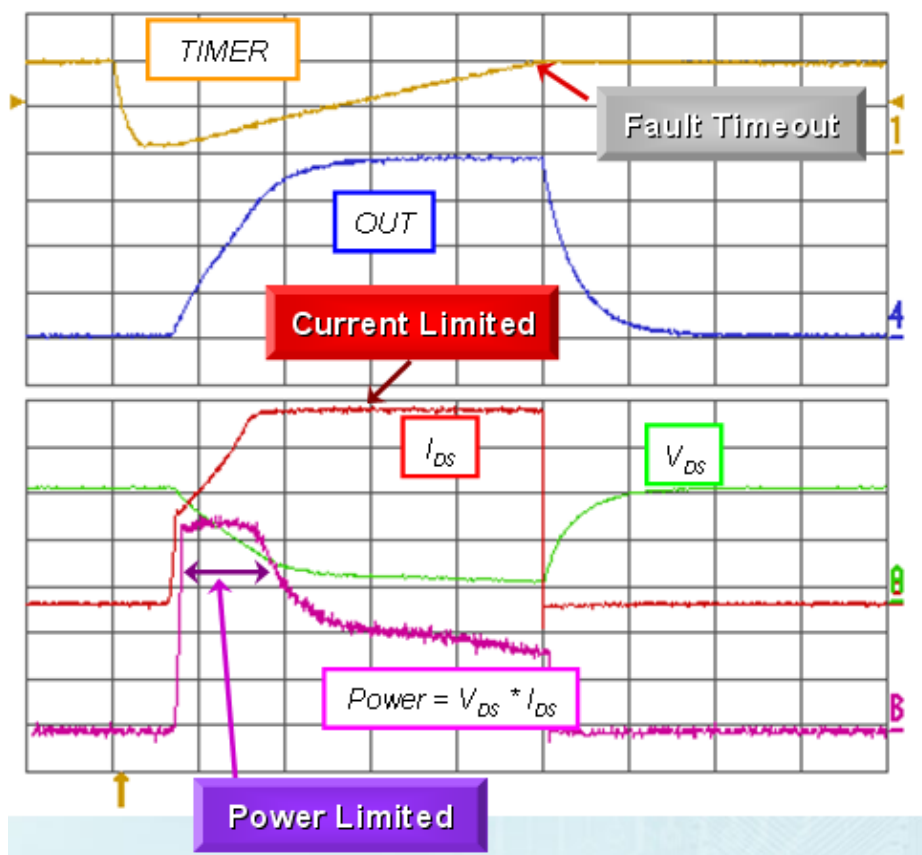


图4 LM5067 开机典型波形

3 LM5067 热插拔电路的浪涌问题分析与解决方案

3.1 浪涌测试与设备介绍

解决浪涌问题除了观察和分析受试电路在浪涌测试条件下的响应和波形外，了解浪涌测试仪器内部的电路结构和工作原理也是解决浪涌问题的一个重要因数。浪涌测试主要分为共模测试和差模测试，两种测试在不同条件下都会出现一些问题，由于差模问题较多，下面我们首先对差模测试进行讨论：

图 5 所示是差模浪涌测试标准连接方框图。主要由组合波发生器，DC 电源，受试设备组成。

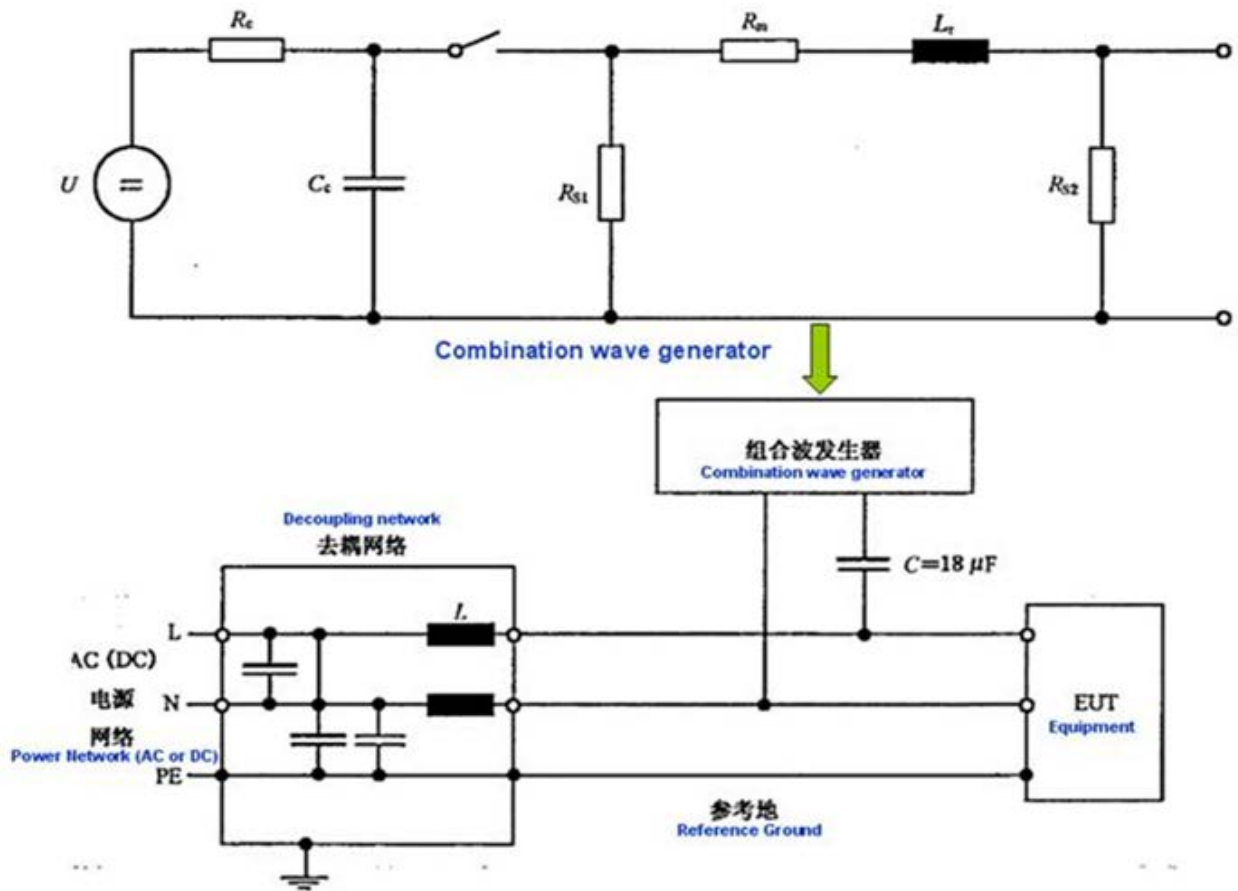
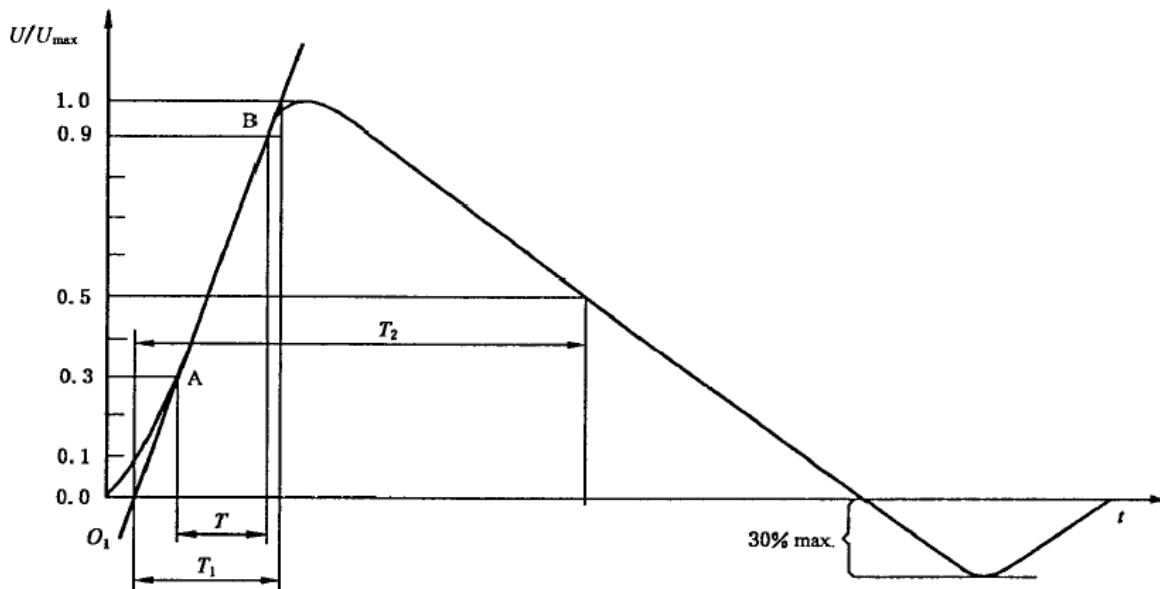


图5 浪涌测试仪内部电路方框图

DC 电源主要提供受试设备的正常工作电压，组合波发生器提供浪涌电压在 DC 电源输出的线上。因此在 DC 电源和组合波发生器之间要有一个电感做隔离。

组合波发生器产生的浪涌电压也是有严格的规定，图 6 所示为在通信设备里面广泛使用的差模浪涌电压的标准波形。



波前时间: $T_1 = 1.67 \times T = 1.2 \times (1 \pm 30\%) \mu s$

半峰值时间: $T_2 = 50 \times (1 \pm 20\%) \mu s$

图6 浪涌电压波形

从波形上可以得知，浪涌电压的持续时间只是 50uS 左右。

同时根据标准对浪涌电压的定义，当浪涌施加到直流线上，其必须满足以下要求：

开路条件下的浪涌电压参数		耦合阻抗	
		18 μF	9 $\mu F + 10 \Omega$
波前时间		$1.2 \times (1 \pm 30\%) \mu s$	$1.2 \times (1 \pm 30\%) \mu s$
半峰值 时间	额定电流 < 25 A	50 $\mu s + 10 \mu s / - 10 \mu s$	50 $\mu s + 10 \mu s / - 25 \mu s$
	额定电流 25 A ~ 60 A	50 $\mu s + 10 \mu s / - 15 \mu s$	50 $\mu s + 10 \mu s / - 30 \mu s$
	额定电流 60 A ~ 100 A	50 $\mu s + 10 \mu s / - 20 \mu s$	50 $\mu s + 10 \mu s / - 35 \mu s$
注：应在耦合/去耦网络电源输入端开路的情况下测量浪涌电压参数。			

注：GB/T 17626.5 – 2008

我们可以看到，在 50uS 内，浪涌发生器可提供的瞬时功率是非常大的，以上的 50uS 持续时间和瞬时功率能力对后面的分析非常重要。

3.2 浪涌常见问题与波形分析

下面我们以一个实际的案例来对浪涌常见问题作一个分析。

规格：

36V – 72V 输入电压

20A输出电流

1000uF输出电容

支持短路保护

下面是一个TI评估板的原理图：

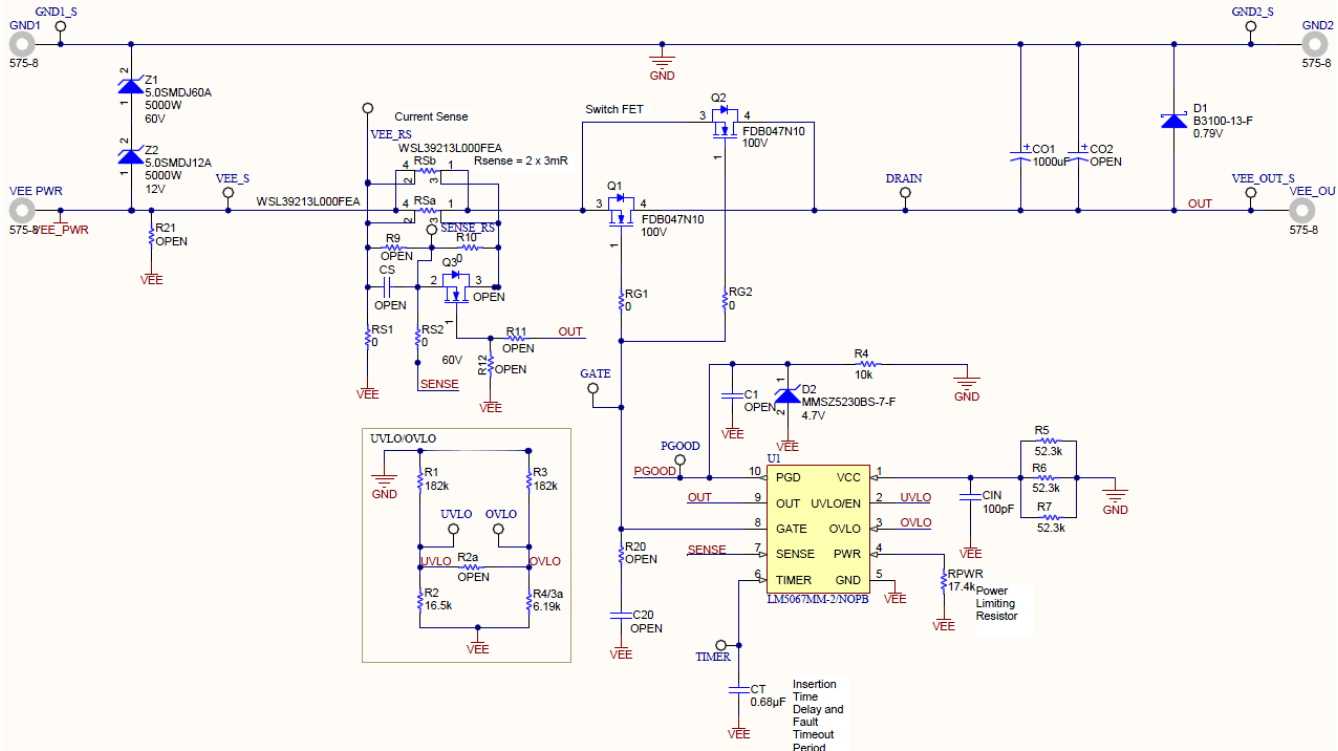


图7 1000W 热插拔原理图

设计参数如下：

- 功率限制，差异主要原因为电流检测运放的偏置电压在不同输入电压条件下的功率限制中的电流占比不同引起。
 - 95W @ 48V VIN
 - 140W @ 72V VIN
- 电流限制
 - DC current Limit: 33A
 - Circuit Breaker Level: 67A

当这个电路在做差模浪涌测试的时候，系统模组或者板卡是需要继续工作同时不能掉电的。所以差模浪涌测试时候，热插拔输出电容依然是在提供能量的。最大的输出电流即为电路设计指标值 20A。实际的测试结果如图 6：

绿色为输入电流，黄色为输出电压，红色为热插拔驱动电压

基于上面我们所谈到的浪涌发生器所能提供的巨大的浪涌能量，同时由于热插拔的电流恒流控制的电流源是线性控制，我们可以看到，当差模浪涌测试开始后，由于驱动电压不能快速先跌到恒流电压区，所以流过热插拔 MOS 的电流会急剧增加以至于触发到热插拔的断路保护，驱动以 110mA 电流快速的把 MOS 关断。最终导致输出电压下跌到系统单板的欠压保护点，系统关断后才以恒功率限制把输出电压再次充上去，下面我们用一个更加详细的分析时序图（图 7）来分析差模测试时候发生的事情。

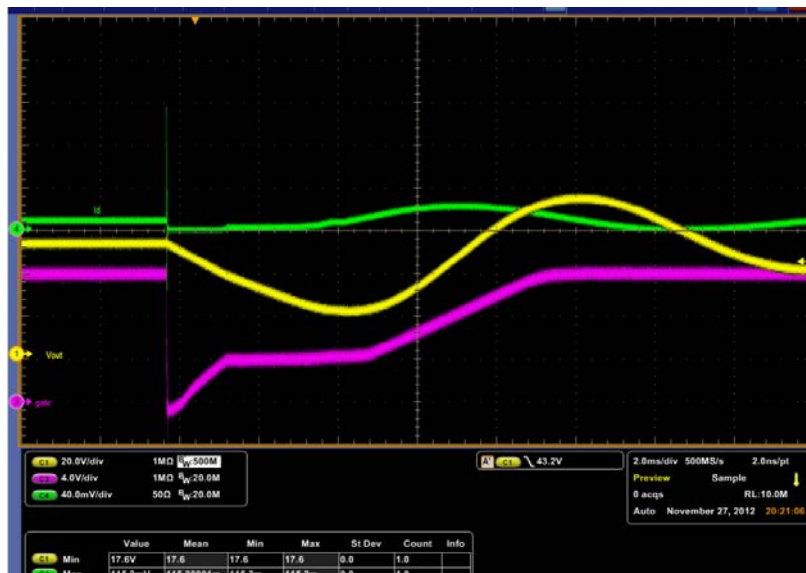


图8 差模测试波形

我们把图 7 分为 4 个区域：A,B,C,D

A 区域：差模浪涌电压施加在输入端，由于浪涌发生器瞬时功率能力强，同时热插拔的电流限制下拉电流（ μA level）不能快速的把驱动电压拉到恒流区，所以流过 MOS 的电流快速上升，图上我们可以看到绿色线在 A 区域有一个很高的峰值。这个电流很快触发热插拔的断路保护，热插拔控制器通过 110mA 电流快速的把驱动电压拉到地。MOS 关断，这个时候输出能量就完全由输出电容来提供了，输出电容电压开始下降，同时由于 MOS 的突然关断，输入线的寄生感抗会产生一个很高的电压叠加在 MOS 两端。

B 区域：因为 MOS 关断后，输入电流会降到 0，断路器会释放，热插拔控制器内部的恒流源会开始给 MOS 的门极充电，但是由于没有达到 MOS 的导通门槛，MOS 依然是关断的，同时输出电容的电压继续下降

C 区域：当门极电压达到 MOS 的导通门槛后，MOS 开始打开，但是由于输出电压已经处于较低的水平，输入和输出电压的差值（ $>10\text{V}$ ）都在 MOS 两端，热插拔控制器会工作在恒功率模式，由于前面设计的 MOS 功率限制只有 100W 左右，因此流过 MOS 的电流只有 10A，远远不到正常工作电流的 20A，所以输出电容依然继续被放电，最后输出电容电压将会触发到系统单板或模组的欠压保护（一般系统保护电压为 32V），系统关断，输出电流降到很低的电流（这个就是浪涌问题，系统被复位）

D 区域：因为系统被复位，输出电流变得很小，所以热插拔能以恒功率恒流的方式给输出负载和电容充电。最后达到稳定值。我们所看到的输出电压在 D 区域有一个过冲，这是因为输入有同样的过冲，并不是热插拔控制本身的问题。输入的过冲是由浪涌测试仪器里面的 DC 电源的输出电感产生的（参考图 5 去耦网络部分），由于浪涌电压非常高，浪涌期间，去耦网络电感同样被充电，当浪涌条件去除后，去耦网络的电感会与电容形成一个 LC 谐振，进而使得受试设备输入端也呈现一个振荡电压波形。

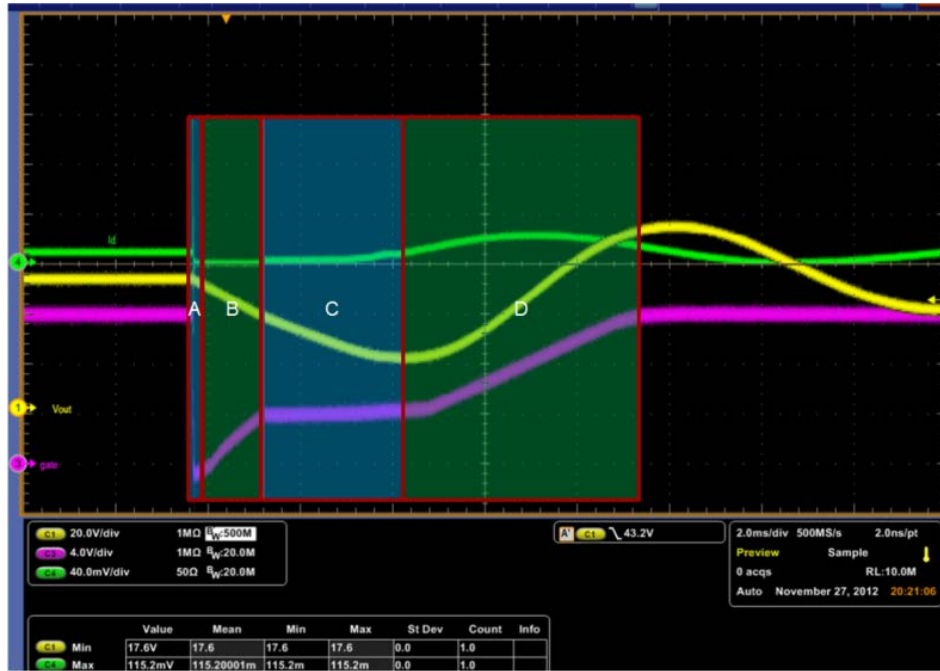


图9 差模测试波形

3.3 基于浪涌问题的解决思路和方案

所以从以上分析我们可以知道，差模浪涌测试，对于热插拔控制来说不可避免的会触发断路保护，我们需要解决的是在保护后恢复到正常电压的过程中，系统的板卡或模组不至于掉电。

基于这个认识，我们的解决方案就相对比较简单了：

- 1, 减小 B 区域的上升时间，让热插拔控制器尽快的达到控制电压，以使得输出电压在驱动电压达到开通阈值时前跌落幅值尽量减少
- 2, 提高 C 区域的功率限制，使得浪涌条件下的功率限制决定的电流大于额定输出电流保持系统的稳定性，由于在第一条的时候输出电压跌落较少使得第二条的设计变得相对容易达到 MOS 的 SOA 安全要求

对于第一条，我们可以看到，只有提升驱动能力才能是 B 区域的上升时间加快，但是芯片本身只有典型值 50uA 的固定驱动能力，所以在芯片以内是较难以实现提升上升时间。通过以下的外部电路可以有效的提升上升时间，图 10 为增加了外部电路以后的波形，我们可以看到 gate 电压达到阈值电压的时间被大大减小，输出电压跌落相应的也减小到很小的值。蓝色：Gate 黄色：输出 紫色：输入电流

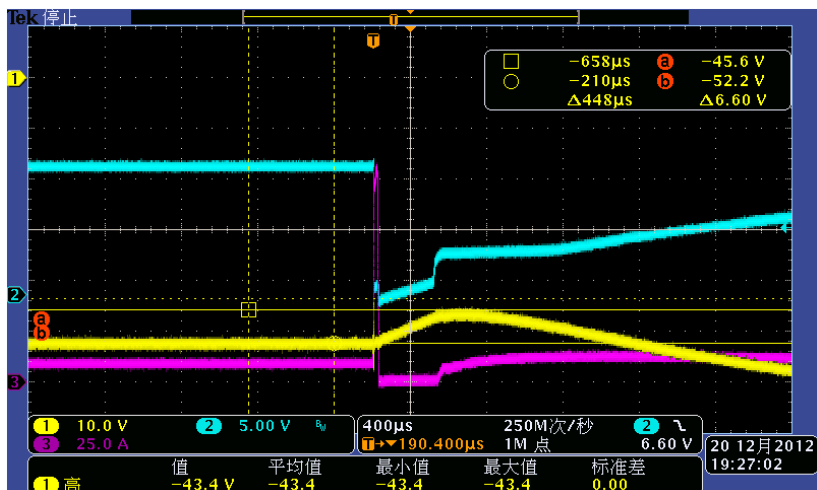


图 10

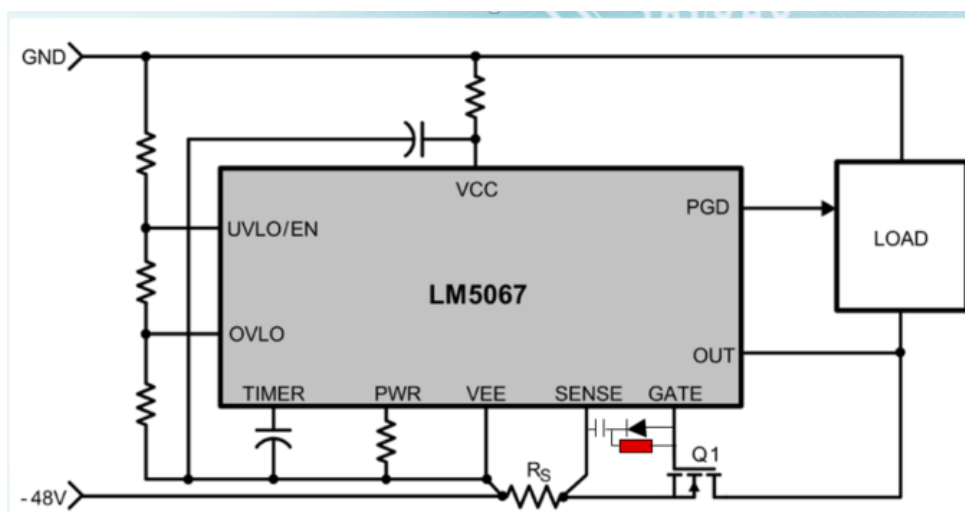


图 11

这个 RCD 外围电路设计思路为当 GATE 电压由于快过流保护迅速下拉后，由于二极管的原因，C 上的电压只会通过 R 来放电，通过 R 来控制 C 的放电电流。当芯片在快过流条件去除后开始给 GATE 充电的时候，C 可以通过 R 来给 GATE 同时充电以加快 GATE 的上电斜率。

这里需要注意的是，由于功率限制和电流限制的控制源的下拉能力有限，如下图所示，所以额外给 GATE 充电电流需要小于 source 50uA 电流以防止在重新启动的时候 GATE 电压上出现过冲电压时的电流限制和功率限制出现不期望的偏差。

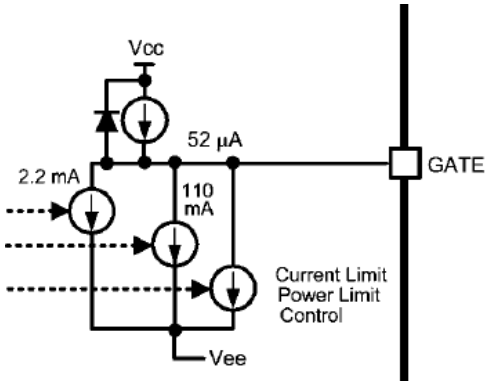


图 12

对于第二条，由于在浪涌时候依然需要提供能量给输出负载，所以功率限制应该设置在最大跌落电压乘以输出负载电流的功率数值上，同时适当的提供一些设计裕量。

具体计算方法如下：

案例：输出功率 48V20A，输出电容 1000uF，系统欠压保护点 34V，选择两片 STW120NF10 作为选用的 MOS
 MOS Ciss=5200pF

1， 确定热插拔进入恒功率控制时候系统不发生掉电所需要的时间

由于欠压保护点为 34V，这里我们选择 38V 作为我们的输出跌落目标电压，同时浪涌测试额定输入电压为 48V，所以容许跌落的电压为 10V。

所以 $T=10*1000u/20=500uS$ ，也就是我们需要让 MOS 在浪涌关断后在 500uS 内要能进入恒功率控制模式

2， 确定恒功率值

由于最大负载电流为 20A,容许跌落电压为 10V，我们可以设定恒功率为 $20A*10V*1.2=240W$

3， 确定 RCD 是否满足要求

如果使用芯片自有的驱动能力 50uA，MOS 的输入电容为 5200pF，在输出达到 10V 跌落的时候，那么 MOS 要进入恒功率工作，RDSON 需要达到 $10/24=0.42$ 欧姆，由于选择两颗 MOS，单独每颗需要至少达到 0.84 欧姆。

对比图 13 的 MOS 转移特性，MOS 的 GATE 电压需要达到 4.2V 满足 RDSON 要求,这里我们选择 4.5V 作为目标 GATE 电压。

那么自有驱动达到 4.5V 所需要的时间为 $T=10400pf*4.5V/50uA=936uS$ ，远大于 500uS 的目标时间，可以预见系统电压在芯片固有条件下会发生掉电行为。

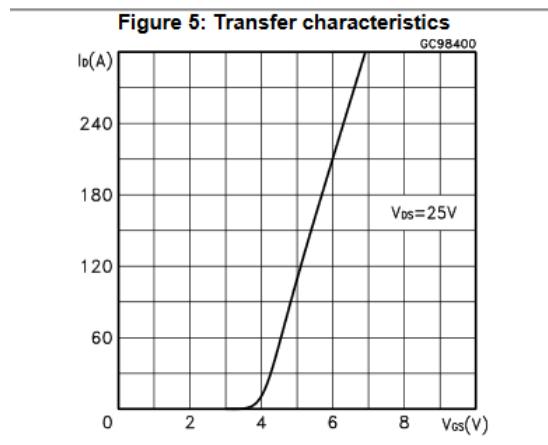


图 13

选择 RCD 电路：

芯片驱动最小电压 12.35V，因此电阻选择需要小于 $12.35V/50\mu A=247K$ 电阻。二极管选择 50V 耐压的普通肖特基二极管。由于 MOS 的开通阈值较低，所以电容选择比 MOS 的 C_{iss} 大 4-5 倍就足够了。

所以我们选取电阻 247K，电容 47nF，由于电容大于 MOS 的输入电容较多同时有一个额外 50uA 在充电，电容上的电压在 MOS 的驱动电压达到调节电压时变化很小，为方便实际应用，在这里我们可以等效电容 C 电压不变为 12.3V。

充电等效电路如图 14

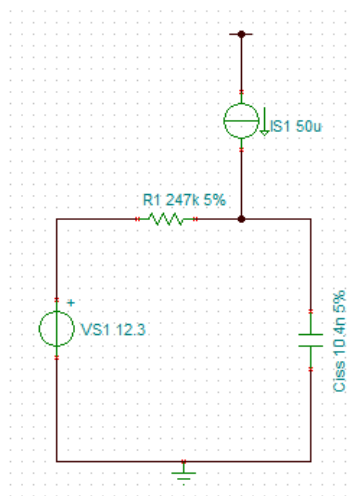


图 14

根据诺顿定理，我们转化等效电路为 RC 充电电路后，计算 MOS 的 GATE 电压充电到 4.5V 所需要的时间为 516uS，那么 516uS 掉电时间，输出电压跌落约为 $20A * 516\mu / 1000\mu = 10.32V$ ，也就是加了 RCD 电路后输出电压只是跌落 10.32V，系统不会发生掉电同时保留有较大的裕量。

4 结论

LM5067 是业内很好的恒功率恒流热插拔控制器，能提供较好的 SOA 控制在满足热插拔要求前提下保证 MOS 的可靠性。在浪涌设计中需要考虑客观存在的浪涌设备和条件对 LM5067 造成不可避免的冲击影响，通过增加很小的外部电路可以有效的避免系统由此掉电从而保证系统在浪涌冲击下依然可以安全运行。

5 参考资料

1. LM5067 datasheet (scas858.pdf)
2. STW120NF10 datasheet (ST product)
3. GB17626.5

有关 TI 设计信息和资源的重要通知

德州仪器 (TI) 公司提供的技术、应用或其他设计建议、服务或信息，包括但不限于与评估模块有关的参考设计和材料（总称“TI 资源”），旨在帮助设计人员开发整合了 TI 产品的应用；如果您（个人，或如果是代表贵公司，则为贵公司）以任何方式下载、访问或使用了任何特定的 TI 资源，即表示贵方同意仅为该等目标，按照本通知的条款进行使用。

TI 所提供的 TI 资源，并未扩大或以其他方式修改 TI 对 TI 产品的公开适用的质保及质保免责声明；也未导致 TI 承担任何额外的义务或责任。TI 有权对其 TI 资源进行纠正、增强、改进和其他修改。

您理解并同意，在设计应用时应自行实施独立的分析、评价和判断，且应全权负责并确保应用的安全性，以及您的应用（包括应用中使用的 TI 产品）应符合所有适用的法律法规及其他相关要求。就您的应用声明，您具备制订和实施下列保障措施所需的一切必要专业知识，能够 (1) 预见故障的危险后果，(2) 监视故障及其后果，以及 (3) 降低可能导致危险的故障几率并采取适当措施。您同意，在使用或分发包含 TI 产品的任何应用前，您将彻底测试该等应用和该等应用所用 TI 产品的功能而设计。除特定 TI 资源的公开文档中明确列出的测试外，TI 未进行任何其他测试。

您只有在为开发包含该等 TI 资源所列 TI 产品的应用时，才被授权使用、复制和修改任何相关单项 TI 资源。但并未依据禁止反言原则或其他法律授予您任何 TI 知识产权的任何其他明示或默示的许可，也未授予您 TI 或第三方的任何技术或知识产权的许可，该等许可包括但不限于任何专利权、版权、屏蔽作品权或与使用 TI 产品或服务的任何整合、机器制作、流程相关的其他知识产权。涉及或参考了第三方产品或服务的信息不构成使用此类产品或服务的许可或与其相关的保证或认可。使用 TI 资源可能需要您向第三方获得对该等第三方专利或其他知识产权的许可。

TI 资源系“按原样”提供。TI 兹免除对 TI 资源及其使用作出所有其他明确或默示的保证或陈述，包括但不限于对准确性或完整性、产权保证、无屡发故障保证，以及适销性、适合特定用途和不侵犯任何第三方知识产权的任何默认保证。

TI 不负责任何申索，包括但不限于因组合产品所致或与之有关的申索，也不为您辩护或赔偿，即使该等产品组合已列于 TI 资源或其他地方。对因 TI 资源或其使用引起或与之有关的任何实际的、直接的、特殊的、附带的、间接的、惩罚性的、偶发的、从属或惩戒性损害赔偿，不管 TI 是否获悉可能会产生上述损害赔偿，TI 概不负责。

您同意向 TI 及其代表全额赔偿因您不遵守本通知条款和条件而引起的任何损害、费用、损失和/或责任。

本通知适用于 TI 资源。另有其他条款适用于某些类型的材料、TI 产品和服务的使用和采购。这些条款包括但不限于适用于 TI 的半导体产品 (<http://www.ti.com/sc/docs/stdterms.htm>)、[评估模块](http://www.ti.com/sc/docs/sampters.htm)和样品 (<http://www.ti.com/sc/docs/sampters.htm>) 的标准条款。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2018 德州仪器半导体技术（上海）有限公司