

**LMK04000,LMK04001,LMK04002,LMK04010,
LMK04011,LMK04031,LMK04033,LMK04100,
LMK04101,LMK04102,LMK04110,LMK04111,
LMK04131,LMK04133,LMK04800**

*Application Note 1939 Crystal Based Oscillator Design with the LMK04000
Family*



Literature Number: ZHCA372



美国国家半导体公司
应用注释1939
James Catt, Tom Christiansen
2009年3月13日

如何利用LMK04000系列产品来实现基于晶振的振荡器设计

1.0 前言

该应用指南适用于LMK04000系列时钟信号去抖产品，涉及如何用该系列产品来完成基于晶振的外置振荡器电路。LMK04000系列产品既支持外接的、完整的VCXO模块，也支持一个以分立形式实现的、基于晶体谐振器（晶振）的压控晶振式振荡器。LMK04000的特色在于具备一个内置的闭环放大器，该电路可以用于实现晶振式振荡器。在许多应用中，晶振式振荡器选项将为输入的基准时钟信号中的抖动的清除提供一种低成本解决途径。在该应用指南中，我们将首先对基础振荡器电路的基本原理进行回顾，接下来重点介绍

晶振的某些对振荡器电路设计来说极为关键的性能指标。本指南还分析了电路工作的一些要点。文中给出了一种基准设计及相应的实测性能实例，还提出了一种设计流程，以及晶体振荡器实施方式所需的具体的LMK040xx编程方式。

1.1 LMK04000 时钟调理器系列

LMK04000系列精密时钟信号去抖电路采用了一种级联的锁相环（PLL）架构，来高效地实现抖动的清除和频率的合成功能。图1示出了LMK04000双PLL架构。

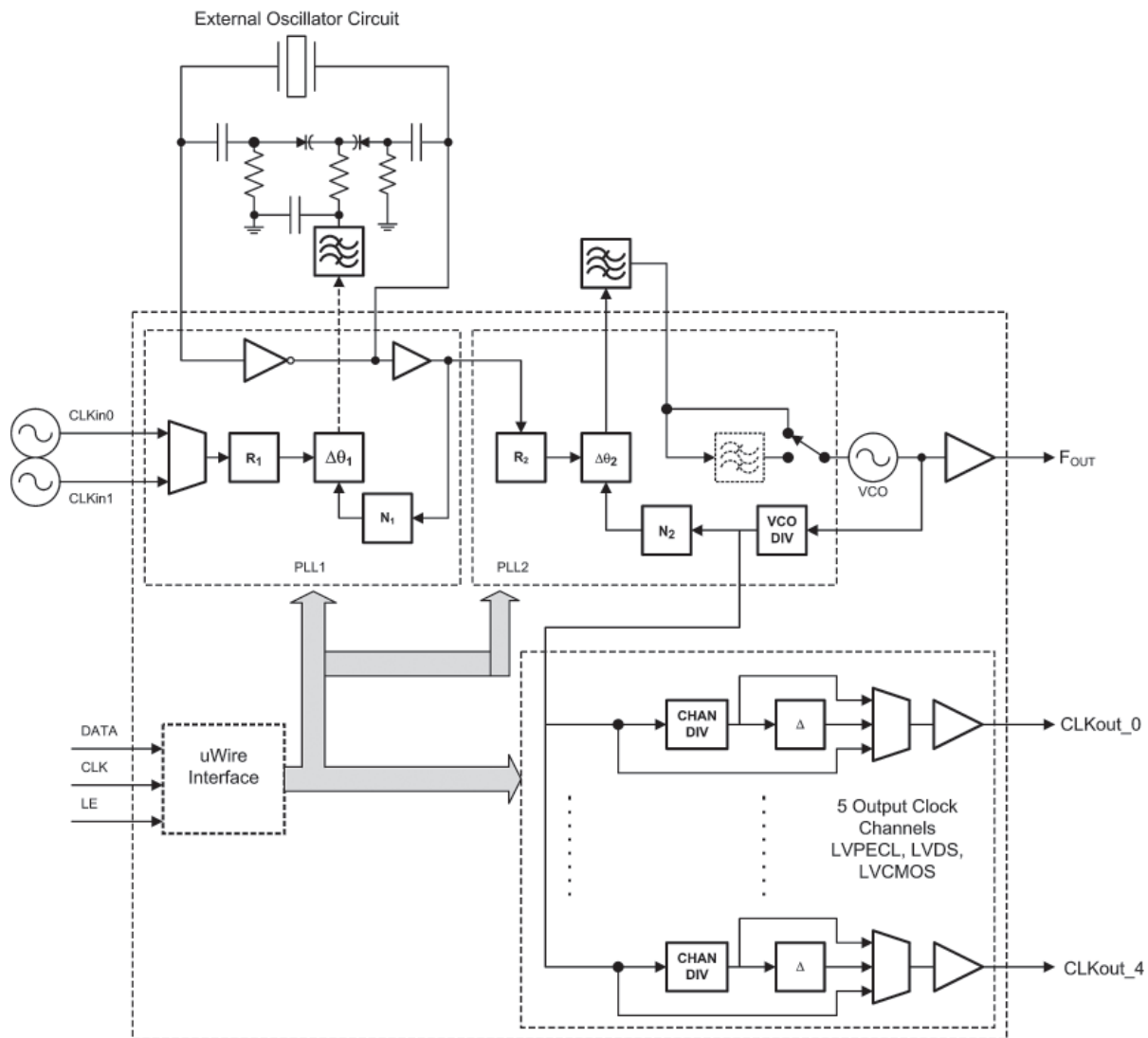


图 1 LMK04000系列双PLL架构及其晶振式振荡器电路

30089601

在其他应用报告中，我们已经详细讨论了抖动的清除是如何通过级联环路架构来实现的。用LMK040xx时钟信号去抖电路来构建一种抖动被清除的时钟信号电路解决方案，其关键在于用与PLL1相配合的外部振荡器的相位噪声来替代输入的基准时钟的相位噪声。这一外部的振荡器电路的性能对于LMK040xx器件的输出端的时钟信号的总性能而言来说极为关键。

2.0 振荡器电路的基本知识综述

振荡器是由反馈环路的调谐电路和放大器电路构成的，这两部分电路构成反馈环路，正如图2所示。

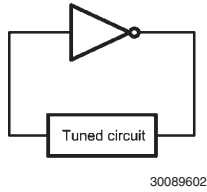


图2 振荡器电路的功能框图

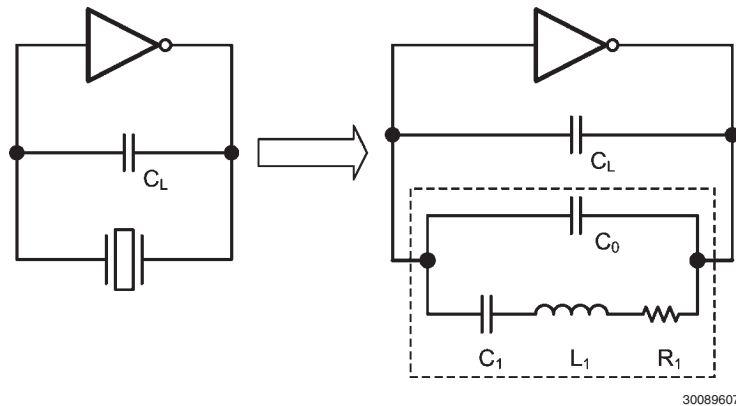


图3 采用并联谐振模式的晶振式振荡器电路

C_1 、 L_1 和 R_1 分别代表晶振的*动态电容*、*动态电感和动态电阻*。 C_0 代表晶振的*旁路电容*，这主要是由贴附在晶振上的电极的电容以及晶振封装的其他所有杂散电容所构成。 C_0 将在晶振的数据表中给出，往往其最大值为5~7皮法（pF）。因为大多数的数据表所列的性能参数最大值是指某种概率分布的尾部，其典型值则要远小于该量值，例如，3 pF。 C_1 可以直接给出，也可以从 C_0/C_1 比推出（数据表也可能改为给出该量值）。 C_1 的典型值则一般较小，为fF量级，如10 fF。晶振的数据表中一般不列出动态电阻和电感，而是列出另一种电阻参数，等效串联电阻（ESR）。有些数据表错误地将该参数作为动态电阻列出。在下面的段落中，将更为完整地解释ESR的含义。

振荡器电路的衡量指标是：

1. 在谐振频率上的闭环增益 ≥ 1 。
2. 整个环路上的总相移为 $n \times 2\pi$ 弧度， $n=1, 2, 3, \dots$

反相放大器的相移为180度，而其余的相移则由调谐电路产生。调谐电路，实际上是一个带通滤波器，可以采取简单的L-C串连谐振电路或者其他具有选频能力的电路形式，如晶振。

图3所示的振荡器电路结构被称为并联谐振模式。这是LMK040xx系列产品所支持的振荡器模式。晶振上并联了一个负载电容 C_L 。图的右半部分示出了晶振的等效电路。可以证明，如下公式给出了并联谐振模式下的振荡频率的良好近似[1]：

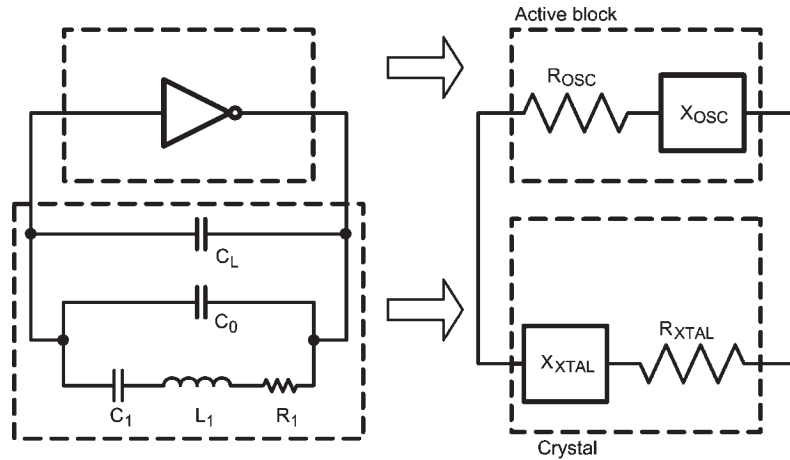
$$f_L = f_s \cdot \left(\frac{C_1}{2 \cdot (C_0 + C_L)} + 1 \right) \quad (1)$$

式中，

$$f_s = \frac{1}{2\pi\sqrt{L_1 C_1}}$$

负载电容 C_L 是晶振制造商在数据表上列出的另一个重要参数。对于面向并联谐振模式设计应用的晶振而言， C_L 是让晶振以标称谐振（中心）频率振荡时的电容量值。本指南的余下部分将专注于探讨并联谐振模式下的晶振式振荡器设计。

在图4中，振荡器中的闭环电路已经被划分为2个主要部分，正如图的左半部分所示出的那样。一个部分是有源放大器模块，第二个部分是选频模块，后者不仅包括晶振电容也包括负载电容 C_L 。图的右半部分表明，每个部分的等效阻抗可以分解为实部和电抗部分。可以证明，选频电路部分所呈现的阻抗的实部可以由下式给出[1]：



30089609

图4 负阻模型与等效的振荡器电路

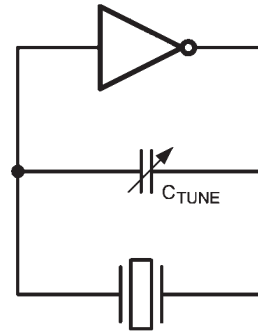
$$R_{XTAL} = R_{ESR} = R_1 \cdot \left(\frac{C_0 + C_L}{C_L} \right)^2 \quad (2)$$

ESR是晶振及其并联负载电容所呈现的复数阻抗的实部。它与动态电阻成正比，相应的比例因数与旁路电容和负载电容有关。ESR是数据表中列出的一个参数。其典型值取决于晶振的频率，但往往在20 Ohm至>100 Ohm的范围内。对于振荡器设计工程师而言，ESR的意义在于，在振荡频率点上，振荡器放大器所需的增益直接与晶振的ESR成正比。于是，若ESR相对较高的话，放大器就必须具备更高的增益，才能保证振荡器可以起振。LMK04000系列产品所能支持的最大的ESR是100 Ohm。

请注意，并联谐振频率是CL的函数。如果CL在某个范围内变化的话，则并联谐振的频率也可以在某个范围内调谐。假定CL具有下限CL1和上限CL2，则并联谐振模式下的归一化的调谐范围可以由下式给出：

$$\begin{aligned} \frac{\Delta F}{F} &= \frac{F_{CL1} - F_{CL2}}{F_{CL1}} = \frac{C_1}{2} \cdot \left(\frac{1}{(C_0 + C_{L1})} - \frac{1}{(C_0 + C_{L2})} \right) \cdot \text{ppm} \\ &= \frac{C_1}{2} \cdot \left(\frac{C_{L2} - C_{L1}}{(C_0 + C_{L1})(C_0 + C_{L2})} \right) \quad (3) \end{aligned}$$

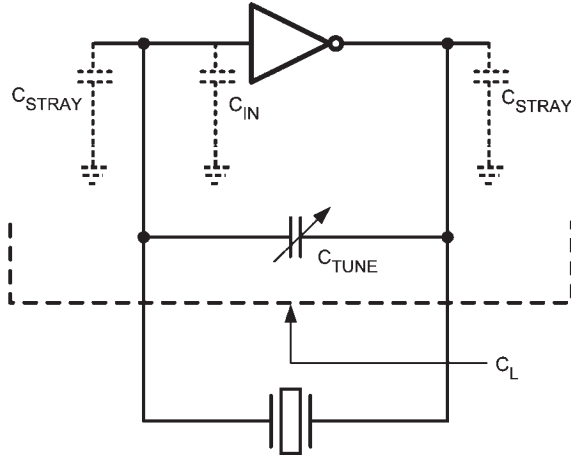
在图3所示的振荡器中，我们可以用一个被称为CTUNE的、与晶振并联的可变电容来取代CL，正如下面的图5所示的那样。在实践中，该可变电容可以用变容二极管来充当，其电容值由调谐电压来控制，而调谐电压则由相检测器/电荷泵和PLL的环路滤波器来产生。



30089613

图5 可调电容CTUNE为CLoad所取代后的振荡器电路

该振荡电路的调谐范围强烈依赖于CTUNE的调节范围。在一块安装有实际器件的真实印刷电路板（PCB）的布线中，始终存在某些杂散电容，这些电容都构成了有效的CL的一部分。例如，该杂散电容可以由PCB的特性（引线宽度和引线长度）和环路中放大器的输入电容构成的。图6示出了振荡电路的一个更接近现实的模型。



30089614

图6 示出了各分量的振荡器电路模型

C_L 现在可以表示为:

$$C_L = C_{IN} + C_{TUNE} + \frac{C_{STRAY}}{2} \quad (4)$$

假设 C_{TUNE} 可以强制为 0, 该等式表明最小的负载电容由 PCB 的杂散电容以及振荡器电路中放大器的电容性负载所决定。在理想情况下, 人们更愿意让 C_{TUNE} 的变化范围以晶振数据表中给出的 C_L 量值为中心分布。不过, 如果 C_{IN} 和 C_{STRAY} 足够大, 它们事实上缩小了电路的调谐范围。正因为如此, 应当努力减小 PCB 所带来的杂散电容。

3.0 影响晶振的选择以及振荡器电路设计的诸因素

3.1 调谐

对晶振的调谐, 或者说牵引, 对于频率合成应用而言极为关键。下面将解释其原因。

3.1.1 晶振误差

晶振是制造出来的器件, 与所有人为制造的器件一样, 晶振的基本行为取决于设计以及制造时所用的材料和工艺, 以及其工作的环境。虽然在晶振的切割方向和封装的设计中, 可以考虑到这些因素, 但若采取消除所有的变化和波动, 无论其范围大小, 则其成本经济性往往很差 (或者干脆就不可能)。因此, 晶振的数据表将包含晶振频率由于基本构造、工作的稳定性和老化率等原因而出现的变化公差。在一份数据表上, 这些公差可能被分别称为频率公差、

频率稳定性和老化率公差。频率公差是指, 在固定的一组条件 (温度、负载等等) 下, 多个器件的标称晶振频率的精度和重复性。该性能参数在定购晶振时是人们常常选择的一个参数, 一般厂商提供有限的一组公差范围, 供人们选用。典型值可选取的范围是 ± 10 ppm 到 ± 50 ppm。频率稳定性是指瞬态的工作频率随温度的变化。许多制造商也提供了多种级别的稳定性, 因此客户在订货时也会指定该指标。典型值的范围是 ± 30 ppm 至 ± 100 ppm, 可以根据工作时的温度范围来定制。最后, 老化率公差用于描述晶振中的晶格随着时间推移而发生的频率变化所导致的晶体名义工作频率的变化。一般而言, 该指标被划分为首年老化率, 以及另一个描述首年后的逐年老化速率的参数, 或者在一个更长的时间间隔 (如 10 年) 中的总的老化速率波动。例如, 老化率公差可以为: 第 1 年 ± 5 ppm, 其后每年 ± 2 ppm。而上述的第二种老化率公差的描述方式的示例是: 第 1 年 ± 5 ppm, 其后每 10 年变化 ± 15 ppm。

因此, 这些公差 (误差) 与调节范围要求以及设计者对晶振的选择之间存在何种关系? 首先, 晶振往往用于频率合成器应用中, 它们的频率通过锁相环 (PLL) 锁定到某个基准时钟或者振荡器上。假定参考时钟的频率精度很高, 而且假定电路对晶振的电容性加载也精确地等于数据表上给出的量值, 则上面所讨论的公差可以告诉我们, 无法保证晶振将精确地工作在其所标示的名义频率上。假定一种特定的晶振具有如下的技术指标: 频率公差 = ± 20 ppm, 频率稳定性 = ± 50 ppm, 老化率 = 5 ppm/year。于是, 一年后, 加载的晶振的工作频率偏离其标称值的幅度可以达到 ± 75 ppm, 而在 10 年后, 这一偏差可以达到 ± 120 ppm。正因为如此, 需要通过 PLL 来将晶振的频率牵引到正确的量值上。当然, 当 PLL 产生一个控制电压, 而该电压施加于用作压控电容的变容二极管上时, 就可以实现这一点。式 (3) 表明, 二极管的电容是可调的, 其变化相应改变了晶振处看到的负载, 这又随之改变了其工作频率。

3.1.2 基准时钟信号的误差

在 LMK04000 系列产品中, 晶振被锁定到一个外部输入的参考时钟信号上。进一步的考虑表明, 在现实中, 基准时钟信号并不始终是准确的, 因此, 即便在规定的负载条件下, 晶振的频率公差 (误差) 是 0 (即它是完美的器件), 晶振的频率也必然被调节到参考时钟信号的实际频率上。例如, 如果基准时钟的频率公差为 ± 20 ppm, 则振荡器电路的调谐能力也必须足以支持这样宽的公差范围。

3.1.3 压控牵引范围 (Pulling Range) 及其对电路参数的影响

考虑到前面诸节所指明的误差源后，人们往往将振荡器电路的牵引范围的设计目标选定为晶体的误差与参考钟信号误差之和。根据前面的讨论中所采用的数值，振荡器电路的最小牵引范围要求是 $\pm 75 \text{ ppm} \pm 20 \text{ ppm} = \pm 95 \text{ ppm}$ （目前，还未计入老化率误差）。请注意，这是设计的要求，而不一定是可实现的性能。回顾式 (3)，我们可以看到，可实现的牵引（调谐）范围是由如下因素决定的：

1. 负载电容的调节范围 $C_{L2} - C_{L1}$ ，
2. 动态电容 C_1 和
3. 旁路电容 C_0 。

旁路电容在列在数据表上，一般量值为 7 pF 。动态电容值要么可以从数据表中读出，要么从数据表给出的 C_0/C_1 比计算出。这样，负载电容范围就是所剩下的可以决定振荡器的牵引范围的参数。为了方便起见，假设候选晶振的负载参数为 14 pF ，将在电路中选用的变容二极管的牵引范围是 $2 \text{ pF} \sim 19 \text{ pF}$ ，对应的调谐电压范围是 $3\text{VDC} \sim 0\text{VDC}$ 。采用这些量值和式 (3)、(4)，我们就可以绘制出固定电容 $C_{IN} + C_{STRAY}/2$ 取不同值时牵引范围随 C_0/C_1 变化的情况。相应的曲线示于图7中。

图中所示的每条曲线都反映了如下的假设： C_{LOAD} 可以由式 (4) 给出，而 C_{LOAD} 的最小值，即 C_{L1} ，则等于变容二极管的最小值 (2 pF) 加上对应的固定电容值 ($C_{IN} + C_{STRAY}/2$)。负载电容的最大值 (C_{L2}) 则等于二极管可调谐到的最大值 (19 pF) 加上固定电容值 ($C_{IN} + C_{STRAY}/2$)。

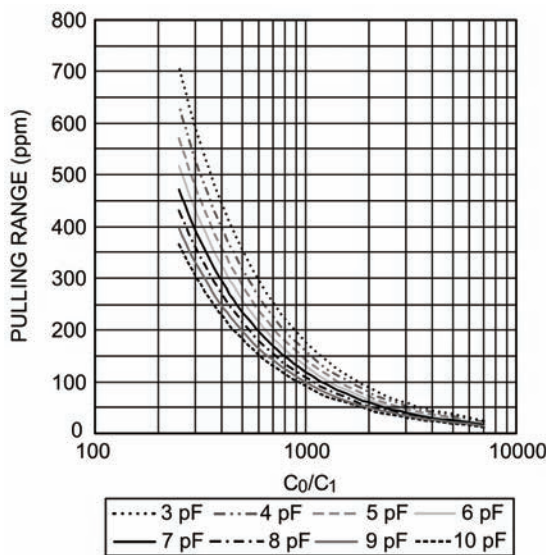


图7 与所选用的各个 $C_{IN} + C_{STRAY}/2$ 相对应牵引范围与 C_0/C_1 间的关系曲线

考察图7，我们就可以发现如下两个要点：

- 首先，对于固定的 C_0/C_1 比而言，($C_{IN} + C_{STRAY}/2$) 值的增加，会使得电路的牵引范围缩小。

- 其次，对于固定的 ($C_{IN} + C_{STRAY}/2$) 值而言，提高 (C_0/C_1) 比会缩小牵引范围。

我们的示例中，牵引范围是 $\pm 95 \text{ ppm}$ ，也即总的变化范围是 190 ppm 。如果所选用的量值中要考虑到裕度的话，例如，计及晶体的老化率，我们就应当选用 240 ppm 的牵引范围，或者说 $\pm 120 \text{ ppm}$ 。对于 C_0/C_1 比达到 700 的情况，我们可以看到，只有当 ($C_{IN} + C_{STRAY}/2$) $\leq 3 \text{ pF}$ 时，才能达到该牵引范围。对于 C_0/C_1 比为 350 的情况，则当 ($C_{IN} + C_{STRAY}/2$) $\leq 10 \text{ pF}$ 时可以达到这样大的牵引范围，这意味着对 PCB 布局布线以及放大器电路的约束更为宽松。不过，频率的稳定性会随着 C_0/C_1 比的提升而改善，因此，人们需要在更高的输入电容和/或杂散电容与更低的晶体频率稳定性之间进行折衷取舍。

虽然我们可以得出“ C_0/C_1 的缩小可以扩展振荡器的牵引范围”这样一个正确的结论，但请记住，我们是不得已采取这种方式的，其原因就是 ($C_{IN} + C_{STRAY}/2$) 的量值的增长。另外，请注意，这并未提及牵引范围是否相对于标称的中心频率对称。图8所示的图线示出了两种情况下的牵引范围。

- 情况1: ($C_{IN} + C_{STRAY}/2$) = 10 pF
- 情况2: ($C_{IN} + C_{STRAY}/2$) = 5 pF

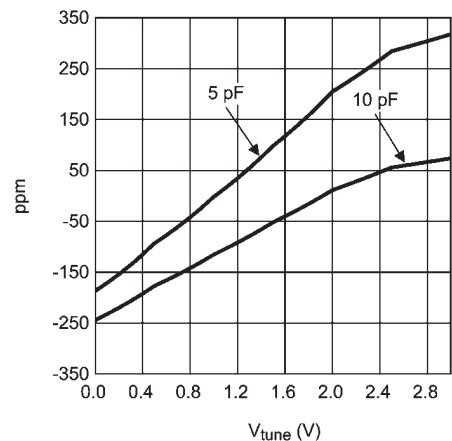


图8 牵引范围的对称性

图8所示的曲线是根据式 (3) 计算出的，相应的晶体参数为 $F_{NOM} = 12.288 \text{ MHz}$ ， $C_0 = 7 \text{ pF max}$ ， $C_1 = 25 \text{ fF}$ ， C_{LOAD} 标称值 = 14 pF 。该示例所用的变容二极管的调谐曲线示于图9中。首先，请注意对于情形1 (10 pF) 而言，牵引范围从约 $+70 \text{ ppm}$ 一直延伸至 -250 ppm 。虽然总的牵引范围是 320 ppm ，可以满足 240 ppm 的需求，但该范围是高度非对称性的，无法满足上述给出的 $\pm 120 \text{ ppm}$ 的要求。如果标称频率 F_{NOM} 对应于 0 ppm ，对于情形2而言，它可以在 $V_{tune} = 1 \text{ V}$ 的情况下实现。我们更乐意让 F_{NOM} 尽可能地接近 V_{tune} 范围的中点，或者说，约 1.5 VDC 处。虽然我们已经指出， $C_{IN} + C_{STRAY}/2$ 值的升高会限制振荡器电路的设计与工作，但的确存在某些情况，电容值的一定量的增加有助于改善电路调谐范围的对称性。该电容在图6中标示为“ C_{STRAY} ”电容器， C_{STRAY} 电容用于代表不受控的寄生效应，不过事实上也可以在

电路中通过元件的添加而有意识的引入。

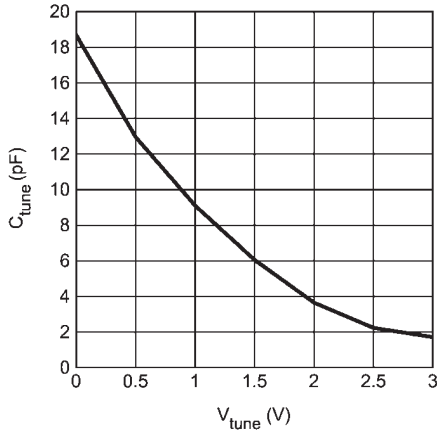


图9 二极管调谐曲线实例。

图10示出了 $C_{IN} + C_{STRAY}/2 = 6.8 \text{ pF}$ 时的振荡器调谐曲线，事实上，情形2添加了1.8 pF的电容。相对于在同一图中绘出的情形2的曲线而言，它的对称性更好，覆盖了约 $\pm 210 \text{ ppm}$ ，虽然0 ppm点并未处于中心点，但平移到了1.3 VDC，相对于情形2而言得到了改善。不过，请注意，总的牵引范围从约500 ppm下降到420 ppm，虽然这仍然足以满足240 ppm的设计目标。

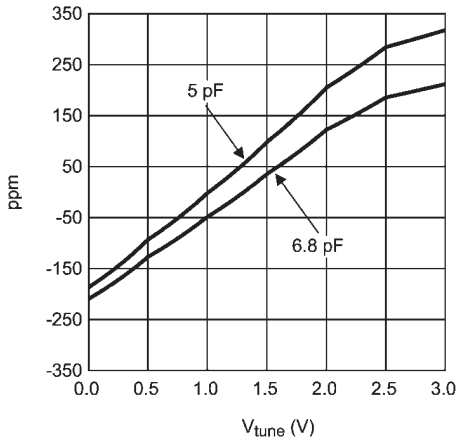


图10. $C_{IN} + C_{STRAY}/2 = 6.8 \text{ pF}$ 和 5 pF 时的调谐曲线

总而言之，许多因素导致了特性与标称频率之间的偏移。为了完全补偿这一偏移，应该尽可能增大晶振式振荡器的调谐范围。为了使调谐范围最大化，应该尽量增强 C_{TUNE} 的影响，这可以通过如下方式来实现：

- 最大限度减少PCB的寄生电容 C_{STRAY} 。
- 选用一个具有宽调谐范围的调谐二极管 (C_{max}/C_{min})。
- 选定的晶振负载电容值应该足以保证调谐范围的最大化。理想情况下，调谐范围应该处在标称晶振频率的

中心点。要做到这一点，可以根据式(4)求出特定的晶振负载电容，将式(4)重写如下。

$$C_L (\text{specified}) = C_{IN} + C_{TUNE} \left(\frac{V_{CC}}{2} \right) + \frac{C_{STRAY}}{2} \quad (5)$$

所计算出的数值，应该截断到最接近的整数值。这种方法可以获得最宽的调谐范围。然而，这一范围并不能很好地相对标称晶振频率对称。让 C_{STRAY} 略微增加一些，就可以让调谐范围的中心定位在所需要的值上，付出的代价是调谐范围略微缩小。

示例

$C_{IN} = 6 \text{ pF}$ (测量或者估算值)

$C_{STRAY} = 5 \text{ pF}$ (测量或者估算值，或有意加入的值)

$C_{TUNE} (@ 1.5 \text{ V}) = 4.56 \text{ pF}$ (从二极管的数据表查到)

计算出的负载电容：

$C_L (\text{spec}) = 6 + 4.56 + 5/2 = 13.06 \text{ pF}$

如果所使用的晶振的 $C_L (\text{spec}) = 14 \text{ pF}$ ，则通过将 C_{STRAY} 增大2.0 pF，就可以让调谐范围具有中心对称性，于是 $V_{TUNE} = 1.5 \text{ V}$ 时，负载电容为14pF。根据这一示例，我们利用Vectron VBX1晶振搭建了一个振荡器电路，实测出的调谐范围是+138/-114 ppm (3.3 V, 25 °C)。

在设计调谐电路时，应该注意的是，调谐范围将随着电源电压的变化而变化。不过，由于调谐二极管是以地为参考点的，只有调谐范围的上限是可调的。于是，如果需要通过良好的中心对称，则必须让调谐电路以尽可能低的电源电压来实现这种中心对称性。

3.2 晶振的功率耗散

要讨论的最后一个关键的数据表参数，是最大的驱动信号水平，或者说晶振的功率耗散容量。晶振的功耗： $P_{XTAL} = I_{RMS}^2 \times R_{ESR}$ 。

I_{RMS} 是流过晶体的电流，而 R_{ESR} 是晶振的ESR。作为一种压电器件，晶振的功耗容量很有限。对晶振的过驱动，要么会损伤晶振，或者造成过早的老化。对于与LMK04000系列器件一起使用的任何一种晶振，其驱动信号水平的要求将取决于若干因素：

- 电容性负载和 R_{ESR}
- V_{CC}
- 加载时的谐振频率
- 预期的工作温度

如下的方程可以用于计算与LMK04000系列产品一起使用的晶振的驱动水平要求 (以mW计算)。该式涉及了晶振的ESR、预期的工作频率和加载后的工作频率：

$$P_{XTAL} = ((-0.00869 \cdot R_{ESR} + 1.876) \cdot (0.1322 - (\Delta T \cdot 0.0003)) \cdot f_L)^2 \cdot R_{ESR}, (\mu W) \quad (6)$$

式中 $\Delta T = T_{OP} - 25\text{ }^{\circ}\text{C}$, T_{OP} = 预期的工作温度, 以摄氏度为单位。

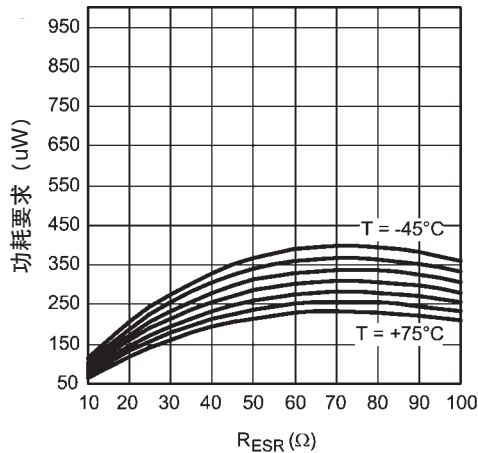
f_L = 晶振带负载时的标称工作频率, 单位是MHz。

R_{ESR} = 晶振的ESR (测量值或者来自数据表), 单位是欧姆。

该式并未包括电容负载或者 V_{CC} 的调节因数。这是因为式中的系数考虑到了最差的情况, 即 3.45 V , $C_L = 28\text{ pF}$ 。于是, 所计算出的驱动水平将在如下的约束提高足够的工作裕度: $V_{CC} \leq 3.45\text{ VDC}$ 和 $C_L \leq 28\text{ pF}$ 。

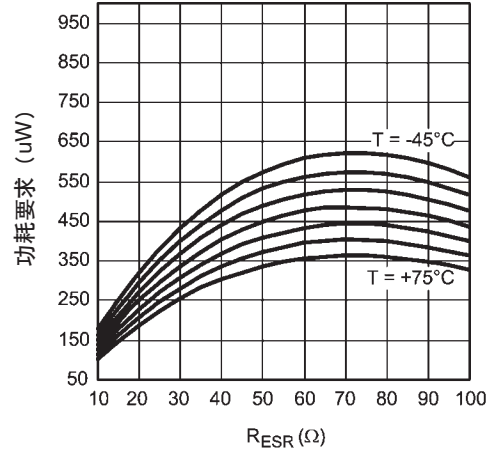
作为一个示例, 我们假定采用一个标称频率为 12.288 MHz 的晶振, 其标称ESR为 $40\text{ }\Omega$, 工作温度为 $50\text{ }^{\circ}\text{C}$ 。将这些值代入式 (6) 中后, 计算出的驱动水平要求为 $219.4\text{ }\mu\text{W}$ 。一些常用的驱动水平是 $50\text{ }\mu\text{W}$, $100\text{ }\mu\text{W}$, $500\text{ }\mu\text{W}$ 和 1 mW , 因此一个 $500\text{ }\mu\text{W}$ 的晶振将能轻松地满足驱动水平方面的需求。

图 11、12 和 13 示出了在 3 个不同的晶振频率 (12.288 MHz 、 15.36 MHz 和 19.44 MHz) 下, 所要求的最高功耗与工作温度及 R_{ESR} 之间的关系。图中的每条曲线之间都存在 $20\text{ }^{\circ}\text{C}$ 的间隔, 起点是 $-45\text{ }^{\circ}\text{C}$, 终点是 $+75\text{ }^{\circ}\text{C}$ 。这些图形象地说明, 功耗与晶振频率成正比, 而与工作温度成反比, 这一结果也可以从式 (6) 得到。于是, 如果晶振将在一个温度范围内工作的话, 所要求的驱动水平应该利用所预期的最低工作温度来计算。



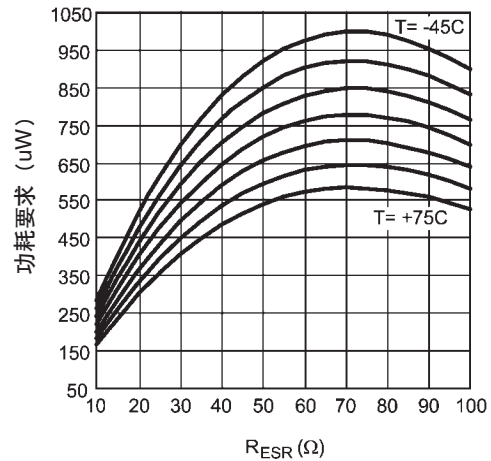
30089621

图11 根据工作温度和 R_{ESR} 计算出的12.888 MHz晶振的最高功耗要求。



30089622

图12 根据工作温度和 R_{ESR} 计算出的13.56 MHz晶振的最高功耗要求。



30089623

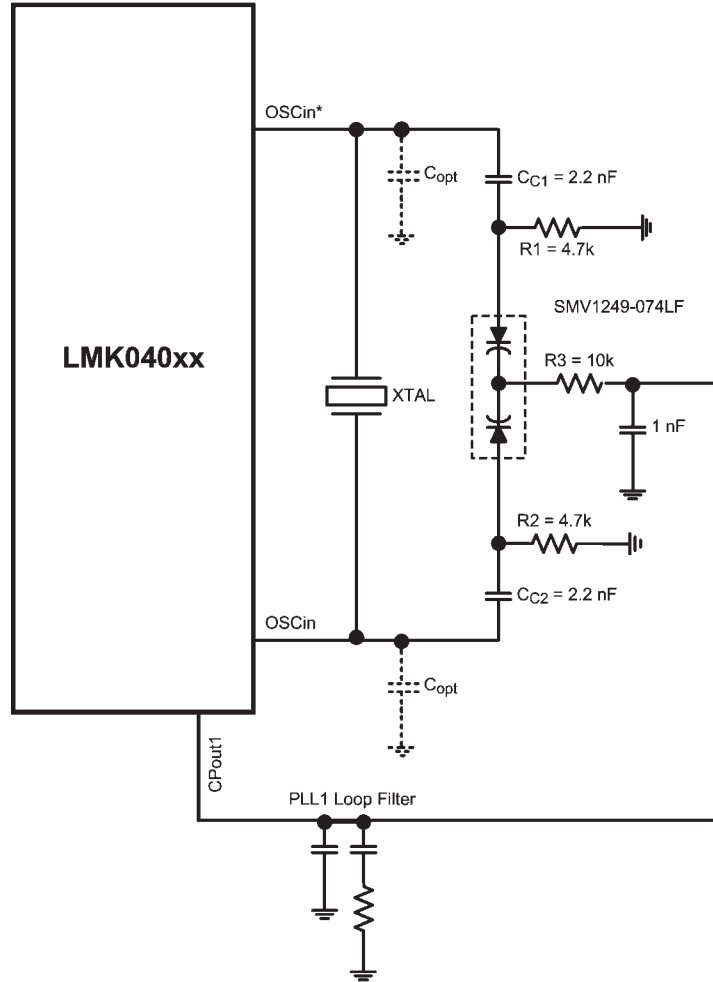
图13 根据工作温度和 R_{ESR} 计算出的19.44 MHz晶振的最高功耗要求。

4.0 晶振式振荡器的参考设计和性能示例

图14示出了利用LMK04000系列产品实现的一种参考设计。该振荡器电路是在LMK04000系列产品的评估板上实现的。它经过了实测，所选用的晶振的各性能分列于表1中。调谐二极管型号是Skyworks的SMV1249-074LF。它采用了共阴极形式的双二极管封装。该二极管构形的优点在于可以阻断反向漏电流。其中的环路滤波器元件的选用是为了保证窄的环路带宽，使之在10 Hz~20 Hz的范围内。实际的元件值将取决于PLL₁的参数（R分频和N分频值）以及晶振调谐曲线的

的斜率。调谐曲线的初始估值可以利用式（3）和晶振数据表上的恰当参数来求取。还应该注意的，在式（3）中的 C_L 应该用式（4）来代替。 C_{IN} 的标称值可以为6 pF。 C_{STRAY} 的合理取值范围是2pF~4pF。该振荡器电路在印刷电路板上实现后，应该对调谐曲线进行测量，以验证对调谐的斜率的初始估算结果是否正确。任何显著的差异都意味着必须对环路滤波器元件参数进行重新计算，以维持所需要的环路带宽。

表1所列的每一种晶振都集成到一个LMK04031上，该LMK04031的相位噪声和时钟输出端的抖动性能利用Agilent的E5052A信号源分析仪进行了测量。



30089624

图14 晶振式振荡器电路的参考设计电路图

表1、2、3提供了如下器件在:

1. 每只晶振
2. LMK04031的每种时钟输出类型

所选定的频率偏移上的相位噪声和RMS抖动。

所有的测量都是在25 °C下进行的。

表1 晶振示例及其性能指标

参数	Vectron VXB1-1127-12M288	Fortiming HC49SM-15M360-1B25B14
F_{NOM} (MHz)	12.288	15.36
模态	基模	基模
校准公差	± 20 ppm (25 °C)	± 30 ppm (25 °C)
稳定性	± 30 ppm (-40 °C ~ +85 °C)	± 25 ppm (-40 °C ~ +85 °C)
负载电容 (pF)	14	14
C_0/C_1	$280 \pm 20\%$	NA
ESR	40	50
驱动水平	500 μ W	1000 μ W
老化率	± 5 ppm/年 max., 20年期间 ± 20 ppm max	± 5 ppm/年 max
封装	表面贴装	表面贴装

表2 Vectron VXB1, 12.288 MHz晶振, 在选定频偏下的相位噪声数据和RMS抖动, 温度 25 °C

$F_{CLK} = 122.88$ MHz, PLL2 CP 增益 = 1600 μ A, PLL2 环路带宽 = 57 kHz							
时钟信号输出类型	RMS抖动 (fs)	相噪声 (dBc)					
		100 Hz	1 kHz	10 kHz	100 kHz	1 MHz	10 MHz
晶振输出 (闭环式)	244 (100 Hz - 200 kHz)	-111	-143	-151	-152	-152	NA
LVDS	245.8 (100 Hz - 20 MHz)	-102	-126	-128	-134	-152	-158
LVPECL	258 (100 Hz - 20 MHz)	-102	-127	-128	-133	-152	-158
LVC MOS	249 (100 Hz - 20 MHz)	-100	-127	-129	-134	-153	-160

表3 Fortiming, HC49SM, 15.36 MHz晶振, 在选定的频偏下的相位噪声和RMS抖动, 温度25 °C。

$F_{CLK} = 122.88$ MHz, PLL2 CP增益 = 1600 μ A, PLL2 环路带宽 = 57 kHz							
时钟信号输出类型	RMS抖动 (fs)	相位噪声 (dBc)					
		100Hz	1kHz	10kHz	100kHz	1MHz	10MHz
晶振输出 (闭环式)	124.9 (100 Hz - 200 kHz)	-121	-150.1	-157	-157.6	-157.9	NA
LVDS	240.1 (100 Hz - 20 MHz)	-102	-125	-127	-135	-156	-158
LVPECL	250 (100 Hz - 20 MHz)	-100	-127	-127	-134	-156	-158
LVC MOS	228.5 (100 Hz - 20 MHz)	-101	-127	-128	-135	-157	-160

5.0 指导原则与设计流程的汇总

5.1 要点和指导原则的汇总

- 晶振的标称频率是与所标示的 C_{LOAD} 值相对应的频率值。
- 对于给定的调谐范围，若 $C_{IN} + C_{STRAY}/2$ 增加，则应当采用 C_0/C_1 比更小的晶振，相应付出的代价是晶振的固有频率稳定性较差，而且调谐范围受限。 C_{IN} 由振荡器的放大器特性来决定。尽可能减小 C_{STRAY} （PCB的寄生效应造成的）可以提升 C_0/C_1 的取值范围，从而容许设计者调整 C_{STRAY} ，使调谐曲线具有更好的中心对称性。
- 晶振的功耗与 R_{ESR} 成正比，更高的 R_{ESR} 意味着必须增加闭环放大器的增益，以确保更快的起振。
- 查阅LMK04000系列产品的数据表来获取可接受的晶振的频率和 R_{ESR} 取值范围。

5.2 晶振式振荡器的设计

本节对晶振式振荡器的设计步骤进行了总结，然而这可能产生一些误导，因为大部分设计步骤中，需要根据选择器件参数的自由度进行某种迭代，换句话说，理论方程式计算之外还有很多不确定性。因此，不可能形成一种固定不变的程序。

1. 振荡器的调谐范围是由参考基准时钟信号的频率与基准稳定性参数（校准、温度和老化）之和来决定的。总的调谐范围的一个很好的起点是200 ppm (+/- 100 ppm)，其前提是假定基准时钟的稳定性要远远优于该量值（例如+/- 20 ppm或更少）。在最终选用晶振时，请记住要计入系统在整个工作寿命期内的老化。
2. 测量、估算或者指定最大的 C_{STRAY} 和 C_{IN} 。在使用LMK04000系列器件时， C_{IN} 的最大值选为6 pF。
3. 如果已经确定调谐二极管的候选者，就可以根据前几个步骤中确定的 C_{STRAY} 和 C_{IN} 值用式（5）计算出所需要的晶振的带载电容值。或者，如果已经选定了一个候选的晶振，可以利用 C_{LOAD} 、 C_{STRAY} 和 C_{IN} 通过式（5）来计算所要求的、二极管在 $V_{CC}/2$ 点处的标称调谐电容。
4. 针对给定的二极管调谐特性和式（4），计算出 C_{LOAD} （ C_{L1} 、 C_{L2} ）可实现的范围。。
5. 利用前几个步骤示出的最小和最大 C_{LOAD} 以及某些初始计算量值来计算调谐范围（正如步骤1所提示的那样），利用式（3）来计算可以为 C_0 和 C_1 选取的某些可能值。 C_0 的一个合理的取值范围是小于10的整数个pF，而 C_1 的取值可以从不到10 fF一直到20fF以上。将这些值与某些候选的晶振的数据表的标称值进行比较。另外，还需要计算 C_0/C_1 比值。在实践中，对于可牵引的晶振而言，该比值在200和300之间。
6. 查阅LMK04000系列产品的数据表，找到可容许的最

大 R_{ESR} 。不过，在选择晶振时，始终要选用最低的量值，因为这可以降低晶振的驱动水平。利用式（6）计算出所期望的驱动水平。这是可规定的晶振参数的最小值。

此时，我们已经计算出全套关于晶振和振荡器设计的初始参数。应当从调谐二极管的选用、制造商给出的典型的晶振参数以及振荡器电路的PCB布局布线等角度，对这些初始参数进行分析。可能要经历若干设计循环，才能找到可以接受的元件值。

5.3 PCB布局布线方面的指导原则

图14所示的电路可以用作我们设计的起点。其中包含了电容 C_{C1} 和 C_{C2} ，以阻隔直流信号，这些电容的量值应该比所需要的标称负载电容高出一至二个数量级。其中还包含了一个称为 C_{OPT} 的电容器，以便在必要时添加一定的杂散电容，来保证调谐曲线的中心对称。应尽量缩小该晶振式振荡器电路的元件的间距，而且让元器件的位置尽可能靠近LMK040xx器件的OSCin/ OSCin* 引脚（引脚28和29）。这将最大限度减小杂散电容。采用10mil~15mil的线宽有助于最大限度减小杂散电容。

5.4 调谐曲线的测量

在样机验证板或者最终的PCB上搭建出振荡器电路后，实际的调谐曲线的测量就十分重要。如果使用电路的原理样机，它应该尽可能地接近最终的设计版本，因为实际的PCB的结构差异将改变电路的特性参数。

方法1：该流程假设晶振式振荡器电路与一个PLL（如LMK04000系列）集成。必须同时监测二极管的调谐电压和晶振对应于特定调谐电压的输出信号频率。通过测量LMK04000器件的时钟输出之一（或者在 F_{OUT} ）处的频率，就可以计算出晶振的频率。如果使用时钟信号输出来测量频率，则如下的公式可以给出晶振的频率。

$$F_{CRYSTAL} = \frac{F_{CLK} \cdot R_2 \cdot CLKout_DIV}{N_2} \quad (7)$$

式中：

F_{CLK} = CLKout频率

R_2 = PLL2 R-计数器值

N_2 = PLL2 N-计数器值

VCO_DIV = VCO 输出分频器值（参见图1）

如果是对 F_{OUT} 进行测量，则可以使用如下公式：

$$F_{CRYSTAL} = \frac{F_{OUT} \cdot R_2}{N_2 \cdot VCO_DIV} \quad (8)$$

基本的测量流程包括，对参考源进行扫频，测量并记录扫频中每一步的PLL1所产生的调谐电压。参考源的扫频范围应该小于或者等于所预期的晶振电路的调谐范围（以ppm为单位）。例如，如果参考时钟的标称频率为122.88 MHz，所期望的晶振式振荡器调谐范围是 ± 100 ppm，则参考频率应

当从约122.892 MHz扫描到122.868 MHz。这两个端点间步进的大小是可选的。例如，对应于5 ppm~20 ppm的步进大小是合理的。图15示出了推荐的测量装置结构。

1. 使用一个可调节的信号发生器来作为PLL1的基准时钟（LMK04000系列的CLKin0或者CLKin1）。该信号源应该是高度稳定的而且是高精度的。

2. 为了测量LMK040xx器件的输出频率，使用一种精确的（ ± 1 Hz）频率测量装置，如频率计数器或者频谱分析仪。该装置和信号发生器应该共用一个参考源。
3. 利用一个高阻抗的电压表或者类似的装置来测量施加到振荡器电路的调谐电压。
4. 虽然未在图中示出，但应当注意的是，应该通过LD引脚（引脚12）监测PLL1的锁定状态。

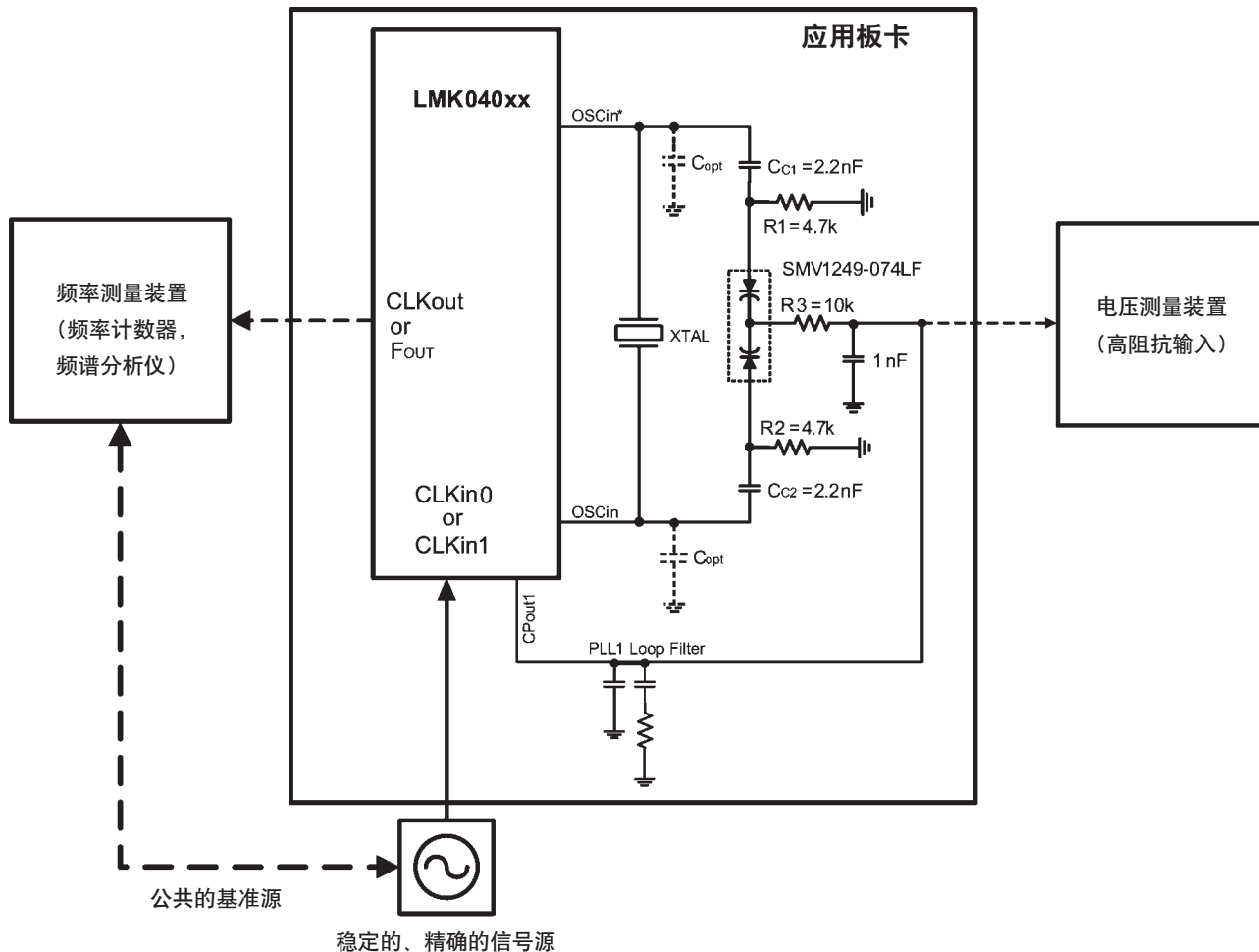
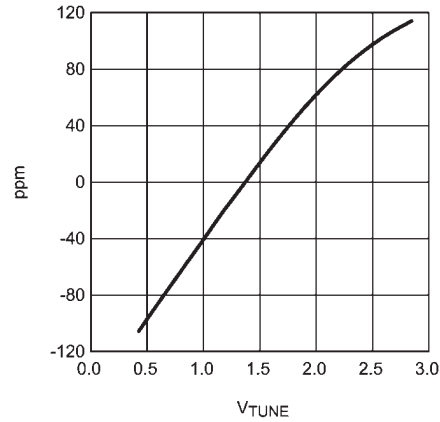


图15 调谐曲线测量装置构成

30089627

表4列出了一次调谐曲线测量示例的相关数据。在这种情况下，监测了PLL的锁定状态，其结果示于表的最后一列

中。绘制调谐曲线时只使用了PLL锁定时的量值。图16示出了最终测量出的调谐曲线。



30089628

图16 表4中所列数据所对应的调谐曲线

表4. 晶振式振荡器电路的调谐曲线的实测结果数据示例

基准时钟信号 频率 (MHz)	预期的 F_{XTAL} (Hz)	实测的 F_{XTAL} (Hz)	实测的 ΔF (Hz)	实测的ppm	实测的 V_{TUNE} (VDC)	PLL1锁定状态
122.9	12290000	12289497	1497	121.8	3.07	未锁定
122.899	12289900	12289497	1497	121.8	3.07	未锁定
122.898	12289800	12289497	1497	121.8	3.07	未锁定
122.897	12289700	12289497	1497	121.8	3.07	未锁定
122.896	12289600	12289497	1497	121.8	3.07	未锁定
122.895	12289500	12289497	1497	121.8	3.07	未锁定
122.894	12289400	12289400	1400	113.9	2.846	锁定
122.893	12289300	12289300	1300	105.8	2.659	锁定
122.892	12289200	12289200	1200	97.6	2.504	锁定
122.891	12289100	12289100	1100	89.5	2.37	锁定
122.89	12289000	12289000	1000	81.4	2.25	锁定
122.889	12288900	12288900	900	73.2	2.14	锁定
122.888	12288800	12288800	800	65.1	2.04	锁定
122.887	12288700	12288700	700	57	1.944	锁定
122.886	12288600	12288600	600	48.8	1.854	锁定
122.885	12288500	12288500	500	40.7	1.768	锁定
122.884	12288400	12288400	400	32.5	1.685	锁定
122.883	12288300	12288300	300	24.4	1.604	锁定
122.882	12288200	12288200	200	16.3	1.526	锁定
122.881	12288100	12288100	100	8.1	1.449	锁定
122.88	12288000	12288000	0	0	1.373	锁定
122.879	12287900	12287900	-100	-8.1	1.298	锁定
122.878	12287800	12287800	-200	-16.3	1.218	锁定
122.877	12287700	12287700	-300	-24.4	1.143	锁定
122.876	12287600	12287600	-400	-32.5	1.073	锁定
122.875	12287500	12287500	-500	-40.7	1.002	锁定
122.874	12287400	12287400	-600	-48.8	0.929	锁定
122.873	12287300	12287300	-700	-57	0.856	锁定
122.872	12287200	12287200	-800	-65.1	0.784	锁定
122.871	12287100	12287100	-900	-73.2	0.711	锁定
122.87	12287000	12287000	-1000	-81.4	0.639	锁定
122.869	12286900	12286900	-1100	-89.5	0.567	锁定
122.868	12286800	12286800	-1200	-97.6	0.496	锁定
122.867	12286700	12286700	-1300	-105.8	0.425	锁定
122.866	12286600	12286600	-1400	-113.9	0.351	未锁定
122.865	12286500	12286500	-1500	-122.1	0.258	未锁定
122.864	12286400	12286400	-1600	-130.2	0.141	未锁定
122.863	12286300	12286350	-1650	-134.3	0.08	未锁定

方法2: 测量振荡器电路的调谐曲线的另一种方法是，取消可调谐的信号源，而直接向振荡器的调谐输入端施加DC电

压源。PLL1环路滤波器的输出暂时从振荡器电路上脱离开。图17示出了相应测试装置的构造。

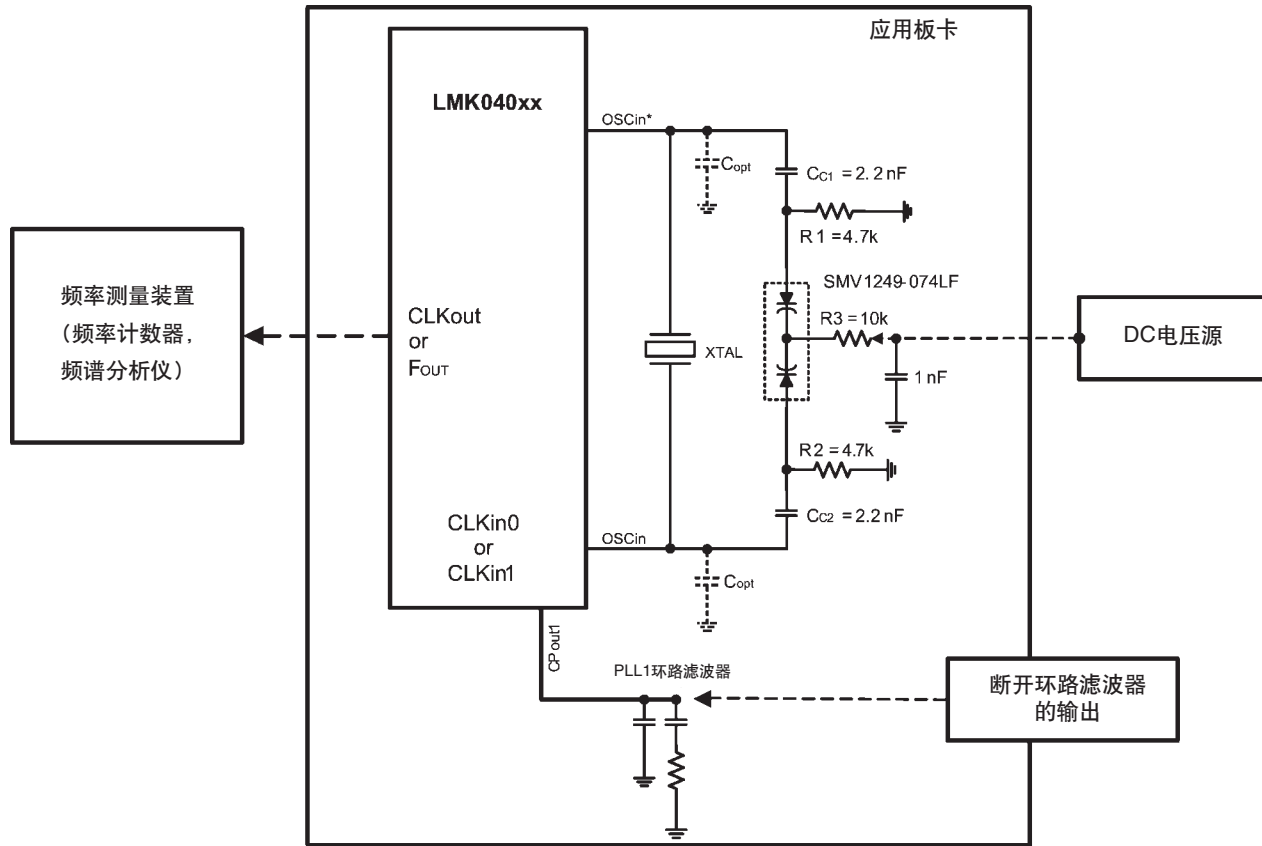


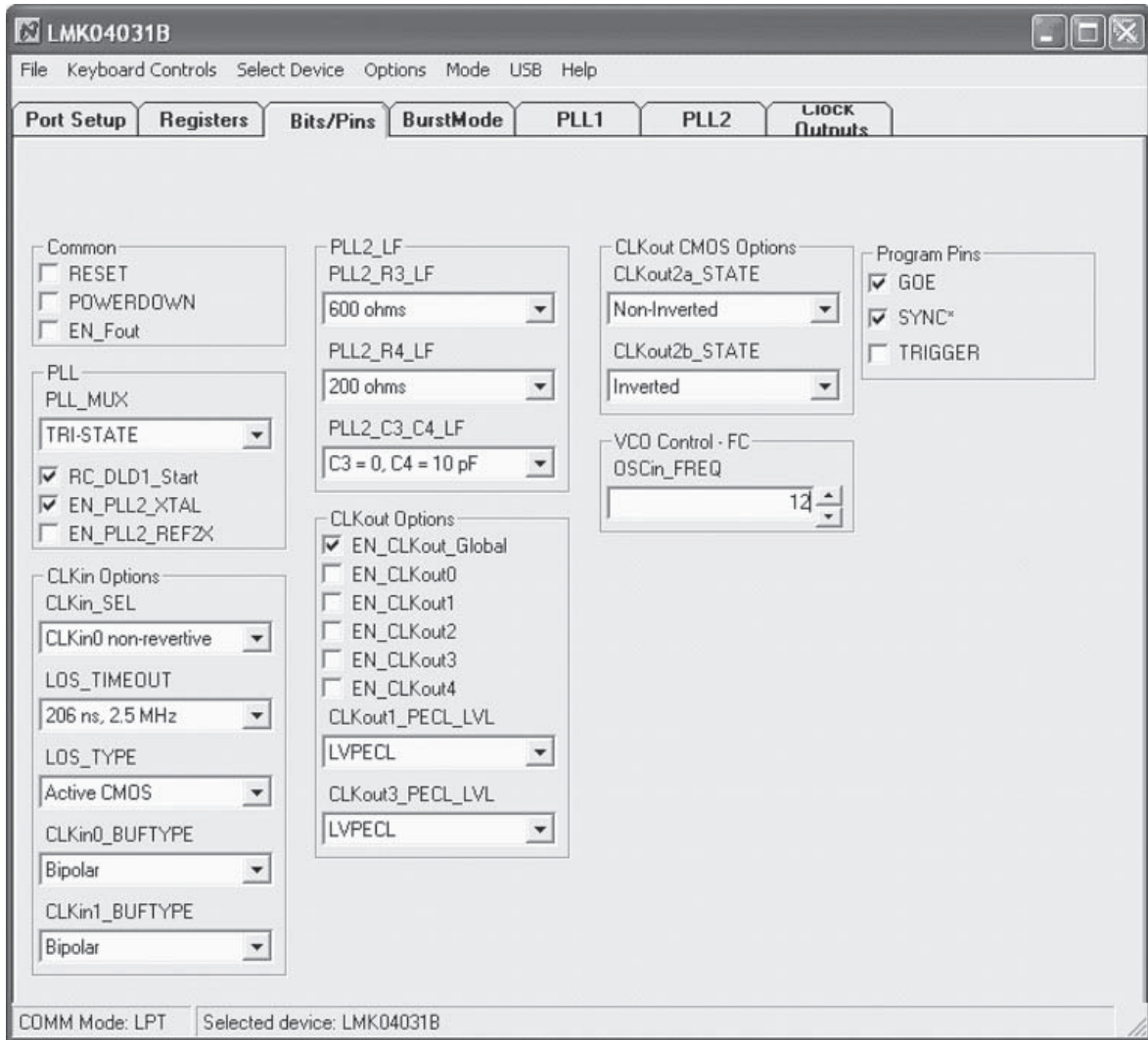
图17. 利用方法2进行调谐曲线测量时的装置构成

30089629

DC电压源在某个电压范围（例如0.1V~3.0V）内扫描，测量发生每个电压增量后的相应的晶振频率，方式可以是如图中所示的那样直接进行测量，也可以是测量LMK040xx器件的输出端的频率，并利用式（7）或者（8）来计算晶振的频率。这种方法是一种合理的方法，不过方法1要略微优越一些，原因在于它可以展示PLL的调谐动态过程，以及电路可以实际工作的范围。

5.5 LMK040xx的编程

当利用LMK040xx器件来实现分立的晶振式振荡器电路时，其内部的闭环放大器必须通过将EN_PLL2_XTAL 位设定为1（寄存器13，bit21=1）的方式来启动。在CodeLoader软件中，该位的输入点可以在PLL模块的Bits/Pin标签上找到，该模块位于页面的左侧，正如图18所示的那样。



30089630

图18 源代码 比特数/管脚数 制表说明EN_PLL2_XTAL比特区

晶振的频率必须在OSCin_FREQ窗口输入。LMK040xx的其余配置则可以根据用户的应用来配置。

利用晶振式振荡器时，可以采用的一个选项是PLL2基准频率倍增器。使用VCXO时这一选项也是可用的。图18中还示出了启用该选项的数位输入窗口，EN_PLL2_REF2X，其位置在EN_PLL2_XTAL（寄存器13，bit 16）的下方。当

该位启用（选中）时，PLL2的R计数器被旁路，外部的振荡器输入流过一个频率倍增电路。这可以让PLL2相检测器的频率增加，降低带内的PLL2的噪声。如果该选项启用，则在PLL2标签的PLL2 Reference Oscillator Frequency区输入的量值应该等于晶振频率的2倍（或者等于VCXO频率的2倍）。图19示出了一个12.288 MHz晶振的示例。

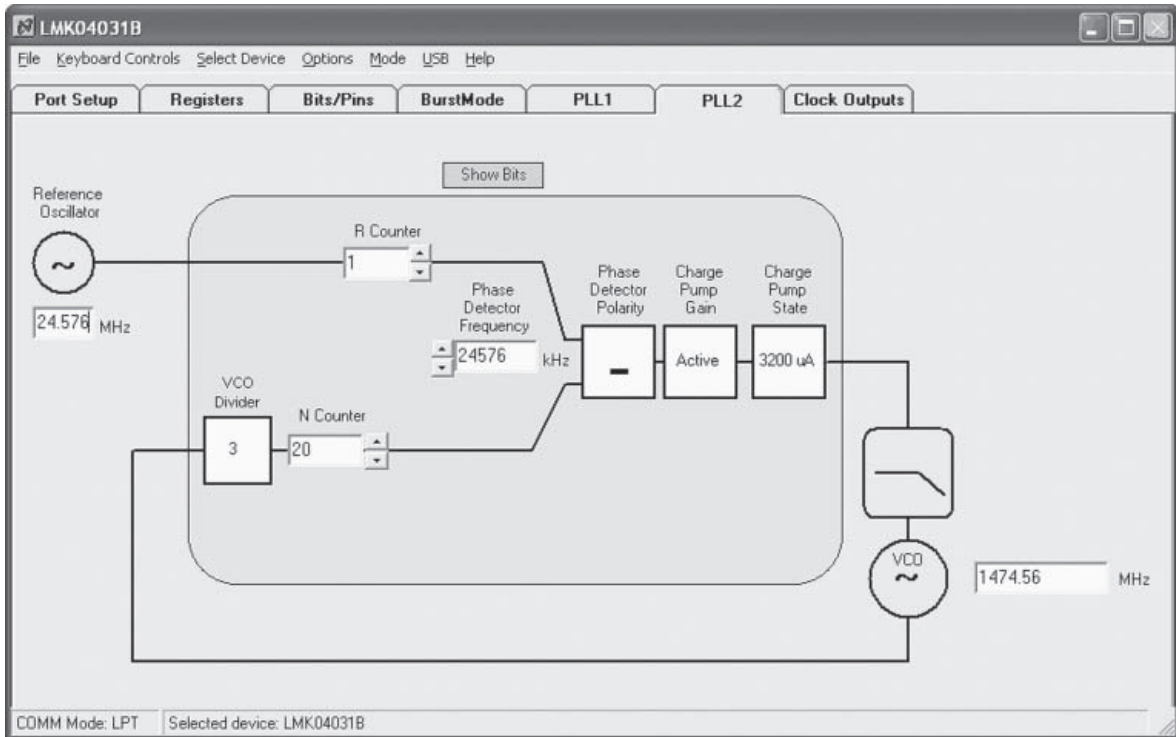


图19 CodeLoader软件界面的PLL标签

30089631

6.0 总结与结论

这一关于LMK040xx系列产品的应用指南覆盖了利用内置的闭环放大器来进行外置晶振式振荡器的设计，这种设计利用了LMK040xx系列时钟信号调理电路内置的闭环放大器带来的优势。在许多应用中，这为振荡器提供了一种能提供可接受的性能且低成本的解决方法。

7.0 参考文献

1. Cerda, Ramone M., "Specifying a quartz Crystal for a VCXO," *RF Design Magazine*, August 2004.
2. guyen, N.M., Meyer, R. G., "Start-up and Frequency Stability in High-Frequency Oscillators," *IEEE Journal of Solid-State Circuits*, Vol. 27, No. 5, May 1992.
3. *Design of Crystal and Other Harmonic Oscillators*, Benjamin Parzen, John Wiley and Sons, New York, 198

注释

欲了解有关美国国家半导体公司的产品和验证设计工具的更多信息，请访问以下站点：

产品		设计支持工具	
放大器	www.national.com/amplifiers	WEBENCH®设计工具	www.national.com/webench
音频	www.national.com/audio	应用注解	www.national.com/appnotes
时钟及定时	www.national.com/timing	参考设计	www.national.com/refdesigns
数据转换器	www.national.com/adc	索取样片	www.national.com/samples
接口	www.national.com/interface	评估板	www.national.com/evalboards
LVDS	www.national.com/lvds	封装	www.national.com/packaging
电源管理	www.national.com/power	绿色公约	www.national.com/quality/green
开关稳压器	www.national.com/switchers	分销商	www.national.com/contacts
LDO	www.national.com/lldo	质量网络	www.national.com/quality
LED照明	www.national.com/led	反馈及支持	www.national.com/feedback
电压参考	www.national.com/vref	简易设计步骤	www.national.com/easy
PowerWise®解决方案	www.national.com/powerwise	解决方案	www.national.com/solutions
串行数字接口 (SDI)	www.national.com/sdi	军事/宇航	www.national.com/milaero
温度传感器	www.national.com/tempsensors	SolarMagic™	www.national.com/solarmagic
无线通信解决方案 (PLL/VCO)	www.national.com/wireless	PowerWise®设计培训	www.national.com/training

本文内容是关于美国国家半导体公司 (NATIONAL) 产品的。美国国家半导体公司对本文内容的准确性与完整性不作任何表示且不承担任何法律责任。美国国家半导体公司保留随时更改上述电路和规格的权利，恕不另行通知。本文没有明示或暗示地以禁止反言或其他任何方式，授予过任何知识产权许可。

美国国家半导体公司按照其认为必要的程度执行产品测试及其它质量控制以支持产品质量保证。没有必要对每个产品执行政府规定范围外的所有参数测试。美国国家半导体公司没有责任提供应用帮助或者购买者产品设计。购买者对其使用美国国家半导体公司的部件的产品和应用承担责任。在使用和分销包含美国国家半导体公司的部件的任何产品之前，购买者应提供充分的设计、测试及操作安全保障。

除非有有关该产品的销售条款规定，否则美国国家半导体公司不承担任何由此引出的任何责任，也不承认任何有关该产品销售权与/或者产品使用权的明示或暗示的授权，其中包括以特殊目的、以营利为目的的授权，或者对专利权、版权、或其他知识产权的侵害。

生命支持策略


未经美国国家半导体公司的总裁和首席律师的明确书面审批，不得将美国国家半导体公司的产品作为生命支持设备或系统中的关键部件使用。特此说明：

生命支持设备或系统指：(a) 打算通过外科手术移植到体内的生命支持设备或系统；(b) 支持或维持生命的设备或系统，其在依照使用说明书正确使用时，有理由认为其失效会造成用户严重伤害。关键部件是在生命支持设备或系统中，有理由认为其失效会造成生命支持设备或系统失效，或影响生命支持设备或系统的安全性或效力的任何部件。

National Semiconductor和National Semiconductor标志均为美国国家半导体公司的注册商标。其他品牌或产品名称均为有关公司所拥有的商标或注册商标。

美国国家半导体公司2009版权所有。

欲了解最新的产品信息，请访问公司网站：www.national.com。

 National Semiconductor
Americas Technical
Support Center
Email: support@nsc.com
Tel: 1-800-272-9959

National Semiconductor
Europe Technical Support Center
Email: europe.support@nsc.com

National Semiconductor
Asia Pacific Technical
Support Center
Email: ap.support@nsc.com

National Semiconductor
Japan Technical Support Center
Email: jpn.feedback@nsc.com

重要声明

德州仪器(TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合TI 标准保修的适用规范。仅在TI 保证的范围内, 且TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何TI 专利权、版权、屏蔽作品权或其它与使用了TI 产品或服务的组合设备、机器、流程相关的TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是TI 的专利权或其它知识产权方面的许可。

对于TI 的产品手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

TI 产品未获得用于关键的安全应用中的授权, 例如生命支持应用(在该类应用中一旦TI 产品故障将预计造成重大的人员伤亡), 除非各方官员已经达成了专门管控此类使用的协议。购买者的购买行为即表示, 他们具备有关其应用安全以及规章衍生所需的所有专业技术和知识, 并且认可和同意, 尽管任何应用相关信息或支持仍可能由TI 提供, 但他们将独力负责满足在关键安全应用中使用其产品及TI 产品所需的所有法律、法规和安全相关要求。此外, 购买者必须全额赔偿因在此类关键安全应用中使用TI 产品而对TI 及其代表造成的损失。

TI 产品并非设计或专门用于军事/航空应用, 以及环境方面的产品, 除非TI 特别注明该产品属于“军用”或“增强型塑料”产品。只有TI 指定的军用产品才满足军用规格。购买者认可并同意, 对TI 未指定军用的产品进行军事方面的应用, 风险由购买者单独承担, 并且独力负责在此类相关使用中满足所有法律和法规要求。

TI 产品并非设计或专门用于汽车应用以及环境方面的产品, 除非TI 特别注明该产品符合ISO/TS 16949 要求。购买者认可并同意, 如果他们在汽车应用中使用任何未被指定的产品, TI 对未能满足应用所需要求不承担任何责任。

可访问以下URL 地址以获取有关其它TI 产品和应用解决方案的信息:

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP 机动性处理器	www.ti.com/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity		
	德州仪器在线技术支持社区		www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2011 德州仪器 半导体技术 (上海) 有限公司