

DP83848Q

*Application Note 1405 DP83848 Single 10/100 Mb/s Ethernet Transceiver
Reduced Media Independent Interface™ (RMII™) Mode*



Literature Number: ZHCA192

DP83848单路10/100Mb/s 以太网收发器 精简的介质无关接口™ (RMII™)模式

美国国家半导体公司
应用注释1405
Brad Kennedy
2005年9月



1.0 引言

根据精简介质无关接口RMII规范，美国国家半导体的DP8384810/100Mb/s单端物理层器件结合了低引脚数目的RMII。在10/100Mb/s系统中将DP83848的物理(PHY)层连接到媒体存取控制(MAC)层，RMII提供了引脚数目更低的选择来替换IEEE802.3定义的介质无关接口(MII)。

本应用注释总结了设计工程师如何利用DP83848的RMII模式优点，来提供低成本的系统设计。

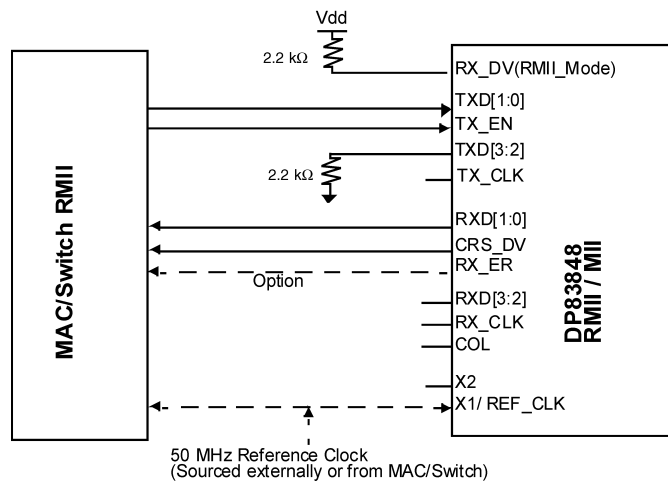
2.0 带精简的介质无关接口(RMII)的低成本系统设计

以太网标准(IEEE802.3u)定义MII为每个端口具有16根引脚,用于数据和控制应用(8位数据和8位控制)。RMII规范将数据接口从4位数据减少为两位数据。

此外将控制减少到3个信号(其中之一是可选项,另一个是时钟信号)。因此所有的时钟连接被减少到7个引脚(如果MAC需要RE_ER,则是8个引脚)。

在结合许多MAC/PHY接口,诸如交换机或者端口切换中继器系统中,由于端口数增加而造成大量的引脚会增加可观的成本。例如,在一个典型的24端口交换机结构中,RMII模式能够将MAC引脚的数目从平均每端口16个减少到6个(加上一个单独的时钟),总共可以节省239个引脚。然而最初创建RMII标准是为了定位在多端口应用,在RMII中精简连接有助于减少引脚数目以及其他应用中的信号布线。附加的器件是一个交换机或者其他带有嵌入式MAC的器件,本文的目的在于将附加的器件当作MAC参考。

图1所示为MAC和DP83848以太网收发器之间的RMII模式连接。



20168001

图1.10/100Mb/s双绞线接口

2.1 RMII模式特性

RMII模式降低了PHY的互联同时保持了在物理层器件中现有的特性:

- 802.3u MII的所有功能性
- 10Mb/s或者100Mb/s的工作数据速率
- 实现源自MAC(或者来自一个外部源)至PHY的单个同步时钟基准可以简化时钟接口。
- 支持已有特性,例如在交换机中的全双工性能

- 简化的电路板布局(采用更少的高速布线)

2.2 DP83848的附加特性

除了RMII定义的信号之外,DP83848提供一个RX_DV信号(接收数据有效)使得恢复接收数据的方法更加简单而无需从CRS_DV分离出RX_DV信号。这对于不需要的CRS的系统而言特别有帮助,例如只支持全双工操作的系统。正如文中稍后所述,RX_DV也会有助于远程回环和全双工扩展操作。

Reduced Media Independent Interface™ (RMII™) is a trademark of combination companies, AMD, BROADCOM, National Semiconductor and TI

3.0 引脚和信号定义

表1所示为DP83848的RMII模式引脚定义。注意到下列的MII引脚未使用在RMII模式中：

- RX_CLK
- RXD[3:2]
- COL
- TXD[3:2]
- TX_ER
- TX_CLK

注意：应该下拉TXD[3:2]使得这些输入端置于已知状态。

表1.RMII引脚说明

RMII信号名称	类型	引脚编号	RMII描述
X1/REF_CLK	Input	34	时钟输入
TX_EN	Input	2	RMII发送使能
TXD[0]	Input	3	RMII发送数据
TXD[1]		4	
RX_ER	Output	41	RMII接收错误 (至MAC的可选连接)
RXD[0]	Output	43	RMII接收数据
RXD[1]		44	
CRS_DV	Output	40	RMII载波感应/接收数据有效

3.1 X1(REF_CLK) – 参考时钟

REF_CLK是一个连续时钟,可以为CRS_DV, RXD[1:0],TX_EN,TXD[1:0]和RX_ER提供时序参考。REF_CLK是由MAC或者一个外部源来提供。REF_CLK是DP83848的一个输入端并可以由MAC或者诸如一个时钟分配器件的外部源来作为其输入源。

REF_CLK频率应该为50MHz +/-50ppm,其占空比介于35%和65%之间。DP83848使用REF_CLK作为网络时钟,使得在传送数据通路上无需添加缓冲器。

在RMII模式下,数据以50MHz的时钟速率一次传送2位。因此, RMII模式需要一个50MHz振荡器连接到器件的X1引脚。

不支持使用50MHz的晶振。表2所示为在RMII模式期间对于时钟接口的描述。

表2.RMII时钟

信号名称	类型	引脚编号	RMII模式描述
X1/REF_CLK	Input	34	RMII参考时钟
X2	Output	33	悬空
25MHz_OUT	Output	25	50MHz时钟输出

25MHz_OUT信号是X1/REF_CLK信号输入的延迟。虽然该时钟可用于其他目的,它不应该用作RMII控制和数据信号的时序参考。

3.2 CRS_DV-载波感应/接收数据有效

当接收介质处于非空闲状态时,应该由PHY来确认CRS_DV。对于10BASE-T和100BASE-T,定义空闲模式的具体内容都包含在IEEE802.3里面。依据与工作模式相关的标准,在载波检测上异步地确认CRS_DV。在10BASE-T模式下,静噪通过时发生该事件。在100BASE-X模式,当在10bytes中检测到两个非相邻的零值时,发生该事件。

正如在RMII修改版1.2规范中定义的那样,载波损失导致了与REF_CLK周期同步的CRS_DV的解除确认,表现为在RXD[1:0]上的半字节的首两位(例如CRS_DV仅在一个半字节边界解除确认)。如果在CRS_DV的初始化解除确认之后,DP83848有额外的位可以表现在RXD[1:0]上,则DP83848在REF_CLK的周期上确认CRS_DV,具体表现为每半字节的第二个双位,并在REF_CLK的周期上解除确认CRS_DV,具体表现为一个半字节的第一个双位。作为结果,在半字节的边界上开始,当CRS在RX_DV前结束时,以100Mb/s模式的CRS_DV在25MHz触发,以10Mb/s模式的CRS_DV在2.5MHz时触发(例如,当载波事件结束时DP83848仍然具有可以传送的位)。

作为选择,能够对器件进行编程使其工作在RMII修订版1.0兼容模式下。在该模式下,CRS_DV仍将会被异步地与CRS进行确认,但是要传送完最后的数据时才会解除确认。在该模式下,CRS_DV在数据包的末端不会被触发。该模式不允许对来自CRS_DV的CRS信号进行精确的恢复,但是允许实现更简单的MAC。

在错误的载波事件期间,CRS_DV将会保持对载波活动持续时间的确认。

一旦确认CRS_DV,则可以认为在RXD[1:0]上的数据是有效的。

然而,因为CRS_DV的确认相对于REF_CLK是异步的,在RXD[1:0]上的数据应该为"00",直到发生正确的接收信号解码(参见RXD[1:0]的行为定义)。

图2所示对于RMII修订版1.2和修订版1.0的CRS_DV组成。CRS_DV在数据包末端触发的次数取决于CRS解除确认之后在弹性缓冲器中仍剩下多少数据。图中所示为CRS之后两个额外的半字节数据。

3.0 引脚和信号定义 (续)

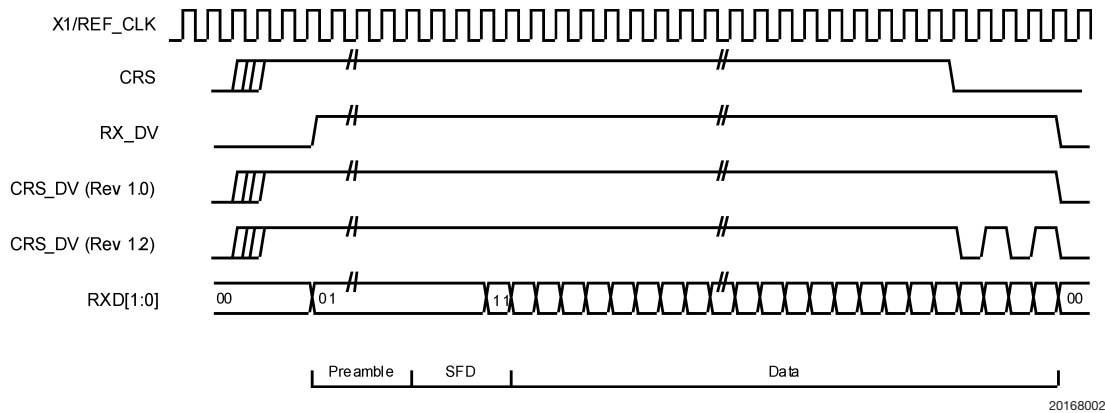


图2.CRS_DV产生

3.3 RXD[1:0] – 接收数据

RXD[1:0]转换与REF_CLK同步。在确认CRS_DV的每个时钟期间，RXD [1:0]转换来自DP83848的两位恢复数据。在某些例子中（例如在数据恢复之前或者错误情况发生期间），转换的是RXD [1:0]的预确定值而非恢复数据。在CRS_DV解除确认时，RXD [1:0]为"00"，表示是空闲状态。一旦CRS_DV确认，DP83848确保RXD [1:0]="00"，直到产生正确的接收解码。

DP83848总是提供半字节的恢复数据，或者成对双位信号。这对于由前导符开始的所有数据值都是成立的。因为CRS_DV是异步确认的，不应该假定先于前导符的"00"数据会在双位比特对中。

3.3.1 在100Mb/s中的RXD[1:0]

在CRS_DV确认之后的正常接收过程中，RXD [1:0]将会为"00"，直到接收器检测到正确的起始串分界符(Start Stream Delimiter)。一旦检测到SSD, DP83848将会驱动前导符 ("01")，紧跟着起起始帧分界符("01""01""01""11")。MAC应该开始捕捉起始帧分界符(SFD)之后的数据。

如果检测到接收错误，RXD [1:0]将会被替换为接收字符串"01"，直到载波活动的结束。通过替换帧中剩余数据，在MAC中的奇耦校验(CRC)检查将会拒绝错误的信息包。

如果检测到错误的载波（坏的SSD），RXD[1:0]将会为"10"，直到接收事件的结束。在本例中，RXD[1:0]将会从"00"过渡为"10"，而无需标明前导符 ("01")。

3.3.2 在10Mb/s中的RXD[1:0]

紧跟着CRS_DV的确认，RXD[1:0]将会为"00"，直到DP83848已经恢复时钟并能对接收数据进行解码。一旦存在有效的接收数据，RXD[1:0]将呈现恢复的数据值，其前导符从"01"开始。

因为REF_CLK频率10倍于10Mb/s模式下的数据速率，由MAC对RXD[1:0]上的值以每隔10个周期进行一次采样。

3.4 RX_ER-接收错误

DP83848依照在IEEE 802.3(参见第24条款，图24-11-接收状态图)定义的规则，提供RX_ER作为一个输出端。在一个或更多的REF_CLK期间内，确认RX_ER使其可以标识出，一个错误(例如PHY能够检测到的一个编码错误或者其他的错误，不一定能由MAC子层检测到)在当前从PHY转换到帧中的某些地方曾被检测到。RX_ER的转换相对于REF_CLK是同步的。

因为DP83848通过一个固定模式来代替数据从而侵害RXD[1:0]，所以使用RX_ER信号不需要MAC。然而，通过在MAC中进行CRC检查可以检测到错误。

3.5 TX_EN-发送使能

TX-EN指示MAC在TXD[1:0]上呈现双位以用于传送信号。TX_EN应被前导符的首个半字节同步确认，而且在所有被传送的双位信号呈现时都应保持确认。在跟随着帧的最后两位的第一个REF_CLK上升沿之前，MAC应确认TX_EN求反。TX_EN的转换相对于REF_CLK是同步的。

3.6 TXD[1:0]-发送数据

TXD[1:0]的转换相对于REF_CLK是同步的。当确认TX_EN时，PHY接受TXD[1:0]作为发送端。

以10 Mb/s速率工作时，因为REF_CLK的频率10倍于在10 Mb/s模式中的数据速率，TXD[1:0]上的值必须在10倍时钟下保持稳定，从而允许DP83848每隔10个周期进行采样。

3.0 引脚和信号定义 (续)

3.7 RX_DV-接收数据有效

尽管不是RMII规范的一部分，DP83848仍然提供了RX_DV信号。RX_DV是没有结合CRS的接收数据有效信号。确认RX_DV为第一个正确的恢复数据（前导符）或是伪载波检测。在恢复数据的末两位传送之后解除确认。一个全双工MAC可以使用该信号从而避免只能从CRS_DV信号中恢复RX_DV信号。

3.8 冲突检测

RMII不提供冲突标志给MAC。对于半双工操作，MAC必须从CRS_DV和TX_EN信号中产生它自己的冲突检测。为了实现这一点，MAC必须从CRS_DV信号中恢复CRS信号，并和TX_EN进行逻辑的与操作。注意到，不能直接使用CRS_DV，因为可以在帧的末端触发CRS_DV以标志CRS的解除确认。

4.0 RMII模式的配置

为了在RMII模式中运行DP83848，必须提供给RMII参考时钟X1（引脚34）一个50MHz的外部CMOS电平的

振荡源。此外，应强制DP83848在上电或者重启时进入RMII模式。

4.1 RMII模式选择

MII_MODE强制选择确定了MAC数据接口的工作模式。默认的操作将使能正常的MII模式。通过强制MII_MODE（引脚39）为高电平可以配置器件进入RMII模式（表3）。

表3.模式选择

MAC接口模式	RMII模式	RMII模式选择
RX_DV/MII_MODE (引脚 39)	1	0

通过在RX_DV/MII_MODE引脚接入一个上拉电阻可以完成模式选择。在初始上电或者重启期间对强制选择进行采样。

4.2 寄存器配置

RMII模式和旁路寄存器（RBR）可以对RMII工作模式的特性进行配置（见表4）。当禁止RMII模式时，可以回避RMII模式的多功能性。

表4.RMII模式和旁路寄存器（RBR），地址0×17

位	位名	默认值	描述
15:6	RESERVED	0, RO	RESERVED: 写忽略，读作0
5	RMII_MODE	Strap, RW	精简MII模式: 0=标准的MII模式 1=精简MII模式
4	RMII_REV1_0	0, RW	精简的MII修订版1.0: 该位修改了CRS_DV是如何产生的 0=(RMII规范. 修订版1.2)CRS_DV将会在信息包的末端触发以标志CRS解除确认 1=(RMII规范. 修订版1.0).CRS_DV将会保留确认直到传送出最后的数据。CRS_DV将不会在信息包的末端触发
3	RX_OVF_STS	0, RO	RX_FIFO溢出状态: 0=正常 1=溢出检测
2	RX_UNF_STS	0, RO	RX_FIFO下溢状态: 0=正常 1=下溢检测
1:0	ELAST_BUF[1:0]	01, RW	接收弹性缓冲。 该值域控制接收弹性缓冲使得允许频率的变化容差在50MHzRMII时钟和恢复数据之间。下列值标志了单个信息包的容差位数。为保证RMII和接收时钟的精确性，标准的以太网帧信号的最小允许设定值为±50ppm。对于更高的频率容差，信息包的长度可以按比例取值。(例如对于±100ppm,信息包的长度需要除以2得到)。 00=14bit容差（高达16800字节的信息包） 01=2bit容差（高达2400字节的信息包） 10=6bit容差（高达7200字节的信息包） 11=10bit容差（高达12000字节的信息包）

4.0 RMII模式的配置（续）

4.3 RMII模式可编程弹性缓冲

为了容许50MHz基准时钟和恢复接收时钟之间可能的频率差别，接收RMII模式的功能包含了一个可编程的弹性缓冲器。

为能鲁棒地运行，基于期望信息包大小和时钟精确度，对弹性缓冲器的编程将使传播延迟降到最低。这为一系列包括了大量帧信息内容的信息包提供了支持。弹性

缓冲器能够检测到溢出和不足的情况，并会在信息包使FIFO堆栈溢出或者不足时强制帧检测序列报错。溢出或者不足的情况在RMII模式和旁路寄存器（RBR）中均有报告说明。

表5显示了如何基于期望的最大信息包尺寸和时钟频率来对弹性缓冲FIFO堆栈（4bit的增量）编程。假定所有的时钟（RMII基准时钟和远端传送时钟）具有相同的精度。

表5.对于每个时钟精度为 $\pm 50\text{ppm}$ 和 $\pm 100\text{ppm}$ 时所支持的信息包大小

开始阈值 RBR[1:0]	等待时间 容差	为 $\pm 50\text{ppm}$ 时建议的 信息包容量	在 $\pm 100\text{ppm}$ 时建议的 信息包容量
1 (4-bits)	2 bits	2400 bytes	1200 bytes
2 (8-bits)	6 bits	7200 bytes	3600 bytes
3 (12-bits)	10 bits	12000 bytes	6000 bytes
0 (16-bits)	14 bits	16800 bytes	8400 bytes

4.4 RMII模式下回环操作

DP83848在RMII模式下支持MAC接口的回环操作。回环操作的使能和MII操作具有相同的方法，都是通过BMCR寄存器中（地址 0×00 ，位14）设定回环控制位。因为冲突检测由MAC处理，所以MAC必须确保在回环操作期间禁止冲突检测。

5.0 用于诊断的远程回环

因为RMII发送和接收信号对于相同的时钟而言是同步的，使用外部的连接就可能实现一个远程的回环系统。该操作允许在需要的地方进行诊断测试以便在物理介质层接收数据和在环路上将数据返送到发送器，从而为远端链路对象提供一个远程的回环。需要下列连接来将外部连到DP83848：

连接RXD[1:0]至TXD[1:0]

连接RX_DV至TX_EN

注意到，因为是在CRS处而不是在信息包的首前导符的数据处进行确认，所以不能将CRS_DV用于信息包的帧结构。此外，需要为RMII模式配置器件。下表（图3）所示为具体连接情况。

6.0 全双工扩展操作

可以用两个DP83848器件来实现一个简单的全双工扩展器。一个全双工扩展器为实现比标准的100米更长距离的电缆提供了一种简单的方法。通过在RMII模式下以背靠背的方式连接两个DP83848，使得从一个DP83848接受到的信息包可以由另一个DP83848直接发送，而无需任何额外的缓冲或者控制。该方法不适用于半双工模式，因为半双工模式下不存在相关的MAC来从冲突中处理恢复信号。此外，所有的器件必须工作在相同的数据速率下（例如10Mb/s或者100Mb/s）。

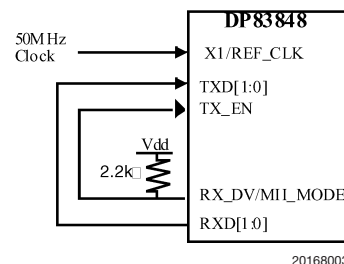


图3.远程回环连接。

需要下列连接来将每一个DP83848互相连接起来：

连接RXD[1:0]至TXD[1:0]

连接RX_DV至TX_EN

6.0 全双工扩展操作 (续)

下列的图 (图4) 所示为具体连接。

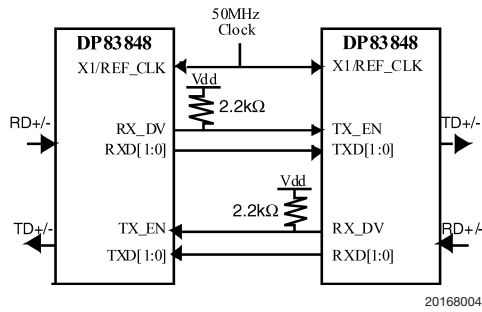
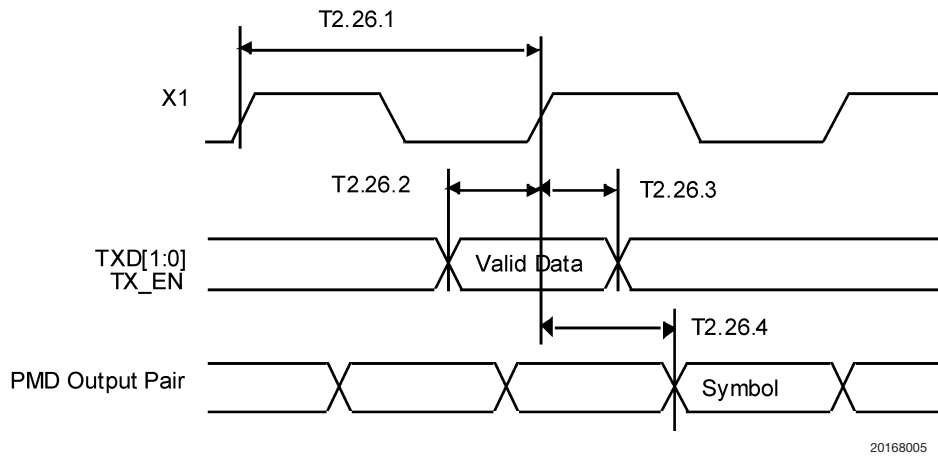


图4.全双工扩展连接



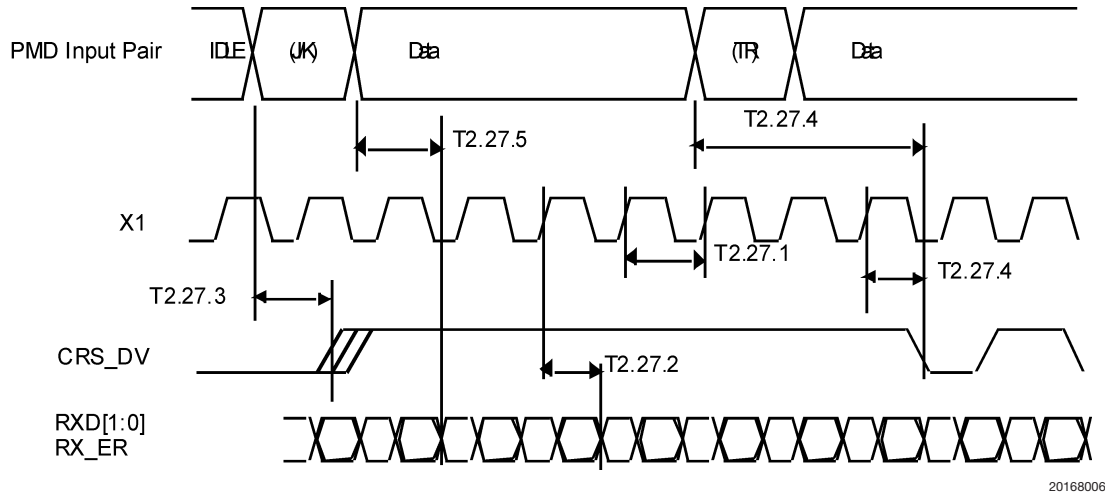
参数	描述	注释	最小值	典型值	最大值	单位
T2.26.1	X1时钟周期	50MHz参考时钟		20		ns
T2.26.2	TXD[1:0],TX_EN,数据建立至由X1上升边		4			ns
T2.26.3	TXD[1:0],TX_EN,由X1上升边开始的数据保持		2			ns
T2.26.4	X1时钟到PMD输出对延时	从X1上升沿至符号的首位		17		bits

图5.RMIi发送时序

7.0 RMIi接口时序要求

下图所示 (图5和图6) 为在RMIi模式下DP83848的时序要求。此外, 该图显示出在100Mb/s工作速率下, 在RMIi和物理层之间传送和接收数据路径大约的延时。

7.0 RMII接口的时序要求（续）



参数	描述	注释	最小值	典型值	最大值	单位
T2.27.1	X1时钟周期	50MHz参考时钟		20		ns
T2.27.2	RXD[1:0],CRS_DV和由X1上升边到RX_ER的输出延迟		2		14	ns
T2.27.3	CRSON延迟	由PMD接收对上的JK符号至CRS_DV的初始确认		18.5		bits
T2.27.4	CRSOFF延迟	由PMD接收对上的TR符号至CRS_DV的初始解除确认		27		bits
T2.27.5	RXD[1:0]和RX_ER的延时	由接收对上的符号.设置弹性缓冲器默认值 (01)		38		bits

图6.RMII接收时序

8.0 小结

通过实现RMII标准接口,DP83848提供了一个连接选项,从而可以降低MAC至PHY接口所需要的引脚数目。使得设计工程师在保持IEEE 802.3规范中所有特性的同时,可以使系统设计的成本最低。

9.0 参考

RMII规范修订版1.0
 RMII规范修订版1.2
 IEEE标准802.3-2002

注释

对于上述任何电路的使用，美国国家半导体公司不承担任何责任且不默示任何电路专利许可。美国国家半导体公司保留随时更改上述电路和规格的权利，恕不另行通知。
 想了解最新的产品信息，请访问我们的网址：www.national.com。

生命支持策略

未经美国国家半导体公司的总裁和首席律师的明确书面审批，不得将美国国家半导体公司的产品作为生命支持设备或系统中的关键部件使用。特此说明：

1. 生命支持设备/系统指：(a) 打算通过外科手术移植到体内的生命支持设备或系统；(b) 支持或维持生命，依照使用说明书正确使用，有理由认为其失效会造成用户严重伤害。
2. 关键部件是在生命支持设备或系统中，有理由认为其失效会造成生命支持设备/系统失效，或影响生命支持设备/系统的安全性或效力的任何部件。

禁用物质合规

美国国家半导体公司制造的产品和使用的包装材料符合《消费产品管理规范 (CSP-9-111C2)》以及《相关禁用物质和材料规范 (CSP-9-111S2)》的条款，不包含CSP-9-111S2限定的任何“禁用物质”。
 无铅产品符合RoHS指令。



National Semiconductor
Americas Customer
Support Center
 Email: new.feedback@nsc.com
 Tel: 1-800-272-9959

www.national.com

National Semiconductor
Europe Customer Support Center
 Fax: +49 (0) 180-530 85 86
 Email: europe.support@nsc.com
 Deutsch Tel: +49 (0) 69 9508 6208
 English Tel: +44 (0) 870 24 0 2171
 Français Tel: +33 (0) 1 41 91 8790

National Semiconductor
Asia Pacific Customer
Support Center
 Email: ap.support@nsc.com

National Semiconductor
Japan Customer Support Center
 Fax: 81-3-5639-7507
 Email: jpn.feedback@nsc.com
 Tel: 81-3-5639-7560

重要声明

德州仪器(TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合TI 标准保修的适用规范。仅在TI 保证的范围内, 且TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何TI 专利权、版权、屏蔽作品权或其它与使用了TI 产品或服务的组合设备、机器、流程相关的TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是TI 的专利权或其它知识产权方面的许可。

对于TI 的产品手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

TI 产品未获得用于关键的安全应用中的授权, 例如生命支持应用(在该类应用中一旦TI 产品故障将预计造成重大的人员伤亡), 除非各方官员已经达成了专门管控此类使用的协议。购买者的购买行为即表示, 他们具备有关其应用安全以及规章衍生所需的所有专业技术和知识, 并且认可和同意, 尽管任何应用相关信息或支持仍可能由TI 提供, 但他们将独力负责满足在关键安全应用中使用其产品及TI 产品所需的所有法律、法规和安全相关要求。此外, 购买者必须全额赔偿因在此类关键安全应用中使用TI 产品而对TI 及其代表造成的损失。

TI 产品并非设计或专门用于军事/航空应用, 以及环境方面的产品, 除非TI 特别注明该产品属于“军用”或“增强型塑料”产品。只有TI 指定的军用产品才满足军用规格。购买者认可并同意, 对TI 未指定军用的产品进行军事方面的应用, 风险由购买者单独承担, 并且独力负责在此类相关使用中满足所有法律和法规要求。

TI 产品并非设计或专门用于汽车应用以及环境方面的产品, 除非TI 特别注明该产品符合ISO/TS 16949 要求。购买者认可并同意, 如果他们在汽车应用中使用任何未被指定的产品, TI 对未能满足应用所需要求不承担任何责任。

可访问以下URL 地址以获取有关其它TI 产品和应用解决方案的信息:

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP 机动性处理器	www.ti.com/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity		
	德州仪器在线技术支持社区		www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2011 德州仪器 半导体技术 (上海) 有限公司