

DP83815,DP83816

AN-1323 Updating DP83815 MacPHYTER Hardware Designs to DP83816 MacPHYTER-II



Literature Number: ZHCA157



将DP83815 Mac-PHYTER™ 的硬件设计更新为 DP83816 MacPHYTER-II

美国国家半导体
应用注释 1323
2004年3月

1.0 目的

提供本应用注释是为了使基于DP83815的设计能有效地更新到DP83816。本文详细讨论了在DP83816 MacPHYTER-II和DP83815 MacPHYTER之间引脚连接和功能上的差异。

2.0 通用信息

1. DP83816仅提供用于DP83815的144-LQFP封装。
2. DP83816使用0.18 μ m CMOS工艺，而DP83815使用0.35 μ m CMOS工艺制造。
3. 美国国家半导体提供兼容DP83816和DP83815的驱动程序。
4. 为了允许DP83816和DP83815之间存在差异性，硅片版本寄存器(SRR - 偏移58h)已被更新到DP83816的0505h。

3.0 引脚变化信息

在DP83816上的引脚变化被分为三种类型。一种是为正确工作而作的必要的连接变化（参见表1）。另一种是可选的连接变化，可保持如DP83815那样的引脚连接而没有任何不利影响，尽管在DP83816上这类引脚有不同的功能（参见表2）。第三种是引脚标志的变化，具有相同连接的引脚但名称改变了（参见表3）。

表4 显示了两种器件的所有引脚以便于比较。

3.1 必要的引脚连接的变化

为了使器件能正确工作，必须按照要求改变引脚连接状态。注意到，两个器件的引脚48都不连接，但在DP83816上引脚48的功能已经变化。不作连接的原因发生改变，下面进行解释。

- 对于DP83816，引脚19应通过并联电容10 μ F和0.1 μ F连到GND，如图1所示。
对于DP83815，引脚19连到3.3V辅助电源和一个0.01 μ F的电容，如图2所示。
- 对于DP83816，通过一个10K Ω 电阻将引脚40连到GND，如图1所示。
对于DP83815，通过一个9.31K Ω 电阻将引脚40连到GND端，如图2所示。
- 对于DP83816，引脚48是保留的，不能连到任何外部逻辑或者网络中，如图1所示。
对于DP83815，引脚48是无连接引脚，如图2所示。

表 1比较了两种器件上的这些引脚。

图1. DP83816引脚连接的框图

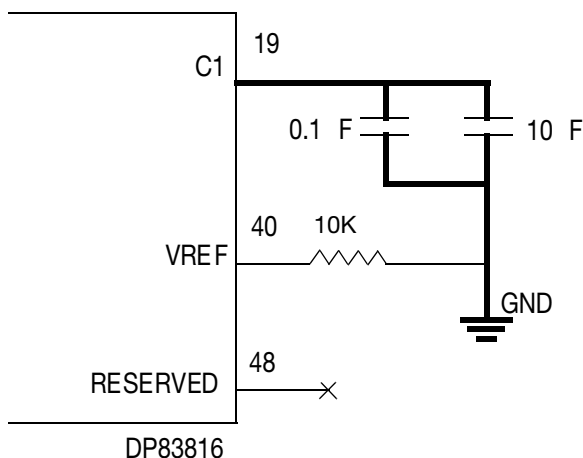
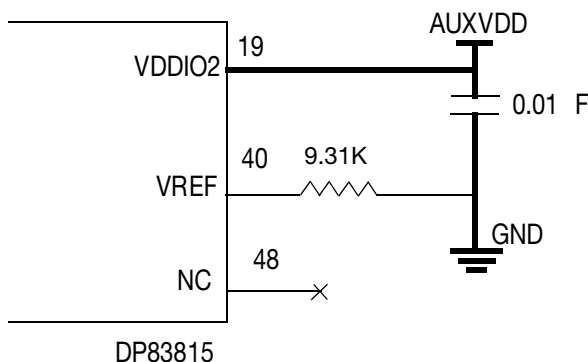


图2. DP83815 引脚连接的框图



3.2 可选引脚的连接变化

这些引脚有功能上的改变，然而先前的连接方式对其没有不利影响。表2比较了两个器件上的这些引脚。

3.3 指示引脚变化

仅引脚名称发生改变，而功能则保持不变。表3比较了两个器件上的这些引脚。

表1. DP83816 必需的引脚连接变化

DP83815	DP83816	LQFP 引脚编号	说明
VDDIO2	C1	19	On DP83815: 连到辅助3.3V 电源VDD On DP83816: 通过10uF和 0.1uF 外部并联电容连到GND
VREF	VREF	40	带隙基准源: 连接外部电流参考电阻, 用于内部物理层(Phy) 的带隙参考电路 DP83815: 9.31 K Ω , 1% 的金属膜电阻(100 ppm/ $^{\circ}$ C), 必须从VREF引脚连接到接地端 DP83816: 10 K Ω , 1%的金属膜电阻(100 ppm/ $^{\circ}$ C), 必须从VREF引脚连接到接地端
NC	RESERVED	48	On DP83815: 不连接 On DP83816: 保留引脚, 不能连到任何外部逻辑或网络

表 2. DP83816 可选引脚的连接变化

DP83815	DP83816	LQFP 引脚编号	说明
FXVDD, SUBGND1, VSSIO4, VDDIO4, MACVSS2, MACVDD2, SUBGND3	NC	36, 37, 84, 85, 124, 125, 126	DP83815: 将引脚36, 37, 84, 85, 124, 125和126 分别连到隔离的3.3V辅助电源 VDD, GND, GND, 3.3V辅助电源VDD, GND, 和3.3V辅助电源VDD和GND DP83816: 这些引脚先前在DP83815上是电源引脚, 现在是不连接引脚。因而将它们采用先前DP83815那样的连接, 没有任何负面影响。

表3. DP83816 引脚的名称变化

DP83815	DP83816	LQFP 引脚编号	说明
VDDIO1, PHYVDD1, VDDIO3, PHYVDD2, TXDVDD, MACVDD1, VDDIO5	AUXVDD	9, 21, 27, 33, 56, 58, 137	连到3.3V辅助电源VDD
PCIVDD1, PCIVDD2, PCIVDD3, PCIVDD4, PCIVDD5	PCIVDD	69, 80, 94, 107, 117	PCI VDD - 连到PCI 总线 3.3V VDD
VSSIO1, VSSIO2, VSSIO 3, PHYVSS1, PHYVSS2, FXVSS, RXAVSS1, RXAVSS2, SUBGND2, TXDVSS, TXIOVSS1, TXIOVSS2, MACVSS1, PCIVSS1, PCIVSS2, PCIVSS3, PCIVSS4, PCIVSS5, VSSIO5	VSS	8, 16, 20, 26, 32, 35, 38, 44, 49, 51, 52, 55, 57, 65, 77, 90, 103, 114, 136	VSS

表 4. DP83815引脚和DP83816的引脚比较

DP83815	DP83816	LQFP 引脚编号	说明
PCI 总线接口			
AD[31-0]	AD[31-0]	66, 67, 68, 70, 71, 72, 73, 74, 78, 79, 81, 82, 83, 86, 87, 88, 101, 102, 104, 105, 106, 108, 109, 110, 112, 113, 115, 116, 118, 119, 120, 121	地址和数据: 复用的地址和数据总线。作为一个总线主控时, DP83815/16在第一个总线阶段驱动地址。在下一阶段, DP83815/16读取或写入数据, 期望目标递增其地址指针。DP83815/16用作一个总线目标时, 对总线上的每个地址进行解码, 如果它就是正在寻址的目标时, 即做出响应。
CBEN[3-0]	CBEN[3-0]	75, 89, 100, 111	总线命令/字节使能: 在寻址阶段这些信号定义"总线命令"或者将要发生的总线处理类型。在数据阶段这些引脚指示哪个字节通道包含有效数据。在Little Endian模式中CBEN[0]用于字节0(第7位到第0位), CBEN[3]用于字节3(第31位到第24位)。在Big Endian模式中, CBEN[3]用于字节0(第31位到第24位), CBEN[0]用于字节3(第7位到第0位)。Big Endian模式仅用于PCI主控操作; 对于目标寄存器访问, 字节排序不变。
PCICLK	PCICLK	60	时钟: PCI总线时钟为所有总线阶段提供时序。上升沿定义了每个阶段的开始。时钟频率范围从0变化至33MHz
DEVSELN	DEVSELN	95	器件选择: 作为总线主控, DP83815/16对此信号采样以确保PCI目标能识别数据传输的目标地址。当FRAMEN被断言后识别其地址时, 作为目标器件的DP83815/16断言此信号为低电平。
FRAMEN	FRAMEN	91	帧: 将这个信号断言为低电平以指示DP83815/16被中央仲裁器赋予总线所有权。当DP83815/16作为总线主控时, 使用这个输入。
GNTN	GNTN	63	赋值: 将这个信号断言为低电平以指示DP83815/16被中央仲裁器赋予总线所有权。当DP83815/16作为总线主控时, 使用这个输入。
IDSEL	IDSEL	76	初始化器件选择: DP83815/16采样这个引脚以确认何时打算为其配置读和写访问。
INTAN	INTAN	61	中断 A: 在中断状态寄存器, 中断掩模和中断使能寄存器中定义, 当中断情况发生时断言此信号为低电平。
IRDYN	IRDYN	92	启动准备: 作为总线主控时, 当DP83815/16准备完成当前数据阶段处理时, 信号被断言为低电平。将此信号与TRYDN信号结合使用。当IRDYN和TRDYN都被断言低电平时, 在PCICLK的上升沿发生数据处理。作为一个目标时, 这个信号指示主控已经将数据放在总线上。
PAR	PAR	99	奇偶校验: 这个信号可以指示由AD[31-0]到CBEN[3-0]上的校验位, 包括PAR引脚。作为一个主控, 在地址和写数据期间断言PAR。作为一个目标时, 在读数据期间断言PAR。

DP83815	DP83816	LQFP 引脚编号	说明
PERRN	PERRN	97	校验错误: DP83815/16作为主控或目标时将此信号断言为低电平, 以指示在任何输入数据上的校验错误 (除了特别的周期)。作为总线主控, 它将在所有写操作期间监控这个信号 (除了特别的周期)。
REQN	REQN	64	请求: DP83815/16将断言此信号为低电平, 向中央仲裁器请求总线的占有权。
RSTN	RSTN	62	重置: 当此信号被断言时, DP83815/16的所有输出都成为三态端口, 器件将被设置到已知状态。
SERRN	SERRN	98	系统错误: 如果被使能, 在地址奇偶校验错误和系统错误期间, DP83815/16将断言此信号为低电平。
STOPN	STOPN	96	停止: 目标器件将断言此信号为低电平, 以请求主控器件停止当前处理。
TRDYN	TRDYN	93	目标准备: 作为主控时, 此信号指示在写操作期间和带数据的读操作期间, 目标已经为数据准备就绪。作为目标时, 当 (目标) 器件准备完成当前的数据状态处理时信号被断言为低电平。将这个信号与IRDYN信号结合使用。当IRDYN 和TRDYN都被断言低电平时, 数据处理发生在PCICLK的上升沿。
PMEN/ CLKRUNN	PMEN/ CLKRUNN	59	电源管理事件/时钟运行功能: 此引脚是一个双功能引脚。引脚的功能由CLKRUN 控制和状态寄存器 (CCSR)的CLKRUN_EN位0确定。此引脚的默认工作状态为PMEN。 电源管理事件: DP83815/16断言此信号为低电平以指示已经发生功率管理事件。欲知引脚连接信息, 请参考6.7节。 时钟运行功能: 在这种模式下, 这个引脚用来指示何时可以停止PCICLK。
3VAUX	3VAUX	122	PCI 辅助电压检测: 使用此引脚来检测3.3V辅助电源的存在, 从而定义PME Support的有效性。引脚连接的信息请参考6.7节 此引脚具有内置的弱下拉特性。
PWRGOOD	PWRGOOD	123	PCI 总线电源良好: 连到PCI总线3.3V电源, 采用此引脚在D3电源管理状态期间检测PCI总线电源的存在。此引脚具有内置的弱下拉特性
介质无关接口 (MII)			
COL	COL	28	冲突检测: 一旦检测到介质上存在冲突时, 外部PMD异步断言COL信号为高电平。只要冲突情况持续, 它将保持断言。
CRS	CRS	29	载波检测: 一旦检测到非空闲介质, 外部PMD异步断言此信号为高电平
MDC	MDC	5	管理数据时钟: 采用最大为2.5 MHz的时钟信号来为MDIO引脚上的外部PMD传送管理数据
MDIO	MDIO	4	管理数据 I/O: 采用双向信号为外部PMD传输管理信息 (参见3.12.4节以得到使用MII时连接的详细信息)
RXCLK	RXCLK	6	接收时钟: 连续时钟由外部PMD器件提供, 从输入数据中进行恢复。在100 Mb/s工作时, RXCLK为25MHz, 在10 Mb/s工作时RXCLK为2.5MHz。

DP83815	DP83816	LQFP 引脚编号	说明
RXD3/MA9, RXD2/MA8, RXD1/MA7, RXD0/MA6	RXD3/MA9, RXD2/MA8, RXD1/MA7, RXD0/MA6	12, 11, 10, 7	接收数据: 由外部PMD提供, 包含在半位元边界对准的数据, 并被同步驱动至RXCLK。RXD[3]是最高有效位, RXD[0]是最低有效位。 BIOSROM地址: 在外部BIOSROM访问期间, 这些信号成为ROM地址的一部分。
RXDV/MA11	RXDV/MA11	15	接收数据有效: 指示外部PMD正在提供RXD信号上的已恢复和已解码的半位元, 在100Mb/s工作中RXCLK与恢复数据同步。此信号包含帧, 从帧开始分隔符(JK)开始, 将任何帧结束分隔符(TR)排除在外。 BIOSROM地址: 在外部BIOSROM访问期间, 这个信号成为ROM地址的一部分。
RXER/MA10	RXER/MA10	14	接收错误: 无论何时检测到介质错误都会被外部PMD同步断言为高电平, 并且在100Mb/s工作时断言RXDV。 BIOSROM地址: 在外部BIOSROM访问期间, 这个信号成为ROM地址的部分。
RXOE	RXOE	13	接收输出使能: 当读取BIOSROM时, 用来禁止外部PMD工作
TXCLK	TXCLK	31	发送时钟: 外部PMD提供连续时钟。在100Mb/s工作期间, 时钟为25 MHz +/- 100 ppm。在10Mb/s工作期间, 时钟为2.5 MHz +/- 100 ppm。
TXD3/MA15, TXD2/MA14, TXD1/MA13, TXD0/MA12	TXD3/MA15, TXD2/MA14, TXD1/MA13, TXD0/MA12	25, 24, 23, 22	发送数据: 与TXCLK同步驱动的信号, 以传输到外部PMD上。TXD[3]是最高有效位, TXD[0]为最低有效位。 BIOSROM地址: 在外部BIOSROM访问期间, 这些信号变为ROM地址的一部分。
TXEN	TXEN	30	发送使能: 此信号与TXCLK同步, 并为外部PMD提供由TXD[3-0]承载的数据进行精确的分帧。当TXD[3-0]包含将要发送的有效数据时, 对它进行断言。

100BASE-TX/10BASE-T Interface

TPTDP, TPTDM	TPTDP, TPTDM	54, 53	发送数据: 差分共用输出驱动器。可以通过10BASE-T或者100BASE-TX信号配置这个差分共用输出: 10BASE-T: 曼彻斯特编码10BASE-T信息包数据以及链接脉冲的发送(包括用于自动协商的快速链接脉冲). 100BASE-TX: 兼容ANSIX3T12的MLT-3数据的发送 作为强制配置或自动协商的结果, DP83815/16将自动配置这种共用输出驱动器, 以得到正确的信号类型。
TPRDP, TPRDM	TPRDP, TPRDM	46, 45	接收数据: 差分共用输入驱动器。配置这个差分共用输入以接收100BASE-TX或者10BASE-T信号传输: 10BASE-T: 曼彻斯特编码10BASE-T信息包数据以及正常链接脉冲和用于自动协商的快速链路脉冲的接收 100BASE-TX: 兼容ANSIX3T12的加扰MLT-3数据的接收 作为强制配置或自动协商的结果, DP83815/16将自动配置这种共用输入驱动器, 以得到正确的信号类型。

DP83815	DP83816	LQFP 引脚编号	说明
BIOS ROM/Flash 接口			
MCSN	MCSN	129	BIOS ROM/Flash Chip Select : 在BIOS ROM/Flash访问期间, 使用这些信号来选择ROM器件
MD7, MD6, MD5, MD4/EEDO, MD3, MD2, MD1/CFGDISN, MD0	MD7, MD6, MD5, MD4/EEDO, MD3, MD2, MD1/CFGDISN, MD0	141, 140, 139, 138, 135, 134, 133, 132	BIOS ROM/Flash 数据总线 : 在BIOS ROM/Flash访问期间, 使用这些信号对ROM/Flash器件来回传送数据。 MD[5:0] 引脚具有内置的弱上拉特性 MD6和MD7引脚具有内置的弱下拉特性
MA5, MA4/ EECLK, MA3/ EEDI, MA2/ LED100K, MA1/ LED10N, MA0/ LEDACTN	MA5, MA4/ EECLK, MA3/ EEDI, MA2/ LED100K, MA1/ LED10N, MA0/ LEDACTN	3, 2, 1, 144, 143, 142	BIOS ROM/Flash 地址 : 在 BIOS ROM/Flash访问期间,采用这些信号来驱动ROM/Flash地址
MWRN	MWRN	131	BIOS ROM/Flash 写操作 : 在BIOS ROM/Flash访问期间, 采用此信号来使能将要写入到Flash器件的数据
MRDN	MRDN	130	BIOS ROM/Flash 读操作 : 在BIOS ROM/Flash访问期间, 采用此信号来使能将要读取的数据
时钟接口			
X1	X1	17	晶振 / 振荡器输入 : 此引脚是DP83815/16的主时钟参考输入, 必须连到25 MHz 0.005% (50ppm)的时钟源。DP83815/16器件支持连到引脚X1和X2的外部晶体振荡器, 或者仅连到引脚X1的外部CMOS电平的振荡器上。
X2	X2	18	晶振输出 : 应此将引脚与X1引脚连接一个外部25 MHz晶振器件。如果采用一个外部CMOS晶振时钟源, 则保持此引脚不连接。欲知更多的信息, 参见X1引脚的定义。
LED接口			
LEDACTN/MA0	LEDACTN/MA0	142	TX/RX 活动 : 此引脚是发送/接收活动状态的输出指示。将此引脚驱动至低电平以指示有效的发送或者接收, 也可用于驱动一个低电流的LED (<6 mA)。活动事件时间最少可以持续50 ms。
LED100N/MA2	LED100N/MA2	144	100 Mb/s 链接 : 此引脚是100 Mb/s链接状态的输出指示。将此引脚驱动至低电平以指示100 Mb/s工作的美好链接状态, 也可用于驱动一个低电流的LED (<6 mA)
LED10N/MA1	LED10N/MA1	143	10 Mb/s 链接 : 此引脚是10 Mb/s链接状态的输出指示。将此引脚驱动至低电平以指示10 Mb/s工作的美好链接状态, 也可用于驱动一个低电流的LED (<6 mA)
串行EEPROM接口			
EESEL	EESEL	128	EEPROM 片选 : 此信号用来使能外部的EEPROM器件
EECLK/MA4	EECLK/MA4	2	EEPROM 时钟 : 在EEPROM访问期间(EESEL 断言), 此引脚作为将串行时钟驱动到外部EEPROM器件的输出
EEDI/MA3	EEDI/MA3	1	EEPROM 数据输入 : 在EEPROM访问期间(EESEL 断言), 将此引脚作为将opcode, 地址和数据驱动到外部串行EEPROM器件的输出。

DP83815	DP83816	LQFP 引脚编号	说明
EEDO/MD4	EEDO/MD4	138	EEPROM数据输出: 在EEPROM访问期间(EESL 断言), 将此引脚用作恢复EEPROM串行读数据的输入。 此引脚具有内置的弱上拉特性
MD1/CFGDISN	MD1/CFGDISN	133	配置禁止: 在导通期间下拉时, 禁止从EEPROM下载配置数据。用1 K Ω 电阻接地来禁止配置下载。
外部参考接口			
VREF	VREF	40	带隙基准源: 用于内置物理层带隙电路的外部电流参考电阻 DP83815: 9.31 K Ω 1%的金属膜电阻(100 ppm/ $^{\circ}$ C), 必须从VREF端连接到接地端 DP83816: 10 K Ω 1%的金属膜电阻(100 ppm/ $^{\circ}$ C), 必须从VREF连接到接地端
不连接的和保留的引脚			
NC	NC	34, 42, 43	无连接
FXVDD, SUBGND1, VSSIO4, VDDIO4, MACVSS2, MACVDD2, SUBGND3	NC	36, 37, 84, 85, 124, 125, 126	DP83815: 将引脚36, 37, 84, 85, 124, 125 和126 分别连到隔离的3.3V辅助电源VDD, GND, GND, 3.3V辅助电源 VDD, GND, 3.3V辅助电源VDD和GND DP83816: 先前在DP83815上是电源引脚的这些引脚现在处于不连接状态, 将它们按照先前DP83815上进行的连接不会产生任何负面影响
NC	RESERVED	48	DP83815: 不连接 DP83816: 保留且不能连到任何外部逻辑或者网络中
RESERVED	RESERVED	41, 50, 127	保留且不能连到任何外部逻辑或者网络中
电源引脚			
VDDIO2	C1	19	DP83815: 连到3.3V辅助电源VDD DP83816: 通过10uF和0.1uF 外部并联电容连到GND
RXAVDD1, RXAVDD2	IAUXVDD	39, 47	连到隔离的3.3V辅助电源VDD
VDDIO1, PHYVDD1, VDDIO3, PHYVDD2, TXDVDD, MACVDD1, VDDIO5	AUXVDD	9, 21, 27, 33, 56, 58, 137	连到3.3V辅助电源VDD
PCIVDD1, PCIVDD2, PCIVDD3, PCIVDD4, PCIVDD5	PCIVDD	69, 80, 94, 107, 117	PCI VDD - 连到 PCI 总线 3.3V VDD

DP83815	DP83816	LQFP 引脚编号	说明
VSSIO1, VSSIO2, VSSIO3, PHYVSS1, PHYVSS2, FXVSS, RXAVSS1, RXAVSS2, SUBGND2, TXDVSS, TXIOVSS1, TXIOVSS2, MACVSS1, PCIVSS1, PCIVSS2, PCIVSS3, PCIVSS4, PCIVSS5, VSSIO5	VSS	8, 16, 20, 26, 32, 35, 38, 44, 49, 51, 52, 55, 57, 65, 77, 90, 103, 114, 136	VSS

对于上述任何电路的使用，美国国家半导体公司不承担任何责任且不默示任何电路专利许可。美国国家半导体公司保留随时更改上述电路和规格的权利，恕不另行通知。
想了解最新的产品信息，请访问我们的网址：www.national.com。

生命支持策略

未经美国国家半导体公司的总裁和首席律师的明确书面审批，不得将美国国家半导体公司的产品作为生命支持设备或系统中的关键部件使用。特此说明：

1. 生命支持设备/系统指：(a) 打算通过外科手术移植到体内的生命支持设备或系统；(b) 支持或维持生命，依照使用说明书正确使用，有理由认为其失效会造成用户严重伤害。
2. 关键部件是在生命支持设备或系统中，有理由认为其失效会造成生命支持设备/系统失效，或影响生命支持设备/系统的安全性或效力的任何部件。

禁用物质合规

美国国家半导体公司制造的产品和使用的包装材料符合《消费产品管理规范（CSP-9-111C2）》以及《相关禁用物质和材料规范（CSP-9-111S2）》的条款，不包含CSP-9-111S2限定的任何“禁用物质”。
无铅产品符合RoHS指令。



National Semiconductor
Americas Customer
Support Center
Email: new.feedback@nsc.com
Tel: 1-800-272-9959

National Semiconductor
Europe Customer Support Center
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor
Asia Pacific Customer
Support Center
Email: ap.support@nsc.com

National Semiconductor
Japan Customer Support Center
Fax: 81-3-5639-7507
Email: jpn.feedback@nsc.com
Tel: 81-3-5639-7560

www.national.com

重要声明

德州仪器(TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合TI 标准保修的适用规范。仅在TI 保证的范围内, 且TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何TI 专利权、版权、屏蔽作品权或其它与使用了TI 产品或服务的组合设备、机器、流程相关的TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是TI 的专利权或其它知识产权方面的许可。

对于TI 的产品手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

TI 产品未获得用于关键的安全应用中的授权, 例如生命支持应用(在该类应用中一旦TI 产品故障将预计造成重大的人员伤亡), 除非各方官员已经达成了专门管控此类使用的协议。购买者的购买行为即表示, 他们具备有关其应用安全以及规章衍生所需的所有专业技术和知识, 并且认可和同意, 尽管任何应用相关信息或支持仍可能由TI 提供, 但他们将独力负责满足在关键安全应用中使用其产品及TI 产品所需的所有法律、法规和安全相关要求。此外, 购买者必须全额赔偿因在此类关键安全应用中使用TI 产品而对TI 及其代表造成的损失。

TI 产品并非设计或专门用于军事/航空应用, 以及环境方面的产品, 除非TI 特别注明该产品属于“军用”或“增强型塑料”产品。只有TI 指定的军用产品才满足军用规格。购买者认可并同意, 对TI 未指定军用的产品进行军事方面的应用, 风险由购买者单独承担, 并且独力负责在此类相关使用中满足所有法律和法规要求。

TI 产品并非设计或专门用于汽车应用以及环境方面的产品, 除非TI 特别注明该产品符合ISO/TS 16949 要求。购买者认可并同意, 如果他们在汽车应用中使用任何未被指定的产品, TI 对未能满足应用所需要求不承担任何责任。

可访问以下URL 地址以获取有关其它TI 产品和应用解决方案的信息:

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP 机动性处理器	www.ti.com/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity		
	德州仪器在线技术支持社区		www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2011 德州仪器 半导体技术(上海)有限公司