

# 采用 **TPS65023** 为 **OMAP™3** 供电：应用设计指南

Andy Dykstra and James Doublesin

PMP - Catalog Power Mgmt Units

## 摘要

本文档详细说明采用 TPS65023 器件为 OMAP™3 处理器设计电源管理单元解决方案时的注意事项。

## 内容

1	简介 .....	2
2	OMAP35x 的电源要求和功能 .....	2
2.1	电源规格 .....	2
2.2	上电顺序 .....	3
2.3	掉电时序控制 .....	4
2.4	OMAP35x 电源管理功能 .....	5
3	TPS65023 应用设计注意事项 .....	8
3.1	复位 .....	9
3.2	时钟 .....	10
3.3	电源器件 .....	11
3.4	休眠/待机模式 .....	12
3.5	实现 Class-2 SmartReflex™ 方案 .....	12
3.6	MMC 启动 .....	13

## 图片列表

1	OMAP35x 上电时序控制要求 .....	4
2	32kHz 时钟电路 .....	5
3	TPS65023 电源解决方案框图 .....	8
4	组合多个复位源的电路 .....	9
5	时钟方波产生器连接 .....	10
6	32kHz 时钟上的推拉式缓冲器电路 .....	11
7	26MHz 时钟上的推拉式缓冲器电路 .....	11
8	提供 VDAC 电压的 LDO 电路 .....	12
9	提供 MMC1 电压的 LDO 电路 .....	13

## 图表列表

1	OMAP3503 电源规格 .....	2
2	OMAP3515 电源规格 .....	2
3	OMAP3525 电源规格 .....	3
4	OMAP3530 电源规格 .....	3
5	VDD_MPU_IVA 工作点 .....	5
6	VDD_CORE 工作点 .....	5
7	TPS65023 电源解决方案对 DVFS 的支持 .....	6
8	SmartReflex™ 实现方案的 TPS65023 电源解决方案 .....	6
9	TPS65023 电源解决方案对 SLM 的支持 .....	7
10	外部振荡器的时钟源要求 .....	11

## 1 简介

OMAP35x 应用处理器具有一组多样化的电源管理功能，可实现基于您的应用的更低成本的电源解决方案。本应用设计指南描述基于 TPS65023 器件的电源解决方案。本指南可用于针对您的设计评估此解决方案，或者帮助您在进行此解决方案的应用设计时作出决定。

## 2 OMAP35x 的电源要求和功能

基于 TPS65023 的电源解决方案可为 OMAP35x 系列中的任何器件 (OMAP3503、OMAP3515、OMAP3525 和 OMAP3530) 供电。以下章节介绍了这些器件的规格和电源管理功能。

### 2.1 电源规格

下表详细介绍了基于 TPS65023 的电源解决方案支持的每个 OMAP35x 器件的电源要求。请注意，电源的唯一区别就是 VDD\_CORE 和 VDD\_MPU\_IVA 电压轨所需的电流。除此之外的其他规格都是完全相同的。

表 1. OMAP3503 电源规格

	电源轨	电压	容限	I <sub>max</sub> (mA)	时序顺序
内核	VDD_MPU	0.95 V、1 V、1.2 V、1.27 V、1.35 V <sup>(1)</sup>	±5%	680	4
内核	VDD_CORE	0.95 V、1 V、1.15 V <sup>(1)</sup>	±5%	320	3
I/O	VDDS、VDDS_WKUP_BG、VDDS_MEM、VDDS_SRAM	1.8V	±5%	147	1
I/O	VDDS_DPLL_PER、VDDS_DPLL_DLL	1.8V	±5%	40	2
I/O	VDDA_DAC	1.8V	±5%	65	复位后
I/O	VDDS_MMC1、VDDS_MMC1A	1.8V	±5%	22	复位后 (欲了解更多信息，请参见 MMC Boot)
		3 V	±10%		

上述电源值假定 that SmartReflex™ AVS 在 90°C 下进行。

<sup>(1)</sup> 请参见最新的“OMAP35x 工作条件附录”以获取最新的电压值

表 2. OMAP3515 电源规格

	电源轨	电压	容限	I <sub>max</sub> (mA)	时序顺序
内核	VDD_MPU	0.95 V、1 V、1.2 V、1.27 V、1.35 V <sup>(1)</sup>	±5%	680	4
内核	VDD_CORE	0.95 V、1 V、1.15 V <sup>(1)</sup>	±5%	433	3
I/O	VDDS、VDDS_WKUP_BG、VDDS_MEM、VDDS_SRAM	1.8V	±5%	147	1
I/O	VDDS_DPLL_PER、VDDS_DPLL_DLL	1.8V	±5%	40	2
I/O	VDDA_DAC	1.8V	±5%	65	复位后
I/O	VDDS_MMC1、VDDS_MMC1A	1.8V	±5%	22	复位后 (欲了解更多信息，请参见 MMC Boot)
		3 V	±10%		

上述电源值假定 that SmartReflex™ AVS 在 90°C 下进行。

<sup>(1)</sup> 请参见最新的“OMAP35x 工作条件附录”以获取最新的电压值。

**表 3. OMAP3525 电源规格**

	电源轨	电压	容限	I <sub>max</sub> (mA)	时序顺序
内核	VDD_MPU_IVA	0.95 V、1 V、1.2 V、1.27 V、1.35 V <sup>(1)</sup>	±5%	1140	4
内核	VDD_CORE	0.95 V、1 V、1.15 V <sup>(1)</sup>	±5%	330	3
I/O	VDDS、VDDS_WKUP_BG、VDDS_MEM、VDDS_SRAM	1.8V	±5%	147	1
I/O	VDDS_DPLL_PER、VDDS_DPLL_DLL	1.8V	±5%	40	2
I/O	VDDA_DAC	1.8V	±5%	65	复位后
I/O	VDDS_MMC1、VDDS_MMC1A	1.8V	±5%	22	复位后 ( 欲了解更多信息, 请参见 <a href="#">MMC Boot</a> )
		3 V	±10%		

上述电源值假定 that SmartReflex™ AVS 在 90°C 下进行。

<sup>(1)</sup> 请参见最新的“OMAP35x 工作条件附录”以获取最新的电压值。

**表 4. OMAP3530 电源规格**

	电源轨	电压	容限	I <sub>max</sub> (mA)	时序顺序
内核	VDD_MPU_IVA	0.95 V、1 V、1.2 V、1.27 V、1.35 V <sup>(1)</sup>	±5%	1140	4
内核	VDD_CORE	0.95 V、1 V、1.15 V <sup>(1)</sup>	±5%	433	3
I/O	VDDS、VDDS_WKUP_BG、VDDS_MEM、VDDS_SRAM	1.8V	±5%	147	1
I/O	VDDS_DPLL_PER、VDDS_DPLL_DLL	1.8V	±5%	40	2
I/O	VDDA_DAC	1.8V	±5%	65	复位后
I/O	VDDS_MMC1、VDDS_MMC1A	1.8V	±5%	22	复位后 ( 欲了解更多信息, 请参见 <a href="#">MMC Boot</a> )
		3 V	±10%		

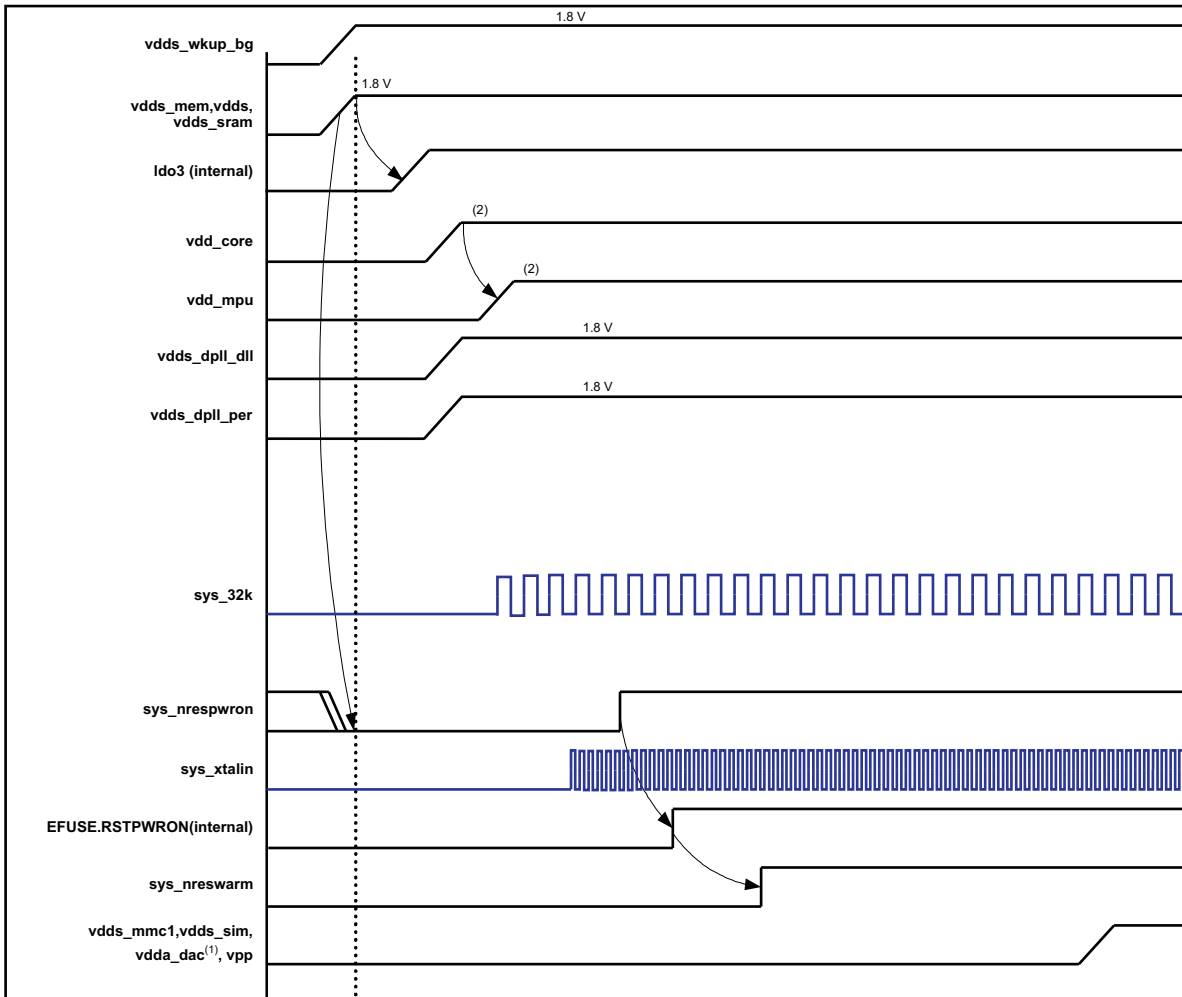
上述电源值假定 that SmartReflex™ AVS 在 90°C 下进行。

<sup>(1)</sup> 请参见最新的“OMAP35x 工作条件附录”以获取最新的电压值。

## 2.2 上电顺序

图 1 显示 OMAP35x 的上电时序控制要求。上电顺序的描述如下。

1. VDDS\_WKUP\_BG、VDDS\_MEM、VDDS 和 VDDS\_SRAM 都是 1.8V 电压轨，并且连接到同一电源。这些电压轨上的电压先缓升，以确保 I/O 域保持有效电平。在示例的框图中，这些电压轨采用 TPS65023 的 DCDC3 供电。
2. 在整个上电时序控制期间，上电复位信号 SYS\_NRESPWRON 必须保持低电平，直到所有电压轨和时钟都稳定。这是通过采用 TPS65023 的 RESPWRON 输出和连接到 T\_RESPWRON 的合适电容器获得所需的延迟时间来实现的。欲了解详细信息，请参见 [SYS\\_nRESPWRON Timing](#)。
3. 32kHz 时钟和高速时钟都需要开始振荡并保持稳定。
4. 在 1.8 V 电压轨稳定后，VDD\_CORE 可开始缓升。
5. 在 VDD\_CORE 稳定后，VDD\_MPU\_IVA 可开始缓升。
6. 在 1.8 V 电压轨稳定后，VDDS\_DPLL\_DLL 和 VDDS\_DPLL\_PER ( 电压轨都连接到同一电源 ) 可在 VDD\_CORE 和 VDD\_MPU\_IVA 电压缓升期间或之后缓升。
7. 一旦所有的上述电源轨稳定，并且 32kHz 时钟和高速时钟稳定后，SYS\_NRESPWRON 可被释放。
8. 其他电源 ( 例如 VDDS\_MMC1、VDDS\_MMC1A、VDDS\_DAC 等 ) 可导通或关断，这取决于应用。



030-005

图 1. OMAP35x 上电时序控制要求

### 2.3 掉电时序控制

采用 TPS65023 电源解决方案时，通过除去输入电压 VBAT 来实现掉电。实现掉电时，所有电压同时缓降，每个电压的斜率通常由该电压上的负载决定。

掉电期间，驱动 OMAP™3 的所有信号的电压电平必须小于或等于 OMAP™3 的 I/O 电压以防止驱动未供电的引脚。例如，图 2 的原理图显示了通过 1.8V 电源正常信号门控的 32kHz 时钟。这确保了该时钟电路在 1.8 V 从 OMAP™3 除去时没有驱动 OMAP™3 输入时钟引脚。

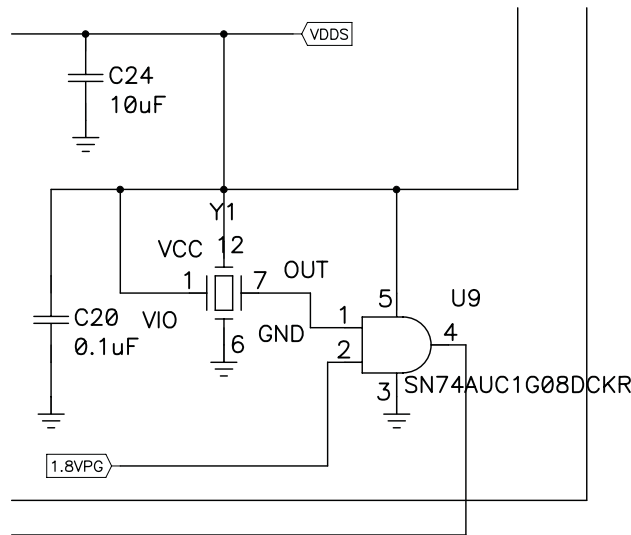


图 2. 32kHz 时钟电路

## 2.4 OMAP35x 电源管理功能

OMAP35x 应用处理器具有一组丰富的功能，可针对具体的用户应用实现非常有效的电源优化。这些功能包括 DVFS ( 动态电压频率调节 ) 和 SmartReflex™ AVS ( 自适应电压调节 )。

这两个功能都可根据 OMAP35x 处理要求实现最低功耗。简而言之，DVFS

使用户可以根据器件的工作频率在 OMAP35x 的工作点 ( 电压 ) 之间变化。

您可能希望能够根据您的应用在工作时在这些电压电平之间变换，以降低功耗。 SmartReflex™ AVS 根据晶圆工艺差异、温度和硅劣化情况对这些工作点中的每一个进行优化。

### 2.4.1 动态电压和频率调节

DVFS 是一种在系统级芯片 (SoC) 上进行动态处理时采用的电源管理技术。

该技术使硬件的工作频率与当前应用方案的性能要求相匹配。

只要时钟频率降低，工作电压也可以降低以实现节能。 OMAP35x 通过定义 VDD\_MPU\_IVA 和 VDD\_CORE

电源轨的离散电压值以及这两个电源轨供电的模块所允许的相应最大时钟频率来支持在这两个电源轨上应用此技术。每个工作电压和相应的最大时钟频率规格被称为工作性能点 (OPP)。下表显示了 VDD\_MPU\_IVA 和 VDD\_CORE 的 OPP 定义。

表 5. VDD\_MPU\_IVA 工作点

处理器 OPP	VDD_MPU_IVA	ARM 处理器最大时钟频率 (MHz)
5	1.35	600
4	1.27	550
3	1.20	500
2	1.00	250
1	0.95	125

表 6. VDD\_CORE 工作点

互连/ 外设 OPP	VDD_CORE	L3 最大时钟频率 (MHz)
3	1.15	166
2	1.00	100
1	0.95	41.5

请参见最新的“OMAP™3 工作条件附录”以获取最新的电压值。

TPS65023 电源解决方案满足了表 7 中显示的要求，从而支持 DVFS 用于 OMAP35x。

表 7. TPS65023 电源解决方案对 DVFS 的支持

DVFS 的电源 IC 要求	基于 TPS65023 的电源解决方案是否实现了该要求？	OMAP35x 的 TPS65023 电源模块如何实现 DVFS
支持为 VDD_MPU 定义的所有五个 DVFS 电压值 ( 0.95 V、1 V、1.2 V、1.27 V 和 1.35 V )	是。TPS65023 DCDC1 支持整个电压范围并且可以 25mV 增量进行调节	TPS65023 DCDC1 用来为 VDD_MPU_IVA 电压轨供电
支持为 VDD_CORE 定义的所有三个 DVFS 电压值 ( 0.95 V、1 V 和 1.15 V )	否。TPS65023 仅支持 VDD_CORE 的 DCDC2 上的固定电压。	固定电压为 1.15 V 的 TPS65023 DCDC2 用来为 VDD_CORE 电压轨供电
I2C™ 接口用于将输出电压设置到为 DVFS 定义的任何值	是。TPS65023 支持可用于仅控制 DCDC1 的电压输出的全速 I2C 总线。	TPS65023 的 I2C 总线连接到 OMAP35x I2C 总线

#### 2.4.2 SmartReflex™ 自适应电压调节

AVS 是一种电源管理技术，可用于优化指定 OPP 的系统功耗。DVFS 技术定义了 OPP 的安全电压，以便所有制造的器件都能满足 OPP 的最大频率规格。

但是，硅制造工艺产生了一类器件，其中一些器件（被称为强或热器件）可满足比 DVFS 定义的保守值低的工作电压下的频率规格。SmartReflex™ AVS 已被德州仪器 (TI) 用于不断使工作电压与各个器件的工艺属性相适应，以便最大程度地实现当前运行条件的节能。OMAP35x 集成了专门的硬件以在 VDD\_MPU\_IVA 和 VDD\_CORE 上实现 SmartReflex™ AVS。这种专用硬件可用于实现 Class-3 或 Class-2 SmartReflex™。

- **Class-2 SmartReflex™**：该专用硬件监控实时性能；小的软件循环在 ARM 处理器上运行以在需要时随时更改电压。
- **Class-3 SmartReflex™**：该专用硬件包含一个专用硬件循环，可在没有 ARM 处理器干预的情况下动态监控性能并调节电压。

任一实现方案都可以实现同等的节能效果。

TPS65023 电源解决方案满足了表 8 中显示的要求，从而支持 SmartReflex™ 用于 OMAP35x。欲了解实现方案的详细信息，请参阅 [Enabling Class 2 SmartReflex](#)。

表 8. SmartReflex™ 实现方案的 TPS65023 电源解决方案

SmartReflex™ 实现方案的电源 IC 要求	基于 TPS65023 的电源解决方案是否实现了该要求？	OMAP35x 的 TPS65023 电源模块如何实现 SmartReflex™ 方案
用于设置输出电压的高速（或全速）I2C 总线	是。提供全速 I2C 总线。	TPS65023 和 OMAP35x I2C 总线之间的 I2C 连接
0.8 V 至 1.35 V 的范围内以一定步长对电压进行编程的能力。	是（仅适用于 VDD_MPU_IVA）。可在 0.8 V 至 1.6 V 的范围内以低至 25 mV 的步进电压来调节输出电压。	利用用于为 VDD_MPU_IVA 供电的 TPS65023 的这一属性
（对于 Class-3 SmartReflex™）能够通过单个 I2C 寄存器写入影响电压变化	否。TPS65023 需要两次 I2C 写入以改变电压，但无法支持 Class 3 SmartReflex™	不支持
（对于 Class-2 SmartReflex™）能够通过一系列的一次或多次 I2C 寄存器写入影响电压变化	是。需要两个采用 DEFCORE 寄存器和 GO 位的寄存器写入序列。	TPS65023 I2C 总线连接至 OMAP™3 通用 I2C 总线
转换速率在 4 mV/μs 与 16 mV/μs 之间	是。TPS65023 支持多个转换速率，包括 DEFSLEW 寄存器中可选的 7.2 mV/μs 和 14.4 mV/μs。	利用用于为 VDD_MPU_IVA 供电的 TPS65023 的这一属性

#### 2.4.3 静态/待机漏电管理

静态/待机漏电管理 (SLM) 是一种技术组合，用于在系统空闲期间，当系统级芯片 (SoC) 执行无用处理时实现最低功耗。OMAP35x

支持适用于低功耗待机状态的各种选择方案，低功耗待机状态以不同的唤醒等待时间作为代价来实现不同的节能水平。待机期间的节能水平取决于内部存储器和内部逻辑、时钟以及外部稳压器是保持还是关断的。

一些 SLM 功能被内置到 OMAP35x 架构中以实现低功耗待机模式。另外，OMAP35x 通过将 OMAP™ SoC 外部的系统器件置于低功耗状态，从而支持实现进一步待机节能的功能。其中比较突出的功能就是用于门控外部时钟和电源的控制信号。

- **SYS\_CLKREQ** 是一种用于门控高频时钟 ( 在其不需要时 ) 的信号。OMAP35x 可设置为在全芯片保持和/或关断模式下自动使 **sys\_clkreq** 无效。
- **SYS\_OFF\_MODE** 是一个用于向外部稳压器指示它们何时可断电的信号。

OMAP35x 支持被称为待机模式的关断模式，这是器件可自动从该模式唤醒的最低功耗状态。在 OMAP35x 关断模式下，系统状态保存在可置于自刷新模式的外部存储器中，大部分 SoC 关断，但小的唤醒域在 32 kHz 下保持上电和工作状态，以监控唤醒事件。**sys\_clkreq** 用于对外部时钟源进行时序控制，**sys\_off\_mode** 信号用于在切换至关断模式和脱离关断模式期间对电源进行时序控制。在此关断模式下关断大部分外部电压源的能力可节省稳压器中额外的功率耗散。作为使用 **sys\_off\_mode** 引脚的替换方案，OMAP35x 支持在关断模式切换期间用于 VDD\_MPU\_IVA 和 VDD\_CORE 时序控制的 I2C 命令。

TPS65023 电源解决方案满足了表 9 中显示的要求，从而支持 OMAP35x SLM。

表 9. TPS65023 电源解决方案对 SLM 的支持

SLM 的电源 IC 要求	基于 TPS65023 的电源解决方案是否实现了该要求？	OMAP3EVM 的 TPS65023 电源模块如何实现 SLM
通过 IO 信号门控高频时钟源的能力，以节省待机功耗	是。可在硬件中使用 SYS_CLKREQ。请参见 <a href="#">High Frequency Clock Circuit</a> 。	不受电源模块支持
( 对于休眠 (SLEEP) 模式 ) 能够通过 I2C 将 VDD_MPU_IVA 电源上的电压降至最低的 OPP	是。支持 I2C 寄存器写入到 DEFCORE 和 GO 位以将电压降至 OPP	使用 I2C2 写入将 DCDC1 上的电压降至 OPP1。
( 对于休眠 (SLEEP) 模式 ) 能够通过 I2C 将 VDD_CORE 电源上的电压降至最低的 OPP	否。VDD_CORE 电压无法改变	DCDC2 电压无法改变
( 对于关断 (OFF) 模式 ) 能够通过 I2C 以 SYS_OFF_MODE 信号或单个寄存器写入到电源 IC 来关断/导通 VDD_MPU_IVA 电源	是。支持 I2C 寄存器写入到 TPS65023 的 REG_CTRL 寄存器以关断 DCDC1 (VDD_MPU_IVA)	采用 I2C2 写入以禁用 DCDC1
( 对于关断 (OFF) 模式 ) 能够通过 I2C 以 SYS_OFF_MODE 信号或单个寄存器写入到电源 IC 来关断/导通 VDD_CORE 电源	是。支持 I2C 寄存器写入到 TPS65023 的 REG_CTRL 寄存器以关断 DCDC2 (VDD_CORE)	采用 I2C2 写入以禁用 DCDC2

### 3 TPS65023 应用设计注意事项

图 3 是一个框图，介绍了采用 TPS65023 器件为 OMAP™3 供电的完整电源解决方案的一个示例。本节的其余部分详细介绍了根据您的需求定制电源解决方案所要考虑每一个设计注意事项。

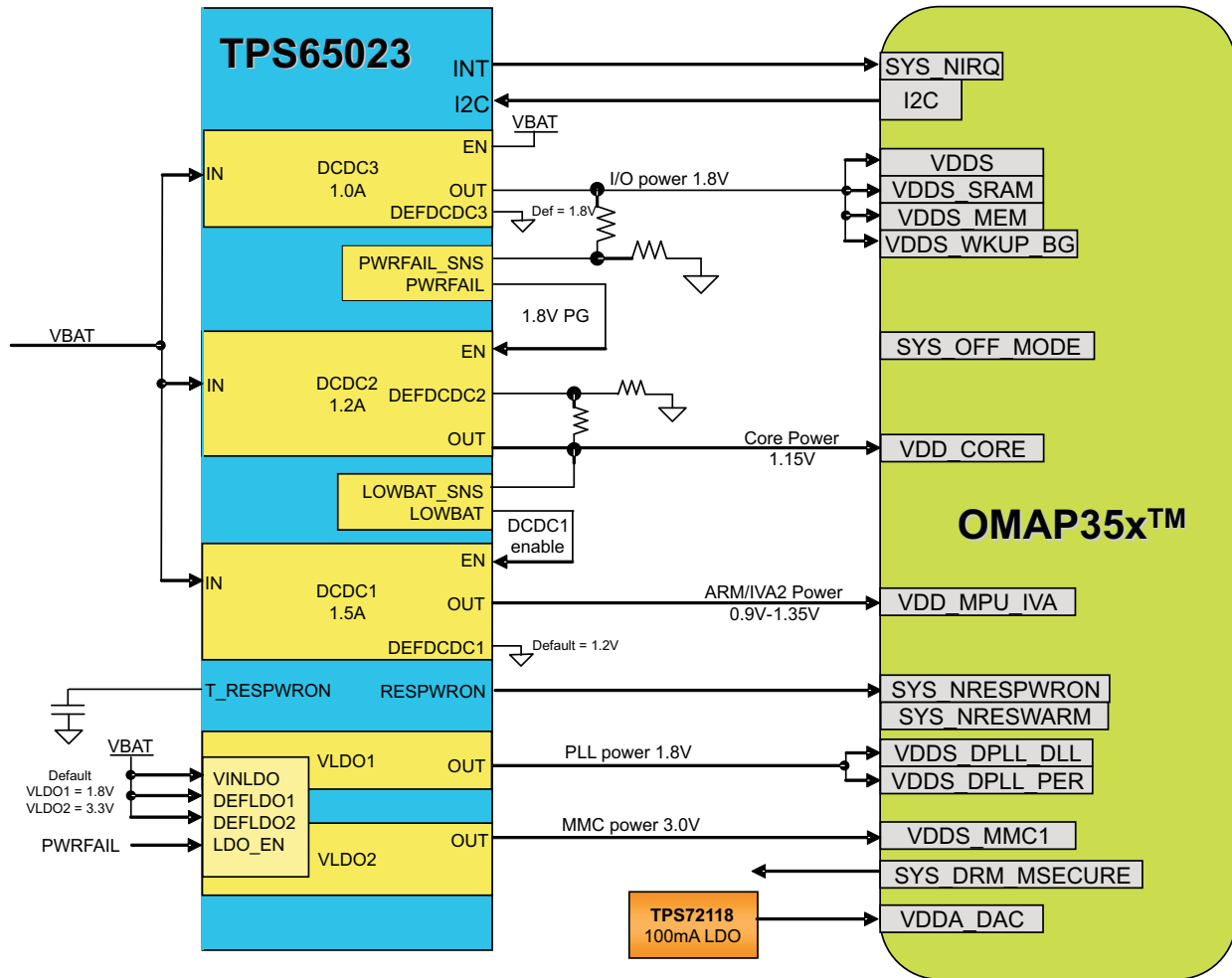


图 3. TPS65023 电源解决方案框图



### 3.1 复位

#### 3.1.1 SYS\_nRESPWRON 上升时间

OMAP35x 数据手册显示 SYS\_nRESPWRON 的最大上升/下降时间是 10 ns (请参见下面从数据手册的表中摘取的突出显示部分)。

焊球底部 [1]	焊球顶部 [2]	引脚名 [3]	模式 [4]	类型 [5]	焊球复位状态 [6]	焊球复位释放状态 [7]	复位释放模式 [8]	电源 [9]	磁滞 [10]	缓冲强度 (mA) [11]	上拉/下拉类型 [12]	IO 单元 [13]
AH25	不适用	sys_nrespwron0	0	I	Z	I	不适用	vdds	是	不适用	不适用	LVC MOS

参数		最小值	标称值	最大值	单位
<b>标准 LVC MOS</b>					
$V_{IH}^{(6)}$	高电平输入电压	$0.65 \times vdds^{(5)}$		$vdds \div 0.3$	V
$V_{IL}^{(6)}$	低电平输入电压	-0.3		$0.33 \times vdds^{(5)}$	V
$V_{HYS}$	输入 <sup>(1)</sup> 处的磁滞电压		0.1		V
$V_{OH}$	高电平输出电压, 驱动器已启用, 上拉或下拉已禁用	$I_O = I_{OH}$ 或 $I_O = -2$ mA		$vdds^{(5)} - 0.45$	V
		$I_O = I_{OH} <  -2 $ mA		$vdds^{(5)} - 0.40$	
$V_{OL}$	低电平输出电压, 驱动器已启用, 上拉或下拉已禁用	$I_O = I_{OL}$ 或 $I_O = 2$ mA		0.45	V
		$I_O = I_{OL} < 2$ mA		0.40	
$t_T$	输入转换时间 (上升时间 $t_R$ 或下降时间 $t_F$ , 在 PAD 处 10% 和 90% 之间估计得出)	0		10 <sup>(2)</sup>	ns
$I_I$	$V_I = V_I$ 最大值时的输入电流	-1		1	$\mu$ A
$I_{OZ}$	仅启用驱动器或禁用驱动器情况下高阻抗输出的关断状态输出电流	-20		20	$\mu$ A

为满足此要求, 需要上升/下降时间 <10 ns 的推拉式输出缓冲器。

TPS65023 RESPWRON 输出是开漏输出, 需要一个具有快速上升时间的缓冲器或栅级, 以满足 OMAP™3 要求。如果需要多个复位源, 则可以采用图 4 中所示的与门 (AND) 为所有复位源提供快速上升时间。

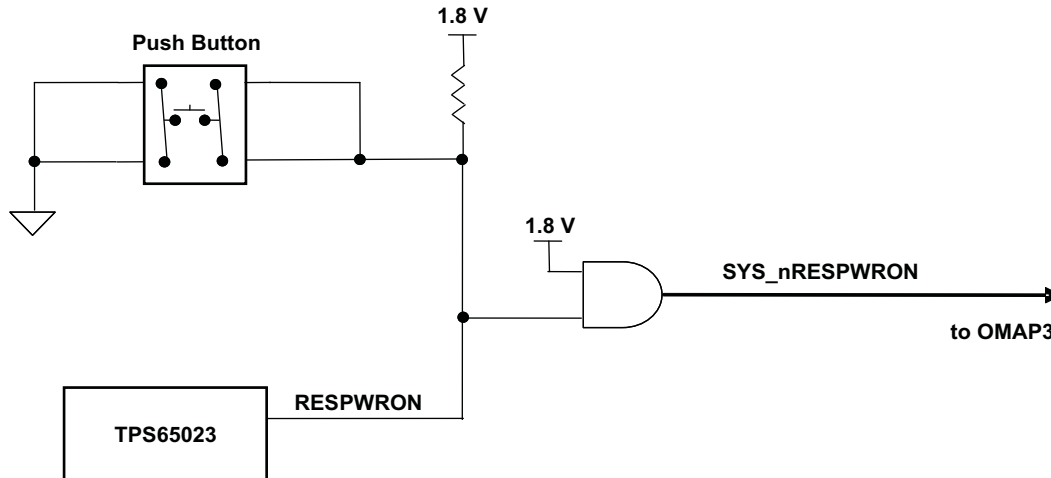


图 4. 组合多个复位源的电路

#### 3.1.2 SYS\_nRESPWRON 定时

市面上典型的 32kHz 振荡器可具有长达 1 秒的最大稳定时间。

这对上电时序控制提出了挑战: 复位信号必须在整个稳定时间内保持低电平, 以便正确复位 OMAP™3。

可使用 TPS65023 的 TRESPWRON 输入实现这个较长的复位时间。欲了解详细信息, 请参阅 TPS65023 数据手册。通过将接地的电容器连接到该信号, 可以调节复位输出 RESPWRON 的延迟时间。

$$t_{(\text{reset})} = 2 \times 128 \times \left( \frac{1\text{V} - 0.25\text{V} \times C_{(\text{reset})}}{2\ \mu\text{A}} \right) \quad (1)$$

其中：

$t_{(\text{reset})}$  是复位延迟时间

$C_{(\text{reset})}$  是连接到 TRESPWRON 引脚的电容器

例如，要实现 1 秒的复位延迟，可以使用 10nF 接地电容器。欲了解更多详细信息，请参阅 TPS65023 数据手册 ([SLVS670](#))。

## 3.2 时钟

### 3.2.1 时钟上升/下降时间

OMAP™3 时钟 (32kHz 高频时钟) 还具有严格的上升/下降要求。请注意下面从数据手册中摘录的数据：

焊盘	时钟频率		稳定度	占空比	抖动	转换
sys_32k	32.768kHz		±200 ppm	—	—	<20 ns
sys_xtalout sys_xtalin	12、13、16.8 或 19.2 MHz	晶体	±25 ppm	不适用	不适用	不适用
	12、13、16.8、19.2、26 或 38.4 MHz	方波	±50 ppm	45% 至 55%	<1%	<2.5 ns
sys_altclk	48、54 或高达 59 MHz		±50 ppm	40% 至 60%	<1%	<10 ns

为满足这些上升/下降时间，需要推拉式缓冲器以在这两个时钟上提供更快的边沿。请参见 [32 kHz Clock Circuit](#) 和 [High Frequency Clock Circuit](#) 部分的示意图。

### 3.2.2 时钟门控

当使用高频时钟的外部振荡器时，OMAP3 SYS\_CLKREQ 信号用于请求高频时钟。该信号可用于在上电时进行时钟门控，同时 OMAP™3 执行其上电时序。

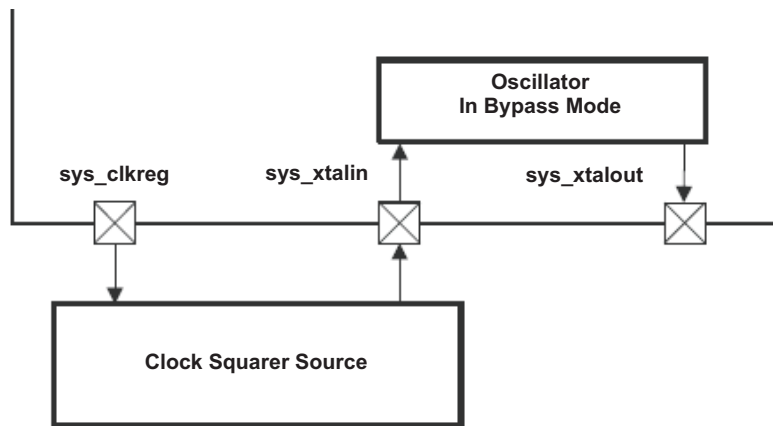


图 5. 时钟方波产生器连接

通常，32kHz 振荡器由 1.8V 电源供电。在将 32 kHz 应用到 OMAP™3 的 I/O 之前，将这作为一个条件。

### 3.2.3 32kHz 时钟电路

如果您选择的 32kHz 振荡器超出了上升/下降时间限制，推拉式输出缓冲器必须用于创建更快的边沿。通常，32kHz 振荡器由 1.8V 电源供电。在将 32kHz 应用到 OMAP™3 的 I/O 之前，将这用作一个门控条件。TPS65023 可提供合适的 1.8V 电源正常信号。

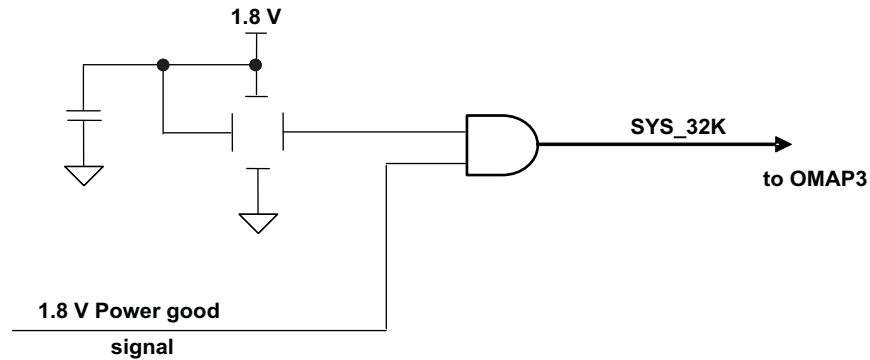


图 6. 32kHz 时钟上的推拉式缓冲器电路

### 3.2.4 高频时钟电路

OMAP™3 需要一个高频时钟以进行正常工作。OMAP™3 接受两种不同类型的输入时钟源：

- 晶体可与内部 OMAP™3 振荡器结合使用，以获取 12、13、16.8 或 19.2 MHz 的频率。
- 方波振荡器可在旁路模式下与 OMAP™3 振荡器配合使用，以获取 12、13、16.8、19.2、26 或 38.4MHz 的频率。

当使用外部振荡器时，它具有小于 2.5 ns 的严格的上升/下降时间限制。

表 10. 外部振荡器的时钟源要求

焊盘	时钟频率		稳定性	占空比	抖动	转换
sys_32k	32.768kHz		±200 ppm	—	—	<20 ns
sys_xtalout sys_xtalin	12、13、16.8 或 19.2 MHz	晶体	±25 ppm	不适用	不适用	不适用
	12、13、16.8、19.2、26 或 38.4 MHz	方波	±50 ppm	45% 至 55%	<1%	<2.5 ns
sys_altclk	48、54 或高达 59 MHz		±50 ppm	40% 至 60%	<1%	<10 ns

为满足这些要求，在 OMAP™3 的时钟输出之前需要一个推拉式缓冲器。

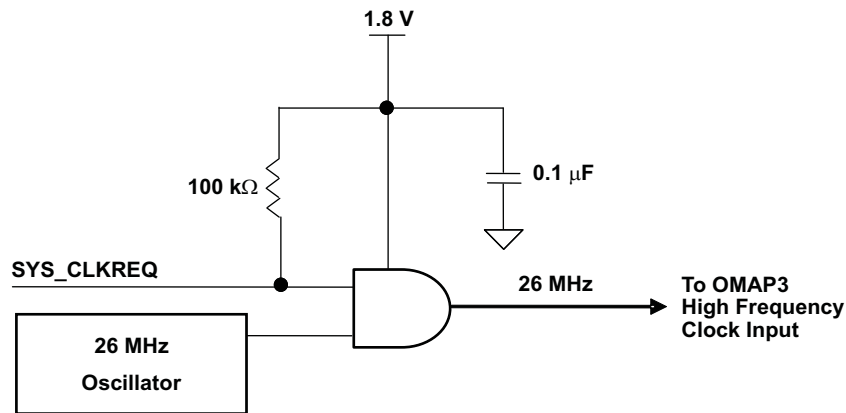


图 7. 26MHz 时钟上的推拉式缓冲器电路

### 3.3 电源器件

基于 TPS65023 的电源解决方案集成了为 OMAP™3 器件供电所需的多种不同电源。

TPS65023 由于具有以下优点而使其成为 OMAP™3 的理想 PMIC：

- 包含三个 DC/DC 转换器和两个 LDO (可为所有 OMAP35x 系列器件提供足够的供电电流)。

- 每个 DC/DC 转换器和 LDO 都可采用外部感应信号和使能信号进行时序控制。
- TPS65023 内部的第二个 LDO 可用于向 OMAP™3 MMC 电压轨供电。对于节能应用而言，建议使单独 LDO 的 MMC 电压轨供电，以便您可以使能/禁用独立于 PLL 的电压。
- 提供可调复位电路以控制复位时序
- 在上电时提供足够的默认电压
- 提供所有电源的 I2C 控制
- 提供电压调节和足够的电压间隔，从而实现 DVFS 和 SmartReflex™ AVS。

对于需要 VDAC 电压的应用，采用单独的 LDO (TPS72118) ，这样可提供正常的 1.8 V ， 150mA 最大电流。通过连接 OMAP™3 GPIO ，您可以在应用需要时使能/禁用该电源。下面是一个示例电路图。如果您未在 OMAP™3 上使用视频 DAC ，则无需在您的设计中采用该 LDO 。

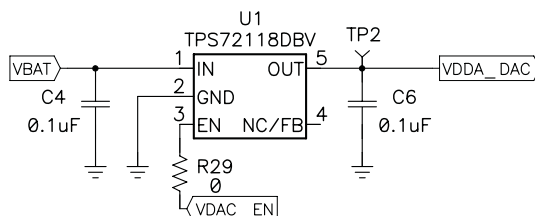


图 8. 提供 VDAC 电压的 LDO 电路

请注意，当 VDD\_MPU\_IVA ( 连接到 DCDC1 ) 的电压可通过 I2C 调节时，必须固定 VDD\_CORE (DCDC2) 的电压。电压电平通过外部电路来固定 ( 欲了解详细信息，请参见 TPS65023 文档 ) 。要实现完全的性能，必须在最高 OPP (1.15 V) 处固定此电压，不过，如果您的应用只需要较低的性能水平，那么您可以调节外部电流以输出较低的固定电压。

### 3.4 休眠/待机模式

如 [Power Requirements and Features of OMAP35x](#) 中所述，OMAP35x 具有多种电源管理功能，从而非常适合用于节能应用。其中一个功能就是 OMAP™3 的休眠/待机模式，该模式允许器件进入极低功耗状态，同时维持一定水平的功能性。OMAP35x 还可以进入深度休眠模式，并且仍可在需要时识别唤醒事件。

通过 TPS65023 电源解决方案，您可以实现这些睡眠/待机模式中的大部分模式，从而使您能够利用 OMAP35x 解决方案的节能优势。存在多种不同的休眠/待机模式，这取决于 OMAP™3 的哪一部分需要为您的应用保持活动状态。通过 TPS65023 解决方案，您可以控制 PLL 和视频 DAC 电压，从而使您能够在需要时完全关断这些电源。MMC 电压可在需要时通过一个附加的 LDO 进行控制。( TPS65023 仅有一个使能端用于这两个 LDO ，因此 MMC 和 PLL 可同时开启或关断 ) 。您还可以通过将 VDD\_MPU\_IVA 上的电压降到最低的保持电压 (0.95 V) 使 OMAP™3 进入某种休眠模式。通过实现 SmartReflex™ AVS ，该电压有可能更低，从而实现进一步的节能。在 OMAP™3 中使用 PRCM ( 电源复位控制管理器 ) ，您还可以关断进入器件不同域 ( 包括 VDD\_MPU\_IVA 和 VDD\_CORE 的域 ) 的电源。这通过降低 OMAP™3 的泄漏功耗而使得功耗水平接近关断 (OFF) 模式。

关断 (OFF) 模式时序控制的最后一步是关断一些电压源。TPS65023 电源解决方案支持这一步骤，可通过使用 I2C 写入以关断和开启电源来实现。请注意，只有 VDD\_MPU\_IVA 电压是可调电压 ( VDD\_CORE 电压是固定电压 ) 。但您仍可以关断这些电源以实现关断 (OFF) 模式。

然后可从 OMAP™3 上的 PRCM 使用 I2C 命令实现唤醒。欲了解休眠和唤醒时序控制的详细信息，请参见 OMAP™3 TRM。

### 3.5 实现 Class-2 SmartReflex™ 方案

TPS65023 电源解决方案仅支持 Class-2 SmartReflex™ 实现方案。该解决方案不支持 Class-3 SmartReflex™ 实现方案。不过，您可以通过 Class 2 实现与使用 Class 3 时获得的相似的节能效果。

#### Class-2 SmartReflex 实现方案

通过 Class-2 SmartReflex™ 实现方案，OMAP™3 中的 ARM 处理器可控制 TPS 器件的所有功能。可使用 OMAP3 I2C1、I2C2 或 I2C3 连接到 TPS65023 的 I2C 端口。如有可能，必须在 OMAP™3 和 TPS65023 之间使用专用的 I2C 总线。如果必须与其他外设共享该总线，则将 TPS65023 器件与仅需要少量 I2C 活动的外设组合在一起。这可避免电压变化期间较长的等待时间。

要为 Class-2 SmartReflex™ 实现方案配置 TPS65023，必须如下所述对它们进行初始化：

- 在 DEFSLEW 寄存器中将转换速率设置为 7.2 或 14.4 mV/μs (对于 OMAP™3，转换速率必须介于 4-16 mV/μs 之间)。
- 通过 DEFCORE 寄存器控制 VDD\_MPU\_IVA 电压。
- 如果 MMC 需要，采用 LDO\_CTRL 将 LDO2 向下调节至 3.15 (OMAP™3 的标称电压为 3 V)。
- 在 DEFCORE 中写入新电压后，采用 CON\_CTRL2 寄存器中的 GO 位将电压更改为新值。

### 3.6 MMC 启动

OMAP™3 处理器能够从多种不同的源启动。一种可能的启动配置是从 MMC 启动。该配置需要 MMC 内存卡在 ROM 代码执行之前 (即，在上电复位时) 正常供电。

如果您的应用要求 MMC 启动，则必须确保 VDD5\_MMC1 (和 VDD5\_MMC1A，如果采用 8 位 MMC 数据的话) 在上电时设置为 3V 供电。它可在稍后有必要时由您的应用关断。

在 TPS65023 电源解决方案框图 (图 3) 中，MMC 电压连接到 TPS65023 的 LDO2。

电压始终在上电时使能，因为它与 LDO1 (用于 OMAP™3 PLL 电压的源) 共享一个使能信号。如果 MMC 电压需要更多的控制，则必须采用离散的 LDO 为 OMAP™3 MMC 电压供电，并采用 OMAP™3 GPIO 控制其电压和使用/禁用信号。在下面的示例电路图 (图 9) 中，MMC1\_EN 和 MMC1\_VSET 直接连接到 OMAP™3 GPIO。要确保该电源器件被使能并且在 OMAP3 上电复位时提供 3.15 V，则 MMC1\_EN 和 MMC1\_VSET 必须默认为高电平。要实现此功能，选择 OMAP™3 GPIO (上电时默认为高电平)，或者在必要时采用逆变器。

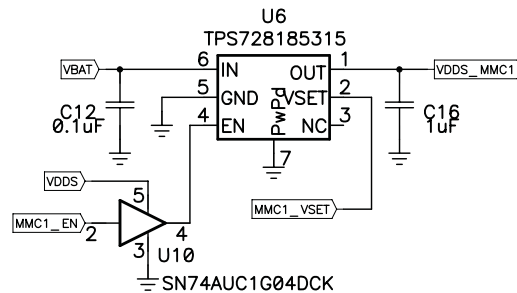


图 9. 提供 MMC1 电压的 LDO 电路

一些应用可能需要 MMC 电压时序控制以确保 3.3 V 在 1.8 V 之前有效。对于这种情况，您可以针对每个电压采用两个 LDO 以确保正确的时序控制，然后采用 OMAP™3 GPIO 使能/禁用它们。

## 重要声明

德州仪器 (TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的 TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合 TI 标准保修的适用规范。仅在 TI 保修的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 产品或服务的组合设备、机器、流程相关的 TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的数据手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售 TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关 TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

可访问以下 URL 地址以获取有关其它 TI 产品和应用解决方案的信息:

### 产品

放大器	<a href="http://www.ti.com.cn/amplifiers">http://www.ti.com.cn/amplifiers</a>
数据转换器	<a href="http://www.ti.com.cn/dataconverters">http://www.ti.com.cn/dataconverters</a>
DSP	<a href="http://www.ti.com.cn/dsp">http://www.ti.com.cn/dsp</a>
接口	<a href="http://www.ti.com.cn/interface">http://www.ti.com.cn/interface</a>
逻辑	<a href="http://www.ti.com.cn/logic">http://www.ti.com.cn/logic</a>
电源管理	<a href="http://www.ti.com.cn/power">http://www.ti.com.cn/power</a>
微控制器	<a href="http://www.ti.com.cn/microcontrollers">http://www.ti.com.cn/microcontrollers</a>

### 应用

音频	<a href="http://www.ti.com.cn/audio">http://www.ti.com.cn/audio</a>
汽车	<a href="http://www.ti.com.cn/automotive">http://www.ti.com.cn/automotive</a>
宽带	<a href="http://www.ti.com.cn/broadband">http://www.ti.com.cn/broadband</a>
数字控制	<a href="http://www.ti.com.cn/control">http://www.ti.com.cn/control</a>
光纤网络	<a href="http://www.ti.com.cn/opticalnetwork">http://www.ti.com.cn/opticalnetwork</a>
安全	<a href="http://www.ti.com.cn/security">http://www.ti.com.cn/security</a>
电话	<a href="http://www.ti.com.cn/telecom">http://www.ti.com.cn/telecom</a>
视频与成像	<a href="http://www.ti.com.cn/video">http://www.ti.com.cn/video</a>
无线	<a href="http://www.ti.com.cn/wireless">http://www.ti.com.cn/wireless</a>

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2006, Texas Instruments Incorporated