

选择正确的电平转换解决方案

Prasad Dhond

摘要

电源电压持续迁移到较低的节点以支持当前的低功耗高性能应用。虽然某些器件可以在较低的电源节点运行，但是其它器件可能不具有这种能力。为了在这些器件之间实现切换兼容性，每个驱动器的输出必须与其驱动接收器的输入兼容。用于实现这些器件的互相连接的电平转换方案有很多。根据应用的不同需要，某种方法可能比其它方法更适合。本应用报告概述了用于转换逻辑电平的方法和产品，并列出了每种德州仪器 (TI) 电平转换解决方案的优缺点。

关键字：双电源、分离轨、电平转换、电平转换器、混合电压、T45、T245、4245、3245、漏极开路、过压容限、TTL、CMOS、TVC、CB3T、CBTD

主题	页
1 简介	2
2 双电源电平转换器	2
3 漏极开路器件	4
4 FET 转换器	7
5 可过压的器件	13
6 具有 TTL 兼容输入端的器件	15
7 转换解决方案总结	16
8 结论	16
9 参考书籍	16

1 简介

在目前大多数电子系统中，对电压电平转换的需求非常普遍。例如，ASIC 可能在电源电压 V_{CCA} 下工作，而 I/O 器件可能在电源电压 V_{CCB} 下工作。为了使这些器件间能够互相通信，需要如图 1 所示的电平转换解决方案。

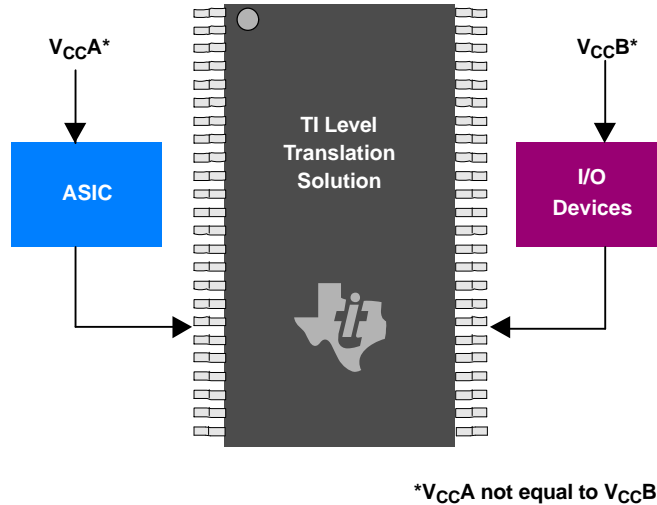


图 1. 需要电平转换器的典型情况

电子器件的输入电压阈值和输出电压电平可能随着所使用的器件技术和电源电压的不同而有所不同。图 2 显示了不同电源电压和器件技术的阈值电平。为了成功连接两个器件，必须符合以下要求：

1. 驱动器的 V_{OH} 必须高于接收器的 V_{IH} 。
2. 驱动器的 V_{OL} 必须低于接收器的 V_{IL} 。
3. 驱动器的输出电压不得超过接收器的 I/O 电压容差。

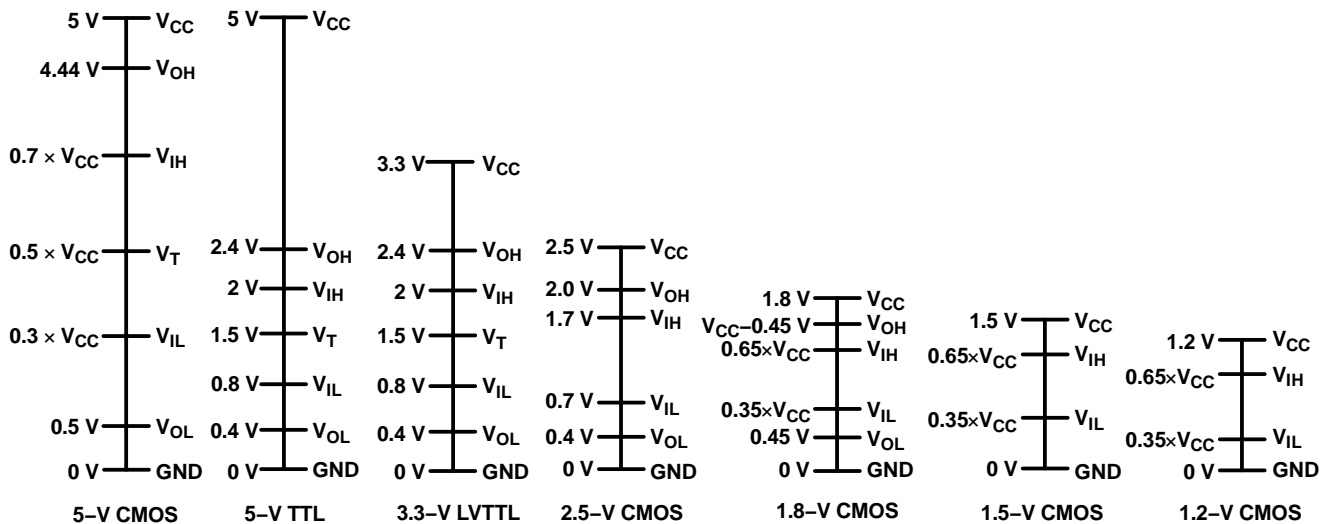


图 2. 数字转换电平

2 双电源电平转换器

2.1 特性

双电源器件是为在不同电源电压下工作的两种总线或器件之间的异步通信设计的。这些器件使用两个电源电压： V_{CCA} 与 A 端连接， V_{CCB} 与 B 端连接。对于双向电平转换器，数据是从 A 发送到 B 还是从 B 发送到 A，取决于 DIR 输入端的逻辑电平。在具有输出使能 (OE) 控制输入端的器件上，当 OE 无效时，A 总线和 B 总线被有效隔离。

TI 提供具有各种位宽的双电源器件，它覆盖了目前使用的几乎所有电源电压节点。这些器件非常灵活、简便易用且可双向转换（上升转换和下降转换），是大多数电平转换应用的理想选择。它们具有工作电流驱动能力，非常适用于较长线路长度和高输出负载的应用领域。

SN74AVCB324245 是 32 位双电源电平转换器，分为四组，每组八位。在图 3 中，SN74AVCB324245 的一组从 1.8V 转换为 3.3V，同时另一组从 3.3V 转换为 1.8V。

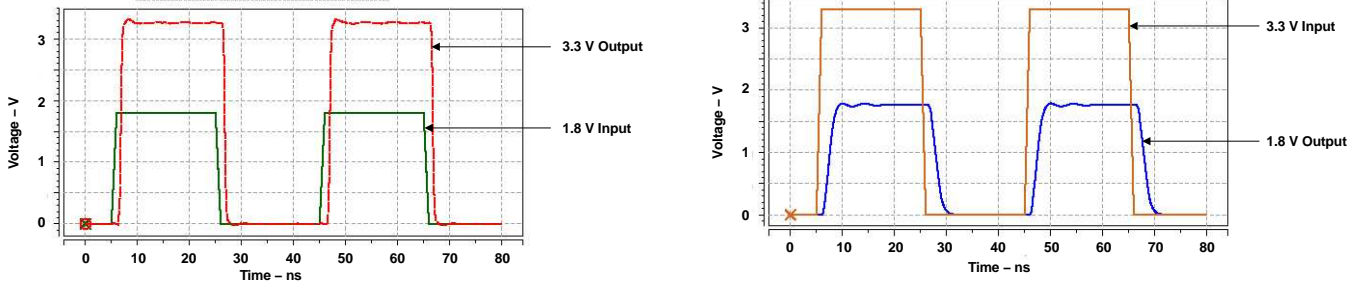


图 3. SN74AVCB324245 的一组从 1.8V 转换为 3.3V，同时另一组从 3.3V 转换为 1.8V ($C_L = 15\text{pF}$; $R_L = 2\text{k}\Omega$)

双电源器件的优点：

- 非常灵活，可以与各种电压节点互相转换
- 工作电流驱动能力
- 具有各种位宽

2.2 产品系列

表 1 汇总了 TI 的双电源器件产品。

表 1. 使用双电源转换器的可能电压转换组合

器件	电源电压	可能的电压转换组合	
		A 端口	B 端口
SN74LVCC3245A	$2.3\text{V} \leq V_{CCA} \leq 3.6\text{V}$ $3\text{V} \leq V_{CCB} \leq 5.5\text{V}$	2.5V CMOS	3.3V LVTTTL/LVCMOS
		3.3V LVTTTL/LVCMOS	5V CMOS
SN74LVCA4245A	$4.5\text{V} \leq V_{CCA} \leq 5.5\text{V}$ $2.7\text{V} \leq V_{CCB} \leq 3.6\text{V}$	5V CMOS	3.3V LVTTTL/LVCMOS
SN74LVCC4245A	$4.5\text{V} \leq V_{CCA} \leq 5.5\text{V}$ $2.7\text{V} \leq V_{CCB} \leq 3.6\text{V}$	5V CMOS	3.3V LVTTTL/LVCMOS
		5V CMOS	5V CMOS
SN74ALVC164245	$2.3\text{V} \leq V_{CCA} \leq 3.6\text{V}$ $3\text{V} \leq V_{CCB} \leq 5.5\text{V}$	2.5V CMOS	3.3V LVTTTL/LVCMOS
		3.3V LVTTTL/LVCMOS	5V CMOS
SN74AVCA164245 ⁽¹⁾ SN74AVCB164245 ⁽¹⁾ SN74AVCB324245 ⁽¹⁾	$1.4\text{V} \leq V_{CCA} \leq 3.6\text{V}$ $1.4\text{V} \leq V_{CCB} \leq 3.6\text{V}$	1.5V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
		1.8V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
		2.5V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
		3.3V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS

⁽¹⁾ 提供总线保持选项

表 1. 使用双电源转换器的可能电压转换组合(接上表)

器件	电源电压	可能的电压转换组合	
		A 端口	B 端口
SN74AVC1T45 ⁽¹⁾ SN74AVC2T45 ⁽¹⁾ SN74AVC4T245 ⁽¹⁾ SN74AVC8T245 ⁽¹⁾ SN74AVC16T245 ⁽¹⁾ SN74AVC20T245 ⁽¹⁾ SN74AVC24T245 ⁽¹⁾ SN74AVC32T245 ⁽¹⁾	$1.2\text{ V} \leq V_{CCA} \leq 3.6\text{ V}$ $1.2\text{ V} \leq V_{CCB} \leq 3.6\text{ V}$	1.2V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
		1.5V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
		1.8V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
		2.5V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
		3.3V CMOS	1.5V CMOS, 1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS
SN74LVC1T45 SN74LVC2T25 SN74LVC8T25 ^{(1) (2)} SN74LVC16T25 ^{(1) (2)}	$1.65\text{ V} \leq V_{CCA} \leq 5.5\text{ V}$ $1.65\text{ V} \leq V_{CCB} \leq 5.5\text{ V}$	1.8V CMOS	1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS, 5V CMOS
		2.5V CMOS	1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS, 5V CMOS
		3.3V LVCMOS/LVTTTL	1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS, 5V CMOS
		5V CMOS	1.8V CMOS, 2.5V CMOS, 3.3V LVTTTL/LVCMOS, 5V CMOS

(2) 在开发时, 请访问 <http://www.ti.com/trans> 了解可用性。

TI 对自 2004 年 1 月以来发布的双电源电平转换器器件采用了易于理解的命名惯例。图 4 显示了 SN74AVC8T245 器件名称的解释。除非在数据表中另行声明, 否则使用此命名惯例的转换器的控制电路均由 V_{CCA} 供电。

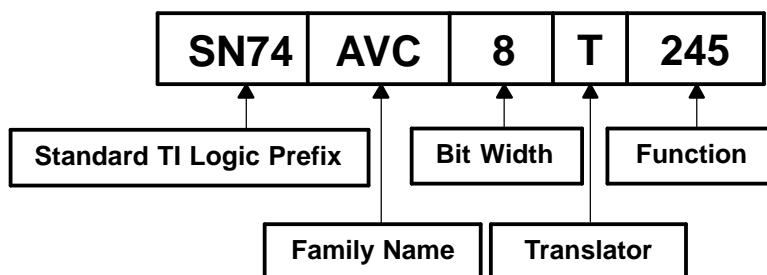


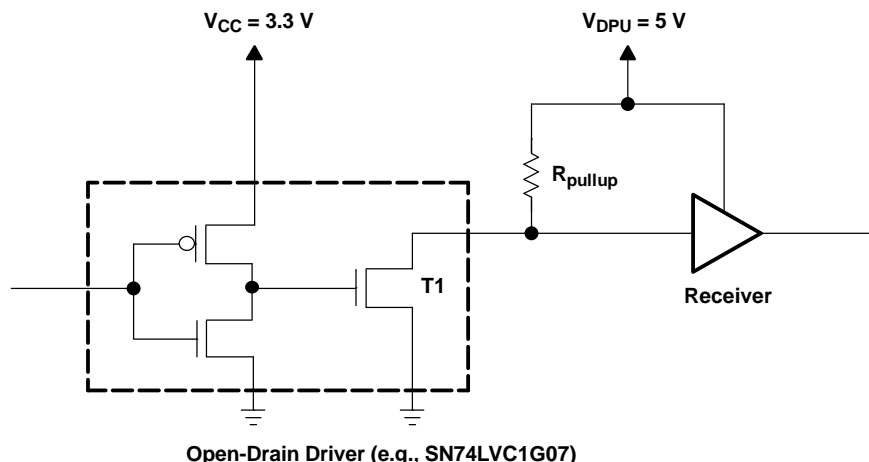
图 4. 双电源电平转换器命名规则

3 漏极开路器件

具有漏极开路输出的器件在输出与 GND 之间有一个 N 沟道晶体管。这些器件可在图 5 所示的电平转换应用领域中使用。输出电压由 V_{CCB} 确定。 V_{CCB} 可以高于输入高电平电压（上升转换）或低于输入高电平电压（下降转换）。

在与各种电源电压节点互相转换时, 漏极开路器件非常有用。但是, 这种电平转换方法也存在一些缺点。例如, 当驱动器的输出为低且输出 N 沟道晶体管导通时, 会有一个恒定的电流经过电阻 R_{pullup} 和晶体管 T1 从 V_{CCB} 流向 GND。这会导致较高的系统功耗。

使用较大值的上拉电阻可以使此电流降至最小。但是, 较大的电阻也会使输出信号的上升速度变慢, 因为电阻 R_{pullup} 和输出负载的 RC 时间常数较大。



Open-Drain Driver (e.g., SN74LVC1G07)

图 5. 使用漏极开路器件的电平转换

漏极开路器件的优点:

- 可与各种电压节点互相进行上升转换和下降转换
- 可在有线 OR 接口中使用

3.1 应用示例 - 使用 SN74LVC2G07 的电平转换

图 6 显示了 SN74LVC2G07 的一个缓冲器从 1.8V 向上转换为 5V，同时另一个缓冲器从 3.3V 向下转换为 1.8V。

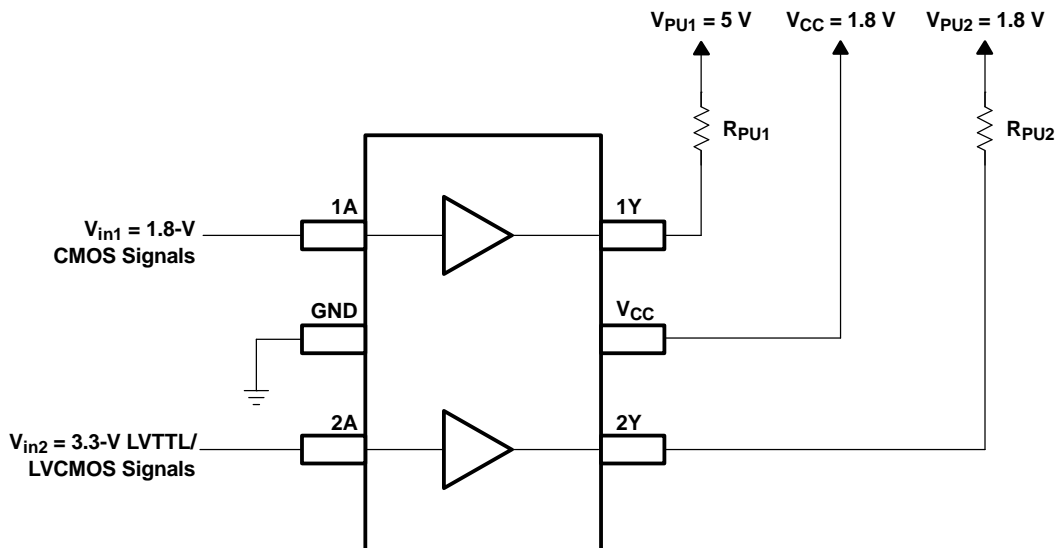


图 6. 在电平转换应用中使用漏极开路器件

使用了 1.8V 的电源电压，这使得器件可以将其输入端可能出现的最低 V_{IH} 识别为有效高电平信号。输出上拉电阻的最小值受漏极开路器件的最大电流吸入能力 (I_{OL} 的最大值) 限制，其最大值则受输出信号的最大允许上升时间限制。

$$R_{PU(\min)} = \frac{V_{PU} - V_{OL}}{I_{OL(\max)}}$$

对于图 6 中所示的 SN74LVC2G07 情况，假定 $V_{PU1} = 5V \pm 0.5V$ 、 $V_{PU2} = 1.8V \pm 0.15V$ 且使用容差为 5% 的电阻，则：

$$R_{PU1(\min)} = \frac{5.5\text{ V} - 0.45\text{ V}}{4\text{ mA}} \times \frac{1}{0.95} = 1.33\text{ k}\Omega$$

容差为 5% 的标准电阻的最接近（次高）值为 1.5kΩ。

$$R_{PU2(\min)} = \frac{1.8\text{ V} - 0.45\text{ V}}{4\text{ mA}} \times \frac{1}{0.95} = 394.73\ \Omega$$

容差为 5% 的标准电阻的最接近（次高）值为 430 Ω。

图 7 显示了具有 10pF 电容负载和不同上拉电阻值的输出波形。随着上拉电阻值的增加，输出信号的上升时间也会增加。

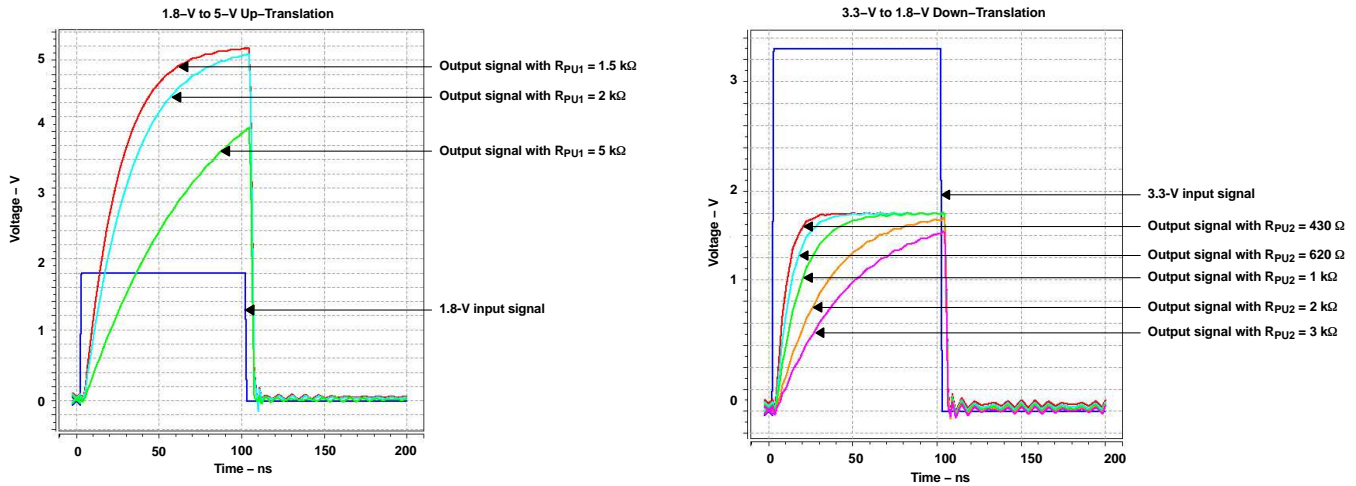


图 7. 通过增加 R_{PU} 的值使输出信号的边沿速率变慢

3.2 不要在 CMOS 驱动器的输出端使用上拉电阻

要实现电平转换，系统设计人员不应在具有 CMOS（推挽式）输出的器件的输出端使用上拉电阻。此种技术具有几个应避免的缺点。一个是如第 3 节开始处所讨论的每当输出切换到低电平时，功耗就会增加。当 CMOS 驱动器的输出为高电平时，会出现另一种问题。在这种状态下，下面的 N 沟道晶体管截止，上面的 P 沟道晶体管导通。会有一个回流电流从高电源经过电阻 R 和较高的 P 沟道晶体管流向低电源。该电流流入低电源会产生不好的影响。

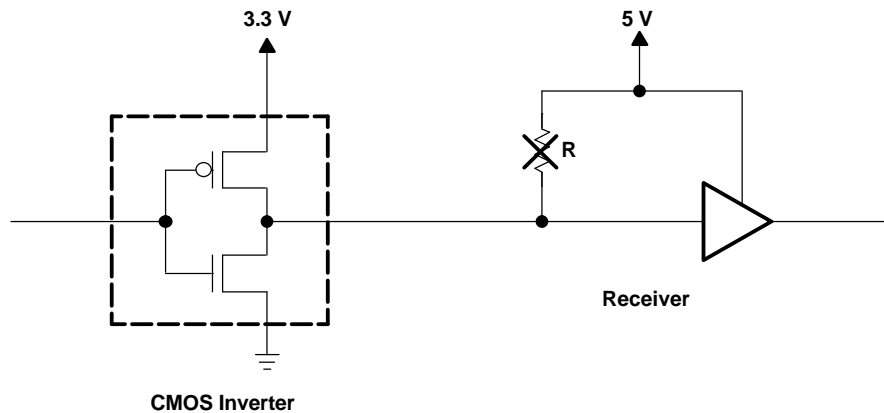


图 8. 不建议在 CMOS 驱动器的输出端使用上拉电阻

4 FET 转换器

在电平转换应用领域可以使用 TI 的 CB3T、CBT、CBTD 和 TVC 系列总线转换器。对于不需要工作电流驱动或需要非常短的传播延迟的转换应用领域，FET 转换器是理想选择。

FET 转换器的优点：

- 传播延迟短
- TVC 器件（或配置为 TVC 的 CBT）可用于没有方向控制的双向电平转换。

TI 的 CB3T 系列器件在 $V_{CC} = 3.3V$ 下工作时可用于从 5V 到 3.3V 的下降转换，在 $V_{CC} = 2.5V$ 下工作时可用于从 5V 或 3.3V 到 2.5V 的下降转换。CB3T 器件在某些应用领域可用于双向转换，如图 9 所示。

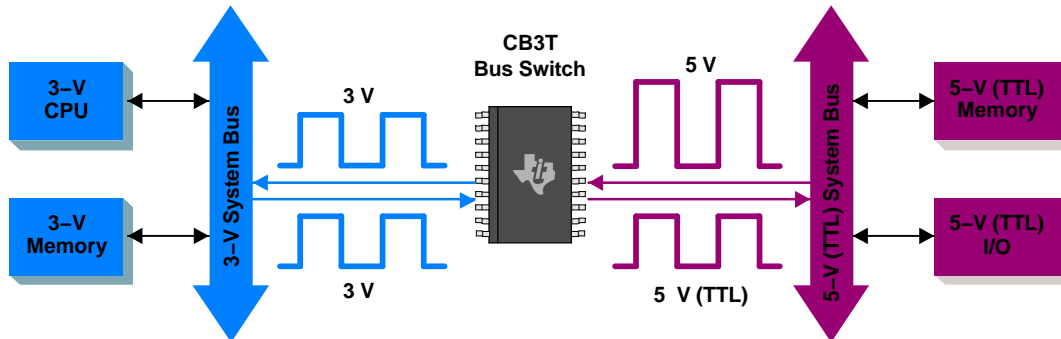


图 9. 用于连接 3V 总线与 5V (TTL) 总线的 CB3T 器件

在图 9 中，SN74CB3T3306 用于连接 3V 总线与 5V (TTL) 总线。CB3T 器件的工作电压为 3V。当将信号从 5V 总线传输到 3V 总线时，CB3T 器件将输出电压钳位到 V_{CC} (3V)。当将信号从 3V 总线传输到 5V 总线时，5V 端的输出信号被钳位到大约 2.8V，其对 5V TTL 器件是有效的 V_{IH} 电平。此种方法存在以下两个缺点：

1. SN74CB3T3306 的 2.8V V_{OH} 电平会使 5V 端的高电压噪声裕度降低。在这种情况下，噪声裕度将为 $2.8V - 2.0V = 800mV$ 。
2. 因为 CB3T 器件的高电平输出并不是始终驱动到 V_{CC} 轨，所以 5V 接收器会产生称作 ΔI_{CC} 电流的过多功耗（第 6 部分对 ΔI_{CC} 进行了详细论述）。

注：

2.8V V_{OH} 电平的 $V_{CC} = 3V$ 、 $T_A = 25^\circ C$ 、 $I_O = 1A$ 对于 5V CMOS 接收器来说，此 2.8V 将不是有效的 V_{IH} 电平；因此当连接 3V 总线与 5V CMOS 总线（未使用上拉电阻）时，CB3T 器件无法用于上升转换。

4.1 CBT 和 CBTD 器件

CBT 和 CBTD 系列器件可用于连接 5V 系统与 3.3V 系统。在连接 5V CMOS 系统与 3.3V 系统时，这些器件只可用于下降转换。在连接 5V TTL 系统与 3.3V 系统时，它们可用于双向转换。

图 10 显示了用于 5V 至 3.3V 转换的 SN74CBT1G384。必须在 5V 电源和器件的 V_{CC} 引脚之间连接一个外部二极管。外部二极管将导通晶体管的栅极电压降至 4.3V。再加上 1V 的 V_{GS} 压降，引脚 2 上的电压将为 3.3V。可使用更多的二极管将输出限制为更低的电压。在某些情况下，经过二极管的静态电流 (I_{CC}) 可能不足打开二极管，这时会添加一个接地电阻 R 以确保足够的偏置电流经过二极管。

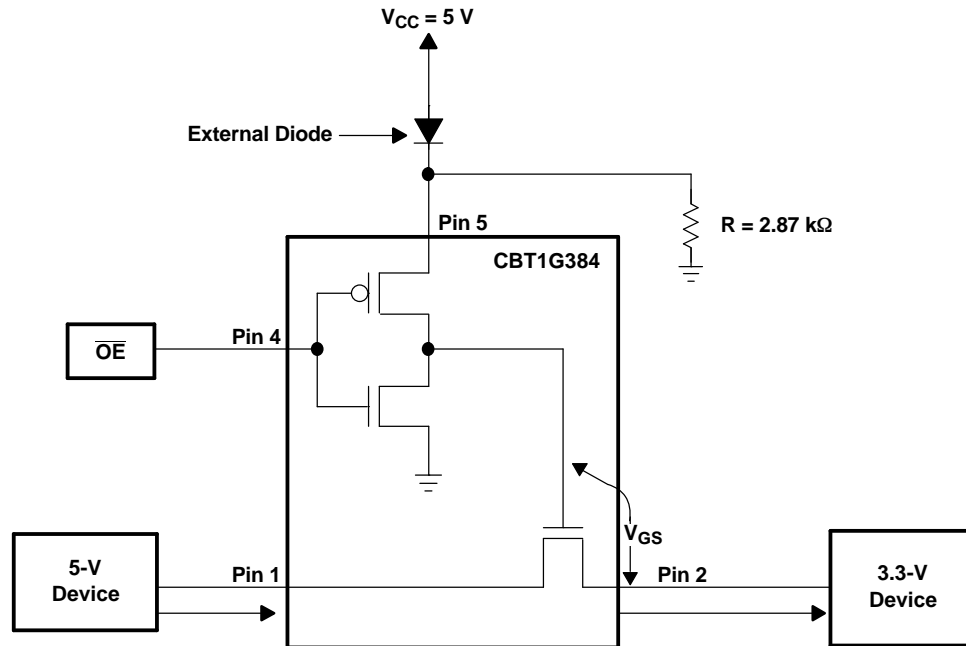


图 10. 用于 5V 至 3.3V 应用的 SN74CBT1G384

图 11 显示了这种 5V 至 3.3V 下降转换的波形；输入到输出的传播延迟非常小。也可以象转换钳位电压 (TVC) 器件那样配置 CBT 器件，以便在没有方向控制的情况下灵活实现双向转换。在 TI 应用报告《使用 CBT 器件灵活实现电压电平转换》（文献编号 SCDA006）中对此进行了详细讨论。

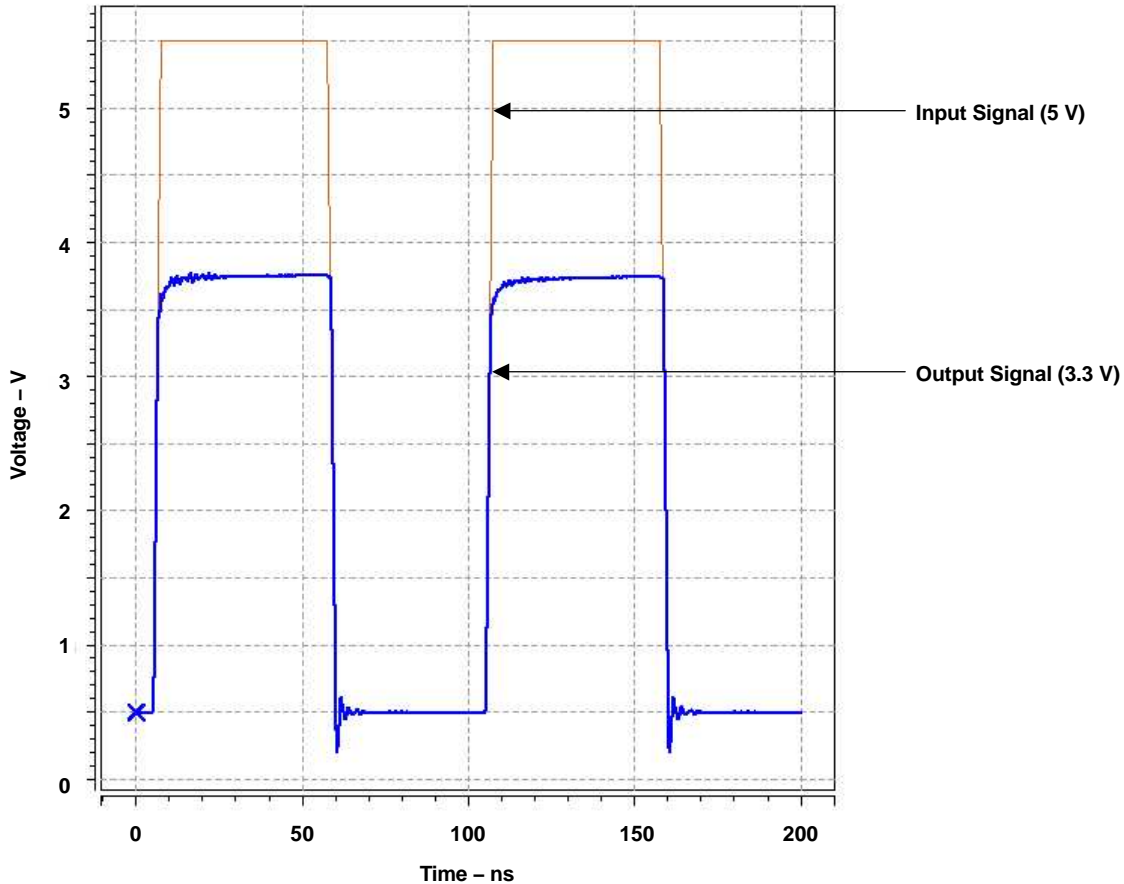


图 11. 使用 CBT 器件的 5V 至 3.3V 转换

4.2 使用转换钳位电压 (TVC) 器件

TVC 器件可用于双向电平转换。这些器件不需要方向控制信号。每个 TVC 器件包含一个 N 沟道导通晶体管阵列，它们的门在内部连接在一起，如图 12 所示。

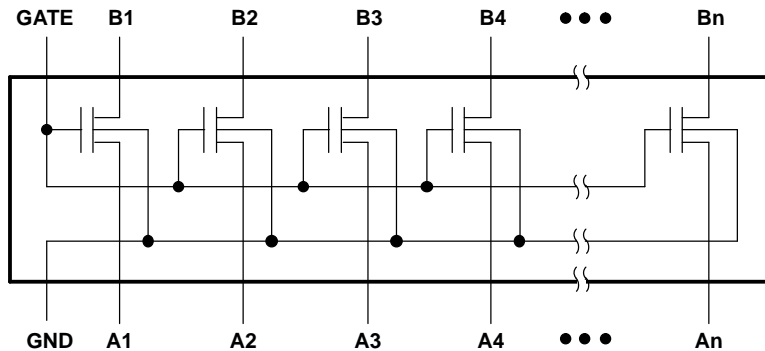


图 12. 典型 TVC 系列器件的简化原理图

在转换应用中，将连接其中一个 FET 作为参考晶体管，其它晶体管用作导通晶体管。每个导通晶体管的低压端上的最大正电压限制为由参考晶体管设置的电压。阵列中的所有晶体管具有相同的电气特性；因此它们中的任何一个都可用作参考晶体管。由于晶体管是对称制造的，且 I/O 信号是双向经过每个 FET，所以每位的任一端口连线可用作低压端。[1]

参考晶体管的漏极必须经过一个电阻后再连接到 V_{DDREF} ，如图 13 所示， V_{REF} 必须低于或等于 $(V_{BIAS} - 1)$ 以便将参考晶体管偏置到导通状态。参考晶体管的栅极连接到它的漏极以便使晶体管处于饱和状态。

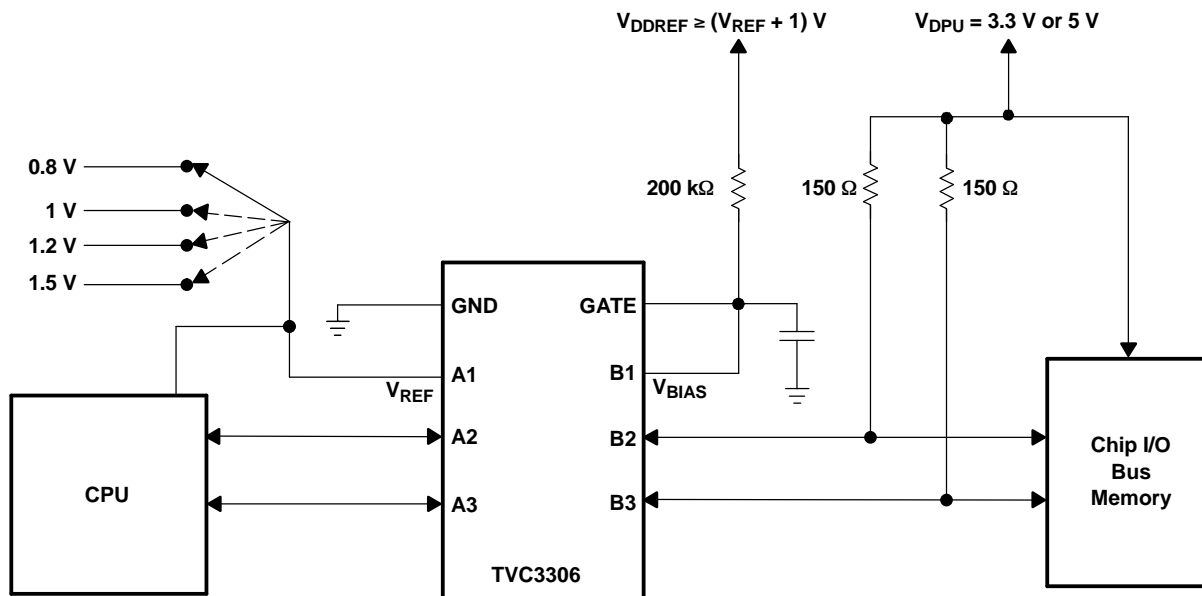


图 13. 电平转换应用中使用的 SN74TVC3306

，如图 13 所示示例， V_{REF} 设置为等于 CPU 的 I/O 电压电平，而 V_{DPU} 设置为 B 端上所需的电压电平。当从 B 端下降转换到 A 端时，A 端上的电压被钳位在 V_{REF} 。当从 A2 (A3) 上升转换至 B2 (B3) 时，在 A 端上的电压达到 V_{REF} 时，A2 (A3) 与 B2 (B3) 之间的导通晶体管关闭，且 B2 (B3) 上的电压通过 150Ω 上拉电阻上拉至 V_{DPU} 。

请参阅图 14 了解使用 TVC 器件的双向转换的波形，并参阅表 2 和表 3 以了解可能的电压转换组合。

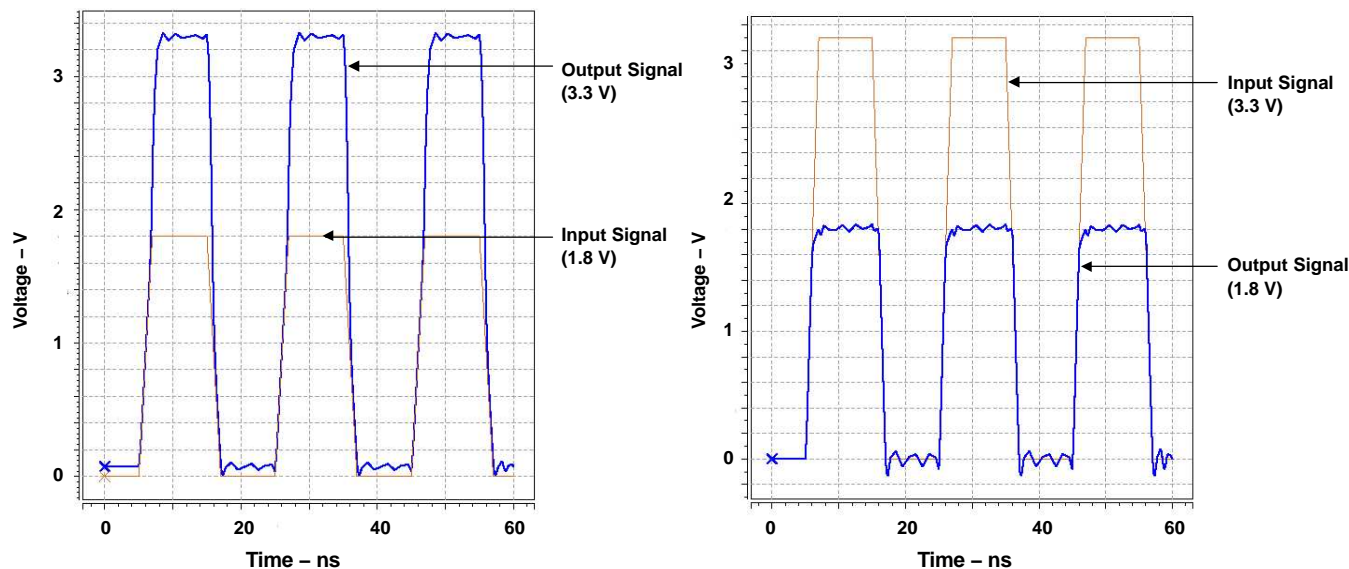


图 14. 使用 TVC 器件的双向转换的波形

表 2. 使用 FET 开关的可能电压转换组合

FET 开关系列	V_{CC} 范围	自	至	使用的 V_{CC}
CBT (具有外部二极管)	$4V \leq V_{CC} \leq 5.5V$	5V CMOS	3.3V LVTTTL/LVCMOS	5V
CBTD	$4.5V \leq V_{CC} \leq 5.5V$	5V CMOS	3.3V LVTTTL/LVCMOS	5V

表 2. 使用 FET 开关的可能电压转换组合(接上表)

FET 开关系列	V_{CC} 范围	自	至	使用的 V_{CC}
CB3T	$2.3V \leq V_{CC} \leq 3.6V$	5V CMOS	3.3V LVTTTL/LVCMOS	3.3V
			2.5V LVCMOS	2.5V
		3.3V LVTTTL/LVCMOS	2.5V LVCMOS	2.5V

表 3. 使用 TVC 器件的可能电压转换组合

开关系列	V_{REF} 范围	下列项之间的双向转换		最低 V_{DDREF}	V_{REF}	V_{DPU}
TVC (或用作 TVC 的 CBT 器件)	$0V \leq V_{REF} \leq 5.5V$	5V CMOS	3.3V LVTTTL/LVCMOS	4.3V	3.3V	5V
			2.5V CMOS	3.5V	2.5V	
			1.8V CMOS	2.8V	1.8V	
			1.5V CMOS	2.5V	1.5V	
			1.2V CMOS	2.2V	1.2V	
			0.8V CMOS	1.8V	0.8V	
		3.3V LVTTTL/LVCMOS	5V CMOS	4.3V	3.3V	3.3V
			2.5V CMOS	3.5V	2.5V	
			1.8V CMOS	2.8V	1.8V	
			1.5V CMOS	2.5V	1.5V	
			1.2V CMOS	2.2V	1.2V	
			0.8V CMOS	1.8V	0.8V	
		2.5V CMOS	5V CMOS	3.5V	2.5V	5V
			3.3V LVTTTL/LVCMOS			
			1.8V CMOS	2.8V	1.8V	2.5V
			1.5V CMOS	2.5V	1.5V	
			1.2V CMOS	2.2V	1.2V	
			0.8V CMOS	1.8V	0.8V	
		1.8V CMOS	5V CMOS	2.8V	1.8V	5V
			3.3V LVTTTL/LVCMOS			3.3V
			2.5V CMOS			2.5V
			1.5V CMOS	2.5V	1.5V	1.8V
			1.2V CMOS	2.2V	1.2V	
			0.8V CMOS	1.8V	0.8V	
		1.5V CMOS	5V CMOS	2.5V	1.5V	5V
			3.3V LVTTTL/LVCMOS			3.3V
			2.5V CMOS			2.5V
			1.8V CMOS	2.2V	1.2V	1.8V
			1.2V CMOS			1.2V
			0.8V CMOS			0.8V
		1.2V CMOS	5V CMOS	2.2V	1.2V	5V
			3.3V LVTTTL/LVCMOS			3.3V
			2.5V CMOS			2.5V
			1.8V CMOS	1.8V	0.8V	1.8V
			1.5V CMOS			1.5V
			0.8V CMOS			1.2V
		0.8V CMOS	5V CMOS	1.8V	0.8V	5V
			3.3V LVTTTL/LVCMOS			3.3V
			2.5V CMOS			2.5V
			1.8V CMOS			1.8V
			1.5V CMOS			1.5V
			1.2V CMOS			1.2V

5 可过压的器件

具有可过压输入端的器件允许输入电压高于器件的电源电压。通过移除连接至 V_{CC} 的输入钳位二极管并使用允许电压电平高于 V_{CC} 的较厚的栅极氧化层即可实现此目的。这些器件可以用于执行下降转换，如图 15 所示。识别具有可过压输入端的器件的方法有两种：

- 查看数据表中建议的操作条件下的输入电压 (V_I) 参数。具有可过压输入端的器件具有独立于 V_{CC} 的最大 V_I 值。一般它具有明确的数字，例如 5.5V。
- 查看绝对最大额定值下的输入二极管电流 (I_{IK})。具有可过压输入端的器件在该数字之前只有一个负号，例如 -20mA，而不是 $\pm 20mA$ 。这表示输入端只有一个 GND 钳位二极管，而没有连接至 V_{CC} 的输入钳位二极管。

AUC、LVC、LV-A 和 AHC 系列器件具有可过压输入端。对于在这些产品系列内工作的收发器，仅当器件具有 I_{OFF} 功能时，I/O 才具有可过压特性。

注：

AHC 系列器件不具有 I_{OFF} 特性；因此在该产品系列内工作的收发器不具有可过压 I/O。

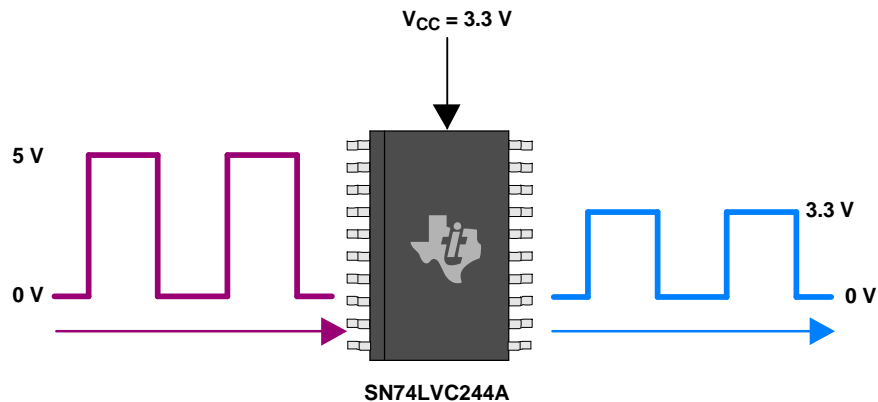


图 15. 使用具有可过压输入端的逻辑器件的下降转换

当将可过压器件用于电平转换时，如果输入信号具有缓慢的边沿变化，则可能影响输出信号的占空比。对于图 15 中的示例所示，输入信号的摆幅为 0V 至 5V 和 5V 至 0V，但是因为器件在 $V_{CC} = 3.3V$ 下工作，所以它在 3.3V 阈值电平处切换。如果输入信号的上升和下降速度较慢，将导致输出占空比如图 16 中所示那样变化。因此，在输出占空比非常关键的应用领域（例如，某些时钟应用领域），可过压器件就可能不是非常理想的转换解决方案。

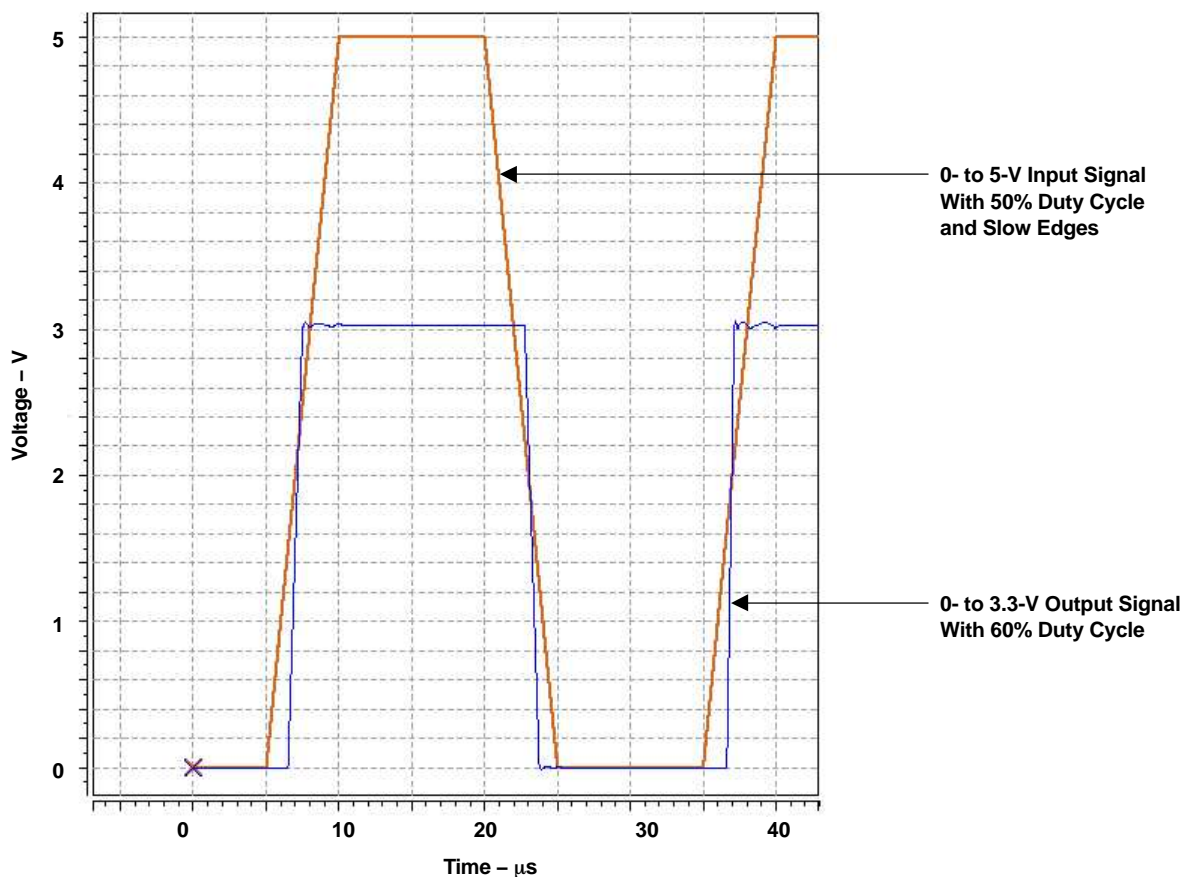


图 16. 当将可过压器件用于电平转换时，输出占空比会发生变化

可过压器件的优点：

- 只需要一个电源电压
- 广泛的 AHC、AUC、AVC、LV-A 和 LVC 器件系列

请参阅表 4 了解可能的电压转换组合。

表 4. 使用可过压器件的可能电压转换组合

器件系列	V _{CC} 范围	自	至	使用的 V _{CC}
AHC, LV-A	2 V ≤ V _{CC} ≤ 5.5 V	5V CMOS	3.3V LVTTTL/LVCMOS	3.3V
		3.3V LVTTTL/LVCMOS	2.5V CMOS	2.5V
LVC	1.65V ≤ V _{CC} ≤ 3.6V 1.65V ≤ V _{CC} ≤ 5.5V (小尺寸逻辑器件)	5V CMOS	3.3V LVTTTL/LVCMOS	3.3V
			2.5V CMOS	2.5V
			1.8V CMOS	1.8V
		3.3V LVTTTL/LVCMOS	2.5V CMOS	2.5V
			1.8V CMOS	1.8V
			1.8V CMOS	1.8V

表 4. 使用可过压器件的可能电压转换组合(接上表)

器件系列	V _{CC} 范围	自	至	使用的 V _{CC}
AVC	1.4V ≤ V _{CC} ≤ 3.6V	3.3V LVTTTL/LVCMOS	2.5V CMOS	2.5V
			1.8V CMOS	1.8V
			1.5V CMOS	1.5V
		2.5V CMOS	1.8V CMOS	1.8V
			1.5V CMOS	1.5V
			1.5V CMOS	1.5V
AUC	0.8V ≤ V _{CC} ≤ 2.5V	3.3V LVTTTL/LVCMOS	2.5V CMOS	2.5V
			1.8V CMOS	1.8V
			1.5V CMOS	1.5V
			1.2V CMOS	1.2V
			0.8V CMOS	0.8V
			1.8V CMOS	1.8V
		2.5V CMOS	1.5V CMOS	1.5V
			1.2V CMOS	1.2V
			0.8V CMOS	0.8V
		1.8V CMOS	1.5V CMOS	1.5V
			1.2V CMOS	1.2V
			0.8V CMOS	0.8V
		1.5V CMOS	1.2V CMOS	1.2V
			0.8V CMOS	0.8V
			0.8V CMOS	0.8V

6 具有 TTL 兼容输入端的器件

HCT、AHCT、ACT、ABT 和 FCT 系列器件可以接受 TTL 电平的输入信号和 5V CMOS 输出信号。因为 5V TTL 和 3V LVTTTL/LVCMOS 开关阈值相等（参见图 2），所以这些器件可以用于从 3.3V 转换至 5V。但是，因为输入高电平信号并不是始终驱动到 5V 轨，所以接收器器件的输入级会抽取额外的静态电流，称作 ΔI_{CC} 电流。图 16 显示了 SN74HCT541 的 I_{CC} vs V_{IN} 特性图。对于静态 3.3V 输入信号，器件将从每个输入端连续抽取大约 290 μ A 的额外电流。

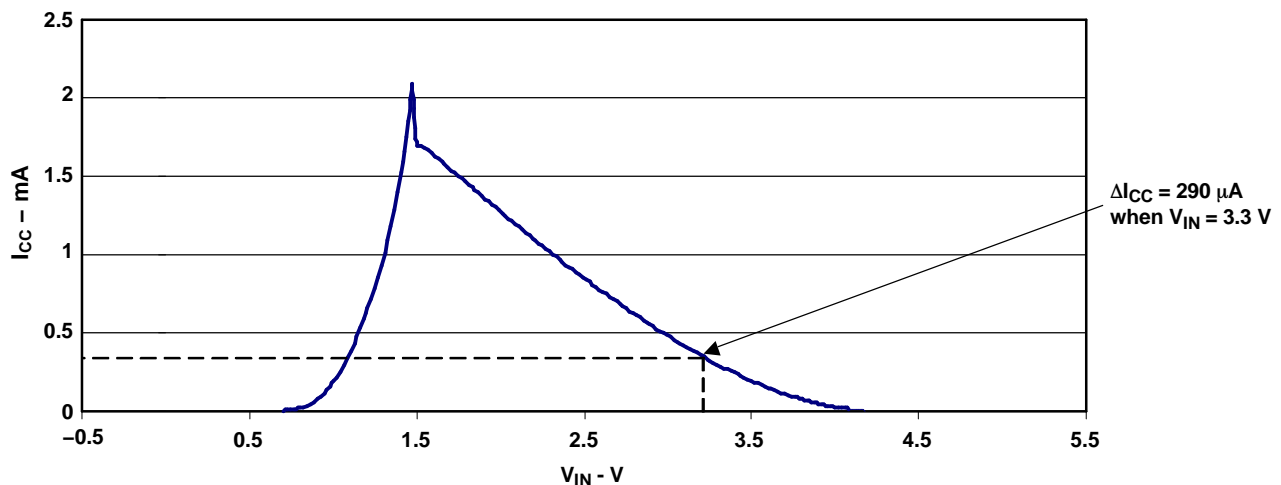


图 17. SN74HCT541 的 V_{IN} vs I_{CC} 特性

具有 TTL 兼容输入端的器件的优点：

- 只需要一个电源电压

- 具有广泛的 HCT、AHCT、ACT、ABT 和 FCT 器件系列可供选择

7 转换解决方案总结

双电源器件：对于大多数电压电平转换应用领域，这是最佳选择。这些器件可在各种电压节点之间执行双向电平转换。它们功耗低、传播延迟短且具有工作电流驱动能力。

漏极开路器件：通过在输出端使用外部上拉电阻，漏极开路器件可用于上升转换或下降转换。这种解决方案非常灵活，但功耗较高。

具有可过压输入端的器件：使用这些器件可以方便地对信号实现下降转换。如果输入信号有较慢的上升沿和下降沿，则可能影响输出信号的占空比。

CB3T 器件：这些 FET 转换器是 5V 至 2.5V、5V 至 3.3V 和 3.3V 至 2.5V 下降转换应用领域的理想选择。CB3T 器件的传播延迟低于 1ns 且功耗非常低。这些器件不提供驱动电流，如果需要缓冲，应使用双电源转换器。

CBT/CBTD 器件：CBT（使用外部二极管）或 CBTD 器件可用于执行 5V 至 3.3V 下降转换。这些器件传播延迟较短且功耗较低。这些器件不提供电流驱动，如果需要缓冲，应使用替代解决方案。

TVC 器件：TVC 器件能够进行双向电平转换，无需方向控制信号。该解决方案需要使用外部上拉电阻。功耗取决于外部上拉电阻的值。也可以将 CBT 器件配置为象 TVC 器件那样工作。

具有 TTL 兼容输入端的器件：HCT、AHCT、ACT、ABT 和 FCT 系列器件可用于 3.3V 至 5V 上升转换。该解决方案会消耗过多的系统功耗，在功耗是重点考虑事项的应用领域中，应避免使用此种方案。

8 结论

实现逻辑电平转换的方法有很多种，每种都具有其自身的优缺点。对于大多数电平转换应用领域，使用双电源电平转换器通常是最佳选择。TI 提供广泛的双电源电平转换器产品系列，来满足所有混合电压连接需要。在这些器件不是最佳解决方案的情况下，应考虑其它解决方案。在功耗不是重要考虑因素的应用领域中，可将漏极开路器件用于上升和下降转换。对于下降转换应用领域，应考虑使用总线开关和可过压器件；如果可以接受较高的系统功耗，可将具有 TTL 兼容输入端的器件用于 3.3V 至 5V 上升转换。

9 参考书籍

- Thomas V. McCaughey、Stephen M. Nolan 和 John D. Pietrzak，《使用 CBT 系列器件灵活实现电压电平转换》，TI 文献编号 SCDA006。

重要声明

德州仪器 (TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的 TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合 TI 标准保修的适用规范。仅在 TI 保修的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 产品或服务的组合设备、机器、流程相关的 TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的数据手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售 TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关 TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

可访问以下 URL 地址以获取有关其它 TI 产品和应用解决方案的信息:

产品

放大器	http://www.ti.com.cn/amplifiers
数据转换器	http://www.ti.com.cn/dataconverters
DSP	http://www.ti.com.cn/dsp
接口	http://www.ti.com.cn/interface
逻辑	http://www.ti.com.cn/logic
电源管理	http://www.ti.com.cn/power
微控制器	http://www.ti.com.cn/microcontrollers

应用

音频	http://www.ti.com.cn/audio
汽车	http://www.ti.com.cn/automotive
宽带	http://www.ti.com.cn/broadband
数字控制	http://www.ti.com.cn/control
光纤网络	http://www.ti.com.cn/opticalnetwork
安全	http://www.ti.com.cn/security
电话	http://www.ti.com.cn/telecom
视频与成像	http://www.ti.com.cn/video
无线	http://www.ti.com.cn/wireless

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2006, Texas Instruments Incorporated