



说明

该参考设计展示了一个以太网网关，该网关充当四个具有数据线供电 (PoDL) 功能的 10BASE-T1L 单线对以太网 (SPE) 端口和一个 1000BASE-T 以太网端口之间的桥梁。四个 SPE 端口充当电源设备 (PSE)，为现场器件提供 24V 电压。该网关由 AM6442 微处理器控制并采用 Linux® 操作系统，支持灵活且可扩展的开源软件。

例如，该参考设计通过支持 PoDL 的 SPE 与边缘处理板 (TIDA-010261) 相连接。

资源

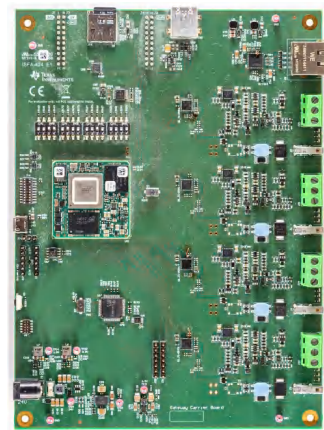
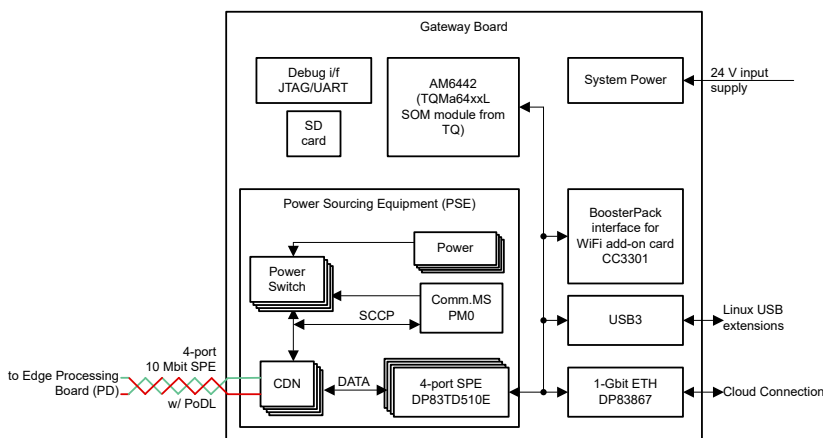
TIDA-010262	设计文件夹
TIDA-010261	设计文件夹
AM6442 、 DP83TD510E 、 DP83867IR	产品文件夹
TQ-3P-SOM-TQMA64XXL	产品文件夹

特性

- 24V 电源输入
- AM6442 微处理器，具有双核 64 位 Arm® Cortex®-A53 和四核 Cortex-R5F
- 四个 10BASE-T1L 单线对以太网 (SPE) 端口
- 每个 SPE 均支持数据线供电 (PoDL) IEEE802.3cg 标准
- 一个 MSPM0，用于驱动四端口串行通信分级协议 (SCCP)
- 千兆位 1000BASE-T 以太网端口，用于实现云连接
- USB 3.1 支持和 μ SD 卡接口
- Linux® 操作系统
- 可选的 LaunchPad™ 接口，用于连接 CC3301 Wi-Fi® 6 和低功耗 Bluetooth® BoosterPack™

应用

- 工厂自动化和控制
- 通信模块
- 通信交换机



1 系统说明

该设计具有带数据线供电 (PoDL) 功能的四端口 10BASE-T1L 单线对以太网 (SPE)、一个 1000BASE-T 以太网端口、一个 USB 3.1 端口和一个用于连接 CC3301 Wi-Fi 6 和低功耗 Bluetooth® BoosterPack 插件模块的 BoosterPack 插件模块连接器。该设计由位于模块上系统中的 AM6442 微处理器控制。

该设计使用 Linux 操作系统，使用户能够使用开源软件定制和扩展设计。

1.1 术语

- 单线对以太网 (SPE)
- 数据线供电 (PoDL)
- 电源设备 (PSE)
- 供电设备 (PD)
- 微处理器 (MPU)
- 模块上系统 (SOM)
- 工业通信子系统 (ICSS)
- 可编程实时单元 (PRU)
- 纠错码 (ECC)
- 物理层收发器 (PHY)
- 物理媒体相关 (PMD)
- 媒体访问控制器 (MAC)

2 系统概述

2.1 方框图

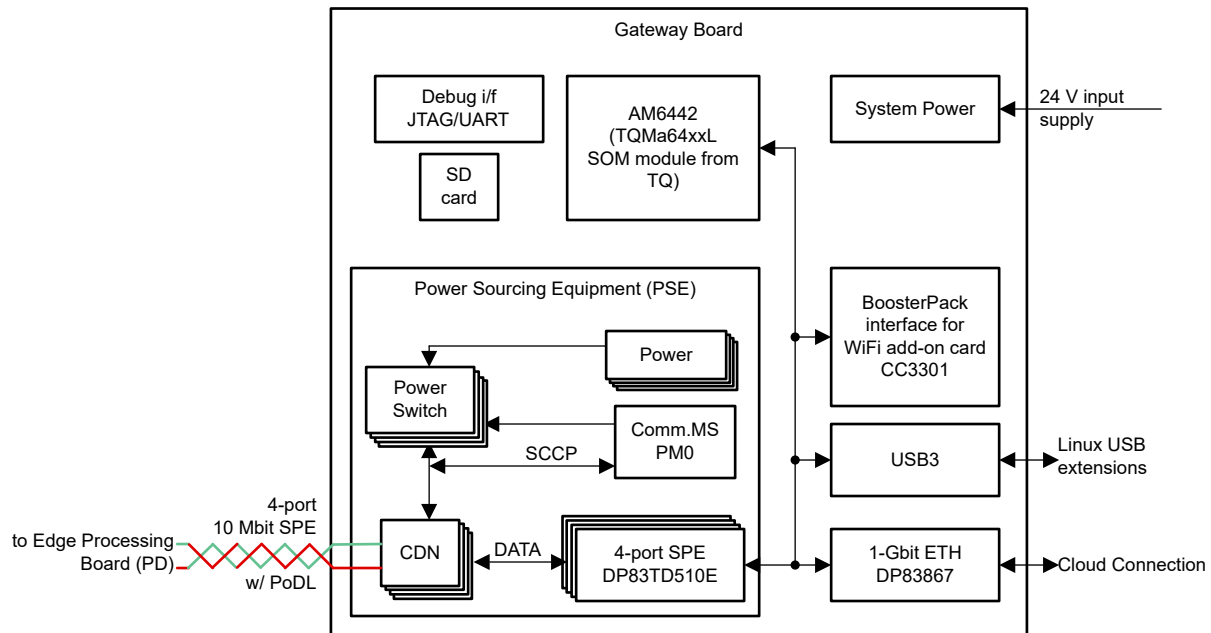


图 2-1. 网关板

2.2 设计注意事项

该参考设计展示了四个单线对以太网 (SPE) 10BASE-T1L 端口的数字后端的实现，提供了通过数据线供电 (PoDL) 为远程传感器或执行器供电的选项。IEEE802.3cg 规定了 PoDL 标准。PoDL 的实现包括串行通信分级协议 (SCCP)，以便在电源设备 (PSE) 和供电设备 (PD) 之间协商所需的功率等级。

为了与 PoDL 一起实现 SPE，在数据侧，设计需要一个以太网 PHY (例如 DP83TD510E)，以将接口从媒体访问控制器 (MAC) 转换为单线对以太网电缆上的媒体相关接口 (MDI)。在 MAC 侧，使用了媒体独立接口 (MII)，例如简化的千兆位 MII (RGMII)。

要向单线对以太网电缆添加电源和 SCCP 通信，需要用于分离线路上的电源和数据的耦合网络和用于添加所需通信协议的器件。耦合网络可被视为频率滤波器，其中低频分量 (尤其是直流) 将进入电源部分，而高频分量则被视为进入 PHY 的数据。通信协议发挥着重要的作用，与以太网供电 (PoE) 类似，PSE 需要确保仅为请求电源的 PD 正确供电。否则，连接到 SPE 的设备可能会损坏。该参考设计支持四个支持 PoDL 的 SPE 端口，但仅需一个微控制器 (MCU) 即可进行 SCCP 通信。

该参考设计使用基于 AM6442 的模块上系统 (SOM)，还支持用于云连接的千兆位以太网端口。Arm Cortex-A53 内核运行 Linux® 操作系统 (OS)。

该参考设计提供联合测试行动组 (JTAG) 访问和隔离式通用串行总线 (USB) 通用异步接收器或发送器 (UART) 接口，以简化启动和调试。要存储应用程序，请使用模块上的板载微型安全数字 (SD) 卡连接器、NOR 闪存或 eMMC。可以通过引导模式开关来选择从哪个外设启动。

2.3 重点产品

2.3.1 AM6442 微处理器

AM6442 微处理器配备双 64 位 Arm Cortex-A53 微处理器子系统，运行频率高达 1.0GHz。此外，AM6442 还具有 2 个双核 Arm Cortex-R5F MCU，运行频率高达 800MHz，可用于实时处理任务，例如工业以太网软件栈、以太网数据包交换或电机控制。AM6442 还支持 2 个千兆位工业通信子系统 (PRU-ICSSG)，最多可支持 4 个物理千兆位以太网端口。集成以太网交换机 (CPSW3G) 支持两个额外的千兆位以太网端口。

AM6442 支持高速接口，例如 USB 3.1 双角色器件 (DRD)、LPDDR4 和带 ECC 的 DDR4 存储器、安全功能、媒体和数据存储以及通用连接。

该参考设计使用了制造商 TQ 提供的模块上系统 (SOM) TQMa64xxL，其中包括所有必需的元件，例如 AM6442 MPU、电源管理、LPDDR4 存储器、eMMC NAND 闪存、时钟生成和 EEPROM。有关更多技术信息，请参阅 SOM 数据表。

2.3.2 DP83867 千兆位以太网物理收发器

DP83867 器件是一款稳健耐用型低功耗全功能物理层收发器 (PHY)，它集成了物理媒体相关 (PMD) 子层以支持 10BASE-T_e、100BASE-TX 和 1000BASE-T 以太网协议。该器件可轻松实现 10/100/1000Mbps 以太网 LAN。该器件通过外部变压器直接连接双绞线介质。该器件通过 IEEE 802.3 标准媒体独立接口 (MII)、IEEE 802.3 千兆位媒体独立接口 (GMII) 或简化 GMII (RGMII) 直接与媒体访问控制器 (MAC) 层相连。该参考设计使用 RGMII 接口实现 MAC 和 PHY 之间的连接。

2.3.3 DP83TD510E 单线对以太网物理收发器

DP83TD510E 是一款符合 IEEE 802.3cg 10Base-T1L 规范的超低功耗以太网物理层收发器。PHY 具有极低噪声耦合接收器架构，可实现长电缆长度和极低的功率耗散。PHY 支持超过 2000 米的长电缆长度。DP83TD510E 具有外部 MDI 终端，可满足本质安全要求。该器件通过 MII、简化 MII (RMII)、RGMII 和 RMII 低功耗 5MHz 主模式与 MAC 层相连。该参考设计使用 RGMII 接口实现 MAC 和 PHY 之间的连接。

2.3.4 MSPM0G1107 微控制器

MSPM0G1107 微控制器 (MCU) 是高度集成、超低功耗 32 位 MSP MCU 系列的一部分，该系列基于增强型 Arm Cortex-M0+ 32 位内核平台，运行频率高达 80MHz。这些成本优化型 MCU 提供高性能模拟外设集成，支持 -40°C 至 105°C 的工作温度范围，并在 1.62V 至 3.6V 的电源电压下运行。MSPM0G110x 器件提供具有内置纠错码 (ECC) 且高达 128KB 的嵌入式闪存程序存储器以及具有 ECC 和硬件奇偶校验选项且高达 32KB 的 SRAM。

在该参考设计中，MSPM0G1107 用于处理串行通信分级协议 (SCCP)，该协议是电源设备 (PSE) 角色的数据线供电 (PoDL) 通信的一部分。

2.3.5 LMK1C1106 6 通道输出 LVCMOS 1.8V 缓冲器

LMK1C110x 是模块化、高性能、低偏斜、通用时钟缓冲器系列。该系列所有器件均具有相同的高性能特性，如低附加抖动、低偏斜和宽工作温度范围。LMK1C110x 具有同步输出使能控制端 (1G)，可在 1G 处于低电平时将输出切换为低电平状态。

在此参考设计中，该时钟缓冲器为五个以太网 PHY 提供五个 25MHz 频率。

2.3.6 LMK6C 低抖动、高性能、体声波 (BAW) 固定频率 LVCMOS 振荡器

LMK6C 是一款低抖动、高性能、体声波 (BAW) 固定频率 LVCMOS 振荡器。该器件的高性能时钟、机械稳定性、灵活性和小型封装选项专为工业应用中的基准时钟和内核时钟而设计。

在该参考设计中，25MHz BAW 振荡器用于为时钟缓冲器提供时钟源，该缓冲器为五个以太网 PHY 计时。

2.3.7 TLVM13630 高密度、3V 至 36V 输入、1V 至 6V 输出、3A 降压电源模块

TLVM13630 同步降压电源模块是一款高度集成的 36V、3A 直流/直流设计，组合了功率 MOSFET、屏蔽电感器和无源器件，并采用增强型 HotRod™ QFN 封装。该模块的 V_{IN} 和 V_{OUT} 引脚位于封装的边角处，可优化输入和输出电容器在布局中的放置。模块下方具有四个较大的散热焊盘，可在制造过程中实现简单布局和轻松处理。

在该参考设计中，LLVM13630 电源模块生成 5V 系统电源。

2.3.8 LM74700-Q1 反极性保护理想二极管

LM74700-Q1 是一款理想二极管控制器，与外部 N 沟道 MOSFET 配合工作，可作为理想二极管整流器利用 20mV 正向压降实现低损耗反向保护。3.2V 至 65V 的宽电源输入范围可实现对众多常用直流总线电压（例如 24V 工业系统）的控制。

在该参考设计中，LM74700-Q1 可为 24V 系统输入电压提供反极性保护。

2.3.9 TPS62825A 同步直流/直流降压转换器

TPS6282x 是易于使用的同步直流/直流降压转换器系列，具有仅 4 μ A 的极低静态电流。该器件基于 DCSControl 拓扑，可实现快速瞬态响应。由于具有内部基准，该器件可在 -40°C 至 125°C 的结温范围内以 1% 的高反馈电压精度将输出电压稳定至 0.6V。该系列器件具有引脚对引脚和 BOM 对 BOM 兼容性。整个设计需要一个小型 470nH 电感器、一个 4.7 μ F 输入电容器和两个 10 μ F 输出电容器或一个 22 μ F 输出电容器。

本参考设计使用两个 TPS62825A 来生成 3.3V 和 1.8V 系统电源。

2.3.10 LMR36006 超小型同步降压转换器

LMR36006 稳压器是一款易于使用的同步直流/直流降压转换器。该器件具有集成高侧和低侧功率 MOSFET，可在 4.2V 至 60V 的宽输入电压范围内提供高达 0.6A 的输出电流。

在该参考设计中，LMR36006 器件用于为 PoDL 子系统生成 6.5V 电压。

2.3.11 TLV62568A 具有强制 PWM 的高效降压转换器

TLV62568A 器件是一款同步直流/直流降压转换器，经优化具有高效率 and 紧凑设计尺寸两大优点。该器件集成了输出电流高达 2A 的开关。在整个负载范围内，该器件将以 1.5MHz 开关频率在脉宽调制 (PWM) 模式下运行。关断时，流耗减少至 2 μ A 以下。

在该参考设计中，两个 TLV62568A 器件为 DP83867 以太网 PHY 电源生成 2.5V 和 1.0V 电压。

3 系统设计原理

本节提供有关该参考设计的不同功能部分的更多详细信息。图 3-1 展示了在各节中讨论的块。

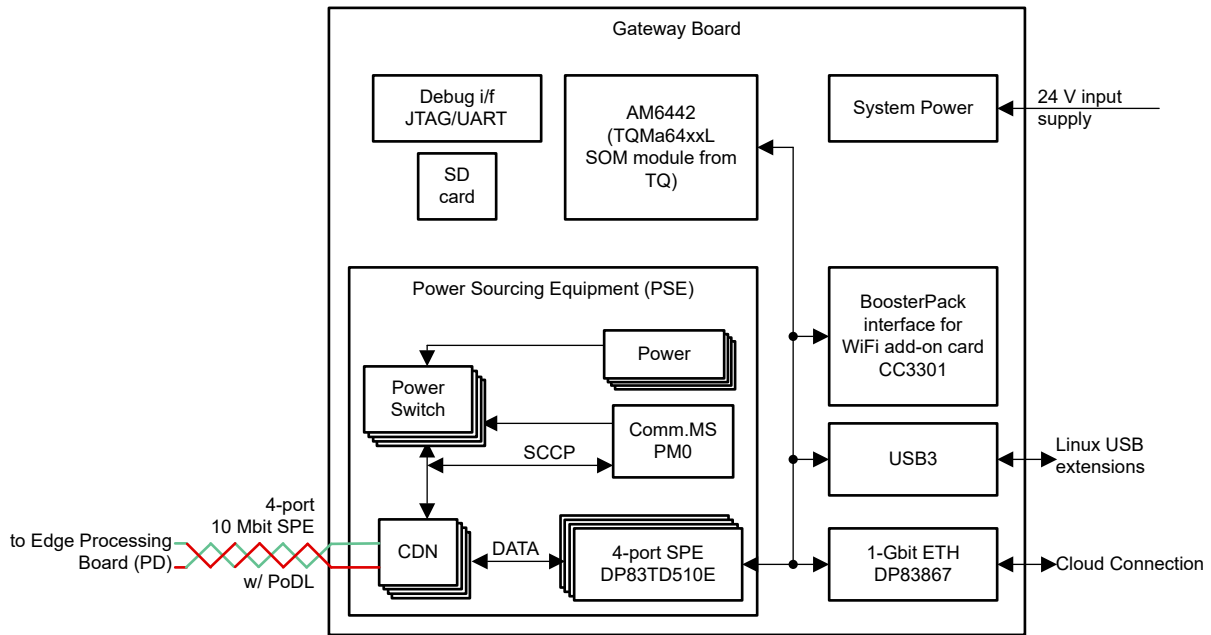


图 3-1. 系统方框图

3.1 电源子系统

本节详细介绍该参考设计中的电源子系统。图 3-2 展示了电源树。

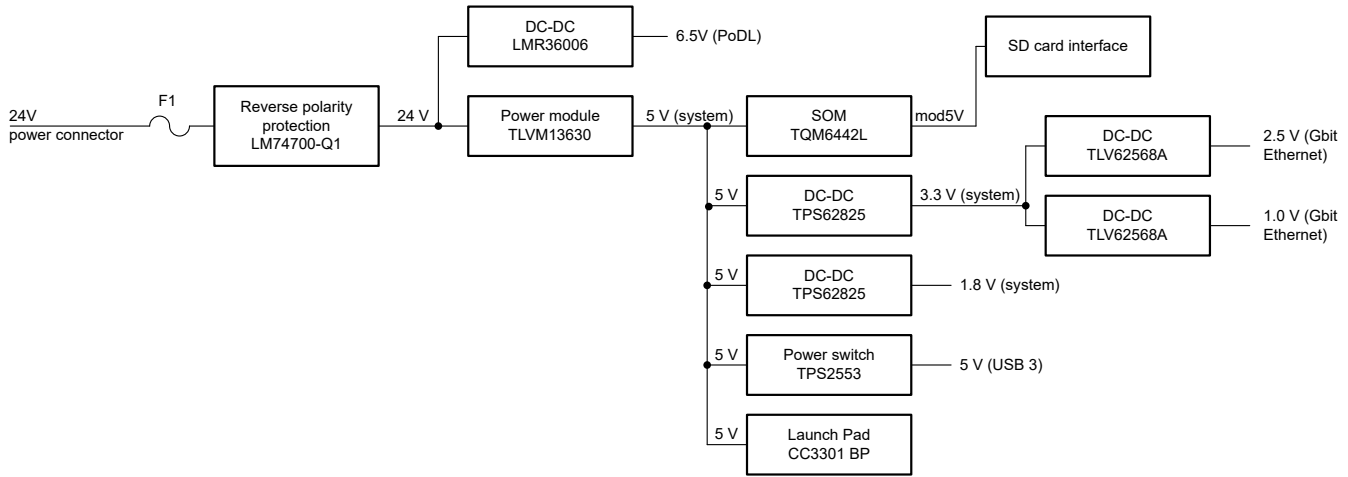


图 3-2. 网关板电源树

该参考设计的标称输入电压为 24V，通过板主电源连接器提供。保险丝 F1 可保护设计免受高于 2A 的过流影响。此后，LM74700-Q1 可提供正确的施加电压极性，并确保实现反极性保护。接下来，为直流/直流控制器提供 24V 电压，以生成所需的电源电压。

6.5V 电压电源轨由超小型同步直流/直流控制器 LMR36006 通过 24V 电源生成。该 6.5V 电源轨由数据线供电 (PoDL) 子系统使用。

5V 电压电源轨由高密度 TLVM13630 24V 电源集成电源模块生成。该 5V 电源轨用于为 TQMa6442L 模块上系统 (SOM) 供电，该系统包括 AM6442 处理器、PMIC 和 DDRLP 存储器。此外，该 5V 电源轨还为本参考设计上的额外直流/直流转换器供电。该电源轨还为 CC3301 Wi-Fi BoosterPack 的 LaunchPad 连接器和在 USB 3 连接器接口上提供 5V 电压的 TPS2553 电源开关提供 5V 电源。

3.3V 电压电源轨由 5V 电源的高精度 TPS62825 直流/直流降压转换器生成。该 3.3V 电源轨用于为该参考设计中的各种子系统 (例如 DP83TD510E SPE PHY、PoDL 子系统和 UART 通信接口) 供电。此外，该 3.3V 电源轨用作直流/直流的输入，以在千兆位以太网子系统中生成额外的电压。

1.8V 电压电源轨也由 5V 电源的第二个高精度 TPS62825 直流/直流降压转换器生成。该 1.8V 电源轨用于为本参考设计中的各种子系统供电。

具有 DP83867 以太网 PHY 的千兆位以太网子系统需要 2.5V 和 1.0V 的额外精确电压。这两个电压由 3.3V 电源轨的高效 TLV62568A 降压转换器生成。

3.2 AM6442 模块上系统子系统

本节详细介绍了参考设计中的 AM6442 模块上系统。图 3-3 展示了模块上系统 (SOM) 方框图。

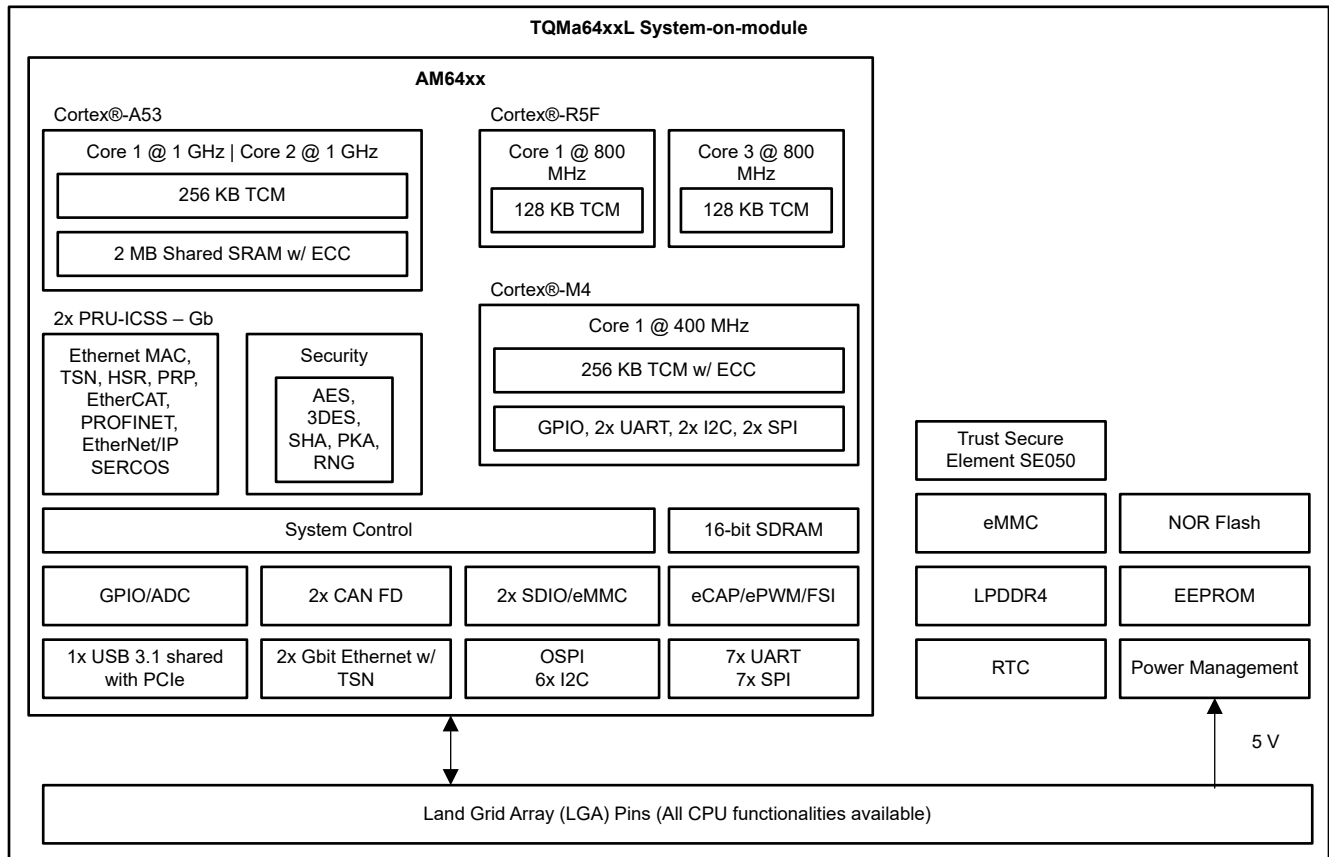


图 3-3. TQMa64xxL 模块上系统方框图

TQMa64xxL 嵌入式模块基于 AM64x 处理器系列。该基板栅格阵列 (LGA) 模块可在一个模块设计中使用引脚兼容的处理器。此模块专为具有更多实时要求的无头应用而设计。该 CPU 提供具有多达四个千兆以太网接口的集成可编程实时单元 (PRU)，并支持 TSN，以实现实时应用。此外，该处理器还具有 USB 2.0、CAN-FD、UART、串行器/解串器等各种接口。

SOM 简化了 PCB 开发，因为所有敏感信号（例如 DDR 存储器接口和电源管理）都封装在 SOM 内。SOM 支持直接焊接到载板上的基板栅格阵列 (LGA)。大多数 AM6442 信号都暴露在 SOM 的焊球上，并且可以通过该参考设计进行访问，例如五个 RGMII 接口、USB 3 接口、SPI、UART 和 GPIO。

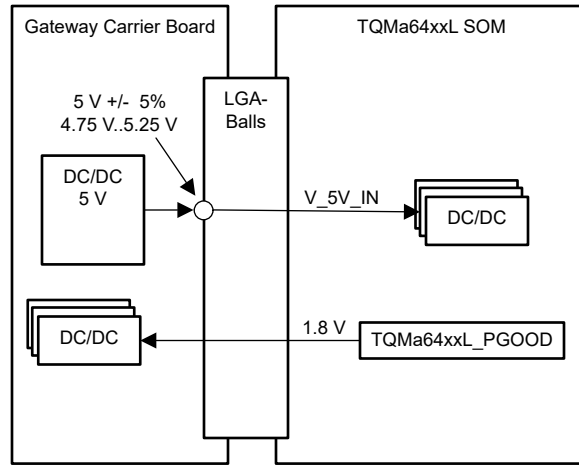


图 3-4. TQMa64xxL 电源方框图

SOM 的电源需要通过 LGA 焊球提供 5V 电压。5V 电源由该参考设计中的电源子系统生成。有关如何将 SOM 集成到载板上的其他详细信息，请参阅 TQ 的设计检查清单。

3.3 以太网子系统

该参考设计中有两个以太网子系统。一个子系统包含四个 DP83TD510E 以太网 PHY，支持单线对以太网。第二个子系统包含一个 DP83867 器件，支持用于云连接的千兆位以太网，请参阅图 3-5。

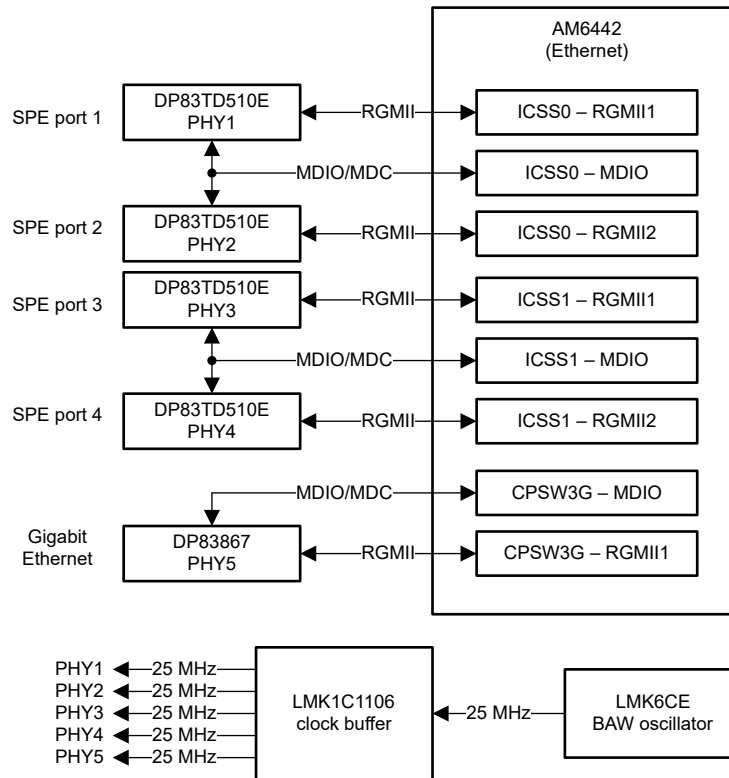


图 3-5. 网关板上的以太网子系统和时钟

全部五个 PHY 的 MAC 至以太网 PHY 连接都通过 RGMII 实现的。RGMII 可用于 1000Mbps 速度以及 10Mbps 速度。MAC 支持在 RGMII 时钟线上以适当的速度向以太网 PHY 发送数据。

五个 MAC 集成到 AM6442 微处理器中。五个 MAC 中有四个位于工业通信子系统 (ICSS) 外设中。第五个 MAC 端口位于 CPSW 外设中。在 Linux 操作系统中，所有 MAC 都可以作为网络接口进行访问。

DP83867 千兆位以太网 PHY 配置为 MDIO 地址 1。RGMII 接口连接到 AM6442 处理器的 CPSW 外设。DP83867 还连接到 CPSW 的 MDIO、MDC 接口。千兆位以太网端口使用标准 RJ45 以太网连接器。RJ45 连接器中的两个 LED 显示 PHY 的链路建立和接收或传输活动状态。

DP83TD510E PHY 配置为使用 MDIO 地址 0 和 1。四个以太网 PHY 中的两个连接到 ICSS0，其余两个器件连接到 ICSS1。两个 PHY 中每一个 PHY 的 MDIO 和 MDC 线都连接到相应的 ICSS0 或 ICSS1 外设。对于 SPE 端口，有两个并联的连接器选项：Phoenix Contact SPE-T1 连接器或 Würth Electronics 的标准螺丝接线端子。每个 SPE 端口具有三个 LED，用于指示 PHY 链路状态（短距离和长距离）以及接收或传输活动。

在 PHY 的 MDI 路径内，PoDL 耦合到 MDI 路径。

25MHz 时钟源由 25MHz BAW 振荡器 LMK6CE 生成。该 25MHz 时钟被馈送到具有多达 6 个输出的 LMK1C1106 LCMOS 时钟缓冲器中。这些 25MHz 输出连接到五个以太网 PHY。

3.4 数据线供电 (PoDL) 子系统

该参考设计遵循 [如何实现符合 IEEE 802.3cg 或 802.3bu 标准的 PoDL PSE](#) 应用手册中介绍的方法。

3.5 附加子系统

本节详细介绍了参考设计中支持的其他子系统。

3.5.1 USB 3.1 接口

该参考设计支持符合 USB 3.1 第 1 代标准的接口。作为 USB 主机，该接口支持超高速 (5Gbps)、高速 (480Mbps)、全速 (12Mbps) 和低速 (1.5Mbps)。作为器件，该接口支持高速 (480Mbps) 和全速 (12Mbps)。该参考设计仅限于 USB 2.0 On-The-Go 支持。为了控制 VBUS 电源，该参考设计使用了 TPS2553 器件，这是一款精密可调限流配电开关。使能引脚由 AM64xx USB 驱动器通过 GPIO 进行控制。

为了实现 USB 端口的 ESD 和浪涌保护，该参考设计使用了 TPD4EUSB30，这是一种针对超高速 USB 3.0 接口的 4 通道 ESD 保护。

3.5.2 Micro SD 卡接口

处理器板提供连接到 AM6442 处理器的 MMC1 端口的微型安全数字 (μSD) 卡接口。该 μSD 卡接口支持 UHS1 操作，包括 3.3V IO 电平下的操作。

为了实现 μSD 卡的 ESD 和浪涌保护，使用了 TPD4S009 器件。这是一款适用于高速接口的 4 通道 ESD 设计。

μSD 卡使该参考设计能够从外部连接存储器启动 Linux OS。

3.5.3 SimpleLink™ CC3301 Wi-Fi® 6 和低功耗 Bluetooth® BoosterPack™ 接口

该参考设计支持用于连接外部 CC3301 BoosterPack (BP-CC3301) 的 BoosterPack 接口。

3.5.4 AM6442 UART 接口

AM6442 SoC UART0 接口用于将 PC 与 Linux 串行终端控制台相连接。AM6442 UART0 端口与 FT232RQ 相连接以实现 UART 转 USB 功能，并端接在 Micro-B 连接器 (J12) 上。当使用提供的 USB 电缆将 EVM 连接到 PC 时，PC 能够建立一个可与任何终端仿真应用程序一起使用的虚拟 Com 端口。FT332RQ 由总线供电。可以从制造商网站获取 FT232RQ 的虚拟 Com 端口驱动程序：ftdichip.com/products/ft232rq/。

4 硬件、软件、测试要求和测试结果

4.1 硬件要求

4.1.1 电路板接口

图 4-1 展示了用于连接参考设计的各种连接器、开关和跳线。

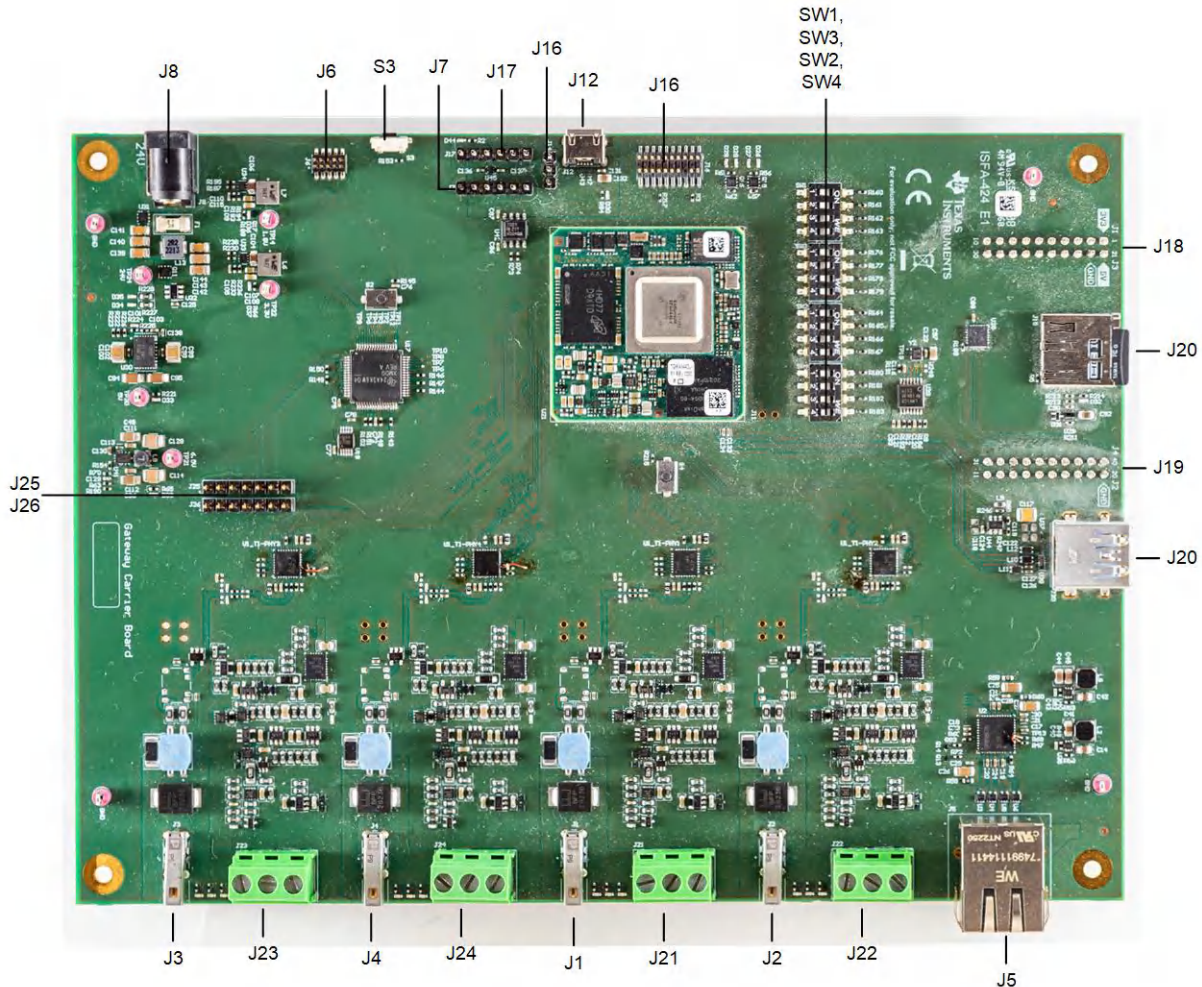


图 4-1. 网关板上的接口

表 4-1. 电路板连接器、开关和接头

连接器	说明
J8	外部 24V 电源
J6	JTAG 接口 MSPM0
S3	复位按钮 MSPM0
J17	AM6442 的 UART0 TXD、RXD 接口
J7	MSPM0 的 UART TXD、RXD 接口
J14	ISO7021 的电源选择器 - 将跳线设置为 1-2 以选择 FTDI 器件提供的电源。请参阅原理图。
J12	用于连接 AM6442 的 UART0 串行控制台终端的 Micro-USB 接口
SW1, SW2, SW3, SW4	AM6442 引导模式开关
J18, J19	用于连接 CC3301 Wi-Fi 和 Bluetooth® BoosterPack 插件模块 (BP-CC3301) 的接口

表 4-1. 电路板连接器、开关和接头 (continued)

连接器	说明
J20	USB 3 Type-A 连接器
J15	μ SD 卡插槽
J5	千兆位 RJ45 连接器
J16	JTAG 接口 AM6442
S4	复位按钮 AM6442
J1、J21	单线对以太网连接器端口 1
J2、J22	单线对以太网连接器端口 2
J3、J23	单线对以太网连接器端口 3
J4、J24	单线对以太网连接器端口 4
J25、J26	用于单线对以太网端口 3 的 PoDL 调试接口

4.1.1.1 引导开关配置

将引导开关选择器 (SW1、SW2、SW3 和 SW4) 置于所选的引导模式。有关从 SD 卡引导的信息，请参阅图 4-2。有关引导模式说明和引导模式配置，请参阅 AM6442 技术参考手册。

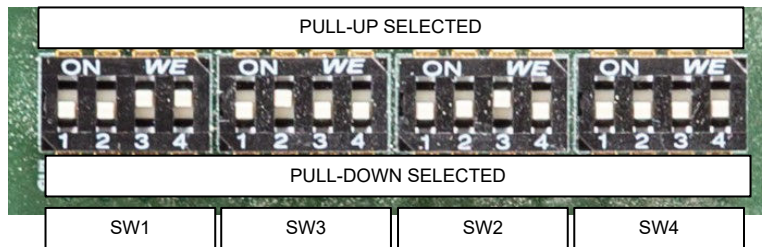


图 4-2. 用于从 SD 卡引导的 AM6442 引导开关配置

4.1.1.2 启动参考设计

执行以下步骤来启动参考设计：

- 在 PC 和 Micro-USB 连接器 (J12)之间连接 USB 电缆
- 打开串行终端 (例如 TeraTerm) 并连接到参考设计的 USB 串行端口。将串行端口配置为 11500 波特、8N1。
- 将包含 Linux 映像的 μ SD 卡添加到 μ SD 卡插槽 (J15) 中
- 使用工作台电源为电源连接器 (J8) 提供 24V 电压
- 加电后，参考板从外部 μ SD 卡引导

施加 24V 电源后，参考板从外部 μ SD 卡引导。使用串行终端控制台连接和控制参考设计。

4.2 软件要求

4.2.1 PoDL PSE 协议编程

必须使用 PoDL 电源设备 (PSE) 软件对 MSPM0 (U17) 进行编程，以实现与边缘处理板等供电设备 (PD) 的数据线供电通信。使用 MSPM0 编程工具将 PODL-PDE 应用程序二进制文件刷写到 MSPM0 中。需要应用一次编程才能启用 PoDL 通信。

4.2.2 使用 U-Boot 和 Linux 创建 SD 卡映像

U-Boot 是加载 Linux 映像的引导加载程序。Linux SD 卡映像通常将两个映像保存在单个卡上。

为 μ SD 卡获取网关 Linux 映像。按照有关如何创建 SD 卡映像的 [SDK 用户指南](#) 进行操作。

4.3 测试装置和过程

执行以下步骤来启动参考设计：

- 在 PC 和 Micro-USB 连接器 (J12)之间连接 USB 电缆
- 打开串行终端 (例如 TeraTerm) 并连接到参考设计的 USB 串行端口。将串行端口配置为 11500 波特、8N1。
- 将包含 Linux 映像的 μ SD 卡添加到 μ SD 卡插槽 (J15) 中
- 在 RJ45 连接器 (J5) 和网络以太网交换机之间连接以太网电缆 (可选步骤)
- 使用工作台电源为电源连接器 (J8) 提供 24V 电压
- 加电后, 参考板从外部 μ SD 卡引导。

向 J8 施加 24V 电源后, 参考板从外部 μ SD 卡引导。使用串行终端控制台连接和控制参考设计。

图 4-3 展示了 Linux 控制台引导提示符。

```

sion=32)
[ OK ] Finished Remove Stale Onliàext4 Metadata Check Snapshots.
[ OK ] Finished Load/Save Random Seed.
[ OK ] Started User Login Management.
[ 9.338198] icssg-prueth icssg1-eth: port 1: using random MAC addr: 56:e9:0d:
76:85:d4
[ 9.375181] icssg-prueth icssg1-eth: port 2: using random MAC addr: 8a:68:ff:
ec:8e:b8
[ 9.457859] TI DP83TD510E 300b2400.mdio:00: attached PHY driver [TI DP83TD510
E] (mii_bus:phy_addr=300b2400.mdio:00, irq=POLL)
[ 9.559941] TI DP83TD510E 300b2400.mdio:01: attached PHY driver [TI DP83TD510
E] (mii_bus:phy_addr=300b2400.mdio:01, irq=POLL)
[ 9.648320] icssg-prueth icssg1-eth: TI PRU ethernet driver initialized: dual
EMAC mode
[ OK ] Found device /sys/subsystem/net/devices/eth0.
[ 9.674569] icssg-prueth icssg0-eth: port 1: using random MAC addr: ce:1c:dd:
7a:57:58
[ OK ] Started ifup for eth0.
[ 9.728402] icssg-prueth icssg0-eth: port 2: using random MAC addr: 0a:32:3c:
2f:51:9d
[ 9.765383] TI DP83TD510E 30032400.mdio:00: attached PHY driver [TI DP83TD510
E] (mii_bus:phy_addr=30032400.mdio:00, irq=POLL)
[ 9.793779] TI DP83TD510E 30032400.mdio:01: attached PHY driver [TI DP83TD510
E] (mii_bus:phy_addr=30032400.mdio:01, irq=POLL)
[ 9.805933] icssg-prueth icssg0-eth: TI PRU ethernet driver initialized: dual
EMAC mode
[ 10.216847] am65-cpsw-nuss 8000000.ethernet eth0: PHY [8000f00.mdio:00] drive
r [TI DP83867] (irq=POLL)
[ 10.231196] am65-cpsw-nuss 8000000.ethernet eth0: configuring for phy/rgmii-r
xid link mode
[ OK ] Finished Helper to synchronize boot up for ifupdown.
[ Starting Raise network interfaces...
[ 12.282932] am65-cpsw-nuss 8000000.ethernet eth0: Link is Up - 100Mbps/Full -
flow control rx/tx
[ 12.291780] IPv6: ADDRCONF(NETDEV_CHANGE): eth0: link becomes ready
[ OK ] Finished Raise network interfaces.
[ OK ] Reached target Network.
[ OK ] Reached target Network is Online.
Starting containerd container runtime...
Starting OpenBSD Secure Shell server...
Starting Permit User Sessions...
[ OK ] Finished Permit User Sessions.
[ OK ] Started Getty on tty1.
[ OK ] Started Serial Getty on ttyS2.
[ OK ] Reached target Login Prompts.
[ OK ] Started OpenBSD Secure Shell server.
[ OK ] Started containerd container runtime.
Starting Docker Application Container Engine...

Debian GNU/Linux 11 am64-gateway-sd ttyS2
am64-gateway-sd login:
    
```

图 4-3. 引导后的 Linux 控制台

5 设计和文档支持

5.1 设计文件

5.1.1 原理图

要下载原理图，请参阅 [TIDA-010262](#) 中的设计文件。

5.1.2 材料清单

要下载物料清单 (BOM)，请参阅 [TIDA-010262](#) 中的设计文件。

5.2 文档支持

1. 德州仪器 (TI)，[AM64x Sitara™ 处理器数据表](#)
2. 德州仪器 (TI)，[DP83TD510E 超低功耗 802.3cg 10Base-T1L 10M 单线对以太网 PHY 数据表](#)
3. 德州仪器 (TI)，[DP83867E/IS/CS 稳健型高抗扰度小尺寸 10/100/1000 以太网物理层收发器 数据表](#)
4. 德州仪器 (TI)，[MSPM0G110x 混合信号微控制器 数据表](#)

5.3 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《[使用条款](#)》。

5.4 商标

TI E2E™, LaunchPad™, and BoosterPack™, and HotRod™ SimpleLink™ are trademarks of Texas Instruments.

Linux® is a registered trademark of Linus Torvalds.

Arm® and Cortex® are registered trademarks of Arm Limited.

Wi-Fi® is a registered trademark of Wi-Fi Alliance.

Bluetooth® is a registered trademark of Bluetooth SIG, Inc.

所有商标均为其各自所有者的财产。

6 关于作者

THOMAS MAUER : Thomas Mauer 是德州仪器 (TI) 弗莱辛分公司的工厂自动化和控制团队的系统工程师，负责开发面向工业领域的参考设计解决方案。Thomas 将其在工业以太网、现场总线和工业应用等工业通信方面的丰富经验带到了目前的职位上。Thomas 在德国威斯巴登应用科技大学获得了电气工程学位 (Dipl.Ing.(FH))。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司