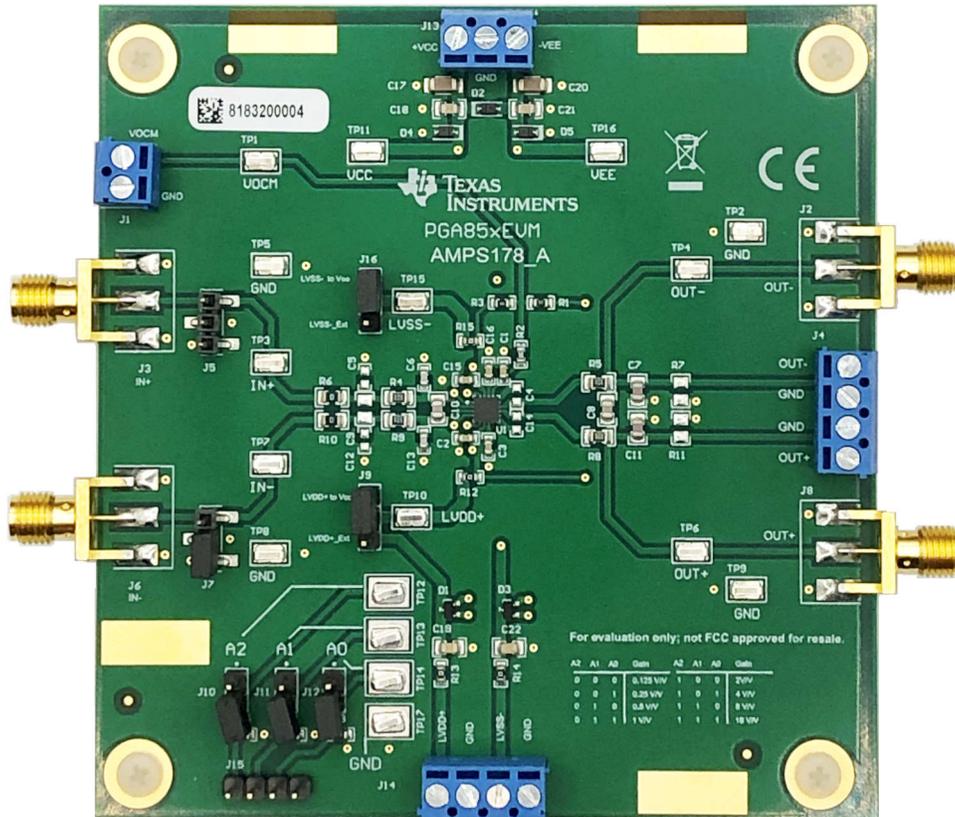


摘要



本用户指南包含 PGA855 评估模块 (EVM) 的信息和支持文档。具体包含 PGA855EVM 的电路说明、跳线设置、所需连接、印刷电路板 (PCB) 布局、原理图和物料清单。本文档中的评估板、评估模块和 EVM 等所有术语与 PGA855EVM 具有相同的含义。

## 内容

<b>1 概述</b> .....	3
1.1 相关文档.....	3
1.2 静电放电警告.....	3
1.3 表面高温警告.....	3
<b>2 EVM 电路说明</b> .....	4
<b>3 跳线设置</b> .....	5
<b>4 电源连接</b> .....	6
<b>5 模拟输入和输出连接</b> .....	8
<b>6 数字输入引脚和增益控制</b> .....	9
<b>7 更改</b> .....	10
<b>8 原理图、PCB 布局和物料清单</b> .....	10
8.1 原理图.....	10
8.2 PCB 布局.....	11
8.3 物料清单.....	16
<b>9 修订历史记录</b> .....	18

## 插图清单

图 2-1. PGA855EVM 简化版原理图.....	4
图 3-1. PGA855EVM 默认跳线设置.....	5
图 4-1. PGA855EVM 电压电源连接.....	7
图 5-1. PGA855EVM 模拟输入和输出连接.....	8
图 6-1. PGA855EVM 增益控制.....	9
图 8-1. PGA855EVM 原理图.....	10
图 8-2. 顶部覆盖层 PCB 布局.....	11
图 8-3. 顶层 PCB 布局.....	12
图 8-4. 接地层 PCB 布局.....	13
图 8-5. 电源层 PCB 布局.....	14
图 8-6. 底层 PCB 布局.....	15

## 表格清单

表 1-1. 相关文档.....	3
表 3-1. 默认跳线配置.....	5
表 4-1. PGA855EVM 电源电压范围规格.....	6
表 5-1. PGA855EVM 模拟输入和输出连接.....	8
表 6-1. PGA855EVM 增益控制.....	9
表 8-1. PGA855EVM 物料清单.....	16

## 商标

所有商标均为其各自所有者的财产。

## 1 概述

PGA855 是一款精密的高带宽可编程增益仪表放大器，具有全差分输出，经过优化可驱动高性能模数转换器 (ADC) 和全差分输入。PGA855 具有八种二进制增益设置 (从 0.125V/V 的衰减增益到最大 16V/V)，可以通过三个数字增益选择引脚进行选择。使用 VO<sub>CM</sub> 引脚单独设置输出共模电压。该器件采用德州仪器 (TI) 的超 β 输入晶体管，这些晶体管可提供超低输入失调电压、漂移、输入偏置电流、输入电压噪声和电压噪声。有关 PGA855 电气特性的完整列表，请参阅 [PGA855 低噪声、高带宽、全差分输出可编程增益仪表放大器数据表](#)。

### 1.1 相关文档

以下文档提供了有关 PGA855EVM 装配件中所用德州仪器 (TI) 集成电路的信息。本用户指南可从 TI 网站获得，文献编号为 SBOU296。附加到文献编号的任何字母都对应于撰写本文档时的最新文档修订版。可通过 TI 网站 <https://www.ti.com/>，或致电德州仪器 (TI) 文献响应中心 (电话为 (800) 477-8924) 或产品信息中心 (电话为 (972) 644-5580) 获取较新的修订版。订购时，可通过文档标题或文献编号识别文档。

表 1-1. 相关文档

器件	文献编号
PGA855	SBOSAE0

### 1.2 静电放电警告

#### CAUTION

PGA855EVM 上的许多元件都容易受到静电放电 (ESD) 的损坏。建议客户在开箱和搬运 EVM 时遵守适当的 ESD 处理预防措施，包括在经批准的 ESD 工作站上使用接地腕带。

### 1.3 表面高温警告

#### WARNING

在大电流条件下，器件可能会变得很烫，操作 EVM 时要小心。

## 2 EVM 电路说明

此 EVM 提供访问 PGA855 器件功能的方法并测量其性能。PGA855 具有八种二进制增益设置 ( 从 0.125V/V 的衰减增益到最大 16V/V )，可以通过三个数字增益选择引脚进行选择。默认情况下，PGA855EVM 可编程增益放大器的增益配置为 0.125V/V。该评估板提供分流跳线 J10、J11 和 J12 来设置 PGA855 增益。

该器件使用两组电压电源：输入级和输出级。输出级电源与输入级解耦，从而限制 PGA855 输出摆幅电压电平，保护 ADC 或下游器件免遭过驱损坏。可使用连接器 J13 访问输入级电源 VS+ 和 VS-。可使用连接器 J14 访问输出级电源 LVDD+ 和 LVSS-。可选跳线 J9 和 J16 将输出级电源电压电平设置为等于输入级电源 ( 默认 )，或使用连接器 J14 将其设置为等于外部电压。

PGA855 包含用于简化与全差分 ADC 之间连接的功能。可使用 VOCM 引脚单独设置输出共模电压。VOCM 连接器设置输出共模电压。如果未驱动 VOCM 连接器，则输出共模电压默认为 PGA855 输出级 1/2 Vs 值。

PGA855EVM 支持通过可选电容器 C4 和 C14 来访问 FDA\_IN- 和 FDA\_IN+ 引脚。这些电容器与 PGA855 输出级内部反馈电阻器并联，用于实现噪声滤除。图 2-1 显示了 PGA855EVM 的简化框图。PGA855EVM 修订版 A 将 VOCM 分压电阻器 R1 和 R3 连接到 LVDD+ 和 LVSS- 输出级电源。有关 PGA855EVM 的完整原理图和修订详细信息，请参阅图 8-1。

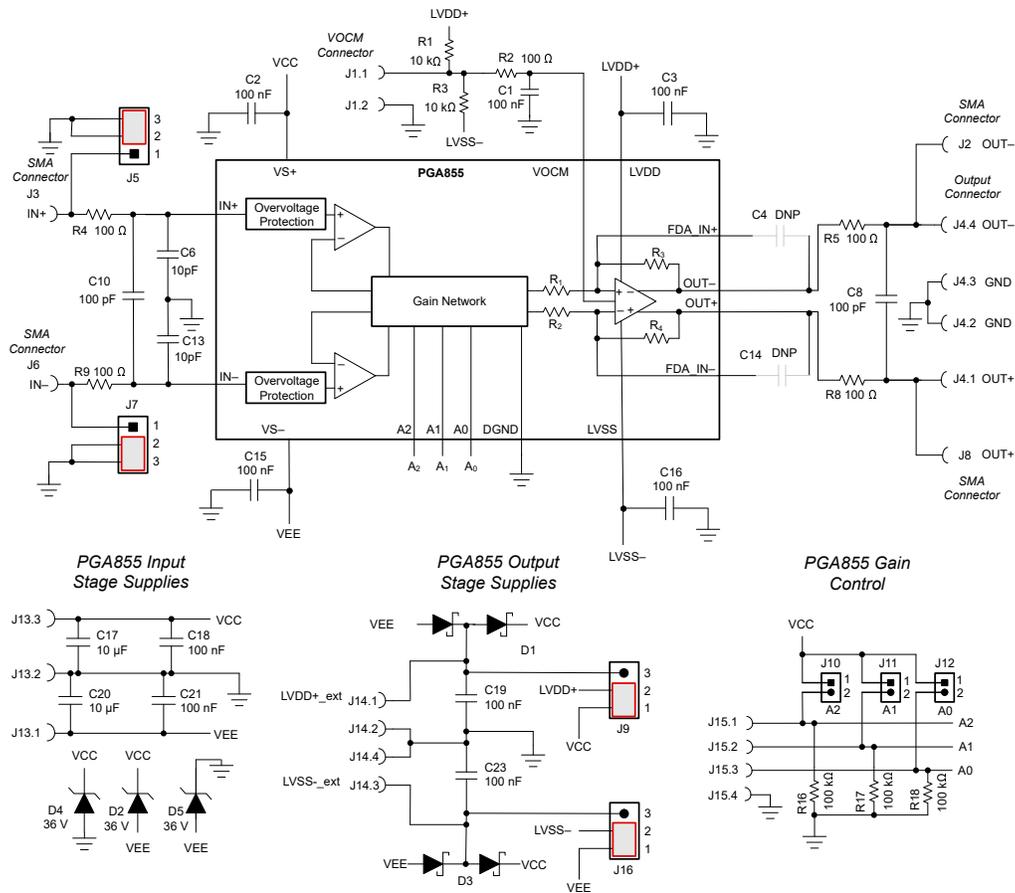


图 2-1. PGA855EVM 简化版原理图

### 3 跳线设置

图 3-1 详细说明了 PGA855EVM 的默认跳线设置。表 3-1 说明了这些跳线的配置。

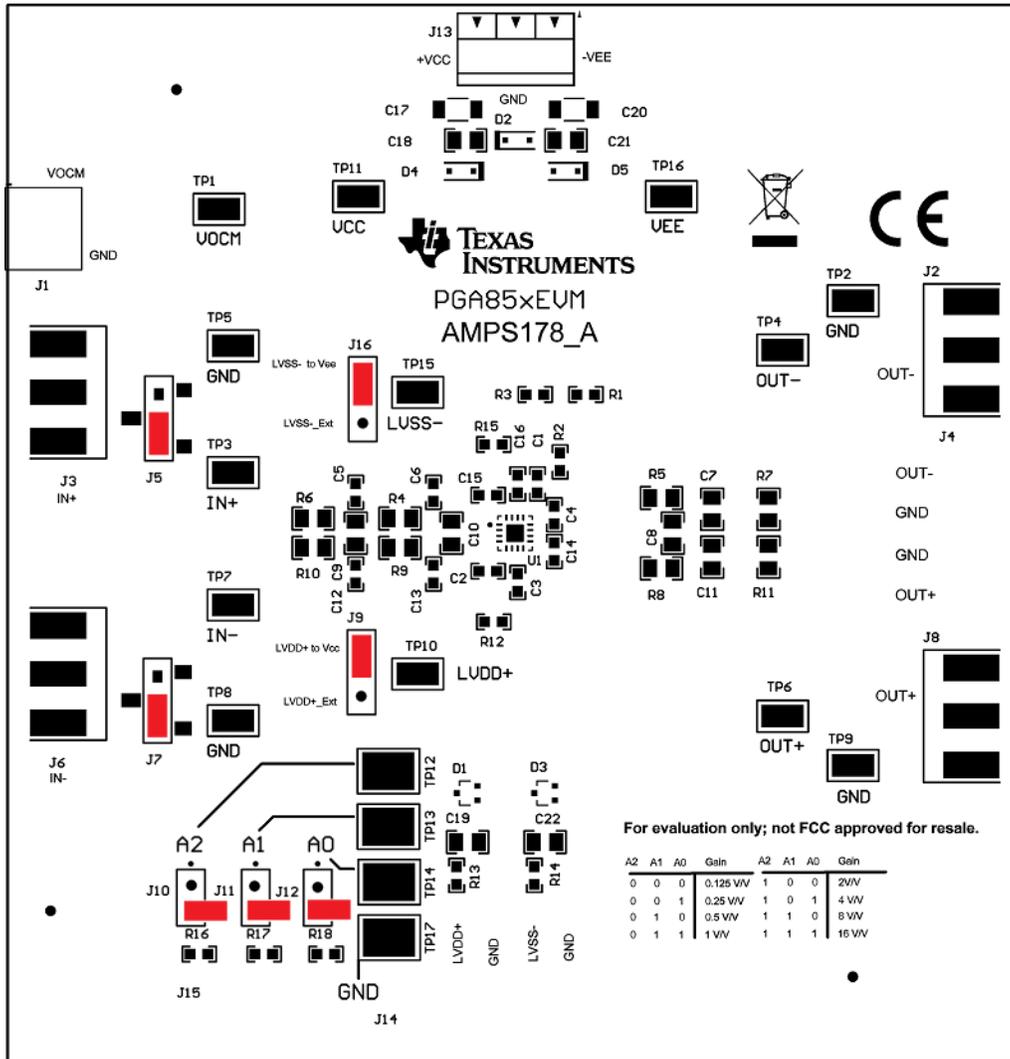


图 3-1. PGA855EVM 默认跳线设置

表 3-1. 默认跳线配置

跳线	功能	默认位置	说明
J5	正 (同相) 输入 IN+	分流器 2-3	分流器 2-3 : SMA 连接器 J3 的输入信号 分流器 1-2 将 IN+ 连接至 GND
J7	负 (反相) 输入 IN-	分流器 2-3	分流器 2-3 : SMA 连接器 J6 的输入信号 分流器 1-2 将 IN- 连接至 GND
J9	LVDD+ 连接	分流器 1-2	分流器 1-2 : 将输出级电源 LVDD+ 设置为 +VCC 电源 分流器 2-3 将 LVDD+ 连接至外部连接器 J14 引脚 1
J16	LVSS- 连接	分流器 1-2	分流器 1-2 : 将输出级电源 LVSS- 设置为 -VEE 电源 分流器 2-3 将 LVSS- 连接至外部连接器 J14 引脚 3
J10	PGA 增益 CTRL A2	开路	开路 : 将 A2 设置为 GND 或 0 分流器 1-2 : 将 A2 设置为 VCC 或 1
J11	PGA 增益 CTRL A1	开路	开路 : 将 A1 设置为 GND 或 0 分流器 1-2 : 将 A1 设置为 VCC 或 1

表 3-1. 默认跳线配置 (continued)

跳线	功能	默认位置	说明
J12	PGA 增益 CTRL A0	开路	开路：将 A0 设置为 GND 或 0 分流器 1-2：将 A0 设置为 VCC 或 1

## 4 电源连接

PGA855EVM 使用两组电压电源：输入级和输出级。该器件运行时使用  $\pm 4\text{V}$  (8V) 至  $\pm 18\text{V}$  (36V) 的输入级电源和  $\pm 2.25\text{V}$  (4.5V) 至  $\pm 18\text{V}$  (36V) 的输出级电源。输出级电源电压不得超过输入级电源电压。

PGA855EVM 的输入级电源连接通过 EVM 顶部的连接器 J13 来提供。输入级正电源连接标记为 +VCC，负电源连接标记为 -VEE，接地连接标记为 GND。若要将电源连接到 PGA855EVM，请将电线插入 J13 的每个端子，然后拧紧螺钉以进行连接。表 4-1 总结了电源连接器 J1 的引脚定义以及每个电源连接的允许电压范围。

表 4-1. PGA855EVM 电源电压范围规格

连接器引脚编号	电源连接	电压范围
J13.3	输入级正电源 (+VCC)	单电源, $V_S = +VCC$ : 8V 至 36V 双电源, $V_S = (+VCC) - (-VEE)$ : 4V 至 18V
J13.2	接地	0V
J13.1	负电源 (-VEE)	单电源, $V_S = +VCC$ : 0V (GND) 双电源, $V_S = (+VCC) - (-VEE)$ : -4V 至 -18V
J14.1	LVDD+_ext	单电源, LVDD+_ext : 4.5V 至 36V 双电源, 输出级电源 (LVSS+) - (LVSS-) : 2.25 V 至 18 V
J14.2	接地	0V
J14.3	LVSS-_ext	单电源, LVSS-_ext : 0V (GND) 双电源, 输出级电源 (LVSS+) - (LVSS-) : -2.25 V 至 -18 V
J14.4	接地	0V

默认情况下，输出级电源电压电平 (+LVDD 和 -LVSS) 分别设置为 PGA855 正 (+VCC) 和负 (-VEE) 电源电压。+LVDD 引脚通过跳线 J9 1-2 连接到 +VCC，-LVSS 引脚通过 J16 1-2 连接到 -VEE。螺丝接线端子连接器 J14 提供对输出级电源引脚的访问。若要使用外部电源设置电压电平 LVDD 和 LVSS，请使用连接器 J14.1 将分流跳线 J9 2-3 连接到 +LVDD。以类似的方式，使用连接器 J14.3 将分流跳线 J16 2-3 连接到 -LVSS 引脚。

图 4-1 显示了 PGA855EVM 电压电源连接。

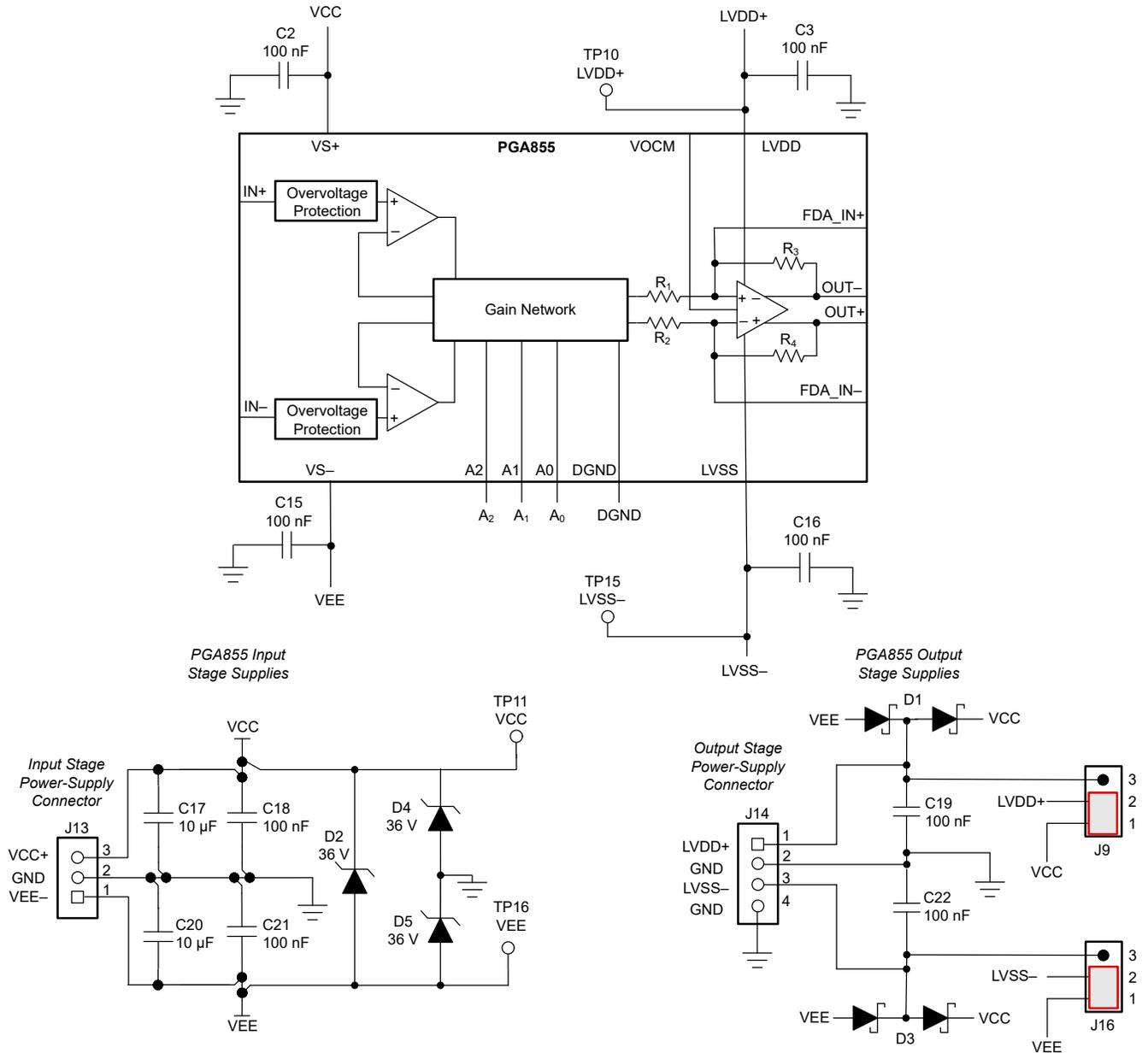


图 4-1. PGA855EVm 电压电源连接

## 5 模拟输入和输出连接

PGA855EVM 的可编程放大器输入信号连接通过位于 EVM 左侧的 SMA 连接器 J3、J6 和测试点 TP3、TP7 来提供。VOCM 输入通过位于电路板左侧的螺钉端子连接器 J1 来提供。

差分输出放大器连接通过位于 EVM 右侧的螺丝接线端子连接器 J4、SMA 连接器 J2 和 J8 以及测试点 TP4 和 TP6 来提供。图 5-1 显示了 PGA855EVM 输入和输出连接的简化图。

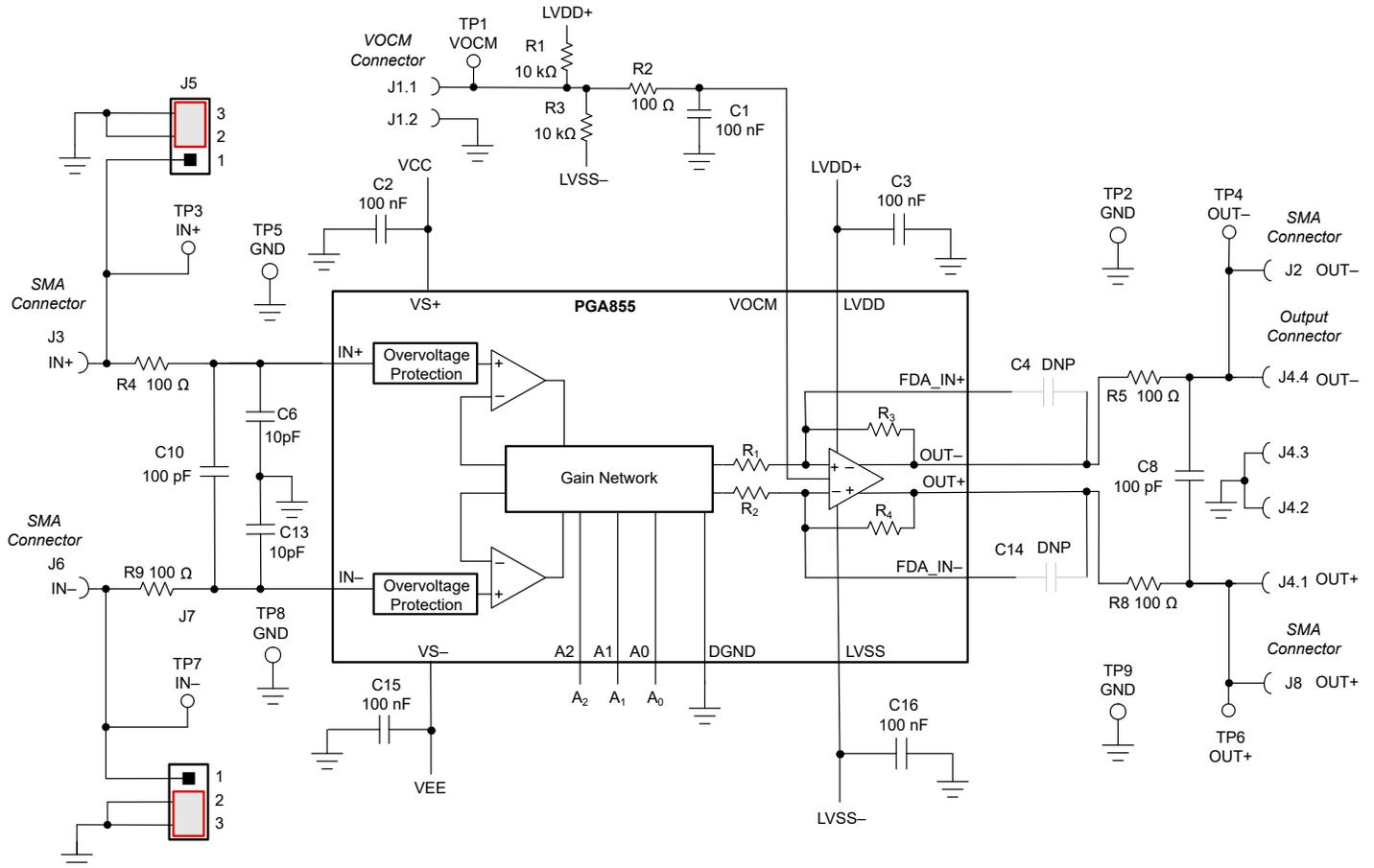


图 5-1. PGA855EVM 模拟输入和输出连接

表 5-1 总结了输入和输出连接器以及相应的测试点。

表 5-1. PGA855EVM 模拟输入和输出连接

连接器标识符	信号	注释	测试点
J3	IN+	SMA	TP3
J6	IN-	SMA	TP7
J2	OUT-	SMA	TP4
J8	OUT+	SMA	TP6
J4.4	OUT-	螺钉端子	TP4
J4.3	GND	螺钉端子	TP2
J4.2	GND	螺钉端子	TP9
J4.1	OUT+	螺钉端子	TP6
J1.1	VOCM	螺钉端子	TP1
J1.2	GND	螺钉端子	不适用

## 6 数字输入引脚和增益控制

PGA855 提供八个二进制增益设置，从 0.125V/V 的衰减增益到最大 16V/V。该增益由三个数字选择引脚控制：A0、A1 和 A2。默认情况下，PGA855 的增益配置为 0.125V/V。

该评估板提供分流跳线 J10、J11 和 J12 来设置 PGA855 增益控制选择引脚。表 6-1 列出了增益控制选项。要将增益控制引脚设置为高电平，请在相应的跳线上安装分流器。要将增益控制引脚设置为低电平，请移除分流跳线。

表 6-1. PGA855EVM 增益控制

A2 跳线 J10 连接器 J15.1	A1 跳线 J11 连接器 J15.2	A0 跳线 J12 连接器 J15.3	PGA 增益 (V/V)
低电平 (断开)	低电平 (断开)	低电平 (断开)	0.125
低电平 (断开)	低电平 (断开)	高电平 (分流)	0.25
低电平 (断开)	高电平 (分流)	低电平 (断开)	0.5
低电平 (断开)	高电平 (分流)	高电平 (分流)	1
高电平 (分流)	低电平 (断开)	低电平 (断开)	2
高电平 (分流)	低电平 (断开)	高电平 (分流)	4
高电平 (分流)	高电平 (分流)	低电平 (断开)	8
高电平 (分流)	高电平 (分流)	高电平 (分流)	16

或者，可以通过连接器 J15 从外部驱动 A0、A1 和 A2 数字引脚。任何不由外部源驱动的引脚或任何保持断开的分流器都使用下拉电阻器在 DGND 偏置。图 6-1 显示了增益设置方框图。

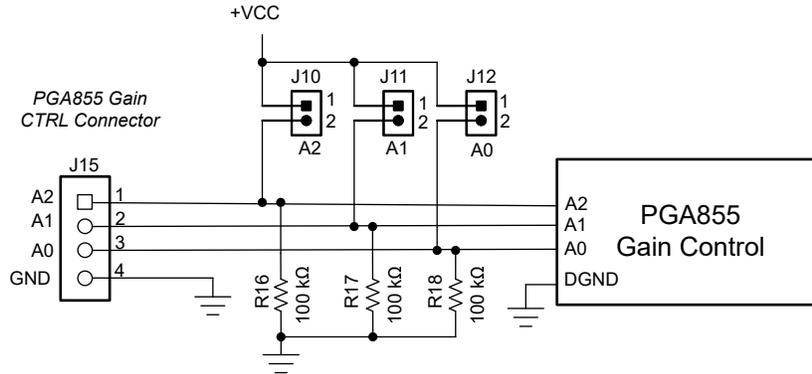


图 6-1. PGA855EVM 增益控制

## 7 更改

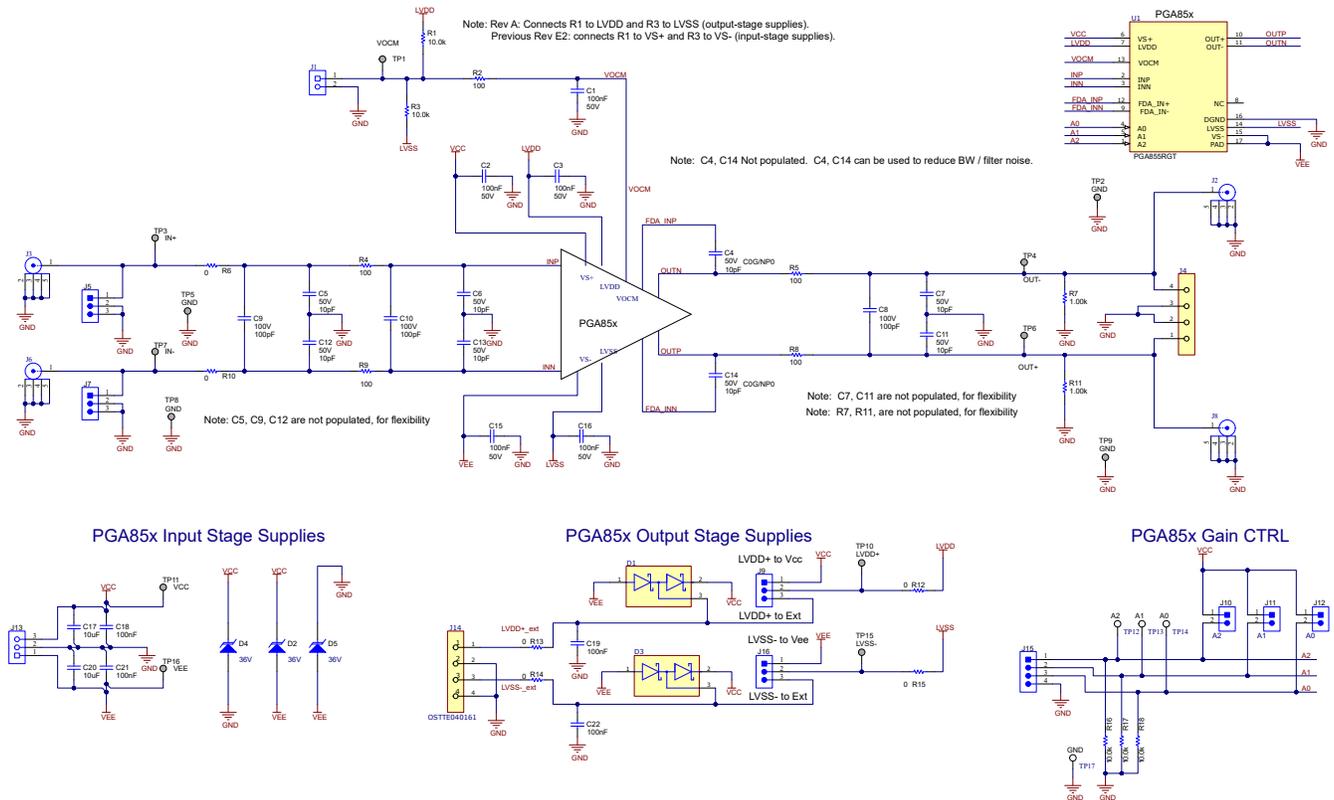
为了实现灵活性，EVM 提供了可选电容器 C4 和 C18。这些电容器与 PGA855 输出级内部反馈电阻器并联，用于实现噪声滤除。此外，该评估板还为可选输入低通滤波器提供了 R6、R10、C9、C5 和 C12 的接口位置，并且为负载电阻器 R7 和 R11 提供了接口位置。利用布局中的这些额外元件封装结构，用户可以自定义评估电路。有关 PGA855EVM 的完整原理图，请参阅图 8-1。

## 8 原理图、PCB 布局和物料清单

本节包含 PGA855EVM 的原理图、PCB 布局和物料清单。

### 8.1 原理图

图 8-1 所示为 EVM 原理图。



注意：未组装 DNP 元件。

图 8-1. PGA855EVM 原理图

## 8.2 PCB 布局

PGA855EVM 采用四层 PCB 设计。图 8-2 至图 8-6 显示了 PCB 分层图解。顶层由所有信号路径引线组成，并浇注了坚固的接地层。差分输入和输出采用对称电路板布局，以保持良好的性能匹配并提高共模噪声抑制能力。应尽可能对称地对正路径和负路径进行布线。可选的差分输入低通滤波电容放置在非常靠近 PGA 输入的位置，以减少外部噪声。电容器 C1 放置在靠近 VOVM 的位置，以避免注入共模噪声。去耦电容器 C2、C15、C3 和 C16 位于顶层尽可能靠近器件电源引脚的位置。第二个内部层是专用的实心 GND 平面。独立过孔位于每个元件的接地连接处，以提供低阻抗接地路径。从第三个内部层和底层进行布线，以连接输入级电源和输出级电源。

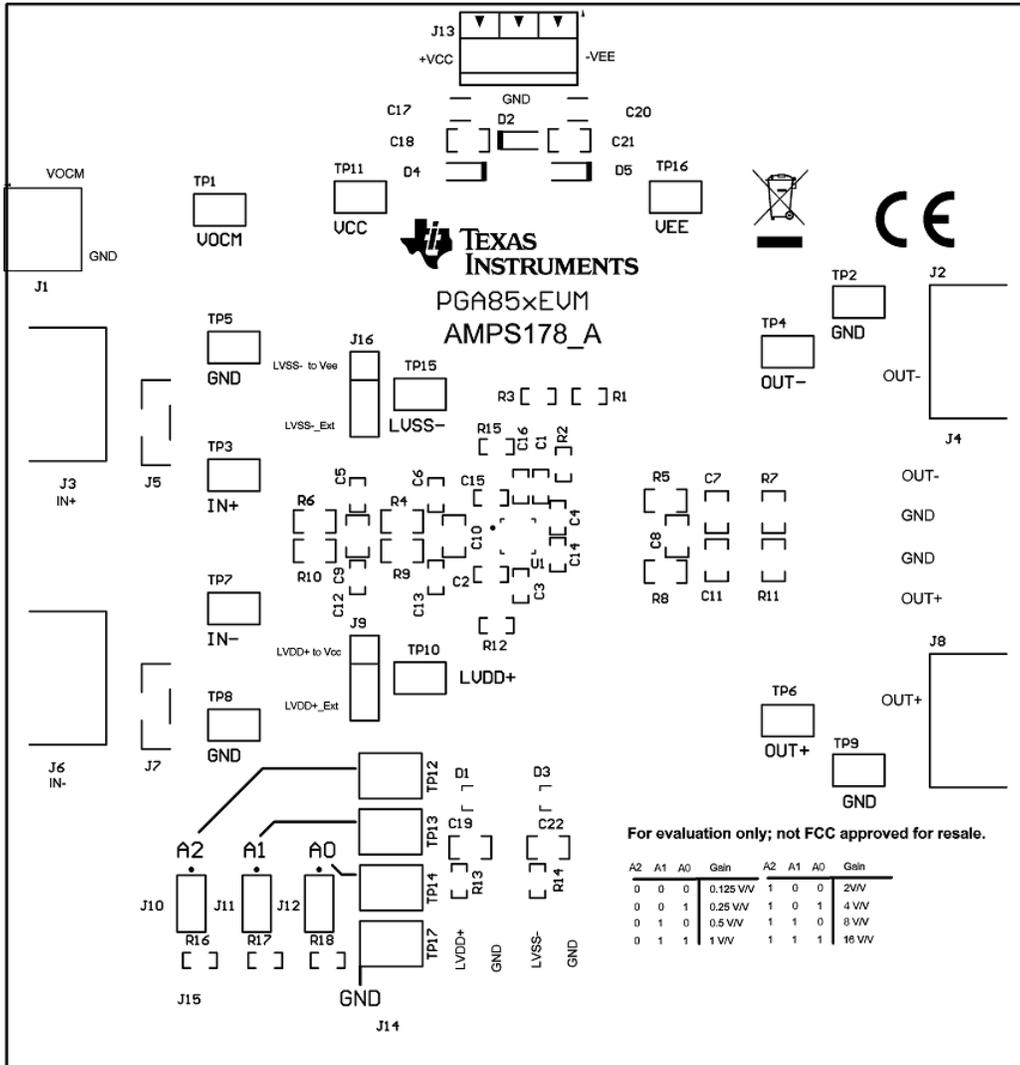


图 8-2. 顶部覆盖层 PCB 布局

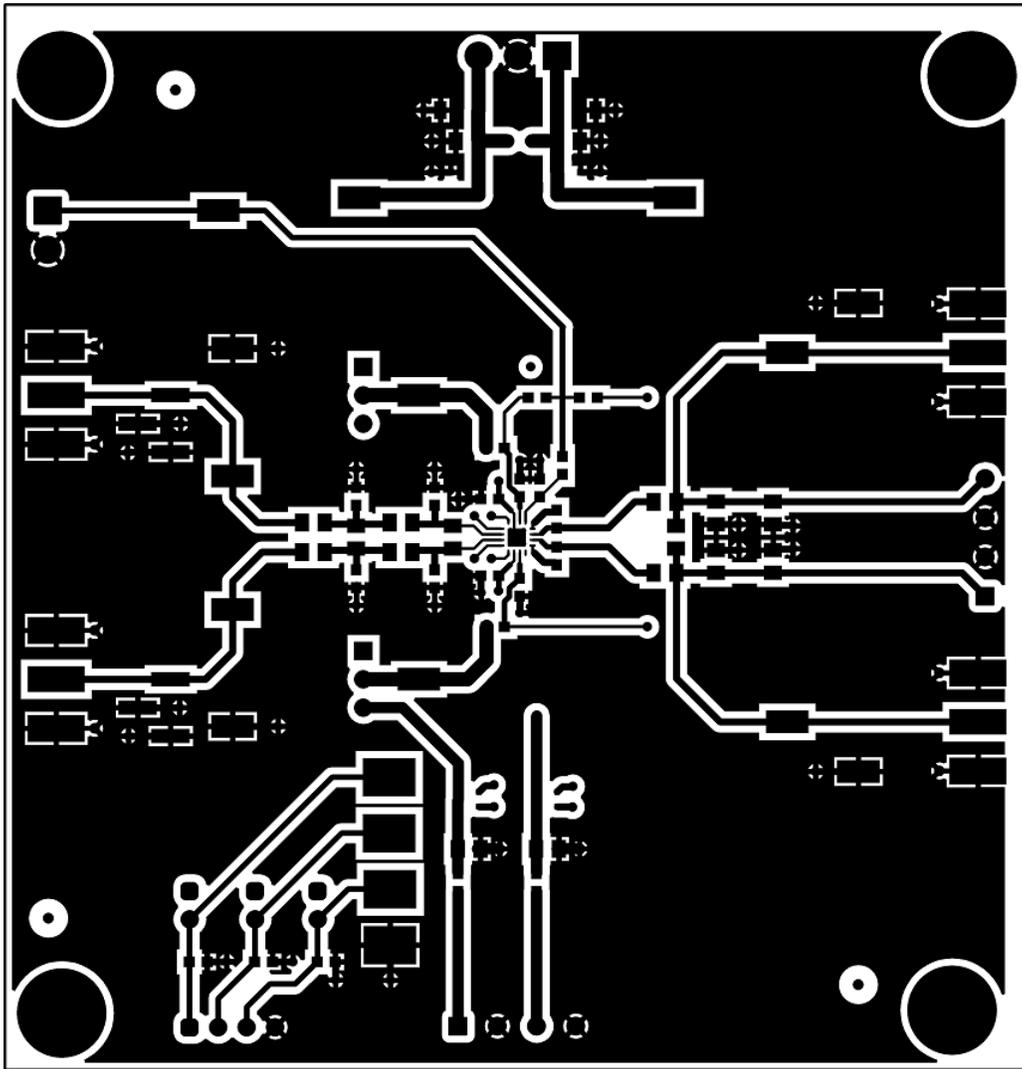


图 8-3. 顶层 PCB 布局

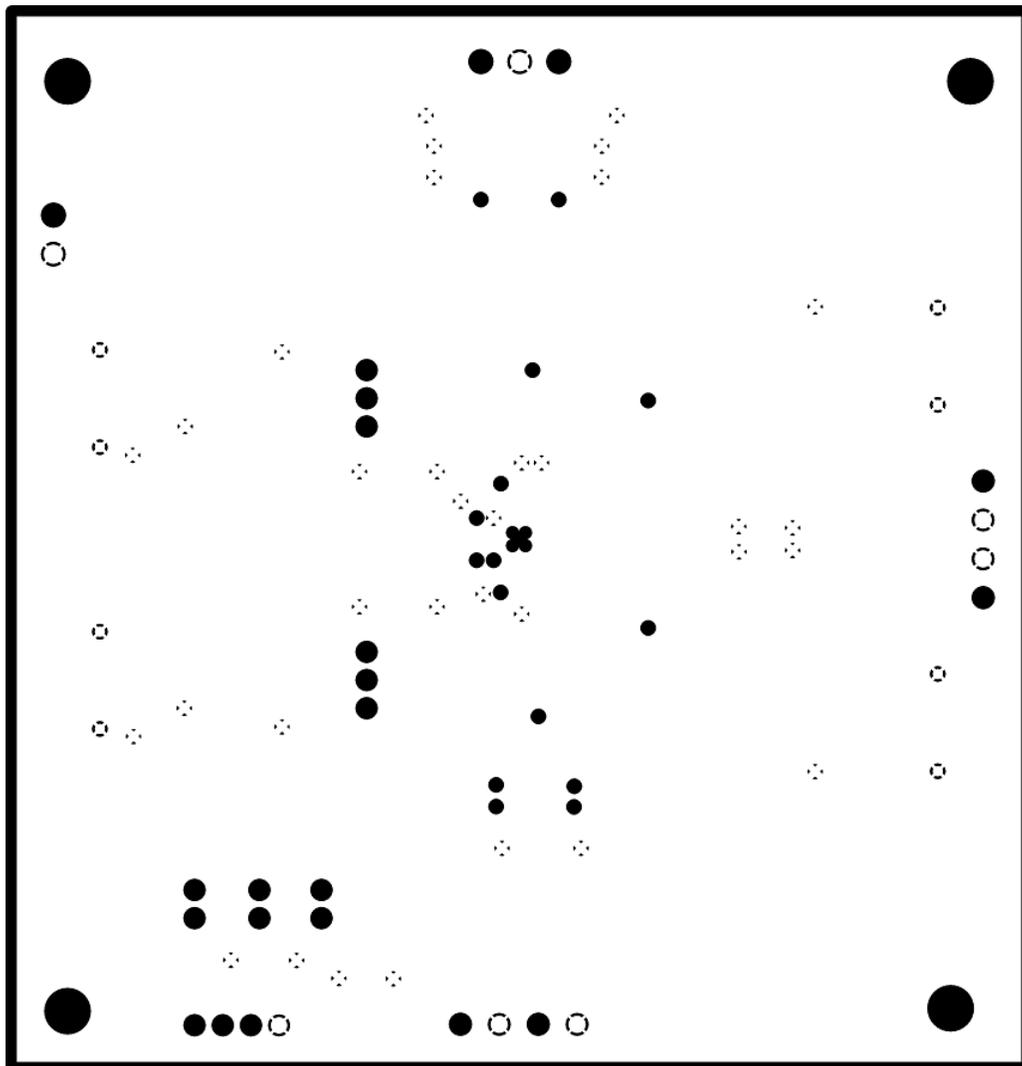


图 8-4. 接地层 PCB 布局

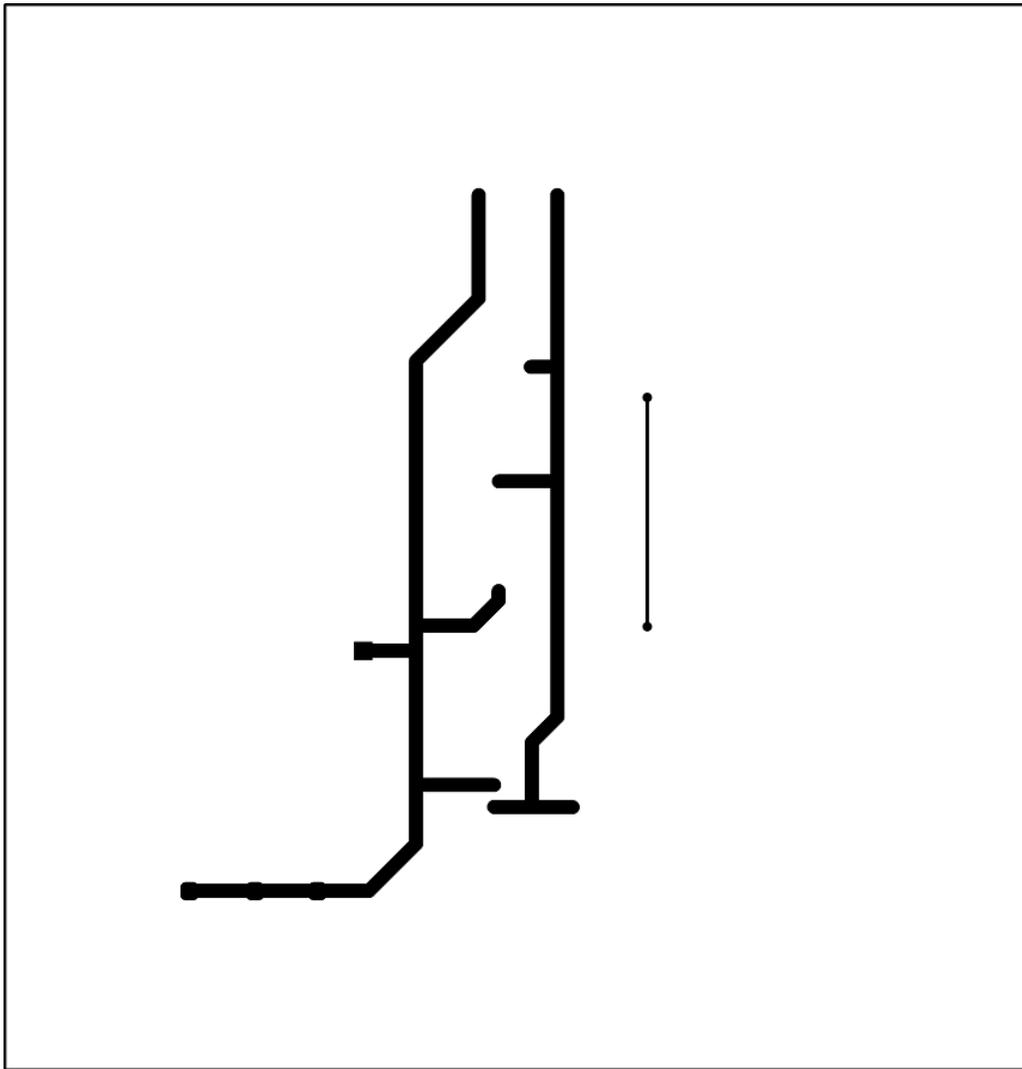


图 8-5. 电源层 PCB 布局

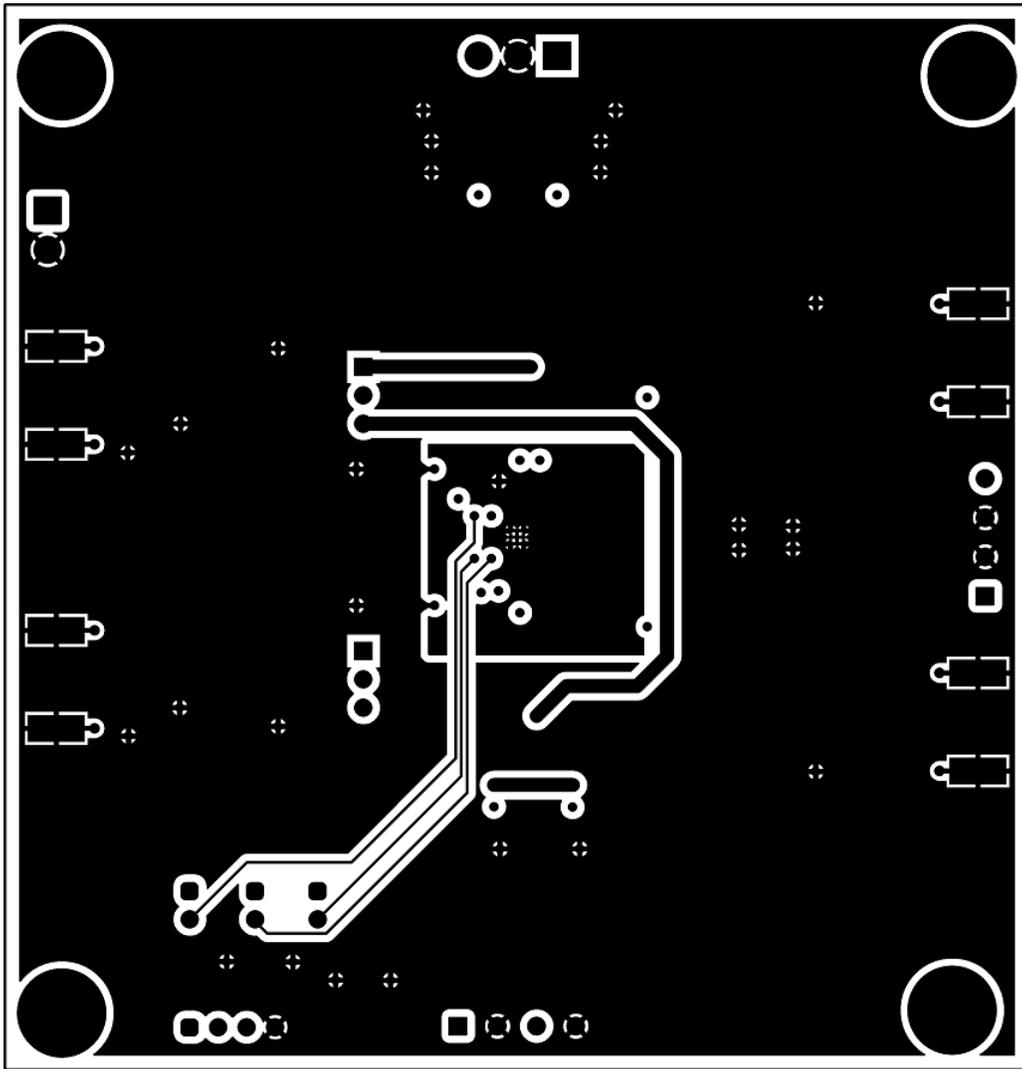


图 8-6. 底层 PCB 布局

### 8.3 物料清单

表 8-1 列出了 PGA855EVM 物料清单 (BOM)。

表 8-1. PGA855EVM 物料清单

标识符	数量	值	说明	封装参考	器件型号	制造商
!PCB1	1		印刷电路板		AMPS178	不限
C1、C2、C3、C15、C16	5	0.1μF	电容, 陶瓷, 0.1uF, 50V, +/-5%, X7R, 0603	603	C0603C104J5RACTU	Kemet
C6、C13	2	10pF	电容, 陶瓷, 10pF, 50V, +/-1%, C0G/NP0, 0603	603	C0603C100F5GAC7867	Kemet
C7、C11	2	10pF	电容, 陶瓷, 10pF, 50V, +/-5%, C0G/NP0, 0805	805	08055A100JAT2A	AVX
C8、C10	2	100pF	电容, 陶瓷, 100pF, 100V, +/-5%, C0G/NP0, 0805	805	C0805C101J1GACTU	Kemet
C17、C20	2	10μF	电容, 陶瓷, 10μF, 35V, +/- 10%, X7R, 1206	1206	C3216X7R1V106K160AC	TDK
C18、C19、C21、C22	4	0.1μF	电容, 陶瓷, 0.1uF, 50V, +/-10%, X7R, 0805	805	08055C104KAT2A	AVX
D1、D3	2		二极管阵列, 1 对串联肖特基, 40V, 200mA (直流), 表面贴装 SC-70, SOT-323	SOT-323	BAT854SWF	Nexperia
D2, D4, D5	3	36V	二极管, TVS, 单向, 36V, 75Vc, SOD-323	SOD-323	CDSOD323-T36S	Bourns
H1、H2、H3、H4	4		机械螺钉, 圆头, #4-40 x 1/4, 尼龙, 飞利浦盘形头	螺钉	NY PMS 440 0025 PH	B&F Fastener Supply
H5、H6、H7、H8	4		六角螺柱, 0.5"L #4-40, 尼龙	螺柱	1902C	Keystone
J1	1		端子块, 3.5mm 间距, 2x1, TH	7.0x8.2x6.5mm	ED555/2DS	On-Shore Technology
J2、J3、J6、J8	4		连接器, 末端发射 SMA, 50 欧姆, SMT	末端发射 SMA	142-0701-801	Cinch Connectivity
J4、J14	2		端子块, 3.5mm, 垂直, 4 位置 PCB	HDR4	OSTTE040161	On Shore Technology
J5、J7 的 TIDA-010025CB J3 接口	2		接头, 100mil, 3x1, 镀金, SMT	Samtec_TSM-103-01-X-SV	TSM-103-01-L-SV	Samtec
J9、J16	2		接头, 100mil, 3x1, 镀金, TH	PBC03SAAN	PBC03SAAN	Sullins Connector Solutions
J10、J11、J12	3		接头, 100mil, 2x1, 镀金, TH	2x1 接头	TSW-102-07-G-S	Samtec
J13	1		端子块, 3.5mm 间距, 3x1, TH	10.5mm x 8.2mm x 6.5mm	ED555/3DS	On-Shore Technology (岸上科技)
J15	1		接头, 100mil, 4x1, 金, TH	4x1 接头	TSW-104-07-G-S	Samtec (申泰)
R1、R3	2	10k Ω	电阻, 10.0k, 1%, 0.1W, 0603	603	ERJ-3EKF1002V	Panasonic
R2	1	100 Ω	电阻, 100, 1%, 0.1W, 0603	603	RC0603FR-07100RL	Yageo
R4、R5、R8、R9	4	100 Ω	电阻器, 0, 0.1%, 0.125W, 0805	805	RT0805BRD07100RL	Yageo America

表 8-1. PGA855EVM 物料清单 (continued)

标识符	数量	值	说明	封装参考	器件型号	制造商
R6 , R10	2	0 Ω	电阻, 0, 5%, 0.125W, AEC-Q200 0 级, 0805	805	ERJ-6GEY0R00V	Panasonic
R12, R13, R14, R15	4	0 Ω	电阻, 0, 5%, 0.1W, 0603	603	RC0603JR-070RL	Yageo
R16 , R17 , R18	3	10.0k Ω	电阻, 10.0kΩ, 1%, 0.1W, 0603	603	RCG060310K0FKEA	Vishay Draloric ( 威世迪劳瑞 )
SH-J1, SH-J2, SH-J3、SH-J4 、SH-J5、SH-J6	6	1 × 2	分流器, 100mil, 镀金, 黑色	顶部闭合 100mil 分流器	SPC02SYAN	Sullins Connector Solutions
TP1、TP2、TP3、TP4、TP5、TP6、TP7、TP8、TP9、TP10、TP11、TP15、TP16	13		测试点, 微型, SMT	测试点, 微型, SMT	5019	Keystone
TP12、TP13、TP14、TP17	4		测试点, 紧凑型, SMT	Testpoint_Keystone_Compact	5016	Keystone
U1	1		低噪声、宽带宽、全差分输出、可编程增益放大器	VQFN17	PGA855RGT	德州仪器 (TI)

## 9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (April 2023) to Revision A (September 2023)	Page
• 更改了电路板图像.....	1
• 更改了 <i>PGA855EVM</i> 简化版原理图以显示更新后的 VO <sub>CM</sub> 分压器连接.....	4
• 添加了有关 PCB 版本的信息.....	4
• 更改了 <i>PGA855EVM</i> 默认跳线设置图以显示更新后的 RTM 丝印.....	5
• 更改了 <i>PGA855EVM</i> 模拟输入和输出连接图以显示 PCB 更改.....	8
• 更改了 <i>PGA855EVM</i> 原理图以显示 PCB 修订版.....	10
• 更改了 图 8-2 至 图 8-6 .....	11

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司