



内容

1 引言.....	2
2 特性.....	2
3 原理图.....	3
4 设计流程.....	4
4.1 频率设置.....	4
4.2 电感值.....	4
4.3 输出电容器.....	4
4.4 输入电容器.....	4
4.5 补偿设计.....	6
4.6 电流限制.....	7
4.7 计时器锁存器.....	7
5 测试结果.....	9
5.1 效率曲线.....	9
5.2 典型工作波形.....	9
5.3 启动波形.....	9
5.4 输出波纹电压和负载瞬态.....	10
6 布局指南.....	12
6.1 低侧 MOSFET.....	12
6.2 连接.....	12
6.3 旁路电容器.....	12
6.4 自举电容器.....	12
6.5 输出电压.....	12
7 PCB 布局.....	13
8 物料清单.....	16
9 修订历史记录.....	17

商标

所有商标均为其各自所有者的财产。

1 引言

TPS5124 是双独立同步降压控制器。TPS5124 内部的两个控制器都以 180° 相移运行，且取消了部分输入纹波，因此，所需的输入电容降低了。其他特性包括单独的软启动电路和待机控制。有关详细信息，请参阅 [TPS5124 双通道同步降压 PWM 控制器数据表](#)。

2 特性

此 EVM 设计为在 12V 总线电压下运行。它产生两个输出：在 15A 下为 3.3V，在 10A 下为 1.5V。

表 2-1. TPS5124EVM-001 性能总结

参数	测试条件	最小值	典型值	最大值	单位
输入电压范围		6.5	12.0	15.0	V
运行频率			300		kHz
输入纹波电压 (RMS)	$V_{IN} = 12V, I_{OUT1} = 15A, I_{OUT2} = 10A$		92		mV
通道 1					
输出电流范围	$6.5V \leq V_{IN} \leq 15V$	0	15	16	A
线性调整率	$6.5V \leq V_{IN} \leq 15V, I_{OUT} = 15A$		±0.1%		
负载调整率	$1A \leq I_{OUT} \leq 15A, V_{IN} = 12V$		±0.3%		
负载瞬态响应电压变化	I_{OUT} 从 0A 升至 8.5A		-160		mV _{PK}
	I_{OUT} 从 8.5A 降至 0A		200		
负载瞬态响应恢复时间	I_{OUT} 从 0A 升至 8.5A		80		ms
	I_{OUT} 从 8.5A 降至 0A		120		
环路带宽	$I_{OUT} = 15A$		30		kHz
相位裕度	$I_{OUT} = 15A$		55		°
输出纹波电压	$I_{OUT} = 15A$		33	66	mV _{PP}
输出上升时间	$V_{IN} = 12V, V_{OUT} = 3.3V, I_{OUT} = 15A$		2.85		ms
满负载效率	$V_{IN} = 12V, V_{OUT} = 3.3V, I_{OUT} = 15A$		90.6%		
通道 2					
输出电流范围	$6.5V \leq V_{IN} \leq 15V$	0	10	12	A
线性调整率	$6.5V \leq V_{IN} \leq 15V$		±0.1%		
负载调整率	$1A \leq I_{OUT} \leq 10A, V_{IN} = 12V$		±0.3%		
负载瞬态响应电压变化	I_{OUT} 从 0A 升至 7.5A		-120		mV _{PK}
	I_{OUT} 从 7.5A 降至 0A		220		
负载瞬态响应恢复时间	I_{OUT} 从 0A 升至 7.5A		40		ms
	I_{OUT} 从 7.5A 降至 0A		80		
环路带宽	$I_{OUT} = 10A$		23		kHz
相位裕度	$I_{OUT} = 10A$		55		°
输出纹波电压	$I_{OUT} = 10A$		15	30	mV _{PP}
输出上升时间	$V_{IN} = 12V, V_{OUT} = 1.5V, I_{OUT} = 10A$		2.12		ms
满负载效率	$V_{IN} = 12V, V_{OUT} = 1.53V, I_{OUT} = 10A$		85.5%		

3 原理图

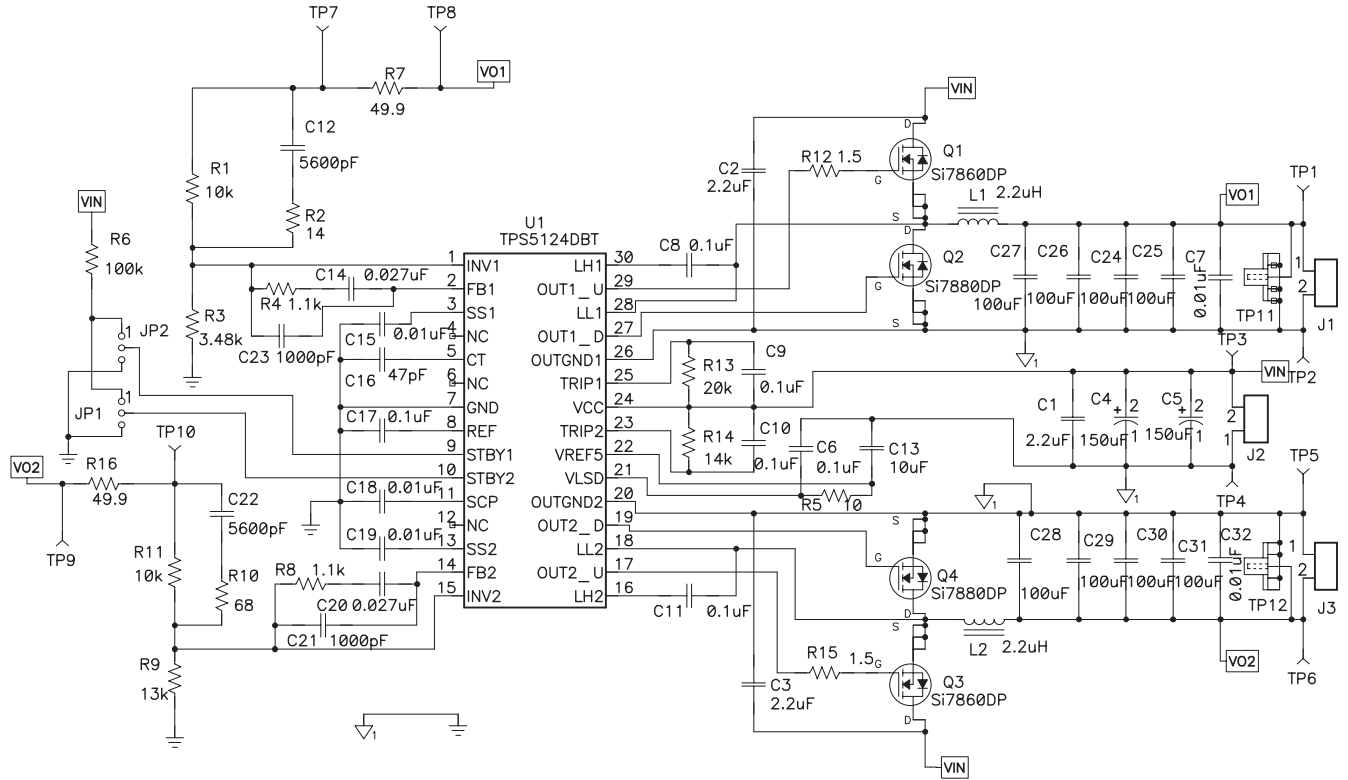


图 3-1. HPA053 TPS5124 控制器原理图

4 设计流程

4.1 频率设置

许多因素会影响频率选择。更高的开关频率会导致更小的输出电感器和电容器，从而减小转换器的尺寸。不过，较高的开关频率会增加开关损耗，并降低转换器的效率。为本设计选择了 300kHz 的频率以实现合理的效率和尺寸。

从 CT (引脚 5) 连接到接地的电容器 C16 对振荡器频率进行编程。47pF 的 C16 值在 25°C 时产生 300kHz 的开关频率。

4.2 电感值

电感值可以使用 [方程式 1](#) 计算。

$$L = \frac{V_{OUT}}{f_{(min)} \times I_{RIPPLE}} \times \left(1 - \frac{V_{OUT}}{V_{IN(max)}} \right) \quad (1)$$

其中

- I_{RIPPLE} 是流过电感器的纹波电流。

纹波电流会影响输出电压纹波和磁芯损耗。基于 20% 纹波电流和 300kHz，电感值计算为 2.2 μ H。选择了 Vishay 的现成 2.2 μ H 电感器。器件型号是 IHLP-5050CE-01-2R2M01。DCR 为 7m Ω ，与 DCR 相关的传导损耗为 1.6W，约为输出功率的 3.3%。

为通道 2 选择电感器时遵循相同的过程。选择同一电感器。

4.3 输出电容器

可以使用 [方程式 2](#) 和 [方程式 3](#) 计算所需的输出电容及其 ESR。

$$C_{OUT(min)} = \frac{I_{RIPPLE}}{8 \times f \times V_{RIPPLE}} \quad (2)$$

$$ESR_{OUT} = \frac{V_{RIPPLE}}{I_{RIPPLE}} \quad (3)$$

输出电压纹波为 1% 时，所需的最小输出电容为 54 μ F，其 ESR 应小于 7.7m Ω 。

从负载瞬态的角度来看，6% 过冲所需的电容可以使用 [方程式 4](#) 计算。

$$C_{OUT} = \frac{(I_{OUT(max)})^2 \times L}{(V_{OUT2})^2 - (V_{OUT1})^2} \quad (4)$$

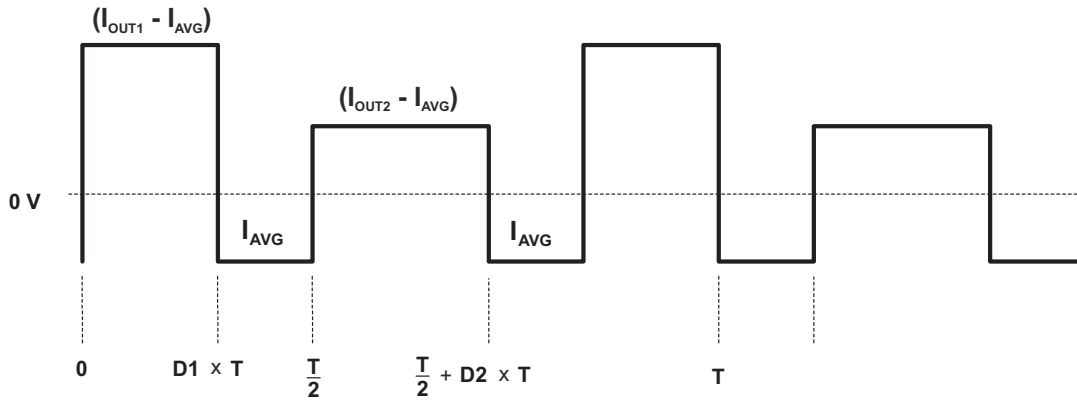
其中

- V_{OUT2} 是允许的过冲电压。
- V_{OUT1} 是标称工作电压。

对于 6% 的过冲，所需的电容约为 370 μ F。使用了四个 100 μ F、6.3V 陶瓷电容器。每个电容器的 ESR 值为 2.0m Ω 。

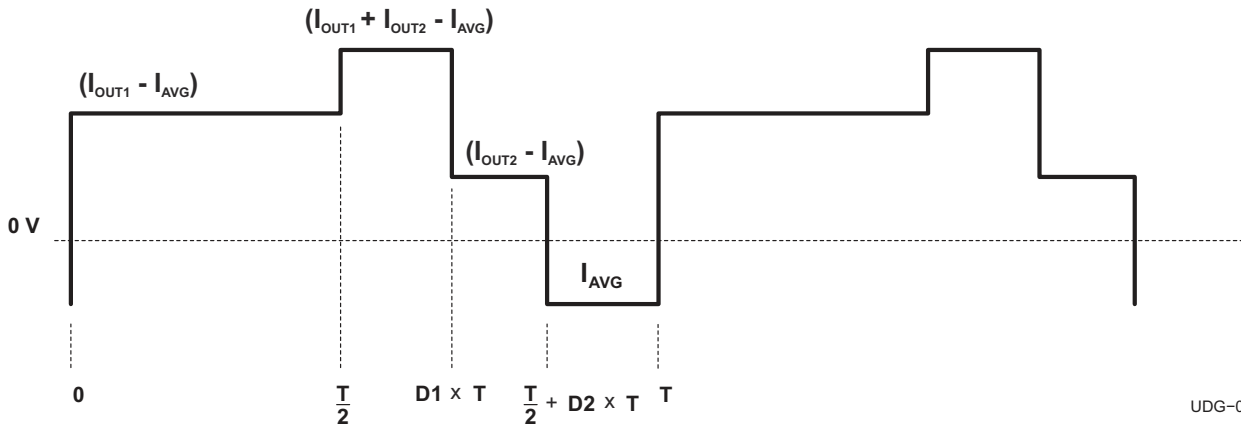
4.4 输入电容器

由于采用异相运行，取消了部分输入电流纹波。输入电容器中的总 RMS 电流计算方式如下。这假设总输入电流进入输入电容器到电源接地，并忽略电感器中的纹波电流。



UDG-04010

图 4-1. 情形一 ($D1 < 0.5$, $D2 < 0.5$)



UDG-04010

图 4-2. 情形二 ($D2 < 0.5 < D1$)

4.4.1 情形一 : $D1$ 、 $D2 < 0.5$

通过输入电容的纹波电流如图 4-1 所示，可以使用方程式 5 计算。

$$I_{incapRMS} = \sqrt{\frac{1}{T} \times \left[\int_0^{D1 \times T} (I_{OUT1} - I_{AVG})^2 dt + \int_{\frac{T}{2}}^{\frac{T}{2} + D2 \times T} (I_{OUT2} - I_{AVG})^2 dt + \int_{\frac{T}{2}}^{\frac{T}{2} + D2 \times T} (I_{OUT1} - I_{AVG})^2 dt + \int_{\frac{T}{2} + D2 \times T}^T (I_{AVG})^2 dt \right]} \quad (5)$$

$$I_{incapRMS} = \sqrt{D1 \times (I_{OUT1})^2 + D2 \times (I_{OUT2})^2 - (I_{AVG})^2} \quad (6)$$

其中

- I_{AVG} 是平均输入电流。

$$I_{AVG} = I_{OUT1} \times D1 + I_{OUT2} \times D2 \quad (7)$$

4.4.2 情形二 : $D2 < 0.5 < D1$

通过输入电容的纹波电流如节 4.4 所示，可以使用方程式 8 计算。

$$I_{incapRMS} = \sqrt{\frac{1}{T} \times \left[\int_0^{\frac{T}{2}} (I_{OUT1} - I_{AVG})^2 dt + \int_{\frac{T}{2}}^{D1 \times T} (I_{OUT1} + I_{OUT2} - I_{AVG})^2 dt + \int_{\frac{T}{2} + D2 \times T}^T (I_{OUT2} - I_{AVG})^2 dt + \int_{\frac{T}{2} + D2 \times T}^T (I_{AVG})^2 dt \right]}$$

$$I_{incapRMS} = \sqrt{D1 \times (I_{OUT1})^2 + D2 \times (I_{OUT2})^2 + (2 \times D1 - 1) \times I_{OUT1} \times I_{OUT2} - (I_{AVG})^2} \quad (9)$$

此 EVM 符合“情形一”条件。在 $V_{IN} = 12V$ 时，最大输入纹波电流为 6.7A。使用了来自 Panasonic 的两个 $150\mu F$ 、20V 特殊聚合物电容器（器件型号为 EEFWA1D151P）。每个可处理 3.7A 的纹波电流。每个电容器的 ESR 值为 $26m\Omega$ 。因此，输入纹波电压使用方程式 10 计算得出，约为 $88mV_{RMS}$ 。

$$I_{RIPPLE} = I_{incapRMS} \times ESR \quad (10)$$

4.5 补偿设计

以下补偿回路设计以通道 1 为例，但通道 2 的设计遵循相同的规则。

TPS5124 使用电压模式控制方法。由 $R1$ 、 $R2$ 、 $R4$ 、 $C14$ 、 $C12$ 和 $C23$ 组成的 III 型补偿网络用于确保稳定性。由于陶瓷电容器的 ESR 较低，功率级的 L-C 频率约为 5.4kHz，ESR 零点在 790kHz。选择 30kHz 的总交叉频率 (f_{0db}) 以实现合理的瞬态响应和稳定性。来自补偿器的两个零点 (f_{Z1} 和 f_{Z2}) 都设置为 2.68kHz。两个极点 (f_{P1} 和 f_{P2}) 设置为 150kHz 和 2MHz。极点和零点的频率由以下方程式定义。

$$f_{Z1} = \frac{1}{2\pi \times R4 \times C14} \quad (11)$$

$$f_{Z2} = \frac{1}{2\pi \times R1 \times C12} \quad (12)$$

其中

- 假设 $R1 \gg R2$ 。

$$f_{P1} = \frac{1}{2\pi \times R4 \times C23} \quad (13)$$

$$f_{P2} = \frac{1}{2\pi \times R2 \times C12} \quad (14)$$

其中

- 假设 $C14 \gg C23$ 。

补偿器的传递函数计算公式如下：

$$A(s) = \frac{(1 + s \times C14 \times R2) \times [1 + s \times C12 \times (R1 + R2)]}{s \times R1 \times C14 \times \left[\left(1 + \frac{C23}{C14} \right) + s \times R4 \times C23 \right] \times (1 + s \times R2 \times C12)} \quad (15)$$

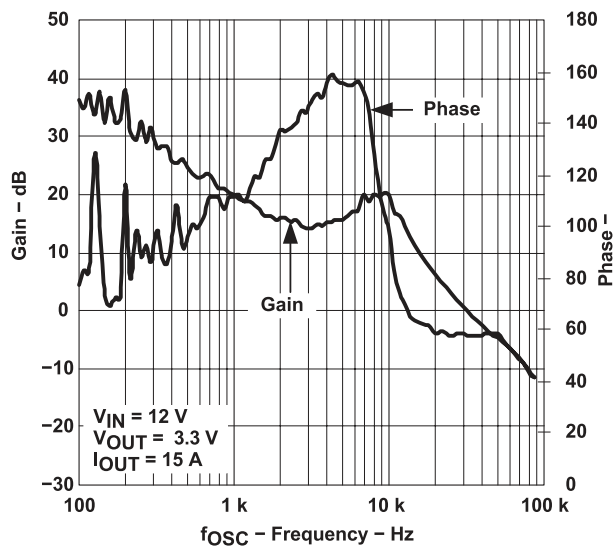


图 4-3. 增益和相位与振荡器频率的关系 (通道 1)

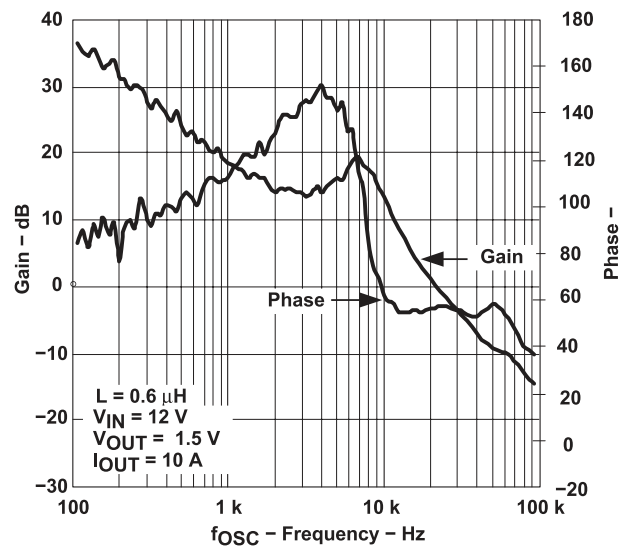


图 4-4. 增益和相位与振荡器频率的关系 (通道 2)

图 4-3 显示了闭环增益和相位。对于通道 1，总交叉频率约为 30kHz，相位裕度为 58°。对于通道 2，交叉频率约为 23kHz，相位裕度为 55°。

4.6 电流限制

TPS5124 中的电流限制使用内部电流源和外部电阻器 (R13 和 R14) 进行设置。电流限制保护电路将高侧和低侧驱动器的漏源电压与设定电压进行比较。如果在高侧导通期间电压超过限制，电流限制电路会终止高侧驱动器脉冲。如果在低侧导通期间超过设定电压，则低侧脉冲将延长到下一个周期。同时，这个操作具有降低输出电压的效果，直至激活欠压保护电路并设置故障锁存，并且高侧和低侧 MOSFET 驱动器均已关断。应该使用方程式 16 计算电流保护设定点的外部电阻值。

$$R_{CL} = \frac{1.3 \times R_{DS(on)} \times \left(I_{LIM} + \frac{I_{RIPPLE}}{2} \right)}{I_{TRIP}} \quad (16)$$

其中

- R_{CL} 是外部限流电阻器 (R13 和 R14)。
- $R_{DS(on)}$ 是低侧 MOSFET (Q2 和 Q4) 的导通电阻。
- 1.3 是 $R_{DS(on)}$ 的温度系数。
- I_{LIM} 是所需电流限制。
- I_{TRIP} 是内部电流源，在 25°C 时的典型值为 13 μ A。

4.7 计时器锁存器

TPS5124 包含故障锁存功能，带有一个用户可调计时器，可在发生故障时锁存 MOSFET 驱动器。当 OVP 或 UVP 比较器检测到故障条件时，计时器将开始对连接到 SCP 引脚的外部电容器 C18 充电。该电路旨在使对于 C18 的任何值，欠压锁存时间 t_{UVPL} 大约比过压锁存时间 t_{OVPL} 大五倍。计算所需过压和欠压锁存延迟时间的所需 C18 值用到的公式见方程式 17 和方程式 18。

$$C18 = 1.7 \times 10^{-6} \times \frac{t_{UVPL}}{1.185} \quad (17)$$

$$C18 = 8 \times 10^{-6} \times \frac{t_{OVPL}}{1.185} \quad (18)$$

其中

- C18 是连接到 SCP 引脚的外部电容。
- t_{UVPL} 是从 UVP 检测到锁存的时间。
- t_{OVPL} 是从 OVP 检测到锁存的时间。

对于 EVM， $t_{UVPL} = 7\text{ms}$ ， $t_{OVPL} = 1.5\text{ms}$ ，因此 $C18 = 0.01 \mu\text{F}$ 。

如果 SCP 引脚上的电压达到 1.185V，则设置故障锁存，并且 MOSFET 驱动器设置如下。

4.7.1 欠压保护

欠压比较器电路持续监控 INV 引脚的电压。如果该引脚上的电压低于 0.85V 基准电压的 78%，计时器将开始为 C18 充电。如果故障情况持续时间超过 t_{UVPL} ，则故障锁存器被设置且高侧和低侧驱动器都被强制关闭。

4.7.2 短路保护

短路保护电路使用 UVP 电路锁存 MOSFET 驱动器。当电流限制电路限制输出电流时，输出电压会低于目标输出电压，且 UVP 比较器会检测到上述故障情况。

4.7.3 过压保护

过压比较器电路持续监控 INV 引脚的电压。如果 V_{INV} 升至 0.85V 基准的 112% 以上，则计时器开始为 C18 充电。如果故障情况持续时间超过 t_{OVPL} ，则故障锁存器被设置，高侧驱动器被强制关闭，而低侧驱动器被强制开启。

CAUTION

当器件使 OVP 或 UVP 事件超时时，请勿将 SCP 端子设置为低于 1.185V 的电压。如果在此期间将 SCP 端子手动设置为低于 1.185V 的电压，则可能会发生输出过冲。TPS5124 必须通过将 STBYx 接地来复位。

4.7.4 禁用保护功能

如果出于故障排除或其他目的需要禁用 TPS5124 的保护功能，可以禁用 OCP、OVP 和 UVP 电路。

4.7.4.1 禁用过流保护

移除限流电阻 R13 和 R14 以禁用限流功能。

4.7.4.2 禁用过压保护或欠压保护

将 SCP 端子接地可以禁用 OVP 和 UVP。

5 测试结果

5.1 效率曲线

在三种不同工作条件下测试了效率。

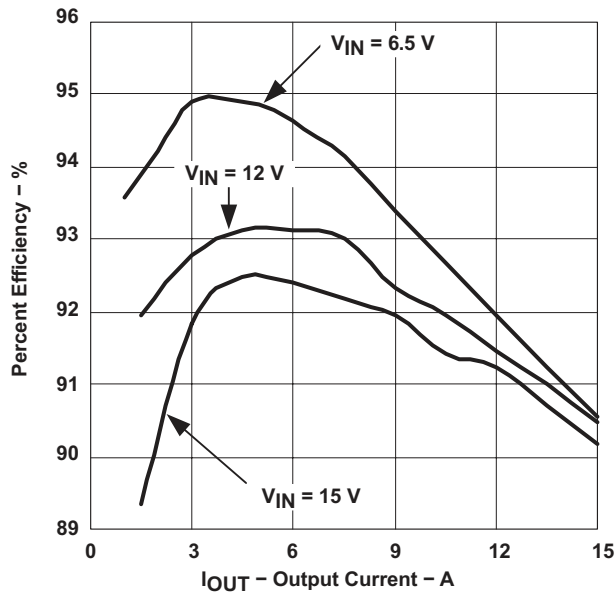


图 5-1. 总体效率与输出电流 V_{OUT1} (3.3V) 的关系, 仅限已启用

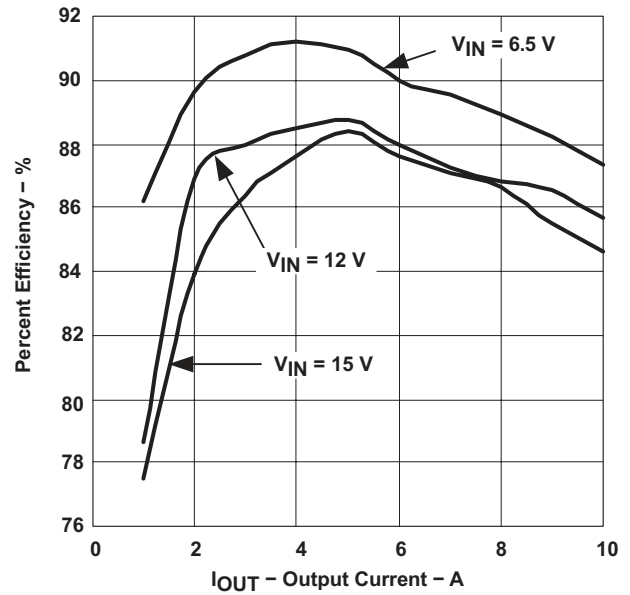


图 5-2. 总体效率与输出电流 V_{OUT1} (1.5V) 的关系, 仅限已启用

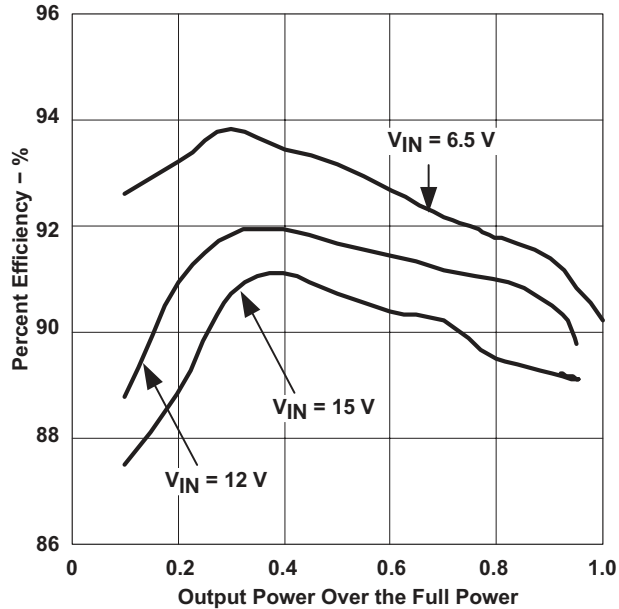


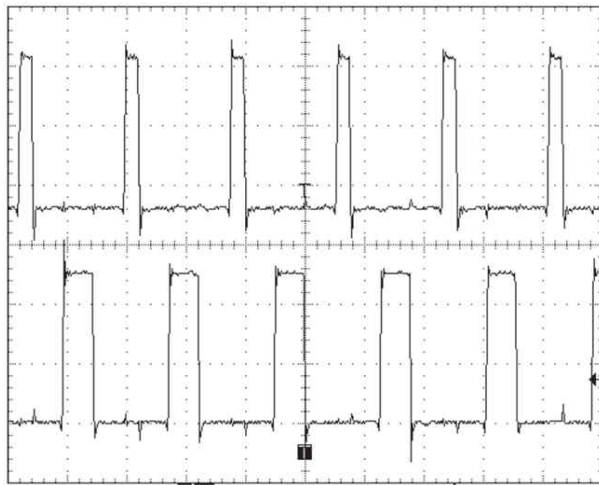
图 5-3. 总体效率与输出功率的关系, 两个通道均启用

5.2 典型工作波形

图 5-4 显示了在 $V_{IN} = 12V$ 、 $I_{OUT1} = 15A$ 且 $I_{OUT2} = 10A$ 条件下采集的典型工作波形。

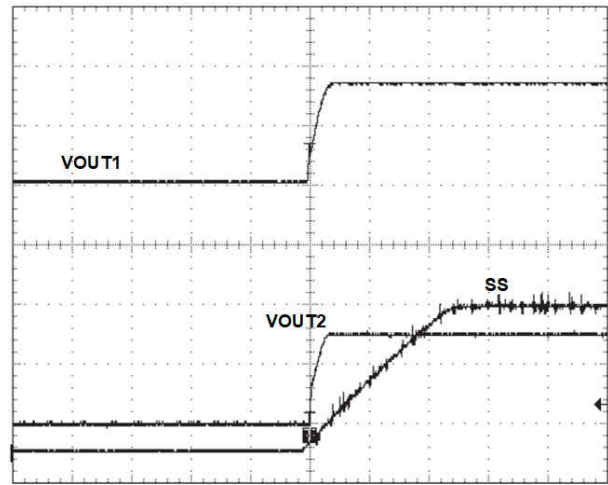
5.3 启动波形

图 5-5 显示了在 $V_{IN} = 12V$ 、 $I_{OUT1} = 15A$ 且 $I_{OUT2} = 10A$ 时采集的波形。 V_{OUT1} 的上升时间为 2.85ms, V_{OUT2} 的上升时间为 2.12ms。



t - Time - 2 μ s/div

图 5-4. 开关节点波形



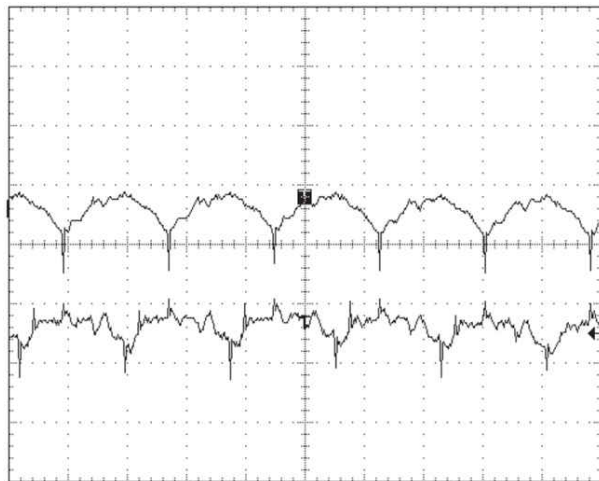
t - Time - 10 ms/div

图 5-5. 启动波形

5.4 输出纹波电压和负载瞬态

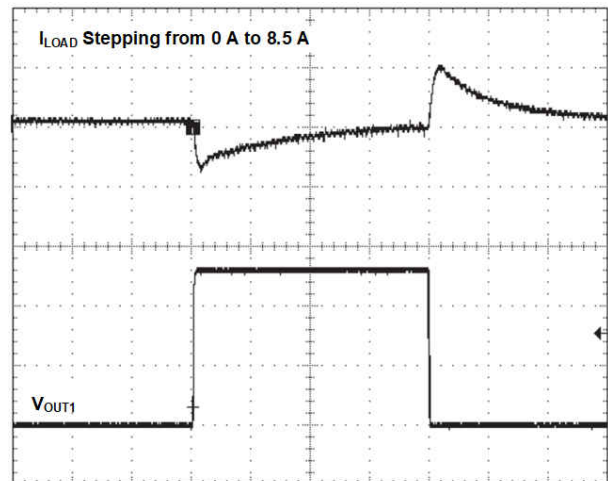
通道 1 (3.3V) 输出端上 15A 时的输出纹波约为 20mV_{p-p}，通道 2 输出端上 10A 时输出纹波约为 15mV_{p-p}，如图 5-6 所示。

图 5-7 显示了负载瞬态响应。对于通道 1 (3.3V)，当负载从 0A 阶跃到 8.5A 时，过冲和下冲电压约为 150mV。对于通道 2 (1.5V)，当负载从 0A 阶跃到 7.5A 时，过冲电压约为 220mV，下冲电压约为 140mV。



t - Time - 2 μ s/div

图 5-6. 输出纹波



t - Time - 40 μ s/div

图 5-7. 负载瞬态响应

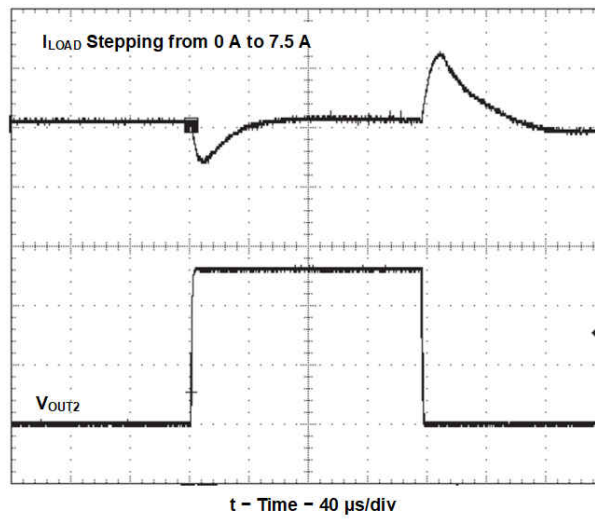


图 5-8. 负载瞬态响应

6 布局指南

正确的设计和布局对于电源的性能至关重要。以下是对 TPS5124 设计布局的一些建议：

- 对于使用 TPS5124 的设计，建议采用四层 PCB 设计。至少使用一层专用于 PWRGND 平面。
- INV、REF、CT、GND、SCP 和 SOFTSTART 等所有敏感模拟元件都应以 ANAGND 为基准。
- 理想情况下，TPS5124 芯片正下方的所有区域也应以 ANAGND 为基准。
- GND 和 PWRGND 应尽可能隔离，它们之间采用单点连接。

6.1 低侧 MOSFET

- 低侧 MOSFET 的源极应以 PWRGND 为基准。否则，ANAGND 会受到输出噪声的影响。
- PWRGND 应靠近低侧 MOSFET 的源极放置。

6.2 连接

- 从驱动器到功率 MOSFET 栅极的连接应尽可能短且宽，以减少杂散电感。如果不使用外部栅极电阻器，这将变得更为关键。此外，用于高侧 FET 的外部栅极电阻器将显著降低 LL 节点的噪声并改善限流功能的性能。
- 从 LL 到功率 MOSFET 的连接应尽可能短且宽。

6.3 旁路电容器

- VCC 的旁路电容器应靠近 TPS5124 放置。
- VCC 上的大容量存储电容器应靠近功率 MOSFET 放置。高频旁路电容器应与大容量电容器并联放置，并靠近高侧 MOSFET 的漏极和低侧 MOSFET 的源极连接。
- 为降低噪声，应将 $0.1\ \mu\text{F}$ 电容器 C_{TRIP} 与跳闸电阻器 RCL 并联放置。

6.4 自举电容器

- 自举电容器 C_{BS} (从 LH 连接到 LL) 应靠近 TPS5124 放置。
- LH 和 LL 布线应彼此靠近，以最大程度减少与这些走线的噪声耦合。
- LH 和 LL 布线不应靠近控制引脚区域 (例如，INV、FB、REF 等)。

6.5 输出电压

- 输出电压检测走线应由任一接地层隔离。
- 输出电压检测走线不应放置在同一层的电感器下方。
- 反馈元件应与输出元件 (例如 MOSFET、电感器和输出电容器) 隔离。否则反馈信号线容易受到输出噪声的影响。
- 设置输出电压的电阻器应以 ANAGND 为基准。
- INV 走线应尽可能短。

7 PCB 布局

图 7-1 至图 7-5 展示了 PCB 布局。

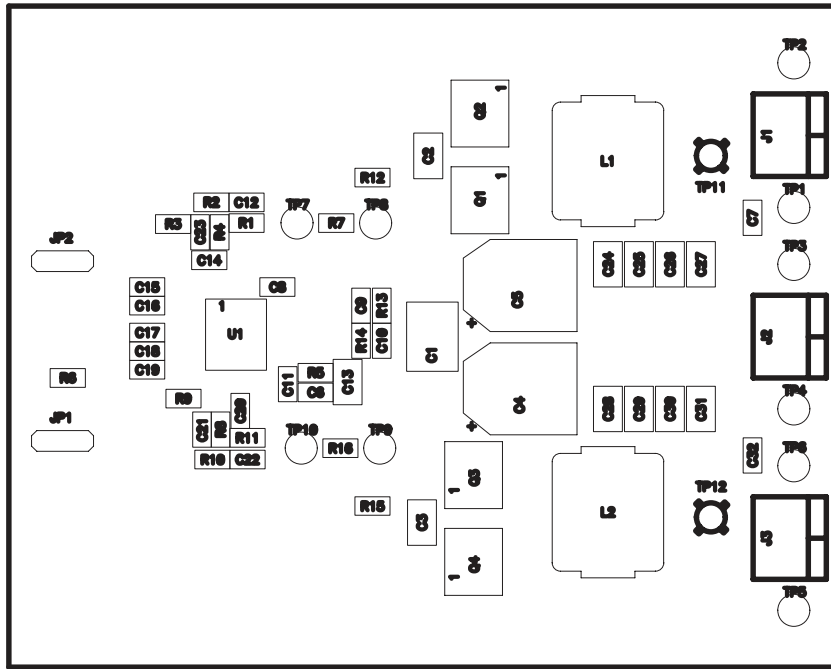


图 7-1. 顶层装配图

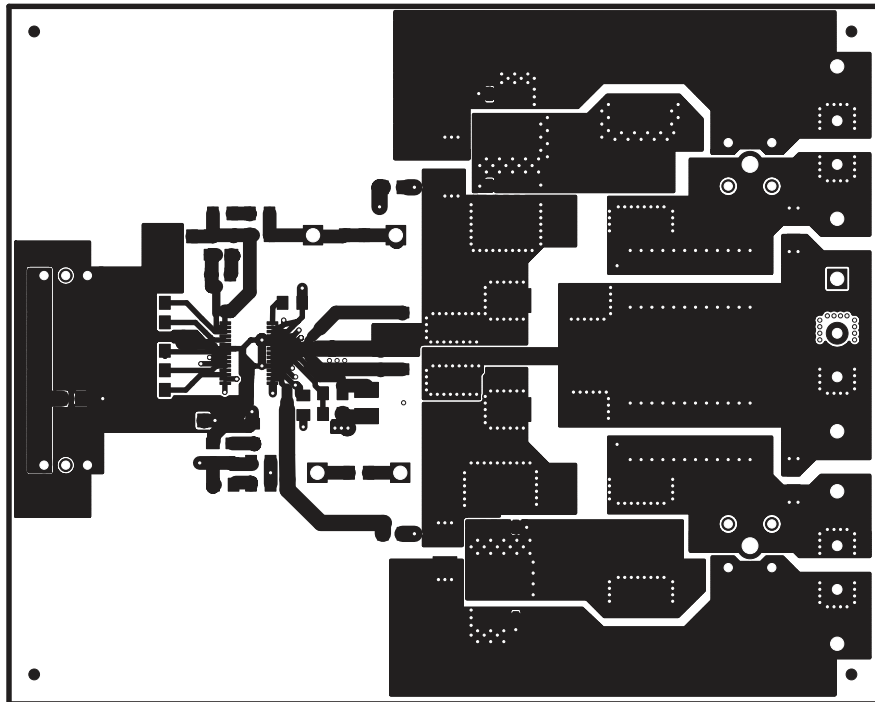


图 7-2. 正面

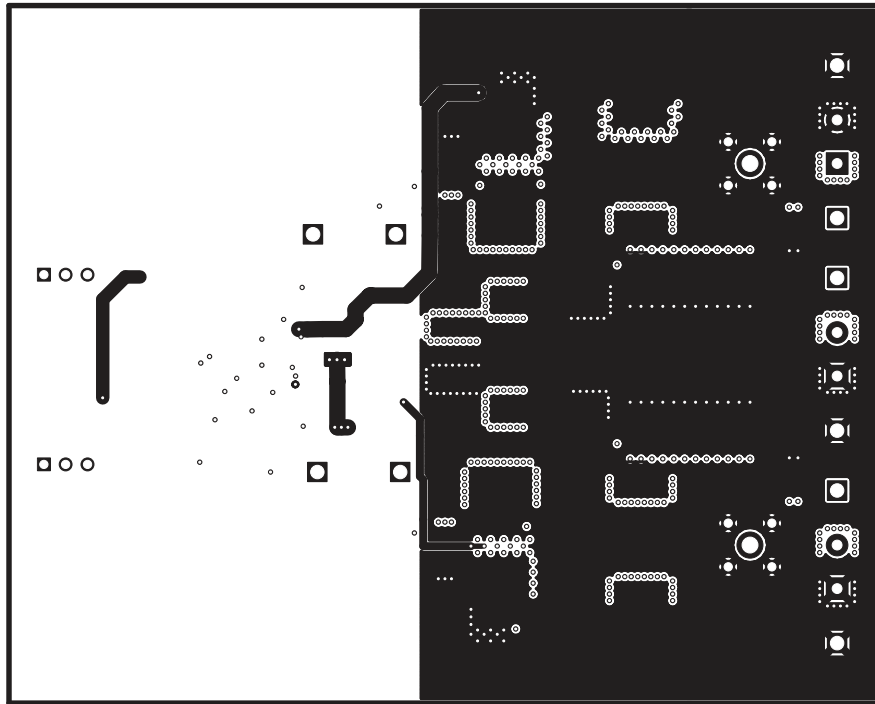


图 7-3. 内部 1

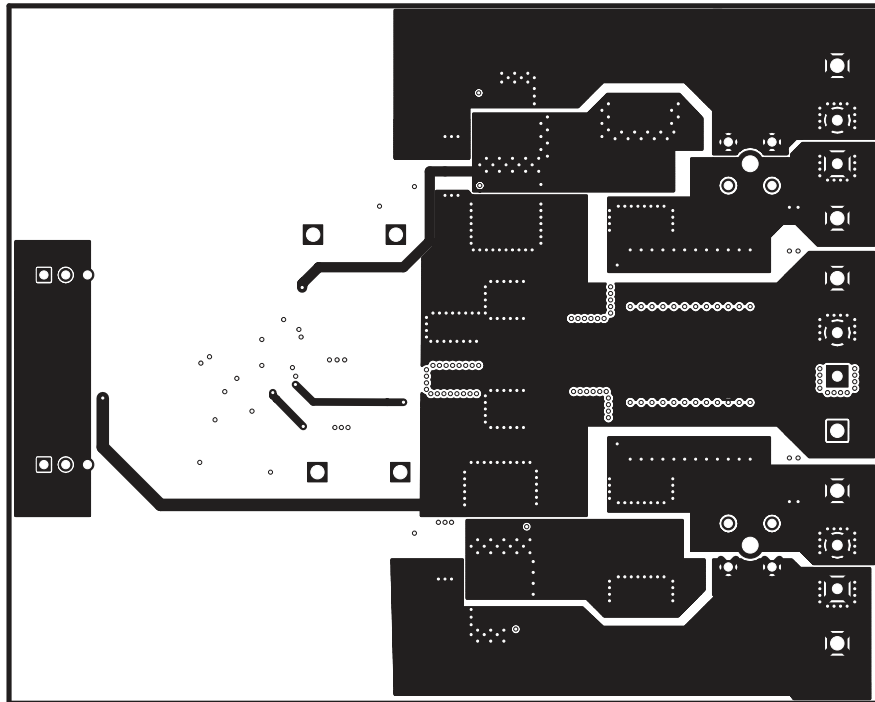


图 7-4. 内部 2

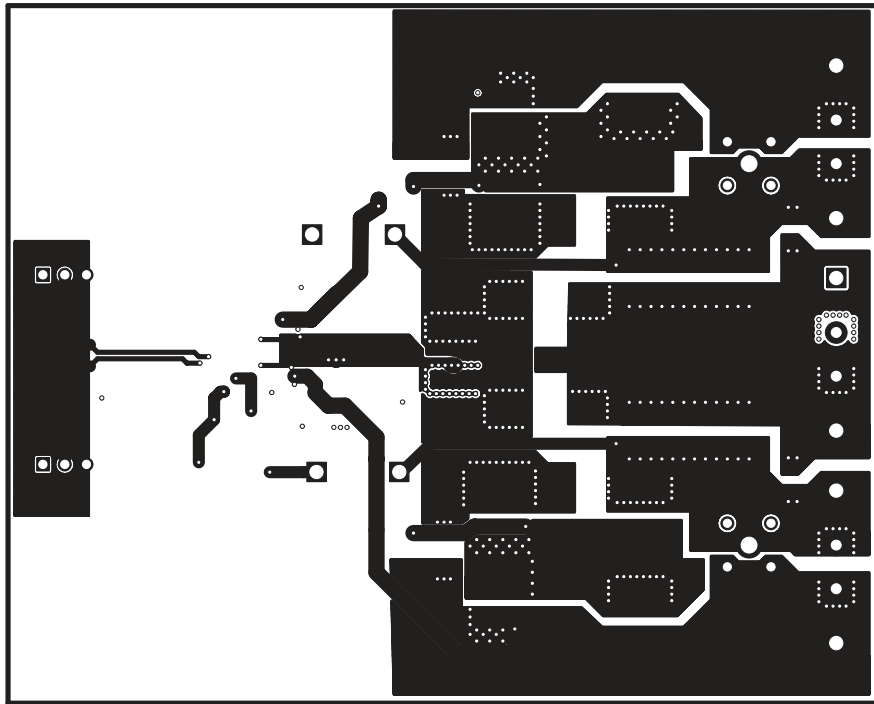


图 7-5. 底部

8 物料清单

表 8-1. 物料清单

参考标识符	数量	说明	尺寸	制造商	器件型号
C1 - C3	3	电容器, 陶瓷, 2.2 μ F, 50V, X7R, 10%	1210	Std	Std
C12、C22	2	电容器, 陶瓷, 5600pF, 50V, X7R, 10%	805	Std	Std
C13	1	电容器, 陶瓷, 10 μ F, 10V, X5R, 10%	1210	Murata (村田)	GRM32ER61A106KC01L
C14、C20	2	电容器, 陶瓷, 0.027 μ F, 50V, X7R, 10%	805	Std	Std
C7、C15、C18、C19、C32	5	电容器, 陶瓷, 0.01 μ F, 50V, X7R, 10%	805	Std	Std
C16	1	电容器, 陶瓷, 47pF, 50V, COG, 5%	805	Std	Std
C21、C23	2	电容器, 陶瓷, 1000pF, 50V, COG, 5%	805	Std	Std
C24 - C31	8	电容器, 陶瓷, 100 μ F, 6.3V, X5R	1210	TDK (东电化)	C3225X5R0J107M
C4, C5	2	电容器, 特殊聚合物, 150 μ F, 20, 20%	10.3mm (F12)	Panasonic (松下)	EEFWA1D151P
C6、C8 - C11、C17	6	电容器, 陶瓷, 0.1 μ F, 50V, X7R, 10%	805	Std	Std
J1, J2, J3	3	端子块, 2 引脚, 15A, 5.1mm	0.40 x 0.35	OST	ED1609
JP1, JP2	2	接头, 3 引脚, 100mil 间距 (36 引脚条形)	0.100 x 3	Sullins (赛凌思)	PTC36SAAN
L1、L2	2	电感器, SMT, 2.2 μ H, 20A, 4.6m Ω	0.51 x 0.51	Vishay-Siliconix (威世硅尼克斯)	IHLP5050EZ-01
Q1、Q3	2	MOSFET, N 沟道, 30V, 18A, 8.0m Ω	PWRPAKS 0-8	Vishay-Siliconix (威世硅尼克斯)	Si7860DP
Q2、Q4	2	MOSFET, N 沟道, 30V, 29A, 3m Ω	PWRPAKS 0-8	Vishay-Siliconix (威世硅尼克斯)	Si7880DP
R1、R11	2	电阻器, 贴片, 10.0kW, 1/10W, 1%	805	Std	Std
R10	1	电阻器, 贴片, 68.1W, 1/10W, 1%	805	Std	Std
R5	1	电阻器, 贴片, 10.0W, 1/10W, 1%	805	Std	Std
R12、R15	2	电阻器, 贴片, 1.5W, 1/10W, 1%	805	Std	Std
R13	1	电阻器, 贴片, 20.0kW, 1/10W, 1%	805	Std	Std
R14	1	电阻器, 贴片, 14.0kW, 1/10W, 1%	805	Std	Std
R16、R7	2	电阻器, 贴片, 49.9W, 1/10W, 1%	805	Std	Std
R2	1	电阻器, 贴片, 14W, 1/10W, 1%	805	Std	Std
R3	1	电阻器, 贴片, 3.48kW, 1/10W, 1%	805	Std	Std
R4, R8	2	电阻器, 贴片, 1.10kW, 1/10W, 1%	805	Std	Std
R6	1	电阻器, 贴片, 100kW, 1/10W, 1%	805	Std	Std
R9	1	电阻器, 贴片, 13.0kW, 1/10W, 1%	805	Std	Std
TP1 - TP10	10	测试点, 0.062 孔	0.25	Keystone	5012
TP11、TP12	2	适配器, 3.5mm 探头夹 (或 131-5031-00)	0.2	Tektronix (泰克)	131-4244-00
U1	1	IC, 双通道同步降压 PWM 控制器	DBT30	TI	TPS5124DBT
	1	PCB, 4 x 3.2 x 0.062 英寸		不限	HPA053

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (January 2004) to Revision A (March 2022)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式。.....	2
• 更新了用户指南标题.....	2

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司