

Application Note

交流耦合和直流耦合 DAC 中的输出摆幅和共模设置



Arash Loloee

摘要

本应用手册讨论了 TAD5212-Q1 DAC 的不同输出配置（例如单端、差分 and 伪差分）以及产生的输出摆幅。此外，还简单讨论了交流耦合和直流耦合配置中的共模设置，以及用于配置 DAC 的相关寄存器。TAD5212 具有多种特性，包括将外部模拟信号与 DAC 输出混合或绕过 DAC 以及将外部模拟信号路由至输出。本应用手册讨论了各种类型的负载和负载范围。

内容

1 引言.....	1
2 输出配置.....	2
2.1 共模生成.....	6
2.2 线路输出和耳机的输出负载范围.....	6
2.3 混合和旁路.....	6
3 总结.....	8
4 参考资料.....	8

商标

所有商标均为其各自所有者的财产。

1 引言

TAD5212-Q1 是一款高性能立体声 DAC，支持 2VRMS 差分端和 1VRMS 单端输入，以及差分、伪差分 and 单端输出。

该器件包含两对模拟输出引脚（OUTxP 和 OUTxM），这些引脚可以配置为差分输出或单端输出，用于回放通道。该器件支持使用高性能多通道 DAC 同时回放最多四通道单端输出或最多双通道全差分或伪差分输出。

可通过第 0 页中的寄存器 100 选择 OUT1P 和 OUT1M 的源。有三个位 (OUT1x_SRC[2:0]) 控制特定路径的源，例如代码 011 用于将 DAC 输出与模拟旁路信号链混合，而代码 100 选择 DAC 的 OUT1P，并选择 OUT1M 用于模拟旁路信号链。几个可用选项中包括这些示例。另请参阅 TAD5212-Q1 数据表，了解用于选择 OUT1P 和 OUT1M 信号链路径源的可用选项的完整列表。与 OUT1P 和 OUT1M 类似，寄存器 107 中的 OUT2x_SRC[2:0] 位可用于设置 OUT2P 和 OUT2M 的源。

可使用 118 (CH_EN) 寄存器启用或禁用回放输出通道，并可使用 PASI_RX_CHx_CFG 或 SASI_RX_CHx_CFG 位启用或禁用音频串行接口的输入通道。

TAD5212-Q1 器件支持所有活动通道同时上电和断电，以进行同步回放。但是，根据应用需求，如果某些通道必须在另一个通道回放处于开启状态时动态上电或断电，则可以通过设置 DYN_PUPD_CFG 寄存器来支持该用例。图 1-1 显示了 DAC 内部元件的功能方框图。

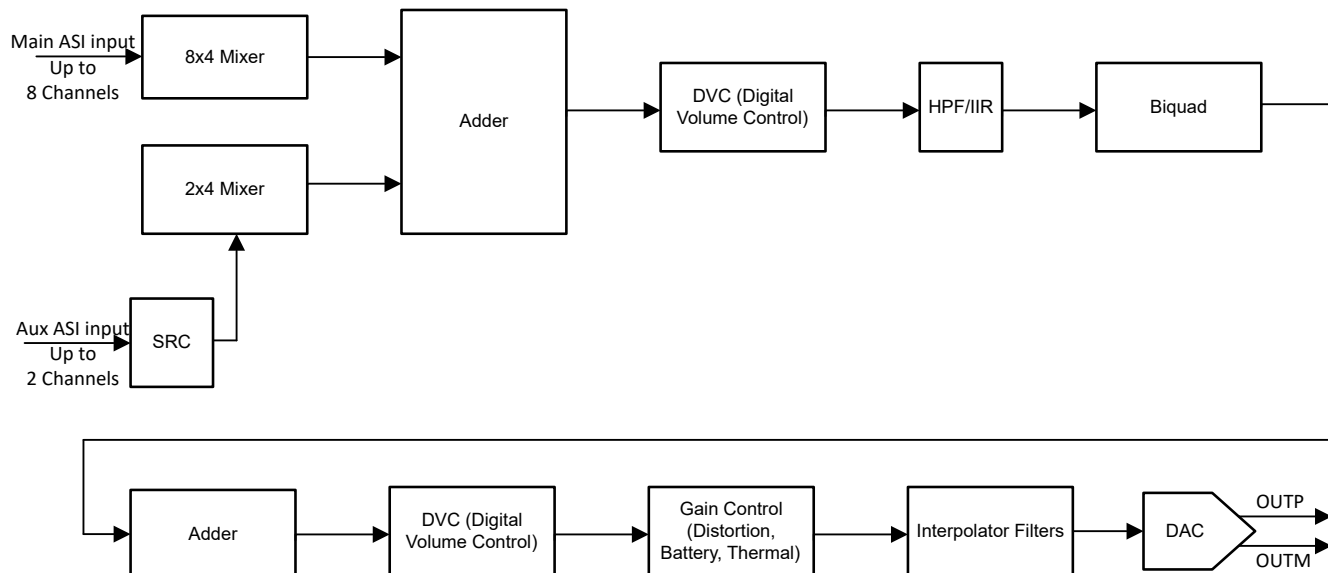


图 1-1. DAC 内部元件的功能方框图

2 输出配置

图 2-1 中的 DAC 输出后有两个缓冲器，每个缓冲器都提供负反馈。缓冲器的一个负输入连接到 DAC 的输出，而正输入连接到共模节点。每个缓冲器的输出都连接到一个输出引脚。根据应用的不同，可以使用这两个缓冲器中的一个或两个。TAD5212-Q1 支持多达两个通道的差分输出、多达两个通道的伪差分输出和多达四个通道的单端输出。每个输出通道都可以独立配置为差分或单端输出。

寄存器 100 和 107 用于配置 OUTxP 和 OUTxM 的输出连接（例如差分输出、单端输出等），其中 x 是对应于通道一或通道二的通道编号。本节将进一步讨论每种配置和允许的摆幅。

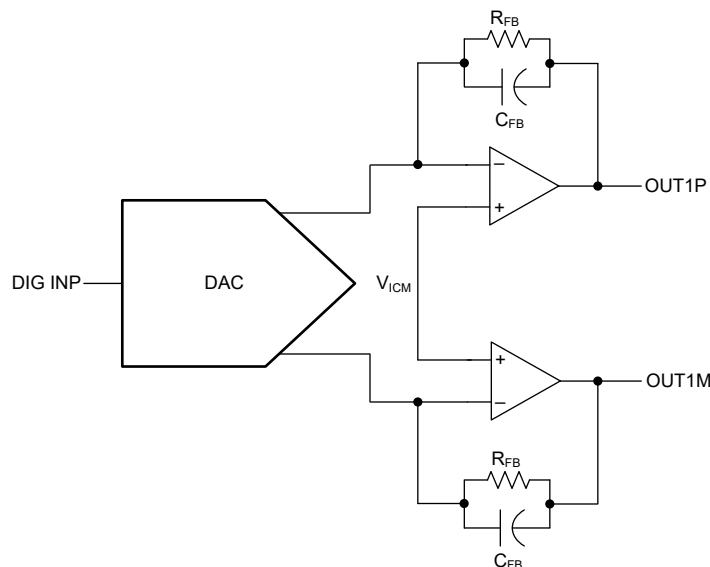


图 2-1. DAC 和输出缓冲放大器的总体结构

在全差分配置中，两个输出引脚上的 DAC 数据均为差分数据。在该配置中，负载连接在两个输出引脚之间。在差分模式下，通过在负载前的输出端连接一个电容器，可以对负载进行交流耦合。或者，通过将输出直接连接到负载，可以对负载进行直流耦合。图 2-2 和图 2-3 显示了全差分模式下的交流和直流耦合。全差分配置的最大摆幅为 $2V_{rms}$ 。最大摆幅之所以为 $2V_{rms}$ ，是因为一个输出相对于另一个输出有 180° 的相位差，所产生的摆幅实际上增加了一倍，如图 2-4 所示。

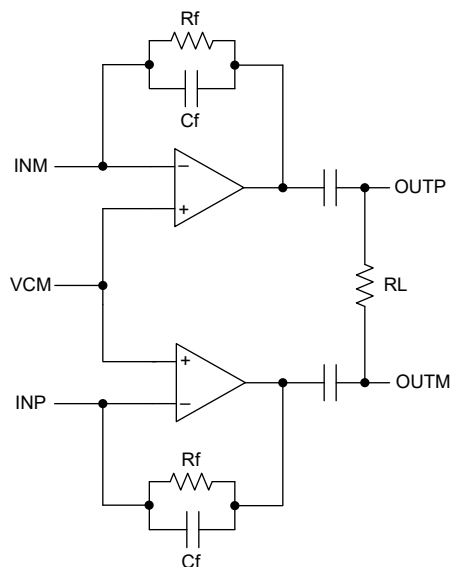


图 2-2. 全差分交流耦合

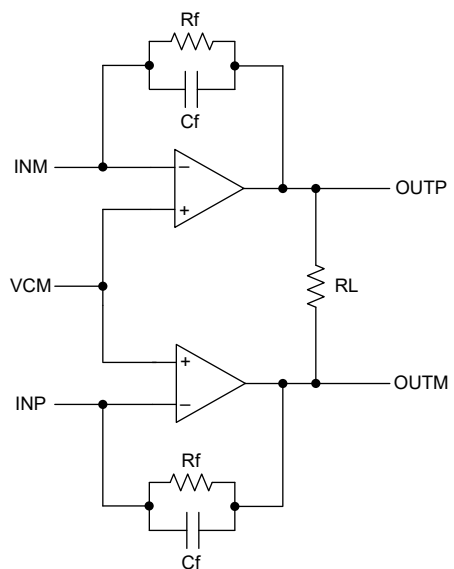


图 2-3. 全差分直流耦合

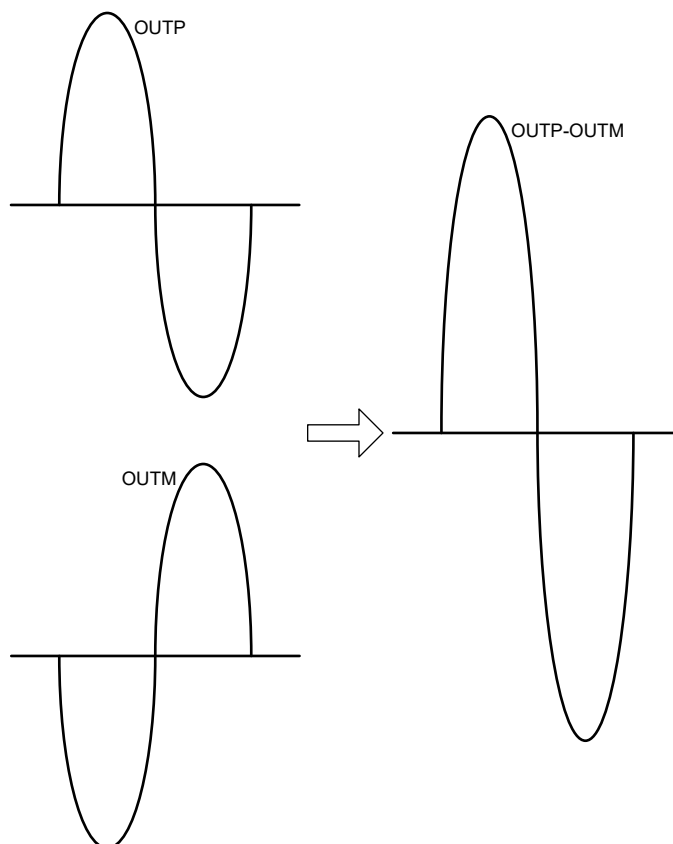


图 2-4. 每个输出的信号幅度和相位以及生成的差分信号

在单端配置中，输出可以位于一个输出引脚 **OUTP** 或 **OUTM** 上，但需要交流耦合，因为如果没有电容器，可能会导致电流消耗。消耗的电流取决于所连接的负载。图 2-5 显示了采用交流耦合的单端配置示例。在 $1V_{rms}$ 时，单端配置的最大摆幅是全差分配置的一半。

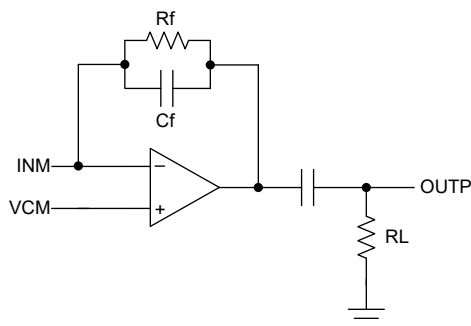


图 2-5. 具有所需交流耦合的单端配置

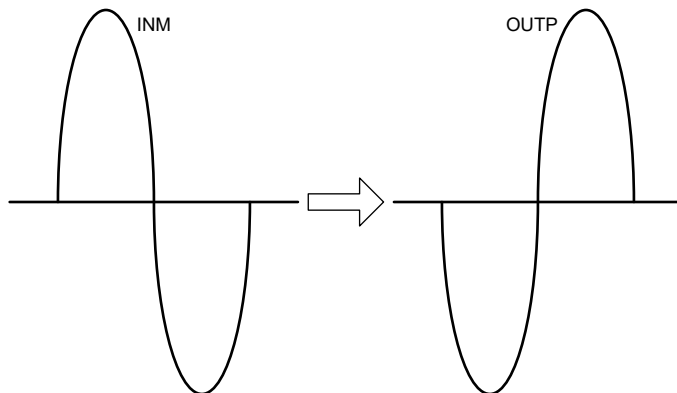


图 2-6. 单端配置中的信号反转

伪差分配配置与全差分配配置类似，但在这种情况下，DAC 输出位于一个引脚上，而另一个引脚连接到共模电压。伪差分配配置的主要用例是避免使用交流耦合电容器。与全差分配配置类似，伪差分配配置允许使用带或不带交流耦合电容器的负载。伪差分配配置的最大摆幅为 $1V_{rms}$ 。图 2-7 显示了具有直流负载耦合的伪差分配配置。

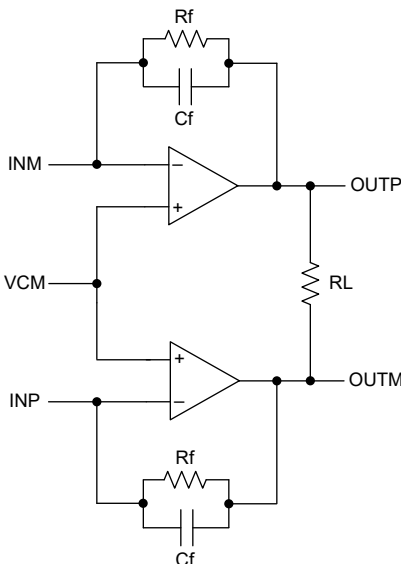


图 2-7. 具有直流耦合的伪差分配配置

TAD5212 可以在每种模式下结合使用多个驱动器。通常，单端输出使用四个通道，而全差分和伪差分配配置使用两个通道。不过，该 DAC 的一个显著特性是，即使在单端配置中，也能使用全部四个通道，因为该 DAC 相当于两个半 DAC。

DAC 采用标称 3.3V、3V 或 1.8V 电源供电。对于 3.3V 电源，内部生成的基准电压为 2.75V，支持 $2V_{rms}$ 摆幅的差分配配置或 $1V_{rms}$ 摆幅的单端配置。

当使用 1.8V 电源时，基准电压降至 1.65V，共模电压为 0.9V，这样输出就可以在共模电压上下 5V 范围内摆动，而不会导致驱动器饱和。

通常，余量会随着电源电压的降低而减小，以便能够使用现有电源驱动负载。表 1 显示了电源电压以及产生的基准电压和输出摆幅。

表 2-1. 电源电压、内部基准和输出摆幅

电源	内部基准	FD 摆幅 (Vrms)	SE 摆幅 (Vrms)
3.3V	2.75V	2V	1V
3.3V	2.5V	1.818 V	0.919 V
1.8V	1.375V	1V	0.5V

2.1 共模生成

TAD5212 具有支持外部共模检测的伪差分功能，可消除输出共模上的串扰。为此，HPL 和 HPR 引脚以 HPCOM 共模为基准，其中 HPCOM_FB 作为星形连接，可减少通道间串扰。

可通过两种不同的方法来生成内部共模。一种方法是使用电源电压作为基准并生成共模电压，该电压通常为 VDD 的一半，如图 3a 所示。虽然这种方法简单易行，但共模电压会携带电源电压中不需要的频率分量，并在输出端显示出来。生成共模电压的第二种方法是使用 VREF 等内部基准，从基准电压生成共模电压，从而为单端配置提供更好的电源抑制比。这第二种方法如图 2-8 所示。

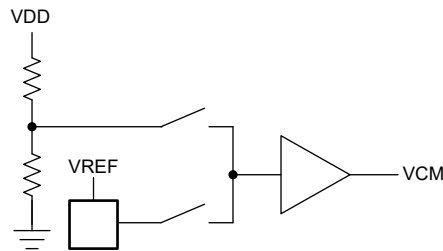


图 2-8. 使用电源电压或基准电压在内部生成 VCM

2.2 线路输出和耳机的输出负载范围

TAD5212-Q1 支持各种负载，包括耳机、线路输出和接收器放大器。每个引脚均可独立使用负载驱动配置。

OUT1P_DRIVE[1:0] (OUT1x_CFG[7:6]) 为 OUT1P 引脚配置负载驱动能力。OUT1M_DRIVE[1:0]、OUT2P_DRIVE[1:0] 和 OUT2M_DRIVE[1:0] 分别是 OUT1M、OUT2P 和 OUT2M 的输出驱动控制。

输出可配置为线路输出或耳机负载。线路输出的负载范围为 600 Ω 至无穷大（开路），标称值为 10k Ω ，电容范围较宽（0nF 至 2nF）。耳机的负载范围为 4 Ω 至 600 Ω ，标称值为 16 Ω ，电容范围较宽（0nF 至 2nF）。

TAD5212-Q1 能够驱动 4 Ω 至无穷大（开路）的各种负载。对于 4 Ω 负载，存在稳定性问题，因此需要增加偏置电流以增加带宽。这可通过调整相应的寄存器映射来实现。

输出级设计用于在单端 16 Ω 配置 (1VRMS) 下支持 62.5mW 的最大功率，在全差分 32 Ω 配置 (2VRMS) 下支持 125mW 的最大功率。

设置驱动强度也可以驱动更高的负载，但代价是带宽会下降。一般来说，驱动强度可以有四个不同的选项，如表 2-2 所示。

表 2-2. 驱动强度选项

值	应用
b'00	适用于阻抗最小为 300 Ω 的线路输出驱动器
b'01	适用于阻抗最小为 4 Ω 的耳机驱动器
b'10	对于 4 Ω 负载
b'11	全差分接收器和调试

2.3 混合和旁路

在卡拉 OK 等应用中，需要将外部模拟麦克风输入与存储和录制的数字输入进行混合，从而在播放音乐的同时叠加语音。需要在 DAC 的模拟输出上播放混合输出。

TAD5212 支持将 DAC 输出与外部模拟输入混合，以及将外部模拟信号路由至输出。

在图 2-9 中，芯片输出有两条独立路径。一条路径是通过缓冲器连接至输出引脚的 DAC 输出。第二条路径可连接至外部模拟输入。

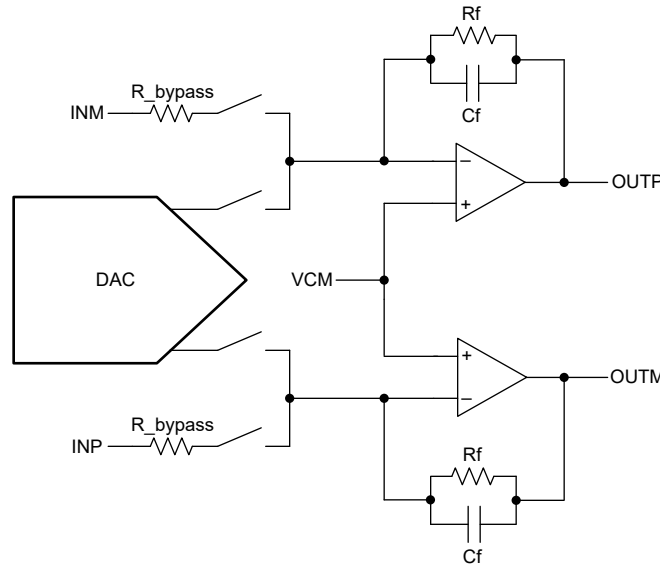


图 2-9. DAC 和外部模拟信号完整路径

TAD5212 支持多种数据混合选项，其中包括来自主要 ASI 的多达八个输入通道、来自辅助 ASI 的两个输入通道以及一个音调发生器。在 DAC 输出上播放之前，该音调发生器可与每条路径的灵活增益选项进行混合。默认情况下，这些混频器处于禁用状态，并且通道配置为仅支持单通道数据。表 2-3 汇总了混频器的 DAC 默认值和配置。在立体声单端模式 (SSE) 下，该器件最多可支持 4 个独立的单端输出。SSE 通过 OUT1x_CFG (B0_P0_R100_D[4:2]) 和 OUT2x_CFG (B0_P0_R107_D[4:2]) 进行配置

表 2-3. DAC 混频器默认值和配置

DAC_CONFIG	混频器默认值
(DIFF/SE/PDIFF)	ASI_RX_CH1 → LDAC/RDAC
	ASI_RX_CH2 → LDAC2/RDAC2
SSE	ASI_RX_CH1 → LDAC
	ASI_RX_CH2 → RDAC
	ASI_RX_CH3 → LDAC2
	ASI_RX_CH4 → RDAC2

可通过在寄存器映射的第 17 页中设置 ASI_DIN_Mixers 来配置混频器。如果 DAC 和模拟输入均已启用，用户必须验证模拟旁路和数字 DAC 信号链的组合不会超出满量程值。数字 DAC 信号链 (Book0、Page 0_Register 103 和 110) 有独立的增益旋钮，只要最终输出不超出满量程，就可以对其进行调节。

TAD5212 的一个特性是能够绕过 DAC，直接向 DAC 输出发送模拟输入信号。可通过分别对 VOUT1x 和 VOUT2x 使用寄存器 100 (0h64) 和寄存器 107 (0h6B) 来访问该特性。如果需要从 OUTP 接收输出信号，则需要 INM 输入端施加模拟信号；由于负反馈连接，输出信号为输入信号的反相版本。

单端用例的模拟输入的输入阻抗可以选择 4.4k Ω 或 20k Ω 阻抗。对于全差分配置，选项为 8.8k Ω 或 40k Ω 。

在图 2-9 中，模拟输入信号路径中的开关闭合，而 DAC 输出中的开关断开，以将模拟信号路由至输出缓冲器，然后再路由至输出引脚。

OUT1x_CFG0 寄存器 (地址 = 0x64) 可用于不同的配置，以将 DAC 和模拟输入引导至 OUT2P 和 OUT2M。同样，OUT2x_CFG0 寄存器 (地址 = 0x6B) 可用于不同的配置，以将 DAC 和模拟输入引导至 OUT2P 和 OUT2M。

例如，可以对该器件进行编程，将来自 DAC 信号链的输入或来自模拟旁路路径的输入路由至 DAC 输出。同样，该器件可以独立地将 DAC 输出路由至 OUT2P，将 IN2P 路由至 OUT2M，将 DAC 输出路由至 OUT2M，或将 IN2M 处的模拟输入路由至 OUT2P，还有许多其他选项，包括禁用输出驱动器。表 2-4 总结了将模拟或 DAC 输出路由至输出引脚的多种选项。

表 2-4. 路径选择基准

OUTxx_CFG[2:0] 输入	OUT1P/OUT1M 引脚配置
000	OUTxP/OUTxM 作为差分对 (默认)
001	OUTxP 和 OUTxM 作为独立的单端输出
010	仅 OUTxP 上的单声道单端输出
011	仅 OUTxM 上的单声道单端输出
100	伪差分输出，OUTxP 用作信号，OUTxM 用作 VCOM
101	伪差分输出，OUTxP 用作信号，OUTxM 用作 VCOM，OUTxM 用作 VCOM 检测
110	伪差分输出，OUTxM 用作信号，OUTxP 用作 VCOM
111	保留。不使用此设置

TAD5212 在旁路模式下支持模拟引脚上的 $\pm 100\text{mV}$ 共模电压。在伪差分配置中，需要将输入电压和共模电压分别施加到 ANA_P 和 ANA_M，才能在 OUT1P 处获得输出。当使用另一个通道时，这一规则同样适用于 OUT2P。

3 总结

TAD5212 支持不同的输出配置以及不同的输出摆幅。本应用手册简要介绍了线路和耳机的输出负载范围，以及使用相关寄存器混合或绕过 DAC 输出以配置 DAC 的特性。

4 参考资料

- 德州仪器 (TI)，[TAD5212-Q1 具有 115dB 动态范围 DAC 的高性能立体声音频 DAC 数据表](#)

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司