

适用于 IWR6843 系列毫米波雷达 SOC 的软件功耗优化示例

Wesley He

Central FAE

摘要

TI 的 IWR6843AOP 是业内第一款基于 RF-CMOS 工艺，将片上天线、中射频电路、VCO、ADC、DSP 和硬件加速器集成在单颗芯片内的 60GHz 毫米波雷达 SoC，它具有集成度高，成本低，开发简单等优点，在智能传感、目标定位、智能交互等应用里都有广泛应用。人员计数及追踪参考设计软件是 TI 提供的一套参考代码及算法，可用于室内外人员的空间位置定位及运动追踪。

本应用手册着重介绍基于 TI 毫米波雷达 IWR6843AOP 的 3D 人员计数及追踪参考软件的功耗优化实现方法，基于 mmWave industrial toolbox 的示例软件，介绍了 TI 毫米波雷达平台 IWR6843AOP 的功耗测量及优化方法，并给出了具体的实现方法及示例代码，用户可参考本应用手册思路，拓展到 TI 其他的 60GHz 毫米波雷达 SOC 平台。

修改记录

Version	Date	Author	Notes
1.0	February 2022	Wesley He	First release

目录

1. IWR6843AOP 的功耗组成及测量方法	3
1.1. 总览	3
1.2. IWR6843AOP 的软件工作时序.....	3
1.3. IWR6843AOP EVM 功耗测试方法介绍	4
2. RF 收发器及 Analog 部分的配置优化	5
2.1. RF 收发器及 Analog 部分的功耗来源及组成.....	5
2.2. 优化 RF chirp 配置.....	5
2.3. 结论及对比	6
3. 数字核心的软件优化	7
3.1. DSP 核心.....	7
3.2. ARM-R4F 核心	7
3.3. RF 及时钟系统休眠	8
3.4. 实时校准的 RF 休眠的实例	8
3.5. 使用预先存储校准信息的 RF 休眠的实例.....	9
3.6. 结论及对比	10
4. 测试结果及总结	11
4.1. 运行优化后的人员计数及追踪软件时的功耗实测	11
4.2. 总结	12
5. 参考文献	12

图

图 1. IWR6843AOP 芯片框图	3
图 2. 软件处理时序图	4
图 3. IWR6843AOP EVM 功耗测试方法示意图	4
图 4. IWR6843AOP EVM 运行 3D 人数统计时的电流波形图	4
图 5. RF chirp 时序图	5
图 6. RF chirp ramp 时序优化思路	6
图 7. DSS Clock gating 时序图	7
图 8. MSS VCLK Gating 时序图	7
图 9. RF 和 APLL 关断时序图	8
图 10. 芯片启动时校准所需的时间	8
图 11. RF 启动时实时校准的实例	9
图 12. RF 启动时实时校准的时序图	9
图 13. RF 启动时使用预先存储校准信息的实例	10
图 14. RF 启动时使用预先存储校准信息的时序图及调用函数映射	10
图 15. 不同配置的功耗对比图	11

表

表 1. ADC 采样模式及其最大采样率对比表	5
表 2. RF 配置优化对比表	6
表 3. 常规 power down 流程功耗对比表	11
表 4. 完全 power down 流程功耗对比表	11

1. IWR6843AOP 的功耗组成及测量方法

1.1. 总览

IWR6843AOP 是一个集成的单芯片调频连续波 (FMCW) 雷达传感器, 能够在 60 至 64 GHz 频段内工作。该传感器采用 TI 的低功耗 45nm RFCMOS 工艺制造, 并以极小的体积实现了前所未有的集成度。IWR6843AOP 是工业领域中集成低功耗, 丰富内部自监控电路, 超精确探测的雷达系统的理想解决方案, 本应用手册结合《[人数统计与目标追踪参考软件](#)》与《[Software Strategies to Achieve Power Optimizations in TI Millimeter Wave Sensors](#)》在 IWR6843 平台进行实例分析, 帮助评估实施不同功耗优化方式后对于此软件实例的影响, 此方法也适用于其他型号器件。

本应用手册中讨论的功耗控制方式是通过软件实现的。使用 IWR6843AOP 评估模块 (EVM)、mmWave-SDK 和 Code Composer Studio IDE, 可以通过使用基础的实验室设备进行功耗测量来重现并测试此应用手册的结果。

IWR6843AOP 芯片框图如下图所示, 通过内部集成 RF 及 ARM-R4F、DSP-C674x、HWA-Radar Hardware Accelerator 于一颗 SOC, 对功耗优化有更大的灵活性, 可以通过调整收发通道数量、RF 工作的占空比、内部核心工作的模式以及定时的休眠来控制系统的功耗, 单芯片 SOC 的集成, 让功耗控制及实现都通过软件配置的方法来实现。

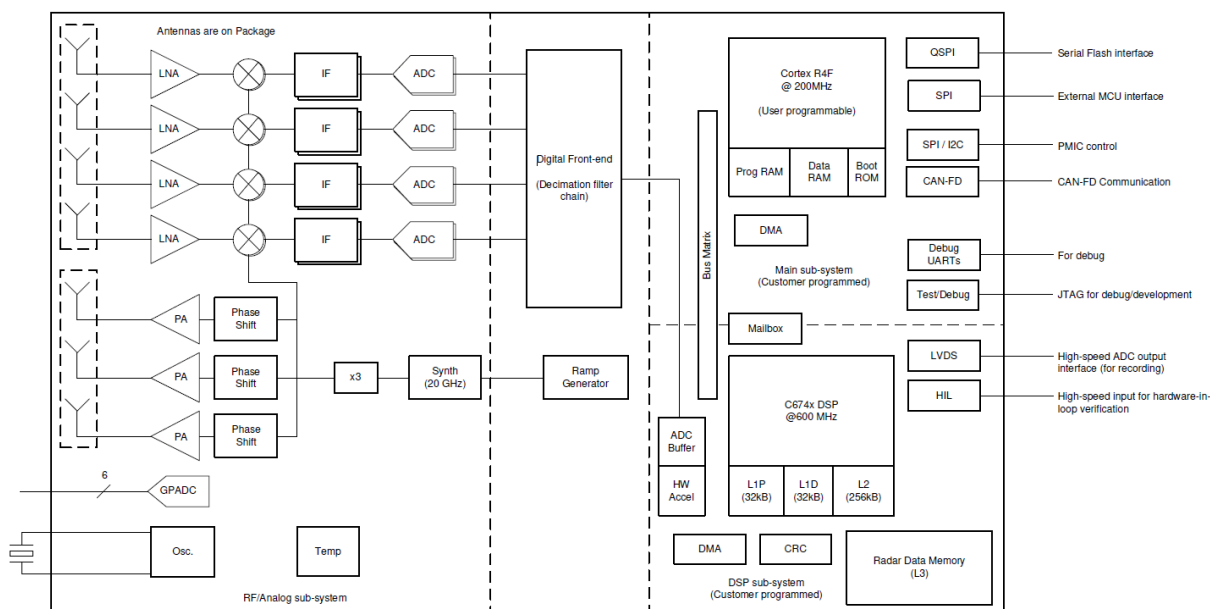


图 1. IWR6843AOP 芯片框图

1.2. IWR6843AOP 的软件工作顺序

对于默认情况而言, 雷达器件在上电后启动, 射频核心将根据用户提供的配置信息, 连续的发出 chirps, 并使所有子系统保持运行 (即使它们未使用), 以射频核心为时序基础, 定期的调用不同的处理核心对雷达接收的信号进行软件处理, 在大部分情况下, 这种默认的工作模式都是没有问题的。然而, 如果考虑到系统功耗以及散热的影响, 则需要考虑采取对应措施降低系统的功耗, 可以采用的措施主要有两种, 一个是降低射频子系统发射 chirps 的占空比 (见图 2, 标注 1), 另外则是在 idle 区间, 让部分未使用的核心进行动态休眠 (见图 2, 标注 2 对 RF 核心进行休眠处理, 标注 3 对已完成计算的 DSP 核心进行休眠处理, 标注 3 对已完成任务的 ARM-R4F 核心进行休眠处理)。

如下图所示, 即是 IWR6843AOP 毫米波雷达芯片在常规模式下的工作情况, RF 射频部分发射完后, 由各个核心对信号数据流进行对应的运算, 最终将结果通过 UART 或者其他的外设接口送出。在这图中, 我们也可以比较清楚的知道, 针对于人数统计与目标追踪的参考软件, 可以有如下几个功耗优化的空间: 减小 RF 射频部分 PA 打开

的时间，更多的使用 HWA 硬件加速器替代 DSP 进行信号处理，优化 DSP 的处理代码运行时间，空闲时间的休眠处理。

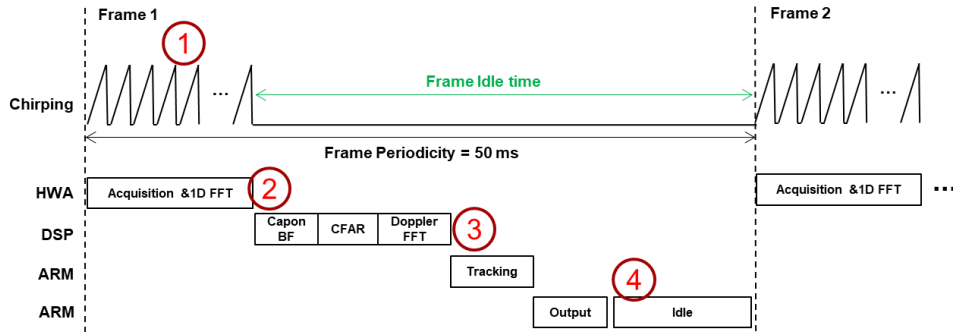


图 2. 软件处理时序图

1.3. IWR6843AOP EVM 功耗测试方法介绍

如下图所示，本文所有功耗测量结果均使用示波器配合电流探头对运行 3D 人员计数及目标追踪软件的 IWR6843AOP EVM 的 5V 输入端电流进行测试，其中 IWR6843AOP EVM 上包含其他元器件也会同时消耗一部分电流，故而测量结果并不特指 IWR6843AOP 主芯片消耗的功耗，仅针对这块被测试板卡的实际电流消耗情况。

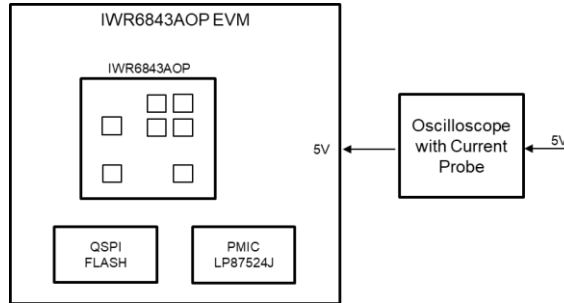


图 3. IWR6843AOP EVM 功耗测试方法示意图

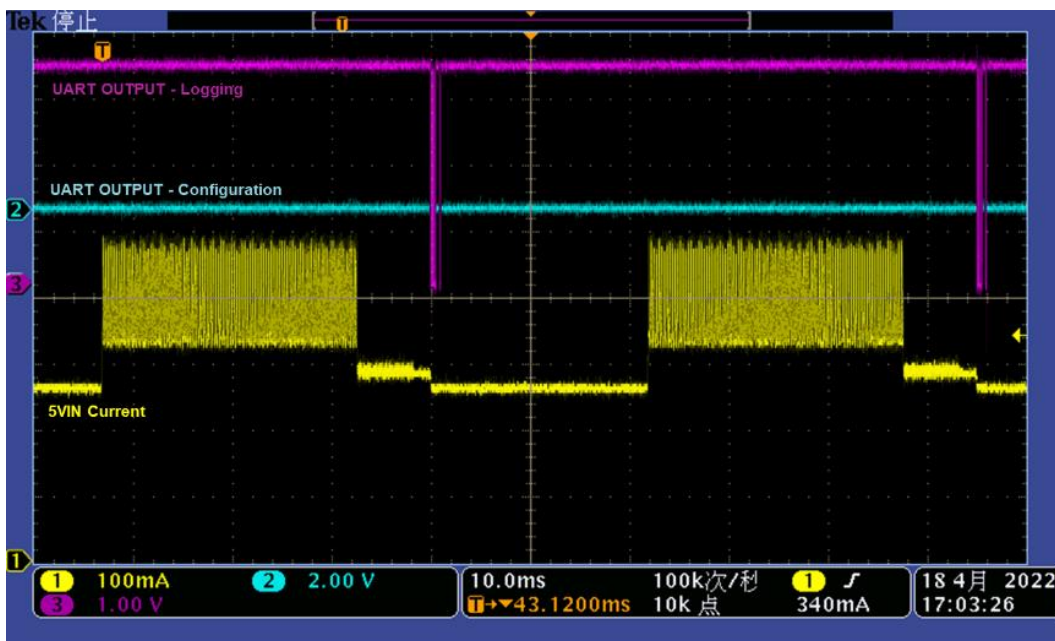


图 4. IWR6843AOP EVM 运行 3D 人数统计时的电流波形图

2. RF 收发器及 Analog 部分的配置优化

2.1. RF 收发器及 Analog 部分的功耗来源及组成

IWR6843AOP 的收发器包含有 RF 射频信号发射、接收及中频信号的处理，如下图所示，即是 IWR6843AOP 毫米波雷达芯片的 RF chirp 发射的工作模式，对于每一个 chirp 而言，都由 idle time 及 chirp ramp time 组成，在 chirp ramp 的过程中，ADC 会对中间部分进行采集，为保证 chirp 的时间能够最大化的利用，做法即是配置 chirp ramp 的时间、Transmitter PA 的开启时间都与 ADC 采样的时间尽可能的重合，以提高整个 chirp 的利用率，对于 chirp 配置中各项时间的配置，可参考《[Programming Chirp Parameters in TI Radar Devices](#)》和《[mmWave Sensing Estimator](#)》文档。

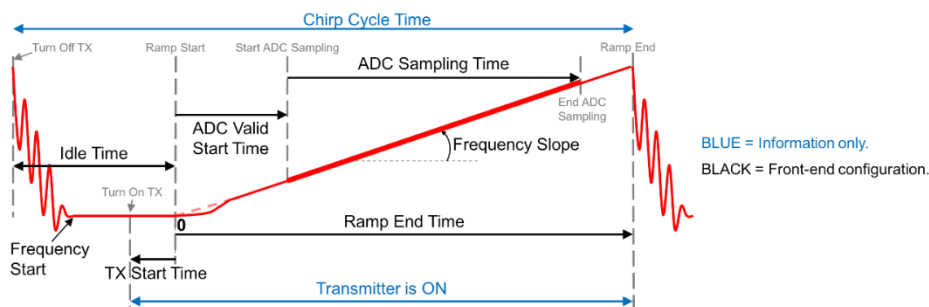


图 5. RF chirp 时序图

对于 IF 中频信号处理链路而言，则可以选择 Low power ADC mode(注意此模式不被 IWR6843 支持)，以降低 DFE 的功耗消耗，对于 ADC 模式的配置，可参考《[mmWave-Radar-Interface-Control](#)》文档。

表 1. ADC 采样模式及其最大采样率对比表

	ADC mode	Real/Pseudo Real	Complex 1x	Complex 2x
When device supports 20 MHz IF bandwidth	Regular ADC mode	45Msps	22.5Msps	45Msps
	Low power ADC mode*	18.75Msps	9.375Msps	18.75Msps
When device supports 15 MHz IF bandwidth	Regular ADC mode	37.5Msps	18.75Msps	37.5Msps
	Low power ADC mode*	18.75Msps	9.375Msps	18.75Msps

*In Low power ADC mode, the max supported IF BW is 7.5MHz only.

2.2. 优化 RF chirp 配置

IWR6843AOP RF chirp 配置的修改，会影响雷达探测的最大探测距离、距离分辨率、最大探测速度、速度分辨率等雷达基本参数，其基本的计算公式如下，可参考《[Programming Chirp Parameters in TI Radar Devices](#)》和《[Intro to mmWave Sensing : FMCW Radars](#)》文档，本文给出的示例是在保证雷达基本参数保持一致的前提下，完成对射频占空比参数的优化。

雷达参数计算公式：

$$\text{最大速度 } V_{\max} = \text{Lamda}/4 * T_c$$

$$\text{速度分辨率 } V_{\text{res}} = \text{Lamda}/2 * T_f$$

$$\text{距离分辨率 } D_{\text{res}} = C/2B$$

$$\text{最大距离 } D_{\max} = F_{\max} * C / (2 * S)$$

其中，

Lamda 是电磁波波长

Tc 是 1st Chirp 到 2nd Chirp 的时间。

Tf 是 1st Frame 到 2nd Frame 的时间

B 是 RF 调频连续波的带宽

C 是光速

Fmax 是最大中频带宽或者 ADC 采样率的限制
 S 是 RF 调频连续波 Chirp 的斜率

以 TI mmWave Industrial toolbox 4.10 内的 3D People Counting 内的 AOP_6m_default.cfg 为例，其基本参数配置及说明如下表所示，对于配置参数内的各项参数代表含义，可参考文档

《[3D people counting detection layer tuning guide](#)》或《[mmwave sdk user guide](#)》：

- profileCfg <profileId> <startFreq> <idleTime> <adcStartTime> <rampEndTime> <txOutPower> <txPhaseShifter> <freqSlopeConst> <txStartTime> <numAdcSamples> <digOutSampleRate> <hpfCornerFreq1> <hpfCornerFreq2> <rxGain>
- chirpCfg <chirpStartIdx> <chirpEndIdx> <profileId> <startFreqVar> <freqSlopeVar> <idleTimeVar> <adcStartTimeVar> <txEnableMask>
- frameCfg <chirpStartIdx> <chirpEndIdx> <numLoops> <numFrames> <framePeriodicity> <triggerSelect> <frameTriggerDelay>

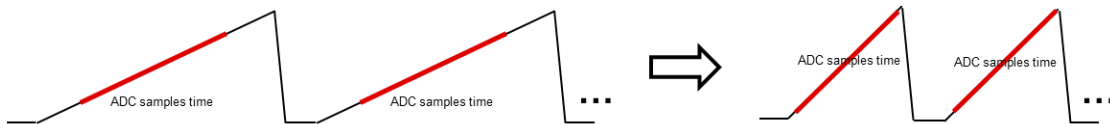


图 6. RF chirp ramp 时序优化思路

综合考虑雷达探测的基本参数及目标，为保证雷达信号处理算法及目标追踪算法的架构及参数不发生大的改变，作者对 RF 的配置做了 chirp 及 frame 的优化，如表 2 所示。差异部分已经高亮标注，主要的处理方法即是 ADC 采样率调整为最大，并将 RF chirp ramp 的时间调整为最小，从而实现降低 RF 占空比的目标，同时采用 chirp 优化，并且适度降低 frame 刷新率，基本实现思路如图 5 所示，作者将 3D people counting demo 的“AOP_6m_default.cfg”配置的 RF 占空比从 30.95% 优化到 2.88%。考虑到这几个配置的最远探测距离均 <10m，故本文不讨论由于 ADC 采样时间变短带来的 SNR 损失，导致基于 SNR 的最远探测距离变短的问题，经计算这三款配置的 SNR 均满足 50m 以上的人体检测，本文不考虑此方面影响，可参考文档《[Programming Chirp Parameters in TI Radar Devices](#)》。

表 2. RF 配置优化对比表

	AOP_6m_default.cfg	优化 chirp	优化 chirp 及 frame 10Hz
Configuration	profileCfg 0 60.75 30.00 25.00 59.10 394758 0 54.71 1 96 2950.00 2 1 36 chirpCfg 0 0 0 0 0 0 1 chirpCfg 1 1 0 0 0 0 2 chirpCfg 2 2 0 0 0 0 4 frameCfg 0 2 96 0 55.00 1 0	profileCfg 0 60.75 79.1 2 10 394758 0 231.82 1 96 12500 2 1 36 chirpCfg 0 0 0 0 0 0 1 chirpCfg 1 1 0 0 0 0 2 chirpCfg 2 2 0 0 0 0 4 frameCfg 0 2 96 0 55.00 1 0	profileCfg 0 60.75 79.1 2 10 394758 0 231.82 1 96 12500 2 1 36 chirpCfg 0 0 0 0 0 0 1 chirpCfg 1 1 0 0 0 0 2 chirpCfg 2 2 0 0 0 0 4 frameCfg 0 2 96 0 100.00 1 0
最大距离 (m)	7.28	7.28	7.28
距离分辨率 (cm)	8.425	8.425	8.425
最大速度 (km/h)	16.627	16.627	16.627
速度分辨率 (km/h)	0.346	0.346	0.346
刷新率 (Hz)	18.18	18.18	10.00
RF 占空比 (%)	30.95	5.24	2.88
EVM 实测功耗(W)	1.91	1.55	1.41

2.3. 结论及对比

在射频配置中，我们可以较为灵活的通过优化 RF 调制斜率及 ADC 采样的方式，实现在相同雷达探测参数的情况下，达到降低 RF 占空比的目的。也可以通过灵活调整雷达刷新率的方式，通过系统层级的优化，实现闲时低刷新率，忙时提高刷新率的做法，进一步降低 RF 的占空比，降低 RF 部分的功耗消耗。

本章节介绍了射频 RF chirp 配置优化的方式及方法，并给出了基于 3D 人数统计案例 demo 的实际配置案例，从默认的 30.95% 占空比降到 2.88% 占空比的示例，实际应用中，客户还可以根据实际的应用场景的最大距

离、最大速度、距离分辨率、速度分辨率等要求，进行进一步的优化，本文仅作为一个基本的示例配置进行分析，其他的配置及应用也可参考同一种方法，从而实现降低 RF 占空比，达到降低功耗的目的。

3. 数字核心的软件优化

3.1. DSP 核心

从文档《[Software Strategies to Achieve Power Optimizations in TI Millimeter Wave Sensors](#)》可知，DSP 核心的休眠方式有两种，DSP Power Domain Shutdown 和 DSS Clock Gating，其中，DSP Power Domain Shutdown 要求一次硬件复位才可恢复 DSP 核心的运行，这种方式适用于一些不需要 DSP 作为处理核心的应用场景，包含 LVDS 和 CBUFF 等外设在内，都会一同被 DSP Power Domain Shutdown 模式所关断，所以这种方式只适用于使用 ARM-R4F 核心进行信号处理以及 DSP 长时间休眠的场景；DSP Clock Gating 模式是对 DSP 时钟的控制，能够在 L1 RAM 数据不丢失的情况下，从而达到节约功耗的目的。对于 3D 人员定位及人数统计 demo 来说，使用的是 DSP 进行雷达信号处理，DSP 需要频繁的唤醒及休眠，所以 DSP Clock Gating 模式会比较合适。

如下图所示，在 3D 人员定位及人数统计 demo 的信号链中，可以加入 DSP Clock Gating 的控制，从而实现 DSP 核心的部分休眠，达到功耗优化的目的，延续上文的配置信息，可得知 DSP 核心在空闲时进行 DSP Clock Gating 的话，可以根据 Frame idle time 时间的长短，达到节省 50~150mW 功耗的目的。

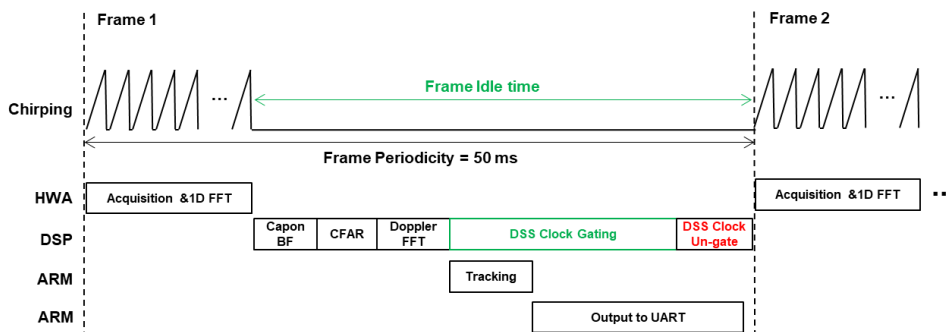


图 7. DSS Clock gating 时序图

3.2. ARM-R4F 核心

IWR6843AOP 内部的 ARM-R4F 核心是主控核心，MCU VCLK 可以从 200 MHz 降低到 40 MHz 以达到节省部分功耗的目的，但是这种方式会同时影响到其他依赖于 MCU 时钟并需要在此时间段内运行的外设，包含操作系统的定时器都会被影响，在这个 MCU VCLK 降低的时间段，需要对所有与时序相关的外设都做二次确认是否能够正常的通信或者工作。如下图所示，可选择在 ARM 核心处理完所有的数据发送及任务后，进行 MSS VCLK 的 gating 设置，由于 MSS 核心参与了部分 chirping 时，信号处理的任务的调度，所以 MSS VCLK un-gate 需要在下一帧开始之前就恢复状态，以保证下一帧 ADC 数据进来后可以得到及时的处理，这种方法适用于帧时间较长（刷新率较低）的配置模式。

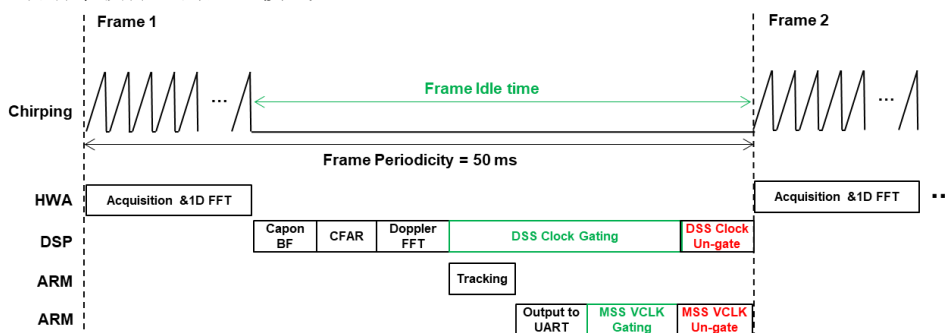


图 8. MSS VCLK Gating 时序图

3.3. RF 及时钟系统休眠

在 IWR6843AOP 系统设计过程中，前面介绍的都是 RF chirp 定时发送与数据处理运行时的功耗优化方法，在一些只需要低刷新率，或者不需要发送 RF chirp 时的运行状态，还可以使用 BSS CLK gate、RF power down、APLL power down 等方式将射频系统的功耗也控制下来，但是这几种模式在使用的时候，会要求对 RF 部分进行重新配置、重新使能、重新自校准，比较适合于长时间的休眠的状态使用，如下图所示，可在较长时间休眠或者 idle 时使用这种方式降低系统的功耗，当睡眠结束，需要重新进入 RF chirping 模式时，则需 RF 及时钟系统做一次自校准。

BSS Clock Gating，当不需要主动的发送 chirp 时，我们可以使用 BSS Clock Gating 模式，但是，只要 ARM-R4F 核心需要对模拟前端进行修改或外设读取 (GPADC)，BSS 就必须处于活动状态（或 Un-halt 状态）。BSS 可以通过一个 SDK API 命令 Halt (clk gated)，也可以使用调用 SDK API 命令的方式 Unhalt。

RF Power Down，当不需要主动的发送 chirp 并且 BSS 处于 unhalted 模式时，我们可以采用 RF Power Down 的配置，在下次重新初始化时，需要对 RF 部分进行校准，或者使用预先校准的数据。

APLL Power Down，当不需要主动的发送 chirp，BSS 处于 unhalted 模式并且 MSS 处于 ROSC 模式 @ 40Mhz 时，可以将 APLL 关断，注意使用此方式会将所有的时钟输出都关闭，需要注意先将所有的 CLKOUT 外设处理好方可使用。需注意，当 APLL Power Down 后，RF 时序控制的 CLOCK 频率也发生了变化，会带来实际的 frame time 与设置的 frame time 发生偏移的情况。

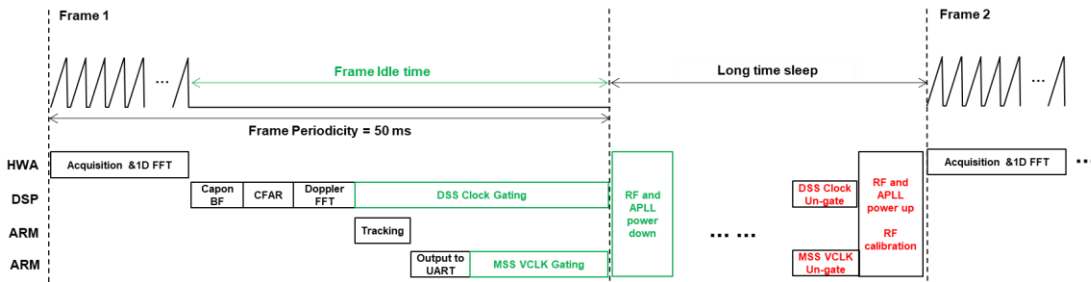


图 9. RF 和 APLL 关断时序图

由于 RF 核心及 APLL 关闭后，再次使能时，需要对其进行重新校准，所以在实时应用中，需要考虑校准所占用的时间及其消耗的电流的情况。参考《[Radar Interface control document](#)》文档，得到如下图所示，芯片启动时，校准所需的时间信息。

此外，mmWave SDK 中提供了一个接口，可帮助用户将 RadarSS 执行的启动时 RF 校准信息保存到 FLASH，或从 FLASH 恢复之前保存的 RF 校准数据，从而使得 RadarSS 不重新执行启动时的自校准。用户可以通过 API 调用实现校准信息的保存或恢复，也可以不执行恢复的配置，每次启动都进行重新自校准。

SI. No.	Calibration	Duration (μ s) for xWR1xxx	Duration (μ s) for xWR6843
1	APLL	330	330
2	Synth VCO	2500	2500
3	LO DIST	12	12
4	ADC DC	600	600
5	HPF cutoff	3500	3500
6	LPF cut off	9000	200
7	Peak detector	6000	8000
8	TX power (assumes 2 TX use-case)	6000	6000
9	RX gain	2300	1500
10	TX phase	36 000	36 000
11	RX IQMM	26 000	42 000

图 10. 芯片启动时校准所需的时间

3.4. 实时校准的 RF 休眠的实例

与常规的 RF 不休眠的连续工作方式不同，为了实现低功耗的目的，本章节采用了逐帧休眠 RF 的工作模式，所以在下一帧启动 RF 时，需执行 RF 的自校准，但是自校准的过程会导致消耗更多的时间及电流，如下图

所示，使用的校准使能选项是 `customCalibrationEnableMask = 0x1F0U`，时序图及实时的电流波形如下图所示。可知，在 RF 配置及 re-calibration 过程中耗费了约 20ms 的时间，并且这个时间段的功耗较高，可以部分实现降低功耗的目标。

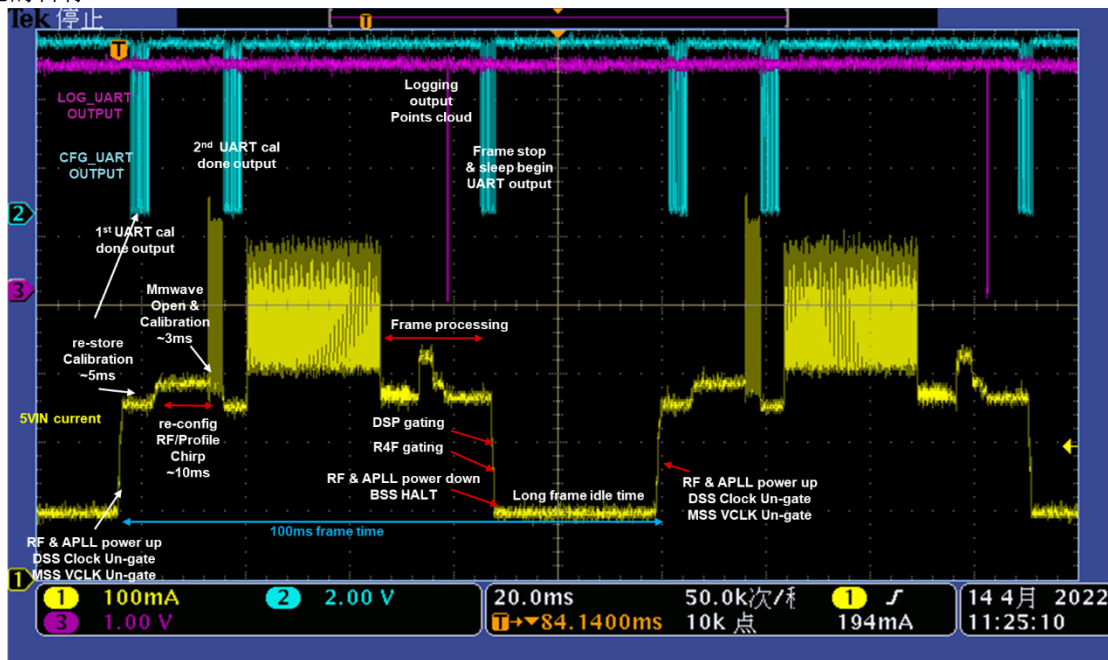


图 11. RF 启动时实时校准的实例

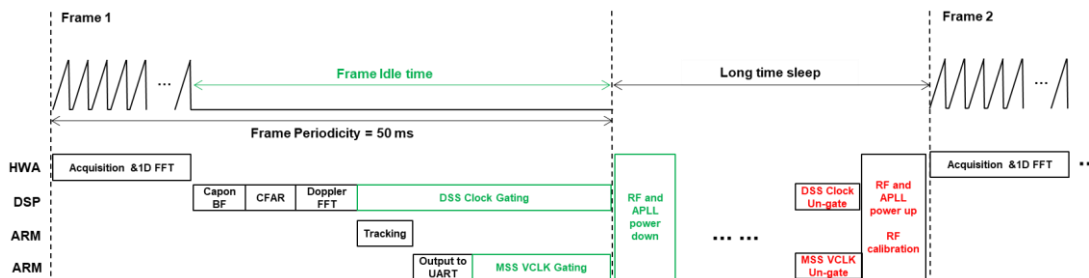


图 12. RF 启动时实时校准的时序图

3.5. 使用预先存储校准信息的 RF 休眠的实例

为了进一步降低逐帧休眠 RF 模式的功耗及校准时间，本文采用两种措施，其一是在每帧开始前使用 restore 所有校准的方式(`customCalibrationEnableMask = 0x000U`)，如下图所示，使用此种方式的启动+校准时间从 20ms 缩短为约 6ms，于此同时，在 RF chirpping 后，不需要 RF enable 的阶段，调用 mmWave close 以及 RF power down，让 RF 进入休眠模式，具体的时序图及实时电流波形图如下图所示。

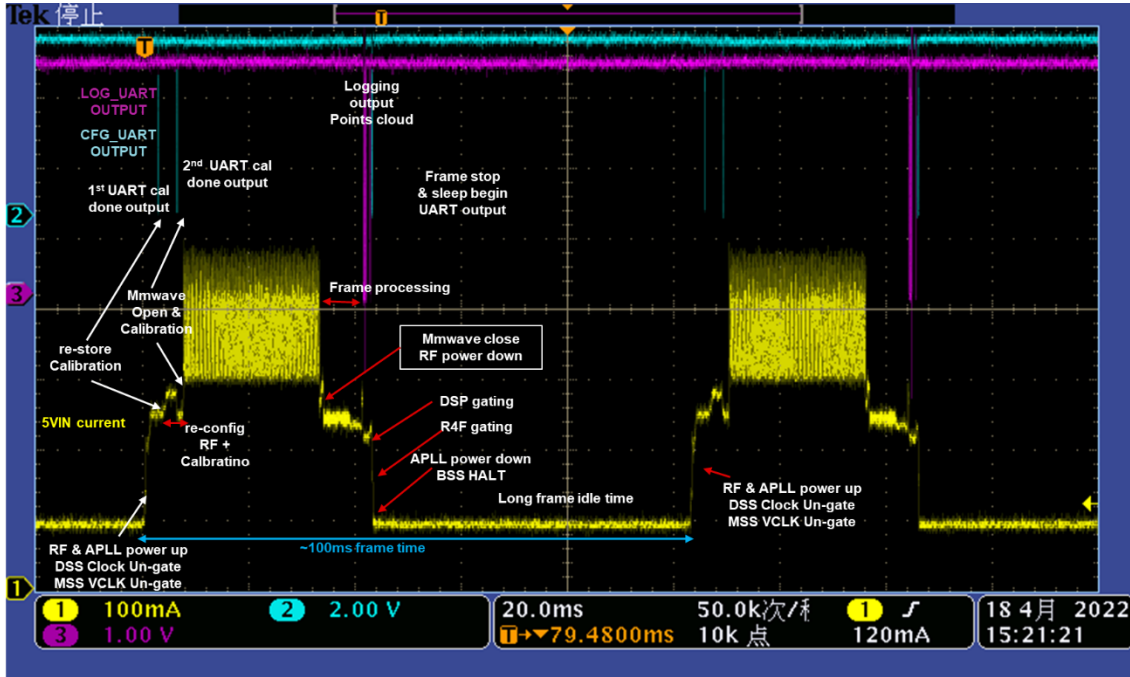


图 13. RF 启动时使用预先存储校准信息的实例

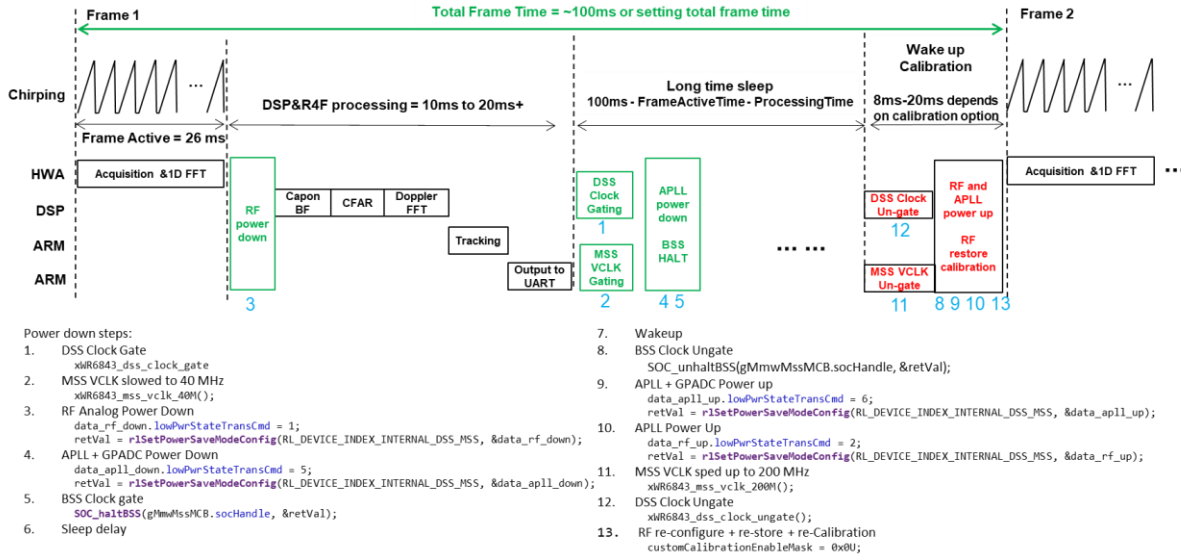


图 14. RF 启动时使用预先存储校准信息的时序图及调用函数映射

3.6. 结论及对比

在数字与 RF 核心的配置中，我们可以通过将闲置的核心休眠或者调整时钟频率的方式实现功耗的控制，TI 也针对一些需要关断部分核心的功能，提供了 Low Power Lib（位于：.\mmwave_industrial_toolbox_4_10_0\labs\Fundamentals\Low_Power_Demo）及 SDK API、DFP API 对不同域进行关断及时钟的控制，从而实现灵活的功耗控制的需求。

在具体参数配置的使用中，我们会注意到，连续运行（RF 持续发送 chirp）模式下，我们可以比较容易关断部分的核心如 DSP，或者是其他的 RF 部分，容易实现，无需过多的修改软件架构；而对于更深层次的功耗控制，则需要从顶层设计开始，进行系统的运行时序控制，选择从主电源供电端进行关断或者单纯的对 RF/APLL 组件进行关断控制以节省部分系统功耗，针对此类应用，需要进行比较多比如刷新率、校准模式、唤

醒模式等客制化代码定制，本文通过定制化的修改，得到一个实测功耗数据供参考(章节 4)。另外，本文引用应用手册《[Software Strategies to Achieve Power Optimizations in TI Millimeter Wave Sensors](#)》的功耗数据供用户参考，见下表。

表 3. 常规 power down 流程功耗对比表

Nominal Scheme Functions	Device Power Consumption (mW)	Power Saved by Function (mW)	Total Power Saved by Scheme (mW)
Startup	895	0	0
DSP Power Off	738	157.2	157.2
MSS_VCLK to 40 MHz	576	162	319.2
RF Power Down	371.4	204.6	523.8
BSS Clock Gate	292.2	79.2	603

表 4. 完全 power down 流程功耗对比表

Full Power Scheme Functions	Device Power Consumption (mW)	Power Saved by Function (mW)	Total Power Saved by Scheme (mW)
Startup	895	0	0
DSP power down	738	157.2	157.2
MSS_VCLK to 40 MHz	576	162	319.2
RF Power Down	372.6	203.4	522.6
APLL and GPADC power down	217.8	154.8	677.4

4. 测试结果及总结

4.1. 运行优化后的人员计数及追踪软件时的功耗实测

本文通过修改软件架构及对应的 RF 配置，并实测了占空比优化、章节 3.5 低功耗模式下的功耗使用情况，本文采用的策略是 RF chirping 结束即对 RF 进行休眠，数字核心运算完成后对数字核心进行休眠等一系列操作，从而达到最佳的功耗消耗情况。测试结果如下表所示，其中 IWR6843AOP EVM 上包含其他元器件也会同时消耗一部分电流，故而测量结果会与表 4、图 15 有一定差异，测量功耗消耗情况仅为该板卡的特性。

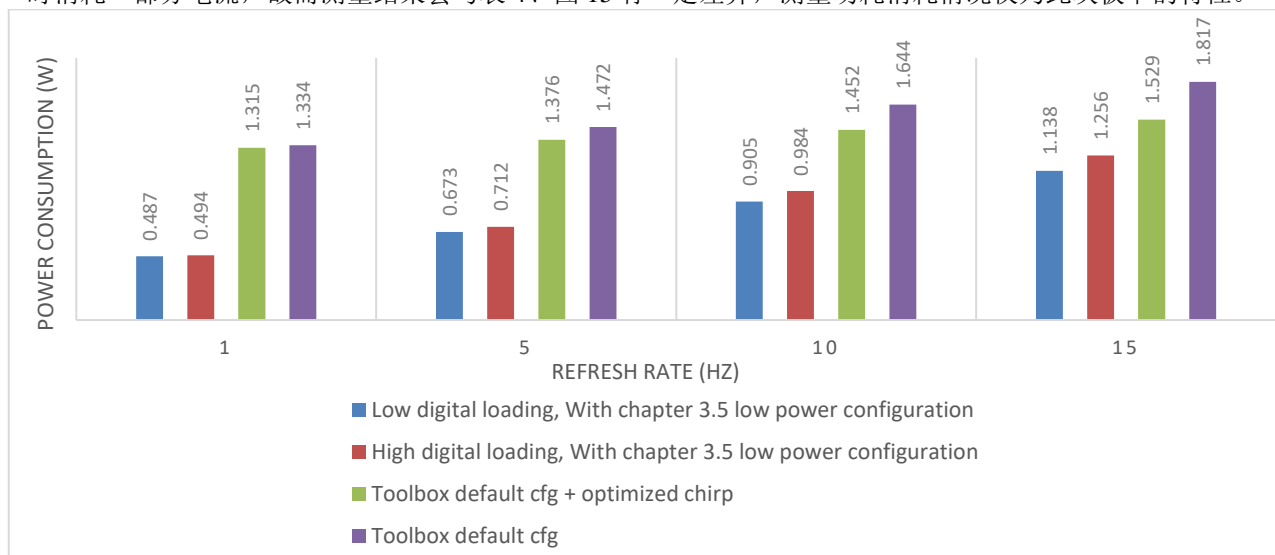


图 15. 不同配置的功耗对比图

4.2. 总结

本应用手册详细描述了使用软件及 RF 配置的方式对 3D 人员计数及目标追踪参考软件进行功耗优化的方式及实现方法，介绍了各个功能组件为降低功耗可以选用的实现步骤及方式，并给出了实例的 timing 时序图及示例，可帮助用户快速了解几种不同的功耗优化的实现方式及其适用场景，同时帮助用户参考实现方法并拓展到 IWR6443、IWR6843、AWR6843、IWR6843AOP、AWR6843AOP 等芯片的应用。

受限于硬件实验条件，本文实测的功耗值均为整板功耗，并不特指 IWR6843AOP 主芯片消耗的功耗；本文使用实际 demo 案例，实测了射频 RF 占空比优化、DSP/ARM-R4F 时钟调配、RF/APLL Power Down 的实现案例，并给出了测试结果。实测结果表明，在保证室内 3D 人员定位及目标追踪软件性能的前提下，板卡功耗可以降低为原默认配置的 36~62%，可大幅降低芯片功耗及板卡表面温度，极大的简化外壳及热设计，加速用户的项目落地。用户可根据实际的应用场景及刷新率配置，修改电源休眠硬件设计及数字系统动态休眠软件设计，进一步降低整机的功耗。

5. 参考文献

1. [IWR6843 Datasheet](#)
2. [mmWave Software Development Kit Ver 3.5.0.4](#)
3. [IWR14xx/16xx/18xx/68xx/64xx Industrial Radar Family Technical Reference Manual](#)
4. [Software Strategies to Achieve Power Optimizations in TI Millimeter Wave Sensors](#)
5. [人数统计与目标追踪参考软件](#)
6. [Programming Chirp Parameters in TI Radar Devices](#)
7. [Radar Interface control document](#)
8. [mmWave Sensing Estimator](#)
9. [mmWave-Radar-Interface-Control](#)
10. [Intro to mmWave Sensing : FMCW Radars](#)
11. [3D people counting detection layer tuning guide](#)
12. [mmwave sdk user guide](#)

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司