

如何使用 SAR 型 ADC 直接采集高阻信号

秦洋阳

Sales and Marketing/South China

ABSTRACT

由于拥有较高的分辨率和采样率，SAR 型 ADC 一直被众多工业和汽车客户所亲睐。但是 SAR 型 ADC 由于其特殊的结构，常常需要模拟输入驱动。其中，关于输入高阻信号的驱动更加棘手。本文简要介绍的 SAR 型工作原理，重点讨论直接采集高阻信号的电路设计要点，并给出仿真实验和电路测试结果。

Contents

| | |
|-----------------------------------|----|
| 1. SAR 型 ADC 简介 | 2 |
| 1.1 SAR 型 ADC 的结构 | 2 |
| 1.2 SAR 型 ADC 的采样要求 | 3 |
| 1.3 SAR 型 ADC 的 TINA 模型构建 | 5 |
| 2. 高阻信号直接驱动 SAR 型 ADC 方案 | 5 |
| 2.1 SAR 型 ADC 直接采样高阻信号的问题 | 5 |
| 2.1.1 一些关键的术语解释 | 5 |
| 2.1.2 SAR 型 ADC 直接采样高阻信号的问题 | 6 |
| 2.2 SAR 型 ADC 直接采样高阻信号的解决方法 | 6 |
| 2.2.1 提高采样保持时间 | 6 |
| 2.2.2 增加外部保持电容 | 8 |
| 2.2.3 设置合适的采样率 | 10 |
| 3. 总结 | 12 |
| 4. 参考资料 | 12 |

Figures

| | |
|--|---|
| Figure 1. SAR 型 ADC 结构 | 2 |
| Figure 2. SAR 型 ADC 输入级模型 | 2 |
| Figure 3. SAR 型 ADC 电路模型 | 3 |
| Figure 4. SAR 型 ADC 采样时幅度建立曲线 | 3 |
| Figure 5. SAR 型 ADC TINA 仿真模型 | 5 |
| Figure 6. SAR 型 ADC 采样过程 TINA 仿真波形 | 5 |
| Figure 7. ADS7826 转换时序图 | 6 |
| Figure 8. SAR 型 ADC 不同采样保持时间仿真电路 | 6 |
| Figure 9. SAR 型 ADC 不同采样保持时间仿真波形 | 7 |
| Figure 10. SAR 型 ADC 不同采样保持时间实验电路 | 7 |
| Figure 11. SAR 型 ADC 增加外部采样保持电容电路 | 8 |

| | |
|--|----|
| Figure 12. SAR 型 ADC 不同采样保持电容仿真电路 | 9 |
| Figure 13. SAR 型 ADC 不同采样保持电容仿真波形 | 9 |
| Figure 14. SAR 型 ADC 开关电容等效模型 | 10 |
| Figure 15. SAR 型 ADC 不同采样率仿真电路 | 11 |
| Figure 16. SAR 型 ADC 不同采样率仿真波形 | 11 |

Tables

| | |
|--|----|
| Table 1. 不同分辨率 ADC 的建立时间表 | 4 |
| Table 2. SAR 型 ADC 不同采样保持时间测试结果 | 8 |
| Table 3. SAR 型 ADC 不同采样保持电容测试结果 | 10 |
| Table 4. SAR 型 ADC 不同采样率测试结果 | 12 |

1. SAR 型 ADC 简介

1.1 SAR 型 ADC 的结构

SAR 型 ADC，即逐次逼近型 ADC，采用的是多次比较的方式来获得最终的输出结果，分辨率一般为 8 位至 20 位，具有低功耗、小尺寸等特点。SAR 型 ADC 结构如 Figure 1 所示：

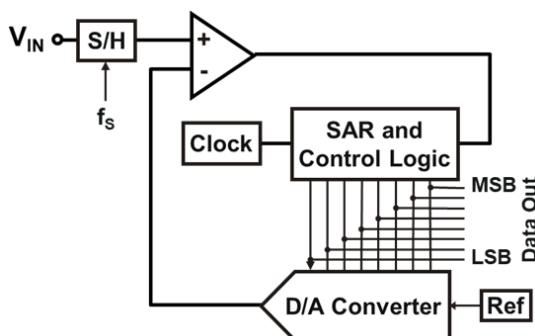


Figure 1. SAR 型 ADC 结构

不同于早期的 SAR 型 ADC，当前市面上的绝大部分 SAR 型 ADC 都是采用电容进行采样，内部逐次逼近也是采用电容比较。其内部简化结构图如 Figure 2 所示：

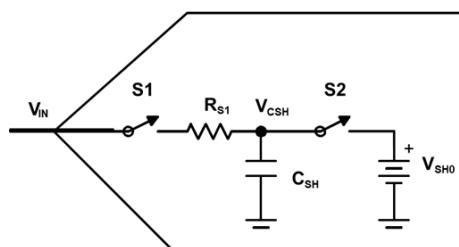


Figure 2. SAR 型 ADC 输入级模型

Figure 2 中的 S1 为采样开关，其在 ADC 开始采样的时候打开， C_{SH} 为 SAR 型 ADC 的输入采样电容， R_{S1} 为输入采样开关电阻，S2 为转换开关， V_{SH0} 为 ADC 内核获得的电压。由于 S2 的导通电阻比较小， V_{CSH} 近乎等于 V_{SH0} ，一般只需关注 V_{CSH} 即可。在实际应用中，输入到 ADC 的信号往往带有内阻 R_{IN} ，等效电路如 Figure 3 所示：

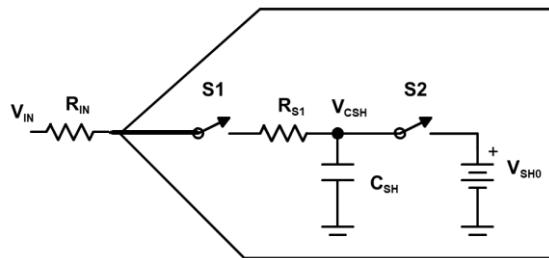


Figure 3. SAR 型 ADC 电路模型

SAR 型 ADC 的转换周期主要分为：采样阶段和转换阶段。在采样阶段，首先开关 S1 打开，输入模拟电压 V_{IN} 经过信号内阻 R_{IN} 以及内部模拟开关内阻 R_{S1} 给采样保持电容充电，充电结束后 S1 关闭进入转换阶段。在转换阶段，首先 S2 打开，将采样电容上的电压送至 ADC 内核，然后开始逐次逼近转换，转换完成后，内部放电开关会将 C_{SH} 上电荷释放掉，等待下一次转换。

1.2 SAR 型 ADC 的采样要求

如上文中所述，SAR 型 ADC 的采样过程即是输入模拟电压 V_{IN} 经过信号内阻 R_{IN} 以及内部模拟开关内阻 R_{S1} 给采样保持电容充电的过程，这是一个典型的一阶 RC 阶跃响应过程，由于每一次转换完成后 SAR 型 ADC 会将内部电荷释放（注：仿真时为了得到更保守的精度，每次转换完成后对采样电容进行了完全放电，而实际电路中并非是完全放电），所以每一次新的采样都是零状态时的阶跃响应， V_{CSH} 电压公式如下：

$$V_{CSH} = V_{IN} \times (1 - e^{-\frac{t}{\tau}}) \quad \text{公式 1}$$

τ 为时间常数，其计算公式如下：

$$\tau = (R_{IN} + R_{S1}) \times C_{SH} \quad \text{公式 2}$$

其幅度曲线如 Figure 4 所示：

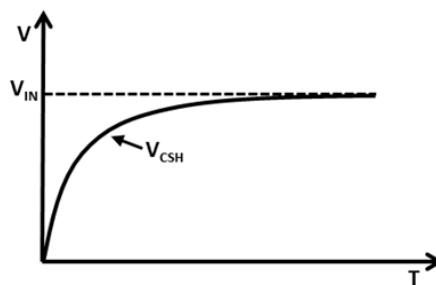


Figure 4. SAR 型 ADC 采样时幅度建立曲线

通过上面的分析可知采样保持的时间 t_{ACQ} 越长，采样到的电压就越接近于 V_{IN} ，采样精度越高。一般认为，需要在采样时间 t_{ACQ} 内达到 $1/2LSB$ （注：LSB 就是 ADC 的最小分辨率）的精度，才能满足 ADC 驱动的要求。例如一个采用 1.024V 基准的 10 位 ADC，那么其最小分辨率就是 1mV，假设输入为 100mV，那么计算的时候就要求采样电容上的电压上升到 99.5mV，如果要求上升到 100mV 就会造成过长的采样时间要求，而且由于 99.5mV 已经达到 ADC 最小分辨能力了，再高的精度也没有工程上的必要。但如果不到 99.5mV 就会造成精度的损失。这样一来，就要求经过采样保持时间 t_{ACQ} 之后采样电容上的电压满足如下要求：

$$V_{IN} - V_{CSH} \leq \frac{1}{2} LSB \quad \text{公式 3}$$

又知：

$$\frac{1}{2} LSB = \frac{V_{FSR}}{2^{N+1}} \quad \text{公式 4}$$

其中 V_{FSR} 为 ADC 的满幅度输入电压， N 为 ADC 的分辨率，因此可以得出：

$$t_{ACQ} \geq (N + 1) \times \ln(2) \times \tau \quad \text{公式 5}$$

为了简化计算，将不同分辨率 ADC 的建立时间要求列表如下 Table 1：

Table 1. 不同分辨率 ADC 的建立时间表

| ADC 分辨率（位） | ADC 建立时间要求（N 倍的时间常数） |
|------------|----------------------|
| 8 | 6.2τ |
| 10 | 7.6τ |
| 12 | 9.0τ |
| 14 | 10.4τ |
| 16 | 11.8τ |
| 18 | 13.2τ |
| 20 | 14.6τ |

以 ADS7826 为例（因为其可以通过 DCLOCK 调节采样保持时间，方便后文中的实验），其为 10 位的 SAR 型 ADC，假设信号内阻 R_{IN} 为 $1M\Omega$ ，内部采样开关电阻 R_{S1} 为 100Ω ，ADC 内部采样电容 $25pF$ ，那么时间常数约为 2.5×10^{-5} ，从上表中我们可以得出 10 位 ADC 需要 7.6 倍的时间常数，那么采样时间 t_{ACQ} 就要求大于 $190\mu S$ 。

1.3 SAR 型 ADC 的 TINA 模型构建

如上文所述，SAR 型 ADC 的采样过程实际上就是对一阶 RC 电路的充电过程，因此可以用 TINA 构建模型如 Figure 5 所示：

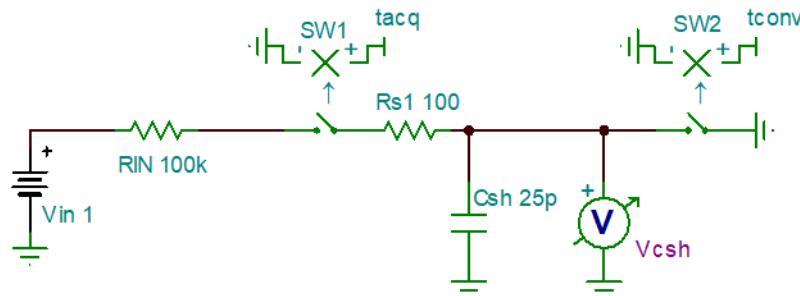


Figure 5. SAR 型 ADC TINA 仿真模型

其中，开关 SW1 为采样保持开关，开关 SW2 为 ADC 转换完成后的放电开关，使用电压表直接测量采样电容电压 V_{Csh} 。TINA 模型仿真波形图如下：

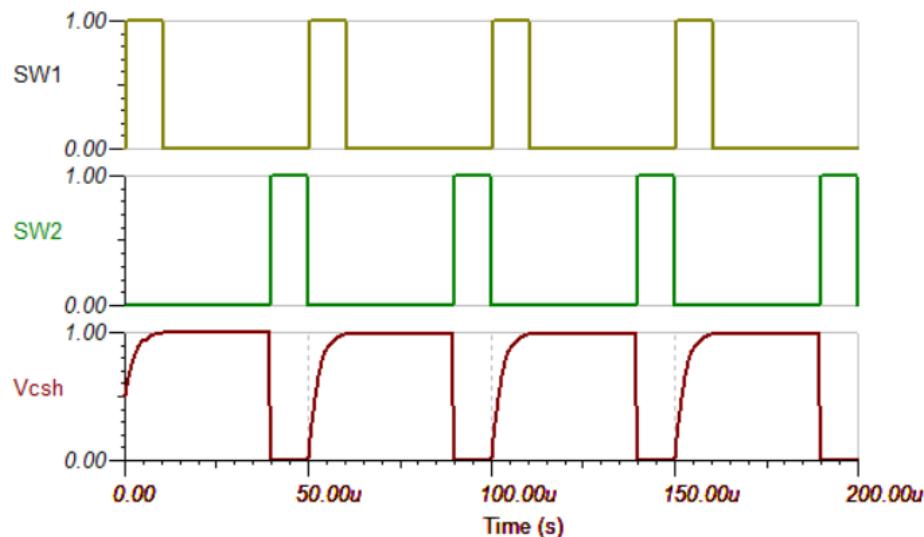


Figure 6. SAR 型 ADC 采样过程 TINA 仿真波形

当 SW1 打开时 V_{Csh} 上的电压快速上升，当 SW1 关闭时 V_{Csh} 上的电压保持不变，当 SW2 打开时， V_{Csh} 上的电压迅速释放为零，等待下一次转换。

2. 高阻信号直接驱动 SAR 型 ADC 方案

2.1 SAR 型 ADC 直接采样高阻信号的问题

2.1.1 一些关键的术语解释

采样率：采样率就是 ADC 每秒钟采样输入信号的次数，一般用赫兹 Hz 作为单位。

采样时间：采样时间是指 ADC 每次采样模拟信号的时间，也就是每次采样时内部开关导通的时间，一般用微妙 μs 做单位。

2.1.2 SAR 型 ADC 直接采样高阻信号的问题

前文提到，SAR 型 ADC 的采样过程即是输入模拟电压 V_{IN} 经过信号内阻 R_{IN} 以及内部模拟开关内阻 R_{S1} 给采样保持电容充电的过程，如果信号的内阻太大，而采样时间又太短的话，会造成内阻采样电容充电不满从而产生误差，以上文中提到的 ADS7826 为例，如果信号内阻为 $1\text{M}\Omega$ 的话，采样时间就要求大于 $190\mu\text{s}$ ，但实际应用中采样时间很难做到这么长，因此会造成极大的采样误差。

2.2 SAR 型 ADC 直接采样高阻信号的解决方法

2.2.1 提高采样保持时间

理论上来讲，降低 ADC 内部采样电容或者提高采样保持时间是能够实现 SAR 型 ADC 直接采样高阻信号的，但是 ADC 内部的采样电容是固定无法改变的，所以只能考虑提高采样保持时间。市面上确实有一些 SAR 型 ADC，其采样保持时间是可以改变，例如 ADS7826，其转换时序图如 Figure 7：

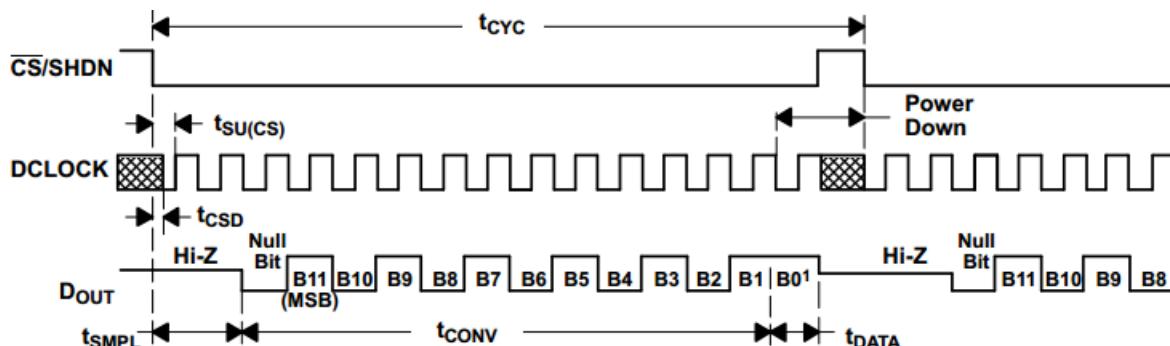


Figure 7. ADS7826 转换时序图

ADS7826 采样保持时间 t_{SMPL} 为 1.5 倍的 DCLOCK 周期，调节 DCLOCK 周期即可调节采样保持时间。使用 TINA 进行不同采样时间的仿真实验如 Figure 8：

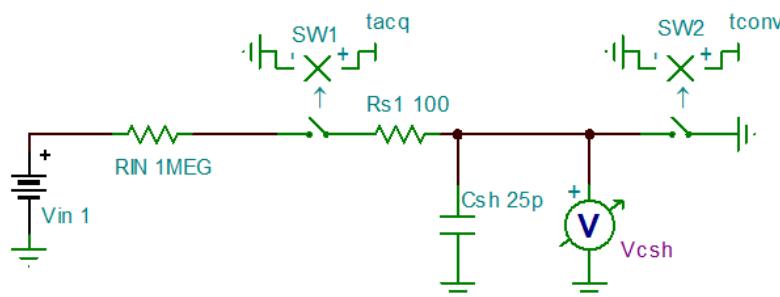


Figure 8. SAR 型 ADC 不同采样保持时间仿真电路

其中输入电压为 1V，信号电阻为 1M 欧，仿真其采样波形如 Figure 9：

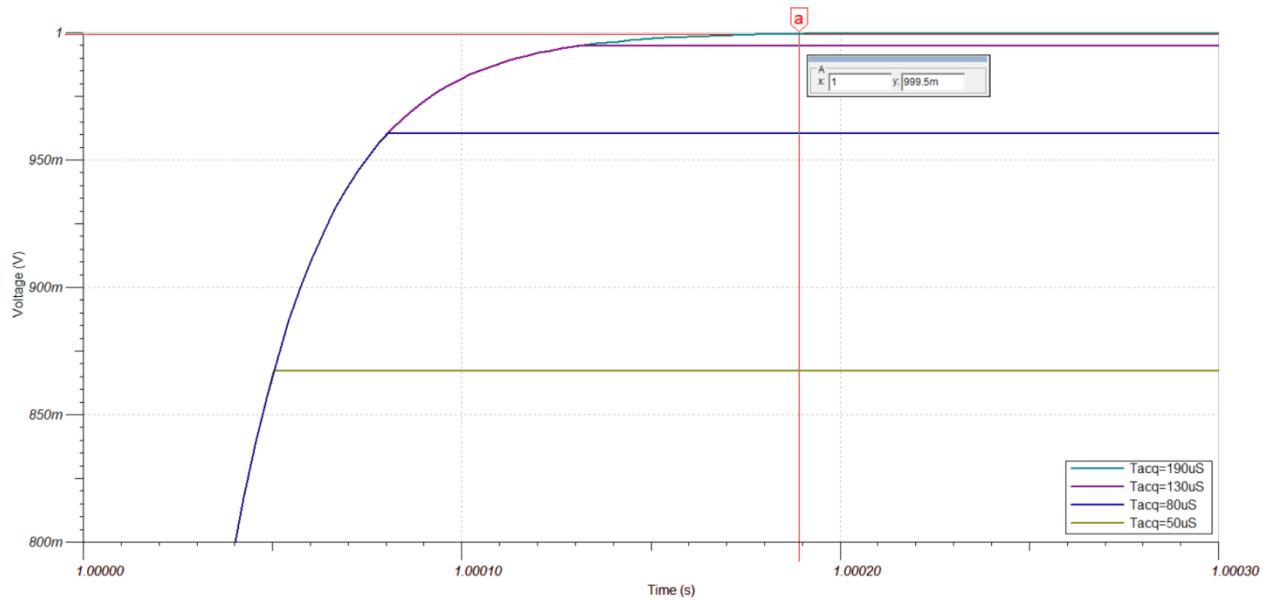


Figure 9. SAR 型 ADC 不同采样保持时间仿真波形

从 Figure 9 中可以看出，当采样保持时间为 $50\mu\text{s}$ 时，采样到的电压只有 867mV ，误差非常大，随着采样保持时间的提高，采样到的电压越来越接近输入电压，当采用保持时间为 $190\mu\text{s}$ 时，采样到的电压为 999.5mV ，刚好误差小于二分之一个 LSB，和上文中的计算结果完全一致。

下面使用实际电路进行测试，测试电路图如 Figure 10 所示：

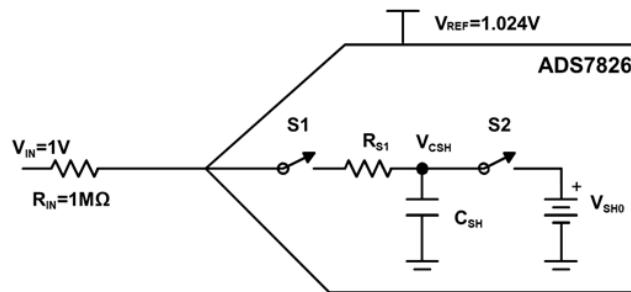


Figure 10. SAR 型 ADC 不同采样保持时间实验电路

测试结果如 Table 2:

Table 2. SAR 型 ADC 不同采样保持时间测试结果

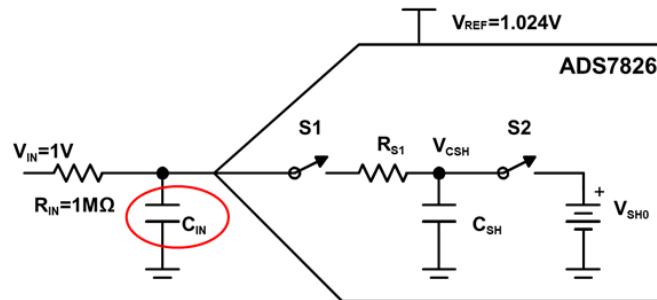
| ADS7826 采样时间 | ADS7826 输出电压 |
|--------------|--------------|
| 50μS | 938mV |
| 80μS | 976mV |
| 130μS | 992mV |
| 190μS | 998mV |

从实际测试的数据来看，数据结果也反映出采样保持时间越长，ADC 转换结果越接近输入电压。但实验结果和仿真结果数据稍微有些出入：一方面是低采样保持时间时的转换电压误差要比仿真结果误差稍微小一些，这是因为仿真时为了得到更保守的精度，每次转换完成后对采样电容进行了完全放电，而实际电路中并非是完全放电；另一方面是实验结果在 190μS 时并非为 999.5mV，而是 998mV，这是因为 ADS7826 的输入存在微小漏电流造成的微小误差。

增加采样保持时间确实是解决直接采样高阻信号的有效而简单的方法，部分 SAR 型 ADC 支持调节采样保持时间，微处理器中集成的 SAR 型 ADC 大多可以调节采样保持时间。针对这类 ADC 可以采样上述方法，但目前市面上的大多数新型 SAR 型 ADC 不再支持调节采样保持时间，而是采用固定的采样保持时间，所以这一方法的使用就受到了限制，下文将讨论另一种更适用的方法。

2.2.2 增加外部保持电容

在 SAR 型 ADC 输入端加上保持电容 C_{IN} 是一种非常常用的帮助采样电容快速充满的方法，电路示意图如 Figure 11 所示：

**Figure 11. SAR 型 ADC 增加外部采样保持电容电路**

其基本原理是：在 ADC 采样开关 SW1 打开的时候， V_{IN} 通过 R_{IN} 对 C_{IN} 进行充电，而在 SW1 打开的时候 C_{IN} 里的电荷会向采样电容 C_{SH} 转移，帮助其快速建立。由于 C_{IN} 会比 C_{SH} 容值大很多，所以即使将电荷转移部分给 C_{SH} 也不会造成 C_{IN} 产生较大的压降，另外由于采样阶段占用时间比例很小，所以 V_{IN} 有很大比例的时间可以通过 R_{IN} 对 C_{IN} 充电。以 10 位 ADC 为例，为了满足精度要求， V_{CSH} 上的电压必须建立到 1/2 个 LSB 的精度，假设采样之前 C_{IN} 上的电压已经完全建立起来了，即 $V_{CIN}=V_{IN}$ ，当采样开始时，电荷从 C_{IN} 上转移到 C_{SH} （由于 R_{IN} 非常大，所以可以忽略其对 C_{IN} 充电过程的影响），由于电荷转移最终，根据电荷守恒原理可知：

$$Q = (V_{IN} - V_{CSH})C_{IN} = V_{CSH} \times C_{SH}$$

公式 6

而采样又要求: $V_{IN} - V_{CSH} < 1/2\text{LSB}$, 因此如果是对于 10 位的 ADC ADS7826 而言, 要到 $1/2\text{LSB}$ 的精度, 电容 C_{IN} 则要求大于 51.2nF 。

使用 TINA 进行不同输入电容的仿真实验如 Figure 12 所示:

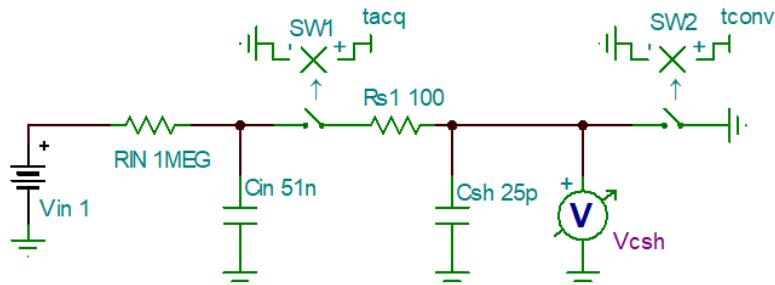


Figure 12. SAR 型 ADC 不同采样保持电容仿真电路

其中输入电压为 1V, 信号电阻为 1M 欧, 输入电容 C_{IN} 为 $0.68\text{nF} \sim 51\text{nF}$, 仿真其采样波形如 Figure 13 所示:

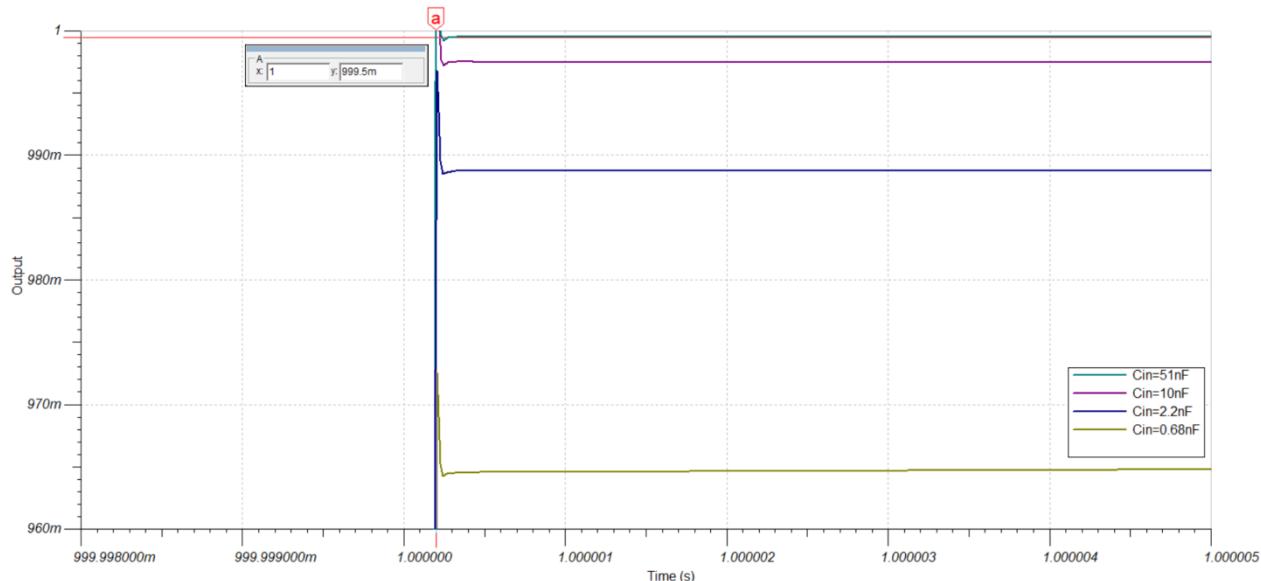


Figure 13. SAR 型 ADC 不同采样保持电容仿真波形

从 Figure 13 中可以看出, 当输入电容为 0.68nF 时, 采样到的电压只有 964mV , 误差非常大, 随着输入电容的增大, 采样到的电压越来越接近输入电压, 当输入电容为 51nF 时, 采样到的电压为 999.5mV , 刚好误差小于二分之一一个 LSB, 和上文中的计算结果完全一致。理论上来讲, 输入电容越大精度越好, 但是还是要注意过大的输入电容会造成过长的延时和建立时间, 因此还需根据系统要求合理选择。

下面使用 Figure 11 中实际电路进行测试，其中输入电压为 1V，信号电阻为 1M 欧，测试结果如 Table 3 所示：

Table 3. SAR 型 ADC 不同采样保持电容测试结果

| ADS7826 输入电容 | ADS7826 输出电压 |
|--------------|--------------|
| 0.68nF | 988mV |
| 2.2nF | 995mV |
| 10nF | 998mV |
| 51nF | 999mV |

从实际测试的数据来看，数据结果也反映出输入电容越大，ADC 转换结果越接近输入电压。但实验结果和仿真结果数据稍微有些出入，主要是低输入电容时的转换电压实际采样结果要比仿真结果误差稍微小一些，这是因为仿真时为了得到更保守的精度，每次转换完成后对采样电容进行了完全放电，而实际电路中并非是完全放电。

2.2.3 设置合适的采样率

增加输入电容确实是一种适用性较强的方法，但实际使用过程中并非是只要加了足够大的输入电容就完全没问题了，还需要注意一些其他问题，特别是采样率。

SAR 型 ADC 在采样的过程中不断从信号抽取电流然后通过放电开关放掉，其模型可以等效为一个电阻如 Figure 14 所示：

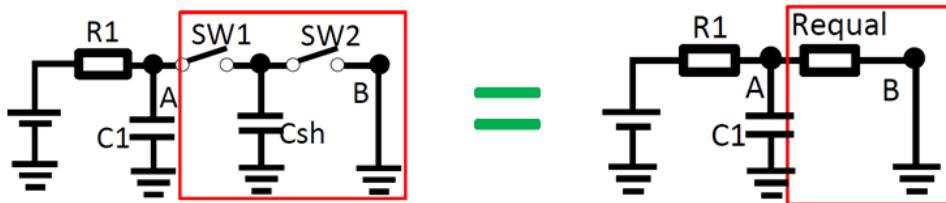


Figure 14. SAR 型 ADC 开关电容等效模型

其实这就是一种典型的开关电容结构，根据开关电容的理论知识可知，等效电阻为：

$$R_{Equal} = \frac{1}{C_{SH} \times F_{Sampling}} \quad \text{公式 7}$$

已知 R_{IN} 为 1M 欧， C_{SH} 为 25pF，ADC 的分辨率为 10 位，如果要达到 1/2LSB 的精度，那么 R_{Equal} 要大于 R_{IN} 的 2048 倍，即要大于 2048M 欧，代入上面公式计算可以得出 $F_{Sampling}$ 要小于 19.5Hz。

使用 TINA 进行不同采样率的仿真实验如 Figure 15 所示：

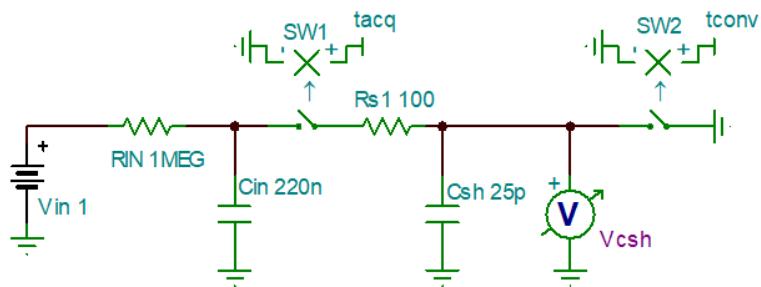


Figure 15. SAR 型 ADC 不同采样率仿真电路

其中输入电压为 1V，信号电阻为 1M 欧，输入电容 C_{IN} 为 220nF，使用更大的输入电容是为了消除因为输入电容造成的误差，仿真其采样波形如 Figure 16 所示：

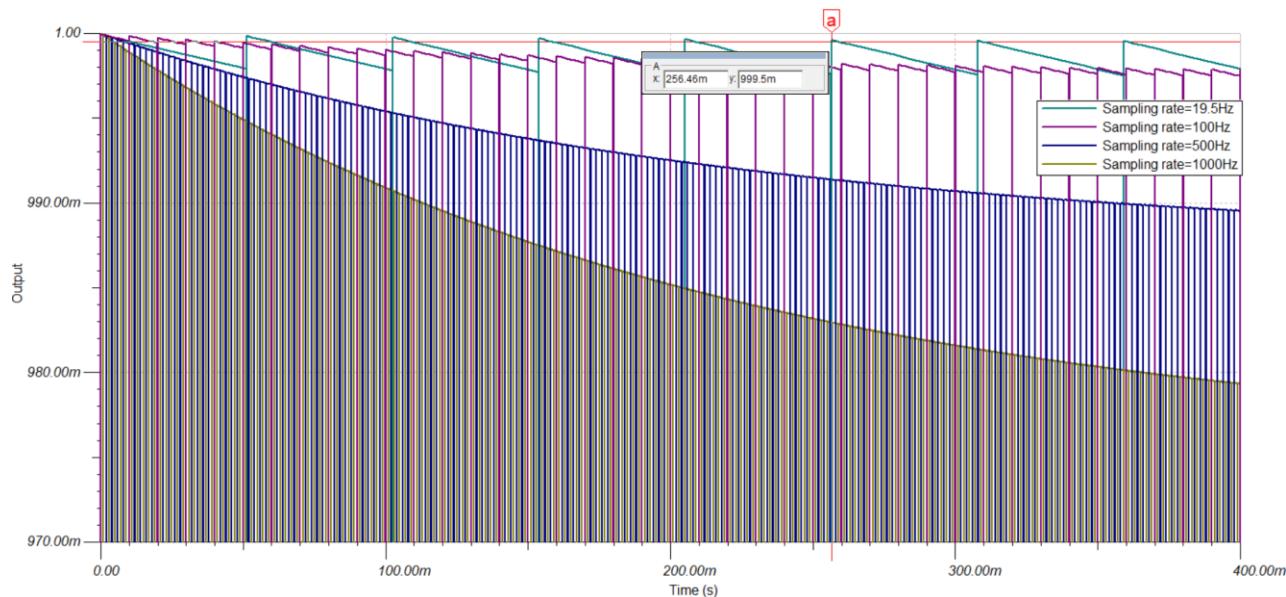


Figure 16. SAR 型 ADC 不同采样率仿真波形

从 Figure 16 中可以看出，当采样率为 1000Hz 时，采样到的电压只有 979mV，误差非常大，随着采样率的降低，采样到的电压越来越接近输入电压，当采样率为 19.5Hz 时，采样到的电压为 999.5mV，刚好误差小于二分之一个 LSB，和上文中的计算结果完全一致。

下面使用 Figure 11 中实际电路进行测试，其中输入电压为 1V，信号电阻为 1M 欧，输入电容 C_{IN} 为 220nF，测试结果如 Table 4 所示：

Table 4. SAR 型 ADC 不同采样率测试结果

| ADS7826 采样率 | ADS7826 输出电压 |
|-------------|--------------|
| 19.5Hz | 999mV |
| 100Hz | 999mV |
| 500Hz | 994mV |
| 1000Hz | 990mV |

从实际测试的数据来看，数据结果也反映出采样率越低，ADC 转换结果越接近输入电压。但实验结果和仿真结果数据稍微有些出入，主要是高采样率时的误差要比仿真结果误差稍微小一些，这是因为仿真时为了得到更保守的精度，每次转换完成后对采样电容进行了完全放电，而实际电路中并非是完全放电。

3. 总结

从上文的分析来看，使用 SAR 型 ADC 直接采样高阻直流信号是可行的，结合调整 SAR 型 ADC 的采样保持时间方法和设置合适的输入电容的方法，同时注意设置合适的采样率，的确能够使得 SAR 型 ADC 直接精准的测量高阻直流信号，从而省去前端的放大器，且不受放大器的线性工作区间限制。

考虑到 ADC 的漏电流以及噪声影响等问题，使用 SAR 型 ADC 直接采样高阻直流信号确实很难应用在高精度测量场合，但对于一些电压监控，温度监控等应用完全能够满足要求。经过良好的设计是能够达到千分之五或者更好的精度的。如果想要更高的精度，对于高阻信号添加放大器是必不可少的。

4. 参考资料

1. A Guide to Designing with SAR ADCs, Miro Oljaca

重要声明和免责声明

TI 均以“原样”提供技术性及可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn 上或随附TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2020 德州仪器半导体技术（上海）有限公司