

SCANSTA111,SCANSTA112

Application Note 1259 SCANSTA112 Designer's Reference



Literature Number: ZHCA140

SCAN'STA112 的参考设计

美国国家半导体公司
应用注释 1259
2008年8月7日



引言

SCAN'STA112是实现IEEE-1149扫描链路的多分支地址和复用的系列器件中的第三个。'STA112是前两个器件,SCANPSC110和SCANSTA111的超集。'STA112具有前两个器件的所有功能和性能。

'STA112在本质上是一个支持IEEE1149.1标准的器件。其主要用于将多个扫描链路按可管理的大小分区,或者将一些特定器件隔离成单独的链路。多扫描链路的优点是改进故障的隔离,加快检测时间和编程时间,以及使用较小的向量配置。

除了扫描链路分区之外,在用于多分支背板的环境下器件也可寻址。在这种配置下,对于系统级的IEEE-1149.1访问,板载'STA112的多路IEEE-1149.1可存取板卡能使用同样的背板测试总线。在整个系统生命周期中,这种方法保证了系统范围内的结构化测试和编程。

操作模式

扫描桥模式(ScanBridgeMode)-扫描桥模式引用了美国国家半导体公司自1993年推出SCANPSC110以来一直使用的功能和协议,这个功能包含多支路,可寻址,IEEE1149.1交换。可以从接到并行IEEE1149.1总线或背板上的许多器件中选择一个或多个器件。扫描桥模式实现的第二个功能是对多路IEEE1149.1本地扫描链路充当了一个多路复用器。器件的本地扫描端口(LSP)在一个或多个本地扫描链路到背板总线之间建立了一个连接。

扫描桥有两级协议和一个操作模式来实现这一功能。一级协议涉及寻址或选择要求的扫描桥所需要的操作。

二级协议需用来配置多路复用功能,以及通过LSP能使本地扫描链路和背板总线之间建立连接(UNPARK)。

当一级协议和二级协议完成后,扫描桥已为其操作模式做好准备,即扫描向量从背板总线移到期望的本地扫描链路。

扫描桥模式是操作的典型模式。所有开销(包括协议,寄存器以及pad-bit)都与大多数现有的商用自动测试向量生成(ATPG)工具有关。这与SCANPSC110和SCANSTA111所包含的功能一样。对于'STA112,如果不禁止控制寄存器(ControlRegister)的IgnoreReset位,所有重置(reset)形式都是有效的。一级协议和二级协议是必需的。扫描链路将包含扫描桥寄存器以及pad-bits。如果接到LSP的器件没有使TRST引脚有效,那么前导信号需要选择和配置扫描桥,然后做一次TMS5个高电平(5highTMS)重置,然后重选和配置扫描桥。这就保证了所有本地扫描端口上的TAPs都处于一个重置模式。

透明模式(TransparentMode)-透明模式涉及操作的条件,其中在扫描链路内没有pad-bits或'STA112寄存器。透明模式的操作在扫描桥和穿层模式(StitcherMode)下都是有效的,仅仅是激活方法不同。一旦透明模式被激活,操作上没有区别。透明模式允许使用已经为某个链路生成的向量,但在该链路中并不计算这些位数。当处于透明模式时,链路可能具有以下的配置:

$TDI_B \rightarrow LSP_{B1} \rightarrow LSP_{01} \rightarrow LSP_n \rightarrow TDO_B$

反之,当不在透明模式中,连路可能呈现以下的配置:

指令: $TDI_B \rightarrow IR8-bit \rightarrow LSP_a \rightarrow PAD \rightarrow LSP_n \rightarrow PAD \rightarrow TDO_B$

数据移位: $TDI_B \rightarrow DR8-bit \rightarrow LSP_a \rightarrow PAD \rightarrow LSP_n \rightarrow PAD \rightarrow TDO_B$

根据操作模式,透明模式由两个完全不同的物理机构控制。在扫描桥模式下,激活指令使能透明模式(如TRANSPARENT4或TRANSPARENTENABLE)。控制寄存器(ControlRegister)中的TRANS位和TRANS引脚被忽略。当'STA112在穿层模式时,控制寄存器中的TRANS位(由TRANS引脚初始化)用来控制透明模式的激活。

透明LSP模式-这一模式由编程模式-1的第7位置"1"来激活。在这个模式下,唤醒的Isp链路之间不放置padbit,但扫描桥寄存器和上次的padbit都是信号链路的一部分。在透明LSP模式下,链路会呈现以下的配置:

指令: $TDI_B \rightarrow IR8-bit \rightarrow LSP_a \rightarrow LSP_n \rightarrow PAD \rightarrow TDO_B$

数据移位: $TDI_B \rightarrow DR8-bit \rightarrow LSP_a \rightarrow LSP_n \rightarrow PAD \rightarrow TDO_B$

这种模式相比全透明模式有两个优点。由于存在尾缀同步位,这种模式能比全透明模式有更高速度,而且在这种模式下测试器不会丢失对'STA112的软件控制。桥寄存器(bridge register)和尾缀padbit可由SVF中的HIR, HDR, TIR, 和TDR指令给定。

透明模式下的扫描桥-这一操作模式是与'STA111一起第一次引入到扫描桥器件系列。这一特性的意图是,允许使用那些不能处理扫描桥寄存器和pad-bits插入扫描链路的工具(如FPGA编程工具)。用户所要做的是在执行一级协议和二级协议时将一个前导信号插入扫描向量序列中。这就选择了一个特定的'STA112和一个LSP。一旦完成选择,该LSP信号就成为背板信号的一个缓冲版本。在这个模式下,可用TMS5个高电平(5highTMS)重置的方法重置LSPs上的TAPs,而没有扫描桥响应。使用控制寄存器中附加的重置忽略位(IgnoreResetbit),在LSPs上的TAPs也可由TRST_B重置来重置,而无需扫描桥响应。在这个模式下,有可能失去对器件的软件控制,在此,唯一的恢复方法是触发RESET引脚或

重新上电。因此，对于期望'STA112具有与SCANSTA111相同表现的应用，则建议将引脚 $\overline{\text{TRST}}_0$ 和 $\overline{\text{RESET}}$ 连在一起。

穿层模式(StitcherMode)-穿层模式是一种跳过扫描桥操作模式下的一级协议和二级协议的方法。这是通过外部引脚来完成的。在穿层模式下，'STA112将直接进入操作模式。

穿层模式是要提供一种方法，运用不处理寻址协议的向量交付工具来利用'STA112的多路复用功能。

在器件重置/上电后，并不需要对'STA112寻址，因为穿层模式已经完成这一工作。选中的LSPs已经被唤醒，其TAPs跟随背板的TAP。所有对LPS的暂停和唤醒指令都是有效的。在穿层模式下，PARKTLR指令将LSPTAP迁移到测试逻辑重置(Test-Logic-Reset)，但在运行测试/闲置(Run-Test/idle)状态下闲置它们。并保持在那里直到给出唤醒指令和背板TAP被移入Run-Test/Idle。因此，在穿层模式下使用PARKTLR时，TLR_TRST和TLR_TRST6没有影响。

透明模式下的穿层模式-这一模式允许将'STA112用作由外部(引脚)控制的多路复用器。在这里不把寄存器或pad-bits放入扫描链路。当用户在实验室环境中使用多种工具时，这一模式非常有用。使用控制寄存器中附加的重置忽略位(IgnoreResetbit)，在没有'STA112响应的情况下，也可用TMS5个高电平(5highTMS)重置的方法来重置LSPs上的TAPs。在这个模式下，有可能失去器件的软件控制，唯一的恢复方法是触发 $\overline{\text{RESET}}$ 引脚或重新上电。

重置和各种操作模式-为了结合穿层功能和扫描桥功能，有必要定义三种现有的重置器件的方法，以及使之在器件上有效的因素。第一种方法是上电和 $\overline{\text{RESET}}$ 。当首次加电或 $\overline{\text{RESET}}$ 引脚有断言，然后去断言时，器件将执行其最完整重置，这时所有内部寄存器都被重置到初始值。那些由外部引脚控制初始值的寄存器通过读取引脚上的值，并按照表1中相应的数值设定寄存器的初值。寄存器位没有在表1中定义初值的均被设定为0。

表1. 寄存器的初始值

寄存器	外部引脚	内部值
Instruction	无	XXH ID code
Mode0	无	01H Select LSP ₀₀
Control	MPsel _{B1/B0} , SB/ $\overline{\text{S}}$, TRANS, TLR_TRST, TLR_TRST_6	0b IgnoreReset
LSPSel	LSPsel ₍₀₋₆₎	

第二种方法是 $\overline{\text{TRST}}$ 引脚。这是传统的IEEE1149.1重置引脚。该引脚由控制寄存器的IgnoreReset位屏蔽，以便通过软件控制来禁止。这一功能可以使用户通过'STA112传送一个TRST复位脉冲，而不需要重置一级协议和二级协议。这将把所有唤醒的LSPTAP控制器置于唤醒状态，所有暂停的LSPTAPs将被置于ParkedTLR状态。

最后一种是TMS5个高电平(5highTMS)方法。这是采纳了这一事实，即IEEE1149.1状态机在TMS5个高电平之后进入测试逻辑重置(TLR)状态。这一重置表现为两个明显的方式。当器件

用作标准的扫描桥，但在透明模式下工作时，这个重置将重置所有TAP控制器和一级协议及二级协议。这是与 $\overline{\text{TRST}}$ 同样的功能。当'STA112用于透明模式下的扫描桥时，这种重置方法将被忽略。这个副效应是进入器件内的硬件联线，而不是软件可控的。

应注意，当设定IgnoreReset位并执行一个 $\overline{\text{TRST}}$ 时，在唤醒的LPS上，带 $\overline{\text{TRST}}$ 引脚的目标器件会收到一个 $\overline{\text{TRST}}$ 断言，而不带有 $\overline{\text{TRST}}$ 引脚的目标器件则不会收到。在这种情况下，测试仪应依次使目标TAPS返回到TLR状态来确保所有目标TAPS之间的同步。

在使用'STA112时，用户可能希望多次重置接到LSP上的器件而不对'STA112进行重置。 $\overline{\text{RESET}}$ 引脚是最强的重置，其覆盖了所有的软件控制。各种重置的软件屏蔽由含在控制寄存器中的IgnoreReset位来控制。

表2所示为，当IgnoreReset被否定(置"0")时，在各种操作模式下重置的影响。表3所示为，当IgnoreReset被断言(置"1")时，在各种操作模式下重置的影响。

表2. 当 IgnoreReset 被否定 (置 "0") 时重置的影响

IgnoreReset=0	扫描桥模式	透明模式 (注释1)	穿层模式
$\overline{\text{RESET}}$	完全重置	完全重置	完全重置
$\overline{\text{TRST}}$	完全重置	完全重置	完全重置
TMS 5 个高电	完全重置	忽略	完全重置

表3. 当 IgnoreReset 被断言 (置 "1") 时重置的影响

IgnoreReset=1	扫描桥模式	透明模式 (注释1)	穿层模式
$\overline{\text{RESET}}$	完全重置	完全重置	完全重置
$\overline{\text{TRST}}$	忽略	忽略	忽略
TMS 5 个高电	忽略	忽略	忽略

注释1:透明模式在扫描桥和穿层模式下都有效。

暂停在 TLR 状态的 LPSn 端口的值

当一个'STA112LSP暂停在TLR状态时，LSP的引脚会被驱动到一个安全值(如 $\overline{\text{TRST}}_n="0"$)。可通过OE引脚驱动LPS的引脚为三态。选择 $\overline{\text{TRST}}_n="0"$ 的值以确保所有连在LPS上的TAPs保持在TLR状态。有一些与IEEE-1149.1不兼容的器件。当它们的 $\overline{\text{TRST}}$ 引脚保持在低电平时，操作不能正常工作。为克服这一限制，'STA112有一个TLR_TRST和一个TLR_TRST_6输入引脚。当它们的TAP控制器在TLR状态时，这些引脚的值将默认地驱动到 $\overline{\text{TRST}}_{(0-5)}$ 和 $\overline{\text{TRST}}_6$ 引脚。若将TLR_TRST引脚设定为"1"， $\overline{\text{TRST}}_n$ 引脚的输出将被强置为"1"，除非 $\overline{\text{RESET}}$ 被强置为"0"。此外，当强置 $\overline{\text{TRST}}_0$ 为"0"时，无论控制寄存器中IgnoreReset位是什么状态， $\overline{\text{TRST}}_{(0-5)}$ 引脚都被强置为"0"。

工作模式之间的切换

穿层模式到穿层透明模式 – 如果用户需要改变链路中的 LSPs，把器件作为背板信号的缓冲器时，这种工作模式的变化是很有用的。(注意，同样的功能也可用于透明扫描桥模式)。当 'STA112 以硬联线接成穿层模式时，链路中包含现有的可选择的 'STA112 内部寄存器，加上通过 LSPSEL (LSP Select) 寄存器选择的 LSPs，再加上与所选中的 LSP 相关的 pad bits。LSPSEL 寄存器内容被初始化为相应的 LSPSEL₍₀₋₆₎ 引脚的数值，但也可以由选择 LSPSEL 寄存器 (使用 LSPSEL 指令) 及填入新值而改变。对于指令和数据，要始终做一个标记，注明是哪些 LSP 在当前扫描链路上。然后以类似于 LSPSEL 寄存器的方式来修改控制寄存器。注意，在上电时控制寄存器采用默认值 (见表12)。有关 MPsel_{B1/B0} 的注意事项请参见标有**二级协议** (CONTROLSEL 指令) 章节和标有**寄存器描述** (控制寄存器描述) 章节里的阐述。更改控制寄存器的内容允许 'STA112 转变成穿层透明模式。因为 LSPs 上的 TAPs 和主设备上的 TAP 在所有时间内必须被同步，所以没有必要进行再同步。当 TAPs 进入 UPDATE-DR 状态时，内部指令和数据及 'STA112 的 pad-bit 寄存器会从链路中移出。因此，下一个数据或指令的扫描只需考虑所选 LSP 上驻留的寄存器。只能用重置来退出这个模式，即 $\overline{\text{TRST}}_{\text{B}}$ (若未断言 IgnoreReset 位)，或使用 RESET，抑或使用电源重置。注意:在这个操作模式中，TMS 5 个高电平重置被忽略。

穿层透明模式到穿层模式 – 这只有执行 $\overline{\text{TRST}}$ 或 RESET 来重置完成。

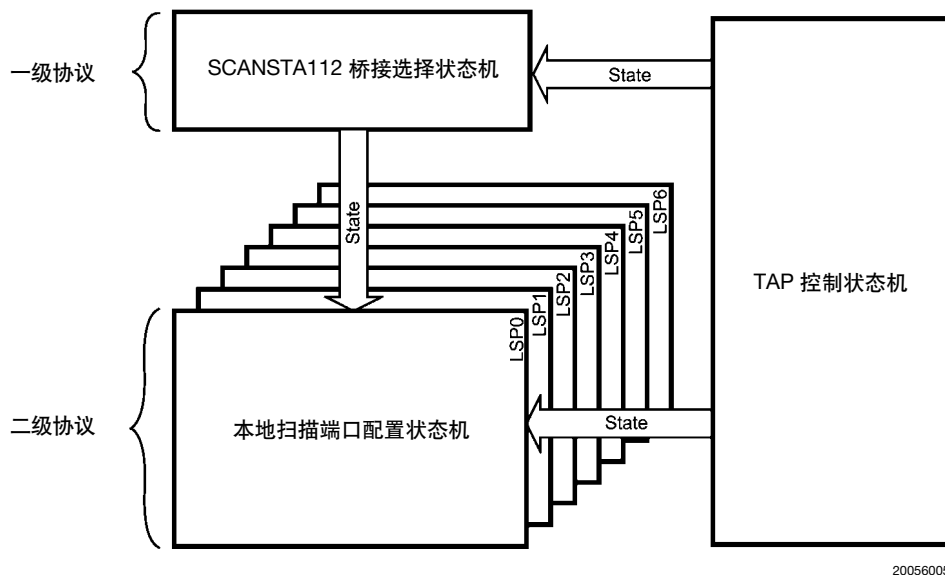
状态机

'STA112 与 IEEE1149.1 相兼容，其支持所有 1149.1 需要的操作。另外，它支持更高级的协议，即一级协议，将 IEEE1149.1 标准扩展到多分支的环境。

在多分支扫描系统中，一个扫描测试器可以分别选择 'STA112 来参与即将到来的扫描操作。'STA112 的选择是通过同时扫描多个 'STA112 的某一个器件地址来完成的。通过片上地址匹配处理，只有那些静态赋值地址与扫描出的地址相匹配的那些 'STA112 才被选为接收从扫描测试器发出的进一步的指令。使用一级协议可完成 'STA112 的选择，而向所选的 'STA112 发送进一步指令是使用了二级协议。

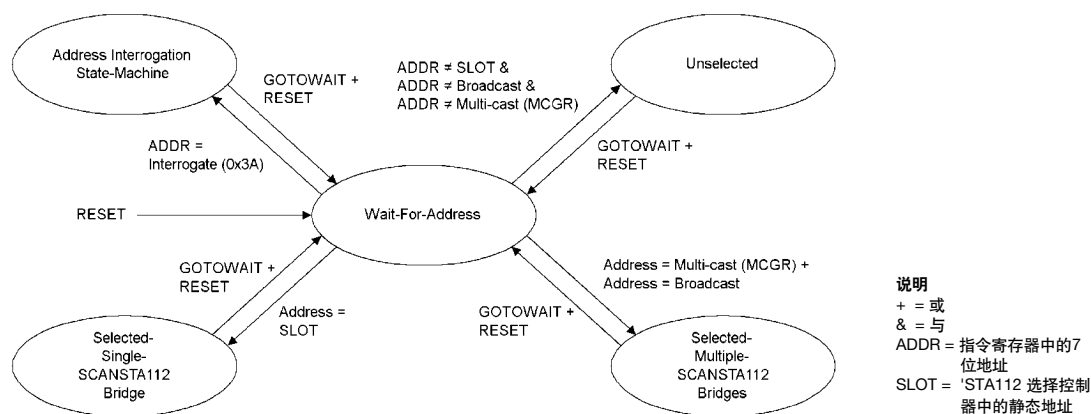
'STA112 包含三类独特但又相关的状态机 (见图 1)。第一个是 TAP 控制 (TAP-control) 状态机，它是用于驱动符合 1149.1 标准的 'STA112 扫描接口；第二个是 'STA112 选择状态机 (图 2)；第三个实际上包含 7 个雷同的但相对独立的状态机 (见图 3)，每个 'STA112 本地扫描端口对应一个。扫描端口选择状态机中的每一个都允许将个别的本地端口插入 'STA112 的整个扫描链路或从中移出。

'STA112 选择状态机执行地址匹配，实现 'STA112 的多分支能力。这一逻辑支持单个 'STA112 的访问，多播和广播。'STA112 选择状态机实现了芯片的一级协议。



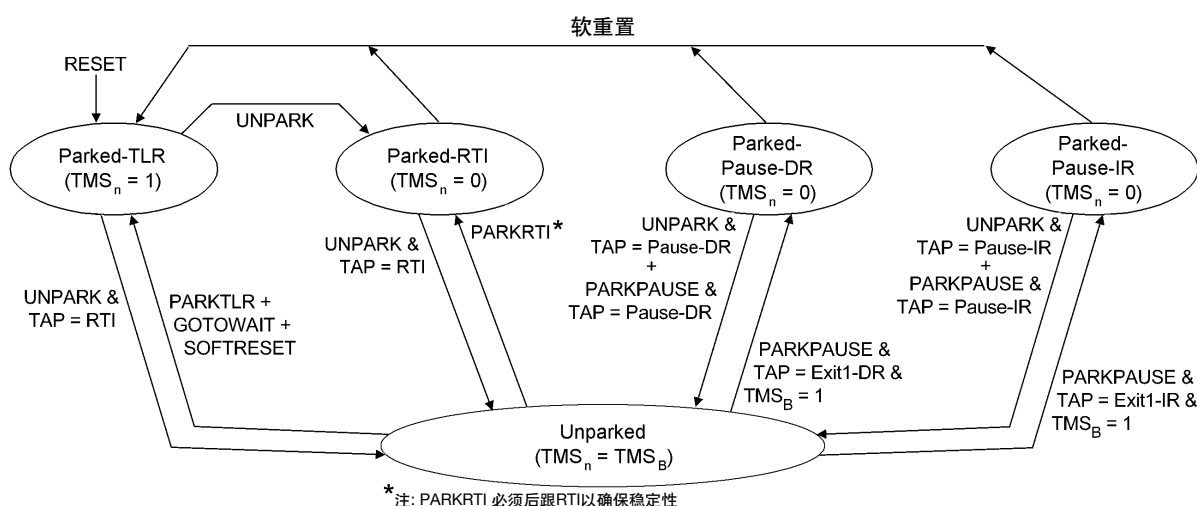
20056005

图 1. SCANSTA112 状态机



20056006

图 2. 用于 SCANSTA112 选择控制器的状态机



20056007

图3. 本地SCANSTA112端口配置状态机

'STA112 的扫描端口配置状态机用来控制将本地扫描端口插入到整个扫描链路, 或从链路中隔离出本地端口。从一个系统的 (单个) 扫描控制器的角度来看, 每个 'STA112 对主设备而言只是一个扫描链路。'STA112 的结构允许一个或多个 'STA112 本地端口归入到有效扫描链路中。

每个本地端口可以暂停在4个稳定状态之一 (parked-TLR, parked-RTI, parked-Pause-DR和parked-Pause-IR), 它既可以单独地、也可同时与其它端口暂停在这4个稳定状态之一。暂停某一链路就是从有效扫描链路中移去本地链路。反之, 唤醒某个已暂停的链路所相对应的作用是将本地端口嵌入有效扫描链路。

如图3所示, 'STA112 的七个扫描端口配置状态机在任何给定的时间, 允许每个本地端口占有一不同的状态。例如, 某些端口可能暂停在在在不同的状态, 而其它的端口则参与扫描操作。状态图所示一些状态转换取决于TAP控制状态机的当前状态。例如, 某个处于Parked-RTI 状态的本地端口要等 'STA112 收到一个唤醒指令同时 'STA112 的 TAP 状态机进

入 RTI (Run-Test/Idle) 状态时, 才能被唤醒 (即进入唤醒状态)。

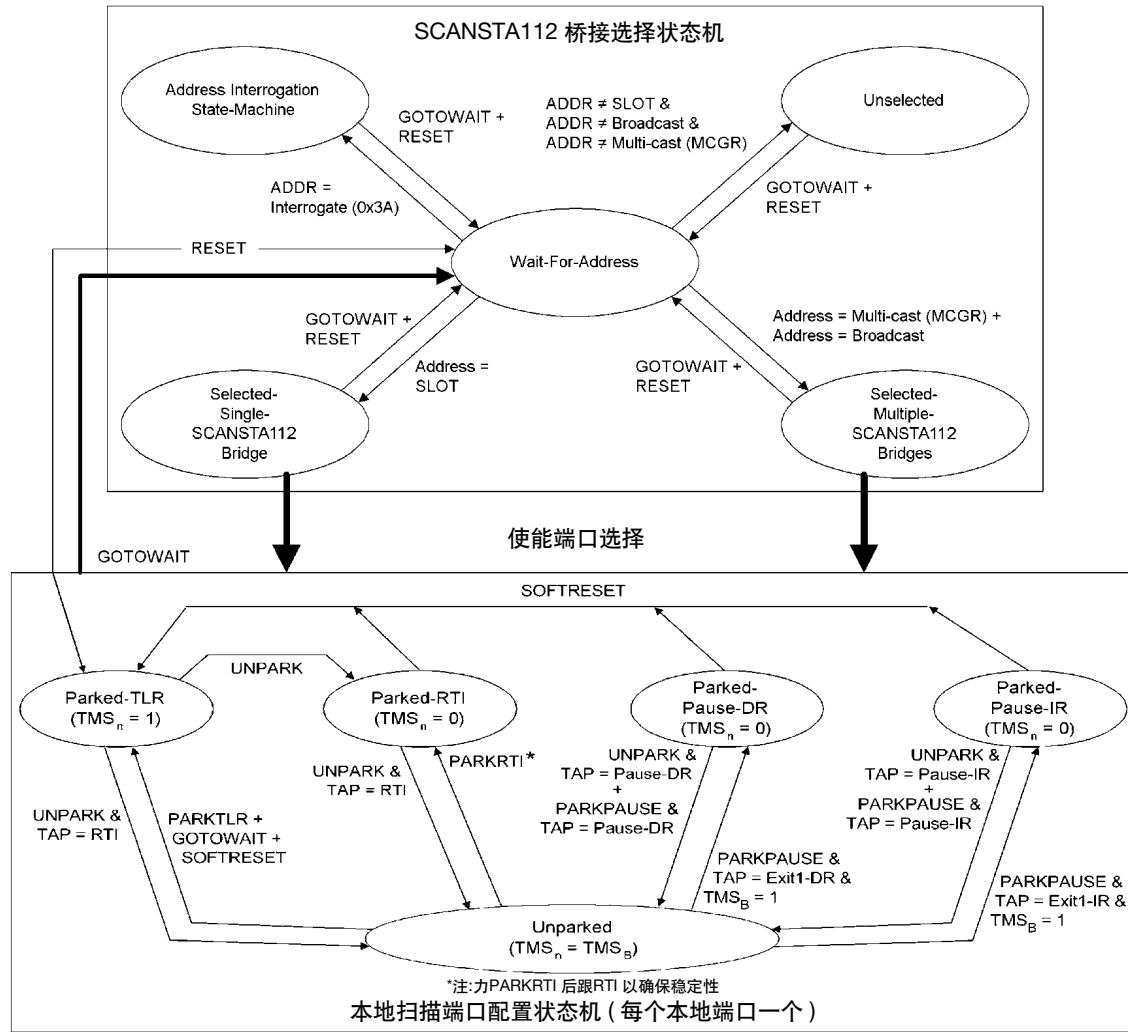
类似地, 某些扫描端口的配置状态机的转换, 可以强制 'STA112 的 LPS-control 状态机进入指定的状态。例如, 当一个本地端口是在唤醒状态, 'STA112 收到 PARKRTI 指令以及 TAP 过渡到 RTI (Run-Test/Idle) 状态, 本地端口控制器进入暂停 (Parked-RTI) 状态, 这里将 TMS_n 保持为逻辑低电平直到之后端口被唤醒。一旦 Park-RTI 指令更新进入指令寄存器, TAP 必须转换经过RTI (Run-Test/Idle) 状态。当 TMS_n 保持低电平时, 本地扫描链路上的所有器件将停留在它们当前的 TAP 状态上 (在本例中为 RTI TAP 控制器状态)。

'STA112 的扫描端口配置状态机实现了部分 'STA112 二级协议。此外, 除了本地扫描端口控制之外, 'STA112 还为其他功能提供了许多二级协议指令。这些指令提供了对 'STA112 内部的各类寄存器的访问和控制。这套指令包括:

BYPASS	CNTRSEL	EXTEST
LFSRON	SAMPLE/PRELOAD	LFSROFF
IDCODE	CNTRON	MODESEL
CNTRON	MCGRSEL	GOTOWAIT
LFSRSEL		

过一级协议选择的 'STA112 (作为单独的 'STA112, 或是广播或多播的 'STA112成员) 里, 二级协议指令可用于本地端口的暂停或唤醒。注意, 大多数端口配置状态机的转换是由 'STA112 的 TAP 控制状态寄存器的特殊状态选通的, 如图 3 或图 4 所示。

图 4 表示 'STA112 的各类状态机如何相互作用。'STA112-selection 状态机使能或禁止芯片的 7 个端口的操作。在通



20056008

图4. 'STA112的各类状态机之间的关系

硬件重置之后, TAP控制器状态机随之处于测试逻辑重置 (TLR) 状态; 'STA112选择状态机在等待地址 (Wait-For-Address) 状态; 七个端口中的每个端口选择状态机是在 Parked-TLR 状态。然后 'STA112 准备好接收一级协议, 之后是二级协议。

测试器/SCANSTA112 接口

IEEE1149.1 系统测试器通过 'STA112 的背板扫描端口给 'STA112 发送指令。随着测试逻辑重置, 'STA112 的选择状态机处在等待地址状态。当 'STA112 的 TAP 控制器按照

排好的次序到达 Shift-IR 状态时, 通过 TDI_B 输入移进来的数据被移入 'STA112 的指令寄存器。注意, 在成功选择 'STA112 之前, 数据不能象正常扫描操作期间那样从指令寄存器和 'STA112 的 TDO_B 输出端移出。而是随着每个新数据进入指令寄存器的最高有效位, 从最低有效位移出的数据被放弃, 并且保持 TDO_B 为三态输出以防止与其它数据冲突。

当指令寄存器随着地址数据更新时, 'STA112 的地址识别逻辑将用 $S_{(0-7)}$ 输入上静态的指定 8 位数值与指令寄存器的低 8 位数值比较。同时扫描到的地址与保留的广播和多播

地址进行比较。如果检测到地址匹配，'STA112 选择状态机将进入两个选定的状态之一。如果扫描到的地址没有与一个有效单槽地址或保留的广播/多播地址相匹配，则 'STA112 选择状态机将进入未选中 (Unselected) 状态。

注意，该槽位 (SLOT) 输入不应被设置与多播或广播地址相应的值。还应注意，必须对在多播模式中依此排序的所有 'STA112 执行单个 'STA112 的选择过程。这样要求是因为每个器件的多播组寄存器 (MCGR) 必须用一个多播组编号来编程，而且要到 'STA112 已进入 Selected-Single-'STA112 状态，测试控制器才能访问 MCGR。

一旦某一 'STA112 已被选中，就可以使用二级协议发布指令并访问芯片的各类寄存器。

寄存器组

'STA112 含有许多寄存器，用于 'STA112 的选择和配置，扫描数据操作，以及扫描-支持操作。这些寄存器可分组列在表 4 中。

每个寄存器的特定字段和功能在本文的寄存器描述一节里有详细描述。

注意，当选择任意一个寄存器嵌入 'STA112 的扫描-链路时，扫描数据由寄存器的最高有效位进入。类似地，移出寄存器的数据馈给链路中下一个下游器件的扫描输入端。

表4. 寄存器描述

寄存器名称	位数	BSD名称	描述
指令寄存器	8	INSTRUCTION	'STA112寻址与指令译码，IEEE1149.1标准必需的寄存器
边界扫描寄存器	22	BOUNDARY	IEEE1149.1标准必需的寄存器
旁路寄存器	1	BYPASS	IEEE1149.1标准必需的寄存器
器件标识寄存器	32	IDCODE	IEEE1149.1标准必需的寄存器
多播组寄存器	2	MCGR	'STA112组地址分配
模式寄存器 ₀	8	MODE ₀	'STA112本地端口配置和控制位
模式寄存器 ₁	8	MODE ₁	'STA112本地端口配置和控制位
模式寄存器 ₂	8	MODE ₂	'STA112共享GPIO配置位
线性反馈寄存器	16	LFSR	'STA112扫描数据压缩(签名生成)
时钟计数寄存器		CNTR	本地端口TCK时钟选通(用于BIST)
共享GPIO寄存器 _(0-n)	8	SGPIO _n	'STA112共享GPIO控制位
控制寄存器	8	CONTROL	控制扫描桥/穿层模式，主端口选择，其它
LSP选择寄存器	8	LSPSEL	用于穿层模式的LSPs的选择

一级协议（寻址方式）

'STA112 支持对某个 'STA112 的单重和多重寻址方式。单重方式将选择一个 'STA112 并称之为直接寻址。通过广播和多播寻址方式可选择多个 'STA112 器件。

直接寻址：当以下条件满足时 'STA112 进入等待地址状态：

1. 它的 TAP 控制器进入测试逻辑重置状态，或
2. 它的指令寄存器寄存器用 GOTOWAIT 指令更新 (无论是被选中或未被选中)。

必须为一个扫描网络中的每个 'STA112 通过其 $S_{(0-7)}$ 输入静态地配置一个唯一的地址。当 'STA112 的控制寄存器处在等待地址状态时，移进指令寄存器的 7 到 0 位的数据与 Update-IR 状态下的 $S_{(0-7)}$ 输入呈现的地址相比较。如果指令寄存器的八位数据与 $S_{(0-7)}$ 输入的地址匹配 (见图 5)，则该 'STA112 将被选中，并且准备接收二级协议 (即下一步的指令)。当 'STA112 被选中，它的器件标识寄存器将嵌入有效扫描链路中。

所有 $S_{(0-7)}$ 与指令寄存器地址不配的 'STA112 不会被选

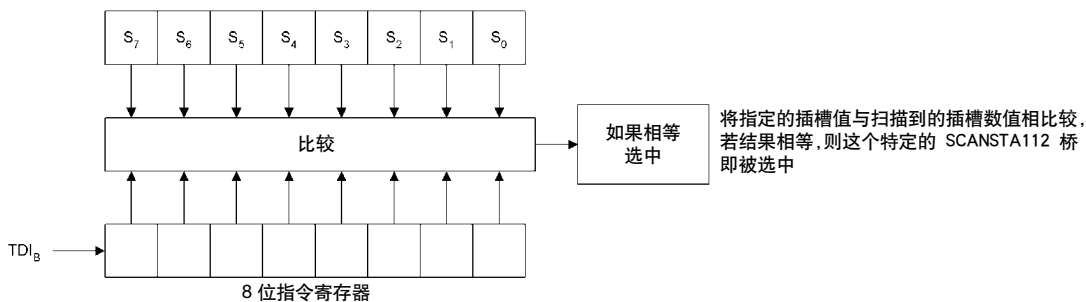
中，将留在未选状态直至它们的 TAP 控制器进入测试逻辑重置状态，或它们的指令寄存器被 GOTOWAIT 指令更新。

广播寻址：广播寻址允许测试器在一个测试网络中同时选择所有 'STA112。这个模式在含有多个同等板卡的测试系统中很有用。为避免不同板卡的扫描通道输出之间的总线争用，每个 'STA112 的 TDO_B 缓冲在广播方式下总是三态 (TRI-STATEd) 的。在这种配置下，可以用片上线性反馈移位寄存器 (LFSR) 对每个板卡的测试结果标签进行累加，并随后可以每个板卡上的 'STA112 用直接寻址的方式回读。

多播寻址：作为一种使广播寻址机理更有选择性的途径，'STA112 提供了一种多播寻址方式。一个 'STA112 的多播组寄存器 (GCGR) 可被编程分配 'STA112 到 4 个多播组其中的一组。当处在等待地址状态的 'STA112 用一个多播寻址更新时，那些 MCGR 与多播组匹配的所有 'STA112 将被选中。像广播寻址一样，在多播方式下 TDO_B 也总是三态 (TRI-STATEd) 的。

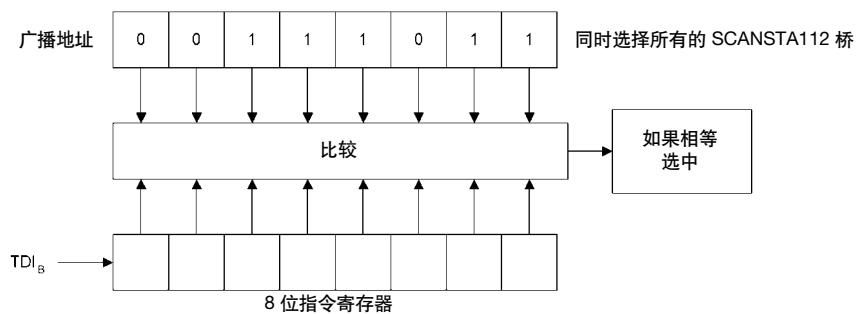
表 5. SCAN 'STA112 寻址方式

地址类型	16进制地址	二进制地址	TDO_B 状态
直接寻址	00 to 39, 40 to FF.	00000000 to 00111010 01000000 to 11111111	IEEE1149.1标准常态
询问寻址	3A	00111010	随着地址补码的移出，强制为强"0"或弱"1"
广播寻址	3B	00111011	始终为三态
多播组0	3C	00111100	始终为三态
多播组1	3D	00111101	始终为三态
多播组2	3E	00111110	始终为三态
多播组3	3F	00111111	始终为三态



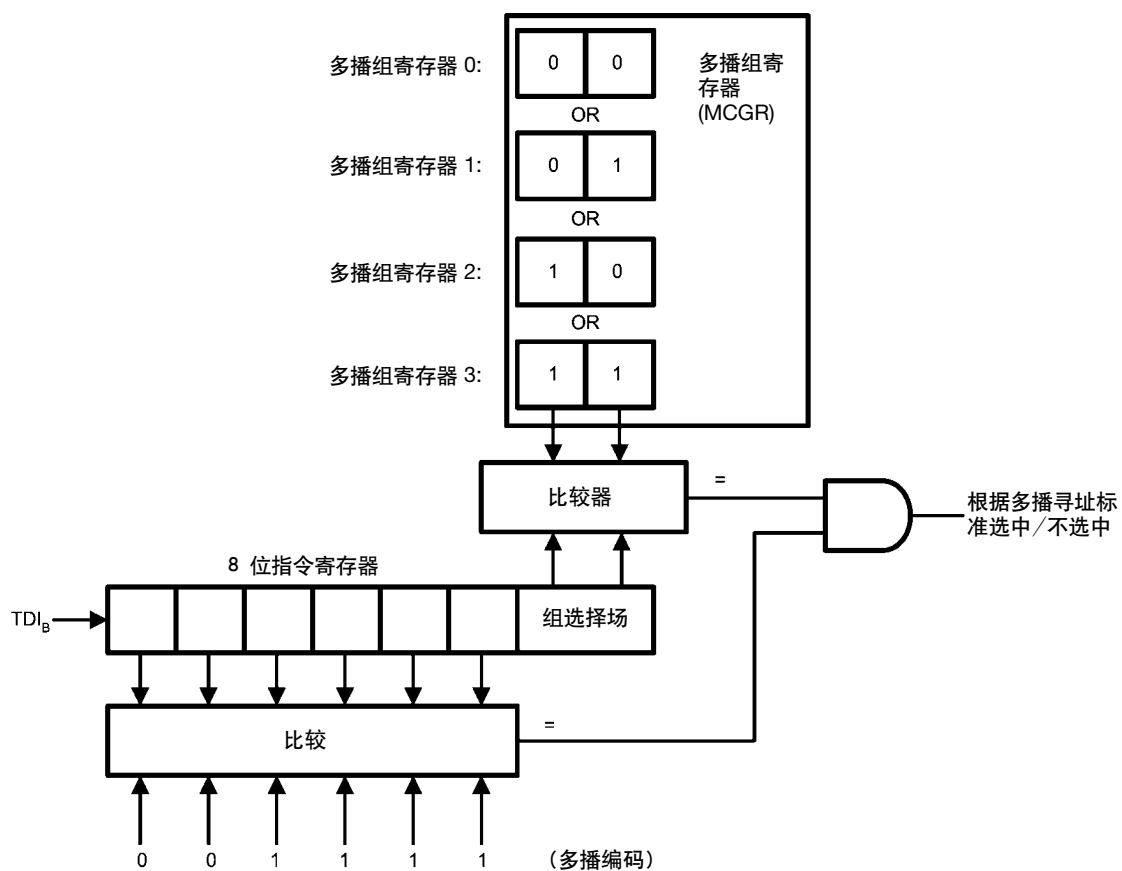
20056009

图 5. 直接寻址：器件地址加载到指令寄存器



20056010

图 6. 广播寻址：地址加载到指令寄存器



20056011

图 7. 多播寻址：地址加载到指令寄存器

二级协议

一旦 'STA112 已成功寻址并完成选择，就可以通过二级协议访问其内部寄存器。二级协议与 IEEE1149.1 标准 TAP 协议兼容，但有一例外：就是通过广播或多播寻址选中 'STA112 时，TDO_B 始终是三态的。(必须通过这种方法实现 TDO_B 缓冲以避免总线争用)。一旦被选中后，(就是 'STA112 的选择控制器从等待地址状态转变到选择状态中的一个)，每个本地扫描端口 (LSP₀, LSP₁, LSP₂, LSP₃, LSP₄, LSP₅, LSP₆) 以下列四个 TAP 控制器状态之一保持暂停：Test-Logic_Reset, Run-Test/Idle, Pause-DR, 和 Pause-IR, 并且有效链路将包括：通过指令寄存器(或 IDCODE 寄存器)输入的 TDI_B 和输出的 TDO_B。

TDIB → 指令寄存器 → TDO_B

唤醒 (UNPARK) 指令 (在后面描述) 用于把一个或多个本地扫描端口插入有效扫描链路。表8描述了哪些本地端口以

怎样的次序插入到链路中。

二级协议指令类型 这里有两类指令 (参照表 6):

1. 是把一个 'STA112 寄存器插入有效链路中，并使该寄存器可被读取或更新的指令 (BYPASS, SAMPLE/PRELOAD, EXTEST, IDCODE, MODESEL, MCGRSEL, LFSRSEL, CNTRSEL, CONTROLSEL, LSPSEL)。
2. 是配置本地端口或控制线性反馈移位寄存器和计数寄存器操作的指令 (UNPARK, PARKTRL, PARKRTI, PARKPAUSE, GOTOWAIT, SOFTRESET, LFSRON, LFSROFF, CNTRON, CNTROFF, TRANSPARENTENABLE), 这些指令带有任何其它尚未定义的操作码，将器件的标志寄存器插入有效链路。

表 6. 二级协议和操作代码

指令	16进制代码	2进制代码	数据寄存器
BYPASS	FF	1111 1111	旁路寄存器
EXTEST	00	0000 0000	边界-扫描寄存器
SAMPLE/PRELOAD	81	1000 0001	边界-扫描寄存器
IDCODE	AA	1010 1010	器件标识寄存器
UNPARK	E7	1110 0111	器件标识寄存器
PARKTLR	C5	1100 0101	器件标识寄存器
PARKRTI	84	1000 0100	器件标识寄存器
PARKPAUSE	C6	1100 0110	器件标识寄存器
GOTOWAIT (注解 2)	C3	1100 0011	器件标识寄存器
MODESEL	8E	1000 1110	模式寄存器 ₀
MODESEL ₁	82	1000 0010	模式寄存器 ₁
MODESEL ₂	83	1000 0011	模式寄存器 ₂
MODESEL ₃	85	1000 0101	模式寄存器 ₃
MCGRSEL	03	0000 0011	多播组寄存器
SOFTRESET	88	1000 1000	器件标识寄存器
LFSRSEL	C9	1100 1001	线性反馈移位寄存器
LFSRON	0C	0000 1100	器件标识寄存器
LFSROFF	8D	1000 1101	器件标识寄存器
CNTRSEL	CE	1100 1110	32 位 TCK 计数寄存器
CNTRON	0F	0000 1111	器件标识寄存器
CNTROFF	90	1001 0000	器件标识寄存器
DEFAULT_BYPASS	07	0000 0111	设置 Bypass_reg 为默认的数据寄存器
TRANSPARENT0	A0	1010 0000	(无寄存器-透明传送到 LSP ₀)
TRANSPARENT1	A1	1010 0001	(无寄存器-透明传送到 LSP ₁)
TRANSPARENT2	A2	1010 0010	(无寄存器-透明传送到 LSP ₂)
TRANSPARENT3	A3	1010 0011	(无寄存器-透明传送到 LSP ₃)
TRANSPARENT4	A4	1010 0100	(无寄存器-透明传送到 LSP ₄)
TRANSPARENT5	A5	1010 0101	(无寄存器-透明传送到 LSP ₅)
TRANSPARENT6	A6	1010 0110	(无寄存器-透明传送到 LSP ₆)
SGPIO ₀	B8	1011 1000	共享 GPIO 寄存器 ₀
SGPIO ₁	B9	1011 1001	共享 GPIO 寄存器 ₁
SGPIO ₂	BA	1011 1010	共享 GPIO 寄存器 ₂
SGPIO ₃	BB	1011 1011	共享 GPIO 寄存器 ₃
SGPIO ₄	BC	1011 1100	共享 GPIO 寄存器 ₄
SGPIO ₅	BD	1011 1101	共享 GPIO 寄存器 ₅
SGPIO ₆	BE	1011 1110	共享 GPIO 寄存器 ₆
CONTROLSEL	87	1000 0111	控制选择寄存器
LSPSEL	86	1000 0110	LSP 选择寄存器
TRANSPARENTENABLE	A8	1010 1000	(无寄存器-透明传送到选中的 LSPs)
TEST模式	37	0011 0111	仅用于工厂测试模式
其它未定义	待定	待定	器件标识寄存器

注释 2：所有其它指令仅对被选中的‘STA112起作用。

二级协议的指令描述

BYPASS：当选中 'STA112 时 BYPASS 指令将 BYPASS 寄存器插入有效扫描链路。

EXTEST：EXTEST 指令将边界扫描 (Boundary-Scan) 寄存器插入有效的链路。如 'STA112 的 BSDL 文档里所描述的，边界扫描寄存器由接到引脚的只采样移位单元所构成。可在网站 <http://www.national.com/scan> 上找到 BSDL。注意，单元 0 (S_0) 被放在最靠近 TDO_B 的位置。在 'STA112 上，EXTEST 指令执行与 SAMPLE/PRELOAD 指令相同的功能，因为在器件上没有任何可扫描的输出。

SAMPLE/PRELOAD：SAMPLE/PRELOAD 指令选择边界扫描寄存器，插入有效链路。如 'STA112 的 BSDL 文档里所描述的，边界扫描寄存器由接到引脚的只采样移位单元所构成。可在网站 <http://www.national.com/scan> 上找到 BSDL。注意，单元 0 (S_0) 被放在最靠近 TDO_B 的位置。

IDCODE：IDCODE 指令选择器件标识 (device identification) 寄存器，插入有效扫描链路。当 IDCODE 是当前有效指令时，一旦退出 Capture-DR 状态时即获取器件标识 0FC2501F (16 进制)。

UNPARK：这一指令唤醒本地扫描端口网络，并将其按照 Mode Register₀ 和 Mode Register₁ (见表 8) 配置的方式插入有效扫描链路。唤醒的本地扫描端口 (LSP) 依次与 'STA112 的 TAP 控制器同步。已暂停在测试逻辑重置或运行测试/闲置状态下的一个 LSP，要到 'STA112 的 TAP 控制器跟随 UNPARK 指令进入运行测试/闲置状态时，才会被唤醒。暂停在测试逻辑重置状态下的 LSP 可以依靠 Unpark 指令更新而暂停在运行测试/闲置状态。如果 LSP 已暂停在一种稳定的暂停状态 (Pause-DR 或 Pause-IR)，则要到 'STA112 的 TAP 进入相应的暂停状态，它才会被唤醒 (参见图 8，图 9，图 10，和图 11)。

PARKTLR：这一指令使所有唤醒的 LSP 暂停在测试逻辑重置 TAP 控制器状态，并从有效扫描链路中移去 LSP 网络。通过强制 LPS 的相关 TMS_n 输出为一个常值逻辑 "1"，将保持 LSP 暂停在测试逻辑重置状态，而 LSP 控制器处于 Parked-TLR 状态 (见图 3)。

PARKRTI：这一指令使所有唤醒的 LSPs 暂停在运行测试/闲置状态。为了确保稳定， $TMS_B=0$ 必须紧跟在 PARKRTI 指令的更新之后 (以进入 RTI 状态)。当一个 LSP_n 是有效的 (被唤醒)，其 TMS_n 信号跟随 TMS_B ，而且 LSP 控制器状态的转变与 'STA112 的 TAP 控制器状态的转变相同步。当指令寄存器随着 PARKRTI 指令更新时， TMS_n 将被强制到一个常值逻辑 "0"，导致唤醒的本地 TAP 控制器暂停在运行测试/闲置状态。当 LSP_n 被暂停时，将从有效扫描链路中被移除。

PARKPAUSE：PARKPAUSE 指令具有双重功能。可用来暂停已唤醒的 LSP，或唤醒已暂停的 LSP。该指令将所有唤醒的 LSP 置于一种 TAP 控制器暂停状态。要到 'STA112 的 TAP 控制器依次经过 Exit1-DR/IR 进入 Update-DR/IR 状态，本地端口才能被暂停。当 'STA112 TAP 控制器处在

Exit1-DR 或 Exit1-IR 状态和 TMS_B 为逻辑高时，LSP 控制器将强制 TMS_L 为一个常值逻辑 "0"，因此将端口分别暂停在 Pause-DR 或 Pause-IR 状态 (参见图 3)。然后可加载另一个指令来重新配置本地端口或取消选定 'STA112 (即 MODESEL, GOTOWAIT 等)。

若将 PARKPAUSE 指令发给 'STA112，其 LSP 暂停在 Pause-IR 或 Pause-DR 状态，则当 'STA112 的 TAP 控制器依次进入相应的 Pause 状态时，暂停的 LSP 将被唤醒。

以双重功能实施 PARKPAUSE 指令可使得能背板测试 (板卡间的互联测试) 并同时具有更新和捕获。

在欲更新的数据移入每个板上器件的边界寄存器之后，通过将不同板卡的 LSP 暂停在 Pause-DR TAP 控制状态，能执行几个板卡的同时更新和捕获。使用广播寻址来选择连到背板上的所有 'SAT112。扫描 PARKPAUSE 指令使之进入选中的 'STA112，并且 'STA112 TAP 控制器依次进入 Pause-DR 状态，这里所有 'STA112 的 LSP 变成唤醒的。而后，随着 'STA112 TAP 控制器依次进入 Update-DR 状态，本地 TAP 控制器依次经过 Update-DR，Select-DR，Captuer-DR，Exit1-DR，暂停在 Pause-DR 状态。当某个 LSP 被暂停时，将从有效扫描链路中移去。

GOTOWAIT：这一指令是用于将所有 'STA112 回复到等待地址状态。所有唤醒的 LSP 将暂停在测试逻辑重置 TAP 控制器状态 (参见图 4)。

MODESEL_n：MODESEL_n 指令将 Mode Register_n 嵌入有效扫描链路。

MCGRSEL：这一指令将多播组寄存器 (MCGR) 嵌入有效扫描链路。用 MCGR 将 'STA112 编为多播组作并行 TAP 排序 (即同时运行一样的扫描操作)。

SOFTRESET：这一指令使所有 7 个端口配置控制器 (参见图 3) 进入 Parked-TLR 状态，并强制 TMS_n 为逻辑高；这一指令将在 5 个 TCK_B 周期内将各个本地端口暂停在测试逻辑重置状态。

LFSRSEL：这一指令把线性反馈移位寄存器 (LFSR) 嵌入有效扫描链路，并在 Shift-DR 状态期间允许从 LFSR 中移出一个压缩签名，(假定这个签名在先前的 LFSRON 移位操作期间已计算出来)。这一指令取消了 LFSR 寄存器的返回链路，使之成为一个标准的 16 位移位寄存器。如此允许从该寄存器移出签名，或将某一种值移进该寄存器。

LFSRON：在 Shift-DR 状态期间一旦执行此指令，线性反馈移位寄存器将从有效扫描链路 (包括唤醒的 TDI_n) 上采样数据。来自链路的数据移入线性反馈移位寄存器并被压缩。这允许一个串行数据流被压缩成一个 16 位签名，随后可用 LFSRSEL 指令移出。在这一模式期间未将线性反馈移位寄存器放在扫描链路中，代之的是，寄存器对从 LSPN 流向 TDO_B 的有效扫描链路数据采样。

LFSROFF：这一指令中止线性反馈移位寄存器采样。当收到这一指令后，LFSR 将保持在当前状态。

CNTRSEL：这一指令将把 32 位 TCK 计数移位寄存器嵌

入有效扫描链路。这样允许用户可编程在发出 CNTRON 指令 (如 BIST 操作) 后送往暂停的本地端口的 TCK 周期数 n 。注意, 为确保计数的完整性, 'STA112 应至少收到 n 个 TCK_B 脉冲。

CNTRON: 这一指令使能 TCK 计数器。从跟在 Update-IR TAP 控制器状态后的第一个 TCK_B 上升沿计数器开始计数, 之后在每个 TCK_B 上升沿递减, 当 TCK 计数器到达终值 00000000 (16 进制) 时, 所有暂停的 LSP 的 TCK_n 保持在逻辑低。这一功能将覆盖 Mode Register₀ 的 TCK 控制位 (位 3)。

如果 CNTRON 指令发出, 而此时 TCK 计数器是 0 (终点数), 则本地暂停的 LSP 的 TCK 将被保护, 计数器将在装载了跟随 CNTRSEL 指令后的非零数据后的 TCK_B 上升沿开始计数。

CNTROFF: 这一指令禁止 TCK 计数器, 并将 TCK_n 的控制返回到 Mode Register₀ (位 3)。

DEFAULT_BYPASS: 这一指令选择 Bypass register 为 'STA112 命令的默认寄存器, 这些命令不明确需要数据寄

存器。重置后的默认寄存器是 Device ID 寄存器。

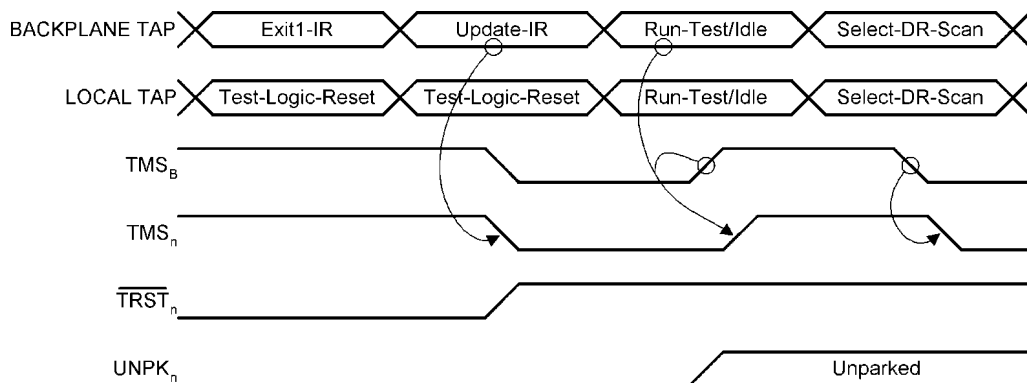
CONTROLSEL: 这一指令把 Control Register 嵌入有效扫描链路。当写入该寄存器时应谨慎。改变 MPSEL 位的值将导致主端口的重新配置, 由此测试器会丢失对扫描桥的控制。还有, 连到测试器的 TMS, TCK, 和 TRST 引脚会改变方向并引起总线争用。

LSPSEL: 这一指令把 LSP Select 寄存器嵌入有效扫描链路。

TRANSPARENTENABLE: 仅当 'STA112 为扫描桥模式时这一指令才有效。本指令与 Mode Register₀ 和 Mode Register₁ 的内容一起使用, 在没有扫描桥寄存器或 pad-bits (透明模式) 时将选中的 LSPs 放入扫描链路。

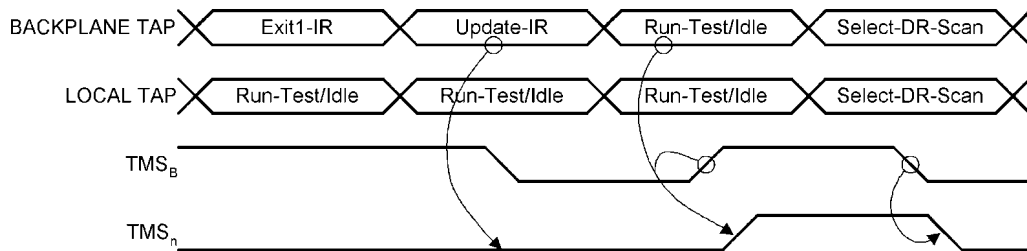
TRANSPARENT_n: 仅当 'STA112 是在扫描桥模式时这些指令才有效。用来选择相应的 LSP_n 并单独地置于透明模式, 指令把所有 'STA112 寄存器和 pad-bits 从链路中移去并嵌入 LSP_n。

TESTMODE: 这一指令把 'STA112 放入生产扫描测试模式 (production scan test -mode)。该指令被保留而且不应用在系统中。



20056012

图 8. 从 Parked-TLR 状态中的本地扫描端口同步



20056013

图 9. 从 Parked-RT I 状态中的本地端口同步

寄存器的描述

指令寄存器 (INSTRUCTION REGISTER): 指令移位寄存器是一个 8 位寄存器, 只要 'STA112 的 TAP 控制器处于 Shift-IR 状态, 就串联在扫描链路上。一旦退出 Capture-IR 状态, 会将数值 XXXXXX01 捕获到指令寄存器, 这里

XXXXXX 代表输入 S₍₀₋₅₎ 的值。当 'STA112 控制器处在等待地址状态下, 指令寄存器用于通过地址匹配选择 'STA112。在对单个 'STA112 寻址时, 芯片的寻址逻辑完成地址比较, 比较在这个 'STA112 位置输入端的静态 (硬件) 配置值和扫描进入芯片指令寄存器的地址之间进行。

保留从 00000000 到 00111010 和 01000000 到 11111111 (16 进制的 00 到 39, 和 40 到 FF) 的二进制地址码, 用于对单个 'STA112 的寻址, 为 Interrogation 和 Broadcast 方式保留 3A 到 3F 的 16 进制地址。

在多播(组)寻址期间, 一个扫描进入的地址与(先前扫描的一个 'STA112 的多播组寄存器的内容进行比较。保留二进制地址代码 00111110 到 00111111 (16 进制 3A 到 3F) 为多播寻址, 不应将其用作 'STA112 位置输入值。

此外, 若使用了地址问询, 则要避免使用地址 00000000。

边界扫描寄存器 (BOUNDARY-SCAN REGISTER): 边界扫描寄存器是个只取样移位寄存器, 含有源自所有输入的单元。该寄存器允许从外部对 'STA112 作电路测试。能够对系统引脚之间流动信号作在采样和验证而不干扰芯片上系统逻辑操作。

在网站 <http://www.national.com/scan> 上有 BSDL 文件, 描述了扫描链路的排列。注意, 单元 0 (S_0) 最靠近 TDO_B 放置。

旁路寄存器 (BYPASS REGISTER): 旁路寄存器是个 1 位寄存器, 一旦 'STA112 被选中, 即以 IEEE 1149.1 定义的标准进行工作。该寄存器对于 TDIB 和 LSP 之间的测试数据流动提供了一个最短的串行路径。在板级测试期间, 当不需要访问其它测试数据寄存器时可选择这一路径。旁路寄存器的使用缩短了到板级测试路径上其它元件的测试数据寄存器的串行存取路径。

多播组寄存器 (MULTI-CAST GROUP REGISTER): 多播是个与选定的多个 'STA112 同时通信的方法。多播组寄存器 (MCGR) 是个 2 位寄存器, 用来决定特定的 'STA112 分配给哪个多播组。保留四个地址用于多播寻址。当某个

'STA112 处于等待地址状态并收到一个多播地址, 而且若该多播地址与 'STA112 的 MCGR 含有的值匹配, 则该 'STA112 被选中并准备接收二级协议(即进一步的指令)。

进入测试逻辑重置状态之后 MCGR 即被初始化为 00。

表 7. 多播组寄存器寻址

MCGR 1,0 位	16进制地址	二进制地址
00	3C	00111100
01	3D	00111101
10	3E	00111110
11	3F	00111111

以下动作用于执行多播寻址:

1. 通过对单个 'STA112 的 MCGR 写入同样的多播地址 (参见表 7), 指派所有目标 'STA112 到某个多播组。采用芯片的指定位置数值, 这一配置步骤必须按照对每个 'STA112 单独寻址来完成。
2. 通过所有 'STA112 的 TDIB 扫描出多播组地址。注意, 这里是并行实现的, 结果是选中了那些先前用匹配的多播组码对 MCGR 编程的 'STA112。

模式寄存器₀ (MODE REGISTER₀): 模式寄存器₀ 是个 8 位数据寄存器, 主要用于配置本地扫描端口网络。进入测试逻辑重置状态之后, 即被初始化为 2 进制的 00000001。位 0, 1, 2, 和 4 用作如表 8 描述的扫描链路配置。当执行唤醒指令时, 扫描链路的配置如以下表 8 所示。当所有 LSP_n 暂停时, 扫描链路配置将是 $TDI_B \rightarrow$ 'STA112 寄存器 $\rightarrow TDO_B$ 。第 3 位用于 TCK_n 的配置, 参见表 9。

表 8. LSPn 的模式寄存器控制

模式寄存器	扫描链路配置 (若被唤醒)
MR0: X000X000 MR1: XXXXX000	TDI _B → 寄存器 → TDO _B
MR0: X000X001 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₀ → PAD → TDO _B
MR0: X000X010 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₁ → PAD → TDO _B
MR0: X000X011 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₁ → PAD → TDO _B
MR0: X000X100 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₂ → PAD → TDO _B
MR0: X000X101 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₂ → PAD → TDO _B
MR0: X000X110 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₁ → PAD → LSP ₂ → PAD → TDO _B
MR0: X000X111 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₁ → PAD → LSP ₂ → PAD → TDO _B
MR0: X010X000 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₃ → PAD → TDO _B
MR0: X010X001 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₃ → PAD → TDO _B
MR0: X010X010 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₁ → PAD → LSP ₃ → PAD → TDO _B
MR0: X010X011 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₁ → PAD → LSP ₃ → PAD → TDO _B
MR0: X010X100 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₂ → PAD → LSP ₃ → PAD → TDO _B
...	...
MR0: X110X111 MR1: XXXXX000	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₁ → PAD → LSP ₂ → PAD → LSP ₃ → PAD → LSP ₄ → PAD → TDO _B
MR0: X000X000 MR1: XXXXX001	TDI _B → 寄存器 → LSP ₅ → PAD → TDO _B
MR0: X000X001 MR1: XXXXX001	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₅ → PAD → TDO _B
MR0: X000X010 MR1: XXXXX001	TDI _B → 寄存器 → LSP ₁ → PAD → LSP ₅ → PAD → TDO _B
...	...
MR0: X110X111 MR1: XXXXX001	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₁ → PAD → LSP ₂ → PAD → LSP ₃ → PAD → LSP ₄ → PAD → LSP ₅ → PAD → TDO _B
MR0: X000X000 MR1: XXXXX010	TDI _B → 寄存器 → LSP ₆ → PAD → TDO _B
...	...
MR0: X110X111 MR1: XXXXX111	TDI _B → 寄存器 → LSP ₀ → PAD → LSP ₁ → PAD → LSP ₂ → PAD → LSP ₃ → PAD → LSP ₄ → PAD → LSP ₅ → LSP ₆ → PAD → TDO _B
MR0: XXX1XXXX MR1: XXXXXXXX	TDI _B → 寄存器 → TDO _B (Loopback)

注解3: 由于在这个器件中有 7 个 LSP, 因此有 2⁷ 种可能的 LSP 配置: 没有 LSPs, 每个独立的 LSP, 和 2 到 7 个 LSP 的组合。

表 9. 测试时钟的配置

第三位	LSP n	TCK n
1	暂停	停止
0	暂停	自由运行
1	唤醒	自由运行
0	唤醒	自由运行
X	Parked-TLR	运行 512 个时钟脉冲后停止

通常置第三位为逻辑 "0", 所以本地扫描端口暂停在 Parked-RTI, Parked-Pause-DR 或 Parked-Pause-IR 状态时, TCK_n 为自由运行。当本地端口为暂停时, 可以编程第三位为逻辑 "1" 以强制所有 LSP TCK_n 为停止。这一功能可用在对功耗敏感的应用, 来降低系统中部分测试电路不工作时的功耗。当 LSP 处于 Parked-TLR 状态时, TCK_n 会在

TCK_B 上收到 512 个时钟脉冲之后被门控 (停止), 而与第三位的值无关。

第 7 位是 TCK 计数器的状态位, 它只有在 TCK 计数器打开时并已达到终值 (零) 时才被设置 (逻辑 "1")。当计数器跟随在 CNTRSEL 指令后加载时, 它将被清零 (逻辑 "0")。第 7 位上电时的初值为 "0"。

表 10. 模式寄存器的比特位 (注解 4)

位序	模式寄存器 ₀	模式寄存器 ₁	模式寄存器 ₂
0	LSP ₀	LSP ₅	LSP ₀ /GPIO ₀
1	LSP ₁	LSP ₆	LSP ₁ /GPIO ₁
2	LSP ₂	保留	LSP ₂ /GPIO ₂
3	禁止 TCK 自由运行 (表9)	保留	LSP ₃ /GPIO ₃
4	TDI _B 到 TDO _B 反馈	保留	LSP ₄ /GPIO ₄
5	LSP ₃	保留	LSP ₅ /GPIO ₅
6	LSP ₄	保留	LSP ₆ /GPIO ₆
7	TCK 计数器状态	保留	保留

注解4: 所有模式寄存器位的缺省值是 "0", 只有模式寄存器₀ 的第 0 位的缺省值是 "1"。

模式寄存器₁ (MODE REGISTER₁): 模式寄存器₁ 的第 0 和第 1 位与模式寄存器₀ 的功能类似, 其应用如表 10 中所示。

模式寄存器₂ (MODE REGISTER₂): 8 位的模式寄存器₂ 也在表 10 中描述, 用来选择将哪个 LSP 置于共享 GPIO 模式 (从而进一步由 SGPIO_n 寄存器控制)。

共享 GPIO_n 寄存器 (SGPIO_n REGISTER): 共有 7 个 GPIO 寄存器, 与 7 个 LSP 相一一对应。在模式寄存器₂ 激活了相应的 LSP 后, 每个 8 位寄存器控制 TMS, TDO, 和 TDI 引脚的功能, 如表 11 所示。

表 11. 共享 GPIO_n 寄存器的比特位 (注解 5)

位序	第 _n 个SGPIO 寄存器
0	输出 (TMS)
1	输出 (TDO)

注解5: 所有 SGPIO 寄存器比特位的缺省值是 "0"。

器件标识寄存器 (DEVICE IDENTIFICATION REGISTER): 器件标识寄存器 (IDREG) 是个符合 IEEE1149.1 标准的 32 位寄存器。当 IDCODE 指令有效时, 就在离开 Capture-DR 状态 (TCK_B 的上升沿) 的同时, 标识寄存器被加载一个 16 进制数。为获得最准确的器件 ID, 可参考我们网站上最新的 BSDL 文件。

线性反馈移位寄存器 (LINEAR FEEDBACK SHIFT REGISTER): 'STA112 含有一个签名压缩器, 其支持多链路环境下的试验结果评估。签名压缩器由一个 16 位线性反馈移位寄存器 (LFSR) 构成, 当本地端口的扫描数据从 'STA112 的本地端口网络上行时, 该寄存器可以监视这些数据。一旦激活 LFSR, 随着每个本地端口的数据位从本地

位序	第 _n 个SGPIO 寄存器
2	输入 (TDI)
3	保留
4	保留
5	保留
6	保留
7	保留

端口网络移进, LFSR 的状态以一种可再生的方式变化。在已扫入所有本地端口数据之后, LFSR 就含有一个 16 位数据的签名值, 其可与一个按预期结果向量计算出来的签名值作比较。

LFSR 采用如下的反馈多项式:

$$F(x) = X^{16} + X^{12} + X^3 + X + 1$$

签名压缩器用于将本地扫描链路移入的串行数据压缩为一个 16 位签名值。然后该签名值可以被移出并与一个预期值相比较。这样允许用户通过广播或多播寻址方式并行地测试长的扫描链路, 并仅检查源自每一个模块的 16 位签名值。LFSR 在重置后的初始值为 16 进制的 0000。

32 位 TCK 计数寄存器 (32-BIT TCK COUNTER REGISTER): 32 位 TCK 计数寄存器在某个暂停的 LSP 上激活需要 n 个 TCK 周期的 BIST 测试, 同时另一个 'STA112 端口正在被测试。可使用 CNTRSEL 指令, 通过有效的扫描链路将一个递减数值加载到计数寄存器。当计数器(通过 CNTRON 指令)被激活后, 且 LSP 是暂停的, 在计数器到达终值时, 本地 TCKs 将停止并维持低电平。

重置后, TCK 计数器的值被初始化为 16 进制的 00000000。

控制寄存器 (CONTROL REGISTER): 控制寄存器有 8 位, 如表 12 所示。所有位在上电, 即 RESET, 和 TSRT 重置 (若控制寄存器 IgnoreReset 位置为逻辑 "0") 后都将初始化。其中 5 位初始化为外部引脚的值, 最后一位 (即 IgnoreReset) 的初始值为 "0"。用户可通过 ControlSel 指令改写该寄存器。

应谨慎对待该寄存器的改写。MPsel 位的数值改变将引起主端口的重新配置, 并由此会引起测试器丧失对桥的控制。连到测试器的 TMS, TCK, 和 TRST 引脚也会改变方向并且引起总线争用。

表 12. 控制寄存器

位序	功能	默认值
0	IgnoreReset	0
1	TRANS	外部引脚
2	SB/ $\bar{S}$	外部引脚
3	MPsel _{B1/$\bar{B}0$}	外部引脚
4	TLR_TRST	外部引脚
5	TLR_TRST_6	外部引脚
6	用于未来扩展	0
7	用于未来扩展	0

LSP 选择寄存器 (LSP SELECT REGISTER): LSPSEL 寄存器有 8 位, 最高有效位 (MSB) 为逻辑 "0"。寄存器的值在 RESET 和 TRST 重置 (如果控制寄存器的 IgnoreReset 位置为逻辑 "0") 期间将被初始化为 LSPsel₍₀₋₆₎ 引脚的值。若 LSPsel_n="1", 则 LSP_n 将被嵌入到扫描链路中。

该寄存器的内容可用来判定将哪些 LSP 在穿层模式下装订在一起。修改该寄存器的内容可调整链路配置。在扫描桥模式下该寄存器不会影响 LSP 的配置。

边界寄存器 (BOUNDARY REGISTER): 'STA112 的边界寄存器定义如下: {tlr_trst_6, tlr_trst, sb/s, mp sel, trans, addmask, lsp sel, oe_n, slot}。所有这些位被输入到 'STA112, 因此 EXTEST 指令与 SAMPLE 指令作用相同。

TRANSPR(n): 注意: 随着扫描桥模式成为透明模式, 没有与这组指令相关联的寄存器。

特殊功能

透明模式

当这一模式有效时, 选中的 LSP_n 端口将会跟随背板端口。TRST_n 将是 TRST_B 的有缓存版本, TCK_n 将是 TCK_B 的缓存版本, TMS_n 将是 TMS_B 的缓存版本, TDO_n 将是 TDI_B 的缓存版本, 以及 TDO_B 将为 TDI_n 的缓存版本。当状态机处在 Shift-DR 或 Shift-IR 状态时 TRIST_B 和 TRIST_n 将被断言。未选中的 LSPs 将被置于 PARKTLR 状态, 并且它们的时钟会

在 512 个 TCK_B 时钟周期后被关闭。

透明模式将由 8 个新的指令控制, 从 TRANSPARENT0 到 TRANSPARENT7。透明模式将覆盖所有其它任何有效的模式。当某一个透明模式的指令移入指令寄存器中, 且 tap 控制器历经 UPDATE-IR 状态时, TRST_n 将为高电平, TMS_n 为低电平。这将强制接在 LSP_n 端口上的目标设备进入 RTI 状态。然后, 随着 'STA112 的状态机进入 RTI 状态, 所有 LSP_n 信号将跟随背板信号。这种方法等同于暂停一个 LSP 的典型方法。'STA112 将保留在这一模式里直到一个 $\overline{\text{TRST}}_B$ 被断言, 或者一个上电过程强制重置。一旦进入透明模式, 'STA112 将不能使用 TMS 的 5 个高电平重置。

以下是在 LSP 上使用透明模式的操作顺序 (以在 LSP₀ 上使用为例):

1. IR-Scan (指令寄存器扫描) 将 'STA112 的地址送进指令寄存器 ('STA112 寻址)。
2. IR-Scan 用 RANSPARENT0 指令激活 LSP₀ 的透明模式。在移位操作 (TRST₀, TDO₀, TMS₀ 和 TCK₀ 成为 TRST_B, TDI_B, TMS_B 和 TCK_B 的缓存版本, 且 TDO_B 成为 TDI₀ 的缓存版本) 结束, TAP 进入 RTI 状态时, 将激活透明模式。

注意: 透明模式将持续直到 'STA112 被 $\overline{\text{TRST}}_B$ 重置。GOTOWAIT 和 SOFTRESET 指令在这一模式下不工作。

主端口选择

'STA112 具有使用两个主端口之一的能力 - 即背板的 B₀ 端口, 或 LSP₀ 上的端口。这是十分有用的功能, 允许备用的测试主端口掌控扫描链路。

使用主端口选择引脚 MPsel_{B0/ $\bar{B}1$} 实现对主端口的选择。

为适应主端口边界扫描单元位置上的变化, 在网站上有支持这两种方式的两个可用的 BSDL 文件。

在没有重置下改变 MPsel_{B0/ $\bar{B}1$} 输入的状态是一个没有定义的操作。

未被选作主端口的 TAP 端口将承担 LSP₀ 的功能。

穿层模式

当 SB/ $\bar{S}$ (扫描桥/非穿层) 引脚为低电平时, 'STA112 进入操作的穿层模式 (见工作模式之间的切换)。在上电, 重置, 或是 TRST_{Bn} 后, 初始化后 LSPSEL 寄存器的内容等于 LSPsel₍₀₋₆₎ 引脚的值, 这些值确定哪些 LSPs 被装订在一起。除了采用 LSPsel₍₀₋₆₎ 引脚值进行配置, 另一个配置方法是修改 LSPSEL 寄存器, 其值可在 'STA112 处于扫描桥模式下用 LSPSEL 指令访问。

BIST 支持

在一个暂停的 'STA112 端口上运行 BIST 测试的指令顺序如下:

1. 如果需要, 预先加载被测器件的边界寄存器。
2. 发出 CNTRSEL 指令并初始化 (加载) TCK 计数器为 16 进制数 00000000。注意, 在测试逻辑重置时, TCK 被初始化为 16 进制数 00000000, 因此可能不需要做这一步。

3. 向 'STA112 发出 CNTRON 指令，激活 TCK 计数器。
4. 将 PARKRTI 指令移入 'STA112 的指令寄存器，并且将 BIST 指令移入被测器件的指令寄存器。随着计数器的计数（在终值处）打开和 LSP 暂停，本地 TCK 将被关断。
5. 向 'STA112 发布 CNTRSEL 指令。
6. 加载 TCK 计数器（将 32 位数值移入 TCK 计数寄存器，该数值为执行 BIST 操作所需的 TCK_n 的周期数）。将在跟随 Update-DR TAP 控制器状态的 TCK_B 上升沿开始自检。
7. 扫描 Mode Register0 寄存器的第 7 位可检测 TCK 计数器的状态（跟随在 MODESEL 指令后面的 Shift-DR 状态）。第 7 位是逻辑 "0" 意味着计数器还未到达终值，逻辑 "1" 意味着计数器已经到达终值，且 BIST 操作已经完成。
8. 执行 CNTROFF 指令。
9. 唤醒 LSP，并扫描输出 BIST 操作的结果。

重置

可在三个层面上完成重置操作。最高层的重置将重置所有 'STA112 寄存器和所有选中及未选中的 'STA112 的本地扫描链路。无论 'STA112 TAP 控制器进入测试逻辑重置状态与否都执行这种一级重置。可在强制 TMS_B 为高电平至少 5 个 TCK_B 脉冲后同步进入，或通过断言 $TRST_n$ 引脚异步地进入测试逻辑重置。一级重置迫使所有 'STA112 进入等待地址状态，使所有本地扫描链路暂停在测试逻辑重置状态，并且初始化所有 'STA112 寄存器。

提供 SOFTRESET 指令对选中的 'STA112 的所有 LSP 执行二

级重置。SOFTRESET 指令强制所有 TMS_n 信号为高电平，并在 5 个 TCK_B 周期内将相应的本地 TAP 控制器置于测试逻辑重置状态。

三级重置是对单个本地端口的重置。通过 PARKTLR 指令将端口暂停在测试逻辑重置状态下，可以重置单个 LSP。为了重置已暂停在其它暂停状态下的单个 LSP，必须首先通过 UNPARK 指令唤醒它。

端口的同步

当一个 LSP 未被访问时，其处在 4 个 TAP 控制状态之一：测试逻辑重置，运行测试/闲置，数据寄存器移位暂停(Pause-DR)，或指令寄存器移位暂停(Pause-IR)。通过本地测试方式选择输出 ($TMS_{(0-2)}$) 'STA112 能暂停本地链路（见图 3）。暂停在测试逻辑重置状态下的 TMS_n 被强制为高电平，而暂停在运行测试/闲置，Pause-IR，或 Pause-DR 状态时 TMS_n 被强制为低电平。通过发布 UNPARK 指令可以获得本地链路的访问。只有 'STA112 TAP 控制器历经一个特定的同步状态时，LSPs 才能被唤醒。对于暂停在测试逻辑重置或运行测试/闲置状态的 LSP，同步发生在运行测试/闲置状态下；而对于暂停在 Pause-DR 或 Pause-IR 状态的端口，同步分别发生在 Pause-DR 或 Pause-IR 状态下。

图 10 和图 11 所示为一个暂停在测试逻辑重置状态下的本地链路同步的波形图。一旦在指令寄存器中收到 UNPARK 指令，在 TCK_B 的下降沿 LSPC 会强制 TMS_n 为低电平。

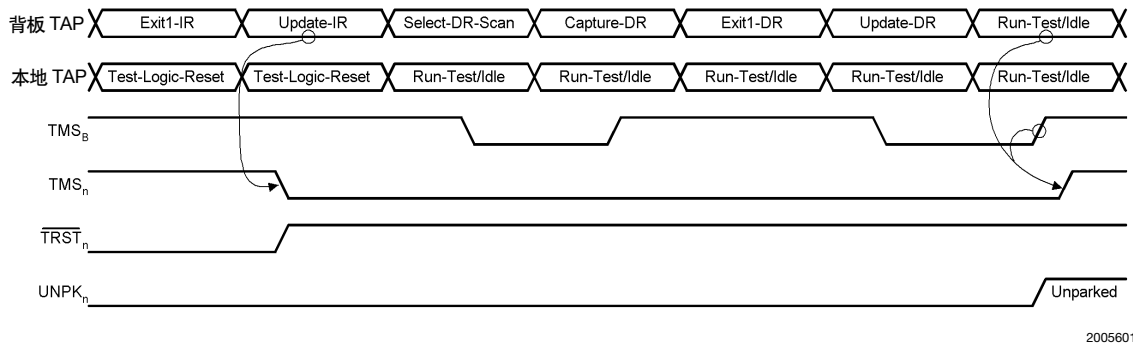
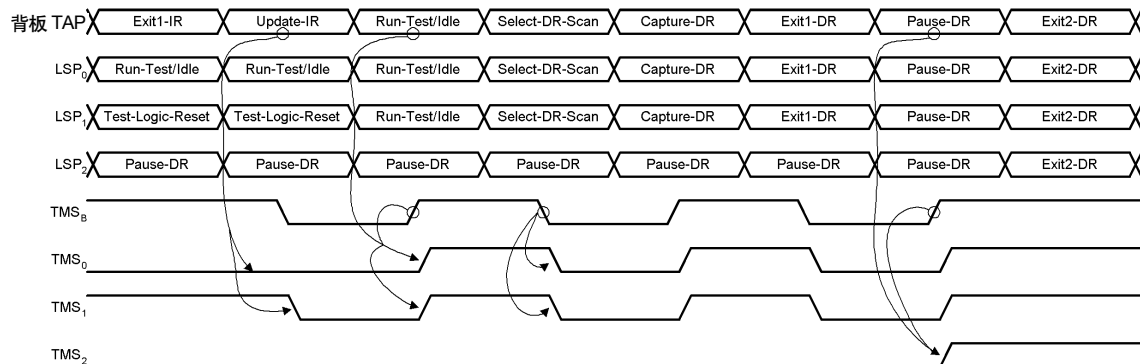


图 10. 二次扫描的本地扫描端口的同步



20056015

图 11. 三个本地扫描端口的同步

这就将本地链路 TAP 控制器移送到同步状态 (运行测试/闲置), 它们停留在这里等待同步发生。若 'STA112 的 TAP 控制器的下一个状态是运行测试/闲置, 则 TMS_n 被连到 TMS_B 上并且本地 TAP 控制器将与 'STA112 TAP 控制器同步, 如图 11 所示。如果在 Update-IR 之后的下一个状态是 Select-DR, TMS_n 将保持低电平, 直到 'STA112 TAP 控制器进入运行测试/闲置状态时才会发生同步, 如图 10 所示。

每个本地端口都有自己的本地扫描端口控制器。这是必要的, 因为可将 LSP 控制器配置成 128 (2^7) 种可能的组合之一。可同时访问任何一个、一些或所有本地端口。使用 Mode Register₀ 和 Mode Register₁ 寄存器连同 UNPARK 指令, 可以完成对 LSP 的配置。

可用 128 种不同配置之一的配置去唤醒 LSP 的控制器。多端口的使用不仅是将 'STA112 TAP 控制器与个别本地端口的 TAP 控制器同步, 也是个本地端口相互之间的同步。

当访问选中多个本地端口时, 可能会有两个端口暂停在不同的状态里。先前的操作分别访问这两个端口并将它们暂停在不同的状态时就会发生这种情况。LSP 控制器能很好地处理这一情况。图 11 显示了 UNPARK 指令, 用来以串行方式 (Mode Register₀ = 2 进制 XXX0X111) 访问 LSP₀, LSP₁, 和 LSP₂。随着 'STA112 控制器依次历经运行测试/闲置状态后, LSP₀ 和 LSP₁ 成为有效。LSP₂ 仍保持暂停在 Pause-DR 状态, 直到 'STA112 TAP 控制器依次历经 Pause-DR 状态以后。在那一点上, 通过有效扫描链路, 所有本地端口的访问被同步。

已知的上电状态

参考各种工作模式对重置的描述。

电源关断后的高阻输入和输出

在电源关断后, 'STA112 背板测验端口呈现高阻抗输入和输出的特性。

TDI_B , TMS_B , 和 $\overline{TRST}_B$ 输入端各有一个 25K Ω 的上拉电阻, 没有抗 ESD 的箝位二极管 (采用别的方式控制 ESD)。器件断电后 (V_{DD} 悬空), 这些输入对地呈容性负载。当 $V_{DD} = 0V$ (即不悬空, 连到 V_{SS}), 这些输入下拉到地呈容性。

TCK_B 输入端没有上拉电阻和抗 ESD 的箝位二极管 (采用别的

方式控制 ESD)。当器件断电时 (V_{DD} 悬空), 这些输入端对地呈容性负载。当 $V_{DD} = 0V$ (即不悬空, 连到 V_{SS}), 这些输入对地呈容性负载。

当器件断电时 ($V_{DD} = 0V$ 或悬空), TDO_B 输出端呈容性负载。

有关更详细的 I/O 特性的, 请参考网站上的 IBIS 器件模型: <http://www.national.com/appinfo/scan/IBIS.html>

测试

$\overline{TRST}_B$: $\overline{TRST}_B$ 断言将使器件返回到其已知的上电状态。

$\overline{TRST}_n$: $\overline{TRST}_n$ 是在 'STA112 的 LSP 一侧的输出。当 LSP 状态机 (二级协议) 处在 Parked-TLR 状态时, $\overline{TRST}_n$ 引脚将被驱动到低电平。在所有其它状态下 $\overline{TRST}_n$ 引脚将被驱动到高电平。

物理层的改变

对于 TDO_B 和 TDO_n , TRIST 是使能一个 'STA112 和背板 /LSP 之间的外部缓冲电路的信号。例如, 这就使 CMOS 到 LVDS 转换器能驱动一个 LVDS JTAG 背板测验总线。这些信号总是驱动信号。当 LSP 不在移位状态时, 为了在 TDO 上呈现一个三态, 为背板 TAP 端口和 (仅对) LSP₀, LSP₂, 和 LSP₃ 提供一个分开的 TRIST。

直通 (PASS-THROUGH) 引脚

在 LSP₀, LSP₁, 和背板端口上有两个直通引脚。这对直通引脚由一个输入 (A_n) 和一个输出 (Y_n) 组成。LSP 的直通输出 (Y_n) 将驱动由背板直通输入 (A_b) 接收的电平。相反, LSP 直通输入 (A_n) 的电平将由背板上直通输出 (Y_b) 所驱动。

直通引脚只有在选中一个 LSP 时才有效。当二级协议状态机未处在 Parked-TLR 状态时, 将激活每个 LSP 的这些引脚。当禁止时, 它们将为三态。

LSP 选通

当 LSP_n 状态机 (二级协议) 处在 Parked-TLR 状态时, 4 个 LSP_n 信号将受控制, 如表 13 所示。一旦进入 Parked-TLR 状态 (上电, 重置, PARKTLR 或 GOTOWAIT), 在选通

前, LSP_n 状态机里的计数器允许在 TCK_n 上出现 512 个 TCK_B 时钟脉冲。一旦选通, TCK_n 将驱动一个逻辑 "0"。

在 'STA112 选通 TCK_n 前 (为了在一自由运行的时钟系统里省电), 让 512 个 TCK_B 脉冲通过 TCK_n 允许一个 5 高电平 TMS 重置以高于 100 层次等级出现。

表 13. 选通的 LSP 驱动状态

LSP 连接	驱动状态
TDO_n	上拉电阻器提供一个弱高电平
TMS_n	上拉电阻器提供一个弱高电平
TDI_n	上拉电阻器提供一个弱高电平
TCK_n	512 个 TCK_B 脉冲, 然后选通为低电平

'STA112 处在 Parked-TLR 状态时, 不需要在 TCK_B 上收到任何时钟脉冲。

'STA112 处在 Parked-RTI, Parked-DR 和 Parked-Pause-IR 状态时, 设置 Mode Register₀ 寄存器的第 3 位为 1 可选通 TCK_n 。默认值为自由运行 (第3位=0)。在选通 Parked-TLR 状态下的 TCK_n 之前, 存储在 Mode Register₀ 第 3 位的值不会影响 512 个时钟脉冲的要求。(参见 Mode Register₀ 章节)。

GPIO 连接

通用 I/O (GPIO) 引脚被设置为输入和输出。以下描述了在 'STA112 中使用的 GPIO。

LSP 共享: 在共享模式下工作, 1149.1 LSP 引脚 TDI_n , TDO_n 和 TMS_n 引脚将变成 GPIO 引脚。在 GPIO 模式下, TMS_n 和 TDO_n 将为输出, TDI_n 将为输入。

在 LSP 上使用共享 GPIOs 的操作顺序如下 (以 LSP_0 为例):

1. IR-Scan 将 'STA112 的地址送进指令寄存器 (对一个 'STA112 寻址)。
2. IR-Scan 将 MODESEL₂ 指令送进指令寄存器来选择 Mode Register₂ (共享 GPIO 配置寄存器) 为数据寄存器。
3. DR-Scan 将 00000001 送入 Mode Register₂, 激活 LSP_0 上的 GPIOs。当 TAP 在这个移位操作末尾进入 RTI 状态时, GPIOs 将被激活 (TDO_0 和 TMS_0 将强制为逻辑 "0", 正如共享 GPIO Register₀ 里所定义的默认值一样)。
4. IR-Scan 将 SGPIO₀ 指令送入指令寄存器, 以选择共享 GPIO Register₀ 为数据寄存器。
5. DR-Scan 将 00000011 送入共享 GPIO Register₀, 以设定 TDO_0 和 TMS_0 为逻辑 "1" (在 TAP 进入 Update-DR 状态时)。在这一操作期间, 当 TAP 进入 Capture-DR 状态时, TDI_0 引脚上呈现的值和 TDO_0 以及 TMS_0 的值 (由共享 GPIO Register₀ 设定) 将被捕获到移位寄存器的第 2, 1 和 0 位, 并被扫描输出 00000X00 (当 TAP 进入 Capture-DR 时, $X = TDI_0$ 上的值)。
6. 可以重复第 5 步, 以生成 TDO_0 和 TMS_0 上的波形。如果重复第 5 步的数据是 00000000, TDO_0 和 TMS_0 将被设为逻辑 "0" (当 TAP 状态 = Update-DR), 并且 00000X11 将被扫描输出 (当 TAP 进入 Capture-DR 状态时, $X = TDI_0$ 上呈现的值)。

7. IR-Scan 扫描 GOTOWAIT 或 SOFTRESET 指令, 或产生一个 TRST_B 重置来禁止 GPIOs。

地址屏蔽

这一功能屏蔽 S_5-S_0 并使 'STA112 仅对 S_7-S_6 引脚上的寻址作响应。例如, 若 ADDMASK 为否定, 'STA112 的地址可能是 73H。当 ADDMASK 为断言时, 同一个 'STA112 会在 40H 到 7FH 的地址范围内响应。当一个本地控制器使用一个地址空间和一个远程测试器使用另一个地址空间时, 可使用这个功能。这个特性使得能用带本地控制器的相同板卡, 其含有相同的地址空间向量。一旦接入一个外部测试器以及 AddressMask 被否定, 那么板卡就具有唯一的地址。这一功能需要额外的总线控制逻辑。

当使用地址屏蔽时, 广播, 多播, 以及地址查询都被保留并仍可识别。

地址查询

'STA112 具有由等待地址状态进入的 4 个状态: Unselected, Singularly-selected, Multi/Broadcast-selected, 以及 Address-interrogation (见图 12)。

在发出重置之后 (或 GOTOWAIT 指令), 'STA112 TAP 依次进入 Capture-IR 状态, 在此 XXXXX01 被加载到移位寄存器。一旦进入 Shift-IR 状态, 指令寄存器被填入地址查询值 (16 进制 3A), 该数值随 TAP 依次进入 Update-IR 状态时加载到地址寄存器。在经过 Capture-IR 状态的下一循环, 移位寄存器被加载卡槽地址的二进制反码。在 Shift-IR 状态下将地址查询数值加载到指令寄存器。呈现在 TDO_B 上的数值将是总线上所有 'STA112 的一个线与地址。随着这一数值的移出, 每个 'STA112 会监视其 TDO_B , 审视接收到的数值是否与驱动的不同。若器件移除了其二进制反码地址的所有位而没有任何比较错误, 将使 TDO_B 为三态并进入 Wait-For-Reset 状态。反之, 若器件移送其反码地址时查到一个对比错误, 则将停止移送其地址并使 TDO_B 为三态直到下一个移位操作; 在下次 Shift-IR 操作期间, 在监测 TDO_B 的同时, 它将试图再次呈现其地址 (如果先前的指令是 16 进制数 3A)。

持续将 16 进制数 3A 移入 'STA112 的指令寄存器, 直到所有 'STA112 均表达了它们的地址。此时, 所有器件都将等待被重置, 并且, 若 3A 被移入 'STA112 指令寄存器, 由于所有 TDO_B 是三态, 测试器读取的地址将全部是弱 1 状态。读到全 1 将产生信号通知测试器, 地址查询已经完成。因为器件不会有全零 (二进制反码) 的地址, 全 1 表征地址查询的结束。

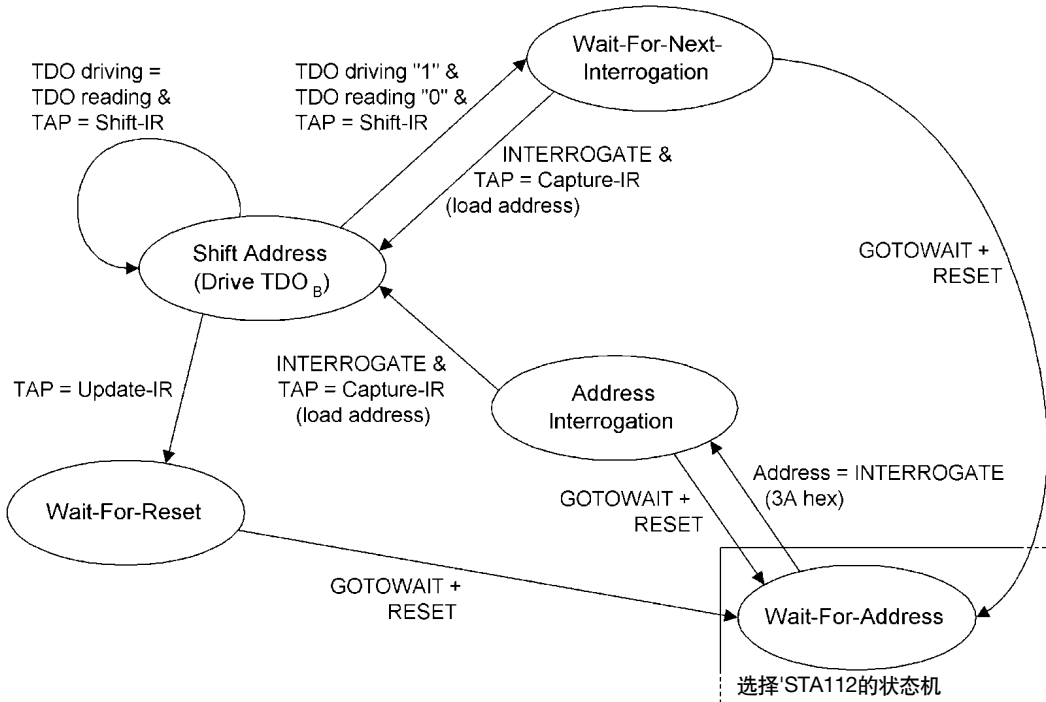
在地址查询模式下的任何时刻, 除了 16 进制 3A 之外, 任何其它指令都移入指令寄存器, 然后 'STA112 会退出查询模式。再者, 'STA112 的状态机将进入等待地址状态。

这个地址查询方案假定了 TDO_B 具有驱动弱 "1" 的能力, 以及 'STA112 驱动 "0" 时可以覆盖 'STA112 驱动的弱 "1"。

下面就是一个地址查询的例子。假定在一个 dot1 背板上有 3 个 'STA112, 其卡槽地址分别为 00010100, 00100000 和 00000001 (假定 8 个地址引脚)。

1. 所有 'STA112 被重置, 以及查询地址/操作码 (16 进制数 3A) 移入指令寄存器。

2. 在指令移位的结尾 (Update-IR), 装载16 进制数 3A 到 'STA112 地址寄存器。
3. TAPs 按排好的次序进入 Capture-IR, 移位寄存器锁存卡槽地址的二进制反码 (U1=00101011, U2=00011111 和 U3=00111110)。
4. TAPs 按排好的次序进入 Shift-IR, 查询地址的最低有效位 (LSB) 呈现在 TDI_B 上。同时卡槽地址的二进制反码的最低有效位 (LSBs)呈现在相应的 TDO_B上。
5. U1和U2上驱动的弱 "1"被 U3 驱动的 "0" 所覆盖。U1 和 U2 进入 Wait-For-Next-Interrogation (等待下次查询)状态。
6. 继续移位操作, U3 完成将其二进制反码地址 (00111110) 移出到 TDO_B 上。
7. TAPs 再次按照排好的次序进入 Capture-IR, U1 和 U2 移位寄存器锁存地址的二进制反码 (U1=00101011, U2=00011111)。
8. TAPs 按照排好的次序进入 Shift-IR, 查询地址的最低有效位 (LSB) 呈现在 TDI_B 上。同时, 地址的二进制反码最低有效位(LSBs) 呈现在各自的 TDO_B上。
9. 因为 U_i 和 U₂ 都是驱动弱 "1", 移位继续。
10. U1 和 U2 再次驱动弱 "1", 移位继续。
11. U₂ 的弱 "1" 被 U₁ 的 "0" 覆盖, U₂ 进入 Wait -For-Next-Interrogation 状态。
12. 继续移位操作, U₁ 将其二进制反码地址 (00101011) 移出到 TDO_B 上。U₁ 进入 Wait-For-Reset (等待重置)状态。
13. 重复指令移位操作, U₂ 将其地址的二进制反码 (00011111) 移出到TDO_B 上, U₂ 进入 Wait-For-Reset 状态。
14. 重复指令移位操作, 然而, 所有器件都已查询完毕并等待重置。主器件将收到全 "1", 这表明没有一个地址为 "0" 的 'STA112!



20056004

图 12. 地址查询状态机

表 14 .缩略语表

LFSR	线性反馈移位寄存器。当激活时, 它将产生串行测试采样数据的 16 位签名数字。
LSP	本地扫描端口。一个 4 信号端口, 驱动一个本地 (即非背板的) 扫描链路 (如TCK ₀ , TMS ₀ , TDO ₀ , TDI ₀)。
Local	本地 (Local) 用于描述 IEEE1149.1 标准兼容的扫描环路, 以及 'STA112 测试存取端口 (Test Access Port) 驱动它们。术语"本地" 源自系统测试结构, 其中广泛用到 'STA112 ; 也就是, 装有多块板卡的系统测试背板, 每个板卡上的一个 'STA112 可驱动多达 7 个本地扫描环路。(每块板卡可装有多于一个 'STA112, 每个 'STA112 具有 7 个本地扫描端口)

Park/Unpark/Unparked	暂停, 唤醒, 和已唤醒, 用来描述 LSP 控制器的状态和本地 TAP 控制器的状态 (本地 TAP 控制器参照扫描元件的 TAP 控制器, 其组成一个本地扫描环路)。暂停 (Park) 也用来描述暂停一个 LSP 的动作 (转换进入暂停 LSP 控制器状态的其中之一)。重要的是理解当一个 LSP 控制器处于某个暂停状态时, TMS_n 保持常数, 从而将本地 TAP 控制器挂起或暂停在一个给定的状态。
TAP	按 IEEE1149.1 标准所定义的测试存取端口 (Test Access Port)。
Selected/Unselected	选中 (Selected) 和未选中 (Unselected), 参照 'STA112 选择控制器的状态。一个选中的 'STA112 已被恰当地分配了地址并准备好接收二级协议。未选中的 'STA112 监视系统测试背板, 但不会接受二级协议 (除了有 GOTOWAIT 指令)。系统测试主机不能访问未选中的 'STA112 的数据寄存器和 LSPs。
Active Scan Chain	有效扫描链路 (Active Scan Chain) 参照扫描链路配置, 即在一给定期间测试主机所侦测到的扫描链路。当一个 'STA112 被选中, 其所有 LSP 为暂停时, 有效扫描链路仅为当前的扫描寄存器。 当某个 LSP 为唤醒, 有效扫描链路成为: $TDI_B \rightarrow$ 当前的 'STA112 寄存器 $\rightarrow$ 本地扫描环路寄存器 $\rightarrow$ 一个 PAD bit $\rightarrow$ TDO_B 。
Level 1 Protocol	一级协议是用于 'STA112 寻址的协议。
Level 2 Protocol	二级协议是一旦选中一个 'STA112 后使用的协议。当选中了单个 'STA112 时, 二级协议与 IEEE1149.1 标准相兼容。
PAD	一个 1 位寄存器, 被放置在每个本地扫描端口扫描链路的结尾。由于 TDI_n 和 $TDO_{(n+1)}$ 或 TDO_B 之间的 'STA112 LSPN 逻辑的缓冲, 以及 LSP TDI 输入对 TCK_B 的下降沿同步可能会增加延时, PAD bit 消除了传输延时, 这样就能在不影响建立和保持时间的情况下以更高的频率扫描数据。
LSB	最低有效位 (Least Significant Bit), 在寄存器最右边的位置 (第 0 位)。
MSB	最高有效位 (Most Significant Bit), 在寄存器里最左边的位置。
Transparent	透明模式。从扫描链路中除掉任何 'STA112 寄存器或 pad bits 的操作模式。
Stitcher	穿层模式。可用外部引脚或一个寄存器内容定义将 LSPs 包含在扫描链路里的操作模式。

Notes

For more National Semiconductor product information and proven design tools, visit the following Web sites at:

Products		Design Support	
Amplifiers	www.national.com/amplifiers	WEBENCH	www.national.com/webench
Audio	www.national.com/audio	Analog University	www.national.com/AU
Clock Conditioners	www.national.com/timing	App Notes	www.national.com/appnotes
Data Converters	www.national.com/adc	Distributors	www.national.com/contacts
Displays	www.national.com/displays	Green Compliance	www.national.com/quality/green
Ethernet	www.national.com/ethernet	Packaging	www.national.com/packaging
Interface	www.national.com/interface	Quality and Reliability	www.national.com/quality
LVDS	www.national.com/lvds	Reference Designs	www.national.com/refdesigns
Power Management	www.national.com/power	Feedback	www.national.com/feedback
Switching Regulators	www.national.com/switchers		
LDOs	www.national.com/lido		
LED Lighting	www.national.com/led		
PowerWise	www.national.com/powerwise		
Serial Digital Interface (SDI)	www.national.com/sdi		
Temperature Sensors	www.national.com/tempsensors		
Wireless (PLL/VCO)	www.national.com/wireless		

THE CONTENTS OF THIS DOCUMENT ARE PROVIDED IN CONNECTION WITH NATIONAL SEMICONDUCTOR CORPORATION ("NATIONAL") PRODUCTS. NATIONAL MAKES NO REPRESENTATIONS OR WARRANTIES WITH RESPECT TO THE ACCURACY OR COMPLETENESS OF THE CONTENTS OF THIS PUBLICATION AND RESERVES THE RIGHT TO MAKE CHANGES TO SPECIFICATIONS AND PRODUCT DESCRIPTIONS AT ANY TIME WITHOUT NOTICE. NO LICENSE, WHETHER EXPRESS, IMPLIED, ARISING BY ESTOPPEL OR OTHERWISE, TO ANY INTELLECTUAL PROPERTY RIGHTS IS GRANTED BY THIS DOCUMENT.

TESTING AND OTHER QUALITY CONTROLS ARE USED TO THE EXTENT NATIONAL DEEMS NECESSARY TO SUPPORT NATIONAL'S PRODUCT WARRANTY. EXCEPT WHERE MANDATED BY GOVERNMENT REQUIREMENTS, TESTING OF ALL PARAMETERS OF EACH PRODUCT IS NOT NECESSARILY PERFORMED. NATIONAL ASSUMES NO LIABILITY FOR APPLICATIONS ASSISTANCE OR BUYER PRODUCT DESIGN. BUYERS ARE RESPONSIBLE FOR THEIR PRODUCTS AND APPLICATIONS USING NATIONAL COMPONENTS. PRIOR TO USING OR DISTRIBUTING ANY PRODUCTS THAT INCLUDE NATIONAL COMPONENTS, BUYERS SHOULD PROVIDE ADEQUATE DESIGN, TESTING AND OPERATING SAFEGUARDS.

EXCEPT AS PROVIDED IN NATIONAL'S TERMS AND CONDITIONS OF SALE FOR SUCH PRODUCTS, NATIONAL ASSUMES NO LIABILITY WHATSOEVER, AND NATIONAL DISCLAIMS ANY EXPRESS OR IMPLIED WARRANTY RELATING TO THE SALE AND/OR USE OF NATIONAL PRODUCTS INCLUDING LIABILITY OR WARRANTIES RELATING TO FITNESS FOR A PARTICULAR PURPOSE, MERCHANTABILITY, OR INFRINGEMENT OF ANY PATENT, COPYRIGHT OR OTHER INTELLECTUAL PROPERTY RIGHT.

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS PRIOR WRITTEN APPROVAL OF THE CHIEF EXECUTIVE OFFICER AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

Life support devices or systems are devices which (a) are intended for surgical implant into the body, or (b) support or sustain life and whose failure to perform when properly used in accordance with instructions for use provided in the labeling can be reasonably expected to result in a significant injury to the user. A critical component is any component in a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system or to affect its safety or effectiveness.

National Semiconductor and the National Semiconductor logo are registered trademarks of National Semiconductor Corporation. All other brand or product names may be trademarks or registered trademarks of their respective holders.

Copyright 2008 National Semiconductor Corporation

For the most current product information visit us at www.national.com



**National Semiconductor
Americas Technical
Support Center**
Email: support@nsc.com
Tel: 1-800-272-9959

**National Semiconductor Europe
Technical Support Center**
Email: europe.support@nsc.com
German Tel: +49 (0) 180 5010 771
English Tel: +44 (0) 870 850 4288

**National Semiconductor Asia
Pacific Technical Support Center**
Email: ap.support@nsc.com

**National Semiconductor Japan
Technical Support Center**
Email: jpn.feedback@nsc.com

重要声明

德州仪器(TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合TI 标准保修的适用规范。仅在TI 保证的范围内, 且TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何TI 专利权、版权、屏蔽作品权或其它与使用了TI 产品或服务的组合设备、机器、流程相关的TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是TI 的专利权或其它知识产权方面的许可。

对于TI 的产品手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

TI 产品未获得用于关键的安全应用中的授权, 例如生命支持应用(在该类应用中一旦TI 产品故障将预计造成重大的人员伤亡), 除非各方官员已经达成了专门管控此类使用的协议。购买者的购买行为即表示, 他们具备有关其应用安全以及规章衍生所需的所有专业技术和知识, 并且认可和同意, 尽管任何应用相关信息或支持仍可能由TI 提供, 但他们将独力负责满足在关键安全应用中使用其产品 & TI 产品所需的所有法律、法规和安全相关要求。此外, 购买者必须全额赔偿因在此类关键安全应用中使用TI 产品而对TI 及其代表造成的损失。

TI 产品并非设计或专门用于军事/航空应用, 以及环境方面的产品, 除非TI 特别注明该产品属于“军用”或“增强型塑料”产品。只有TI 指定的军用产品才满足军用规格。购买者认可并同意, 对TI 未指定军用的产品进行军事方面的应用, 风险由购买者单独承担, 并且独力负责在此类相关使用中满足所有法律和法规要求。

TI 产品并非设计或专门用于汽车应用以及环境方面的产品, 除非TI 特别注明该产品符合ISO/TS 16949 要求。购买者认可并同意, 如果他们在汽车应用中使用任何未被指定的产品, TI 对未能满足应用所需要求不承担任何责任。

可访问以下URL 地址以获取有关其它TI 产品和应用解决方案的信息:

产品	应用
数字音频	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/computer
数据转换器	www.ti.com/consumer-apps
DLP® 产品	www.ti.com/energy
DSP - 数字信号处理器	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/medical
接口	www.ti.com.cn/security
逻辑	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/video
微控制器 (MCU)	
RFID 系统	
OMAP 机动性处理器	
无线连通性	
德州仪器在线技术支持社区	www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2011 德州仪器 半导体技术(上海)有限公司