

UCC28750 具有次级侧调节 (SSR) 功能、适用于离线应用的电流模式反激式控制器

1 特性

- 具有内部斜率补偿的稳定连续导通模式 (CCM) 运行
- 65kHz 或 100kHz 固定频率运行
- 通过光耦合器进行次级侧调节 (SSR)
- 频率折返和突发模式，可提高轻载效率
- 频率抖动，可改善 EMI 性能
- 栅极拉电流/灌电流能力：300mA/500mA
- 内部 4ms 软启动
- 强大的保护特性：
 - 过压和欠压锁定
 - 输出过功率保护 (OPP)
 - 输出短路 (OSC) 保护
 - 输出过压保护 (OVP)
 - 逐周期峰值过流限制
 - FLT 引脚上的外部过热、过压保护 (OTP、OVP) 和欠压检测
 - 内部热关断

2 应用

- 隔离式离线交流/直流电源
- **电器**
 - 电池包和充电器
 - 小型家用电器
 - 大型家电
- **电网基础设施**
 - 电表
 - 串式逆变器
 - 微型逆变器
- **电力输送**
 - 具有 12V 输出的服务器 PSU

3 说明

UCC28750 是一款高度集成且具有连续导通能力的电流模式 PWM 控制器，针对使用光耦合器的高性能、低待机功耗和具有成本效益的离线反激式转换器应用进行了优化。在轻负载条件下，该器件会进入频率折返和突发模式，从而提高轻负载效率。UCC28750 中使用的突发模式算法控制最低有效开关频率，以防在轻负载条件下出现可闻噪声。频率抖动可提高 EMI 性能，并在正常、频率折返和功率提升运行中有效。

UCC28750 提供多种保护功能，只需极少外部元件即可实现稳定的转换器设计。输出过功率保护 (OPP) 和逐周期过流限制可保护负载和功率级元件免受电应力的影响。过压和欠压锁定 (OVLO 和 UVLO) 可防止在不必要的输入条件下进行开关。FLT 引脚提供线路欠压检测和保护，或者外部过热和过压保护，具体取决于器件型号。无论何种器件型号，FLT 引脚还用于通过外部控制 (下拉至地) 禁用器件。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
UCC28750	DBV (SOT23-6)	2.9mm x 1.6mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

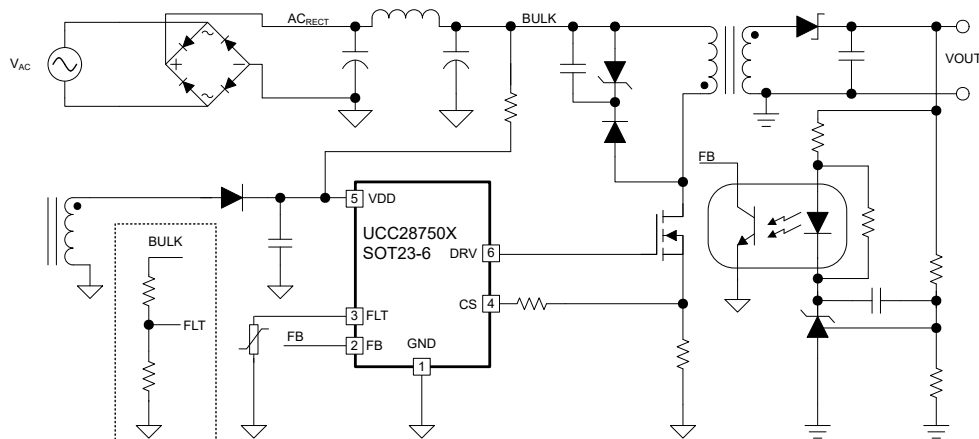


图 3-1. 典型应用图



内容

1 特性	1	7.3 详细引脚说明.....	13
2 应用	1	7.4 特性说明.....	17
3 说明	1	7.5 器件功能模式.....	27
4 器件比较	3	8 应用和实施	28
5 引脚配置和功能	4	8.1 应用信息.....	28
6 规格	5	8.2 典型应用.....	28
6.1 绝对最大额定值.....	5	8.3 电源相关建议.....	41
6.2 ESD 等级.....	5	8.4 布局.....	42
6.3 建议工作条件.....	5	9 器件和文档支持	44
6.4 热性能信息.....	5	9.1 文档支持.....	44
6.5 电气特性.....	6	9.2 接收文档更新通知.....	44
6.6 开关特性.....	7	9.3 支持资源.....	44
6.7 时序要求.....	8	9.4 商标.....	44
6.8 典型特性.....	9	9.5 静电放电警告.....	44
7 详细说明	11	9.6 术语表.....	44
7.1 概述.....	11	10 修订历史记录	44
7.2 功能方框图.....	12	11 机械、封装和可订购信息	45

4 器件比较

器件比较

器件型号	开关频率	保护响应	故障引脚模式
UCC287501	65kHz	自动重启	欠压
UCC287502	65kHz	自动重启	OVP，外部 NTC
UCC287503	65kHz	锁存	欠压
UCC287504	65kHz	锁存	OVP，外部 NTC
UCC287505	100kHz	自动重启	欠压
UCC287506	100kHz	自动重启	OVP，外部 NTC
UCC287507	100kHz	锁存	欠压
UCC287508	100kHz	锁存	OVP，外部 NTC

5 引脚配置和功能

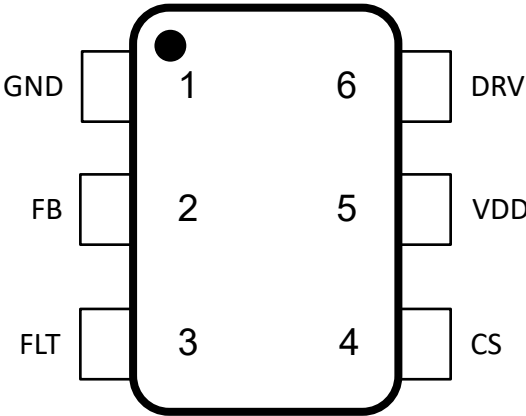


图 5-1. DBV 封装 (6 引脚) 俯视图

表 5-1. 引脚说明

引脚		类型 ⁽¹⁾	说明
名称	编号		
GND	1	G	控制器的接地回路。使用低阻抗路径将该引脚连接到转换器的初级侧接地端。
FB	2	I	具有内部直流偏置的电压反馈引脚。通常，将该引脚连接到光耦合器器件的集电极，以从转换器次级侧提供隔离式电压反馈。
FLT	3	I	故障检测引脚。通过在该引脚和 GND 之间连接一个 NTC 电阻器来实现过热保护。从整流后的辅助绕组电压连接一个电阻器或齐纳二极管也可以实现输出电压过压保护。通过在体电压与 FLT 引脚之间使用一个电阻分压器可以实现欠压检测。将该引脚拉至禁用阈值以下会禁用开关操作。
CS	4	I	电流检测和斜率补偿输入引脚。将此引脚连接到反激式功率 MOSFET 的源极引线和外部电流检测电阻。CS 引脚和功率 MOSFET 源极之间的可选串联电阻可用于调整控制器内部斜率补偿的幅度。
VDD	5	P	控制器的辅助电源引脚。通常将该引脚从反激式变压器连接到辅助偏置绕组的输出端，并从线路电压连接到电阻器网络，以便在启动时提供偏置。可以采用不违反器件引脚额定值的其他偏置方案。
DRV	6	O	低侧栅极驱动器输出经过优化，可驱动具有高达 300mA 峰值上拉和 500mA 峰值下拉能力的低成本硅 MOSFET。串联栅极电阻器可用于减缓 MOSFET 的导通和关断，从而控制高频 EMI。

(1) I = 输入，O = 输出，I/O = 输入或输出，G = 接地，P = 电源。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
VDD	VDD 输入电压范围	-0.3	30	V
DRV	DRV 输出电压范围	-0.3	$V_{VDD} + 0.3$	V
CS	CS 引脚电压	-0.3	5.5	V
FB	FB 引脚电压	-0.3	5.5	V
	FB 引脚拉电流	受内部限制		mA
FLT	FLT 引脚电压范围	-0.3	5.5	V
	FLT 引脚灌电流	0	5	mA
T _J	结温	-40	125	°C
T _{stg}	贮存温度	-65	150	°C

(1) 超出绝对最大额定值下列出的压力可能会对器件造成损坏。这些仅是压力额定值，并不意味着器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

		值	单位
V _(ESD)	静电放电	±2000	V
	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，所有引脚 ⁽¹⁾ 充电器件模型 (CDM)，符合 JEDEC 规范 JS-002，所有引脚 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议工作条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	典型值	最大值	单位
VDD	工作 VDD 输入电压	10		26	V
DRV	DRV 输出电压范围	-0.3		12	V
CS	CS 引脚电压	-0.3		0.9	V
FB	FB 引脚电压	-0.3		2.6	V
FLT	FLT 引脚电压范围	-0.3		4	V
GND	GND 引脚电压	-0.3		0.3	V
T _J	结温	-40		125	°C

6.4 热性能信息

热指标 ⁽¹⁾		UCC28750	单位
		PKG DBV (SOT-23)	
		6 引脚	
R _{θJA}	结至环境热阻	231.1	°C/W
R _{θJC(top)}	结至外壳（顶部）热阻	158.9	°C/W
R _{θJB}	结至电路板热阻	117.2	°C/W
Ψ _{JT}	结至顶部特性参数	94.9	°C/W

热指标 ⁽¹⁾		UCC28750	单位
		PKG DBV (SOT-23)	
		6 引脚	
Ψ_{JB}	结至电路板特征参数	116.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

6.5 电气特性

除非另有说明，否则 $V_{DD} = 20V$ ； $V_{FB} = 2.3V$ ； $V_{FLT} = 2V$ ； $T_A = 25^\circ C$ ； $C_{DRV} = 1000pF$

参数		测试条件	最小值	典型值	最大值	单位
VDD 引脚						
V _{uvlo(on)}	VDD 欠压锁定导通电压 (上升)	-40°C < T _J < 125°C	14.3	15.3	16.3	V
V _{uvlo(off)}	VDD 欠压锁定关断电压 (下降)	-40°C < T _J < 125°C	8	9	10	V
V _{ovlo} ⁽¹⁾	VDD 过压锁定阈值	V _{FB} = 2.3 V	26	28	30	V
V _{por} ⁽¹⁾	上电复位电平 (闭锁故障取消锁存, IC 复位)			5		V
I _{VDD(start)}	启动控制器偏置电流	V _{VDD} = 14V		5	10	μA
I _{VDD(on)}	控制器工作偏置电流	UCC287501/2/3/4 (65kHz) f _{SW} = 65kHz C _{DRV} = 1000pF V _{FB} = 2.3V		1.8	2.5	mA
		UCC287505/6/7/8 (100kHz) f _{SW} = 100kHz C _{DRV} = 1000pF V _{FB} = 2.3V		2	2.7	mA
I _{VDD(wait)} ⁽¹⁾	等待状态偏置电流	从某个值减去 FB 引脚偏置电流		360		μA
I _{VDD(fault)} ⁽¹⁾	故障状态控制器偏置电流	从某个值减去 FB 引脚偏置电流		360		μA
I _{VDD(dis)} ⁽¹⁾	禁用状态控制器偏置电流	V _{FLT} = 0V		250		μA
FB 引脚 ⁽¹⁾						
R _{FB}	上拉电阻器			10		kΩ
V _{FB(offset)}	V _{FB} 的内部失调电压			0.8		V
G _{FB}	FB 引脚与 CS 引脚之比			2		V/V
I _{FB(short)}	FB 引脚短路电流			0.5		mA
V _{0peak}	用于钳位最大开关频率的反馈电压引脚阈值			3.0		V
V _{1norm}	以固定开关频率运行时的反馈电压阈值			2.6		V
V _{2foldback}	用于线性降低开关频率的反馈电压引脚阈值			2.0		V
V _{3burst}	用于进入突发模式的反馈电压引脚阈值			1.2		V
V _{4stop}	用于停止开关的反馈电压引脚阈值			1.1		V
V _{open}	反馈电压开环			5		V
V _{opp}	启动过功率保护故障计时器的反馈电压	占空比 > 60%		2.6		V
DRV 引脚 ⁽¹⁾						
I _{source(pk)} ⁽¹⁾	峰值驱动器拉电流			300		mA
I _{sink(pk)} ⁽¹⁾	峰值驱动器灌电流			500		mA
R _{OL} ⁽¹⁾	下拉电阻 (关断状态)	VDD = V _{UVLO(off)} + 100mV , I _{DRV} = 1mA		5		Ω
V _{DRV(clamp)} ⁽¹⁾	DRV 电压钳位	VDD = 20 V		12		V
		VDD = V _{uvlo(off)} + 100mV		8		V
FLT 引脚						

除非另有说明，否则 $V_{DD} = 20V$ ； $V_{FB} = 2.3V$ ； $V_{FLT} = 2V$ ； $T_A = 25^\circ C$ ； $C_{DRV} = 1000pF$

参数	测试条件	最小值	典型值	最大值	单位
$V_{brownout}^{(1)}$	检测到欠压事件时 FLT 引脚上导致控制器停止开关的电压		1.4		V
$I_{brownout}^{(1)}$	在输入启动事件后改变 $V_{brownout}$ 阈值的电流源，用于提供迟滞		4		μA
$FLT_{hyst(brownout)}^{(1)}$	FLT 引脚上针对欠压阈值的滞后。FLT 引脚电压必须超过 $V_{brownout} + FLT_{hyst(brownout)}$ 才会启用开关操作		50		mV
$V_{FLT(open)}^{(1)}$	未连接任何器件时 FLT 引脚上的电压	UCC287502/4/6/8	2.3		V
$V_{FLT(ovp)}$	发生过压事件时 FLT 引脚上导致控制器停止开关的电压	3.8	4.1	4.3	V
$FLT_{hyst(ovp)}^{(1)}$	FLT 引脚上针对过压保护阈值的迟滞		100		mV
$I_{FLT(ovp, clamp)}^{(1)}$	OVP 故障期间启用的电流吸收器		500		μA
$I_{FLT(tsd)}^{(1)}$	从引脚输出到 NTC 电阻器的电流源，用于外部过热故障		100		μA
$V_{FLT(tsd)}^{(1)}$	发生过热时 FLT 引脚上导致控制器停止开关的电压	0.95	1	1.05	V
$FLT_{hyst(tsd)}^{(1)}$	FLT 引脚上针对热关断阈值的迟滞		200		mV
$V_{FLT(dis)}$	FLT 引脚被拉至低于阈值时该引脚上导致控制器停止开关的电压	0.45	0.5	0.55	V
$FLT_{hyst(dis)}^{(1)}$	FLT 引脚上针对禁用阈值的迟滞		100		mV
$t_{prop(dis)}^{(1)}$	从禁用故障发生到控制器停止开关的传播时间		1		μs
CS 引脚和内部斜率补偿 ⁽¹⁾					
$V_{CS(limit)}$	CS 峰值电流限制电压	$V_{FB} > V_{O_{Norm}}$	900		mV
$V_{CS(min)}$	CS 峰值电流限制电压	$V_{FB} < V_{3Burst}$	200		mV
$t_{on(time)(min)}$	可能的最短导通时间，这是 $t_{prop(ocl)}$ 和 t_{leak} 规格之和		310		ns
$t_{prop(ocl)}$	电流限制传播延迟		60		ns
t_{leak}	前沿消隐时间		250		ns
t_{ss}	软启动时间		4.3		ms
$I_{ramp(slope)}$	斜率补偿电流斜坡幅度	$V_{FB} = 2.3 V$	100		μA
内部热关断 ⁽¹⁾					
T_{shut}	将停止器件运行的内部裸片温度		160		$^\circ C$
$T_{shut(hyst)}$	热关断迟滞		20		$^\circ C$
$T_{shut(rec)}$	从热关断中恢复的内部芯片温度		140		$^\circ C$

(1) 根据设计确定；未经生产测试。

6.6 开关特性

除非另有说明，否则 $V_{DD} = 20V$ ； $V_{FB} = 2.3V$ ； $V_{FLT} = 2V$ ； $T_A = 25^\circ C$ ； $C_{DRV} = 1000pF$

参数	测试条件	最小值	典型值	最大值	单位
DRV 引脚 ⁽¹⁾					
t_{rise}	驱动电压上升时间	$V_{DD} > 12V$ ，10% 至 90% 上升时间 $C_{LOAD} = 1000pF$	120		ns
t_{fall}	驱动电压下降时间	90% 至 10% 下降时间 $C_{LOAD} = 1000pF$	20		ns
振荡器和频率折返					

除非另有说明，否则 $V_{DD} = 20V$ ； $V_{FB} = 2.3V$ ； $V_{FLT} = 2V$ ； $T_A = 25^\circ C$ ； $C_{DRV} = 1000pF$

参数	测试条件	最小值	典型值	最大值	单位
f_{sw}	UCC287501/2/3/4 (65kHz 版本) $V_{FB} = 3.5V$		130		kHz
	UCC287505/6/7/8 (100kHz 版本) $V_{FB} = 3.5V$		200		kHz
	$V_{1norm} < V_{FB}$		频率增加		kHz
	UCC287501/2/3/4 $-40^\circ C < T_J < 125^\circ C$ $V_{2foldback} < V_{FB} < V_{1norm}$	56	65	73	kHz
	UCC287505/6/7/8 $-40^\circ C < T_J < 125^\circ C$ $V_{2foldback} < V_{FB} < V_{1norm}$	87	100	113	kHz
	$V_{3burst} < V_{FB} < V_{2foldback}$		频率折返		kHz
	$V_{4stop} < V_{FB} < V_{3burst}$		25		kHz
	$V_{FB} < V_{burst}$		间歇模式运行		kHz
D_{max}	最大占空比		80		%
$f_{dither(range)}$	频率调制 (EMI 抖动) 范围		± 5		%
T_{dither}	频率调制周期 (EMI 抖动)	来自峰峰值 f_{sw}	4.4		ms

(1) 根据设计确定；未经生产测试。

6.7 时序要求

除非另有说明，否则 $V_{DD} = 20V$ ； $V_{FB} = 2.3V$ ； $V_{FLT} = 2V$ ； $T_A = 25^\circ C$ ； $C_{DRV} = 1000pF$

参数		测试条件	最小值	典型值	最大值	单位
保护功能 ⁽¹⁾						
VDDdelay(ovlo)	触发过压锁定所需的开关周期	V _{VDD} = 29V V _{FB} = 2.3V		3		周期
t _{opp}	V _{FB} 必须处于或高于 V _{opp} 阈值才能触发故障的持续时间	V _{FB} = 3V，占空比 > 60%	80	85	90	ms
t _{brownout}	欠压阈值必须激活才能触发欠压故障的时长	V _{FLT} = 1.3V		44		ms
FLT _{delay(ovp)}	从 FLT 过压故障发生到控制器停止开关的延迟	V _{FLT} = 4.1V		3		周期
FLT _{delay(tsd)}	从 FLT 热关断故障发生到控制器停止开关的延迟	V _{FLT} = 0.9V		32		周期
CS _{oscp(delay)}	输出短路情况触发故障所需的周期数	在 t _{leb} 期间 V _{CS} ≥ V _{CS(limit)}		8		周期
T _{shut(delay)}	内部温度达到阈值而触发故障时的开关周期数	T _J > 160°C		32		周期

(1) 根据设计确定；未经生产测试。

6.8 典型特性

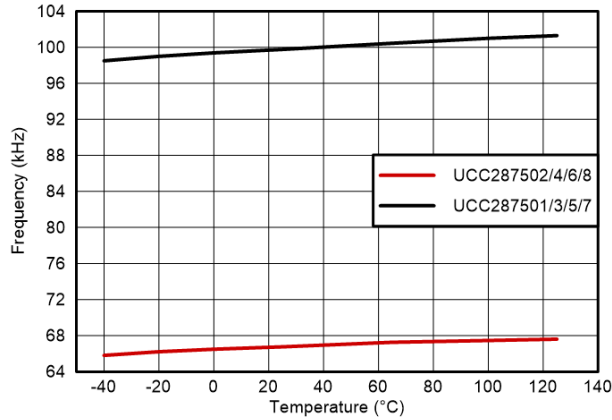


图 6-1. 开关频率与温度间的关系

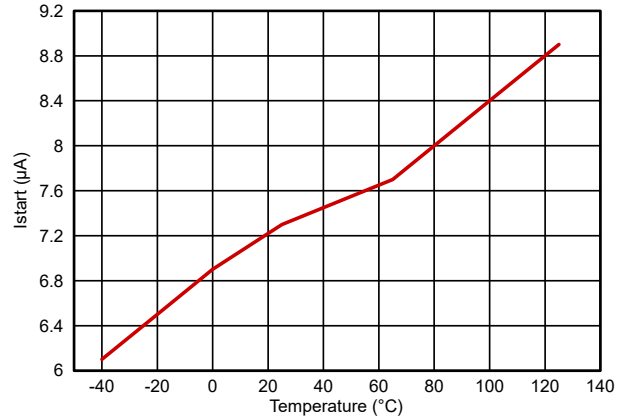


图 6-2. 启动电流与温度间的关系

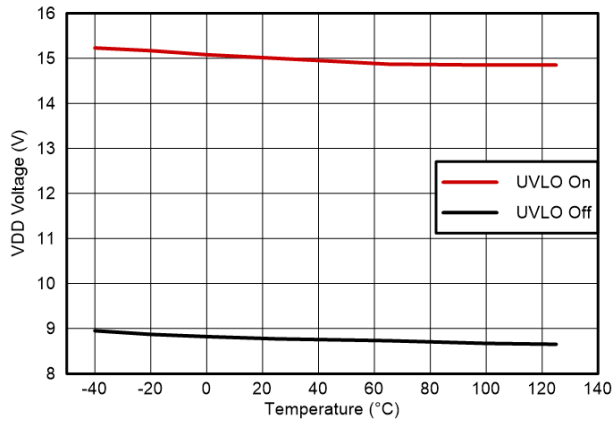


图 6-3. UVLO 开/关与温度间的关系

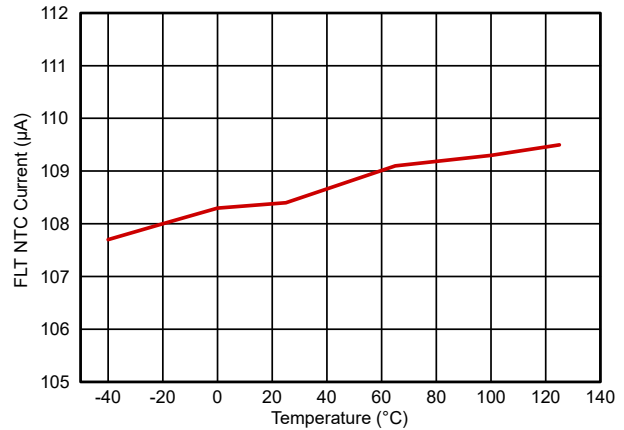


图 6-4. FLT NTC 电流与温度间的关系

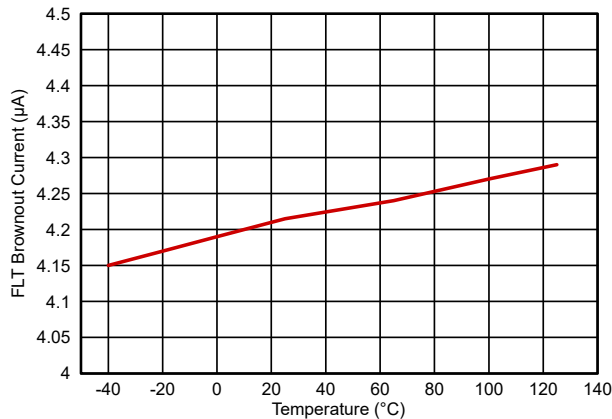


图 6-5. FLT 欠压电流与温度间的关系

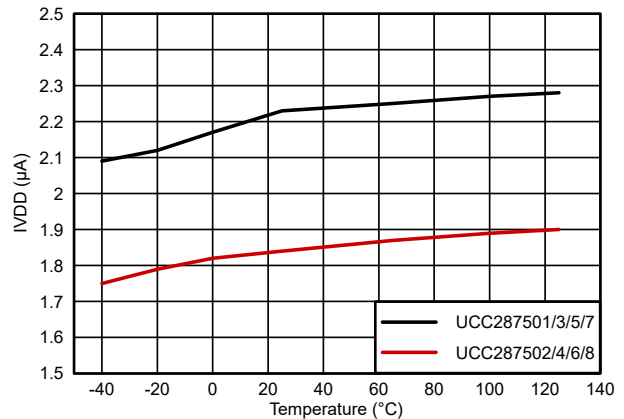


图 6-6. 工作电流与温度间的关系

6.8 典型特性 (续)

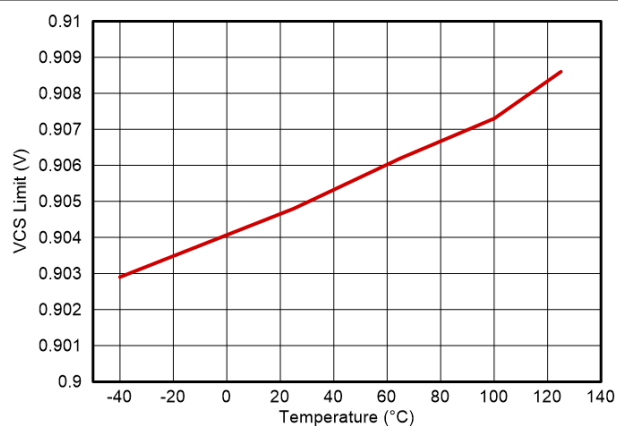


图 6-7. 电流检测最大限值与温度间的关系

7 详细说明

7.1 概述

UCC28750 是一款反激式控制器，采用来自次级侧的光耦合器反馈来提供高性能电压调节。控制律可在整个负载范围内实现高效率，从而支持不连续导通模式 (DCM) 和连续导通模式 (CCM) 设计。频率抖动可降低 EMI 能量，并有助于轻松满足 EMI 标准。可编程 FLT 引脚使得控制器能够适应各种保护要求，例如欠压、过压、过热和外部禁用控制。

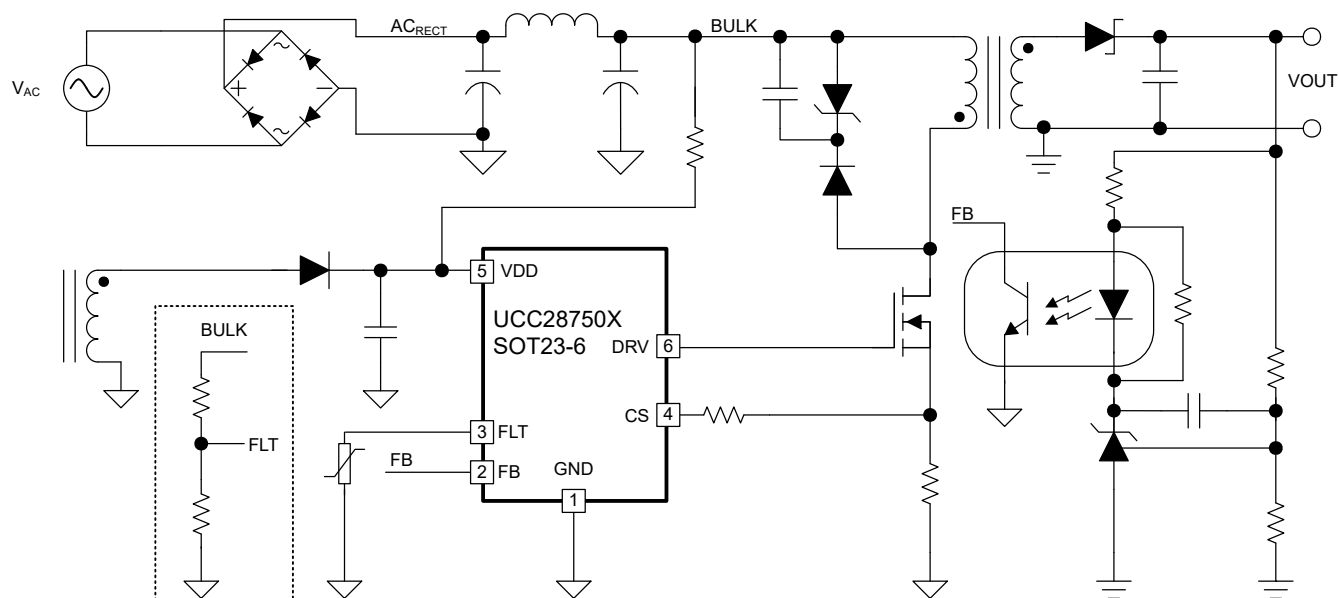


图 7-1. 反激式设计中的 UCC28750

7.2 功能方框图

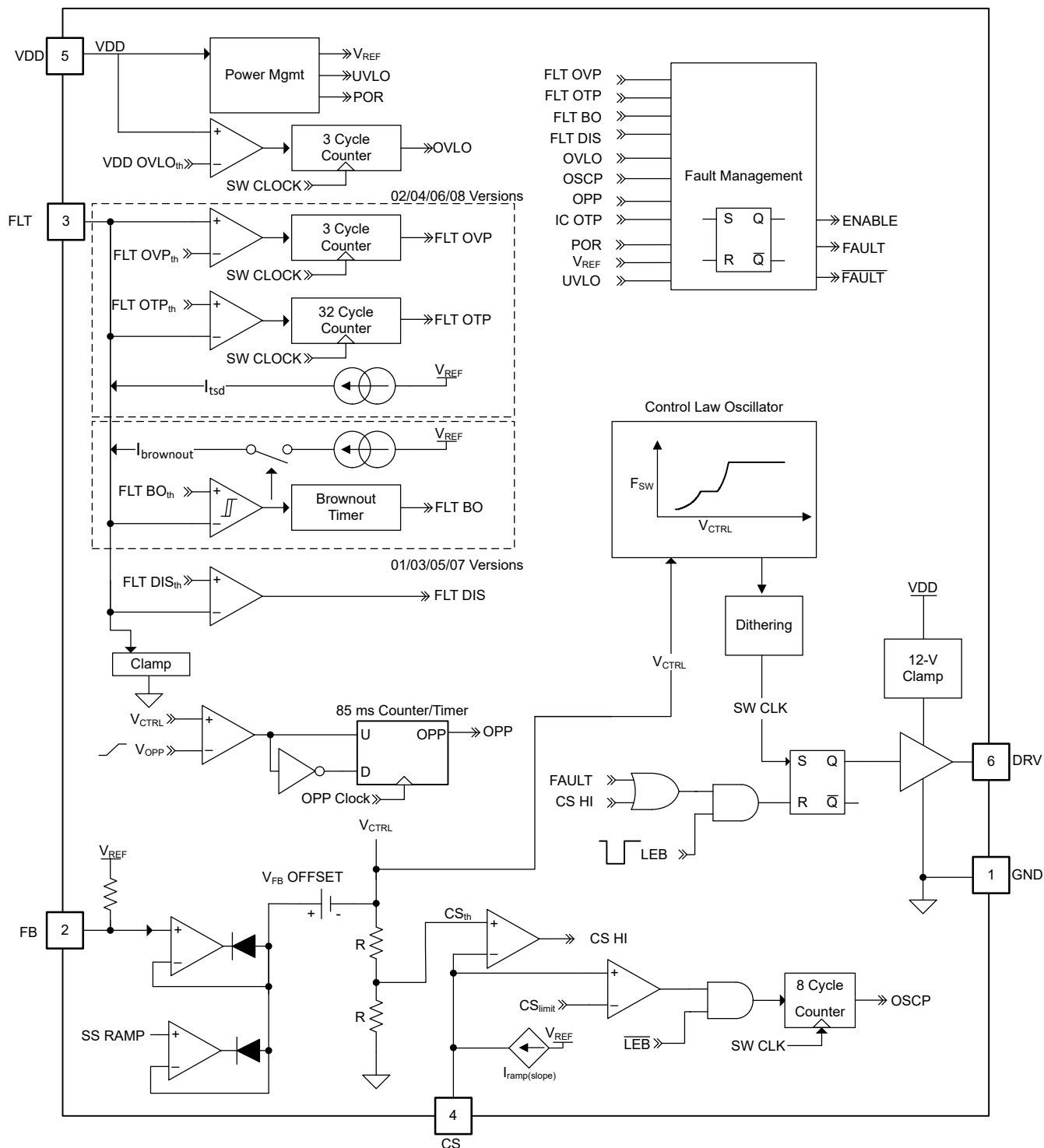


图 7-2. 功能方框图

7.3 详细引脚说明

7.3.1 VDD - 输入偏置

VDD 引脚为控制器提供偏置，从而为内部基准、稳压器和欠压锁定 (UVLO) 电路供电。VDD 引脚通常通过连接到整流体电压的电阻器网络供电，之后在交流/直流反激式应用中通过辅助绕组供电，或在交流/直流应用之外通过单独的有效源供电。VDD 引脚具有宽工作范围，从 $V_{UVLO(on)}$ 导通电压 (15.3V) 到 $V_{UVLO(off)}$ 关断电压 (9V)，最大电压 V_{OVLO} 为 28V。VDD 引脚具有低启动电流，可缩短启动时间并降低交流/直流反激式应用中所用涓流充电网络的功率损耗。

除了图 7-3 和图 7-4 所示的 C_{VDD} 电容器外，还可以在引脚上添加旁路电容器以进行额外的滤波。

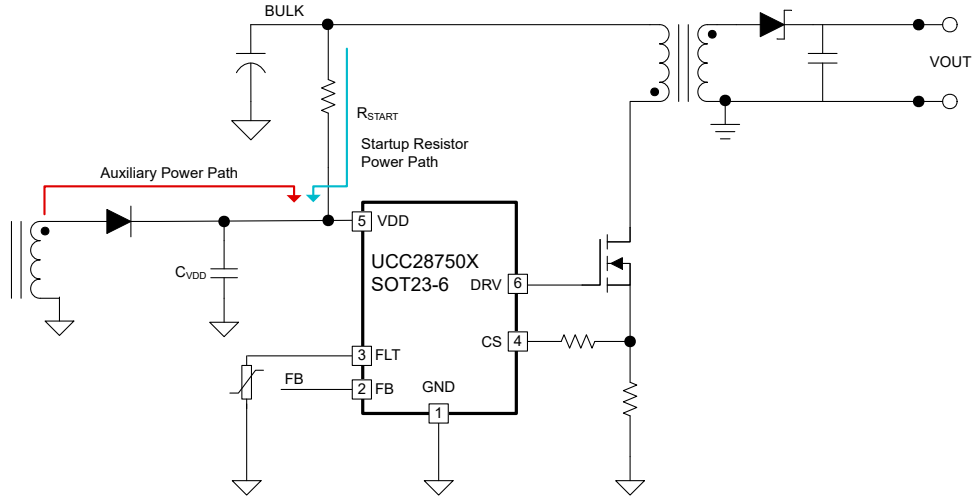


图 7-3. 反激式应用中的偏置路径

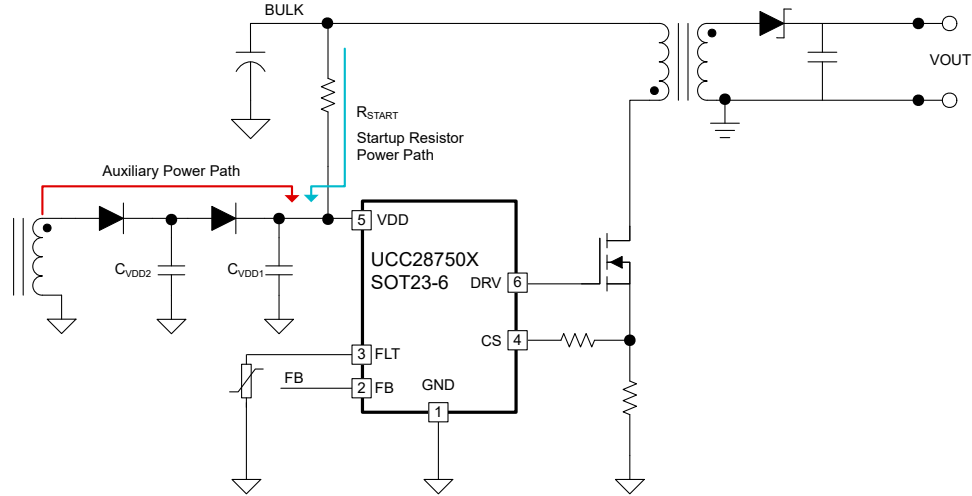


图 7-4. 使用两个二极管分离 VDD 电容的偏置路径

请参阅设计指南中的节 8.2.3.5，以确定 VDD 引脚电容的大小。

7.3.2 DRV - 栅极驱动输出

DRV 引脚是 UCC28750 控制器内部栅极驱动器的输出，并（通常使用串联电阻器）连接到 MOSFET 开关器件的栅极引脚。DRV 引脚分别通过 500mA 和 300mA 的灌电流/拉电流驱动 MOSFET 栅极。DRV 信号通过 VDD 供电，但被钳位到 12V。

7.3.3 CS - 电流检测

电流检测引脚 CS 是一个输入引脚，用于将初级开关器件的电流信息转换为要与内部控制电压进行比较的电压。CS 引脚的电压范围为 $200\text{mV } V_{CS(\text{min})}$ 至 $900\text{mV } V_{CS(\text{limit})}$ 。生成的电流检测阈值是控制电压 (V_{CTRL}) 除以 2V/V 增益 G_{FB} 。

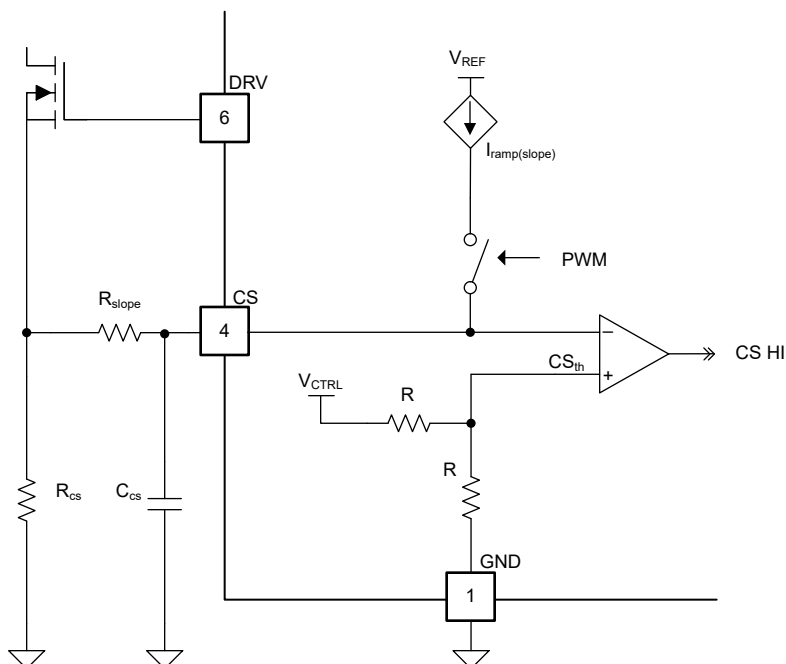


图 7-5. 电流检测引脚电路

内部斜率补偿斜坡 $I_{\text{ramp(slope)}}$ 通过外部串联电阻 R_{slope} 编程，可以在占空比高于 50% 时消除次谐波振荡的不良影响，从而在连续导通模式 (CCM) 中实现稳定运行。

内部前沿消隐电路使控制器在 MOSFET 的导通边沿期间免受噪声的影响。如果需要额外的滤波，可以在 CS 引脚和 GND 之间使用一个电容器。RC 滤波器的时间常数不能类似于 250ns 的前沿消隐时间，因为由于检测延迟，额外的滤波可能会导致提供的功率比设计要多。除了提供更多功率外，CS 引脚上的强滤波还无法满足短路保护响应的标准。短路脉冲的标准是 CS 引脚电压在前沿消隐时间内大于 $V_{CS(\text{limit})}$ (900mV)。

建议在 C_{CS} 上连接一个介于 10pF 至 50pF 之间的小电容器。

7.3.4 FB - 反馈

反馈 (FB) 引脚连接到模拟光耦合器输出晶体管的集电极，并承载有关系统输出状态的信息。在内部，FB 节点被 R_{FB} 电阻上拉至 V_{REF} 。上拉电阻器与光耦合器输出晶体管输出电流的这种相互作用会协同产生控制电压。电流检测阈值基准 CS_{th} 通过将 FB 引脚电压偏移 $V_{FB(Offset)}$ (0.8V)，然后除以系数 G_{FB} (2V/V) 来生成。

控制电压直接决定转换器开关频率和峰值初级电流限制。数据表的 [节 7.4.2](#) 提供了更多详细信息。

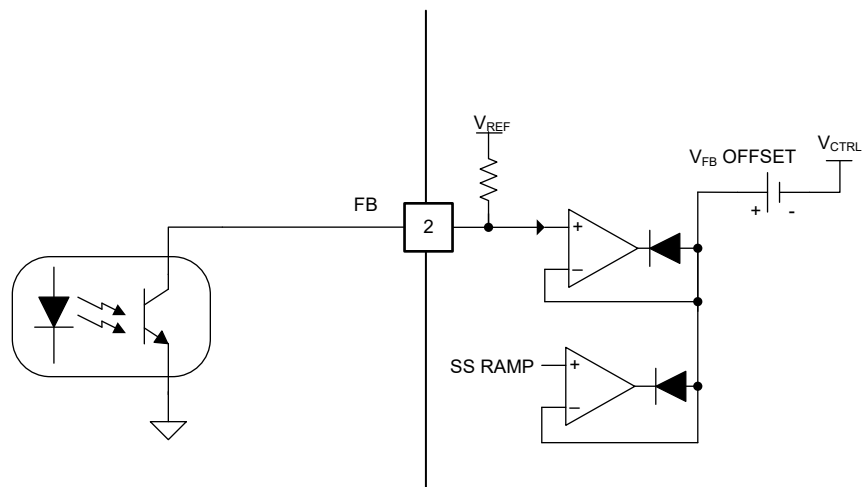


图 7-6. 反馈引脚原理图

7.3.5 FLT - 故障

FLT 引脚是一个可编程保护引脚，可在不需要的条件下关断器件。UCC28750 器件具有两个版本的 FLT 引脚：一个可编程输入启动/欠压检测版本和一个过热和过压版本。该器件的所有版本都可以通过将 FLT 引脚拉至低于 $V_{FLT(dis)}$ (0.5V) 来禁用系统。当 FLT 引脚升至 $V_{FLT(dis)}$ 阈值以上时，退出禁用状态没有延迟。

输入启动/欠压故障检测功能会监测反激式应用中的整流体电压，并在线路电压降至编程阈值以下且持续超过 45ms (即 $t_{brown-out}$) 时停止开关操作。当 FLT 引脚电压高于欠压阈值时，欠压故障会立即恢复开关操作，而无需等待新的 VDD 故障周期。

当 FLT 引脚在连续三个开关周期内上升至高于 $V_{FLT(ovp)}$ 时，将触发过压保护故障。设计过压电路时需要小心，确保流入 FLT 引脚的电流不超过 5mA。如果 FLT 引脚电压降至 $V_{FLT(tsd)}$ (1.0V) 以下并持续 32 个开关周期，则会触发过热保护响应。

仅对于 UCC287502/4/6/8 型号，FLT 引脚可保持悬空或开路。如果在具有欠压保护功能的 UCC287501/3/5/7 型号中将该引脚保持悬空，则器件不会启动，因为 FLT 引脚处于禁用状态。在使用欠压配置启动时，没有来自 FLT 引脚的电流将引脚电压升高至保护电平以上。

有关 FLT 引脚操作和编程的详细信息，请参阅节 7.4.4。

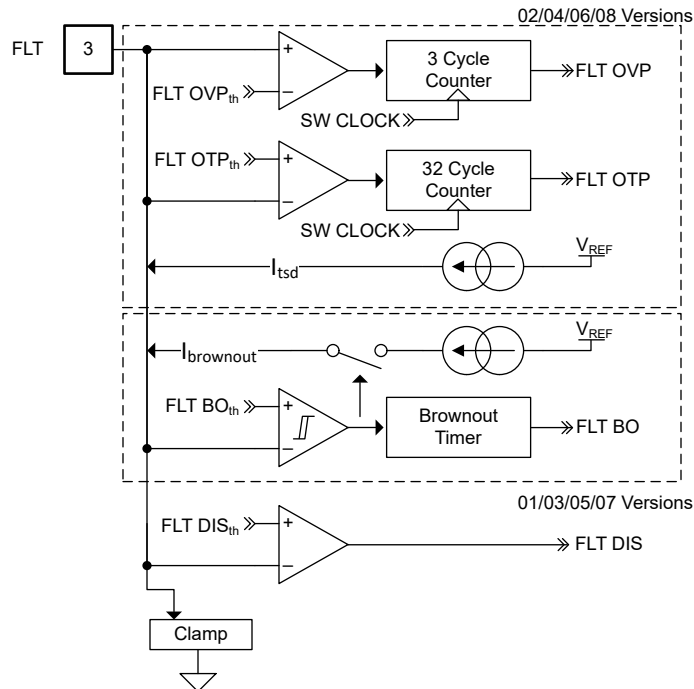


图 7-7. FLT 引脚方框图

7.3.6 GND - 接地回路

GND 引脚是外部回路引脚，为器件的内部电路和栅极驱动提供基准点。

7.4 特性说明

7.4.1 软启动

UCC28750 具有软启动特性，可降低启动阶段的峰值电流。在正常启动操作开始时，系统的输出电压为零，并且输出端的电容器放电。在这种情况下，FB 引脚会被上拉至内部 V_{REF} 值。在没有软启动特性的控制器中，控制器以最高功率模式进行开关。软启动特性通过在启动阶段将内部 FB 电压钳位至阶跃斜坡来限制系统和开关器件上的应力。现在，输出电压能够以受控方式升高。

内部软启动斜坡会与 FB 引脚电压进行比较，只要内部斜坡低于 FB 引脚电压，内部斜坡就会控制电力输送电平。当输出电压升高到编程的电平时，FB 引脚电压会下降并取代内部软启动斜坡进行控制。软启动的完整斜坡时间在内部固定为 $4.3ms t_{SS}$ 。

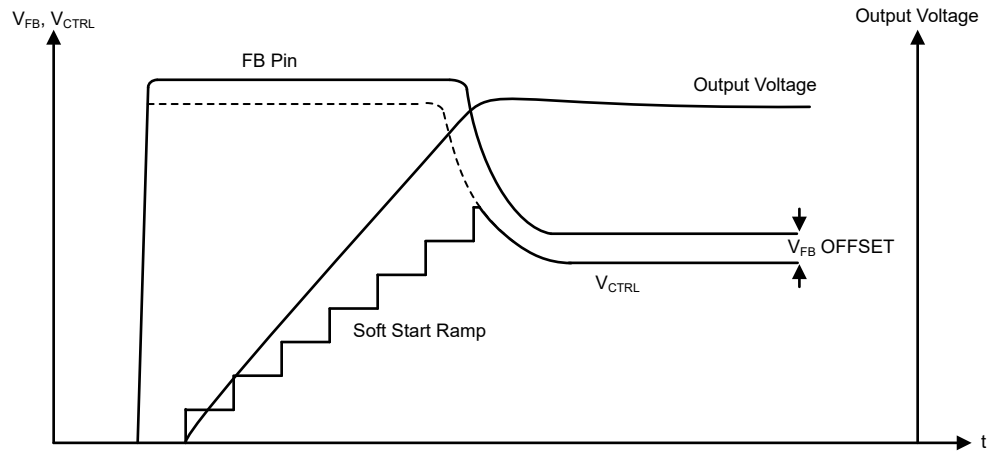


图 7-8. 启动时软启动斜坡

7.4.2 控制律

UCC28750 在正常工作条件下是一款固定频率控制器，但在更高和更轻的负载条件下，会调制开关频率和 CS 阈值，从而为高负载提供瞬时功率提升，并在轻负载条件下提高效率。频率控制律使用交替振幅和频率调制区域以及振幅调制电流检测阈值来实现不同条件下的调节。

该器件有五个运行区域，在图 7-9 中为 A 至 E 部分。

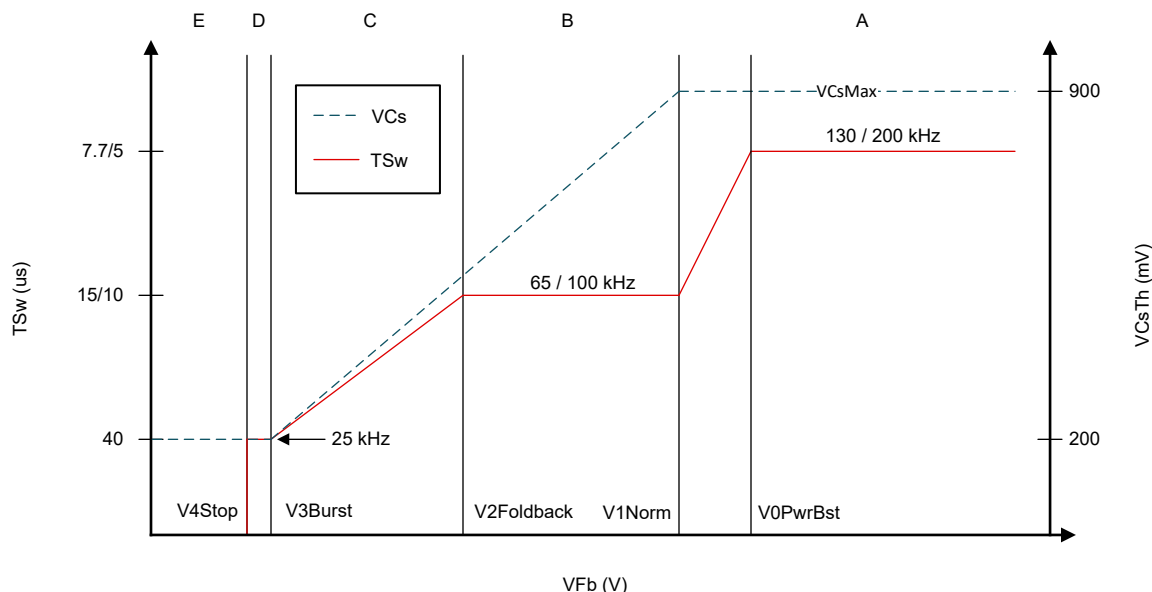


图 7-9. UCC28750 控制律

1. 区域 A：该区域是功率提升区域，其中频率增加到 130kHz/200kHz 的最大值（具体取决于器件型号），电流检测阈值 $V_{CS(limit)}$ 固定为 900mV。
2. 区域 B：这是正常运行区域，开关频率固定为 65kHz/100kHz，但电流检测阈值经过振幅调制，用于提供应用负载所需的必要功率。
3. 区域 C：这是频率折返区域，开关频率和电流检测阈值将降低，以满足更低的功率要求并降低开关损耗。
4. 区域 D、E：在这两个区域中，控制器以突发模式运行。当 FB 电压低于 1.2V $V3Burst$ 但高于 1.1V $V4Stop$ 时，控制器会继续开关，但以最低电流检测阈值和频率工作。当 FB 引脚电压低于 $V4Stop$ 时，控制器会停止开关运行。如果不进行开关，则 FB 引脚电压会随着输出电压的下降而上升，并且控制器会恢复开关运行。

7.4.3 频率抖动

频率抖动也称为换频、跳频，这个概念可以少量调制初级开关频率来分散 EMI 能量，从而降低 EMI 峰值。UCC28750 通过将三角频率叠加到开关频率上，在 240Hz 的周期 (T_{dither}) 内对开关频率进行 5% ($f_{\text{dither(range)}}$) 转换，从而调制初级开关频率。

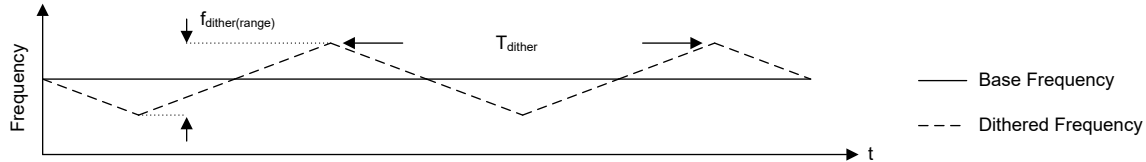


图 7-10. 固定频率的频率抖动

7.4.4 故障保护

UCC28750 包括一组内部固定和外部可编程的保护功能。这些故障旨在保护器件和系统应用。UCC28750 具有用于保护响应的锁存器和自动重启选项。在锁存器件中，当检测到故障时，即使所有故障均已移除，UCC28750 也不会恢复开关操作，直到 VDD 引脚电压低于 5V V_{por} ，然后上升到 15.3V 的导通阈值 $V_{\text{uvlo(on)}}$ 。在自动重启响应中，该器件会在每个启动周期恢复开关操作。再次检测到故障时，控制器会重新进入故障状态。如果在启动周期之前所有故障均已消除，则控制器会恢复正常运行。

下面列出了故障：

- VDD 欠压和过压闭锁
- 内部过热关断
- 具有内部补偿的输出过功率保护 (OPP)
- 输出短路保护 (OSCP)
- FLT 引脚保护
 - 输入线路输入启动/欠压检测
 - 过压保护
 - 外部过热保护
 - 可控禁用/关断

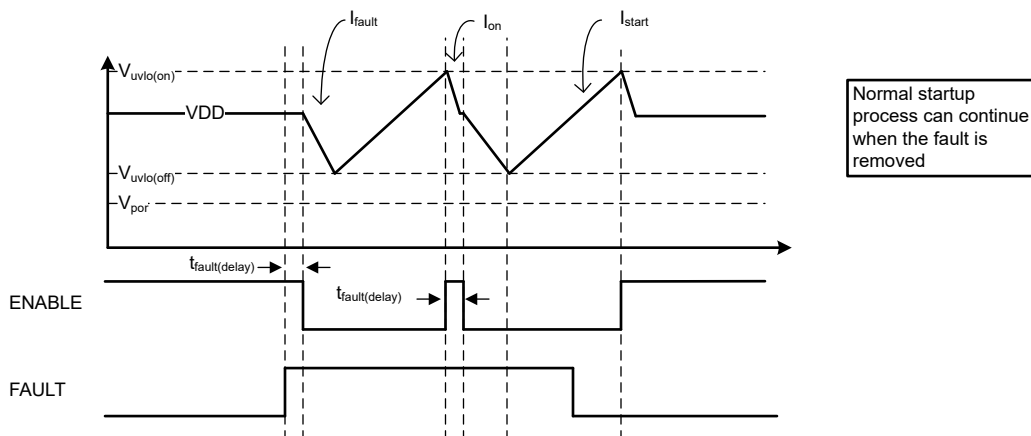


图 7-11. 自动重启故障图

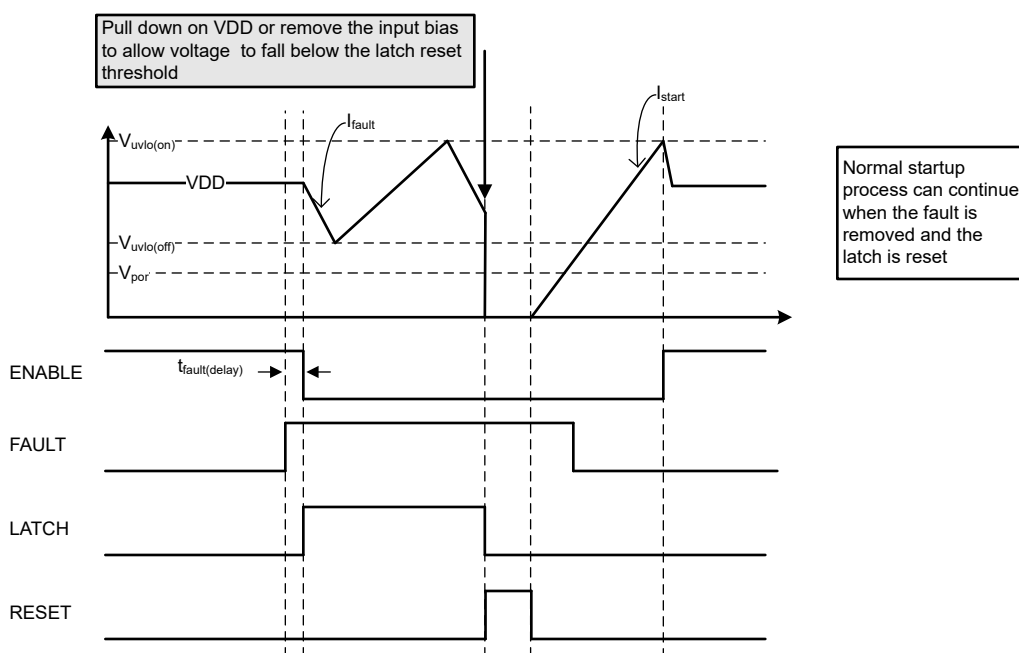


图 7-12. 锁存故障图

7.4.4.1 VDD 过压和欠压锁定

UCC28750 可在宽输入电压范围内运行，并具有多项保护功能，以支持安全运行。在输入电压 VDD 达到 $V_{uvlo(on)}$ 阈值 (15.3V) 以上之前，该器件不会开始开关操作。UCC28750 会继续运行，直至输入电压达到 $V_{uvlo(off)}$ (9V) 或 V_{ovlo} (28V)。工作范围的上限定义为过压锁定阈值。在 UVLO 情况下，器件会立即停止开关。在 OVLO 情况下，在输入电压连续三个开关周期超过 V_{ovlo} 阈值后，器件会停止开关操作并触发保护响应。

7.4.4.2 内部过温保护

该器件具有内部温度阈值，在内部芯片达到 160°C 并持续 32 个开关周期后，就会禁用器件。热关断阈值具有较大的 20°C 迟滞。一旦达到 140°C 的故障清除温度，器件就可以恢复正常的开关操作。如果器件是锁存版本，则 VDD 引脚电压需要降低到低于 5V (V_{por})，以使器件恢复开关操作。

7.4.4.3 输出过功率保护

输出功率保护是一种基于反馈的线路补偿保护，用于限制系统应用的输出功率。FB 引脚电压将与基于每个开关事件的开关导通时间（占空比）生成的斜坡进行比较。当 FB 引脚电压大于内部 PWM 信号负边沿的斜坡时，OPP

计时器会递增。如果 FB 引脚电压低于 OPP 阈值，则计时器会递减。当计时器达到 85ms 的 OPP 时间 (t_{opp}) 时，便会触发故障，而器件将停止开关。

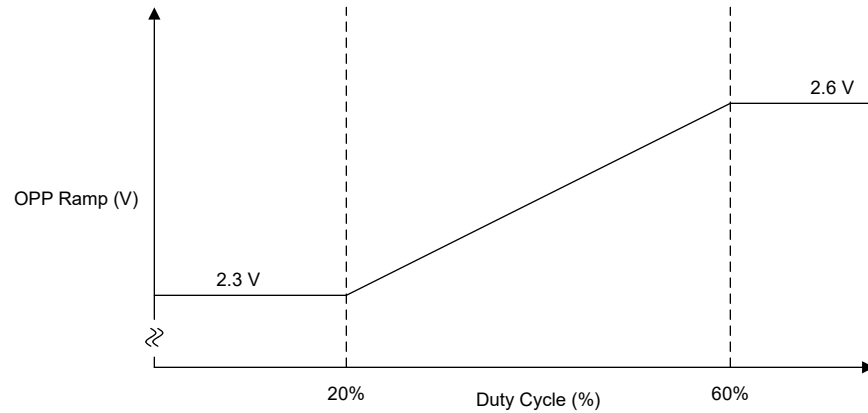


图 7-13. OPP 斜坡

在图 7-14 中，应用中的输出负载增大，这将导致控制环路增大 FB 引脚电压。FB 引脚电压增大表明需要提供更大的功率来保持稳压。一旦 FB 引脚高于 OPP 斜坡且检测到 OPP，内部 OPP 计时器便开始向 t_{opp} 限值（即 85ms）计时。最终，OPP 计时器将达到限值，而保护功能会启用，同时器件会停止开关。

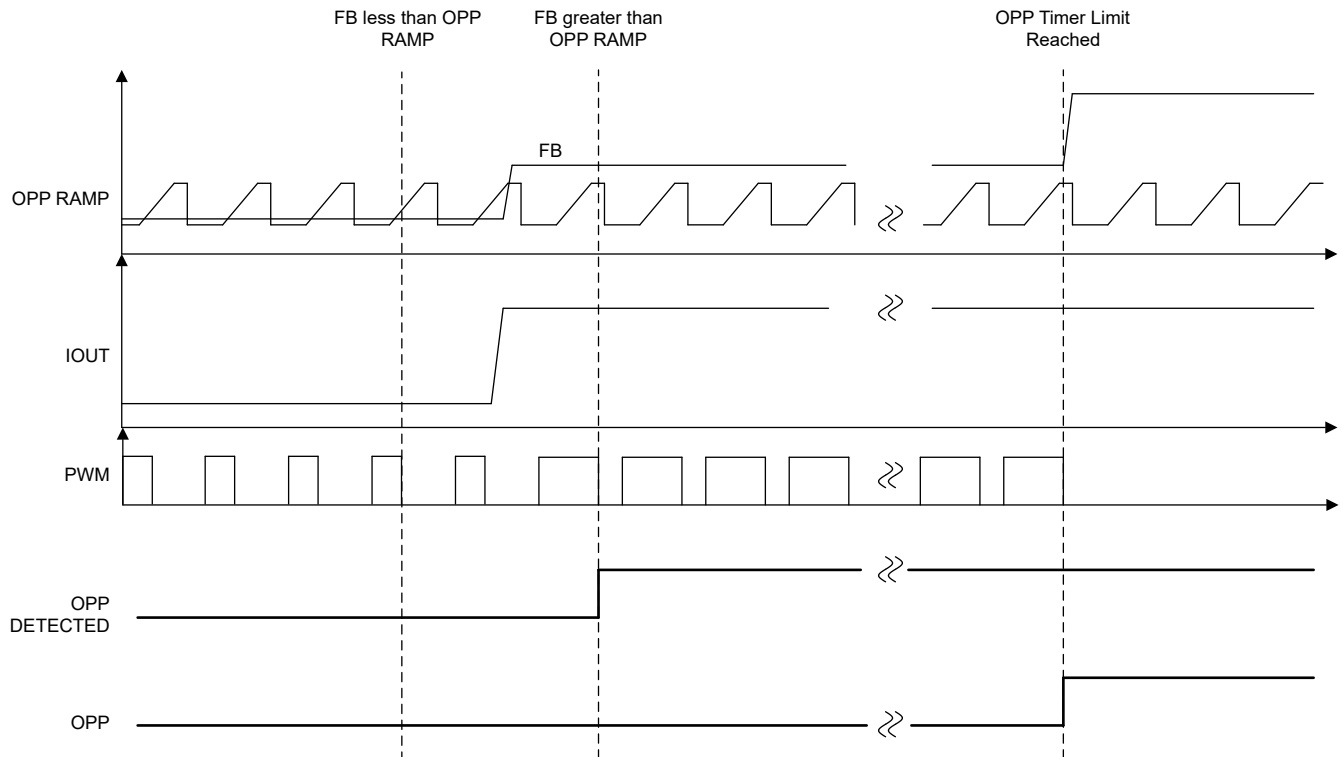


图 7-14. 导致 OPP 的负载阶跃

图 7-15 展示了计时器的工作方式，在负载条件与初始 t_{opp} 不一样但存在重复的高负载脉冲下，过功率保护功能仍然可以发挥作用。在需要瞬时功率提升的应用中，功率提升脉冲的持续时间必须短于没有功率提升的时间，才能不触发 OPP。否则，随着时间的推移，内部计时器会达到 85ms 限值以启用 OPP。

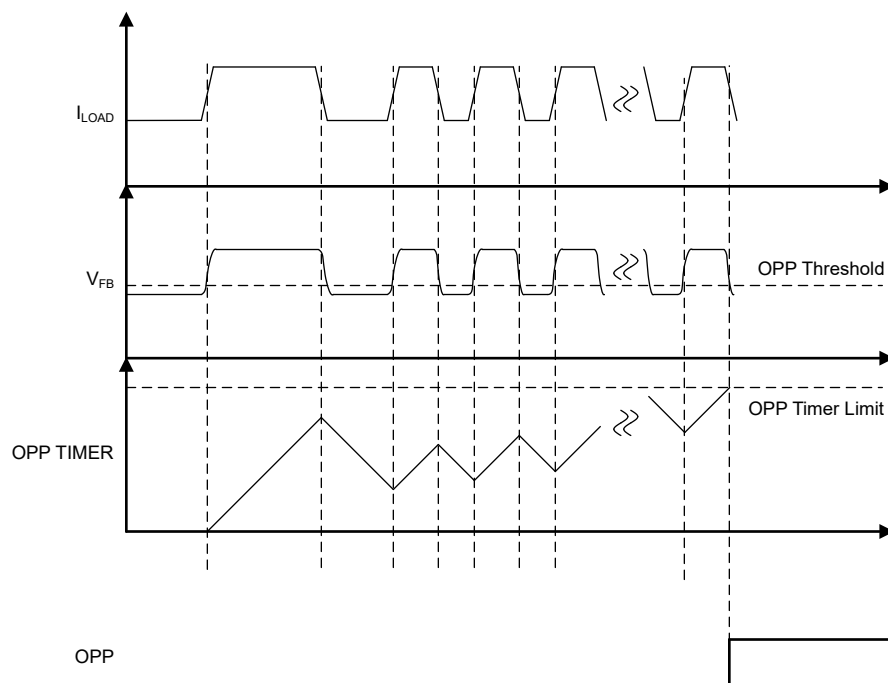


图 7-15. OPP 计时器增加到 OPP 计时器限值

7.4.4.4 输出短路保护

在输出短路情况下，UCC28750 可以通过快速关断来保护系统。在短路事件期间，电流检测功能会在开关导通期间检测到急剧上升，并在开关周期的关断时间内检测到非常小的负斜率。由于前沿消隐 (LEB) 功能和内部逻辑延迟，UCC28750 在每个开关周期中的导通时间都极短。如果 CS 引脚电压在前沿消隐时间内超过最大 CS 阈值并持续 8 个周期，则会启动输出短路保护并且器件将停止开关操作。

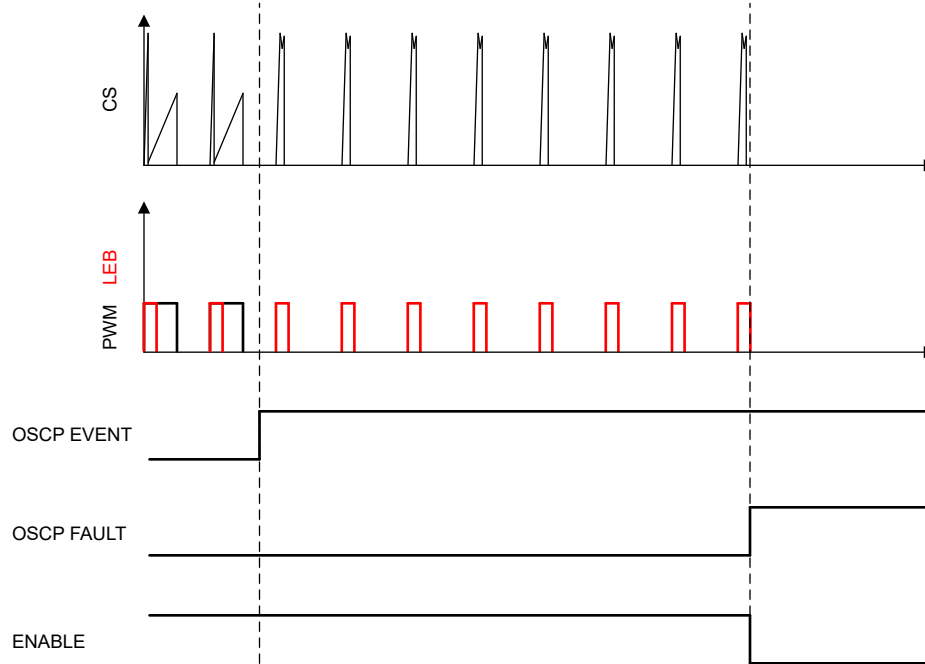


图 7-16. 输出短路保护功能图

7.4.4.5 FLT 引脚保护

FLT 引脚是一个可编程故障引脚，可根据 UCC28750 型号改变操作，而无论器件是欠压保护版本还是过热/过压保护版本。

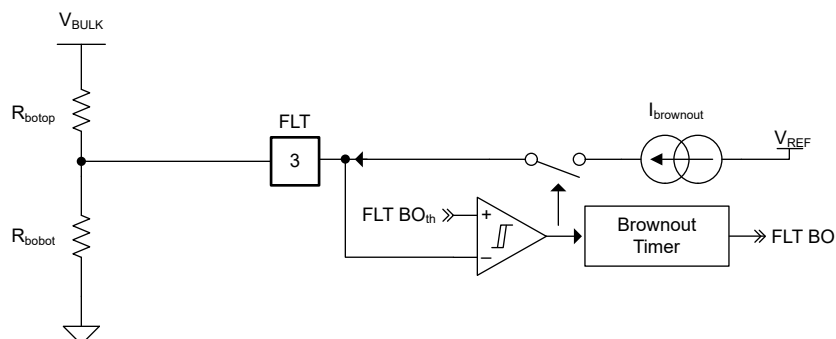


图 7-17. FLT 引脚欠压配置示例

欠压保护型号是一种用于控制系统应用的导通和关断阈值的故障保护方法。一旦系统超过导通（也称为输入启动）阈值，UCC28750 就会导通失调电流（通常是 $4\mu\text{A}$ ），从而使阈值可编程。只有在体电压首先超过输入启动阈值后，失调电流才会导通。要触发欠压故障，FLT 引脚电压必须超过 $V_{\text{brown-out}}$ 阈值并持续 $t_{\text{brown-out}}$ 。触发故障所需的时间可以防止任何短期误触发事件错误地触发欠压故障。FLT 引脚具有内部钳位，如果应用需要欠压保护功能并具有宽输入范围要求（例如 100V 交流至 400V 交流工作范围），则可以防止 FLT 引脚达到危险电平。

图 7-17 中所示的顶部电阻器不得是单个电阻器。大多数非高额定电压的电阻器通常具有约 200V 的额定电压。因此，欠压电阻分压器中的顶部电阻必须由多个电阻器构成，通常为三个。

对输入启动和欠压阈值进行编程就是选择所需的分压电阻值：

$$V_{bi} = \frac{(V_{\text{brownout}} + 50\text{mV}) \times (R_{\text{botop}} + R_{\text{bobot}})}{R_{\text{bobot}}} \quad (1)$$

$$V_{bo} = \frac{(V_{\text{brownout}}) \times (R_{\text{botop}} + R_{\text{bobot}}) - I_{\text{brownout}} \times R_{\text{bobot}} \times R_{\text{botop}}}{R_{\text{bobot}}} \quad (2)$$

其中：

- V_{bi} 是编程的输入启动输入电压电平
- V_{bo} 是得到的欠压输入电压电平
- $V_{\text{brown-out}}$ 是 FLT 引脚的欠压阈值，即 1.4V
- R_{bobot} 是分压器的底部电阻
- R_{botop} 是分压器中的顶部等效电阻
- $I_{\text{brown-out}}$ 是输入电压超过 V_{bi} 电平后启用的失调电流

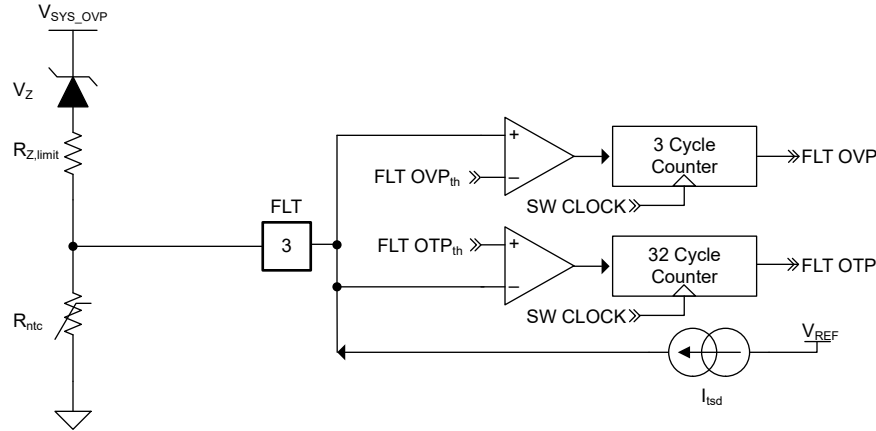


图 7-18. FLT 引脚过压/过热配置示例

UCC28750 型号提供可编程的过压和过热保护功能。当 FLT 引脚电压超过 $V_{FLT(ovp)}$ (4V) 并持续三个连续开关周期时，就会触发过压保护故障，类似于 OVLO 所需的三个开关周期。在图 7-18 中， V_{SYS_OVP} 是一个电压源，可用于在器件 VDD 和系统输出电压范围以外触发保护。如果使用齐纳二极管配置了过压保护，则适用以下限制：

$$V_{SYS_OVP} > V_Z - V_{FLT(ovp)} \quad (3)$$

其中：

- V_Z 是齐纳二极管的击穿电压
- V_{SYS_OVP} 是用户定义的位置，易受过压影响，用于关断 UCC28750

必须注意的是，由于齐纳二极管击穿而进入 FLT 引脚的电流不能超过 5mA。因此，如果在 FLT 引脚上使用齐纳二极管来实现过压保护，则建议使用限流电阻。

只要电压保持在 FLT 引脚的额定电压范围内，就可以采用不同的方法。

当 FLT 引脚电压超过 $V_{FLT(tsd)}$ 过热阈值 (1V) 并保持 32 个开关周期 ($FLT_{delay(tsd)}$) 时，便会触发过热故障。最后，0.5V 的禁用阈值 $V_{FLT(dis)}$ 会立即停止开关操作。

7.4.5 斜率补偿

UCC28750 是一款峰值电流模式控制器件，可提供高效率，同时克服电压模式控制器件的缺点。然而，当应用要求在占空比大于 50% 的情况下进行开关时，应用可能会遇到称为次谐波振荡的不稳定问题。图 7-19 显示了峰值电流模式控制方案的开关操作和电感器电流会发生什么情况。在没有补偿斜坡的情况下，扰动电流无法恢复正常的稳态运行。通过在固定阈值上添加斜坡，可以解决这种现象。

斜率补偿斜坡通过 CS 引脚上的串联电阻进行编程，详情如节 8.2.3.3 所述。

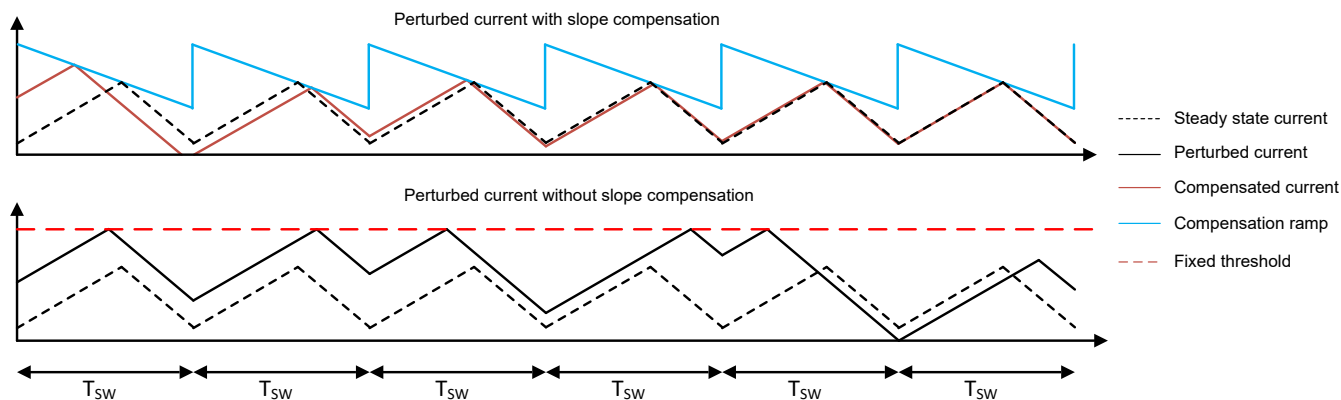


图 7-19. 峰值电流模式控制方案中的斜率补偿

7.5 器件功能模式

7.5.1 关闭

在初始启动阶段，器件处于关断状态，而 VDD 引脚上的电压低于 $V_{UVLO(on)}$ 电压 (15.3V)。在这种状态下，器件的各个功能和电路处于禁用状态，器件的电流消耗仅为 $5\mu A$ 的静态电流 ($I_{VDD(start)}$)。一旦 VDD 引脚电压超过导通阈值，器件就会进入启动阶段。如果发生故障，或系统应用正在关闭，器件将保持开启状态，直到 VDD 引脚电压低于 $V_{UVLO(off)}$ 。

7.5.2 启动

当 UCC28750 的 VDD 引脚电压达到导通阈值时，器件会进入启动状态并开始向输出供电。在该状态下，内部控制电压被钳位到固定斜坡，从而实现输出电压的受控上升，同时降低开关器件上的电流应力。软启动斜坡完成上升或 FB 引脚电压降至软启动斜坡以下后，启动状态即为完成。在此期间，所有故障保护功能仍处于启用状态，并可能导致器件进入故障状态。

7.5.3 开启

完成启动状态后，器件会进入开启状态。在此状态下，控制律的所有功能都处于启用状态。系统应用的控制环路接管作为控制电压的主要反馈信号。FB 引脚电压决定器件的开关运行，并决定控制器是处于突发模式、频率折返、固定频率还是功率提升模式，如 [节 7.4.2](#) 所示。

7.5.4 故障

当 UCC28750 器件识别出众多可能故障的其中一个（如 [节 7.4.4](#) 所示）时，便会进入故障状态。触发故障后，器件会停止开关操作，并开始灌入 $350\mu A$ 的故障电流。该故障电流会导致 VDD 引脚电压降至 $V_{UVLO(off)}$ 电压，从而关断器件并重置故障逻辑状态。一旦器件超过导通电压 $V_{UVLO(on)}$ ，启动阶段便会开始，如果故障已消除，则恢复正常运行。如果器件是锁存型号 (UCC287501/3/5/7)，则在 VDD 引脚电压低于 5V 的 V_{POR} 上电复位阈值之前，开关操作无法恢复。有关故障状态下的预期运行波形，请参阅下图。

为了获得如故障图中所示的正确 VDD 周期，对启动电阻器设置了限制，其中 R_{START} 是 [节 7.3.1](#) 中所示的启动电阻器网络。

$$\frac{V_{bulk,max}}{I_{故障[fault]}} < R_{start} \quad (4)$$

7.5.5 禁用

禁用状态是一种低功耗状态，通过将 FLT 引脚电压降至 $V_{flt(dis)}$ 阈值 (0.5V) 以下即可进入该状态。UCC28750 器件的所有型号都提供该状态。在此状态下，器件的电流消耗会降至 $250\mu A$ ，并且开关操作会停止。如果不存在其他故障，一旦 FLT 引脚电压超过 0.5V，该器件将恢复正常运行。逻辑电平 MOSFET 可以与来自另一个源的控制信号结合使用，以使 FLT 引脚电压低于 0.5V 阈值。

由于该器件在禁用状态下消耗的电流较小，因此如果按 [图 7-3](#) 和 [图 7-4](#) 中所示使用偏置方案，则在选择启动涓流充电电阻器时必须格外小心。如果启动电阻器太小并且不符合 [方程式 5](#) 的条件，则通过偏置路径的电流大小可能大于器件消耗的电流。这会导致 VDD 引脚电压升高，并导致 VDD 引脚上发生过应力事件。可以在 VDD 到 GND 之间放置一个齐纳二极管作为安全钳位。

$$\frac{V_{bulk,max}}{I_{dis}} < R_{start} \quad (5)$$

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

UCC28750 器件是一款经优化的交流/直流反激式控制器，它通过光耦合器接口和峰值电流模式控制使用次级侧调节来对输出电压进行严格调节。来自光耦合器接口的信息决定了 FB 引脚上的电压，从而控制运行模式。在轻负载条件下，UCC28750 以较低的频率开关，如果负载足够轻，则会进入突发模式。在较高负载条件下，该器件以 65kHz 或 100kHz 的固定频率开关，具体取决于 UCC28750 型号。UCC28750 具有大于 50% 的占空比能力，并且集成的斜率补偿使得应用可以充分利用连续和不连续导通工作模式。

8.2 典型应用

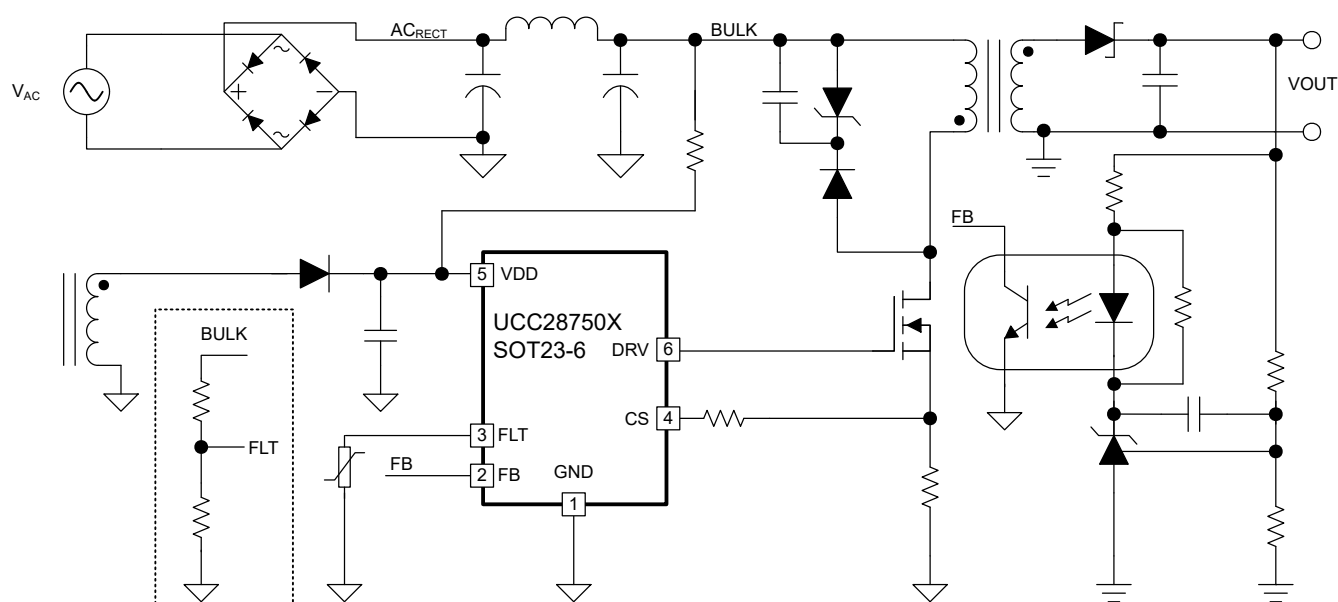


图 8-1. 典型应用图

8.2.1 应用

UCC28750 的典型应用是高达 70W 的离线反激式电源。涓流充电电阻网络和辅助绕组为控制器提供从启动到正常运行的偏置。辅助绕组提供输出电压信息，可用于过压保护。FLT 引脚经过编程，可为印刷电路板上的预期热点（例如变压器）提供过热保护。

8.2.2 设计要求

表 8-1. 设计参数

参数	工作条件	最小值	典型值	最大值	单位
输入要求					
输入线路电压		90	120/240	265	V，交流
最小体电压			90		V，直流
输入线路频率		47	50/60	63	Hz
输出要求					
输出电压	VIN = 最小值至最大值，Iout = 空载至满载		24		V
输出电流	VIN = 最小值至最大值	0		2.5	A
输出电压纹波	稳态		1		%
	负载瞬态最大电流的 10% 至 90%		5		%
系统特性					
开关频率	VIN = 最小值至最大值，最大输出电流		65		kHz
	VIN = 最小值至最大值，最小输出电流		25		kHz

8.2.3 详细设计过程

8.2.3.1 输入大容量电容及最小体电压

大容量电容可以由一个电容器或多个并联的电容器组成，它们之间通常有一些电感，以抑制差模噪声。输入 EMI 滤波器设计不在本数据表的讨论范围内，因此此处不予讨论。

最小体电压谷值 $V_{\text{bulk,min}}$ 取决于功率级设计中使用的总输入电容值。所选输入电容器是为了保持可接受的输入电压纹波。在最大输出功率方案下，最小输入线路处的纹波最大。因此，输入大容量电容基于最大功率下所需的 $V_{\text{bulk,min}}$ 。

输入功率的估算是取最大输出功率并将结果除以估算效率。

$$P_{\text{in}} = \frac{V_{\text{out}} \times I_{\text{out,max}}}{\eta} \quad (6)$$

$$C_{\text{bulk}} = \frac{2P_{\text{in}} \times \left(\frac{1}{4} + \frac{1}{2\pi} \arcsin \left(\frac{V_{\text{bulk,min}}}{(\sqrt{2}V_{\text{IN,min}})} \right) \right)}{(\sqrt{2}V_{\text{IN,min}})^2 - (V_{\text{bulk,min}})^2} \quad (7)$$

其中

- $V_{\text{bulk,min}}$ 是最小直流体电压
- $V_{\text{IN,min}}$ 是施加到反激式应用的最小交流电压

对于此设计，通过将设计要求代入 [方程式 6](#) 和 [方程式 7](#) 得出的结果，大容量输入电容的建议最小值为 110μF。

8.2.3.2 变压器匝数比和电感

变压器设计过程从选择开关频率和最大占空比开始。使用 UCC287502 时，针对最大负载操作，开关频率设置为 65kHz。可以放心地选择 50% 以上的最大占空比，因为 UCC28750 是一款灵活的控制器的，能够进行 DCM 和 CCM 操作，同时利用内部斜率补偿功能来处理次谐波振荡。

$$D_{\text{max,initial}} = 65 \% \quad (8)$$

在设计设置的最大占空比条件下，变压器次级/初级匝数比 (N_S 与 N_P 之比) 可以通过使用边界模式条件公式来选择，从而简化设计过程。匝数比选择是一个迭代过程，在设计变压器时必须考虑初级开关 MOSFET 器件的最大漏源电压。

匝数比最初通过使用最小输入电压和最大占空比值来选择。这种情况具有变压器和开关器件必须处理的最高平均电流，因此大多数公式中都使用这种最坏情况来确定变压器的电感和匝数比。将 N_P 设置为 1 匝时，匝数比中的次级匝数由 [方程式 9](#) 确定：

$$N_S = \frac{V_o \times (1 - D_{\text{max,initial}})}{V_{\text{bulk,min}} \times D_{\text{max,initial}}} \quad (9)$$

额定漏源电压 (V_{DS}) 为 650V 的 MOSFET 是反激式拓扑中常用的器件，尤其是那些具有通用输入要求 (80V 交流至 265V 交流) 的拓扑。反射电压 (变压器在次级导通期间要承受的电压) 必须低于 MOSFET V_{DS} 额定值，并针对泄漏尖峰留出额外的裕度。泄漏尖峰是反激式设计中因 MOSFET 输出电容和变压器漏电感而产生的额外振铃。

$$V_{\text{margin}} = 0.8 \times V_{\text{DS}} \quad (10)$$

$$V_{\text{reflected}} = V_{\text{bulk,max}} + \frac{N_P}{N_S} \times V_o \quad (11)$$

$$V_{\text{reflected}} < V_{\text{margin}} \quad (12)$$

结合 [方程式 10](#)、[方程式 11](#) 和 [方程式 12](#) 并求解匝数比时，会得出匝数比的约束条件：

$$\frac{N_P}{N_S} < \frac{V_{\text{margin}} - V_{\text{bulk,max}}}{V_o} \quad (13)$$

此设计概念选择了 1:6 的匝数比。可以对占空比进行迭代，并可以使用新的匝数比来选择新的最大占空比 D_{max} ，结果为约 65%，这是最初设置的最大值。

$$D_{\text{max}} = \frac{V_o}{\frac{N_S}{N_P} \times V_{\text{bulk,min}} + V_o} \quad (14)$$

根据所选的匝数比、最大占空比、输入范围和输出功率范围，可以使用 [方程式 15](#) 来计算磁化电感值，结果约为 480μH。电感公式是通过使用边界模式公式、使平均输入功率等于平均输出功率并结合效率系数而推导得出的。

$$L = \frac{V_{\text{bulk,min}}^2 \times D_{\text{max}}^2 \times T_{\text{sw}} \times \eta}{2 \times P_{\text{out,max}} \times K_{\text{ccm}}} \quad (15)$$

其中

- η 是反激式器件的假定效率
- T_{sw} 为正常工作开关周期
 - 本例中为 15μs，因为此应用设计中使用的器件型号是 65kHz 型号
- K_{ccm} 是 0.1 到 1 之间的系数，决定了反激式器件进入 CCM 状态的边界条件下最大输出功率的百分比

8.2.3.3 电流检测和斜率补偿网络

CS 引脚由一个电流检测电阻器和斜率补偿元件的网络组成。对于最大占空比小于 50% 的设计，斜率补偿网络不是必需的，因此电流检测电阻仅根据 CS 引脚上的最大峰值电流和最大阈值计算得出。从 MOSFET 源极连接到接地端的电流检测电阻器控制功率级的最大峰值电流。CS 引脚的最大阈值为 900mV，并使用较小的裕度以实现更稳健的设计。

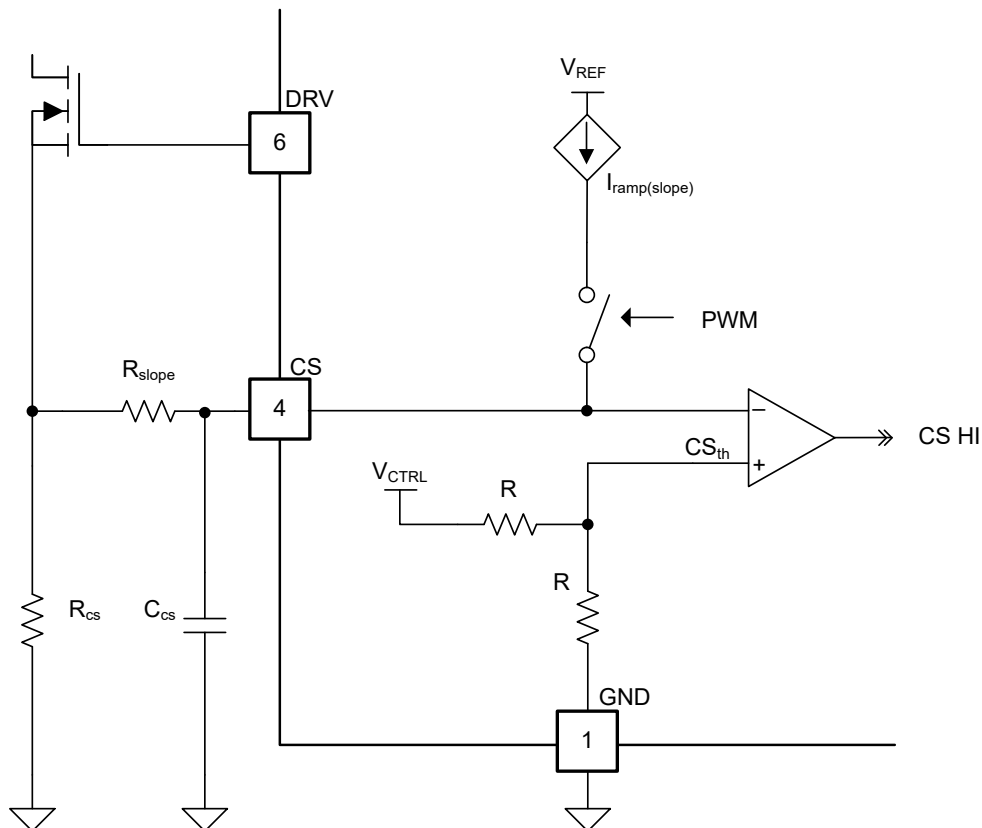


图 8-2. CS 引脚图

$$R_{CS} = \frac{0.8 \times V_{CS,max}}{i_{pk}}$$

(16)

由于 UCC28750 可以在 CCM 和 DCM 下运行，因此 i_{pk} 的边界模式公式可用作选择电流检测电阻值的起点， R_{CS} 最初选择 420mΩ 的标称值。

$$I_{pk} = \frac{V_{bulk,min} \times D_{max} \times T_{sw}}{L} \quad (17)$$

在占空比大于 50% 的设计中，必须使用斜率补偿，以避免次谐波隔离。UCC28750 具有可帮助纠正该问题的内部斜坡。在 CS 引脚和电流检测电阻之间添加了一个电阻器，用于对斜坡的数值进行编程。在峰值电流方案中，添加一个在开关器件关断期间等于反激式变压器斜率一半的斜坡可以消除不稳定性。在初级开关 MOSFET 关断期间反射到初级侧的斜率 S_{off} （单位为安培/秒）如 [方程式 18](#) 所示。

$$S_{关闭} = \frac{V_o \frac{N_p}{N_s}}{L} \quad (18)$$

UCC28750 的电流源会在器件的 80% 最大占空比时斜升至 100μA。因此，斜坡幅度是该设计的最大电平与计算得出的占空比之比。 i_{slope} 的单位为安培/秒，就像 S_{off} 一样。

$$i_{斜率} = \frac{i_{斜坡}}{D_{max} \times T_{sw}} \quad (19)$$

其中， i_{ramp} 是控制律中固定频率 (65kHz/100kHz) 区域内斜率补偿电流的 100μA 幅度。

R_{slope} 电阻的值等于 S_{off} 值的一半除以 i_{slope} 。

$$R_{斜率} = \frac{\frac{1}{2} \times S_{关闭}}{i_{斜率}} \quad (20)$$

在安装斜率补偿电阻器后，需要重新评估 CS 引脚电压，以确保在最小输入电压和最大负载条件下仍然可以实现全功率输出。如果 R_{CS} 与 [方程式 16](#) 的计算结果保持相同，则由 R_{slope} 产生的斜坡会导致提前达到 CS 引脚阈值。

$$V_{CS,with slope comp} = R_{斜率} \times (i_{斜率} \times D_{max} \times T_{sw}) + R_{CS} \times I_{pk} \quad (21)$$

$$V_{CS,with slope comp} < 0.8 \times V_{CS,max} \quad (22)$$

加上峰值电流（以电压表示）和来自斜率补偿电流源的斜坡， $V_{CS,with slope comp}$ 可能会高于 [方程式 22](#)。斜率补偿电阻会被降低，而不是改变电流检测电阻以适应 [方程式 20](#) 中的值，因为添加过多的斜坡可能会将控制模式从峰值电流模式控制有效地更改为电压模式控制。

对 [方程式 21](#) 进行变换来求解 R_{slope} 且 R_{CS} 锁定在初始值 420mΩ 时，新的 R_{slope} 为 1kΩ。

8.2.3.4 输出电容器

输出电容值由电源设计中的以下两个因素决定：稳态纹波电压和输出瞬态电压响应。瞬态响应的电容器值通常指定为电源设计从空载到满载的负载阶跃。

$$C_{\text{out}} = \frac{I_{\text{步骤}} \times t_{\text{响应}}}{\Delta V_{\text{out}}} \quad (23)$$

其中

- I_{step} 是负载电流中的最大阶跃
- t_{response} 是近似响应时间
- ΔV_{out} 为允许的输出电压变化

$$t_{\text{响应}} = \frac{0.33}{f_c} + T_{\text{sw}} \quad (24)$$

其中

- f_c 是近似交叉频率，通常设置为开关频率的十分之一
- T_{sw} 是负载阶跃之前初始负载条件下预期的开关周期

稳态条件下的纹波电压有两个主要影响因素：每个开关周期中因输出电容器充放电而导致的输出电压变化，以及因电容器的等效串联电阻而导致的输出电压阶跃。在 ESR 计算中附加了裕度，以考虑器件的方差和老化

$$\text{ESR} \leq \frac{V_{\text{纹波}}}{i_{\text{pk,max}} \times N_{\text{PS}}} \times 50 \% \quad (25)$$

$$C_{\text{纹波}} = \frac{I_{\text{out,max}} \times D_{\text{max}}}{V_{\text{纹波}} \times f_{\text{sw}}} \quad (26)$$

其中

- V_{ripple} 是设计允许的电压纹波
- N_{PS} 是初级/次级匝数比
- $I_{\text{out,max}}$ 为最大输出负载电流
- $i_{\text{pk,max}}$ 为变压器的初级侧最大峰值电流

最终输出电容器值是 C_{out} 和 C_{ripple} 值中较大的一个。估算的交叉频率很大程度上决定了要使用的电容值。例如，当交叉频率为 2.5kHz 时，建议使用 900μF，而在交叉频率为 6.5kHz 时，电容要低得多，大约是 350μF。使用多个电容器来降低等效 ESR，并使实际电容接近铭牌电容。通过考虑电容值的直流降额和额定温度波动，使用多个电容器可以提高稳健性。

8.2.3.5 VDD 电容, C_{VDD}

VDD 上的电容需要在转换器的输出电压达到目标最小工作电压之前为器件提供工作电流。此时, 辅助绕组可以维持到 UCC28750 的电压。输入 VDD 电容由控制器的导通电流和应用的输出电压上升时间决定。VDD 电容器必须能够将 VDD 引脚电压保持在 $V_{UVLO(off)}$ (9V) 以上, 直到反射到辅助绕组的输出电压可以接管作为控制器的初级偏置。

UCC28750 中的软启动功能不会在初始步骤中斜升到全功率, 因此在 [方程式 27](#) 中添加了保守的 2ms 时间, 以帮助调整输入电容器的大小。

反激式设计中可以使用分离二极管和电容器网络来缩短初始启动时间, 但器件的输入上仍然有一条大容量电容路径, 如 [节 7.3.1](#) 所示, 并为了方便使用而在此处重复。

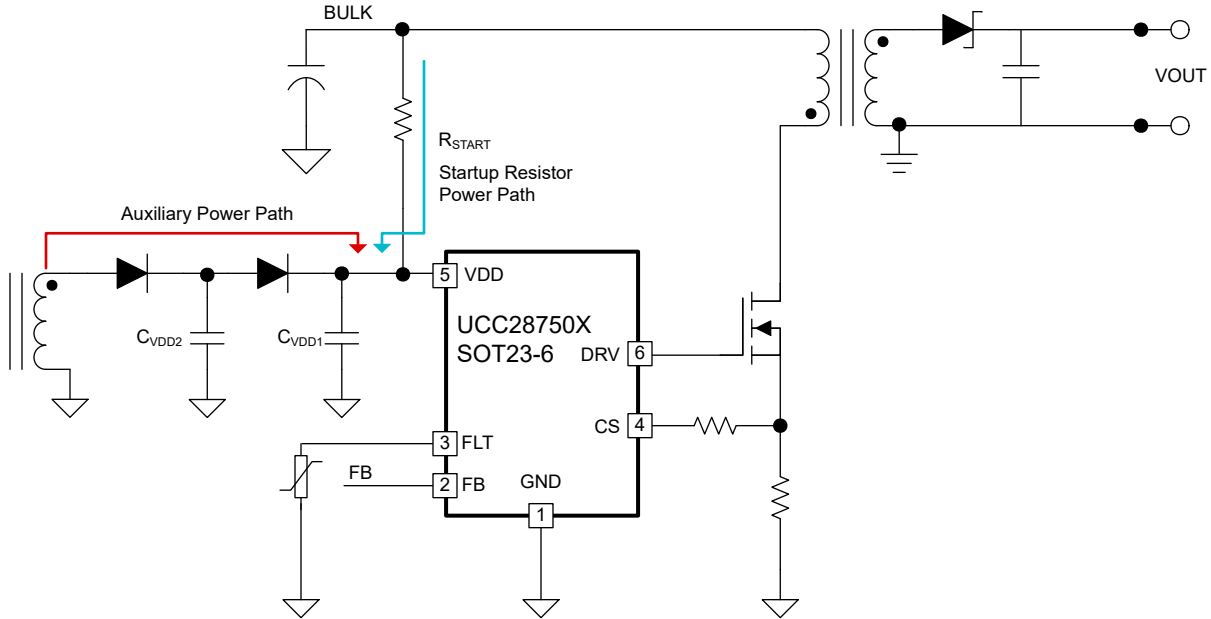


图 8-3. 与启动电阻器配合使用的分离二极管偏置方案

第一个电容 C_{VDD1} 由启动电阻值和所需的开通时间决定。启动电阻值受到功率损耗和故障要求的限制, 如 [节 7.5.4](#) 所述。

如果设计的典型启动时间为一秒, 并且具有在增加额外裕量后总电阻为 1.2MΩ 的启动电阻网络, 得到的 C_{VDD1} 值约为 6μF。最接近的标准值是 6.8μF。

C_{VDD2} 很大程度上取决于输出电压上升时间和反馈环路估算值。这些参数可能会导致启动期间出现小幅过冲, 尤其是在空载应用中。发生过冲时, 如果反馈环路对 FB 引脚电压下拉足够大, 以将控制律推入关断状态 ([图 7-9](#) 中的“F”区域), 则器件可以停止开关。

输出电压上升时间由假定功率将电容器从零伏充电至编程的输出电压而得出。在 [方程式 27](#) 中添加“2ms”项是为了考虑器件的软启动在前两毫秒内没有输出全功率这一事实, 如果不将这一情况添加到公式中, 可能会导致低估输出电压上升时间。

$$t_{vo, rise} = \frac{1}{2} \frac{C_{out} \times V_{out}^2}{P_{out, max}} + 2 \text{ ms} \quad (27)$$

通常, 交叉频率最初置为功率级开关频率的十分之一。该估算值可用于确定 C_{VDD2} 的初始值。通过实验和测量, 可以确定实际交叉频率。使用 [节 8.2.3.4 方程式 24](#) 中的响应时间估算公式, 可以通过针对 V_{out} 变换 [方程式 27](#) 并将 $t_{response}$ 估算值添加到时间项中来确定输出的过冲。然后, 可以使用过冲值来确定过冲衰减回稳定状态所需的时间。

$$V_{\text{out,overshoot}} = \sqrt{\frac{2 \times (t_{\text{vo,rise}} - 2 \text{ ms} + t_{\text{响应}})}{C_{\text{out}}}} - V_{\text{out}} \quad (28)$$

$$t_{\text{decay}} = \frac{C_{\text{out}} \times V_{\text{out,overshoot}}}{I_{\text{load}}} \quad (29)$$

方程式 29 依赖于输出负载。当输出负载接近零时，衰减时间会变长，因此 C_{VDD2} 必须较大，才能承受衰减时间。如果反馈环路导致过大的过冲，则必须进行实验和测试来确定是否需要“虚拟负载”（放置在输出处的电阻器）来缩短衰减时间。

过冲降至稳态调节电平所需的时间使用基本电容器公式来计算。

$$C_{\text{VDD2}} = \frac{I_{\text{关闭}} \times t_{\text{decay}}}{V_{\text{UVLO,on}} - (V_{\text{UVLO,off}} + 1 \text{ V})} \quad (30)$$

其中

- I_{off} 是 UCC28750 关断状态电流，通常为 350μA

在较宽范围的 t_{decay} （从 $t_{\text{vo,rise}}$ 和 t_{response} 之和到最差情况下的一秒衰减时间）条件下， C_{VDD2} 的范围可以是 15μF 至 70μF。

8.2.4 应用性能曲线图

下图所示为通用输入、60W 输出 UCC28750 评估模块的测试和实验结果。在节 8.2.4.3 中展示开关节点（开关器件的漏极）的波形中，Q1 是指反激式应用中的开关器件。

8.2.4.1 启动

CH1 = V_{BULK} ，CH2 = V_{CC} ，CH3 = V_{GATE} ，CH4 = V_{OUT}



图 8-4. 85Vac 和空载条件下的启动波形

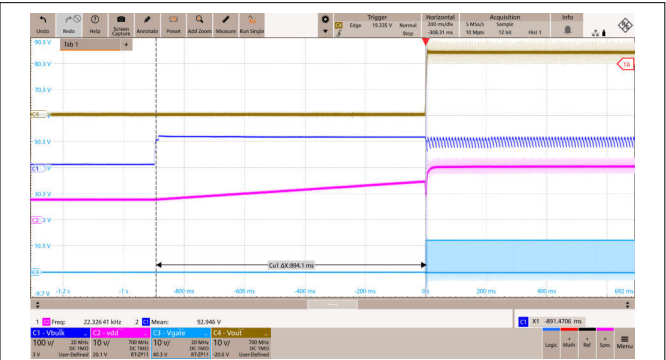


图 8-5. 85Vac 和满载条件下的启动波形

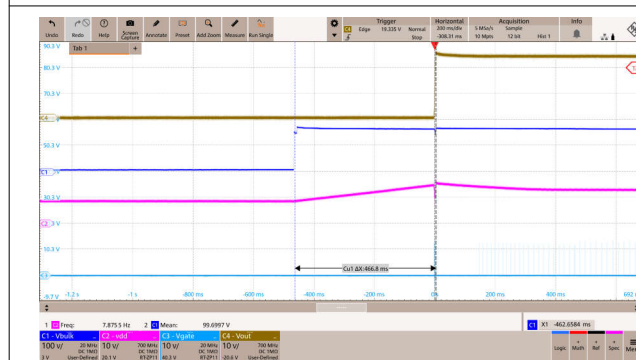


图 8-6. 115Vac 和空载条件下的启动波形

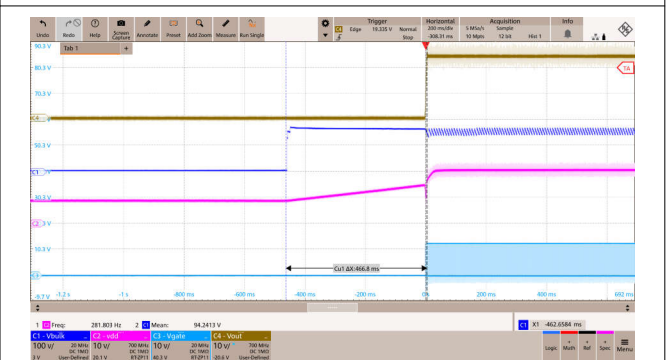


图 8-7. 115Vac 和满载条件下的启动波形

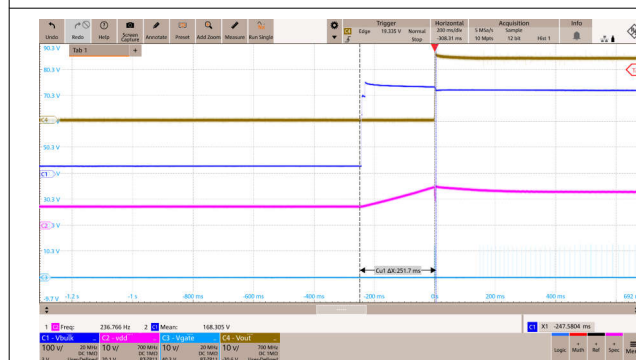


图 8-8. 230Vac 和空载条件下的启动波形

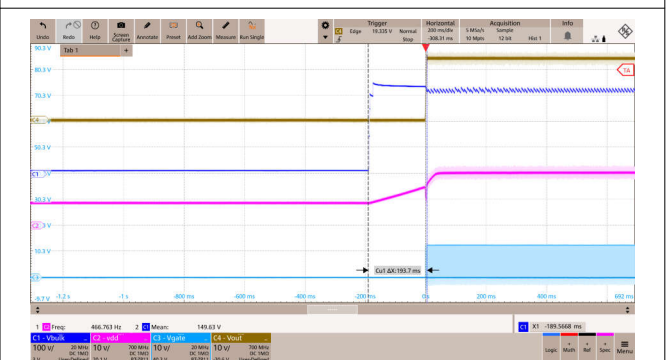


图 8-9. 230Vac 和满载条件下的启动波形

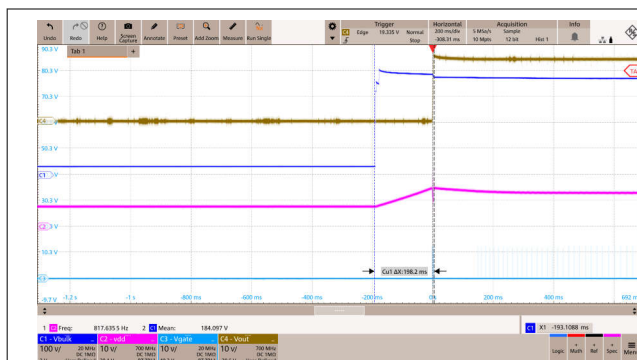


图 8-10. 265Vac 和空载条件下的启动波形

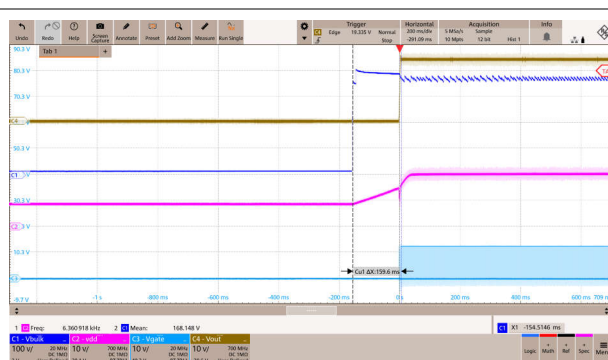


图 8-11. 265Vac 和满载条件下的启动波形

8.2.4.2 负载瞬态

CH1 = V_{OUT} , CH4 = I_{OUT}

负载 = 0.100A 至 2.5A, 1kHz, 50% 占空比

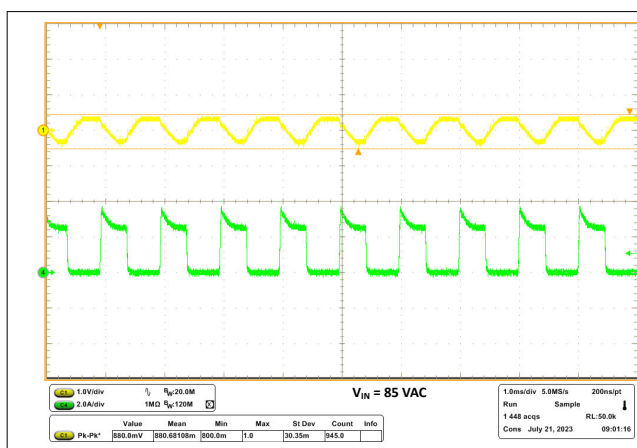


图 8-12. 85Vac 时的负载瞬态

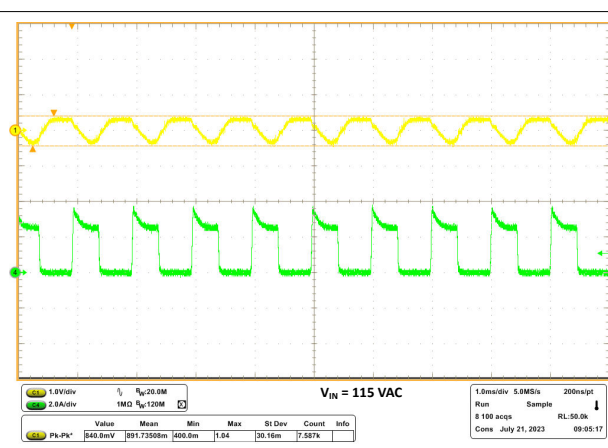


图 8-13. 115Vac 时的负载瞬态

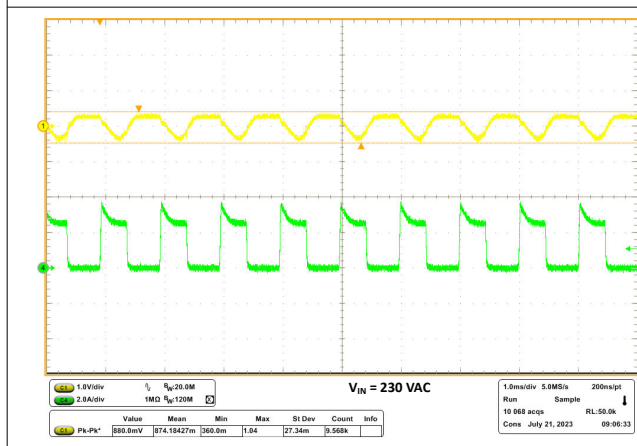


图 8-14. 230Vac 时的负载瞬态

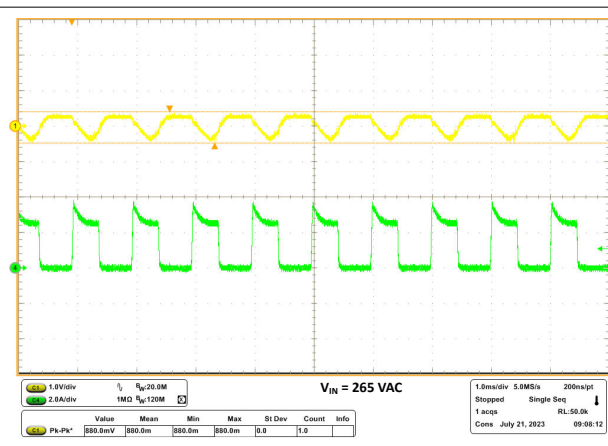


图 8-15. 265Vac 时的负载瞬态

8.2.4.3 Q1 漏极电压评估

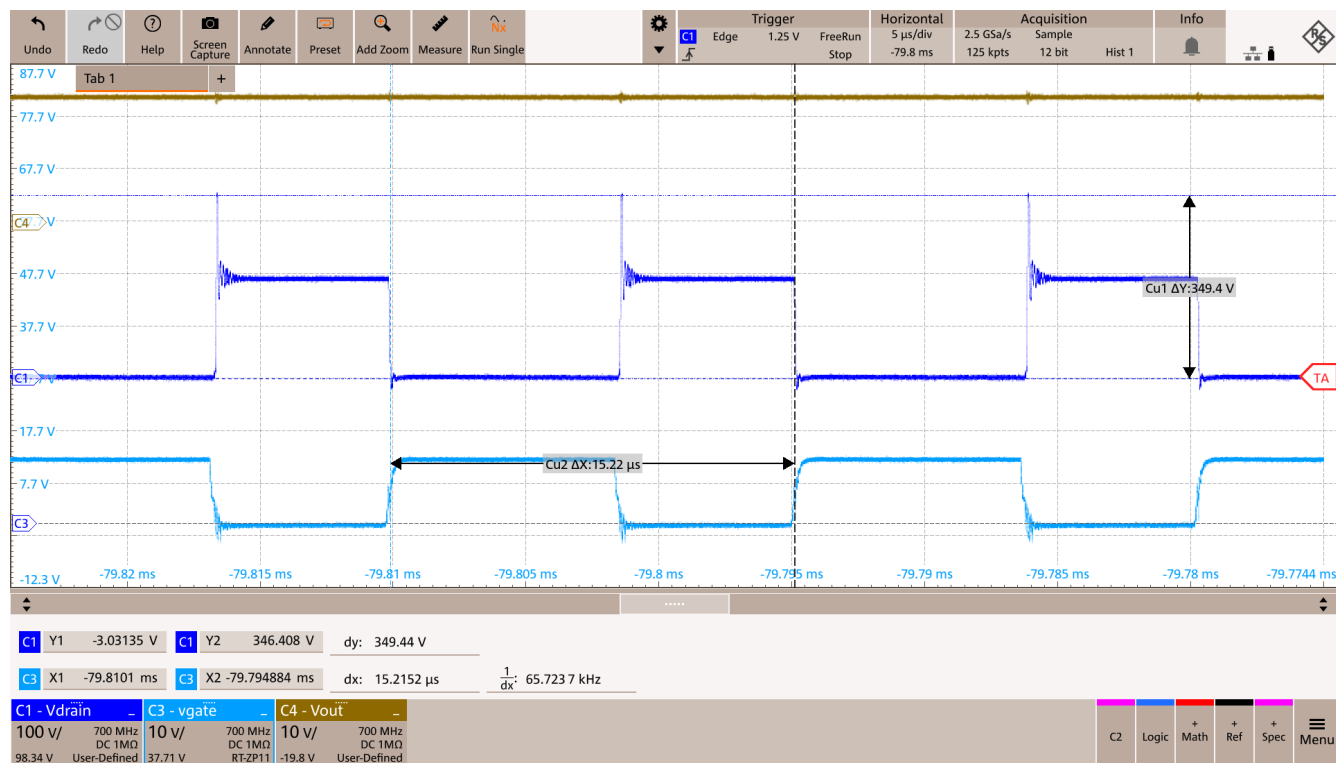
$$\text{CH1} = V_{Q1d}, \text{CH3} = V_{\text{GATE}}, \text{CH4} = V_{\text{OUT}}$$


图 8-16. 85Vac 时的稳态波形

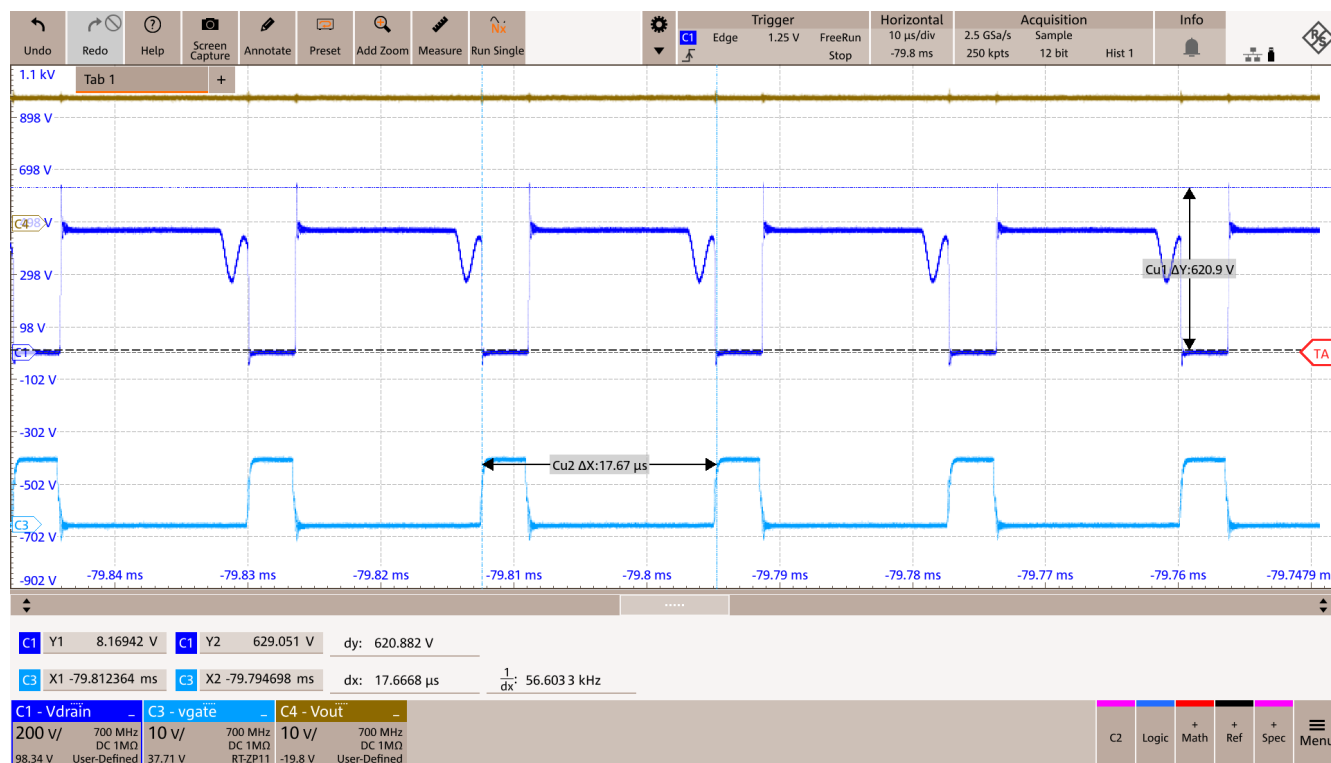


图 8-17. 85Vac 时的稳态波形

8.2.5 该做什么和不该做什么

该做事项

- 使用多个电阻器来构建高电压启动电阻网络
- 限制流入 FLT 引脚的电流，因为该引脚只能处理 5mA
- 对于更高功率的设计（例如 60W），请使用多个电阻器作为电流检测电阻器
- 除了大容量电容器外，还应靠近变压器连接高频旁路电容器
- 将斜率补偿电阻靠近 UCC28750 器件放置，而不是电流检测电阻
- 使用额外的电流检测滤波电容器可以帮助实现带有噪声滤波的前沿消隐
- 在 DRV 引脚与 MOSFET 的栅极之间串联一个电阻器，以调节 MOSFET 的导通和关断速率
 - 要增加关断速度，请为关断沿使用单独的二极管和电阻器路径，以实现更快的关断边沿和更慢的导通边沿

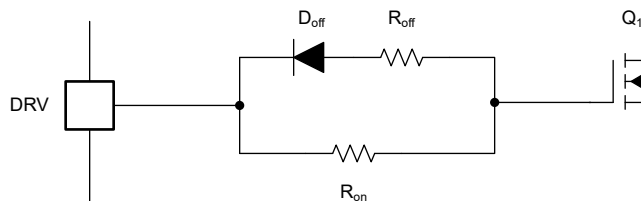


图 8-18. DRV 栅极驱动电阻网络设置

请勿

- 对电源路径使用小引线，使用大于 40mil (1mm) 的大引线
 - 引线每 10mil (0.254mm) 引线厚度可承载大约 0.5A 到 1A 的电流
- 将高压引线置于低压引线旁边，使用高压间隔规则并设置布局限制
- 随意放置接地点，具有特定的电源路径接地环路和单独的信号接地环路，在功率级输入大容量电容器附近连接在一起

8.3 电源相关建议

UCC28750 适用于采用反激式拓扑、通用输入电压范围为 85VRMS 至 265VRMS、47Hz 至 63Hz 的交流/直流适配器和充电器。UCC28750 还可用于具有不同输入电压的其他应用和转换器拓扑。在任何情况下，都请确保所有电压和电流都处于器件的建议运行条件和绝对最大额定值范围内。

8.4 布局

8.4.1 布局指南

为了提高项目的可靠性和可行性，请遵循以下采用 UCC28750 时的 PCB 布局指南。这些指南是任何电源拓扑均可遵循的通用规则，通常与拓扑无关。电源布局的主题是保持电源环路和信号环路尽可能小，以避免强信号相互耦合，并降低布局不佳所导致的额外寄生效应造成的损耗。

在反激式拓扑中，尤其是本指南适用的初级拓扑中，需要注意并尽可能减少以下几个环路：

- 将功率传送到输出端的初级电源环路
- 吸收漏电感所引起的振铃的缓冲器环路
- 从器件到开关器件的栅极在回到回路的栅极驱动环路
- 将辅助电压整流为 UCC28750 的稳定偏置电压的辅助电源环路
- 承载稳压相关低电流敏感信息的反馈环路

启动电阻路径并不重要，因为一旦启动完成，该路径不会提供大量功率或信息。辅助绕组接管作为 UCC28750 的偏置，并成为器件更高优先级的电源路径。

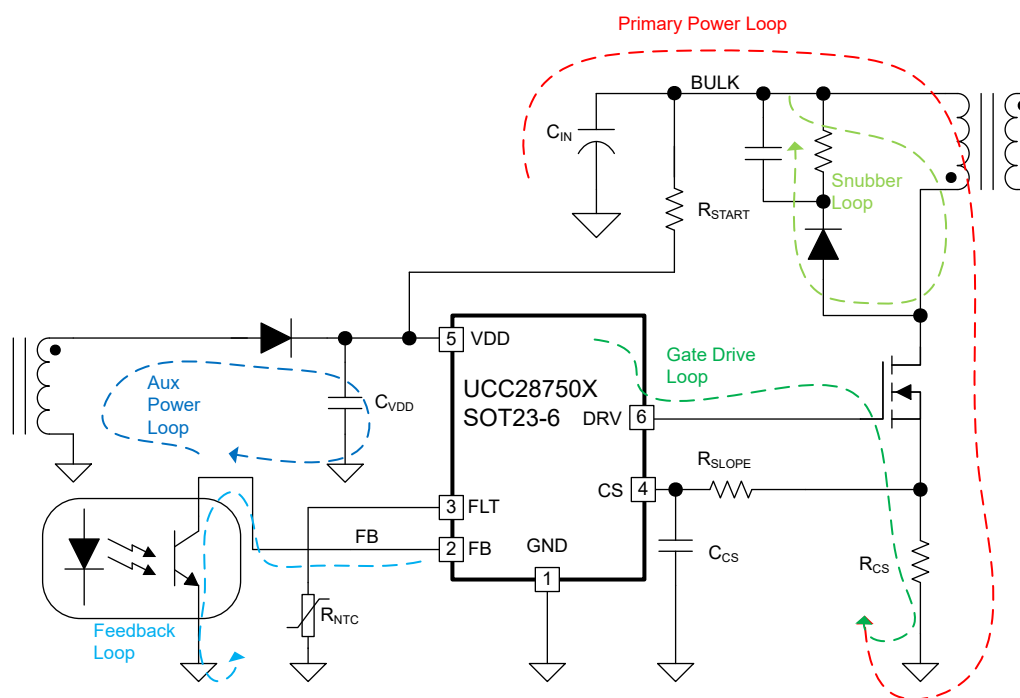


图 8-19. 简化的初级侧原理图布局指南

8.4.2 布局示例

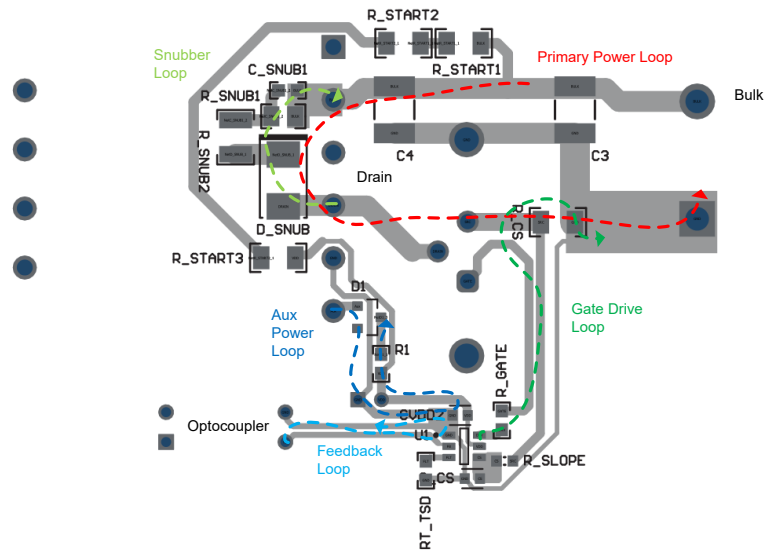


图 8-20. 指南原理图的底部布局

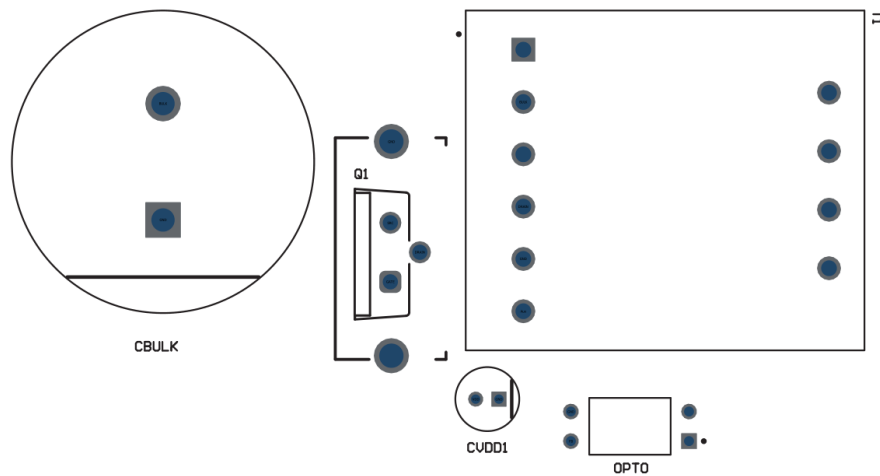


图 8-21. 指南原理图的顶部布局，无布线

9 器件和文档支持

TI 提供大量的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 文档支持

9.1.1 相关文档

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	说明
2023 年 12 月	*	初始发行版

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
UCC287502DBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	SN	Level-2-260C-1 YEAR	-40 to 125	U502	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBsolete: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

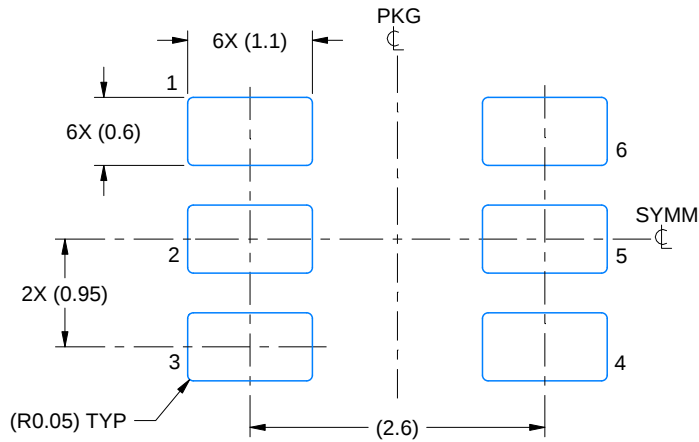
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

EXAMPLE BOARD LAYOUT

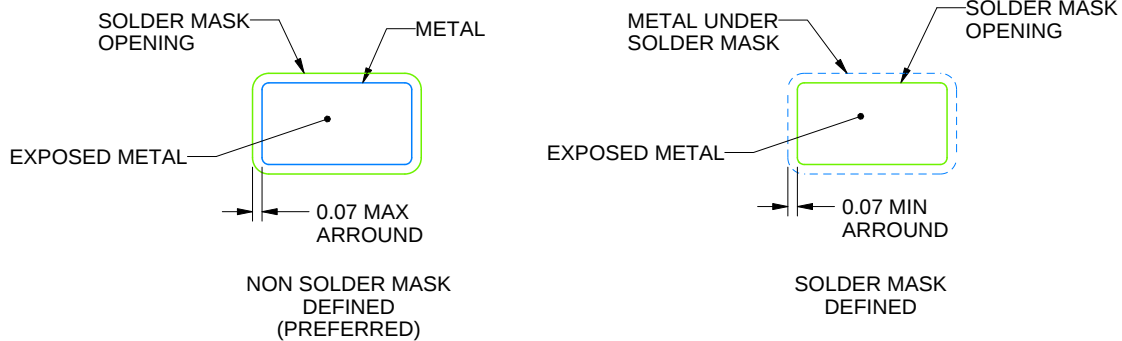
DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214840/E 02/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

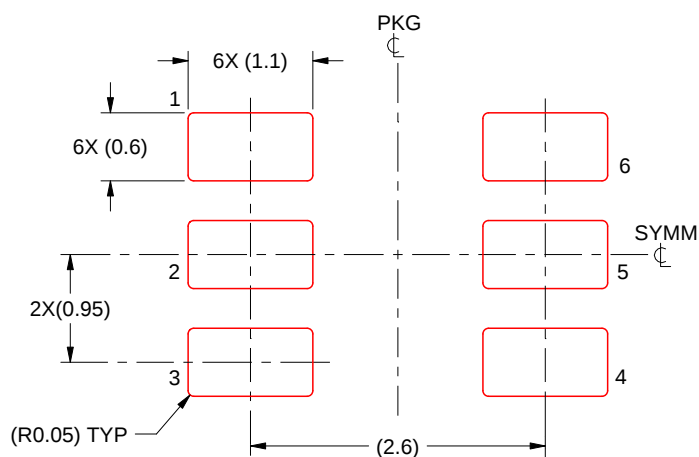
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/E 02/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司