TPSM336x5 采用 HotRod™ QFN 封装的 3V 至 36V 输入、1V 至 15V 输出、1.5A 和 2.5A 同步降压转换器电源模块

1 特性

- 功能安全型
  - 可提供用于功能安全系统设计的文档
- 多功能同步直流/直流降压模块：
  - 集成 MOSFET、电感器、C_{BOOT} 电容器和控制器
  - 宽输入电压范围：3V 至 36V
  - 高达 40V 的输入瞬态保护
  - 结温范围：–40°C 至 +125°C
  - 4.5mm× 3.5mm× 2mm 超模压塑料封装
  - 使用 RT 引脚可在 200kHz 至 2.2MHz 范围内调节频率
- 在整个负载范围内具有超高效率：
  - 在 12V V_{IN}、5V V_{OUT}、1MHz、I_{OUT} = 2.5A 时效率高于 88%
  - 在 24V V_{IN}、5V V_{OUT}、1MHz、I_{OUT} = 2.5A 时效率高于 87%
  - 在 13.5V V_{IN} 时待机 I_Q 低至 1.5μA
- 针对超低 EMI 要求进行了优化：
  - 双随机展频 - DRSS
  - Flip-Chip On Lead (FCOL) 封装
  - 电感器和启动电容器集成
  - 符合 CISPR 11 B 类要求
- 输出电压和电流选项：
  - 可调输出电压范围为 1V 至 15V
- 设计用于可扩展电源：
  - 与以下器件引脚兼容：
    - TPSM365R15（65V、150mA）、TPSM365R6（65V、600mA）
- 使用 TPSM336x5 并借助 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 工厂自动化
- 测试和测量
- 电网基础设施

3 说明

TPSM336x5 是一款 1.5A 或 2.5A、36V 输入同步直流/直流降压电源模块，它在紧凑且易于使用的 3.5mm × 4.5mm × 2mm、11 引脚 QFN 封装中整合了 Flip-Chip On Lead (FCOL) 封装、功率 MOSFET、集成电感器和启动电容器。小型 HotRod™ QFN 封装技术可提高热性能，确保可在高环境温度下工作。此外，通过与展频功能配合使用，该器件可提供出色的 EMI 性能。器件可通过反馈分压器配置为 1V 至 15V 输出并以自动或强制 PWM 模式运行。

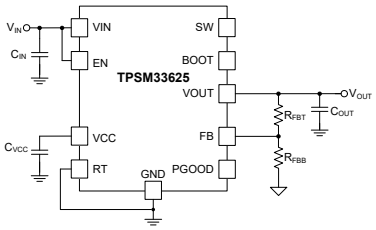
TPSM336x5 旨在满足常开型工业应用的低待机功耗要求。自动模式可在轻负载运行时进行频率折返，在输入电压 (V_{IN}) 为 13.5V 时实现 1.5μA 的空载电流消耗和高轻负载效率。PWM 和 PFM 模式之间的无缝转换以及低 MOSFET 导通电阻可确保在整个负载范围内提供出色的效率。

TPSM336x5 采用具有内部补偿的峰值电流模式架构，用于维持稳定运行和超小的输入电容。DRSS 用于减少输入 EMI 滤波器的外部元件。MODE/SYNC 和 RT 引脚类型可用于在 200kHz 至 2.2MHz 范围内同步或设置频率，以避开噪声敏感频带。

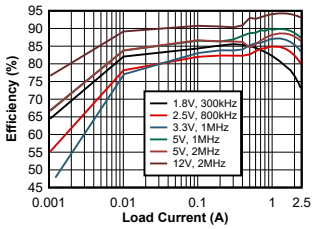
器件信息

器件型号	封装 (1)	封装尺寸 (2)
TPSM33625	RDN（QFN-FCMOD，11）	3.50mm × 4.50mm
TPSM33615		

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



典型电路原理图



效率与输出电流间的关系 V_{IN} = 24V

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

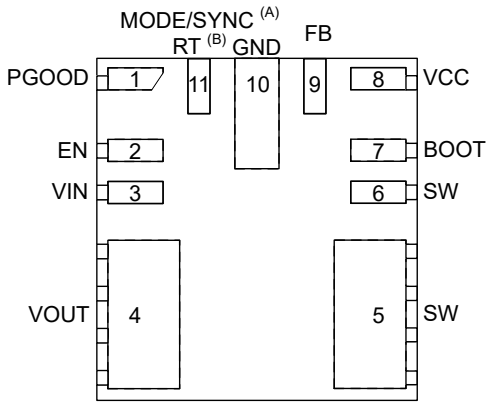
1 特性.... 1
2 应用.... 1
3 说明.... 1
4 器件比较表.... 3
5 引脚配置和功能.... 4
6 规格.... 5
6.1 绝对最大额定值.... 5
6.2 ESD 等级.... 5
6.3 建议运行条件.... 6
6.4 热性能信息.... 6
6.5 电气特性.... 7
6.6 系统特性.... 9
6.7 典型特性.... 10
7 详细说明.... 11
7.1 概述.... 11
7.2 功能方框图.... 12
7.3 特性说明.... 13
7.4 器件功能模式.... 23
8 应用和实施.... 27
8.1 应用信息.... 27
8.2 典型应用.... 28
8.3 优秀设计实践.... 36
8.4 电源相关建议.... 36
8.5 布局.... 36
9 器件和文档支持.... 39
9.1 器件支持.... 39
9.2 文档支持.... 39
9.3 接收文档更新通知.... 40
9.4 支持资源.... 40
9.5 商标.... 40
9.6 静电放电警告.... 40
9.7 术语表.... 40
10 修订历史记录.... 40
11 机械、封装和可订购信息.... 42

Copyright © 2024 Texas Instruments Incorporated

4 器件比较表

器件	可订购器件型号[1]	F_{SW}	输出电压	输出电流	外部 SYNC（模式配置）	展频
TPSM33625	TPSM33625RDNR	可通过 RT 电阻器调节	可调节电压（1V 至 15V）	2.5A	无（轻负载时默认为 PFM）	是
TPSM33625	TPSM33625FRDNR	固定 1MHz	可调节电压（1V 至 15V）	2.5A	是（PFM/PWM 可选）	是
TPSM33615	TPSM33615RDNR	可通过 RT 电阻器调节	可调节电压（1V 至 15V）	1.5A	无（轻负载时默认为 PFM）	是
TPSM33615	TPSM33615FRDNR	固定 1MHz	可调节电压（1V 至 15V）	1.5A	是（PFM/PWM 可选）	是

5 引脚配置和功能



A. 引脚 11 出厂设置仅适用于固定开关频率 MODE/SYNC 型号。

B. 请参阅*器件比较表*，了解更多详细信息。引脚 11 已修整并经过出厂设置，仅适用于外部可调开关频率 RT 型号。

图 5-1. RDN 封装，11 引脚 QFN-FCMOD，顶视图（所有型号）

表 5-1. 引脚功能

引脚		类型	说明
编号	名称		
1	PGOOD	A	电源正常监视器。开漏输出，如果反馈电压不在指定窗口阈值范围内，该输出将置为低电平。需要一个 10kΩ 至 100kΩ 的上拉电阻来上拉至合适的电压。如不使用，此引脚既可以保持悬空状态，也可以连接到 GND。高电平 = 电源正常，低电平 = 电源不良。当 EN = 低电平时，PGOOD 引脚变为低电平。
2	EN	A	精密使能输入引脚。高电平 = 开启，低电平 = 关闭。可连接至 VIN。精密使能允许将该引脚用作可调节 UVLO。可直接连接至 VIN。通过使用一个漏极开路或集电极器件将此引脚连接到 GND，可将该模块关闭。可以在该引脚、GND 和 VIN 之间放置一个外部分压器，以创建外部 UVLO。*请勿将该引脚悬空。*
3	VIN	P	输入电源电压。将输入电源连接到这些引脚。将一个或多个优质旁路电容器直接连接到此引脚和 GND 靠近模块的位置。有关输入电容器放置示例，请参阅节 8.5.2。
4	VOUT	P	输出电压。此引脚连接到内部输出电感器。将此引脚连接到输出负载，并在此引脚和 GND 之间连接外部输出电容器。
5、6	SW	P	电源模块开关节点。请勿在此引脚上放置任何外部元件或连接到任何信号。必须将这些引脚上的覆铜量保持在最小，以防止出现噪声和 EMI 问题。
7	BOOT	P	内部高侧驱动器电路的自举引脚。一个 100nF 自举电容器在内部从此引脚连接至模块内的 SW，以提供自举电压。
8	VCC	P	内部 LDO 输出。用作内部控制电路的电源。不要连接至外部负载。可用作电源正常标志的逻辑电源。在该引脚和 GND 之间连接一个 1μF 优质电容器。
9	FB	A	反馈输入。对于可调输出，请将反馈电阻分压器的中点连接到此引脚。将反馈分压器的上部电阻器 (R_{FBT}) 连接到所需调节点的 VOUT。将反馈分压器的下部电阻器 (R_{FBB}) 连接至 GND。使用反馈电阻分压器进行连接时，请使该 FB 布线尽可能短且尽可能小，以避免噪声耦合。有关反馈电阻器的放置，请参阅节 8.5.2。
10	GND	G	电源接地端子。连接到系统地。用短而宽的布线连接到 C_{IN}。
11	RT 或 MODE/SYNC	A	当该器件配置为 RT 引脚型号时，可以根据 RT 和 GND 之间连接的电阻器值在 200kHz 至 2.2MHz 之间调整器件中的开关频率。 将引脚修整为 MODE/SYNC 型号后，该器件可在用户可选的 PFM/PWM 模式下运行。在 FPWM 模式下，该器件可与外部时钟同步。时钟在所施加外部时钟的上升沿触发。*请勿将该引脚悬空。*
A = 模拟，P = 电源，G = 地			

Copyright © 2024 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

限值适用于 T_J = –40°C 至 125°C（除非另有说明）。[1]

		最小值	最大值	单位
输入电压	VIN 至 GND	-0.3	40	V
	CBOOT 至 SW	-0.3	5.5	V
	RT 至 GND	-0.3	5.5	V
	EN 到 GND	-0.3	40	V
	FB 至 GND	-0.3	16	V
	PG 至 GND	0	20	V
输入电压	MODE/SYNC 至 GND	-0.3	5.5	V
输出电压	VCC 至 GND	-0.3	5.5	V
	SW 至 GND[2]	-0.3	40	V
	VOUT 至 GND	-0.3	16	V
输入电流	PG	–	10	mA
T_J	结温	-40	125	°C
T_A	环境温度	-40	105	°C
T_{stg}	贮存温度	-55	150	°C

(1) 超出*绝对最大额定值*的运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议的工作条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件之外*但又在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。
(2) 此引脚上可能出现比 PGND 低 2V、比 VIN 高 2V 的电压，持续时间 ≤ 200ns，占空比 ≤ 0.01%。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[1]	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准[2]	±1000	V

(1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

限值适用于 T_J = –40°C 至 125°C（除非另有说明）。

		最小值	标称值	最大值	单位
输入电压	VIN（启动后输入电压范围）	3		36	V
输出电压	输出调节范围(1)	1		15	V
输出电流	TPSM33625 IOUT(2)	0		2.5	A
输出电流	TPSM33615 IOUT(2)	0		1.5	A
频率	f_{SW} 由 SYNC 设置	200		2500	kHz
频率	f_{SW} 由 RT 设置	200		2200	kHz
T_J	工作结温	-40		125	°C
T_A	工作环境温度	-40		105	°C

(1) 在任何情况下，输出电压都不应降至零伏以下。
(2) 在高开关频率或高环境温度下运行时，最大持续直流电流可能会降低。有关详细信息，请参阅*典型特性* 部分。

6.4 热性能信息

热指标 (1)		TPSM33625 / TPSM33615 RDN 11 引脚	单位
$R_{\theta JA}$	结至环境热阻（TPSM33625EVM)	22	°C/W
$R_{\theta JA}$	结至环境热阻 (JESD 51-7)	54.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	52.1	°C/W
$R_{\theta JB}$	结至电路板热阻	16.6	°C/W
Ψ_{JT}	结至顶部特性参数	8.1	°C/W
Ψ_{JB}	结至电路板特性参数	16.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标 应用报告。 此表中给出的 $R_{\Theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。该值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。它并不代表在实际应用中获得的性能。

Copyright © 2024 Texas Instruments Incorporated

6.5 电气特性

限制适用于：T_J = –40°C 至 125°C，V_{IN} = 24V、V_{OUT} = 3.3V、F_{SW} = 1000kHz（除非另有说明）。最小值和最大值限值是经过生产测试或设计而确定的。典型值表示最有可能达到的参数标准，仅供参考。

参数		测试条件	最小值	典型值	最大值	单位
电源电压						
V_{IN}	输入电压上升阈值	启动前	3.2	3.35	3.5	V
		运行后	2.45	2.7	3	V
I_{Q_VIN}	输入静态工作电流（非开关）	T_A = 25°C，V_{EN} = 3.3V，V_{FB} = 1.5V		1.2		μA
I_{SDN_VIN}	VIN 关断静态电流	V_{EN} = 0V，T_A = 25°C		0.3		μA
使能						
V_{EN_RISE}	EN 电压上升阈值		1.16	1.23	1.3	V
V_{EN_HYS}	EN 电压迟滞		0.275	0.353	0.404	V
V_{EN_WAKE}	EN 唤醒阈值		0.5	0.7	1	V
I_{LKG-EN}	使能引脚输入漏电流	V_{EN} = V_{IN} = 24V		10		nA
内部 LDO VCC						
V_{CC}	内部 LDO VCC 输出电压	V_{FB} = 0V，I_{VCC} = 1mA	3.1	3.3	3.5	V
反馈						
V_{FB}	反馈电压	T_A=25°C，I_{OUT}=0 A		1.0		V
V_{FB_ACC}	反馈电压精度	在 V_{IN} 范围内，V_{OUT} = 1V，I_{OUT} = 0A，F_{SW} = 200kHz	-1		+1	%
I_{FB}	FB 引脚的输入电流	可调配置，V_{FB} = 1.0V		10		nA
电流						
I_{L_HS}	高侧开关电流限制 (TPSM33625)	占空比接近 0%	4.2	4.9	5.5	A
I_{L_LS}	低侧开关电流限制 (TPSM33625)		2.38	2.9	3.42	A
I_{L_NEG}	负电流限制 (TPSM33625)			-2		A
$I_{PEAKMIN}$	最小峰值电流限制 (TPSM33625)	自动模式		0.6		A
I_{L_HS}	高侧开关电流限制 (TPSM33615)	占空比接近 0%	2.58	3	3.42	A
I_{L_LS}	低侧开关电流限制 (TPSM33615)		1.44	1.75	2.06	A
I_{L_NEG}	负电流限制 (TPSM33615)			-2		A
$I_{PEAKMIN}$	最小峰值电流限制 (TPSM33615)	自动模式		0.4		A
I_{ZC}	过零电流限值	自动模式		80		mA
V_{HICCUP}	进入断续模式之前，FB 电压与待调节 FB 电压之比	不是在软启动期间		40		%
t_W	短路等待时间（软启动前的“断续”时间）(1)		30	50	75	ms
软启动						
t_{SS}	从第一个 SW 脉冲到 90% V_{REF} 的时间	V_{IN} ≥ 4.2V	2	3.5	4.6	ms

Copyright © 2024 Texas Instruments Incorporated

6.5 电气特性（续）

限制适用于：T_J = –40°C 至 125°C，V_{IN} = 24V、V_{OUT} = 3.3V、F_{SW} = 1000kHz（除非另有说明）。最小值和最大值限值是经过生产测试或设计而确定的。典型值表示最有可能达到的参数标准，仅供参考。

参数		测试条件	最小值	典型值	最大值	单位
电源正常						
PG_{OV}	PG 上限阈值 - 上升	V_{OUT} 百分比设置（可调输出）	104	108	111	%
PG_{UV}	PG 阈值下限 - 下降	VOUT 百分比设置（可调输出）	89	91	94.2	%
PG_{HYS}	OV 的 PG 上限阈值迟滞	VOUT 百分比设置	2	2.4	2.8	%
	UV 的 PG 上限阈值迟滞	VOUT 百分比设置	2	3.3	4.6	%
$V_{IN_PG_VALID}$	有效 PG 输出的输入电压	R_{PGD_PU} = 10kΩ，V_{EN} = 0V			1.5	V
V_{PG_LOW}	低电平 PG 功能输出电压	2mA 上拉至 PG 引脚，V_{EN} = 3.3V			0.4	V
$t_{PG_FLT_RISE}$	PG 高电平信号的延迟时间		1.35	2.5	4	ms
t_{RESET_FILTER}	PGOOD 下降沿抗尖峰脉冲延迟		25	40	75	μs
R_{PGD}	PGOOD 导通电阻	V_{EN} = 3.3V，200uA 上拉电流			100	Ω
R_{PGD}	PGOOD 导通电阻	V_{EN} = 0 V，200uA 上拉电流			100	Ω
开关频率						
f_{SYNC_RANGE}	按 SYNC（MODE/SYNC 型号）划分的开关频率范围		200		2500	kHz
f_{ADJ_RANGE}	按 R_T（R_T 型号）划分的开关频率范围		200		2200	kHz
f_{SW_RT1}	通过 R_T 进行编程的 2.2MHz 开关频率	R_{RT} = 0kΩ（RT 引脚连接到 GND）	2000	2200	2300	kHz
DeltaFc	通过内部振荡器展频实现频率增大/减小	DRSS		±4%		
同步						
V_{MODE_L}	SYNC/MODE 输入电压低电平阈值				1	V
V_{MODE_H}	SYNC/MODE 输入电压高电平阈值		1.6			V
t_{PULSE_H}	需要识别为脉冲的高电平持续时间		100			ns
t_{PULSE_L}	需要识别为脉冲的低电平持续时间		100			ns
t_B	上升沿或下降沿后 EN 消隐(1)		4		28	μs
t_{SYNC}	要识别为有效时钟信号的高/低电平脉冲最大持续时间				6	μs
功率级						
V_{BOOT_UVLO}	与 SW 相比 CBOOT 引脚上的电压，将关闭高侧开关			2.1		V
t_{ON_MIN}	最小 ON 脉冲宽度(1)	FPWM 模式，V_{OUT} = 1V，I_{OUT} = 1A		65	75	ns
t_{ON_MAX}	最大 ON 脉冲宽度(1)	压降中的 HS 超时	6	9	13	μs
t_{OFF_MIN}	最小 OFF 脉冲宽度	V_{IN} = 4V，I_{OUT} = 1A		60	85	ns

(1) 参数由相关参数的设计、统计分析和生产测试指定。未经生产测试。

Copyright © 2024 Texas Instruments Incorporated

6.6 系统特性

以下规格仅适用于具有标称元件值的典型应用电路。典型值列中的规格仅适用于 T_J = 25°C 的情况。量产测试无法保证这些规格。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_{IN}	稳压时的输入电源电流	V_{IN} = 24V，V_{OUT} = 3.3V(R_{FBT} = 23.2kΩ)，V_{EN} = V_{IN}，F_{SW} = 1000kHz，I_{OUT} = 0A，PFM		6.9		μA
I_{IN}	稳压时的输入电源电流	V_{IN} = 24V，V_{OUT} = 5V(R_{FBT} = 40.2kΩ)，V_{EN} = V_{IN}，F_{SW} = 1000kHz，I_{OUT} = 0A，PFM		7		μA
输出电压						
V_{FB}	负载调节	V_{OUT} = 3.3V，V_{IN}= 24V，I_{OUT} = 0.4A 至满载 (FPWM)		3		mV
V_{FB}	线性调节	V_{OUT} = 3.3V，V_{IN} = 4V 至 36V，I_{OUT} = 2.5A		10		mV
V_{OUT}	负载瞬态	V_{OUT} = 3.3V，V_{IN} = 24V，在 2A/μs 下 I_{OUT} = 1A 至 2.5A，$C_{OUT(derated)}$ = 32uF		100		mV
效率						
η	效率	V_{OUT} = 3.3V，V_{IN} = 12V，I_{OUT} = 2.5A，F_{SW} = 1MHz		84		%
		V_{OUT} = 3.3V，V_{IN} = 24 V，I_{OUT} = 2.5A，F_{SW} = 1MHz		83		%
		V_{OUT} = 5 V，V_{IN} = 24 V，I_{OUT} = 2.5A，F_{SW} = 1MHz		87		%
		V_{OUT} = 5 V，V_{IN} = 36 V，I_{OUT} = 2.5A，F_{SW} = 1MHz		86		%
η	效率	V_{OUT} = 12 V，V_{IN} = 24 V，I_{OUT} = 1.5 A，F_{SW} = 2 MHz		94		%
热关断						
T_{SDN}	热关断阈值	温度上升	158	168	186	°C
T_{HYST}	热关断迟滞			15	20	°C

6.7 典型特性

除非另有说明，否则以下条件适用：T_A = 25°C，V_{IN} = 13.5V。

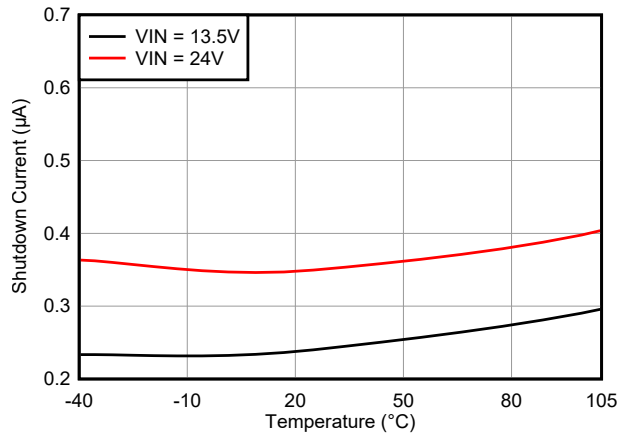


图 6-1. 关断电源电流 (I_{SDN_VIN}) 与温度间的关系

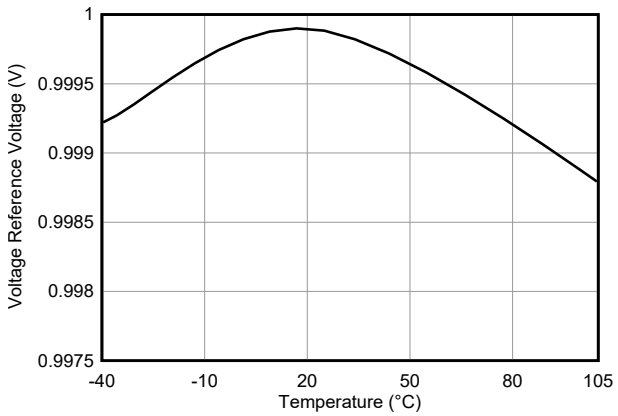


图 6-2. 反馈电压 (V_{FB}) 精度与温度间的关系

Copyright © 2024 Texas Instruments Incorporated

7 详细说明

7.1 概述

TPSM336x5 是一款简单易用的同步降压直流/直流电源模块，可在 3V 到 36V 电源电压下工作。例如，该器件用于 5V、12V、24V 和 36V 电源轨中的降压转换。凭借集成式降压控制器、电感器、启动电容器和 MOSFET，TPSM336x5 能够以极小的解决方案尺寸提供高达 2.5A 的直流负载电流，并实现极高效率和超低输入静态电流。该器件便于实施，可让您灵活地按照目标应用来优化其用法。该模块不需要控制环路补偿，可缩短设计时间并减少外部元件数量。

TPSM336x5 可在宽开关频率和占空比范围内工作。如果最短导通时间或关断时间不支持所需的占空比，开关频率会自动降低，从而保持输出电压调节。此外，具有内置延迟释放的 PGOOD 输出可以在许多应用中省去复位监控器。

TPSM336x5 可以使用其 RT 引脚或外部时钟信号实现 200kHz 至 2.2MHz 的可编程开关频率范围，并整合了多项特定功能，可提高噪声敏感型应用中的 EMI 性能：

- 经优化的封装采用了 Flip Chip On Lead (FCOL) 技术和引脚排列设计，可实现屏蔽式开关节点布局并降低辐射 EMI。
- 双随机展频 (DRSS) 调制可降低峰值发射。
- 时钟同步和 FPWM 模式可在负载电流范围内实现恒定的开关频率。
- 电感器和启动电容器集成

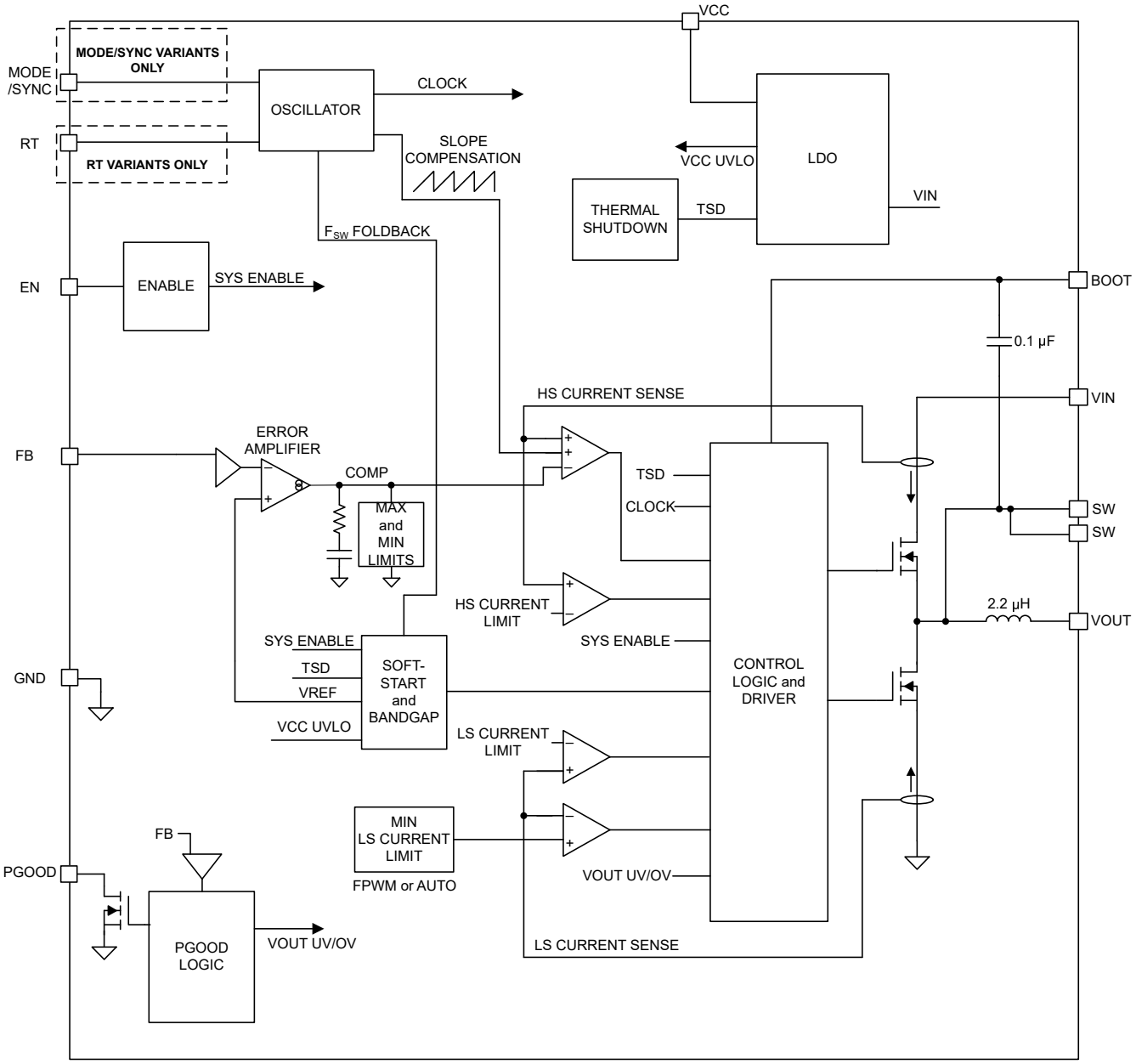
总之，这些特性可消除对共模扼流圈、屏蔽和输入滤波电感器的需求，从而显著降低 EMI/EMC 缓解措施的复杂性和成本。

TPSM336x5 模块还包括固有保护功能，可满足稳健的系统要求：

- 用于电源轨时序控制和故障报告的开漏 PGOOD 指示器
- 具有迟滞功能的精密使能输入，可提供：
  - 可编程线路欠压锁定 (UVLO)
  - 远程开关功能
- 内部固定输出电压软启动，可单调启动至预偏置负载
- 具有逐周期峰值和谷值电流限制的断续过流保护
- 具有自动恢复功能的热关断

这些功能为广泛的应用提供了一个灵活且易于使用的平台。引脚排列旨在实现简单的布局，这种布局只需很少外部元件。有关布局示例，请参阅*布局*。

7.2 功能方框图



Copyright © 2024 Texas Instruments Incorporated

7.3 特性说明

7.3.1 输入电压范围

TPSM336x5 模块的稳态输入电压范围为 3V 至 36V，适用于典型 12V 至 36V 输入电源轨中的降压转换。图 7-1 中的原理图电路展示了实现基于 TPSM336x5 且采用单输入电源的降压稳压器所需的所有元件。

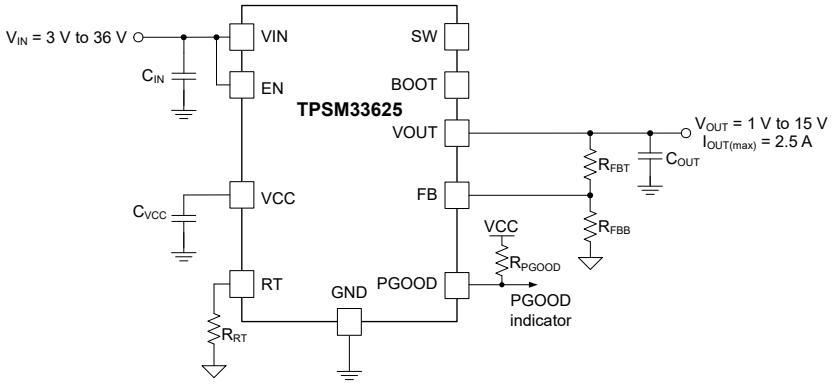


图 7-1. 输入工作电压范围为 3V 至 36V 的 TPSM336x5 原理图

请格外注意，确保 VIN 引脚上的电压在线路或负载瞬态事件期间不超过 40V 的绝对最大额定电压值。如果 VIN 引脚上的电压振铃超过绝对最大额定值，则可能会损坏 IC。

7.3.2 输出电压选择

可调输出电压型号

可以通过两个外部电阻器（R_{FBT} 和 R_{FBB}）设置 TPSM336x5 输出电压。在 VOUT 的调节点处与 FB 引脚之间连接 R_{FBT}。在 FB 引脚与 AGND 之间连接 R_{FBB}。

TPSM336x5 的可调输出电压范围为 1.0V 至 15V。为确保电源模块调节到所需的输出电压，R_{FBT} 与 R_{FBB} 并联电阻的典型最小值为 5kΩ，而典型最大值为 10kΩ，如方程式 3 所示。方程式 2 和方程式 3 可用作确定 R_{FBT} 值的起点。有关各种输出电压的可接受电阻值的列表，请参阅表 7-1。

$$5\ k\Omega < R_{FBT} || R_{FBB} \leq 10\ k\Omega \tag{1}$$

$$R_{FBT}[k\Omega] = R_{FBB}[k\Omega] \times \left(\frac{V_{OUT}[V]}{1\ V} - 1\right) \tag{2}$$

$$R_{FBT} \leq 10\ k\Omega \times \frac{V_{OUT}}{1\ V} \tag{3}$$

对于可调节输出选项，可能还需要一个与 R_{FBT} 并联的前馈电容器 C_{FF} 来优化瞬态响应。有关更多信息，请参阅 *C_{FF} 选择*。

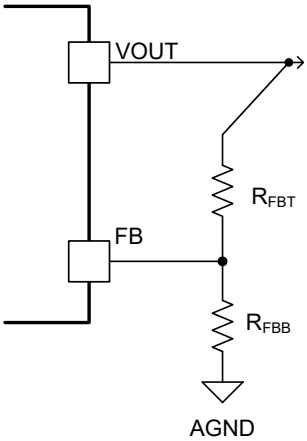


图 7-2. 为可调输出选项设置输出电压

表 7-1. 标准 R_{FBT} 值、建议的 F_{SW} 和最小 C_{OUT}

V_{OUT} (V)	R_{FBT} (kΩ) (1)	建议的 F_{SW} (kHz)	$C_{OUT(MIN)}$ (µF) (有效)	V_{OUT} (V)	R_{FBT} (kΩ) (1)	建议的 F_{SW} (kHz)	$C_{OUT(MIN)}$ (µF) (有效)
1.0	10	400	300	3.3	23.2	800	40
1.2	2	500	200	5.0	40.2	1000	25
1.5	4.99	500	160	7.5	64.9	1300	20
1.8	8.06	600	120	10	90.9	1500	15
2.0	10	600	100	12	110	2000	5
2.5	15	750	65	13	120	2200	5
3.0	20	750	50	15	140	2200	4

(1) R_{FBB} = 10kΩ

7.3.3 输入电容器

需要输入电容器来限制该模块中因开关频率交流电流而导致的输入纹波电压。TI 推荐使用陶瓷电容器来在宽温度范围内提供低阻抗和高 RMS 电流等级。方程式 4 给出了输入电容器 RMS 电流。最大输入电容器 RMS 电流会出现在 D = 0.5 时，这时电容器的 RMS 电流等级必须大于输出电流的一半。

$$I_{CIN,rms} = \sqrt{D \times \left(I_{OUT}^2 \times (1 - D) + \frac{\Delta I_L^2}{12}\right)} \quad (4)$$

其中

- $D = V_{OUT}/V_{IN}$ 是模块占空比。

理想情况下，降压级输入电流的直流和交流分量分别由输入电压源和输入电容器提供。在忽略电感器纹波电流的情况下，输入电容器会在 D 间隔期间拉出幅值为 (I_{OUT} – I_{IN}) 的电流，并在 1 – D 期间灌入幅值为 I_{IN} 的电流。因此，输入电容器会传导峰-峰值幅度等于输出电流的方波电流。因此，交流纹波电压的相应容性分量为三角波形。通过与 ESR 相关纹波分量相结合，方程式 5 可以给出峰峰值纹波电压幅值。

$$\Delta V_{IN} = \frac{I_{OUT} \times D \times (1 - D)}{F_{SW} \times C_{IN}} + I_{OUT} \times R_{ESR} \quad (5)$$

方程式 6 给出了特定负载电流所需的输入电容。

Copyright © 2024 Texas Instruments Incorporated

$$C_{IN} \geq \frac{D \times (1 - D) \times I_{OUT}}{F_{SW} \times (\Delta V_{IN} - R_{ESR} \times I_{OUT})} \quad (6)$$

其中

- ΔV_{IN} 是输入纹波电压规格。

TPSM336x5 需要至少 4.7μF 陶瓷型输入电容。仅使用具有足够电压和温度等级的高品质陶瓷型电容器。除了提供纹波电流并将开关噪声与其他电路隔开之外，陶瓷输入电容器还为电源模块提供了一个低阻抗源。具有瞬态负载要求的应用可能需要额外的电容。输入电容的电压等级必须高于最高输入电压。为了补偿陶瓷电容器的降额，TI 建议电压等级是最大输入电压的两倍或并联多个电容器。表 7-2 包含按供应商分类的首选电容器列表。

表 7-2. 推荐的输入电容器

供应商(1)	电介质	器件型号	外壳尺寸	电容器特性	
				电压等级 (V)	电容 (μF)(2)
TDK	X7R	C3225X7R1H475K2 50AB	1210	50	4.7
Wurth	X7R	885012209048	1210	50	4.7
Murata	X5R	GRM155R61H104M E14D	0402	50	0.1
Chemi-Con	电解	EMVY500ADA101M HA0G	HA0	50	100

(1) 有关供应情况、材料成分、RoHS 和无铅状态以及本表中所列电容器的制造工艺要求，请咨询电容器供应商。请参阅*第三方产品免责声明*。
(2) 铭牌电容值（根据施加的直流电压和温度，有效值较小）。

7.3.4 输出电容器

表 7-1 列出了 TPSM336x5 所需的最小输出电容值。使用陶瓷电容时，必须考虑直流偏置和温度变化的影响。对于陶瓷电容器，封装尺寸、电压等级和电介质材料会导致标准额定值与电容的实际有效值之间存在差异。

当添加高于 $C_{OUT(MIN)}$ 的附加电容时，电容可以是陶瓷型、低 ESR 聚合物型或两者的组合。有关按供应商分类的优选输出电容器列表，请参阅表 7-3。

表 7-3. 推荐的输出电容器

供应商(1)	温度系数	器件型号	外壳尺寸	电容器特性	
				电压 (V)	电容 (μF)(2)
TDK	X7R	CNA6P1X7R1E226M250AE	1210	25	22
TDK	X7R	CGA6P1X7R1C226 M250AC	1210	16	22
Wurth	X7R	885012209028	1210	25	10
Wurth	X7R	885012209014	1210	16	10

(1) 有关供应情况、材料成分、RoHS 和无铅状态以及本表中所列电容器的制造工艺要求，请咨询电容器供应商。请参阅*第三方产品免责声明*。
(2) 铭牌电容值（根据施加的直流电压和温度，有效值较小）。

7.3.5 启用、启动和关断

EN 引脚上的电压控制着 TPSM336x5 的启动或远程关闭。只要 EN 引脚电压低于 $V_{EN-WAKE}$，器件就会保持关断状态。在 EN 引脚电压大于 $V_{EN-WAKE}$ 的情况下，器件将进入待机模式，内部 LDO 上电以生成 VCC。随着 EN 电压进一步升高并接近 $V_{EN-RISE}$，器件最终会开始开关，并通过软启动进入启动模式。在器件关断过程中，当 EN 输入电压测量值小于 ($V_{EN-RISE}$ – $V_{EN-HYST}$) 时，稳压器停止开关并重新进入器件待机模式。如果 EN 引脚电压进一步降低至 $V_{EN-WAKE}$ 以下，器件就会被彻底关断。如果不需要远程精密控制，则可将符合高电压标准的 EN 输入引脚直接连接到 VIN 输入引脚。不得允许 EN 输入引脚悬空。

电气特性 中列出了各种 EN 阈值参数及其值。图 7-3 显示了精密使能行为，图 7-4 显示了应用中的典型远程 EN 启动波形。EN 变为高电平后，经过大约 1ms 的延迟后，输出电压开始通过软启动上升，并在大约 3.5ms (t_{ss}) 内达到最终值。经过大约 2.5ms ($t_{PG_FLT_RISE}$) 的延迟后，PGOOD 标志变为高电平。在启动期间，在软启动时间过去前，不允许器件进入 FPWM 模式。该时间是从 EN 的上升沿开始测量的。

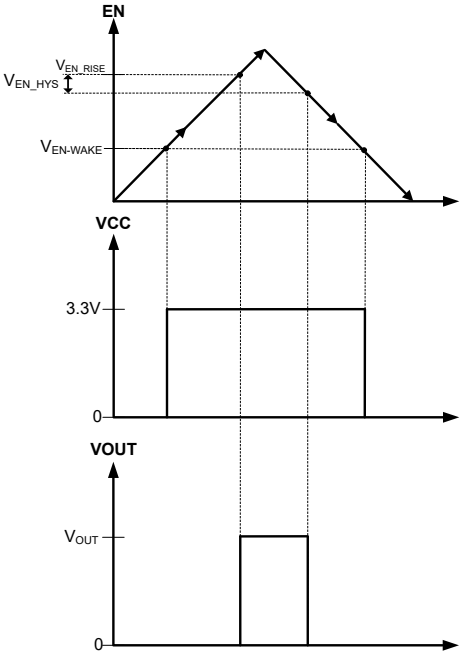


图 7-3. 精密使能行为

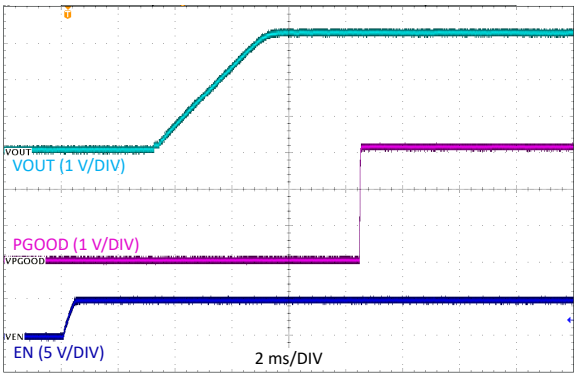


图 7-4. 使能启动 V_{IN} = 24V，V_{OUT} = 3.3VI_{OUT} = 2.5A I_{OUT} = 1.5A

Copyright © 2024 Texas Instruments Incorporated

通过 EN 引脚连接的外部 UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。这可以使用图 7-5 中所示的电路来实现。器件导通时的输入电压被指定为 V_{ON}，而关断电压为 V_{OFF}。首先，R_{ENB} 阻值在 10kΩ 至 100kΩ 的范围内选择，然后分别使用方程式 7 和方程式 8 计算 R_{ENT} 和 V_{OFF}。

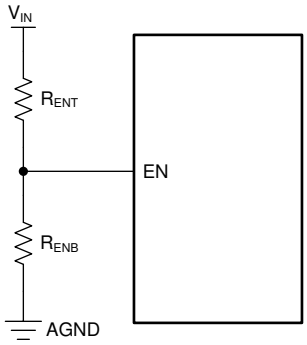


图 7-5. 外部 UVLO 应用的设置

$$R_{ENT} = \left(\frac{V_{ON}}{V_{EN_RISE}} - 1\right) \times R_{ENB} \tag{7}$$

$$V_{OFF} = V_{ON} \times \left(1 - \frac{V_{EN_HYS}}{V_{EN_RISE}}\right) \tag{8}$$

其中

- V_{ON} 为 V_{IN} 导通电压。
- V_{OFF} 为 V_{IN} 关断电压。
- 请参阅电气特性表以了解其他术语。

7.3.6 外部 CLK SYNC（通过 MODE/SYNC）

在一个系统中同步运行多个稳压器、从而实现明确定义的系统级性能是可取的。TPSM336x5 中具有 MODE/SYNC 引脚的部分型号允许电源设计人员将器件同步到通用外部时钟。一种同相锁定方案，在该方案中，提供给 MODE/SYNC 引脚的时钟信号的上升沿对应于高侧器件的导通。外部时钟同步是使用锁相环 (PLL) 实现的，消除了任何较大的干扰。馈入到 TPSM336x5 的外部时钟取代了内部自由运行时钟，但不会影响任何频率折返操作。输出电压继续得到良好调节。当提供同步输入时，该器件保持在 FPWM 模式，并在轻负载时以 CCM 模式运行。

TPSM336x5 中的 MODE/SYNC 输入引脚可在三种可选模式之一下运行：

- 自动模式：在轻负载期间启用脉冲频率调制 (PFM) 运行，二极管仿真可防止反向电流通过电感器。
- FPWM 模式：在 FPWM 模式下，禁用二极管仿真，从而允许电流反向流过电感器。这样即使没有负载电流，也能以全频率运行。
- SYNC 模式：内部时钟锁定到施加在 MODE/SYNC 引脚的外部信号。只要输出电压可在全频率下进行调节，并且不受最短关断时间或最短导通时间的限制，时钟频率就会与施加到 MODE/SYNC 引脚的信号频率相匹配。当器件处于 SYNC 模式时，它就像在 FPWM 模式下运行一样：禁用二极管仿真，从而允许在没有负载的情况下匹配施加到 MODE/SYNC 引脚的频率。

7.3.6.1 脉冲相关 MODE/SYNC 引脚控制

大多数需要该器件提供多种运行模式的系统由微处理器等数字电路控制。这些系统可以轻松生成动态信号，但难以生成多级信号。脉冲相关 MODE/SYNC 引脚控制对这些系统很有用。要启动脉冲相关 MODE/SYNC 引脚控制，必须施加有效的同步信号。表 7-4 汇总了脉冲相关模式选择设置。

表 7-4. 脉冲相关模式选择设置

MODE/SYNC 输入	模式
> V_{MODE_H}	带展频的 FPWM 出厂设置
< V_{MODE_L}	带展频的自动模式出厂设置
同步时钟	SYNC 模式

图 7-6 显示了在脉冲相关 MODE/SYNC 控制下自动模式和 FPWM 模式之间的转换。该器件在时间 t_{MODE} 之后转换为新的运行模式。图 7-6 和图 7-7 显示了详细信息。

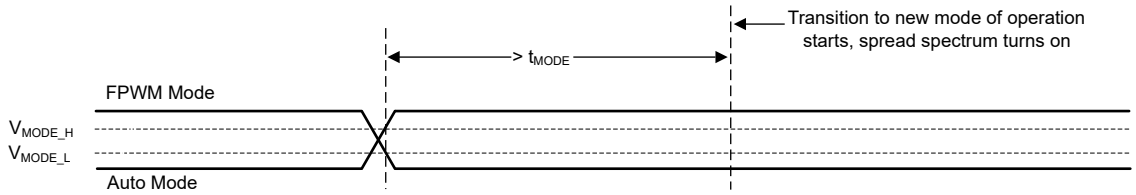


图 7-6. 自动模式和 FPWM 模式之间的转换

如果 MODE/SYNC 电压保持恒定的时间长于 t_{MODE}，器件将进入自动模式或 FPWM 模式，并打开展频（如果启用了出厂设置），MODE/SYNC 会继续以脉冲相关方案运行。

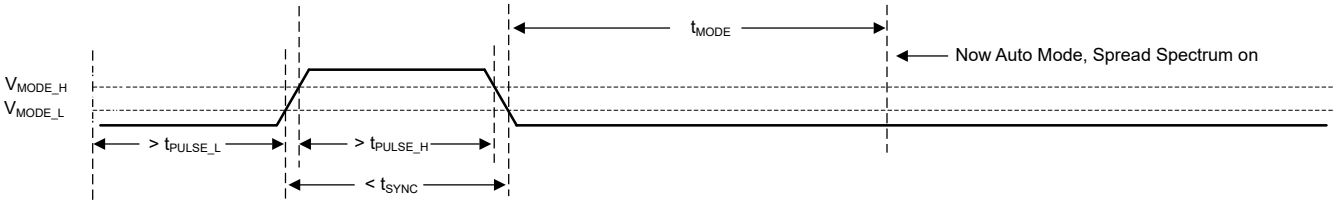


图 7-7. 从 SYNC 模式转换到自动模式

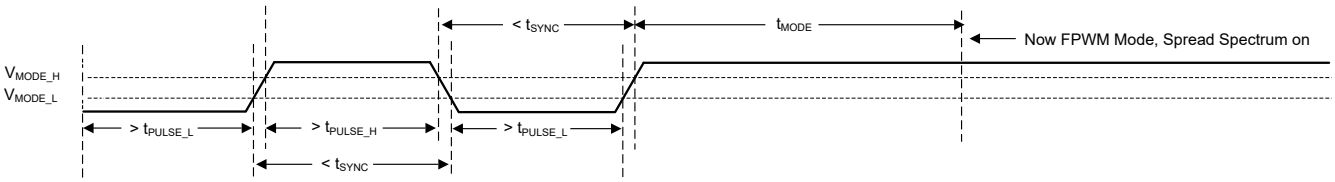


图 7-8. 从 SYNC 模式转换到 FPWM 模式

7.3.7 开关频率 (RT)

借助 TPSM336x5 系列中带 RT 引脚的精选可订购产品，电源设计人员可在其应用中将所需的工作频率设于 200kHz 和 2.2MHz 之间。请参阅图 7-9 以确定所需开关频率所需的电阻值，或者直接从表 7-6 中进行选择。RT 引脚和
MODE/SYNC 引脚型号共用同一引脚位置。电源设计人员可以使用 RT 引脚型号并根据应用的保证调整工作的开关频率，也可以使用 MODE/SYNC 型号并与外部时钟信号同步。有关对 RT 引脚进行编程的选择，请参阅表 7-5。

Copyright © 2024 Texas Instruments Incorporated

表 7-5. RT 引脚设置

RT 输入	开关频率
VCC	1MHz
GND	2.2 MHz
RT 至 GND	可根据图 7-9 调节
悬空（不推荐）	无切换

$$RT = \frac{18286}{Fsw^{1.021}} \tag{9}$$

其中

- RT 是频率设置电阻值 (kΩ)。
- F_{SW} 为开关频率 (kHz)。

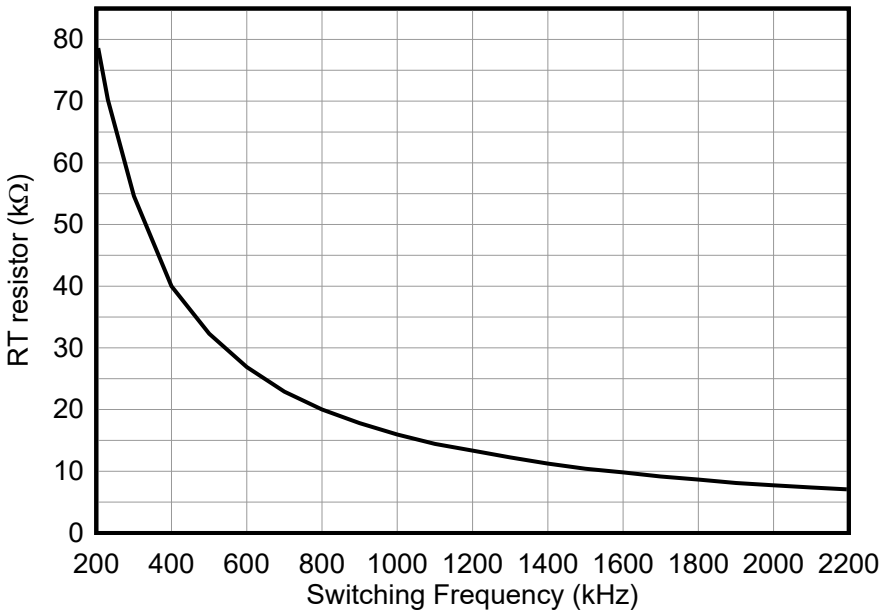


图 7-9. RT 值与频率间的关系

必须根据器件的输出电压设置选择开关频率。请参阅表 7-6，了解 R_{RT} 电阻值，以及在给定开关频率和共模输入电压下允许的输出电压范围。

表 7-6. 开关频率与输出电压间的关系 (I_{OUT} = 2.5A)

F_{SW} (kHz)	R_{RT}(kΩ)	V_{IN} = 5V		V_{IN} = 12V		V_{IN} = 24V		V_{IN} = 36V	
		V_{OUT} 范围 (V)		V_{OUT} 范围 (V)		V_{OUT} 范围 (V)		V_{OUT} 范围 (V)	
		最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值
200	81.6	1	1.75	1	1.5	1	1.25	1	1.25
400	40.2	1	2	1	4	1	3	1.25	2.5
600	26.7	1	2.5	1	5	1.25	5	2	4
800	19.8	1	3	1	5.5	1.5	8	2.25	6
1000	15.8	1	3.5	1	6	2	11	2.5	8
1200	13.2	1	3.5	1.5	6.25	2.5	11	3	11
1400	11.3	1	3.5	1.5	6.5	3	11.5	3.5	15
1600	9.76	1	3.5	1.5	7	3	12	4	15
1800	8.66	1	3	1.5	7.5	3.5	12.5	5	15

表 7-6. 开关频率与输出电压间的关系 (I_{OUT} = 2.5A) （续）

F_{SW} (kHz)	R_{RT}(kΩ)	V_{IN} = 5V		V_{IN} = 12V		V_{IN} = 24V		V_{IN} = 36V	
		V_{OUT} 范围 (V)		V_{OUT} 范围 (V)		V_{OUT} 范围 (V)		V_{OUT} 范围 (V)	
		最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值
2000	7.77	1	3	1.5	8	3.5	13	5.5	15
2200	7.06	1	3	1.5	8.5	4.5	14	6	15

7.3.8 电源正常输出运行

当输出电压超出稳压范围时，使用 TPSM336x5 的 PGOOD 引脚的电源正常特性可用于重置系统微处理器。该开漏输出在电流限值和热关断等器件故障条件下以及正常启动期间保持低电平。干扰滤波器可防止在输出电压的短时偏移（例如在线路和负载瞬态期间）时出现错误标志。持续时间少于 t_{RESET_FILTER} 的输出电压偏移不会触发电源正常标志。通过参考图 7-10，可以更好地理解电源正常运行。表 7-7 提供了 PGOOD 运行的更详细的细目列表。在这里，$V_{PG_{UV}}$ 被定义为 PG_{UV} 缩放版本的 V_{OUT}（目标稳定输出电压），$V_{PG_{HYS}}$ 被定义为 PG_{HYS} 缩放版本的 V_{OUT}，其中 PG_{UV} 和 PG_{HYS} 都列在*电气特性*中。在初始上电期间，从触发 V_{EN_RISE} 到电源正常标志为高电平之间的总延迟为 6ms（典型值）。该延迟仅在器件启动期间发生，在电源正常功能的任何其他正常运行期间不会发生。当 EN 拉低时，电源正常标志输出也被强制为低电平。在 EN 为低电平时，只要输入电压 ($V_{IN_PG_VALID}$ 为 ≥1.5V（最大值），电源正常输出就保持有效。

电源正常输出方案包含一个开漏 N 沟道 MOSFET，需要一个外部上拉电阻连接到合适的逻辑电源。还可以根据需要通过适当的电阻器将其上拉至 V_{CC} 或 V_{OUT}。如果不需要此功能，PGOOD 引脚可以保持开路或接地。将流入该引脚的电流限制为 ≤ 4mA。

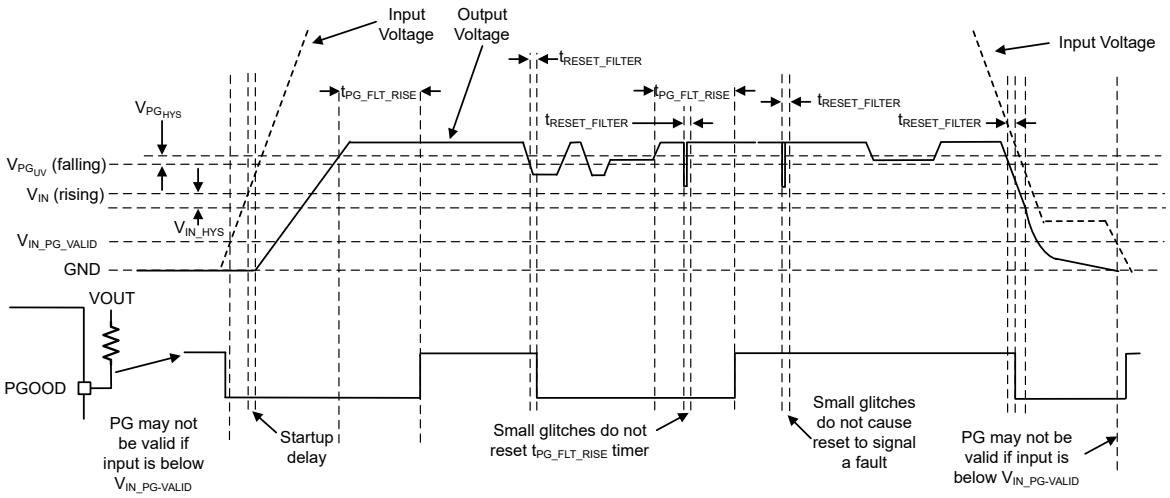


图 7-10. 电源正常运行（不包括 OV 事件）

表 7-7. PGOOD 的故障条件（拉至低电平）

故障条件启动	故障条件结束（在此之后，必须经过 t_{PGOOD_ACT} 才能释放 PGOOD 输出）
$V_{OUT} < V_{PG_{UV}}$ 且 $t > t_{RESET_FILTER}$	稳压输出电压： $V_{PG_{UV}} + V_{PG_{HYS}} < V_{OUT} < V_{PG_{OV}} - V_{PG_{HYS}}$
$V_{OUT} > V_{PG_{OV}}$ 且 $t > t_{RESET_FILTER}$	稳压输出电压
$T_J > T_{SDN}$	$T_J < T_{SDN}$-T_{HYST} 且稳压输出电压
$EN < V_{EN_RISE} - V_{EN_HYS}$	$EN > V_{EN_RISE}$ 且稳压输出电压

7.3.9 内部 LDO、VCC 和 VOUT/FB 输入

TPSM336x5 使用内部 LDO 输出和 VCC 引脚提供所有内部电源。，VCC 电压轨通常可测量 3.3V 电压。启动期间，VCC 会瞬间超过正常工作电压，然后降至正常工作电压。

Copyright © 2024 Texas Instruments Incorporated

7.3.10 自举电压和 $V_{BOOT-UVLO}$（BOOT 端子）

高侧开关驱动器电路需要高于 VIN 的偏置电压以确保 HS 开关开启。BOOT 和 SW 之间连接有一个内部 0.1μF 电容器，该电容器用作电荷泵，用于将 BOOT 端子上的电压升压至 (SW + VCC)。TPSM336x5 芯片上集成了一个自举二极管，以更大限度地减少物理解决方案尺寸。BOOT 电压轨具有 UVLO 设置。该 UVLO 具有 $V_{BOOT-UVLO}$ 的阈值，通常设置为 2.1V。如果 BOOT 电容器未充电到高于这个相对于 SW 引脚的电压，此器件会启动一个充电序列，在尝试打开高侧器件前打开低侧开关。

7.3.11 展频

展频旨在通过在比具有固定频率运行的器件更宽的频率范围内分散特定频率下的峰值发射来消除这些峰值发射。TPSM336x5 实现了一种调制模式，旨在减少开关频率前几个谐波的低频传导发射。这种模式还有助于减少更难滤除且可能落在 FM 频带中的更高谐波。这些谐波通常通过开关节点和电感器周围的电场耦合到环境中。TPSM336x5 使用 ±4% 的频率展频，该展频在 FM 和 TV 频带中平滑传播能量。该器件实现了双随机展频 (DRSS)。DRSS 是三角展频模式与假随机跳频的组合。这种组合可使展频非常有效地在以下位置传播能量：

- 具有慢三角模式的基波开关谐波
- 在开关频率下具有额外假随机跳变的高频谐波

DRSS 的优势在于其在高频下的等效谐波衰减具有较小的基频偏差。这一优势可减少在调制频率下引入的输入电流和输出电压纹波量。此外，TPSM336x5 还允许用户进一步降低由展频调制模式引起的输出电压纹波。

展频仅在器件时钟以其固有频率自由运行时才可用。以下任一条件都会覆盖展频，从而将其关闭：

- 时钟由于在低输入电压下运行而变慢，这是压降操作。
- 在自动模式下，时钟在轻负载时变慢。请注意，如果您在 FPWM 模式下运行，即使没有负载，展频也可以激活。
- 由于输入与输出电压比很高，时钟速度变慢。如果导通时间达到最短导通时间，则应该会出现这种运行模式。请参阅*电气特性*。
- 该时钟与外部时钟同步。

7.3.12 软启动和对压差进行软恢复

使用 TPSM336x5 进行设计时，必须将因对压降进行软恢复和软启动而引起的输出电压缓慢上升视为两种单独的运行条件，如图 7-11 和图 7-12 所示。软启动由以下任一条件触发：

- 为器件的 VIN 引脚供电，释放欠压锁定。
- EN 用于打开器件。
- 由于过热保护而从关断状态恢复

触发软启动后，电源模块将执行以下操作：

- 电源模块用来调节输出电压的基准缓慢斜升。最终结果是，如果输出电压先前为 0V，则 t_{SS} 将达到所需值的 90%。
- 工作模式设置为自动运行模式，为低侧 MOSFET 激活二极管仿真模式。这允许在不将输出拉低的情况下启动。即使在预偏置启动期间输出端已经存在电压，也是如此。

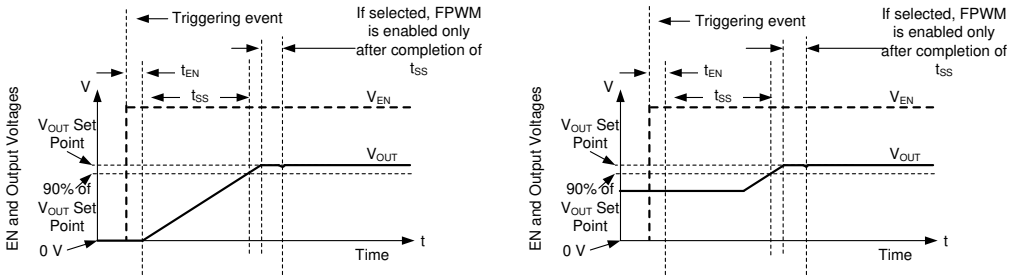


图 7-11. 带和不带预偏置电压的软启动/停止

7.3.12.1 从压降中恢复

只要输出电压下降超过几个百分点，输出电压就会缓慢升高。在本文档中，这种情况称为从压降中正常恢复，与软启动的区别主要体现在两个方面：

- 基准电压设置为比实现当前输出电压所需的值高出大概 1%。
- 如果器件设置为 FPWM，它将在从压降中恢复期间继续在该模式下运行。如果输出电压突然被一个外部电源上拉，TPSM336x5 可在输出端下拉。请注意，正常运行期间提供的所有保护措施均可用，可防止在输出对高电压或接地短路时发生任何灾难性故障。

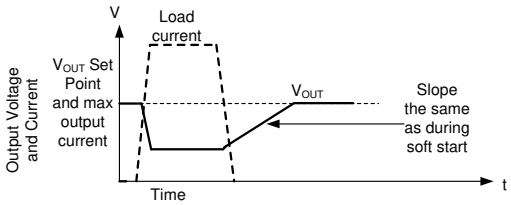


图 7-12. 从压降中恢复

无论是由于高负载还是低输入电压导致输出电压下降，一旦导致输出降至其设定点以下的条件消除，输出就会以与启动期间相同的速度爬升。图 7-12 显示了该行为的示例。

7.3.13 过流保护（断续模式）

TPSM336x5 通过针对高侧 (HS) 和低侧 (LS) MOSFET 的逐周期电流限制电路在过流情况下受到保护。每个开关周期都会将电流与电流限制阈值进行比较。在过流情况下，输出电压随着开关频率的降低而降低。

高侧 MOSFET 过流保护是通过典型峰值电流模式控制方案来实现的。当高侧开关在较短的消隐时间后导通时，将检测到高侧开关电流。在每个开关周期，将 HS 开关电流与固定电流设定点的最小值，或与内部误差放大器环路的输出减去斜率补偿之后的值进行比较。由于内部误差放大器环路的输出具有最大值并且斜率补偿随占空比增加，因此当占空比高于 35% 时，HS 电流限值会随着占空比的增加而减小。

当低侧开关接通时，也会检测和监控流经它的电流。与高侧器件一样，低侧器件具有由内部误差放大器环路命令的关断功能。对于低侧器件，即使振荡器正常启动一个新的开关周期，也会在电流超过此值时阻止关断。与高侧器件一样，关断电流的高低也受到限制。这称为低侧电流限值。如果超出低侧电流限值，低侧 MOSFET 将保持导通状态，高侧开关不会导通。一旦低侧电流降至此限值以下，低侧开关就会关断，并且只要自高侧器件上次导通后至少经过一个时钟周期，高侧开关就会再次导通。

在限流期间，如果 FB 输入上的电压因短路而降至大约 0.4V (V_{HICCUP}) 以下，该器件将进入断续模式。在该模式下，器件在 t_W（即大约 50ms）内停止开关，然后通过软启动进行正常重启。如果短路情况仍然存在，器件将在电流限制下运行大约 5ms（典型值），然后再次关断。只要短路情况仍然存在，该循环就会重复。

7.3.14 热关断

当器件结温超过 168°C（典型值）时，热关断通过关闭内部开关来限制总功率耗散。低于 158°C（最小值）时不会触发热关断。热关断发生后，迟滞会阻止器件开关，直到结温降至约 153°C（典型值）。当结温低于 153°C（典型值）时，TPSM336x5 会尝试另一次软启动。

当 TPSM336x5 由于结温过高而关断时，继续向 VCC 供电。为了防止由于对 VCC 施加短路而导致过热，为 VCC 供电的 LDO 降低了电流限制，而器件因高结温而被禁用。LDO 在热关断期间仅提供几毫安的电流。

Copyright © 2024 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 关断模式

器件的 EN 引脚可提供电气开/关控制功能。当 EN 引脚电压低于 0.7V（典型值）时，电源模块没有任何输出电压，器件处于关断模式。在关断模式下，静态电流降至 250nA（典型值）。

7.4.2 待机模式

内部 LDO 的 EN 阈值低于输出 EN 阈值。当 EN 引脚电压高于 1 V（最大值）且低于输出电压的精密使能阈值时，内部 LDO 将 VCC 电压稳定在 3.3V（典型值）。除非 EN 引脚上的电压超过其精密使能阈值，否则 SW 节点的内部功率 MOSFET 将保持关断状态。TPSM336x5 还采用 UVLO 保护。

7.4.3 运行模式

只要 EN 引脚高于 V_{EN_RISE}、V_{IN} 高于 V_{IN}（最小值），并且不存在其他故障条件，TPSM336x5 就处于工作模式。使之工作的最简单方法是将 EN 引脚连接到 V_{IN}，这样可以在施加的输入电压超过最小 V_{IN}（最小值）时实现自启动。

根据负载电流、输入电压和输出电压，TPSM336x5 有五种工作模式：

- 连续导通模式 (CCM)：负载电流大于电感器电流纹波的一半时，开关频率 (f_{SW}) 固定
- 自动模式 - 轻负载运行：在 PFM 模式下，f_{SW} 会在超轻负载时降低
- FPWM 模式 - 轻负载运行：负载电流低于电感器电流纹波的一半时为连续导通模式 (CCM)
- 最短导通时间：在高输入电压、低输出电压下，f_{SW} 会降低以保持稳压
- 压降模式：降低 f_{SW} 以更大限度地减小压降时采用该模式

7.4.3.1 CCM 模式

有关 TPSM336x5 的以下运行说明，请参阅*功能方框图*。在 CCM 中，TPSM336x5 以变化的占空比 (D) 打开内部高侧 (HS) 和低侧 (LS) 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 引脚电压 V_{SW} 摆动至大约 V_{IN}，电感器电流以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF}，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。降压模块转换器环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义：

$$D = T_{ON} / T_{SW} \tag{10}$$

在忽略损耗的理想降压模块转换器中，D 与输出电压成正比，与输入电压成反比：

$$D = V_{OUT} / V_{IN} \tag{11}$$

7.4.3.2 自动模式 – 轻负载运行

TPSM336x5 在轻负载时有两种运行模式。一种称为自动模式运行，可在重负载和高效轻负载情况下实现正常电流模式运行之间的无缝转换。另一种称为 FPWM 模式，即使在空载时也能保持满频率。TPSM336x5 以哪种模式运行取决于选择了该系列中的哪个型号。请注意，当频率与外部信号同步时，所有器件都以 FPWM 模式运行。

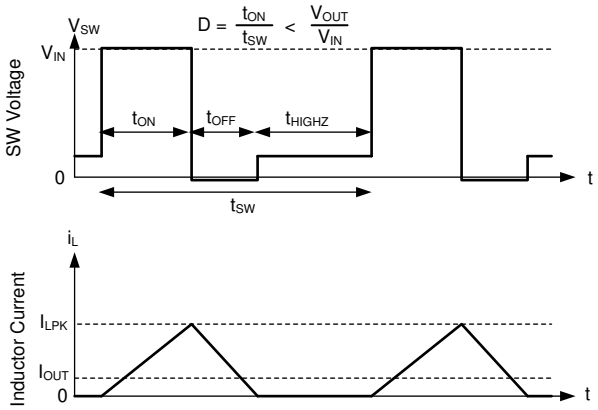
TPSM336x5 仅在自动模式下采用轻负载运行。轻负载运行采用两种技术来提高效率：

- 二极管仿真，支持 DCM 运行（参见图 7-13）
- 降频（参见图 7-14）

请注意，虽然这两个特性相互配合来改善轻负载效率，但它们是彼此独立的。

7.4.3.2.1 二极管仿真

二极管仿真可防止反向电流通过电感器，这可能需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。在峰值电流固定的情况下，随着输出电流降至零，频率必须降至接近零以保持稳定。



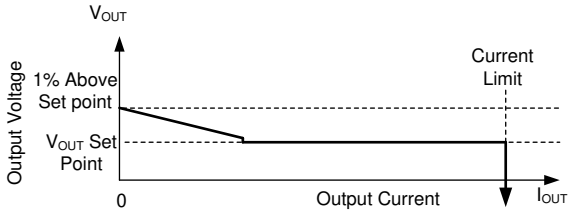
在自动模式下，一旦 SW 节点电流接近零，低侧器件就会关闭。因此，在运行二极管仿真时，一旦输出电流小于 CCM 模式中电感器纹波的一半，该器件就会以 DCM 模式运行。

图 7-13. PFM 运行

TPSM336x5 在自动模式下具有最小峰值电感器电流设置（请参阅节 6.5 中的 $I_{PEAKMIN}$）。电流在固定输入电压下降至低电平后，导通时间恒定。然后，通过调整频率来实现稳压。这种工作模式称为 PFM 模式稳压。

7.4.3.2.2 降频

只要输出电压为高电平，TPSM336x5 就会降低频率。每当内部误差放大器补偿输出 COMP（一种内部信号）为低电平并且 VOUT/FB 的稳压设定点与施加到 VOUT/FB 的电压之间存在偏差时，就会启用此功能。最终结果是，在自动模式下轻负载运行时的输出阻抗比正常工作时大。当器件完全空载时，输出电压必须大约为 1% 高电平。



在自动模式下，一旦输出电流低于器件大概 1/10 的额定电流，输出电阻会增加，以便在降压转换器完全空载时输出电压为 1% 高电平。

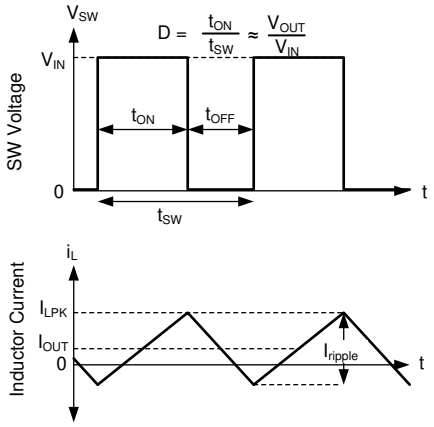
图 7-14. 自动模式下稳态输出电压与输出电流间的关系

在 PFM 模式下运行时，需要在输出电压上提供小幅的直流正偏移量来激活 PFM 检测器。PFM 中的频率越低，V_{OUT} 上所需的直流偏移量就越大。如果 V_{OUT} 上的直流偏移量不可接受，则可以在 V_{OUT} 或 FPWM 模式下使用虚拟负载来减少或消除此偏移量。

7.4.3.3 FPWM 模式 – 轻负载运行

在 FPWM 模式下，频率在输出是轻负载时保持不变。为了保持频率，允许有限的反向电流流过电感器。反向电流受负电流限制电路限制，有关负电流限制值，请参阅 *节 6.5*。

Copyright © 2024 Texas Instruments Incorporated



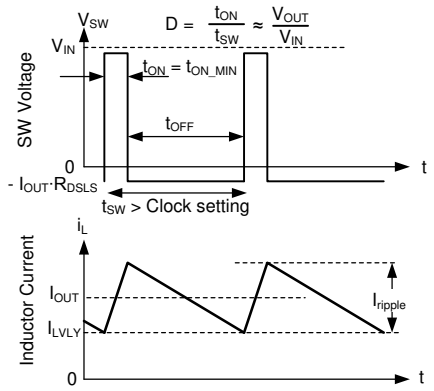
在 FPWM 模式下，即使 I_{OUT} 小于 I_{ripple} 的一半，也可实现连续导通 (CCM)。

图 7-15. FPWM 模式运行

对于所有器件，在 FPWM 模式下，如果输出电压足够高，即使在轻负载时也能实现最短导通时间，则频率降低仍然可用，从而在涉及上拉输出的故障期间实现良好的行为。

7.4.3.4 最短导通时间（高输入电压）运行

即使输入输出电压比要求导通时间小于具有给定时钟设置的芯片的最短导通时间，TPSM336x5 也会继续调节输出电压。这通过使用谷值电流控制来实现。补偿电路始终决定最大峰值电感器电流和最大谷值电感器电流。如果由于任何原因超过谷值电流，则时钟周期会延长，直到谷值电流降至补偿电路确定的值以下。如果电源模块未在电流限制下运行，则最大谷值电流设置为高于峰值电感器电流，以防止使用谷值控制，除非无法仅使用峰值电流进行调节。如果输入电压与输出电压比过高，使得电感器电流峰值超过补偿规定的峰值命令，高侧器件也无法足够快地关断以调节输出电压。因此，补偿电路可降低峰值电流和谷值电流。一旦补偿电路选择了足够低的电流，谷值电流就会与补偿电路所要求的电流相匹配。在这些条件下，低侧器件保持导通状态，并阻止下一个时钟周期启动，直到电感器电流降至所需的谷值电流以下。由于导通时间固定为最小值，因此这种类型的运行与使用恒定导通时间 (COT) 控制方案的器件的运行类似；请参阅图 7-16。

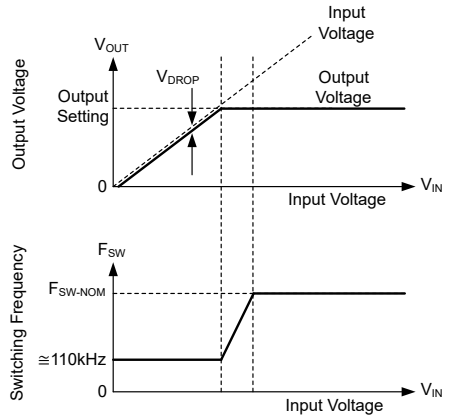


在谷值控制模式下，调节最小电感器电流，而不是峰值电感器电流。

图 7-16. 谷值电流模式运行

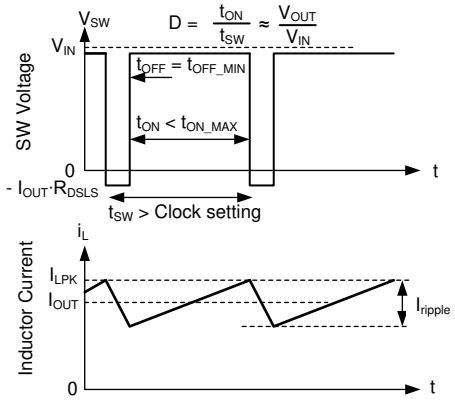
7.4.3.5 压降

压降运行被定义为任何需要频率下降以实现所需占空比的输入/输出电压比。在给定的时钟频率下，占空比受最短关断时间的限制。达到该限值后，如果要保持时钟频率，输出电压可能会下降，如图 7-18 所示。TPSM336x5 不允许输出电压下降，而是将高侧开关导通时间延长到时钟周期结束后，直至达到所需的峰值电感器电流。达到峰值电感器电流或经过大约 9μs 的预定最大导通时间 t_{ON-MAX} 后，时钟就可以开始一个新的周期。因此，一旦由于存在最短关断时间，所需占空比无法在所选时钟频率下实现，频率就会下降以保持稳定。如图 7-17 所示，如果输入电压足够低，即使在导通时间为 t_{ON-MAX} 时也无法调节输出电压，则输出电压会降至略低于输入电压 V_{DROP}。有关从压降中恢复的更多信息，请参阅节 7.3.12.1。



输出电压和频率与输入电压间的关系：如果输入电压和输出电压设置之间的差异很小，IC 会降低频率以保持稳压。如果输入电压过低，无法在大约 110kHz 的频率下提供所需的输出电压，则输入电压会跟踪输出电压。

图 7-17. 压降中的频率和输出电压



压降时的开关波形。电感器电流需要比正常时钟更长的时间才能达到所需的峰值。因此，频率会下降。该频率下降受到 t_{ON-MAX} 的限制。

图 7-18. 压降波形

Copyright © 2024 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TPSM336x5 只需很少的外部元件，即可实现将宽范围的电源电压转换成固定输出电压。为了加快和简化 TPSM336x5 设计过程，WEBENCH 在线软件可用于生成完整的设计、利用迭代设计过程，以及访问综合元件数据库。下一节介绍了用于配置 TPSM336x5 电源模块的设计过程。

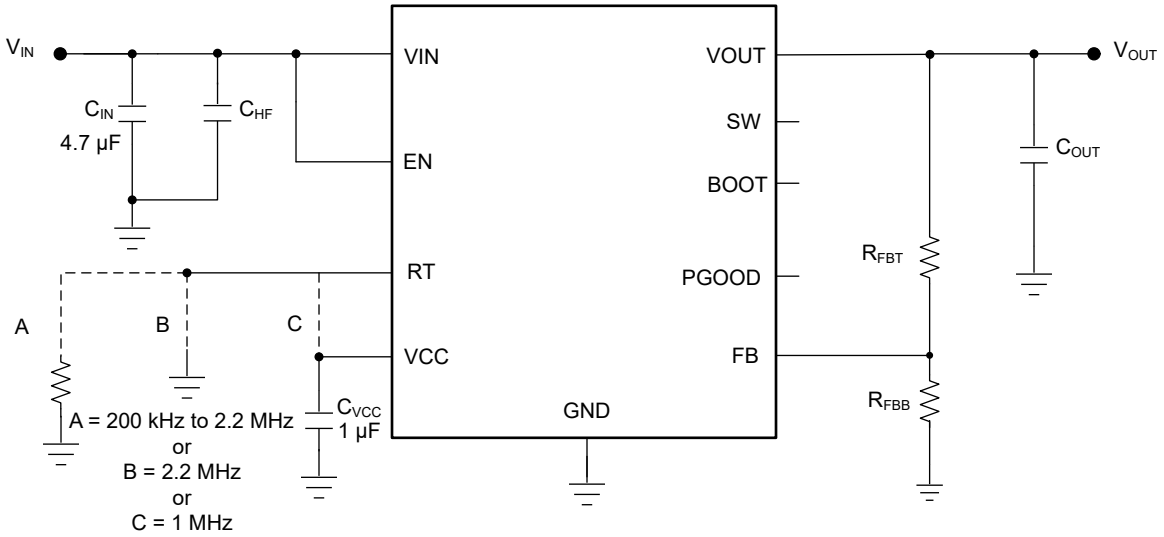
如前所述，TPSM336x5 还集成了多种可选特性以满足系统设计要求，包括精密使能、UVLO 和 PGOOD 指示器。下面详述的应用电路显示了适用于多种应用用例的 TPSM336x5 配置选项。更多详细信息，请参阅 *TPSM33625EVM*、*TPSM3365FEVM 用户指南*。

备注

除非另有说明，否则以下应用信息中给出的所有电容值均指*有效* 值。*有效* 值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个过程中使用具有 X7R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小*有效* 电容达到所需值。这也可以降低单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供*有效* 电容的最小值。

8.2 典型应用

图 8-1 显示了 TPSM336x5 的典型应用电路。该器件旨在各种外部元件和系统参数下正常工作。但是，内部补偿针对特定的开关频率和输出电容进行了优化。



A. RT 引脚经出厂设置，仅适用于外部可调开关频率 RT 型号。详情请参见*开关频率 (RT)*。

图 8-1. 应用电路示例 (TPSM336x5)

Copyright © 2024 Texas Instruments Incorporated

8.2.1 设计要求

*详细设计过程*提供了根据表 8-1 设计和选择元件的说明。

表 8-1. 详细设计参数

设计参数	示例值
输入电压	5.5V 至 36V
输出电压	5V
最大输出电流	0 A 至 2.5 A
开关频率	1MHz

8.2.2 详细设计过程

下面的设计过程和相应的元件选型如图 8-2 所示。

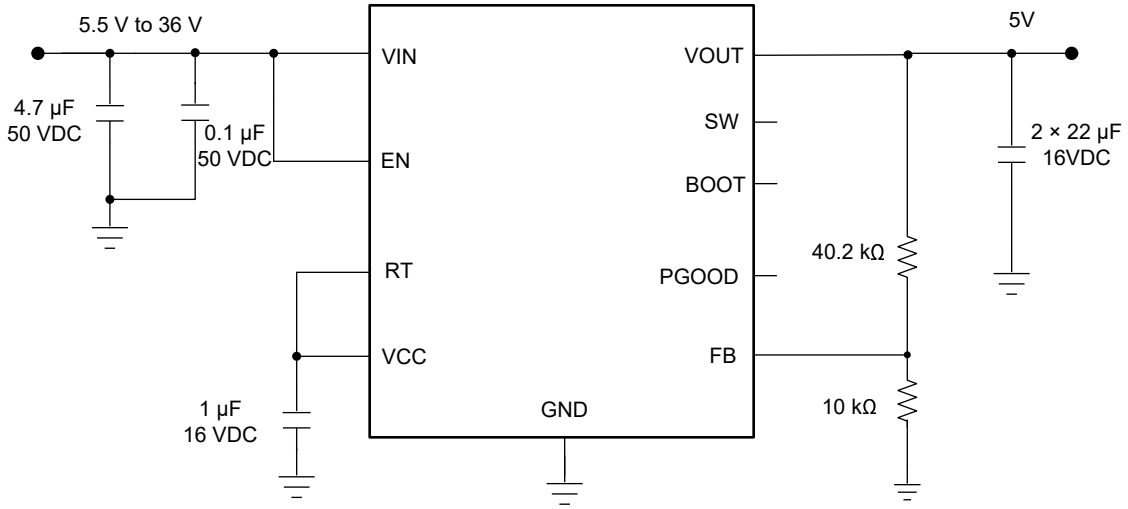


图 8-2. 5V VOUT 设计示例

8.2.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 TPSM336x5 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先输入输入电压 (VIN)、输出电压 (VOUT) 和输出电流 (IOUT) 要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的详细信息，请访问 www.ti.com/WEBENCH。

8.2.2.2 选择开关频率

标准输出电压的建议开关频率可在表 7-1 中找到。对于 5V 输出，建议的开关频率为 1MHz。要将开关频率设置为 1MHz，请将 RT 引脚连接到 VCC。

8.2.2.3 设置输出电压

可调输出电压通过电阻分压器在外部设置。有关如何选择反馈电阻值的更多信息，请参阅*输出电压选择*。R_{FBB} 的建议值为 10kΩ。有关更多信息，可以从表 7-1 中选择 R_{FBT} 值或使用方程式 12 计算该值：

$$R_{FBT}[k\Omega] = R_{FBB}[k\Omega] \times \left(\frac{V_{OUT}[V]}{1V} - 1\right) \tag{12}$$

对于所需的 5V 输出电压，该公式得出的值为 40.2kΩ。为 R_{FBT} 选择最接近的可用标准值 40.2kΩ。

8.2.2.4 输入电容器选型

TPSM336x5 需要最低输入电容为 4.7μF 的陶瓷电容。建议并联一个额外的 0.1μF 电容器以改善旁路。需要使用具有足够额定电压和温度的高品质陶瓷型电容器。输入电容器的电压等级必须大于最大输入电压。对于此设计，使用了 4.7μF 和 0.1μF、额定电压为 50V 的电容器。

通常最好在输入端使用与陶瓷并联的电解电容器。如果使用长引线或布线将输入电源连接到稳压器，情况尤其如此。该电容器的中等 ESR 有助于抑制由长电源引线引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

请参阅表 7-2，了解要考虑的输入电容器器件型号示例。

8.2.2.5 输出电容器选型

对于 5V 输出，TPSM336x5 需要最低 25μF 的有效输出电容，才能正常运行（请参阅表 7-1）。需要使用具有足够额定电压和温度的高品质陶瓷型电容器。可以添加额外的输出电容以降低纹波电压或用于具有瞬态负载要求的应用。

实际上，输出电容器对瞬态响应和环路相位裕度的影响非常大。负载瞬态测试和波特图是验证任何给定设计的理想方法，必须始终在应用投入生产之前完成。

将总输出电容的最大值限制在设计值的 10 倍左右，或 1000μF，以较小者为准。较大的输出电容值会对稳压器的启动行为以及环路稳定性产生不利影响。如果必须使用大于此处注释的值，则必须仔细研究满载启动和环路稳定性。

在此设计示例中，选择 2 个 22 μF、16V、1210 外壳尺寸的陶瓷电容器，这些电容器在 5V 时的总有效电容约为 40μF。有关输出电容器选择示例，请查看表 7-3。

8.2.2.6 VCC

VCC 引脚是内部 LDO 的输出，用于为稳压器的控制电路供电。输出需要在 VCC 和 GND 之间连接一个 1μF、16V 陶瓷电容器，用于确保正常运行。通常，此输出不得加载任何外部电路。但是，该输出可用于为电源正常功能提供上拉电阻（请参阅*电源正常输出运行*）。在这种情况下，10kΩ 至 100kΩ 范围内的值是一个不错的选择。VCC 上的标称输出电压为 3.3V；有关限值，请参阅*电气特性*。

8.2.2.7 C_{FF} 选型

在某些情况下，可在 R_{FBT} 上使用前馈电容器，以改善负载瞬态响应或改善环路相位裕度。在使用前馈电容器进行实验时，*“使用前馈电容器优化内部补偿直流/直流转换器的瞬态响应”应用报告* 非常有用。

由于反馈检测电路的性质，必须限制 C_{FF} 的值，以确保在配置可调输出电压时建立所需的输出电压。必须遵循方程式 13 以确保 C_{FF} 保持在最大值之下。

$$C_{FF} < C_{OUT} \times \frac{\sqrt{V_{OUT}}}{1.2 \times 10^6} \tag{13}$$

8.2.2.8 电源正常信号

对于需要电源正常信号来指示存在输出电压并处于稳压状态的应用，必须在 PGOOD 引脚和有效电压源之间使用上拉电阻器。例如，该电压源可以是 VCC 或 VOUT。

Copyright © 2024 Texas Instruments Incorporated

8.2.2.9 最高环境温度

与任何功率转换器件一样，TPSM336x5 在运行时会消耗内部功率。这种功耗的影响是将电源模块的内部温度升高到环境温度以上。内部芯片和电感器温度 (T_J) 是环境温度、功率损耗以及模块的有效热阻 $R_{\theta JA}$ 和 PCB 组合的函数。TPSM336x5 的最高结温必须限制为 125°C。这会限制模块的最大功率耗散，从而限制负载电流。方程式 14 展示了重要参数之间的关系。很容易看出，较大的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算电源模块效率。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。$R_{\theta JA}$ 的正确值更难估计。最后，通过在 EVM 上进行工作台分析而生成的安全工作区曲线和模块热捕获可用于深入了解输出功率能力。可在数据表的*应用曲线* 部分中找到这些曲线。

如 *“半导体和 IC 封装热指标”应用报告* 中所述，*热性能信息* 部分中给出的值对于设计用途无效，不得用于估算应用的热性能。该表中报告的值是在实际应用中很少获得的一组特定条件下测量的。

$$I_{OUT,max} = \frac{(T_J - T_A)}{R_{\theta JA}} \times \frac{\eta}{(1-\eta)} \times \frac{1}{VOUT} \tag{14}$$

其中

- η 是效率。

有效 $R_{\theta JA}$ (TPSM33625EVM = 22°C/W) 是一个关键参数，取决于许多因素，例如：

- 功率耗散
- 空气温度/流量
- PCB 面积
- 铜散热器面积
- 封装下的散热过孔数量
- 相邻元件放置

上面提到的 IC 功率损耗是总功率损耗减去来自电感器直流电阻的损耗。可使用 WEBENCH 近似计算出特定运行条件和温度下的总体功率损耗。

以下资源可用作理想热 PCB 设计和针对给定应用环境估算 $R_{\theta JA}$ 的指南：

- *“热设计：学会洞察先机，不做事后诸葛”应用报告*
- *“外露焊盘封装实现理想热阻的电路板布局布线指南”应用报告*
- *“半导体和 IC 封装热指标”应用报告*
- *“使用 LM43603 和 LM43602 简化热设计”应用报告*
- *“PowerPAD™ 耐热增强型封装”应用报告*
- *“PowerPAD™ 速成”应用报告*
- *“使用新的热指标”应用报告*
- *PCB 热量计算器*

8.2.2.10 其他连接

- RT 引脚可以连接到 AGND 以实现 2.2MHz 的开关频率，也可以连接到 VCC 以实现 1MHz 的开关频率。RT 引脚和 GND 之间连接的电阻器可用于在 200kHz 和 2.2MHz 之间设置所需的工作频率。
- 对于 MODE/SYNC 引脚型号，将此引脚连接到外部时钟会强制器件进入 SYNC 操作。通过将 MODE/SYNC 引脚连接为低电平，可使器件在轻负载条件下以 PFM 模式运行。通过将 MODE/SYNC 引脚连接为高电平，可使器件进入 FPWM 模式，这样即使没有负载电流，也能以全频率运行。
- 可以在 EN 引脚上添加一个电阻分压器网络，以实现精密输入欠压锁定 (UVLO)
- 在 VCC 引脚和 PGND 之间放置一个 1μF 电容器，并使其靠近器件。
- PGOOD 引脚和有效电压源之间的上拉电阻器，用于生成电源正常信号。

8.2.3 应用曲线

COUT = 2 × 22uF（1210，16VDC）

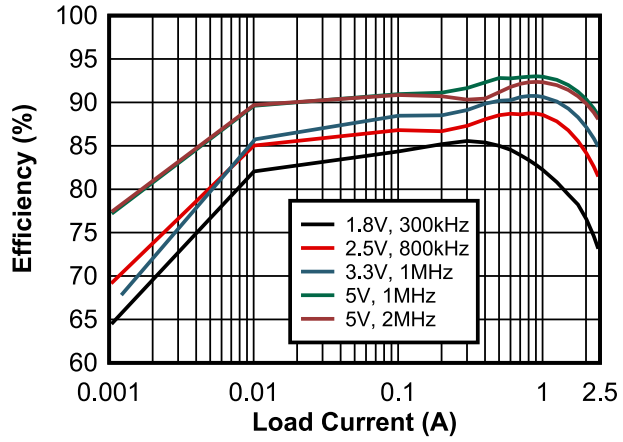


图 8-3. 12VIN 效率（对数）

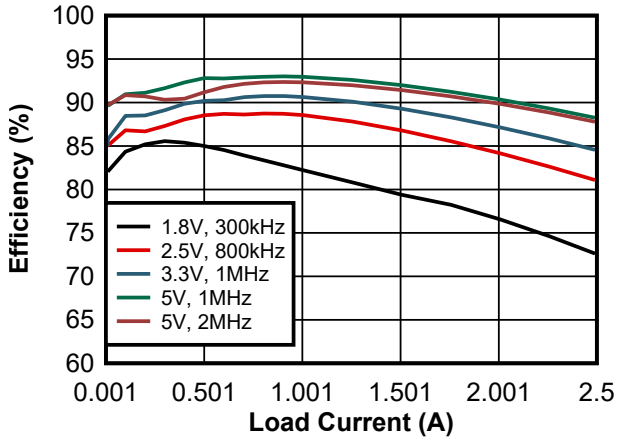


图 8-4. 12VIN 效率（线性）

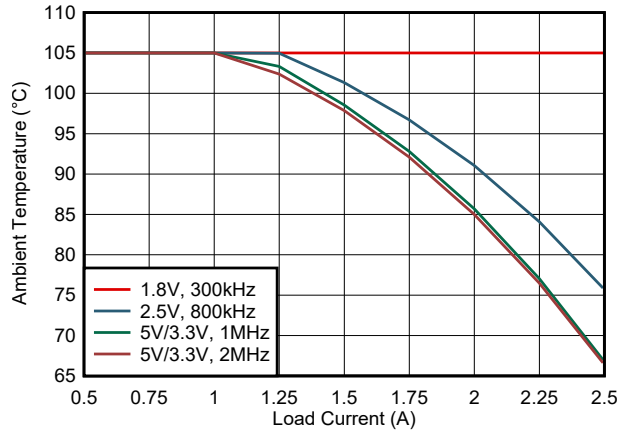


图 8-5. 12VIN：最高环境温度与负载电流间的关系（对 TPSM33625EVM 的分析）

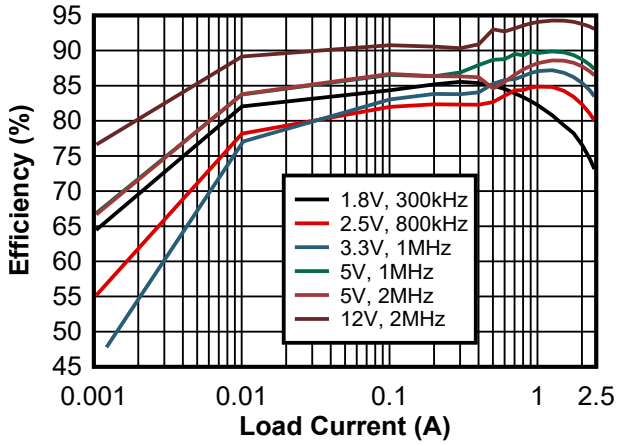


图 8-6. 24VIN 效率（对数）

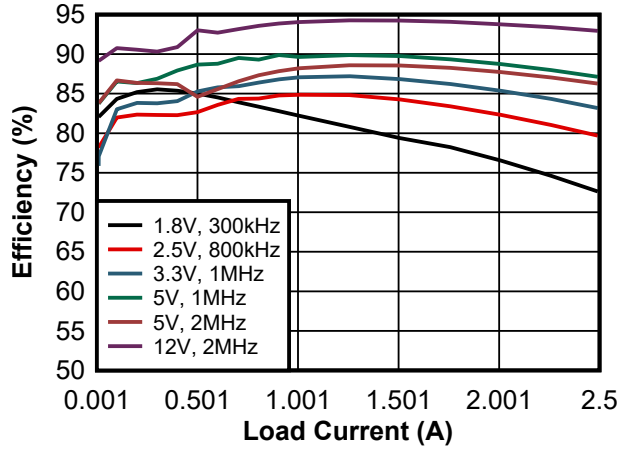


图 8-7. 24VIN 效率（线性）

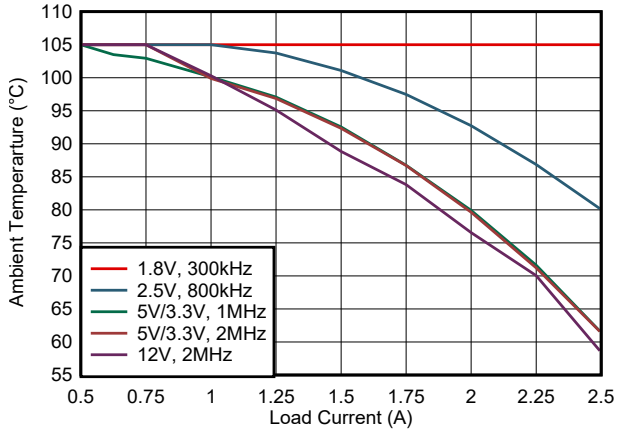


图 8-8. 24VIN：最高环境温度与负载电流间的关系（对 TPSM33625EVM 的分析）

Copyright © 2024 Texas Instruments Incorporated

8.2.3 应用曲线（续）

COUT = 2 × 22uF（1210，16VDC）

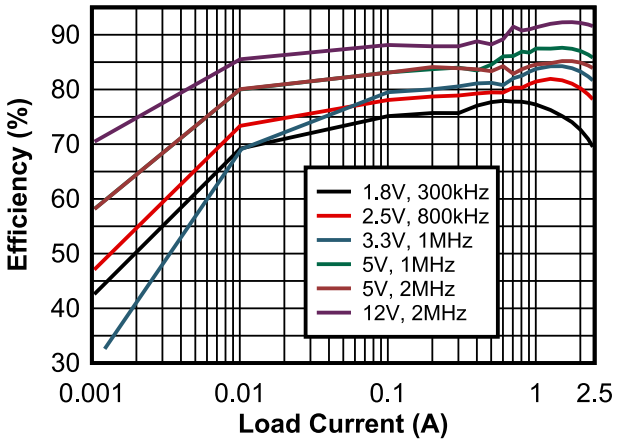


图 8-9. 36VIN 效率（对数）

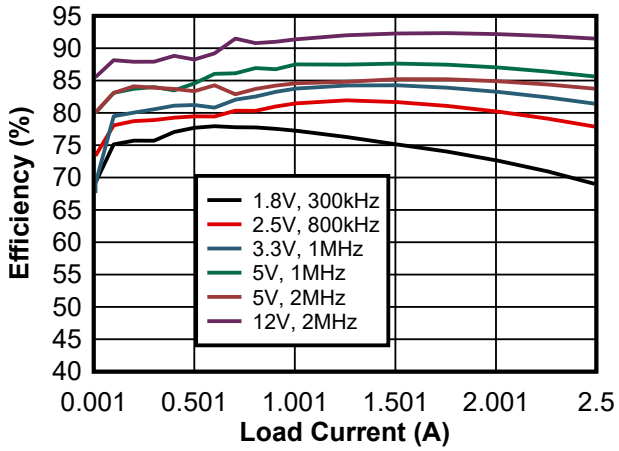


图 8-10. 36VIN 效率（线性）

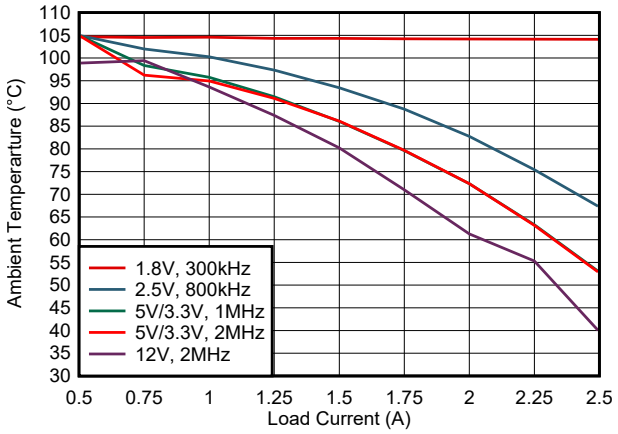
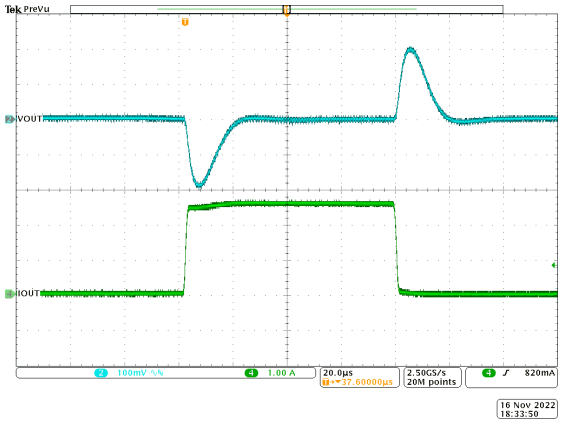


图 8-11. 36VIN：最高环境温度与负载电流间的关系（对 TPSM33625EVM 的分析）

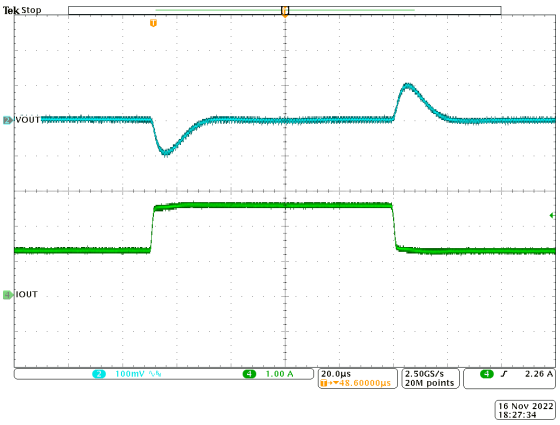


V_{IN} = 24 V
0 A 至 2.5A，
1A/μs

V_{OUT} = 5 V
COUT = 2 × 22uF
（1210，16VDC）

1 MHz (FPWM)

图 8-12. 负载瞬态

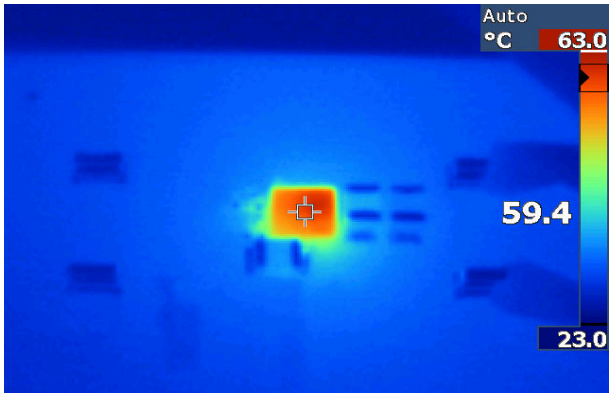


V_{IN} = 24 V
1.25A 至 2.5A，
1A/μs

V_{OUT} = 5 V

1 MHz (FPWM)

图 8-13. 负载瞬态



V_{IN} = 12 V

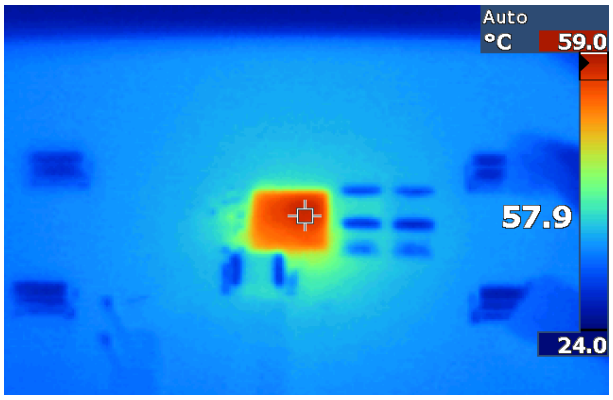
V_{OUT} = 3.3 V

2A，500 kHz

图 8-14. EVM 热性能

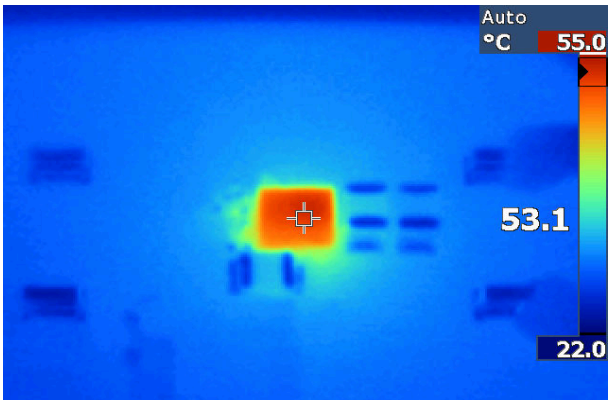
8.2.3 应用曲线（续）

COUT = 2 × 22uF（1210，16VDC）



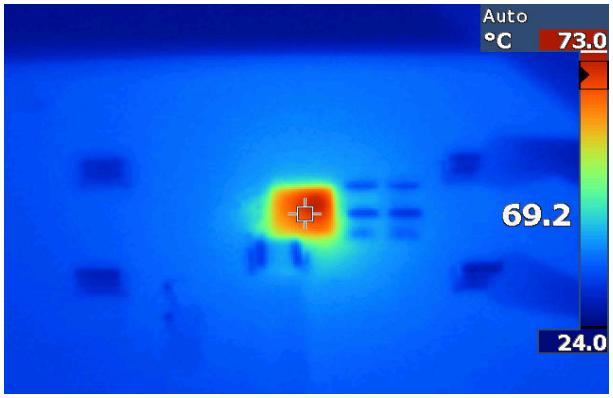
V_{IN} = 12 V　　V_{OUT} = 3.3 V　　2A，1 MHz

图 8-15. EVM 热性能



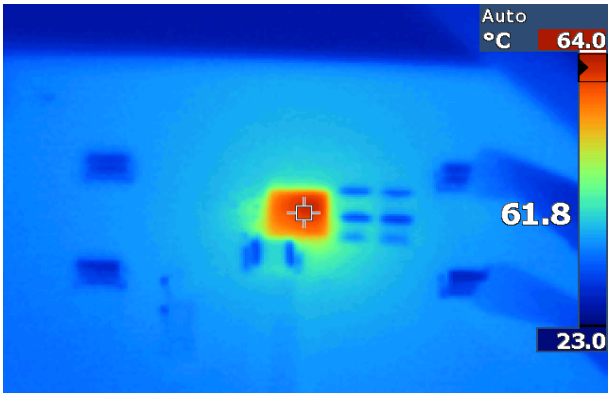
V_{IN} = 12 V　　V_{OUT} = 3.3 V　　2A，2.2MHz

图 8-16. EVM 热性能



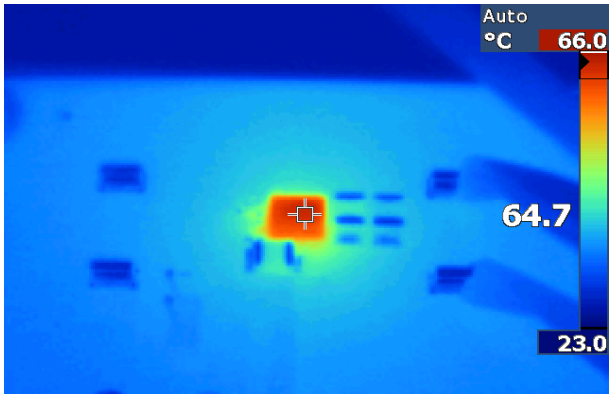
V_{IN} = 24 V　　V_{OUT} = 3.3 V　　2A，500 kHz

图 8-17. EVM 热性能



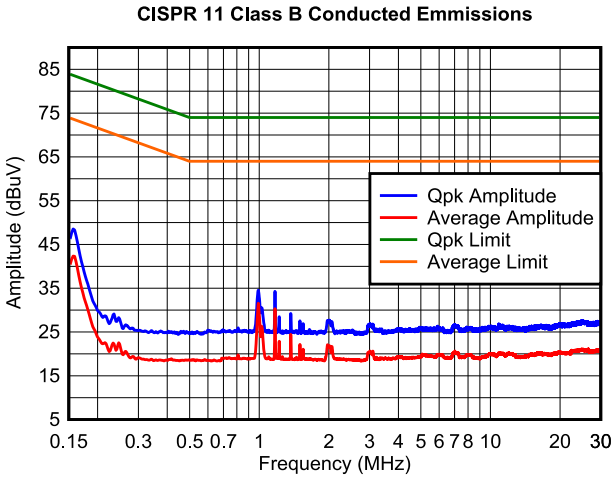
V_{IN} = 24 V　　V_{OUT} = 3.3 V　　2A，1 MHz

图 8-18. EVM 热性能



V_{IN} = 24 V　　V_{OUT} = 3.3 V　　2A，2.2MHz

图 8-19. EVM 热性能



V_{IN} = 24 V　　V_{OUT} = 5 V　　Fsw = 1 MHz

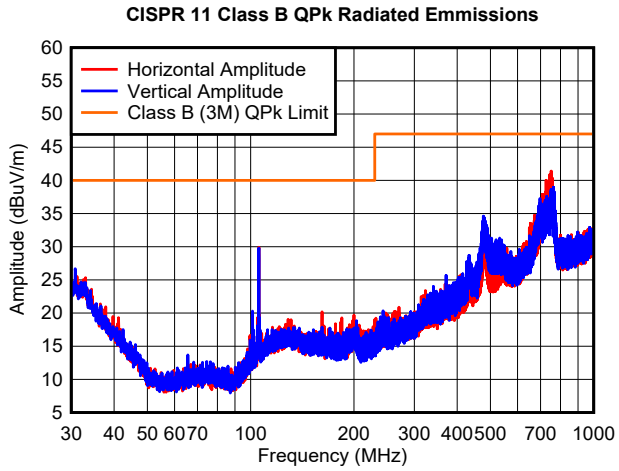
电路板 = TPSM33625EVM　　负载 = 2.5 A

图 8-20. CISPR 11，B 类，CE 扫描 150kHz 至 30MHz

Copyright © 2024 Texas Instruments Incorporated

8.2.3 应用曲线（续）

COUT = 2 × 22uF（1210，16VDC）



V_{IN} = 24 V　　V_{OUT} = 5 V　　Fsw = 1 MHz

电路板 = TPSM33625EVM（无滤波器）　　负载 = 2.5 A

图 8-21. CISPR 11 RE，3 米，扫描 30MHz 至 1GHz

8.3 优秀设计实践

- 请勿超出*绝对最大额定值*。
- 请勿超出*建议运行条件*。
- 请勿超出 *ESD 等级*。
- 请勿使 EN 输入悬空。
- 不要让输出电压超过输入电压，也不要低于接地值。
- 在将设计投入生产之前，请遵循此数据表中的所有指南和建议。TI 应用工程师随时乐意帮助您对设计和 PCB 布局进行评论，以帮助您的项目取得成功。

8.4 电源相关建议

TPSM336x5 降压模块设计为可在 3V 至 36V 的宽输入电压范围内工作。输入电源的特性必须符合本数据表中的*绝对最大额定值* 和*建议运行条件*。此外，输入电源必须能够向负载稳压器电路提供所需的输入电流。可以使用方程式 15 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \tag{15}$$

其中

- η 是效率

如果该模块通过长导线或具有大阻抗的 PCB 布线连接到输入电源，则需要特别谨慎才能实现稳定的性能。输入电缆的寄生电感和电阻可能会对该模块的运行造成不良影响。更具体地说，寄生电感与低 ESR 陶瓷输入电容器组合形成一个欠阻尼谐振电路，这有可能在每次输入电源打开和关闭时导致不稳定和/或电压瞬变。寄生电阻会在负载瞬变期间导致输入电压下降。如果该模块的工作电压接近最小输入电压，此下降可能导致错误的 UVLO 故障触发和系统复位。

若要解决此类问题，最佳做法是缩短输入电源与该模块之间的距离，并将电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路，并减少输入端的任何过冲或下冲。47μF 至 100μF 范围内的电容通常足以提供输入并联抑制，并有助于在大负载瞬变期间保持输入电压稳定。0.1Ω 至 0.4Ω 的典型 ESR 可为大多数输入电路配置提供足够的阻尼。

8.5 布局

任何开关电源的性能都取决于 PCB 布局，同样也取决于元件选型。用户可根据下面的指南设计一个 PCB，实现出色的电源转换性能、理想的热性能，并更大限度地减小不必要的 EMI。

8.5.1 布局指南

任何直流/直流模块的 PCB 布局对于实现设计的理想性能而言都至关重要。PCB 布局不良可能会破坏原本良好的原理图设计的运行效果。即使模块正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，稳压器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器模块中，最关键的 PCB 功能是由一个或多个输入电容器和电源地形成的环路，如图 8-22 所示。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。这些不必要的瞬态电压会破坏电源模块的正常运行。因此，该环路中的布线必须宽且短，并且环路面积必须尽可能小以降低寄生电感。*布局示例* 显示了针对 TPSM336x5 关键元件的建议布局。

1. *将输入电容器尽可能靠近 VIN 和 GND 端子放置。*VIN 和 GND 引脚相邻，简化了输入电容的放置。
2. *在靠近 VCC 引脚的位置放置一个 VCC 旁路电容器。*该电容器必须靠近器件放置，并使用短而宽的布线连接到 VCC 和 GND 引脚。
3. *将反馈分压器尽可能靠近器件的 FB 引脚放置。*将 R_{FBB}、R_{FBT} 和 C_{FF}（如果使用）在物理上靠近器件放置。与 FB 和 GND 的连接必须短且靠近器件上的这些引脚。到 V_{OUT} 的连接可能会更长一些。但是，不得将这一条较长的布线布置在任何可能电容耦合到稳压器反馈路径的噪声源（例如 SW 节点）附近。
4. *在其中一个中间层中至少使用一个接地平面。*该层充当噪声屏蔽层和散热路径。

Copyright © 2024 Texas Instruments Incorporated

5. *为 VIN、VOUT 和 GND 提供宽路径。*使这些路径尽可能宽和直接可减少电源模块输入或输出路径上的任何电压降，并更大限度地提高效率。
6. *提供足够大的 PCB 面积，以实现适当的散热。*必须使铜面积足够大，以确保实现与最大负载电流和环境温度相称的低 $R_{\theta JA}$。PCB 顶层和底层必须采用 2 盎司铜，且不得小于 1 盎司。如果 PCB 设计使用多个铜层（建议），这些散热过孔也可以连接到内层散热接地平面。
7. *用多个过孔* 将电源平面连接至内层。

有关其他重要指南，请参阅以下 PCB 布局资源：

- *开关电源布局指南应用报告*
- *Simple Switcher PCB 布局指南应用报告*
- *“构建电源之布局注意事项”研讨会*
- *使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局应用报告*

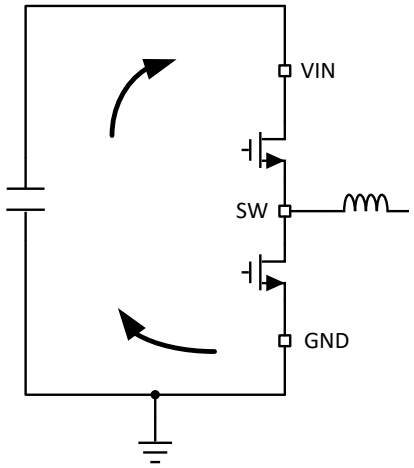


图 8-22. 具有快速边沿的电流环路

8.5.1.1 接地及散热注意事项

如前所述，TI 建议使用一个中间层作为实心接地平面。接地平面既为敏感电路和布线提供屏蔽功能，也为控制电流提供静态基准电位。使用紧挨旁路电容器的过孔，将 GND 引脚连接到接地平面。GND 布线以及 VIN 和 SW 布线应限制在接地平面的一侧。接地平面另一侧的噪声要少得多；用于敏感的布线。

TI 建议在 GND 引脚附近留出充足的覆铜，以提供充分的器件散热。有关示例布局，请参阅图 8-23。系统接地平面顶层和底层的铜箔越厚，越利于散热。使用四层电路板，四层的铜厚（从顶层开始）依次为：2oz/1oz/1oz/2oz。具有足够铜厚度和适当布局布线的四层电路板可实现低电流传导阻抗、适当的屏蔽和较低的热阻。

8.5.2 布局示例

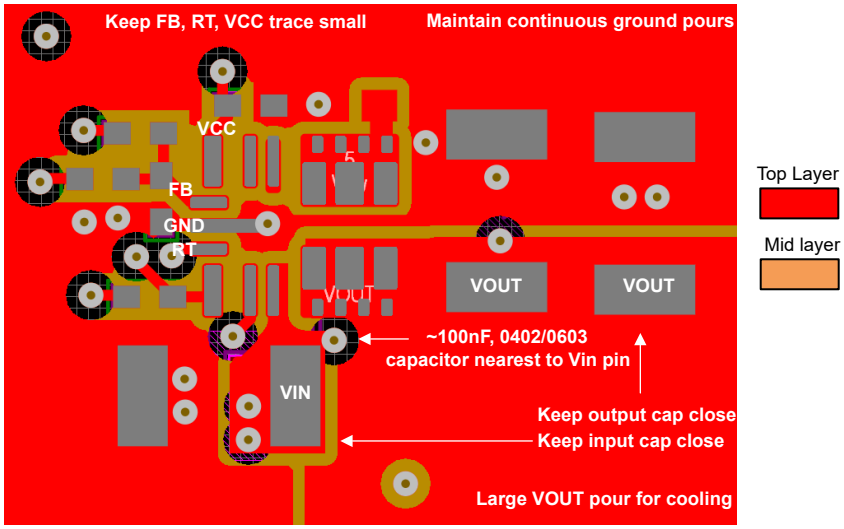


图 8-23. 布局示例

Copyright © 2024 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.1.2 开发支持

9.1.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 TPSM336x5 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先输入输入电压 (VIN)、输出电压 (VOUT) 和输出电流 (IOUT) 要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的详细信息，请访问 www.ti.com/WEBENCH。

9.1.3 器件命名规则

图 9-1 展示了 TPSM336x5 的器件命名规则。有关每个变体的可用性，请参阅节 4。如需了解其他选项的详细信息和供货情况，请联系 TI 销售代表或访问 TI 的 E2E 支持论坛；最低订购量适用。

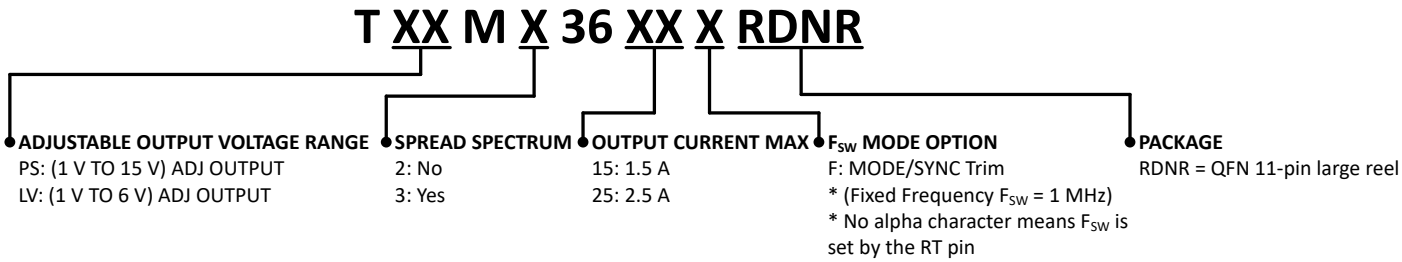


图 9-1. 器件命名规则

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*“热设计：学会洞察先机，不做事后诸葛”应用报告*
- 德州仪器 (TI)，*“外露焊盘封装实现理想热阻性的电路板布局布线指南”应用报告*
- 德州仪器 (TI)，*“半导体和 IC 封装热指标”应用报告*
- 德州仪器 (TI)，*“通过 LM43603 和 LM43602 简化热设计”应用报告*
- 德州仪器 (TI)，*“PowerPAD™ 热增强型封装”应用报告*
- 德州仪器 (TI)，*“PowerPAD™ 速成”应用报告*
- 德州仪器 (TI)，*“使用新的热指标”应用报告*
- 德州仪器 (TI)，*“开关电源布局指南”应用报告*

- 德州仪器 (TI)，*“Simple Switcher PCB 布局指南”应用报告*
- 德州仪器 (TI)，*“构建电源 - 布局注意事项”研讨会*
- 德州仪器 (TI)，*“使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局”应用报告*

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

HotRod™, PowerPAD™, and TI E2E™ are trademarks of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (March 2023) to Revision C (February 2024) — **Page**

- 添加了 TPSM365R15 引脚对引脚器件 1
- 更新了*效率与输出电流间的关系，V_{IN} = 24V* 图的 1MHz 数据 1
- 增加了 MODE/SYNC 引脚定义 4
- 添加了 MODE/SYNC 的绝对最大额定值 5
- 为 TPSM33625/TPSM33615 的输出电流规格添加了建议运行条件的测试条件 5
- 将系统特性的效率规格从 86%、84%、88%、86% 和 95% 更改为 84%、83%、87%、86% 和 94%。删除了 V_{LDOIN} 测试条件 5
- 将表 7-1 的 1 个 Vout 从短路更改为 R_{FBT} = 10kΩ 13
- 添加了指向 WEBENCH 设计中心的 Web 链接 29
- 更新了方程式 14 中的 V_{OUT} 项 31
- 更新了 图 8-3、图 8-4、图 8-6、图 8-7、图 8-9 和图 8-10 的 1MHz 数据 32
- 添加了指向 WEBENCH 设计中心的 Web 链接 39

Changes from Revision A (January 2023) to Revision B (March 2023) — **Page**

- 向文档添加了 TPSM33615 1

Copyright © 2024 Texas Instruments Incorporated

- 删除了可订购器件型号中的 TLVM23625 3
- 添加了新的可订购器件型号 3

Changes from Revision * (December 2022) to Revision A (January 2023) **Page**

- 向可订购器件型号添加了 TLVM23625 3

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPSM33615FRDNR	ACTIVE	QFN-FCMOD	RDN	11	3000	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	33615F	Samples
TPSM33615RDNR	ACTIVE	QFN-FCMOD	RDN	11	3000	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	33615	Samples
TPSM33625FRDNR	ACTIVE	QFN-FCMOD	RDN	11	3000	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	33625F	Samples
TPSM33625RDNR	ACTIVE	QFN-FCMOD	RDN	11	3000	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	33625	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

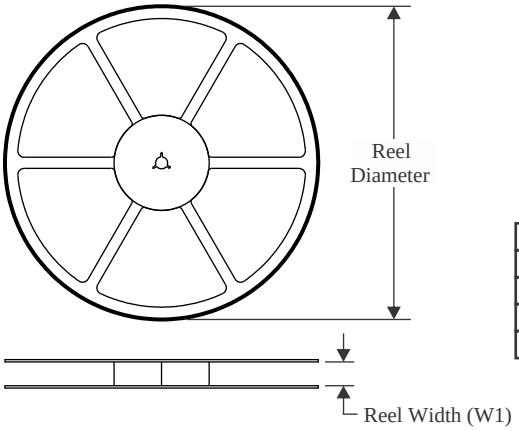
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and

continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals.
TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

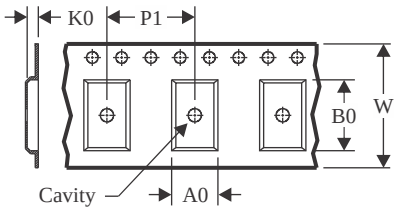
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

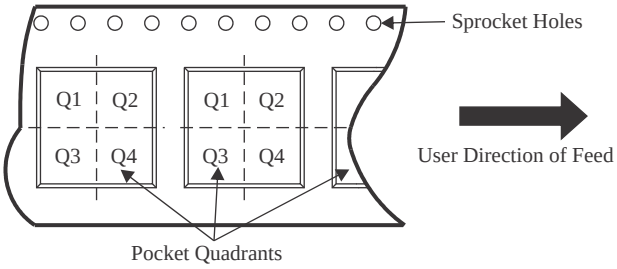


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

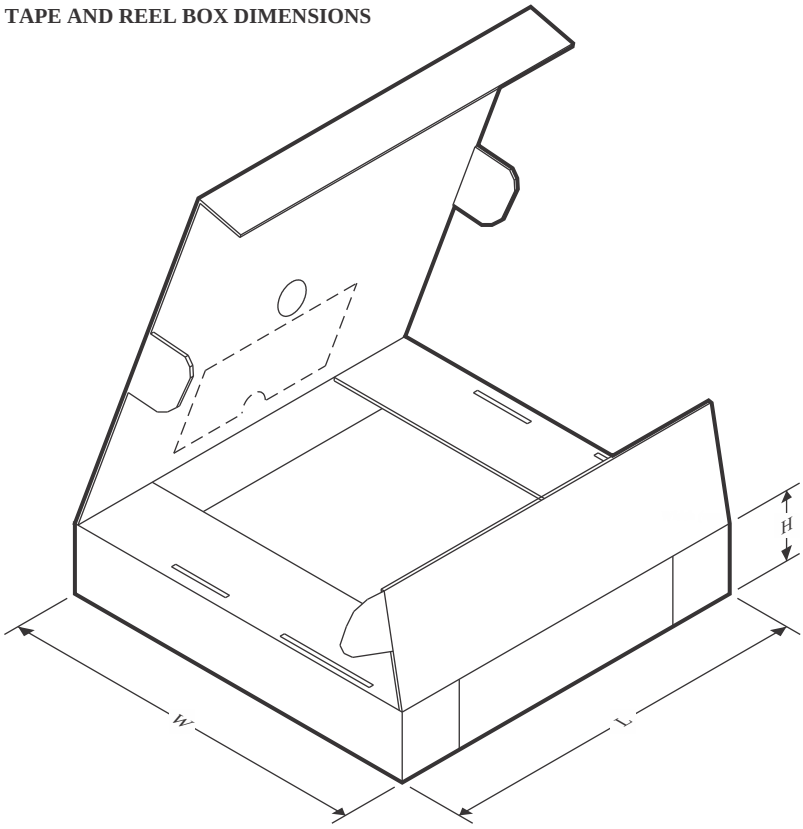
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

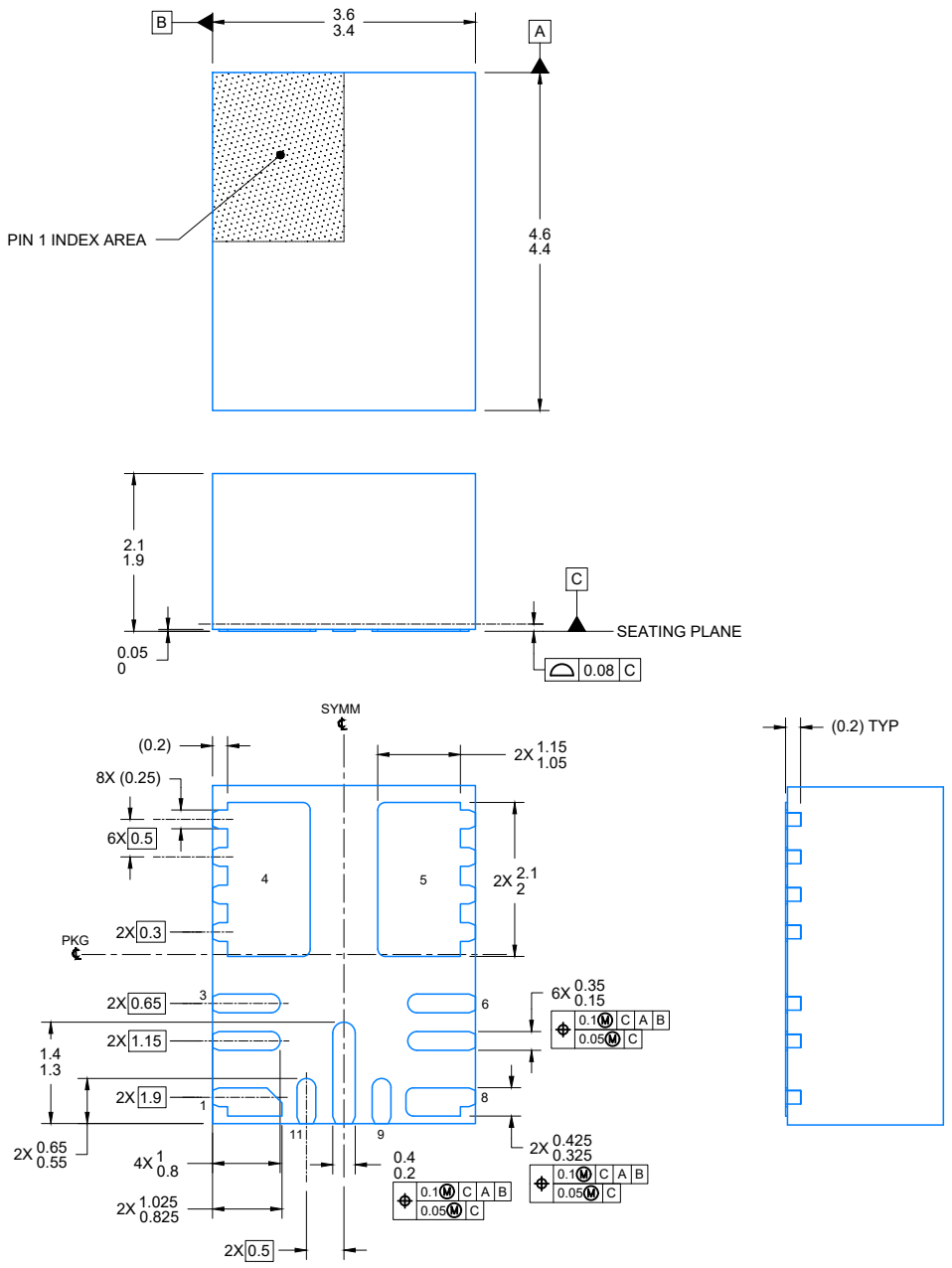
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM33615FRDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33615RDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33625FRDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM33625RDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



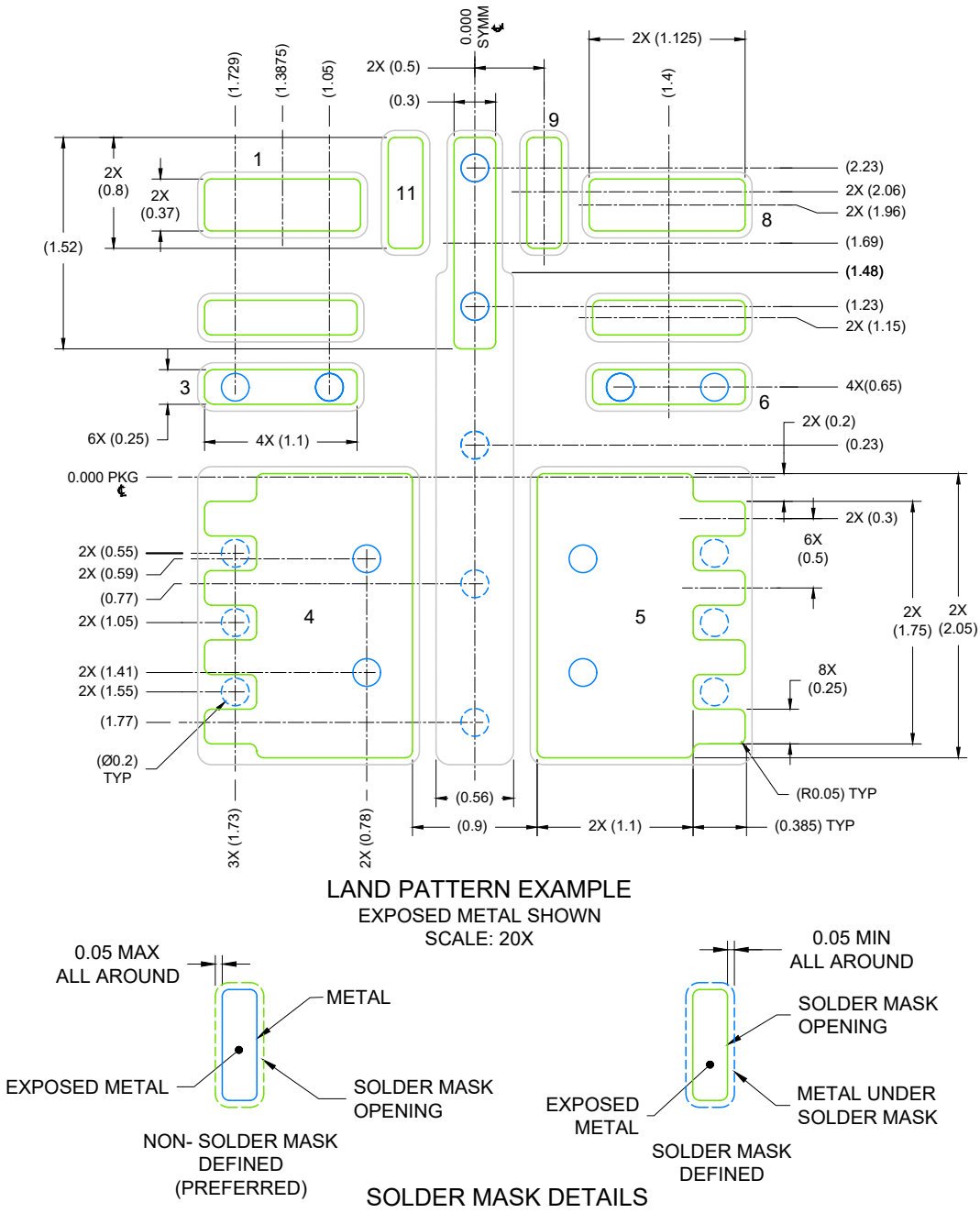
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM33615FRDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM33615RDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM33625FRDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM33625RDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0



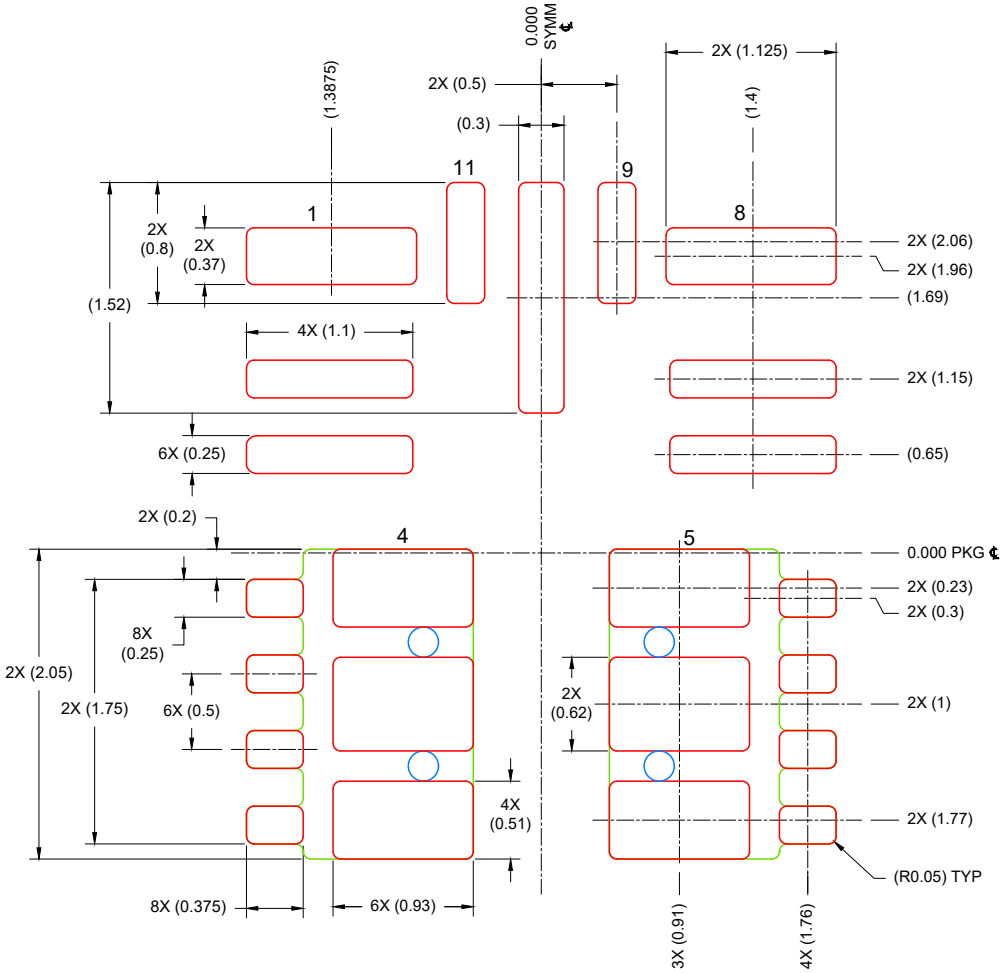
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

PIN 4 & 5:
72% SOLDER COVERAGE BY AREA
SCALE: 20X

4226623/B 04/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司