

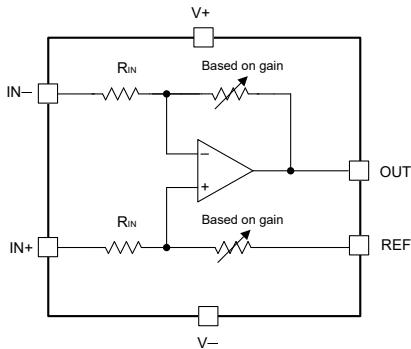
INA500 输入阻抗 >1MΩ 的低成本、小尺寸、低功耗、1.7V 至 5.5V 差分放大器

1 特性

- 针对小尺寸、低功耗和低成本进行了优化
- >1MΩ 超高输入阻抗
- 三种增益选项 (G = 1、0.50 和 0.25)
- 系统具有良好的 8 位至 12 位精度
 - CMRR : 87dB (典型值)
 - 增益误差: ±0.01% (典型值)
 - 失调电压: ±0.70mV (典型值)
- 节省空间的 0.8mm² X2SON 封装
- 带宽: 125kHz (典型值)
- 动 200pF, 过冲 < 20% (典型值)
- 低静态电流: 13.5μA (典型值)
- 电源电压范围: 1.7V (±0.85V) 至 5.5V (±2.75V)
- 额定温度范围: -40°C 至 125°C

2 应用

- 电芯化成和测试设备
- 串式逆变器
- 电动汽车充电电源模块
- 电池储能系统
- 电动工具
- 工业交流/直流
- 可穿戴健身和活动监测仪



注意: 输入电阻器 (R_{IN}) 的值对于 INA500A 为 1.08MΩ, 对于 INA500B 为 1.44MΩ, 对于 INA500C 为 1.68MΩ。

INA500 简化版内部原理图

3 说明

INA500 是一款具有集成式运算放大器和匹配电阻器的差分放大器, 可提供三种增益选项。INA500A 版本提供的增益选项为 1, 而 INA500B 和 INA500C 版本提供的增益选项分别为 0.50 和 0.25。

这些是采用差分放大器配置的电压检测 INA, 具有 >1MΩ 的高输入阻抗和 13.5μA 的低静态电流。该器件在 G = 1 配置中可实现 75dB 的最小 CMRR 和精确的 ±0.05% 最大增益误差, 以及 3.5mV 的最大失调电压 (以输出为基准)。该器件可在 G = 0.25 和 5.5V (±2.75V) 电源电压下处理高达 27.5V (±13.75V) 的输入共模电压。上述规格组合使得该器件成为各种电平转换和电池监控应用的理想之选。

INA500 的精密匹配集成式电阻器消除了对精密和低容差外部电阻器的需求, 从而节省 BOM 成本和布板空间。INA500 可直接连接到低速 8 位至 12 位模数转换器 (ADC), 非常适合替换使用普通放大器和分立式电阻器构建的差分放大器的分立式实现方案。INA500 采用标准 6 引脚封装 (例如 SOT-23 和 SC70) 以及节省空间的 X2SON 封装。

封装信息

器件型号 ⁽¹⁾	版本	封装 ⁽²⁾	封装尺寸 ⁽⁴⁾
INA500	A	DCK (SC70 , 6)	2.1mm x 1.25mm
		DBV (SOT-23 , 6)	2.9mm x 2.8mm
		DTQ (X2SON , 6) (3)	1mm x 0.8mm
	B	DCK (SC70 , 6)	2.1mm x 1.25mm
		DBV (SOT-23 , 6)	2.9mm x 2.8mm
		DTQ (X2SON , 6) (3)	1mm x 0.8mm
	C	DCK (SC70 , 6)	2.1mm x 1.25mm
		DBV (SOT-23 , 6)	2.9mm x 2.8mm
		DTQ (X2SON , 6) (3)	1mm x 0.8mm

(1) 请参阅 [器件比较](#)

(2) 有关更多信息, 请参阅 [节 11](#)

(3) 此封装为仅预发布状态。

(4) 封装尺寸 (长 x 宽) 为标称值, 并包括引脚 (如适用)



内容

1 特性.....	1	7.3 特性说明.....	26
2 应用.....	1	7.4 器件功能模式.....	29
3 说明.....	1	8 应用和实施.....	30
4 器件比较表.....	2	8.1 应用信息.....	30
5 引脚配置和功能.....	2	8.2 典型应用.....	31
6 规格.....	4	8.3 电源相关建议.....	33
6.1 绝对最大额定值.....	4	8.4 布局.....	34
6.2 ESD 等级.....	4	9 器件和文档支持.....	35
6.3 建议运行条件.....	4	9.1 器件支持.....	35
6.4 热性能信息.....	4	9.2 文档支持.....	35
6.5 电气特性 - INA500A.....	5	9.3 接收文档更新通知.....	35
6.6 电气特性 - INA500B.....	7	9.4 支持资源.....	35
6.7 电气特性 - INA500C.....	9	9.5 商标.....	35
6.8 典型特性.....	11	9.6 静电放电警告.....	35
7 详细说明.....	25	9.7 术语表.....	35
7.1 概述.....	25	10 修订历史记录.....	35
7.2 功能方框图.....	25	11 机械、封装和可订购信息.....	36

4 器件比较表

器件	版本	通道数	封装引线		
			SOT-23 DBV	SC70 DCK	X2SON DTQ ⁽¹⁾
INA500	A	1	6	6	6
	B	1	6	6	6
	C	1	6	6	6

(1) 封装仅为预发布状态。

5 引脚配置和功能

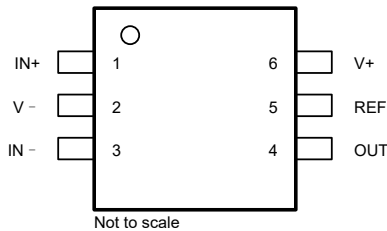


图 5-1. INA500 DCK 封装，6 引脚 SC70（顶视图）

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	SC70		
IN -	3	I	负（反相）输入
IN+	1	I	正（同相）输入
OUT	4	O	输出
REF	5	I	基准输入
V -	2	—	负电源
V+	6	—	正电源

(1) I = 输入，O = 输出

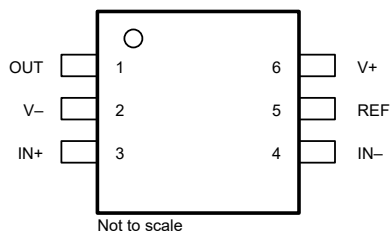


图 5-2. INA500 DBV 封装，6 引脚 SOT-23 (顶视图)

表 5-2. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	SOT-23		
IN -	4	I	负 (反相) 输入
IN+	3	I	正 (同相) 输入
OUT	1	O	输出
REF	5	I	基准输入
V -	2	—	负电源
V+	6	—	正电源

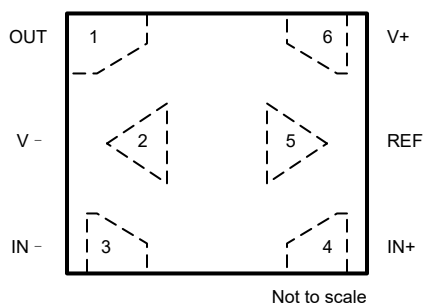


图 5-3. INA500 DTQ 封装，6 引脚 X2SON (顶视图)

表 5-3. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	X2SON		
IN -	3	I	负 (反相) 输入
IN+	4	I	正 (同相) 输入
OUT	1	O	输出
REF	5	I	基准输入
V -	2	—	负电源
V+	6	—	正电源

(1) I = 输入，O = 输出

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电源电压, $V_S = (V+) - (V-)$	单电源		6	V
	双电源		±3	V
信号输入引脚	电流	-10	10	mA
输出短路 ⁽²⁾		持续		
工作温度, T_A		-55	150	°C
结温, T_J			150	
贮存温度, T_{stg}		-65	150	

(1) 应力超出绝对最大额定值下列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力等级, 并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 对 $V_S/2$ 短路。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2500	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1500	

(1) JEDEC 文档 JEP155 规定: 500V HBM 可实现在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 规定: 250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
电源电压 $V_S = (V+) - (V-)$	单电源	1.7	5.5	V
	双电源	±0.85	±2.75	
C_{BYP}	电源引脚上的旁路电容器 ⁽¹⁾	0.1		µF
额定温度	额定温度	-40	125	°C

(1) 对于 C_{BYP} , 请在每个电源引脚和接地之间使用低 ESR 陶瓷电容器。对于单电源运行, 只需一个 C_{BYP} 就足够了。确保 C_{BYP} 尽可能靠近器件放置, 并且电源布线在到达电源引脚之前经过 C_{BYP} 。

6.4 热性能信息

热性能指标 ⁽¹⁾		INA500			单位
		DCK (SC70)	DBV (SOT-23)	DTQ (X2SON)	
		6 引脚	6 引脚	6 引脚	
$R_{\theta JA}$	结至环境热阻	200.2	195.9	待定	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	127.6	115.5	待定	°C/W
$R_{\theta JB}$	结至电路板热阻	59.6	77.1	待定	°C/W
Ψ_{JT}	结至顶部特征参数	42.6	52.2	待定	°C/W
Ψ_{JB}	结至电路板特征参数	59.4	76.8	待定	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	不适用	待定	°C/W

(1) 有关新旧热性能指标的更多信息, 请参阅半导体和 IC 封装热性能指标应用手册。

6.5 电气特性 - INA500A

对于 $V_S = (V_+) - (V_-) = 1.7V$ 至 $5.5V$ ($\pm 0.85V$ 至 $\pm 2.75V$) , $T_A = 25^\circ C$, $V_{REF} = V_S/2$, $G = 1$, $R_L = 100k\Omega$, 连接到 $V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0V$ 和 $V_{OUT} = V_S/2$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
偏移量							
V _{OSO}	失调电压, RTO ⁽³⁾	V _S = 5.5V	T _A = 25°C		±0.70	±3.5	mV
	失调电压随温度变化的情况, RTO ⁽³⁾	V _S = 5.5V	T _A = -40°C 至 125°C			±3.6	mV
	失调电压温漂, RTO ⁽³⁾ (1)	V _S = 5.5V	T _A = -40°C 至 125°C		±1.8	8.5	μV/°C
PSRR	电源抑制比	V _S = 1.7V 至 5.5V	T _A = 25°C		40	175	μV/V
输入阻抗							
R _{IN-DM}	差分电阻				2160		k Ω
R _{IN-CM}	共模电阻				1080		k Ω
输入电压							
V _{CM}	输入共模范围	V _{REF} = V _S / 2		2*(V ₋) - V _{REF}	2*(V ₊) - V _{REF}		V
CMRR DC	共模抑制比, RTO ⁽³⁾	V _{CM} = [2*(V ₋) - V _{REF}] 至 [2*(V ₊) - V _{REF} - 1.4V], 高 CMRR 区域	V _S = 5.5V, V _{REF} = V _S /2	75	87		dB
CMRR DC	共模抑制比, RTO ⁽³⁾	V _{CM} = [2*(V ₋) - V _{REF}] 至 [2*(V ₊) - V _{REF}], 轨到轨 CMRR 区域	V _S = 5.5V, V _{REF} = V _S /2	62	77		dB
噪声电压							
e _{NI}	输出电压噪声密度		f = 1kHz		310		nV/ √ Hz
			f = 10kHz		308		
E _{NI}	输出电压噪声	f _B = 0.1Hz 至 10Hz			8		μV _{PP}
增益							
GE	增益误差 ⁽²⁾	V _{REF} = V _S / 2	V _O = (V ₋) + 0.1V 至 (V ₊) - 0.1V		±0.01	±0.05	%
	增益漂移与温度间的关系 ⁽²⁾		T _A = -40°C 至 125°C			±1	ppm/°C
输出							
V _{OH}	正电源轨余量	R _L = 10kΩ (连接至 V _S /2)			10.5	15	mV
V _{OL}	负电源轨余量	R _L = 10kΩ (连接至 V _S /2)			8.5	15	mV
C _L 驱动	负载电容驱动	V _O = 100mV 阶跃, 过冲 < 20%			200		pF
Z _O	闭环输出阻抗	f = 10kHz			200		Ω
I _{SC}	短路电流	V _S = 5.5V			±33		mA
频率响应							
BW	带宽, - 3dB	V _{IN} = 10mV _{pk-pk}			125		kHz
THD + N	总谐波失真 + 噪声	V _S = 5.5V, V _{CM} = 2.75V, V _O = 1V _{RMS} , R _L = 100k Ω f = 1kHz, 80kHz 测量 BW			0.02		%
EMIRR	电磁干扰抑制比	f = 1GHz, V _{IN_EMIRR} = 100mV			100		dB
SR	压摆率	V _S = 5V, V _O = 2V 阶跃			0.20		V/μs
t _s	稳定时间	精度为 0.1%, V _S = 5.5V, V _{STEP} = 2V, C _L = 10pF			18		μs
		精度为 0.01%, V _S = 5.5V, V _{STEP} = 2V, C _L = 10pF			33		
	稳定时间	精度为 0.1%, V _S = 5.5V, V _{OUT_STEP} = 4V, C _L = 10pF			26		
		精度为 0.01%, V _S = 5.5V, V _{OUT_STEP} = 4V, C _L = 10pF			43		
	过载恢复	V _{STEP} = V _S / G			23.2		μs
基准输入							
REF - V _{IN}	输入电压范围	V _S = 5.5V		(V ₋)		(V ₊)	V
REF - G	以输出为基准的增益				1		V/V

6.5 电气特性 - INA500A (续)

对于 $V_S = (V_+) - (V_-) = 1.7V$ 至 $5.5V$ ($\pm 0.85V$ 至 $\pm 2.75V$) , $T_A = 25^\circ C$, $V_{REF} = V_S/2$, $G = 1$, $R_L = 100k\Omega$, 连接到 $V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0V$ 和 $V_{OUT} = V_S/2$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
REF - GE	基准增益误差 ⁽²⁾	$V_S = 5.5V$		± 0.005	± 0.02	%
电源						
V_S	电源电压	双电源	± 0.85		± 2.75	V
I_Q	静态电流	$V_S = 1.7V$		14.5		μA
		$V_S = 5.5V$		13.5	18.5	μA
		$V_S = 5.5V$	$T_A = -40^\circ C$ 至 $125^\circ C$		19.5	

- (1) 失调漂移具有不相关性。
(2) 最小值和最大值由表征特性指定。
(3) RTO 表示以输出为基准

6.6 电气特性 - INA500B

对于 $V_S = (V_+) - (V_-) = 1.7V$ 至 $5.5V$ ($\pm 0.85V$ 至 $\pm 2.75V$) , $T_A = 25^\circ C$, $V_{MID} = [(V_+) + (V_-)] / 2$, $G = 0.5$, $V_{REF} = V_{MID}$, $R_L = 100k\Omega$ (连接到 V_{MID}) , $V_{CM} = [(V_{IN+}) + (V_{IN-})] / 2 = V_{MID}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0V$ 和 $V_{OUT} = V_{MID}$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
偏移量							
V _{OSO}	失调电压, RTO	V _S = 5.5V	T _A = 25°C		±0.50	±2.6	mV
	失调电压随温度变化的情况, RTO	V _S = 5.5V	T _A = -40°C 至 125°C			±2.7	mV
	失调电压温漂, RTO ⁽¹⁾	V _S = 5.5V	T _A = -40°C 至 125°C		±1.4	6.6	μV/°C
PSRR	电源抑制比	V _S = 1.7V 至 5.5V	T _A = 25°C		40	150	μV/V
输入阻抗							
R _{IN-DM}	差分电阻				2880		k Ω
R _{IN-CM}	共模电阻				1080		k Ω
输入电压							
V _{CM}	输入共模范围	V _{REF} = V _{MID}		3*(V ₋) - 2*(V _{REF})		3*(V ₊) - 2*(V _{REF})	V
CMRR DC	共模抑制比, RTO	V _{CM} = [3*(V ₋) - 2*(V _{REF})] 至 [3*(V ₊) - 2*(V _{REF}) - 2.1]	V _S = 5.5V, V _{REF} = V _{MID}	77	89		dB
CMRR DC	共模抑制比, RTO	V _{CM} = [3*(V ₋) - 2*(V _{REF})] 至 [3*(V ₊) - 2*(V _{REF})]	V _S = 5.5V, V _{REF} = V _{MID}	62	79		dB
噪声电压							
e _{NI}	输出电压噪声密度		f = 1kHz		200		nV/ √ Hz
			f = 10kHz		190		
E _{NI}	输出电压噪声	f _B = 0.1Hz 至 10Hz			7.5		μV _{PP}
增益							
GE	增益误差 ⁽²⁾	V _{REF} = V _{MID}	V _O = (V ₋) + 0.1V 至 (V ₊) - 0.1V		±0.003	±0.075	%
	增益漂移与温度间的关系 ⁽²⁾	G = 0.5	T _A = -40°C 至 125°C			±1	ppm/°C
输出							
V _{OH}	正电源轨余量	R _L = 10kΩ 至 V _{MID}			10	25	mV
V _{OL}	负电源轨余量	R _L = 10kΩ 至 V _{MID}			8	20	mV
C _L 驱动	负载电容驱动	V _O = 100mV 阶跃, 过冲 < 20%			120		pF
Z _O	闭环输出阻抗	f = 10kHz			165		Ω
I _{SC}	短路电流	V _S = 5.5V			±35		mA
频率响应							
BW	带宽, - 3dB		V _{IN} = 10mV _{pk-pk}		135		kHz
THD + N	总谐波失真 + 噪声	V _S = 5.5V, V _{CM} = 2.75V, V _O = 1V _{RMS} , R _L = 100k Ω f = 1kHz, 80kHz 测量 BW			0.017		%
EMIRR	电磁干扰抑制比	f = 1GHz, V _{IN_EMIRR} = 100mV			95		dB
SR	压摆率	V _S = 5V, V _O = 2V 阶跃			0.18		V/μs
t _s	稳定时间	精度为 0.1%, V _S = 5.5V, V _{STEP} = 2V, C _L = 10pF			21		μs
		精度为 0.01%, V _S = 5.5V, V _{STEP} = 2V, C _L = 10pF			34		
	稳定时间	精度为 0.1%, V _S = 5.5V, V _{OUT_STEP} = 4V, C _L = 10pF			30		
		精度为 0.01%, V _S = 5.5V, V _{OUT_STEP} = 4V, C _L = 10pF			45		
	过载恢复	V _{STEP} = V _S / G			24		μs
基准输入							
REF - V _{IN}	输入电压范围	V _S = 5.5V			(V ₋)	(V ₊)	V
REF - G	以输出为基准的增益				1		V/V

对于 $V_S = (V_+) - (V_-) = 1.7V$ 至 $5.5V$ ($\pm 0.85V$ 至 $\pm 2.75V$) , $T_A = 25^\circ C$, $V_{MID} = [(V_+) + (V_-)] / 2$, $G = 0.5$, $V_{REF} = V_{MID}$, $R_L = 100k\ \Omega$ (连接到 V_{MID}) , $V_{CM} = [(V_{IN+}) + (V_{IN-})] / 2 = V_{MID}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0V$ 和 $V_{OUT} = V_{MID}$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
REF - GE	基准增益误差 ⁽²⁾	$V_S = 5.5V$		± 0.002	± 0.025	%
电源						
V_S	电源电压	双电源	± 0.85		± 2.75	V
I_Q	静态电流	$V_S = 1.7V$		15		μA
I_Q	静态电流	$V_S = 5.5V$		14	19	μA
		$V_S = 5.5V$, $T_A = -40^\circ C$ 至 $125^\circ C$			20	

- (1) 失调漂移具有不相关性。
(2) 最小值和最大值由表征特性指定。

6.7 电气特性 - INA500C

对于 $V_S = (V_+) - (V_-) = 1.7V$ 至 $5.5V$ ($\pm 0.85V$ 至 $\pm 2.75V$) , $T_A = 25^\circ C$, $V_{MID} = [(V_+) + (V_-)] / 2$, $G = 0.25$, $V_{REF} = V_{MID}$, $R_L = 100k\Omega$ (连接到 V_{MID}) , $V_{CM} = [(V_{IN+}) + (V_{IN-})] / 2 = V_{MID}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0V$ 和 $V_{OUT} = V_{MID}$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
偏移量							
V _{OSO}	失调电压, RTO	V _S = 5.5V	T _A = 25°C		±0.40	±2.2	mV
	失调电压随温度变化的情况, RTO	V _S = 5.5V	T _A = -40°C 至 125°C			±2.3	mV
	失调电压温漂, RTO ⁽¹⁾	V _S = 5.5V	T _A = -40°C 至 125°C		±1.1	5.5	μV/°C
PSRR	电源抑制比	V _S = 1.7V 至 5.5V	T _A = 25°C		40	130	μV/V
输入阻抗							
R _{IN-DM}	差分电阻				3360		k Ω
R _{IN-CM}	共模电阻				1050		k Ω
输入电压							
V _{CM}	输入共模范围	V _{REF} = V _{MID}		5*(V ₋) - 4*(V _{REF})		5*(V ₊) - 4*(V _{REF})	V
CMRR DC	共模抑制比, RTO	V _{CM} = [5*(V ₋) - 4*(V _{REF})] 至 [5*(V ₊) - 4*(V _{REF}) - 3.5]	V _S = 5.5V, V _{REF} = V _{MID}	77.7	85		dB
CMRR DC	共模抑制比, RTO	V _{CM} = [5*(V ₋) - 4*(V _{REF})] 至 [5*(V ₊) - 4*(V _{REF})]	V _S = 5.5V, V _{REF} = V _{MID}	70			dB
噪声电压							
e _{NI}	输出电压噪声密度		f = 1kHz		150		nV/ √ Hz
			f = 10kHz		140		
E _{NI}	输出电压噪声	f _B = 0.1Hz 至 10Hz			7.5		μV _{PP}
增益							
GE	增益误差 ⁽²⁾	V _{REF} = V _{MID}	V _O = (V ₋) + 0.1V 至 (V ₊) - 0.1V		±0.003	±0.1	%
	增益漂移与温度间的关系 ⁽²⁾	G = 0.5	T _A = -40°C 至 125°C			±1	ppm/°C
输出							
V _{OH}	正电源轨余量	R _L = 10kΩ 至 V _{MID}			15	25	mV
V _{OL}	负电源轨余量	R _L = 10kΩ 至 V _{MID}			15	20	mV
C _L 驱动	负载电容驱动	V _O = 100mV 阶跃, 过冲 < 20%			100		pF
Z _O	闭环输出阻抗	f = 10kHz			180		Ω
I _{SC}	短路电流	V _S = 5.5V			±30		mA
频率响应							
BW	带宽, - 3dB		V _{IN} = 10mV _{pk-pk}		160		kHz
THD + N	总谐波失真 + 噪声	V _S = 5.5V, V _{CM} = 2.75V, V _O = 1V _{RMS} , R _L = 100k Ω f = 1kHz, 80kHz 测量 BW			0.017		%
EMIRR	电磁干扰抑制比	f = 1GHz, V _{IN_EMIRR} = 100mV			105		dB
SR	压摆率	V _S = 5V, V _O = 2V 阶跃			0.19		V/μs
t _s	稳定时间	精度为 0.1%, V _S = 5.5V, V _{STEP} = 2V, C _L = 10pF			20		μs
		精度为 0.01%, V _S = 5.5V, V _{STEP} = 2V, C _L = 10pF			32		
	稳定时间	精度为 0.1%, V _S = 5.5V, V _{OUT_STEP} = 4V, C _L = 10pF			26		
		精度为 0.01%, V _S = 5.5V, V _{OUT_STEP} = 4V, C _L = 10pF			40		
	过载恢复	V _{STEP} = V _S / G			23.2		μs
基准输入							
REF - V _{IN}	输入电压范围	V _S = 5.5V, V _{REF} = V _{MID}			(V ₋)	(V ₊)	V
REF - G	以输出为基准的增益				1		V/V

对于 $V_S = (V_+) - (V_-) = 1.7V$ 至 $5.5V$ ($\pm 0.85V$ 至 $\pm 2.75V$) , $T_A = 25^\circ C$, $V_{MID} = [(V_+) + (V_-)] / 2$, $G = 0.25$, $V_{REF} = V_{MID}$, $R_L = 100k\Omega$ (连接到 V_{MID}) , $V_{CM} = [(V_{IN+}) + (V_{IN-})] / 2 = V_{MID}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0V$ 和 $V_{OUT} = V_{MID}$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
REF - GE	基准增益误差 ⁽²⁾	$V_S = 5.5V$		± 0.002	± 0.02	%
电源						
V_S	电源电压	双电源	± 0.85		± 2.75	V
I_Q	静态电流	$V_S = 1.7V$		15		μA
I_Q	静态电流	$V_S = 5.5V$		14	19	μA
		$V_S = 5.5V$			20	

- (1) 失调漂移具有不相关性。
(2) 最小值和最大值由表征特性指定。

6.8 典型特性

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

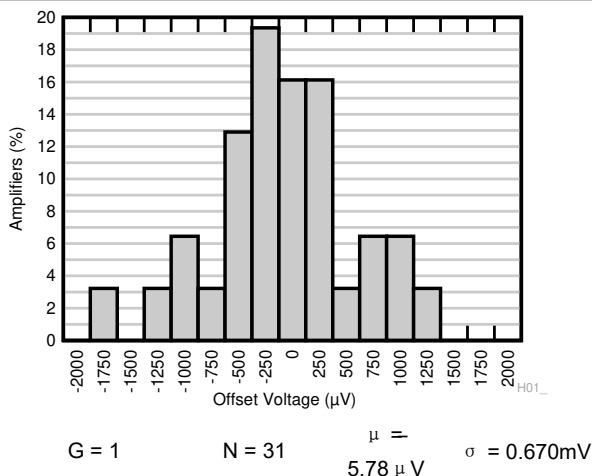


图 6-1. 以输出为基准的失调电压的典型分布

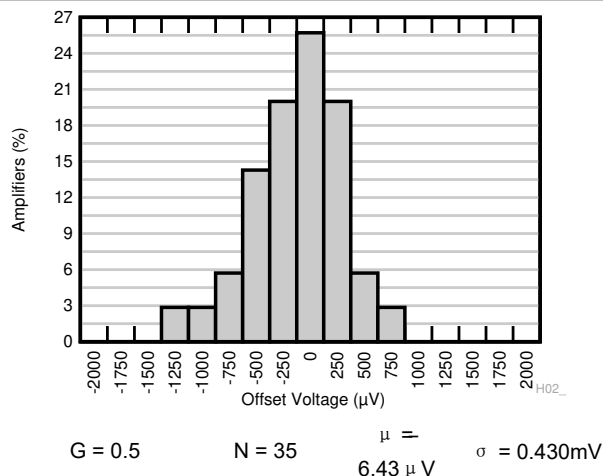


图 6-2. 以输出为基准的失调电压的典型分布

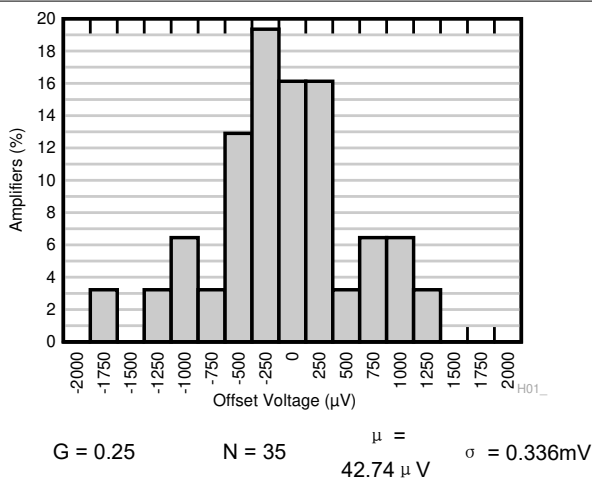


图 6-3. 以输出为基准的失调电压的典型分布

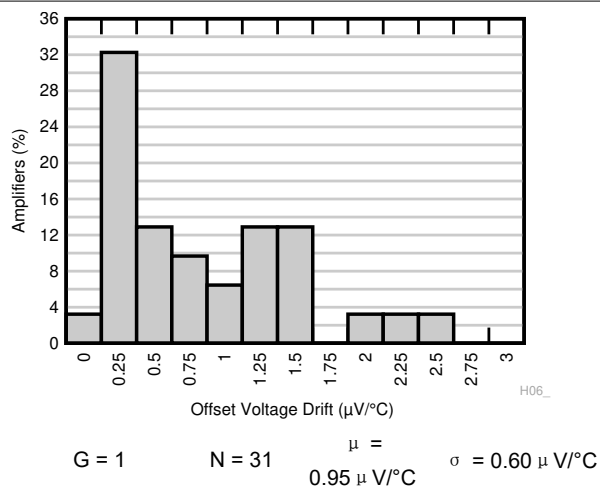


图 6-4. 以输出为基准的失调温漂的典型分布

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

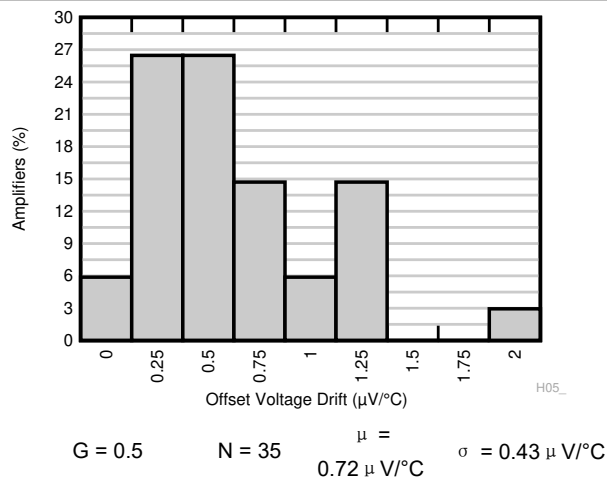


图 6-5. 以输出为基准的失调温漂的典型分布

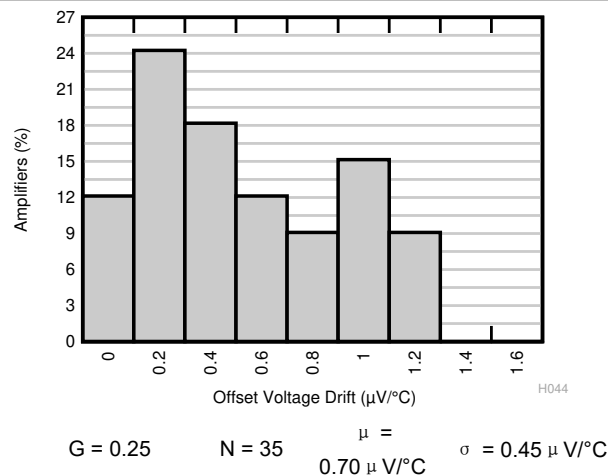


图 6-6. 以输出为基准的失调温漂的典型分布

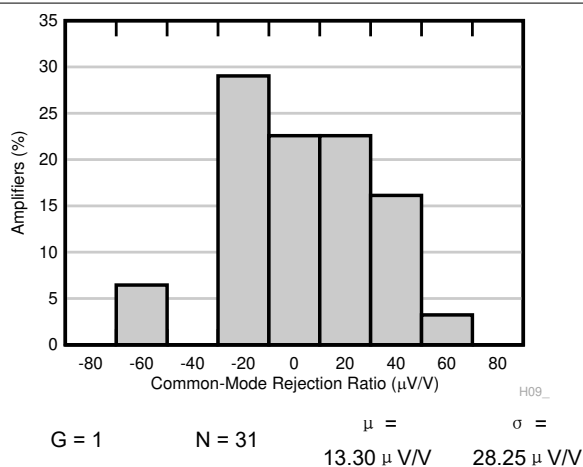


图 6-7. 以输出为基准的 CMRR 的典型分布

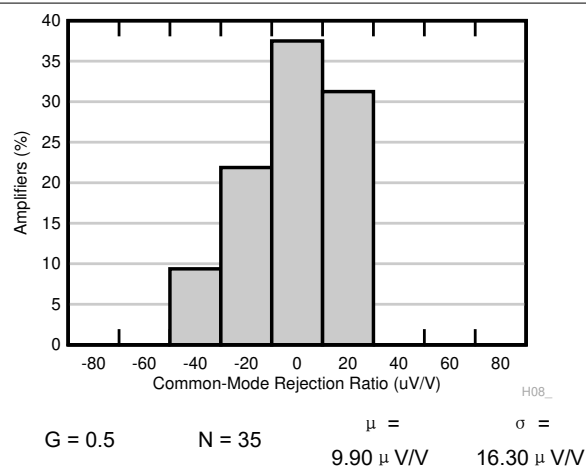


图 6-8. 以输出为基准的 CMRR 的典型分布

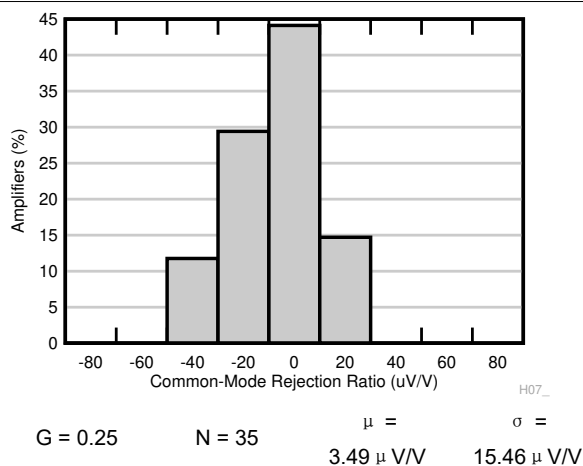


图 6-9. 以输出为基准的 CMRR 的典型分布

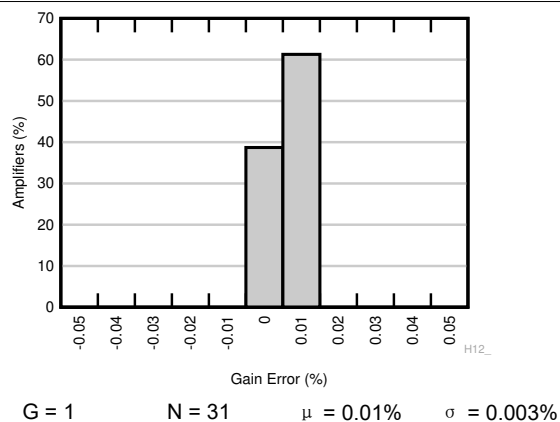


图 6-10. 增益误差的典型分布

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

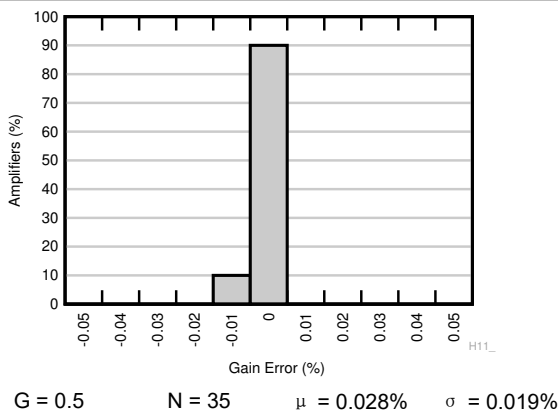


图 6-11. 增益误差的典型分布

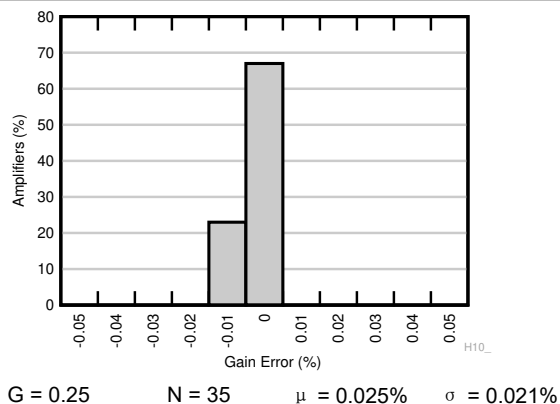


图 6-12. 增益误差的典型分布

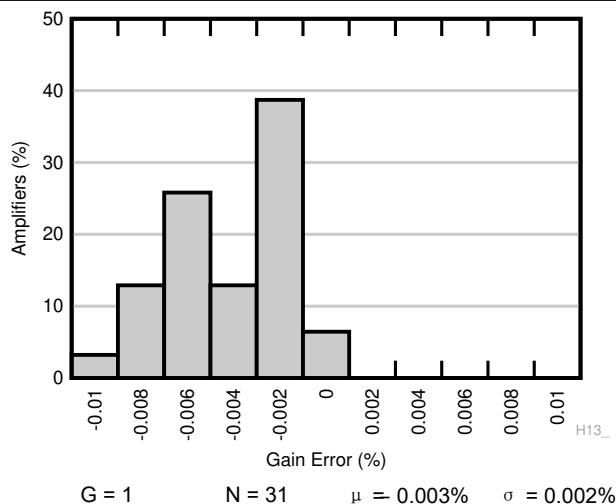


图 6-13. 基准增益误差的典型分布

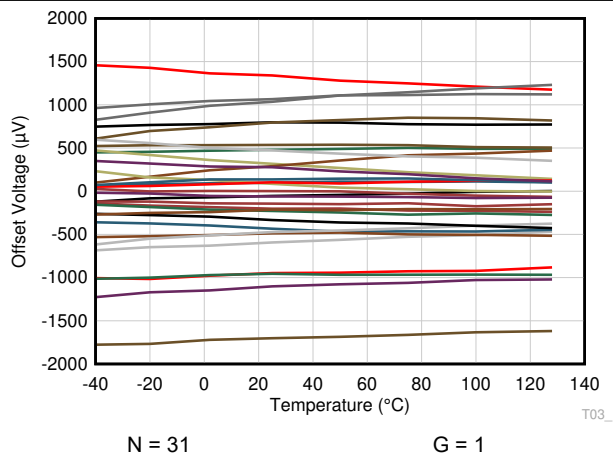


图 6-14. 以输出为基准的失调电压与温度间的关系

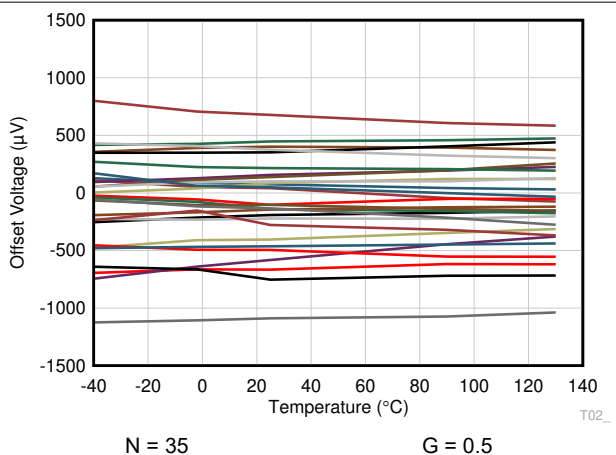


图 6-15. 以输出为基准的失调电压与温度间的关系

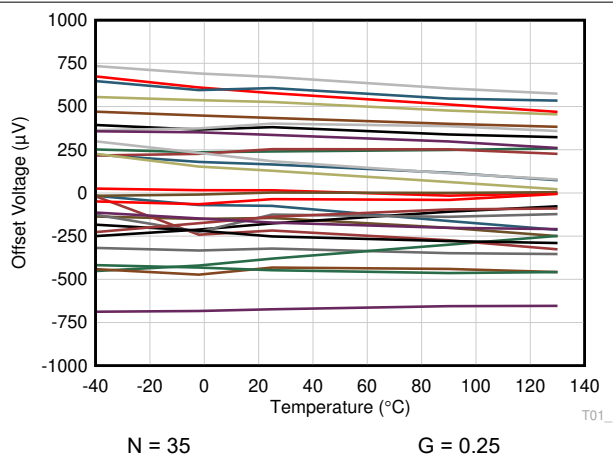


图 6-16. 以输出为基准的失调电压与温度间的关系

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

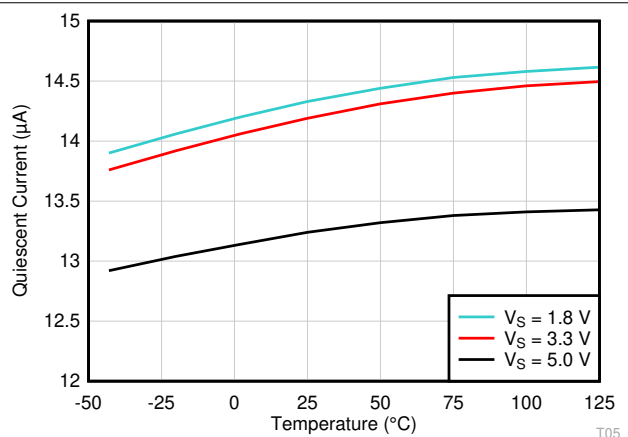


图 6-17. 静态电流与温度间的关系

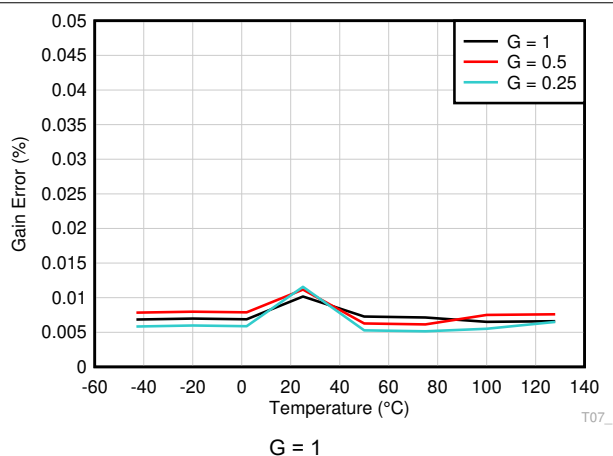


图 6-18. 增益误差与温度间的关系

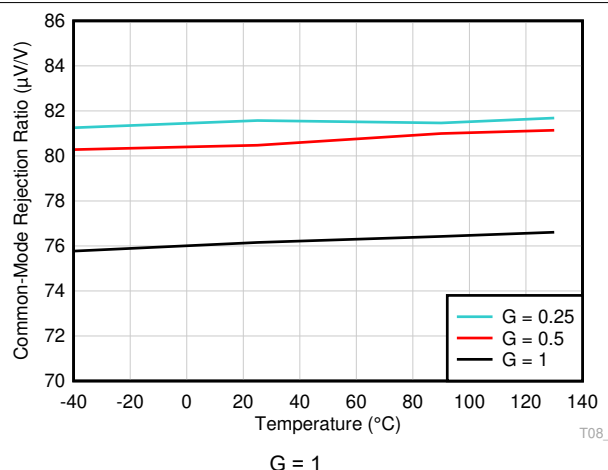


图 6-19. 以输出为基准的 CMRR 与温度间的关系

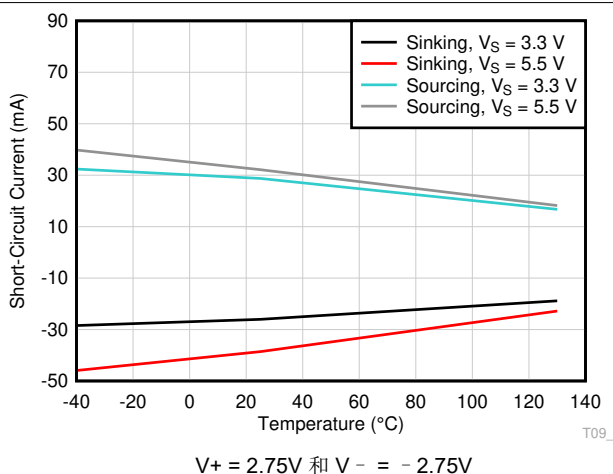


图 6-20. 短路电流与温度间的关系

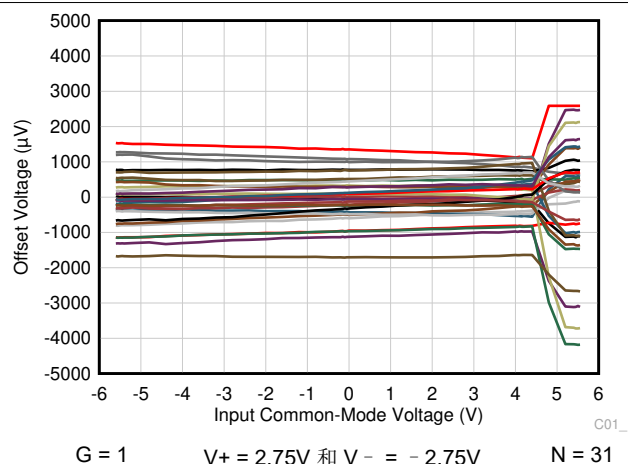


图 6-21. 以输出为基准的失调电压与输入共模电压间的关系

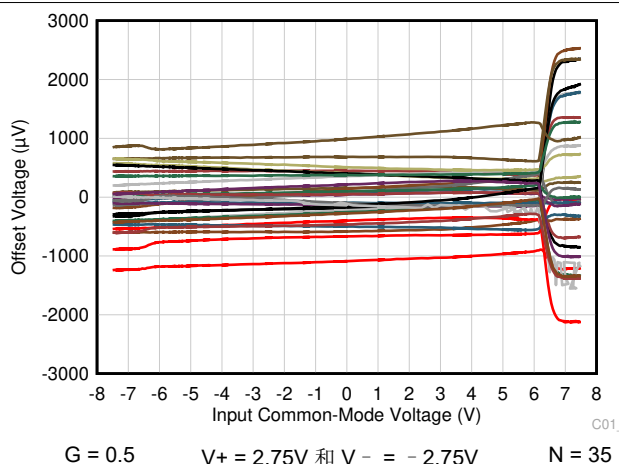


图 6-22. 以输出为基准的失调电压与输入共模电压间的关系

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

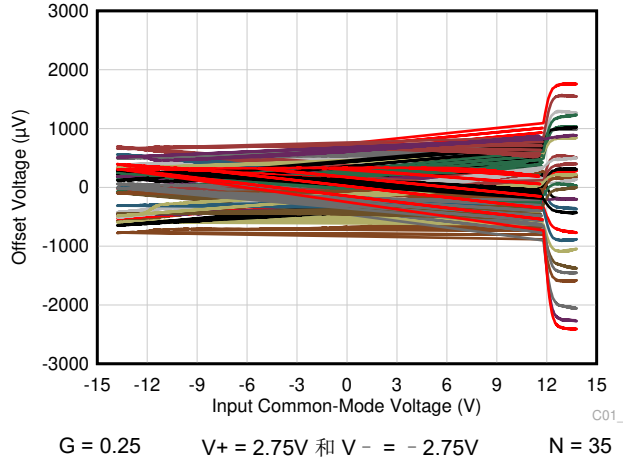


图 6-23. 以输出为基准的失调电压与输入共模电压间的关系

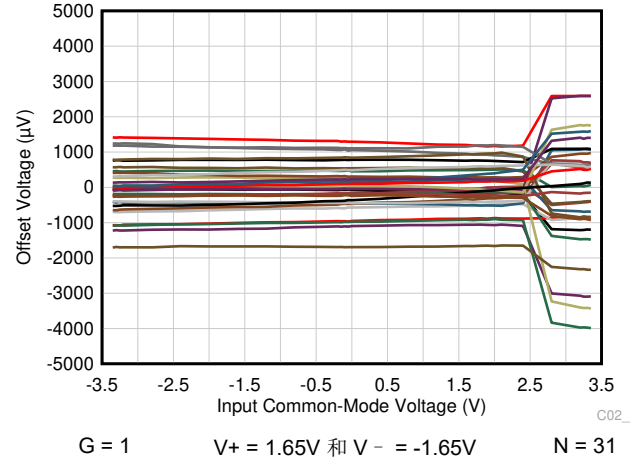


图 6-24. 以输出为基准的失调电压与输入共模电压间的关系

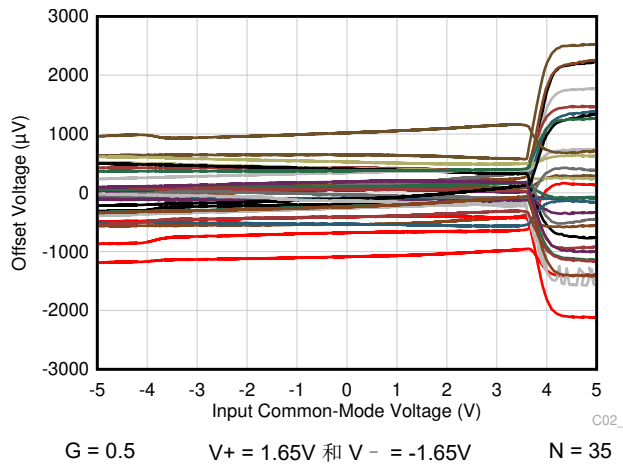


图 6-25. 以输出为基准的失调电压与输入共模电压间的关系

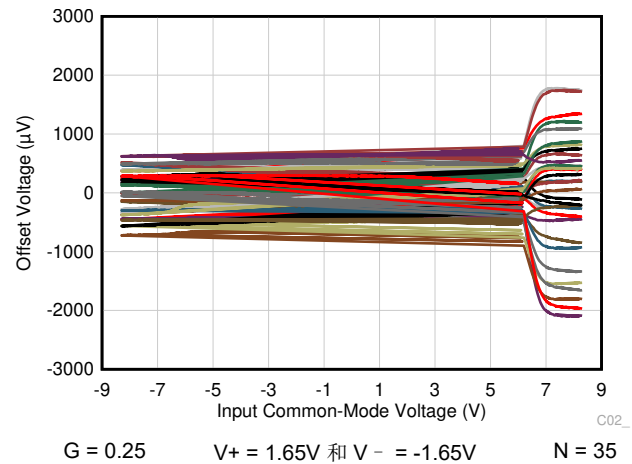


图 6-26. 以输出为基准的失调电压与输入共模电压间的关系

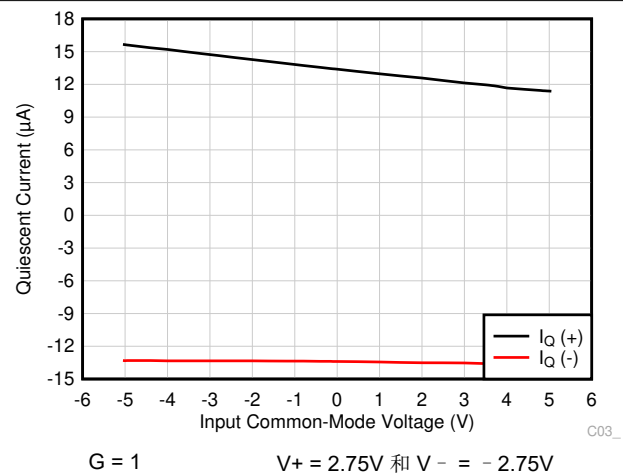


图 6-27. 静态电流与输入共模电压间的关系

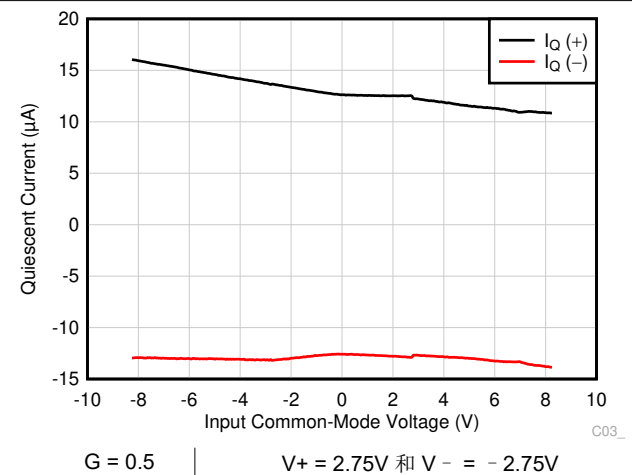
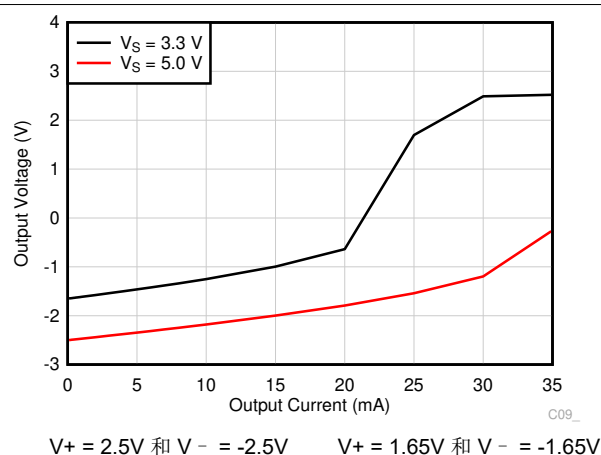
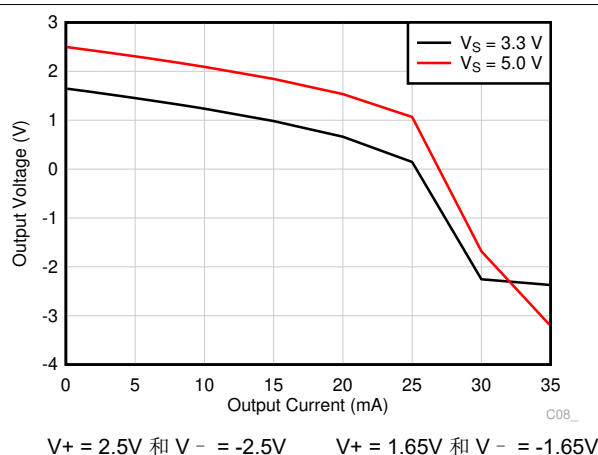
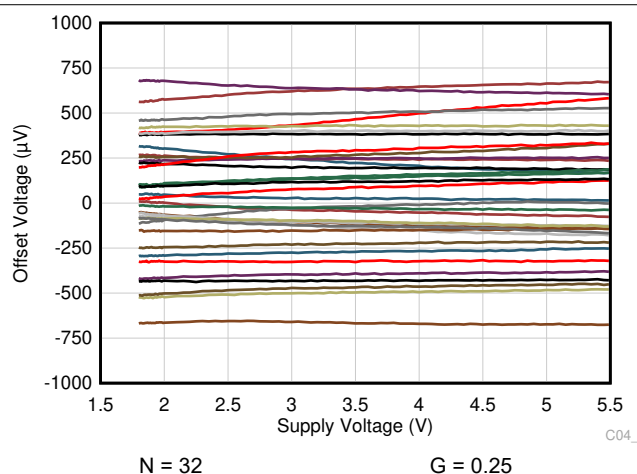
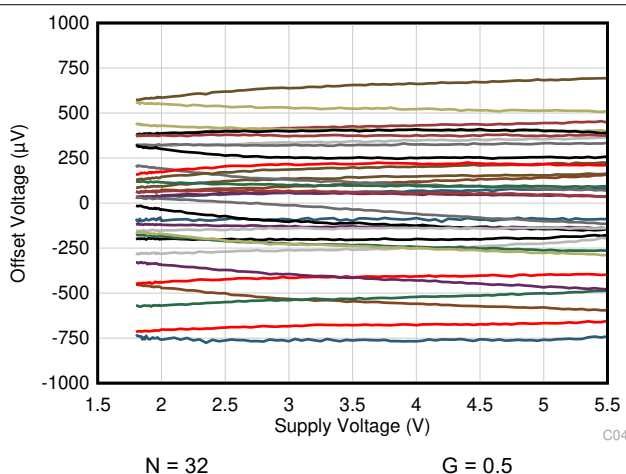
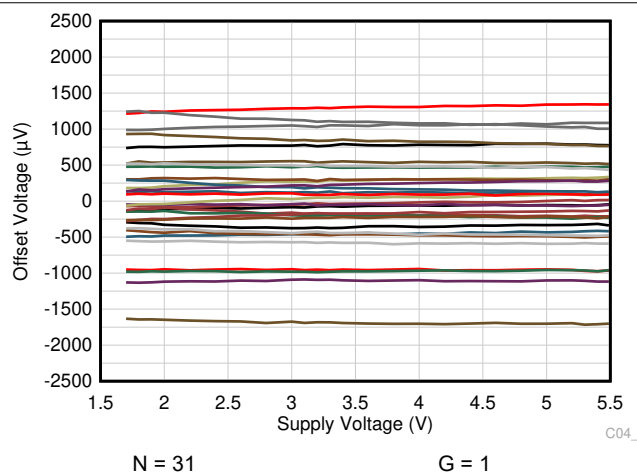
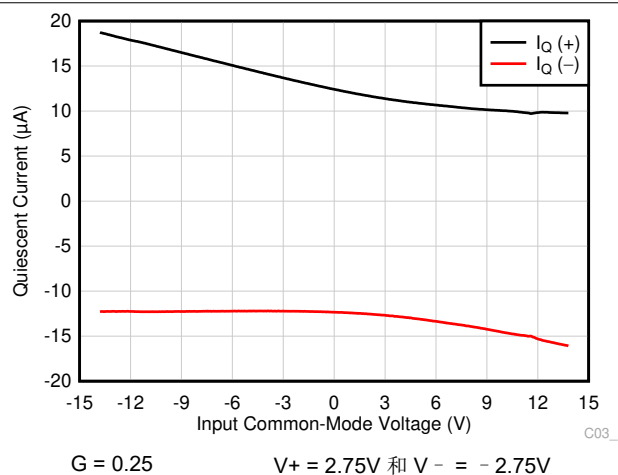


图 6-28. 静态电流与输入共模电压间的关系

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)



6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

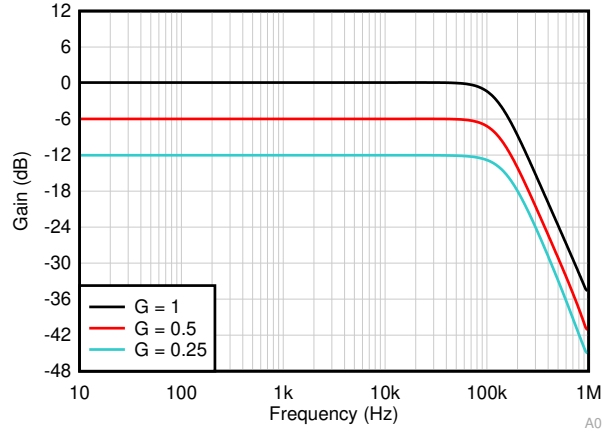


图 6-35. 闭环增益与频率间的关系

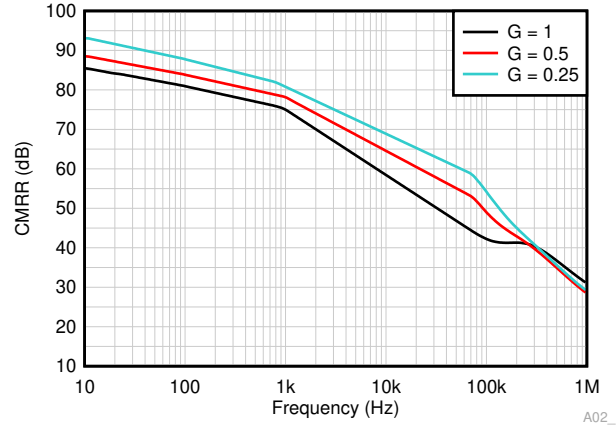


图 6-36. CMRR (以输出为基准) 与频率间的关系

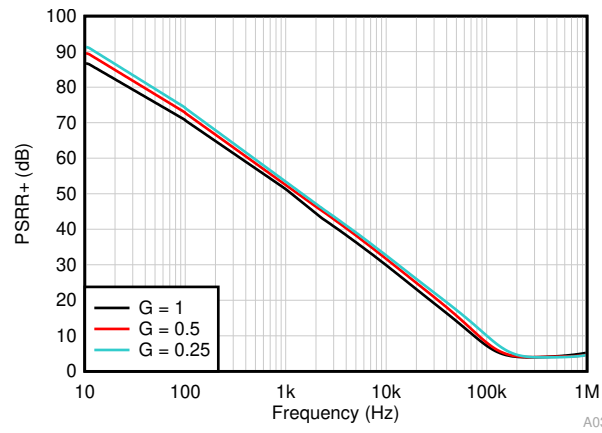


图 6-37. PSRR+ (以输出为基准) 与频率间的关系

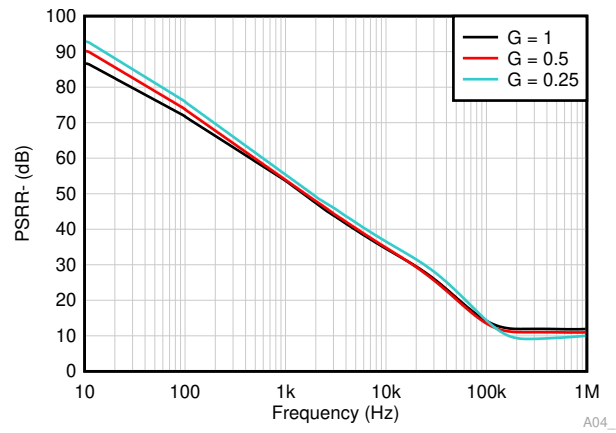


图 6-38. PSRR- (以输出为基准) 与频率间的关系

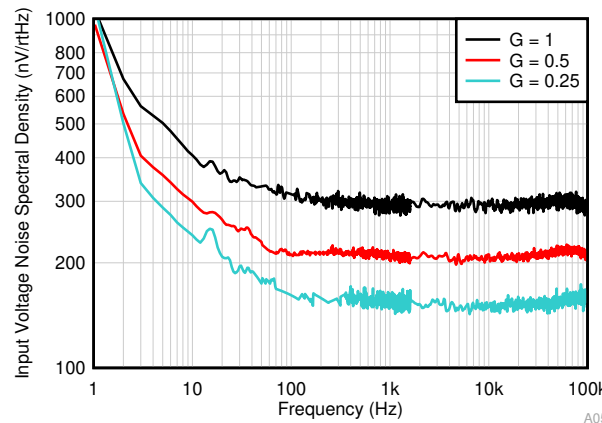


图 6-39. 以输出为基准的电压噪声频谱密度

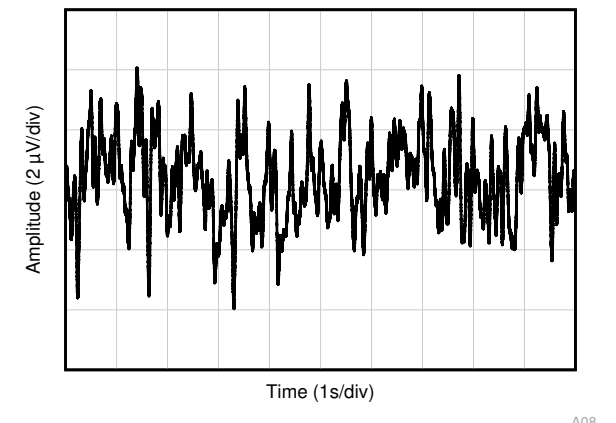


图 6-40. 以输出为基准的 0.1Hz 至 10Hz 时域电压噪声

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

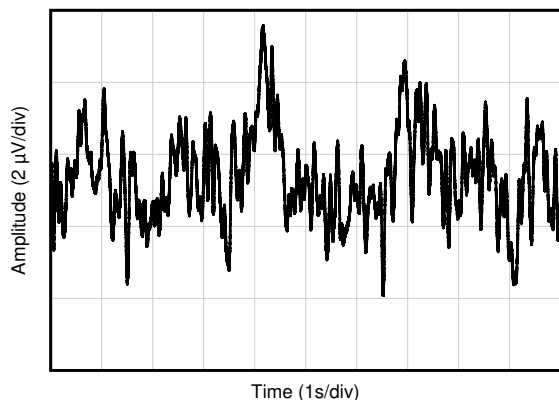


图 6-41. 以输出为基准的 0.1Hz 至 10Hz 时域电压噪声

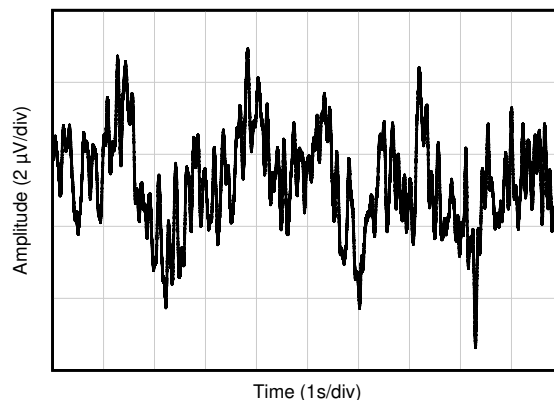


图 6-42. 以输出为基准的 0.1Hz 至 10Hz 时域电压噪声

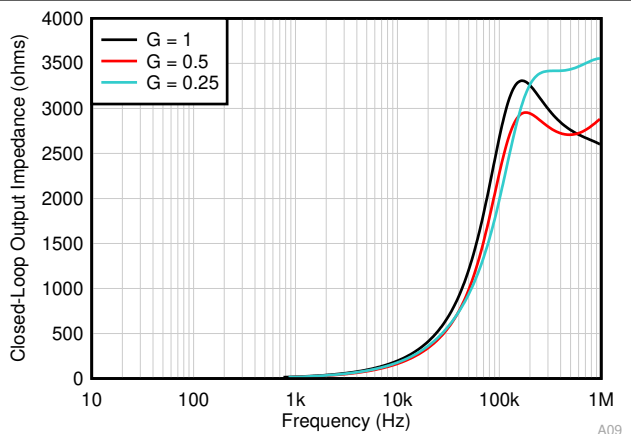


图 6-43. 闭环输出阻抗与频率间的关系

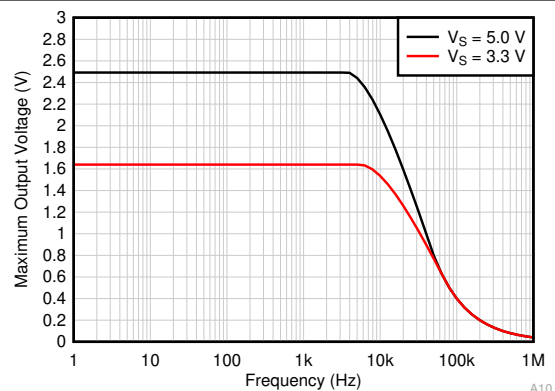


图 6-44. 最大输出电压与频率间的关系

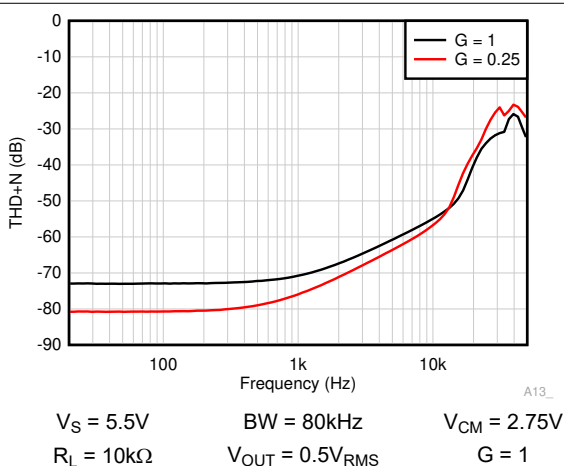


图 6-45. THD + N 与频率间的关系

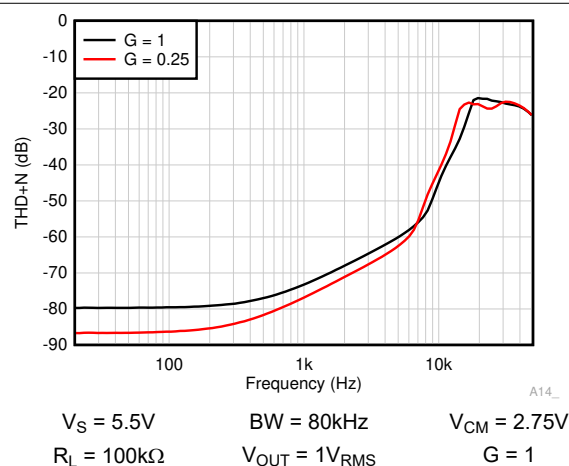


图 6-46. THD + N 与频率间的关系

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

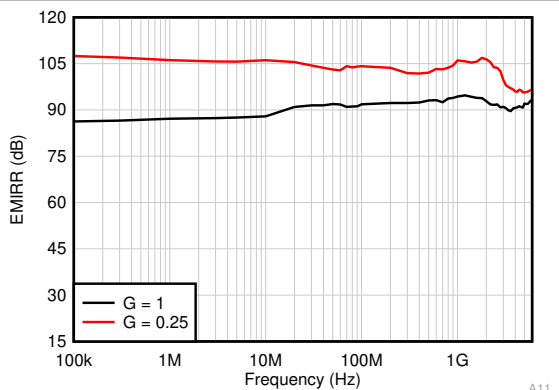


图 6-47. 以输出为基准的电磁干扰抑制比与频率间的关系 (差分输入)

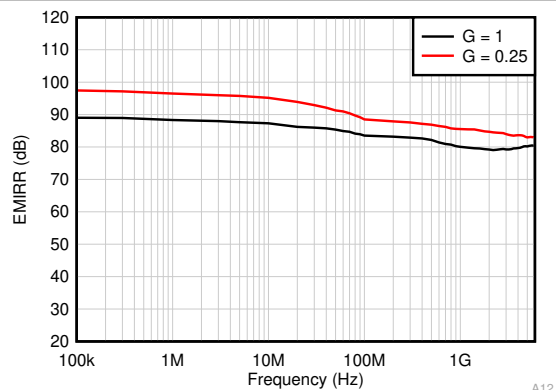
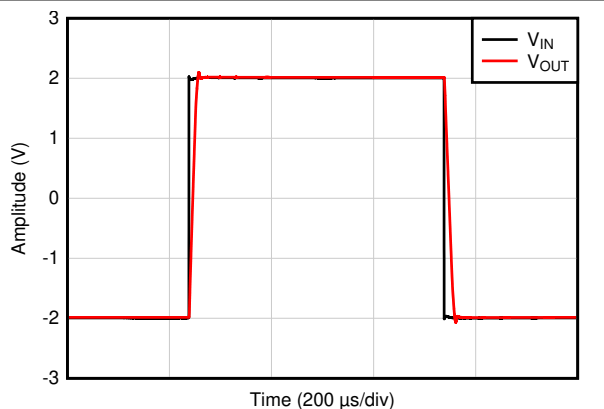
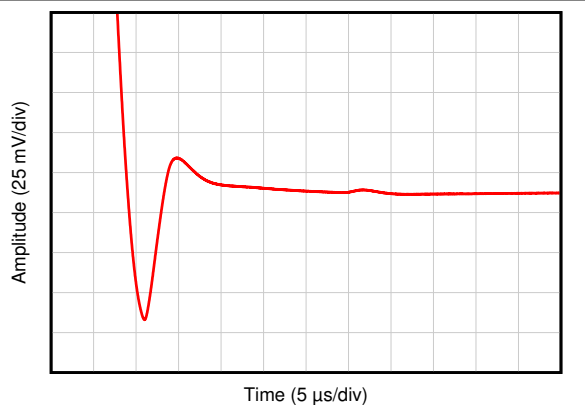


图 6-48. 以输出为基准的电磁干扰抑制比与频率间的关系 (共模输入)



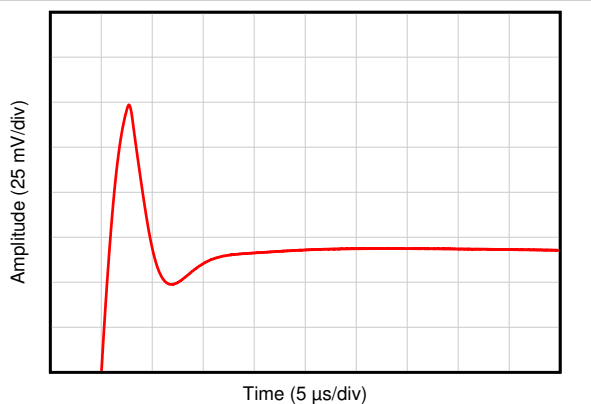
$V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 1$ $V_{OUT} = 4V_{PP}$

图 6-49. 大信号阶跃响应



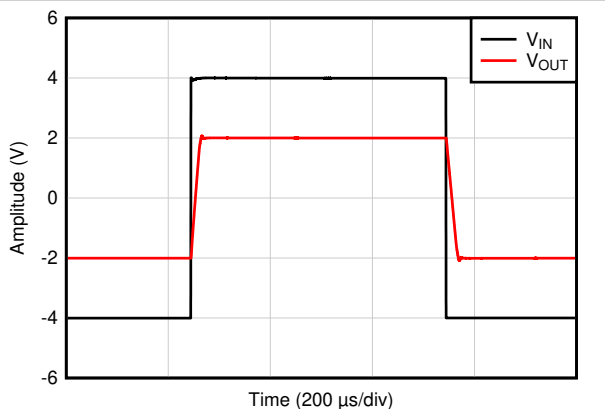
$V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 1$ $V_{OUT} = 4V_{PP}$

图 6-50. 大信号稳定时间 (下降沿)



$V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 1$ $V_{OUT} = 4V_{PP}$

图 6-51. 大信号稳定时间 (上升沿)

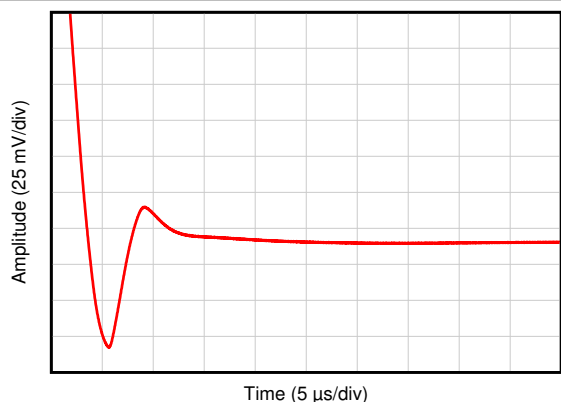


$V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.5$ $V_{OUT} = 4V_{PP}$

图 6-52. 大信号阶跃响应

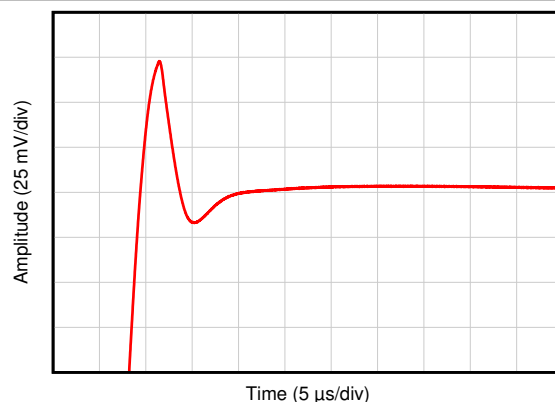
6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)



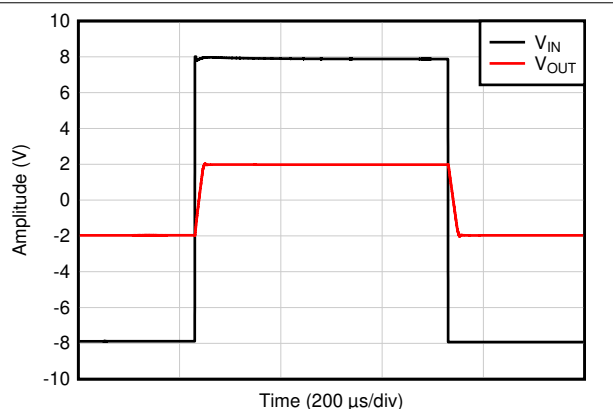
TR05
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.5$ $V_{OUT} = 4V_{PP}$

图 6-53. 大信号稳定时间 (下降沿)



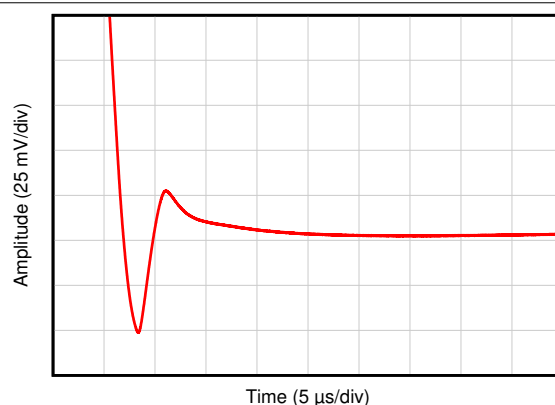
TR05
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.5$ $V_{OUT} = 4V_{PP}$

图 6-54. 大信号稳定时间 (上升沿)



TR04
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.25$ $V_{OUT} = 4V_{PP}$

图 6-55. 大信号阶跃响应



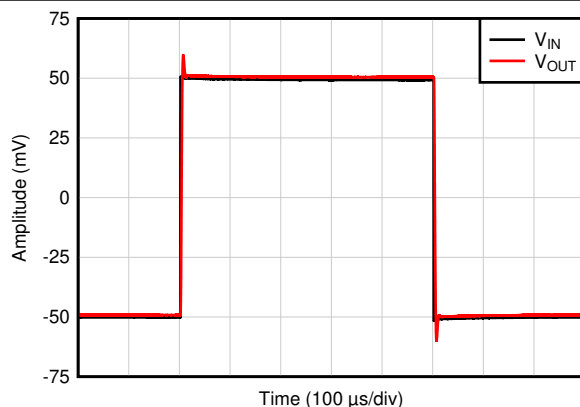
TR04
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.25$ $V_{OUT} = 4V_{PP}$

图 6-56. 大信号稳定时间 (下降沿)



TR04
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.25$ $V_{OUT} = 4V_{PP}$

图 6-57. 大信号稳定时间 (上升沿)

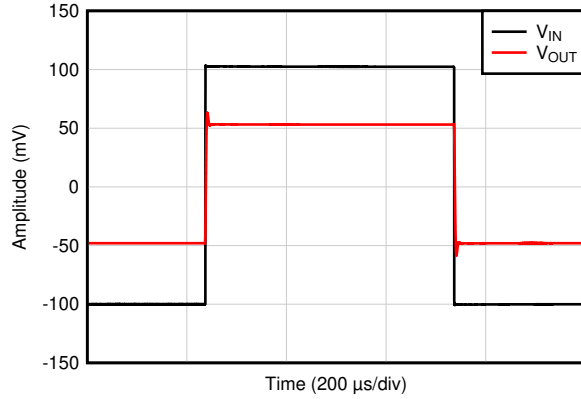


TR09
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 1$ $V_{OUT} = 100\text{mV}_{PP}$

图 6-58. 小信号阶跃响应

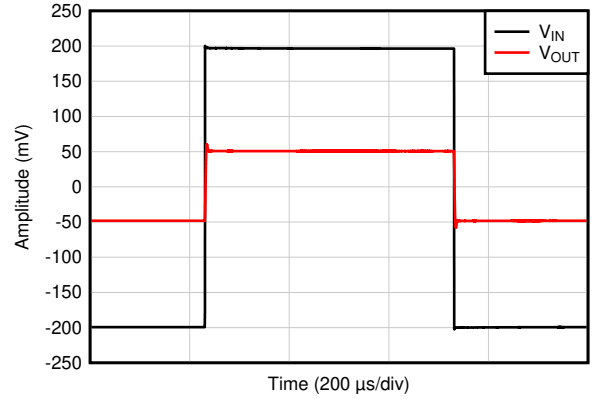
6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)



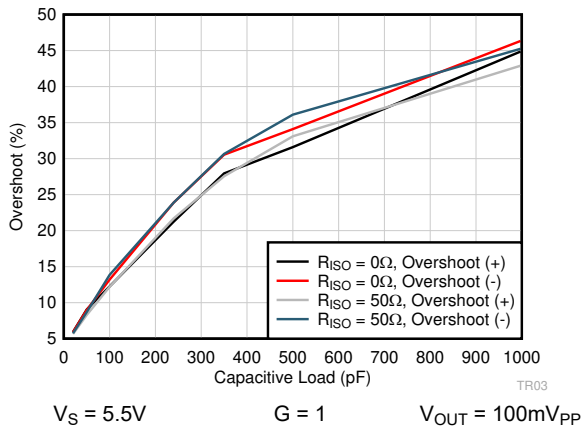
TR08
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.5$ $V_{OUT} = 100\text{mV}_{PP}$

图 6-59. 小信号阶跃响应



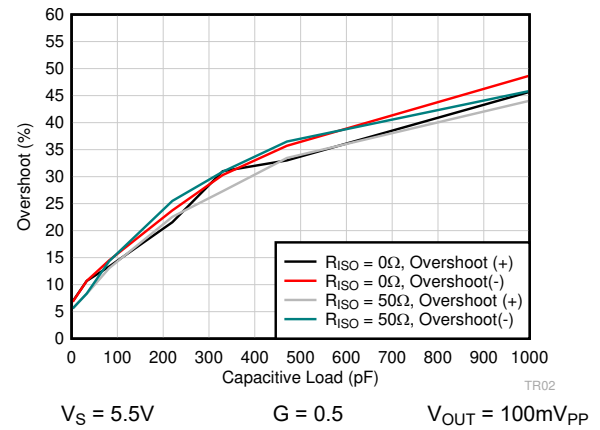
TR07
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 0.25$ $V_{OUT} = 100\text{mV}_{PP}$

图 6-60. 小信号阶跃响应



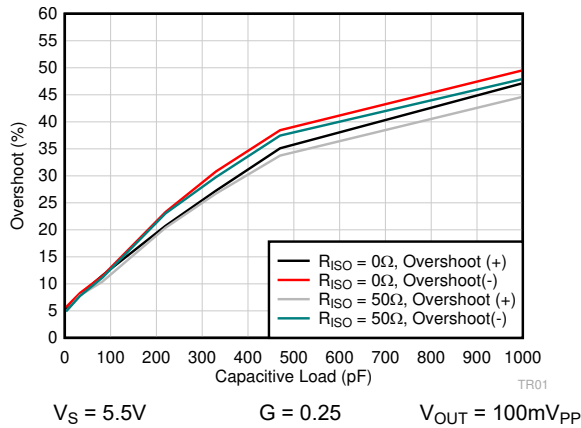
TR03
 $V_S = 5.5\text{V}$ $G = 1$ $V_{OUT} = 100\text{mV}_{PP}$

图 6-61. 小信号过冲与容性负载间的关系



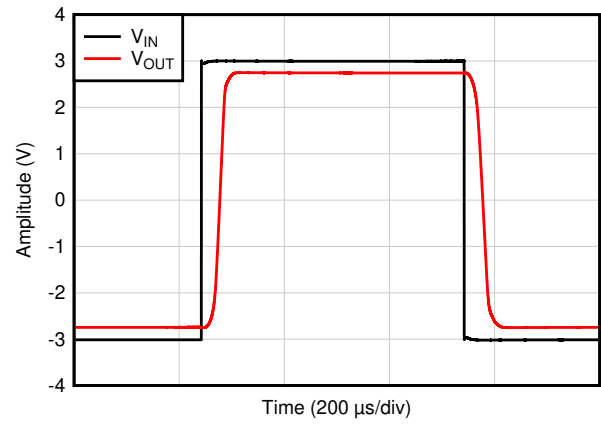
TR02
 $V_S = 5.5\text{V}$ $G = 0.5$ $V_{OUT} = 100\text{mV}_{PP}$

图 6-62. 小信号过冲与容性负载间的关系



TR01
 $V_S = 5.5\text{V}$ $G = 0.25$ $V_{OUT} = 100\text{mV}_{PP}$

图 6-63. 小信号过冲与容性负载间的关系



TR10
 $V_+ = 2.75\text{V}$ $V_- = -2.75\text{V}$ $G = 1$ $V_{IN} = 6\text{V}_{PP}$

图 6-64. 过载恢复

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

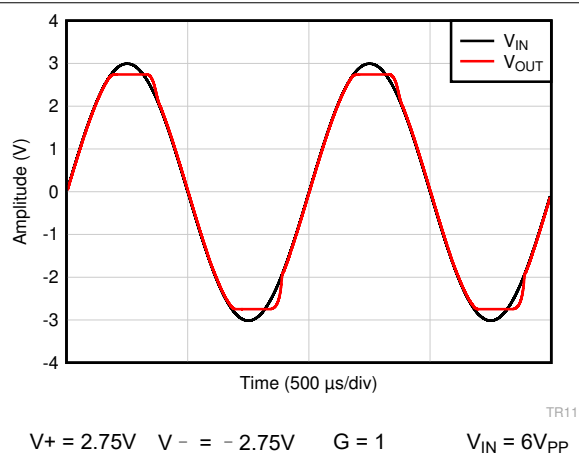


图 6-65. 无相位反转

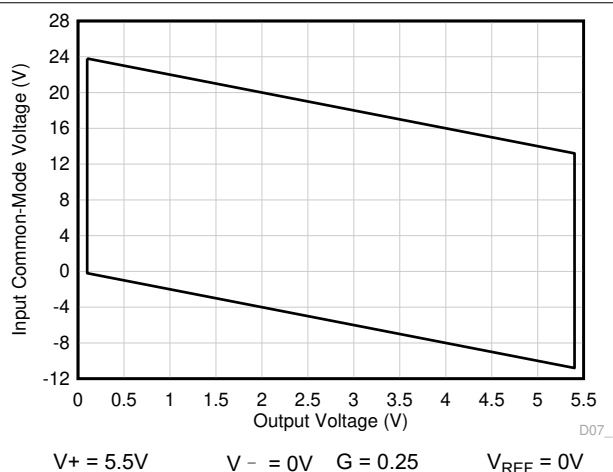


图 6-66. 输入共模电压与输出电压间的关系 (高 CMRR 区域)

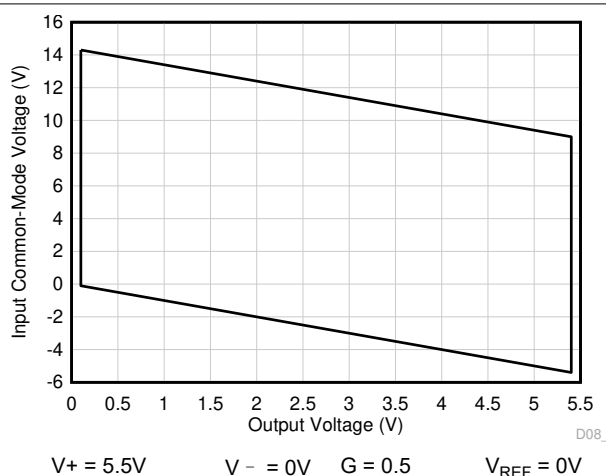


图 6-67. 输入共模电压与输出电压间的关系 (高 CMRR 区域)

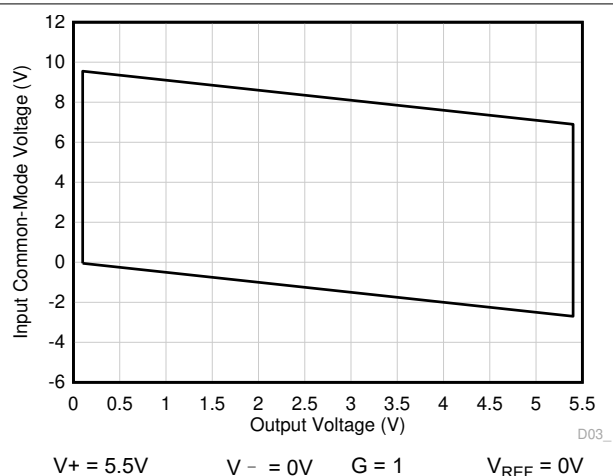


图 6-68. 输入共模电压与输出电压间的关系 (高 CMRR 区域)

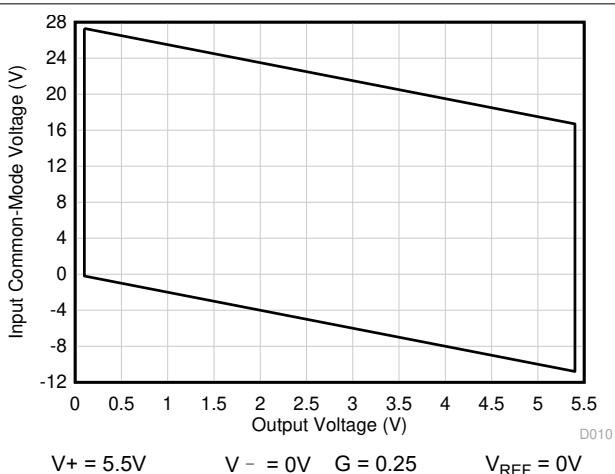


图 6-69. 输入共模电压与输出电压间的关系 (轨至轨 CMRR 区域)

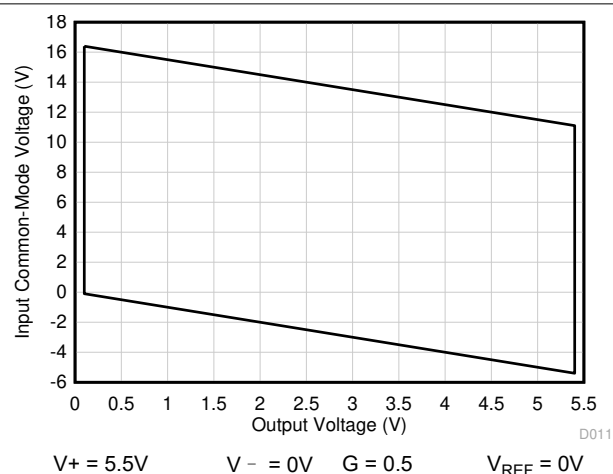


图 6-70. 输入共模电压与输出电压间的关系 (轨至轨 CMRR 区域)

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

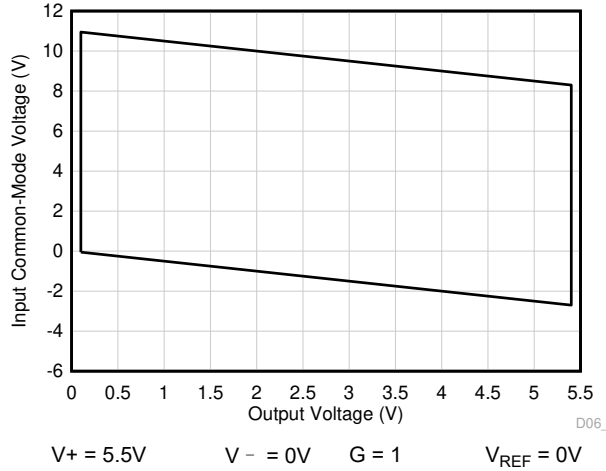


图 6-71. 输入共模电压与输出电压间的关系 (轨至轨 CMRR 区域)

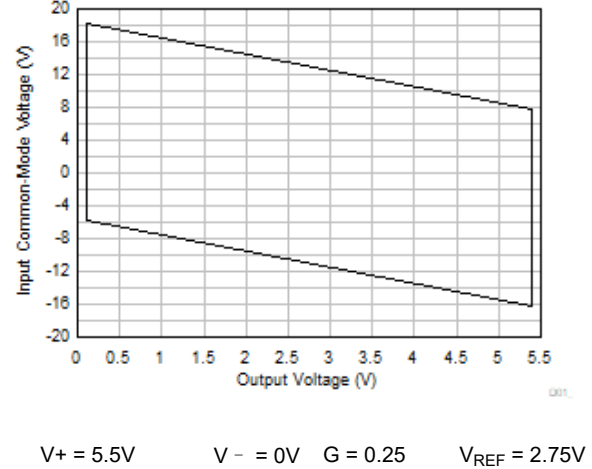


图 6-72. 输入共模电压与输出电压间的关系 (高 CMRR 区域)

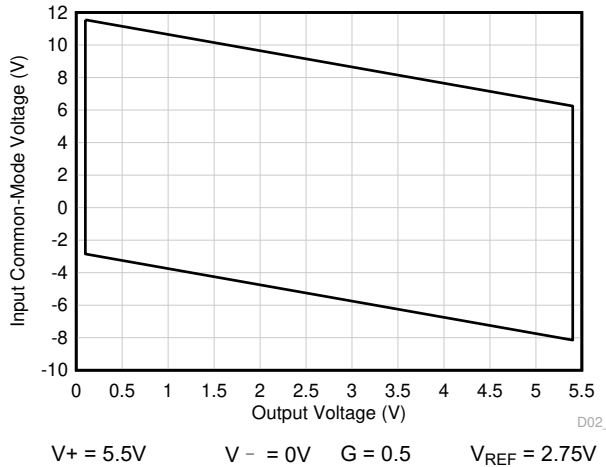


图 6-73. 输入共模电压与输出电压间的关系 (高 CMRR 区域)

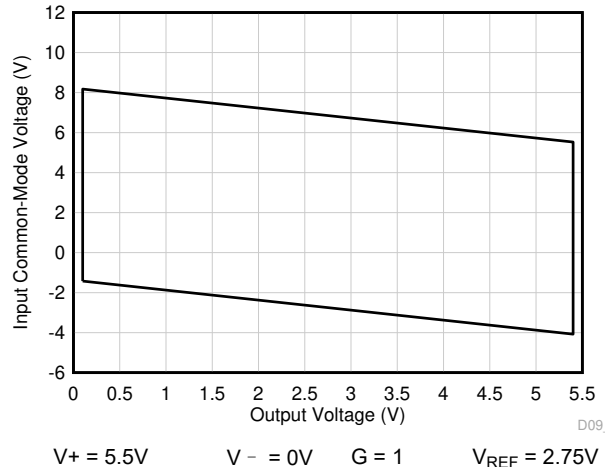


图 6-74. 输入共模电压与输出电压间的关系 (高 CMRR 区域)

6.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = (V_+) - (V_-) = 5.5\text{V}$, $V_{IN} = (V_{IN+} - V_{IN-}) = 0\text{V}$, $R_L = 10\text{k}\Omega$, $C_L = 10\text{pF}$, $V_{REF} = V_S/2$, $V_{CM} = (V_{IN+} + V_{IN-})/2 = V_S/2$, $V_{OUT} = V_S/2$ 且 $G = 1$ (除非另有说明)

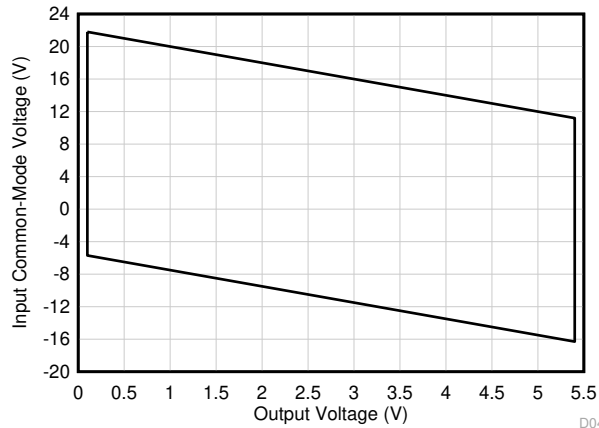


图 6-75. 输入共模电压与输出电压间的关系 (轨至轨 CMRR 区域)

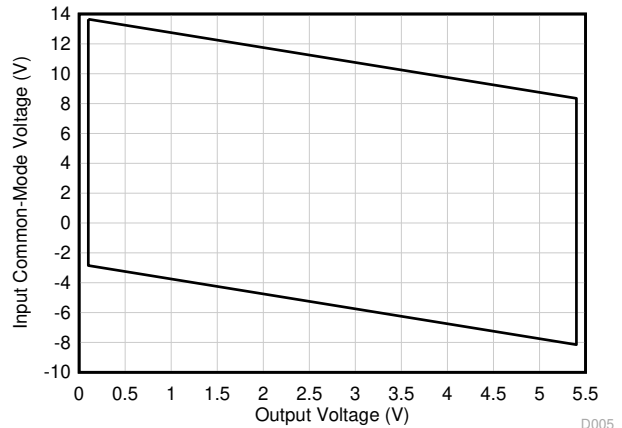


图 6-76. 输入共模电压与输出电压间的关系 (轨至轨 CMRR 区域)

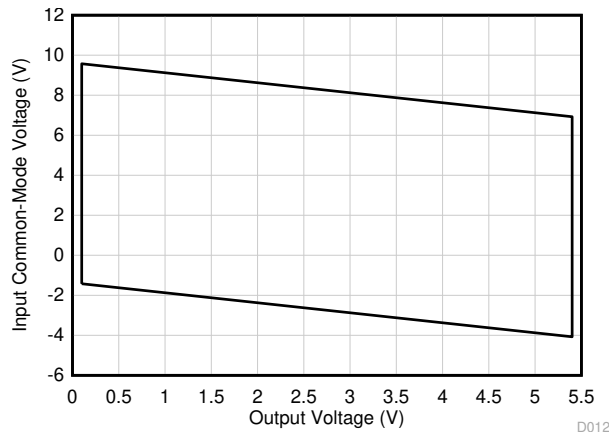


图 6-77. 输入共模电压与输出电压间的关系 (轨至轨 CMRR 区域)

7 详细说明

7.1 概述

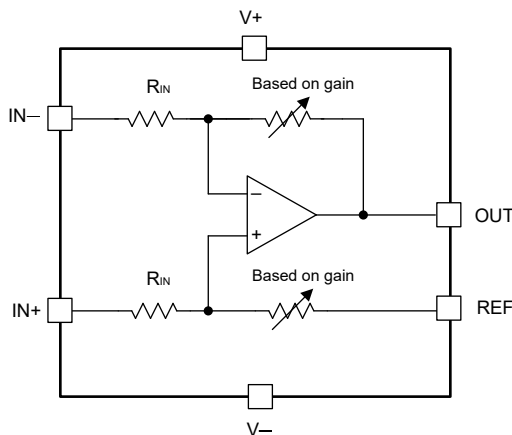
INA500 是一款具有成本效益的集成式差分放大器，旨在为采用差分放大器的分立式实现方案（使用普通放大器和分立式电阻器）的应用提供性能更高的小型解决方案。该器件包含一个低功耗运算放大器和四个精密匹配的集成式电阻器。INA500 可在 8 位系统中使用，无需任何校准。在系统级进一步校准失调电压和增益误差可以提高系统分辨率和精度，从而能够在 10 位和 12 位系统中使用。

INA500 在三个型号中提供三种增益选项。INA500A 版本提供的增益选项为 1，而 INA500B 和 INA500C 版本提供的增益选项分别为 0.50 和 0.25。INA500 针对电压检测应用进行了优化，可提供 75dB 的最小共模抑制比 (CMRR) 和 $\pm 0.05\%$ 的最大增益误差。 $> 1\text{M}\Omega$ 的高输入阻抗以及仅 $13.5\mu\text{A}$ 的静态电流是 INA500 的关键特性之一，这在单节电池监控应用中非常有用。所有误差（包括失调电压、温漂、CMRR 等）都以输出为基准，以便能够轻松地计算接近模数转换器 (ADC) 的信噪比 (SNR) 和有效位数 (ENOB)。

INA500 增益选项专为电平转换应用而设计，这些应用可将各种差分 ($\pm 12\text{V}$ 、 $\pm 10\text{V}$ 、 $\pm 5\text{V}$ 等) 和单端 (0V 至 12V、0V 至 10V、0V 至 5V 等) 高电压信号连接到低电压 (0V 至 5V、0V 至 3V、0V 至 2.5V 等) ADC。这对于需要监控多个高电压信号和电源域的各种终端设备非常有用，例如电池测试仪、太阳能串逆变器、电动工具、模拟输入模块、电池储能系统等等。当以差分方式路由信号以实现共模噪声抗扰度时， $G = 1$ 的 INA500 有助于将差分信号转换回单端信号，以便轻松连接到单端 ADC，同时抑制共模噪声。该器件还具有足够的 125kHz 带宽，可直接驱动低速 ($\leq 10\text{ksps}$) ADC。

INA500 是空间受限应用的理想之选，如可穿戴健身和活动监测仪、手机等，因为它采用超小型 0.8mm^2 X2SON 封装。为了便于在工业应用中使用，它还采用业界通用封装，包括 SOT-23 和 SC70。

7.2 功能方框图



注意：输入电阻器 (R_{IN}) 的值对于 INA500A 为 $1.08\text{M}\Omega$ ，对于 INA500B 为 $1.44\text{M}\Omega$ ，对于 INA500C 为 $1.68\text{M}\Omega$

图 7-1. INA500 简化内部原理图

7.3 特性说明

7.3.1 增益选项和电阻器

INA500 的增益值由反馈电阻器与输入电阻器之比给出。表 7-1 中提供了不同器件型号的增益选项。虽然输入电阻器和反馈电阻器的典型值如下表所示，但值得注意的是，这些值可以一起变化约 $\pm 15\%$ ，同时保持更严格的增益误差（容差）数，如电气特性表中所示。

表 7-1. 增益选择表

器件	输入电阻器	反馈电阻器	增益
INA500A	1.08M Ω	1.08M Ω	1
INA500B	1.44M Ω	0.72M Ω	0.50
INA500C	1.68M Ω	0.42M Ω	0.25

7.3.1.1 增益误差和漂移

INA500 中的增益误差受到集成精密电阻器失配的限制，并根据表征特性指定。对于所有增益 1、0.50 和 0.25，预计最大增益误差为 $\pm 0.05\%$ 。INA500 中的增益漂移受到集成电阻器温度系数轻微失配的限制。由于这些集成电阻器首先与低温系数电阻器精密匹配，因此，与使用外部电阻器构建的差分放大器的分立式实施相比，整体增益漂移将好得多。对于来自设置输出共模电压的基准引脚的输入，预计最大增益误差为 $\pm 0.02\%$ 。

7.3.2 输入共模电压范围

INA500 差分放大器会抑制输入共模。抑制能力基于内部电阻器的匹配情况。INA500 的线性输入电压范围主要由运算放大器输入端的信号摆幅决定。INA500 输入共模电压范围可以远远超出电源轨，这是增益配置的一项主要功能。为更大限度地提高性能，针对特定输入差分电压和输出摆幅，对于增益、基准电压和输入共模电压的给定组合，将 INA500 内的运算放大器保持在线性范围内是至关重要的。

本节中的输入共模电压 (V_{CM}) 与输出电压图 (V_{OUT}) 间的关系概述了 INA500 在增益和基准电压值的特定组合下的线性性能区域。当在 V_{CM} 和 V_{OUT} 图的限制范围内运行时，预期可以获得良好的共模抑制。电气特性中以公式形式概述了 INA500 针对每个增益的共模范围。典型特性部分以图形方式概述了更常见的运行条件。图 7-2 展示了可达到最小 75dB CMRR 的运行区域。这称为高 CMRR 区域。图 7-3 具有更宽的运行区域，具有更低的 CMRR，最小值为 62dB。这是因为输入信号跨越输入对的转换区域以实现轨到轨运行。

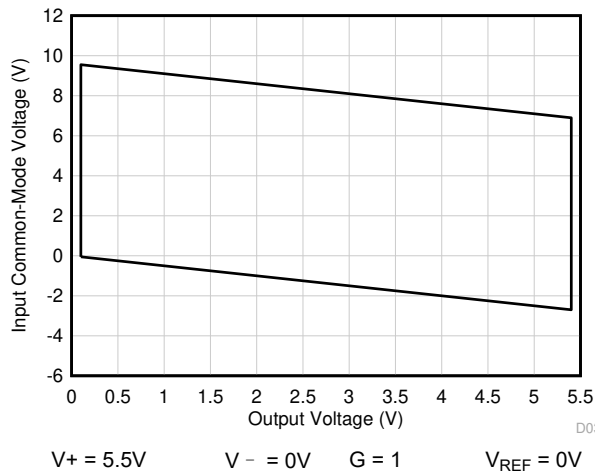


图 7-2. 输入共模电压与输出电压间的关系 (高 CMRR 区域)

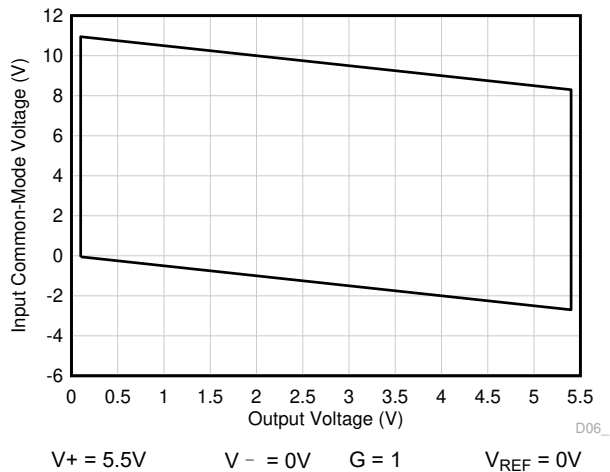


图 7-3. 输入共模电压与输出电压间的关系

7.3.3 EMI 抑制

INA500 采用集成电磁干扰 (EMI) 滤波来减少无线通信设备、混合使用模拟信号链和数字元件的高密度电路板等干扰源产生的 EMI 效应。通过电路设计技术可改进 EMI 抗扰度；INA500 受益于这些设计改进措施。德州仪器 (TI) 能够在从 10MHz 延伸至 6GHz 的宽频谱上准确地测量和量化运算放大器的抗扰度。图 7-4 显示了对 INA500 进行差分 EMI 干扰测试的结果，图 7-5 显示了对 INA500 进行共模 EMI 干扰测试的结果。表 7-2 提供了 INA500 在实际应用中通常会遇到的特定频率下的 EMIRR IN+ 值。运算放大器的 EMI 抑制比应用报告包含了与运算放大器相关的 EMIRR 性能主题，该报告可在 www.ti.com 上下载。

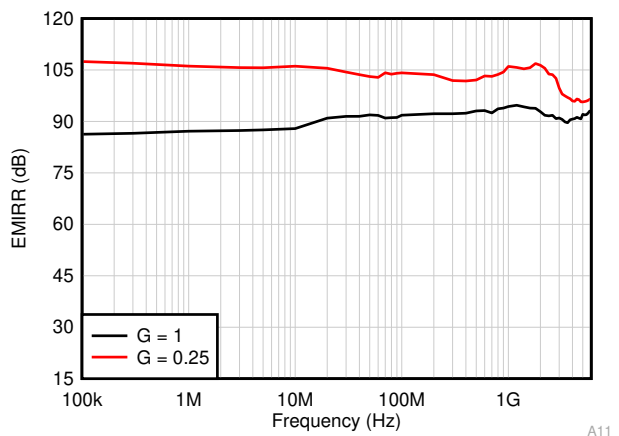


图 7-4. 以输出为基准的电磁干扰抑制比与频率间的关系 (差分输入)

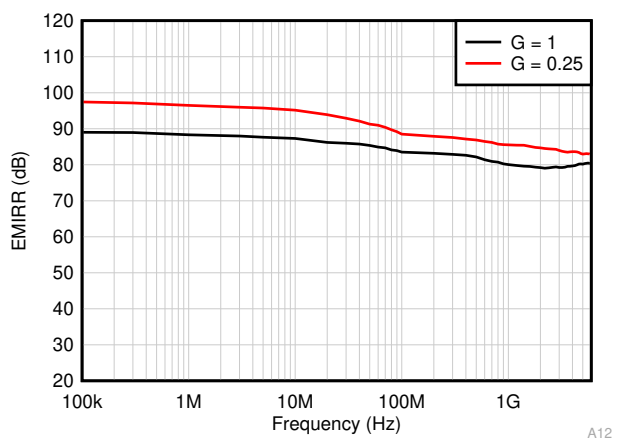


图 7-5. 以输出为基准的电磁干扰抑制比与频率间的关系 (共模输入)

表 7-2. INA500 目标频率的 EMIRR

频率	应用或分配	EMIRR 差分	EMIRR 共模
400MHz	移动无线广播、移动卫星、太空操作、气象、雷达、超高频 (UHF) 应用	91dB	83dB
900MHz	全球移动通信系统 (GSM) 应用、无线电通信、导航、GPS (最高可达 1.6GHz)、GSM、航空移动通信及 UHF 应用	98dB	82dB
1.8GHz	GSM 应用、个人移动通信、宽带、卫星和 L 波段 (1GHz 至 2GHz)	101dB	80dB
2.4GHz	802.11b、802.11g、802.11n、蓝牙®、个人移动通信、工业、科学和医疗 (ISM) 无线频段、业余无线电通信和卫星、S 波段 (2GHz 至 4GHz)	95dB	78dB
3.6GHz	无线电定位、航空通信和导航、卫星、移动通信、S 波段	88dB	79dB

表 7-2. INA500 目标频率的 EMIRR (续)

频率	应用或分配	EMIRR 差分	EMIRR 共模
5GHz	802.11a、802.11n、航空通信和导航、移动通信、太空和卫星运行、C 波段 (4GHz 至 8GHz)	94dB	80dB

7.3.4 典型规格与分布

设计人员经常会对放大器的典型规格提出质疑，以便设计出更稳健的电路。由于工艺技术和制造过程存在自然差异，因此放大器的每种规格都与理想值存在一定的偏差，例如放大器的失调电压。这些偏差通常遵循高斯（钟形曲线）或正态分布，即使电气特性表中没有最小值或最大值规格，电路设计人员也可以利用此信息来确定其系统的限值空间。

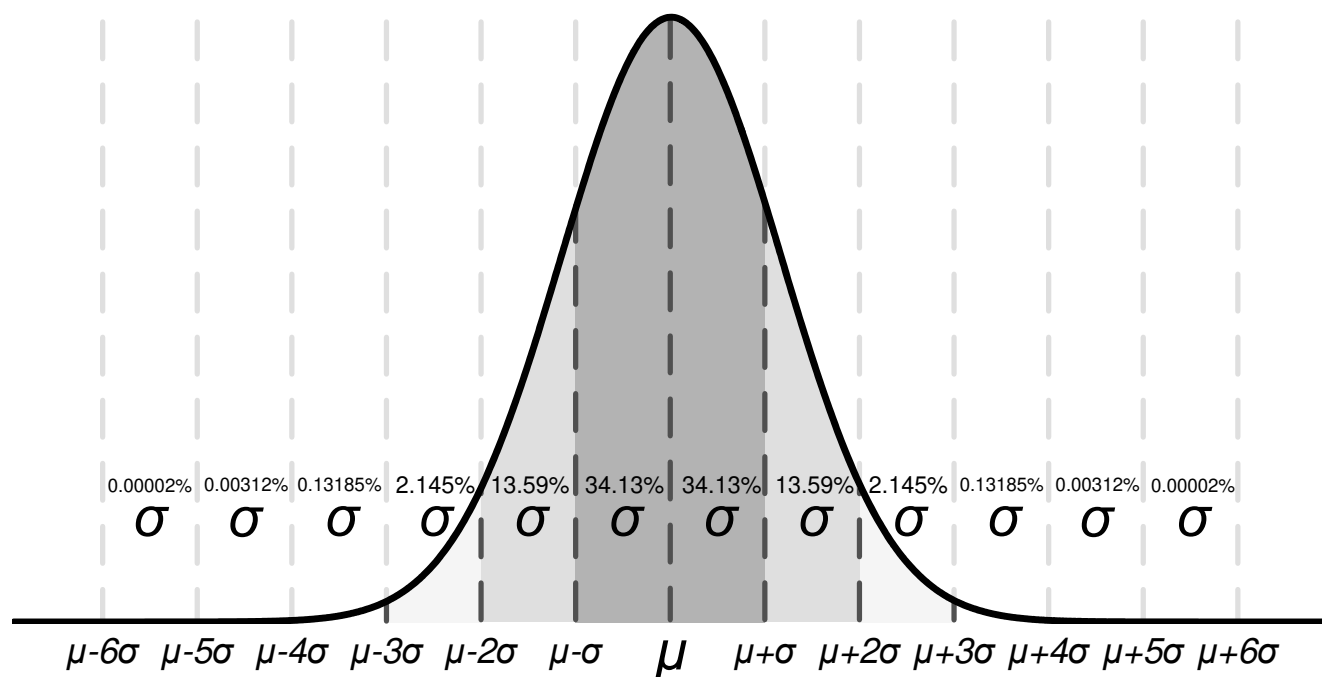


图 7-6. 理想的高斯分布

图 7-6 展示了一个分布示例，其中 μ 或 mu 是分布的均值，而 σ 或 $sigma$ 是系统的标准偏差。对于表现出这种分布的规格，可以预期所有器件中大约三分之二 (68.26%) 的值落在均值的一个标准差或 1σ 内 (从 $\mu - \sigma$ 到 $\mu + \sigma$)。

根据具体规格，电气特性表中典型值一列中列出的值会以多种不同的方式表示。根据一般经验法则，如果规格本身具有非零均值（例如增益带宽），那么典型值等于均值 (μ)。然而，如果规格本身具有接近于零（例如失调电压）的均值，那么典型值等于均值加上一个标准偏差 ($\mu + \sigma$)，这样才能最为准确地表示典型值。

此图表可用来计算器件中某个规格的近似概率；例如，INA500A 的典型失调电压为 $700\mu\text{V}$ ，因此所有 INA500A 器件中有 68.2% 的器件预计具有 $-700\mu\text{V}$ 至 $+700\mu\text{V}$ 的失调电压。在 4σ ($\pm 2800\mu\text{V}$) 条件下，分布的 99.9937% 都具有小于 $\pm 2800\mu\text{V}$ 的失调电压，这意味着总体的 0.0063% 位于这些限值之外，相当于 15,873 个器件有 1 个器件超出该限值。

在最小值或最大值列中具有值的规格由 TI 核实，超过这些限值的器件会从生产材料中剔除。例如，INA500A 系列在 25°C 条件下的最大失调电压为 $\pm 3.5\text{mV}$ ，尽管这相当于约 5σ （约为 350 万个器件中有 1 个器件，可能性微乎其微），但 TI 确保任何失调电压大于 $\pm 3.5\text{mV}$ 的器件都会从生产材料中剔除。

对于最小值或最大值列中没有值的规格，可考虑为应用选择 1σ 值的足够限值空间，并使用此值进行最坏情况下的设计。 6σ 值相当于约 5 亿个器件中有 1 个器件，发生的可能性微乎其微，可以作为一个宽限值空间选项来设计系统。[典型特性](#) 部分显示了失调电压、温漂、CMRR 和增益误差等一些重要规格的直方图。

在存在增益误差的情况下，INA500 系列不根据最终测试，而是基于[电气特性](#)表中所述的特性表征指定最大值。[图 6-10](#) 中提到的相应分布的均值为 0.01%， Σ 为 0.003%。因此，增益误差的均值加 6σ 值可计算为 $\sim 0.03\%$ 。当针对具有 6σ 保护带的系统条件进行设计时，该方法和值可用于估计最坏的可能增益误差。

然而，随着时间推移，工艺差异和调整会改变典型的均值和标准偏差，除非最小值或最大值规格列中给出了根据最终测试指定的值，否则 TI 无法保证器件的性能。因此，[电气特性](#)表中的最大增益误差规格在 6σ 保护带之外放宽至 $\pm 0.05\%$ 。

7.3.5 电气过应力

设计人员经常会问到关于运算放大器耐受电气过应力的问题。这些问题侧重于器件输入，同时也会涉及电源引脚甚至输出引脚。这些不同的引脚功能均具有由独特的半导体制造工艺和连接到引脚的特定电路确定的电气过应力限值。此外，这些电路均内置内部静电放电 (ESD) 保护功能，可在产品组装之前和组装过程中保护电路不受意外 ESD 事件的影响。

能够充分了解该基本 ESD 电路以及与电气过载事件的关联性会有所帮助。[图 7-7](#) 显示了 INA500 器件中包含的 ESD 电路。在输入引脚上，ESD 保护电路涉及局部高阻抗二极管结构，并且不会将 ESD 电流路由至电源 ESD 单元。在输出引脚上，两个电源轨都有反向偏置二极管。这些二极管结构将 ESD 电流路由回内部电源线，其中差分放大器内部有一个吸收电源 ESD 单元。在基准引脚上，ESD 保护是局部的，不会将电流路由至电源 ESD 单元。

所有 ESD 保护电路都旨在当电路正常工作时保持未运行状态。

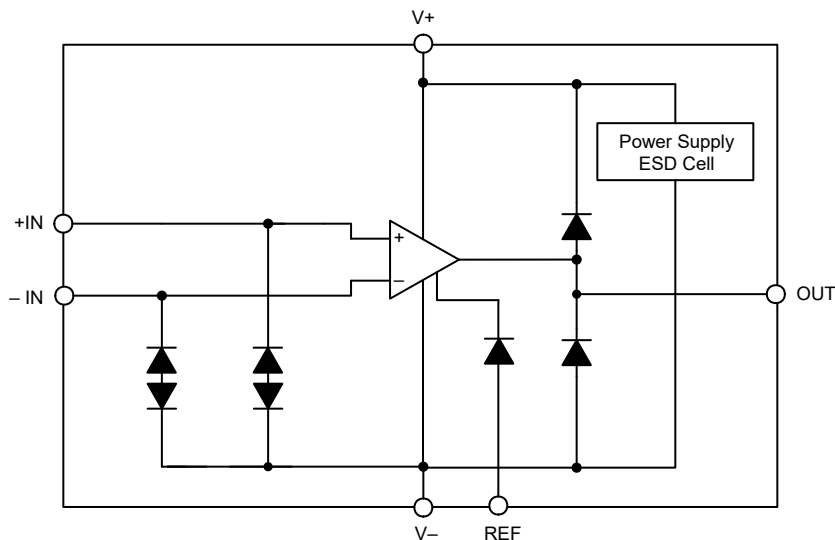


图 7-7. 等效内部 ESD 电路

7.4 器件功能模式

INA500 有一种功能模式。要电源电压处于建议的工作电压范围 1.7V ($\pm 0.85V$) 至 5.5V ($\pm 2.75V$) 内，器件就会上电，开始消耗静态电流，并正常工作。INA500 的工作温度范围为 -40°C 至 125°C 。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

8.1.1 基准引脚

INA500 的输出电压是根据基准引脚 (REF) 上的电压确定的。通常在双电源运行中，REF 引脚连接到系统地。但是，在单电源运行中，将输出信号偏移到精确的 $1/2V_s$ 电平很有用且也是必需的（例如，5.0V 电源环境中的 2.5V）。为实现这一电平转换，必须将一个电压源连接到 REF 引脚以对输出执行电平转换，以便 INA 可以驱动单电源 ADC。这是使用外部基准缓冲器实现的，该缓冲器配置为单位增益、电压跟随器配置，如图 8-1 所示。

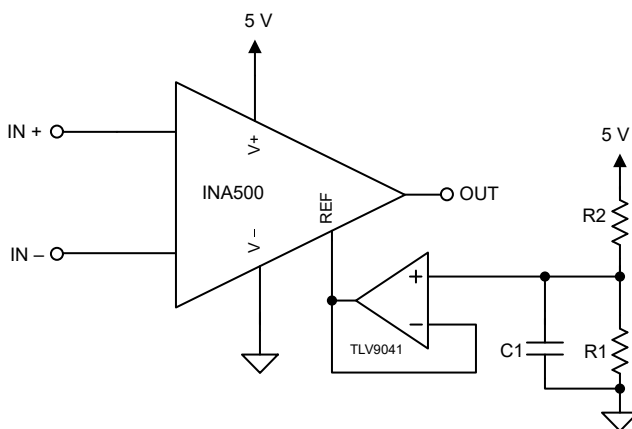


图 8-1. INA500（采用外部基准缓冲器）

8.2 典型应用

8.2.1 使用差分放大器进行电池监控

INA500 是一款集成式差分放大器，可处理较大的差分电压，同时抑制较大的共模电压。该器件具有 13.5 μ A (典型值) 的低功耗，并且体积更小巧。

根据上述规格，该器件非常适合采用单节电池或纽扣电池供电的便携式应用。通常，这些系统不需要复杂的电池管理技术，而是需要相当简单的小尺寸解决方案。在其他一些系统中，电池监控 IC 更适合执行复杂的功能，包括电池平衡、保护、电压和电流检测等，但这些系统仍然需要二级保护或冗余，并采用更简单、可靠的解决方案来确保系统完整性。在这些情况下，下面所示的基于放大器的电池监控应用可能非常有用。

图 8-2 展示了一个示例电路，此电路监控 12V 电池电压并将其连接到使用 3V 电源供电的 ADC。在该应用中使用差分放大器的主要优势是消除了接地反弹，而接地反弹是测量电池电压时的共模信号。如果不抑制这些接地反弹信号，可能导致几毫伏至几十毫伏或几百毫伏范围的误差。

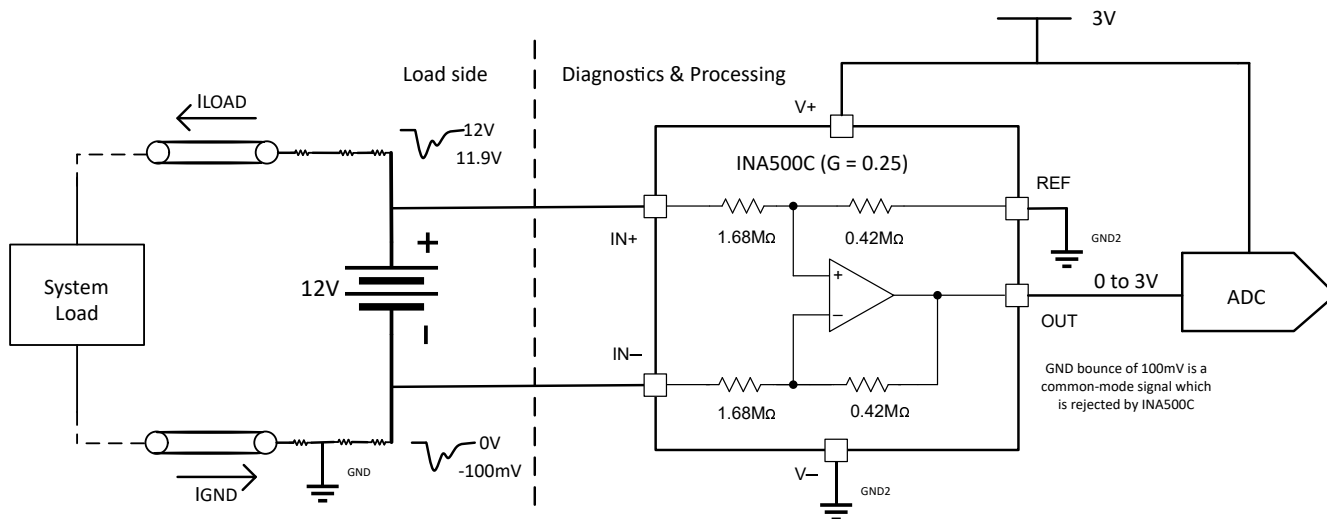


图 8-2. 电池监控电路

8.2.1.1 设计要求

对于该应用，设计要求如表 8-1 所示。

表 8-1. 设计要求

说明	值
电池电压	$V_{BAT} = 12V$
电源电压	$V_S = 3V$
ADC 满标量程	$V_{ADC(fs)} = V_{OUT} = 3V$
静态电流	$30 \mu A$
精度	8 位
共模抑制比	60dB 或 1000 倍

8.2.1.2 详细设计过程

本节提供了 INA500C 差分放大器在给定设计要求下的基本计算。

首先，12V 电池电压需要衰减并连接到 3V 的 ADC 基准电压。这需要 $G = \frac{1}{4}$ 或 $0.25V/V$ ，因此为应用选择了 INA500C。

$$\text{Gain} = \frac{V_{BAT}}{V_{ADC}} = \frac{12}{3} = \frac{1}{4} = 0.25 \quad (1)$$

INA500 在增益为 0.25 时的最大共模范围由下式给出：

$$V_{CM_MAX} = 5*(V+) - 4*V_{REF} = 5*3 - 4*0 = 15V \quad (2)$$

这完全符合检测 12V 电池电压的要求，并且根据 [电气特性](#) 表，以输出为基准的共模抑制比 (CMRR) 最小值为 62dB。这对应于衰减因子 $\frac{1}{1250}$ 。这有助于将图 8-2 中所示的 100mV 共模误差衰减至仅 $80 \mu V$ 。

$$CM_{Err_RTO} = \frac{100mV}{1250} = 80\mu V, \text{ when referred to INA500C's output.} \quad (3)$$

接下来，根据 [电气特性](#) 表，INA500C 的输入阻抗为 $1.68M\Omega$ 。假设电池满电压为 12V，流经电阻器的输入电流计算如下：

$$I_{RIN} = \frac{V_{BAT}}{R_{IN}} = \frac{12}{1.68M} = 7.2\mu A \quad (4)$$

该流经电阻器的输入电流加上 $13.5 \mu A$ 的放大器静态电流，导致总电流消耗为 $20.7 \mu A$ ，这符合 $30 \mu A$ 的设计要求。

$$I_{total} = I_{RIN} + I_Q \quad (5)$$

下一步是计算应用中的其他误差源。根据 [电气特性](#) 表，当增益 = $0.25V/V$ 时，最大增益误差和失调电压误差分别为 0.05% 和 2.5mV。

$$\text{Total Error} = \sqrt{(0.0005*12)^2 + 0.0025^2} = 6.5mV \quad (6)$$

对于 8 位 3V ADC， V_{LSB} 计算如下：

$$V_{LSB} = \frac{3}{2^8} = 11.7mV \quad (7)$$

计算出的 6.5mV 总误差大概为 3V ADC 满量程电压的 0.5LSB，因此满足 8 位精度要求。

请注意，此处并未计算温度范围内的误差，但可以根据应用的温度要求，按照 [电气特性](#) 表中提供的漂移规格，轻松地将其包括在误差分析中。这些漂移误差和噪声通常不会严重影响 8 位精度级别的性能。最后，失调电压和增益误差的校准可以将精度提高到 10-12 位以上，因为这些因素是应用中的主要误差源。

8.2.1.3 应用曲线

以下典型特性曲线适用于 [图 8-2](#) 中的电路。

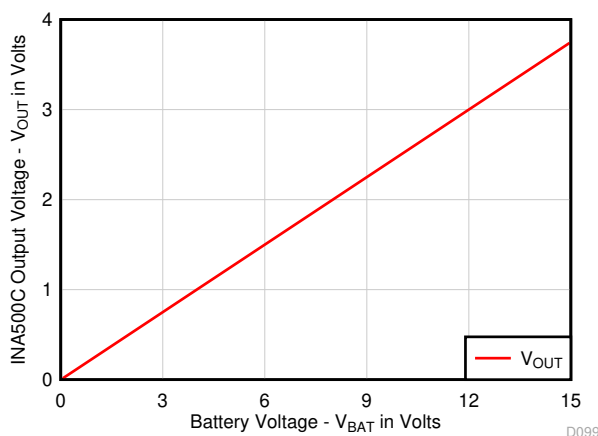


图 8-3. 电池输入电压与 INA500C 输出电压的关系

8.3 电源相关建议

INA500 标称性能是在 $\pm 2.75V$ 的电源电压和 $1/2V_s$ 基准电压下规定的。该器件还可由 $\pm 0.85V$ (1.7V) 至 $\pm 2.75V$ (5.5V) 的电源和非 $1/2V_s$ 基准电压供电运行，且性能优异。许多规格在 $-40^{\circ}C$ 至 $125^{\circ}C$ 的温度范围内适用。[电气特性](#) 展示了由于工作电或温度变化而可能表现出显著变化的参数。

TI 强烈建议在每个电源引脚和接地之间添加低 ESR 陶瓷旁路电容器 (C_{BYP})。对于单电源运行，只需一个 C_{BYP} 就足够了。将 C_{BYP} 尽可能靠近器件放置，以减少噪声或高阻抗电源产生的耦合误差。请确保电源走线在到达放大器电源端子之前经过 C_{BYP} 。如需更多信息，请参阅 [布局指南](#)。

参数随工作电压和基准电压而变化。[典型特性](#) 部分可用于估计 [电气特性](#) 部分之外的性能。

8.4 布局

8.4.1 布局指南

建议用户采用优秀的布局规范。为了实现器件的理想运行性能，请使用以下 PCB 布局做法：

- 确保两条输入路径在源阻抗和电容方面匹配良好，以避免将共模信号转换为差分信号。
- 通过使用旁路电容器提供模拟电路的本地低阻抗电源，可减少耦合噪声。
 - 在每个电源引脚和接地端之间连接低等效串联电阻 (ESR) $0.1\mu\text{F}$ 陶瓷旁路电容器，并尽量靠近器件放置。
- 针对单电源应用， $V+$ 与接地端之间可以接入单个旁路电容器。
- 让输入迹线尽可能远离电源或输出迹线，以减少寄生耦合。如果上述迹线无法分离，则让敏感性迹线与有噪声迹线垂直交叉要远优于选择平行的布线方式。
- 外部元件尽可能靠近器件放置。
- 应使迹线尽可能短。

8.4.2 布局示例

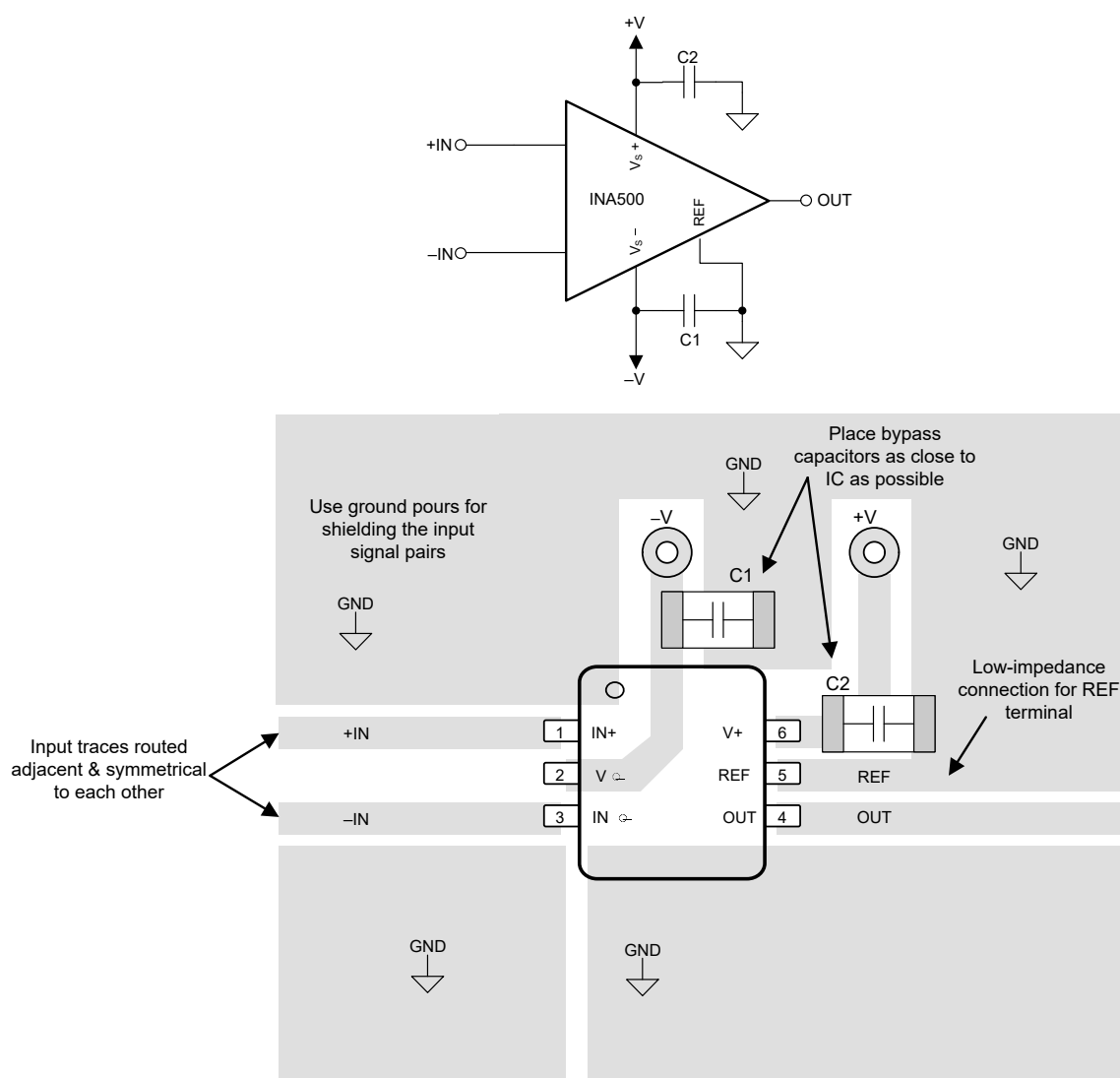


图 8-4. 原理图和相关 PCB 布局示例

9 器件和文档支持

9.1 器件支持

9.1.1 开发支持

- [基于 SPICE 的模拟仿真程序 - TINA-TI 软件文件夹](#)
- [模拟工程师计算器](#)

9.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[运算放大器的 EMI 抑制比 应用手册](#)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.

蓝牙® is a registered trademark of Bluetooth SIG, Inc.

PSpice® is a registered trademark of Cadence Design Systems, Inc.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (January 2024) to Revision B (March 2024)	Page
• 将 INA500B 和 INA500C 的 DBV、DCK 封装状态从 <i>预发布</i> 更改为 <i>正在供货</i>	2
• 为增益选项 0.5 和 0.25 添加了 <i>电气特性表</i> 。	4

-
- 添加了 0.5 和 0.25 增益选项的典型特性图..... 11
-

Changes from Revision * (December 2023) to Revision A (January 2024)**Page**

-
- 向“电气特性”表中添加了基准增益误差的脚注，..... 5
-

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
INA500AIDBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	3B4H	Samples
INA500AIDCKR	ACTIVE	SC70	DCK	6	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	1RJ	Samples
INA500BIDBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	3B6H	Samples
INA500BIDCKR	ACTIVE	SC70	DCK	6	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	1RK	Samples
INA500CIDBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	3B5H	Samples
INA500CIDCKR	ACTIVE	SC70	DCK	6	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	1RL	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA500AIDBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA500AIDCKR	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
INA500BIDBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA500BIDCKR	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
INA500CIDBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA500CIDCKR	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

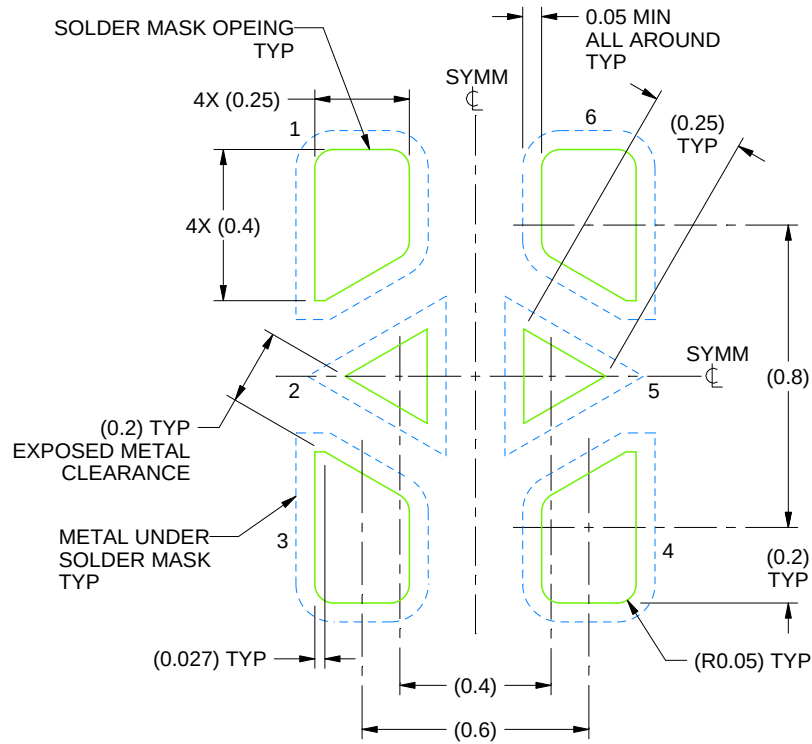
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA500AIDBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
INA500AIDCKR	SC70	DCK	6	3000	190.0	190.0	30.0
INA500BIDBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
INA500BIDCKR	SC70	DCK	6	3000	190.0	190.0	30.0
INA500CIDBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
INA500CIDCKR	SC70	DCK	6	3000	190.0	190.0	30.0

EXAMPLE BOARD LAYOUT

DTQ0006A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SOLDER MASK DEFINED
SCALE:50X

4224056/A 11/2017

NOTES: (continued)

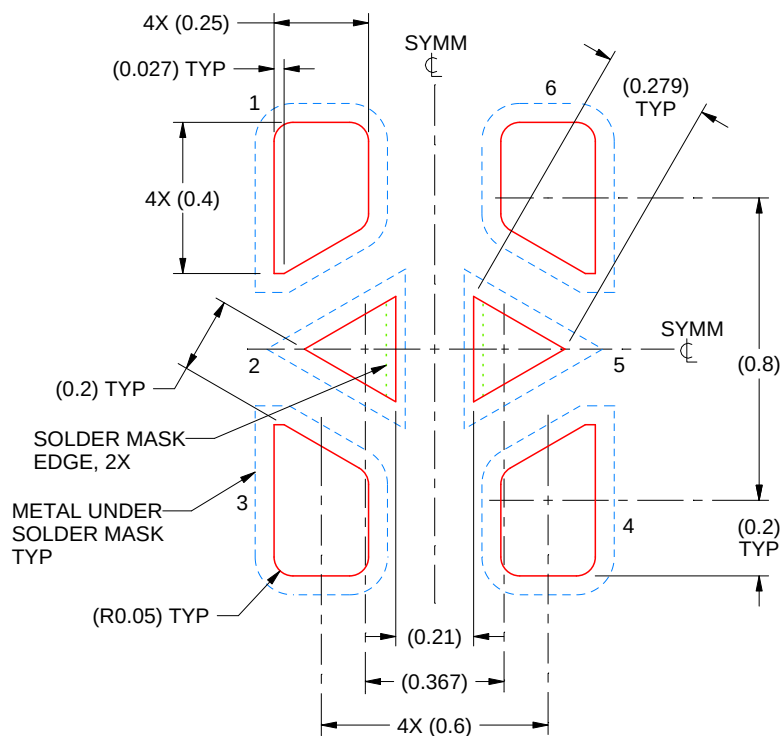
- This package is designed to be soldered to a thermal pads on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.

EXAMPLE STENCIL DESIGN

DTQ0006A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.07 mm THICK STENCIL

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:50X

4224056/A 11/2017

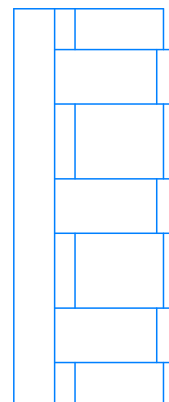
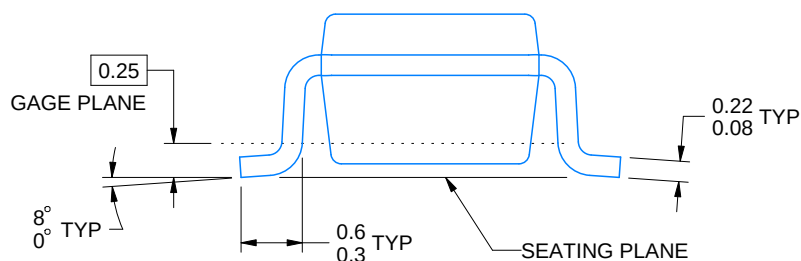
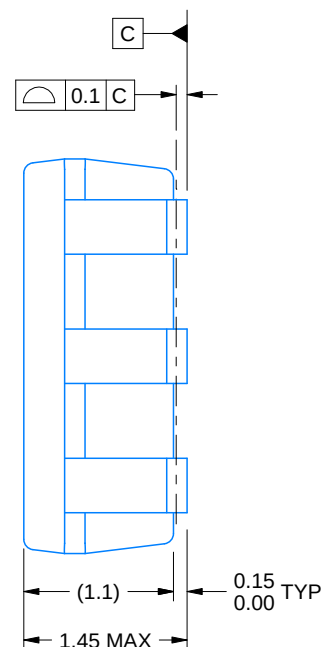
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



ALTERNATIVE PACKAGE SINGULATION VIEW

4214840/E 02/2024

NOTES:

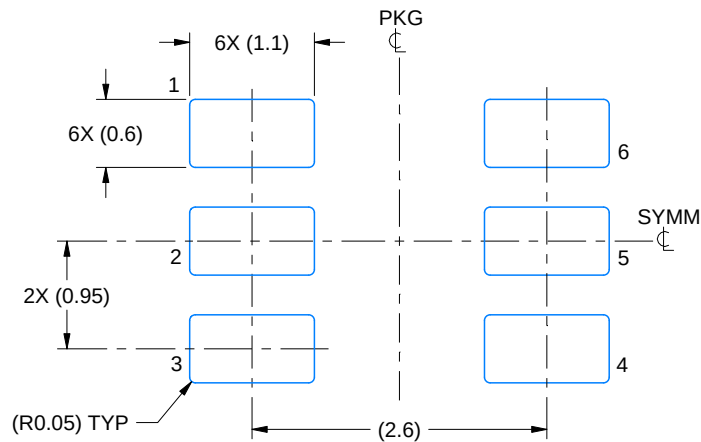
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Reference JEDEC MO-178.

EXAMPLE BOARD LAYOUT

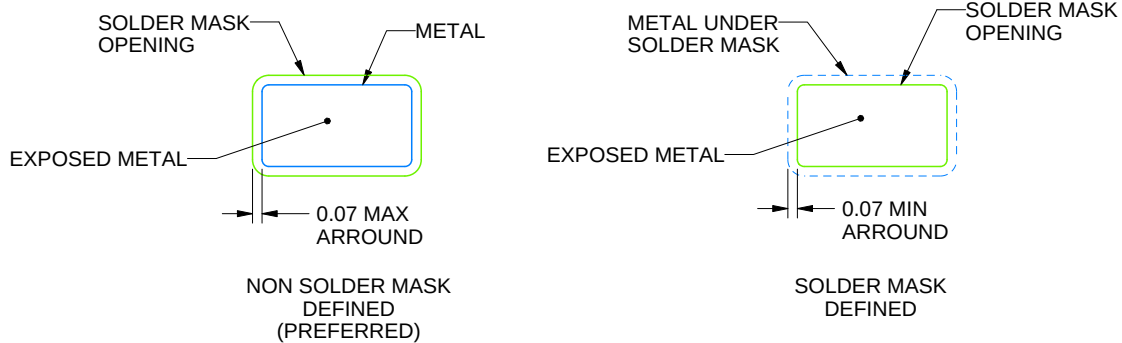
DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214840/E 02/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

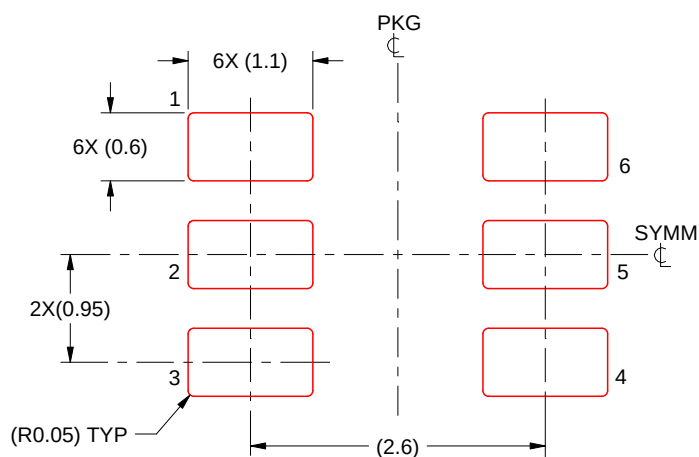
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

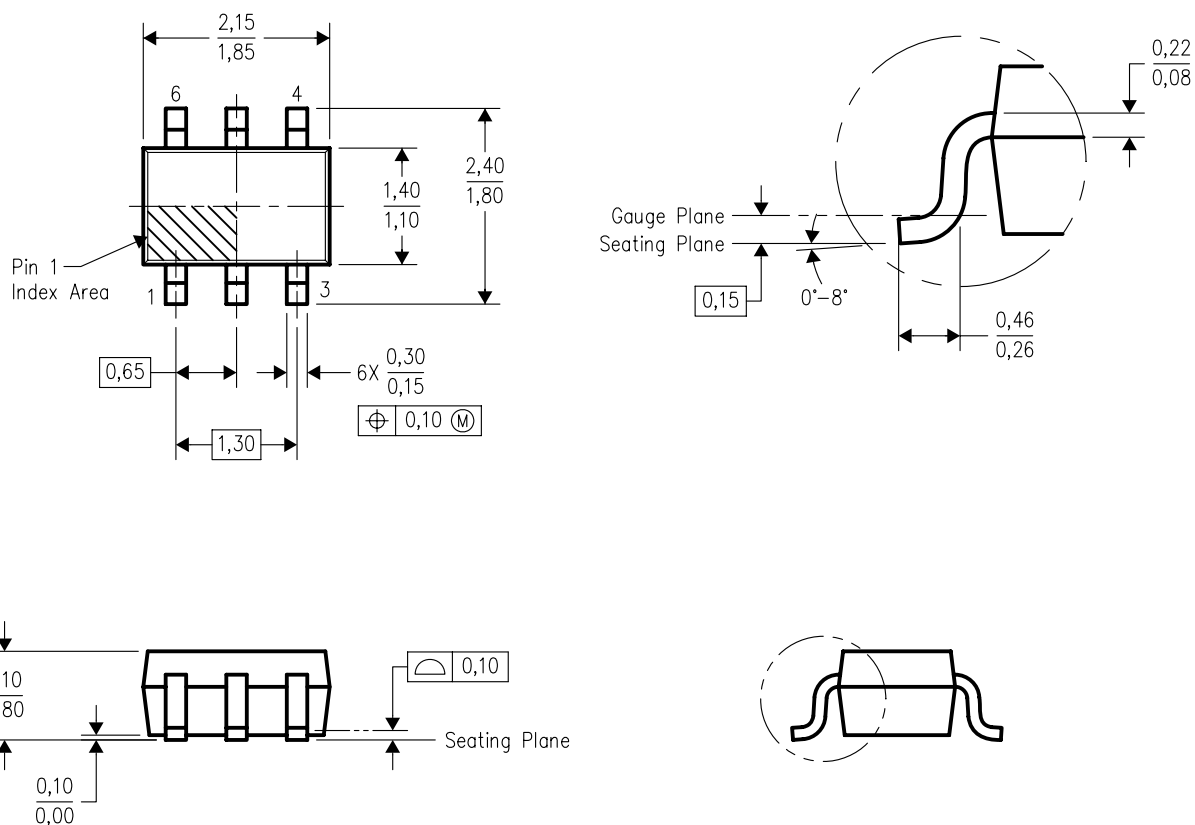
4214840/E 02/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

DCK (R-PDSO-G6)

PLASTIC SMALL-OUTLINE PACKAGE

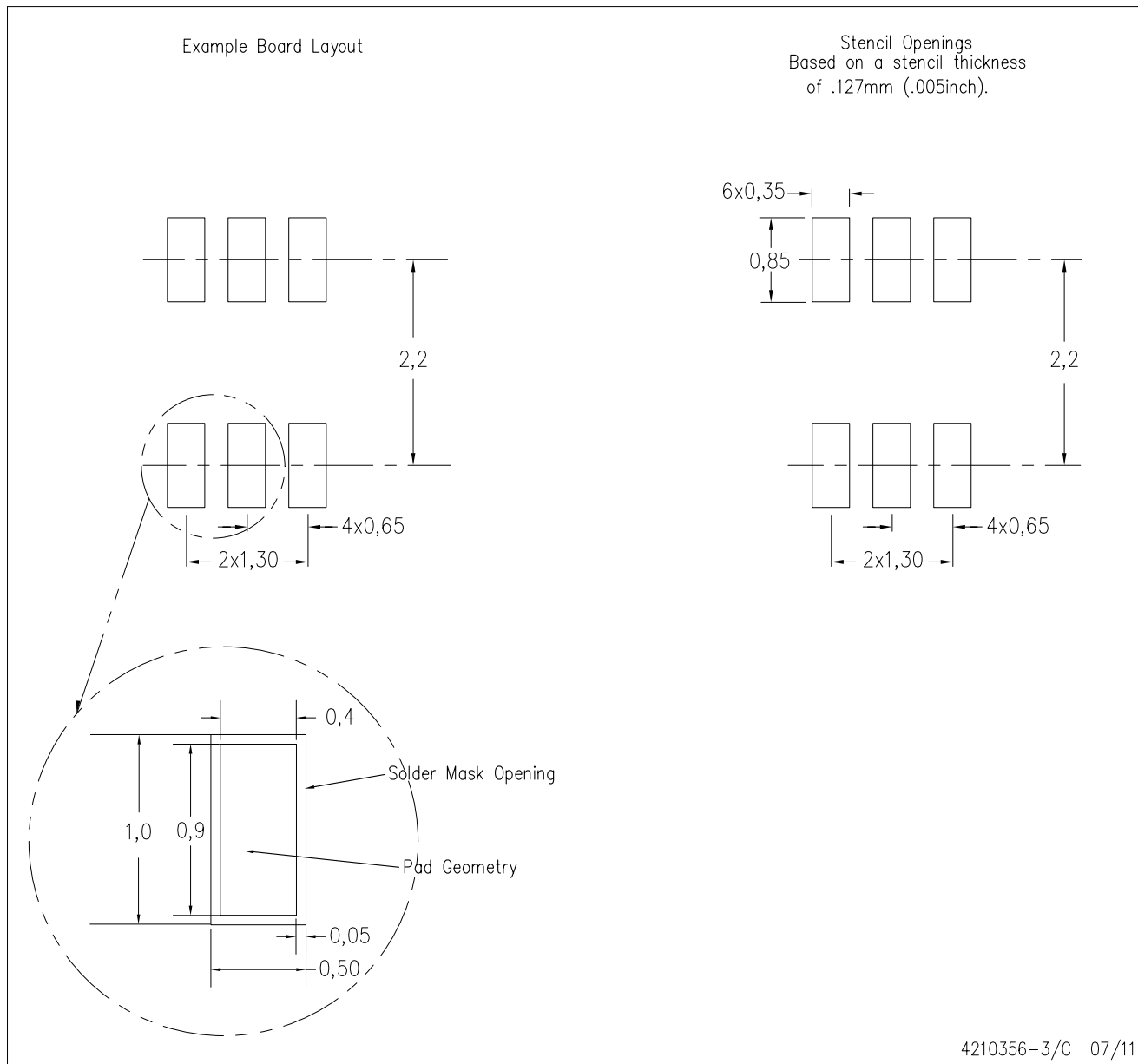


4093553-4/G 01/2007

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
 - D. Falls within JEDEC MO-203 variation AB.

DCK (R-PDSO-G6)

PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Customers should place a note on the circuit board fabrication drawing not to alter the center solder mask defined pad.
 - D. Publication IPC-7351 is recommended for alternate designs.
 - E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Example stencil design based on a 50% volumetric metal load solder paste. Refer to IPC-7525 for other stencil recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司